



AC7802x 数据手册

适用于以下产品：

AC78022MBQA, AC78022PBTA

文档版本： 0.1

发布日期： 2022-10-15

© 2013 - 2022 杰发科技

本文档包含杰发科技的专有信息。未经授权，严禁复制或披露本文档包含的任何信息。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。

修订记录

版本	日期	作者	描述
0.1	2022-10-15	AutoChips	初版

版权声明

本数据手册包含杰发科技的机密信息。禁止未经授权使用或披露本手册包含的信息。对因未经杰发科技授权而全部或部分披露此文档内容而给杰发科技带来的任何损失或损害，杰发科技将追究责任。

杰发科技保留对此处任何信息进行更改的权利，此处的信息如有变更，恕不另行通知。杰发科技对使用或依赖此处包含的信息不承担任何责任。

本数据手册的所有信息均“按原样”提供，不提供任何形式的明示、暗示、法定或其他形式的保证。杰发科技明确拒绝对适销性，非侵权性和针对特定用途的适用性方面的所有暗示保证。杰发科技对本手册可能使用、包含或提供的任何第三方软件不提供任何担保，并且用户同意仅向该等第三方寻求与此相关的任何担保索赔。杰发科技对于根据用户规格或为符合特定标准或公开论坛而产生的任何交付物，也不承担任何责任。

文档目录

修订记录.....	2
版权声明.....	3
文档目录.....	4
插图目录.....	6
表格目录.....	7
1 主要特性.....	8
2 整体框图.....	10
3 器件标识.....	11
3.1 说明.....	11
3.2 格式.....	11
3.3 字段.....	11
3.4 示例.....	11
4 参数分类.....	12
5 额定值.....	13
5.1 热学操作额定值.....	13
5.2 湿度操作额定值.....	13
5.3 ESD 操作额定值.....	13
5.4 电压和电流操作额定值.....	14
6 通用.....	15
6.1 静态电气规格.....	15
6.1.1 电源和地引脚.....	15
6.1.2 DC 特性.....	16
6.1.3 电源电流特性.....	18
6.2 动态规格.....	20
6.2.1 控制时序.....	20
6.2.2 PWM 模块时序.....	21
6.3 热规格.....	21
6.3.1 热特性.....	21
7 外设工作要求和行为.....	24
7.1 内核模块.....	24
7.1.1 SWD 电气规格.....	24
7.2 外部振荡器 (OSC) 和内部时钟源(ICS) 特性.....	24
7.2.1 外部振荡器(OSC) 特性.....	24
7.2.2 内部 RC 特性.....	25
7.3 片内 Flash 规格.....	25
7.4 模拟.....	26
7.4.1 ADC 特性.....	26
7.4.2 模拟比较器 (ACMP) 和数模转换器电气规格.....	27
7.5 通信接口.....	29
7.5.1 SPI 规格.....	29
7.5.2 UART 规格.....	31
7.5.3 I2C 规格.....	31
8 尺寸.....	33

8.1	HVQFN32 封装信息	33
8.2	TSSOP20 封装信息	35
9	引脚分配	38
9.1	信号多路复用和引脚分配	38
9.2	器件引脚分配	39

插图目录

图 2-1 AC7802x 整体框图	10
图 6-1 电压引脚去耦	15
图 6-2 定时器输入捕捉脉冲	21
图 7-1 典型晶振或振荡器电路	25
图 7-2 ADC 输入等效图	27
图 7-3 ACMP 迟滞示意图	28
图 7-4 SPI 时序图 —主机	29
图 7-5 SPI 时序图 —从机(cpha=0)	30
图 7-6 SPI 时序图 —从机(cpha=1)	30
图 7-7 标准与快速模式下 I2C 总线时序图	32
图 8-1 HVQFN32 – 32 引脚, 5 x 5 毫米散热增强型非常薄四方扁平无引脚封装外形 ^[1]	33
图 8-2 HVQFN32 正印示例 (封装顶视图)	35
图 8-3 TSSOP20 – 20 引脚, 6.5 x 4.4 毫米纤薄紧缩小尺寸封装外形 ^[1]	35
图 8-4 TSSOP20 正印示例 (封装顶视图)	37
图 9-1 32 引脚 HVQFN32 封装	39
图 9-2 20 引脚 TSSOP20 封装	40

表格目录

表 3-1 器件编号字段说明	11
表 4-1 参数分类	12
表 5-1 热学操作额定值	13
表 5-2 湿度操作额定值	13
表 5-3 ESD 操作额定值	13
表 5-4 电压和电流操作额定值	14
表 6-1 DC 特性	16
表 6-2 LVD /POR / AVDD 电压告警规格	17
表 6-3 供电电流特性	18
表 6-4 控制时序	20
表 6-5 PWM 输入时序	21
表 6-6 热学属性	21
表 7-1 SWD 全电压范围电气规格	24
表 7-2 OSC 规格 (环境温度范围 = -40 至 125 °C)	24
表 7-3 OSC 和 ICS 规格 (环境温度范围 = -40 至 125 °C)	25
表 7-4 片内 Flash 特性	25
表 7-5 12 位 ADC 和温度传感器工作条件和特性	26
表 7-6 12 位 ADC 和温度传感器工作条件和特性 (续)	27
表 7-7 比较器电气规格	27
表 7-8 SPI 特性 - 主机	29
表 7-9 SPI 特性 - 从机	30
表 7-10 不同模式下 I2C 总线特性	31
表 8-1 HVQFN32 – 32 引脚, 5 x 5 毫米散热增强型非常薄四方扁平无引脚封装机械数据 ^[1]	34
表 8-2 TSSOP20 – 20 引脚, 6.5 x 4.4 毫米纤薄紧缩小尺寸封装封装机械数据 ^[1]	36
表 9-1 信号多路复用和引脚分配表 ^[2]	38

1 主要特性

- 车规标准
 - 支持 AEC-Q100 Grade 1
- 性能
 - 高达 32 MHz 的 ARM® Cortex-M0+内核
 - 单周期 32 位乘法器
 - 快速 I/O 访问接口
- 存储器和存储器接口
 - 32 KB 的片内 Flash
 - 内置 2 KB Dflash
 - 4 KB 的 SRAM
- 时钟
 - 外部振荡器(OSC) – 支持 8 MHz 到 20 MHz 石英晶体振荡器；可选择低功耗或高增益振荡器
 - 内部时钟源 (LFOSC) – 内部 RC 振荡器提供 32 MHz 时钟源
 - 内部 32 KHz 低功耗振荡器 (LPO)
- 系统外设
 - 电源管理模块(PMC) 有两个功率模式：运行和停止
 - 低压检测复位电路 (LVD)
 - 带独立时钟源的看门狗(WDG)
 - 串行线调试(SWD)接口
- 人机接口
 - 27 个通用输入输出接口 (GPIO)
 - 支持外部中断 (IRQ)模块
- 模拟模块
 - 1 个多达 18 通道、12 位 250 Ksps 的 SAR ADC，可选硬件触发器 (ADC)
 - 1 个包含 6 位 DAC 和可编程参考输入的模拟比较器(ACMP)
- 定时器
 - 两个 2 通道和一个 4 通道互补脉宽调制 (PWM) 单元
 - 4 个 32bit 周期性中断定时器 (TIMER)
 - 1 个脉冲宽度检测定时器(PWDT)
 - 1 个实时时钟 (RTC)
- 通信接口
 - 2 个 UART 模块（其中 1 路支持 Software LIN）
 - 1 个 SPI 模块
 - 1 个 I2C 模块
- 操作特性
 - 电压范围：2.7 到 5.5 V
 - 温度范围 (环境)：-40 到 125°C

- 封装选项
 - 32 引脚 HVQFN
 - 20 引脚 TSSOP

2 整体框图

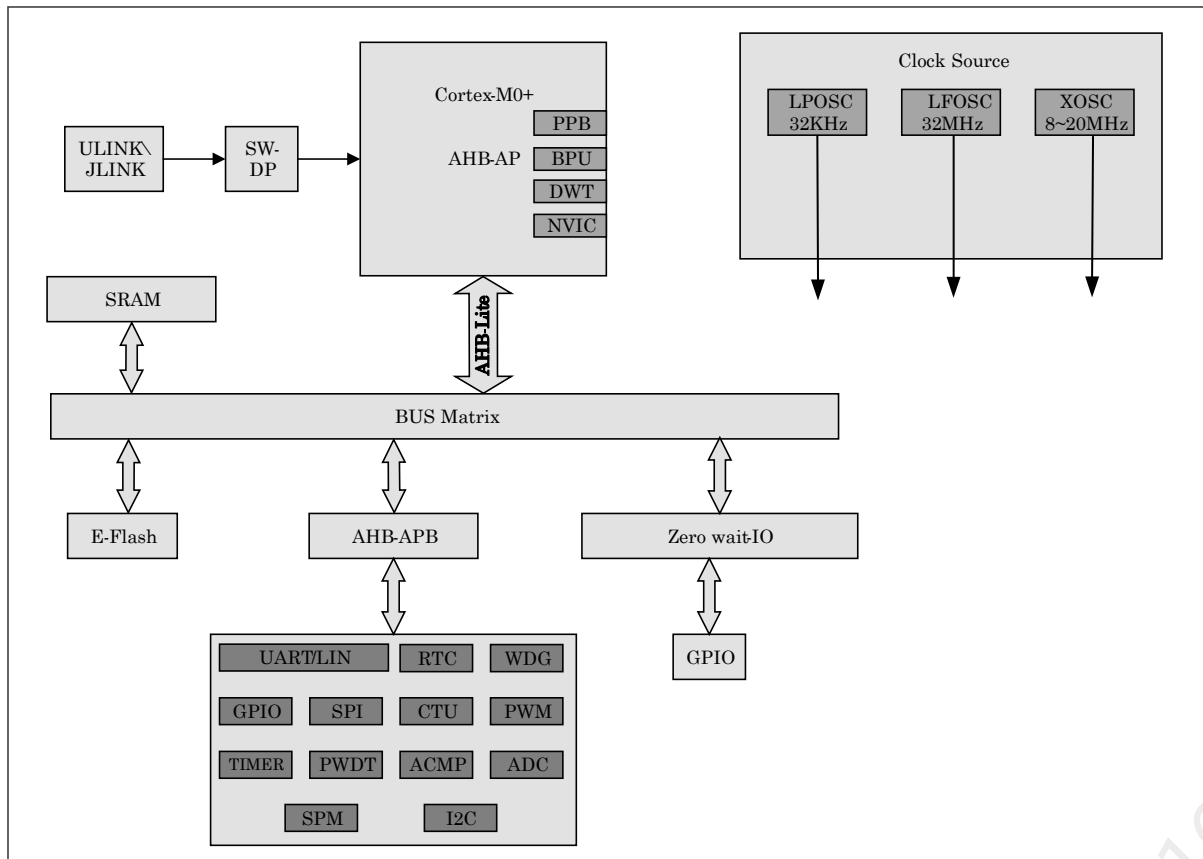


图 2-1 AC7802x 整体框图

3 器件标识

3.1 说明

芯片器件型号包含可识别具体器件的字段。您可以使用这些字段的值来区分收到的具体器件。

3.2 格式

此设备的器件编号采用如下格式：

AC## GTUFPN

3.3 字段

下表列出器件编号中每个字段的可能值（并非所有组合都有效）。

表 3-1 器件编号字段说明

字段	说明	值
AC	AutoChips	• AC
7	AutoChips mcu 系列	• 7
8	汽车通用型	• 8
0	Core Platform	• 0 = Cortex-M0+
2	特定功能位	• 1 = 区分性能/版本
2		• 2 = 产品子系列 2: 不支持 CAN-FD/CAN
M	引脚数目	• P = 20 • M = 32
B	Flash 存储器大小	• B = 32 KB
Q	封装类型	• Q = QFN • T = TSSOP
A	温度范围(°C)	• A = AEC-Q100 Grade 1(-40~125°C) • I = -40~105°C C= -40~85°C
/x	内部标识用，仅包装 P/N 后缀用到	/A 或/B 等

3.4 示例

器件编号示例为：AC78022MBQA。

4 参数分类

下表中显示的电气参数通过不同的方法来保证达到要求。为了便于客户更好地理解，将使用如下的分类，并在表中适当的位置相应标记参数。

表 4-1 参数分类

P	在对每个设备进行生产测试时确保达到这些参数要求。
C	通过不同制程的、具有统计意义的相关样本数量的测量结果来保证这些参数要求。
T	除非另有说明，否则通过统计典型条件下典型器件的小规模样本测量值来保证这些参数要求。 此类别包含典型列中所示的所有值。
D	这些参数主要来自于仿真。

5 额定值

5.1 热学操作额定值

表 5-1 热学操作额定值

符号	说明	最小值	最大值	单位	附注
TSTG	存储温度	-55	150	°C	1
TSDR	焊接温度, 无铅	—	260	°C	2

1. 根据 JEDEC JESD22-A103 标准中“高温存储寿命”来确定。
2. 根据 IPC/JEDEC J-STD-020 标准中“非密封固态表面贴装设备湿度/再流焊灵敏度分类”确定。

5.2 湿度操作额定值

表 5-2 湿度操作额定值

符号	说明	最小值	最大值	单位	附注
MSL	湿度灵敏度级别	—	3	—	1

1. 根据 IPC/JEDEC J-STD-020 标准中“非密封固态表面贴装设备湿度/再流焊灵敏度分类”确定。

5.3 ESD 操作额定值

表 5-3 ESD 操作额定值

符号	说明	最小值	最大值	单位	附注
V _{HBM}	静电放电电压, 人体放电模式	-4000	4000	V	1
V _{CDM}	静电放电电压, 设备充电模式	-750	750	V	2
I _{LAT}	125°C 温度环境下的门锁电流	-100	100	mA	3

1. 根据 AEC-Q100-002-D, HUMAN BODY MODEL ELECTROSTATIC DISCHARGE TEST 来确定。
2. 根据 AEC-Q100-011-C1, CHARGED DEVICE MODEL (CDM) ELECTROSTATIC DISCHARGE TEST 确定。
3. 根据 AEC-Q100-004-D, IC LATCH-UP TEST 确定。
 - 在 125 °C 环境温度下进行测试 (II 类);
 - 电源组 1.5 V_{ccmax}

5.4 电压和电流操作额定值

绝对最大额定值仅为应力额定值，并不保证最大值时的功能操作。超过下表中指定的应力可能影响器件的可靠性或对器件造成永久性损坏。有关功能操作条件的更多信息，请参考此文档中的其他表格。

该器件包含防止高静态电压或电场造成损坏的电路，但建议采取预防措施，以避免实际应用中高于额定电压的输入造成这部分电路的损坏。未用输入引脚连接到适当的逻辑电压电平（例如， V_{SS} 或 V_{DD} ）或使能相关引脚的内部上拉电阻，可增强操作的可靠性。

表 5-4 电压和电流操作额定值

符号	说明	最小值	最大值	单位
V_{DD}	外部电源电压	-0.3	6	V
I_{DD}	流入 V_{DD} 的最大电流	—	60	mA
V_{IN}	除开漏引脚之外的输入电压	-0.3	$V_{DD} + 0.3$ ^[1]	V
	开漏引脚的输入电压	-0.3	$V_{DD} + 0.3$ ^[1]	V
I_D	单引脚瞬态最大电流限值(适用于所有端口引脚)	-20	20	mA

^[1] 最大额定 V_{DD} 也适用于 V_{IN} 。

6 通用

6.1 静态电气规格

6.1.1 电源和地引脚

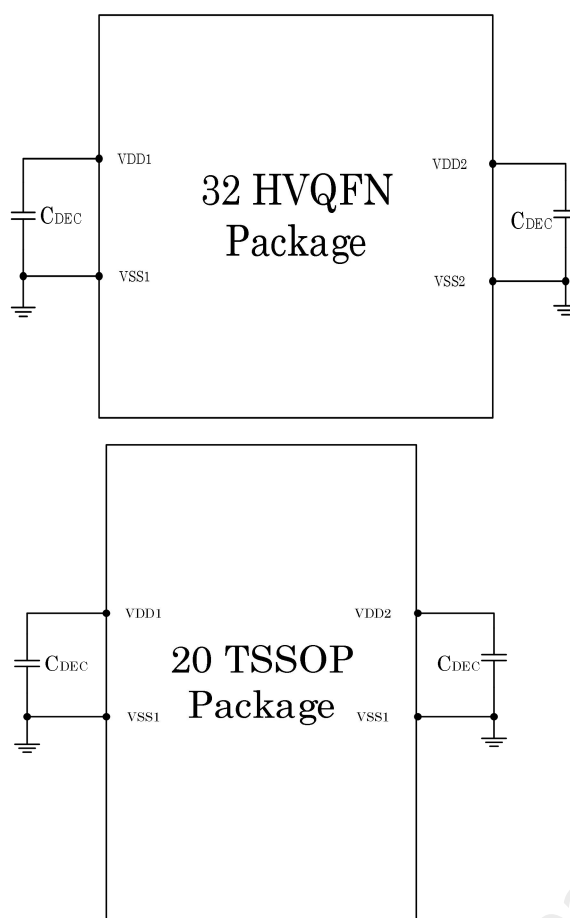


图 6-1 电压引脚去耦

1. VDD1 和 VDD2 在板上需连接到同一个供电电源。
2. 所有的退耦电容都需要使用 X7R 类型的低 ESR 值陶瓷电容，电容值建议是 0.1 μF 。
3. 为了使电源引脚有更好的性能，建议使用 10 μF 、0.1 μF 和 1 nF 电容并联形成退耦网络。
4. 所有的退耦电容都必须尽可能地靠近相应的电源和地引脚放置。

6.1.2 DC 特性

本节包括有关电源要求和 I/O 引脚特性的信息。

表 6-1 DC 特性

符号	C	说明		最小值	典型值	最大值	单位	
—	—	工作电压		—	2.7	—	5.5	V
V _{OH}	P	输出高电压	驱动强度	5 V, I _{load} = -5, -10, -15, -20mA	V _{DD} -0.8	—	—	V
	C			3 V, I _{load} = -3.6, -7.2, -10.8, -14.4 mA	V _{DD} -0.8	—	—	V
I _{OHT}	D	输出高电压	所有端口的最大总输出高电流 I _{OH}	5 V	—	—	30	mA
				3 V	—	—	20	
V _{OL}	P	输出低电压	驱动强度	5 V, I _{load} = 5, 10, 15, 20mA	—	—	0.8	V
	C			3 V, I _{load} = 3.6, 7.2, 10.8, 14.4 mA	—	—	0.8	V
I _{O_{LT}}	D	输出低电压	所有端口的最大总输出低电流 I _{OL}	5 V	—	—	30	mA
				3 V	—	—	20	
V _{IH}	P	输入高电压	全部数字输入	4.5 ≤ V _{DD} < 5.5 V	0.65 × V _{DD}	—	V _{DD} + 0.3	V
				2.7 ≤ V _{DD} < 4.5 V	0.70 × V _{DD}	—	V _{DD} + 0.3	
V _{IL}	P	输入低电压	全部数字输入	4.5 ≤ V _{DD} < 5.5 V	-0.3	—	0.35 × V _{DD}	V
				2.7 ≤ V _{DD} < 4.5 V	-0.3	—	0.30 × V _{DD}	
V _{hys}	C	输入迟滞	全部数字输入	—	0.06 × V _{DD}	—	—	mV
I _{in}	P	输入漏电流	每个引脚 (高阻抗输入模式下的引脚)	V _{IN} = V _{DD} 或 V _{SS}	-1	0.1	1	μA
R _{PU}	P	上拉电阻	所有数字输入并使能内部上拉	—	40	75	190	kΩ
R _{PD}	P	下拉电阻	所有数字输入并使能内部下拉	—	40	75	190	kΩ

I _{IC}	D	DC 注入电流	单引脚限值	V _{IN} < V _{SS} , V _{IN} > V _{DD}	-2	—	2	mA
			总 MCU 限值, 包括所有应力引脚的总和		-5	—	20	
C _{In}	C	输入电容, 所有引脚		—	—	5	7	pF
V _{RAM}	C	RAM 保留电压		—	2.3	—	—	V

表 6-2 LVD /POR / AVDD 电压告警规格

符号	C	说明	最小值	典型值	最大值	单位
V _{POR}	D	POR 重置电压 ^[1]	1.6	1.8	2	V
V _{LVRL}	C	下降沿低压检测阈值—低档位(LVDV=0)	2.5	2.6	2.7	V
V _{LVRH}	C	下降沿低压检测阈值—高档位 (LVDV=1) ^[2]	4.2	4.3	4.4	V
V _{HYSLVR}	C	低电压复位迟滞 ^[2]	—	50	—	mV
V _{LVDL}	C	下降沿低电压告警阈值—低档位	2.8	2.9	3.0	V
V _{LVDH}	C	下降沿低电压告警阈值—高档位	4.5	4.6	4.7	V
V _{HYSLVD}	C	低电压告警迟滞	—	50	—	mV
V _{BG}	P	经过缓冲的带隙输出 ^[3]	1.18	1.2	1.22	V

^[1] 最大值是 POR 可以保证的最高电压值;

^[2] 迟滞电压=上升沿阈值-下降沿阈值;

^[3] 电压已在 V_{DD} = 5.0 V, Temp = 25 °C 下进行出厂调整。

6.1.3 电源电流特性

表 6-3 供电电流特性

参数	符号	内核/总线频率	V _{DD} (V)	-40℃	25℃ ^[1]	85℃	105℃	125℃ ^[2]	单位
LFOSC, 使能所有模块时钟	RI _{DD}	32/16 MHz	5	TBD	TBD	TBD	TBD	TBD	mA
		16/16 MHz		TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		2/2 MHz		TBD	TBD	TBD	TBD	TBD	
		32/16 MHz	3.3	TBD	TBD	TBD	TBD	TBD	
		16/16 MHz		TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		2/2 MHz		TBD	TBD	TBD	TBD	TBD	
LFOSC, 禁用并关闭所有模块时钟	RI _{DD}	32/16 MHz	5	TBD	TBD	TBD	TBD	TBD	mA
		16/16 MHz		TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		2/2 MHz		TBD	TBD	TBD	TBD	TBD	
		32/16 MHz	3.3	TBD	TBD	TBD	TBD	TBD	
		16/16 MHz		TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		2/2 MHz		TBD	TBD	TBD	TBD	TBD	
XOSC(16M), 使能所有模块时钟	RI _{DD}	16/16 MHz	5	TBD	TBD	TBD	TBD	TBD	mA
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/4 MHz		TBD	TBD	TBD	TBD	TBD	
		4/4 MHz		TBD	TBD	TBD	TBD	TBD	
		16/16 MHz	3.3	TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/4 MHz		TBD	TBD	TBD	TBD	TBD	
		4/4 MHz		TBD	TBD	TBD	TBD	TBD	
XOSC, 禁用并关闭所有模块时钟	RI _{DD}	16/16 MHz	5	TBD	TBD	TBD	TBD	TBD	mA
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	

		8/4 MHz		TBD	TBD	TBD	TBD	TBD	
		4/4 MHz		TBD	TBD	TBD	TBD	TBD	
		16/16 MHz	3.3	TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/4 MHz		TBD	TBD	TBD	TBD	TBD	
		4/4 MHz		TBD	TBD	TBD	TBD	TBD	
休眠模式 LFOSC, 使能所有模块时钟	RI _{DD}	32/16 MHz	5	TBD	TBD	TBD	TBD	TBD	mA
		16/16 MHz		TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		2/2 MHz		TBD	TBD	TBD	TBD	TBD	
		32/16 MHz	3.3	TBD	TBD	TBD	TBD	TBD	
		16/16 MHz		TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		2/2 MHz		TBD	TBD	TBD	TBD	TBD	
休眠模式 XOSC, 使能所有模块时钟	RI _{DD}	16/16 MHz	5	TBD	TBD	TBD	TBD	TBD	mA
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/4 MHz		TBD	TBD	TBD	TBD	TBD	
		4/4 MHz		TBD	TBD	TBD	TBD	TBD	
		16/16 MHz	3.3	TBD	TBD	TBD	TBD	TBD	
		16/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/8 MHz		TBD	TBD	TBD	TBD	TBD	
		8/4 MHz		TBD	TBD	TBD	TBD	TBD	
		4/4 MHz		TBD	TBD	TBD	TBD	TBD	
停止模式 (RTC/GPIO/I2C /SPI/UART 可以 唤醒) ^[3]	SI _{DD}	—	5	TBD	TBD	TBD	TBD	TBD	μA
			3.3	TBD	TBD	TBD	TBD	TBD	
ADC 使能下的停 止模式电流 (mode1: 全速模 式)	SI _{DD}	—	5	TBD	TBD	TBD	TBD	TBD	mA
			3.3	TBD	TBD	TBD	TBD	TBD	
ADC +模拟看门 狗使能下的停止模 式电流 (mode2)	SI _{DD}	—	5	TBD	TBD	TBD	TBD	TBD	μA
			3.3	TBD	TBD	TBD	TBD	TBD	
ACMP 使能下的	SI _{DD}	—	5	TBD	TBD	TBD	TBD	TBD	μA

停止模式电流			3.3	TBD	TBD	TBD	TBD	TBD	
LVD 使能下的停止模式电流	SI _{DD}	—	5	TBD	TBD	TBD	TBD	TBD	μA
			3.3	TBD	TBD	TBD	TBD	TBD	
			3.3	TBD	TBD	TBD	TBD	TBD	

[1] 典型列里的数据在 25 °C V_{DD}=3.3/5 V 条件下的统计值或是推荐值；

[2] 在 125 °C V_{DD}=3.3/5 V 条件下的统计值或是推荐值；

[3] 在典型情况下，RTC 会导致 IDD 增加不超过 1 μA，RTC 时钟源为 32 KHz LPOSC 时钟。

6.2 动态规格

6.2.1 控制时序

表 6-4 控制时序

编号	C	额定值	符号	最小值	典型值 [1]	最大值	单位
1	D	系统和内核时钟($t_{sys} = 1/f_{Sys}$)	f_{Sys}	DC	—	32	MHz
2	P	总线频率($t_{cyc} = 1/f_{Bus}$)	f_{Bus}	DC	—	16 ^[2]	MHz
3	P	内部低功耗振荡器频率	f_{LPO}	—	32	—	kHz
4	D	外部复位脉冲宽度 ^[3]	t_{extrst}	1.5	—	—	ns
5	D	IRQ 脉冲宽度	运行模式 ^[4]	t_{ILH}/t_{IHL}	$1.5 \times t_{sys}$	—	ns
	D		停止模式 ^[4]	t_{ILH}/t_{IHL}	$1.5 \times t_{32k}$	—	ns
6	D	端口上升和下降时间- 标准驱动强度 (负载 = 50 pF) ^[5]	—	t_{Rise}	—	10.2	ns
	D			t_{Fall}	—	9.5	ns
	D	端口上升和下降时间- 高驱动强度(负载 = 50 pF) ^[5]	—	t_{Rise}	—	5.4	ns
	D			t_{Fall}	—	4.6	ns

[1] 除非另有说明，否则典型值是指 V_{DD}=5.0 V、25 °C 时的特性数据；

[2] AC7802x 系列产品的具体最大频率请参看选型手册；

[3] 这里保证可识别为 RESET_B 引脚请求的最短脉冲；

[4] 这里保证可通过引脚同步电路的最短脉冲宽度。低于该宽度的脉冲有可能不被识别；

[5] 时序按 20% 的 V_{DD} 电平和 80% 的 V_{DD} 电平显示，温度范围-40 至 125 °C。

6.2.2 PWM 模块时序

同步电路决定可识别的最短输入脉冲。这些同步电路的工作时钟被称作 PWM 时钟。

表 6-5 PWM 输入时序

C	功能	符号	最小值	最大值	单位
D	定时器时钟频率	f_{PWM}	—	16 M	Hz
D	输入捕捉脉冲宽度	t_{ICPW}	1.5	—	$t_{PWM}^{[1]}$

[1] $t_{PWM} = 1 / f_{PWM}$.

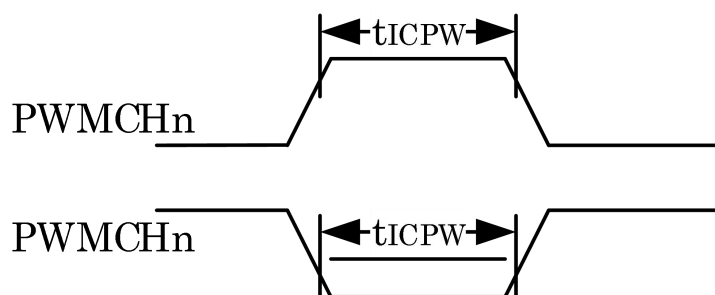


图 6-2 定时器输入捕捉脉冲

6.3 热规格

6.3.1 热特性

本节介绍有关工作温度范围、功耗和封装热阻的信息。I/O 引脚上的功耗通常比片上逻辑和电压调节器电路中的功耗少，且它由用户决定而非由 MCU 设计控制。要在功率计算中考虑 $P_{I/O}$ ，请确定实际引脚电压和 V_{SS} 或 V_{DD} 之间的电压差并乘以每个 I/O 引脚的引脚电流。除异常高引脚电流（高负载）外，引脚电压和 V_{SS} 或 V_{DD} 之间的压差将会很小。

表 6-6 热学属性

电路板类型	符号	说明	32	20	单位	附注
			HVQFN	TSSOP		
单层 (1S)	$R_{\theta JA}$	热阻，结到外部环境(自然对流)	37.36	51.55	$^{\circ}C/W$	1, 2
四层 (2s2p)	$R_{\theta JA}$	热阻，结到外部环境(自然对流)	17.59	34.36	$^{\circ}C/W$	1, 3
单层 (1S)	$R_{\theta JMA}$	热阻，结到外部环境（空气速率为 200 英尺/分钟）	31.11	45.38	$^{\circ}C/W$	1, 3
四层 (2s2p)	$R_{\theta JMA}$	热阻，结到外部环境（空气速率为 200 英尺/分钟）	13.72	30.44	$^{\circ}C/W$	1, 3

单层 (1S)	$R_{\theta JB}$	热阻, 结到板	7.90	21.71	°C/W	4
四层 (2s2p)	$R_{\theta JB}$	热阻, 结到板	5.19	21.56	°C/W	4
单层 (1S)	$R_{\theta JC}$	热阻, 结到管壳	27.08	27.67	°C/W	5
四层 (2s2p)	$R_{\theta JC}$	热阻, 结到管壳	27.08	27.67	°C/W	5
单层 (1S)	Ψ_{JT}	热特性参数, 结到外封装顶部中心 (自然对流)	0.50	0.41	°C/W	6
四层 (2s2p)	Ψ_{JT}	热特性参数, 结到外封装顶部中心 (自然对流)	0.35	0.30	°C/W	6
单层 (1S)	Ψ_{JB}	热特性参数, 结到外封装底部中心 (自然对流)	7.75	21.51	°C/W	7
四层 (2s2p)	Ψ_{JB}	热特性参数, 结到外封装底部中心 (自然对流)	5.17	21.47	°C/W	7

1. 结温是裸片大小、片上功耗、封装热阻、安装环境 (板) 温度、环境温度、气流、板上其他组件的功耗和板热阻的函数。
2. 基于JEDEC JESD51-2 标准, 在单层板 (JESD51-3) 水平方向。
3. 基于JEDEC JESD51-6, 在电路板 (JESD51-7) 水平方向。
4. 裸片和印刷电路板上的热阻, 基于JEDEC JESD51-8 标准。板温度在封装附近的板上表面测量。
5. 裸片和封装底部焊盘之间的热阻。忽略接触热阻。
6. 基于JEDEC JESD51-2 标准, 热特性参数表示封装顶部和结温度之间的温差。未提供希腊字母时的热特性。
7. 基于JEDEC JESD51-2 标准, 热特性参数表示封装底部和结温度之间的温差。未提供希腊字母时的热特性。

可通过以下公式计算平均芯片结温 (T_J) (以 °C 为单位) :

$T_J = T_A + (P_D \times \theta_{JA})$, 其中:

T_A = 环境温度, 以°C 为单位;

θ_{JA} = 封装热阻, 结环境, 以°C/W 为单位;

$P_D = P_{int} + P_{I/O}$

$P_{int} = I_{DD} \times V_{DD}$, 以瓦特为单位 — 芯片内部功率;

$P_{I/O}$ = 输入和输出引脚上的功耗 — 由用户决定;

对于大多数应用, $P_{I/O} \ll P_{int}$, 且可以忽略。 P_D 和 T_J (如果忽略 $P_{I/O}$) 之间的近似 关系是:

$P_D = K \div (T_J + 273 \text{ } ^\circ\text{C})$

求解以上等式中的 K :

$$K = PD \times (TA + 273 \text{ }^\circ\text{C}) + \theta_{JA} \times (PD)^2$$

其中 K 是特定部分的常数。

通过测量已知 TA 的 PD（处于均衡状态）来确定 K。使用此 K 值，可通过以上公式迭代求解任何 TA 值来获得 PD 和 TJ 值。

7 外设工作要求和行为

7.1 内核模块

7.1.1 SWD 电气规格

表 7-1 SWD 全电压范围电气规格

符号	说明	最小值	最大值	单位
	工作电压	2.7	5.5	V
J1	SWD_CLK 工作频率 • 串行线调试	0	20	MHz
J2	SWD_CLK 周期	1/J1	—	ns
J3	SWD_CLK 时钟脉宽 • 串行线调试	20	—	ns
J4	SWD_CLK 上升和下降时间	—	3	ns
J9	到 SWD_CLK 上升的 SWD_DIO 输入数据建立时间	5	—	ns
J10	SWD_CLK 上升之后的 SWD_DIO 输入数据保持时间	5	—	ns
J11	SWD_CLK 高电平到 SWD_DIO 数据有效	—	42	ns

7.2 外部振荡器 (OSC) 和内部时钟源(ICS) 特性

7.2.1 外部振荡器(OSC) 特性

表 7-2 OSC 规格 (环境温度范围 = -40 至 125 °C)

编号	C	特性	符号	最小值	典型值	最大值	单位
1	C	振荡器频率	f _{hi}	8	—	20	MHz
2	D	负载电容	CL1, CL2	参见注释 ^[1]			
3	D	串联电阻	R _s	—	0	—	KΩ
4	C	晶振启动时间	t _{cst}		—	2.5	ms

^[1] CL1 和 CL2 推荐使用为高频率应用设计、满足晶振需求的高质量外部陶瓷电容。CL1 和 CL2 通常大小相等。在确定 CL1 和 CL2 的尺寸时，必须包含 PCB 和 MCU 引脚电容（10 pF 可作为引脚和电路板电容的粗略估计）。

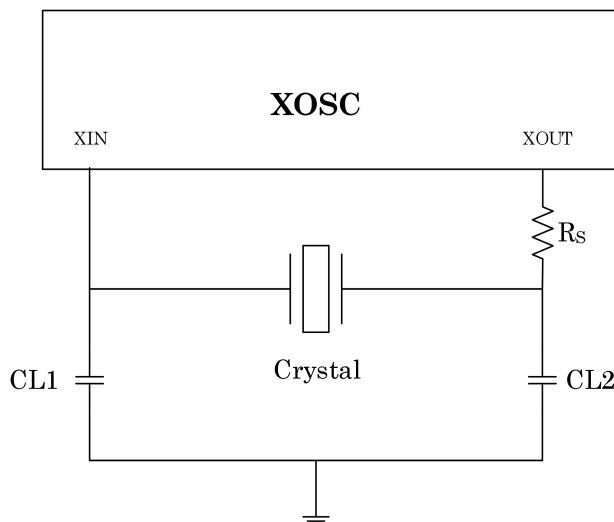


图 7-1 典型晶振或振荡器电路

7.2.2 C 内部 RC 特性

表 7-3 OSC 和 ICS 规格（环境温度范围 = -40 至 125 °C）

编号	C	特性	符号	最小值	典型值	最大值	单位	
1	P	LFOSC 输出频率范围	温度范围: -40 °C 至 125°C	f_{fosc}	31.52	32	32.48	MHz
2	P	LPOSC 内部基准时钟频率, 出厂已调整	$T = 25\text{ °C}$, $V_{DD} = 5\text{ V}$	f_{int_ft}	—	32	—	KHz
3	P	LPOSC 出厂已调整的内部振荡器精度	$T = 25\text{ °C}$, $V_{DD} = 5\text{ V}$	Δf_{int_ft}	-2	—	2	%
4	P	LPOSC 在 $T = 25\text{ °C}$, $V_{DD} = 2.7\sim 5.5\text{ V}$ 的条件下调整, IRC 随温度变化产生的偏差	温度范围: -40 °C 到 125°C	Δf_{int_t}	-10	—	10	%

7.3 片内 Flash 规格

本节详细介绍了片内 Flash 存储器的编程/擦除时间和编程/擦除次数。

表 7-4 片内 Flash 特性

C	特性	符号	最小值	典型值	最大值	单位
D	-40°C 到 125 °C 温度环境下编程/擦除工作电压	$V_{prog/erase}$	2.7	—	5.5	V
D	读取操作的供电电压	V_{Read}	2.7	—	5.5	V

D	片内 Flash 总线频率	f _{SYS}	8	32	32	MHz
D	批量擦除(所有主块页)	t _{MER}	—	23	—	ms
D	页擦除(一页)	t _{PER}	—	5	—	ms
D	批量擦除校验	t _{MERV}	—	32774	—	t _{cycle} ^[1]
D	页擦除校	t _{PERV}	—	262(128	—	t _{cycle} ^[1]
D	编程片内 Flash (1 个字)	t _{PRG1}	—	46.6	—	us
D	编程片内 Flash (n 个字, n>1)	t _{PRGn}	—	46.6+24.5×(n-1)	—	us
C	片内 Flash 寿命 (擦除-编程循环次数) T _A = -40 °C 至 125 °C	n _{EDR}	10 k	—	—	次
C	数据保持时间	t _{RET}	100@25°C 20@105°C 10@125°C	—	—	年

^[1] t_{cycle} = 1/ f_{SYS}。

7.4 模拟

7.4.1 ADC 特性

表 7-5 12 位 ADC 和温度传感器工作条件和特性

C	符号	参数	条件	最小值	典型值	最大值	单位
D	V _{AVDD}	供电电压	绝对值	2.7	—	5.5	V
D	V _{REFH}	正参考输入	绝对值	2.5	—	V _{AVDD} +0.1	V
D	V _{REFL}	负参考输入	绝对值	—	0	—	V
D	V _{IN}	输入电压范围	电源作为参考	0	—	V _{AVDD}	V
D			外部 V _{REFH} 为参考	0	—	V _{REFH}	V
D	R _{IN}	输入源阻抗	参考公式 ^[1]	—	—	—	Ω
D	C _{ADC}	内部采样电容	—	—	2.064	—	pF
D	R _{ADC}	采样开关电阻	—	—	2.5	—	KΩ
D	f _{ADC}	ADC 时钟频率	—	—	—	16	MHz
D	N _{sample}	采样周期数	—	—	—	17	—
C	f _{trig}	采样频率	f _{ADC} =8 MHz	—	—	0.25	MHz

C	符号	参数	条件	最小值	典型值	最大值	单位
C	INL	积分非线性	—	—	1.5	—	LSB ^[2]
C	DNL	差分非线性	—	—	1.5	—	LSB ^[2]
P	CH	外部通道	—	—	—	19	—

^[1] 输入源阻抗与采样时间关系需满足下式： $R_{IN} < \frac{N_{sample}}{f_{ADC} * C_{ADC} * \ln(2^{N+2})} - R_{ADC}$ ，式中 N 为 ADC 的位数，ADC 采样时长需满足 0.25LSB 的建立精度，式中未考虑 PAD 端的寄生电容。

^[2] 当以电源作为 ADC 参考 $LSB = V_{AVDD} / 2^{12}$ ，当以 V_{REFH} 作为 ADC 参考， $LSB = V_{REFH} / 2^{12}$ 。

表 7-6 12 位 ADC 和温度传感器工作条件和特性（续）

特性	条件	C	符号	最小值	典型值	最大值	单位
温度传感器斜率	-40 °C~125 °C	D	Slope	—	-1.709	—	mV/°C
温度传感器电压	25 °C	D	V_{TEMP25}	—	0.705	—	V

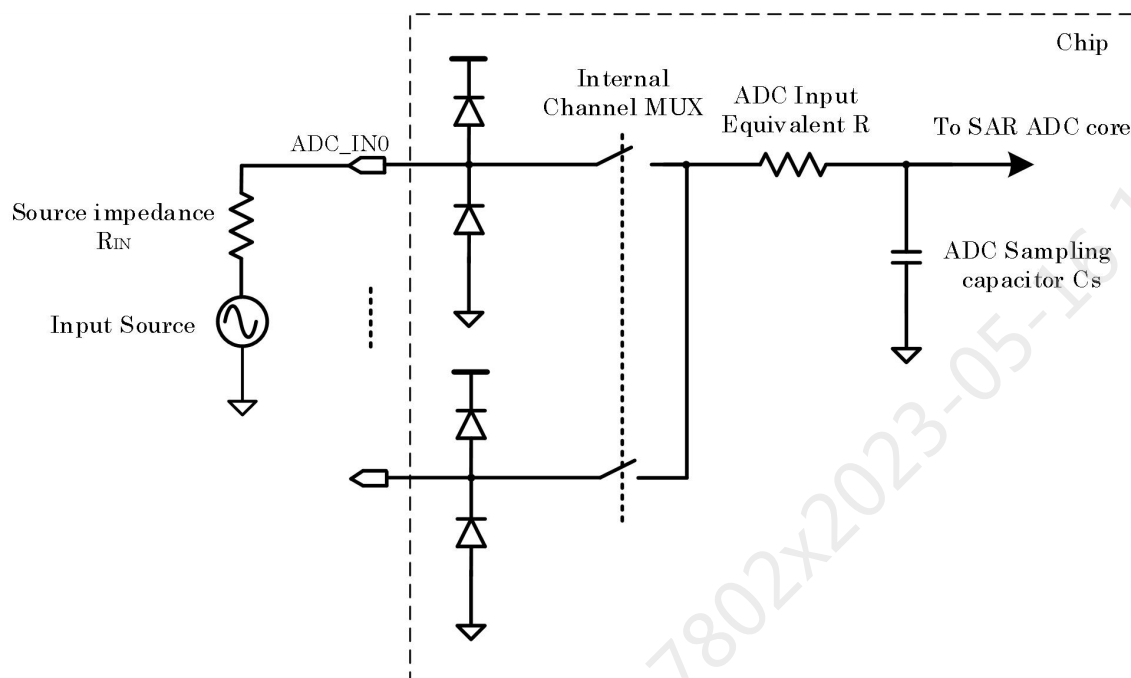


图 7-2 ADC 输入等效图

7.4.2 模拟比较器（ACMP）和数模转换器电气规格

表 7-7 比较器电气规格

C	特性	条件	符号	最小值	典型值	最大值	单位
D	供电电压	—	V_{AVDD}	2.5	—	5.5	V
T	供电电流（工作模式）	仅 ACMP	I_{DDA}	—	—	20	μA
D	模拟输入电压	—	V_{AIN}	V_{SS}	—	V_{AVDD}	V
P	模拟输入失调电压	—	V_{AIO}	-30	—	30	mV
C	模拟比较器迟滞电压（HYST=0）	无迟滞	V_{HYS}	—	0	—	mV
C	模拟比较器迟滞电压（HYST=0）	低迟滞	V_{HYS}	—	10	—	mV
C	模拟比较器迟滞电压（HYST=0）	中等迟滞	V_{HYS}	—	20	—	mV
C	模拟比较器迟滞电压（HYST=0）	高迟滞	V_{HYS}	—	40	—	mV
D	供电电流（关闭模式）	—	I_{DDAOFF}	—	—	100	nA
T	传播延迟	—	t_D	—	0.4	1 ^[1]	μs
P	数模转换器积分非线性	$V_{ref}=V_{AVDD}$	INL	TBD	—	TBD	LSB
P	数模转换器积分非线性	$V_{ref}=V_{BG}$	INL	TBD	—	TBD	LSB
T	数模转换器输出	带缓冲器	DAC_OUT	0.2	—	$V_{AVDD}-0.2$	V
T	数模转换器输出	不带缓冲器	DAC_OUT	TBD	—	TBD	V
D	数模转换器负载电容	—	C_{LOAD}	—	—	6	pF
D	数模转换器静态功耗	$V_{ref}=5.5V$	I_{DDA}	—	10	—	μA
D	数模转换器静态功耗	$V_{ref}=V_{BG}$	I_{DDA}	—	20	—	μA
D	数模转换器缓冲器静态功耗	—	I_{DDA}	—	25	—	μA

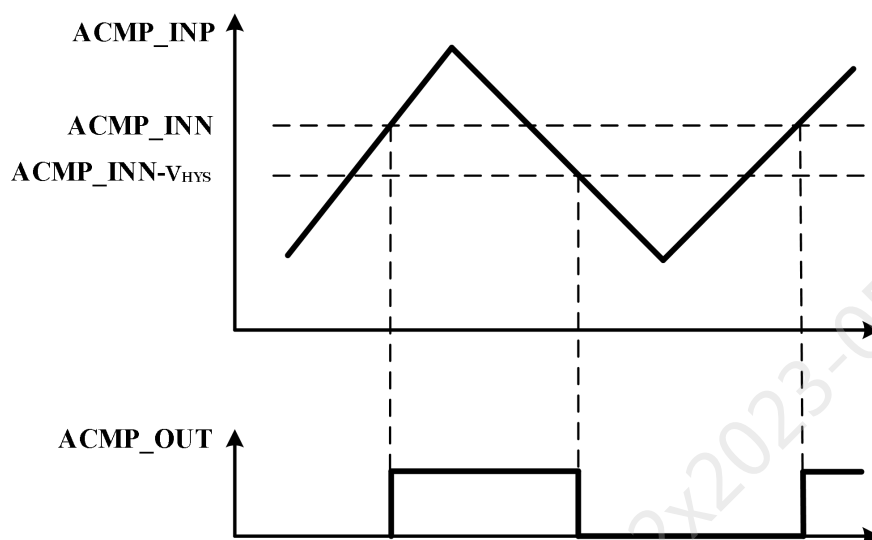


图 7-3 ACMP 迟滞示意图

[1] ACMP 输入端接外部通道，滤波档位选择 2M Hz。

7.5 通信接口

7.5.1 SPI 规格

串行外设接口（SPI）可为主从操作提供同步串行总线。用户可以自由配置多项传输参数。下面各表将介绍经典 SPI 时序模式的时序特性。有关修正传输格式的信息，请参见本芯片“参考手册”中的 SPI 一章。这些格式主要用于和速度较慢的外围设备通信。如无特殊说明，表中所有时序采用的电压阈值均为 20%的 V_{DD} 和 80%的 V_{DD} 。所有时序均假定已针对所有 SPI 输出引脚 禁用压摆率控制并启用高驱动强度。

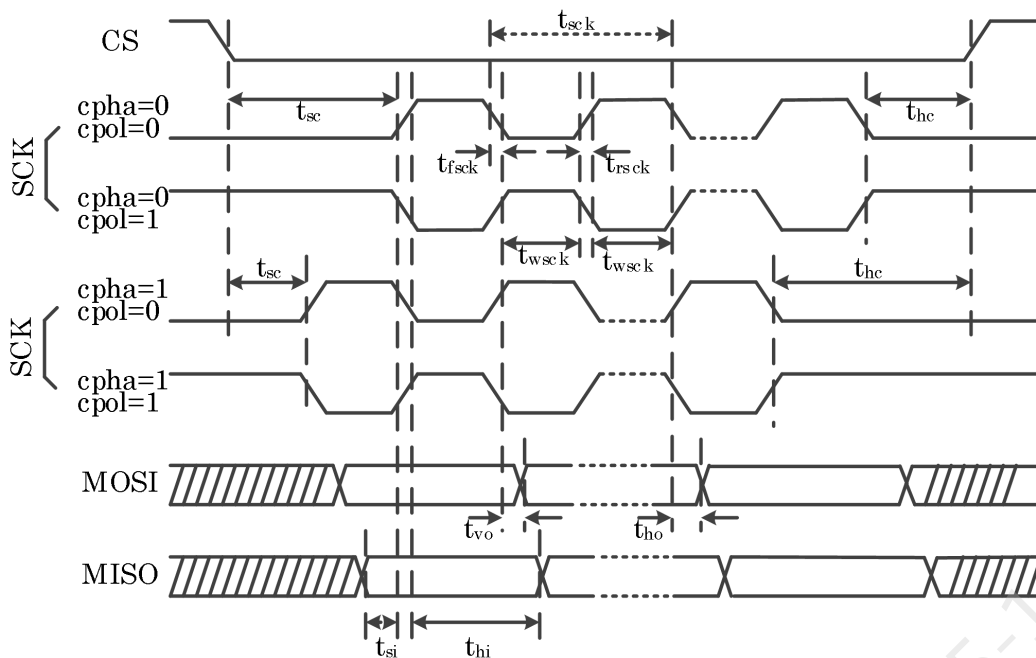


图 7-4 SPI 时序图 —主机

表 7-8 SPI 特性 - 主机

符号	说明	最小值	最大值	单位	注解
f_{op}	操作频率	$f_{bus}/512$	$f_{bus}/2$	Hz	f_{bus} 是总线时钟,最高 16Mhz
t_{sc}	CS 建立时间	$1 \times t_{bus}$	$256 \times t_{bus}$	ns	从 CS 下降沿到第一个 SCK 边沿的时间
t_{hc}	CS 保持时间	$1 \times t_{bus}$	$256 \times t_{bus}$	ns	从最后一个 SCK 边沿到 CS 上升沿的时间
t_{wsck}	时钟 (SCK) 高电平或低电平时间	$1 \times t_{bus}$	$256 \times t_{bus}$	ns	未考虑 t_{rscck} 和 t_{fscck}
t_{si}	数据输入建立时间	10	—	ns	—
t_{hi}	数据输入保持时间	25	—	ns	—

符号	说明	最小值	最大值	单位	注解
t_{vo}	数据输出有效时间	—	5	ns	—
t_{ho}	数据输出保持时间	1	—	ns	—

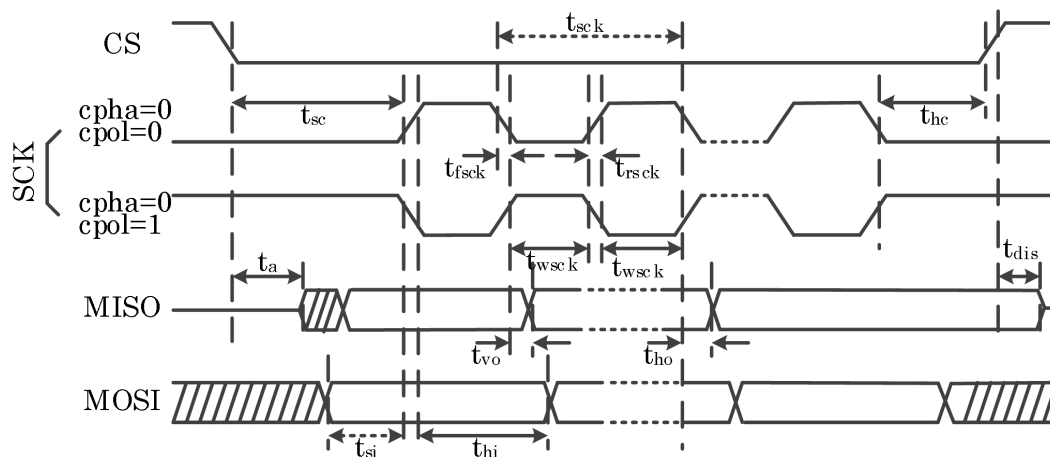


图 7-5 SPI 时序图 -从机(cpha=0)

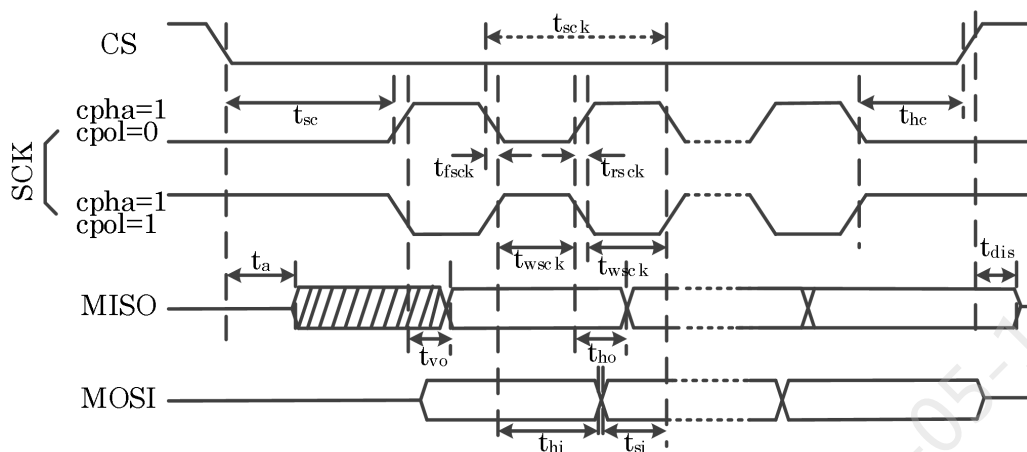


图 7-6 SPI 时序图 -从机(cpha=1)

表 7-9 SPI 特性 - 从机

符号	说明	最小值	最大值	单位	注解
f_{op}	操作频率	—	8 M	Hz	轮询接收方式, 最高 8M; 中断接收方式, 最高 1M (受 CPU 处理能力 & 用户中断回调函数效率影响)
t_{sc}	CS 建立时间	$2 \times t_{bus}$	—	ns	从 CS 下降沿到第一个 SCK 边沿的时间
t_{hc}	CS 保持时间	$2 \times t_{bus}$	—	ns	从最后一个 SCK 边沿到 CS 上升沿的时间
t_a	从机访问时间	—	t_{bus}	ns	从高阻态到数据有效的的时间

符号	说明	最小值	最大值	单位	注解
t _{dis}	从机 MISO 禁用时间	—	t _{bus}	ns	到高阻态状态的保持时间
t _{si}	数据输入建立时间	50	—	ns	—
t _{hi}	数据输入保持时间	35	—	ns	—
t _{vo}	数据输出有效时间	—	35	ns	—
t _{ho}	数据输出保持时间	10	—	ns	—

7.5.2 UART 规格

通用的异步收发器(UART)的基本功能是按单 bit 传输和接收串行数据。在 AC7802x 芯片中，额外加入了软件 LIN 功能，用来实现间断区域，同步区域以及数据的传输。下面将介绍 UART 主要的参数特性：

1. 最多支持 2 路 UART，其中一路支持软 LIN 功能（同一个 UART 的 uart 功能和 LIN 功能不能同时使用）；
2. UART 支持产生或接收波特率范围在 600 bps~4Mbps，其中接收波特率轮询方式，波特率最大支持 4M bps，中断方式，波特率最大支持 2M bps（受 CPU 处理能力及用户中断回调函数效率影响）；
3. GPIO 管脚中断脉冲宽度最小应超过 333 ns。由于管脚对输入信号没有经过无源滤波处理，因此至少要保证超过此脉冲宽度，才能保证输入信号可以被识别；
4. 使用软件 LIN 功能时可支持的最高波特率为 20 Kbps；
5. 使用软件 LIN 功能时，可选择开启自动波特率检测。此时接收波特率可容忍的误差范围是-50%~+100%。

7.5.3 I2C 规格

表 7-10 不同模式下 I2C 总线特性

符号	参数	标准模式		快速模式		快速+模式		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
f _{SCL}	SCL 时钟频率	0	100	0	400	0	1000	KHz
t _{HD;STA}	开始状态保持时间	4	—	0.6	—	0.26	—	μs
t _{LOW}	SCL 时钟低电平长度	4.7	—	1.3	—	0.5	—	μs
t _{HIGH}	SCL 时钟高电平长度	4	—	0.6	—	0.26	—	μs
t _{SU;STA}	重复开始状态建立时间	4.7	—	0.6	—	0.26	—	μs
t _{HD;DAT}	数据保持时间	0	—	0	—	0	—	μs

$t_{SU;DAT}$	数据建立时间	250	—	100	—	50	—	ns
t_r	SDA 和 SCL 信号的上升时间	—	1000	20	300	-	120	ns
t_f	SDA 和 SCL 信号的下降时间	—	300	$20 \times (V_{DD} / 5.5 V)$	300	$20 \times (V_{DD} / 5.5 V)$	120	ns
$t_{SU;STO}$	结束状态的建立时间	4	—	0.6	—	0.26	—	μs
t_{BUF}	结束和开始状态之间的总线空闲时间	4.7	—	1.3	—	0.5	—	μs
C_b	总线负载电容	—	400	—	400	—	550	pF
$t_{VD;DAT}$	数据有效时间	—	3.45	—	0.9	—	0.45	μs
$t_{VD;ACK}$	应答数据有效时间	—	3.45	—	0.9	—	0.45	μs
V_{nL}	低电平期间的噪声	$0.1V_{DD}$	—	$0.1V_{DD}$	—	$0.1V_{DD}$	—	V
V_{nH}	高电平期间的噪声	$0.2V_{DD}$	—	$0.2V_{DD}$	—	$0.2V_{DD}$	—	V

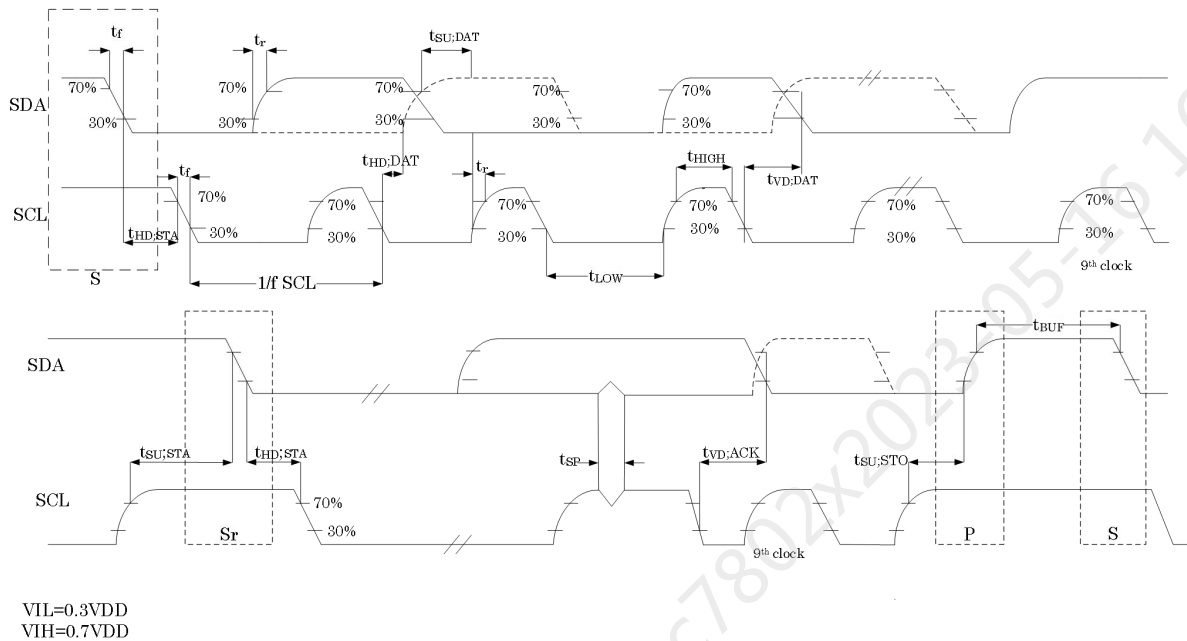


图 7-7 标准与快速模式下 I2C 总线时序图

8 尺寸

8.1 HVQFN32 封装信息

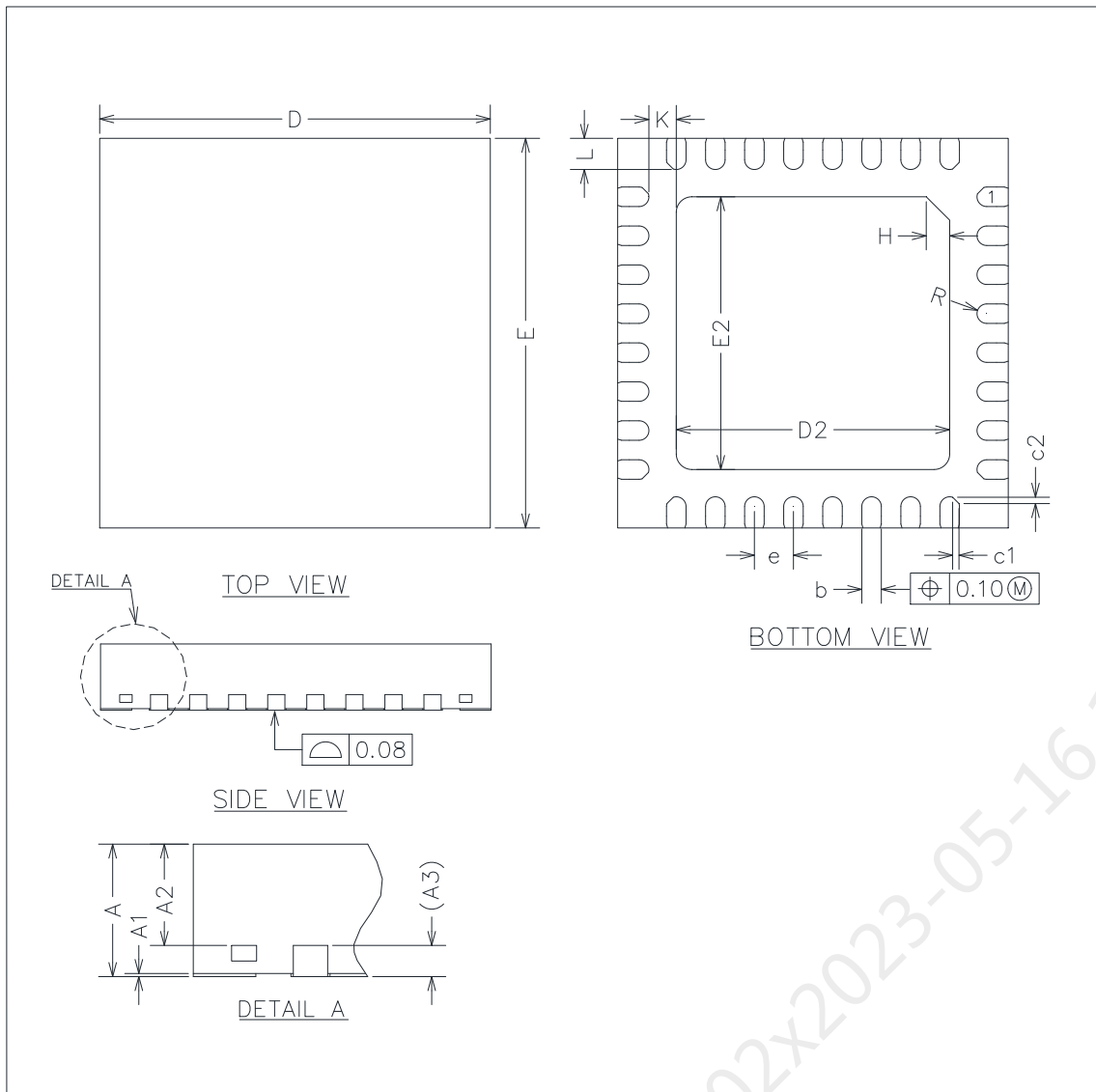


图 8-1 HVQFN32 – 32 引脚，5 x 5 毫米散热增强型非常薄四方扁平无引脚封装外形 [1]

[1] 该图绘制比例和实物比例有差别。

表 8-1 HVQFN32 – 32 引脚, 5 x 5 毫米散热增强型非常薄四方扁平无引脚封装机械数据 ^[1]

数据项		符号	最小值	标准值	最大值
总高度		A	0.80	0.85	0.90
站立高度		A1	0	0.02	0.05
框架到模塑高度		A2	0.60	0.65	0.70
框架高度		A3	0.20REF		
引脚宽度		b	0.20	0.25	0.30
封装体尺寸	X	D	4.90	5.00	5.10
	Y	E	4.90	5.00	5.10
外露载片台尺寸	X	D2	3.40	3.50	3.60
	Y	E2	3.40	3.50	3.60
引脚间距		e	0.40	0.50	0.60
外露载片台 PIN1 标识大小		H	0.30REF		
引脚到外露载片台间距		K	0.35REF		
引脚长度		L	0.35	0.40	0.45
引脚圆弧半径		R	0.09	—	—
c1		c1	—	0.08	—
c2		c2	—	0.08	—

^[1] 尺寸以毫米表示和度量。

HVQFN32 产品正印:

下图给出了顶部正印方向与引脚 1 标识符位置的示例。



图 8-2 HVQFN32 正印示例（封装顶视图）

8.2 TSSOP20 封装信息

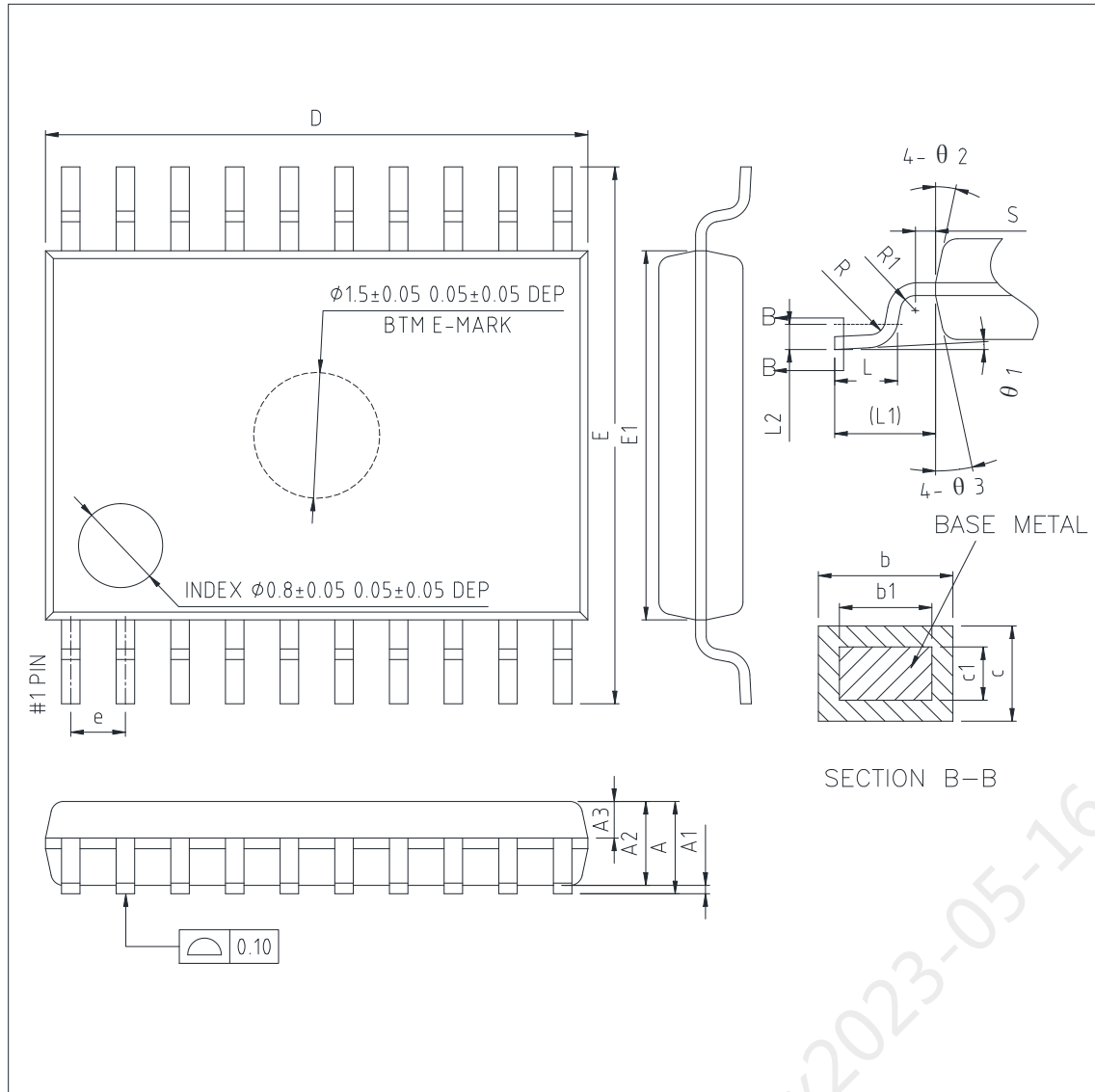


图 8-3 TSSOP20 – 20 引脚，6.5 x 4.4 毫米纤薄紧缩小尺寸封装外形 [1]

[1] 该图绘制比例和实物比例有差别。

表 8-2 TSSOP20 – 20 引脚， 6.5 x 4.4 毫米纤薄紧缩小尺寸封装封装机械数据 ^[1]

数据项	符号	最小值	标准值	最大值
总高度	A	—	—	1.20
站立高度	A1	0.05	—	0.15
模塑厚度	A2	0.90	1.00	1.05
框架到模塑高度	A3	0.34	0.44	0.54
引脚宽度	b	0.20	—	0.28
不含镀层的引脚宽度	b1	0.20	0.22	0.24
引线框架厚度	c	0.10	—	0.19
不含镀层的引线框架厚度	c1	0.10	0.13	0.15
外引脚间距	E	6.20	6.40	6.60
封装体尺寸	D	6.40	6.50	6.60
	E1	4.30	4.40	4.50
引脚间距	e	0.55	0.65	0.75
L	L	0.45	0.60	0.75
引脚长度	L1	1.00 REF		
L2	L2	0.25 BSC		
引脚成型圆弧半径 R	R	0.09	—	—
引脚成型圆弧半径 R1	R1	0.09	—	—
S	S	0.20	—	—
角度 1	Θ1	0°	—	8°
角度 2	Θ2	10°	12°	14°
角度 3	Θ3	10°	12°	14°

^[1] 尺寸以毫米表示和度量。

TSSOP20 产品正印:

下图给出了顶部正印方向与引脚 1 标识符位置的示例。

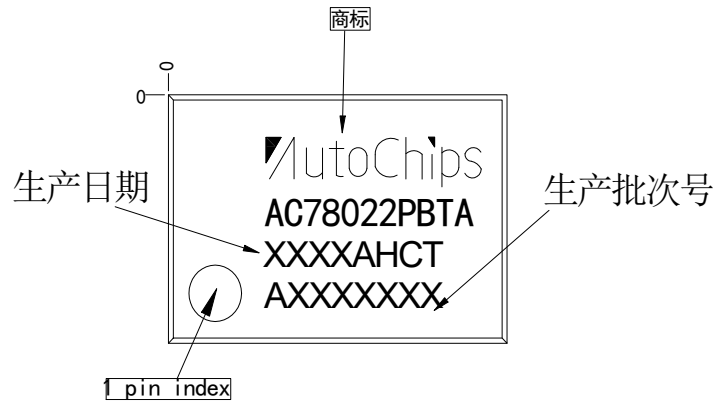


图 8-4 TSSOP20 正印示例（封装顶视图）

atcmcu_ac7802x2023-05-16 16:17:15

9 引脚分配

9.1 信号多路复用和引脚分配

下表显示的是各引脚上的信号以及这些引脚在本文档支持的器件上的位置。“端口控制模块”负责选择每个引脚上的 ALT 功能。

表 9-1 信号多路复用和引脚分配表 ^[2]

32 PIN HVQFN	20 PIN TSSOP	Pin Name	Function 0	Function 1	Function 2	Function 3	PINMUX	GPIO
1		PB0	gpio	ADC_IN18	PWM1_CH1	PWM2_FLT1	PMUX1[20:18]	16
2		PB1	gpio		PWM1_CH0	DAC_OUT	PMUX1[23:21]	17
3	4	VDD1						
4	5	VSS1						
5	6	PA12	gpio	I2C0_SCL	OSC_OUT ^[1]	PWM0_FLT0	PMUX1[8:6]	12
6	7	PA15	gpio	I2C0_SDA	OSC_IN ^[1]	PWDT0_IN0	PMUX1[17:15]	15
7	8	PA0	gpio	PWM2_CH3	VREF-/ADC_IN10	I2C0_SCL	PMUX0[2:0]	0
8	9	PA1	gpio	PWM2_CH2	VREF+/ADC_IN9	I2C0_SDA	PMUX0[5:3]	1
9		PB3	gpio	PWM2_CH0	ADC_IN13	SPI0_MOSI	PMUX1[29:27]	19
10	10	PA2	gpio	PWM2_CH1	ADC_IN8	SPI0_MISO	PMUX0[8:6]	2
11	11	PA3	gpio	PWM2_CH0	ADC_IN7	SPI0_SCK	PMUX0[11:9]	3
12	12	PA4	gpio	PWM0_CH1	ADC_IN6/ACMP_IN6	UART1_TX	PMUX0[14:12]	4
13	13	PA5	gpio	PWM0_CH0	ADC_IN5/ACMP_IN5	UART1_RX	PMUX0[17:15]	5
14	14	PA6	gpio	BOOT ^[1]	gpio	SPI0_NSS	PMUX0[20:18]	6
15		PB4	gpio	PWM2_CH1	ADC_IN12	SPI0_MISO	PMUX2[2:0]	20
16		PB5	gpio	PWM0_CH0	ADC_IN11	SPI0_SCK	PMUX2[5:3]	21
17	15	PA7	gpio	UART0_TX	ADC_IN4/ACMP_IN4	SPI0_MOSI	PMUX0[23:21]	7
18	16	PA8	gpio	UART0_RX	ADC_IN3/ACMP_IN3	SPI0_NSS	PMUX0[26:24]	8
19	17	PA9	gpio	PWM2_FLT0	ADC_IN2/ACMP_IN2	RTC_CLKIN	PMUX0[29:27]	9
20		VSS2						
21	18	VDD2						
22		PB6	gpio	ADC_IN16	PWM1_FLT0	PWM0_FLT1	PMUX2[8:6]	22
23		PB7	gpio	ADC_IN15	ACMP_IN7	I2C0_SCL	PMUX2[11:9]	23
24		PB8	gpio	ADC_IN14	PWDT0_IN2	I2C0_SDA	PMUX2[14:12]	24
25	19	PA10	gpio	PWM1_CH1	ADC_IN1/ACMP_IN1	PWDT0_IN2	PMUX1[2:0]	10
26	20	PA11	gpio	PWM1_CH0	ADC_IN0/ACMP_IN0	PWDT0_IN1	PMUX1[5:3]	11
27		PB9	gpio	PWM2_CH3	I2C0_SCL	UART0_TX	PMUX2[17:15]	25
28		PB10	gpio	PWM2_CH2	I2C0_SDA	UART0_RX	PMUX2[20:18]	26
29		PB2	gpio	NMI_B	PWM1_FLT1	PWDT0_IN0	PMUX1[26:24]	18
30	1	PA13	gpio	SWD_CLK ^[1]	EXT_CLKIN	RTC_CLKOUT	PMUX1[11:9]	13
31	2	RESET_B	RESET_B					
32	3	PA14	gpio	SWD_DIO ^[1]	ACMP_OUT	PWM0_CH1	PMUX1[14:12]	14

^[1] 该功能为默认功能；

^[2] 除了一些专用引脚外，所有引脚在第一次上电时默认为 gpio。

例如：如果想要将 PIN1(PB0)配置为 PWM1_CH1，我们应该设置 PMUX1[20:18] = 2。

9.2 器件引脚分配

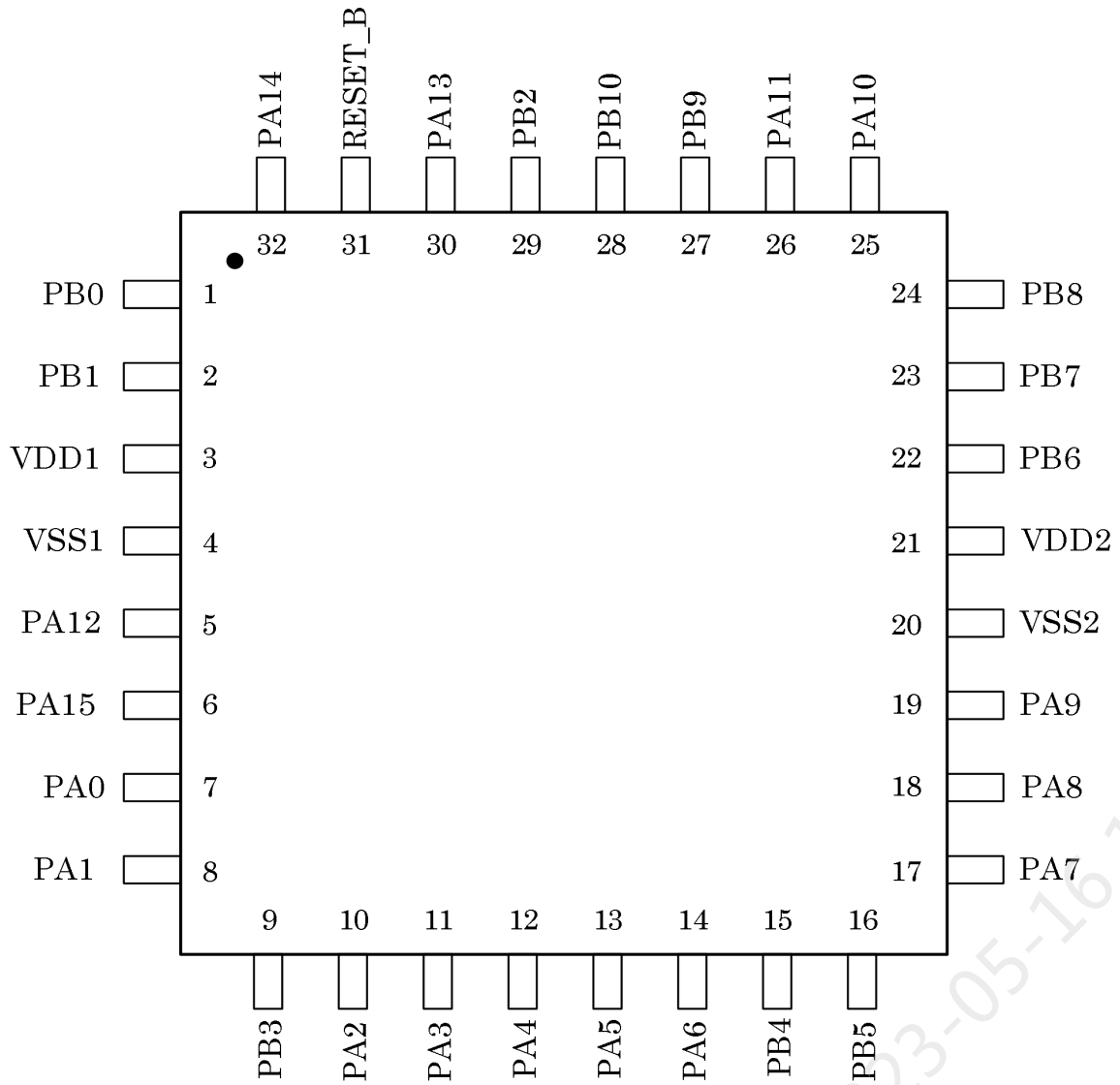


图 9-1 32 引脚 HVQFN32 封装

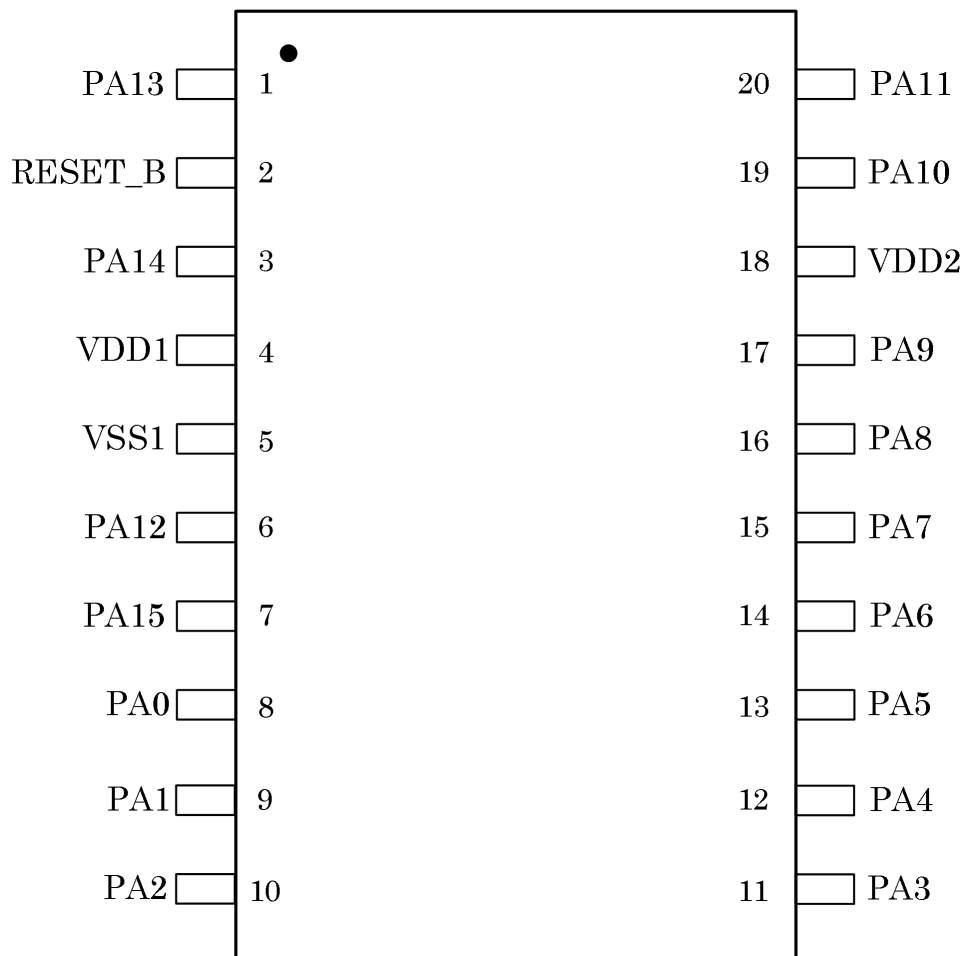


图 9-2 20 引脚 TSSOP20 封装