

# 具有负载开路检测电流禁用的可配置八路串行开关

33879 器件是一款 8 路输出的硬件可配置高边/低边开关, 使用串行外设接口(SPI)进行 16 位串行输入控制。其中两路输出可通过微控制器直接控制, 用于脉宽调制(PWM)应用。33879 采用 SMARTMOS 技术, 具有 CMOS 逻辑、双极/MOS 模拟电路和 DMOS 功率 MOSFET。33879 通过直接与微控制器连接来控制各种电感、白炽灯或 LED 负载。该电路的创新监测和保护功能包括非常低的待机电流、级联故障报告、用于低边配置的内部+ 45 V 钳位电压、- 20 V 高边配置、输出特定诊断和独立的过温保护。

## 功能

- 设计在  $5.5\text{ V} \leq V_{PWR} \leq 27.5\text{ V}$  下工作
- 用于控制和故障报告的 16 位 SPI, 兼容 3.3 V / 5.0 V
- 输出电流限制 (0.6 至 1.2 A), 以驱动白炽灯
- 输出电压钳位在感应开关期间为+ 45 V (低边) 和- 20 V (高边)
- 负载开路检测电流的开/关控制 (LED 应用)
- $V_{PWR}$  上的内部电池反向保护
- 接地或电源丢失不会使负载通电或损坏 IC
- 13 V  $V_{PWR}$  时的最大 5.0  $\mu\text{A}$   $I_{PWR}$  待机电流
- 在 25 °C 典型值时  $R_{DS(ON)}$  为 0.75  $\Omega$
- 具有自动重试功能的短路检测和电流限制
- 独立的过温保护

# 33879 33879A

高边/低边开关



**EK 后缀 (无铅)**  
**98ARL10543D**  
**32 引脚 SOICW**

## 应用

- 电磁阀
- 继电器
- 执行器
- 步进电机
- 有刷直流电机
- 白炽灯

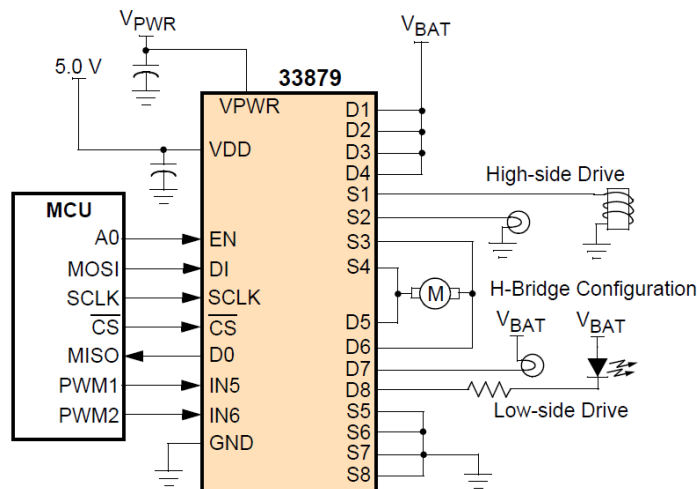


图 1.33879 简化应用图

# 1 可订购器件

表 1.可订购器件版本

器件编号 <sup>(1)</sup>	温度(T <sub>A</sub> )	封装
MC33879APEK	-40 至 125 °C	32 SOICW-EP
MC33879TEK		

备注

1. 要订购以带/卷形式提供的器件，请在器件编号后面添加 R2 后缀。

表 2.器件差异

符号	特性	最小值	典型值	最大值	单位
V <sub>PWR</sub>	V <sub>PWR</sub> 电源电压 • 33879 • 33879A	-16 -16	- -	40 45	V
I <sub>OUT(FLT-TH)</sub>	输出故障检测电流位于阈值，高边配置输出编程为关闭 • 33879 • 33879A	35 35	55 55	90 150	μA
I <sub>OCO</sub>	输出关闭负载开路检测电流，高边配置 VDRAIN = 16 V, VSOURCE = 0 V, 输出编程为关闭, VPWR = 16 V • 33879 • 33879A	65 60	100 100	160 190	μA
I <sub>OCO</sub>	输出关闭负载开路检测电流，低边配置 VDRAIN = 16 V, VSOURCE = 0 V, 输出编程为关闭, VPWR = 16 V • 333879 • 338979A	40 40	75 75	135 150	μA
I <sub>EN</sub>	EN 下拉电流 EN = 5.0 V • 333879 • 33879A	20 20	45 45	100 110	μA
V <sub>OUT(FLT-TH)</sub>	输出故障检测电压阈值 输出编程为关闭 • 33879 • 33879A	2.5 2.5	4.0 4.0	4.5 5.0	V
I <sub>OUT(FLT-TH)</sub>	输出故障检测电流阈值，低边配置输出编程为关闭 • 33879 • 33879A	20 20	30 30	60 115	μA

## 2 内部功能框图

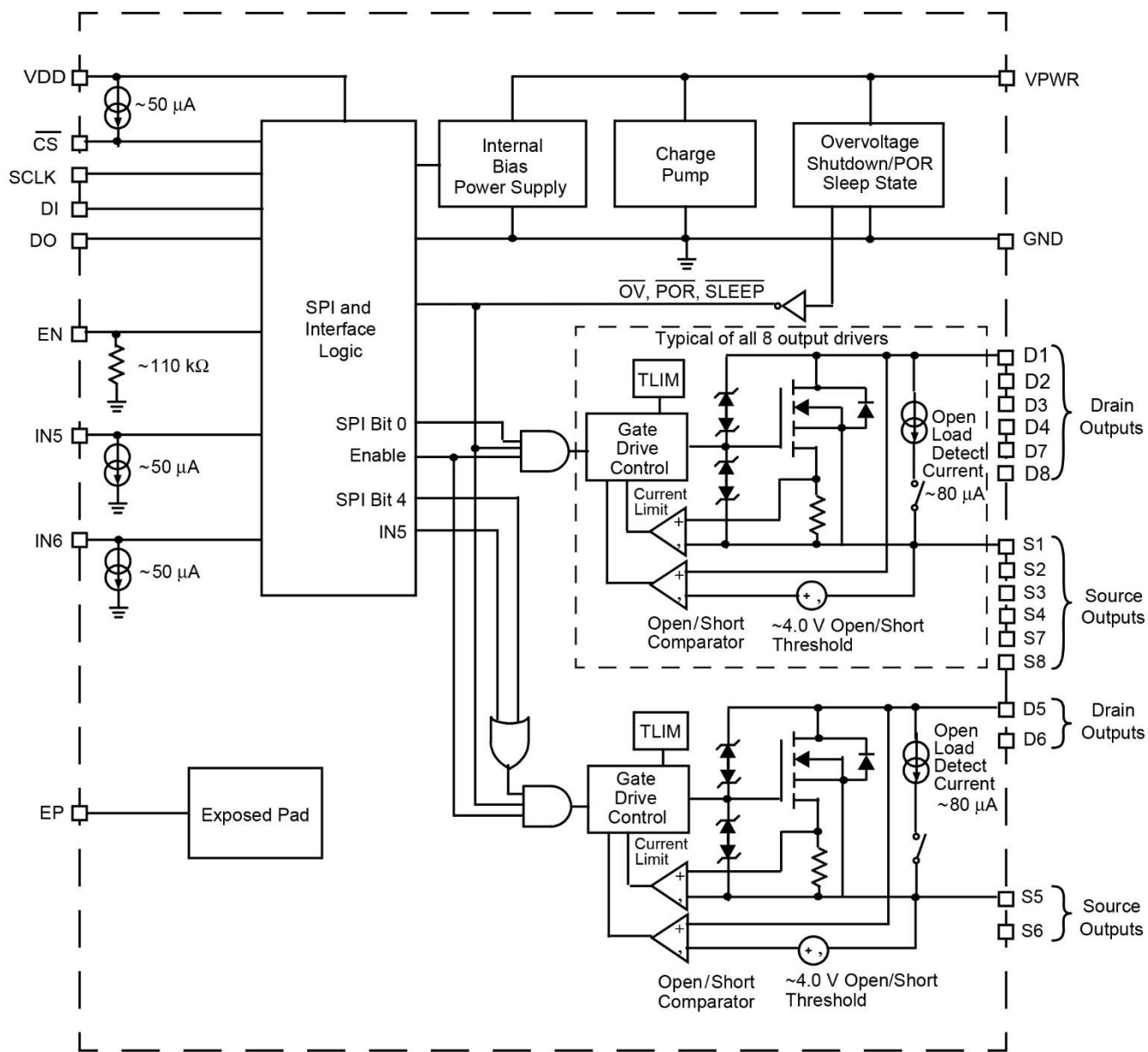


图 2.33879 简化内部功能框图

## 3 引脚连接

### 3.1 引脚配置图

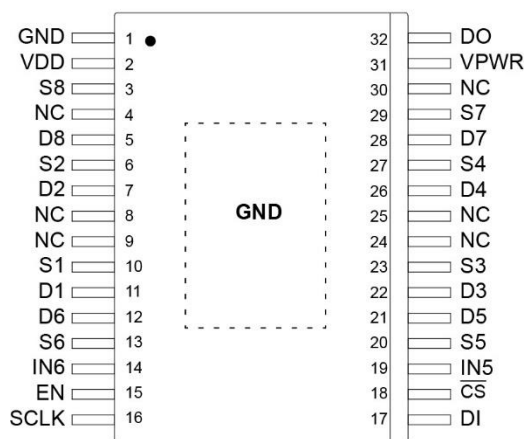


图 3.33879 引脚连接

### 3.2 引脚定义

每个引脚的功能说明参见第 15 页的 5.1 功能引脚说明。

表 3.33879 引脚定义

引脚编号	引脚名称	引脚功能	正式名称	定义
1	GND	接地	接地	数字接地。
2	V <sub>DD</sub>	输入	逻辑电源电压	SPI 接口的逻辑电源。V <sub>DD</sub> 为低电平时，器件处于睡眠模式。
3	S8	输出	源极输出 8	输出 8 MOSFET 源极引脚。
4, 8, 9, 24, 25, 30	NC	无连接	未连接	该引脚没有内部连接。
5	D8	输出	漏极输出 8	输出 8 MOSFET 漏极引脚。
6	S2	输出	源极输出 2	输出 2 MOSFET 源极引脚。
7	D2	输出	漏极输出 2	输出 2 MOSFET 漏极引脚。
10	S1	输出	源极输出 1	输出 1 MOSFET 源极引脚。
11	D1	输出	漏极输出 1	输出 1 MOSFET 漏极引脚。
12	D6	输出	漏极输出 6	输出 6 MOSFET 漏极引脚。
13	S6	输出	源极输出 6	输出 6 MOSFET 源极引脚。
14	IN6	输入	命令输入 6	输出 6 的 PWM 直接控制输入引脚。IN6 与 SPI 位呈“或”关系。
15	EN	输入	使能输入	IC 使能。高电平有效。EN 为低电平时，器件处于睡眠模式。
16	SCLK	时钟	SPI 时钟	SPI 控制时钟输入引脚。
17	DI	输入	串行数据输入	从 MCU 到 33879 的 SPI 控制数据输入引脚。逻辑[1]激活输出。
18	CS	输入	SPI 芯片选择	从 MCU 到 33879 的 SPI 控制芯片选择输入引脚。逻辑[0]允许传入数据。
19	IN5	输入	命令输入 5	输出 5 的 PWM 直接控制输入引脚。IN5 与 SPI 位呈“或”关系。
20	S5	输出	源极输出 5	输出 5 MOSFET 源极引脚。

表 3.33879 引脚定义 (续)

引脚编号	引脚名称	引脚功能	正式名称	定义
21	D5	输出	漏极输出 5	输出 5 MOSFET 漏极引脚。
22	D3	输出	漏极输出 3	输出 3 MOSFET 漏极引脚。
23	S3	输出	源极输出 3	输出 3 MOSFET 源极引脚。
26	D4	输出	漏极输出 4	输出 4 MOSFET 漏极引脚。
27	S4	输出	源极输出 4	输出 4 MOSFET 源极引脚。
28	D7	输出	漏极输出 7	输出 7 MOSFET 漏极引脚。
29	S7	输出	源极输出 7	输出 7 MOSFET 源极引脚。
31	V <sub>PWR</sub>	输入	电池输入	33879 的电源引脚。V <sub>PWR</sub> 具有内部电池反向保护。
32	DO	输出	串行数据输出	SPI 控制从 33879 到 MCU 的数据输出引脚。DO = 0 无故障，DO = 1 特定输出有故障。
33	EP	接地	外露式焊盘	器件按照规定在外露式焊盘未端接（浮动）的情况下工作，但是，建议将外露式焊盘端接至引脚 1(GND)和系统接地。

## 4 电气特性

### 4.1 最大额定值

表 4.33879 最大额定值

所有电压都是相对于地而言，除非另有说明。超过这些额定值可能会导致器件故障或永久损坏。

符号	额定值	值	单位	备注
<b>电气额定值</b>				
$V_{DD}$	$V_{DD}$ 电源电压	-0.3 至 7.0	$V_{DC}$	(1)
-	$\overline{CS}$ 、DI、DO、SCLK、IN5、IN6 和 EN	-0.3 至 7.0	$V_{DC}$	(1)
$V_{PWR}$	$V_{PWR}$ 电源电压 • 33879 • 33879A	-16 至 40 -16 至 45	$V_{DC}$	(1)
$E_{CLAMP}$	输出钳位能量	50	mJ	(2)
$V_{ESD1}$ $V_{ESD2}$ $V_{ESD1}$ $V_{ESD2}$	ESD 电压 • 人体模型 33879 • 机器型号 33879 • 人体模型 33879A • 机器型号 33879A	$\pm 450$ $\pm 100$ $\pm 2000$ $\pm 200$	V	(3)

#### 热性能额定值

$T_A$ $T_J$ $T_C$	工作温度 • 环境 • 结温 • 外壳	-40 至 125 -40 至 150 -40 至 125	$^{\circ}C$	
$T_{STG}$	存储温度	-55 至 150	$^{\circ}C$	
$P_D$	功耗	1.7	W	(4)
$R_{\theta JA}$ $R_{\theta JC}$	热阻 • 环境结温 • 在芯片和裸露式芯片焊盘之间	71 1.2	$^{\circ}C/W$	
$T_{PPRT}$	回流焊期间的封装回流焊温度峰值	注释 6	$^{\circ}C$	(5)·(6)

#### 备注

1. 超过这些限值可能会导致器件故障或永久损坏。
2. 使用  $I = 350 \text{ mA}$  的非重复单脉冲方法在  $150^{\circ}C$  结温下的最大输出钳位能量能力。
3. 按照人体模型 ( $C_{ZAP} = 100 \text{ pF}$ ,  $R_{ZAP} = 1500 \Omega$ ) 的测试要求进行 ESD1 测试，按照机器模型 ( $C_{ZAP} = 200 \text{ pF}$ ,  $R_{ZAP} = 0 \Omega$ ) 的测试要求进行 ESD2 测试。
4. 不使用散热器的情况下， $T_A = 25^{\circ}C$  时的最大功耗。
5. 引脚焊接温度限值最长可持续 10 秒。不适用于浸焊。超过这些限值可能会导致器件故障或永久损坏。
6. 恩智浦的封装回流焊能力满足 JEDEC 标准 J-STD-020C 的无铅要求。对于封装回流焊温度峰值和关于湿度敏感度等级(MSL)，请访问 [www.NXP.com](http://www.NXP.com)，按器件编号搜索[例如：删除前缀/后缀，并输入核心 ID，即可查看所有可订购器件]。(即 MC33xxxD 输入 33xxx)，可查看参数信息。

## 4.2 静态电气特性

表 5.静态电气特性

表中参数表示  $3.1\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 、 $5.5\text{ V} \leq V_{PWR} \leq 18\text{ V}$ 、 $-40\text{ }^\circ\text{C} \leq T_C \leq 125\text{ }^\circ\text{C}$  条件下的特性，除非另有说明。在适用的情况下，典型值反映了  $V_{PWR} = 13\text{ V}$ 、 $T_A = 25\text{ }^\circ\text{C}$  时参数的近似平均值。

符号	特性	最小值	典型值	最大值	单位	备注
<b>电源输入</b>						
$V_{PWR(FO)}$	电源电压范围 • 完全工作的 33879 • 33879A	5.5 5.5	- -	26.5 27.5	V	
$I_{PWR(ON)}$	电源电流	-	14	24	mA	
$I_{PWR(SS)}$	睡眠状态电源电流 • $V_{DD}$ 或 $EN \leq 0.8\text{ V}$ 、 $V_{PWR} = 13\text{ V}$	-	2.0	5.0	$\mu\text{A}$	
$I_{VDD(SS)}$	睡眠状态电源电流 • $EN \leq 0.8\text{ V}$ 、 $V_{DD} = 5.5\text{ V}$	-	2.0	5.0	$\mu\text{A}$	
$V_{PWR(OV)}$	$V_{PWR}$ 过压关闭阈值电压 • 33879 • 33879A	27 28	28.5 30	32 33	V	
$V_{PWR(OV-HYS)}$	$V_{PWR}$ 过压关闭迟滞电压	0.2	1.5	2.5	V	
$V_{PWR(UV)}$	$V_{PWR}$ 欠压关闭阈值电压	3.0	4.0	5.0	V	
$V_{PWR(UV-HYS)}$	$V_{PWR}$ 欠压关闭迟滞电压	300	500	700	mV	
$V_{DD}$	逻辑电源电压	3.1	-	5.5	V	
$I_{DD}$	逻辑电源电流	250	400	700	$\mu\text{A}$	
$V_{DD(SS)}$	逻辑电源睡眠状态阈值电压	0.8	2.5	3.0	V	

### 功率输出

$R_{DS(on)}$	漏极-源极导通电阻 ( $I_{OUT} = 0.350\text{ A}$ , $V_{PWR} = 13\text{ V}$ ) • $T_J = 125\text{ }^\circ\text{C}$ $T_J = 25\text{ }^\circ\text{C}$ $T_J = -40\text{ }^\circ\text{C}$	- - -	- 0.75 -	1.4 - -	$\Omega$	
$I_{OUT(LIM)}$	输出自限制电流高边和低边配置	0.6	-	1.2	A	
$V_{OUT(FLT-TH)}$	输出故障检测电压阈值输出编程为关闭 • 33879 • 33879A	2.5 2.5	4.0 4.0	4.5 5.0	V	(7)
$I_{OUT(FLT-TH)}$	输出故障检测电流位于阈值，高边配置输出编程为关闭 • 33879 • 33879A	35 35	55 55	90 150	$\mu\text{A}$	
$I_{OUT(FLT-TH)}$	输出故障检测电流位于阈值，低边配置输出编程为关闭 • 33879 • 33879A	20 20	30 30	60 115	$\mu\text{A}$	
$I_{OCO}$	输出关闭负载开路检测电流，高边配置 • $V_{DRAIN} = 16\text{ V}$ ， $V_{SOURCE} = 0\text{ V}$ ，输出编程为关闭， $V_{PWR} = 16\text{ V}$ 33879 33879A	65 60	100 100	160 190	$\mu\text{A}$	

备注

7. 输出故障检测阈值，输出编程为关闭。输出开路和短路的输出故障检测阈值相同。

表 5.静态电气特性 (续)

表中参数表示  $3.1\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 、 $5.5\text{ V} \leq V_{PWR} \leq 18\text{ V}$ 、 $-40\text{ }^\circ\text{C} \leq T_C \leq 125\text{ }^\circ\text{C}$  条件下的特性，除非另有说明。在适用的情况下，典型值反映了  $V_{PWR} = 13\text{ V}$ 、 $T_A = 25\text{ }^\circ\text{C}$  时参数的近似平均值。

符号	特性	最小值	典型值	最大值	单位	备注
----	----	-----	-----	-----	----	----

功率输出 (续)

$I_{OCO}$	输出关闭负载开路检测电流，低边配置 $V_{DRAIN} = 16\text{ V}$ 、 $V_{SOURCE} = 0\text{ V}$ ，输出编程为关闭， $V_{PWR} = 16\text{ V}$ • 33879 • 33879A	40 40	75 75	135 150	$\mu\text{A}$	
$V_{OC(LSD)}$	输出钳位电压低边驱动 • $I_D = 10\text{ mA}$	40	45	55	V	
$V_{OC(HSD)}$	输出钳位电压高边驱动 • $I_S = -10\text{ mA}$	-15	-20	-25	V	
$I_{OUT(LKG)}$	输出漏电流高边和低边配置 • $V_{DD} = 0\text{ V}$ 、 $V_{DRAIN} = 16\text{ V}$ 、 $V_{SOURCE} = 0\text{ V}$	-	-	5.0	$\mu\text{A}$	
$I_{OUT(LKG)}$	输出漏电流低边配置 • $V_{DD} = 5.0\text{ V}$ 、 $V_{DRAIN} = 16\text{ V}$ 、 $V_{SOURCE} = 0\text{ V}$ ，负载开路检测电流已禁用	-	-	5.0	$\mu\text{A}$	
$I_{OUT(LKG)}$	输出漏电流高边配置 • $V_{DD} = 5.0\text{ V}$ 、 $V_{DRAIN} = 16\text{ V}$ 、 $V_{SOURCE} = 0\text{ V}$ ，负载开路检测电流已禁用	-	-	20	$\mu\text{A}$	
$T_{LIM}$	过温关闭	155	-	185	$^\circ\text{C}$	(8)
$T_{LIM(HYS)}$	过温关闭迟滞	5.0	10	15	$^\circ\text{C}$	(8)

数字接口

$V_{IH}$	输入逻辑高电压阈值	$0.7 V_{DD}$	-	$V_{DD} + 0.3$	V	(9)
$V_{IL}$	输入逻辑低电压阈值	$GND - 0.3$	-	$0.2 V_{DD}$	V	(9)
$I_{IN5}$ 、 $I_{IN6}$ 、 $I_{EN}$	IN5、IN6、EN 输入逻辑电流 • IN5、IN6、EN = 0 V	-10	-	10	$\mu\text{A}$	
$I_{IN5}$ 、 $I_{IN6}$	IN5、IN6 下拉电流 • 0.8 至 5.0 V	30	45	100	$\mu\text{A}$	
$I_{EN}$	EN 下拉电流，EN = 5.0 V • 33879 • 33879A	20 20	45 45	100 110	$\mu\text{A}$	
$I_{SCK}$ 、 $I_{DI}$ 、 $I_{TRI-DO}$	SCLK、DI 输入、三态 DO 输出 • 0 至 5.0 V	-10	-	10	$\mu\text{A}$	
$I_{CS}$	$\overline{CS}$ 输入电流 • $CS = V_{DD}$	-10	-	10	$\mu\text{A}$	
$I_{CS}$	$\overline{CS}$ 上拉电流 • $CS = 0\text{ V}$	-30	-	-100	$\mu\text{A}$	
$I_{CS(LKG)}$	$\overline{CS}$ 漏电流至 $V_{DD}$ • $CS = 5.0\text{ V}$ 、 $V_{DD} = 0\text{ V}$	-	-	10	$\mu\text{A}$	
$V_{DOHIGH}$	DO 高态输出电压 • $I_{DO-HIGH} = -1.6\text{ mA}$	$V_{DD} - 0.4$	-	$V_{DD}$	V	

备注

- 该参数由设计保证；但是，它没有经过生产测试。
- 上下逻辑阈值电压电平适用于 DI、 $\overline{CS}$ 、SCLK、IN5、IN6 和 EN。



表 5.静态电气特性 (续)

表中参数表示  $3.1\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 、 $5.5\text{ V} \leq V_{PWR} \leq 18\text{ V}$ 、 $-40\text{ }^\circ\text{C} \leq T_C \leq 125\text{ }^\circ\text{C}$  条件下的特性，除非另有说明。在适用的情况下，典型值反映了  $V_{PWR} = 13\text{ V}$ 、 $T_A = 25\text{ }^\circ\text{C}$  时参数的近似平均值。

符号	特性	最小值	典型值	最大值	单位	备注
----	----	-----	-----	-----	----	----

数字接口 (续)

$V_{DOLOW}$	DO 低态输出电压 • $I_{DO-LOW} = 1.6\text{ mA}$	-	-	0.4	V	
$C_{IN}$	SCLK、DI、三态 DO、IN5、IN6、EN 上的输入电容	-	-	20	pF	(10)

备注

10. 该参数由设计保证；但是，它没有经过生产测试。

## 4.3 动态电气特性

表 6. 动态电气特性

表中参数表示  $3.1\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 、 $5.5\text{ V} \leq V_{PWR} \leq 18\text{ V}$ 、 $-40\text{ }^\circ\text{C} \leq T_C \leq 125\text{ }^\circ\text{C}$  条件下的特性，除非另有说明。在适用的情况下，典型值反映了  $V_{PWR} = 13\text{ V}$ 、 $T_A = 25\text{ }^\circ\text{C}$  时参数的近似平均值。

符号	特性	最小值	典型值	最大值	单位	备注
<b>功率输出时序</b>						
$t_{SR(RISE)}$	输出压摆率低边配置 • $R_{LOAD} = 620\Omega$ , $C_L = 200\text{pF}$	0.1	0.5	1.0	V/ $\mu\text{s}$	(11)
$t_{SR(FALL)}$	输出压摆率低边配置 • $R_{LOAD} = 620\Omega$ , $C_L = 200\text{pF}$	0.1	0.5	1.0	V/ $\mu\text{s}$	(11)
$t_{SR(RISE)}$	输出上升时间高边配置 • $R_{LOAD} = 620\Omega$ , $C_L = 200\text{pF}$	0.1	0.3	1.0	V/ $\mu\text{s}$	(11)
$t_{SR(FALL)}$	输出下降时间高边配置 • $R_{LOAD} = 620\Omega$ , $C_L = 200\text{pF}$	0.1	0.3	1.0	V/ $\mu\text{s}$	(11)
$t_{DLY(ON)}$	输出开启延迟时间，高边和低边配置	1.0	15	50	$\mu\text{s}$	(12)
$t_{DLY(OFF)}$	输出关闭延迟时间，高边和低边配置	1.0	30	100	$\mu\text{s}$	(12)
$t_{FAULT}$	输出故障延迟时间	100	-	300	$\mu\text{s}$	(13)
$t_{POR}$	上电复位延迟 • 从 EN 和 $V_{DD}$ 的上升沿到 SPI 活动所需的延迟时间	100	-	-	$\mu\text{s}$	
$t_{RESET}$	用于复位的 $V_{DD}$ 或 EN 低态持续时间 • $V_{DD}$ 或 EN $\leq 0.2\text{ V}$	100	-	-	$\mu\text{s}$	

数字接口时序<sup>(14)</sup>

$f_{SPI}$	推荐的 SPI 工作频率	-	4.0	-	MHz	(14)
$t_{LEAD}$	$\overline{CS}$ 的下降沿到 SCLK 的上升沿（所需的建立时间）	100	-	-	ns	
$t_{LAG}$	SCLK 的下降沿到 $\overline{CS}$ 的上升沿（所需的建立时间）	50	-	-	ns	
$t_{DI(SU)}$	DI 到 SCLK 的下降沿（所需的建立时间）	16	-	-	ns	
$t_{DI(HOLD)}$	SCLK 的下降沿到 DI（所需的保持时间）	20	-	-	ns	
$t_R(DI)$	DI、 $\overline{CS}$ 、SCLK 信号上升时间	-	5.0	-	ns	(15)
$t_F(DI)$	DI、 $\overline{CS}$ 、SCLK 信号下降时间	-	5.0	-	ns	(15)
$t_{DO(EN)}$	从 $\overline{CS}$ 的下降沿到 DO 低阻抗的时间	-	-	55	ns	(16)
$t_{DO(DIS)}$	从 $\overline{CS}$ 的上升沿到 DO 高阻抗的时间	-	-	55	ns	(17)
$t_{VALID}$	从 SCLK 的上升沿到 DO 数据有效的的时间	-	25	55	ns	(18)

备注

11. 分别在 10% 至 90% 和 90% 至 10% 电压点测得的 620  $\Omega$  电阻负载上的输出压摆率。 $C_L$  电容从漏极或源极输出接地。
12. 从 50% 的  $\overline{CS}$  上升沿到 10% 和 90% 转换点的开始测得的输出开启和关闭延迟时间。
13. 设置故障位之前的故障持续时间。访问时间之间的持续时间必须大于 300  $\mu\text{s}$  才能读取故障。
14. 该参数由设计保证。生产测试设备使用 4.16 MHz、5.5 V/3.1 V SPI 接口。
15. 建议设计时考虑输入 DI、 $\overline{CS}$  和 SCLK 信号的上升和下降时间，以防止出现双脉冲。
16. 输出状态数据可用于 DO 引脚所需的时间。
17. 输出状态数据在 DO 引脚终止所需的时间。
18. SCLK 上升后从 DO 获取有效数据所需的时间。

## 4.4 时序图

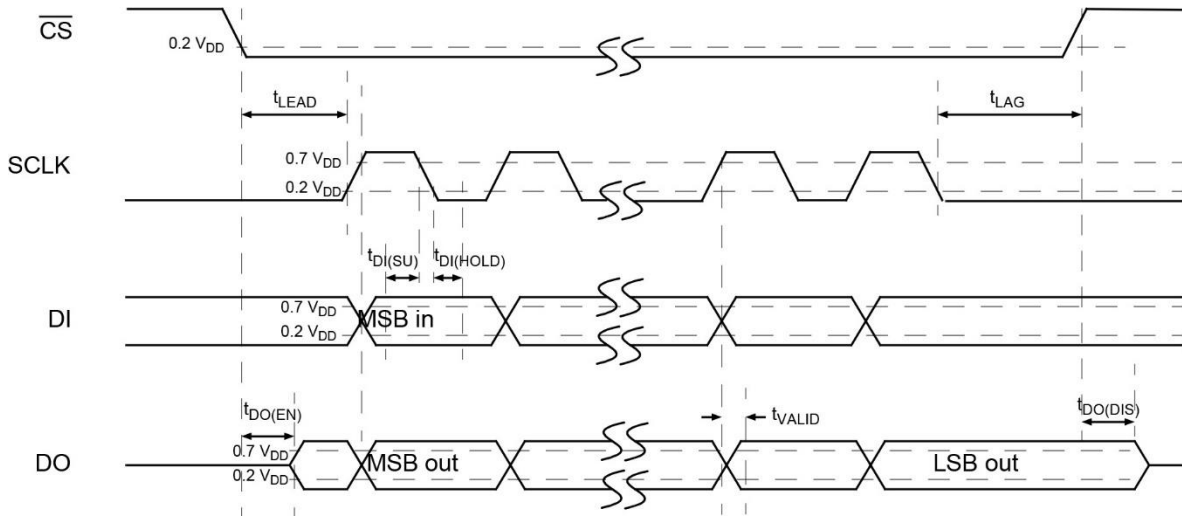
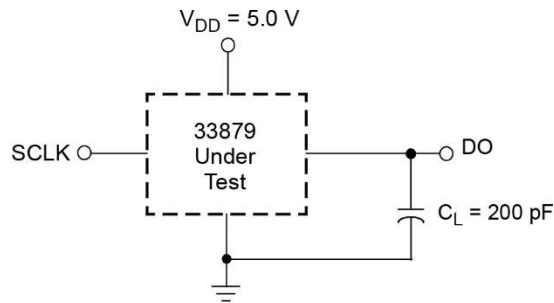


图 4.SPI 时序图



NOTE:  $C_L$  represents the total capacitance of the test fixture and probe.

图 5.有效数据延迟时间和有效时间测试电路

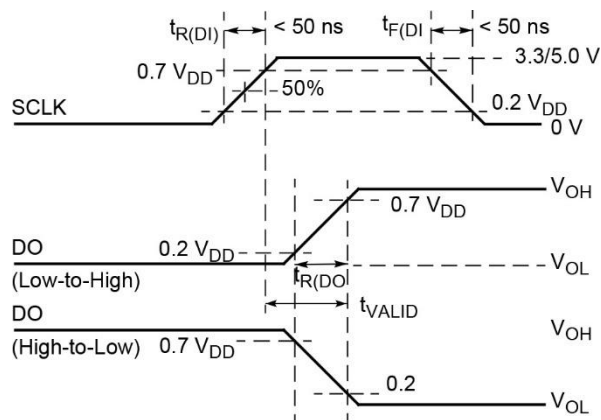


图 6.有效数据延迟时间和有效时间波形

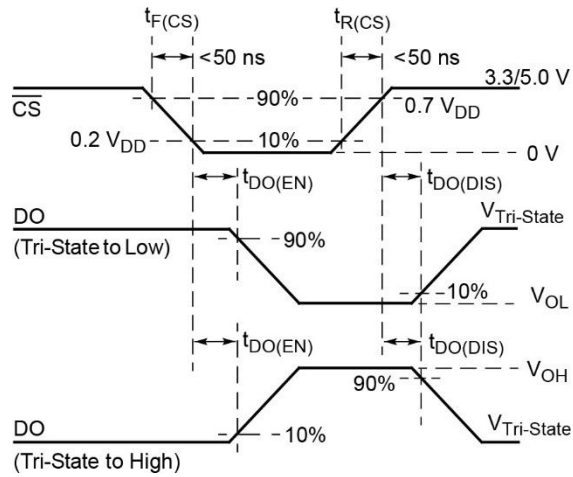


图 7.使能和禁用时间波形

## 4.5 典型电气特性

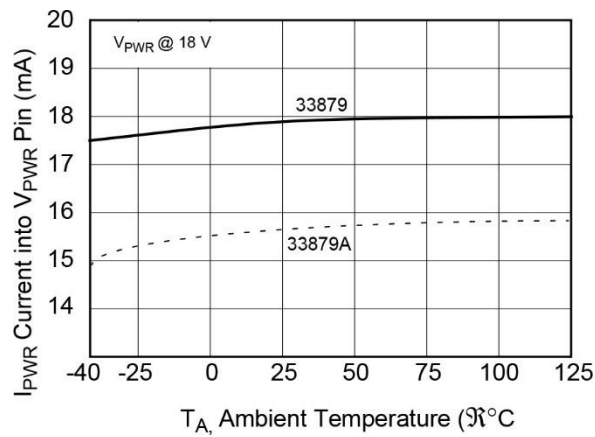


图 8. $I_{PWR}$  与温度

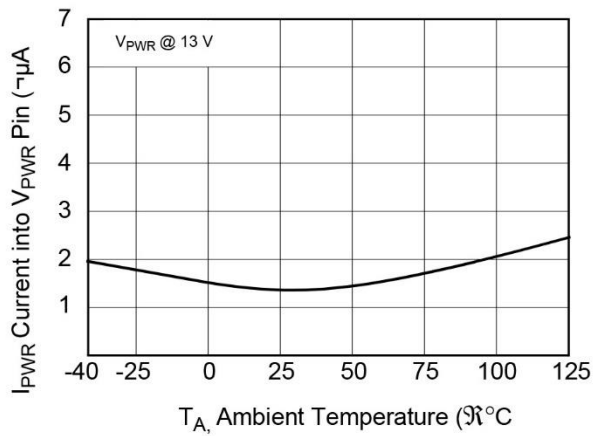


图 9.睡眠状态  $I_{PWR}$  与温度

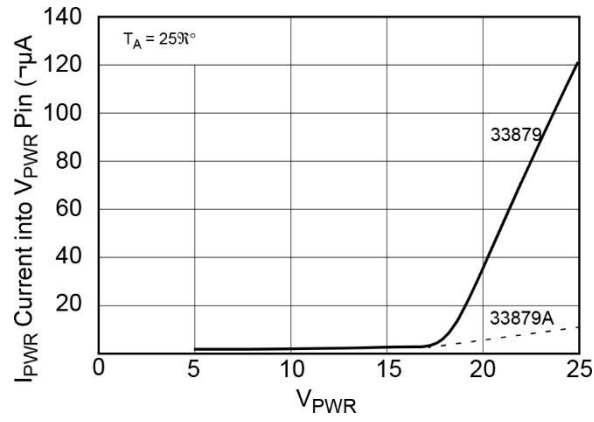


图 10.睡眠状态  $I_{PWR}$  与  $V_{PWR}$

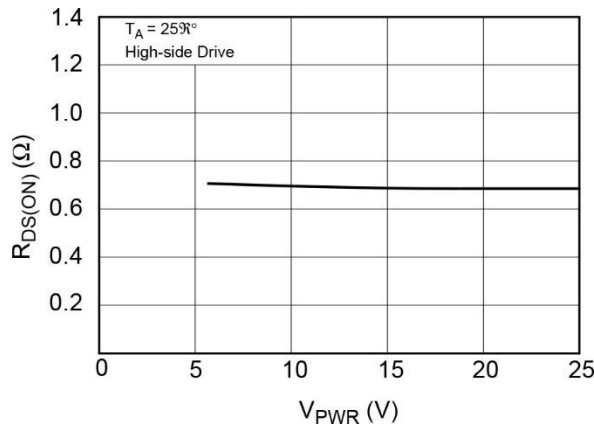


图 11.350 mA 时的  $R_{DS(ON)}$  与温度

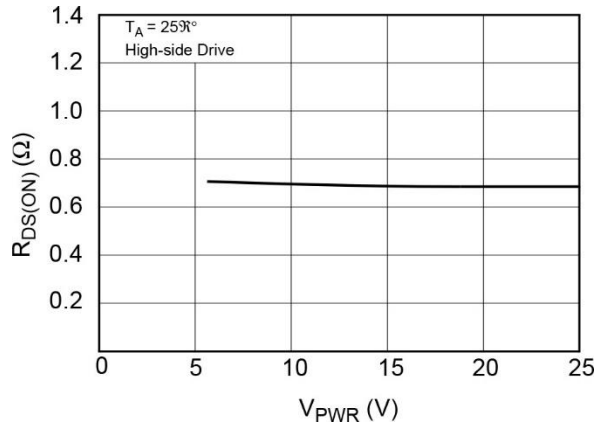


图 12.350 mA 时的  $R_{DS(ON)}$  与  $V_{PWR}$

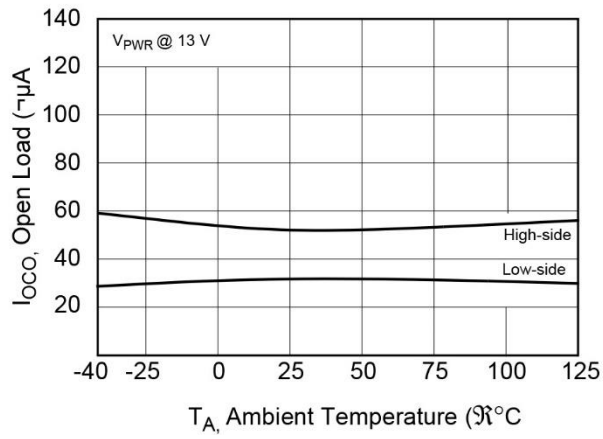


图 13.负载开路检测电流位于阈值

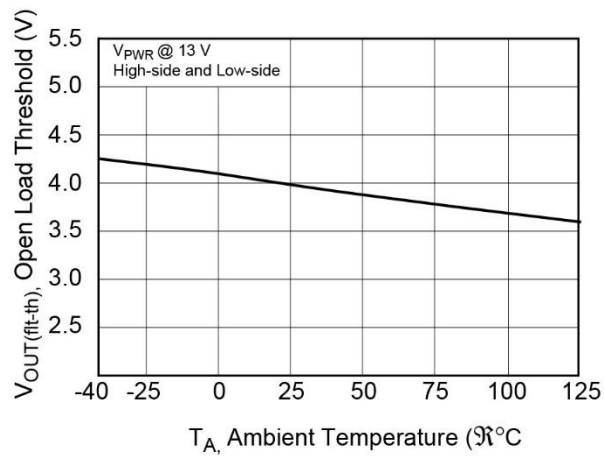


图 14.负载开路检测阈值与温度

## 5 功能说明

### 5.1 功能引脚说明

#### 5.1.1 $\overline{\text{CS}}$ 引脚

系统 MCU 通过使用芯片选择  $\overline{\text{CS}}$  引脚选择与 33879 通信。 $\overline{\text{CS}}$  上逻辑低电平可启用数据输出 (DO) 驱动程序，并允许将数据从 MCU 传输到 33879，反之亦然。输入 33879 的数据在  $\overline{\text{CS}}$  的上升沿进行操作。为了避免任何杂散数据，必须仅在 SPI 时钟 (SCLK) 处于逻辑低电平状态时出现高到低的  $\overline{\text{CS}}$  信号转换。

#### 5.1.2 SCLK 引脚

SCLK 引脚为 33879 的内部移位寄存器提供时钟。串行数据输入 (DI) 引脚在 SCLK 的下降沿锁存到输入移位寄存器中。串行数据输出 (DO) 引脚在 SCLK 信号的上升沿将数据移出移位寄存器。必须避免移位寄存器时钟错误，以确保数据的有效性。关键是  $\overline{\text{CS}}$  引脚进行任何转换时，SCLK 引脚处于逻辑低电平状态。因此，建议在未访问器件 ( $\overline{\text{CS}}$  处于逻辑高电平状态) 时，命令 SCLK 引脚设置为逻辑低电平状态。 $\overline{\text{CS}}$  处于逻辑高电平状态时，SCLK 和 DI 上出现的信号会被忽略，DO 输出处于三态。

#### 5.1.3 DI 引脚

DI 引脚用于串行指令数据输入。DI 信息在 SCLK 的下降沿锁存到输入寄存器中。DI 上出现的逻辑高电平状态将特定输出编程为开启。特定输出在  $\overline{\text{CS}}$  信号的上升沿开启。相反，DI 引脚上出现的逻辑低电平状态将输出编程为关闭。特定输出在  $\overline{\text{CS}}$  信号的上升沿关闭。要将 8 个输出和负载开路检测电流编程为开启或关闭，请发送以负载开路检测电流位开头的 DI 数据，然后是输出 8、输出 7，依此类推到输出 1。对于 SCLK 的每个下降沿，在  $\overline{\text{CS}}$  为逻辑低电平时，数据位指令（开或关）加载到每个数据位 DI 状态的移位寄存器。需要 16 位的输入信息来填充输入移位寄存器。

#### 5.1.4 DO 引脚

DO 引脚是移位寄存器的输出。DO 引脚保持三态，直到  $\overline{\text{CS}}$  引脚处于逻辑低电平状态。33879 器件上的所有故障都通过 DO 数据引脚报告为逻辑[1]。无论驱动器的配置如何，负载开路和负载短路都报告为逻辑[1]。相反，具有无故障负载的正常运行输出报告为逻辑[0]。编程为负载开路检测电流禁用的输出报告逻辑[0]处于关闭状态。SCLK 的前八个正转换报告逻辑[0]，然后报告八个输出驱动器的状态。数据的 DI / DO 移位遵循先进先出协议，输入和输出字都首先传输最高有效位 (MSB)。

#### 5.1.5 EN 引脚

33879 上的 EN 引脚使能器件。EN 引脚为高电平时，可以激活输出驱动器并执行和报告开路/短路故障检测。EN 引脚为低电平时，所有输出变为非活动，负载开路检测电流被禁用，器件进入睡眠模式。33879 在使能信号的上升沿执行上电复位。

#### 5.1.6 IN5 和 IN6 引脚

IN5 和 IN6 命令输入允许在 PWM 应用中使用输出 5 和 6。IN5 和 IN6 引脚与串行外设接口 (SPI) 命令输入位进行或运算。对于输出 5 和 6 的 SPI 控制，IN5 和 IN6 引脚应接地或由微处理器保持低电平。当使用 IN5 或 IN6 对输出进行脉宽调制 (PWM) 时，控制 SPI 位必须为逻辑[0]。每个输出的最大 PWM 频率为 2.0 kHz。

## 5.1.7 VDD 引脚

VDD 输入引脚用于确定微处理器接口(SPI)引脚上的逻辑电平。来自 VDD 的电流用于驱动 DO 输出和 $\overline{CS}$ 的上拉电流。VDD 必须用于正常模式工作。33879 器件通过施加 VDD 执行上电复位。

## 5.1.8 VPWR 引脚

VPWR 引脚是 33879 IC 的电池输入和上电复位。VPWR 引脚具有内部电池反向保护。所有内部逻辑电流均由 VPWR 引脚提供。33879 通过施加 VPWR 执行上电复位。

## 5.1.9 D1—D8 引脚

D1 到 D8 引脚是 33879 的开漏输出。对于高边驱动配置，漏极引脚连接到电池电源。在低边驱动配置中，漏极引脚连接到负载的低边。所有输出都可以根据需要单独配置。当配置为低边驱动时，33879 将正电感瞬变限制为 45 V。

## 5.1.10 S1—S8 引脚

S1 到 S8 引脚是 33879 的源极输出。源极引脚直接连接到负载，用于高边驱动配置。在低边驱动配置中，源极接地。所有输出都可以根据需要单独配置。使用高边驱动时，33879 会将负感应瞬变限制为负 20 V。

## 5.1.11 外露式焊盘引脚

器件按照规定在外露式焊盘末端接（浮动）的情况下工作，但是，建议将外露式焊盘端接至引脚 1(GND)和系统接地。

## 5.2 MCU 接口说明

### 5.2.1 简介

33879 是一款具有 16 位串行控制的八路输出硬件可配置功率开关。33879 的简化内部功能框图如图 2 所示。33879 器件使用高效的上漏极功率 DMOS 输出晶体管，具有低漏极-源极导通电阻（25 °C 典型值时  $R_{DS(on)} = 0.75 \Omega$ ）和密集的 CMOS 控制逻辑。所有输出都有独立的电压钳位，以提供快速感应关闭和瞬变保护。

在工作中，33879 用作一个八路输出串行开关，充当具有故障管理和故障报告功能的 MCU 总线扩展器和缓冲器。这样做，器件直接释放了 MCU 的故障管理功能。该器件使用 SPI 直接连接到 MCU，以进行控制和获取诊断读数。图 15 说明了 MCU 和一个 33879 之间的基本 SPI 配置。



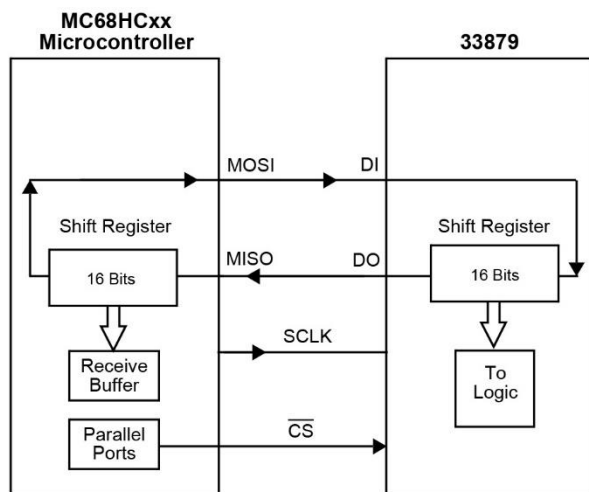


图 15.与微控制器的 SPI 接口

所有输入均与 5.0 V 和 3.3 V CMOS 逻辑电平兼容，并包含正逻辑。当 SPI 位编程为逻辑[0]时，相应的输出为关闭。相反，当 SPI 位编程为逻辑[1]时，受控输出为开启。诊断以类似的方式处理。有故障的输出（通过 DO）向微控制器反馈逻辑[1]，而正常工作输出提供逻辑[0]。

图 16 显示了使用 33879 的菊花链配置。来自 MCU 的数据以菊花链形式通过每个器件输入，而  $\overline{CS}$  位由 MCU 命令设置为低电平。在每个时钟周期内，菊花链的输出状态通过 Master 输入 Slave 输出(MISO)线路传输到 MCU。然后在  $\overline{CS}$  的上升沿，将存储在输入寄存器中的命令数据传输到输出驱动器。

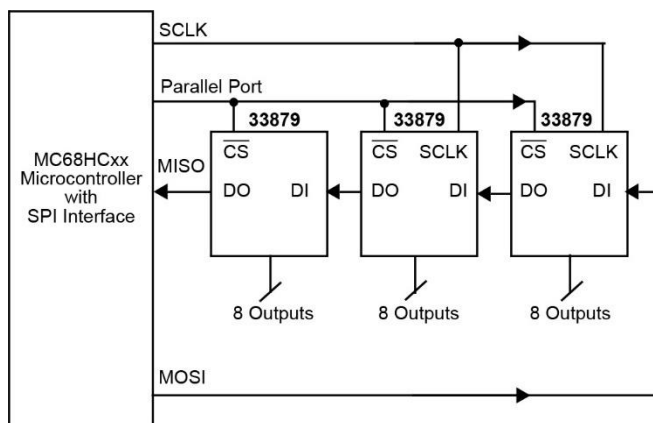


图 16.33879 SPI 系统菊花链

可以使用 SPI 以并行输入方式控制多个 33879 器件。图 17 显示了使用三个专用并行 MCU 端口进行芯片选择的 24 个负载的控制。

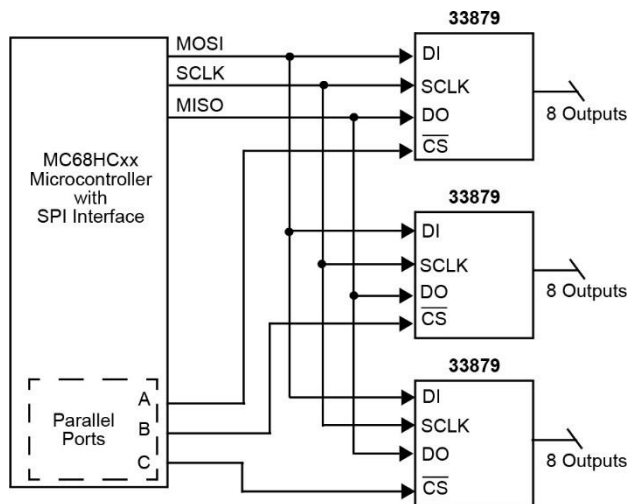


图 17.并行输入 SPI 控制

## 5.3 SPI 定义

每次 SPI 通信都会向 33879 发送一个 16 位命令字，并从 33879 接收一个 16 位状态字。首先发送和接收 MSB。如表 7 所示，命令寄存器定义了 33879 在  $\overline{CS}$  的上升沿执行的位置和操作。如表 8 所示，故障寄存器定义了输出驱动器的先前状态。表 9 确定了故障类型以及将故障传达给微处理器的方法

表 7.命令寄存器定义

MSB															LSB
15 位	14 位	13 位	12 位	11 位	10 位	9 位	8 位	7 位	6 位	5 位	4 位	3 位	2 位	1 位	0 位
开/关 负载开路检测 8	开/关 负载开路检测 7	开/关 负载开路检测 6	开/关 负载开路检测 5	开/关 负载开路检测 4	开/关 负载开路检测 3	开/关 负载开路检测 2	开/关 负载开路检测 1	开/关 输出 8	开/关 输出 7	开/关 输出 6	开/关 输出 5	开/关 输出 4	开/关 输出 3	开/关 输出 2	开/关 输出 1

0 = 位 0 至 7，输出命令要求关闭。

0 = 位 8 至 15，负载开路检测电流关闭。

1 = 位 0 至 7，输出命令要求开启。

1 = 位 8 至 15，负载开路检测电流开启。

表 8.故障寄存器定义

MSB															LSB
15 位	14 位	13 位	12 位	11 位	10 位	9 位	8 位	7 位	6 位	5 位	4 位	3 位	2 位	1 位	0 位
0	0	0	0	0	0	0	0	输出 8 状态	输出 7 状态	输出 6 状态	输出 5 状态	输出 4 状态	输出 3 状态	输出 2 状态	输出 1 状态

0 = 位 0 至 7，输出无故障。

1 = 位 0 至 7，输出对电池短路、对 GND 短路、负载开路或  $T_{LIM}$ 。

位 8 到 15 将始终返回“0”。

## 表 9.故障操作

### 串行输出(DO)引脚报告

过温	串行输出(DO)引脚报告的故障。
过电流	DO 引脚报告电池/电源短路或过流情况。
输出开启负载开路故障	未报告。
输出关闭负载开路故障	仅在使能负载开路检测电流的情况下，DO 引脚报告输出关闭负载开路情况。 在负载开路检测电流禁用的情况下，DO 引脚将报告输出关闭负载开路故障为“0”。

### 器件关闭

过电压	$V_{PWR} = V_{PWR(OV)}$ V 时总器件关闭。以适当的电压恢复正常工作。从过压恢复后，所有输出都采用先前的状态。
过温	只有输出过温时才会关闭。从过温恢复后，输出采用先前的状态。

## 5.4 器件操作

### 5.4.1 电源

33879 器件具有超低睡眠模式电流。器件可以通过 EN 引脚或 VDD 引脚进入睡眠模式。在睡眠模式下 (EN 或 VDD  $\leq 0.8$  V)，VPWR 引脚消耗的电流小于 5.0 $\mu$ A。将 33879 置于睡眠模式会将内部寄存器重置为上电复位状态。复位状态定义为所有输出关闭且负载开路检测电流禁用。要将 33879 置于睡眠模式，可以命令所有输出关闭并将逻辑低电平应用到 EN 输入引脚，或者断开 VDD 电源引脚的电源。在从器件中移除 V<sub>DD</sub> 之前，建议来自 MCU 的所有控制输入处于低电平。

### 5.4.2 输出并联

使用 MOSFET 作为输出开关可以方便地实现输出并联，提高电流能力。MOSFET 的 R<sub>DS(on)</sub> 具有固有的正温度系数，可在输出之间提供平衡的电流共享，而不会有破坏性操作。如果应用需要较低的功耗或较高的切换更高电流的能力，则可能需要这种工作模式。进行并联工作导致 R<sub>DS(on)</sub> 相应降低，而输出关闭负载开路检测电流和输出电流限制相应增加。可以将两个或多个不同 IC 器件的输出并联，但不推荐这样做。

### 5.4.3 故障逻辑运算

与使用 SPI 通信的其他器件相比，33879 器件的故障逻辑已大大简化。当命令字 1 写入移位寄存器时，MCU 同时写出和接收故障状态字。无论配置如何，在没有输出故障并使能负载开路检测电流的情况下，MCU 接收到的所有状态位都为 0。当输出出现故障（关闭状态开路或开启状态短路/过温）时，MCU 接收到的状态位为 1。开路故障和短路/过温之间的区别是通过命令字完成。例如，当发送 0 命令位并在随后的字中接收到 1 故障时，故障是高边驱动开路/电池短路或者低边驱动开路/接地短路。以同样的方式，当发送 1 命令位并在随后的字中接收到 1 故障时，故障是高边驱动接地短路/过温或者低边驱动电池短路/过温。两个写入字之间的时间必须大于 300  $\mu$ s，以便有足够的时间来检测和报告正确的故障状态。

## 5.4.4 SPI 完整性检查

通过 VDD 的初始上电检查 SPI 通信的完整性, 推荐使用 EN 引脚。初始系统启动或复位后, MCU 向 33879 写入一个 32 位模式。MCU 读取的前 16 位是 8 个逻辑[0], 后面是输出的故障状态。第二个 16 位与 MCU 发送的位模式相同。通过 MCU 接收到它发送的相同位模式, 确认总线完整性。请注意, MCU 发送到器件的第二个 16 位模式是命令字, 并在  $\overline{CS}$  的上升沿传输到输出。重要事项: 已实施 SCLK 脉冲计数策略以确保 SPI 通信的完整性。由 16 个 SCLK 脉冲和其后 8 个时钟脉冲的倍数组成的 SPI 消息得到确认。由除了 16 + 8 个 SCLK 脉冲的倍数之外的值组成的 SPI 消息将被器件忽略。

## 5.4.5 过温故障

过温检测和关闭电路专门用于每个单独的输出。过温情况后的关闭与系统时钟或任何其他逻辑信号无关。每个独立输出在 155 °C 至 185 °C 时关闭。当一个输出因过温故障而关闭时, 其他输出不受影响。MCU 通过故障状态寄存器中的 1 来识别故障。在 33879 器件冷却到低于开关点温度和 15 °C 迟滞之后, 输出激活, 除非 MCU 通过 SPI 另行通知关闭。

## 5.4.6 过压故障

VPWR 引脚上的过压情况使器件关闭所有输出, 直到过压条件消除。当过压条件消除时, 输出恢复其先前的状态。该器件不检测 VDD 引脚上的过压。VPWR 引脚上的过压阈值指定为  $V_{PWR(OV)}$  V, 典型迟滞为 1.0 V。VPWR 过压检测是全局范围, 会导致所有输出关闭。

## 5.4.7 输出关闭负载开路故障

输出关闭负载开路故障是在相应的输出被禁用 (输入位编程为逻辑低状态) 时检测和报告负载开路。通过比较特定 MOSFET 输出的漏极-源极电压与内部生成的基准电压, 检测输出关闭负载开路故障。为此, 每个输出都有一个专用比较器。当漏极-源极电压低于 2.5 V 至 4.0 V 的输出阈值电压 ( $V_{OUT(FLT-TH)}$ ) 时, 指示输出关闭负载开路故障。因此, 当输出漏极-源极电压小于  $V_{OUT(FLT-TH)}$  时, 33879 宣布负载开路处于关闭状态。

该器件有一个内部 80  $\mu$ A 电流源, 从输出 MOSFET 的漏极连接到源极。电流源可以通过 SPI 编程为开启或关闭。电流源的上电复位状态为“关闭”, 必须通过 SPI 使能。为了实现低睡眠模式静态电流, 当 VDD 或 EN 被移除时, 每个驱动器的负载开路检测电流源都会关闭。在输出切换期间, 尤其是在使用电容负载时, 可能会触发错误的输出关闭负载开路故障。为防止报告此错误故障, 集成了 100  $\mu$ s 至 300  $\mu$ s 的内部故障滤波器。错误的故障报告是负载阻抗  $R_{DS(on)}$ 、MOSFET 的  $C_{OUT}$  以及电源电压  $V_{PWR}$  的函数。 $\overline{CS}$  的上升沿触发内置故障延迟定时器。在使能故障比较器并检测到故障之前, 定时器超时。消除导致负载开路故障的条件后, 器件将恢复正常运行。然而, 负载开路故障被锁存在输出 DO 寄存器中, 供 MCU 读取。

## 5.4.8 负载短路故障

负载短路 (过流) 故障可能是由于有输出直接短接到电源, 或者输出电流大于电流限制。在负载短路条件下, 有两个安全电路持续运行, 提供系统保护:

1. 使用 SENSEFET 方法和限制的电流以模拟方式监测器件的输出电流。
2. 对器件的输出热限制进行感测, 当达到限制时仅致使特定的故障输出关闭。输出保持关闭直到冷却下来。然后器件会自动使输出重新生效。循环一直持续到故障消除或命令位指示输出关闭。无论负载开路检测电流使能位如何设置, 都可以通过 SPI 正确报告负载短路故障。

## 5.4.9 欠压关闭

VDD 或 VPWR 上的欠压情况会导致所有输出关闭。VDD 欠压阈值介于 0.8 和 3.0 V 之间。VPWR 欠压阈值介于 3.0 V 和 5.0 V 之间。当电源降低到低于各自的阈值时, 所有输出都将关闭。当两个电源都恢复到正常电平时, 内部逻辑复位, 器件恢复正常工作。

## 5.4.10 输出电压钳位

33879 的每个输出都包含一个内部电压钳位，可为每个输出提供快速关闭和瞬变保护。每个钳位单独将低边驱动配置漏极-源极电压限制为 45 V，高边驱动配置限制为 -20 V。总钳位能量( $E_J$ )可以通过将电流曲线下的电流面积( $I_A$ )乘以钳位电压( $V_{CL}$ )来计算（参见图 18）。使用 0.35 A 的单脉冲非重复方法对输出钳位进行特征分析，表明在 150°C 结温下，每个输出的最大能量为 50 mJ。

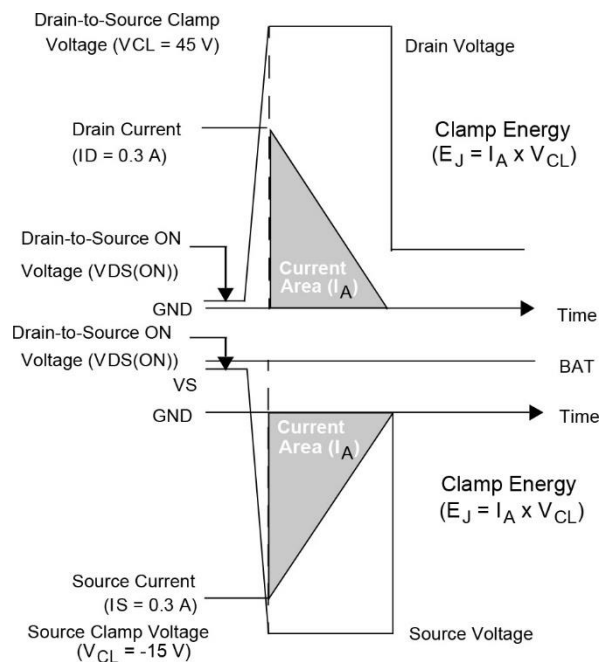


图 18.输出电压钳位

## 5.4.11 SPI 配置

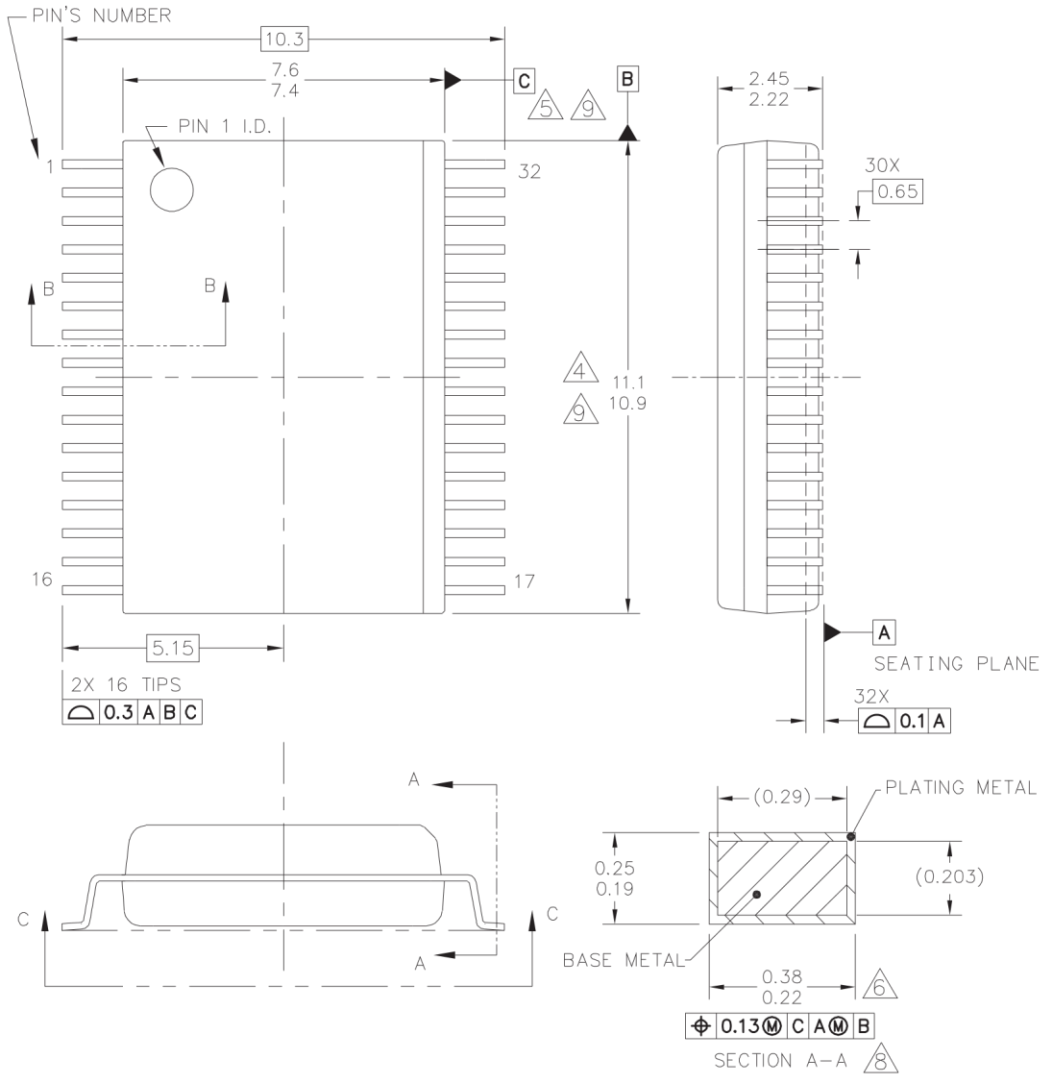
33879 器件上的 SPI 配置与八路串行开关(OSS)系列中的其他器件一致。该器件可与 33298 和 33291 一起用于串行 SPI 或并行 SPI。可以提供不同的 SPI 配置。如需更多信息，请联系恩智浦模拟产品部或当地的恩智浦代表。

## 5.4.12 电池反向

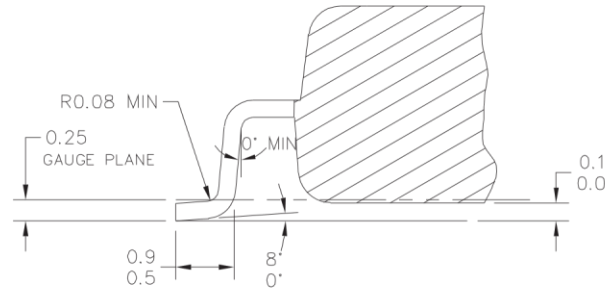
33879 在 VPWR 引脚上具有电池反向保护。所有输出均包含一个功率 MOSFET 和一个内置基板二极管。在电池反向情况下，电流通过基板二极管流过负载。在这种情况下，继电器可能会通电并且灯会亮起。在需要负载电池反向保护的情况下，必须将电池反向阻断二极管与负载串联。

# 6 封装尺寸

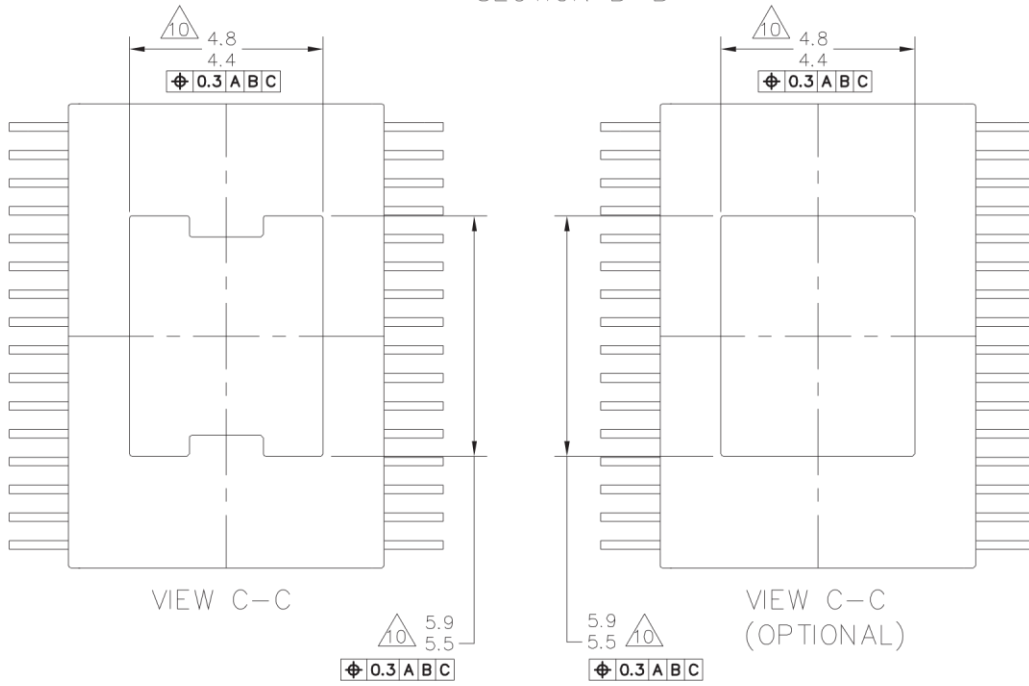
重要事项：有关最新版本的封装信息，请访问 [www.nxp.com](http://www.nxp.com)，并使用下面列出的“98ARL10543D”图纸编号进行关键字搜索。所示尺寸仅供参考。



© NXP SEMICONDUCTORS N. V. ALL RIGHTS RESERVED	<b>MECHANICAL OUTLINE</b>	PRINT VERSION NOT TO SCALE
TITLE: 32LD SOIC W/B, 0.65 PITCH 5.7 X 4.6 EXPOSED PAD CASE OUTLINE	DOCUMENT NO: 98ARL10543D	REV: F
	STANDARD: NON-JEDEC	
	SOT1746-1	01 FEB 2016



SECTION B-B



© NXP SEMICONDUCTORS N. V. ALL RIGHTS RESERVED	<b>MECHANICAL OUTLINE</b>	PRINT VERSION NOT TO SCALE
TITLE: 32LD SOIC W/B, 0.65 PITCH 5.7 X 4.6 EXPOSED PAD CASE OUTLINE	DOCUMENT NO: 98ARL10543D	REV: F
	STANDARD: NON-JEDEC	
	SOT1746-1	01 FEB 2016



NOTES:

1. DIMENSIONS ARE IN MILLIMETERS.
2. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994.
3. DATUMS B AND C TO BE DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
4. THIS DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSION OR GATE BURRS. MOLD FLASH, PROTRUSION OR GATE BURRS SHALL NOT EXCEED 0.15 MM PER SIDE. THIS DIMENSION IS DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
5. THIS DIMENSION DOES NOT INCLUDE INTER-LEAD FLASH OR PROTRUSIONS. INTER-LEAD FLASH AND PROTRUSIONS SHALL NOT EXCEED 0.25 MM PER SIDE. THIS DIMENSION IS DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
6. THIS DIMENSION DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED 0.4 mm. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OR THE FOOT. MINIMUM SPACE BETWEEN PROTRUSION AND ADJACENT LEAD SHALL NOT LESS THAN 0.07 mm.
7. EXACT SHAPE OF EACH CORNER IS OPTIONAL.
8. THESE DIMENSIONS APPLY TO THE FLAT SECTION OF THE LEAD BETWEEN 0.10 mm AND 0.3 mm FROM THE LEAD TIP.
9. THE PACKAGE TOP MAY BE SMALLER THAN THE PACKAGE BOTTOM. THIS DIMENSION IS DETERMINED AT THE OUTERMOST EXTREMES OF THE PLASTIC BODY EXCLUSIVE OF MOLD FLASH, TIE BAR BURRS, GATE BURRS AND INTER-LEAD FLASH, BUT INCLUDING ANY MISMATCH BETWEEN THE TOP AND BOTTOM OF THE PLASTIC BODY.
10. THESE DIMENSIONS RANGES DEFINE THE PRIMARY KEEP-OUT AREA. MOLD LOCKING AND RESIN BLEED CONTROL FEATURES MAY BE VISIBLE AND THEY MAY EXTEND TO 0.9mm FROM MAXIMUM EXPOSED PAD SIZE

© NXP SEMICONDUCTORS N. V. ALL RIGHTS RESERVED	<b>MECHANICAL OUTLINE</b>	PRINT VERSION NOT TO SCALE	
TITLE: 32LD SOIC W/B, 0.65 PITCH 5.7 X 4.6 EXPOSED PAD CASE OUTLINE		DOCUMENT NO: 98ARL10543D	REV: F
		STANDARD: NON-JEDEC	
		SOT1746-1	01 FEB 2016



## 7 修订记录

修订	日期	变更说明
5.0	2006年2月	<ul style="list-style-type: none"> <li>第2页, 图1: 内部功能框图中添加了外露式焊盘内部模块和EP引脚。</li> <li>第4页, 表1: 表1已更新, 以反映外露式焊盘引脚和引脚定义。</li> <li>第6页, 表3: 逻辑电源睡眠状态迟滞和注释7已被删除。VDD电源没有迟滞。</li> <li>第7页, 表3: 输出故障检测电流位于阈值, 高边配置最大参数已从70uA增加到90uA。</li> <li>第7页, 表3: 输出关闭负载开路检测电流, 高边配置已更新, 以反映参数测试期间VPWR引脚的电压。</li> <li>第7页, 表3: 输出关闭负载开路检测电流, 低边配置已更新, 以反映参数测试期间VPWR引脚的电压。</li> <li>第7页, 表3: 输出漏电流高边和低边配置最大参数已从7uA降低到5uA。</li> <li>第15页, 功能引脚说明: 已为外露式焊盘引脚添加了说明。</li> <li>第1页, 器件等距: 将IC引脚1的方位从左上角更正到右下角。</li> <li>所有页面; 更新了数据手册以反映飞思卡尔的格式。</li> </ul>
6.0	2007年6月	<ul style="list-style-type: none"> <li>添加了33879A版本</li> <li>在订购信息中添加了MCZ33879EK/R2和MCZ33879AEK/R2</li> <li>在第2页添加了器件差异</li> <li>从第6页的最大额定值中, 删除了回流焊期间的封装回流焊温度峰值(回流焊)参数。添加了<a href="http://www.freescale.com">www.freescale.com</a>上的注释和说明。</li> <li>更改了第7页上的“输出故障检测电压阈值输出编程为关闭”</li> <li>图14中的X轴重新编号——第14页上的“负载开路检测阈值与温度”</li> <li>更改了第19页上的“过压”和第20页上的“过压故障”</li> </ul>
7.0	2008年8月	<ul style="list-style-type: none"> <li>更新了封装图。</li> </ul>
8.0	2009年10月	<ul style="list-style-type: none"> <li>将数据手册状态从预告信息更新为技术数据</li> <li>更新为飞思卡尔当前的格式和样式</li> </ul>
9.0	2012年5月	<ul style="list-style-type: none"> <li>从订购信息中删除了MC33879EK</li> <li>从订购信息中删除了MCZ33879AEK并添加了MC33879APEK</li> <li>从订购信息中删除了MCZ33879EK并添加MC33879TEK</li> <li>更新了第7页上的“输出故障检测电流位于阈值, 高边配置输出编程为关闭”</li> <li>更新了第7页上的“输出关闭负载开路检测电流, 高边配置”</li> <li>更新了第8页上的“输出关闭负载开路检测电流, 低边配置”</li> <li>更新了第8页上的“EN下拉电流, EN = 5.0 V”</li> <li>更新了飞思卡尔的格式和样式</li> </ul>
10.0	2012年6月	<ul style="list-style-type: none"> <li>更新了第7页上的“输出故障检测电压阈值输出编程为关闭”</li> <li>更新了第7页上的“输出故障检测电流位于阈值, 低边配置输出编程为关闭”</li> <li>更新了第7页上的“输出故障检测电流位于阈值, 高边配置输出编程为关闭”的最大限制</li> </ul>
	2013年4月	<ul style="list-style-type: none"> <li>无技术更改。修订了封底。更新了文档属性。</li> </ul>
11.0	2015年11月	<ul style="list-style-type: none"> <li>将第1页上的特性更改为“设计在<math>5.5\text{ V} \leq V_{\text{PWR}} \leq 27.5\text{ V}</math>下工作”</li> <li>更新了飞思卡尔的格式和样式。</li> </ul>
	2016年7月	<ul style="list-style-type: none"> <li>更新为恩智浦文档格式和样式</li> </ul>

**How to Reach Us:****Home Page:**[NXP.com](http://www.nxp.com)**Web Support:**<http://www.nxp.com/support>

Information in this document is provided solely to enable system and software implementers to use NXP products. There are no expressed or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation, consequential or incidental damages. "Typical" parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including "typicals," must be validated for each customer application by the customer's technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address:

<http://www.nxp.com/terms-of-use.html>.

NXP, the NXP logo, Freescale, the Freescale logo and SMARTMOS are trademarks of NXP B.V. All other product or service names are the property of their respective owners. All rights reserved.

© 2016 NXP B.V.

Document Number: MC33879

Rev. 11.0

7/2016

