

上海矽朋微电子有限公司

单相电能计量集成电路

SSP1855

日期：2021/09/14

版本：1.01

官方网址：<http://WWW.SIPROIN.COM>

目录

1.产品概述	3
3.订货信息	3
4.引脚说明	4
5.极限参数	6
6.电气特性	6
7.模拟输入	7
7.1 通道 V1（电流通道）	7
7.2 通道 V2（电压通道）	8
8.输出频率	9
9.时序特性	10
10.封装尺寸	11

1. 产品概述

SSP1855 是一种高准确度电能测量集成电路，其技术指标达到了 IEC1036 规定的准确度要求。

SSP1855 只在 ADC 和基准源中使用模拟电路，所有其它信号处理（如相乘和滤波）都使用数字电路，这使 SSP1855 在恶劣的环境条件下仍能保持极高的准确度和长期稳定性。

SSP1855 引脚 F1 和 F2 以较低频率形式输出有功功率平均值，能直接驱动机电式计度器或与微控制器（MCU）接口。引脚 CF 以较高频率形式输出有功功率瞬时值，用于校验或与 MCU 接口。

SSP1855 内部包含一个对 VDD 电源引脚的监控电路。在 VDD 上升到 4V 之前，SSP1855 一直保持在复位状态。当 VDD 降到 4V 以下，

SSP1855 也被复位，此时 F1，F2 和 CF 都没有输出。

内部相位匹配电路使电压和电流通道的相位始终是匹配的，无论通道 1 内的高通滤波器（HPF）是接通的还是断开的。内部的空载阈值特性保证 SSP1855 在空载时没有潜动。

SSP1855 为 24 脚 SSOP 封装形式。



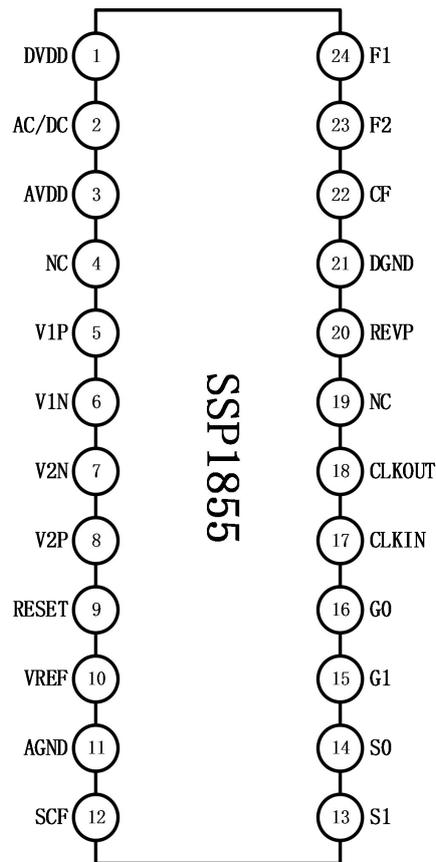
产品特性

- 高准确度，支持 50Hz/60Hz IEC 687/1036 标准的准确度要求，在 500:1 的动态范围内误差小于 0.1%；
- 有功功率平均值从 SSP1855 引脚 F1 和 F2 以频率方式输出；
- 有功功率瞬时值从引脚 CF 以较高频率方式输出，能用于仪表校验；
- 逻辑输出引脚 REVP 能指示负功率或错线；
- F1 和 F2 能直接驱动机电式计度器和两相步进电机；
- 电流通道中的可编程增益放大器（PGA）使仪表能使用小阻值的分流电阻；
- 在环境和时间有很大变化的条件下，采用专用模数转换器（ADC）和数字信号处理（DSP）仍保证高准确度；
- 片内设有电源监控电路；
- 片内带有防潜动功能（空载阈值）；
- 片内基准电压 $2.5V \pm 8\%$ （温度系数典型值 30ppm/°C），能为外部电路提供基准；
- 片内带有对温度敏感度很小的高稳定性振荡器。
- +5V 单电源、低功耗（典型值 15mW）；
- 低成本 CMOS 工艺。
- SSOP24 封装

3. 订货信息

产品型号	封装	包装方式	最小包装数量
SSP1855	SSOP24	管装	60PCS

4. 引脚说明



图（1） 引脚排列图（SSOP24 封装）

引脚号	符 号	说 明
1	DVDD	数字电源引脚。该引脚提供 SSP1855 数字电路的电源，正常工作电源电压应保持在 $5V \pm 5\%$ ，该引脚应使用 $10 \mu F$ 电容并联 $100nF$ 瓷介电容进行去耦。
2	AC/DC	高通滤波 HPF 选择引脚。当该引脚输入高电平时，通道 1（电流通道）内的 GPF 被选通，该滤波器所涉及的相位响应在 $45Hz$ 至 $1kHz$ 范围内在片内已得到补偿。在电能计量的应用中，应使 GPF 选通。
3	AVDD	模拟电源引脚。该引脚提供 SSP1855 模拟电路的电源，正常工作电源电压应保持在 $5V \pm 5\%$ ，为使电源的纹波和噪声减小到最低程度，该引脚应使用 $10 \mu F$ 电容并联 $100nF$ 瓷介电容进行去耦。
4, 19	NC	不连接
5, 6	V1P, V1N	通道 1（电流通道）的正、负模拟输入引脚。完全差动输入方式，正常工作最大信号电平为 $\pm 470mV$ 。通道 1 有一个 PGA，其增益选择见表 I。这两个引脚相对于 AGND 的最大信号电平为 $\pm 1V$ 。两个引脚内部都有 ESD 保护电路，这两个引脚能承受 $\pm 6V$ 的过电压，而不造成永久性损坏。

7, 8	V2N, V2P	通道 2（电压通道）的负、正模拟输入引脚。完全差动输入方式，正常工作最大输入电压为±660mV，相对于 AGND 的最大信号电平为±1V。两个引脚内部都有 ESD 保护电路，这两个引脚能承受±6V 的过电压，而不造成永久性损坏。
9	RESET	复位引脚。当为低电平时，ADC 和数字电路保持复位状态，在 RESET 的下降沿，清除 SSP1855 内部寄存器。
10	REFIN/OUT	基准电压的输入、输出引脚。片内基准电压标称值为 2.5V±8%，典型温度系数为 30 ppm/°C。外部基准源可以直接连接到该引脚上。无论用内部还是外部基准源，该引脚都应使用 10 μF 钽电容和 100nF 瓷介电容对 AGND 进行去耦。
11	AGND	这是 SSP1855 模拟电路（即 ADC 和基准源）的接地参考点，该引脚应连接到印刷电路板的模拟接地面。模拟接地面是所有模拟电路的接地参考点，如抗混叠滤波器、电流和电压传感器等。为了有效地抑制噪声，模拟接地面与数字接地面只应有一点连接。星形接地方法有助于使数字电流噪声远离模拟电路。
12	SCF	校验频率选择。该引脚的逻辑输入电平确定 CF 引脚的输出频率，如何选择校验频率见表 IV。
13, 14	S1, S0	这两个引脚的逻辑输入用来选择数字/频率转换系数，这为电度表的设计提供了很大灵活性，详见为电度表应用选择频率部分。
15, 16	G1, G0	这两个引脚的逻辑输入用来选择通道 1 的增益。可能的增益是 1, 2, 8 和 16，详见模拟输入部分。
17	CLKIN	外部时钟可从该引脚接入，也可把一个石英晶体接在 CLKIN 和 CLKOUT 之间，为 SSP1855 提供时钟源，规定时钟频率为 3.579545MHz。作为石英晶体负载的 33pF 瓷介电容应和振荡器门电路连接。
18	CLKOUT	如上所述，可把一个石英晶体接在 CLKIN 和 CLKOUT 之间，为 SSP1855 提供一个时钟源。当 CLKIN 上接有外时钟时 CLKOUT 引脚能驱动一个 CMOS 负载。
20	REVP	当检测到负功率时，即电压和电流信号的相位差大于 90° 时，该引脚输出逻辑高电平。该输出没有被锁存，当再次检测到正功率时，该引脚的输出复位。该输出的逻辑状态随 CF 输出脉冲同时变化。
21	DGND	这是 SSP1855 数字电路（即乘法器、滤波器和数字频率转换器）的接地参考点。该引脚应连接到印刷电路板的数字接地面，数字接地面是所有数字电路（如机械或数字计度器、微控制器和 LED 显示器）的接地参考点。为了有效地抑制噪声，模拟接地面与数字接地面只应有一点连接，如星形接地。
22	CF	频率校验输出引脚。其输出频率反映瞬时有功功率的大小，常用于仪表校验，参见 SCF 引脚说明。
23, 24	F2, F1	低频逻辑输出脚，输出频率反应平均有功功率的大小。这两个逻辑输出可以直接驱动机电式计度器或两相步进电机，详见传递函数部分。

5. 极限参数

参数名称	符号	数值	单位
芯片电源电压	VDD	-0.3~+7	V
模拟信号输入	V1P,V1N,V2P,V2N 对 GND 电压	-6~+6	V
基准输入电压		-0.3~VDD+0.3	V
数字输入电压		-0.3~VDD+0.3	V
数字输出电压		-0.3~VDD+0.3	V
工作温度范围	T	-40~+85	°C
存储温度范围	Tstg	-40~+85	°C
结温	Tj	+150	°C
SSOP24 封装耗散功率	Pd	450	mW
热阻		112	°C/W
焊接温度汽相焊接(60 秒)		+215	°C
红外焊接(15 秒)		+220	°C

注：除非另有规定， $T_A=25^{\circ}\text{C}$ 。

6. 电气特性

测量项目	符号	测量条件	最小	典型	最大	单位
芯片工作电压	VDD		4.75	5	5.25	V
芯片工作电流	I_{DD}		3	3.5	4	mA
通道 1 的测量误差		通道 2 为满度输入 ($\pm 165\text{mV}$), $+25^{\circ}\text{C}$, G=1, 动态范围 500: 1		0.1		%
		通道 2 为满度输入 ($\pm 660\text{mV}$), $+25^{\circ}\text{C}$, G=16, 动态范围 500: 1		0.1		%
两个通道间的相位误差		线路频率 45~65Hz, AC/DC=0 和 AC/DC=1, V1 超前 37° (PF=0.8 容性)		± 0.1		%
		线路频率 45~65Hz, AC/DC=0 和 AC/DC=1, V1 滞后 60° (PF=0.5 感性)		± 0.1		%
交流电源抑制 输出频率变化 (CF)		AC/DC=1, S0=S1=1, G0=G1=0, V1=V2=100mVrms, 50Hz, VDD 加有 200 mV rms, 100Hz 纹波		0.2		%
直流电源抑制 输出频率变化 (CF)		AC/DC=1, S0=S1=1, G0=G1=0, V1=V2=100mVrms, VDD =5V \pm 250mV		± 0.3		%
模拟输入						
最大信号电平		V1P,V1N,V2N 和 V2P 对 GND 的电压			± 1	V
直流输入阻抗		CLKOSC=3.58MHz	390			k Ω

-3dB 带宽		CLKOSC/256, CLKOSC=3.58MHz		14		KHZ
ADC 失调误差					±16	mV
增益误差		外基准源 2.5V, G=1 V1=660mVdc, V2=660mV dc		±4		%
增益匹配误差		外基准源 2.5V		±0.2		%
基准输入						
REF _{IN/OUT} 输入电压范围			2.3	2.5	2.7	V
输入阻抗			3.2			kΩ
输入电容					10	pF
片内基准源						
基准电压误差		标称值 2.5V			±200	mV
温度系数		标称值 2.5V		30		ppm/°C
时钟输入						
输入时钟频率		所有指标 CLKOSC 均为 3.58MHz	1		4	MHZ
逻辑输入						
SCF, S0, S1, AC/DC, RESET, G0 和 G1						
输入高电平	V _{INH}	VDD=5V±5%	2.4			
输入低电平	V _{INL}	VDD=5V±5%			0.8	
输入电流		V _{IN} =0V 至 VDD		0.01	±3	uA
输入电容					10	pF
逻辑输出						
F1, F2						
输出高电平	V _{OH}	I _{SOURCE} =10mA, VDD=5V	4.5			V
输出低电平	V _{OL}	I _{SINK} =10mA, VDD=5V			0.5	V
CF, REVP						
输出高电平	V _{OH}	I _{SOURCE} =10mA, VDD=5V	4			V
输出低电平	V _{OL}	I _{SINK} =10mA, VDD=5V			0.5	V

注：除非另有规定，T_A=25°C。

所有电压值均以 GND 端电位作为参考点。

VDD= 5V±5%，GND=0V，使用片内基准源，CLKOSC=3.58MHz。

7.模拟输入

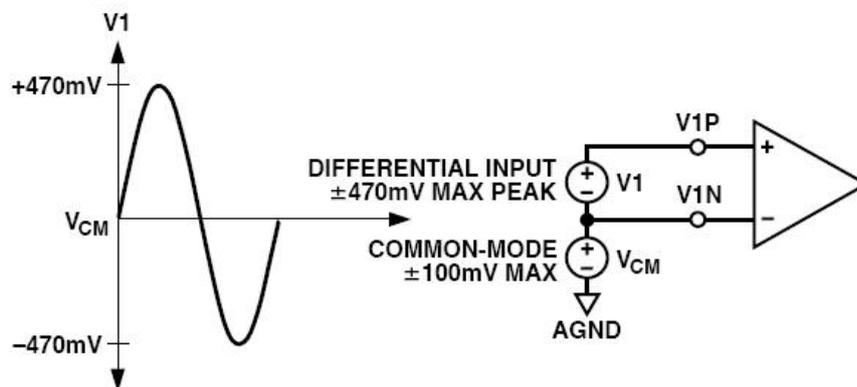
7.1 通道V1（电流通道）

线路电流传感器的输出电压接到 SSP1855 的通道 V1，该通道采用完全差动输入。V1P 为正输入端，V1N 为负输入端。

通道 1 的最大差动峰值电压应小于 470mv。应当注意，通道 1 有一个 PGA，其增益可由用户选择为 1 或 16（见表 1），这使传感器接口的设计大为简单。

图（2）示出了 V1P 和 V1N 引脚的最大信号电平，最大差动电压是（470mV），由增益选择而定。在这两引脚上的差动信号必须以一个共模端作为参考点，如 GND.最大共模信号为（100mV），如图

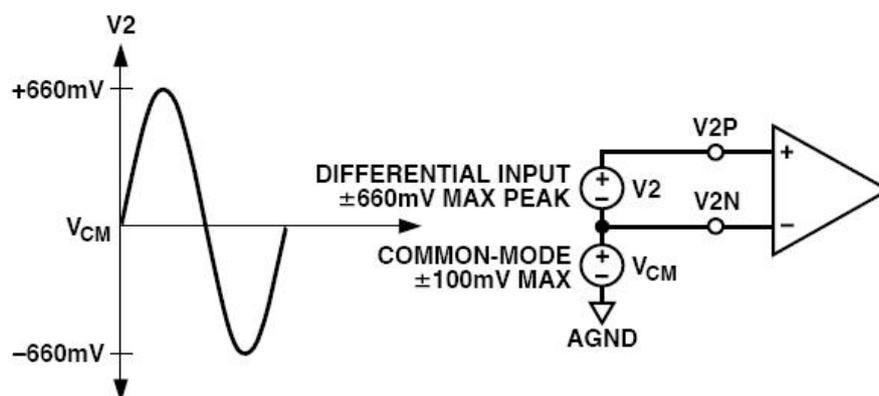
2 所示。



图（2）通道 1 的最大信号电平（G=1）

7.2 通道V2（电压通道）

线路电压传感器的输出接到 SSP1855 的通道 V2,该通道的最大差动峰值电压 $\pm 660\text{mV}$,图(3)示出了允许连接到 SSP1855 通道 2 的最大信号电平。

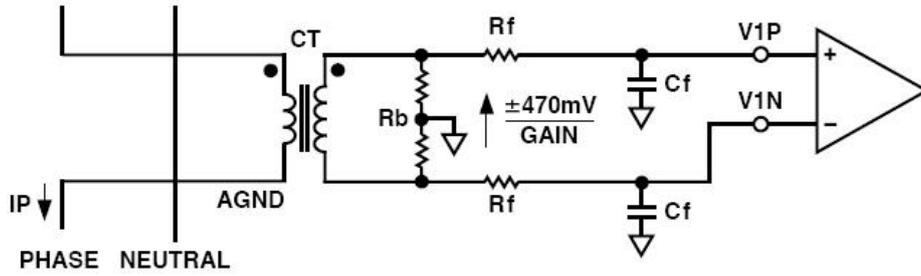


图（3）通道 2 的最大信号电平

加在通道 2 上的差动电压信号必须以一个共模端作为参考点（通常是 GND）,最大共模电压为（100mV）。然而，当共模电压为 0V 时能获得最好的测量结果。

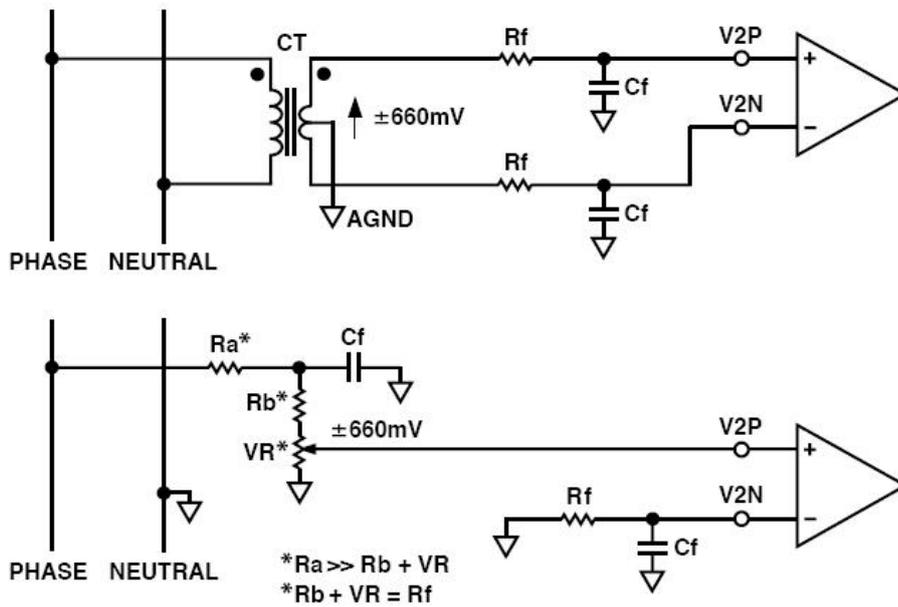
典型接线图

图（4）示出了通道 1 的电路接线图，本例选择电流互感器（CT）作为电流传感器，应当注意，这里通道 1 的共模电压是 GND,它是通过负载电阻的中间抽头接到 GND 上的，对 VIP 和 VIN 上的模拟电压起到互补作用。CT 的变比和负载电阻 R_b 的大小根据差动峰值电压而定，即在最大负载条件下，通道 1 的差动峰值电压应为 $\pm 470\text{mV}/G$ 。



图（4）通道 1 的典型接线图

图（5）示出了通道 2 两种电路接线方法。第一种方法是使用一个电压互感器（PT），它能使 SSP1855 与主电网完全隔离。第二种方法是以电网的中线（零线）为基准，用一个电阻分压器提供与线路电压成正比的电压信号，调整 Ra,Rb 和 VR 的比值能很方便地完成仪表的增益校验。



图（5）通道 2 的线图

表 1 通道 1 的增益选择

G1	G0	增益	最大差动信号
0	0	1	±470mv
0	1	2	±235mv
1	0	8	±60mv
1	1	16	±30mv

8.输出频率

表 2 F₁₋₄ 的频率选择（CLKOSC=3.579MHz）

S1	S0	F ₁₋₄ (Hz)	分频系数
0	0	1.7	2 ²¹
0	1	3.4	2 ²⁰
1	0	6.8	2 ¹⁹
1	1	13.6	2 ¹⁸

表 3 F1 和 F2 的最高输出频率

S1	S0	最高输出频率	
		直流输入	交流输入
0	0	0.68	0.34
0	1	1.36	0.68
1	0	2.72	1.36
1	1	5.44	2.72

表 4 CF 的最高输出频率（交流信号）

SCF	S1	S0	F ₁₋₄ (Hz)	CF 的最高输出频率(Hz)
1	0	0	1.7	128×F1,F2=43.52
0	0	0	1.7	64×F1,F2=21.76
1	0	1	3.4	64×F1,F2=43.52
0	0	1	3.4	32×F1,F2=21.76
1	1	0	6.8	32×F1,F2=43.52
0	1	0	6.8	16×F1,F2=21.76
1	1	1	13.6	16×F1,F2=43.52
0	1	1	13.6	2048×F1,F2=5.57kHz

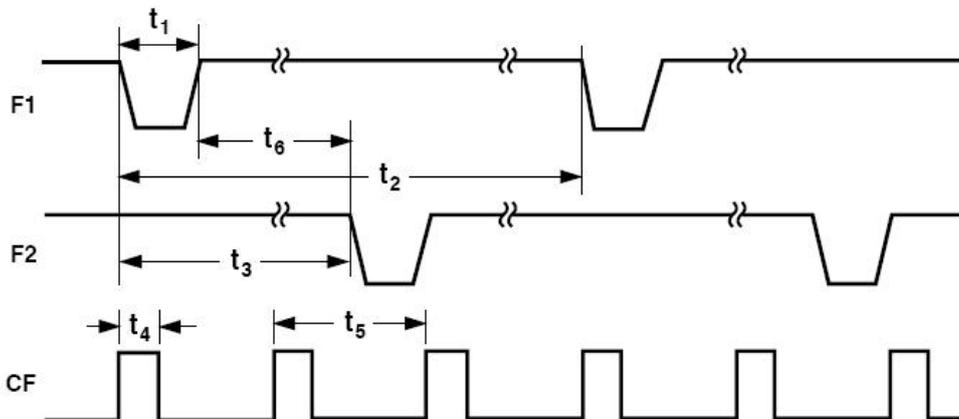
9.时序特性

(VDD= 5V±5%, GND=0V, 使用片内基准源, CLKOSC=3.58MHz, 温度范围=-40~+85℃)

参 数	尾标 A,B	单 位	测试条件及注释
T ₁ 注 ⁽¹⁾	275	ms	F1 和 F2 的底电平脉宽
T ₂	见表 3	s	输出脉冲周期, 见传递函数部分
T ₃	1/2 T ₂	s	F1 下降沿和 F2 下降沿之间的时间
T ₄ 注 ^(1,2)	90	ms	CF 输出的高电平脉宽
T ₅	见表 4	s	CF 输出脉冲周期, 见传递函数部分
T ₆	CLKOSC/4	s	F1 和 F2 脉冲之间的最小时间

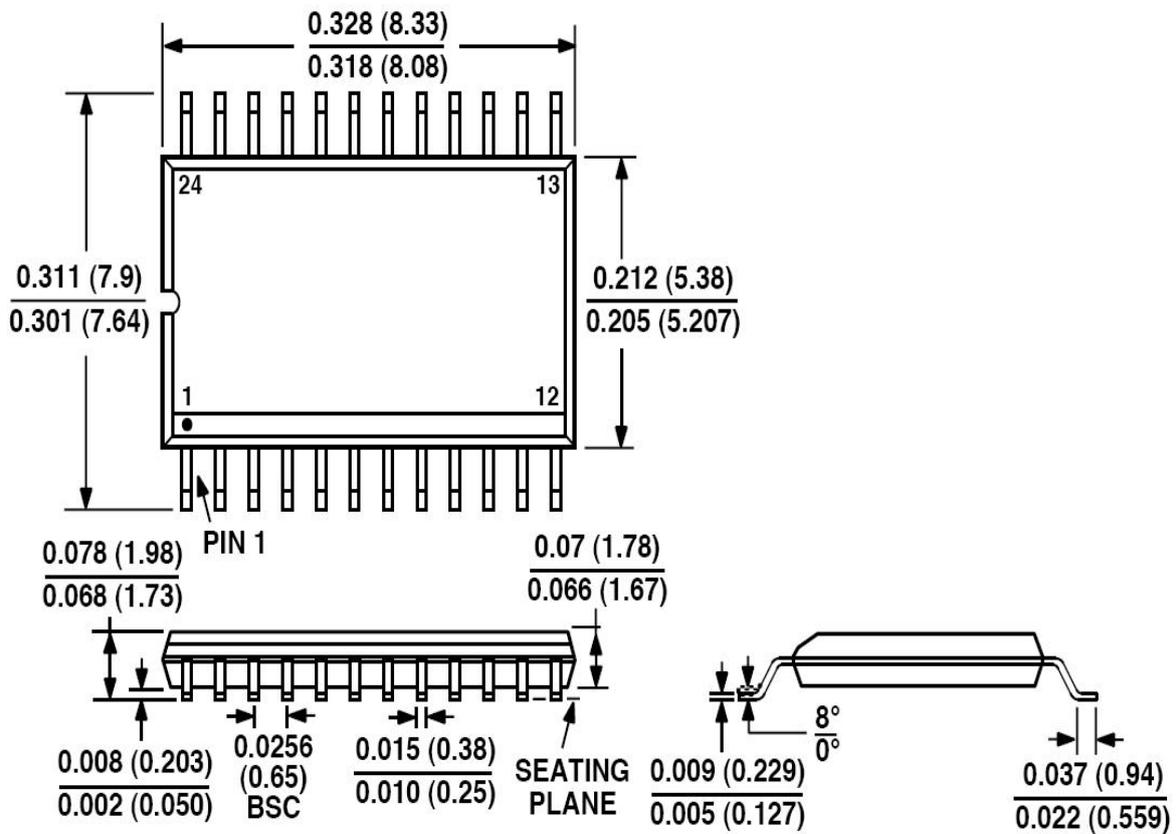
注:(1) 在较高的输出频率时 F1,F2 和 CF 的脉宽不固定。

(2) 在高频方式下, CF 脉宽总是 18μs。



频率输出时序图

10. 封装尺寸



24 脚 SSOP 封装外形尺寸

特别说明

本规格说明书最终解释权归本公司所有。

版本变更说明

版本: V1.01

作者: 刘立峰

时间: 2021.9.14

修改记录:

1. 说明书重新排版, 部分数据核对