



触控接近感应 Flash 单片机

BS45F3340

版本: V1.20 日期: 2024-01-12

www.holtek.com

目录

特性	7
CPU 特性	7
周边特性	7
开发工具	8
概述	8
方框图	9
引脚图	9
引脚说明	10
极限参数	13
直流电气特性	14
工作电压特性	14
工作电流特性	14
待机电流特性	14
交流电气特性	15
内部高速振荡器 HIRC 频率精度	15
内部低速振荡器 LIRC 频率精度	15
工作频率电气特性曲线图	15
系统上电时间电气特性	16
输入 / 输出电气特性	16
存储器电气特性	17
LVR 电气特性	17
内部参考电压特性	18
A/D 转换器电气特性	18
温度传感器特性	19
接近感应 AFE 电气特性	19
比较器特性	19
运算放大器特性	20
D/A 转换器特性	21
灌电流发生器电气特性	22
上电复位特性	23
系统结构	24
时序和流水线结构	24
程序计数器	25
堆栈	25
算术逻辑单元 – ALU	26
Flash 程序存储器	27
结构	27
特殊向量	27
查表	27

查表范例	28
在线烧录 – ICP	29
片上调试 – OCDS	29
数据存储	30
结构	30
通用数据存储	30
特殊功能数据存储	30
特殊功能寄存器	32
间接寻址寄存器 – IAR0, IAR1	32
存储器指针 – MP0, MP1	32
累加器 – ACC	33
程序计数器低字节寄存器 – PCL	33
查表寄存器 – TBLP, TBHP, TBLH	33
状态寄存器 – STATUS	33
存储区指针 – BP	34
Option 存储器映射寄存器 – ORMC	35
EEPROM 数据存储	35
EEPROM 数据存储结构	35
EEPROM 寄存器	35
从 EEPROM 中读取数据	37
写数据到 EEPROM	37
写保护	37
EEPROM 中断	37
编程注意事项	38
振荡器	39
振荡器概述	39
系统时钟配置	39
内部高速 RC 振荡器 – HIRC	39
内部 32kHz 振荡器 – LIRC	40
工作模式和系统时钟	40
系统时钟	40
系统工作模式	41
控制寄存器	42
工作模式切换	43
待机电流注意事项	46
唤醒	46
看门狗定时器	47
看门狗定时器时钟源	47
看门狗定时器控制寄存器	47
看门狗定时器操作	48
复位和初始化	49
复位功能	49
复位初始状态	51

输入 / 输出端口	55
上拉电阻	55
PA 口唤醒	56
输入 / 输出端口控制寄存器	56
引脚共用功能	57
输入 / 输出引脚结构	61
编程注意事项	61
定时器模块 – TM	62
简介	62
TM 操作	62
TM 时钟源	62
TM 中断	62
TM 外部引脚	63
编程注意事项	64
简易型 TM – CTM	65
简易型 TM 操作	65
简易型 TM 寄存器介绍	65
简易型 TM 工作模式	69
标准型 TM – STM	75
标准型 TM 操作	75
标准型 TM 寄存器介绍	75
标准型 TM 工作模式	79
接近感应电路	87
接近感应电路操作	87
接近感应电路寄存器	87
失调校准步骤	93
灌电流发生器	95
灌电流发生器寄存器	95
A/D 转换器	97
A/D 简介	97
A/D 转换寄存器介绍	98
A/D 转换器操作	101
A/D 转换器参考电压	102
A/D 转换器输入信号	102
A/D 转换率及时序图	103
A/D 转换步骤概述	103
编程注意事项	104
A/D 转换功能	104
温度传感器功能	105
A/D 转换应用范例	106
UART 接口	108
UART 外部引脚	109
UART 单线模式	109
UART 数据传输方案	109

UART 状态和控制寄存器.....	110
波特率发生器.....	116
UART 模块的设置与控制.....	117
UART 发送器.....	119
UART 接收器.....	120
接收错误处理.....	121
UART 模块中断结构.....	122
UART 模块暂停和唤醒.....	123
触控按键功能	124
触控按键结构.....	124
触控按键寄存器定义.....	124
触控按键操作.....	128
触控按键中断.....	129
编程注意事项.....	130
中断	130
中断寄存器.....	130
中断操作.....	133
外部中断.....	134
接近感应中断.....	135
触控按键模块中断.....	135
A/D 转换器中断.....	135
UART 中断.....	135
TM 中断.....	135
EEPROM 中断.....	136
时基中断.....	136
中断唤醒功能.....	137
编程注意事项.....	137
配置选项	138
应用电路	138
指令集	139
简介.....	139
指令周期.....	139
数据的传送.....	139
算术运算.....	139
逻辑和移位运算.....	139
分支和控制转换.....	140
位运算.....	140
查表运算.....	140
其它运算.....	140
指令集概要	141
惯例.....	141
指令定义	143

封装信息 **154**

 SAW Type 16-pin QFN (4mm×4mm×0.75mm) 外形尺寸 155

 16-pin NSOP (150mil) 外形尺寸 156

 24-pin SSOP (150mil) 外形尺寸 157

特性

CPU 特性

- 工作电压：
 - ◆ $f_{SYS}=8\text{MHz}$: 1.8V~5.5V
- $V_{DD}=5\text{V}$, 系统时钟为 8MHz 时, 指令周期为 0.5 μs
- 提供暂停和唤醒功能, 以降低功耗
- 振荡器类型：
 - ◆ 内部高速 8MHz RC – HIRC
 - ◆ 内部低速 32kHz RC – LIRC
- 多种工作模式: 快速、低速、空闲和休眠
- 内部集成的振荡器无需外接元件
- 所有指令都可在 1 或 2 个指令周期内完成
- 查表指令
- 61 条功能强大的指令系统
- 6 层堆栈
- 位操作指令

周边特性

- Flash 程序存储器: 4K \times 16
- RAM 数据存储器: 192 \times 8
- True EEPROM 存储器: 32 \times 8
- 4 个触控按键功能 – 完全集成而无需外接元件
- 看门狗定时器功能
- 20 个双向 I/O 口
- 1 个与 I/O 口共用的外部中断引脚
- 2 个定时器模块用于时间测量、比较匹配输出、PWM 输出及单脉冲输出功能
- 双时基功能, 可提供固定时间的中断信号
- 全双工 / 半双工通用异步收发器接口 – UART
- 8 个外部通道 12-bit 分辨率的 A/D 转换器, 具有温度传感器和内部参考电压 V_R
- 红外线 LED 恒定电流驱动电路 (最大驱动电流 384mA)
- 接近感应接收电路
 - ◆ 两个运算放大器
 - ◆ 一个比较器
- 低电压复位功能
- 封装类型: 16-pin QFN, 16-pin NSOP, 24-pin SSOP

开发工具

为加快产品开发并简化单片机参数设置，Holtek 提供相关开发工具，用户可通过以下链接下载：

https://www.holtek.com.cn/page/detail/dev_plat/IR_Sensing_Workshop

概述

该单片机是一款 A/D 型具有 8 位高性能精简指令集的 Flash 单片机，内置接近感应和触控按键功能。

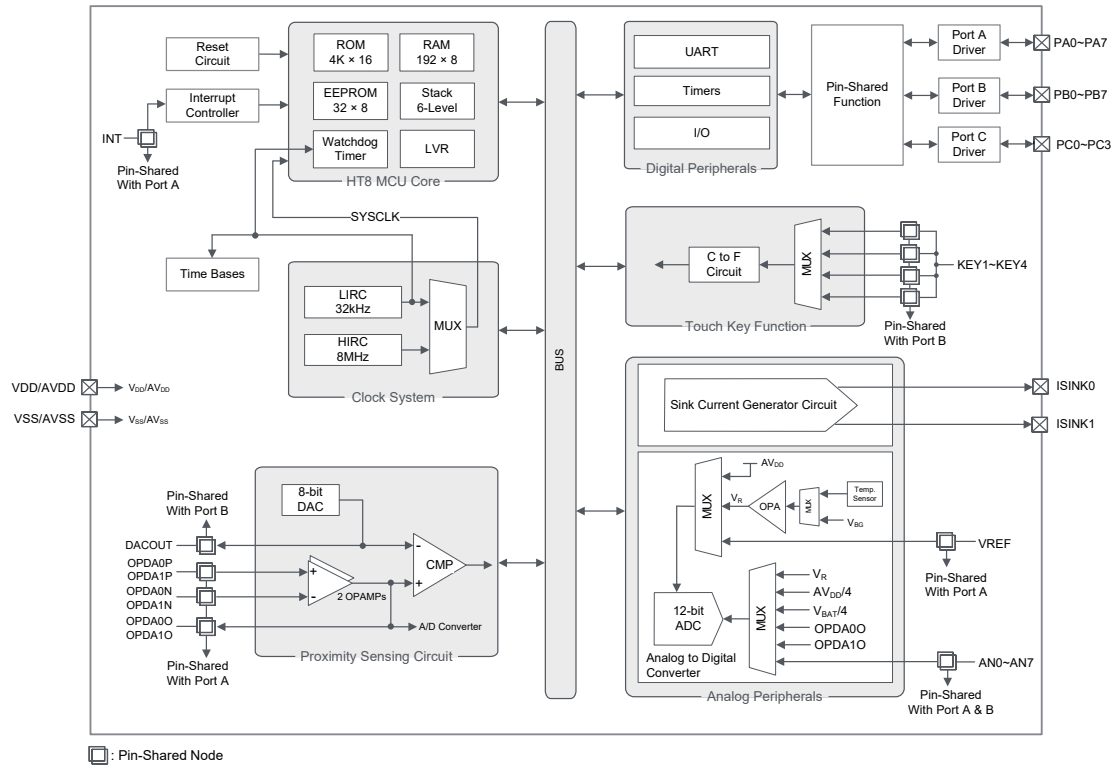
在存储器特性方面，Flash 存储器可多次编程的特性给用户提供了较大的方便。此外，还包含了一个 RAM 数据存储器和一个可用于存储序号、校准数据等非易失性数据的 True EEPROM 存储器。

在模拟特性方面，该单片机包含一个多通道 A/D 转换器，一个接近感应电路主要包含两个运算放大器和一个比较器，以及一个双通道的灌电流发生器。在内部定时器方面，带有多个使用灵活的定时器模块，可提供定时功能、脉冲产生功能及 PWM 产生功能。内建 UART 接口，为设计者提供了一个易与外部硬件通信的方法。内部看门狗定时器和低电压复位等内部保护特性，外加优秀的抗干扰和 ESD 保护性能，确保单片机在恶劣的电磁干扰环境下可靠地运行。

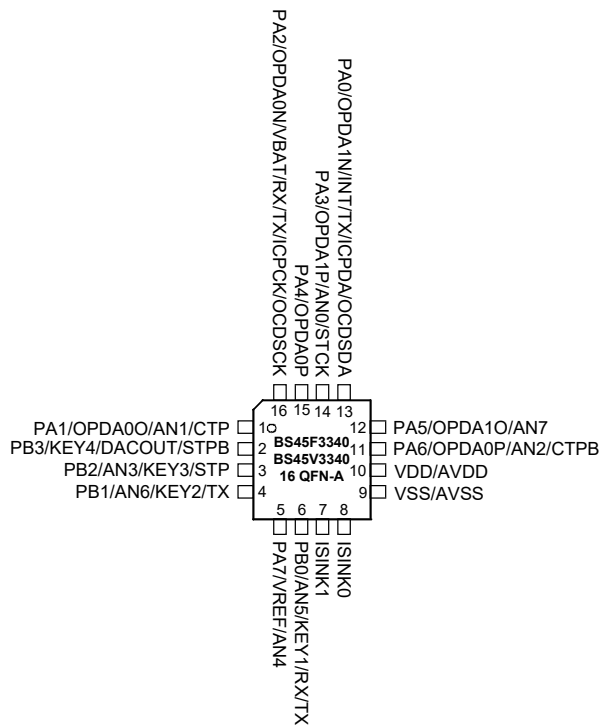
该单片机提供内部高速和低速振荡器功能选项，可灵活应用于不同程序。其不同工作模式之间动态切换的能力，为用户提供了一个优化单片机操作和减少功耗的手段。

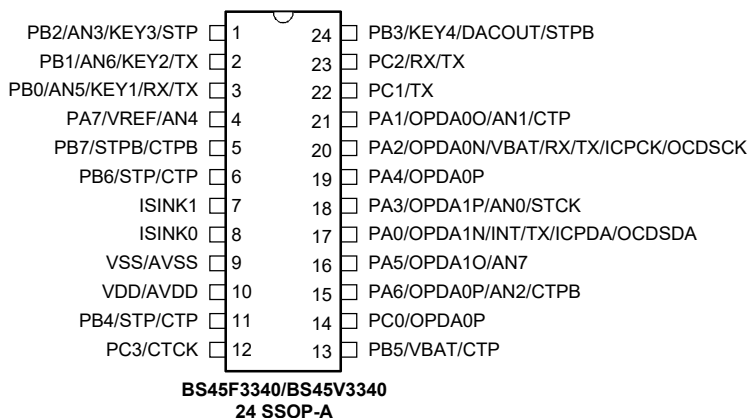
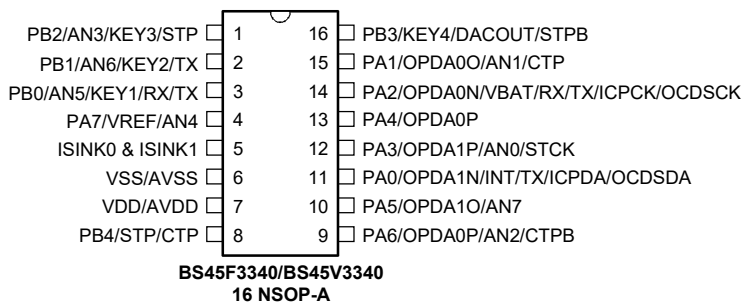
外加 I/O 使用灵活，时基功能和触控按键等其它特性，使该单片机可以广泛应用于接近感应应用产品中。

方框图



引脚图





- 注：1. 若共用引脚同时有多种输出，所需引脚共用功能通过相应的软件控制位决定。
2. OCSDSA 和 OCDSCK 引脚为片上调试功能专用引脚，仅存在于 BS45F3340 的 OCDS EV 芯片 BS45V3340。
3. 当 ISINK0 和 ISINK1 引脚打在同一位置 (16 NSOP-A) 或被用户自行外部接在一起 (16 QFN-A 或 24 SSOP-A) 使用时，对应的内部开关和电流控制寄存器须合理设置以避免漏电流情况发生。详细请参考“灌电流发生器”章节。
4. 在较小封装中可能含有未引出的引脚，需合理设置其状态以避免输入浮空造成额外耗电，详见“待机电流注意事项”和“输入 / 输出端口”章节。

引脚说明

每个引脚的功能如下表所述，而引脚配置的详细内容见规格书其它章节。由于该单片机存在不止一种封装，该表格反映的是较大封装类型的情况。

引脚名称	功能	OPT	I/T	O/T	说明
PA0/OPDA1N/INT/TX/ICPDA/OCSDSA	PA0	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	OPDA1N	PAS0	AN	—	OPAMP1 反相输入
	INT	PAS0 INTC0 INTEG	ST	—	外部中断输入
	TX	PAS0	—	CMOS	UART 串行数据输出
	ICPDA	—	ST	CMOS	ICP 数据 / 地址
	OCSDSA	—	ST	CMOS	OCDS 数据 / 地址，仅用于 EV 芯片

引脚名称	功能	OPT	I/T	O/T	说明
PA1/OPDA0O/AN1/ CTP	PA1	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	OPDA0O	PAS0	—	AN	OPAMP0 输出
	AN1	PAS0	AN	—	A/D 转换器外部输入通道 1
	CTP	PAS0	—	CMOS	CTM 输出
PA2/OPDA0N/VBAT/ RX/TX/ICPCK/ OCDSCK	PA2	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	OPDA0N	PAS0	AN	—	OPAMP0 反相输入
	VBAT	PAS0	AN	—	A/D 转换器外部输入
	RX/TX	PAS0 IFS	ST	CMOS	UART 串行数据输入 (全双工通信); UART 串行数据输入 / 输出 (单线通信模式)
	ICPCK	—	ST	—	ICP 时钟引脚
	OCDSCK	—	ST	—	OCDS 时钟引脚，仅用于 EV 芯片
PA3/OPDA1P/AN0/ STCK	PA3	PAPU PAWU PAS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	OPDA1P	PAS0	AN	—	OPAMP1 正相输入
	AN0	PAS0	AN	—	A/D 转换器外部输入通道 0
	STCK	PAS0	ST	—	STM 时钟输入
PA4/OPDA0P	PA4	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	OPDA0P	PAS1	AN	—	OPAMP0 正相输入
PA5/OPDA1O/AN7	PA5	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	OPDA1O	PAS1	—	AN	OPAMP1 输出
	AN7	PAS1	AN	—	A/D 转换器外部输入通道 7
PA6/OPDA0P/AN2/ CTPB	PA6	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	OPDA0P	PAS1	AN	—	OPAMP0 正相输入
	AN2	PAS1	AN	—	A/D 转换器外部输入通道 2
	CTPB	PAS1	—	CMOS	CTM 反相输出
PA7/VREF/AN4	PA7	PAPU PAWU PAS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻和唤醒功能
	VREF	PAS1	AN	—	A/D 转换器外部参考电压输入
	AN4	PAS1	AN	—	A/D 转换器外部输入通道 4

引脚名称	功能	OPT	I/T	O/T	说明
PB0/AN5/KEY1/RX/TX	PB0	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	AN5	PBS0	AN	—	A/D 转换器外部输入通道 5
	KEY1	PBS0	AN	—	触控按键输入
	RX/TX	PBS0 IFS	ST	CMOS	UART 串行数据输入 (全双工通信); UART 串行数据输入 / 输出 (单线通信模式)
PB1/AN6/KEY2/TX	PB1	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	AN6	PBS0	AN	—	A/D 转换器外部输入通道 6
	KEY2	PBS0	AN	—	触控按键输入
	TX	PBS0	—	CMOS	UART 串行数据输出
PB2/AN3/KEY3/STP	PB2	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	AN3	PBS0	AN	—	A/D 转换器外部输入通道 3
	KEY3	PBS0	AN	—	触控按键输入
	STP	PBS0	—	CMOS	STM 输出
PB3/KEY4/DACOUT/ STPB	PB3	PBPU PBS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	KEY4	PBS0	AN	—	触控按键输入
	DACOUT	PBS0	—	AN	DAC 输出
	STPB	PBS0	—	CMOS	STM 反相输出
PB4/STP/CTP	PB4	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	STP	PBS1	—	CMOS	STM 输出
	CTP	PBS1	—	CMOS	CTM 输出
PB5/VBAT/CTP	PB5	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	VBAT	PBS1	AN	—	A/D 转换器外部输入
	CTP	PBS1	—	CMOS	CTM 输出
PB6/STP/CTP	PB6	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	STP	PBS1	—	CMOS	STM 输出
	CTP	PBS1	—	CMOS	CTM 输出
PB7/STPB/CTPB	PB7	PBPU PBS1	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	STPB	PBS1	—	CMOS	STM 反相输出
	CTPB	PBS1	—	CMOS	CTM 反相输出
PC0/OPDA0P	PC0	PCPU PCS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	OPDA0P	PCS0	AN	—	OPAMP0 正相输入

引脚名称	功能	OPT	I/T	O/T	说明
PC1/TX	PC1	PCPU PCS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	TX	PCS0	—	CMOS	UART 串行数据输出
PC2/RX/TX	PC2	PCPU PCS0	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	RX/TX	PCS0 IFS	ST	CMOS	UART 串行数据输入 (全双工通信); UART 串行数据输入 / 输出 (单线通信模式)
PC3/CTCK	PC3	PCPU	ST	CMOS	通用 I/O 口，可通过寄存器设置上拉电阻
	CTCK	—	ST	—	CTM 时钟输入
ISINK0	ISINK0	—	—	AN	Sink0 电流源
ISINK1	ISINK1	—	—	AN	Sink1 电流源
VDD/AVDD	VDD	—	PWR	—	数字正电源
	AVDD	—	PWR	—	模拟正电源
VSS/AVSS	VSS	—	PWR	—	数字负电源，接地
	AVSS	—	PWR	—	模拟负电源，接地

注：I/T：输入类型；

O/T：输出类型；

OPT：通过寄存器选项来配置；

PWR：电源；

ST：施密特触发输入；

CMOS：CMOS 输出；

AN：模拟信号。

极限参数

电源供应电压	$V_{SS}-0.3V\sim 6.0V$
输入电压	$V_{SS}-0.3V\sim V_{DD}+0.3V$
储存温度	$-60^{\circ}C\sim 150^{\circ}C$
工作温度	$-40^{\circ}C\sim 85^{\circ}C$
I_{OL} 总电流.....	80mA
I_{OH} 总电流	-80mA
总功耗	500mW

注：这里只强调额定功率，超过极限参数所规定的范围将对芯片造成损害，无法预期芯片在上述标示范围外的工作状态，而且若长期在标示范围外的条件下工作，可能影响芯片的可靠性。

直流电气特性

以下表格中参数测量结果可能受多个因素影响，如振荡器类型、工作电压、工作频率、引脚负载状况、温度和程序指令等等。

工作电压特性

Ta=-40°C~85°C

符号	参数	测试条件	最小	典型	最大	单位
V _{DD}	工作电压 – HIRC	f _{SYS} =f _{HIRC} =8MHz	1.8	—	5.5	V
	工作电压 – LIRC	f _{SYS} =f _{LIRC} =32kHz	1.8	—	5.5	V

工作电流特性

Ta=25°C

符号	工作模式	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{DD}	低速模式 – LIRC	1.8V	f _{SYS} =32kHz	—	8	16	μA
		3V		—	10	20	
		5V		—	30	50	
	快速模式 – HIRC	1.8V	f _{SYS} =8MHz	—	0.6	1.0	mA
		3V		—	0.8	1.2	
		5V		—	1.6	2.4	

注：当使用该表格电气特性数据时，以下几点需注意：

1. 任何数字输入都设置为非浮空的状态。
2. 所有测量都在无负载且所有外围功能关闭的条件下进行。
3. 无直流电流通路。
4. 所有工作电流数值都是通过连续的 NOP 指令循环测得。

待机电流特性

Ta=25°C，除非另有说明

符号	待机模式	测试条件		最小	典型	最大	最大 @85°C	单位
		V _{DD}	条件					
I _{STB}	休眠模式	1.8V	WDT off	—	0.11	0.15	2.00	μA
		3V		—	0.11	0.15	2.00	
		5V		—	0.18	0.38	2.90	
	空闲模式 0 – LIRC	1.8V	f _{SUB} on	—	2.4	4.0	4.8	μA
		3V		—	3	5	6	
		5V		—	5	10	12	
	空闲模式 1 – HIRC	1.8V	f _{SUB} on, f _{SYS} =8MHz	—	288	400	480	μA
		3V		—	360	500	600	
		5V		—	600	800	960	

注：当使用该表格电气特性数据时，以下几点需注意：

1. 任何数字输入都设置为非浮空的状态。
2. 所有测量都在无负载且所有外围功能关闭的条件下进行。
3. 无直流电流通路。
4. 所有待机电流数值都是在 HALT 指令执行后即停止执行所有指令后测得。

交流电气特性

以下表格中参数测量结果可能受多个因素影响，如振荡器类型、工作电压、工作频率和温度等等。

内部高速振荡器 HIRC 频率精度

程序烧录时，烧录器会依据用户选择的 3V 或 5V 工作电压对 HIRC 进行频率精度调整。

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	温度				
f _{HIRC}	通过烧录器调整后的 8MHz HIRC 频率	3V/5V	25°C	-1%	8	+1%	MHz
			-40°C~85°C	-2.5%	8	+2.5%	
		2.2V~5.5V	25°C	-2.5%	8	+2.5%	
			-40°C~85°C	-3%	8	+3%	
		1.8V~5.5V	25°C	-5%	8	+3%	
			-40°C~85°C	-10%	8	+5%	

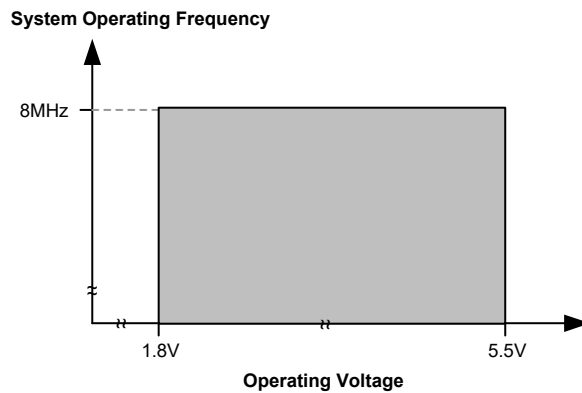
注：1. 烧录器可在 3V/5V 这两个可选的固定电压下对 HIRC 频率进行调整，在此提供 V_{DD}=3V/5V 时的参数值。

2. 3V/5V 表格列下面提供的是全压条件下的参数值。对于电压范围在 1.8V~3.6V 的应用，建议烧录器电压固定在 3V；对于电压范围在 3.3V~5.5V 的应用，建议烧录器电压固定在 5V。

内部低速振荡器 LIRC 频率精度

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	温度				
f _{LIRC}	LIRC 频率	2.2V~5.5V	-40°C~85°C	-7%	32	+7%	kHz
t _{START}	LIRC 启动时间	—	-40°C~85°C	—	—	100	μs

工作频率电气特性曲线图



系统上电时间电气特性

 $T_a = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$

符号	参数	测试条件	最小	典型	最大	单位
t_{SST}	系统启动时间 (从 f_{SYS} off 的状态下唤醒)	$f_{SYS} = f_H \sim f_H/64, f_H = f_{HIRC}$	—	16	—	t_{HIRC}
		$f_{SYS} = f_{SUB} = f_{LIRC}$	—	2	—	t_{LIRC}
	系统启动时间 (从 f_{SYS} on 的状态下唤醒)	$f_{SYS} = f_H \sim f_H/64, f_H = f_{HIRC}$	—	2	—	t_H
		$f_{SYS} = f_{SUB} = f_{LIRC}$	—	2	—	t_{SUB}
	系统速度切换时间 (快速模式 → 低速模式或 低速模式 → 快速模式)	f_{HIRC} off → on	—	16	—	t_{HIRC}
t_{RSTD}	系统复位延迟时间 (上电复位或 LVR 硬件复位)	$RR_{POR} = 5V/ms$	14	16	18	ms
	系统复位延迟时间 (LVRC/WDTC 寄存器软件复位)	—				
	系统复位延迟时间 (WDT 溢出复位)	—				
t_{SRESET}	软件复位最小延迟脉宽	—	45	90	120	μs

- 注：1. 系统启动时间里提到的 f_{SYS} on/off 状态取决于工作模式类型以及所选的系统时钟振荡器。更多相关细节请参考系统工作模式章节。
2. t_{HIRC} 等符号所表示的时间单位，是对应频率值的倒数，相关频率值在前面表格有说明。例如， $t_{HIRC} = 1/f_{HIRC}$ ， $t_{SYS} = 1/f_{SYS}$ 等等。
3. 若 LIRC 被选择作为系统时钟源且在休眠模式下 LIRC 关闭，则上面表格中对应 t_{SST} 数值还需加上 LIRC 频率表格里提供的 LIRC 启动时间 t_{START} 。
4. 系统速度切换时间实际上是指新使能的振荡器的启动时间。

输入 / 输出口电气特性

 $T_a = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$

符号	参数	测试条件		最小	典型	最大	单位
		V_{DD}	条件				
V_{IL}	I/O 口低电平输入电压	5V	—	0	—	1.5	V
		—		0	—	$0.2V_{DD}$	
V_{IH}	I/O 口高电平输入电压	5V	—	3.5	—	5.0	V
		—		$0.8V_{DD}$	—	V_{DD}	
I_{OL}	I/O 口灌电流 (除了 PB4)	3V	$V_{OL} = 0.1V_{DD}$	16	32	—	mA
		5V		32	65	—	
	PB4 引脚灌电流	3V	$V_{OL} = 0.1V_{DD}$	16	32	—	
		5V		40	80	—	
I_{OH}	I/O 口源电流 (除了 PB4)	3V	$V_{OH} = 0.9V_{DD}$	-4	-8	—	mA
		5V		-8	-16	—	
	PB4 引脚源电流	3V	$V_{OH} = 0.9V_{DD}$	-16	-32	—	
		5V		-40	-80	—	

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
R _{PH}	I/O 口上拉电阻 (除了 PB4) ⁽¹⁾	3V	LVPU=0, P _x PU=FFH (P _x =PA, PB, PC)	20	60	100	kΩ
		5V		10	30	50	
		3V	LVPU=1, P _x PU=FFH (P _x =PA, PB, PC)	6.67	15	23	
		5V		3.5	7.5	12	
R _{PH}	PB4 引脚上拉电阻 ⁽¹⁾	3V	—	20	60	100	kΩ
		5V		10	30	50	
R _{PL}	PB4 引脚下拉电阻 ⁽²⁾	3V	—	20	30	40	kΩ
		5V		20	30	40	
I _{LEAK}	输入漏电流	5V	V _{IN} =V _{DD} (仅当 R _{PL} 不存在或已除能) 或 V _{IN} =V _{SS}	—	—	±1	μA
t _{TCK}	xTM xTCK _n 输入引脚最小脉宽	—	—	0.3	—	—	μs
t _{INT}	中断引脚最小脉宽	—	—	10	—	—	μs

注: 1. R_{PH} 内部上拉电阻值的计算方法是: 将引脚接地并设置为输入且使能上拉电阻功能, 然后在特定电源电压下测量该引脚上的电流, 最后电压除以测量的电流值从而得到此上拉电阻值。

2. R_{PL} 内部下拉电阻值的计算方法是: 将引脚接 V_{DD} 并设置为输入且使能下拉电阻功能, 然后在特定电源电压下测量该引脚上的电流, 最后电压除以测量的电流值从而得到此下拉电阻值。

存储器电气特性

T_a=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
数据 EEPROM 存储器							
V _{DD}	读工作电压	—	—	1.8	—	5.5	V
	写工作电压	—	—	2.2	—	5.5	
t _{EEERD}	读周期时间	—	—	—	—	4	t _{sys}
t _{EEWR}	写周期时间	3.0V~5.5V	—	—	4	6	ms

LVR 电气特性

T_a=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	—	1.8	—	5.5	V
V _{LVR}	低电压复位电压	—	LVR 使能	-5%	1.7	+5%	V
I _{LVRBG}	工作电流	3V	LVR 使能, V _{LVR} =1.7V	—	—	15	μA
		5V		—	15	25	
t _{LVR}	产生 LVR 复位的低电压最短保持时间	—	—	120	240	480	μs
I _{LVR}	LVR 使能的额外电流	—	VBGEN=0	—	—	25	μA

内部参考电压特性

 $T_a = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
t _{BGS}	V _{BG} 启动稳定时间	—	无负载	—	—	50	μs
I _{BG}	Bandgap 参考使能的额外电流	—	VBGEN=1, LVR 除能	—	—	2	μA

注: V_{BG} 电压可用作 A/D 转换器运算放大器输入信号。

A/D 转换器电气特性

 $T_a = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$, 除非另有说明

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	—	1.8	—	5.5	V
V _{ADI}	输入电压	—	—	0	—	V _{REF}	V
V _{REF}	参考电压	—	—	1.6	—	V _{DD}	V
N _R	分辨率	—	—	—	—	12	Bit
DNL	非线性微分误差	—	V _{REF} =V _{DD} , t _{ADCK} =0.5μs	-3	—	3	LSB
INL	非线性积分误差	—	V _{REF} =V _{DD} , t _{ADCK} =0.5μs	-4	—	4	LSB
I _{ADC}	A/D 转换器使能的额外电流	1.8V	无负载, t _{ADCK} =0.5μs	—	300	420	μA
		3V		—	340	500	
		5V		—	500	700	
t _{ADCK}	时钟周期	—	A/D 输入 ≠ 温度传感器信号	0.5	—	10.0	μs
		—	A/D 输入 = 温度传感器信号	1	—	2	
t _{ON2ST}	A/D 转换器 On-to-Start 时间	—	—	4	—	—	μs
t _{ADS}	采样时间	—	—	—	4	—	t _{ADCK}
t _{ADC}	A/D 转换时间 (包括采样和保持时间)	—	—	—	16	—	t _{ADCK}
GERR	A/D 转换增益误差	—	V _{REF} =V _{DD}	-4	—	4	LSB
OSRR	A/D 转换失调误差	—	V _{REF} =V _{DD}	-4	—	4	LSB
I _{PGA}	OPA 使能的额外电流	3V	无负载	—	390	550	μA
		5V		—	500	650	
V _{OR}	OPA 最大输出电压范围	3V	—	V _{SS} + 0.1	—	V _{DD} - 0.1	V
		5V		V _{SS} + 0.1	—	V _{DD} - 0.1	
V _R	OPA 固定电压输出	1.8V~ 5.5V	Ta=25°C	-2.5%	1.6	+2.5%	V
			Ta=-40°C~85°C	-10%	1.6	+10%	
		3.2V~ 5.5V	Ta=25°C	-2.5%	3.0	+2.5%	
			Ta=-40°C~85°C	-10%	3.0	+10%	
		4.2V~ 5.5V	Ta=25°C	-2.5%	4.0	+2.5%	
			Ta=-40°C~85°C	-10%	4.0	+10%	

温度传感器特性

Ta=-40°C~85°C, 除非另有说明

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	—	1.8	—	5.5	V
I _{TS}	温度传感器使能的额外电流	3V 5V	TSEN=0→1 (不包含 ADC 和 OPA)	— —	20 20	50 50	μA
t _{TSS}	温度传感器启动稳定时间	—	—	—	—	150	μs
t _{VR_SW}	切换 SATS 时 V _R 稳定时间	—	SATS=0→1 或 1→0	—	—	150	μs
T _{OS_ERR}	常温调整时温度传感器误差 ⁽¹⁾	3V/5V	TS_SEL=0 @ 3V TS_SEL=1 @ 5V	-2.0	—	2.0	°C
		2V~5V	—	-15	—	15	
T _{SLP_ERR}	温度斜率误差 ⁽²⁾	2V~5V	Ta=-20°C~70°C	-30%	—	30%	°C/°C
TLE	温度线性误差	2V~5V	Ta=-20°C~70°C 最佳拟合方式	-10	—	+10	°C

注: 1. 这里的“常温”是指使用烧录器标定时环境温度, 建议在 25°C±5°C 进行标定。温度计算公式如下:

$$T_a(°C) = 655 \times \frac{ADC_{TS}}{ADC_{REF}} - 460 + T_{OS}$$

烧录器可在 3V/5V 这两个可选的固定电压下对温度传感器进行调整。

2. 温度计算公式的斜率误差数值计算如下:

$$\text{温度传感器斜率误差} = \frac{\text{测量得到温度 1} - \text{测量得到温度 2}}{\text{环境温度 1} - \text{环境温度 2}} \times 100\% - 100\%$$

接近感应 AFE 电气特性

比较器特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	—	1.8	5.0	5.5	V
I _{COMP}	工作电流 (包含 I _{DAC})	—	无负载, OPDIS[1:0]=00B	—	255	310	μA
			无负载, OPDIS[1:0]=01B	—	275	340	
			无负载, OPDIS[1:0]=10B	—	300	380	
			无负载, OPDIS[1:0]=11B	—	330	420	
V _{OS}	输入失调电压	5V	未校准 (OPDCOF[4:0]=10000B)	-10	—	+10	mV
			已校准, V _{IN} ≥250mV	-4	—	+4	
V _{CM}	共模电压范围	—	—	V _{SS}	—	V _{DD} -1	V

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
t _{RP}	响应时间	3V	10mV 过载, OPDIS[1:0]=00B	—	—	35	μs
		5V		—	—	35	
		3V	10mV 过载, OPDIS[1:0]=01B	—	—	2.5	
		5V		—	—	2.5	
		3V	10mV 过载, OPDIS[1:0]=10B	—	—	1	
		5V		—	—	1	
		3V	10mV 过载, OPDIS[1:0]=11B	—	—	0.7	
		5V		—	—	0.7	
V _{HYS}	迟滞宽度	3V	OPDHYS[1:0]=00B, OPDIS[1:0]=00B	0	0	5	mV
		5V		0	0	5	
		3V	OPDHYS[1:0]=01B, OPDIS[1:0]=01B	20	40	60	
		5V		20	40	60	
		3V	OPDHYS[1:0]=10B, OPDIS[1:0]=10B	50	100	150	
		5V		50	100	150	
		3V	OPDHYS[1:0]=11B, OPDIS[1:0]=11B	80	160	240	
		5V		80	160	240	

运算放大器特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	—	1.8	5.0	5.5	V
I _{OPA}	OPA 使能的额外电流	5V	无负载, OPDAnBW=0 (n=0 或 1)	—	80	128	μA
			无负载, OPDAnBW=1 (n=0 或 1)	—	230	510	
V _{OS}	输入失调电压	5V	未校准 (OPDAnOF[5:0]=100000B; n=0 或 1)	-15	—	+15	mV
			已校准	-2	—	+2	
I _{OS}	输入失调电流	5V	V _{IN} =1/2 V _{CM}	—	1	10	nA
V _{CM}	共模电压范围	—	—	V _{SS}	—	V _{DD} -1.4	V
PSRR	电源电压抑制比	5V	—	50	70	—	dB
CMRR	共模抑制比	5V	—	50	80	—	dB
A _{OL}	开环增益	—	—	60	80	—	dB
SR	转换速率	5V	R _{LOAD} =1MΩ, C _{LOAD} =60pF, OPDAnBW=0 (n=0 或 1)	180	500	—	V/ ms
			R _{LOAD} =1MΩ, C _{LOAD} =60pF, OPDAnBW=1 (n=0 或 1)	600	1800	—	
GBW	增益带宽	5V	R _{LOAD} =1MΩ, C _{LOAD} =60pF, OPDAnBW=0 (n=0 或 1)	250	600	—	kHz
			R _{LOAD} =1MΩ, C _{LOAD} =60pF, OPDAnBW=1 (n=0 或 1)	800	2000	—	

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{OR}	最大输出电压范围	—	R _{LOAD} =5kΩ 接到 V _{DD} /2 处	V _{SS} +120	—	V _{DD} -180	mV

D/A 转换器特性

T_a=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	—	1.8	5.0	5.5	V
V _{DACO}	输出电压范围	—	—	V _{SS}	—	V _{REF}	V
V _{REF}	参考电压	—	—	V _{DD}			V
I _{DAC}	DAC 使能的额外电流 (每个 DAC)	3V	—	—	—	200	μA
		5V	—	—	—	280	
t _{ST}	建立时间	3V	C _{LOAD} =50pF	—	—	5	μs
		5V		—	—	5	
DNL	非线性微分误差	3V	V _{REF} =V _{DD}	-1	—	+1	LSB
		5V		-1	—	+1	
INL	非线性积分误差	3V	V _{REF} =V _{DD}	-1.5	—	+1.5	LSB
		5V		-1.5	—	+1.5	
R _O	R2R 输出电阻	3V	—	—	20	—	kΩ
		5V	—	—	20	—	
OSRR	失调误差	3V	—	—	—	6	mV
		5V	—	—	—	10	
GERR	增益误差	3V	—	—	—	12	mV
		5V	—	—	—	20	

灌电流发生器电气特性

Ta=-40°C~85°C，除非另有说明

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{DD}	工作电压	—	—	1.8	—	5.5	V
I _{SINK0}	ISINK0 引脚灌电流	5V	(调整后) Ta=25°C, V _{ISINK0} =3.0V, ISGDATA0[3:0]=0000B, ISST0=0	0.95	1.00	1.05	mA
		—	(调整后) Ta=-40°C~85°C, V _{ISINK0} =1.0V~4.5V, ISGDATA0[3:0]=0000B, ISST0=0	0.82	1.00	1.18	
		—	(调整后) Ta=-40°C~85°C, V _{ISINK0} =0.7V~1.0V, ISGDATA0[3:0]=0000B, ISST0=0	0.7	1.0	1.0	
		5V	(调整后) Ta=25°C, V _{ISINK0} =3.0V, ISGDATA0[3:0]=1111B, ISST0=1	177	192	208	
		—	(调整后) Ta=-40°C~85°C, V _{ISINK0} =1.0V~4.5V, ISGDATA0[3:0]=1111B, ISST0=1	157	192	227	
		—	(调整后) Ta=-40°C~85°C, V _{ISINK0} =0.7V~1.0V, ISGDATA0[3:0]=1111B, ISST0=1	134	192	192	

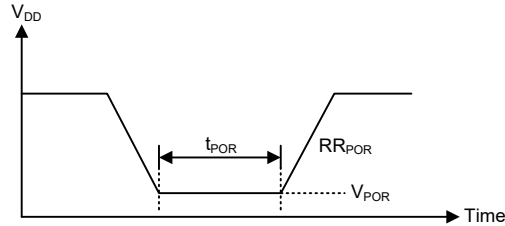
符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
I _{SINK1}	ISINK1 引脚灌电流	5V	(调整后) Ta=25°C, V _{ISINK1} =3.0V, ISGDATA1[3:0]=0000B, ISST1=0	0.9	1.0	1.1	mA
		—	(调整后) Ta=-40°C~85°C, V _{ISINK1} =1.0V~4.5V, ISGDATA1[3:0]=000B, ISST1=0	0.82	1.00	1.18	
		—	(调整后) Ta=-40°C~85°C, V _{ISINK1} =0.7V~1.0V, ISGDATA1[3:0]=0000B, ISST1=0	0.7	1.0	1.0	
		5V	(调整后) Ta=25°C, V _{ISINK1} =3.0V, ISGDATA1[3:0]=1111B, ISST1=1	173	192	211	
		—	(调整后) Ta=-40°C~85°C, V _{ISINK1} =1.0V~4.5V, ISGDATA1[3:0]=1111B, ISST1=1	157	192	227	
		—	(调整后) Ta=-40°C~85°C, V _{ISINK1} =0.7V~1.0V, ISGDATA1[3:0]=1111B, ISST1=1	134	192	192	

注：当 ISINK0 和 ISINK1 引脚打在同一位置或被用户自行外部接在一起，使用时对应的内部开关和电流控制寄存器须合理设置以避免漏电流情况发生。详细请参考“灌电流发生器”章节。

上电复位特性

Ta=-40°C~85°C

符号	参数	测试条件		最小	典型	最大	单位
		V _{DD}	条件				
V _{POR}	上电复位电压	—	—	—	—	100	mV
RR _{POR}	上电复位电压速率	—	—	0.035	—	—	V/ms
t _{POR}	V _{DD} 保持为 V _{POR} 的最小时间	—	—	1	—	—	ms



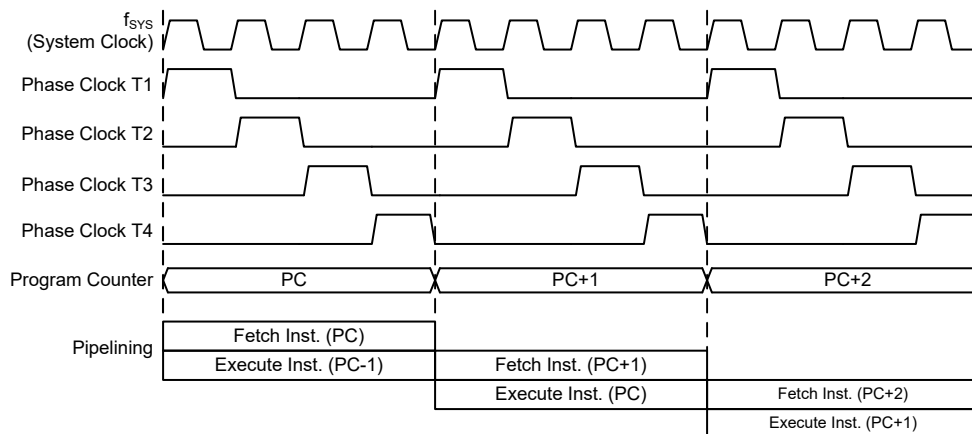
系统结构

内部系统结构是 Holtek 单片机具有良好性能的主要因素。由于采用 RISC 结构，此单片机具有高运算速度和高性能的特点。通过流水线的方式，指令的取得和执行同时进行，此举使得除了跳转和调用指令外，其它指令都能在一个指令周期内完成。8 位 ALU 参与指令集中所有的运算，它可完成算术运算、逻辑运算、移位、递增、递减和分支等功能，而内部的数据路径则是以通过累加器和 ALU 的方式加以简化。有些寄存器在数据存储中被实现，且可以直接或间接寻址。简单的寄存器寻址方式和结构特性，确保了在提供具有较大可靠性和灵活性的 I/O 和 A/D 控制系统时，仅需要少数的外部器件。使得这些单片机适用于低成本和批量生产的控制应用。

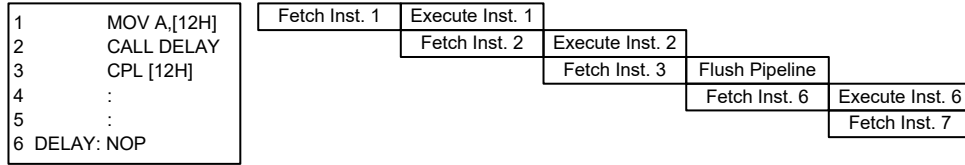
时序和流水线结构

主系统时钟由 HIRC 或 LIRC 振荡器提供，它被细分为 T1~T4 四个内部产生的非重叠时序。在 T1 时间，程序计数器自动加一并抓取一条新的指令。剩下的时间 T2~T4 完成译码和执行功能，因此，一个 T1~T4 时钟周期构成一个指令周期。虽然指令的抓取和执行发生在连续的指令周期，但单片机流水线结构会保证指令在一个指令周期内被有效执行。除非程序计数器的内容被改变，如子程序的调用或跳转，在这种情况下指令将需要多一个指令周期的时间去执行。

如果指令牵涉到分支，例如跳转或调用等指令，则需要两个指令周期才能完成指令执行。需要一个额外周期的原因是程序先用一个周期取出实际要跳转或调用的地址，再用另一个周期去实际执行分支动作，因此用户需要特别考虑额外周期的问题，尤其是在执行时间要求较严格的时候。



系统时序和流水线



指令捕捉

程序计数器

在程序执行期间，程序计数器用来指向下一个要执行的指令地址。除了“JMP”和“CALL”指令需要跳转到一个非连续的程序存储器地址之外，它会在每条指令执行完成以后自动加一。只有较低的 8 位，即所谓的程序计数器低字节寄存器 PCL，可以被用户直接读写。

当执行的指令要求跳转到不连续的地址时，如跳转指令、子程序调用、中断或复位等，单片机通过加载所需要的地址到程序寄存器来控制程序，对于条件跳转指令，一旦条件符合，在当前指令执行时取得的下一条指令将会被舍弃，而由一个空指令周期来取代。

程序计数器	
程序计数器高字节	PCL 寄存器
PC11~PC8	PCL7~PCL0

程序计数器

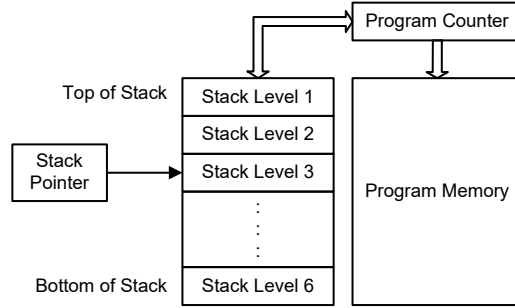
程序计数器的低字节，即程序计数器的低字节寄存器 PCL，可以通过程序控制，且它是可以读取和写入的寄存器。通过直接写入数据到这个寄存器，一个程序短跳转可直接执行，然而只有低字节的操作是有效的，跳转被限制在存储器的当前页中，即 256 个存储器地址范围内，当这样一个程序跳转要执行时，会插入一个空指令周期。PCL 的使用可能引起程序跳转，因此需要额外的指令周期。

堆栈

堆栈是一个特殊的存储空间，用来存储程序计数器中的内容。该单片机有 6 层堆栈，堆栈既不是数据部分也不是程序空间部分，而且它既不是可读取也不是可写入的。当前层由堆栈指针 (SP) 加以指示，同样也是不可读写的。在子程序调用或中断响应服务时，程序计数器的内容被压入到堆栈中。当子程序或中断响应结束时，返回指令 (RET 或 RETI) 使程序计数器从堆栈中重新得到它以前的值。当一个芯片复位后，堆栈指针将指向堆栈顶部。

如果堆栈已满，且有非屏蔽的中断发生，中断请求标志会被置位，但中断响应将被禁止。当堆栈指针减少 (执行 RET 或 RETI)，中断将被响应。这个特性提供程序设计者简单的方法来预防堆栈溢出。然而即使堆栈已满，CALL 指令仍然可以被执行，而造成堆栈溢出。使用时应避免堆栈溢出的情况发生，因为这可能导致不可预期的程序分支指令执行错误。

若堆栈溢出，则首个存入堆栈的程序计数器数据将会丢失。



算术逻辑单元 – ALU

算术逻辑单元是单片机中很重要的部分，执行指令集中的算术和逻辑运算。ALU 连接到单片机的数据总线，在接收相关的指令码后执行需要的算术与逻辑操作，并将结果存储在指定的寄存器，当 ALU 计算或操作时，可能导致进位、借位或其它状态的变化，而相关的状态寄存器会因此更新内容以显示这些改变，ALU 所提供的功能如下：

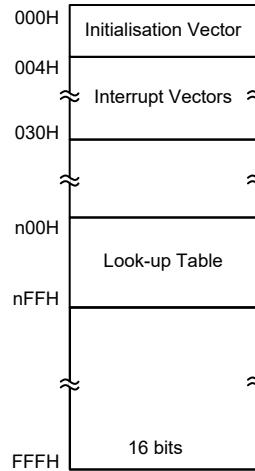
- 算术运算：
ADD, ADDM, ADC, ADCM, SUB, SUBM, SBC, SBCM, DAA
- 逻辑运算：
AND, OR, XOR, ANDM, ORM, XORM, CPL, CPLA
- 移位运算：
RRA, RR, RRCA, RRC, RLA, RL, RLCA, RLC
- 递增和递减：
INCA, INC, DECA, DEC
- 分支判断：
JMP, SZ, SZA, SNZ, SIZ, SDZ, SIZA, SDZA, CALL, RET, RETI

Flash 程序存储器

程序存储器用来存放用户代码即储存程序。程序存储器为 Flash 类型意味着可以多次重复编程，方便用户使用同一芯片进行程序的修改。使用适当的单片机编程工具，此单片机提供用户灵活便利的调试方法和项目开发规划及更新。

结构

程序存储器的容量为 $4K \times 16$ 位，程序存储器用程序计数器来寻址，其中也包含数据、表格和中断入口。数据表格可以设定在程序存储器的任何地址，由表格指针来寻址。



程序存储器结构

特殊向量

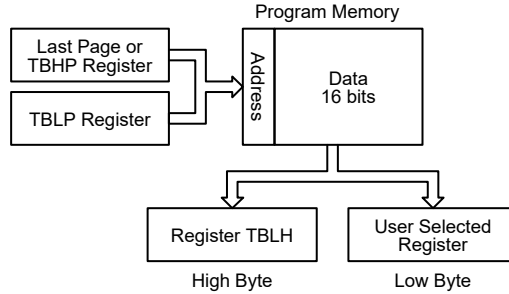
程序存储器内部某些地址保留用做诸如复位和中断入口等特殊用途。地址 000H 是芯片复位后的程序起始地址。在芯片复位之后，程序将跳到这个地址并开始执行。

查表

程序存储器中的任何地址都可以定义成一个表格，以便储存固定的数据。使用表格时，表格指针必须先行设定，其方式是将表格的地址放在表格指针寄存器 TBLP 和 TBHP 中。这些寄存器定义表格总的地址。

在设定完表格指针后，表格数据可以使用如“TABRD [m]”或“TABRDL [m]”等指令分别从程序存储器查表读取。当这些指令执行时，程序存储器中表格数据低字节，将被传送到使用者所指定的数据存储器 [m]，程序存储器中表格数据的高字节，则被传送到 TBLH 特殊寄存器。

下图是查表中寻址 / 数据流程：



查表范例

以下范例说明表格指针和表格数据如何被定义和执行。这个例子使用的表格数据用 ORG 伪指令储存在存储器中。ORG 指令的值“0F00H”指向的地址是 4K 程序存储器中最后一页的起始地址。表格指针低字节寄存器的初始值设为 06H，这可保证从数据表格读取的第一笔数据位于程序存储器地址 0F06H，即最后一页起始地址后的第六个地址。值得注意的是，假如“TABRD [m]”指令被使用，则表格指针指向 TBLP 和 TBHP 指定的地址。在这个例子中，表格数据的高字节等于零，而当“TABRD [m]”指令被执行时，此值将会自动的被传送到 TBLH 寄存器。

TBLH 寄存器为只读寄存器，不能重复储存，若主程序和中断服务程序都使用表格读取指令，应该注意它的保护。使用表格读取指令，中断服务程序可能会改变 TBLH 的值，若随后在主程序中再次使用这个值，则会发生错误，因此建议避免同时使用表格读取指令。然而在某些情况下，如果同时使用表格读取指令是不可避免的，则在执行任何主程序的表格读取指令前，中断应该先除能，另外要注意的是所有与表格相关的指令，都需要两个指令周期去完成操作。

表格读取程序范例

```

tempreg1 db ?          ; temporary register #1
tempreg2 db ?          ; temporary register #2
:
:
mov a,06h              ; initialise low table pointer - note that this address
                       ; is referenced
mov tblp,a            ; to the last page or the page that tbhp pointed
mov a,0Fh             ; initialise high table pointer
mov tbhp,a
:
:
tabrd tempreg1        ; transfers value in table referenced by table pointer
                       ; data at program memory address "0F06H" transferred to
                       ; tempreg1 and TBLH
dec tblp              ; reduce value of table pointer by one
tabrd tempreg2        ; transfers value in table referenced by table pointer
                       ; data at program memory address "0F05H" transferred to
                       ; tempreg2 and TBLH
                       ; in this example the data "1AH" is transferred to
                       ; tempreg1 and data "0FH" to register tempreg2 and the
                       ; data "00H" is transferred to TBLH
:
:
org 0F00h             ; sets initial address of program memory
dc 00Ah, 00Bh, 00Ch, 00Dh, 00Eh, 00Fh, 01Ah, 01Bh
:
:

```

在线烧录 – ICP

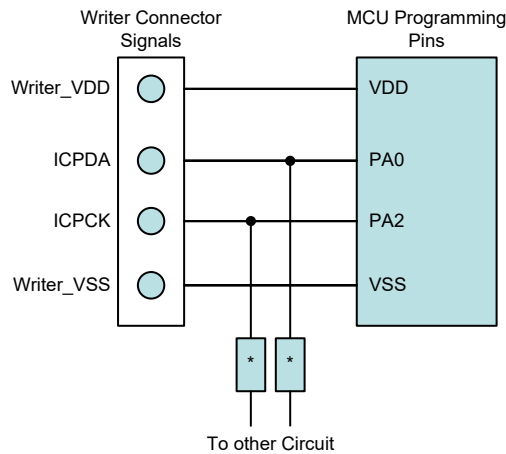
Flash 型程序存储器提供用户便利地对同一芯片进行程序的更新和修改。另外，Holtek 单片机提供 4 线接口的在线烧录方式。用户可将进行过烧录或未经过烧录的单片机芯片连同电路板一起制成，最后阶段进行程序的更新和程序的烧写，在无需拔出再重新插入芯片的情况下方便地保持程序为最新版。

Holtek Flash MCU 与烧录器引脚对应表如下：

Holtek 烧录器引脚名称	MCU 在线烧录引脚名称	功能
ICPDA	PA0	串行数据 / 地址烧录
ICPCK	PA2	串行时钟
VDD	VDD	电源
VSS	VSS	地

程序存储器可以通过 4 线的接口在线进行烧录。其中一条线用于数据串行下载或上传、一条线用于串行时钟、剩下两条用于提供电源。芯片在线烧写的详细使用说明超出此文档的描述范围，将由专门的参考文献提供。

烧录过程中，用户必须确保 ICPDA 和 ICPCK 这两个引脚没有连接至其它输出脚。



注：* 可能为电阻或电容。若为电阻则其值必须大于 1kΩ，若为电容则其必须小于 1nF。

片上调试 – OCDS

EV 芯片用于单片机仿真。此 EV 芯片提供片上调试功能 (On-Chip Debug) 用于开发过程中的实际单片机调试。除了片上调试功能方面，EV 芯片和实际单片机在功能上几乎是兼容的。用户可将 OCSDSA 和 OCDSCK 引脚连接至 Holtek HT-IDE 开发工具，从而实现 EV 芯片对实际单片机的仿真。OCSDSA 引脚为 OCDS 数据 / 地址输入 / 输出脚，OCDSCK 引脚为 OCDS 时钟输入脚。当用户用 EV 芯片进行调试时，实际单片机 OCSDSA 和 OCDSCK 引脚上的其它共用功能无效。由于这两个 OCDS 引脚与 ICP 引脚共用，因此在线烧录时仍用作 Flash 存储器烧录引脚。关于 OCDS 功能的详细描述，请参考“Holtek e-Link for 8-bit MCU OCDS 使用手册”文件。

Holtek e-Link 引脚名称	EV 芯片引脚名称	功能
OCSDSA	OCSDSA	片上调试串行数据 / 地址输入 / 输出
OCDSCK	OCDSCK	片上调试时钟输入

Holtek e-Link 引脚名称	EV 芯片引脚名称	功能
VDD	VDD	电源
VSS	VSS	地

数据存储器的

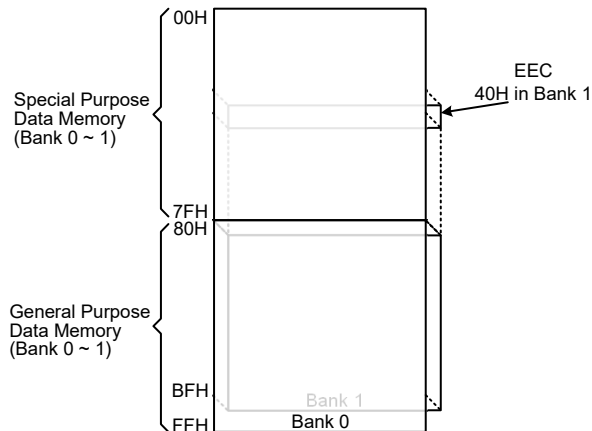
数据存储器是内容可更改的 8 位 RAM 内部存储器，用来储存临时数据。

结构

数据存储器分为两部分，第一部分是特殊功能数据存储器。这些寄存器有固定的地址且与单片机的正确操作密切相关。大多特殊功能寄存器都可在程序控制下直接读取和写入，但有些被加以保护而不对用户开放。第二部分数据存储器是做一般用途使用，都可在程序控制下进行读取和写入。

数据存储器被分为两个 Bank，都位于 8 位存储器中。切换不同区域可通过设置存储区指针 (BP) 实现。特殊功能数据存储器地址范围为 00H~7FH，而通用数据存储器地址范围为 80H~FFH。

特殊功能数据存储器	通用数据存储器	
所在 Bank	容量	Bank: 地址
0: 00H~7FH 1: 40H (仅 EEC)	192×8	0: 80H~FFH 1: 80H~BFH



数据存储器结构

通用数据存储器

所有的单片机程序需要一个读/写的存储区，让临时数据可以被储存和再使用，该 RAM 区域就是通用数据存储器。这个数据存储区可让使用者进行读取和写入的操作。使用位操作指令可对个别的位做置位或复位的操作，较大地方便了用户在数据存储器内进行位操作。

特殊功能数据存储器

这个区域的数据存储器是存放特殊寄存器的，这些寄存器与单片机的正确操作密切相关，大多数的寄存器可进行读取和写入，只有一些是被写保护而只能读取的，相关细节的介绍请参看有关特殊功能寄存器的部分。要注意的是，任何读取指令对存储器中未定义的地址进行读取将返回“00H”。

Bank 0		Bank 1	Bank 0		Bank 1
00H	IAR0		40H	CTMC1	EEC
01H	MP0		41H	CTMDL	
02H	IAR1		42H	CTMDH	
03H	MP1		43H	CTMAL	
04H	BP		44H	CTMAH	
05H	ACC		45H	STMC0	
06H	PCL		46H	STMC1	
07H	TBLP		47H	STMDL	
08H	TBLH		48H	STMDH	
09H	TBHP		49H	STMAL	
0AH	STATUS		4AH	STMAH	
0BH	SCC		4BH	OPSWA	
0CH	HIRCC		4CH	OPSWB	
0DH	LVRC		4DH	OPSWC	
0EH	INTEG		4EH	OPSWD	
0FH	RSTFC		4FH	OPSWE	
10H	INTC0		50H	OPDC0	
11H	INTC1		51H	OPDC1	
12H	INTC2		52H	OPDDA	
13H	INTC3		53H	OPDA0CAL	
14H	PA		54H	OPDA1CAL	
15H	PAC		55H	OPDCCAL	
16H	PAPU		56H	SADC0	
17H	PAWU		57H	SADC1	
18H	PB		58H	SADC2	
19H	PBC		59H	SADOL	
1AH	PBPU		5AH	SADOH	
1BH	PC		5BH	ISGENC	
1CH	PCC		5CH	ISGDATA0	
1DH	PCPU		5DH	ISGDATA1	
1EH	VBGC		5EH	LVPUC	
1FH	WDTC		5FH	ORMC	
20H	PSC0R		60H	IFS	
21H	TB0C		61H		
22H	PSC1R				
23H	TB1C				
24H	EEA				
25H	EED				
26H	PAS0				
27H	PAS1				
28H	PBS0				
29H	PBS1				
2AH	PCS0				
2BH	TKTMR				
2CH	TKC0				
2DH	TKC1				
2EH	TK16DL				
2FH	TK16DH				
30H	TKMOC0				
31H	TKMOC1				
32H	TKM016DL				
33H	TKM016DH				
34H	TKM0ROL				
35H	TKM0ROH				
36H	USR				
37H	UCR1				
38H	UCR2				
39H	UCR3				
3AH	BRDH				
3BH	BRDL				
3CH	UFCR				
3DH	TXR_RXR				
3EH	RxCNT				
3FH	CTMC0		7FH		

□ : Unused, read as 00H

特殊功能数据存储结构

特殊功能寄存器

大部分特殊功能寄存器的细节将在相关功能章节描述，但有几个寄存器需在此章节单独描述。

间接寻址寄存器 – IAR0, IAR1

间接寻址寄存器 IAR0 和 IAR1 的地址虽位于数据存储区域，但不同于普通寄存器，它们没有实际的物理地址。与定义实际存储器地址的直接存储器寻址不同，间接寻址是使用间接寻址寄存器和存储器指针来执行存储器数据操作。在间接寻址寄存器 IAR0 和 IAR1 上的任何动作，将对存储器指针 MP0 或 MP1 所指定的存储器地址产生对应的读 / 写操作。它们总是成对出现，IAR0 和 MP0 可以访问 Bank 0，而 IAR1 和 MP1 可以访问任何 Bank。因为这些间接寻址寄存器不是实际存在的，直接读取将返回“00H”的结果，而直接写入此寄存器则不做任何操作。

存储器指针 – MP0, MP1

该单片机提供两个存储器指针，即 MP0 和 MP1。由于这些指针在数据存储区域中能像普通的寄存器一般被操作，因此提供了一个寻址和数据追踪的有效方法。当对间接寻址寄存器进行任何操作时，单片机指向的实际地址是由存储器指针所指定的地址。MP0、IAR0 用于访问 Bank 0，而 MP1 和 IAR1 可根据 BP 寄存器访问所有的 Bank。直接寻址仅可用于 Bank 0，其它所有 Bank 都可使用 MP1 和 IAR1 进行间接寻址。

以下例子说明如何清除一个具有 4 RAM 地址的区块，它们已事先定义成地址 adres1 到 adres4。

间接寻址程序范例

```
data .section `data`
adres1 db ?
adres2 db ?
adres3 db ?
adres4 db ?
block db ?
code .section at 0 `code`
org 00h
start:
    mov a, 04h           ; setup size of block
    mov block, a
    mov a, offset adres1 ; Accumulator loaded with first RAM address
    mov mp0, a          ; setup memory pointer with first RAM address
loop:
    clr IAR0            ; clear the data at address defined by MP0
    inc mp0             ; increase memory pointer
    sdz block           ; check if last memory location has been cleared
    jmp loop
continue:
```

在上面的例子中有一点值得注意，即并没有确定 RAM 地址。

累加器 – ACC

对任何单片机来说，累加器是相当重要的，且与 ALU 所完成的运算有密切关系，所有 ALU 得到的运算结果都会暂时存在 ACC 累加器里。若没有累加器，ALU 必须在每次进行如加法、减法和移位的运算时，将结果写入到数据存储器，这样会造成程序编写和时间的负担。另外数据传送也常常牵涉到累加器的临时储存功能，例如在使用者定义的一个寄存器和另一个寄存器之间传送数据时，由于两寄存器之间不能直接传送数据，因此必须通过累加器来传送数据。

程序计数器低字节寄存器 – PCL

为了提供额外的程序控制功能，程序计数器低字节设置在数据存储器的特殊功能区域内，程序员可对此寄存器进行操作，很容易的直接跳转到其它程序地址。直接给 PCL 寄存器赋值将导致程序直接跳转到程序存储器的某一地址，然而由于寄存器只有 8 位长度，因此只允许在本页的程序存储器范围内进行跳转，而当使用这种运算时，要注意会插入一个空指令周期。

查表寄存器 – TBLP, TBHP, TBLH

这三个特殊功能寄存器对存储在程序存储器中的表格进行操作。TBLP 和 TBHP 为表格指针，指向表格数据存储的地址。它们的值必须在任何表格读取指令执行前加以设定，由于它们的值可以被如“INC”或“DEC”的指令所改变，这就提供了一种简单的方法对表格数据进行读取。表格读取数据指令执行之后，表格数据高字节存储在 TBLH 中。其中要注意的是，表格数据低字节会被传送到使用者指定的地址。

状态寄存器 – STATUS

这 8 位的状态寄存器由零标志位 (Z)、进位标志位 (C)、辅助进位标志位 (AC)、溢出标志位 (OV)、暂停标志位 (PDF) 和看门狗定时器溢出标志位 (TO) 组成。这些算术 / 逻辑操作和系统运行标志位是用来记录单片机的运行状态。

除了 PDF 和 TO 标志外，状态寄存器中的位像其它大部分寄存器一样可以被改变。任何数据写入到状态寄存器将不会改变 TO 或 PDF 标志位。另外，执行不同的指令后，与状态寄存器有关的运算可能会得到不同的结果。TO 标志位只会受系统上电、看门狗溢出或执行“CLR WDT”或“HALT”指令影响。PDF 标志位只会受执行“HALT”或“CLR WDT”指令或系统上电影响。

Z、OV、AC、C、SC 和 CZ 标志位通常反映最近运算的状态。

- C: 当加法运算的结果产生进位，或减法运算的结果没有产生借位时，则 C 被置位，否则 C 被清零，同时 C 也会被带进位的移位指令所影响。
- AC: 当低半字节加法运算的结果产生进位，或低半字节减法运算的结果没有产生借位时，AC 被置位，否则 AC 被清零。
- Z: 当算术或逻辑运算结果是零时，Z 被置位，否则 Z 被清零。
- OV: 当运算结果高两位的进位状态异或结果为 1 时，OV 被置位，否则 OV 被清零。
- PDF: 系统上电或执行“CLR WDT”指令会清零 PDF，而执行“HALT”指令则会置位 PDF。
- TO: 系统上电或执行“CLR WDT”或“HALT”指令会清零 TO，而当 WDT 溢出则会置位 TO。

另外，当进入一个中断程序或执行子程序调用时，状态寄存器不会自动压入到堆栈保存。假如状态寄存器的内容是重要的且子程序可能改变状态寄存器的话，则需谨慎的去做正确的储存。

• STATUS 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	TO	PDF	OV	Z	AC	C
R/W	—	—	R	R	R/W	R/W	R/W	R/W
POR	—	—	0	0	x	x	x	x

“x”：未知

Bit 7~6 未定义，读为“0”

 Bit 5 **TO**: 看门狗溢出标志位

0: 系统上电或执行“CLR WDT”或“HALT”指令后

1: 看门狗溢出发生

 Bit 4 **PDF**: 暂停标志位

0: 系统上电或执行“CLR WDT”指令后

1: 执行“HALT”指令

 Bit 3 **OV**: 溢出标志位

0: 无溢出

1: 运算结果高两位的进位状态异或结果为 1

 Bit 2 **Z**: 零标志位

0: 算术或逻辑运算结果不为 0

1: 算术或逻辑运算结果为 0

 Bit 1 **AC**: 辅助进位标志位

0: 无辅助进位

1: 在加法运算中低四位产生了向高四位进位，或减法运算中低四位不发生从高四位借位

 Bit 0 **C**: 进位标志位

0: 无进位

1: 如果在加法运算中结果产生了进位，或在减法运算中结果不发生借位

C 标志位也受循环移位指令的影响。

存储区指针 – BP

数据存储器被分为两个 Bank，即 Bank 0 和 Bank 1。可以通过设置存储区指针 BP 寄存器的 Bit 0 来选择数据存储器。

复位后，数据存储器会初始化到 Bank 0，但是在空闲或休眠模式下的 WDT 溢出复位不会改变数据存储器的存储区号。数据存储器的直接寻址总是访问 Bank 0，不受存储区指针值的影响。要访问 Bank 1 则必须要使用间接寻址方式。

• BP 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	DMBP0
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	0

Bit 7~1 未定义，读为“0”

 Bit 0 **DMBP0**: 数据存储器选择

0: Bank 0

1: Bank 1

Option 存储器映射寄存器 – ORMC

ORMC 寄存器用于使能 Option 存储器映射功能。Option 存储器的容量为 32 个字。当连续写入特定数据序列 55H 和 AAH 到该寄存器，Option 存储器映射功能将使能，通过使用查表指令即可读到 Option 存储器的内容，Option 存储器的 00H~1FH 地址会一一对应到程序存储器最后一页的 E0H~FFH 地址。

要成功使能 Option 存储器映射功能，该特定的数据序列 55H 和 AAH 必须在两个指令周期内连续写入。建议在写入该特定数据序列前应当先将总中断位 EMI 清零，在数据序列成功写入后，根据用户的需求在适当的时间再将其置高。当数据序列成功写入时会启动内部定时器， $4 \times t_{LIRC}$ 时间之后会自动结束映射。因此，用户需及时读出数据，否则需要重新启动 Option 存储器映射功能。每次 ORMC 寄存器被连续写入后，定时器都会重新计数。

当使用查表指令来读取 Option 存储器内容时，“TABRD [m]”和“TABRDL [m]”指令皆可使用。然而，若使用“TABRD [m]”指令来读取，必须配置 TBHP 寄存器将表格指针设定在最后一页。更多查表的描述请参考相关章节。

• ORMC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ORMC7	ORMC6	ORMC5	ORMC4	ORMC3	ORMC2	ORMC1	ORMC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **ORMC7~ORMC0**: Option 存储器映射特定数据序列

当将特定数据序列 55H 和 AAH 连续写入该寄存器，会使能 Option 存储器映射功能。需注意，单片机从空闲 / 休眠模式唤醒后，该寄存器的内容将被清除。

EEPROM 数据存储

该单片机内建 EEPROM 数据存储。由于其非易失的存储结构，即使在电源掉电的情况下存储器内的数据仍然保存完好。这种存储区扩展了存储器空间，对设计者来说增加了许多新的应用机会。EEPROM 可以用来存储产品编号、校准值、用户特定数据、系统配置参数或其它产品信息等。EEPROM 的数据读取和写入过程也会变的更简单。

EEPROM 数据存储结构

该单片机的 EEPROM 数据存储容量为 32×8 位。由于映射方式与程序存储器和数据存储不同，因此不能像其它类型的存储器一样寻址。使用 Bank 0 中的一个地址寄存器和一个数据寄存器以及 Bank 1 中的一个控制寄存器，可以实现对 EEPROM 的单字节读写操作。

EEPROM 寄存器

有三个寄存器控制内部 EEPROM 数据存储总的操作。地址寄存器 EEA、数据寄存器 EED 及控制寄存器 EEC。EEA 和 EED 位于 Bank 0 中，它们能像其它特殊功能寄存器一样直接被访问。EEC 位于 Bank 1 中，只能通过存储器指针 MP1 和间接寻址寄存器 IAR1 进行间接读取或写入。由于 EEC 控制寄存器位于 Bank 1 中的“40H”，在 EEC 寄存器上的任何操作被执行前，MP1 必须先设为“40H”，存储区指针寄存器 BP 被设为“01H”。

寄存器名称	位							
	7	6	5	4	3	2	1	0
EEA	—	—	—	EEA4	EEA3	EEA2	EEA1	EEA0
EED	EED7	EED6	EED5	EED4	EED3	EED2	EED1	EED0
EEC	D7	—	—	—	WREN	WR	RDEN	RD

EEPROM 寄存器列表

● EEA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	EEA4	EEA3	EEA2	EEA1	EEA0
R/W	—	—	—	R/W	R/W	R/W	R/W	R/W
POR	—	—	—	0	0	0	0	0

Bit 7~5 未定义，读为“0”

 Bit 4~0 **EEA4~EEA0**: 数据 EEPROM 地址 Bit 4 ~ Bit 0

● EED 寄存器

Bit	7	6	5	4	3	2	1	0
Name	EED7	EED6	EED5	EED4	EED3	EED2	EED1	EED0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

 Bit 7~0 **EED7~EED0**: 数据 EEPROM 数据 Bit 7 ~ Bit 0

● EEC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	—	—	—	WREN	WR	RDEN	RD
R/W	R/W	—	—	—	R/W	R/W	R/W	R/W
POR	0	—	—	—	0	0	0	0

 Bit 7 **D7**: 保留位，必须固定为“0”

Bit 6~4 未定义，读为“0”

 Bit 3 **WREN**: 数据 EEPROM 写使能位

0: 除能

1: 使能

此位为数据 EEPROM 写使能位，向数据 EEPROM 写操作之前需将此位置高。将此位清零时，则禁止向数据 EEPROM 写操作。

 Bit 2 **WR**: EEPROM 写控制位

0: 写周期结束

1: 写周期开启

此位为数据 EEPROM 写控制位，由应用程序将此位置高将激活写周期。写周期结束后，硬件自动将此位清零。当 WREN 未先置高时，此位置高无效。

 Bit 1 **RDEN**: 数据 EEPROM 读使能位

0: 除能

1: 使能

此位为数据 EEPROM 读使能位，向数据 EEPROM 读操作之前需将此位置高。将此位清零时，则禁止向数据 EEPROM 读操作。

Bit 0 **RD**: EEPROM 读控制位

0: 读周期结束

1: 读周期开启

此位为数据 EEPROM 读控制位，由应用程序将此位置高将激活读周期。读周期结束后，硬件自动将此位清零。当 RDEN 未首先置高时，此位置高无效。

注：1. 在同一条指令中 WREN、WR、RDEN 和 RD 不能同时置为“1”。

2. 确保 f_{SUB} 时钟在执行写动作前已稳定。

3. 确保写动作完成后才可改写 EEPROM 相关寄存器。

从 EEPROM 中读取数据

从 EEPROM 中读取数据，EEPROM 中读取数据的地址要先放入 EEA 寄存器中。EEC 寄存器中的读使能位 RDEN 先置为高以使能读功能。若 EEC 寄存器中的 RD 位被置高，一个读周期将开始。若 RD 位已置为高而 RDEN 位还未被设置则不能开始读操作。若读周期结束，RD 位将自动清除为“0”，数据可以从 EED 寄存器中读取。数据在其它读或写操作执行前将一直保留在 EED 寄存器中。应用程序将轮询 RD 位以确定数据可以有效地被读取。

写数据到 EEPROM

写数据至 EEPROM，EEPROM 中写入数据的地址要先放入 EEA 寄存器中，写入的数据需存入 EED 寄存器中。EEC 寄存器中的写使能位 WREN 先置为高以使能写功能，然后 EEC 寄存器中的 WR 位需立即置高以开始写操作，这两条指令必须在两个指令周期内连续执行。总中断位 EMI 在写周期开始前应当被清零，写周期开始后再将其使能。若 WR 位已置为高而 WREN 位还未被设置则不能开始写操作。由于控制 EEPROM 写周期是一个内部时钟，与单片机的系统时钟异步，所以数据写入 EEPROM 的时间将有所延迟。可通过轮询 EEC 寄存器中的 WR 位或判断 EEPROM 写中断以侦测写周期是否完成。若写周期完成，WR 位将自动清除为“0”，通知用户数据已写入 EEPROM。因此，应用程序将轮询 WR 位以确定写周期是否结束。

写保护

防止误写入的写保护有以下几种。单片机上电后控制寄存器中的写使能位将被清除以杜绝任何写入操作。上电后存储区指针寄存器 BP 将重置为“0”，这意味着数据存储器 Bank 0 被选中。由于 EEPROM 控制寄存器位于 Bank 1 中，这增加了对写操作的保护措施。在正常程序操作中确保控制寄存器中的写使能位被清除将能防止不正确的写操作。

EEPROM 中断

EEPROM 写周期结束后将产生 EEPROM 写中断，需先通过设置相关中断寄存器的 DEE 位使能 EEPROM 中断。当 EEPROM 写周期结束，DEF 请求标志位将被置位。若总中断和 EEPROM 中断使能且堆栈未满的情况下将跳转到相应的多功能中断向量中执行。当中断被响应，EEPROM 中断标志位将自动复位，且 EMI 位将自动清零以除能其它中断。更多内容请参考“中断”章节。

编程注意事项

必须注意的是数据不会无意写入 EEPROM。在没有写动作时写使能位被正常清零可以增强保护功能。存储区指针寄存器 BP 也可以正常清零以阻止进入 EEPROM 控制寄存器存在的 Bank 1。尽管没有必要，写一个简单的读回程序以检查新写入的数据是否正确还是应该考虑的。

WREN 位置位后，EEC 寄存器中的 WR 位需立即置位，以确保写周期正确地执行。写周期执行前总中断位 EMI 应先清零，写周期开始执行后再将此位重新使能。注意，单片机不应在 EEPROM 读或写操作完全完成之前进入空闲或休眠模式，否则 EEPROM 读或写操作将失败。

程序举例

从 EEPROM 中读取数据 – 轮询法

```

MOV A, EEPROM_ADRES      ; user defined address
MOV EEA, A
MOV A, 40H                ; setup memory pointer low byte MP1
MOV MP1, A                ; MP1 points to EEC register
MOV A, 01H                ; setup Bank Pointer
MOV BP, A
SET IAR1.1                ; set RDEN bit, enable read operations
SET IAR1.0                ; start Read Cycle - set RD bit
BACK:
SZ IAR1.0                 ; check for read cycle end
JMP BACK
CLR IAR1                   ; disable EEPROM read if no more read operations
                           ; are required

CLR BP
MOV A, EED                 ; move read data to register
MOV READ_DATA, A

```

注：对于每一个读操作，即使地址是连续的，都必须重新设置地址寄存器，接着再将 RD 位置高开启一个读周期。

写数据到 EEPROM – 轮询法

```

MOV A, EEPROM_ADRES      ; user defined address
MOV EEA, A
MOV A, EEPROM_DATA       ; user defined data
MOV EED, A
MOV A, 40H                ; setup memory pointer low byte MP1
MOV MP1, A                ; MP1 points to EEC register
MOV A, 01H                ; setup Bank Pointer
MOV BP, A
CLR EMI
SET IAR1.3                ; set WREN bit, enable write operations
SET IAR1.2                ; start Write Cycle - set WR bit - executed
                           ; immediately after set WREN bit

SET EMI
BACK:
SZ IAR1.2                 ; check for write cycle end
JMP BACK
CLR BP

```

振荡器

不同的振荡器选择可以让使用者在不同的应用需求中实现更大范围的功能。振荡器的灵活性使得在速度和功耗方面可以达到较佳的优化。振荡器选择是通过应用程序控制寄存器完成的。

振荡器概述

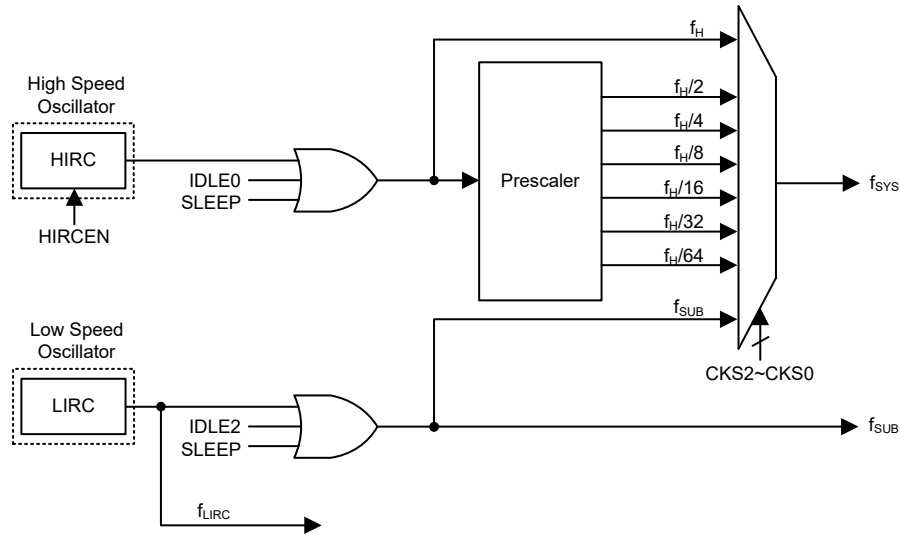
振荡器除了作为系统时钟源，还作为看门狗定时器和时基功能的时钟源。两个完全集成的内部振荡器不需要任何外围器件。它们提供的高速和低速系统振荡器具有较宽的频率范围。较高频率的振荡器提供更高的性能，但要求有更高的功率，反之亦然。动态切换快慢系统时钟的能力使单片机具有灵活而优化的性能 / 功耗比，此特性对功耗敏感的应用领域尤为重要。

类型	名称	频率
内部高速 RC	HIRC	8MHz
内部低速 RC	LIRC	32kHz

振荡器类型

系统时钟配置

此单片机有两个系统振荡器，包括一个高速振荡器和一个低速振荡器。高速振荡器有内部 8MHz RC 振荡器 – HIRC，低速振荡器有内部 32kHz 低速振荡器 – LIRC。使用高速或低速振荡器作为系统时钟的选择是通过设置 SCC 寄存器中的 CKS2~CKS0 位决定的，系统时钟可动态选择。



系统时钟配置

内部高速 RC 振荡器 – HIRC

内部 RC 振荡器是一个集成的系统振荡器，无需其它外部器件。内部 RC 振荡器固定频率为 8MHz。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡频率因 V_{DD} 、温度以及芯片制成工艺不同的影响较大程度地降低。

内部 32kHz 振荡器 – LIRC

内部 32kHz 系统振荡器是一个完全集成 RC 振荡器，它的典型频率值为 32kHz 且无需外部元件。芯片在制造时进行调整且内部含有频率补偿电路，使得振荡器因电源电压、温度及芯片制成工艺不同的影响较大程度地降低。

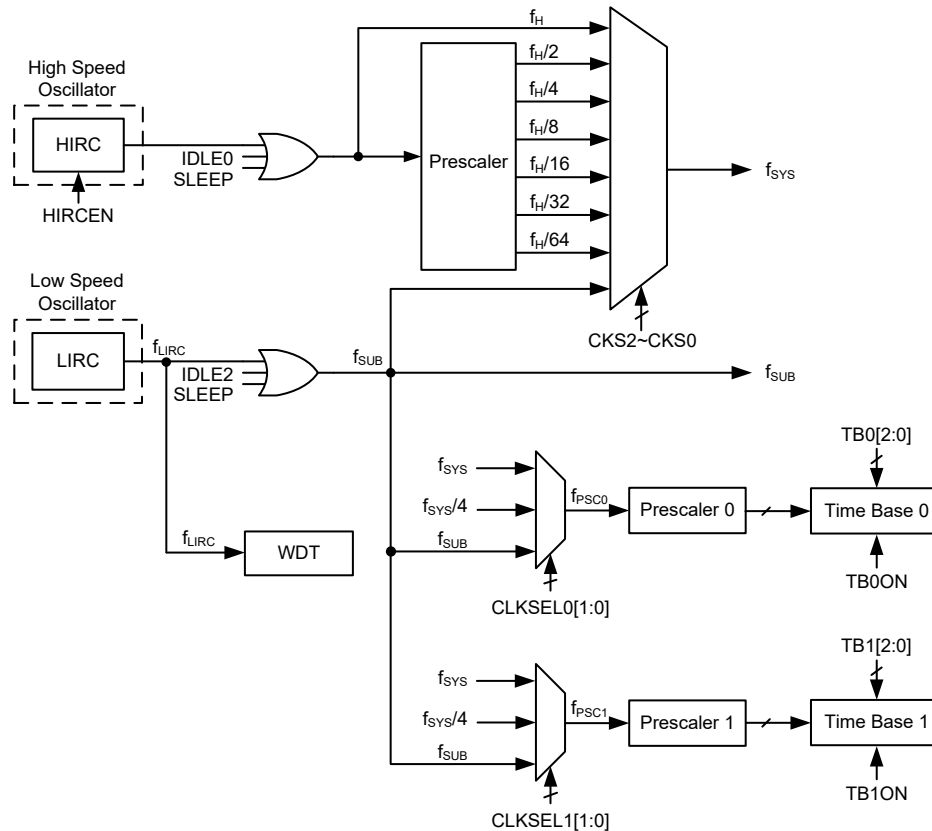
工作模式和系统时钟

现今的应用要求单片机具有较高的性能及尽可能低的功耗，这种矛盾的要求在便携式电池供电的应用领域尤为明显。高性能所需要的高速时钟将增加功耗，反之亦然。此单片机提供高、低速两种时钟源，它们之间可以动态切换，用户可通过优化单片机操作来获得较佳性能 / 功耗比。

系统时钟

单片机为 CPU 和外围功能操作提供了多种不同的时钟源。用户使用寄存器编程可获取多种时钟，进而使系统时钟获取较大的应用性能。

主系统时钟可来自高频时钟源 f_H 或低频时钟源 f_{SUB} ，通过 SCC 寄存器中的 CKS2~CKS0 位进行选择。高频时钟来自 HIRC 振荡器，低频系统时钟来自 LIRC 振荡器。其它系统时钟还有高速系统振荡器的分频 $f_H/2 \sim f_H/64$ 。



单片机时钟配置

注：当系统时钟源 f_{SYS} 由 f_H 切换为 f_{SUB} 时，可以通过设置相应的高速振荡器使能控制位，选择停止以节省耗电，或者继续振荡，为外围电路提供 $f_H \sim f_H/64$ 频率的时钟源。

系统工作模式

单片机有 6 种不同的工作模式，每种有它自身的特性，根据应用中不同的性能和功耗要求可选择不同的工作模式。单片机正常工作有两种模式：快速模式和低速模式。剩余的 4 种工作模式：休眠模式、空闲模式 0、空闲模式 1 和空闲模式 2 用于单片机 CPU 关闭时以节省耗电。

工作模式	CPU	寄存器设置			f _{sys}	f _H	f _{sub}	f _{LIRC}
		FHIDEN	FSIDEN	CKS2~CKS0				
快速模式	On	x	x	000~110	f _H ~f _H /64	On	On	On
低速模式	On	x	x	111	f _{sub}	On/Off ⁽¹⁾	On	On
空闲模式 0	Off	0	1	000~110	Off	Off	On	On
				111	On			
空闲模式 1	Off	1	1	xxx	On	On	On	On
空闲模式 2	Off	1	0	000~110	On	On	Off	On
				111	Off			
休眠模式	Off	0	0	xxx	Off	Off	Off	On/off ⁽²⁾

“x”：无关

注：1. 在低速模式中，f_H 开启或关闭由相应的振荡器使能位控制。

2. 在休眠模式中，f_{LIRC} 时钟开启或关闭由 WDT 功能使能或除能控制。

快速模式

这是主要的工作模式之一，单片机的所有功能均可在此模式中实现且系统时钟由一个高速振荡器提供。该模式下单片机正常工作的时钟源来自 HIRC 振荡器。高速振荡器频率可被分为 1~64 的不等比率，实际的比率由 SCC 寄存器中的 CKS2~CKS0 位选择的。单片机使用高速振荡器分频作为系统时钟可减少工作电流。

低速模式

此模式的系统时钟虽为较低速时钟源，但单片机仍能正常工作。该低速时钟源可来自 f_{sub}，而 f_{sub} 来自 LIRC 振荡器。

休眠模式

在 HALT 指令执行后且 FHIDEN 位和 FSIDEN 位为低时，系统进入休眠模式。在休眠模式中，CPU 停止运行，f_{sub} 停止为外围功能提供时钟。若看门狗定时器功能使能，f_{LIRC} 继续运行。

空闲模式 0

执行 HALT 指令后且 SCC 寄存器中的 FHIDEN 位为低、FSIDEN 位为高时，系统进入空闲模式 0。在空闲模式 0 中，CPU 停止，但低速振荡器会开启以驱动一些外围功能。

空闲模式 1

执行 HALT 指令后且 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都为高时，系统进入空闲模式 1。在空闲模式 1 中，CPU 停止，但高速和低速振荡器都会开启以确保一些外围功能继续工作。

空闲模式 2

执行 HALT 指令后且 SCC 寄存器中的 FHIDEN 位为高、FSIDEN 位为低时，系统进入空闲模式 2。在空闲模式 2 中，CPU 停止，但高速振荡器会开启以确保一些外围功能继续工作。

控制寄存器

寄存器 SCC 和 HIRCC 用于控制系统时钟和 HIRC 振荡器配置。

寄存器名称	位							
	7	6	5	4	3	2	1	0
SCC	CKS2	CKS1	CKS0	—	—	—	FHIDEN	FSIDEN
HIRCC	—	—	—	—	—	—	HIRCF	HIRCEN

系统工作模式控制寄存器列表

• SCC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CKS2	CKS1	CKS0	—	—	—	FHIDEN	FSIDEN
R/W	R/W	R/W	R/W	—	—	—	R/W	R/W
POR	0	0	0	—	—	—	0	0

Bit 7~5 **CKS2~CKS0**: 系统时钟选择位

000: f_H
001: $f_H/2$
010: $f_H/4$
011: $f_H/8$
100: $f_H/16$
101: $f_H/32$
110: $f_H/64$
111: f_{SUB}

这三位用于选择系统时钟源。除了 f_H 或 f_{SUB} 提供的系统时钟源外，也可使用高频振荡器的分频作为系统时钟。

Bit 4~2 未定义，读为“0”

Bit 1 **FHIDEN**: CPU 关闭时高频振荡器控制位

0: 除能
1: 使能

此位用来控制在 CPU 执行 HALT 指令关闭后高速振荡器是被激活还是停止。

Bit 0 **FSIDEN**: CPU 关闭时低频振荡器控制位

0: 除能
1: 使能

此位用来控制在 CPU 执行 HALT 指令关闭后低速振荡器是被激活还是停止。

• HIRCC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	HIRCF	HIRCEN
R/W	—	—	—	—	—	—	R	R/W
POR	—	—	—	—	—	—	0	1

Bit 7~2 未定义，读为“0”

Bit 1 **HIRCF**: HIRC 振荡器稳定标志位

0: HIRC 未稳定

1: HIRC 稳定

此位用于表明 HIRC 振荡器是否稳定。HIRCEN 位置高使能 HIRC 振荡器，HIRCF 位会先被清零，在 HIRC 稳定后会被置高。

Bit 0 **HIRCEN**: HIRC 振荡器使能控制位

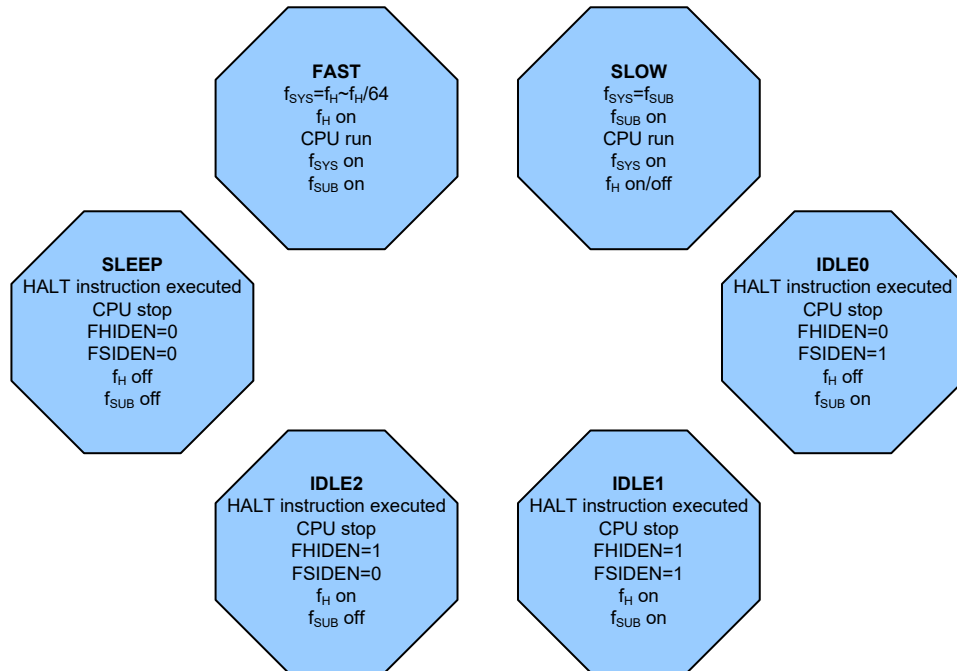
0: 除能

1: 使能

工作模式切换

单片机可在各个工作模式间自由切换，使得用户可根据所需选择较佳的性能 / 功耗比。用此方式，对单片机工作的性能要求不高的情况下，可使用较低频时钟以减少工作电流，在便携式应用上延长电池的使用寿命。

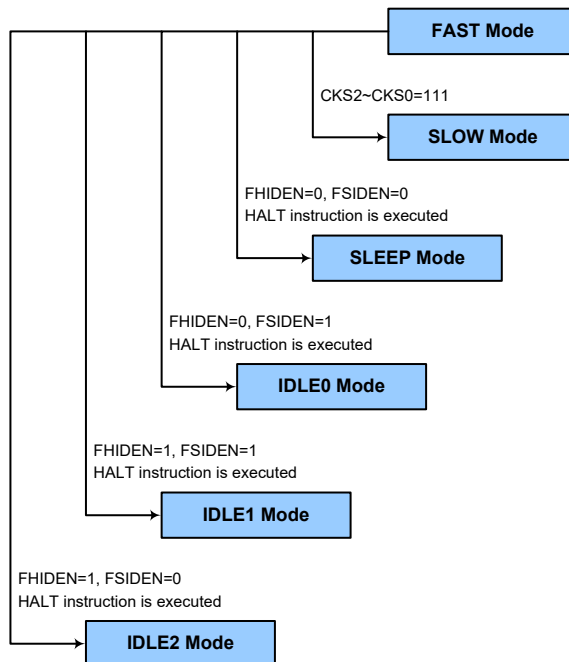
简单来说，快速模式和低速模式间的切换仅需设置 SCC 寄存器中的 CKS2~CKS0 位即可实现，而快速模式 / 低速模式与休眠模式 / 空闲模式间的切换经由 HALT 指令实现。当 HALT 指令执行后，单片机是否进入空闲模式或休眠模式由 SCC 寄存器中的 FHIDEN 和 FSIDEN 位决定的。



快速模式切换到低速模式

系统运行在快速模式时使用高速系统振荡器，因此较为耗电。可通过设置 SCC 寄存器中的 CKS2~CKS0 位为“111”使系统时钟切换至运行在低速模式下。此时将使用低速系统振荡器以节省耗电。用户可在对性能要求不高的操作中使用此方法以减少耗电。

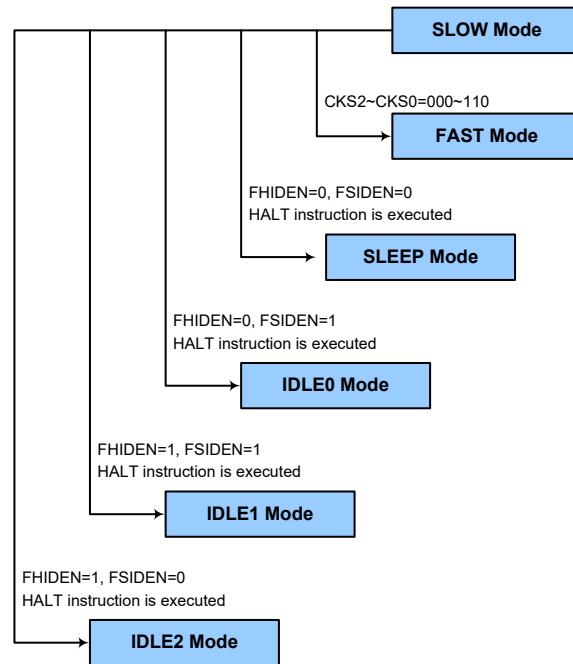
低速模式的时钟源来自 LIRC 振荡器，因此要求此振荡器在所有模式切换动作发生前稳定下来。



低速模式切换到快速模式

在低速模式时系统时钟来自 f_{SUB} 。切换回快速模式时，需设置 CKS2~CKS0 位为“000”~“110”使系统时钟从 f_{SUB} 切换到 $f_H \sim f_H/64$ 。

然而，如果在低速模式下 f_H 因未使用而关闭，那么从低速模式切换到快速模式时，它需要一定的时间来重新起振和稳定，可通过检测 HIRCC 寄存器中的 HIRCF 位进行判断，所需的高速系统振荡器稳定时间在系统上电时间电气特性中有说明。



进入休眠模式

进入休眠模式的方法仅有一种，即应用程序中执行“HALT”指令前需设置 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都为“0”。在这种模式下，除了 WDT 以外的所有时钟和功能都将关闭。在上述条件下执行该指令后，将发生的情况如下：

- 系统时钟停止运行，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。
- 如果 WDT 功能使能，WDT 将被清零并重新开始计数。如果 WDT 功能除能，WDT 将被清零并停止计数。

进入空闲模式 0

进入空闲模式 0 的方法仅有一种，即应用程序中执行“HALT”指令前需设置 SCC 寄存器中的 FHIDEN 位为“0”且 FSIDEN 位为“1”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 时钟停止运行，应用程序停止在“HALT”指令处，但 f_{SUB} 时钟将继续运行。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。
- 如果 WDT 功能使能，WDT 将被清零并重新开始计数。如果 WDT 功能除能，WDT 将被清零并停止计数。

进入空闲模式 1

进入空闲模式 1 的方法仅有一种，即应用程序中执行“HALT”指令前需设置 SCC 寄存器中的 FHIDEN 和 FSIDEN 位都为“1”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 和 f_{SUB} 时钟开启，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。
- 如果 WDT 功能使能，WDT 将被清零并重新开始计数。如果 WDT 功能除能，WDT 将被清零并停止计数。

进入空闲模式 2

进入空闲模式 2 的方法仅有一种，即应用程序中执行“HALT”指令前需设置 SCC 寄存器中的 FHIDEN 位为“1”且 FSIDEN 位为“0”。在上述条件下执行该指令后，将发生的情况如下：

- f_H 时钟开启， f_{SUB} 时钟关闭，应用程序停止在“HALT”指令处。
- 数据存储器中的内容和寄存器将保持当前值。
- 输入 / 输出口将保持当前值。
- 状态寄存器中暂停标志 PDF 将被置起，看门狗溢出标志 TO 将被清除。
- 如果 WDT 功能使能，WDT 将被清零并重新开始计数。如果 WDT 功能除能，WDT 将被清零并停止计数。

待机电流注意事项

由于单片机进入休眠或空闲模式的主要原因是将单片机的电流降低到尽可能低，可能到只有几个微安的级别（空闲模式 1 和空闲模式 2 除外），所以如果要将电路的电流进一步降低，电路设计者还应有其它的考虑。应该特别注意的是单片机的输入 / 输出引脚。所有高阻抗输入脚都必须连接到固定的高或低电平，因为引脚浮空会造成内部振荡并导致耗电增加。这也应用于有不同封装的单片机，因为它们可能含有未引出的引脚，这些引脚也必须设为输出或带有上拉电阻的输入。

另外还需注意单片机设为输出的 I/O 引脚上的负载。应将它们设置在有最小拉电流的状态或将它们和其它的 CMOS 输入一样接到没有拉电流的外部电路上。

在空闲模式 1 和空闲模式 2 中高速振荡器开启。若外围功能时钟源来自高速振荡器，额外的待机电流也可能会有几百微安。

唤醒

单片机进入休眠模式或空闲模式后，系统时钟将停止以降低功耗。然而单片机再次唤醒，原来的系统时钟重新起振、稳定且恢复正常工作需要一定的时间。

系统进入休眠或空闲模式之后，可以通过以下几种方式唤醒：

- PA 口下降沿
- 系统中断
- WDT 溢出

单片机执行 HALT 指令，系统将进入空闲或休眠模式，PDF 将被置位；系统上电或执行清除看门狗的指令，PDF 将被清零。

若系统由看门狗定时器溢出唤醒，则会发生看门狗定时器复位，TO 将被置位。看门狗计数器溢出将会置位 TO 标志并唤醒系统，这种复位会重置程序计数器和堆栈指针，其它标志保持原有状态。

PA 口中的每个引脚都可以通过 PAWU 寄存器使能下降沿唤醒功能。PA 端口唤醒后，程序将在“HALT”指令后继续执行。

如果系统是通过中断唤醒，则有两种可能发生。第一种情况是：相关中断除能或是中断使能且堆栈已满，则程序会在“HALT”指令之后继续执行。这种情况下，唤醒系统的中断会等到相关中断使能或有堆栈层可以使用之后才执行。第二种情况是：相关中断使能且堆栈未滿，则中断可以马上执行。如果在进入休眠或空闲模式之前中断标志位已经被设置为“1”，则相关中断的唤醒功能将无效。

看门狗定时器

看门狗定时器的功能在于防止如电磁的干扰等外部不可控制事件，所造成的程序不正常动作或跳转到未知的地址。

看门狗定时器时钟源

WDT 定时器时钟源由内部低速振荡器 LIRC 提供。内部振荡器 LIRC 的频率大约为 32kHz，这个特殊的内部时钟周期会随 V_{DD} 、温度和制成的不同而变化。看门狗定时器的时钟源可分频为 $2^8 \sim 2^{15}$ 以提供更大的溢出周期，分频比由 WDTC 寄存器中的 WS2~WS0 位来决定。

看门狗定时器控制寄存器

WDTC 寄存器用于选择溢出周期、控制 WDT 功能的使能 / 除能和 MCU 复位操作。

• WDTC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	WE4	WE3	WE2	WE1	WE0	WS2	WS1	WS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	0	0	1	1

Bit 7~3 **WE4~WE0**: WDT 功能软件控制位

01010: 使能

10101: 除能

其它: MCU 复位

若因外部环境噪声或软件设置使单片机复位，复位动作发生在一段延迟时间 t_{SRESET} 后，复位后 RSTFC 寄存器中的 WRF 标志位会被置位。

Bit 2~0 **WS2~WS0**: WDT 溢出周期选择位

000: $2^8/f_{LIRC}$

001: $2^9/f_{LIRC}$

010: $2^{10}/f_{LIRC}$

011: $2^{11}/f_{LIRC}$

100: $2^{12}/f_{LIRC}$

101: $2^{13}/f_{LIRC}$

110: $2^{14}/f_{LIRC}$

111: $2^{15}/f_{LIRC}$

这三位控制 WDT 时钟源的分频比，从而实现了对 WDT 溢出周期的控制。

● RSTFC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	LVRF	LRF	WRF
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	x	0	0

“x”：未知

- Bit 7~3 未定义，读为“0”
- Bit 2 **LVRF**: LVR 复位标志位
具体描述见低电压复位章节。
- Bit 1 **LRF**: LVR 控制寄存器软件复位标志位
具体描述见低电压复位章节。
- Bit 0 **WRF**: WDT 寄存器软件复位标志位
0: 未发生
1: 发生
当 WDT 控制寄存器软件复位发生时，此位被置为“1”，且只能通过应用程序清零。

看门狗定时器操作

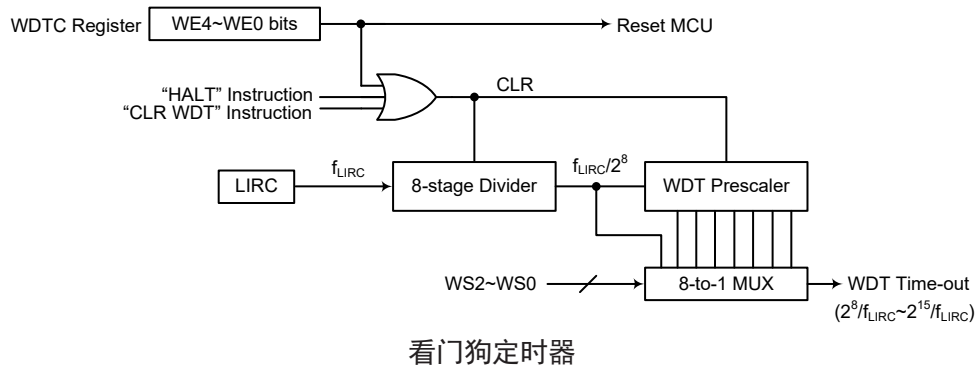
当 WDT 溢出时，它产生一个单片机复位的动作。这也就意味着正常工作期间，用户需在应用程序中看门狗溢出前有策略地清除看门狗定时器以防止其产生复位，可使用清除看门狗指令实现。无论什么原因，程序失常跳转到一个未知的地址或进入一个死循环，这个清除指令不能被正确执行，此种情况下，看门狗将溢出以使单片机复位。看门狗定时器控制寄存器 WDTC 中的 WE4~WE0 位可提供使能 / 除能控制以及控制看门狗定时器复位单片机。当 WE4~WE0 设置为“10101B”时除能 WDT 功能，而当设置为 01010B 时使能 WDT。如果设置为“01010B”和“10101B”以外的值时，单片机将在一段延迟时间 t_{SRESET} 后复位。上电后这些位初始化为“01010B”。

WE4~WE0 位	WDT 功能
10101B	除能
01010B	使能
其它值	单片机复位

看门狗定时器使能 / 除能 / 复位控制

程序正常运行时，WDT 溢出将导致单片机复位，并置位状态标志位 TO。若系统处于休眠或空闲模式，当 WDT 发生溢出时，状态寄存器中的 TO 应置位，仅 PC 和堆栈指针复位。有三种方法可以用来清除 WDT 的内容。第一种是 WDTC 软件复位，即将 WE4~WE0 位设置成除了“01010B”和“10101B”外的任意值；第二种是通过 WDT 软件清除指令，而第三种是通过“HALT”指令。

该单片机只使用一条软件指令清除看门狗。只要执行“CLR WDT”便清除 WDT。当设置分频比为 2^{15} 时，溢出周期最大。当时钟源为 32kHz LIRC 振荡器，分频比为 2^{15} 时最大溢出周期约 1s，分频比为 2^8 时最小溢出周期约 8ms。



复位和初始化

复位功能在任何单片机中基本的部分，使得单片机可以设定一些与外部参数无关的先置条件。最重要的复位条件是在单片机首次上电以后，经过短暂的延迟，内部硬件电路使得单片机处于预期的稳定状态并开始执行第一条程序指令。上电复位以后，在程序执行之前，部分重要的内部寄存器将会被设定为预先设定的状态。程序计数器就是其中之一，它会被清除为零，使得单片机从最低的程序存储器地址开始执行程序。

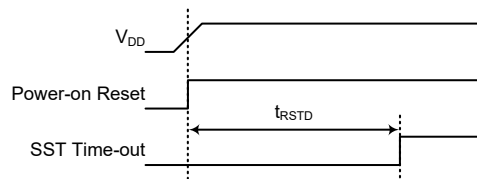
另一种复位为低电压复位即 LVR 复位，在电源供应电压低于 LVR 设定值时，系统会产生 LVR 复位。还有一种复位为看门狗溢出单片机复位，不同方式的复位操作会对寄存器产生不同的影响。

复位功能

单片机包含下面几种由内部事件触发的复位方式。

上电复位

这是最基本且不可避免的复位，发生在单片机上电后。除了保证程序存储器从开始地址执行，上电复位也使得其它寄存器被设定在预设条件。所有的输入/输出端口控制寄存器在上电复位时会保持高电平，以确保上电后所有引脚被设定为输入状态。



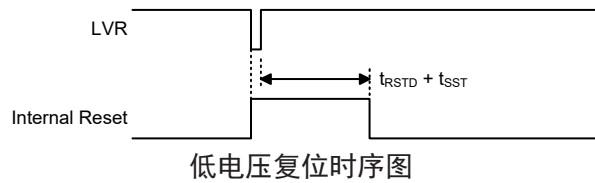
上电复位时序图

低电压复位 – LVR

单片机具有低电压复位电路，用来监测它的电源电压。当电源电压低于某一预定值时，它将复位单片机。如果在更换电池的情况下，单片机供应的电压可能会在 $0.9V \sim V_{LVR}$ 之间，这时 LVR 将会自动复位单片机且 RSTFC 寄存器中的 LVRF 标志位置位。所谓有效的 LVR 信号，即在 $0.9V \sim V_{LVR}$ 的低电压状态的时间，必须超过 LVR 电气特性中 t_{LVR} 参数的值。如果低电压存在不超过 t_{LVR} 参数的值，则 LVR 将会忽略它且不会执行复位功能。若 LVS7~LVS0 位设置为 01011010B，则 LVR 功能使能，且 V_{LVR} 值固定为 1.7V。若 LVS7~LVS0 位设置为 10100101B，则 LVR 功能除能。若由于受到干扰 LVS7~LVS0 变为其它值时，

将在 t_{SRESET} 时间后复位单片机。此时 RSTFC 寄存器的 LRF 位被置位。上电后寄存器的值为 01011010B。

需要注意的是，当单片机进入空闲或休眠模式，LVR 功能将自动除能。



• LVRC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LVS7	LVS6	LVS5	LVS4	LVS3	LVS2	LVS1	LVS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	0	1	1	0	1	0

Bit 7~0 **LVS7~LVS0**: LVR 电压选择

01011010: 1.7V

10100101: LVR 除能

其它值: 单片机复位 - 寄存器复位为 POR 值

当上述定义的相应的低电压出现，且低电压保持时间超过 t_{LVR} 值，则单片机复位。此时复位后的寄存器内容保持不变。

若将 LVRC 寄存器定义为 01011010B 和 10100101B 以外的其它值，将会产生单片机复位。复位操作会在 t_{SRESET} 时间后执行。注意的是此处单片机复位后，寄存器的值将恢复到上电复位值。

• VBGC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	VBGEN	—	—	—
R/W	—	—	—	—	R/W	—	—	—
POR	—	—	—	—	0	—	—	—

Bit 7~4 未定义，读为“0”

Bit 3 **VBGEN**: Bandgap 控制

0: 除能

1: 使能

当 LVR 功能使能或当 VBGEN 位设置为“1”时，Bandgap 电路使能。

Bit 2~0 未定义，读为“0”

• RSTFC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	LVRF	LRF	WRF
R/W	—	—	—	—	—	R/W	R/W	R/W
POR	—	—	—	—	—	x	0	0

“x”: 未知

Bit 7~3 未定义，读为“0”

Bit 2 **LVRF**: LVR 功能复位标志位

0: 未发生

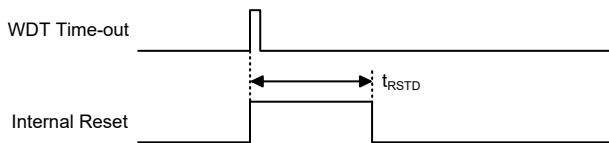
1: 发生

当特定的低电压复位条件发生时，此位被置为“1”，且只能通过应用程序清零。

- Bit 1 **LRF**: LVR 控制寄存器软件复位标志位
 0: 未发生
 1: 发生
 如果 LVRC 寄存器包含任何非定义的 LVR 电压值, 此位被置为“1”, 这类似于软件复位功能, 且只能通过应用程序清零。
- Bit 0 **WRF**: WDT 控制寄存器软件复位标志位
 具体描述见看门狗定时器控制寄存器章节。

正常运行时看门狗溢出复位

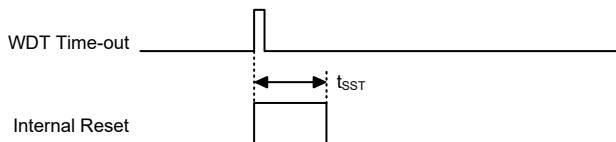
在正常运行即快速模式和低速模式下看门狗溢出复位后 TO 将被设为“1”。



正常运行时看门狗溢出复位时序图

休眠或空闲时看门狗溢出复位

休眠或空闲时看门狗溢出复位和其它种类的复位有些不同, 除了程序计数器与堆栈指针将被清零及 TO 位被设为 1 外, 绝大部份的条件保持不变。图中 t_{SST} 的详细说明请参考系统上电时间电气特性。



休眠或空闲时看门狗溢出复位时序图

复位初始状态

不同的复位形式以不同的途径影响复位标志位。这些标志位, 即存放在状态寄存器中的 PDF 和 TO 位, 由休眠或空闲模式功能或看门狗计数器几种控制器操作控制。复位标志位如下所示:

TO	PDF	复位条件
0	0	上电复位
u	u	快速模式或低速模式时的 LVR 复位
1	u	快速模式或低速模式时的 WDT 溢出复位
1	1	空闲或休眠模式时的 WDT 溢出复位

“u”代表不改变

在单片机上电复位之后, 各功能单元初始化的情形, 列于下表。

项目	复位后情况
程序计数器	清除为零
中断	所有中断被除能
看门狗定时器, 时基	都清零, WDT 清除并重新计数
定时器模块	所有定时器模块停止
输入 / 输出口	I/O 口设为输入模式
堆栈指针	堆栈指针指向堆栈顶端

不同的复位形式对单片机内部寄存器的影响是不同的。为保证复位后程序能正常执行，了解寄存器在特定条件复位后的设置是非常重要的。下表即为不同方式复位后内部寄存器的状况。注意的是，此单片机支持多种封装类型，该表将反映较大封装类型的情况。

寄存器	上电复位	WDT 溢出 (正常运行)	WDT 溢出 (空闲/休眠)
IAR0	xxxx xxxx	uuuu uuuu	uuuu uuuu
MP0	xxxx xxxx	uuuu uuuu	uuuu uuuu
IAR1	xxxx xxxx	uuuu uuuu	uuuu uuuu
MP1	xxxx xxxx	uuuu uuuu	uuuu uuuu
BP	---- --0	---- --0	---- --u
ACC	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	0000 0000	0000 0000	0000 0000
TBLP	xxxx xxxx	uuuu uuuu	uuuu uuuu
TBLH	xxxx xxxx	uuuu uuuu	uuuu uuuu
TBHP	---- xxxx	---- uuuu	---- uuuu
STATUS	--00 xxxx	--1u uuuu	--11 uuuu
SCC	000- --00	000- --00	uuu- --uu
HIRCC	---- --01	---- --01	---- --uu
LVRC	0101 1010	0101 1010	uuuu uuuu
INTEG	---- --00	---- --00	---- --uu
RSTFC	---- -x00	---- -uuu	---- -uuu
INTC0	-000 0000	-000 0000	-uuu uuuu
INTC1	0000 0000	0000 0000	uuuu uuuu
INTC2	0000 0000	0000 0000	uuuu uuuu
INTC3	---0 ---0	---0 ---0	---u ---u
PA	1111 1111	1111 1111	uuuu uuuu
PAC	1111 1111	1111 1111	uuuu uuuu
PAPU	0000 0000	0000 0000	uuuu uuuu
PAWU	0000 0000	0000 0000	uuuu uuuu
PB	1111 1111	1111 1111	uuuu uuuu
PBC	1111 1111	1111 1111	uuuu uuuu
PBPU	0000 0000	0000 0000	uuuu uuuu
PC	---- 1111	---- 1111	---- uuuu
PCC	---- 1111	---- 1111	---- uuuu
PCPU	---- 0000	---- 0000	---- uuuu
VBGC	---- 0---	---- 0---	---- u---
WDTC	0101 0011	0101 0011	uuuu uuuu
PSC0R	---- --00	---- --00	---- --uu
TB0C	0--- -000	0--- -000	u--- -uuu
PSC1R	---- --00	---- --00	---- --uu
TB1C	0--- -000	0--- -000	u--- -uuu
EEA	---0 0000	---0 0000	---u uuuu

寄存器	上电复位	WDT 溢出 (正常运行)	WDT 溢出 (空闲/休眠)
EED	0000 0000	0000 0000	uuuu uuuu
PAS0	0000 0000	0000 0000	uuuu uuuu
PAS1	0000 0000	0000 0000	uuuu uuuu
PBS0	0000 0000	0000 0000	uuuu uuuu
PBS1	0000 0000	0000 0000	uuuu uuuu
PCS0	--00 0000	--00 0000	--uu uuuu
TKTMR	0000 0000	0000 0000	uuuu uuuu
TKC0	-000 0-00	-000 0-00	-uuu u-uu
TKC1	---- --11	---- --11	---- --uu
TK16DL	0000 0000	0000 0000	uuuu uuuu
TK16DH	0000 0000	0000 0000	uuuu uuuu
TKM0C0	0000 0000	0000 0000	uuuu uuuu
TKM0C1	0-00 0000	0-00 0000	u-uu uuuu
TKM016DL	0000 0000	0000 0000	uuuu uuuu
TKM016DH	0000 0000	0000 0000	uuuu uuuu
TKM0ROL	0000 0000	0000 0000	uuuu uuuu
TKM0ROH	---- --00	---- --00	---- --uu
USR	0000 1011	0000 1011	uuuu uuuu
UCR1	0000 00x0	0000 00x0	uuuu uuuu
UCR2	0000 0000	0000 0000	uuuu uuuu
UCR3	---- ---0	---- ---0	---- ---u
BRDH	0000 0000	0000 0000	uuuu uuuu
BRDL	0000 0000	0000 0000	uuuu uuuu
UFCR	--00 0000	--00 0000	--uu uuuu
TXR_RXR	xxxx xxxx	xxxx xxxx	uuuu uuuu
RxCNT	---- -000	---- -000	---- -uuu
CTMC0	0000 0000	0000 0000	uuuu uuuu
CTMC1	0000 0000	0000 0000	uuuu uuuu
CTMDL	0000 0000	0000 0000	uuuu uuuu
CTMDH	---- --00	---- --00	---- --uu
CTMAL	0000 0000	0000 0000	uuuu uuuu
CTMAH	---- --00	---- --00	---- --uu
STMC0	0000 0000	0000 0000	uuuu uuuu
STMC1	0000 0000	0000 0000	uuuu uuuu
STMDL	0000 0000	0000 0000	uuuu uuuu
STMDH	---- --00	---- --00	---- --uu
STMAL	0000 0000	0000 0000	uuuu uuuu
STMAH	---- --00	---- --00	---- --uu
OPSWA	0000 0000	0000 0000	uuuu uuuu
OPSWB	0000 0000	0000 0000	uuuu uuuu

寄存器	上电复位	WDT 溢出 (正常运行)	WDT 溢出 (空闲 / 休眠)
OPSWC	0000 0000	0000 0000	uuuu uuuu
OPSWD	0000 0000	0000 0000	uuuu uuuu
OPSWE	0000 0000	0000 0000	uuuu uuuu
OPDC0	0000 0000	0000 0000	uuuu uuuu
OPDC1	0000 0000	0000 0000	uuuu uuuu
OPDDA	0000 0000	0000 0000	uuuu uuuu
OPDA0CAL	0010 0000	0010 0000	uuuu uuuu
OPDA1CAL	0010 0000	0010 0000	uuuu uuuu
OPDCCAL	0001 0000	0001 0000	uuuu uuuu
SADC0	0000 0000	0000 0000	uuuu uuuu
SADC1	0000 0000	0000 0000	uuuu uuuu
SADC2	0000 0000	0000 0000	uuuu uuuu
SADOH	xxxx xxxx	xxxx xxxx	uuuu uuuu (ADRF=0)
			---- uuuu (ADRF=1)
SADOL	xxxx ----	xxxx ----	uuuu ---- (ADRF=0)
			uuuu uuuu (ADRF=1)
ISGENC	0--- --00	0--- --00	u--- --uu
ISGDATA0	---0 0000	---0 0000	---u uuuu
ISGDATA1	---0 0000	---0 0000	---u uuuu
LVPUC	---- --0	---- --0	---- --u
ORMC	0000 0000	0000 0000	0000 0000
IFS	---- --00	---- --00	---- --uu
EEC	0--- 0000	0--- 0000	u--- uuuu

注：“u”表示不改变
“x”表示未知
“-”表示未定义

输入 / 输出端口

Holtek 单片机的输入 / 输出控制具有很大的灵活性。大部分引脚可在用户程序控制下被设定为输入或输出。所有引脚的上拉电阻设置以及指定引脚的唤醒设置也都由软件控制，这些特性也使得此类单片机在广泛应用上都能符合开发的需求。

此单片机提供 PA~PC 双向输入 / 输出。这些寄存器在数据存储器有特定的地址。所有 I/O 口用于输入输出操作。作为输入操作，输入引脚无锁存功能，也就是说输入数据必须在执行“MOV A, [m]”，T2 的上升沿准备好，m 为端口地址。对于输出操作，所有数据都是被锁存的，且保持不变直到输出锁存被重写。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PA	PA7	PA6	PA5	PA4	PA3	PA2	PA1	PA0
PAC	PAC7	PAC6	PAC5	PAC4	PAC3	PAC2	PAC1	PAC0
PAPU	PAPU7	PAPU6	PAPU5	PAPU4	PAPU3	PAPU2	PAPU1	PAPU0
PAWU	PAWU7	PAWU6	PAWU5	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
PB	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0
PBC	PBC7	PBC6	PBC5	PBC4	PBC3	PBC2	PBC1	PBC0
PBPU	PBPU7	PBPU6	PBPU5	PBPU4	PBPU3	PBPU2	PBPU1	PBPU0
PC	—	—	—	—	PC3	PC2	PC1	PC0
PCC	—	—	—	—	PCC3	PCC2	PCC1	PCC0
PCPU	—	—	—	—	PCPU3	PCPU2	PCPU1	PCPU0
LVPUC	—	—	—	—	—	—	—	LVPUC

“—”：未定义，读为“0”

输入 / 输出逻辑功能寄存器列表

上拉电阻

许多产品应用在端口处于输入状态时需要外加一个上拉电阻来实现上拉的功能。为了免去外部上拉电阻，当引脚规划为数字输入时，可由内部连接到一个上拉电阻。这些上拉电阻可通过寄存器 PxPU 和 LVPUC 来设置，它用一个弱 PMOS 晶体管来实现上拉电阻功能。PxPU 寄存器用于决定是否使能上拉功能，LVPUC 寄存器用于选择低电压应用时的上拉电阻值。

需要注意的是当 I/O 引脚设为数字输入或 NMOS 输出时，上拉功能才会受 PxPU 控制开启，其它状态下上拉功能不可用。

● PxPU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PxPU7	PxPU6	PxPU5	PxPU4	PxPU3	PxPU2	PxPU1	PxPU0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

PxPUn: I/O Port x 引脚上拉功能控制位

0: 除能

1: 使能

PxPUn 位用于控制引脚上拉功能。此处的“x”可为 A、B 或 C。每个端口实际的有效位是不同的，具体信息可参考 I/O 逻辑功能寄存器列表。

对于 PB4 引脚，还存在一个内部下拉电阻，可通过配置选项控制。若其下拉和上拉功能都使能，会产生额外功耗。

• LVPUC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	LVPU
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	0

Bit 7~1 未定义，读为“0”

Bit 0 **LVPU**: 低电压时上拉电阻选择位

0: 所有引脚上拉电阻为 60kΩ @ 3V

1: 所有引脚上拉电阻为 15kΩ @ 3V

LVPU 位用于选择低电压应用时的上拉电阻值。此位只有在对应引脚的上拉功能使能时才有效。若对上拉功能除能，使用 LVPU 位选择上拉电阻值无效。

注意，PB4 引脚不支持此上拉电阻值选择功能。关于其上拉电阻详情，请参考输入 / 输出电气特性章节。

PA 口唤醒

当使用暂停指令“HALT”迫使单片机进入休眠或空闲模式，单片机的系统时钟将会停止以降低功耗，此功能对于电池及低功耗应用很重要。唤醒单片机有很多种方法，其中之一就是使 PA 口的其中一个引脚从高电平转为低电平。这个功能特别适合于通过外部开关来唤醒的应用。PA 口的每个引脚可以通过设置 PAWU 寄存器来单独选择是否具有唤醒功能。

需要注意的是只有当引脚被设置为通用 I/O 功能输入类型且单片机处于空闲或休眠模式时，唤醒功能才会受 PAWU 控制开启，其它状态下此唤醒功能不可用。

• PAWU 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PAWU7	PAWU6	PAWU5	PAWU4	PAWU3	PAWU2	PAWU1	PAWU0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **PAWU7~PAWU0**: PA7~PA0 唤醒功能控制位

0: 除能

1: 使能

输入 / 输出端口控制寄存器

每一个输入 / 输出端口都具有各自的控制寄存器，即 PAC~PCC，用来控制输入 / 输出状态。从而每个 I/O 引脚都可以通过软件控制，动态的设置为 CMOS 输出或输入。所有的 I/O 端口的引脚都各自对应于 I/O 端口控制的某一位。若 I/O 引脚要实现输入功能，则对应的控制寄存器的位需要设置为“1”。这时程序指令可以直接读取输入脚的逻辑状态。若控制寄存器相应的位被设定为“0”，则此引脚被设置为 CMOS 输出。当引脚设置为输出状态时，程序指令读取的是输出端口寄存器的内容。注意，如果对输出口做读取动作时，程序读取到的是内部输出数据锁存器中的状态，而不是输出引脚上实际的逻辑状态。

● PxC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PxC7	PxC6	PxC5	PxC4	PxC3	PxC2	PxC1	PxC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

PxCn: I/O Port x 引脚输入 / 输出类型选择位

0: 输出

1: 输入

PxCn 位用于选择引脚输入 / 输出类型。此处的“x”可为 A、B 或 C。每个端口实际的有效位是不同的，具体信息可参考 I/O 逻辑功能寄存器列表。

对于 PB4 引脚，还存在一个内部下拉电阻，可通过配置选项控制。若其配置为输出高电平且下拉电阻使能，会产生额外功耗。

引脚共用功能

引脚的多功能可以增加单片机应用的灵活性。有限的引脚个数将会限制设计者，而引脚的多功能将会解决很多此类问题。此外，这些引脚功能可以通过一系列寄存器进行设定。

引脚共用功能选择寄存器

封装中有限的引脚个数会对某些单片机功能造成影响。然而，引脚功能共用和引脚功能选择，使得小封装单片机具有更多不同的功能。该单片机包含端口引脚输出功能选择寄存器 P_xS_n，和输入功能输入引脚选择寄存器 IFS，这些寄存器可以用来对引脚上的功能进行配置。

要注意的最重要一点是，确保所需的引脚共用功能被正确地选择和取消。对于大部分共用功能，要选择所需的引脚共用功能，首先应通过相应的引脚共用控制寄存器正确地选择该功能，然后再配置相应的外围功能设置以使能外围功能。但是，在设置相关引脚控制字段时，一些数字输入引脚如 INT、xTCK 等，与对应的通用 I/O 口共用同一个引脚共用设置选项。要选择这个引脚功能，除了上述的必要的引脚共用控制和外围功能设置外，还必须将其对应的端口控制寄存器位设置为输入。要正确地取消引脚共用功能，首先应除能外围功能，然后再修改相应的引脚共用控制寄存器以选择其它的共用功能。

寄存器名称	位							
	7	6	5	4	3	2	1	0
PAS0	PAS07	PAS06	PAS05	PAS04	PAS03	PAS02	PAS01	PAS00
PAS1	PAS17	PAS16	PAS15	PAS14	PAS13	PAS12	PAS11	PAS10
PBS0	PBS07	PBS06	PBS05	PBS04	PBS03	PBS02	PBS01	PBS00
PBS1	PBS17	PBS16	PBS15	PBS14	PBS13	PBS12	PBS11	PBS10
PCS0	—	—	PCS05	PCS04	PCS03	PCS02	PCS01	PCS00
IFS	—	—	—	—	—	—	IFS1	IFS0

引脚共用功能选择寄存器列表

● PAS0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PAS07	PAS06	PAS05	PAS04	PAS03	PAS02	PAS01	PAS00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PAS07~PAS06:** PA3 引脚共用功能选择
 00: PA3/STCK
 01: OPDA1P
 10: AN0
 11: PA3/STCK

Bit 5~4 **PAS05~PAS04:** PA2 引脚共用功能选择
 00: PA2
 01: OPDA0N
 10: VBAT
 11: RX/TX

Bit 3~2 **PAS03~PAS02:** PA1 引脚共用功能选择
 00: PA1
 01: OPDA0O
 10: AN1
 11: CTP

Bit 1~0 **PAS01~PAS00:** PA0 引脚共用功能选择
 00: PA0/INT
 01: OPDA1N
 10: TX
 11: PA0/INT

● PAS1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PAS17	PAS16	PAS15	PAS14	PAS13	PAS12	PAS11	PAS10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **PAS17~PAS16:** PA7 引脚共用功能选择
 00: PA7
 01: VREF
 10: AN4
 11: PA7

Bit 5~4 **PAS15~PAS14:** PA6 引脚共用功能选择
 00: PA6
 01: OPDA0P
 10: AN2
 11: CTPB

Bit 3~2 **PAS13~PAS12:** PA5 引脚共用功能选择
 00: PA5
 01: OPDA1O
 10: AN7
 11: PA5

Bit 1~0 **PAS11~PAS10:** PA4 引脚共用功能选择
 00: PA4
 01: OPDA0P
 10: PA4
 11: PA4

● **PBS0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PBS07	PBS06	PBS05	PBS04	PBS03	PBS02	PBS01	PBS00
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~6 **PBS07~PBS06:** PB3 引脚共用功能选择
 00: PB3
 01: KEY4
 10: DACOUT
 11: STPB
- Bit 5~4 **PBS05~PBS04:** PB2 引脚共用功能选择
 00: PB2
 01: AN3
 10: KEY3
 11: STP
- Bit 3~2 **PBS03~PBS02:** PB1 引脚共用功能选择
 00: PB1
 01: AN6
 10: KEY2
 11: TX
- Bit 1~0 **PBS01~PBS00:** PB0 引脚共用功能选择
 00: PB0
 01: AN5
 10: KEY1
 11: RX/TX

● **PBS1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	PBS17	PBS16	PBS15	PBS14	PBS13	PBS12	PBS11	PBS10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~6 **PBS17~PBS16:** PB7 引脚共用功能选择
 00: PB7
 01: STPB
 10: CTPB
 11: PB7
- Bit 5~4 **PBS15~PBS14:** PB6 引脚共用功能选择
 00: PB6
 01: STP
 10: CTP
 11: PB6
- Bit 3~2 **PBS13~PBS12:** PB5 引脚共用功能选择
 00: PB5
 01: VBAT
 10: CTP
 11: PB5
- Bit 1~0 **PBS11~PBS10:** PB4 引脚共用功能选择
 00: PB4
 01: STP
 10: CTP
 11: PB4

● PCS0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	PCS05	PCS04	PCS03	PCS02	PCS01	PCS00
R/W	—	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

Bit 7~6 未定义，读为“0”

Bit 5~4 **PCS05~PCS04**: PC2 引脚共用功能选择
 00: PC2
 01: RX/TX
 10: PC2
 11: PC2

Bit 3~2 **PCS03~PCS02**: PC1 引脚共用功能选择
 00: PC1
 01: TX
 10: PC1
 11: PC1

Bit 1~0 **PCS01~PCS00**: PC0 引脚共用功能选择
 00: PC0
 01: OPDA0P
 10: PC0
 11: PC0

● IFS 寄存器

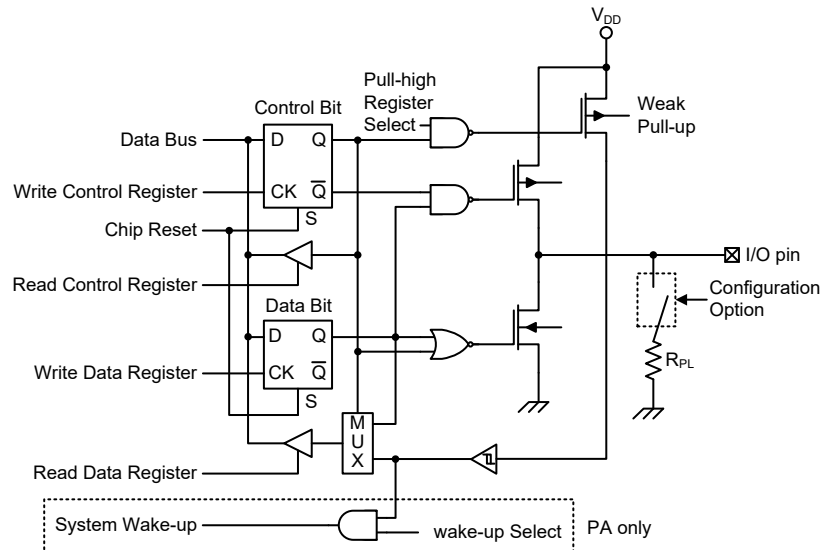
Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	IFS1	IFS0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **IFS1~IFS0**: RX/TX 输入源引脚选择
 00: PA2
 01: PB0
 10: PC2
 11: PA2

输入 / 输出引脚结构

下图为输入 / 输出引脚逻辑功能的内部结构图。输入 / 输出引脚的准确逻辑结构图可能与此图不同，这里只是为了方便对 I/O 引脚逻辑功能的理解提供一个参考。由于存在诸多的引脚共用结构，在此不方便提供所有类型引脚功能结构图。



注：仅 PB4 引脚存在内部 R_{PL} 电阻，可由配置选项控制。

逻辑功能输入 / 输出结构

编程注意事项

在编程中，最先要考虑的是端口的初始化。复位之后，所有的输入 / 输出数据及端口控制寄存器都将被设为逻辑高。所有输入 / 输出引脚默认为输入状态，而其电平则取决于其它相连接电路以及是否选择了上拉电阻。如果端口控制寄存器将某些引脚设置为输出状态，这些输出引脚会有初始高电平输出，除非端口数据寄存器在程序中被预先设定。设置哪些引脚是输入及哪些引脚是输出，可通过设置正确的值到适当的端口控制寄存器，或使用指令“SET [m].i”及“CLR [m].i”来设定端口控制寄存器中个别的位。注意，当使用这些位控制指令时，系统即将产生一个读 - 修改 - 写的操作。单片机需要先读入整个端口上的数据，修改个别的位，然后重新把这些数据写入到输出端口。

PA 口的每个引脚都带唤醒功能。单片机处于休眠或空闲模式时，有很多方法可以唤醒单片机，其中之一就是通过 PA 任一引脚电平从高到低转换的方式，可以设置 PA 口一个或多个引脚具有唤醒功能。

定时器模块 – TM

控制和测量时间在任何单片机中都是一个很重要的部分。该单片机提供几个定时器模块 (简称 TM)，来实现和时间有关的功能。定时器模块是包括多种操作的定时单元，提供的操作有：定时 / 事件计数器，比较匹配输出，单脉冲输出以及 PWM 输出等功能。每个定时器模块有两个独立中断。每个 TM 外加的输入输出引脚，扩大了定时器的灵活性，便于用户使用。

这里只介绍各种 TM 的共性，更多详细资料请参考简易型和标准型定时器章节。

简介

该单片机包含 2 个 TM。每个 TM 可被划分为一个特定的类型，即简易型 TM 和标准型 TM。虽然性质相似，但不同 TM 特性复杂度不同。本章介绍简易型和标准型 TM 的共性，更多详细资料分别见后面各章。两种类型 TM 的特性和区别见下表。

功能	CTM	STM
定时 / 计数器	√	√
比较匹配输出	√	√
PWM 输出	√	√
单脉冲输出	—	√
PWM 对齐方式	边沿对齐	边沿对齐
PWM 调节周期 & 占空比	占空比或周期	占空比或周期

TM 功能概要

TM 操作

两种不同类型的 TM 提供从简单的定时操作到 PWM 信号产生等多种功能。理解 TM 操作的关键是比较 TM 内独立运行的计数器的值与内部比较器的预置值。当计数器的值与比较器的预置值相同时，则比较匹配，TM 中断信号产生，清零计数器并改变 TM 输出引脚的状态。用户选择内部时钟或外部时钟来驱动内部 TM 计数器。

TM 时钟源

驱动 TM 计数器的时钟源很多。通过设置 xTM 控制寄存器的 xTCK2~xTCK0 位，选择所需的时钟源，其中 x 代表 C 或 S 类型。该时钟源来自系统时钟 f_{SYS} 或内部高速时钟 f_H 的分频比或 f_{SUB} 时钟源或外部 xTCK 引脚。xTCK 引脚时钟源用于允许外部信号作为 TM 时钟源或用于事件计数。

TM 中断

简易型和标准型 TM 都有两个内部中断，分别是内部比较器 A 或比较器 P，当比较匹配发生时产生 TM 中断。当 TM 中断产生时，计数器清零并改变 TM 输出引脚的状态。

TM 外部引脚

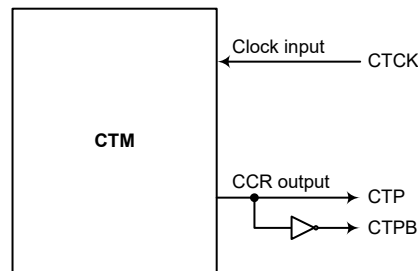
无论哪种类型的 TM，都有一个 TM 输入引脚 xTCK。xTM 输入引脚 xTCK 作为 xTM 时钟源输入脚，通过设置 xTMC0 寄存器中的 xTCK2~xTCK0 位进行选择。外部时钟源可通过该引脚来驱动内部 TM。xTCK 引脚可选择上升沿有效或下降沿有效。STCK 引脚还可用作 STM 单脉冲模式的外部触发引脚。

每个 TM 都有两个输出引脚 xTP 和 xTPB。xTPB 信号为 xTP 输出的反相信号。当 TM 工作在比较匹配输出模式且比较匹配发生时，这些引脚会由 TM 控制切换到高电平或低电平或翻转。外部输出引脚也被 TM 用来产生 PWM 输出波形。

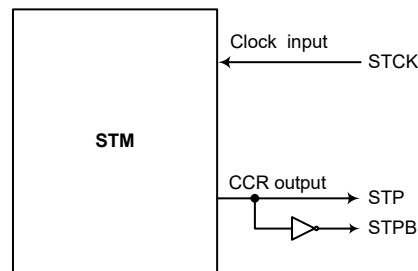
因 TM 输入和输出引脚与其它功能共用，TM 输入和输出功能需要事先通过相关引脚共用功能选择位进行设置。更多引脚共用功能选择详见引脚共用功能章节。

CTM		STM	
输入	输出	输入	输出
CTCK	CTP, CTPB	STCK	STP, STPB

TM 外部引脚



CTM 功能引脚方框图

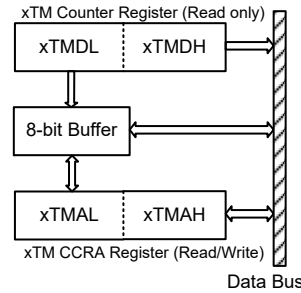


STM 功能引脚方框图

编程注意事项

TM 计数寄存器和比较寄存器 CCRA 寄存器，都含有低字节和高字节结构。高字节可直接访问，低字节则仅能通过一个内部 8-bit 的缓存器进行访问。读写这些成对的寄存器需通过特殊的方式。值得注意的是 8-bit 缓存器的存取数据及相关低字节的读写操作仅在其相应的高字节读取操作执行时发生。

CCRA 寄存器访问方式如下图所示，读写这些成对的寄存器需通过上述的特殊方式。建议使用“MOV”指令按照以下步骤访问 CCRA 低字节寄存器，即 xTMAL，否则可能导致无法预期的结果。

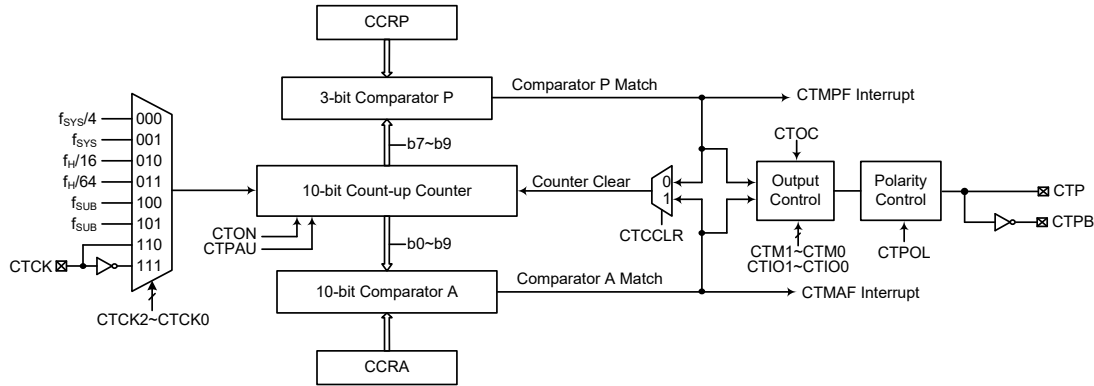


读写流程如下步骤所示：

- 写数据至 CCRA
 - ◆ 步骤 1. 写数据至低字节寄存器 xTMAL
 - 注意，此时数据仅写入 8-bit 缓存器。
 - ◆ 步骤 2. 写数据至高字节寄存器 xTMAH
 - 注意，此时数据直接写入高字节寄存器，同时锁存在 8-bit 缓存器中的数据写入低字节寄存器。
- 由计数器寄存器、CCRA 中读取数据
 - ◆ 步骤 1. 由高字节寄存器 xTMDH、xTMAH 读取数据
 - 注意，此时高字节寄存器中的数据直接读取，同时由低字节寄存器读取的数据锁存至 8-bit 缓存器中。
 - ◆ 步骤 2. 由低字节寄存器 xTMDL、xTMAL 读取数据
 - 注意，此时读取 8-bit 缓存器中的数据。

简易型 TM – CTM

简易型 TM 包括三种工作模式，即比较匹配输出、定时 / 事件计数器和 PWM 输出模式。简易型 TM 由一个外部输入脚控制并驱动两个外部输出脚。



- 注：1. CTM 外部引脚与其它功能共用引脚，因此，在使用这些引脚功能之前，相关引脚共用功能寄存器必须合理设置；CTCK 引脚除外，只有通过 CTM 相关控制寄存器选择 CTM 时钟源来自 CTCK 引脚时，此引脚功能才选中。
2. CTPB 为 CTP 的反相信号。

10-bit 简易型 TM 方框图

简易型 TM 操作

简易型 TM 核心是一个由用户选择的内部或外部时钟源驱动的 10 位向上计数器，它还包括两个内部比较器即比较器 A 和比较器 P。这两个比较器将计数器的值与 CCRP 和 CCRA 寄存器中的值进行比较。CCRP 是 3 位的，与计数器的高 3 位比较；而 CCRA 是 10 位的，与计数器的所有位比较。

通过应用程序改变 10 位计数器值的唯一方法是使 CTON 位发生上升沿跳变清零计数器。此外，计数器溢出或比较匹配也会自动清零计数器。上述条件发生时，通常情况会产生 CTM 中断信号。简易型 TM 可工作在不同的模式，可由包括来自输入脚的不同时钟源驱动，也可以控制两个输出脚。所有工作模式的设定都是通过设置相关寄存器来实现的。

简易型 TM 寄存器介绍

简易型 TM 的所有操作由一系列寄存器控制。一对只读寄存器用来存放 10 位计数器的值，一对读 / 写寄存器存放 10 位 CCRA 的值，剩下两个控制寄存器设置不同的操作和控制模式以及 CCRP 的 3 个位。

寄存器名称	位							
	7	6	5	4	3	2	1	0
CTMC0	CTPAU	CTCK2	CTCK1	CTCK0	CTON	CTRP2	CTRP1	CTRP0
CTMC1	CTM1	CTM0	CTIO1	CTIO0	CTOC	CTPOL	CTDPX	CTCCCLR
CTMDL	D7	D6	D5	D4	D3	D2	D1	D0
CTMDH	—	—	—	—	—	—	D9	D8
CTMAL	D7	D6	D5	D4	D3	D2	D1	D0
CTMAH	—	—	—	—	—	—	D9	D8

10-bit 简易型 TM 寄存器列表

• CTMC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CTPAU	CTCK2	CTCK1	CTCK0	CTON	CTRP2	CTRP1	CTRP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 CTPAU: CTM 计数器暂停控制位
 0: 运行
 1: 暂停
 通过设置此位为高可使计数器暂停，清零此位恢复正常计数器操作。当处于暂停条件时，CTM 保持上电状态并继续耗电。当此位由低到高转换时，计数器将保持其当前计数值，直到此位再次改变为低电平，从此值开始继续计数。

Bit 6~4 CTCK2~CTCK0: CTM 计数时钟选择位
 000: $f_{SYS}/4$
 001: f_{SYS}
 010: $f_H/16$
 011: $f_H/64$
 100: f_{SUB}
 101: f_{SUB}
 110: CTCK 上升沿时钟
 111: CTCK 下降沿时钟
 此三位用于选择 CTM 的时钟源。外部引脚时钟源能被选择在上升沿或下降沿有效。 f_{SYS} 是系统时钟， f_H 和 f_{SUB} 是其它的内部时钟源，细节方面请参考工作模式和系统时钟章节。

Bit 3 CTON: CTM 计数器 On/Off 控制位
 0: Off
 1: On
 此位控制 CTM 的总开关功能。设置此位为高则使能计数器使其运行，清零此位则除能 CTM。清零此位将停止计数器并关闭 CTM 减少耗电。当此位经由低到高转换时，内部计数器将复位清零；当此位经由高到低转换时，内部计数器将保持其当前计数值，直到此位再次改变为高电平。
 若 CTM 处于比较匹配输出模式或 PWM 输出模式，当 CTON 位经由低到高转换时，CTM 输出脚将复位至 CTOC 位指定的初始值。

Bit 2~0 CTRP2~CTRP0: CTM CCRP 3-bit 寄存器，与 CTM 计数器 Bit 9~Bit 7 进行比较器 P 匹配周期 =
 0: 1024 个 CTM 时钟周期
 1~7: $(1\sim7)\times 128$ 个 CTM 时钟周期
 此三位设定内部 CCRP 3-bit 寄存器的值，然后与内部计数器的高三位进行比较。如果 CTCCLR 位设定为 0 时，此比较结果可用于清零内部计数器。CTCCLR 位设为低，内部计数器在比较器 P 比较匹配发生时被重置；由于 CCRP 只与计数器高三位比较，比较值是 128 时钟周期的倍数。CCRP 被清零时，实际上会使得计数器在最大值溢出。

• CTMC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CTM1	CTM0	CTIO1	CTIO0	CTOC	CTPOL	CTDPX	CTCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **CTM1~CTM0**: CTM 工作模式选择位

- 00: 比较匹配输出模式
- 01: 未定义
- 10: PWM 输出模式
- 11: 定时 / 计数器模式

这两位设置 CTM 需要的工作模式。为了确保操作可靠，CTM 应在 CTM1 和 CTM0 位有任何改变前先关掉。在定时 / 计数器模式，CTM 输出引脚状态未定义。

Bit 5~4 **CTIO1~CTIO0**: CTM 外部引脚功能选择位

比较匹配输出模式

- 00: 无变化
- 01: 输出低
- 10: 输出高
- 11: 输出翻转

PWM 输出模式

- 00: PWM 输出无效状态
- 01: PWM 输出有效状态
- 10: PWM 输出
- 11: 未定义

定时 / 计数器模式
未使用

这两位用于决定在达到某些条件时 CTM 输出脚如何改变状态。这两位选择的功能取决于 CTM 运正行在何种模式下。

在比较匹配输出模式下，CTIO1 和 CTIO0 位决定当比较器 A 比较匹配输出发生时 CTM 输出脚如何改变状态。当比较器 A 比较匹配输出发生时 CTM 输出脚能设为切换高、切换低或翻转当前状态。若此两位同时为 0 时，这个输出将不会改变。CTM 输出脚的初始值通过 CTMC1 寄存器的 CTOC 位设置。注意，由 CTIO1 和 CTIO0 位设置的输出电平必须与 CTOC 位设置的初始值不同，否则当比较匹配发生时，CTM 输出脚将不会发生变化。在 CTM 输出脚改变状态后，通过 CTON 位由低到高电平的转换可复位至初始值。

在 PWM 输出模式，CTIO1 和 CTIO0 用于决定比较匹配条件发生时如何改变 CTM 输出脚的状态。PWM 输出功能通过这两位的变化进行更新。只可在 CTM 关闭时改变 CTIO1 和 CTIO0 位的值。若在 CTM 运行时改变 CTIO1 和 CTIO0 的值，PWM 输出的值是无法预料的。

Bit 3 **CTOC**: CTM CTP 输出控制位

比较匹配输出模式

- 0: 初始低
- 1: 初始高

PWM 输出模式

- 0: 低有效
- 1: 高有效

此位为 CTM 输出脚输出控制位。它取决于 CTM 此时正运行于比较匹配输出模式还是 PWM 输出模式。若 CTM 处于定时 / 计数器模式，此位不起作用。在比较匹配输出模式时，它决定比较匹配发生前 CTM 输出脚的逻辑电平值。在 PWM 输出模式时，它决定 PWM 信号是高有效还是低有效。

- Bit 2 **CTPOL**: CTM CTP 输出极性控制位
 0: 同相
 1: 反相
 此位控制 CTP 输出脚的极性。此位为高时 CTM 输出脚反相，为低时 CTM 输出脚同相。若 CTM 处于定时 / 计数器模式时此位不起作用。
- Bit 1 **CTDPX**: CTM PWM 周期 / 占空比控制位
 0: CCRP – 周期; CCRA – 占空比
 1: CCRP – 占空比; CCRA – 周期
 此位决定 CCRA 与 CCRP 寄存器哪个被用于 PWM 波形的周期和占空比控制。
- Bit 0 **CTCCLR**: CTM 计数器清零条件选择位
 0: CTM 比较器 P 匹配
 1: CTM 比较器 A 匹配
 此位用于选择清除计数器的方法。简易型 TM 包括两个比较器 – 比较器 A 和比较器 P。这两个比较器每个都可以用作清除内部计数器。CTCCLR 位设为高，计数器在比较器 A 比较匹配发生时被清除；此位设为低，计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 被清除为 0 时才能生效。CTCCLR 位在 PWM 输出模式时未使用。

● **CTMDL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: CTM 计数器低字节寄存器 bit 7 ~ bit 0
 CTM 10-bit 计数器 bit 7 ~ bit 0

● **CTMDH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”
 Bit 1~0 **D9~D8**: CTM 计数器高字节寄存器 bit 1 ~ bit 0
 CTM 10-bit 计数器 bit 9 ~ bit 8

● **CTMAL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: CTM CCRA 低字节寄存器 bit 7 ~ bit 0
 CTM 10-bit CCRA bit 7 ~ bit 0

• CTMAH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **D9~D8**: CTM CCRA 高字节寄存器 bit 1 ~ bit 0
CTM 10-bit CCRA bit 9 ~ bit 8

简易型 TM 工作模式

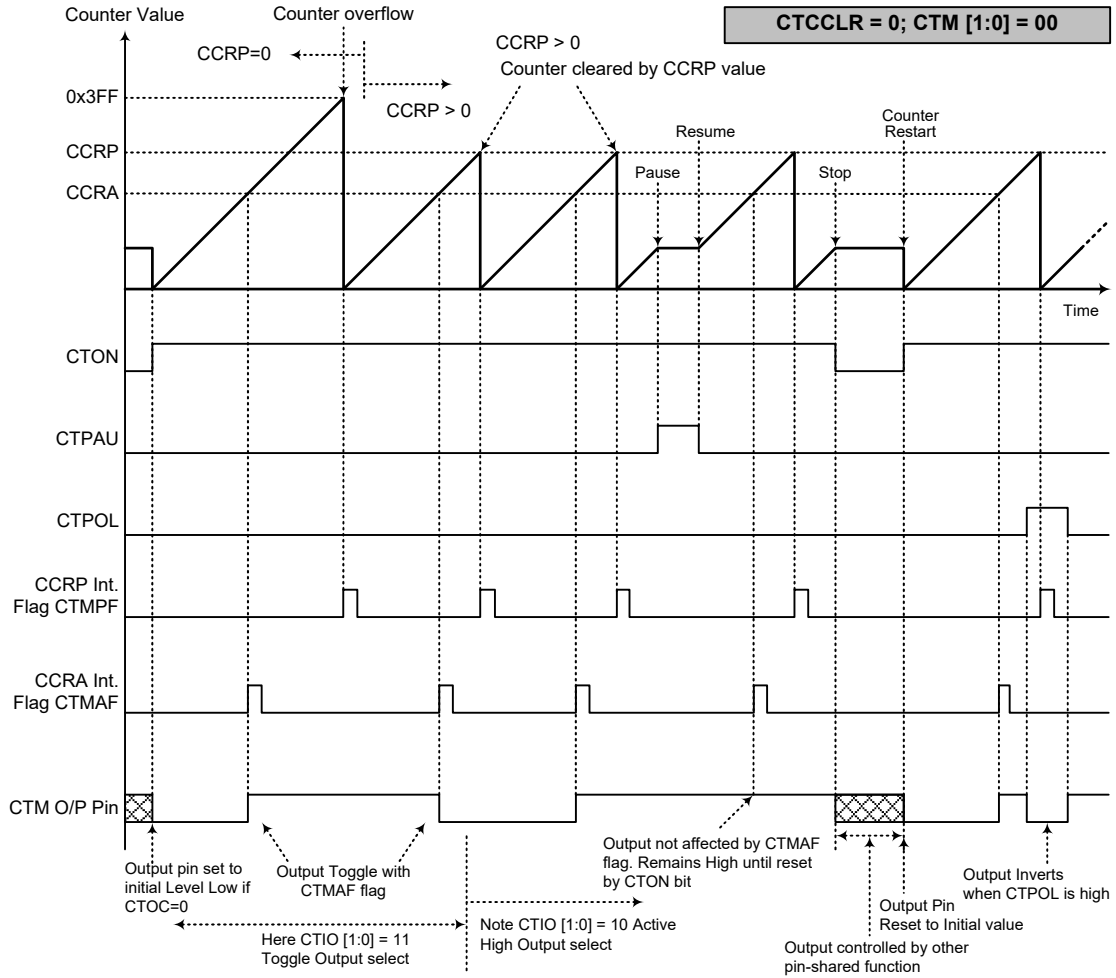
简易型 TM 有三种工作模式，即比较匹配输出模式，PWM 输出模式或定时 / 计数器模式。通过设置 CTMC1 寄存器的 CTM1 和 CTM0 位选择任意工作模式。

比较匹配输出模式

为使 CTM 工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出、比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 CTCCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种是 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 CTMAF 和 CTMPF 将分别置起。

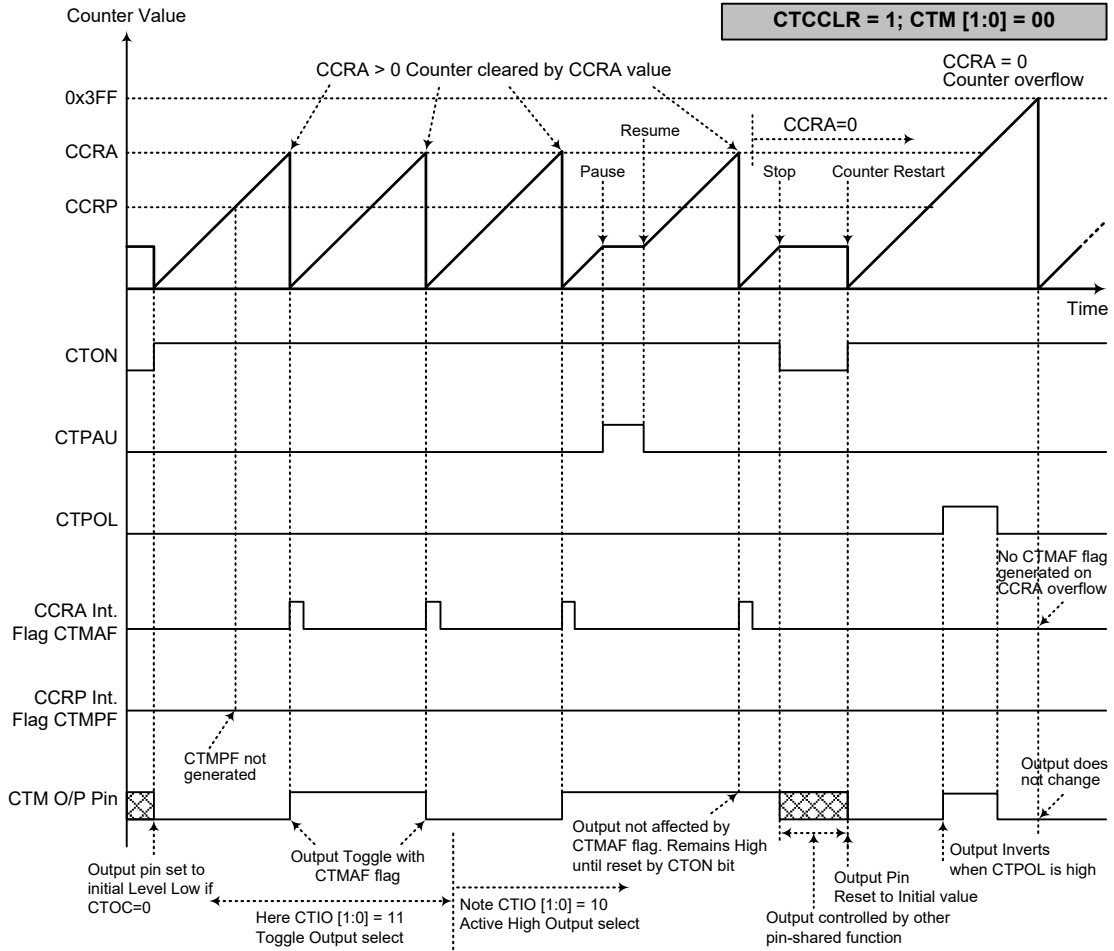
如果 CTMC1 寄存器的 CTCCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅 CTMAF 中断请求标志产生。所以当 CTCCLR 为高时，不产生 CTMPF 中断请求标志。如果 CCRA 被清零，当计数达到最大值 3FFH 时，计数器溢出，而此时不产生 CTMAF 请求标志。

正如该模式名所言，当比较匹配发生后，CTM 输出脚状态改变。当比较器 A 比较匹配发生后 CTMAF 标志产生时，CTM 输出脚状态改变。比较器 P 比较匹配发生时产生的 CTMPF 标志不影响 CTM 输出脚。CTM 输出脚状态改变方式由 CTMC1 寄存器中 CTIO1 和 CTIO0 位决定。当比较器 A 比较匹配发生时，CTIO1 和 CTIO0 位决定 TM 输出脚输出高，低或翻转当前状态。在 CTON 位由低到高电平的变化后，CTM 输出脚初始状态为 CTC位所指定的电平。注意，若 CTIO1 和 CTIO0 位同时为 0 时，引脚输出不变。



比较匹配输出模式 – CTCCLR=0

- 注：1. CTCCLR=0，比较器 P 匹配将清零计数器
2. CTM 输出脚仅由 CTMAF 标志位控制
3. 在 CTON 上升沿 CTM 输出脚复位至初始值



比较匹配输出模式 - CTCCLR=1

- 注：1. CTCCLR=1，比较器 A 匹配将清零计数器
2. CTM 输出脚仅由 CTMAF 标志位控制
3. 在 CTON 上升沿 CTM 输出脚复位至初始值
4. 当 CTCCLR=1 时，CTMPF 标志位不会产生

定时 / 计数器模式

为使 CTM 工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“11”。定时 / 计数器模式与比较输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 CTM 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以适用于此功能。该模式中未使用的 CTM 输出脚可用作普通 I/O 引脚或其它功能。

PWM 输出模式

为使 CTM 工作在此模式，CTMC1 寄存器中的 CTM1 和 CTM0 位需要设置为“10”。CTM 的 PWM 功能在马达控制，加热控制，照明控制等方面十分有用。给 CTM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

由于 PWM 波形的周期和占空比可调，其波形的选择就较为灵活。在 PWM 输出模式中，CTCCLR 位不影响 PWM 操作。CCRA 和 CCRP 寄存器决定 PWM 波形，一个用来清除内部计数器并控制 PWM 波形的频率，另一个用来控制占空比。哪个寄存器控制频率或占空比取决于 CTMC1 寄存器的 CTD PX 位。所以 PWM 波形频率和占空比由 CCRA 和 CCRP 寄存器共同决定。

当比较器 A 或比较器 P 比较匹配发生时，将产生 CCRA 或 CCRP 中断标志。CTMC1 寄存器中的 CTOC 位决定 PWM 波形的极性，CTIO1 和 CTIO0 位使能 PWM 输出或将 CTM 输出脚置为逻辑高或逻辑低。CTPOL 位对 PWM 输出波形的极性取反。

- 10-bit CTM, PWM 输出模式, 边沿对齐模式, CTD PX=0

CCRP	1~7	0
Period	CCRP×128	1024
Duty	CCRA	

若 $f_{sys}=8\text{MHz}$ ，CTM 时钟源选择 $f_{sys}/4$ ， $CCRP=2$ ， $CCRA=128$ ，

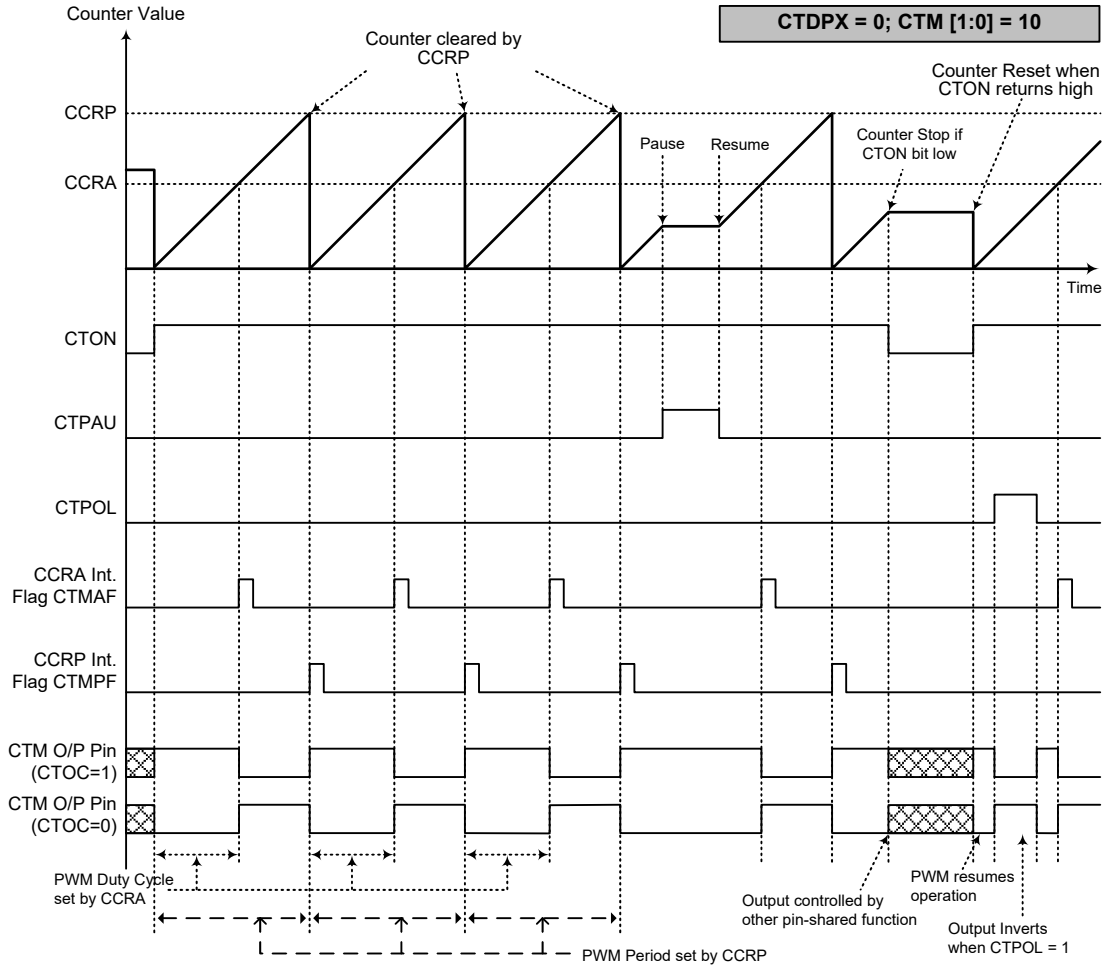
CTM PWM 输出频率 = $(f_{sys}/4)/(2 \times 128) = f_{sys}/1024 = 8\text{kHz}$ ， $duty = 128/(2 \times 128) = 25\%$ 。

若由 CCRA 寄存器定义的 Duty 值等于或大于 Period 值，PWM 输出占空比为 100%。

- 10-bit CTM, PWM 输出模式, 边沿对齐模式, CTD PX=1

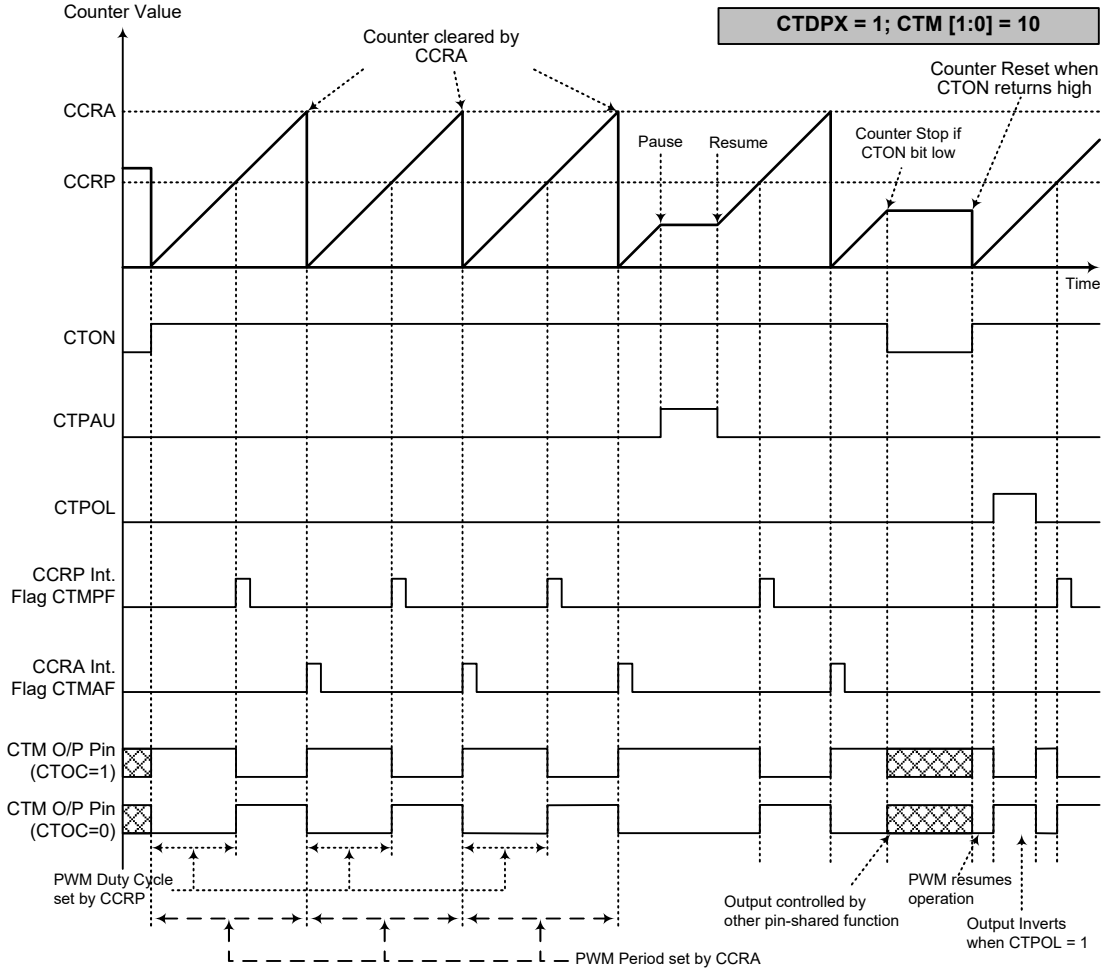
CCRP	1~7	0
Period	CCRA	
Duty	CCRP×128	1024

PWM 的输出周期由 CCRA 寄存器的值与 CTM 的时钟共同决定，PWM 的占空比由 CCRP 寄存器的值决定。



PWM 输出模式 - CTDPX=0

- 注：1. CTDPX=0, CCRP 清零计数器
 2. 计数器清零并设置 PWM 周期
 3. 当 CTIO[1:0]=00 或 01, PWM 功能不变
 4. CTCCLR 位不影响 PWM 操作

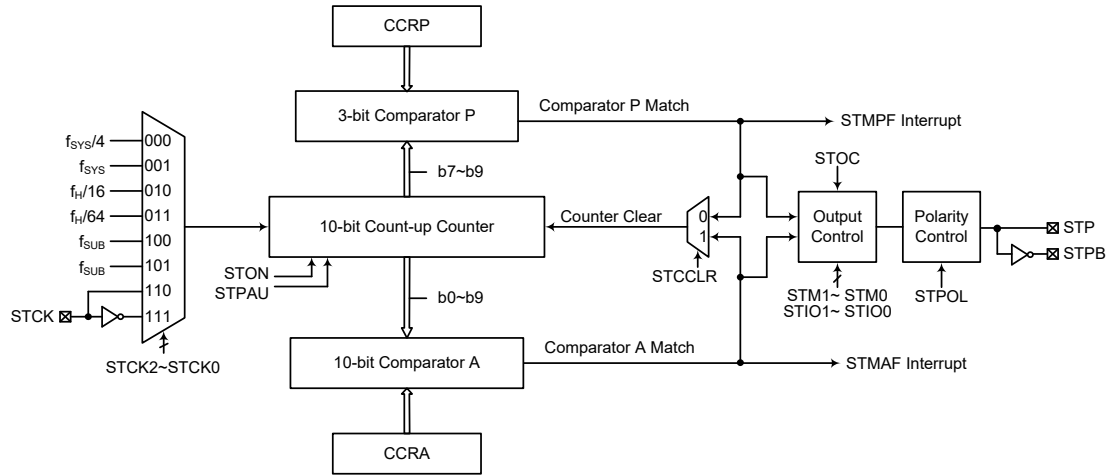


PWM 输出模式 - CTDPX=1

- 注：1. CTDPX=1, CCRA 清零计数器
2. 计数器清零并设置 PWM 周期
3. 当 CTIO[1:0]=00 或 01, PWM 功能不变
4. CTCCLR 位不影响 PWM 操作

标准型 TM – STM

标准型 TM 包括 4 种工作模式，即比较匹配输出、定时 / 事件计数器、单脉冲输出和 PWM 输出模式。标准型 TM 由一个外部输入脚控制并驱动两个外部输出脚。



注：1. STM 外部引脚与其它功能共用，所以在使用 STM 功能前相关引脚共用功能寄存器必须正确设置。
2. STPB 为 STP 的反相信号。

10-bit 标准型 TM 方框图

标准型 TM 操作

标准型 TM 核心是一个由用户选择的内部或外部时钟源驱动的 10 位向上计数器，它还包括两个内部比较器即比较器 A 和比较器 P。这两个比较器将计数器的值与 CCRA 和 CCRP 寄存器中的值进行比较。CCRP 是 3 位宽度，与计数器的高 3 位比较；而 CCRA 是 10 位的，与计数器的所有位比较。

通过应用程序改变 10 位计数器值的唯一方法是使 STON 位发生上升沿跳变清除计数器。此外，计数器溢出或比较匹配也会自动清除计数器。上述条件发生时，通常情况会产生 STM 中断信号。标准型 TM 可工作在不同的模式，可由包括来自输入脚的不同时钟源驱动，也可以控制两个输出脚。所有工作模式的设定都是通过设置相关寄存器来实现的。

标准型 TM 寄存器介绍

标准型 TM 的所有工作模式由一系列寄存器控制。一对只读寄存器用来存放 10 位计数器的值，一对读 / 写寄存器存放 10 位 CCRA 的值。剩下两个控制寄存器设置不同的操作和控制模式以及 3 位 CCRP 的值。

寄存器名称	位							
	7	6	5	4	3	2	1	0
STMC0	STPAU	STCK2	STCK1	STCK0	STON	STPR2	STPR1	STPR0
STMC1	STM1	STM0	STIO1	STIO0	STOC	STPOL	STDPX	STCCLR
STMDL	D7	D6	D5	D4	D3	D2	D1	D0
STMDH	—	—	—	—	—	—	D9	D8
STMAL	D7	D6	D5	D4	D3	D2	D1	D0
STMAH	—	—	—	—	—	—	D9	D8

10-bit 标准型 TM 寄存器列表

• **STMC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	STPAU	STCK2	STCK1	STCK0	STON	STPR2	STPR1	STPR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 STPAU: STM 计数器暂停控制位**
 0: 运行
 1: 暂停
 通过设置此位为高可使计数器暂停，清零此位恢复正常计数器操作。当处于暂停条件时，STM 保持上电状态并继续耗电。当此位由低到高转换时，计数器将保留其当前计数值，直到此位再次改变为低电平，并从此值开始继续计数。
- Bit 6~4 STCK2~STCK0: 选择 STM 计数时钟位**
 000: $f_{SYS}/4$
 001: f_{SYS}
 010: $f_H/16$
 011: $f_H/64$
 100: f_{SUB}
 101: f_{SUB}
 110: STCK 上升沿时钟
 111: STCK 下降沿时钟
 此三位用于选择 STM 的时钟源。外部引脚时钟源能被选择在上升沿或下降沿有效。 f_{SYS} 是系统时钟， f_H 和 f_{SUB} 是其它的内部时钟源，细节方面请参考工作模式和系统时钟章节。
- Bit 3 STON: STM 计数器 On/Off 控制位**
 0: Off
 1: On
 此位控制 STM 的总开关功能。设置此位为高则使能计数器使其运行，清零此位则除能 STM。清零此位将停止计数器并关闭 STM 减少耗电。当此位经由高到低转换时，内部计数器将保持其当前计数值，直到此位再次改变为高电平。若 STM 处于比较匹配输出模式、PWM 输出模式或单脉冲输出模式时，当 STON 位经由低到高的转换时，STM 输出脚将复位至 STOC 位指定的初始值。
- Bit 2~0 STRP2~STRP0: STM CCRP 3-bit 寄存器，与 STM 计数器 Bit 9 ~ Bit 7 比较器 P 匹配周期 =**
 000: 1024 个 STM 时钟周期
 001: 128 个 STM 时钟周期
 010: 256 个 STM 时钟周期
 011: 384 个 STM 时钟周期
 100: 512 个 STM 时钟周期
 101: 640 个 STM 时钟周期
 110: 768 个 STM 时钟周期
 111: 896 个 STM 时钟周期
 此三位设定内部 CCRP 3-bit 寄存器的值，然后与内部计数器的高三位进行比较。如果 STCCLR 位设为 0，此比较结果可用于清零内部计数器。STCCLR 位设为低，CCRP 比较匹配结果将重置内部计数器。由于 CCRP 只与计数器高三位比较，比较值是 128 时钟周期的倍数。CCRP 被清零时，实际上会使得计数器在最大值溢出。

• STMC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	STM1	STM0	STIO1	STIO0	STOC	STPOL	STDPX	STCCLR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **STM1~STM0**: STM 工作模式选择位

- 00: 比较匹配输出模式
- 01: 未定义
- 10: PWM 输出模式或单脉冲输出模式
- 11: 定时 / 计数器模式

这两位设置 STM 需要的工作模式。为了确保操作可靠，STM 应在 STM1 和 STM0 位有任何改变前先关掉。在定时 / 计数器模式下，STM 输出引脚状态未定义。

Bit 5~4 **STIO1~STIO0**: STM 外部引脚功能选择位

- 比较匹配输出模式
 - 00: 无变化
 - 01: 输出低
 - 10: 输出高
 - 11: 输出翻转
- PWM 输出模式 / 单脉冲输出模式
 - 00: PWM 输出无效状态
 - 01: PWM 输出有效状态
 - 10: PWM 输出
 - 11: 单脉冲输出
- 定时 / 计数器模式
 - 未使用

此两位用于决定在满足特定条件时 STM 外部引脚如何改变状态。这两位值的选择取决于 STM 运行在哪种模式下。

在比较匹配输出模式下，STIO1 和 STIO0 位决定当从比较器 A 比较匹配输出发生时 STM 输出脚 STP 如何改变状态。当从比较器 A 比较匹配输出发生时 STP 输出脚能设为切换高、切换低或翻转当前状态。若此两位同时为 0 时，这个输出将不会改变。STP 输出脚的初始值通过 STMC1 寄存器的 STOC 位设置取得。注意，由 STIO1 和 STIO0 位得到的输出电平必须与通过 STOC 位设置的初始值不同，否则当比较匹配发生时，STP 输出脚将不会发生变化。在 STP 输出脚改变状态后，通过 STON 位由低到高电平的转换复位至初始值。

在 PWM 输出模式，STIO1 和 STIO0 决定比较匹配条件发生时怎样改变 STP 输出脚的状态。PWM 输出功能通过这两位的变化进行更新。只可在 STM 关闭时改变 STIO1 和 STIO0 位的值。若在 STM 运行时改变 STIO1 和 STIO0 的值，PWM 输出的值将无法预料。

Bit 3 **STOC**: STM STP 输出控制位

- 比较匹配输出模式
 - 0: 初始低
 - 1: 初始高
- PWM 输出模式 / 单脉冲输出模式
 - 0: 低有效
 - 1: 高有效

这是 STM 输出脚输出控制位。它取决于 STM 此时正运行于比较匹配输出模式还是 PWM 输出模式 / 单脉冲输出模式。若 STM 处于定时 / 计数器模式，此位不起作用。在比较匹配输出模式时，其决定比较匹配发生前 STM 输出脚 STP 的逻辑电平值。在 PWM 输出模式 / 单脉冲输出模式时，其决定 PWM 信号是高有效还是低有效。

- Bit 2 **STPOL:** STM STP 输出极性控制位
 0: 同相
 1: 反相
 此位控制 STP 输出脚的极性。此位为高时 STP 输出脚反相，为低时 STP 输出脚同相。若 STM 处于定时 / 计数器模式时此位不起作用。
- Bit 1 **STDPX:** STM PWM 周期 / 占空比控制位
 0: CCRP – 周期; CCRA – 占空比
 1: CCRP – 占空比; CCRA – 周期
 此位决定 CCRA 与 CCRP 寄存器哪个被用于 PWM 波形的周期和占空比控制。
- Bit 0 **STCCLR:** STM 计数器清零条件选择位
 0: STM 比较器 P 匹配
 1: STM 比较器 A 匹配
 此位用于选择清除计数器的方法。标准型 TM 包括两个比较器即比较器 A 和比较器 P。这两个比较器每个都可以用来清除内部计数器。STCCLR 位设为高，计数器在比较器 A 比较匹配发生时被清除；此位设为低，计数器在比较器 P 比较匹配发生或计数器溢出时被清除。计数器溢出清除的方法仅在 CCRP 被清除为 0 时才能生效。STCCLR 位在 PWM 输出和单脉冲输出时未使用。

● **STMDL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0:** STM 计数器低字节寄存器 bit 7 ~ bit 0
 STM 10-bit 计数器 bit 7 ~ bit 0

● **STMDH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R	R
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”
 Bit 1~0 **D9~D8:** STM 计数器高字节寄存器 bit 1 ~ bit 0
 STM 10-bit 计数器 bit 9 ~ bit 8

● **STMAL 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0:** STM CCRA 低字节寄存器 bit 7 ~ bit 0
 STM 10-bit CCRA bit 7 ~ bit 0

● STMAH 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **D9~D8**: STM CCRA 高字节寄存器 bit 1 ~ bit 0
STM 10-bit CCRA bit 9 ~ bit 8

标准型 TM 工作模式

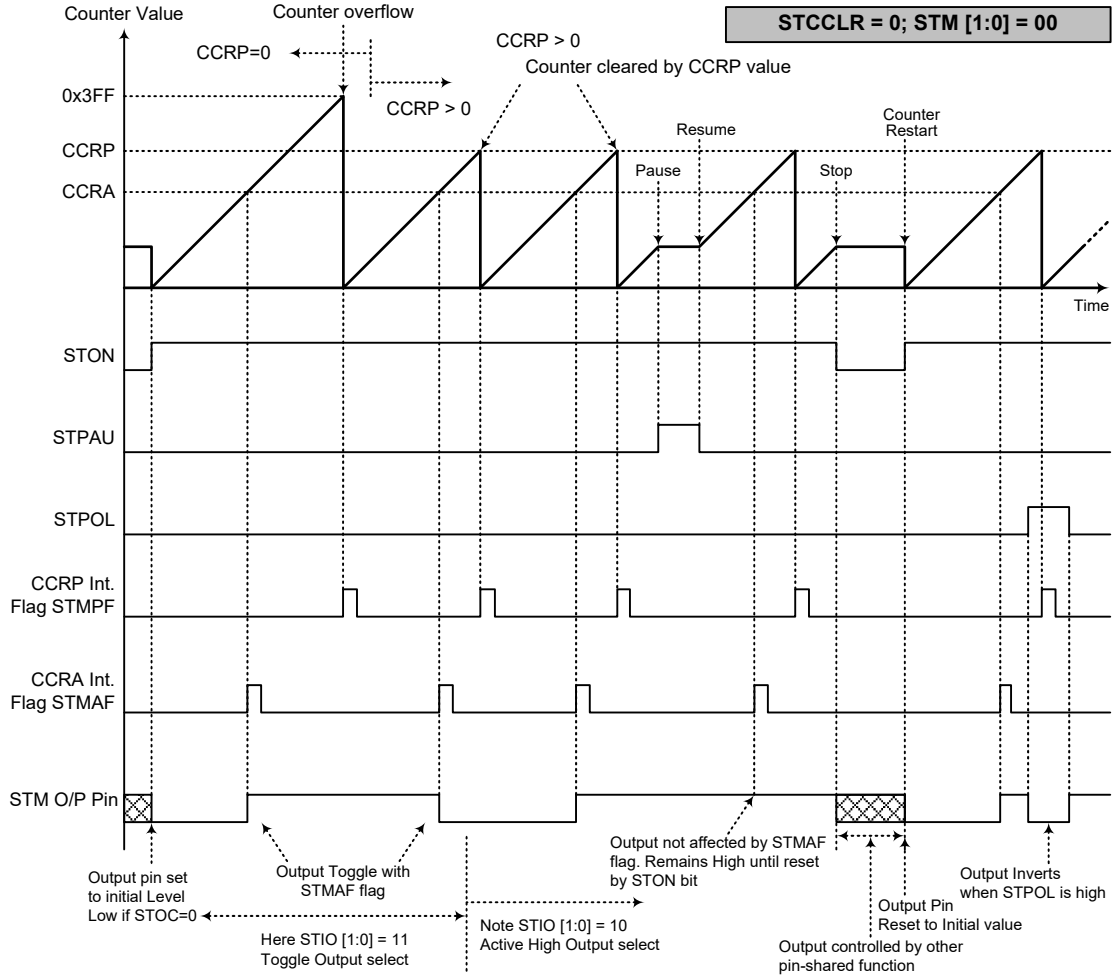
标准型 TM 有四种工作模式，即比较匹配输出模式、PWM 输出模式、单脉冲输出模式或定时 / 计数器模式。通过设置 STMC1 寄存器的 STM1 和 STM0 位选择任意模式。

比较匹配输出模式

为使 STM 工作在此模式，STMC1 寄存器的 STM1 和 STM0 位需要设置为“00”。当工作在该模式，一旦计数器使能并开始计数，有三种方法来清零，分别是：计数器溢出，比较器 A 比较匹配发生和比较器 P 比较匹配发生。当 STCCLR 位为低，有两种方法清除计数器。一种是比较器 P 比较匹配发生，另一种是 CCRP 所有位设置为零并使得计数器溢出。此时，比较器 A 和比较器 P 的请求标志位 STMAF 和 STMPF 将分别置起。

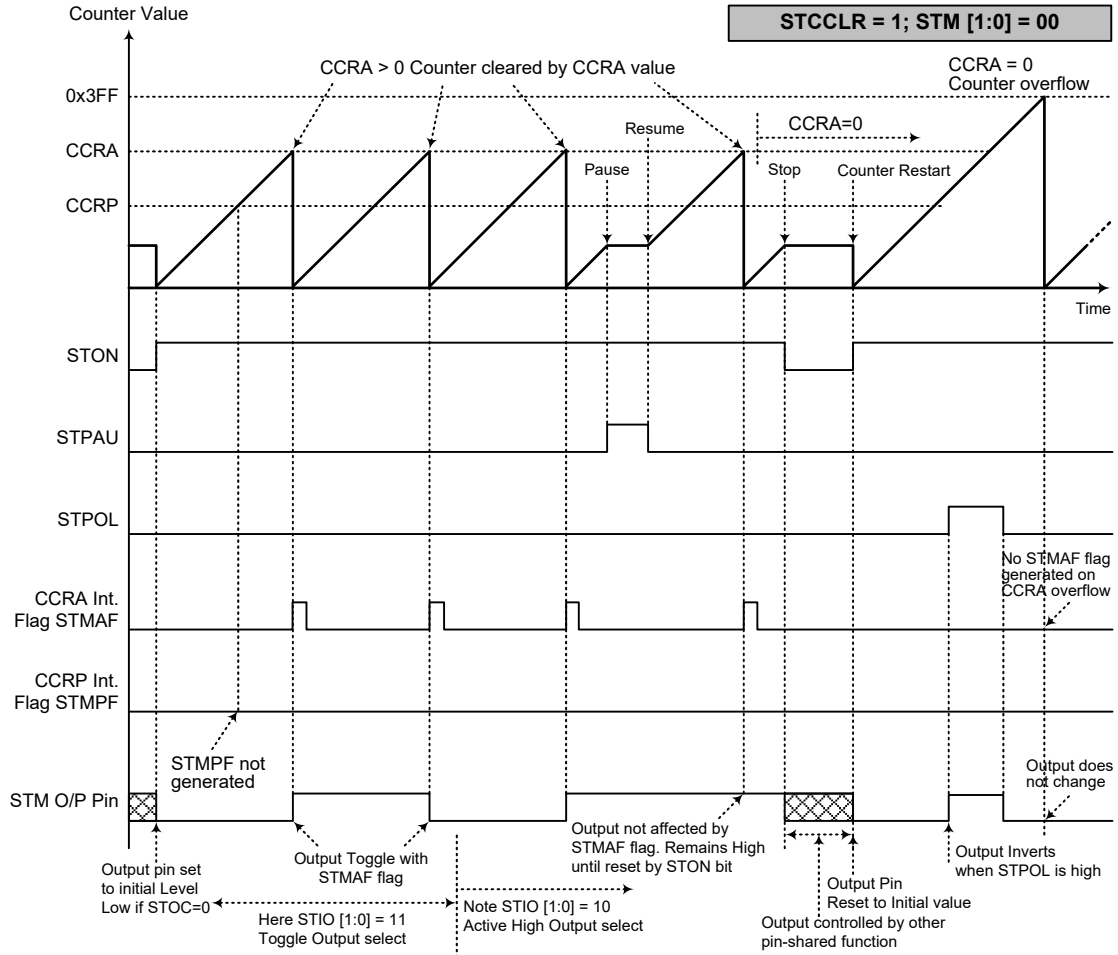
如果 STMC1 寄存器的 STCCLR 位设置为高，当比较器 A 比较匹配发生时计数器被清零。此时，即使 CCRP 寄存器的值小于 CCRA 寄存器的值，仅 STMAF 中断请求标志产生。所以当 STCCLR 为高时，不会产生 STMPF 中断请求标志。在比较匹配输出模式中，CCRA 寄存器值不能设为“0”。如果 CCRA 位都清除为零，当计数器的值达到 10 位最大值 3FFH 时将溢出，但此时不会产生 STMAF 中断请求标志。

正如该模式名所言，当比较匹配发生后，STM 输出脚状态改变。当比较器 A 比较匹配发生后 STMAF 中断请求标志产生时，STM 输出脚状态改变。比较器 P 比较匹配发生时产生的 STMPF 标志不影响 STM 输出脚。STM 输出脚状态改变方式由 STMC1 寄存器中 STIO1 和 STIO0 位决定。当比较器 A 比较匹配发生时，STIO1 和 STIO0 位决定 STM 输出脚输出高、低或翻转当前状态。在 STON 位由低到高电平的变化后，STM 输出脚初始状态为 STOC 位所指定的电平。注意，若 STIO1 和 STIO0 位同时为 0 时，引脚输出不变。



比较器匹配输出模式 – STCCLR=0

- 注：1. STCCLR=0，比较器 P 匹配将清除计数器
2. STM 输出脚仅由 STMAF 标志位控制
3. 在 STON 上升沿 STM 输出脚复位至初始值



比较器匹配输出模式 – STCCLR=1

- 注：1. STCCLR=1，比较器 A 匹配将清除计数器
2. STM 输出脚仅由 STMAF 标志位控制
3. 在 STON 上升沿 STM 输出脚复位至初始值
4. 当 STCCLR=1，不产生 STMPF 标志位

定时 / 计数器模式

为使 STM 工作在此模式，STMC1 寄存器中的 STM1 和 STM0 位需要设置为“11”。定时 / 计数器模式与比较输出模式操作方式相同，并产生同样的中断请求标志。不同的是，在定时 / 计数器模式下 STM 输出脚未使用。因此，比较匹配输出模式中的描述和时序图可以适用于此功能。该模式中未使用的 STM 输出脚用作普通 I/O 脚或其它功能。

PWM 输出模式

为使 STM 工作在此模式，STMC1 寄存器中的 STM1 和 STM0 位需要设置为“10”。STM 的 PWM 功能在马达控制，加热控制，照明控制等方面十分有用。给 STM 输出脚提供一个频率固定但占空比可调的信号，将产生一个有效值等于 DC 均方根的 AC 方波。

由于 PWM 波形的周期和占空比可调，其波形的选择就较为灵活。在 PWM 输出模式中，STCCLR 位不影响 PWM 周期。CCRA 和 CCRP 寄存器决定 PWM 波形，一个用来清除内部计数器并控制 PWM 波形的频率，另一个用来控制占空比。哪个寄存器控制频率或占空比取决于 STMC1 寄存器的 STDPX 位。所以 PWM 波形由 CCRA 和 CCRP 寄存器共同决定。

当比较器 A 或比较器 P 比较匹配发生时，将产生 CCRA 或 CCRP 中断标志。STMC1 寄存器中的 STOC 位决定 PWM 波形的极性，STIO1 和 STIO0 位使能 PWM 输出或将 STM 输出脚置为逻辑高或逻辑低。STPOL 位对 PWM 输出波形的极性取反。

● 10-bit STM, PWM 输出模式, 边沿对齐模式, STDPX=0

CCRP	001b	010b	011b	100b	101b	110b	111b	000b
Period	128	256	384	512	640	768	896	1024
Duty	CCRA							

若 $f_{sys}=8MHz$, STM 时钟源选择 $f_{sys}/4$, CCRP=100b 且 CCRA=128,

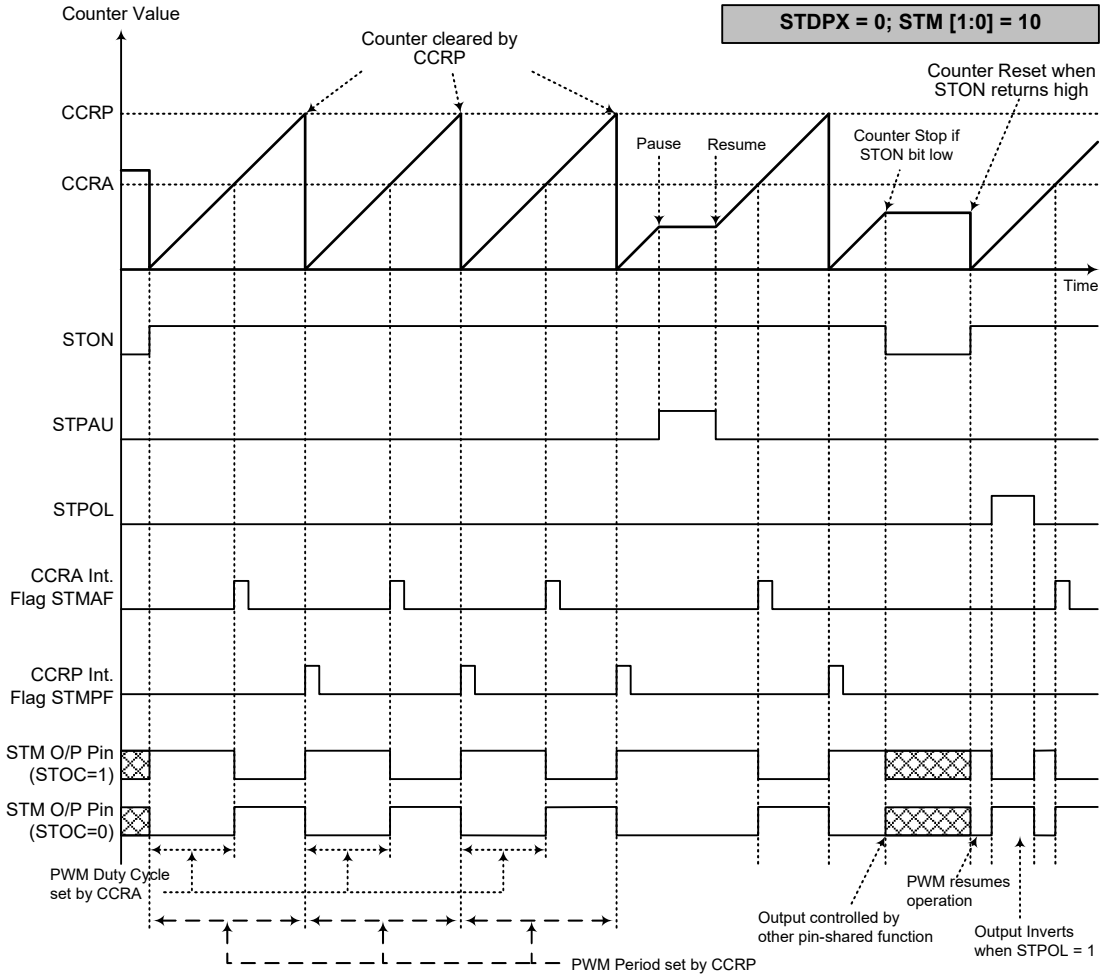
STM PWM 输出频率 = $(f_{sys}/4)/512=f_{sys}/2048=4kHz$, $duty=128/512=25\%$ 。

若由 CCRA 寄存器定义的 Duty 值等于或大于 Period 值, PWM 输出占空比为 100%。

● 10-bit STM, PWM 输出模式, 边沿对齐模式, STDPX=1

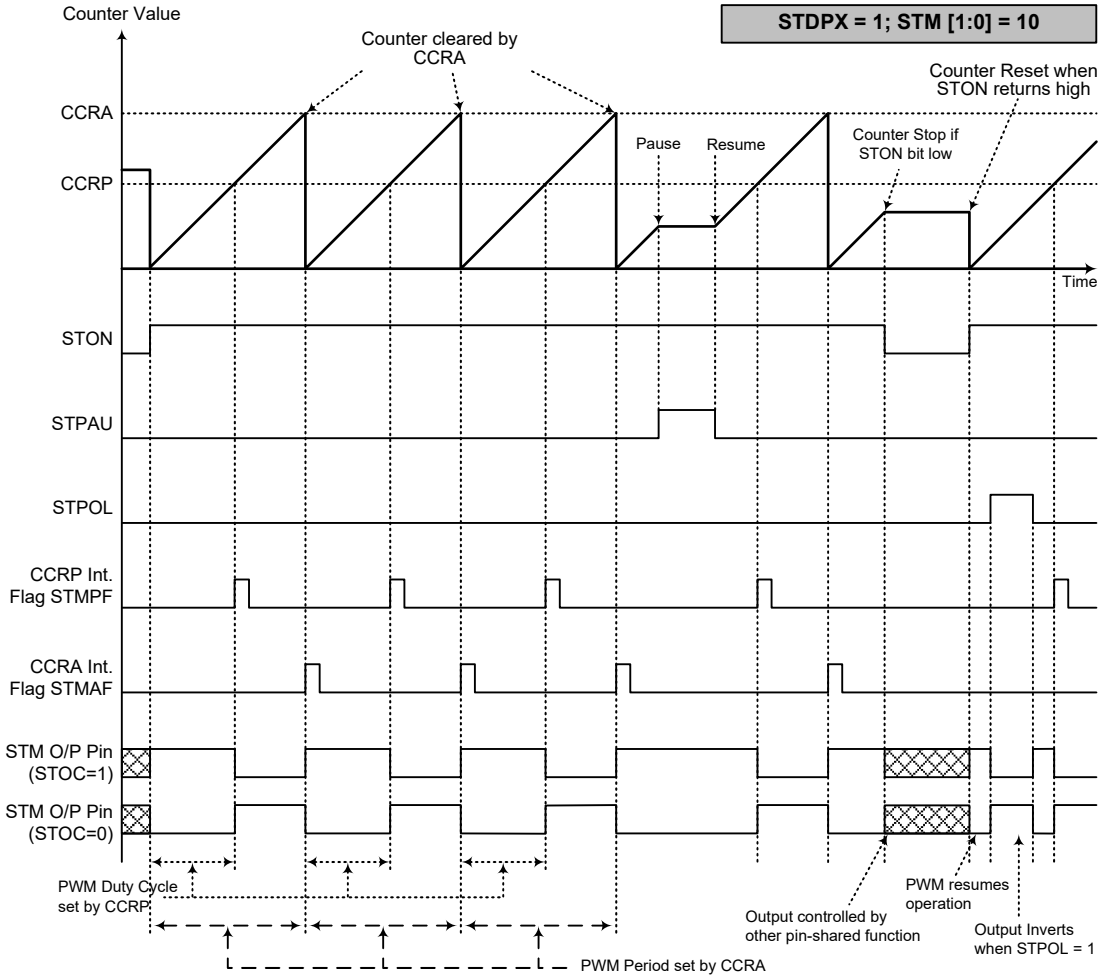
CCRP	001b	010b	011b	100b	101b	110b	111b	000b
Period	CCRA							
Duty	128	256	384	512	640	768	896	1024

PWM 的输出周期由 CCRA 寄存器的值与 STM 的时钟共同决定, PWM 的占空比由 CCRP 寄存器的值决定。



PWM 输出模式 – STDPX=0

- 注：1. STDPX=0, CCRP 清除计数器
2. 计数器清零并设置 PWM 周期
3. 当 STIO[1:0]=00 或 01, PWM 功能不变
4. STCCLR 位不影响 PWM 操作



PWM 输出模式 – STDPX=1

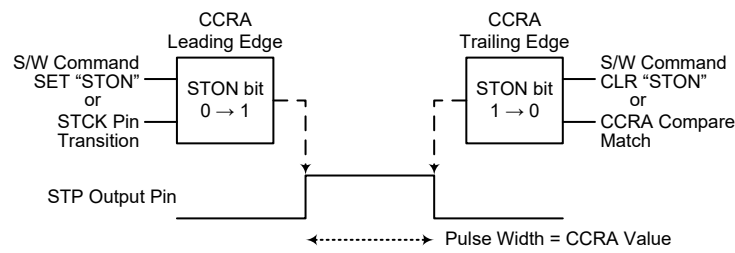
- 注：1. STDPX=1, CCRA 清除计数器
 2. 计数器清零并设置 PWM 周期
 3. 当 STIO[1:0]=00 或 01, PWM 功能不变
 4. STCCLR 位不影响 PWM 操作

单脉冲输出模式

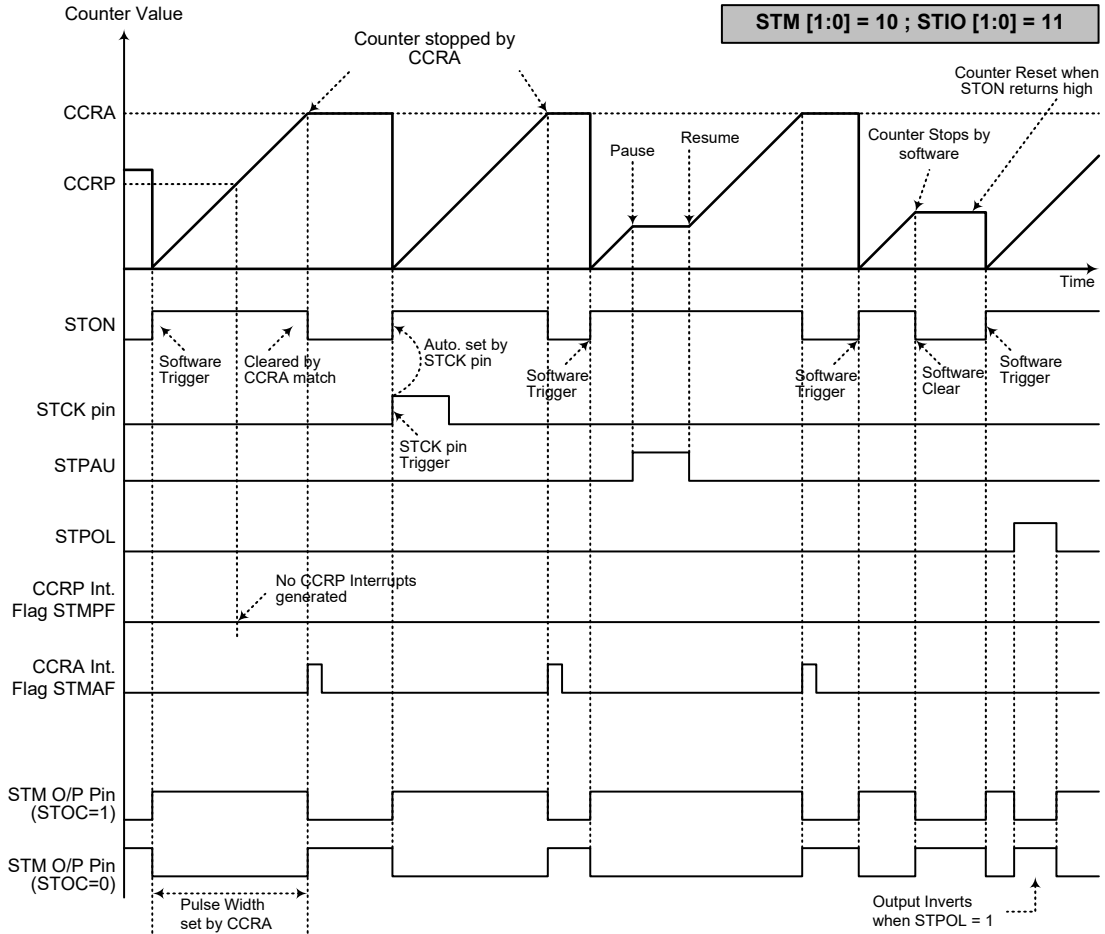
为使 STM 工作在此模式，STMC1 寄存器中的 STM1 和 STM0 位需要设置为“10”，同时 STIO1 和 STIO0 位需要设置为“11”。正如模式名所言，单脉冲输出模式，在 STM 输出脚将产生一个脉冲输出。

脉冲输出可以通过应用程序控制 STON 位由低到高的转变来触发。而处于单脉冲输出模式时，STON 位可由 STCK 脚自动由低转变为高，进而开始单脉冲输出。当 STON 位转变为高电平时，计数器将开始运行，并产生脉冲前沿。当脉冲有效时 STON 位保持高电平。通过应用程序使 STON 位清零或比较器 A 比较匹配发生时，产生脉冲后沿。

然而，比较器 A 比较匹配发生时，会自动清除 STON 位并产生单脉冲输出边沿跳转。CCRA 的值通过这种方式控制脉冲宽度。比较器 A 比较匹配发生时，也会产生 STM 中断。STON 位在计数器重启时会发生由低到高的转变，此时计数器才复位至零。在单脉冲输出模式中，CCRP 寄存器，STCCLR 和 STDPX 位未使用。



单脉冲产生示意图

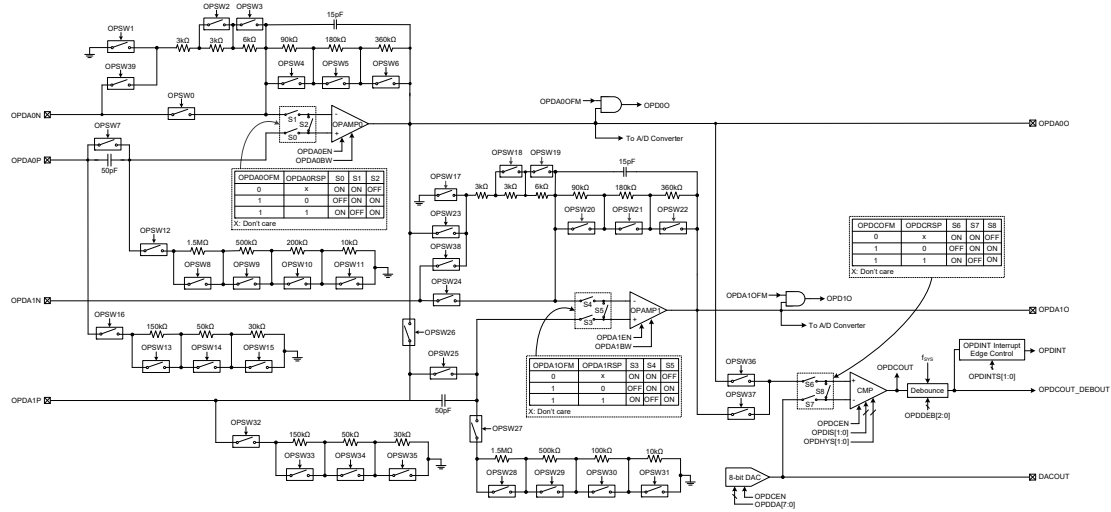


单脉冲输出冲模式

- 注：1. 通过 CCRA 匹配停止计数器
2. CCRP 未使用
3. 通过 STCK 脚或设置 STON 位为高来触发脉冲
4. STCK 脚有效沿会自动置位 STON
5. 在单脉冲输出模式，STIO[1:0] 需设置为“11”且不可改变

接近感应电路

该单片机包括一个接近感应电路，由两个运算放大器、一个比较器和一个 8 位 D/A 转换器组成。两级运算放大器电路可以将一个小信号放大，增益范围从 1 到 44521。无论是反相放大还是同相放大，用户可以根据不同的应用程序选择不同的组合。最后，将放大的模拟信号通过比较器与 D/A 转换器输出参考电压进行比较。



接近感应电路方框图

接近感应电路操作

该电路由 OPDAnN 和 / 或 OPDAnP (n=0~1) 输入源电压信号。第一级运算放大器通过开关 OPDSW0~OPDSW16 和 OPDSW39 选择不同的工作模式。同样，第二级运算放大器也可以通过开关 OPDSW17~OPDSW35 进行模式选择。两个运算放大器都具有 PGA 功能，其增益可以为正也可为负，取决于电压从正极还是负极输入。OPAMP0 可通过 OPDSW1~OPDSW6 配置其增益为 1~211；而 OPAMP1 可通过 OPDSW17~OPDSW22 配置其增益为 1~211。

输入信号经 OPAMP0/OPAMP1 放大后可以直接输出到 OPDA00/OPDA10 引脚上，也可通过设置相关的寄存器将其由内部连接到 A/D 转换器，从而读取放大后的输入电压。

D/A 转换器仅用于为比较器用产生参考电压。比较器可以将放大的输入电压和此参考电压进行比较，比较器输出信号 OPDCOUT 将通过特定去抖时间周期进行滤波，去抖时间由 OPDC0 寄存器的 OPDDEB2~OPDDEB0 位选择。过滤后可获得数字比较器输出信号，OPDCOUT_DEBOUT。当此信号出现了使用 OPDC0 寄存器中的 OPDINTS1~OPDINTS0 位选择的正确边沿类型，将触发中断以告知 MCU。

接近感应电路寄存器

接近感应电路的所有操作由一系列寄存器控制。OPDSWA~OPDSWE 寄存器用于模拟开关控制。OPDC0 寄存器用于控制运算放大器、比较器和 D/A 转换器，选择 OPDINT 中断边沿和比较器去抖时间。OPDC1 寄存器用于比较器迟滞电压及偏置电流的控制以及运算放大器低电流或高带宽的选择。OPDDA 寄存器用于控制 D/A 转换器的输出电压。OPDAnCAL 和 OPDCCAL 寄存器用于控制运算放大器和比较器输入失调电压校准功能。

寄存器名称	位							
	7	6	5	4	3	2	1	0
OPSWA	OPSW7	OPSW6	OPSW5	OPSW4	OPSW3	OPSW2	OPSW1	OPSW0
OPSWB	OPSW15	OPSW14	OPSW13	OPSW12	OPSW11	OPSW10	OPSW9	OPSW8
OPSWC	OPSW23	OPSW22	OPSW21	OPSW20	OPSW19	OPSW18	OPSW17	OPSW16
OPSWD	OPSW31	OPSW30	OPSW29	OPSW28	OPSW27	OPSW26	OPSW25	OPSW24
OPSWE	OPSW39	OPSW38	OPSW37	OPSW36	OPSW35	OPSW34	OPSW33	OPSW32
OPDC0	OPDA1EN	OPDA0EN	OPDCEN	OPDINTS1	OPDINTS0	OPDDEB2	OPDDEB1	OPDDEB0
OPDC1	OPD1O	OPD0O	OPDHYS1	OPDHYS0	OPDIS1	OPDIS0	OPDA1BW	OPDA0BW
OPDDA	D7	D6	D5	D4	D3	D2	D1	D0
OPDA0CAL	OPDA0OFM	OPDA0RSP	OPDA0OF5	OPDA0OF4	OPDA0OF3	OPDA0OF2	OPDA0OF1	OPDA0OF0
OPDA1CAL	OPDA1OFM	OPDA1RSP	OPDA1OF5	OPDA1OF4	OPDA1OF3	OPDA1OF2	OPDA1OF1	OPDA1OF0
OPDCCAL	OPDCOUT	OPDCOFM	OPDCRSP	OPDCOF4	OPDCOF3	OPDCOF2	OPDCOF1	OPDCOF0

接近感应电路寄存器列表

• OPSWA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPSW7	OPSW6	OPSW5	OPSW4	OPSW3	OPSW2	OPSW1	OPSW0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **OPSW7:** OPSW7 开关 On/Off 控制
0: Off
1: On
- Bit 6 **OPSW6:** OPSW6 开关 On/Off 控制
0: Off
1: On
- Bit 5 **OPSW5:** OPSW5 开关 On/Off 控制
0: Off
1: On
- Bit 4 **OPSW4:** OPSW4 开关 On/Off 控制
0: Off
1: On
- Bit 3 **OPSW3:** OPSW3 开关 On/Off 控制
0: Off
1: On
- Bit 2 **OPSW2:** OPSW2 开关 On/Off 控制
0: Off
1: On
- Bit 1 **OPSW1:** OPSW1 开关 On/Off 控制
0: Off
1: On
- Bit 0 **OPSW0:** OPSW0 开关 On/Off 控制
0: Off
1: On

• OPSWB 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPSW15	OPSW14	OPSW13	OPSW12	OPSW11	OPSW10	OPSW9	OPSW8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **OPSW15:** OPSW15 开关 On/Off 控制
0: Off
1: On
- Bit 6 **OPSW14:** OPSW14 开关 On/Off 控制
0: Off
1: On
- Bit 5 **OPSW13:** OPSW13 开关 On/Off 控制
0: Off
1: On
- Bit 4 **OPSW12:** OPSW12 开关 On/Off 控制
0: Off
1: On
- Bit 3 **OPSW11:** OPSW11 开关 On/Off 控制
0: Off
1: On
- Bit 2 **OPSW10:** OPSW10 开关 On/Off 控制
0: Off
1: On
- Bit 1 **OPSW9:** OPSW9 开关 On/Off 控制
0: Off
1: On
- Bit 0 **OPSW8:** OPSW8 开关 On/Off 控制
0: Off
1: On

• OPSWC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPSW23	OPSW22	OPSW21	OPSW20	OPSW19	OPSW18	OPSW17	OPSW16
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **OPSW23:** OPSW23 开关 On/Off 控制
0: Off
1: On
- Bit 6 **OPSW22:** OPSW22 开关 On/Off 控制
0: Off
1: On
- Bit 5 **OPSW21:** OPSW21 开关 On/Off 控制
0: Off
1: On
- Bit 4 **OPSW20:** OPSW20 开关 On/Off 控制
0: Off
1: On
- Bit 3 **OPSW19:** OPSW19 开关 On/Off 控制
0: Off
1: On

- Bit 2 **OPSW18:** OPSW18 开关 On/Off 控制
 0: Off
 1: On
- Bit 1 **OPSW17:** OPSW17 开关 On/Off 控制
 0: Off
 1: On
- Bit 0 **OPSW16:** OPSW16 开关 On/Off 控制
 0: Off
 1: On

● **OPSWD 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	OPSW31	OPSW30	OPSW29	OPSW28	OPSW27	OPSW26	OPSW25	OPSW24
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **OPSW31:** OPSW31 开关 On/Off 控制
 0: Off
 1: On
- Bit 6 **OPSW30:** OPSW30 开关 On/Off 控制
 0: Off
 1: On
- Bit 5 **OPSW29:** OPSW29 开关 On/Off 控制
 0: Off
 1: On
- Bit 4 **OPSW28:** OPSW28 开关 On/Off 控制
 0: Off
 1: On
- Bit 3 **OPSW27:** OPSW27 开关 On/Off 控制
 0: Off
 1: On
- Bit 2 **OPSW26:** OPSW26 开关 On/Off 控制
 0: Off
 1: On
- Bit 1 **OPSW25:** OPSW25 开关 On/Off 控制
 0: Off
 1: On
- Bit 0 **OPSW24:** OPSW24 开关 On/Off 控制
 0: Off
 1: On

● **OPSWE 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	OPSW39	OPSW38	OPSW37	OPSW36	OPSW35	OPSW34	OPSW33	OPSW32
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **OPSW39:** OPSW39 开关 On/Off 控制
 0: Off
 1: On
- Bit 6 **OPSW38:** OPSW38 开关 On/Off 控制
 0: Off
 1: On

- Bit 5 **OPSW37:** OPSW37 开关 On/Off 控制
0: Off
1: On
- Bit 4 **OPSW36:** OPSW36 开关 On/Off 控制
0: Off
1: On
- Bit 3 **OPSW35:** OPSW35 开关 On/Off 控制
0: Off
1: On
- Bit 2 **OPSW34:** OPSW34 开关 On/Off 控制
0: Off
1: On
- Bit 1 **OPSW33:** OPSW33 开关 On/Off 控制
0: Off
1: On
- Bit 0 **OPSW32:** OPSW32 开关 On/Off 控制
0: Off
1: On

● **OPDC0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	OPDA1EN	OPDA0EN	OPDCEN	OPDINTS1	OPDINTS0	OPDDEB2	OPDDEB1	OPDDEB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **OPDA1EN:** OPD OPAMP1 使能 / 除能控制位
0: 除能 – OPDA1O 高阻抗
1: 使能
- Bit 6 **OPDA0EN:** OPD OPAMP0 使能 / 除能控制位
0: 除能 – OPDA0O 高阻抗
1: 使能
- Bit 5 **OPDCEN:** OPD 比较器和 D/A 转换器使能 / 除能控制位
0: 除能 – 比较器输出拉低; DACOUT 高阻抗
1: 使能
- Bit 4~3 **OPDINTS1~OPDINTS0:** OPDINT 中断边沿控制位
00: 除能
01: 上升沿
10: 下降沿
11: 双沿
- Bit 2~0 **OPDDEB2~OPDDEB0:** OPD 比较器去抖时间控制位
000: 旁路, 无去抖
001: $(1\sim2)\times t_{DEB}$
010: $(3\sim4)\times t_{DEB}$
011: $(7\sim8)\times t_{DEB}$
100: $(15\sim16)\times t_{DEB}$
101: $(31\sim32)\times t_{DEB}$
110: $(63\sim64)\times t_{DEB}$
111: $(127\sim128)\times t_{DEB}$
注: $t_{DEB}=1/f_{SYS}$

• OPDC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPD1O	OPD0O	OPDHYS1	OPDHYS0	OPDIS1	OPDIS0	OPDA1BW	OPDA0BW
R/W	R	R	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **OPD1O**: 失调校准模式下 OPAMP1 输出
- Bit 6 **OPD0O**: 失调校准模式下 OPAMP0 输出
- Bit 5~4 **OPDHYS1~OPDHYS0**: OPD 比较器迟滞电压窗口控制位
具体参数情况见比较器特性表
- Bit 3~2 **OPDIS1~OPDIS0**: OPD 比较器偏置电流控制位
具体参数情况见比较器特性表
- Bit 1 **OPDA1BW**: OPD OPAMP1 低电流 / 高带宽选择位
0: 低电流
1: 高带宽
- Bit 0 **OPDA0BW**: OPD OPAMP0 低电流 / 高带宽选择位
0: 低电流
1: 高带宽

• OPDDA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **D7~D0**: OPD DAC 输出电压控制
DAC $V_{OUT}=(V_{DD}/256) \times D[7:0]$

• OPDA0CAL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPDA0OFM	OPDA0RSP	OPDA0OF5	OPDA0OF4	OPDA0OF3	OPDA0OF2	OPDA0OF1	OPDA0OF0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	1	0	0	0	0	0

- Bit 7 **OPDA0OFM**: OPD OPAMP0 正常操作或输入失调电压校准模式选择位
0: 正常操作
1: 失调校准模式
- Bit 6 **OPDA0RSP**: OPD OPAMP0 输入失调电压校准参考选择位
0: 输入参考电压来自反相端输入
1: 输入参考电压来自同相端输入
- Bit 5~0 **OPDA0OF5~OPDA0OF0**: OPD OPAMP0 输入失调电压校准控制位
这 6 位用于执行 OPD OPAMP0 的输入失调校准操作，并重新储存 OPD OPAMP0 的输入失调校准值。更多详细资料请参考“运算放大器输入失调校准”章节。

● OPDA1CAL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPDA1OFM	OPDA1RSP	OPDA1OF5	OPDA1OF4	OPDA1OF3	OPDA1OF2	OPDA1OF1	OPDA1OF0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	1	0	0	0	0	0

- Bit 7 **OPDA1OFM**: OPD OPAMP1 正常操作或输入失调电压校准模式选择位
0: 正常操作
1: 失调校准模式
- Bit 6 **OPDA1RSP**: OPD OPAMP1 输入失调电压校准参考选择位
0: 输入参考电压来自反相端输入
1: 输入参考电压来自同相端输入
- Bit 5~0 **OPDA1OF5~OPDA1OF0**: OPD OPAMP1 输入失调电压校准控制位
这 6 位用于执行 OPD OPAMP1 的输入失调校准操作, 并重新储存 OPD OPAMP1 的输入失调校准值。更多详细资料请参考“运算放大器输入失调校准”章节。

● OPDCCAL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OPDCOUT	OPDCOFM	OPDCRSP	OPDCOF4	OPDCOF3	OPDCOF2	OPDCOF1	OPDCOF0
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	1	0	0	0	0

- Bit 7 **OPDCOUT**: OPD 比较器输出
0: 同相端输入电压 < DAC 输出电压
1: 同相端输入电压 > DAC 输出电压
当比较器除能时, 比较器输出为 0。
- Bit 6 **OPDCOFM**: OPD 比较器正常操作或输入失调电压校准模式选择位
0: 正常操作
1: 失调校准模式
- Bit 5 **OPDCRSP**: OPD 比较器输入失调电压校准参考选择位
0: 输入参考电压来自反相端输入
1: 输入参考电压来自同相端输入
- Bit 4~0 **OPDCOF4~OPDCOF0**: OPD 比较器输入失调电压校准控制位
这 5 位用于执行 OPD 比较器的输入失调校准操作, 并重新储存 OPD 比较器的输入失调校准值。更多详细资料请参考“比较器输入失调校准”章节。

失调校准步骤

为使运算放大器 n 或比较器工作在输入失调校准模式, 应先将 OPDAnOFM 或 OPDCOFM 位设置为 1, 然后再设置 OPDAnRSP 或 OPDCRSP 位选择参考输入电压。应注意, 由于运算放大器输入引脚与 I/O 引脚或其它功能共用, 校准前, 应先通过相关引脚共用寄存器将引脚配置为运算放大器输入功能。

运算放大器输入失调校准

- 步骤 1
设置 OPDAnOFM=1 且 OPDAnRSP=1, 使运算放大器 n 工作于失调校准模式。为了确保校准后的 V_{AnOS} 尽可能小, 校准模式下的输入参考电压应该跟正常模式下的输入直流工作电压相同。
- 步骤 2
设置 OPDAnOF[5:0]=000000, 读取 OPDnO 位。

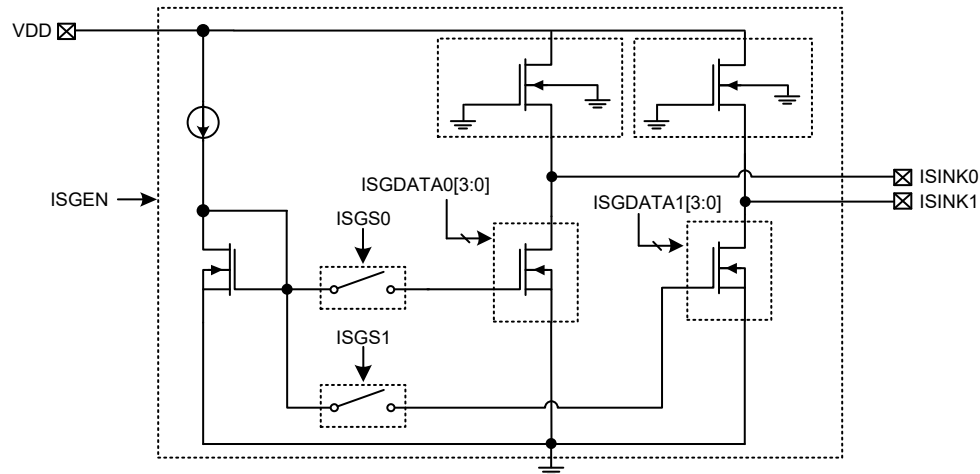
- 步骤 3
使 $OPDAnOF[5:0]=OPDAnOF[5:0]+1$ ，读取 OPDnO 位。
如果 OPDnO 位状态不变，重复步骤 3 直到 OPDnO 位状态改变。
如果 OPDnO 位状态改变，记录此时的 OPDAnOF[5:0] 值为 V_{AnOS1} 然后转到步骤 4。
- 步骤 4
设置 $OPDAnOF[5:0]=111111$ ，读取 OPDnO 位。
- 步骤 5
使 $OPDAnOF[5:0]=OPDAnOF[5:0]-1$ ，读取 OPDnO 位。
如果 OPDnO 位状态不变，重复步骤 5 直到 OPDnO 位状态改变。
如果 OPDnO 位状态改变，记录此时的 OPDAnOF[5:0] 值为 V_{AnOS2} 然后转到步骤 6。
- 步骤 6
将运算放大器输入失调校准值 V_{AnOS} 存入 OPDAnOF[5:0] 位中，校准结束。
其中 $V_{AnOS}=(V_{AnOS1}+V_{AnOS2})/2$ 。如果 $(V_{AnOS1}+V_{AnOS2})/2$ 不是整数，舍弃小数。

比较器输入失调校准

- 步骤 1
设置 $OPDCOFM=1$ 和 $OPDCRSP=1$ ，使比较器工作于失调校准模式。为了确保校准后的 V_{COS} 尽可能小，校准模式下的输入参考电压应该跟正常模式下的输入直流工作电压相同。
- 步骤 2
设置 $OPDCOF[4:0]=00000$ ，读取 OPDCOUT 位。
- 步骤 3
使 $OPDCOF[4:0]=OPDCOF[4:0]+1$ ，读取 OPDCOUT 位。
如果 OPDCOUT 位状态不变，重复步骤 3 直到 OPDCOUT 位状态改变。
如果 OPDCOUT 位状态改变，记录此时的 OPDCOF[4:0] 值为 V_{COS1} 然后转到步骤 4。
- 步骤 4
设置 $OPDCOF[4:0]=11111$ ，读取 OPDCOUT 位。
- 步骤 5
使 $OPDCOF[4:0]=OPDCOF[4:0]-1$ ，读取 OPDCOUT 位。
如果 OPDCOUT 位状态不变，重复步骤 5 直到 OPDCOUT 位状态改变。
如果 OPDCOUT 位状态改变，记录此时的 OPDCOF[4:0] 值为 V_{COS2} 然后转到步骤 6。
- 步骤 6
将比较器输入失调校准值 V_{COS} 存入 OPDCOF[4:0] 位中，校准结束。
其中 $V_{COS}=(V_{COS1}+V_{COS2})/2$ 。如果 $(V_{COS1}+V_{COS2})/2$ 不是整数，舍弃小数。

灌电流发生器

当 V_{ISINK} 电压为 0.7V~4.5V 范围中任意值，灌电流发生器都可提供恒定的电流。恒流值由 ISGDATA0/ISGDATA1 寄存器控制，灌电流范围为 1mA~192mA。



注：在 16-pin NSOP 封装中 ISINK0 和 ISINK1 打在同一引脚位置，或者在 16-pin QFN/24-pin SSOP 封装中，这两个引脚被用户自行外部接在一起使用时，若 ISGS0/ISGS1=0，则对应的 ISGDATA0/ISGDATA1 寄存器必须清零，以避免漏电流情况发生。

灌电流发生器方框图

灌电流发生器寄存器

灌电流发生器所有功能由一系列寄存器控制。

寄存器名称	位							
	7	6	5	4	3	2	1	0
ISGENC	ISGEN	—	—	—	—	—	ISGS1	ISGS0
ISGDATA0	—	—	—	ISST0	D3	D2	D1	D0
ISGDATA1	—	—	—	ISST1	D3	D2	D1	D0

灌电流发生器寄存器列表

• ISGENC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ISGEN	—	—	—	—	—	ISGS1	ISGS0
R/W	R/W	—	—	—	—	—	R/W	R/W
POR	0	—	—	—	—	—	0	0

Bit 7 **ISGEN**: 灌电流发生器使能控制

0: 除能
1: 使能

当 ISGEN 位清零除能灌电流发生器时，ISINK0 和 ISINK1 引脚的状态为： $V_{ISINK0/1}$ = 浮空， $I_{ISINK0/1}$ = 0。

Bit 6~2 未定义，读为“0”

Bit 1 **ISGS1**: ISINK1 开关 On/Off 控制

0: Off
1: On

Bit 1 **ISGS0**: ISINK0 开关 On/Off 控制
 0: Off
 1: On

● **ISGDATA0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	ISST0	D3	D2	D1	D0
R/W	—	—	—	R/W	R/W	R/W	R/W	R/W
POR	—	—	—	0	0	0	0	0

Bit 7~5 未定义，读为“0”

Bit 4 **ISST0**: 开关第一级或第二级电流控制
 0: 第一级
 1: 第二级

Bit 3~0 **D3~D0**: ISINK0 引脚的灌电流控制
 第一级电流值 (mA) = $1+1\times D[3:0]$, 1mA/step
 第二级电流值 (mA) = $16+11+11\times D[3:0]$, 11mA/step
 最大电流 (mA) = $16\text{mA}+176\text{mA} = 192\text{mA}$

● **ISGDATA1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	ISST1	D3	D2	D1	D0
R/W	—	—	—	R/W	R/W	R/W	R/W	R/W
POR	—	—	—	0	0	0	0	0

Bit 7~5 未定义，读为“0”

Bit 4 **ISST1**: 开关第一级或第二级电流控制
 0: 第一级
 1: 第二级

Bit 3~0 **D3~D0**: ISINK1 引脚的灌电流控制
 第一级电流值 (mA) = $1+1\times D[3:0]$, 1mA/step
 第二级电流值 (mA) = $16+11+11\times D[3:0]$, 11mA/step
 最大电流 (mA) = $16\text{mA}+176\text{mA} = 192\text{mA}$

A/D 转换器

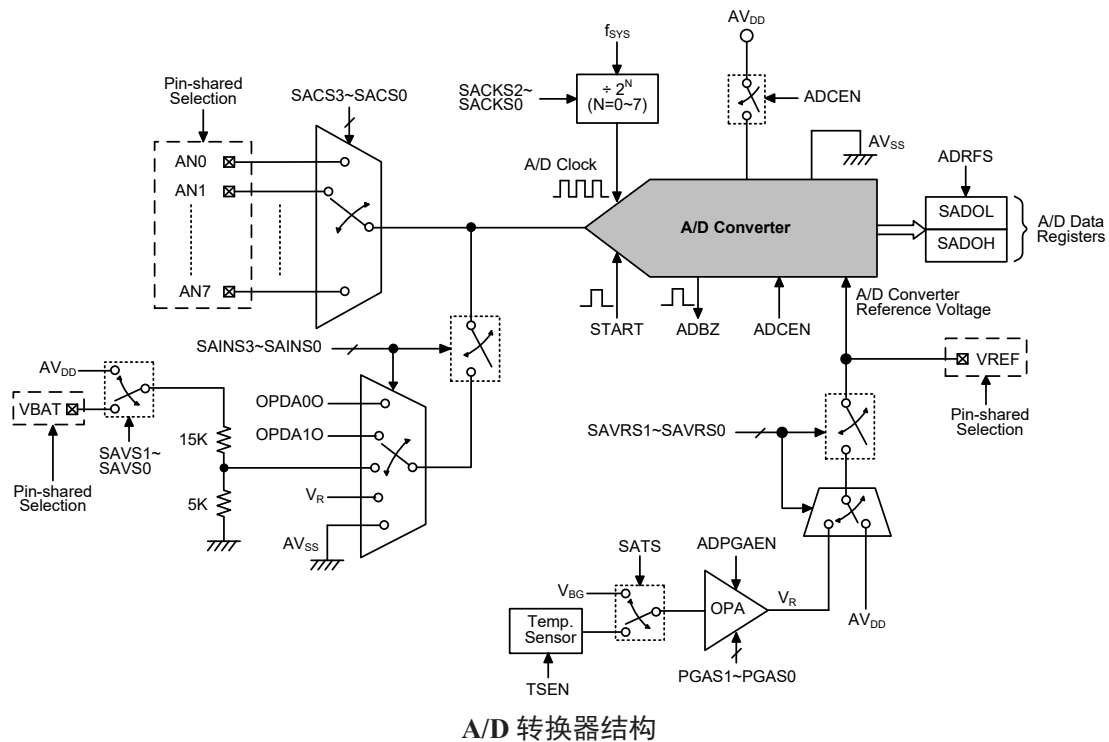
对于大多数电子系统而言，处理现实世界的模拟信号是共同的需求。为了完全由单片机来处理这些信号，首先需要通过 A/D 转换器将模拟信号转换成数字信号。将 A/D 转换器电路集成入单片机，可有效的减少外部器件，随之而来，具有降低成本和减少器件空间需求的优势。

A/D 简介

此单片机包含一个多通道 12 位 A/D 转换器，它可以直接接入外部模拟信号（来自传感器或其它控制信号）或内部模拟信号（例如接近感应电路放大器输出）并直接将这些信号转换成 12 位的数字量。选择转换外部或内部模拟信号由 SAINS2~SAINS0 位和 SACS3~SACS0 位共同控制。关于 A/D 输入信号的详细描述请参考“A/D 转换器控制寄存器”和“A/D 转换器输入信号”两节内容。

外部输入通道	内部信号	通道选择位
8: AN0~AN7	6: OPDA00, OPDA10, AV _{DD} /4, V _{BAT} /4, V _R , AV _{SS}	SAINS2~SAINS0, SACS3~SACS0

图显示了 A/D 转换器整体的内部结构和相关的寄存器。



A/D 转换寄存器介绍

A/D 转换器的所有工作由一系列寄存器控制。一对只读寄存器来存放 12 位 A/D 转换数据的值。剩下三个控制寄存器设置 A/D 转换器的操作和控制功能。

寄存器名称	位							
	7	6	5	4	3	2	1	0
SADOL (ADRF5=0)	D3	D2	D1	D0	—	—	—	—
SADOL (ADRF5=1)	D7	D6	D5	D4	D3	D2	D1	D0
SADOH (ADRF5=0)	D11	D10	D9	D8	D7	D6	D5	D4
SADOH (ADRF5=1)	—	—	—	—	D11	D10	D9	D8
SADC0	START	ADBZ	ADCEN	ADRF5	SACS3	SACS2	SACS1	SACS0
SADC1	SAINS2	SAINS1	SAINS0	SAVRS1	SAVRS0	SACKS2	SACKS1	SACKS0
SADC2	ADPGAEN	PGAGS1	PGAGS0	D4	SAVS1	SAVS0	TS_SEL	TSEN

A/D 转换器寄存器列表

A/D 转换器数据寄存器 – SADOL, SADOH

对于具有 12 位 A/D 转换器的芯片，需要两个数据寄存器存放转换结果，一个高字节寄存器 SADOH 和一个低字节寄存器 SADOL。在 A/D 转换完毕后，单片机可以直接读取这些寄存器以获得转换结果。由于寄存器只使用了 16 位中的 12 位，其数据存储格式由 SADC0 寄存器的 ADRFS 位控制，如下表所示。D0~D11 是 A/D 转换数据结果位。未使用的位读为“0”。应注意，当 A/D 转换器除能时，数据寄存器的内容不变。

ADRF5	SADOH								SADOL							
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	0	0	0	0
1	0	0	0	0	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

A/D 转换器数据寄存器

A/D 转换器控制寄存器 – SADC0, SADC1, SADC2

寄存器 SADC0、SADC1 和 SADC2 用来控制 A/D 转换器的功能和操作。这些 8-bit 的寄存器定义包括选择连接至内部 A/D 转换器的模拟通道，数字化数据格式，A/D 时钟源，并控制和监视 A/D 转换器的忙碌状态，等等。由于单片机只包含一个实际的模数转换电路，因此这些外部和内部模拟信号中的每一个都需要分别被发送到转换器。SADC0 寄存器中的 SACS3~SACS0 位用于选择哪个外部模拟输入通道被连接到内部 A/D 转换器。SADC1 寄存器中的 SAINS2~SAINS0 位用于选择外部模拟输入通道或内部模拟信号被连接到内部 A/D 转换器。

引脚共用功能选择寄存器的相关位用来定义 I/O 端口中的哪些引脚为 A/D 转换器的模拟输入，哪些引脚不作为 A/D 转换输入。当引脚作为 A/D 输入时，其原来的 I/O 或其它引脚共用功能消失，此外，其内部上拉电阻也将自动断开。

● SADC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	START	ADBZ	ADCEN	ADRF5	SACS3	SACS2	SACS1	SACS0
R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **START**: 启动 A/D 转换位
0→1→0: 启动
此位用于启动 A/D 转换过程。通常此位为低，但如果设为高再被清零，将启动 A/D 转换过程。
- Bit 6 **ADBZ**: A/D 转换忙碌标志位
0: A/D 转换结束或未开始转换
1: A/D 转换中
此只读标志位用于表明 A/D 转换过程是否完成。当 START 位由低变为高再变为低时，ADBZ 位为高，表明 A/D 转换已启动。A/D 转换结束后，此位被清零。
- Bit 5 **ADCEN**: A/D 转换器使能 / 除能控制位
0: 除能
1: 使能
此位控制 A/D 内部功能。该位被置高将使能 A/D 转换器。如果该位设为低将关闭 A/D 转换器以降低功耗。当 A/D 转换器除能时，A/D 数据寄存器 SADOH 和 SADOL 的内容将保持不变。
- Bit 4 **ADRF5**: A/D 转换数据格式选择位
0: A/D 转换数据格式 → SADOH=D[11:4]; SADOL=D[3:0]
1: A/D 转换数据格式 → SADOH=D[11:8]; SADOL=D[7:0]
此位控制存放在两个 A/D 数据寄存器中的 12 位 A/D 转换结果的格式。细节方面请参考 A/D 数据寄存器章节。
- Bit 3~0 **SACS3~SACS0**: A/D 转换器外部模拟通道输入选择位
0000: AN0
0001: AN1
0010: AN2
0011: AN3
0100: AN4
0101: AN5
0110: AN6
0111: AN7
1000~1111: 未定义，输入浮空

● SADC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SAINS2	SAINS1	SAINS0	SAVRS1	SAVRS0	SACKS2	SACKS1	SACKS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~5 **SAINS2~SAINS0**: A/D 输入信号选择位
000: 外部输入 – 外部模拟通道输入 ANn
001: 内部输入 – 接近感应电路 OPAMP0 输出, OPDA00
010: 内部输入 – 接近感应电路 OPAMP1 输出, OPDA10
011: 内部输入 – 接地, AV_{SS}
100: 内部输入 – A/D 转换器电源电压 AV_{DD}/4 或外部输入电压 V_{BAT}/4
101: 内部输入 – A/D 转换器 OPA 输出电压, V_R
110~111: 外部输入 – 外部模拟通道输入 ANn
当 SAINS2~SAINS0 被设为“001”~“101”选择转换内部模拟信号时，需特别注意。当选择内部模拟信号时，应设置 SACS3~SACS0 位为“1000”~“1111”，

避免外部通道输入作为 A/D 输入信号。否则，外部输入通道会和内部模拟信号一起连接至内部 A/D 转换器，这将导致无法预期的损坏。

当 SAINS2~SAINS0 被设为“100”时，实际电压输入源通过 SADC2 寄存器的 SAVS1~SAVS0 位选择。

Bit 4~3 **SAVRS1~SAVRS0**: A/D 转换器参考电压选择位

- 00: 外部 VREF 引脚
- 01: 内部 A/D 转换器电源 AV_{DD}
- 10: 内部 A/D 转换器 OPA 输出 V_R
- 11: 内部 A/D 转换器电源 AV_{DD}

这两位用于选择 A/D 转换器参考电压。当 SAVRS1~SAVRS0 为被设为“01”~“11”选择内部参考电压时需特别注意。当选择 A/D 转换器电源或 OPA 输出作为 A/D 转换器参考电压时，外部 VREF 引脚需通过引脚共用控制位选择作为其它共用的引脚功能。否则，外部 VREF 输入电压会和内部参考电压一起连接至内部 A/D 转换器，可能会导致内部电路的损坏。

Bit 2~0 **SACKS2~SACKS0**: A/D 时钟源选择位

- 000: f_{SYS}
- 001: f_{SYS}/2
- 010: f_{SYS}/4
- 011: f_{SYS}/8
- 100: f_{SYS}/16
- 101: f_{SYS}/32
- 110: f_{SYS}/64
- 111: f_{SYS}/128

这三位用于选择 A/D 转换器的时钟源。

• SADC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADPGAEN	PGAGS1	PGAGS0	D4	SAVS1	SAVS0	TS_SEL	TSEN
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **ADPGAEN**: PGA 使能控制

- 0: 除能
- 1: 使能

Bit 6~5 **PGAGS1~PGAGS0**: PGA 增益选择

- 00: V_R=V_{TS}, SATS=1
- 01: V_R=1.6V, SATS=0
- 10: V_R=3.0V, SATS=0
- 11: V_R=4.0V, SATS=0

当这些位设置为“01”~“11”，需通过 VBGC 寄存器的 VBGEN 位置高使能 Bandgap。

Bit 4 **D4**: 保留位，固定为“0”

Bit 3~2 **SAVS1~SAVS0**: 电压输入选择

- 00: 浮空
- 01: AV_{DD}
- 10: VBAT
- 11: 不能使用

由于 VBAT 与其它功能共用引脚，当 SAVS 字段设置为“10”时，VBAT 共用引脚控制位需合理设置以除能其它引脚功能。

- Bit 1 **TS_SEL**: 温度解析度较优应用配置 (当 SAVRS[1:0]=01 或 11)
 0: 适用于 V_{DD} (最小值) > 1.8V 的情况
 当 TS_SEL=0, 选择 $V_R=V_{TS}$ 和 $V_R=1.6V$ 切换搭配使用测量温度值; Writer 工具标定 T_{OS} 时, Writer 烧录选择 $V_{DD}=3V$
 1: 适用于 V_{DD} (最小值) > 3.3V 的情况
 当 TS_SEL=1, 选择 $V_R=V_{TS}$ 和 $V_R=3.0V$ 切换搭配使用测量温度值; Writer 工具标定 T_{OS} 时, Writer 烧录选择 $V_{DD}=5V$
 建议用户根据实际 V_{DD} 电压情况切换此控制位设置并选择对应的 V_R , 以获得较佳的温度解析度特性。
- Bit 0 **TSEN**: 温度传感器使能控制
 0: 除能
 1: 使能
 该位用于控制内部温度传感器电路。当选择温度传感器输出连接到 A/D 转换输入时, 或选择温度传感器内部参考电压作为 A/D 转换参考电压时, 应提前设置该位为 1, 使能温度传感器电路。当设置 TSEN 位为“1”使能温度传感器电路后, 在执行相关的温度传感器操作前, 需要一段时间 t_{RSS} 用于电路稳定。

A/D 转换器操作

SADC0 寄存器中的 START 位, 用于启动 A/D 转换。当单片机设置此位从逻辑低到逻辑高, 然后再到逻辑低, 就会开始一个模数转换周期。

SADC0 寄存器中的 ADBZ 位用于表明模数转换过程是否正在进行。A/D 转换成功启动后, ADBZ 位会被单片机自动置为“1”。在转换周期结束后, ADBZ 位会自动置为“0”。此外, 也会置位中断控制寄存器内相应的 A/D 中断请求标志位, 如果中断使能, 就会产生对应的内部中断信号。A/D 内部中断信号将引导程序跳转到相应的 A/D 内部中断地址。如果 A/D 内部中断除能, 可以让单片机轮询 SADC0 寄存器中的 ADBZ 位, 检查此位是否被清除, 作为另一种侦测 A/D 转换周期结束的方法。

A/D 转换器的时钟源为系统时钟 f_{SYS} 或其分频, 而分频系数由 SADC1 寄存器中的 SACKS2~SACKS0 位决定。虽然 A/D 时钟源是由系统时钟 f_{SYS} 和 SACKS2~SACKS0 位决定, 但可选择的最大 A/D 时钟源则有一些限制。由于允许的 A/D 时钟周期 t_{ADCK} 的范围为 $0.5\mu s \sim 10\mu s$, 所以选择系统时钟速度时必须小心。例如, 如果系统时钟速度为 8MHz 时, SACKS2~SACKS0 位不能设为“000”、“001”或“111”。必须保证设置的 A/D 转换时钟周期不小于时钟周期的最小值或不大于时钟周期的最大值。使用者可以参考下面的表格, 被标上星号 * 的数值是不允许的, 因为它们超出了 A/D 转换时钟周期规定的范围。

f_{SYS}	A/D 时钟周期 (t_{ADCK})							
	SACKS[2:0]=000 (f_{SYS})	SACKS[2:0]=001 ($f_{SYS}/2$)	SACKS[2:0]=010 ($f_{SYS}/4$)	SACKS[2:0]=011 ($f_{SYS}/8$)	SACKS[2:0]=100 ($f_{SYS}/16$)	SACKS[2:0]=101 ($f_{SYS}/32$)	SACKS[2:0]=110 ($f_{SYS}/64$)	SACKS[2:0]=111 ($f_{SYS}/128$)
1MHz	1 μs	2 μs	4 μs	8 μs	16 μs *	32 μs *	64 μs *	128 μs *
2MHz	500ns	1 μs	2 μs	4 μs	8 μs	16 μs *	32 μs *	64 μs *
4MHz	250ns *	500ns	1 μs	2 μs	4 μs	8 μs	16 μs *	32 μs *
8MHz	125ns *	250ns *	500ns	1 μs	2 μs	4 μs	8 μs	16 μs *

A/D 时钟周期范例

SADC0 寄存器中的 ADCEN 位用于控制 A/D 转换电路电源的开启和关闭。该位必须置高以开启 A/D 转换器电源。当设置 ADCEN 位为高开启 A/D 转换器内部电路时, 在 A/D 转换成功启动前需一段延时, 如时序图中所示。即使通过相关引脚共用控制位选择无引脚作为 A/D 输入, 如果 ADCEN 设为“1”, 仍然

会产生功耗。因此在功耗敏感的应用中，当未使用 A/D 转换器功能时，建议设置 ADCEN 为低以减少功耗。

A/D 转换器参考电压

A/D 转换器参考电压来自正电源电压 AV_{DD} 、A/D 转换器 OPA 输出 V_R 或外部参考源引脚 VREF，通过 SAVRS1 和 SAVRS0 位选择。当 SAVRS1~SAVRS0 位为“01”或“11”时，A/D 转换器参考电压来自 AV_{DD} 。当 SAVRS1~SAVRS0 位为“10”时，A/D 转换器参考电压来自 OPA 输出。否则，A/D 转换器参考电压来自 VREF 引脚。由于 VREF 引脚与其它功能共用，当选择 VREF 引脚作为参考电压源时，需先正确设置引脚共用选择位将 VREF 引脚配置为参考电压输入功能。然而，当内部 A/D 转换器电源或 OPA 输出被选作参考电压源时，相关的引脚共用控制位不可选择 VREF 参考电压输入功能，避免 VREF 引脚电压跟内部参考电压信号一起接入 A/D 转换器。

模拟输入值一定不能超过所选的参考电压值。

SAVRS[1:0]	参考源	说明
00	VREF 引脚	外部 A/D 转换器参考引脚 VREF
01	AV_{DD}	内部 A/D 转换器电源电压
10	V_R	内部 A/D 转换器 OPA 输出电压
11	AV_{DD}	内部 A/D 转换器电源电压

A/D 转换器参考电压选择

A/D 转换器输入信号

所有的 A/D 模拟输入引脚都与 I/O 口及其它功能共用。使用 PxS0 和 PxS1 寄存器中的相应位，可以将它们设置为 A/D 转换器模拟输入脚或具有其它功能。如果对应的引脚作为 A/D 转换输入，那么它原来的引脚功能将除能。通过这种方式，引脚的功能可由程序来控制，灵活地切换引脚功能。如果将引脚设为 A/D 输入，则通过寄存器编程设置的所有上拉电阻会自动断开。请注意，端口控制寄存器不需要为使能 A/D 输入而先设定为输入模式，当 A/D 输入功能选择位使能 A/D 输入时，端口控制寄存器的状态将被重置。

另外还有几个内部模拟信号可作为 A/D 转换器的模拟输入信号，分别来自接近感应电路运算放大器输出、A/D 转换器电源电压或 A/D 转换器 OPA 输出，通过设置 SAINS2~SAINS0 位来选择。若 SAINS2~SAINS0 位为“000”、“110”或“111”，则选择转换外部模拟输入信号，具体通道编号由 SACS3~SACS0 位决定。若选择内部模拟信号时，应将 SACS3~SACS0 位设置为一个适当的值，以关闭外部模拟通道输入。否则，外部通道输入会与内部模拟信号一起接入从而导致错误。

SAINS[2:0]	SACS[3:0]	输入信号	说明
000, 110, 111	0000~0111	AN0~AN7	外部模拟通道输入
	1000~1111	—	未选择外部通道，输入浮空
001	1000~1111	OPDA00	接近感应电路 OPAMP0 输出电压
010	1000~1111	OPDA10	接近感应电路 OPAMP1 输出电压
011	1000~1111	AV_{SS}	接地
100	1000~1111	$AV_{DD}/4$ 或 $V_{BAT}/4$	A/D 转换器电源电压 $AV_{DD}/4$ 或外部输入 $V_{BAT}/4$
101	1000~1111	V_R	A/D 转换器 OPA 输出电压 V_R

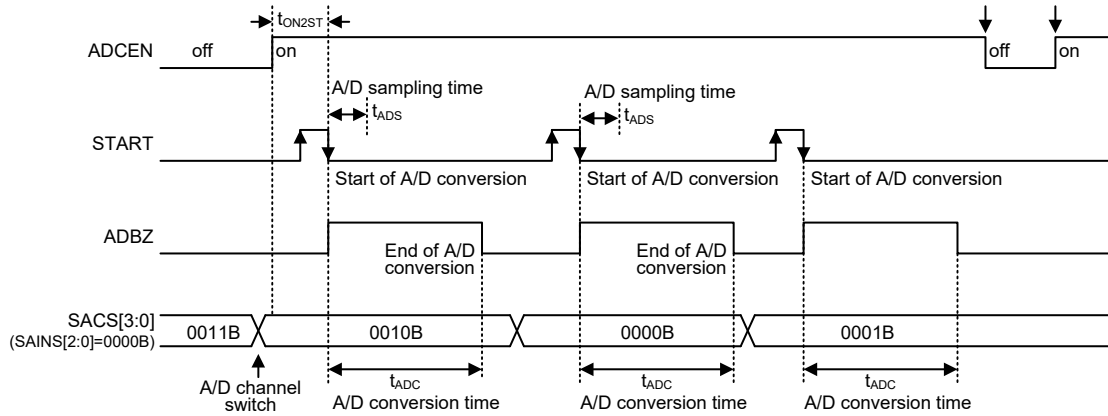
A/D 转换器输入信号选择

A/D 转换率及时序图

一个完整的 A/D 转换包含两部分，数据采样和数据转换。数据采样时间定义为 t_{ADS} ，需要 4 个 A/D 时钟周期，而数据转换需要 12 个 A/D 时钟周期。所以一个完整的 A/D 转换时间， t_{ADC} ，一共需要 16 个 A/D 时钟周期。

$$\text{最大 A/D 转换率} = 1 \div (\text{A/D 时钟周期} \times 16)$$

下列时序图表示模数转换过程中不同阶段的图形与时序。由应用程序控制开始 A/D 转换过程后，单片机的内部硬件就会开始进行转换，在这个过程中，程序可以继续其它功能。A/D 转换时间为 $16t_{ADCK}$ ， t_{ADCK} 为 A/D 时钟周期。



A/D 转换时序图 – 外部通道输入

A/D 转换步骤概述

下面概述实现 A/D 转换过程的各个步骤。

- 步骤 1
通过 SADC1 寄存器中的 SACKS2~SACKS0 位，选择所需的 A/D 转换时钟。
- 步骤 2
将 SADC0 寄存器中的 ADCEN 位置高使能 A/D 转换器。
- 步骤 3
通过配置 SAINS2~SAINS0 位，选择连接至内部 A/D 转换器的信号。
若选择外部通道输入，接着执行步骤 4。
若选择内部模拟信号，接着执行步骤 5。
- 步骤 4
若已通过 SAINS2~SAINS0 位选择 A/D 输入信号来自外部通道输入，接着应设置相关的引脚共用控制位将该引脚规划为 A/D 输入引脚。通过设置 SACS3~SACS0 位选择哪个外部通道接至 A/D 转换器。接着执行步骤 6。
- 步骤 5
选择内部模拟信号前，应正确设置 SACS3~SACS0 位，将外部通道输入切换到无通道输入。然后再设置 SAINS2~SAINS0 位选择所需的内部模拟信号。接着执行步骤 6。
- 步骤 6
通过 SADC1 寄存器中的 SAVRS1~SAVRS0 位选择参考电压。此步骤之注意事项请参考 A/D 转换器参考电压选择章节。

- 步骤 7
设置 SADC0 寄存器中的 ADRFS 位选择 A/D 转换器输出数据格式。
- 步骤 8
如果要使用中断，则中断控制寄存器需要正确地设置，以确保 A/D 中断功能是激活的。总中断控制位 EMI 需要置位为“1”，以及 A/D 转换器中断位 ADE 也需要置位为“1”。
- 步骤 9
现在可以通过设置 SADC0 寄存器中的 START 位从“0”到“1”再回到“0”，开始模数转换的过程。
- 步骤 10
如果 A/D 转换正在进行中，ADBZ 位会被置为逻辑高。A/D 转换完成后，ADBZ 位会被置为逻辑低，并可从 SADOH 和 SADOL 寄存器中读取输出数据。
注：若使用轮询 SADC0 寄存器中 ADBZ 位的状态的方法来检查转换过程是否结束时，则中断使能的步骤可以省略。

编程注意事项

在编程时，如果 A/D 转换器未使用，通过设置 SADC0 寄存器中的 ADCEN 为低，关闭 A/D 内部电路以减少电源功耗。此时，不考虑输入脚的模拟电压，内部 A/D 转换器电路不产生功耗。如果 A/D 转换器输入脚用作普通 I/O 脚，必须特别注意，输入电压为无效逻辑电平也可能增加功耗。

A/D 转换功能

单片机含有一组 12 位的 A/D 转换器，它们转换的最大值可达 FFFH。由于模拟输入最大值等于实际 A/D 转换器参考电压值 V_{REF} ，因此每一位可表示 $V_{REF}/4096$ 的模拟输入值。

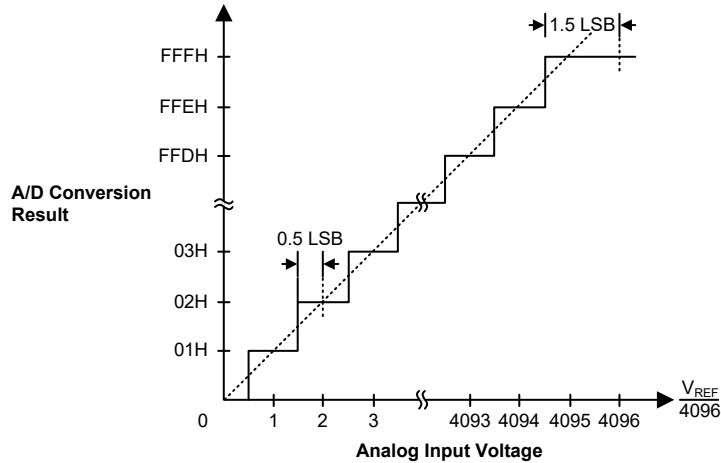
$$1 \text{ LSB} = V_{REF} \div 4096$$

通过下面的等式可估算 A/D 转换器输入电压值：

$$\text{A/D 输入电压} = \text{A/D 数字输出值} \times (V_{REF} \div 4096)$$

下图显示 A/D 转换器模拟输入值和数字输出值之间理想的转换功能。除了数字化数值 0，其后的数字化数值会在精确点之前的 0.5 LSB 处改变，而数字化数值的最大值将在 V_{REF} 之前的 1.5 LSB 处改变。

注意，这里的 V_{REF} 电压指的是通过 SAVRS 字段选择的实际输入 A/D 转换器的参考电压。



理想的 A/D 转换功能

温度传感器功能

此 A/D 转换器内建温度传感器电路，通过 OPA 驱动放大后输入到 A/D 转换器进行转换。再经由特定转换公式取得目前环境的温度值。根据 V_{DD} 工作范围，选择合适的 TS_SEL 与对应的 V_R (1.6V/3.0V)。操作说明简述如下：

- 步骤 1
设置 SAIN[2:0]=101b 选择 V_R 作为 A/D 转换器输入，设置 SAVRS[1:0]=11b 选择 AV_{DD} 作为 A/D 转换器参考电压。
- 步骤 2
设置 TSEN=1 使能温度传感器。若是刚启动温度传感器，需等待启动稳定时间 t_{TSS} ，并设定先测量 $V_R=1.6V$ 或 $3.0V$ 。
- 步骤 3
开始 A/D 转换并读回转换值。建议读取多次求平均，命名为 ADC_{REF} 。
注意，如果 V_{DD} 是固定不变，本步骤只要执行过并记录下来，每次测温时可不需要重复执行。
- 步骤 4
切换为 $V_R=V_{TS}$ (PGAGS[1:0]=00)，并等待切换稳定时间 $150\mu s$ 。
- 步骤 5
开始 A/D 转换并读回转换值。建议读取多次求平均，命名为 ADC_{TS} 。
- 步骤 6
经以下转换公式计算得到测量的温度：

$$T_a(^{\circ}C) = 655 \times \frac{ADC_{TS}}{ADC_{REF}} - 460 + T_{OS}$$
 其中， T_{OS} 可通过 Writer 标定后，读取 Option 存储器得到。
- 步骤 7
若要再次测量温度，回到步骤 2 并等待稳定时间 $150\mu s$ 。

- 注：1. 客户应自行在已知温度下根据以上步骤进行测量 T_a ，将得到的 T_a 与已知的温度进行相减得到 T_{OS} ，然后储存至 Option 存储器，以校正此公式的偏移量。
2. 存储在 Option 存储器的 T_{OS} 格式是 2' s 补数，7-bit 整数 (含 Sign 位)，1-bit 小数。

3. 在 Writer 烧录时，必须外接 Holtek 开发的温度模块 (EMDE001A)，读取温度模块的测量数据：TS (环境温度)、ADC_{TS} (环境温度下的温度传感器的 ADC 值) 和 T_{OS} (校准标定值)，再自动写入 Option 存储器中。在 Option 存储器映射功能使能后，可通过查表指令在程序存储器最后一页相应位置读取到这些数据。

名称	映射在程序存储器的地址	说明
TS	FF5H	TS 编码 (00H(0°C) ~ FFH(51°C)) 温度值可通过编码值转换得出，0.2°C/step
ADCTS	FF6H	12-bit TS A/D 转换结果 bit 11 ~ bit 4
	FF7H	12-bit TS A/D 转换结果 bit 3 ~ bit 0
TOS	FF8H	温度传感器单点校准补偿值

温度测量参考项目

Option 存储器的映射功能可通过 ORMC 寄存器使能，具体操作请参考特殊功能寄存器章节中“Option 存储器映射寄存器 – ORMC”内容说明。

A/D 转换应用范例

下面两个范例程序用来说明怎样使用 A/D 转换。第一个范例是轮询 SADC0 寄存器中的 ADBZ 位来判断 A/D 转换是否完成；第二个范例则使用中断的方式判断。

范例：使用查询 ADBZ 的方式来检测转换结束

```

clr ADE                ; disable ADC interrupt
mov a,0BH
mov SADC1,a            ; select input signal from external channel
                        ; input, reference voltage from AVDD
                        ; fsys/8 as A/D clock
mov a,80h              ; setup PAS0 register to configure pin AN0
mov PAS0,a
mov a,20h
mov SADC0,a           ; enable A/D converter and connect AN0 channel
                        ; to A/D converter
:
start_conversion:
clr START              ; high pulse on start bit to initiate conversion
set START              ; reset A/D
clr START              ; start A/D
polling_EOC:
sz ADBZ                ; poll the SADC0 register ADBZ bit to detect end
                        ; of A/D conversion
jmp polling_EOC        ; continue polling
mov a,SADOL            ; read low byte conversion result value
mov SADOL_buffer,a    ; save result to user defined register
mov a,SADOH            ; read high byte conversion result value
mov SADOH_buffer,a    ; save result to user defined register
:
:
jmp start_conversion   ; start next A/D conversion

```

范例：使用中断的方式来检测转换结束

```
clr ADE                ; disable ADC interrupt
mov a,0BH
mov SADC1,a            ; select input signal from external channel
                        ; input, reference voltage from AVDD
                        ; fsys/8 as A/D clock

mov a,80h              ; setup PAS0 register to configure pin AN0
mov PAS0,a
mov a,20h
mov SADC0,a            ; enable A/D converter and connect AN0 channel
                        ; to A/D converter

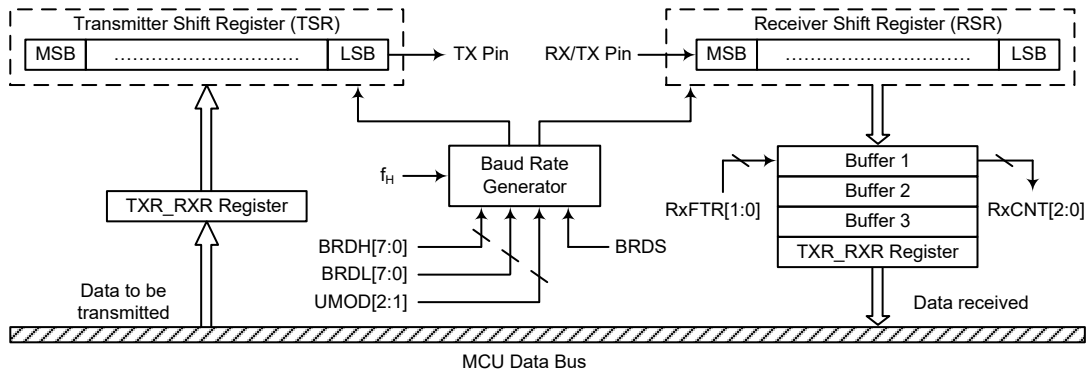
Start_conversion:
clr START              ; high pulse on START bit to initiate conversion
set START              ; reset A/D
clr START              ; start A/D
clr ADF                ; clear ADC interrupt request flag
set ADE                ; enable ADC interrupt
set EMI                ; enable global interrupt
:
:
; ADC interrupt service routine
ADC_ISR:
mov acc_stack,a        ; save ACC to user defined memory
mov a,STATUS
mov status_stack,a    ; save STATUS to user defined memory
:
:
mov a,SADOL            ; read low byte conversion result value
mov SADOL_buffer,a    ; save result to user defined register
mov a,SADOH            ; read high byte conversion result value
mov SADOH_buffer,a    ; save result to user defined register
:
:
EXIT_INT_ISR:
mov a,status_stack
mov STATUS,a          ; restore STATUS from user defined memory
mov a,acc_stack       ; restore ACC from user defined memory
reti
```

UART 接口

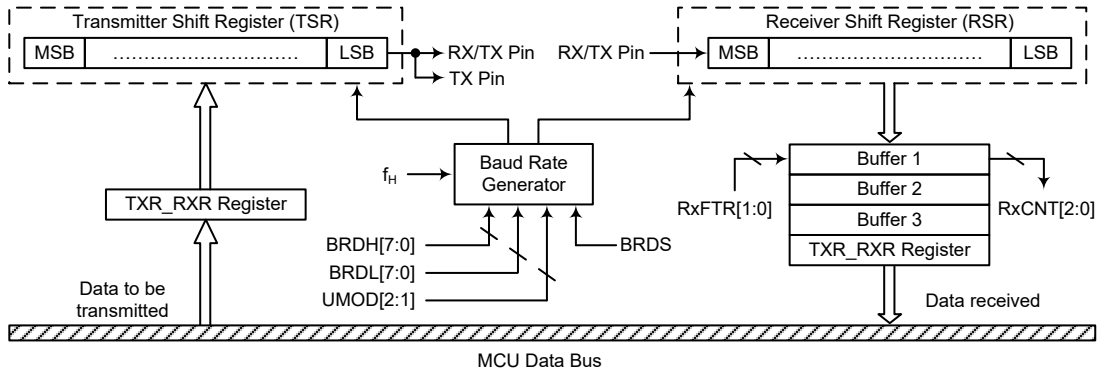
该单片机具有一个全双工或半双工的异步串行通信接口，可以很方便的与其它具有串行口的芯片通信。UART 具有许多功能特性，发送或接收串行数据时，将数据组成一个 8 位或 9 位的数据块，连同数据特征位一并传输。具有检测数据覆盖或帧错误等功能。UART 功能占用一个内部中断向量，当接收到数据或数据发送结束，触发 UART 中断。

内置的 UART 功能包含以下特性：

- 全双工或半双工 (单线通信模式) 通用异步接收器 / 发送器
- 8 位或 9 位传输格式
- 奇校验、偶校验、Mark 校验、Space 校验或无校验
- 接收器可配置 1 位或 2 位停止位
- 发送器固定为 2 位停止位
- 16 位预分频的波特率发生器
- 奇偶、帧、噪声和溢出检测
- 支持地址检测中断 (最后一位 = 1)
- 独立的发送和接收使能
- 4-byte FIFO 接收数据缓冲器
- 1-byte FIFO 发送数据缓冲器
- RX/TX 引脚唤醒功能
- 发送和接收中断
- 中断可由下列条件触发：
 - ◆ 发送器为空
 - ◆ 发送器空闲
 - ◆ 接收器达到 FIFO 触发字节数
 - ◆ 接收器溢出
 - ◆ 地址检测



UART 数据传输方框图 - SWM=0



UART 数据传输方框图 – SWM=1

UART 外部引脚

内部 UART 有两个外部引脚 TX 和 RX/TX，可与外部串行接口进行通信。TX 和 RX/TX 分别为 UART 发送脚和接收脚，与 I/O 口或其它功能共用引脚。在使用 UART 功能前，应先通过相应的引脚共用功能选择寄存器，选择 TX 和 RX/TX 引脚功能。当 UARTEN 和 TXEN/RXEN 位置高时，将自动设置这些 I/O 脚或其它共用功能脚作为 TX 输出和 RX/TX 输入，并且除能 TX 和 RX/TX 引脚上的上拉电阻功能。当 UARTEN、TXEN 或 RXEN 位清零除能 TX 或 RX/TX 引脚功能后，TX 或 RX/TX 引脚将处于浮空状态。这时 TX 或 RX/TX 引脚是否连接内部上拉电阻是由相应的 I/O 上拉电阻控制位决定的。

UART 单线模式

UART 功能支持单线模式通信，通过 UCR3 寄存器中的 SWM 位选择。当设置该位为高，UART 将工作在单线模式。在单线模式下，单个 RX/TX 引脚通过相关控制位的不同设置即可完成数据的发送与接收。设置 RXEN 位为高，RX/TX 引脚用作接收引脚。将 RXEN 位清零，同时设置 TXEN 位为高，RX/TX 引脚用作发送引脚。

在单线模式下建议不要将 RXEN 位和 TXEN 位同时设置为高。若 RXEN 位和 TXEN 位同时为高，RXEN 位具有更高的优先级，此时 UART 为接收器状态。

需特别注意的是，UART 章节所有内容是基于 UART 全双工通信来对 UART 功能进行描述，相关的说明除引脚的使用外，对半双工通信(单线模式)同样适用。在理解单线模式通信时，全双工通信中使用的 TX 引脚需取代为 RX/TX 引脚。

在单线模式下，通过合理的软件配置，数据也可以在 TX 引脚发送。因此数据可通过 RX/TX 和 TX 引脚输出。

UART 数据传输方案

前面方框图显示了 UART 的整体传输结构。需要发送的数据首先写入 TXR_RXR 寄存器，接着此数据被传输到发送移位寄存器 TSR 中，然后在波特率发生器的控制下将 TSR 寄存器中数据一位位地移到 TX 引脚上，低位在前。TXR_RXR 寄存器被映射到单片机的数据存储器中，而发送移位寄存器没有实际地址，所以发送移位寄存器不可直接操作。

数据在波特率发生器的控制下，低位在前高位在后，从外部引脚 RX/TX 进入接收移位寄存器 RSR。当数据接收完成，数据从接收移位寄存器移入可被用户程序操作的 TXR_RXR 寄存器中。TXR_RXR 寄存器被映射到单片机数据存储器中，而接收移位寄存器没有实际地址，所以接收移位寄存器不可直接操作。

需要注意的是，发送和接收都是共用同一个数据存储地址的数据寄存器，即 TXR_RXR 寄存器。

UART 状态和控制寄存器

与 UART 功能相关的有 9 个寄存器，包括控制 UART 模块整体功能的 USR、UCR1、UCR2、UCR3、UFCR 和 RxCNT 寄存器，控制波特率的 BRDH 和 BRDL 寄存器，管理发送和接收数据的数据寄存器 TXR_RXR。

寄存器名称	位							
	7	6	5	4	3	2	1	0
USR	PERR	NF	FERR	OERR	RIDLE	RXIF	TIDLE	TXIF
UCR1	UARTEN	BNO	PREN	PRT1	PRT0	TXBRK	RX8	TX8
UCR2	TXEN	RXEN	STOPS	ADDEN	WAKE	RIE	TIIE	TEIE
UCR3	—	—	—	—	—	—	—	SWM
UFCR	—	—	UMOD2	UMOD1	UMOD0	BRDS	RxFTR1	RxFTR0
RxCNT	—	—	—	—	—	D2	D1	D0
TXR_RXR	TXRX7	TXRX6	TXRX5	TXRX4	TXRX3	TXRX2	TXRX1	TXRX0
BRDH	D7	D6	D5	D4	D3	D2	D1	D0
BRDL	D7	D6	D5	D4	D3	D2	D1	D0

UART 寄存器列表

● USR 寄存器

寄存器 USR 是 UART 的状态寄存器，可以通过程序读取。所有 USR 位是只读的。详细解释如下：

Bit	7	6	5	4	3	2	1	0
Name	PERR	NF	FERR	OERR	RIDLE	RXIF	TIDLE	TXIF
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	1	0	1	1

Bit 7 **PERR**: 奇偶校验出错标志位

- 0: 奇偶校验正确
- 1: 奇偶校验出错

PERR 是奇偶校验出错标志位。若 PERR=0，奇偶校验正确；若 PERR=1，接收到的数据奇偶校验出错。只有使能了奇偶校验，选择了校验类型（奇校验、偶校验、Mark 校验或 Space 校验），此位才有效。可使用软件清除该标志位，即先读取 USR 寄存器再读 TXR_RXR 寄存器来清除此位。

Bit 6 **NF**: 噪声干扰标志位

- 0: 未检测到噪声
- 1: 检测到噪声

NF 是噪声干扰标志位。若 NF=0，没有受到噪声干扰；若 NF=1，UART 接收数据时受到噪声干扰。它与 RXIF 在同周期内置位，但不会与溢出标志位同时置位。可使用软件清除该标志位，即先读取 USR 寄存器再读 TXR_RXR 寄存器将清除此标志位。

Bit 5 **FERR**: 帧错误标志位

- 0: 无帧错误发生
- 1: 有帧错误发生

FERR 是帧错误标志位。若 FERR=0，没有帧错误发生；若 FERR=1，当前的数据发生了帧错误。可使用软件清除该标志位，即先读取 USR 寄存器再读 TXR_RXR 寄存器来清除此位。

- Bit 4 OERR: 溢出错误标志位**
0: 无溢出错误发生
1: 有溢出错误发生
OERR 是溢出错误标志位, 表示接收缓冲器是否溢出。若 OERR=0, 没有溢出错误; 若 OERR=1, 发生了溢出错误, 它将禁止下一组数据的接收。可通过软件清除该标志位, 即先读取 USR 寄存器再读 TXR_RXR 寄存器将清除此标志位。
- Bit 3 RIDLE: 接收状态标志位**
0: 正在接收数据
1: 接收器空闲
RIDLE 是接收状态标志位。若 RIDLE=0, 正在接收数据; 若 RIDLE=1, 接收器空闲。在接收到停止位和下一个数据的起始位之间, RIDLE 被置位, 表明 UART 空闲, RX/TX 脚处于逻辑高状态。
- Bit 2 RXIF: 接收寄存器状态标志位**
0: TXR_RXR 寄存器为空
1: TXR_RXR 寄存器含有有效数据且达到接收器 FIFO 触发等级
RXIF 是接收寄存器状态标志位。当 RXIF=0, TXR_RXR 寄存器为空; 当 RXIF=1, TXR_RXR 寄存器接收到新数据且达到接收器 FIFO 触发字节数。当数据从移位寄存器加载到 TXR_RXR 寄存器中且达到接收器 FIFO 触发等级, 如果 UCR2 寄存器中的 RIE=1, 则会触发中断。当接收数据时检测到一个或多个错误时, 相应的标志位 NF、FERR 或 PERR 会在同一周期内置位。读取 USR 寄存器再读 TXR_RXR 寄存器, 如果 TXR_RXR 寄存器中没有新的数据, 那么将清除 RXIF 标志。
- Bit 1 TIDLE: 数据发送完成标志位**
0: 数据传输中
1: 无数据传输
TIDLE 是数据发送完成标志位。若 TIDLE=0, 数据传输中。当 TXIF=1 且数据发送完毕或者暂停字被发送时, TIDLE 置位。TIDLE=1, TX 引脚空闲且处于逻辑高状态。读取 USR 寄存器再写 TXR_RXR 寄存器将清除 TIDLE 位。数据字符或暂停字就绪时, 不会产生该标志位。
- Bit 0 TXIF: 发送数据寄存器 TXR_RXR 状态位**
0: 数据还没有从缓冲器加载到移位寄存器中
1: 数据已从缓冲器加载到移位寄存器中 (TXR_RXR 数据寄存器为空)
TXIF 是发送数据寄存器为空标志位。若 TXIF=0, 数据还没有从缓冲器加载到移位寄存器中; 若 TXIF=1, 数据已从缓冲器中加载到移位寄存器中。读取 USR 寄存器再写 TXR_RXR 寄存器将清除 TXIF。当 TXEN 被置位, 由于发送缓冲器未满, TXIF 也会被置位。

● UCR1 寄存器

UCR1 和 UCR2 是 UART 的两个控制寄存器, 用来定义各种 UART 功能, 例如 UART 的使能与除能、奇偶校验控制、传输数据的长度、单线模式通信等等。详细解释如下:

Bit	7	6	5	4	3	2	1	0
Name	UARTEN	BNO	PREN	PRT1	PRT0	TXBRK	RX8	TX8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R	W
POR	0	0	0	0	0	0	x	0

“x”: 未知

- Bit 7 UARTEN: UART 功能使能位**
0: UART 除能, TX 和 RX/TX 脚处于浮空状态
1: UART 使能, TX 和 RX/TX 脚作为 UART 功能引脚
此位为 UART 的使能位。UARTEN=0, UART 除能, RX/TX 和 TX 处于浮空状态; UARTEN=1, UART 使能, TX 和 RX/TX 将分别由 SWM 模式选择位以及 TXEN 和 RXEN 控制。当 UART 被除能将清除缓冲器, 所有缓冲器中的数据将被忽略, 另外波特率计数器、错误和状态标志位被复位, TXEN、RXEN、TXBRK、

RXIF、OERR、FERR、PERR 和 NF 以及 RxCNT 寄存器清零，而 TIDLE、TXIF 和 RIDLE 置位，UCR1、UCR2、UCR3、UFCR、BRDH 和 BRDL 寄存器中的其它位保持不变。若 UART 工作时 UARTEN 清零，所有发送和接收将停止，模块也将复位成上述状态。当 UART 再次使能时，它将在上次配置下重新工作。

- Bit 6 BNO:** 数据传输位数选择位
 0: 8-bit 数据传输
 1: 9-bit 数据传输
 BNO 是数据传输位数选择位。BNO=1，传输数据为 9 位；BNO=0，传输数据为 8 位。若选择了 9 位数据传输格式，RX8 和 TX8 将分别存储接收和发送数据的第 9 位。
 需要注意的是，若 BNO=1，奇偶校验使能时，数据的第 9 位为奇偶校验位，不会传送到 RX8。若 BNO=0，奇偶校验使能时，数据的第 8 位为奇偶校验位，不会传送到 TXRX7 (即 TXR_RXR.7)。
- Bit 5 PREN:** 奇偶校验使能位
 0: 奇偶校验除能
 1: 奇偶校验使能
 此位为奇偶校验使能位。PREN=1，使能奇偶校验；PREN=0，除能奇偶校验。
- Bit 4~3 PRT1~PRT0:** 奇偶校验类型选择位
 00: 偶校验
 01: 奇校验
 10: Mark 校验
 11: Space 校验
 奇偶校验类型选择位。PRT[1:0]=00，偶校验；PRT[1:0]=01，奇校验；PRT[1:0]=10，Mark 校验，校验位为 1；PRT[1:0]=11，Space 校验，校验位为 0。
- Bit 2 TXBRK:** 暂停字发送控制位
 0: 没有暂停字要发送
 1: 发送暂停字
 TXBRK 是暂停字发送控制位。TXBRK=0，没有暂停字要发送，TX 引脚正常操作；TXBRK=1，将会发送暂停字，发送器将发送逻辑“0”。若 TXBRK 为高，缓冲器中数据发送完毕后，发送器输出将至少保持 13 位宽的低电平直至 TXBRK 复位。
- Bit 1 RX8:** 接收 9-bit 数据传输格式中的第 9 位 (只读)
 此位只有在传输数据为 9 位的格式中有效，用来存储接收数据的第 9 位。BNO 是用来控制传输位数是 8 位还是 9 位。
- Bit 0 TX8:** 发送 9-bit 数据传输格式中的第 9 位 (只写)
 此位只有在传输数据为 9 位的格式中有效，用来存储发送数据的第 9 位。BNO 是用来控制传输位数是 8 位还是 9 位。

• UCR2 寄存器

UCR2 是 UART 的第二个控制寄存器，它的主要功能是控制发送器、接收器以及各种 UART 中断源的使能或除能。它也可用来选择接收器停止位的长度，使能接收唤醒和地址侦测。详细解释如下：

Bit	7	6	5	4	3	2	1	0
Name	TXEN	RXEN	STOPS	ADDEN	WAKE	RIE	THIE	TEIE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 TXEN:** UART 发送使能位
 0: UART 发送除能
 1: UART 发送使能
 此位为发送使能位。TXEN=0，发送将被除能，发送器立刻停止工作。另外发送缓冲器将被复位，此时 TX 引脚将处于浮空状态。若 TXEN=1 且 UARTEN=1，

则发送将被使能，TX 引脚将由 UART 来控制。在数据传输时清除 TXEN 将中止数据发送且复位发送器，此时 TX 引脚将处于浮空状态。

- Bit 6 **RXEN**: UART 接收使能位
0: UART 接收除能
1: UART 接收使能
此位为接收使能位。RXEN=0，接收将被除能，接收器立刻停止工作。另外接收缓冲器将被复位，此时 RX/TX 引脚将处于浮空状态。若 RXEN=1 且 UARTE=1，则接收将被使能，RX/TX 引脚将由 UART 来控制。在数据传输时清除 RXEN 将中止数据接收且复位接收器，此时 RX/TX 引脚将处于浮空状态。
- Bit 5 **STOPS**: 接收器停止位的长度选择位
0: 有一位停止位
1: 有两位停止位
此位用来设置接收器停止位的长度。STOPS=1，有两位停止位；STOPS=0，只有一位停止位。发送器固定使用两位停止位。
- Bit 4 **ADDEN**: 地址检测使能位
0: 地址检测除能
1: 地址检测使能
此位为地址检测使能和除能位。ADDEN=1，地址检测使能，此时数据的第 8 位即 TXRX7(BNO=0) 或第 9 位即 RX8(BNO=1) 为高，那么接到的是地址而非数据。若相应的中断使能且接收到的值最高位为 1，那么中断请求标志将会被置位，若地址检测功能使能且最高位为 0，那么将不会产生中断且收到的数据也会被忽略。
- Bit 3 **WAKE**: RX/TX 脚下降沿唤醒 UART 功能使能位
0: RX/TX 脚下降沿唤醒 UART 功能除能
1: RX/TX 脚下降沿唤醒 UART 功能使能
此位用于控制 RX/TX 脚下降沿时是否唤醒 UART 功能。此位仅当 UART 时钟源 f_{H} 关闭时有效。若 UART 时钟源 f_{H} 还开启，则 RX/TX 引脚唤醒 UART 功能无效。若此位置高且 UART 时钟 f_{H} 关闭，当 RX/TX 引脚发生下降沿时会产生 UART 唤醒请求。若相应的中断使能，将产生 RX/TX 引脚唤醒 UART 的中断，以告知单片机使其通过应用程序开启 UART 时钟源 f_{H} ，从而唤醒 UART 功能。否则，若此位为低，即使 RX/TX 引脚发生下降沿也无法恢复 UART 功能。
- Bit 2 **RIE**: 接收中断使能位
0: 接收中断除能
1: 接收中断使能
此位为接收中断使能或除能位。若 RIE=1，当 OERR 或 RXIF 置位时，UART 的中断请求标志置位；若 RIE=0，UART 中断请求标志不受 OERR 和 RXIF 影响。
- Bit 1 **TIIE**: 发送器空闲中断使能位
0: 发送器空闲中断除能
1: 发送器空闲中断使能
此位为发送器空闲中断的使能或除能位。若 TIIE=1，当发送器空闲触发 TIDLE 置位时，UART 的中断请求标志置位；若 TIIE=0，UART 中断请求标志不受 TIDLE 的影响。
- Bit 0 **TEIE**: 发送寄存器为空中断使能位
0: 发送寄存器为空中断除能
1: 发送寄存器为空中断使能
此位为发送寄存器为空中断的使能或除能位。若 TEIE=1，当发送器为空闲触发 TXIF 置位时，UART 的中断请求标志置位；若 TEIE=0，UART 中断请求标志不受 TXIF 的影响。

● **UCR3 寄存器**

UCR3 寄存器用于使能 UART 单线模式通信。顾名思义，在单线模式下 UART 只需要使用一条线，RX/TX，在 UCR2 寄存器中的 RXEN 和 TXEN 位控制下即可完成通信。

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	SWM
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	0

Bit 7~1 未定义，读为“0”

Bit 0 **SWM**: 单线模式使能控制

0: 除能，RX/TX 引脚仅用作 UART 接收功能

1: 使能，RX/TX 引脚在 RXEN 和 TXEN 位控制下可用作接收或发送功能

需注意的是，单线模式使能时，若将 RXEN 和 TXEN 位同时设置为高，RX/TX 引脚用作接收功能。

● **TXR_RXR 寄存器**

TXR_RXR 是一个数据寄存器，用来存储 TX 引脚将要发送或 RX/TX 引脚正在接收的数据。

Bit	7	6	5	4	3	2	1	0
Name	TXRX7	TXRX6	TXRX5	TXRX4	TXRX3	TXRX2	TXRX1	TXRX0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 **TXRX7~TXRX0**: UART 发送 / 接收数据位 Bit 7 ~ Bit 0

● **BRDH 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: 波特率分频器高字节

波特率分频器 BRD (BRDH/BRDL) 用来定义 UART 时钟的分频比率。

波特率 = $f_{\text{H}} / (\text{BRD} + \text{UMOD}/8)$

BRD=16~65535 或 8~65535，取决于 BRDS

注: 1. 当 BRDS=0 时，BRD 值不应小于 16; 当 BRDS=1 时，BRD 值不应小于 8，否则可能发生错误。

2. 必须先对 BRDL 写值，再对 BRDH 写值，否则可能发生错误。

3. 不可在数据传输过程中修改 BRDH 寄存器。

● BRDL 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7~0 **D7~D0:** 波特率分频器低字节
波特率分频器 BRD (BRDH/BRDL) 用来定义 UART 时钟的分频比率。
波特率 = $f_H / (BRD + UMOD/8)$
BRD=16~65535 或 8~65535, 取决于 BRDS
注: 1. 当 BRDS=0 时, BRD 值不应小于 16; 当 BRDS=1 时, BRD 值不应小于 8, 否则可能发生错误。
2. 必须先对 BRDL 写值, 再对 BRDH 写值, 否则可能发生错误。
3. 不可在数据传输过程中修改 BRDL 寄存器。

● UFCR 寄存器

UFCR 寄存器是 FIFO 控制寄存器, 用于 UART 调制控制、BRD 范围选择、RXIF 和中断的触发字节数选择。

Bit	7	6	5	4	3	2	1	0
Name	—	—	UMOD2	UMOD1	UMOD0	BRDS	RxFTR1	RxFTR0
R/W	—	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	0	0	0	0	0	0

- Bit 7~6 未定义, 读为“0”
- Bit 5~3 **UMOD2~UMOD0:** UART 调制控制位
该调制控制位用于校正接收到的或发送出的 UART 信号的波特率。这几位决定是否应该在一个 UART 位时间内加入额外的 UART 时钟周期。在每个 UART 位时间内, UMOD2~UMOD0 值将被加入到内部累加器中。直到进位到 bit 3, 对应的 UART 位时间增加一个 UART 时钟周期。
- Bit 2 **BRDS:** BRD 范围选择
0: BRD=16~65535
1: BRD=8~65535
BRDS 位用于控制 UART 位时间内的采样点。若 BRDS=0, 则在一个 UART 位时间内采样点为 BRD/2、BRD/2+1×f_H 和 BRD/2+2×f_H。若 BRDS=1, 则在一个 UART 位时间内采样点为 BRD/2-1×f_H、BRD/2、BRD/2+2×f_H。
需注意, 不可在数据传输过程中修改 BRDS 位。
- Bit 1~0 **RxFTR1~RxFTR0:** 接收器 FIFO 触发等级 (字节数)
00: RX FIFO 中有 4 个字节
01: RX FIFO 中有 1 个以上字节
10: RX FIFO 中有 2 个以上字节
11: RX FIFO 中有 3 个以上字节
对于接收器, 这几位用于定义 RX FIFO 中接收到的数据字节数, 达到该设定字节数将触发 RXIF 位置高, 若 RIE 位使能, 还将产生一个中断。为防止 OERR 置位, 用户可配置接收器 FIFO 达 2 个字节时触发中断, 避免超出 4 个字节无法由程序及时处理的溢出状态。复位后接收器 FIFO 为空。

● RxCNT 寄存器

RxCNT 寄存器是一个计数器，用来表示 RX FIFO 中已接收到但还未被 MCU 读取的数据字节数。这是一个只读寄存器。

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	D2	D1	D0
R/W	—	—	—	—	—	R	R	R
POR	—	—	—	—	—	0	0	0

Bit 7~3 未定义，读为“0”

Bit 2~0 **D2~D0: RX FIFO 计数器**

RxCNT 寄存器是一个计数器，用来表示 RX FIFO 中已接收到但还未被 MCU 读取的数据字节数。当 RX FIFO 接收到一个字节数据时，RxCNT 将自动加一；当 MCU 从 RX FIFO 中读取一个字节数据时，RxCNT 将自动减一。如果 RX FIFO 中有 4 个字节的数据，那么第 5 个数据将保存在移位寄存器中。如果有第 6 个数据，第 6 个数据将保存在移位寄存器中。但是 RxCNT 的值仍然是 4。当复位发生或 UARTEN=1 时，RxCNT 将被清零。这是一个只读寄存器。

波特率发生器

UART 自身具有一个波特率发生器，通过它可以设定数据传输速率。波特率是由一个独立的内部 16 位计数器产生，它由 BRDH/BRDL 寄存器和 UART 调制控制位 UMOD2~UMOD0 来控制。为防止接收器波特率出现频率累积误差，建议使用 2 位停止位，使每一帧数据完成接收后重新同步。如果由 UART 时钟 f_H 生成所需的波特率 BR，则：

$$f_H/BR = \text{整数部分} + \text{小数部分}$$

整数部分载入 BRD (BRDH/BRDL)，小数部分乘以 8，四舍五入后载入 UMOD 字段，如下：

$$BRD = \text{TRUNC}(f_H/BR)$$

$$UMOD = \text{ROUND}[\text{MOD}(f_H/BR) \times 8]$$

因此，实际波特率如下：

$$\text{波特率} = f_H / [BRD + (UMOD/8)]$$

波特率和误差的计算

若选用 4MHz 时钟频率且期望的波特率为 230400，计算 BRDH/BRDL 寄存器的值、实际波特率和误差。

$$\text{根据上述公式，} BRD = \text{TRUNC}(f_H/BR) = \text{TRUNC}(17.36111) = 17$$

$$UMOD = \text{ROUND}[\text{MOD}(f_H/BR) \times 8] = \text{ROUND}(0.36111 \times 8) = \text{ROUND}(2.88888) = 3$$

$$\text{实际波特率} = f_H / [BRD + (UMOD/8)] = 230215.83$$

$$\text{因此，误差} = (230215.83 - 230400) / 230400 = -0.08\%$$

调制控制范例

为了得到 UART 调制控制位 UMOD2~UMOD0 的最佳拟合位序列，可以采用以下算法：首先，将理论除法因子的小数部分乘以 8。然后将结果四舍五入，并写入 UMOD2~UMOD0 位。每个 UART 位时间 UMOD2~UMOD0 将被加入到内部累加器中。直到进位到 bit 3，对应的 UART 位时间增加一个 UART 时钟周期。下面以之前计算的小数 0.36111 为例来做说明：UMOD[2:0] = ROUND(0.36111 × 8) = 011b

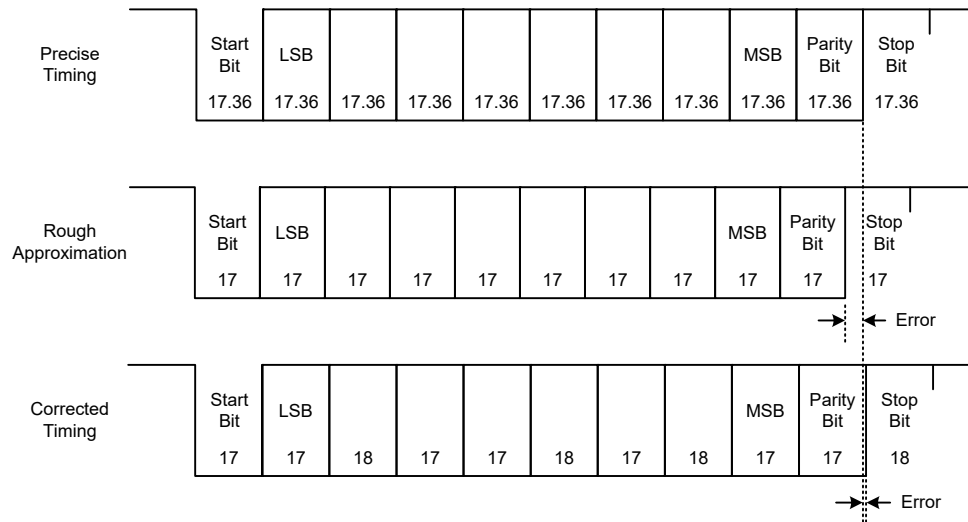
小数叠加	进位到 Bit 3	UART 位时间序列	额外的 UART 时钟周期
0000b + 0011b = 0011b	No	起始位	No
0011b + 0011b = 0110b	No	D0	No
0110b + 0011b = 1001b	Yes	D1	Yes
1001b + 0011b = 1100b	No	D2	No
1100b + 0011b = 1111b	No	D3	No
1111b + 0011b = 0010b	Yes	D4	Yes
0010b + 0011b = 0101b	No	D5	No
0101b + 0011b = 1000b	Yes	D6	Yes
1000b + 0011b = 1011b	No	D7	No
1011b + 0011b = 1110b	No	校验位	No
1110b + 0011b = 0001b	Yes	停止位	Yes

波特率校正范例

下图为使用 UART 时钟 f_H 生成波特率为 230400 的示例，数据格式是：8 位数据位，奇偶校验使能，无地址位，2 位停止位。

下图显示了三个不同的帧：

- 最上帧为准确帧，位长为 17.36 个 f_H 时钟周期 ($400000/230400 = 17.36$)。
- 中间帧采用粗略估计，位长为 17 个 f_H 时钟周期。
- 最下帧显示的是校正后的帧，采用 UART 调制控制位 UMOD2~UMOD0 的最佳拟合算法。



UART 模块的设置与控制

UART 采用标准的不归零码传输数据，这种方法通常被称为 NRZ 法。它由 1 位起始位，8 位或 9 位数据位和 1 位或者两位停止位组成。奇偶校验是由硬件自动完成的，可设置成奇校验、偶校验、Mark 校验、Space 校验或无校验。常用的数据传输格式由 8 位数据位，1 位停止位，无校验组成，用 8、N、1 表示，它是系统上电的默认格式。数据位数和奇偶校验由 UCR1 寄存器的 BNO、PRT1~PRT0 和 PREN 设定。发送器固定使用 2 位停止位，接收器停止位数由

STOPS 设定。用于数据发送和接收的波特率由一个内部的 16 位波特率发送器产生，数据传输时低位在前高位在后。尽管 UART 发送器和接收器在功能上相互独立，但它们使用相同的数据传输格式和波特率，在任何情况下，停止位是必须的。

UART 的使能和除能

UART 是由 UCR1 寄存器的 UARTEN 位来使能和除能的。若 UARTEN、TXEN 和 RXEN 都为高，则 TX 和 RX/TX 分别为 UART 的发送端口和接收端口。若没有数据发送，TX 引脚默认状态为高电平。

UARTEN 清零将除能 TX 和 RX/TX，通过设置相关引脚共用控制位，这两个引脚可用作普通 I/O 口或其它引脚共用功能。当 UART 被除能时将清空缓冲器，所有缓冲器中的数据将被忽略，另外一些使能控制、错误标志和状态标志将被复位，如 TXEN、RXEN、TXBRK、RXIF、OERR、FERR、PERR 和 NF 以及 RxCNT 寄存器清零，而 TIDLE、TXIF 和 RIDLE 置位，UCR1、UCR2、UCR3、UFCR、BRDH 和 BRDL 寄存器中的其它位保持不变。若 UART 工作时 UARTEN 清零，所有发送和接收将停止，模块也将复位成上述状态。当 UART 再次使能时，它将在上次配置下重新工作。

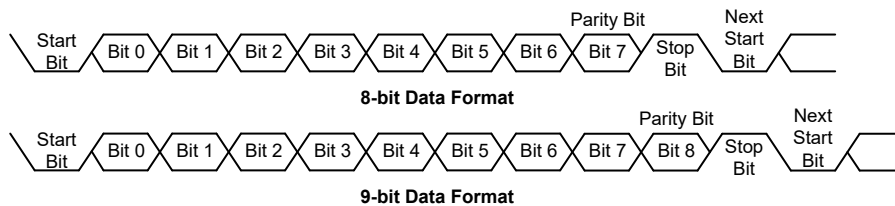
数据位、停止位位数以及奇偶校验的选择

数据传输格式由数据长度、是否校验、校验类型、地址位以及停止位长度组成。它们都是由 UCR1 和 UCR2 寄存器的各个位控制的。BNO 决定数据传输是 8 位还是 9 位；PRT1~PRT0 决定校验类型；PREN 决定是否选择奇偶校验；而 STOPS 决定接收器选用 1 位还是 2 位停止位，发送器则固定使用 2 位停止位。下表列出了各种数据传输格式。若地址检测功能使能，地址位，即数据字节的最高位，用来确定此帧是地址还是数据。停止位的长度和数据位的长度无关，且只有接收器需设置停止位长度。发送器固定使用 2 位停止位。

起始位	数据位	地址位	校验位	停止位
8 位数据位				
1	8	0	0	1 或 2
1	7	0	1	1 或 2
1	7	1	0	1 或 2
9 位数据位				
1	9	0	0	1 或 2
1	8	0	1	1 或 2
1	8	1	0	1 或 2

发送和接收数据格式

下图是传输 8 位和 9 位数据的波形。



UART 发送器

UCR1 寄存器的 BNO 位是控制数据传输的长度。BNO=1 其长度为 9 位，第 9 位 MSB 存储在 UCR1 寄存器的 TX8 中。发送器的核心是发送移位寄存器 TSR，它的数据由发送寄存器 TXR_RXR 提供，应用程序只须将发送数据写入 TXR_RXR 寄存器。上组数据的停止位发出前，TSR 寄存器禁止写入。如果还有新的数据要发送，一旦停止位发出，待发数据将会从 TXR_RXR 寄存器加载到 TSR 寄存器。TSR 不像其它寄存器一样映射到数据存储区，所以应用程序不能对其进行读写操作。TXEN=1，发送使能，但若 TXR_RXR 寄存器没有数据或者波特率没有设置，发送器将不会工作。先写 TXR_RXR 寄存器再置高 TXEN 也会触发发送。当发送器使能，若 TSR 寄存器为空，数据写入 TXR_RXR 寄存器将会直接加载到 TSR 寄存器中。发送器工作时，TXEN 清零，发送器将立刻停止工作并且复位，此时通过设置相关引脚共用控制位，TX 引脚用作普通 I/O 口或其它引脚共用功能。

发送数据

当 UART 发送数据时，数据从移位寄存器中移到 TX 引脚上，其低位在前高位在后。在发送模式中，TXR_RXR 寄存器在内部总线和发送移位寄存器间形成一个缓冲。如果选择 9 位数据传输格式，最高位 MSB 取自 UCR1 寄存器的 TX8。

启动数据发送的步骤如下：

- 正确地设置 BNO、PRT1~PRT0、PREN 位以确定数据长度和校验类型，而停止位固定为 2 位。
- 设置 BRDH/BRDL 寄存器以及 UMOD2~UMOD0 位，选择期望的波特率。
- 置高 TXEN，使能 UART 发送器且使 TX 作为 UART 的发送端。
- 读取 USR 寄存器，然后将待发数据写入 TXR_RXR 寄存器。注意，此步骤会清除 TXIF 标志位。

如果要发送多个数据只需重复上一步骤。

当 TXIF=0 时，数据将禁止写入 TXR_RXR 寄存器。可以通过以下步骤来清除 TXIF：

1. 读取 USR 寄存器
2. 写 TXR_RXR 寄存器

只读标志位 TXIF 由 UART 硬件置位。若 TXIF=1，TXR_RXR 寄存器为空，其它数据可以写入而不会覆盖之前的数据。若 TEIE=1，TXIF 标志位会产生中断。在数据传输时，写 TXR_RXR 指令会将待发数据暂存在 TXR_RXR 寄存器中，当前数据发送完毕后，待发数据被加载到发送移位寄存器中。当发送器空闲时，写 TXR_RXR 指令会将数据直接加载到 TSR 寄存器中，数据传输立刻开始且 TXIF 置位。当发送完停止位或暂停帧后，表示一帧数据已发送完毕，此时 TIDLE 位将被置位。

可以通过以下步骤来清除 TIDLE：

1. 读取 USR 寄存器
2. 写 TXR_RXR 寄存器

清除 TXIF 和 TIDLE 软件执行次序相同。

发送暂停字

若 TXBRK=1 保持时间超过 $[(BRD+1) \times t_{H}]$ 且 TIDLE=1, 下一帧将会发送暂停字。它是由一个起始位、 $13 \times N$ ($N=1, 2, \dots$) 位逻辑 0 组成。置位 TXBRK 将会发送暂停字, 而清除 TXBRK 将产生停止位, 传输暂停字不会产生中断。需要注意的是, 暂停字至少 13 位宽。若 TXBRK 持续为高, 那么发送器会一直发送暂停字; 当应用程序将 TXBRK 清零后, 发送器结束最后一帧暂停字的发送后接着发送两位停止位。最后一帧暂停字的结尾自动为高电平, 以确保下一帧数据起始位的检测。

UART 接收器

UART 接收器支持 8 位或者 9 位数据接收。若 BNO=1, 数据长度为 9 位, 而最高位 MSB 存放在 UCR1 寄存器的 RX8 中。接收器的核心是串行移位寄存器 RSR。RX/TX 引脚上的数据送入数据恢复器中, 它在 16 倍波特率的频率下工作, 而串行移位器工作在正常波特率下。当在 RX/TX 引脚上检测到停止位, 若 TXR_RXR 寄存器为空, 数据从 RSR 寄存器中加载到 TXR_RXR 寄存器。RX/TX 引脚上的每一位数据会被采样三次以判断其逻辑状态。RSR 不像其它寄存器一样映射在数据存储区, 所以应用程序不能对其进行读写操作。

接收数据

当 UART 接收数据时, 数据低位在前高位在后, 连续地从 RX/TX 引脚进入移位寄存器。TXR_RXR 寄存器在内部总线和接收移位寄存器间形成一个缓冲。TXR_RXR 寄存器是一个四层的 FIFO 缓冲器, 它能保存四帧数据的同时接收第五帧数据, 应用程序必须保证在接收完第五帧前读取 TXR_RXR 寄存器, 否则忽略第五帧数据并且发生溢出错误。如需连续多帧数据传输, 强烈建议接收器使用 2 位停止位, 以避免接收器波特率频率累积误差造成的接收错误。

启动数据接收的步骤如下:

- 正确地设置 BNO、PRT1~PRT0、PREN 和 STOPS 位, 以确定数据长度、校验类型和停止位数。
- 设置 BRDH/BRDL 寄存器以及 UMOD2~UMOD0 位, 选择期望的波特率。
- 置高 RXEN, 使能 UART 接收器且使 RX/TX 引脚作为 UART 的接收端。

此时接收器被使能并检测起始位。

接收数据将会发生如下事件:

- 当 TXR_RXR 寄存器中包含有效数据时, USR 寄存器中的 RXIF 位将会置位, 可通过轮询 RxCNT 寄存器的值来检查有效数据字节数。
- 当数据从 RSR 寄存器加载到 TXR_RXR 寄存器中, 并且达到接收器 FIFO 触发字节数, 若 RIE=1, 将产生中断。
- 若接收器检测到帧错误、噪声干扰错误、奇偶出错或溢出错误, 那么相应的错误标志位置位。

可以通过如下步骤来清除 RXIF:

1. 读取 USR 寄存器
2. 读取 TXR_RXR 寄存器

接收暂停字

UART 接收任何暂停字都会当作帧错误处理。接收器只根据 BNO 位的设置外加一个或两个停止位来确定一帧数据的长度。若暂停字数大于 BNO 位指定的长度外加一个或两个停止位, 接收器认为接收已完毕, RXIF 和 FERR 置位,

TXR_RXR 寄存器清 0，若相应的中断允许且 RIDLE 为高将会产生中断。暂停字只会被认为包含信息 0 且会置位 FERR 标志位。如果检测到较长的暂停信号，接收器会将此信号视为包含一个起始位、数据位和无效的停止位的数据帧并且置位 FERR 标志位。在下个开始位到来之前，接收器必须等待一个或两个有效的停止位。接收器不会假定线上的暂停信号是下一个开始位。暂停字将会加载到缓冲器中，在接收到停止位前不会再接收数据，没有检测到停止位也会置位只读标志位 RIDLE。

UART 接收到暂停字会产生以下事件：

- 帧错误标志位 FERR 置位。
- TXR_RXR 寄存器清零。
- OERR、NF、PERR、RIDLE 或 RXIF 可能会置位。

空闲状态

当 UART 接收数据时，即在起初位和停止位之间，USR 寄存器的接收状态标志位 RIDLE 清零。在停止位和下一帧数据的起始位之间，RIDLE 被置位，表示接收器空闲。

接收中断

USR 寄存器的只读标志位 RXIF 由接收器的边沿触发置位。若 RIE=1，数据从移位寄存器 RSR 加载到 TXR_RXR 寄存器时产生中断，同样地，溢出也会产生中断。

如有其他子程序被调用且执行时间大于 UART 接收五帧数据的时间，若子程序执行期间无法及时读取 UART 接收数据，则需提前将 RXEN 清零，暂停接收数据；若子程序执行期间无法及时响应 UART 中断处理溢出错误，则需确保执行子程序时 EMI 与 RXEN 都是关闭的，子程序执行完成后，再开启 EMI 与 RXEN，继续接收 UART 数据。

接收错误处理

UART 会产生几种接收错误，下面部分将描述各错误以及怎样处理。

溢出 – OERR 标志

TXR_RXR 寄存器是一个四层的 FIFO 缓冲器，它能保存四帧数据的同时接收第五帧数据，应用程序必须保证在接收完第五帧前读取 TXR_RXR 寄存器，否则发生溢出错误。

产生溢出错误时将会发生以下事件：

- USR 寄存器中 OERR 被置位。
- TXR_RXR 寄存器中数据不会丢失。
- RSR 寄存器数据将会被覆盖。
- 若 RIE=1，将会产生中断。

当 OERR 位被设为“1”时，用户需要立即读取五帧数据（四层接收缓冲器与移位寄存器数据），避免无法预期的错误发生，例如 UART 无法再接收数据。如果发生上述错误，可将 RXEN 清为“0”再设为“1”，重新接收数据。

若要将 OERR 清零，先读取 USR 寄存器再读取 TXR_RXR 寄存器即可。

噪声干扰 – NF 标志

数据恢复时多次采样可以有效的鉴别出噪声干扰。当检测到数据受到噪声干扰时将会发生以下事件：

- 在 RXIF 上升沿，USR 寄存器中只读标志位 NF 置位。
- 数据从 RSR 寄存器加载到 TXR_RXR 寄存器中。
- 不产生中断，但此位置位发生在 RXIF 置位产生中断的同周期内。

先读取 USR 寄存器再读取 TXR_RXR 寄存器可将 NF 清零。

帧错误 – FERR 标志

若在停止位上检测到 0，USR 寄存器中只读标志 FERR 置位。若选择两位停止位，此两位都必须为高，否则将置位 FERR。此标志位同接收的数据分别记录在 USR 寄存器和 TXR_RXR 寄存器中，此标志位可被任何复位清零。

奇偶校验错误 – PERR 标志

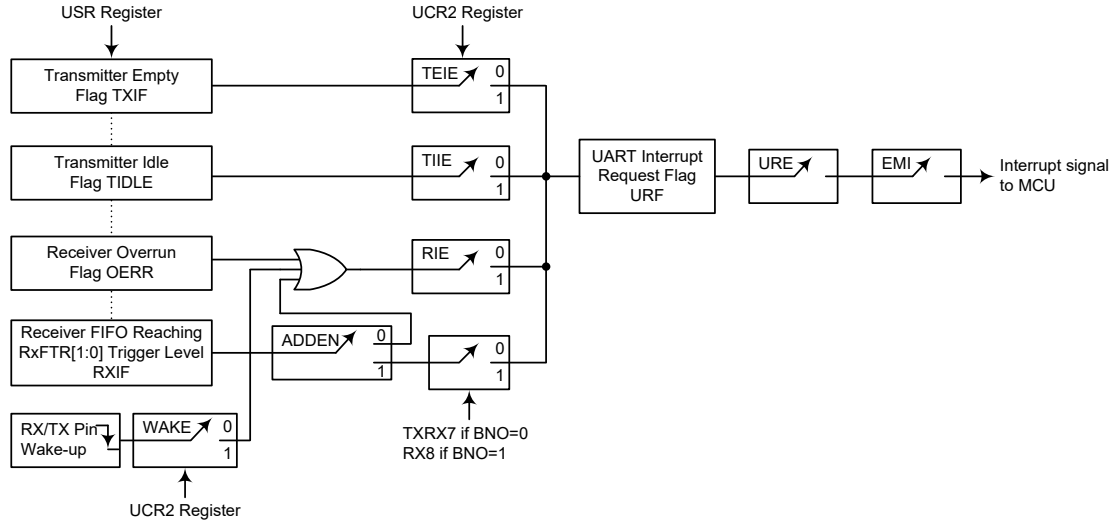
若接收到的数据出现奇偶校验错误，USR 寄存器中只读标志 PERR 置位。只有使能了奇偶，选择了校验类型，此标志位才有效。此标志位同接收的数据分别记录在 USR 寄存器和 TXR_RXR 寄存器中，此标志位可被任何复位清零。注意，在读取相应的数据之前必须先访问 USR 寄存器中的 FERR 和 PERR 错误标志位。

UART 模块中断结构

几个独立的 UART 条件可以产生一个 UART 中断。当条件满足时，会产生一个低脉冲信号。发送寄存器为空、发送器空闲、接收器 FIFO 达到触发中断的字节数、溢出和地址检测和 RX/TX 引脚唤醒都会产生中断。若总中断使能位及相应的中断控制位使能且堆栈未滿，程序将会跳转到相应的中断向量执行中断服务程序，而后再返回主程序。其中四种情况，若其 UCR2 寄存器中相应中断允许位被置位，则 USR 寄存器中对应中断标志位将产生 UART 中断。发送器相关的两个中断情况有各自对应的中断允许位，而接收器相关的两个中断情况共用一个中断允许位。这些允许位可用于禁止个别的 UART 中断源。

地址检测也是 UART 的中断源，它没有相应的标志位，若 UCR2 寄存器中 ADDEN=1，当检测到地址将会产生 UART 中断。RX/TX 引脚唤醒也可以产生 UART 中断，它没有相应的标志位，当 UART 时钟源 f_{clk} 关闭且 UCR2 中的 WAKE 和 RIE 位被置位，RX/TX 引脚上有下降沿时会产生 UART 中断。

注意，USR 寄存器标志位为只读状态，软件不能对其进行设置，和其它一些中断一样，在进入相应中断服务程序时也不能清除这些标志位。这些标志位仅在 UART 特定动作发生时才会自动被清除，详细解释见 UART 寄存器章节。整体 UART 中断的使能或除能可由中断控制寄存器中的相关中断使能控制位控制，以决定是否响应或屏蔽 UART 模块的中断请求。



UART 中断结构图

地址检测模式

置位 UCR2 寄存器中的 ADDEN 将启动地址检测模式。若此位为“1”，可产生接收数据有效中断，其请求标志位为 RXIF。若 ADDEN 有效，只有在接收到数据最高位为 1 才会产生中断，注意 URE 和 EMI 中断使能位也要使能才会产生中断。地址的最高位为第 9 位 (BNO=1) 或第 8 位 (BNO=0)，若此位为高，则接收到的是地址而非数据。只有接收的数据的最后一位为高才会产生中断。若 ADDEN 除能，每接收到一个有效数据便会置位 RXIF，而不用考虑数据的最后一位。地址检测和奇偶校验在功能上相互排斥，若地址检测模式使能，为了确保操作正确，必须将奇偶校验使能位 PREN 清零以除能奇偶校验。

ADDEN	9th Bit (BNO=1) 8th Bit (BNO=0)	产生 UART 中断
0	0	√
	1	√
1	0	×
	1	√

ADDEN 位功能

UART 模块暂停和唤醒

UART 时钟 f_{H} 关闭后 UART 模块将停止运行。当传送数据时 UART 时钟 f_{H} 关闭，发送将停止直到 UART 模块时钟再次使能。同样地，当接收数据时单片机进入空闲或休眠模式，数据接收也会停止。当单片机进入空闲或休眠模式，USR、UCR1、UCR2、UCR3、UFCR、RxCNT、TXR RXR 以及 BRDH 和 BRDL 寄存器都不会受到影响。建议在单片机进入空闲或休眠模式前先确保数据发送或接收已完成。

UART 功能中包括了 RX/TX 引脚的唤醒功能，由 UCR2 寄存器中 WAKE 位控制。当单片机进入空闲或休眠模式且 UART 时钟 f_{H} 关闭时，若 WAKE 位与 UART 允许位 UARTEN、接收器允许位 RXEN 和接收器中断允许位 RIE 都被置位，则 RX/TX 引脚的下降沿可触发产生 RX/TX 引脚唤醒 UART 的中断。唤醒后系

统需延时一段时间才能正常工作，在此期间，RX/TX 引脚上的任何数据将被忽略。

若要唤醒并产生 UART 中断，除了唤醒使能控制位和接收中断使能控制位需置位外，总中断使能位 EMI 和 UART 中断使能控制位 URE 也必须置位；若这三个控制位没有被置位，那么单片机将可以被唤醒但不会产生中断。同样唤醒后系统需一定的延时才能正常工作，然后才会产生 UART 中断。

触控按键功能

该单片机提供多个触控按键功能。触控按键功能完全内部集成不需外接元件，可通过对内部寄存器的简单操作来实现此功能。

触控按键结构

触控按键引脚与 I/O 引脚共用，通过相应的引脚共用选择寄存器来选择此功能。按键被分成一组，即模块 0。此模块包含四个触控按键且每个按键有各自的振荡器。该模块具有单独的控制逻辑电路和配套的寄存器系列。

触控按键总数	触控按键	共用引脚
4	KEY1~KEY4	PB0~PB3

触控按键结构

触控按键寄存器定义

触控按键模块 0 包含 4 个触控按键功能，由一系列寄存器控制。以下表格列出了触控按键模块 0 的寄存器。

寄存器名称	说明
TKTMR	触控按键时隙 8-bit 计数器预载寄存器
TKC0	触控按键功能控制寄存器 0
TKC1	触控按键功能控制寄存器 1
TK16DL	触控按键功能 16-bit 计数器低字节
TK16DH	触控按键功能 16-bit 计数器高字节
TKM016DL	触控按键模块 0 16-bit C/F 计数器低字节
TKM016DH	触控按键模块 0 16-bit C/F 计数器高字节
TKM0ROL	触控按键模块 0 参考振荡器电容选择低字节
TKM0ROH	触控按键模块 0 参考振荡器电容选择高字节
TKM0C0	触控按键模块 0 控制寄存器 0
TKM0C1	触控按键模块 0 控制寄存器 1

触控按键功能寄存器定义

寄存器名称	位							
	7	6	5	4	3	2	1	0
TKTMR	D7	D6	D5	D4	D3	D2	D1	D0
TKC0	—	TKRCOV	TKST	TKCFOV	TK16OV	—	TK16S1	TK16S0
TKC1	—	—	—	—	—	—	TKFS1	TKFS0
TK16DL	D7	D6	D5	D4	D3	D2	D1	D0
TK16DH	D15	D14	D13	D12	D11	D10	D9	D8

寄存器名称	位							
	7	6	5	4	3	2	1	0
TKM016DL	D7	D6	D5	D4	D3	D2	D1	D0
TKM016DH	D15	D14	D13	D12	D11	D10	D9	D8
TKM0ROL	D7	D6	D5	D4	D3	D2	D1	D0
TKM0ROH	—	—	—	—	—	—	D9	D8
TKM0C0	M0MXS1	M0MXS0	M0DFEN	M0FILEN	M0SOFC	M0SOF2	M0SOF1	M0SOF0
TKM0C1	M0TSS	—	M0ROEN	M0KOEN	M0K4IO	M0K3IO	M0K2IO	M0K1IO

触控按键功能寄存器列表

• TKTMR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **D7~D0**: 触控按键时隙 8-bit 计数器预载寄存器
 触控按键时隙计数器预载寄存器用于确定触控按键时隙溢出时间。时隙单位周期通过一个 5-bit 计数器获得，等于 32 个时隙时钟周期。因此，时隙计数器溢出时间可由下面的等式算出。
 时隙计数器溢出时间 = $(256 - \text{TKTMR}[7:0]) \times 32t_{\text{trsc}}$ ，其中 t_{trsc} 为时隙计数器时钟周期。

• TKC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	TKRCOV	TKST	TKCFOV	TK16OV	TSCS	TK16S1	TK16S0
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

Bit 7 未定义，读为“0”
 Bit 6 **TKRCOV**: 触控按键时隙计数器溢出标志位
 0: 无溢出
 1: 溢出
 当模块 0 时隙计数器溢出将此位置为“1”时，相应的触控按键中断请求标志位 TKMF 也会同时置位，且所有模块按键振荡器和参考振荡器将自动停止。此时触控按键模块 16-bit C/F 计数器、触控按键功能 16-bit 计数器、5-bit 时隙单位周期计数器和 8-bit 时隙计数器都会自动关闭。然而若是通过应用程序将此位设置为“1”时，相应的中断请求标志位不会受到影响。因此，此位不能通过应用程序置位但必须通过应用程序清零。
 Bit 5 **TKST**: 触控按键检测开启控制位
 0: 停止或无操作
 0→1: 开始检测
 当该位为“0”时，模块的 16-bit C/F 计数器、触控按键功能 16-bit 计数器和 5-bit 时隙单位周期计数器会自动清零，但 8-bit 可编程时隙计数器不会被清零。当该位由 0 到 1 转变时 16-bit C/F 计数器、触控按键功能 16-bit 计数器、5-bit 时隙单位周期计数器和 8-bit 时隙计数器都会自动开启，并使能按键振荡器和参考振荡器以驱动相应的计数器。

- Bit 4 **TKCFOV**: 触控按键模块 16-bit C/F 计数器溢出标志位
0: 无溢出
1: 溢出
该位由触控按键模块 16-bit C/F 计数器溢出置位，必须通过应用程序清零。
- Bit 3 **TK16OV**: 触控按键功能 16-bit 计数器溢出标志位
0: 无溢出
1: 溢出
该位由触控按键功能 16-bit 计数器溢出置位，必须通过应用程序清零。
- Bit 2 未定义，读为“0”
- Bit 1~0 **TK16S1~TK16S0**: 触控按键功能 16-bit 计数器时钟选择位
00: f_{sys}
01: $f_{sys}/2$
10: $f_{sys}/4$
11: $f_{sys}/8$

● **TKC1 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	TKFS1	TKFS0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	1	1

- Bit 7~2 未定义，读为“0”
- Bit 1~0 **TKFS1~TKFS0**: 触控按键振荡器和参考振荡器频率选择位
00: 1MHz
01: 3MHz
10: 7MHz
11: 11MHz

● **TK16DH/TK16DL – 触控按键功能 16-bit 计数器寄存器对**

寄存器	TK16DH								TK16DL								
	位	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	
POR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

该寄存器对用于存储触控按键功能 16-bit 计数器值。该 16-bit 计数器可用于校准参考振荡器或按键振荡器频率。当触控按键时隙计数器溢出，此 16-bit 计数器将停止，计数器内容保持不变。当 TKST 位为“0”时，该寄存器对将被清零。

● **TKM016DH/TKM016DL – 触控按键模块 0 16-bit C/F 计数器寄存器对**

寄存器	TKM016DH								TKM016DL								
	位	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	
R/W	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	R	
POR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

该寄存器对用于存储触控按键模块 0 16-bit C/F 计数器值。当触控按键时隙计数器溢出，该 16-bit C/F 计数器将被停止，其内容保持不变。当 TKST 位为“0”时，该寄存器对将被清零。

● **TKM0ROH/TKM0ROL 寄存器 – 触控按键模块 0 参考振荡器电容选择寄存器对**

寄存器 位	TKM0ROH								TKM0ROL							
	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
R/W	—	—	—	—	—	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	—	—	—	—	—	0	0	0	0	0	0	0	0	0	0

该寄存器对用于存储触控按键模块 0 参考振荡器电容值。

参考振荡器内部电容值 = (TKM0RO[9:0] × 50pF) / 1024

● **TKM0C0 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	M0MXS1	M0MXS0	M0DFEN	M0FILEN	M0SOFC	M0SOF2	M0SOF1	M0SOF0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~6 **M0MXS1~M0MXS0**: 多路复用按键选择

- 00: KEY1
- 01: KEY2
- 10: KEY3
- 11: KEY4

Bit 5 **M0DFEN**: 触控按键模块 0 倍频功能控制位

- 0: 除能
- 1: 使能

此位用于控制触控按键振荡器的倍频功能。当此位置 1，按键振荡器频率将为原来的两倍。

Bit 4 **M0FILEN**: 触控按键模块 0 滤波器功能控制位

- 0: 除能
- 1: 使能

Bit 3 **M0SOFC**: 触控按键模块 0 C/F 振荡器跳频功能控制位

- 0: 由 M0SOF2~M0SOF0 位控制
- 1: 由硬件电路控制

该位用来选择触控按键振荡器跳频功能控制方式。当此位置 1，按键振荡器跳频功能由硬件电路控制，M0SOF2~M0SOF0 位的设置无效。

Bit 2~0 **M0SOF2~M0SOF0**: 触控按键模块 0 参考振荡器和按键振荡器跳频选择位 (当 M0SOFC=0)

- 000: 1.020MHz
- 001: 1.040MHz
- 010: 1.059MHz
- 011: 1.074MHz
- 100: 1.085MHz
- 101: 1.099MHz
- 110: 1.111MHz
- 111: 1.125MHz

这些位用于触控按键振荡器跳频功能的频率选择。注意，只有当 M0SOFC 位为零时，这些位的选择才有效。

上述频率会随着外部或内部电容值的不同而变化。若触控按键振荡器频率选择 1MHz，用户选择其它频率时可依比例调整。

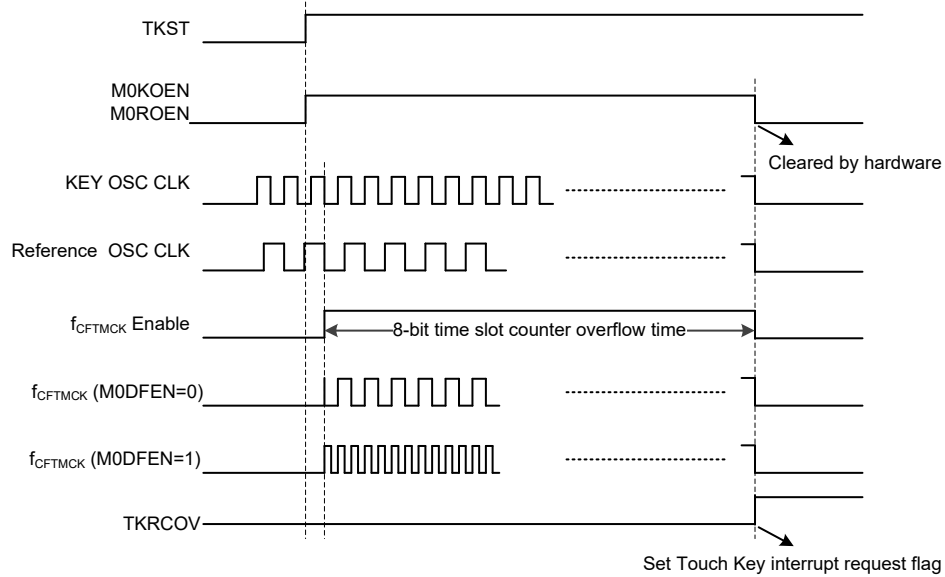
• TKM0C1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	M0TSS	—	M0ROEN	M0KOEN	M0K4EN	M0K3EN	M0K2EN	M0K1EN
R/W	R/W	—	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	—	0	0	0	0	0	0

- Bit 7 **M0TSS:** 触控按键模块 0 时隙计数器时钟源选择位
0: 触控按键模块 0 参考振荡器
1: $f_{sys}/4$
- Bit 6 未定义, 读为 “0”
- Bit 5 **M0ROEN:** 触控按键模块 0 参考振荡器使能控制位
0: 除能
1: 使能
- Bit 4 **M0KOEN:** 触控按键模块 0 按键振荡器使能控制位
0: 除能
1: 使能
- Bit 3 **M0K4EN:** 触控按键模块 0 KEY4 使能控制
0: 除能
1: 使能
- Bit 2 **M0K3EN:** 触控按键模块 0 KEY3 使能控制
0: 除能
1: 使能
- Bit 1 **M0K2EN:** 触控按键模块 0 KEY2 使能控制
0: 除能
1: 使能
- Bit 0 **M0K1EN:** 触控按键模块 0 KEY1 使能控制
0: 除能
1: 使能

触控按键操作

手指接近或接触到触控面板时, 面板的电容量会增大, 电容量的变化会轻微改变内部感应振荡器的频率, 通过测量频率的变化可以感知触控动作。参考时钟通过内部可编程分频器能够产生一个固定的时间周期。在这个时间周期内, 通过在此固定时间周期内对感应振荡器产生的时钟周期计数, 可确定触控按键的动作。



触控按键扫描模式时序图

触控按键模块 0 包含四个与 I/O 引脚共用的触控按键，KEY1~KEY4，通过相关引脚共用控制寄存器位可选择相应引脚功能。每个触控按键具有独立的感应振荡器，因此模块 0 包含四个感应振荡器。

在参考时钟固定的时间间隔内，测量感应振荡器产生的时钟周期数。测到的周期数可以用于判断触控动作是否有效发生。在此固定的时间间隔结束后，会产生一个触控按键中断信号。

当 TKC0 寄存器中的 TKST 位清零时，模块 0 的 16-bit C/F 计数器、触控按键功能 16-bit 计数器和 5-bit 时隙单位周期计数器会自动清零，而 8-bit 可编程时隙计数器不清零，由用户设置溢出时间。在 TKST 位由低变高时，16-bit C/F 计数器、触控按键功能 16-bit 计数器、5-bit 时隙单位周期计数器和 8-bit 时隙计数器会自动开启。

当时隙计数器溢出，模块 0 的按键振荡器和参考振荡器都会自动停止且 16-bit C/F 计数器、触控按键功能 16-bit 计数器、5-bit 时隙单位周期计数器和 8-bit 时隙计数器也会自动停止。时隙计数器时钟源可通过 TKM0C1 寄存器中的 MOTSS 位选择来自参考振荡器或 $f_{sys}/4$ 。通过设置 TKM0C1 寄存器中的 M0ROEN 位和 M0KOEN 为“1”，可启用参考振荡器和按键振荡器。

当模块 0 时隙计数器溢出时，将产生一个触控按键中断。这里所说的触控按键是指已使能的触控按键。

触控按键中断

触控按键只有一个中断，模块 0 时隙计数器溢出时，才产生中断，这里所说的触控按键是指已使能的触控按键。此时 16-bit C/F 计数器、16-bit 计数器、5-bit 时隙单位周期计数器和 8-bit 时隙计数器会自动清零。更多详细内容见规格书中断章节中的“触控按键中断”。

编程注意事项

相关寄存器设置后，将 TKST 位由低电平变为高电平会启动触控按键检测程序。此时所有相关的振荡器将使能并同步。当计数器溢出时，时隙计数器标志位 TKRCOV 将变为高电平，同时还会产生一个中断信号。由于 TKRCOV 标志位无法被自动清零，需通过应用程序将此位清零。

当触控按键模块的 16-bit C/F 计数器溢出就会把 16-bit C/F 计数器溢出标志位 TKCFOV 置高。由于此标志位无法被自动清零，需通过应用程序将此位清零。16-bit 计数器溢出就会把其溢出标志位 TK16OV 置高。由于此标志位无法被自动清零，需通过应用程序将此位清零。

当外部触控按键的大小和布局确定时，其相关的电容将决定感应振荡器的频率。

中断

中断是单片机一个重要功能。当外部事件或内部功能如定时器模块或 A/D 转换器有效，并且产生中断时，系统会暂时中止当前的程序而转到执行相对应的中断服务程序。此单片机提供多个外部中断和内部中断功能，外部中断由 INT 引脚动作产生，而内部中断由各种内部功能，如定时器模块、时基、EEPROM、UART、触控按键、接近感应电路和 A/D 转换器等产生。

中断寄存器

中断控制基本上是在一定单片机条件发生时设置请求标志位，应用程序中中断使能位的设置是通过位于特殊功能数据存储器中的一系列寄存器控制的。寄存器总的分为两类。第一类是 INTC0~INTC3 寄存器，用于设置基本的中断；第二类是 INTEG 寄存器，用于设置外部中断边沿触发类型。

寄存器中含有中断控制位和中断请求标志位。中断控制位用于使能或除能各种中断，中断请求标志位用于存放当前中断请求的状态。它们都按照特定的模式命名，前面表示中断类型的缩写，紧接着中断号（可选），最后的字母“E”代表使能/除能位，“F”代表请求标志位。

功能	使能位	请求标志	注释
总中断	EMI	—	—
INT 引脚	INTE	INTF	—
接近感应电路	OPDE	OPDF	—
触控按键	TKME	TKMF	—
A/D 转换器	ADE	ADF	—
UART	URE	URF	—
CTM	CTMPE	CTMPF	—
	CTMAE	CTMAF	
STM	STMPE	STMPF	—
	STMAE	STMAF	
EEPROM	DEE	DEF	—
时基	TBnE	TBnF	n=0~1

中断寄存器位命名模式

寄存器名称	位							
	7	6	5	4	3	2	1	0
INTEG	—	—	—	—	—	—	INTS1	INTS0
INTC0	—	TKMF	OPDF	INTF	TKME	OPDE	INTE	EMI
INTC1	CTMAF	CTMPF	URF	ADF	CTMAE	CTMPE	URE	ADE
INTC2	TB0F	DEF	STMAF	STMPF	TB0E	DEE	STMAE	STMPE
INTC3	—	—	—	TB1F	—	—	—	TB1E

中断寄存器列表

● INTEG 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	INTS1	INTS0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **INTS1~INTS0**: INT 引脚中断边沿控制位
 00: 除能
 01: 上升沿
 10: 下降沿
 11: 双沿

● INTC0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	—	TKMF	OPDF	INTF	TKME	OPDE	INTE	EMI
R/W	—	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	—	0	0	0	0	0	0	0

Bit 7 未定义，读为“0”

Bit 6 **TKMF**: 触控按键中断请求标志位
 0: 无请求
 1: 中断请求

Bit 5 **OPDF**: 接近感应中断请求标志位
 0: 无请求
 1: 中断请求

Bit 4 **INTF**: INT 中断请求标志位
 0: 无请求
 1: 中断请求

Bit 3 **TKME**: 触控按键中断控制位
 0: 除能
 1: 使能

Bit 2 **OPDE**: 接近感应中断控制位
 0: 除能
 1: 使能

Bit 1 **INTE**: INT 中断控制位
 0: 除能
 1: 使能

Bit 0 **EMI**: 总中断控制位
 0: 除能
 1: 使能

• INTC1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CTMAF	CTMPF	URF	ADF	CTMAE	CTMPE	URE	ADE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **CTMAF**: CTM 比较器 A 匹配中断请求标志位
0: 无请求
1: 中断请求
- Bit 6 **CTMPF**: CTM 比较器 P 匹配中断请求标志位
0: 无请求
1: 中断请求
- Bit 5 **URF**: UART 中断请求标志位
0: 无请求
1: 中断请求
- Bit 4 **ADF**: A/D 转换器中断请求标志位
0: 无请求
1: 中断请求
- Bit 3 **CTMAE**: CTM 比较器 A 匹配中断控制位
0: 除能
1: 使能
- Bit 2 **CTMPE**: CTM 比较器 P 匹配中断控制位
0: 除能
1: 使能
- Bit 1 **URE**: UART 中断控制位
0: 除能
1: 使能
- Bit 0 **ADE**: A/D 转换器中断控制位
0: 除能
1: 使能

• INTC2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	TB0F	DEF	STMAF	STMPF	TB0E	DEE	STMAE	STMPE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

- Bit 7 **TB0F**: 时基 0 中断请求标志位
0: 无请求
1: 中断请求
- Bit 6 **DEF**: 数据 EEPROM 中断请求标志位
0: 无请求
1: 中断请求
- Bit 5 **STMAF**: STM 比较器 A 匹配中断请求标志位
0: 无请求
1: 中断请求
- Bit 4 **STMPF**: STM 比较器 P 匹配中断请求标志位
0: 无请求
1: 中断请求
- Bit 3 **TB0E**: 时基 0 中断控制位
0: 除能
1: 使能

- Bit 2 **DEE**: 数据 EEPROM 中断控制位
0: 除能
1: 使能
- Bit 1 **STMAE**: STM 比较器 A 匹配中断控制位
0: 除能
1: 使能
- Bit 0 **STMPE**: STM 比较器 P 匹配中断控制位
0: 除能
1: 使能

● **INTC3 寄存器**

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	TB1F	—	—	—	TB1E
R/W	—	—	—	R/W	—	—	—	R/W
POR	—	—	—	0	—	—	—	0

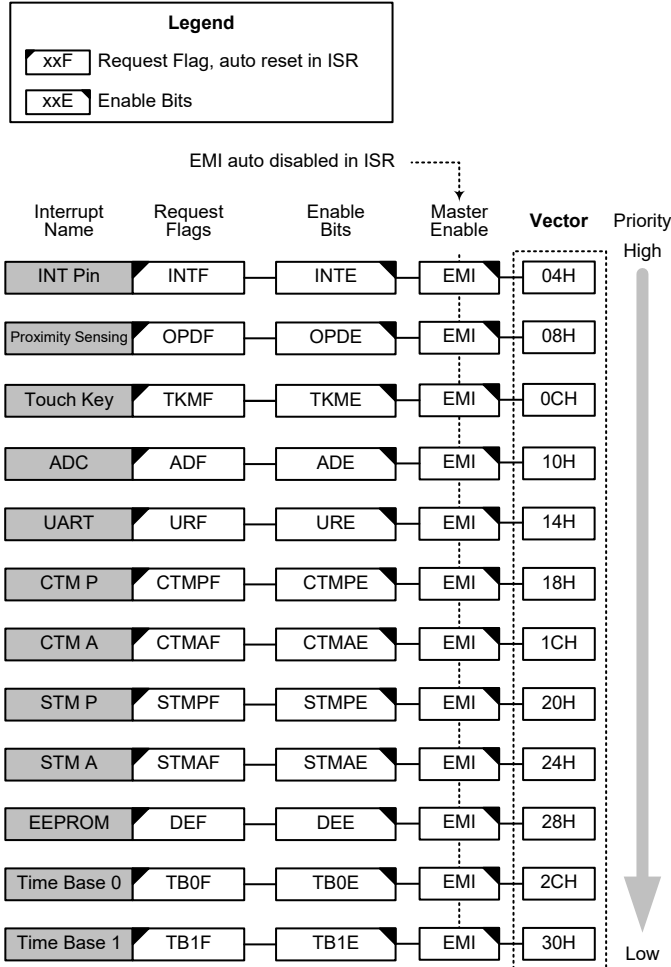
- Bit 7~5 未定义，读为“0”
- Bit 4 **TB1F**: 时基 1 中断请求标志位
0: 无请求
1: 中断请求
- Bit 3~1 未定义，读为“0”
- Bit 0 **TB1E**: 时基 1 中断控制位
0: 除能
1: 使能

中断操作

若中断事件条件产生，如一个 TM 比较器 P、比较器 A 匹配或 A/D 转换结束等等，相关中断请求标志将置起。中断标志产生后程序是否会跳转至相关中断向量执行是由中断使能位的条件决定的。若使能位为“1”，程序将跳至相关中断向量中执行；若使能位为“0”，即使中断请求标志置起中断也不会发生，程序也不会跳转至相关中断向量执行。若总中断使能位为“0”，所有中断都将除能。当中断发生时，下条指令的地址将被压入堆栈。相应的中断向量地址加载至 PC 中。系统将从此向量取下条指令。中断向量处通常为跳转指令，以跳转到相应的中断服务程序。中断服务程序必须以“RETI”指令返回至主程序，以继续执行原来的程序。

各个中断使能位以及相应的请求标志位，以优先级的次序显示在下图。所有中断源有自己的向量。一旦中断子程序被响应，系统将自动清除 EMI 位，所有其它的中断将被屏蔽，这个方式可以防止任何进一步的中断嵌套。其它中断请求可能发生在此期间，虽然中断不会立即响应，但是中断请求标志位会被记录。

如果某个中断服务子程序正在执行时，有另一个中断要求立即响应，那么 EMI 位应在程序进入中断子程序后置位，以允许此中断嵌套。如果堆栈已满，即使此中断使能，中断请求也不会被响应，直到 SP 减少为止。如果要求立刻动作，则堆栈必须避免成为储满状态。请求同时发生时，执行优先级如下流程图所示。所有被置起的中断请求标志都可把单片机从休眠或空闲模式中唤醒，若要防止唤醒动作发生，在单片机进入休眠或空闲模式前应将相应的标志置起。



中断结构

外部中断

通过 INT 引脚上的信号变化可控制外部中断。当触发沿选择位设置好触发类型，INT 引脚的状态发生变化，外部中断请求标志 INTF 被置位时外部中断请求产生。若要跳转到相应中断向量地址，总中断控制位 EMI 和相应中断使能位 INTE 需先被置位。此外，必须使用 INTEG 寄存器使能外部中断功能并选择触发沿类型。外部中断引脚和普通 I/O 口共用，如果相应寄存器中的中断使能位被置位，并且通过引脚共用寄存器选择外部中断脚，此引脚将被作为外部中断脚使用。此时该引脚必须通过设置控制寄存器，将该引脚设置为输入口。当中断使能，堆栈未满并且外部中断脚状态改变，将调用外部中断向量子程序。当响应外部中断服务子程序时，中断请求标志位 INTF 会自动复位且 EMI 位会被清零以除能其它中断。注意，即使此引脚被用作外部中断输入，其上拉电阻选项仍保持有效。

寄存器 INTEG 被用来选择有效的边沿类型，来触发外部中断。可以选择上升沿还是下降沿或双沿触发都产生外部中断。注意 INTEG 也可以用来除能外部中断功能。

接近感应中断

当接近感应电路检测到有效接近信号时，接近感应中断请求标志位 OPDF 被置位，接近感应中断请求发生。当总中断使能位 EMI 和接近感应中断使能位 OPDE 被置位，允许程序跳转到相应的中断向量地址。总中断使能，堆栈未满足且检测到有效的接近信号时，将调用接近感应中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 OPDF 会自动清零且 EMI 位也会被清零以除能其它中断。

触控按键模块中断

当触控按键模块 0 中的时隙计数器溢出时，触摸按键中断请求标志 TKMF 将被置位，触控按键中断产生。要使触控按键中断发生，总中断控制位 EMI 和触摸按键中断使能位 TKME 必须先被置位。当中断使能，堆栈未满足且触控按键模块 0 时隙计数器溢出发生时，将调用相应中断向量处的子程序。当响应中断服务子程序时，中断请求标志位 TKMF 会被自动复位且 EMI 位会被清零以除能其它中断。

A/D 转换器中断

A/D 转换器中断由 A/D 转换动作的结束来控制。当 A/D 转换器中断请求标志 ADF 被置位，即 A/D 转换过程完成时，中断请求发生。当总中断使能位 EMI 和 A/D 中断使能位 ADE 被置位，允许程序跳转到各自的中断向量地址。当中断使能，堆栈未满足且 A/D 转换动作结束时，将调用 A/D 转换器中断向量子程序。当响应中断服务子程序时，A/D 转换器中断请求位 ADF 会自动清零，EMI 位也会被清零以除能其它中断。

UART 中断

UART 中断由几种 UART 条件来控制。当发送器数据寄存器为空、发送器空闲、接收器 FIFO 达到触发等级、接收器溢出、地址检测和 RX/TX 引脚唤醒，UART 中断请求标志 URF 被置位，UART 中断请求产生。若要程序跳转到相应中断向量地址，总中断控制位 EMI 和 UART 中断使能位 URE 需先被置位。当中断使能，堆栈未满足且以上任何一种情况发生时，将调用 UART 中断向量子程序。当响应中断服务子程序时，UART 中断请求标志 URF 自动清除，EMI 将被自动清零以除能其它中断。

注意，中断响应后，USR 寄存器里的标志位只有在对 UART 执行特定动作时才会被清零，详情请参考 UART 章节。

TM 中断

简易型和标准型 TM 各有两个中断，分别来自比较器 P 和比较器 A 匹配。所有 TM 均带有两个中断请求标志位，xTMAF 和 xTMPF，及两个使能位，xTMAE 和 xTMPE。当 TM 比较器 P、A 匹配情况发生时，相应 TM 中断请求标志被置位，TM 中断请求产生。

若要程序跳转到相应中断向量地址，总中断控制位 EMI 和相应的 TM 中断使能位 xTMAE 或 xTMPE 需先被置位。当中断使能，堆栈未满足且 TM 比较器匹配情况发生时，可跳转至相应的 TM 中断向量子程序中执行。当 TM 中断响应，TM 中断请求标志位，xTMAF 或 xTMPF，会被自动清零，EMI 位也会被清零以除能其它中断。

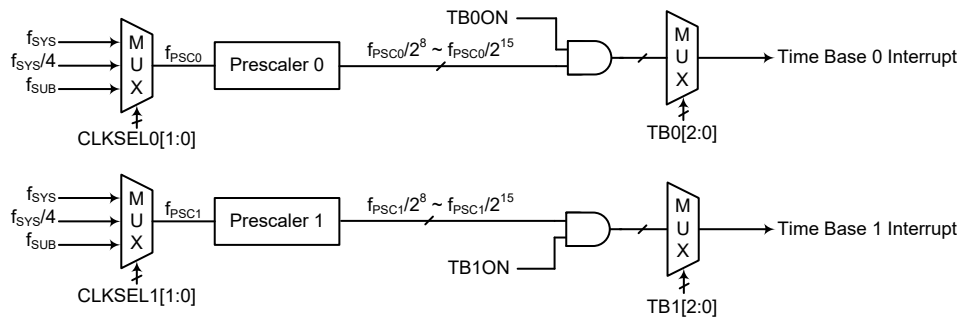
EEPROM 中断

当写周期结束，EEPROM 中断请求标志 DEF 被置位，EEPROM 中断请求产生。若要程序跳转到相应中断向量地址，总中断控制位 EMI 和 EEPROM 中断使能位 DEE 需先被置位。当中断使能，堆栈未滿且 EEPROM 写周期结束时，将调用 EEPROM 中断向量子程序。当 EEPROM 中断响应，DEF 标志位会自动清零，EMI 位也会被清零以除能其它中断。

时基中断

时基中断提供一个固定周期的中断信号，由各自的定时器功能产生溢出信号控制。当各自的中断请求标志 TB0F~TB1F 被置位时，中断请求发生。当总中断使能位 EMI 和时基使能位 TB0E~TB1E 被置位，允许程序跳转到各自的中断向量地址。当中断使能，堆栈未滿且时基溢出时，将调用它们各自的中断向量子程序。当响应中断服务子程序时，相应的中断请求标志位 TB0F~TB1F 会自动复位且 EMI 位会被清零以除能其它中断。

时基中断的目的是提供一个固定周期的中断信号，时钟源 f_{PSC0} 或 f_{PSC1} 来自内部时钟源 f_{SYS} 、 $f_{SYS}/4$ 或 f_{SUB} 。 f_{PSC0} 或 f_{PSC1} 输入时钟首先经过分频器，分频率由程序设置 TB0C 或 TB1C 寄存器相关位获取合适的分频值以提供更长的时基中断周期。时基中断周期控制时钟 (f_{PSC0} 或 f_{PSC1}) 时钟源可分别通过 PSC0R 和 PSC1R 寄存器的 CLKSEL0[1:0] 和 CLKSEL1[1:0] 位选择。



时基中断

• PSCnR 寄存器 (n=0~1)

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	CLKSELn1	CLKSELn0
R/W	—	—	—	—	—	—	R/W	R/W
POR	—	—	—	—	—	—	0	0

Bit 7~2 未定义，读为“0”

Bit 1~0 **CLKSELn1~CLKSELn0**: 预分频器 n 时钟源选择

- 00: f_{SYS}
- 01: $f_{SYS}/4$
- 1x: f_{SUB}

● TBnC 寄存器 (n=0~1)

Bit	7	6	5	4	3	2	1	0
Name	TBnON	—	—	—	—	TBn2	TBn1	TBn0
R/W	R/W	—	—	—	—	R/W	R/W	R/W
POR	0	—	—	—	—	0	0	0

- Bit 7 **TBnON**: 时基 n 控制位
 0: 除能
 1: 使能
- Bit 6~3 未定义, 读为 “0”
- Bit 2~0 **TBn2~TBn0**: 选择时基 n 溢出周期
 000: $2^8/f_{PSC}$
 001: $2^9/f_{PSC}$
 010: $2^{10}/f_{PSC}$
 011: $2^{11}/f_{PSC}$
 100: $2^{12}/f_{PSC}$
 101: $2^{13}/f_{PSC}$
 110: $2^{14}/f_{PSC}$
 111: $2^{15}/f_{PSC}$

中断唤醒功能

每个中断都具有将处于休眠或空闲模式的单片机唤醒的能力。当中断请求标志由低到高转换时唤醒动作产生, 其与中断是否使能无关。因此, 尽管单片机处于休眠或空闲模式且系统振荡器停止工作, 如有外部中断脚上产生外部边沿跳变可能导致其相应的中断标志被置位, 由此产生中断, 因此必须注意避免伪唤醒情况的发生。若中断唤醒功能被除能, 单片机进入休眠或空闲模式前相应中断请求标志应被置起。中断唤醒功能不受中断使能位的影响。

编程注意事项

通过禁止相关中断使能位, 可以屏蔽中断请求, 然而, 一旦中断请求标志位被设定, 它们会被保留在中断控制寄存器内, 直到相应的中断服务子程序执行或请求标志位被软件指令清除。

建议在中断服务子程序中不要使用“CALL 子程序”指令。中断通常发生在不可预料的情况或是需要立刻执行的某些应用。假如只剩下一层堆栈且没有控制好中断, 当“CALL 子程序”在中断服务子程序中执行时, 将破坏原来的控制序列。

所有中断在休眠或空闲模式下都具有唤醒功能, 当中断请求标志发生由低到高的转变时都可产生唤醒功能。若要避免相应中断产生唤醒动作, 在单片机进入休眠或空闲模式前需先将相应请求标志置为高。

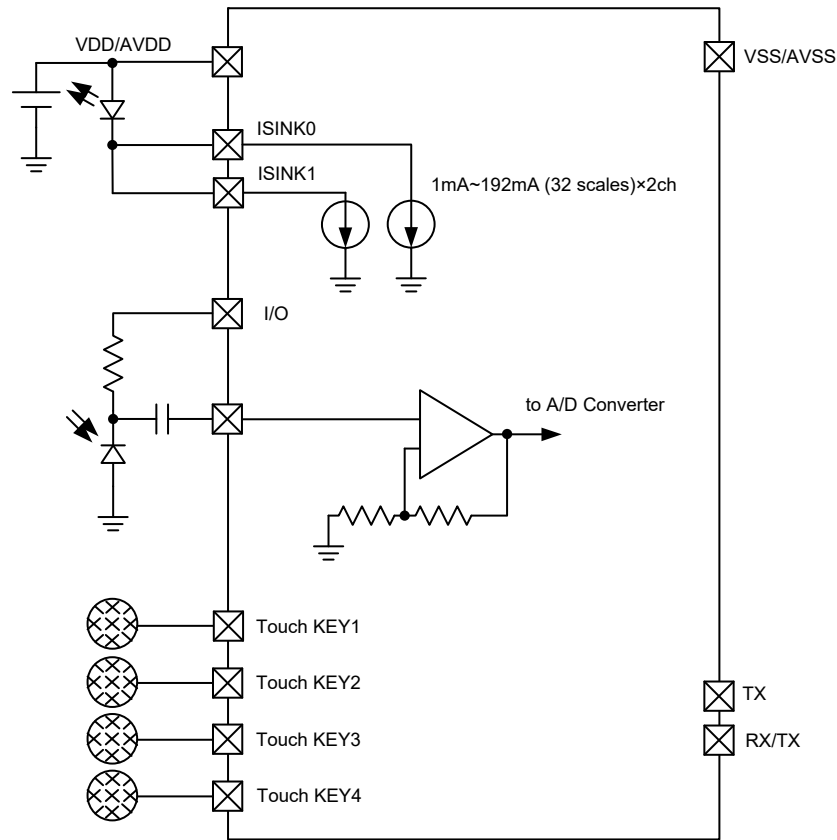
当进入中断服务程序, 系统仅将程序计数器的内容压入堆栈, 如果中断服务程序会改变状态寄存器或其它的寄存器的内容而破坏控制流程, 应事先将这些数据保存起来。若从中断子程序中返回可执行 RET 或 RETI 指令。除了能返回至主程序外, RETI 指令还能自动设置 EMI 位为高, 允许进一步中断。RET 指令只能返回至主程序, 清除 EMI 位, 除能进一步中断。

配置选项

配置选项在烧写程序时写入芯片。通过 HT-IDE 的软件开发环境，使用者在开发过程中可以选择配置选项。所有的选项必须按系统的需要定义，具体内容可参考下表：

序号	选项
PB4 下拉电阻选项	
1	PB4 下拉电阻功能： 除能 使能

应用电路



指令集

简介

任何单片机成功运作的核心在于它的指令集，此指令集为一组程序指令码，用来指导单片机如何去执行指定的工作。在 Holtek 单片机中，提供了丰富且灵活的指令，共超过六十条，程序设计者可以事半功倍地实现它们的应用。

为了更加容易理解各种各样的指令码，接下来按功能分组介绍它们。

指令周期

大部分的操作均只需要一个指令周期来执行。分支、调用或查表则需要两个指令周期。一个指令周期相当于四个系统时钟周期，因此如果在 8MHz 的系统时钟振荡器下，大部分的操作将在 0.5 μ s 中执行完成，而分支或调用操作则将在 1 μ s 中执行完成。虽然需要两个指令周期的指令通常指的是 JMP、CALL、RET、RETI 和查表指令，但如果牵涉到程序计数器低字节寄存器 PCL 也将多花费一个周期去加以执行。即指令改变 PCL 的内容进而导致直接跳转至新地址时，需要多一个周期去执行，例如“CLR PCL”或“MOV PCL, A”指令。对于跳转指令必须注意的是，如果比较的结果牵涉到跳转动作将多花费一个周期，如果没有则需一个周期即可。

数据的传送

单片机程序中数据传送是使用最为频繁的操作之一，使用三种 MOV 的指令，数据不但可以从寄存器转移至累加器（反之亦然），而且能够直接移动立即数到累加器。数据传送最重要的应用之一是从输入端口接收数据或传送数据到输出端口。

算术运算

算术运算和数据处理是大部分单片机应用所必需具备的能力，在 Holtek 单片机内部的指令集中，可直接实现加与减的运算。当加法的结果超出 255 或减法的结果少于 0 时，要注意正确的处理进位和借位的问题。INC、INCA、DEC 和 DECA 指令提供了对一个指定地址的值加一或减一的功能。

逻辑和移位运算

标准逻辑运算例如 AND、OR、XOR 和 CPL 全都包含在 Holtek 单片机内部的指令集中。大多数牵涉到数据运算的指令，数据的传送必须通过累加器。在所有逻辑数据运算中，如果运算结果为零，则零标志位将被置位，另外逻辑数据运用形式还有移位指令，例如 RR、RL、RRC 和 RLC 提供了向左或向右移动一位的方法。不同的移位指令可满足不同的应用需要。移位指令常用于串行端口的程序应用，数据可从内部寄存器转移至进位标志位，而此位则可被检验，移位运算还可应用在乘法与除法的运算组成中。

分支和控制转换

程序分支是采取使用 JMP 指令跳转至指定地址或使用 CALL 指令调用子程序的形式，两者之不同在于当子程序被执行完毕后，程序必须马上返回原来的地址。这个动作是由放置在子程序里的返回指令 RET 来实现，它可使程序跳回 CALL 指令之后的地址。在 JMP 指令中，程序则只是跳到一个指定的地址而已，并不需如 CALL 指令般跳回。一个非常有用的分支指令是条件跳转，跳转条件是由数据存储器或指定位来加以决定。遵循跳转条件，程序将继续执行下一条指令或略过且跳转至接下来的指令。这些分支指令是程序走向的关键，跳转条件可能是外部开关输入，或是内部数据位的值。

位运算

提供数据存储器中单个位的运算指令是 Holtek 单片机的特性之一。这特性对于输出端口位的设置尤其有用，其中个别的位或端口的引脚可以使用“SET [m].i”或“CLR [m].i”指令来设定其为高位或低位。如果没有这特性，程序设计师必须先读入输入口的 8 位数据，处理这些数据，然后再输出正确的新数据。这种读入 - 修改 - 写出的过程现在则被位运算指令所取代。

查表运算

数据的储存通常由寄存器完成，然而当处理大量固定的数据时，它的存储量常常造成对个别存储器的不便。为了改善此问题，Holtek 单片机允许在程序存储器中建立一个表格作为数据可直接存储的区域，只需要一组简易的指令即可对数据进行查表。

其它运算

除了上述功能指令外，其它指令还包括用于省电的“HALT”指令和使程序在极端电压或电磁环境下仍能正常工作的看门狗定时器控制指令。这些指令的使用则请查阅相关的章节。

指令集概要

下表中说明了按功能分类的指令集，用户可以将该表作为基本的指令参考。

惯例

- x: 立即数
- m: 数据存储器地址
- A: 累加器
- i: 第 0~7 位
- addr: 程序存储器地址

助记符	说明	指令周期	影响标志位
算术运算			
ADD A,[m]	ACC 与数据存储器相加，结果放入 ACC	1	Z, C, AC, OV
ADDM A,[m]	ACC 与数据存储器相加，结果放入数据存储器	1 ^注	Z, C, AC, OV
ADD A, x	ACC 与立即数相加，结果放入 ACC	1	Z, C, AC, OV
ADC A,[m]	ACC 与数据存储器、进位标志相加，结果放入 ACC	1	Z, C, AC, OV
ADCM A,[m]	ACC 与数据存储器、进位标志相加，结果放入数据存储器	1 ^注	Z, C, AC, OV
SUB A, x	ACC 与立即数相减，结果放入 ACC	1	Z, C, AC, OV
SUB A,[m]	ACC 与数据存储器相减，结果放入 ACC	1	Z, C, AC, OV
SUBM A,[m]	ACC 与数据存储器相减，结果放入数据存储器	1 ^注	Z, C, AC, OV
SBC A,[m]	ACC 与数据存储器、进位标志相减，结果放入 ACC	1	Z, C, AC, OV
SBCM A,[m]	ACC 与数据存储器、进位标志相减，结果放入数据存储器	1 ^注	Z, C, AC, OV
DAA [m]	将加法运算中放入 ACC 的值调整为十进制数，并将结果放入数据存储器	1 ^注	C
逻辑运算			
AND A,[m]	ACC 与数据存储器做“与”运算，结果放入 ACC	1	Z
OR A,[m]	ACC 与数据存储器做“或”运算，结果放入 ACC	1	Z
XOR A,[m]	ACC 与数据存储器做“异或”运算，结果放入 ACC	1	Z
ANDM A,[m]	ACC 与数据存储器做“与”运算，结果放入数据存储器	1 ^注	Z
ORM A,[m]	ACC 与数据存储器做“或”运算，结果放入数据存储器	1 ^注	Z
XORM A,[m]	ACC 与数据存储器做“异或”运算，结果放入数据存储器	1 ^注	Z
AND A, x	ACC 与立即数做“与”运算，结果放入 ACC	1	Z
OR A, x	ACC 与立即数做“或”运算，结果放入 ACC	1	Z
XOR A, x	ACC 与立即数做“异或”运算，结果放入 ACC	1	Z
CPL [m]	对数据存储器取反，结果放入数据存储器	1 ^注	Z
CPLA [m]	对数据存储器取反，结果放入 ACC	1	Z
递增和递减			
INCA [m]	递增数据存储器，结果放入 ACC	1	Z
INC [m]	递增数据存储器，结果放入数据存储器	1 ^注	Z
DECA [m]	递减数据存储器，结果放入 ACC	1	Z
DEC [m]	递减数据存储器，结果放入数据存储器	1 ^注	Z
移位			
RRA [m]	数据存储器右移一位，结果放入 ACC	1	无
RR [m]	数据存储器右移一位，结果放入数据存储器	1 ^注	无
RRCA [m]	带进位将数据存储器右移一位，结果放入 ACC	1	C
RRC [m]	带进位将数据存储器右移一位，结果放入数据存储器	1 ^注	C
RLA [m]	数据存储器左移一位，结果放入 ACC	1	无

助记符	说明	指令周期	影响标志位
RL [m]	数据存储器左移一位，结果放入数据存储器	1 ^注	无
RLCA [m]	带进位将数据存储器左移一位，结果放入 ACC	1	C
RLC [m]	带进位将数据存储器左移一位，结果放入数据存储器	1 ^注	C
数据传送			
MOV A,[m]	将数据存储器送至 ACC	1	无
MOV [m],A	将 ACC 送至数据存储器	1 ^注	无
MOV A, x	将立即数送至 ACC	1	无
位运算			
CLR [m].i	清除数据存储器的位	1 ^注	无
SET [m].i	置位数据存储器的位	1 ^注	无
转移			
JMP addr	无条件跳转	2	无
SZ [m]	如果数据存储器为零，则跳过下一条指令	1 ^注	无
SZA [m]	数据存储器送至 ACC，如果内容为零，则跳过下一条指令	1 ^注	无
SZ [m].i	如果数据存储器的第 i 位为零，则跳过下一条指令	1 ^注	无
SNZ [m].i	如果数据存储器的第 i 位不为零，则跳过下一条指令	1 ^注	无
SIZ [m]	递增数据存储器，如果结果为零，则跳过下一条指令	1 ^注	无
SDZ [m]	递减数据存储器，如果结果为零，则跳过下一条指令	1 ^注	无
SIZA [m]	递增数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 ^注	无
SDZA [m]	递减数据存储器，将结果放入 ACC，如果结果为零，则跳过下一条指令	1 ^注	无
CALL addr	子程序调用	2	无
RET	从子程序返回	2	无
RET A, x	从子程序返回，并将立即数放入 ACC	2	无
RETI	从中断返回	2	无
查表			
TABRD [m]	读取特定页或当前页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
TABRDL [m]	读取最后页的 ROM 内容，并送至数据存储器 and TBLH	2 ^注	无
其它指令			
NOP	空指令	1	无
CLR [m]	清除数据存储器	1 ^注	无
SET [m]	置位数据存储器	1 ^注	无
CLR WDT	清除看门狗定时器	1	TO, PDF
SWAP [m]	交换数据存储器的高低字节，结果放入数据存储器	1 ^注	无
SWAPA [m]	交换数据存储器的高低字节，结果放入 ACC	1	无
HALT	进入暂停模式	1	TO, PDF

- 注: 1. 对跳转指令而言，如果比较的结果牵涉到跳转即需 2 个周期，如果没有发生跳转，则只需一个周期。
2. 任何指令若要改变 PCL 的内容将需要 2 个周期来执行。

指令定义

ADC A, [m]	Add Data Memory to ACC with Carry
指令说明	将指定的数据存储器、累加器内容以及进位标志相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + [m] + C$
影响标志位	OV、Z、AC、C
ADCM A, [m]	Add ACC to Data Memory with Carry
指令说明	将指定的数据存储器、累加器内容和进位标志位相加，结果存放到指定的数据存储器。
功能表示	$[m] \leftarrow ACC + [m] + C$
影响标志位	OV、Z、AC、C
ADD A, [m]	Add Data Memory to ACC
指令说明	将指定的数据存储器和累加器内容相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + [m]$
影响标志位	OV、Z、AC、C
ADD A, x	Add immediate data to ACC
指令说明	将累加器和立即数相加，结果存放到累加器。
功能表示	$ACC \leftarrow ACC + x$
影响标志位	OV、Z、AC、C
ADDM A, [m]	Add ACC to Data Memory
指令说明	将指定的数据存储器和累加器内容相加，结果存放到指定的数据存储器。
功能表示	$[m] \leftarrow ACC + [m]$
影响标志位	OV、Z、AC、C
AND A, [m]	Logical AND Data Memory to ACC
指令说明	将累加器中的数据和指定数据存储器内容做逻辑与，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "AND" } [m]$
影响标志位	Z

<p>AND A, x 指令说明 功能表示 影响标志位</p>	<p>Logical AND immediate data to ACC 将累加器中的数据和立即数做逻辑与，结果存放到累加器。 $ACC \leftarrow ACC \text{ “AND” } x$ Z</p>
<p>ANDM A, [m] 指令说明 功能表示 影响标志位</p>	<p>Logical AND ACC to Data Memory 将指定数据存储器内容和累加器中的数据做逻辑与，结果存放到数据存储器。 $[m] \leftarrow ACC \text{ “AND” } [m]$ Z</p>
<p>CALL addr 指令说明 功能表示 影响标志位</p>	<p>Subroutine call 无条件地调用指定地址的子程序，此时程序计数器先加 1 获得下一个要执行的指令地址并压入堆栈，接着载入指定地址并从新地址继续执行程序，由于此指令需要额外的运算，所以为一个 2 周期的指令。 $Stack \leftarrow Program Counter + 1$ $Program Counter \leftarrow addr$ 无</p>
<p>CLR [m] 指令说明 功能表示 影响标志位</p>	<p>Clear Data Memory 将指定数据存储器的内容清零。 $[m] \leftarrow 00H$ 无</p>
<p>CLR [m].i 指令说明 功能表示 影响标志位</p>	<p>Clear bit of Data Memory 将指定数据存储器的第 i 位内容清零。 $[m].i \leftarrow 0$ 无</p>
<p>CLR WDT 指令说明 功能表示 影响标志位</p>	<p>Clear Watchdog Timer WDT 计数器、暂停标志位 PDF 和看门狗溢出标志位 TO 清零。 WDT cleared $TO \ \& \ PDF \leftarrow 0$ TO、PDF</p>

CPL [m] 指令说明	Complement Data Memory 将指定数据存储器中的每一位取逻辑反， 相当于从 1 变 0 或 0 变 1。
功能表示	$[m] \leftarrow \overline{[m]}$
影响标志位	Z
CPLA [m] 指令说明	Complement Data Memory with result in ACC 将指定数据存储器中的每一位取逻辑反，相当于从 1 变 0 或 0 变 1，而结果被储存回累加器且数据存储器中的内容 不变。
功能表示	$ACC \leftarrow \overline{[m]}$
影响标志位	Z
DAA [m] 指令说明	Decimal-Adjust ACC for addition with result in Data Memory 将累加器中的内容转换为 BCD (二进制转成十进制) 码。 如果低四位的值大于“9”或 AC=1，那么 BCD 调整就执行 对原值加“6”，否则原值保持不变；如果高四位的值大 于“9”或 C=1，那么 BCD 调整就执行对原值加“6”。 BCD 转换实质上是根据累加器和标志位执行 00H, 06H, 60H 或 66H 的加法运算，结果存放于数据存储器。只有进 位标志位 C 受影响，用来指示原始 BCD 的和是否大于 100，并可以进行双精度十进制数的加法运算。
功能表示	$[m] \leftarrow ACC + 00H$ 或 $[m] \leftarrow ACC + 06H$ 或 $[m] \leftarrow ACC + 60H$ 或 $[m] \leftarrow ACC + 66H$
影响标志位	C
DEC [m] 指令说明	Decrement Data Memory 将指定数据存储器内容减 1。
功能表示	$[m] \leftarrow [m] - 1$
影响标志位	Z
DECA [m] 指令说明	Decrement Data Memory with result in ACC 将指定数据存储器的内容减 1，把结果存放回累加器 并保持指定数据存储器的内容不变。
功能表示	$ACC \leftarrow [m] - 1$
影响标志位	Z

HALT	Enter power down mode
指令说明	此指令终止程序执行并关掉系统时钟，RAM 和寄存器的内容保持原状态，WDT 计数器和分频器被清“0”，暂停标志位 PDF 被置位 1，WDT 溢出标志位 TO 被清 0。
功能表示	$TO \leftarrow 0$ $PDF \leftarrow 1$
影响标志位	TO、PDF
INC [m]	Increment Data Memory
指令说明	将指定数据存储器的内容加 1。
功能表示	$[m] \leftarrow [m] + 1$
影响标志位	Z
INCA [m]	Increment Data Memory with result in ACC
指令说明	将指定数据存储器的内容加 1，结果存放回累加器并保持指定的数据存储器内容不变。
功能表示	$ACC \leftarrow [m] + 1$
影响标志位	Z
JMP addr	Jump unconditionally
指令说明	程序计数器的内容无条件地由被指定的地址取代，程序由新的地址继续执行。当新的地址被加载时，必须插入一个空指令周期，所以此指令为 2 个周期的指令。
功能表示	$Program\ Counter \leftarrow addr$
影响标志位	无
MOV A, [m]	Move Data Memory to ACC
指令说明	将指定数据存储器的内容复制到累加器。
功能表示	$ACC \leftarrow [m]$
影响标志位	无
MOV A, x	Move immediate data to ACC
指令说明	将 8 位立即数载入累加器。
功能表示	$ACC \leftarrow x$
影响标志位	无
MOV [m], A	Move ACC to Data Memory
指令说明	将累加器的内容复制到指定的数据存储器。
功能表示	$[m] \leftarrow ACC$
影响标志位	无

NOP	No operation
指令说明	空操作，接下来顺序执行下一条指令。
功能表示	无操作
影响标志位	无
ORA, [m]	Logical OR Data Memory to ACC
指令说明	将累加器中的数据和指定的数据存储器内容逻辑或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "OR" } [m]$
影响标志位	Z
ORA, x	Logical OR immediate data to ACC
指令说明	将累加器中的数据和立即数逻辑或，结果存放到累加器。
功能表示	$ACC \leftarrow ACC \text{ "OR" } x$
影响标志位	Z
ORM A, [m]	Logical OR ACC to Data Memory
指令说明	将存在指定数据存储器中的数据和累加器逻辑或，结果放到数据存储器。
功能表示	$[m] \leftarrow ACC \text{ "OR" } [m]$
影响标志位	Z
RET	Return from subroutine
指令说明	将堆栈寄存器中的程序计数器值恢复，程序由取回的地址继续执行。
功能表示	$Program\ Counter \leftarrow Stack$
影响标志位	无
RETA, x	Return from subroutine and load immediate data to ACC
指令说明	将堆栈寄存器中的程序计数器值恢复且累加器载入指定的立即数，程序由取回的地址继续执行。
功能表示	$Program\ Counter \leftarrow Stack$ $ACC \leftarrow x$
影响标志位	无

RETI	Return from interrupt
指令说明	将堆栈寄存器中的程序计数器值恢复且中断功能通过设置 EMI 位重新使能。EMI 是控制中断使能的主控制位。如果在执行 RETI 指令之前还有中断未被响应，则这个中断将在返回主程序之前被响应。
功能表示	Program Counter ← Stack
影响标志位	EMI ← 1 无
RL [m]	Rotate Data Memory left
指令说明	将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位。
功能表示	[m].(i+1) ← [m].i (i=0~6) [m].0 ← [m].7
影响标志位	无
RLA [m]	Rotate Data Memory left with result in ACC
指令说明	将指定数据存储器的内容左移 1 位，且第 7 位移到第 0 位，结果送到累加器，而指定数据存储器的内容保持不变。
功能表示	ACC.(i+1) ← [m].i (i=0~6) ACC.0 ← [m].7
影响标志位	无
RLC [m]	Rotate Data Memory Left through Carry
指令说明	将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位。
功能表示	[m].(i+1) ← [m].i (i=0~6) [m].0 ← C C ← [m].7
影响标志位	C
RLC A [m]	Rotate Data Memory left through Carry with result in ACC
指令说明	将指定数据存储器的内容连同进位标志左移 1 位，第 7 位取代进位标志且原本的进位标志移到第 0 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。
功能表示	ACC.(i+1) ← [m].i (i=0~6) ACC.0 ← C C ← [m].7
影响标志位	C

RR [m]	Rotate Data Memory right
指令说明	将指定数据存储器的内容循环右移 1 位且第 0 位移到第 7 位。
功能表示	$[m].i \leftarrow [m].(i+1)$ (i=0~6) $[m].7 \leftarrow [m].0$
影响标志位	无
RRA [m]	Rotate Data Memory right with result in ACC
指令说明	将指定数据存储器的内容循环右移 1 位，第 0 位移到第 7 位，移位结果存放到累加器，而指定数据存储器的内容保持不变。
功能表示	$ACC.i \leftarrow [m].(i+1)$ (i=0~6) $ACC.7 \leftarrow [m].0$
影响标志位	无
RRC [m]	Rotate Data Memory right through Carry
指令说明	将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位。
功能表示	$[m].i \leftarrow [m].(i+1)$ (i=0~6) $[m].7 \leftarrow C$ $C \leftarrow [m].0$
影响标志位	C
RRCA [m]	Rotate Data Memory right through Carry with result in ACC
指令说明	将指定数据存储器的内容连同进位标志右移 1 位，第 0 位取代进位标志且原本的进位标志移到第 7 位，移位结果送回累加器，但是指定数据寄存器的内容保持不变。
功能表示	$ACC.i \leftarrow [m].(i+1)$ (i=0~6) $ACC.7 \leftarrow C$ $C \leftarrow [m].0$
影响标志位	C
SBC A, [m]	Subtract Data Memory from ACC with Carry
指令说明	将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - [m] - \bar{C}$
影响标志位	OV、Z、AC、C

SBCM A, [m]	Subtract Data Memory from ACC with Carry and result in Data Memory
指令说明	将累加器减去指定数据存储器的内容以及进位标志的反，结果存放到数据存储器。如果结果为负，C标志位清除为0，反之结果为正或0，C标志位设置为1。
功能表示	$[m] \leftarrow ACC - [m] - \bar{C}$
影响标志位	OV、Z、AC、C
SDZ [m]	Skip if Decrement Data Memory is 0
指令说明	将指定的数据存储器的内容减1，判断是否为0，若为0则跳过下一条指令，由于取得下一个指令时会要求插入一个空指令周期，所以此指令为2个周期的指令。如果结果不为0，则程序继续执行下一条指令。
功能表示	$[m] \leftarrow [m] - 1$ ，如果 $[m]=0$ 跳过下一条指令执行
影响标志位	无
SDZA [m]	Skip if decrement Data Memory is zero with result in ACC
指令说明	将指定数据存储器内容减1，判断是否为0，如果为0则跳过下一条指令，此结果将存放到累加器，但指定数据存储器内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为2个周期的指令。如果结果不为0，则程序继续执行下一条指令。
功能表示	$ACC \leftarrow [m] - 1$ ，如果 $ACC=0$ 跳过下一条指令执行
影响标志位	无
SET [m]	Set Data Memory
指令说明	将指定数据存储器的每一位设置为1。
功能表示	$[m] \leftarrow FFH$
影响标志位	无
SET [m].i	Set bit of Data Memory
指令说明	将指定数据存储器的第i位置位为1。
功能表示	$[m].i \leftarrow 1$
影响标志位	无

SIZ [m] 指令说明	Skip if increment Data Memory is 0 将指定的数据存储器的内容加 1，判断是否为 0，若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$[m] \leftarrow [m] + 1$ ，如果 $[m]=0$ 跳过下一条指令执行
影响标志位	无
SIZA [m] 指令说明	Skip if increment Data Memory is zero with result in ACC 将指定数据存储器的内容加 1，判断是否为 0，如果为 0 则跳过下一条指令，此结果会被存放到累加器，但是指定数据存储器的内容不变。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	$ACC \leftarrow [m] + 1$ ，如果 $ACC=0$ 跳过下一条指令执行
影响标志位	无
SNZ [m].i 指令说明	Skip if bit i of Data Memory is not 0 判断指定数据存储器的第 i 位，若不为 0，则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果为 0，则程序继续执行下一条指令。
功能表示	如果 $[m].i \neq 0$ ，跳过下一条指令执行
影响标志位	无
SUB A, [m] 指令说明	Subtract Data Memory from ACC 将累加器的内容减去指定的数据存储器的数据，把结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$ACC \leftarrow ACC - [m]$
影响标志位	OV、Z、AC、C
SUBM A, [m] 指令说明	Subtract Data Memory from ACC with result in Data Memory 将累加器的内容减去指定数据存储器的数据，结果存放到指定的数据存储器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。
功能表示	$[m] \leftarrow ACC - [m]$
影响标志位	OV、Z、AC、C

<p>SUB A, x 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Subtract immediate Data from ACC</p> <p>将累加器的内容减去立即数，结果存放到累加器。如果结果为负，C 标志位清除为 0，反之结果为正或 0，C 标志位设置为 1。</p> <p>$ACC \leftarrow ACC - x$</p> <p>OV、Z、AC、C</p>
<p>SWAP [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Swap nibbles of Data Memory</p> <p>将指定数据存储器的低 4 位和高 4 位互相交换。</p> <p>$[m].3 \sim [m].0 \leftrightarrow [m].7 \sim [m].4$</p> <p>无</p>
<p>SWAPA [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Swap nibbles of Data Memory with result in ACC</p> <p>将指定数据存储器的低 4 位与高 4 位互相交换，再将结果存放到累加器且指定数据寄存器的数据保持不变。</p> <p>$ACC.3 \sim ACC.0 \leftarrow [m].7 \sim [m].4$</p> <p>$ACC.7 \sim ACC.4 \leftarrow [m].3 \sim [m].0$</p> <p>无</p>
<p>SZ [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Skip if Data Memory is 0</p> <p>指定数据存储器的内容会先被读出，后又被重新写入指定数据存储器内。判断指定数据存储器的内容是否为 0，若为 0，则程序跳过下一条指令执行。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。</p> <p>如果 $[m]=0$，跳过下一条指令执行</p> <p>无</p>
<p>SZA [m] 指令说明</p> <p>功能表示</p> <p>影响标志位</p>	<p>Skip if Data Memory is 0 with data movement to ACC</p> <p>将指定数据存储器内容复制到累加器，并判断指定数据存储器的内容是否为 0，若为 0 则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。</p> <p>$ACC \leftarrow [m]$，如果 $[m]=0$，跳过下一条指令执行</p> <p>无</p>

SZ [m].i 指令说明	Skip if bit i of Data Memory is 0 判断指定数据存储器的第 i 位是否为 0，若为 0，则跳过下一条指令。由于取得下一个指令时会要求插入一个空指令周期，所以此指令为 2 个周期的指令。如果结果不为 0，则程序继续执行下一条指令。
功能表示	如果 [m].i=0，跳过下一条指令执行
影响标志位	无
TABRD [m] 指令说明	Read table (specific page or current page) to TBLH and Data Memory 将表格指针 (TBHP 和 TBLP，若无 TBHP 则仅 TBLP) 所指的程序代码低字节移至指定数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无
TABRDL [m] 指令说明	Read table (last page) to TBLH and Data Memory 将表格指针 TBLP 所指的程序代码低字节 (最后一页) 移至指定数据存储器且将高字节移至 TBLH。
功能表示	[m] ← 程序代码 (低字节) TBLH ← 程序代码 (高字节)
影响标志位	无
XOR A, [m] 指令说明	Logical XOR Data Memory to ACC 将累加器的数据和指定的数据存储器内容逻辑异或，结果存放到累加器。
功能表示	ACC ← ACC “XOR” [m]
影响标志位	Z
XORM A, [m] 指令说明	Logical XOR ACC to Data Memory 将累加器的数据和指定的数据存储器内容逻辑异或，结果放到数据存储器。
功能表示	[m] ← ACC “XOR” [m]
影响标志位	Z
XOR A, x 指令说明	Logical XOR immediate data to ACC 将累加器的数据与立即数逻辑异或，结果存放到累加器。
功能表示	ACC ← ACC “XOR” x
影响标志位	Z

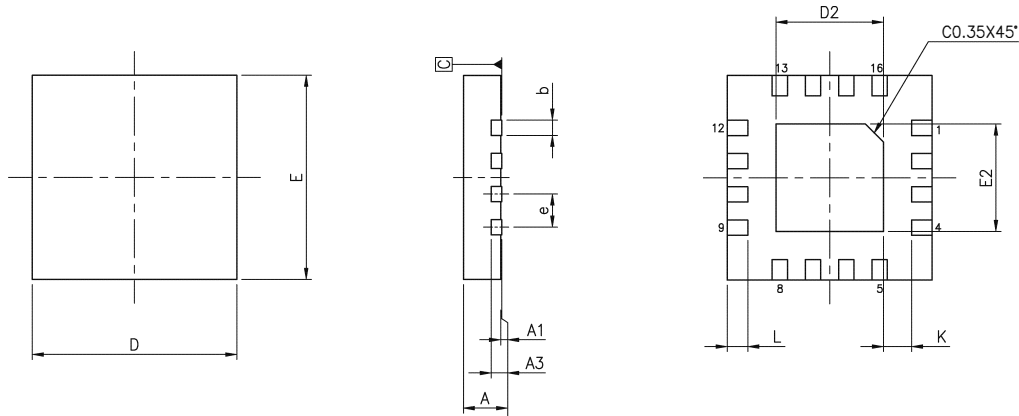
封装信息

请注意，这里提供的封装信息仅作为参考。由于这个信息经常更新，提醒用户咨询 [Holtek 网站](#) 以获取最新版本的[封装信息](#)。

封装信息的相关内容如下所示，点击可链接至 Holtek 网站相关信息页面。

- 封装信息 (包括外形尺寸、包装带和卷轴规格)
- 封装材料信息
- 纸箱信息

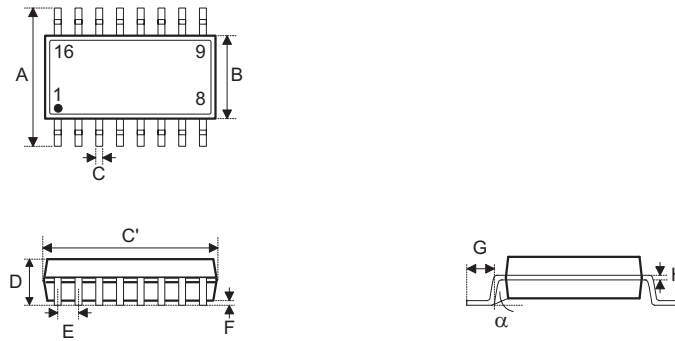
SAW Type 16-pin QFN (4mm×4mm×0.75mm) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.028	0.030	0.031
A1	0.000	0.001	0.002
A3	0.080 REF		
b	0.010	0.012	0.014
D	0.157 BSC		
E	0.157 BSC		
e	0.026 BSC		
D2	0.079	—	0.106
E2	0.079	—	0.106
L	0.014	0.016	0.018
K	0.008	—	—

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.203 REF		
b	0.25	0.30	0.35
D	4.00 BSC		
E	4.00 BSC		
e	0.65 BSC		
D2	2.00	—	2.70
E2	2.00	—	2.70
L	0.35	0.40	0.45
K	0.20	—	—

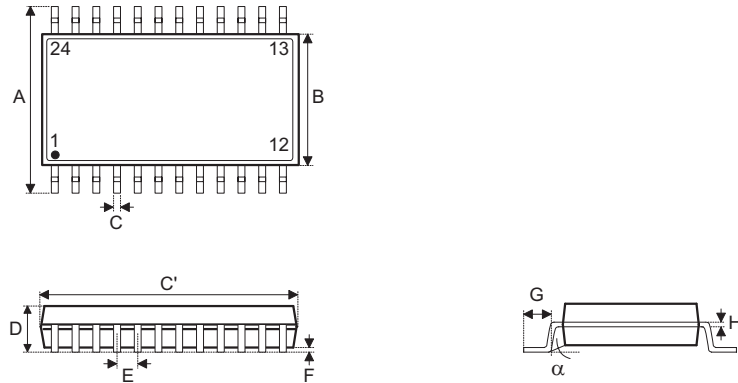
16-pin NSOP (150mil) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.236 BSC		
B	0.154 BSC		
C	0.012	—	0.020
C'	0.390 BSC		
D	—	—	0.069
E	0.050 BSC		
F	0.004	—	0.010
G	0.016	—	0.050
H	0.004	—	0.010
α	0°	—	8°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	6.00 BSC		
B	3.90 BSC		
C	0.31	—	0.51
C'	9.90 BSC		
D	—	—	1.75
E	1.27 BSC		
F	0.10	—	0.25
G	0.40	—	1.27
H	0.10	—	0.25
α	0°	—	8°

24-pin SSOP (150mil) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	0.236 BSC		
B	0.154 BSC		
C	0.008	—	0.012
C'	0.341 BSC		
D	—	—	0.069
E	0.025 BSC		
F	0.004	—	0.010
G	0.016	—	0.050
H	0.004	—	0.010
α	0°	—	8°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	6.00 BSC		
B	3.90 BSC		
C	0.20	—	0.30
C'	8.66 BSC		
D	—	—	1.75
E	0.635 BSC		
F	0.10	—	0.25
G	0.41	—	1.27
H	0.10	—	0.25
α	0°	—	8°

Copyright© 2024 by HOLTEK SEMICONDUCTOR INC. All Rights Reserved.

本文件出版时 HOLTEK 已针对所载信息为合理注意，但不保证信息准确无误。文中提到的信息仅是提供作为参考，且可能被更新取代。HOLTEK 不担保任何明示、默示或法定的，包括但不限于适合商品化、令人满意的质量、规格、特性、功能与特定用途、不侵害第三方权利等保证责任。HOLTEK 就文中提到的信息及该信息之应用，不承担任何法律责任。此外，HOLTEK 并不推荐将 HOLTEK 的产品使用在会由于故障或其他原因而可能会对人身安全造成危害的地方。HOLTEK 特此声明，不授权将产品使用于救生、维生或安全关键零部件。在救生 / 维生或安全应用中使用 HOLTEK 产品的风险完全由买方承担，如因该等使用导致 HOLTEK 遭受损害、索赔、诉讼或产生费用，买方同意出面进行辩护、赔偿并使 HOLTEK 免受损害。HOLTEK (及其授权方，如适用) 拥有本文件所提供信息 (包括但不限于内容、数据、示例、材料、图形、商标) 的知识产权，且该信息受著作权法和其他知识产权法的保护。HOLTEK 在此并未明示或暗示授予任何知识产权。HOLTEK 拥有不事先通知而修改本文件所载信息的权利。如欲取得最新的信息，请与我们联系。