

## 1、概述

ULN2803 为 8 路达林顿结构电路，每路的输出电流为 500mA，峰值电流为 600mA，输出电压为 50V，采用共发射极结构，每路可以独立输出。

该电路常用于驱动各种负载，如直流发动机、LED 显示灯、大功率缓存和 5V TTL、CMOS 等通用逻辑电路。

该芯片采用 DIP18 或者 SOP18 封装形式。

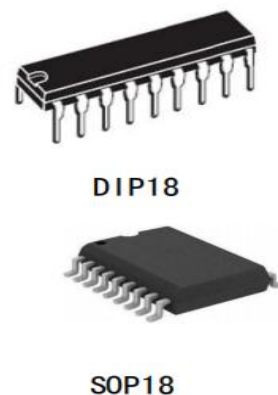


图 1 ULN2803 电路外形图

## 2、订购信息

产品型号	封装	丝印	包装	包装数量
XBLW ULN2803AN	DIP-18	ULN2803AN	管装	1000 盒
XBLW ULN2803ADTR	SOP-18	ULN2803A	编带	2000/盘

## 3、管脚定义

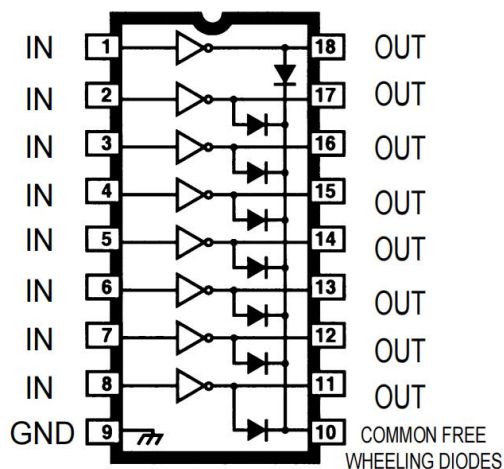


图 2 ULN2803 管脚定义图

## 4、最大额定值

表 1 最大额定值

符号	参数	最大额定值	单位
$V_o$	输出电压	50	V
$V_{in}$	输入电压	30	V
$I_c$	输出电流	500	mA
$I_b$	输入电流	25	mA

## 5、电路原理图

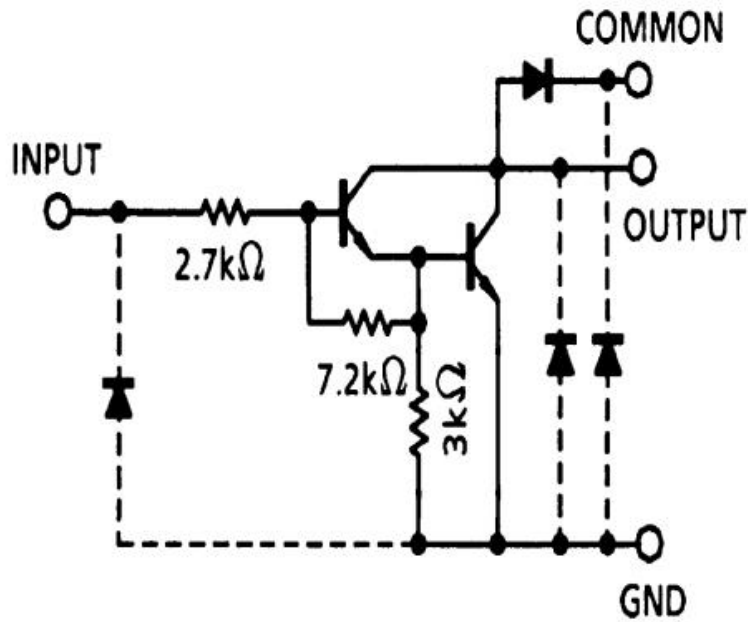


图 3 ULN2803 电路原理图

## 6、电参数

表 2 测试电参数

参数	测试条件	符号	规范值			单位	测试图
			最小	典型	最大		
输出漏电流	$V_{CE}=50V$	$I_{CEX}$	-	-	50	$\mu A$	Figure 1a
集电极-发射极饱和压降	$I_C=100mA, I_B=250 \mu A$	$V_{CE(sat)}$	-	0.9	1.1	V	Figure 2
	$I_C=200mA, I_B=350 \mu A$		-	1.1	1.3		
	$I_C=350mA, I_B=500 \mu A$		-	1.3	1.6		
输入开启电流	ULN2803, $V_i=3.85V$	$I_{i(on)}$	-	0.9 3	1.35	mA	Figure 3
输入开启电压	$V_{CE}=2.0V, I_C=200mA$	$V_{i(on)}$	-	-	2.4	V	Figure 5
	$V_{CE}=2.0V, I_C=250mA$		-	-	2.7		
	$V_{CE}=2.0V, I_C=300mA$		-	-	3.0		
二极管漏电流	$V_R=50V$	$I_R$	-4.0	-	50	$\mu A$	Figure 6
二极管正向压降	$I_F=350mA$	$V_F$	-	1.7	2	V	Figure 7
输出漏电流	$V_{CE}=50V, V_i=1V$	$I_{CEX-1V}$	-5	-	80	$\mu A$	Figure 1b

## 7、测试图

Figure 1a

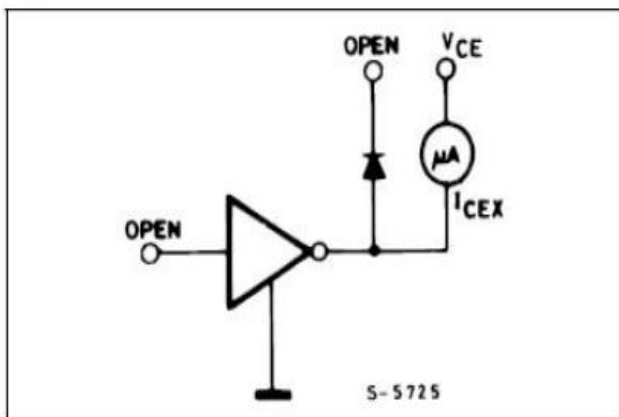


Figure 1b

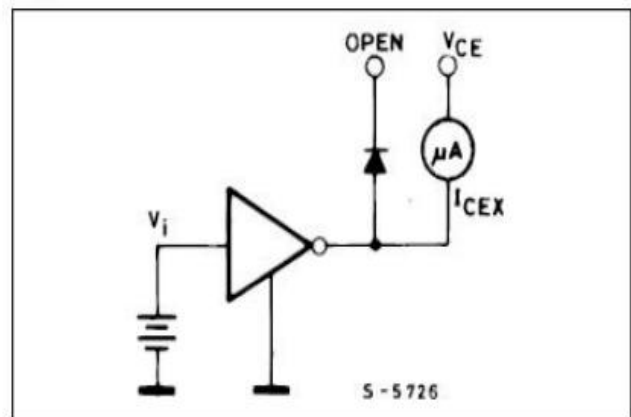


Figure2

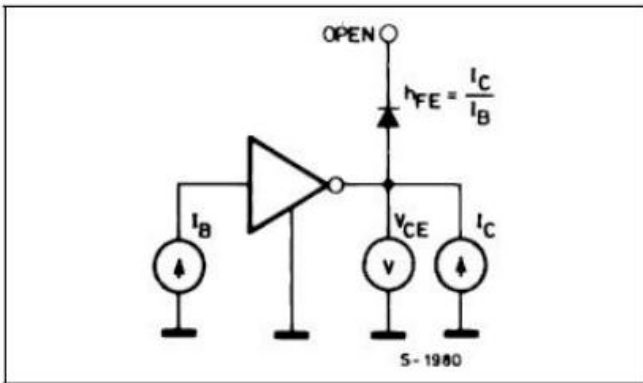


Figure4

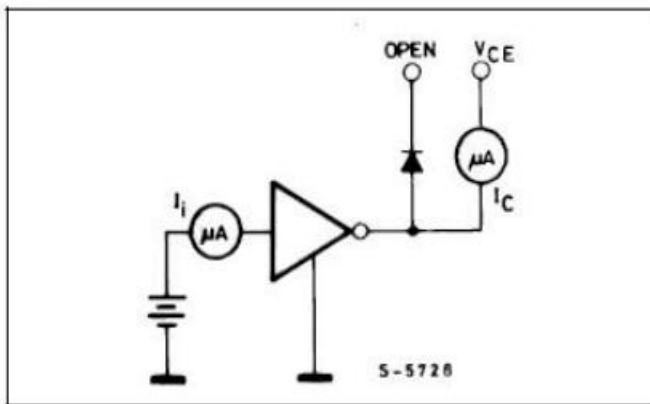


Figure6

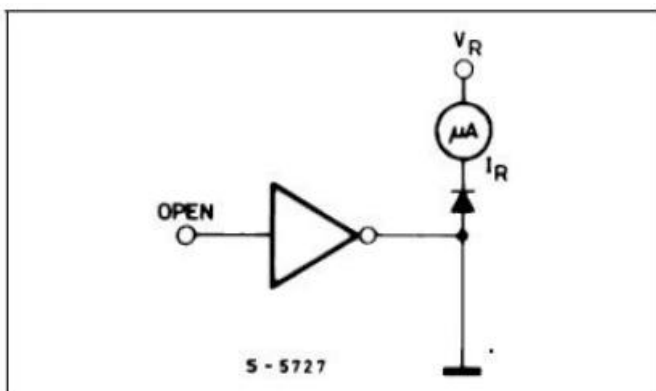


Figure3

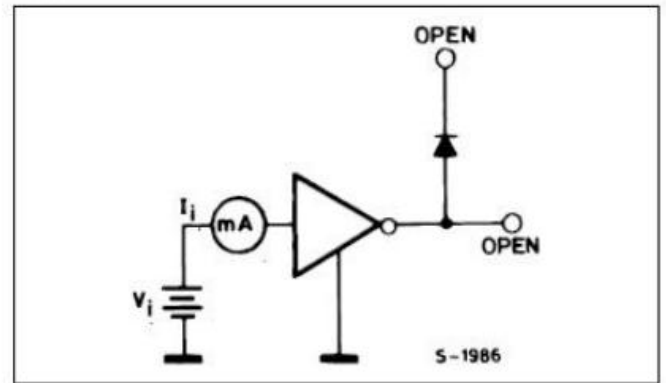


Figure5

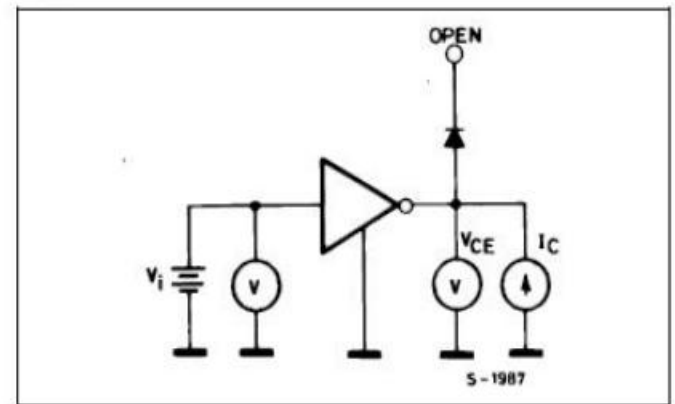


Figure7

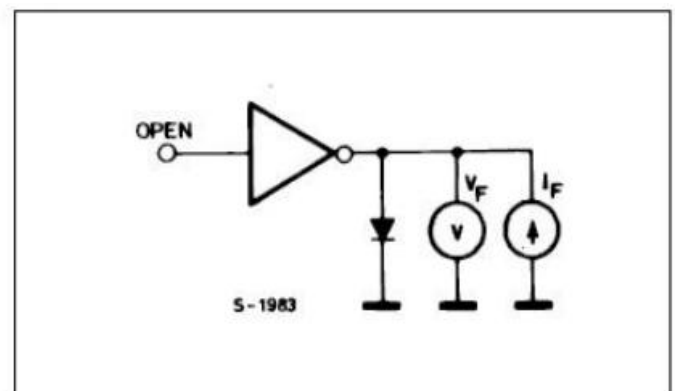


图 4 测试线路图

8、特性曲线图

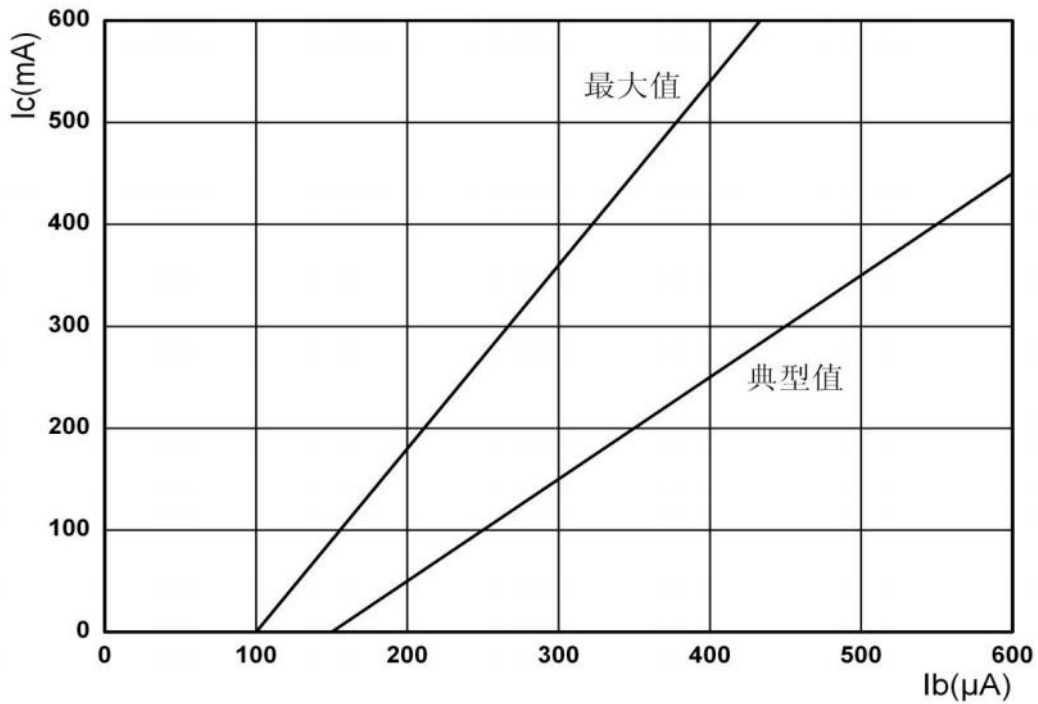


图 5 输出电压和输入电流特性曲线图

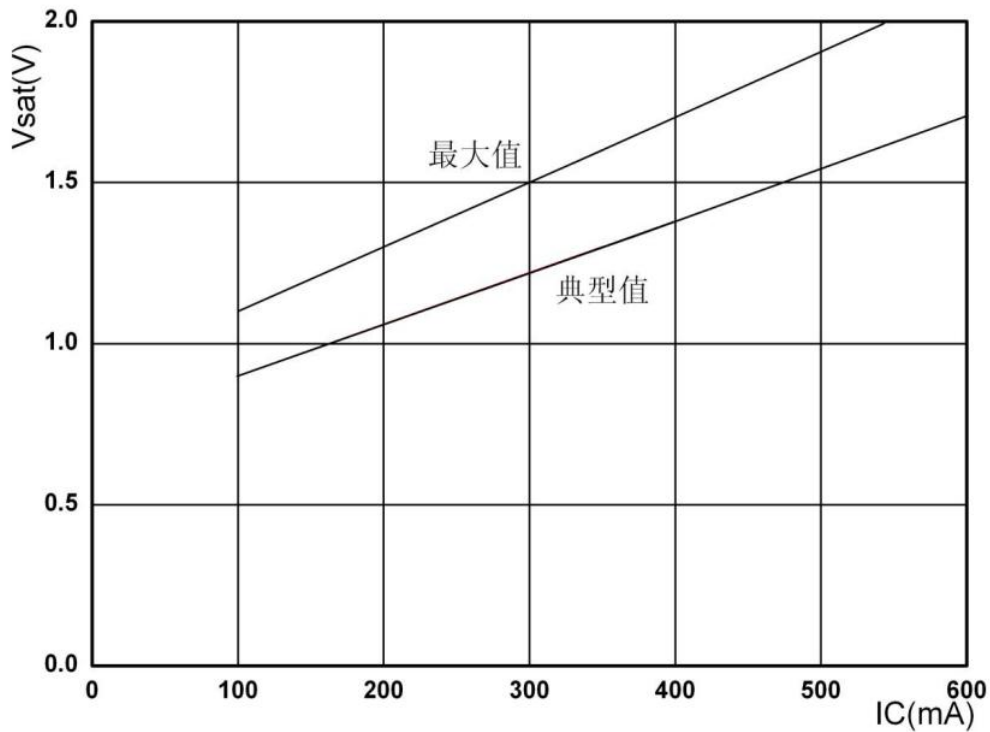
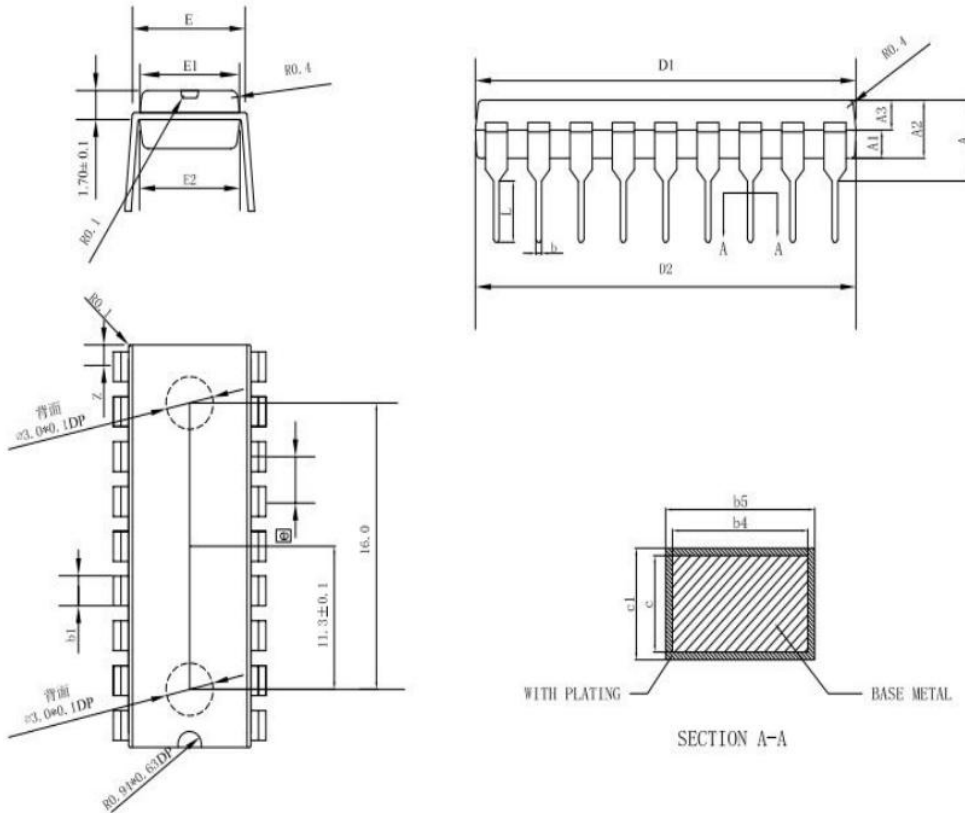


图 6 饱和压降和输出电压特性曲线图

9、封装信息



symbol	Min	Nom	Max
A	3.900	---	4.350
A1	1.450	1.650	1.850
A2	3.200	3.300	3.400
A3	1.450	1.650	1.850
b	0.464	0.479	0.494
l	3.215	3.315	3.415
D1	22.760	22.900	23.040
D2	22.760	22.900	23.040
b1	1.499	1.524	1.550
□	2.515	2.540	2.565
Z	1.210	1.310	1.410
E	7.510	7.900	8.000
E1	6.380	6.580	6.780
E2	6.210	6.500	6.790
c	0.244	0.254	0.264
c1	0.251	---	0.284
b4	0.447	0.457	0.467
b5	0.454	---	0.487

NOTE:

1. All dimensions are in mm.
2. Dim D1/D2 & E1/E2 does not include plastic flash.  
Flash: Plastic residual around body edge after dejunk/singulation.
3. Dim b does not include dambar protrusion/intrusion.
4. Plating thickness 0.005~0.015 mm.

图 7 DIP18 封装外观尺寸信息图

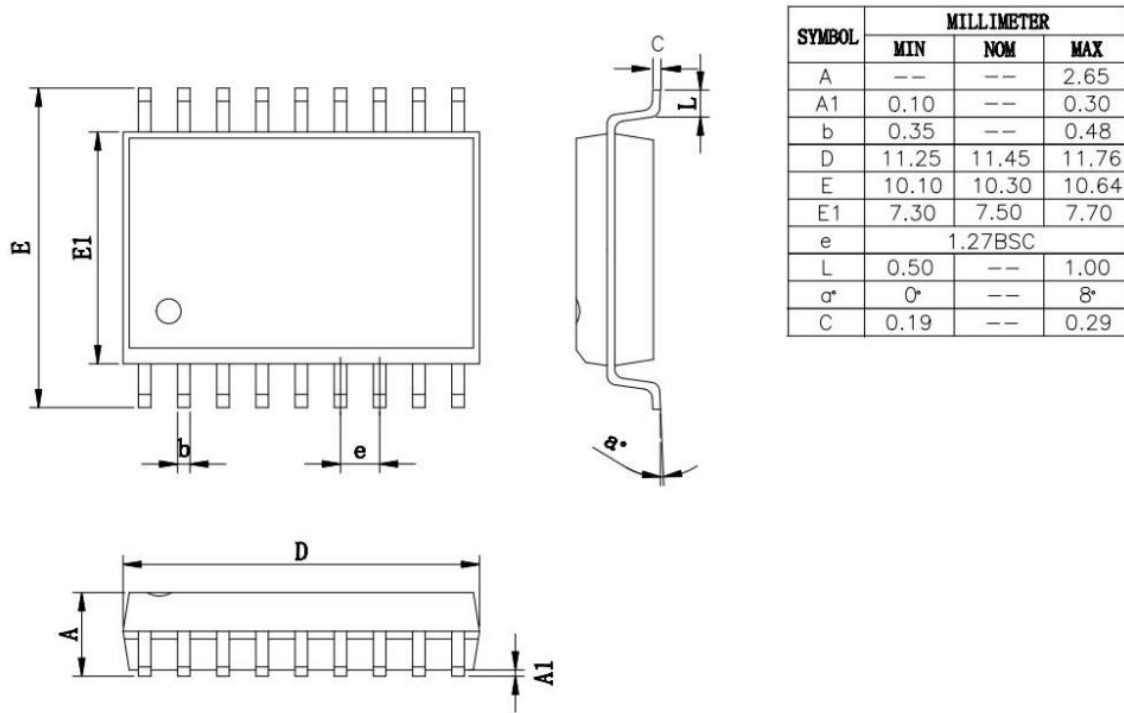


图 8 SOP18 封装外观尺寸信息图

声明：

- ◇ 深圳芯伯乐电子有限公司保留产品说明书的更改权，恕不另行通知！客户在下单前，需确认获取的资料是否为最新版本，并验证相关信息的完整性。
- ◇ 任何半导体产品在特定的条件下都有失效或发生故障的可能，买方有责任在使用深圳芯伯乐电子有限公司产品进行系统设计和整机制造时遵守安全标准，并采取相应的安全措施，以避免潜在失败风险可能造成人身伤害或财产损失情况的发生！
- ◇ 产品性能提升永无止境，深圳芯伯乐电子有限公司将竭诚为客户提供性能更佳、质量更优的集成电路产品。