

2 差分通道二选一、四刀双掷超高速模拟开关芯片 CH482D/X

3 差分通道二选一、六刀双掷超高速模拟开关芯片 CH483M/X

2 差分通道四选一、四刀四掷超高速模拟开关芯片 CH484M

2 差分通道交换、四刀双掷超高速模拟开关芯片 CH481D

2 差分通道四选一、四刀四掷高速模拟开关芯片 CH486F

1、概述

CH482D、CH483M、CH483X、CH484M、CH481D、CH486F 是基于 RF 工艺的差分高速信号双向模拟开关芯片，高带宽，低导通电阻。

CH482D 包含 2 路差分超高速信号二选一模拟开关，合计 QPDT，可以用于 USB 3.0 Super Speed、PCIe Gen1/2、SATA/SAS 1.5G/3G/6G、Display Port 等 2 路差分信号的二选一切换。

CH482X 功能类似 CH482D 但带宽更高，可以用于 USB 3.1 Gen2 即 Super Speed+、PCIe Gen1/2/3、SATA/SAS 3G/6G、Display Port 等 2 路差分信号的二选一切换。

CH484M 包含 2 路差分超高速信号四选一模拟开关，合计 QPQT，可以用于 USB 3.0 Super Speed、PCIe Gen1/2、SATA/SAS 1.5G/3G、Display Port 等 2 路差分信号的四选一切换。

CH481D 包含 2 路差分超高速信号矩阵交换模拟开关 Exchange Switch，可以用于 USB 3.0 Super Speed、PCIe Gen1/2、SATA/SAS 1.5G/3G/6G、Display Port 等 2 路差分信号的直通或交叉。更多路矩阵交换开关或者中低频信号交叉开关可参考 CH449 芯片手册。

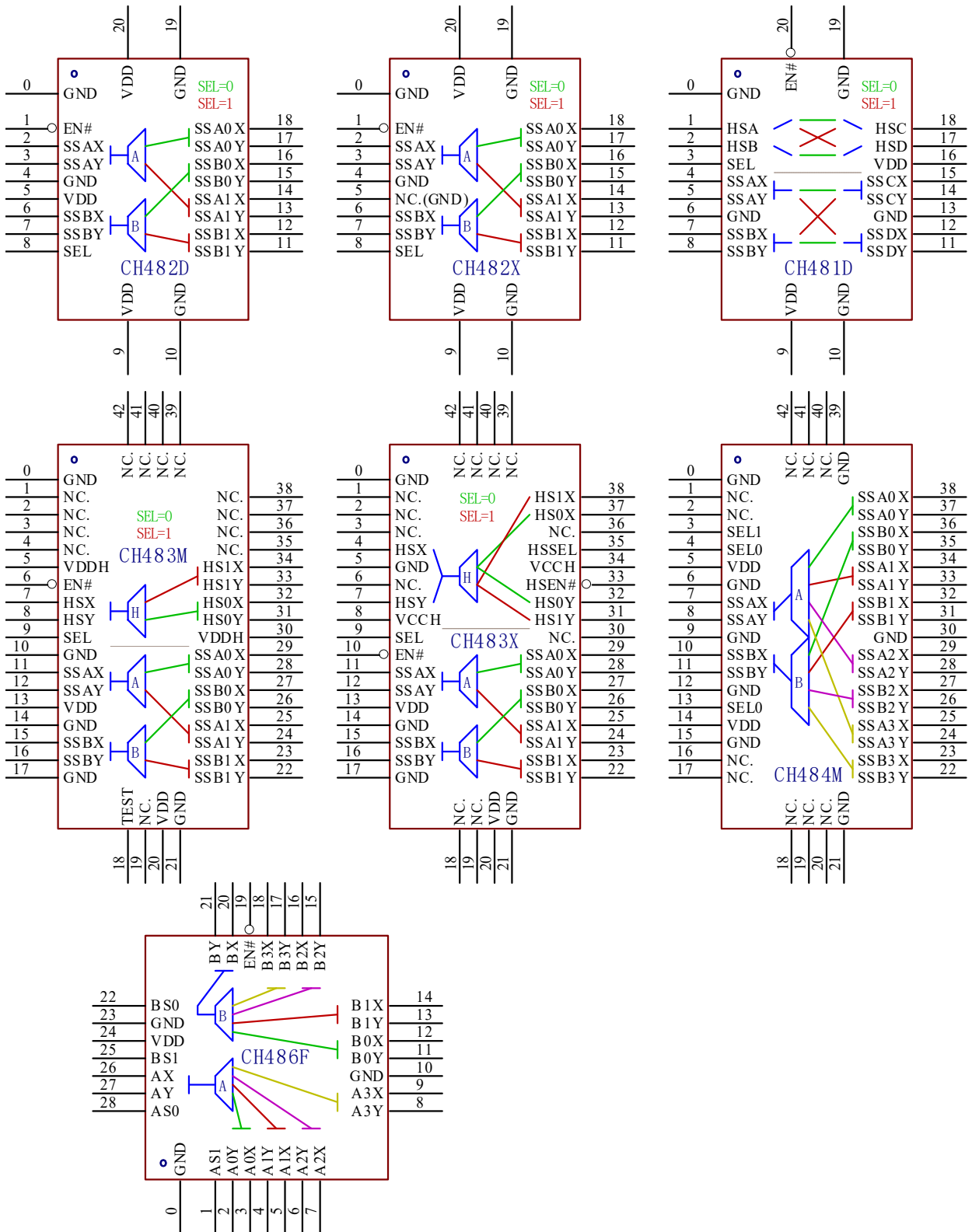
CH486F 包含 2 路差分高速信号四选一模拟开关，合计 QPQT，可以用于 USB 2.0 High Speed、SATA/SAS 1.5G 等 2 路差分信号的四选一切换。DPOT 八选一开关 (8:1 MUX) 可参考 CH448 芯片。

CH483M 和 CH483X 在包含 CH482D 全部模块的基础上 (简称 SS 超速通道)，还另包含 1 路差分高速信号二选一模拟开关 (简称 HS 高速通道)，合计 QPDT+DPDT，可以用于 USB 3.0 Super Speed & USB 2.0 High Speed、PCIe Gen1/2 & Refclk、Display Port 等 3 路差分信号的二选一切换。

2、特点

- 高带宽，SS 超速通道支持 6Gbps 差分信号，支持超速 USB 信号。
- CH482X 超速通道支持 10Gbps 差分信号，支持 USB 3.2 Gen2 信号。
- HS 高速通道支持 1.5G (4:1) 或 2.5Gbps (2:1) 差分信号，支持满幅电压模拟信号。
- HS 高速通道支持视频信号，支持低速、全速和高速 USB 信号。
- 低导通电阻，Ron 典型值约为 4Ω。
- 低串扰，高隔离度。
- 提供全局使能引脚，多通道模拟开关统一使能、统一切换。
- SS 超速通道 ESD 支持 2KV HBM，其它通道及控制引脚 ESD 支持 4KV HBM。
- 支持额定 3.3V 电源电压，低静态功耗。
- 提供 QFN20-2.5X4.5、QFN42-3.5X9 和 QFN28 等封装形式，兼容 RoHS。

3、封装



封装形式	尺寸	引脚间距		封装说明	订货型号
QFN20-2.5X4.5	2.5*4.5mm	0.50mm	19.7mil	长方形无引线 20 脚	CH482D
QFN20-2.5X4.5	2.5*4.5mm	0.50mm	19.7mil	长方形无引线 20 脚	CH482X
QFN42-3.5X9	3.5*9mm	0.50mm	19.7mil	长方形无引线 42 脚	CH483M
QFN42-3.5X9	3.5*9mm	0.50mm	19.7mil	长方形无引线 42 脚	CH483X
QFN42X-3.5X9	3.5*9mm	0.50mm	19.7mil	长方形无引线 42 脚	CH484M
QFN20-2.5X4.5	2.5*4.5mm	0.50mm	19.7mil	长方形无引线 20 脚	CH481D

QFN28	4*4mm	0.40mm	15.7mil	方形无引线 28 脚	CH486F
-------	-------	--------	---------	------------	--------

注：QFN 封装的底板标示为 0#引脚，非必要，但建议连接。

CH483X 仅用于兼容应用，需预定，新设计请优先选用 CH483M 或 CH482D。

4、引脚

4.1. CH482D 和 CH482X 引脚

引脚号	引脚名称	类型	引脚说明
9、20	VDD	电源	正电源，额定 3.3V，需外接退耦电容
4、10、19、0	GND	电源	公共接地，数字信号参考地
5	VDD	电源	CH482D：可选的正电源，额定 3.3V
	NC.	空脚	CH482X：没有电信号连接，建议接 GND 或 VDD
1	EN#	数字输入	全局使能输入，低电平有效；高电平断开且下电
8	SEL	数字输入	二选一模拟开关的选择输入： 高电平选择 1#端 (SS*1*)； 低电平选择 0#端 (SS*0*)
2、3、 6、7	SSAX、SSAY、 SSBX、SSBY	模拟信号	二选一模拟开关的公共端
18、17、 16、15	SSAOX、SSAOY、 SSBOX、SSBOY	模拟信号	模拟开关的 0#端，SEL 引脚输入低电平选中
14、13、 12、11	SSA1X、SSA1Y、 SSB1X、SSB1Y	模拟信号	模拟开关的 1#端，SEL 引脚输入高电平选中

4.2. CH483M 和 CH483X 引脚

CH483M 引脚	CH483X 引脚	引脚名称	类型	引脚说明
13、20	13、20	VDD	电源	SS 超速通道的正电源，额定 3.3V
	30	NC.	空脚	没有电信号连接，建议接 GND 或 VDD
30、5		VDDH	电源	HS 高速通道的正电源，额定 3.3V
	8、34	VCCH	电源	HS 高速通道的正电源，额定 5V
10、14、 17、21、0	5、14、17、 21、0	GND	电源	公共接地，数字信号参考地
18	无	TEST	模拟信号	保留引脚，如果 SS 工作于 2.5V 电源电压时建议短接到 VDD 以改善性能
6		EN#	数字输入 @VDD 域	全局使能输入，低电平有效； 高电平断开且下电
	10	EN#	数字输入 @VDD 域	SS 全局使能输入，低电平有效； 高电平断开且下电
	33	HSEN#	数字输入 @VCCH 域	HS 全局使能输入，低电平有效
9		SEL	数字输入 @VDD 域	全局二选一模拟开关的选择输入： 高电平选择 1#端 (*S*1*)； 低电平选择 0#端 (*S*0*)
	9	SEL	数字输入 @VDD 域	SS 二选一模拟开关的选择输入： 高电平选择 1#端 (SS*1*)； 低电平选择 0#端 (SS*0*)

	35	HSSEL	数字输入 @VCCH 域	HS 二选一模拟开关的选择输入： 高电平选择 1#端 (HS1*)； 低电平选择 0#端 (HS0*)
11、12、 15、16	11、12、 15、16	SSAX、SSAY、 SSBX、SSBY	模拟信号	SS 二选一模拟开关的公共端
29、28、 27、26	29、28、 27、26	SSAOX、SSAOY、 SSBOX、SSBOY	模拟信号	SS 模拟开关的 0#端， SEL 引脚输入低电平选中
25、24、 23、22	25、24、 23、22	SSA1X、SSA1Y、 SSB1X、SSB1Y	模拟信号	SS 模拟开关的 1#端， SEL 引脚输入高电平选中
7、8	4、7	HSX、HSY	模拟信号	HS 二选一模拟开关的公共端
32、31	37、32	HSOX、HSOY	模拟信号	HS 模拟开关的 0#端， HSSEL 引脚输入低电平选中
34、33	38、31	HS1X、HS1Y	模拟信号	HS 模拟开关的 1#端， HSSEL 引脚输入高电平选中
1、2、3、4、 19、35、36、 37、38、39、 40、41、42	1、2、3、6、 18、19、36、 39、40、41、 42	NC.	空脚	没有电信号连接，建议悬空

4.3. CH484M 引脚

引脚号	引脚名称	类型	引脚说明
5、14	VDD	电源	正电源，额定 3.3V，需外接退耦电容
6、9、12、15、 21、30、39、0	GND	电源	公共接地，数字信号参考地
3	SEL1	数字输入	四选一模拟开关的选择输入 SEL1/0： 00 选择 0#端 (SS*0*)；01 选择 1#端 (SS*1*)； 10 选择 2#端 (SS*2*)；11 选择 3#端 (SS*3*)。 4 脚与 13 脚需短接后共同作为 SEL0
4、13	SEL0		
7、8、 10、11	SSAX、SSAY、 SSBX、SSBY	模拟信号	四选一模拟开关的公共端
38、37、 36、35	SSAOX、SSAOY、 SSBOX、SSBOY	模拟信号	模拟开关的 0#端，SEL1/0 引脚输入 00 选中
34、33、 32、31	SSA1X、SSA1Y、 SSB1X、SSB1Y	模拟信号	模拟开关的 1#端，SEL1/0 引脚输入 01 选中
29、28、 27、26	SSA2X、SSA2Y、 SSB2X、SSB2Y	模拟信号	模拟开关的 2#端，SEL1/0 引脚输入 10 选中
25、24、 23、22	SSA3X、SSA3Y、 SSB3X、SSB3Y	模拟信号	模拟开关的 3#端，SEL1/0 引脚输入 11 选中
1、2、16、17、 18、19、20、 40、41、42	NC.	空脚	没有电信号连接，建议悬空

4.4. CH481D 引脚

引脚号	引脚名称	类型	引脚说明
9、16	VDD	电源	正电源，额定 3.3V，需外接退耦电容
6、10、13、19、0	GND	电源	公共接地，数字信号参考地

20	EN#	数字输入	全局使能输入，低电平有效；高电平断开且下电
3	SEL	数字输入	矩阵模拟开关的模式输入： 低电平选择直通模式（A 连接 C、B 连接 D）； 高电平选择交换模式（A 连接 D、B 连接 C）
4、5	SSAX、SSAY	模拟信号	SS 超速通道 A 端口
7、8	SSBX、SSBY	模拟信号	SS 超速通道 B 端口
15、14	SSCX、SSCY	模拟信号	SS 超速通道 C 端口
12、11	SSDX、SSDY	模拟信号	SS 超速通道 D 端口
1	HSA	模拟信号	HS 高速通道 A 端口
2	HSB	模拟信号	HS 高速通道 B 端口
18	HSC	模拟信号	HS 高速通道 C 端口
17	HSD	模拟信号	HS 高速通道 D 端口

4.5. CH486F 引脚

引脚号	引脚名称	类型	引脚说明
24	VDD	电源	正电源，额定 3.3V，需外接退耦电容
10、23、0	GND	电源	公共接地，数字信号参考地
19	EN#	数字输入	全局使能输入，低电平有效
1、28	AS1、AS0	数字输入	A 通道四选一模拟开关的选择输入： 00 选择 0#端 (A0*)；01 选择 1#端 (A1*)； 10 选择 2#端 (A2*)；11 选择 3#端 (A3*)
26、27	AX、AY	模拟信号	A 通道四选一模拟开关的公共端
3、2	A0X、A0Y	模拟信号	模拟开关的 0#端，AS1/0 引脚输入 00 选中
5、4	A1X、A1Y	模拟信号	模拟开关的 1#端，AS1/0 引脚输入 01 选中
7、6	A2X、A2Y	模拟信号	模拟开关的 2#端，AS1/0 引脚输入 10 选中
9、8	A3X、A3Y	模拟信号	模拟开关的 3#端，AS1/0 引脚输入 11 选中
25、22	BS1、BS0	数字输入	B 通道四选一模拟开关的选择输入： 00 选择 0#端 (B0*)；01 选择 1#端 (B1*)； 10 选择 2#端 (B2*)；11 选择 3#端 (B3*)
20、21	BX、BY	模拟信号	B 通道四选一模拟开关的公共端
12、11	B0X、B0Y	模拟信号	模拟开关的 0#端，BS1/0 引脚输入 00 选中
14、13	B1X、B1Y	模拟信号	模拟开关的 1#端，BS1/0 引脚输入 01 选中
16、15	B2X、B2Y	模拟信号	模拟开关的 2#端，BS1/0 引脚输入 10 选中
18、17	B3X、B3Y	模拟信号	模拟开关的 3#端，BS1/0 引脚输入 11 选中

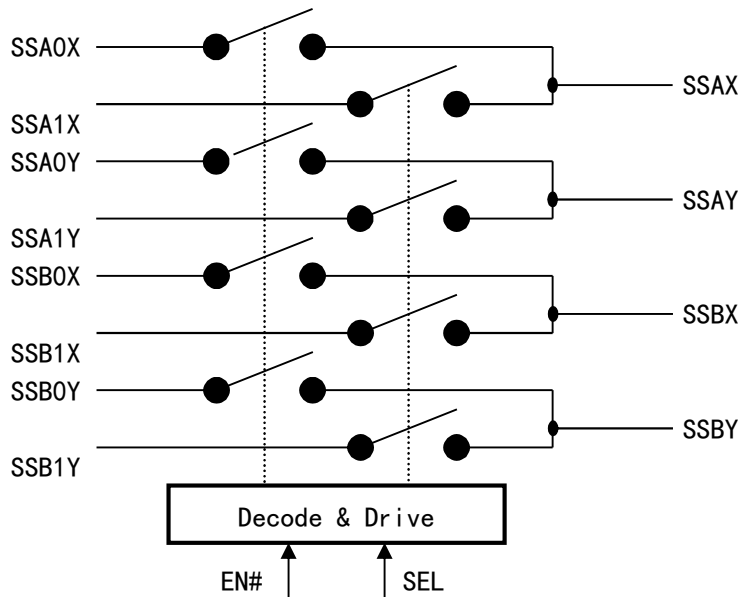
5、功能说明

5.1. CH482D 和 CH482X

CH482D 是 QPDT 宽带超速双向模拟开关芯片，包含 2 个差分通道 2:1 MUX 模拟开关（共 4 通道二选一），可以用于不超过 1.7V 电压及 6Gbps 的差分信号的二选一切换。

CH482X 是 QPDT 宽带超速双向模拟开关芯片，包含 2 个差分通道 2:1 MUX 模拟开关（共 4 通道二选一），可以用于不超过 1.7V 电压及 10Gbps 的差分信号的二选一切换，支持 USB 3.1/3.2 Gen2。

SSAX 和 SSAY 构成超速差分通道 SSA；SSBX 和 SSBY 构成超速差分通道 SSB。差分信号 X 和 Y 可以根据 PCB 设计优化的需要设定为+/- (p/n) 或反之；通道 SSA 和 SSB 可以根据 PCB 设计优化的需要设定为 TX/RX 或反之。



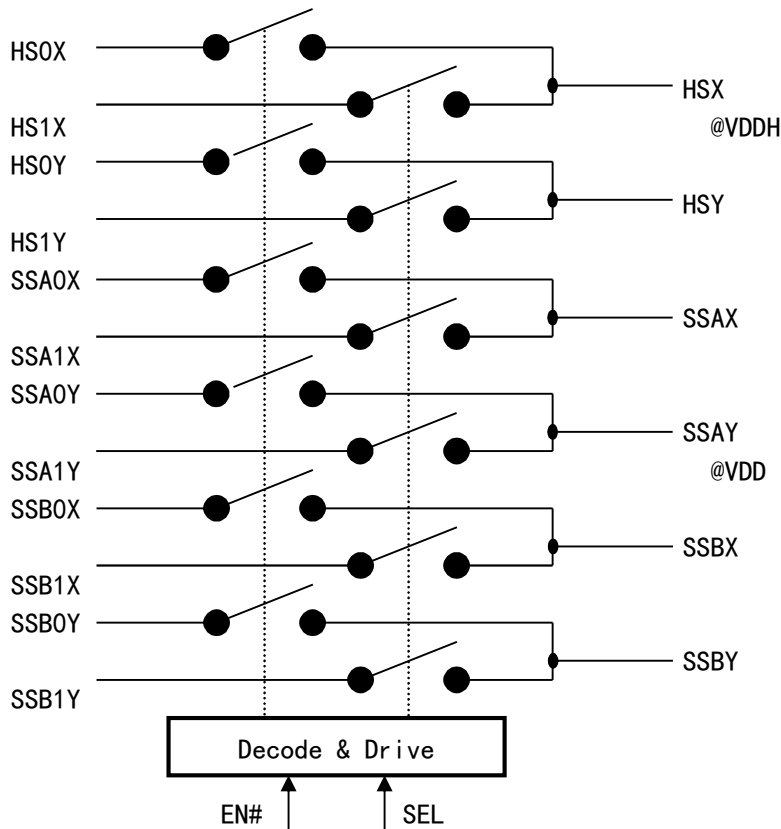
CH482D/X 由 EN#引脚控制实现统一使能，由 SEL 引脚选择进行统一切换。下表是其控制表。

EN#	SEL	SSAX	SSAY	SSBX	SSBY
0	0	选择 SSA0X	选择 SSA0Y	选择 SSB0X	选择 SSB0Y
0	1	选择 SSA1X	选择 SSA1Y	选择 SSB1X	选择 SSB1Y
1	X	全部断开	全部断开	全部断开	全部断开

5.2. CH483M

CH483M 是 QPDT 宽带超速双向+DPDT 宽带高速双向模拟开关芯片，包含 3 个差分通道 2:1 MUX 模拟开关（共 6 通道二选一），可以用于“USB 超速+USB 高速”等差分信号的二选一切换。

HSX 和 HSY 构成高速差分通道 HS，支持 VDDH 电压满幅及 2.5Gbps 的信号。SS 同 CH482D 芯片。



CH483M 由 EN#引脚控制实现统一使能，由 SEL 引脚选择进行统一切换。下表是其控制表。

EN#	SEL	SSAX	SSAY	SSBX	SSBY	HSX	HSY
0	0	选择 SSA0X	选择 SSA0Y	选择 SSB0X	选择 SSB0Y	选择 HSOX	选择 HSOY
0	1	选择 SSA1X	选择 SSA1Y	选择 SSB1X	选择 SSB1Y	选择 HS1X	选择 HS1Y
1	X	全部断开	全部断开	全部断开	全部断开	全部断开	全部断开

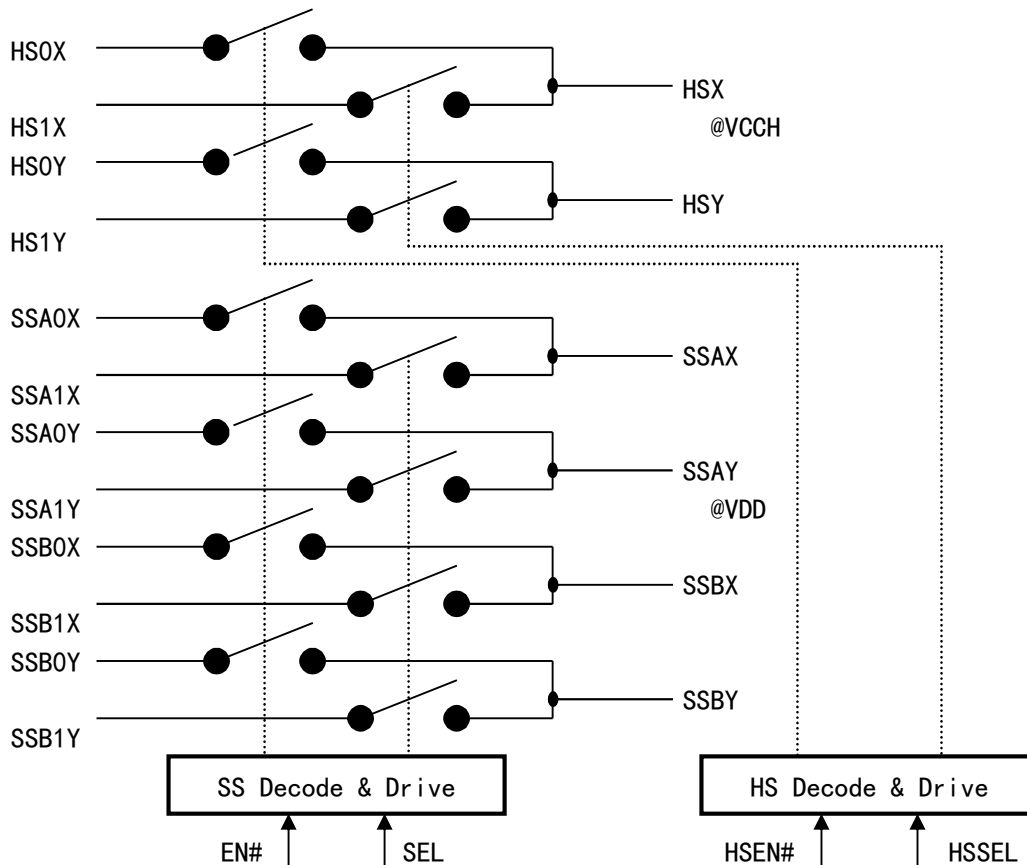
如果需要 CH483M 的超速通道 SS 支持 2.5V 电源电压，那么可以将其 TEST 引脚短接到 VDD。

5.3. CH483X

CH483X 是 QPDT 宽带超速双向+DPDT 宽带高速双向模拟开关芯片，包含 3 个差分通道 2:1 MUX 模拟开关（共 6 通道二选一），可以用于“USB 超速+USB 高速”等差分信号的二选一切换。

HSX 和 HSY 构成高速差分通道 HS，支持 VCCH 电压满幅及 500Mbps 的信号。SS 同 CH482D 芯片。

CH483X 相比 CH483M 主要有 2 点区别：一是高速通道 HS 与超速通道 SS 完全独立，各自使用独立的控制信号；二是 HS 通道的电源 VCCH 额定是 5V 电压，这种情况下，HS 通道支持 5V 满幅信号并且控制信号支持 5V 或 3.3V。



CH483X 的 SS 由 EN#引脚控制实现使能，由 SEL 引脚选择进行切换。下表是其控制表。

EN#	SEL	SSAX	SSAY	SSBX	SSBY
0	0	选择 SSA0X	选择 SSA0Y	选择 SSB0X	选择 SSB0Y
0	1	选择 SSA1X	选择 SSA1Y	选择 SSB1X	选择 SSB1Y
1	X	全部断开	全部断开	全部断开	全部断开

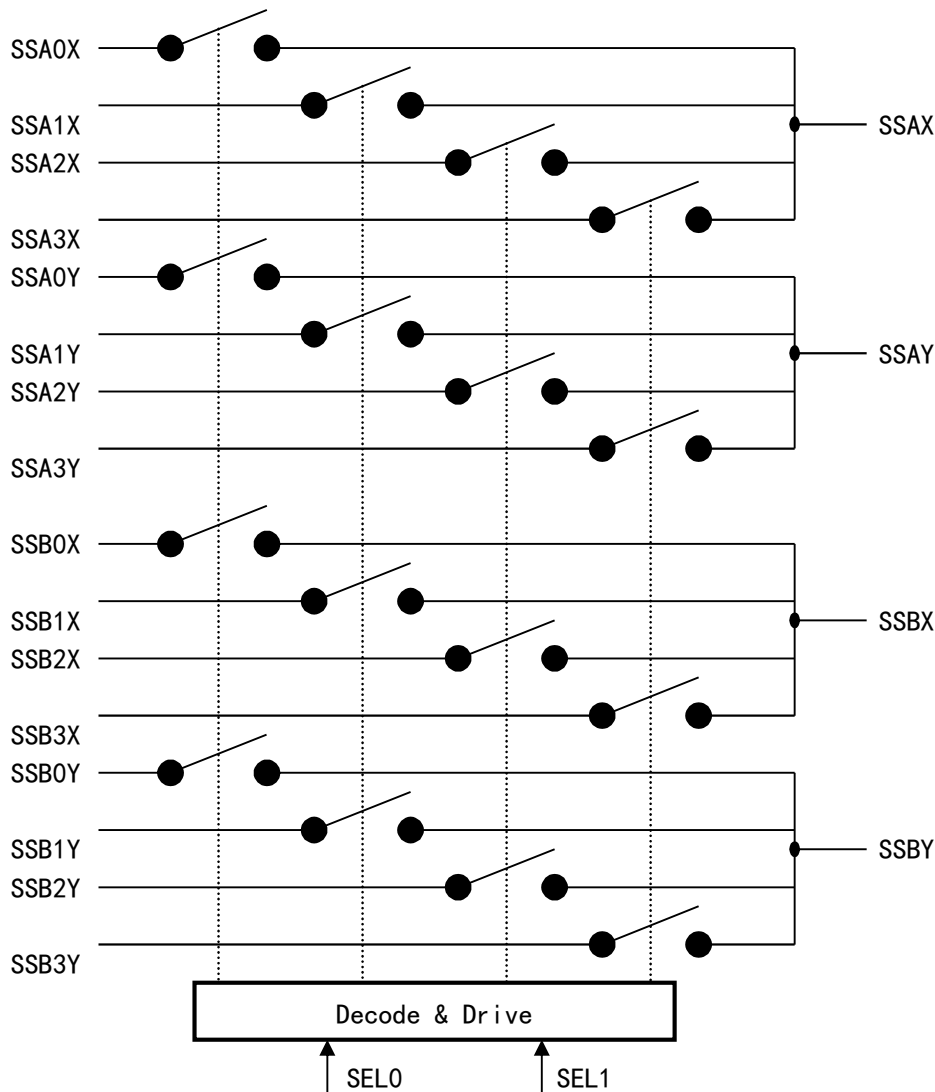
CH483X 的 HS 由 HSEN#引脚控制实现使能，由 HSSEL 引脚选择进行切换。下表是其控制表。

HSEN#	HSEL	HSX	HSY
0	0	选择 HSOX	选择 HSOY
0	1	选择 HS1X	选择 HS1Y
1	X	全部断开	全部断开

5.4. CH484M

CH484M 是 QPQT 宽带超速双向模拟开关芯片，包含 2 个差分通道 4:1 MUX 模拟开关（共 4 通道四选一），可以用于不超过 1.7V 电压及 5Gbps 的差分信号的四选一切换。

SSAX 和 SSAY 构成超速差分通道 SSA；SSBX 和 SSBY 构成超速差分通道 SSB。差分信号 X 和 Y 可以根据 PCB 设计优化的需要设定为+/- (p/n) 或反之；通道 SSA 和 SSB 可以根据 PCB 设计优化的需要设定为 TX/RX 或反之。



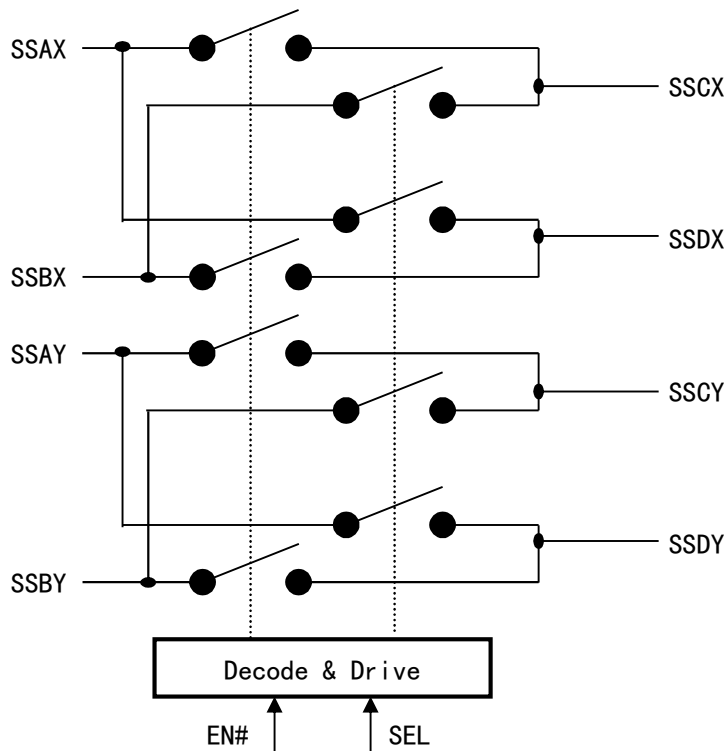
CH484M 的通道总是使能的，由 SEL1 和 SEL0 引脚选择通道的切换。下表是其控制表。

SEL1	SEL0	SSAX	SSAY	SSBX	SSBY
0	0	选择 SSA0X	选择 SSA0Y	选择 SSB0X	选择 SSB0Y
0	1	选择 SSA1X	选择 SSA1Y	选择 SSB1X	选择 SSB1Y
1	0	选择 SSA2X	选择 SSA2Y	选择 SSB2X	选择 SSB2Y
1	1	选择 SSA3X	选择 SSA3Y	选择 SSB3X	选择 SSB3Y

5.5. CH481D

CH481D 是 2*2 矩阵交换宽带超速模拟开关芯片，包含 2 个差分通道 2:2 MUX 模拟开关（共 2 通道二选二 Exchange Switch），可以用于不超过 1.7V 电压及 6Gbps 的差分信号的物理层路由。

SSAX 和 SSAY 构成超速差分通道的 SSA 端口；SSBX 和 SSBY 构成超速差分通道的 SSB 端口，SSCX 和 SSCY 构成超速差分通道的 SSC 端口；SSDX 和 SSDY 构成超速差分通道的 SSD 端口。差分信号 X 和 Y 可以根据 PCB 设计优化的需要设定为 +/- (p/n) 或反之；端口 SSA、SSB、SSC 和 SSD 可以根据 PCB 设计优化的需要设定为 TX/RX 或反之。



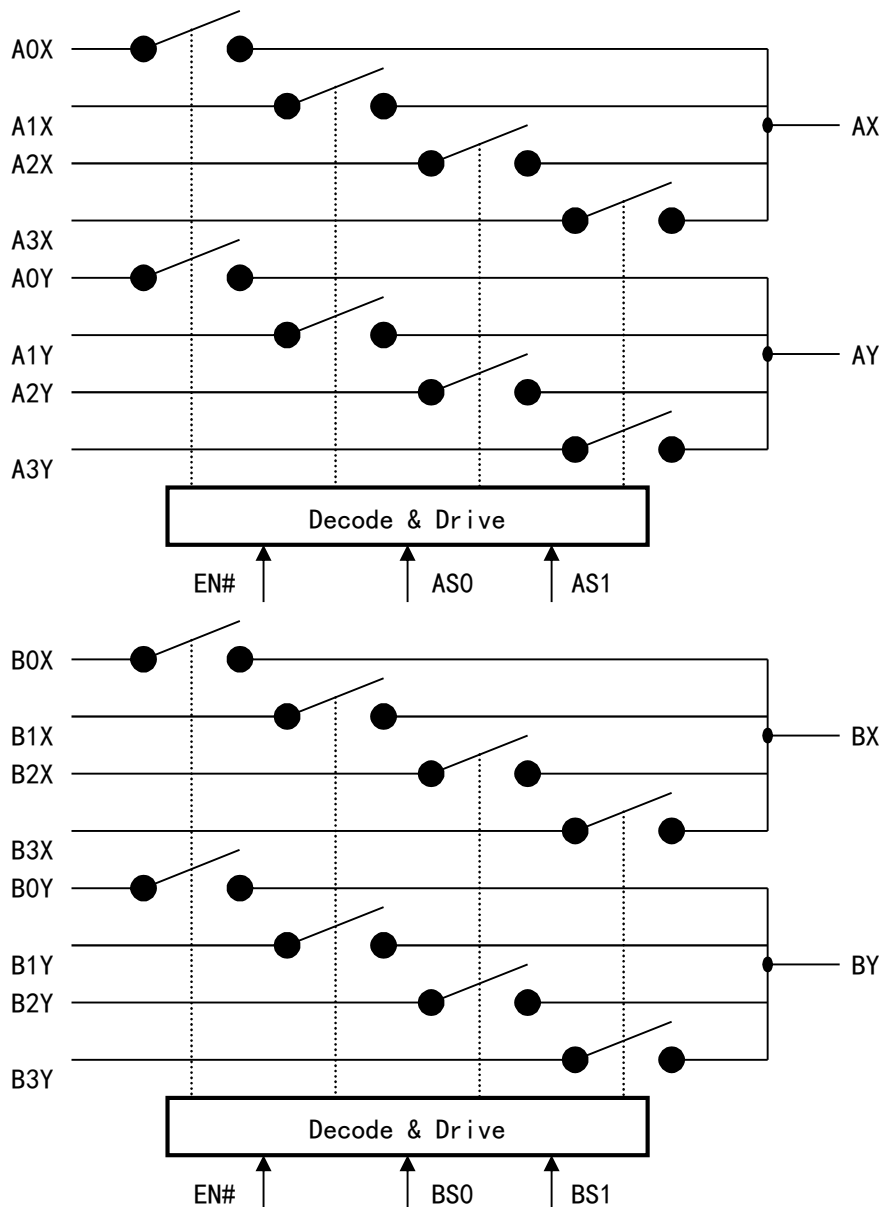
CH481D 由 EN# 引脚控制实现统一使能，由 SEL 引脚选择进行切换。下表是其控制表。

EN#	SEL	SSAX	SSAY	SSBX	SSBY	说明
0	0	选择 SSCX	选择 SSCY	选择 SSDX	选择 SSDY	A=C、B=D
0	1	选择 SSDX	选择 SSDY	选择 SSCX	选择 SSCY	A=D、B=C
1	X	全部断开	全部断开	全部断开	全部断开	

5.6. CH486F

CH486F 是 QPQT 宽带高速双向模拟开关芯片，包含 2 个差分通道 4:1 MUX 模拟开关（共 4 通道四选一），可以用于不超过 1.5Gbps 的差分信号的四选一切换。

AX 和 AY 构成高速差分通道 A；BX 和 BY 构成高速差分通道 B；2 个差分通道完全独立控制。差分信号 X 和 Y 可以根据 PCB 设计优化的需要设定为+/-（p/n）或反之；通道 A 和 B 可以根据 PCB 设计优化的需要设定为 RX/TX 或反之。



CH486F 由 EN# 引脚控制实现统一使能，由 AS1 和 AS0 引脚选择 A 通道的切换，由 BS1 和 BS0 引脚选择 B 通道的切换。下表是其控制表。

EN#	AS1	AS0	AX	AY
0	0	0	选择 A0X	选择 A0Y
0	0	1	选择 A1X	选择 A1Y
0	1	0	选择 A2X	选择 A2Y
0	1	1	选择 A3X	选择 A3Y
1	X	X	全部断开	全部断开

EN#	BS1	BS0	BX	BY
0	0	0	选择 B0X	选择 B0Y
0	0	1	选择 B1X	选择 B1Y
0	1	0	选择 B2X	选择 B2Y
0	1	1	选择 B3X	选择 B3Y
1	X	X	全部断开	全部断开

6、参数

6.1. 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明	最小值	最大值	单位
TA	工作时的环境温度	-40	85	°C
TS	储存时的环境温度	-55	150	°C
VCCH	VCCH 电源电压（VCCH 接电源，GND 接地）	-0.5	6.0	V
VDD	VDD 和 VDDH 电源电压（VDD/VDDH 接电源，GND 接地）	-0.4	3.8	V
VIOHX	CH483X-HS 数字或模拟输入或输出引脚上的电压	-0.5	VCCH+0.5	V
VIOHC	数字输入引脚上的电压	-0.4	3.8	V
VIOHS	HS 模拟开关输入或输出引脚上的电压	-0.4	VDD+0.3	V
VIOSS	SS 模拟开关输入或输出引脚上的电压	-0.4	VDD	V
Isw	模拟开关的连续通过电流	0	10	mA
Iall	所有模拟开关的连续通过电流的总和	0	100	mA

6.2. CH482/3/4/1 超速通道电气参数（测试条件：TA=25°C，VDD=3.3V）

名称	参数说明	最小值	典型值	最大值	单位
VDDS	VDD 电源电压（CH483M 支持 2.5V 供电）	3.0/2.5	3.3	3.5	V
ICCS	静态电源电流，EN#=GND，SEL=VDD 或 GND		80	500	uA
ICCS0	下电电源电流，EN#=VDD，SEL=VDD 或 GND		1	10	uA
VILS	数字引脚低电平输入电压	0		0.9	V
VIHS	数字引脚高电平输入电压	1.9		VDD	V
ILEAKS	数字引脚的输入泄漏电流		0.2	8	uA
IOFFS	模拟开关在关闭状态下的泄漏电流@1.7V		±2	±50	uA
VCMS	推荐的模拟信号的电压范围	0		1.5	V
VCMXS	允许的模拟信号的电压范围	-0.2		1.7	V
RONSO	模拟开关导通电阻，模拟信号电压为 0V		3.5	5	Ω
RONSI	模拟开关导通电阻，模拟信号电压为 1.5V		9	13	Ω
RONSOX	CH482X/484M 导通电阻，信号电压为 0V		5	7	Ω
RONSI1X	CH482X/484M 导通电阻，信号电压为 1.5V		13	17	Ω

6.3. CH483M/6 高速通道电气参数（测试条件：TA=25°C，VDDH=VCCH=VDD=3.3V）

名称	参数说明	最小值	典型值	最大值	单位
VDDH	高速通道 HS、CH486 电源电压	3.0	3.3	3.5	V
ICCH	静态电源电流，HSEN#/HSSEL=VDD 或 GND，CH486 的 EN#/SEL/AS/BS=VDD 或 GND		1	10	uA
ICCXH	静态电源电流，*EN#/*SEL/AS/BS=2.3V			500	uA
VILH	数字引脚低电平输入电压	0		0.9	V
VIHH	数字引脚高电平输入电压	1.9		VDDH	V
ILEAKH	数字引脚的输入泄漏电流		0.2	8	uA
IOFFH	模拟开关在关闭状态下的泄漏电流		±0.02	±2	uA
VCMH	推荐的模拟信号的电压范围	0		VDDH	V
VCMXH	允许的模拟信号的电压范围	-0.2		VDDH+0.2	V
RONHO	模拟开关导通电阻，模拟信号电压为 0V		3.5	5	Ω
RONH2	模拟开关导通电阻，模拟信号电压为 2.5V		9	14	Ω

RONH3	模拟开关导通电阻, 模拟信号电压为 VDDH	7.5	11	Ω
-------	------------------------	-----	----	----------

注: 如果模拟信号低于 2.5V, CH48X 芯片也能支持 2.5V 供电, 但是高频特性略差且导通电阻变大。

6.4. CH483X 高速通道 5V 时电气参数 (测试条件: TA=25°C, VCCH=5V)

名称	参数说明	最小值	典型值	最大值	单位
VCCH	CH483X 高速通道 HS 的电源电压	4.2	5.0	5.5	V
ICCH5	静态电源电流, HSEN#/HSSEL=VDD 或 GND		0.1	10	μ A
ICCXH5	静态电源电流, HSEN#/HSSEL=3.4V		1	5	mA
VILH5	数字引脚低电平输入电压	0		1.0	V
VIHH5	数字引脚高电平输入电压	2.0		VCCH	V
ILEAKH5	数字引脚的输入泄漏电流		0.1	10	μ A
IOFFH5	模拟开关在关闭状态下的泄漏电流		± 0.01	± 1	μ A
VCMH5	推荐的模拟信号的电压范围	0		VCCH	V
VCMXH5	允许的模拟信号的电压范围	-0.3		VCCH+0.3	V
RONH50	模拟开关导通电阻, 模拟信号电压为 0V		3.7	6	Ω
RONH53	模拟开关导通电阻, 模拟信号电压为 3.3V		9	14	Ω
RONH55	模拟开关导通电阻, 模拟信号电压为 VCCH		6	9	Ω

注: CH483X 芯片高速通道也支持 3.3V 供电, 但是导通电阻增加约 60%, 其它特性参考 6.3 节。

6.5. CH482/3/4/1 超速通道时序参数 (测试条件: TA=25°C, VDD=3.3V, VCM=0V)

名称	参数说明	最小值	典型值	最大值	单位
CIN	数字输入引脚电容, F=1MHz		3	7	pF
DILS	CH482D/CH483 差分插入损耗 Differential insertion loss	0.1GHz	-0.33		dB
		2.5GHz	-0.6		dB
		4GHz	-1.2		dB
DOIS	差分关断隔离度 Differential off-isolation	0.1GHz	-65		dB
		2.5GHz	-29		dB
		4GHz	-24		dB
DRLS	差分回损 Differential return loss	0.1GHz	-29		dB
		2.5GHz	-16		dB
		4GHz	-11		dB
NECS	差分近端串扰 Near end crosstalk	0.1GHz	-70		dB
		2.5GHz	-48		dB
		4GHz	-32		dB
BWS3	CH482D/CH483 模拟开关-3dB 信号带宽	5	7		GHz
BWS2X	CH482X 模拟开关-3dB 信号带宽	7	10		GHz
BWS4	CH484M 模拟开关-3dB 信号带宽	3	4		GHz
BWS1	CH481D 模拟开关-3dB 信号带宽	5	6.5		GHz
TONS	模拟开关开启延时, RL=50 Ω		1	20	μ s
TSWS	模拟开关切换延时, RL=50 Ω		9	80	nS
TOFFS	模拟开关关闭延时, RL=50 Ω		6	25	nS

6.6. CH483/6 高速通道时序参数 (测试条件: TA=25°C, VDDH/VDD=3.3V, VCM=0V)

名称	参数说明	最小值	典型值	最大值	单位
----	------	-----	-----	-----	----

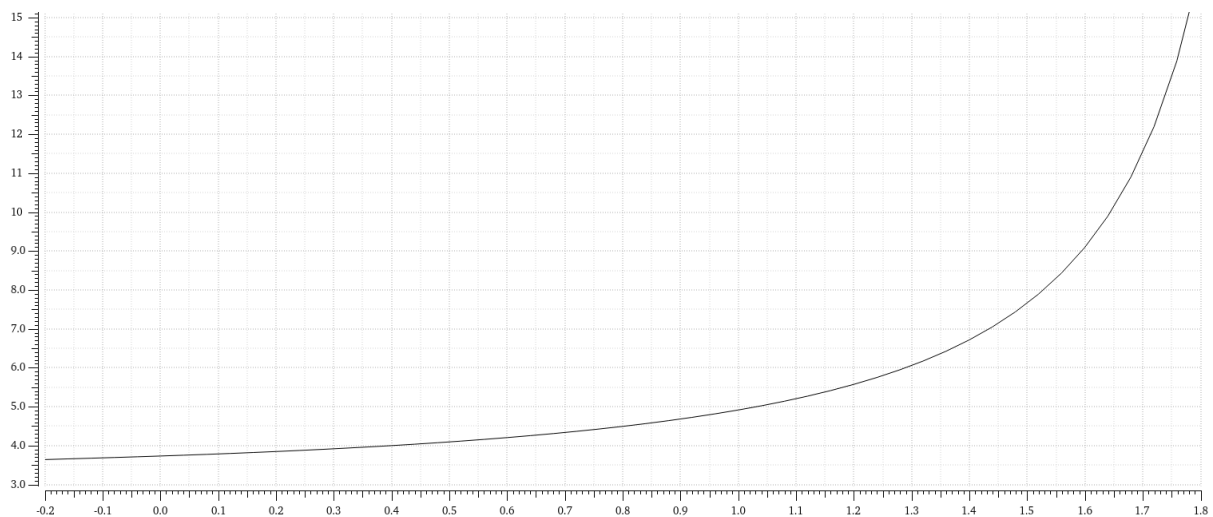
CIN	数字输入引脚电容, F=1MHz			3	8	pF
DILH	差分插入损耗 Differential insertion loss	CH483M-HS	100MHz	-0.3		dB
			1GHz	-1.0		dB
		CH486F	100MHz	-0.32		dB
			1GHz	-1.7		dB
DOIH	差分隔离度 Differential off-isolation	CH483M-HS	100MHz	-47		dB
			1GHz	-26		dB
		CH486F	100MHz	-47		dB
			1GHz	-25		dB
DRLH	差分回损 Differential return loss	CH483M-HS	100MHz	-26		dB
			1GHz	-9.4		dB
		CH486F	100MHz	-24		dB
			1GHz	-7		dB
NECH	差分近端串扰 Near end crosstalk	CH483M-HS	100MHz	-84		dB
			1GHz	-35		dB
		CH486F	100MHz	-88		dB
			1GHz	-47		dB
BWH	模拟开关-3dB 信号带宽 Bandwidth	CH483M-HS		2.0	2.5	GHz
		CH486F		1.3	1.6	GHz
		CH483X-HS		0.35	0.5	GHz
TONH	模拟开关开启延时, RL=50Ω			15	40	nS
TSWH	模拟开关切换延时, RL=50Ω			15	40	nS
TOFFH	模拟开关关闭延时, RL=50Ω			7	25	nS

6.7. 其它特性 (测试条件: TA=25°C)

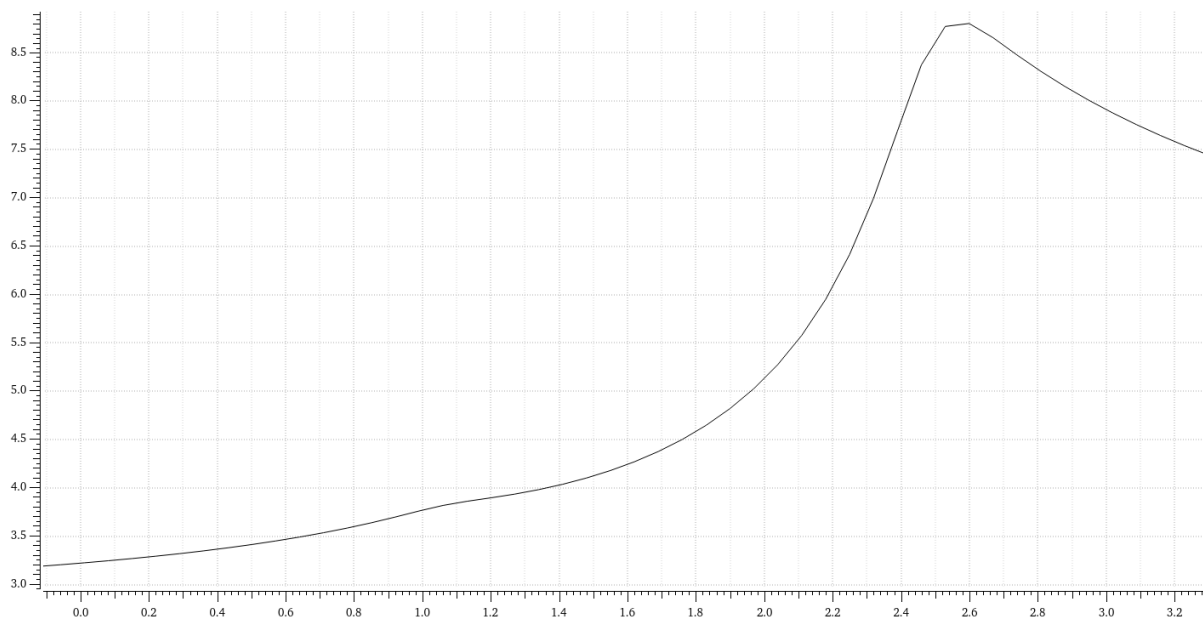
名称	参数说明	最小值	典型值	最大值	单位
VEDSS	超速通道 SS 的 HBM ESD 耐压	2	3		KV
VEDSSX	CH482X/484M 超速通道 SS 的 HBM ESD 耐压	1.6	2.5		KV
VEDHS	高速通道 HS 的 HBM ESD 耐压	4	6		KV
VEDC	数字引脚的 HBM ESD 耐压	4	6		KV

6.8. 特性图示 (仅供参考。测试条件: TA=25°C)

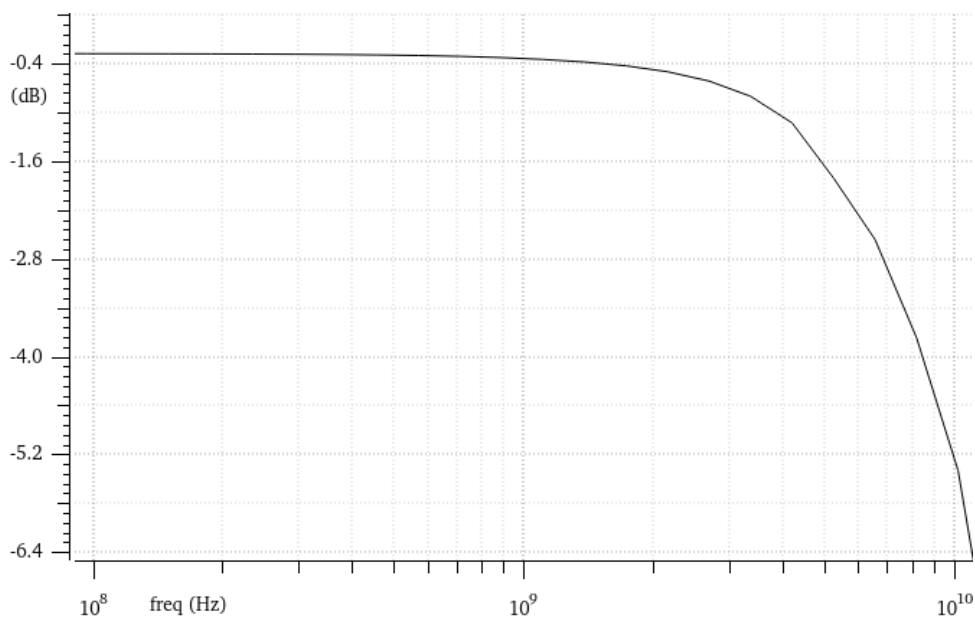
6.8.1 CH482D/CH483/CH481D 超速通道 SS 模拟开关导通电阻 RON 与模拟信号电压 VCOM 的相关性



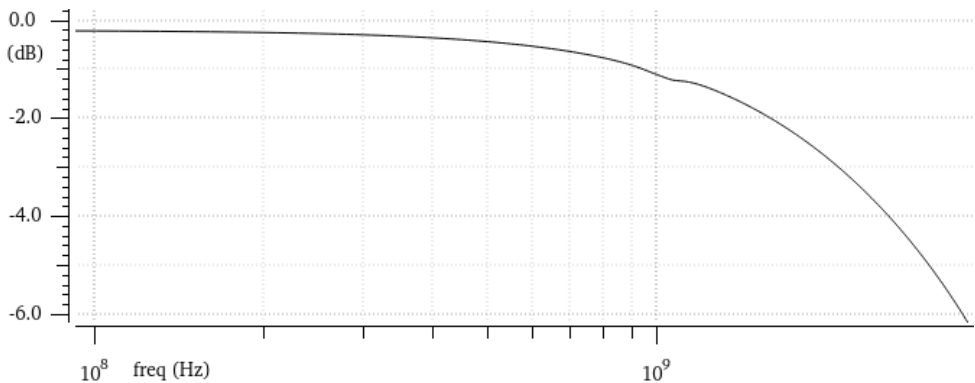
6. 8. 2 高速通道 HS 模拟开关导通电阻 RON 与模拟信号电压 VCOM 的相关性



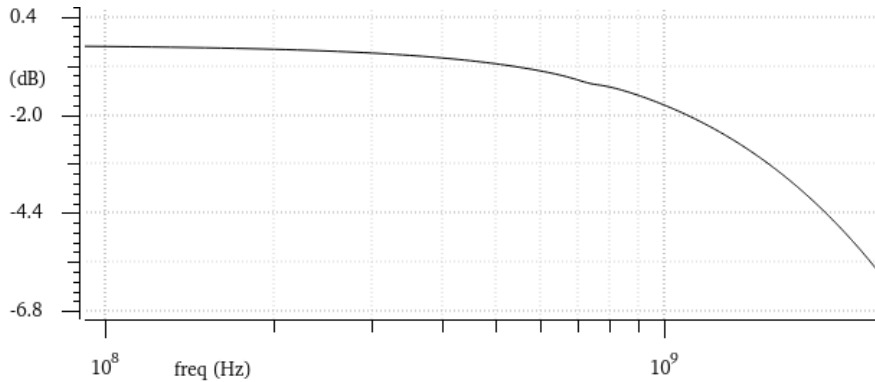
6. 8. 3 CH482D/CH483/CH481D 超速通道 SS 模拟开关的 DILS 高频特性



6. 8. 4 CH483M 高速通道 HS 模拟开关的 DILH 高频特性



6.8.5 CH486F 高速通道 HS 模拟开关的 DILH 高频特性



7、应用

7.1. 超速/高速 USB 信号切换

CH48X 芯片是多通道差分信号的 multiplexer/demultiplexer switch。

CH483M 和 CH483X 可以用于 USB 3.0 超速信号和 USB 2.0 高速信号的 2 选 1 同步切换。

CH482D 可以用于 USB 3.0 SuperSpeed 信号的 2 选 1 切换。

CH482X 支持 10Gbps 信号，但 ESD 性能略低，建议外加寄生电容较小的高频 ESD 保护器件，可以用于 USB 3.1、3.2 Gen2 SuperSpeed+ 信号的 2 选 1 切换。

CH484M 可以用于 USB 3.0 SuperSpeed 信号的 4 选 1 切换。

模拟端口一般推荐：SSA 对应 TX，SSB 对应 RX，X 对应+或 p，Y 对应-或 n。

CH486F 可以用于 USB 2.0 High Speed 信号的 4:1 MUX/DEMUX。

PCB 设计对信号质量、传输距离、兼容性等影响很大，建议参考成熟设计。PCB 设计时，必须重点关注高频信号的布线（阻抗匹配、差分对匹配、通道间匹配、串扰与隔离、线宽、线距、地平面、EMI 等），根据 PCB 布线便利性调整优化引脚的功能和连接，另外靠近电源引脚放置电源退耦电容。

7.2. 其它差分或非差分信号切换

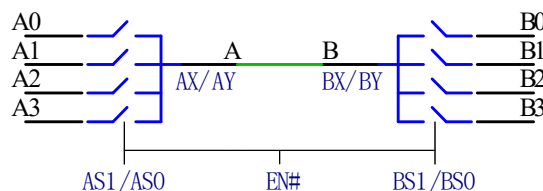
CH482D/X 和 CH483M/X 及 CH484M 可以用于 PCIe Gen1/2、SATA/SAS 1.5G/3G、Display Port 等差分信号的切换。CH483M/X 还支持辅助差分信号 PCIe Refclk 的同步切换。

CH482D/X 和 CH483M/X 还可以用于 SATA/SAS 6G 等，CH482X 还可以用于 PCIe Gen3 等。

所有 CH48X 芯片都可以用于非差分信号、视频信号的切换。

7.3. CH486F 差分配对/路由

参考下图，将 CH486F 的 AX/AY 分别与 BX/BY 短接，通过 AS1/O 选择 A*X/A*Y 端口、通过 BS1/O 选择 B*X/B*Y 端口，可以实现 A*端与 B*端之间信号的重新配对/重新路由。



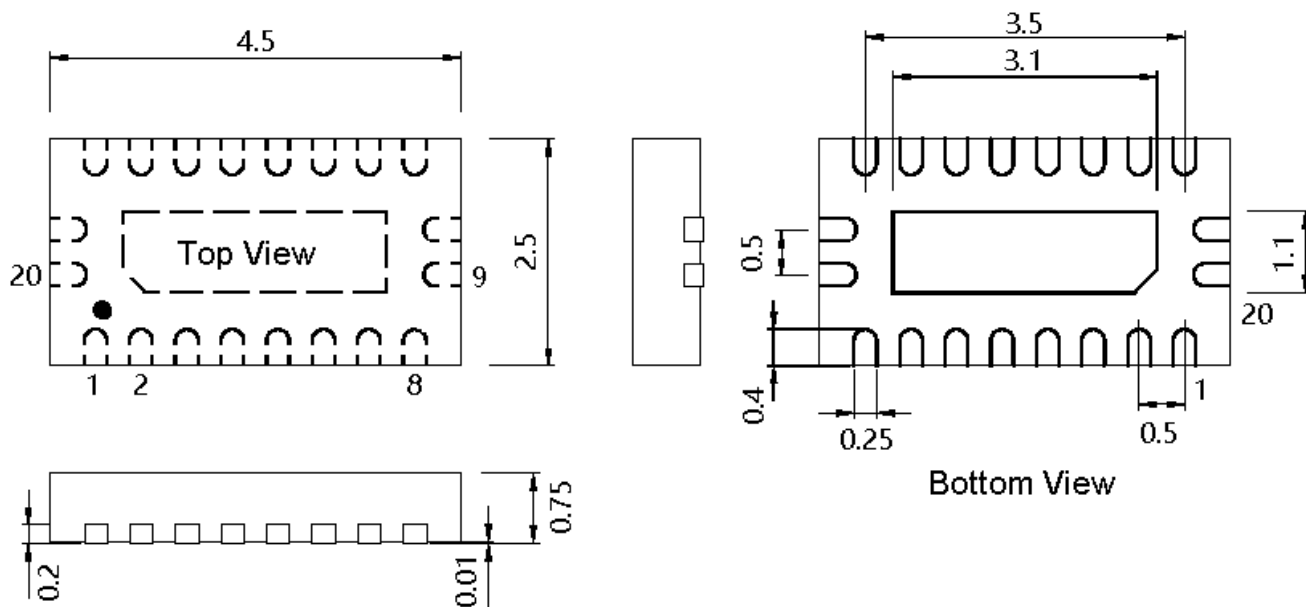
7.4. 信号对之间交叉/对调

CH481D 提供两进两出的信号直通或对调交换，可以用于两路差分通道之间的可控交换。

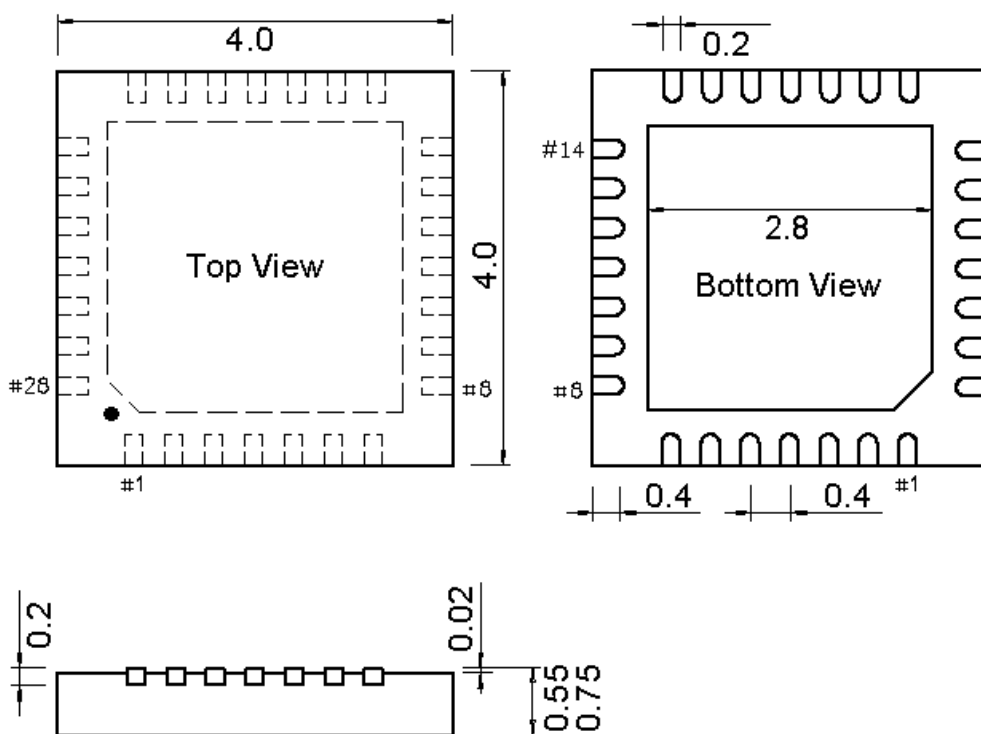
8、封装信息

说明：尺寸标注的单位是 mm（毫米），引脚中心间距是标称值，除此之外的尺寸误差不大于±0.2mm。

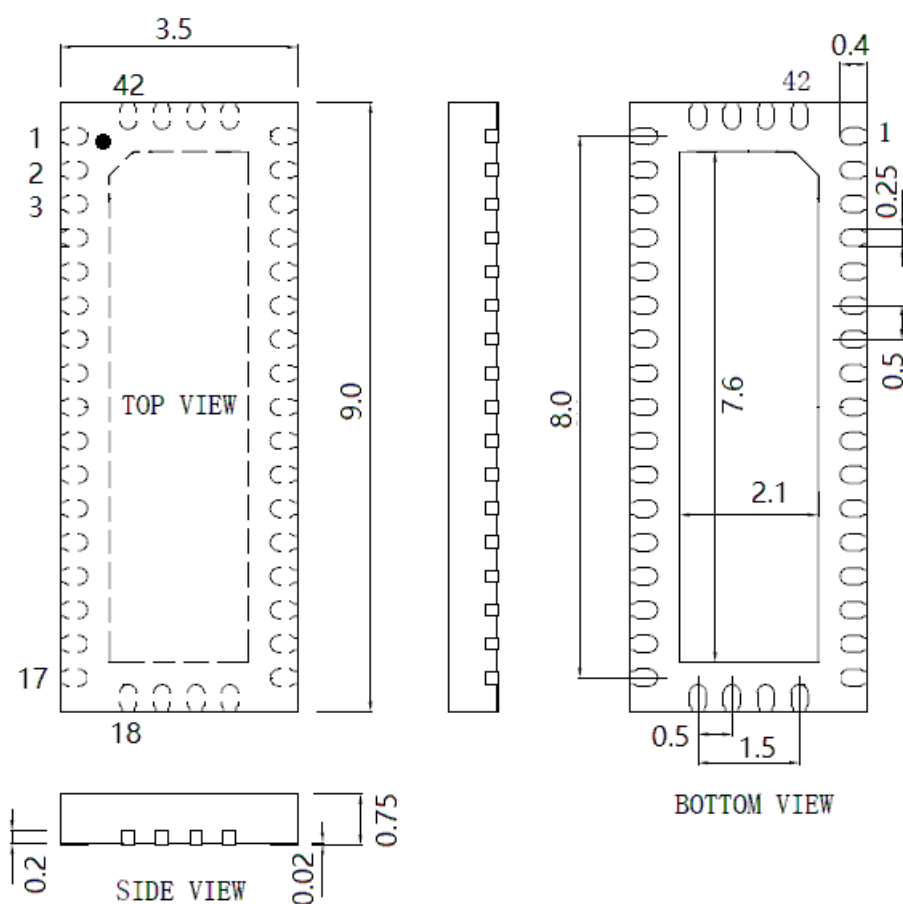
8.1. QFN20-2.5X4.5



8.2. QFN28-4X4



8.3. QFN42-3.5X9 (CH483M/X)



8.4. QFN42X-3.5X9 (CH484M)

