



CD4030

■ 产品简介

CD4030 是一款采用先进 CMOS 技术设计的集成 4 组 2 输入异或门逻辑集成电路。

■ 产品特点

- 低输入电流: $I_{IN} \leq 1\mu A$, @ $V_{IN} = V_{DD} = 18V$, $T_a = 25^\circ C$
- 低静态功耗: 典型值 $I_{DD} = 0.01\mu A$, @ $V_{DD} = 18V$, $T_a = 25^\circ C$
- 封装形式: DIP14、SOP14
- 宽工作电压范围: 3V to 18V
- 4 组 2 输入异或门

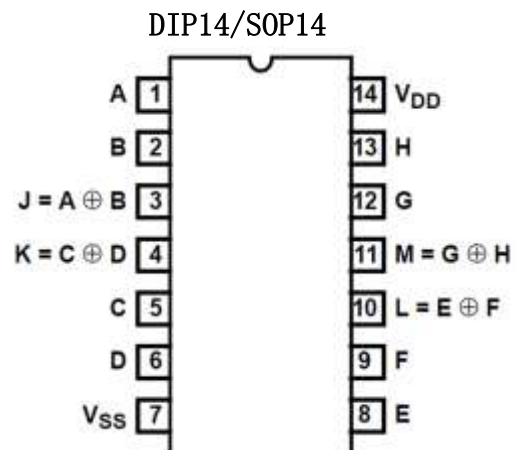
■ 产品用途

- 逻辑电路
- 工控应用
- 其它应用领域

■ 封装形式和管脚功能定义

管脚序号	管脚定义	管脚说明	管脚序号	管脚定义	管脚说明
1	A	输入 A	14	VDD	电源正
2	B	输入 B	13	H	输入 H
3	J	输出 J	12	G	输入 G
4	K	输出 K	11	M	输出 M
5	C	输入 C	10	L	输出 L
6	D	输入 D	9	F	输入 F
7	VSS	电源地	8	E	输入 E

注: CDxxxxD 表示 DIP14 封装, CDxxxxS 表示 SOP14 封装。

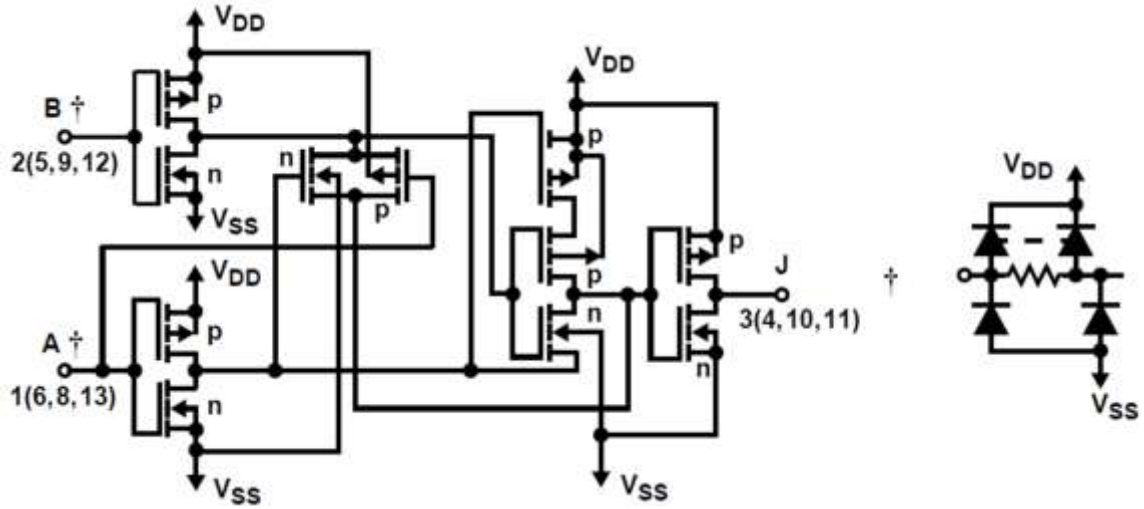


■ 极限参数

参数	符号	极限值	单位
工作电压	V_{CC}	-0.5~20	V
输入/输出电压	V_{IN} 、 $V_{I/O}$	-0.5+VSS~VDD+0.5V	V
输入电流	I_I	±10	mA
耗散功率	P_D	500	mW
工作温度	T_A	0~70	$^\circ C$
存储温度	T_S	-65~150	$^\circ C$
引脚焊接温度	T_W	260, 10s	$^\circ C$

注: 极限参数是指无论在任何条件下都不能超过的极限值。如果超过此极限值, 将有可能造成产品劣化等物理性损伤; 同时在接近极限参数下, 不能保证芯片可以正常工作。

■ 原理逻辑图



■ 真值表

INPUTS		OUTPUTS
A、C、E、H	B、D、F、G	J、K、L、M
0	0	0
0	1	1
1	0	1
1	1	0

注：0 代表低电平；1 代表高电平。

■ 推荐工作条件

项目	符号	最小值	典型值	最大值	单位
工作电压	V_{DD}	3		18	V
输入输出电压	V_{IN} 、 $V_{I/O}$	0		VDD	V
工作温度	T_A	0		60	°C



■ 电学特性

直流电学特性: (Ta=25°C)

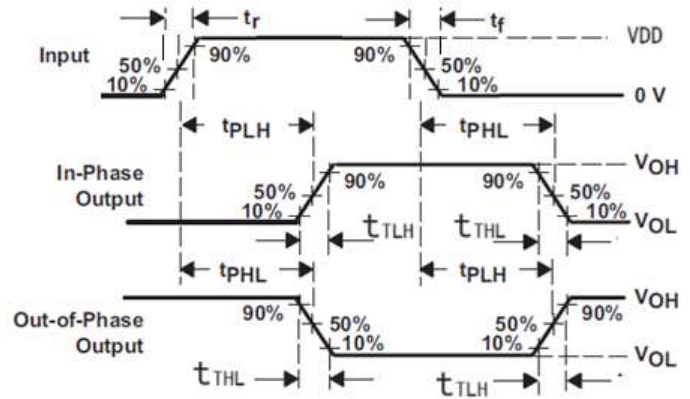
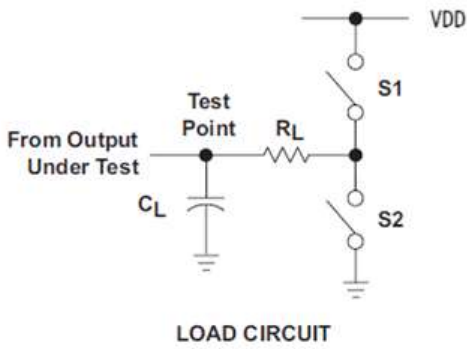
符号	项目	测试条件	VDD (V)	最小值	典型值	最大值	单位
V _{IH}	高电平有效输入电压	I _O ≤ 1μA	V _O = 0.5V	5	3.5		V
			V _O = 1V	10	7.0		V
			V _O = 1.5V	15	11.0		V
V _{IL}	低电平有效输入电压	I _O ≤ 1μA	V _O = 4.5V	5		1.5	V
			V _O = 9V	10		3.0	V
			V _O =13.5V	15		4.0	V
V _{OH}	高电平输出电压	I _{OUT} < 1μA	5	4.95			V
			10	9.95			V
			15	14.95			V
V _{OL}	低电平输出电压	I _{OUT} < 1μA	5			0.05	V
			10			0.05	V
			15			0.05	V
I _{IN}	输入电流	V _{IN} =VDD or VSS	18		0.01	1.0	μA
I _{OH}	高电平输出电流		V _O = 4.6V	5		-1.8	mA
			V _O = 2.5V	5		-7.6	mA
			V _O = 9.5V	10		-3.8	mA
			V _O = 13.5V	15		-14	mA
I _{OL}	低电平输出电流		V _O = 0.4V	5		3.0	mA
			V _O = 0.5V	10		7.5	mA
			V _O = 1.5V	15		28	mA
I _{DD}	工作电流	V _{IN} =VDD or VSS	5		0.01	1	μA
			10		0.01	3	μA
			15		0.01	5	μA
			18		0.01	10	μA

交流电学特性: Ta=25°C, R_i=200k, C_L=47pF 见测试方法。

项目	符号	测试条件	最小值	典型值	最大值	单位
INPUTS to OUTPUTS	t _{PHL} t _{PLH}	VDD=5V		70		ns
		VDD=10V		50		ns
		VDD=15V		30		ns
Transition time	t _{THL} t _{TLH}	VDD=5V		30		ns
		VDD=10V		25		ns
		VDD=15V		20		ns

■ 测试方法

1、测量接线和波形示意图



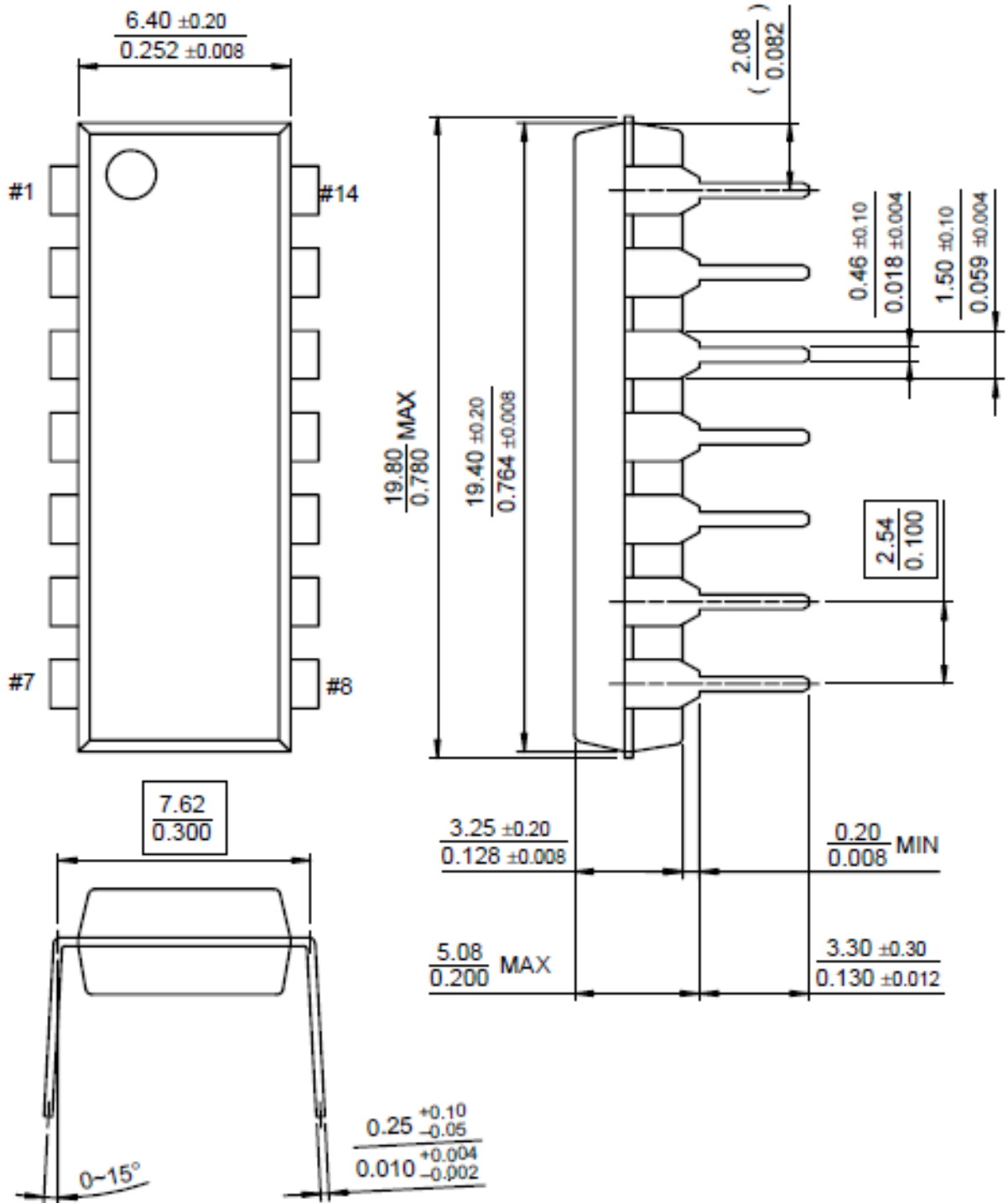
- 注：1、CL电容为外接贴片电容（0805），靠近输出管脚接入，电容地靠近芯片VSS接入；
2、Input：端口输入电平， $f=1\text{MHz}$, $D=50\%$ ； $t_r=t_f \leq 20\text{ns}$ ；
3、Output：输出测试端；
4、S1 断开，S2闭合；
5、以上为交流电学特性表中相应测试项目。



■ 封装信息

单位：毫米 / 英寸

DIP14





SOP14

