

# CD4093

## ■ 产品简介

CD4093 是一款采用先进 CMOS 技术设计的具有施密特输入特性的 2 输入与非门。它有较好的抗干扰能力和较强的驱动能力。

## ■ 产品特点

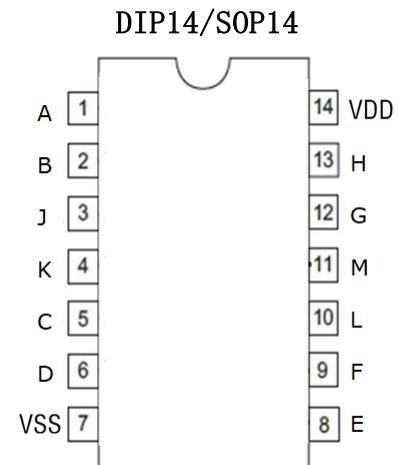
- 低输入电流： $I_{IN} \leq 1.2\mu A$ , @ $V_{IN}=V_{DD}$ ,  $T_a=25^\circ C$
- 低静态功耗： $I_{DD} \leq 1.2\mu A$ , @ $V_{DD}=18V$ ,  $T_a=25^\circ C$
- 宽工作电压范围：3.0V to 18V
- 封装形式：DIP14、SOP14

## ■ 产品用途

- 电子开关
- 信号振荡发生器
- 工控应用
- 其它应用领域

## ■ 封装形式和管脚功能定义

管脚序号	管脚	管脚序号	管脚
DIP14/SOP14	定义	DIP14/SOP14	定义
1	A	14	VDD
2	B	13	H
3	J	12	G
4	K	11	M
5	C	10	L
6	D	9	F
7	VSS	8	E



注：CDxxxxD 表示 DIP16 封装，CDxxxxS 表示 SOP16

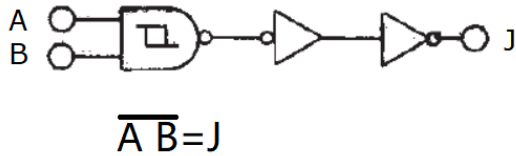
## ■ 极限参数

参数	符号	极限值	单位
电源电压	$V_{DD}$	-0.5-20	V
输入电压	$V_{IN}$	-0.5+VSS- $V_{DD}$ +0.5V	V
功耗	$P_D$	500	mW
工作温度	$T_A$	0-70	$^\circ C$
存储温度	$T_S$	-65-150	$^\circ C$
引脚焊接温度	$T_W$	260, 10s	$^\circ C$

注：极限参数是指无论在任何条件下都不能超过的极限值。如果超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。



### ■ 原理逻辑图



注：1/4 组

### ■ 真值表

INPUTS		OUTPUTS
B/D/F/H	A/C/E/G	J/K/L/M
L	L	H
L	H	H
H	L	H
H	H	L

注：1、L 为低电平，H 为高电平；  
2、 $\overline{A B} = J$ ； $\overline{C D} = K$ ； $\overline{E F} = L$ ； $\overline{H G} = M$

### ■ 推荐工作条件

项目	符号	最小值	典型值	最大值	单位
工作电压	$V_{DD}$	3		15	V
输入输出电压	$V_{IN}$ 、 $V_{out}$	0		$V_{DD}$	V
工作温度	$T_A$	0		60	°C

### ■ 电学特性

直流电学特性： ( $T_A = 25^\circ\text{C}$  除非特别指定)

符号	项目	测试条件	$V_{DD}$ (V)	最小值	典型值	最大值	单位
$V_P$	施密特输入上电压		5	-	3.2	4	V
			15	-	8.8	9.5	V
$V_N$	施密特输入下限电压		5	1.0	1.8	-	V
			15	4.0	5.4	-	V
$V_H$	施密特回滞电压宽度 $V_P - V_N$		5	-	1.4	-	V
			15	-	3.4	-	V
$V_{OH}$	高电平输出电压	$ I_{OUT}  < 1\mu\text{A}$	5	4.95	-	-	V
			10	9.95	-	-	V
			15	14.95	-	-	V
$V_{OL}$	低电平输出电压	$ I_{OUT}  < 1\mu\text{A}$	5	-	0	0.05	V
			10	-	0	0.05	V
			15	-	0	0.05	V
$I_{IN}$	输入电流	$V_{IN} = V_{DD}$ or $V_{SS}$	18	-	0.01	1.2	$\mu\text{A}$
$I_{OH}$	高电平输出电流	$V_O = 4.6\text{V}$	5	-	-1.8	-	mA
		$V_O = 9.5\text{V}$	10	-	-3.7	-	mA
		$V_O = 13.5\text{V}$	15	-	-13.7	-	mA
$I_{OL}$	低电平输出电流	$V_O = 0.4\text{V}$	5	-	3.6	-	mA
		$V_O = 0.5\text{V}$	10	-	8.6	-	mA
		$V_O = 1.5\text{V}$	15	-	32.5	-	mA
$I_{DD}$	工作电流	$V_{IN} = V_{DD}$ or $V_{SS}$	18	-	0.01	1.2	$\mu\text{A}$

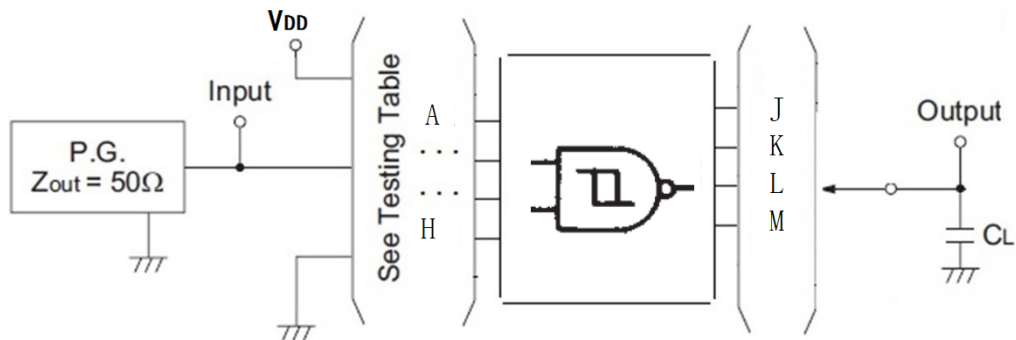


交流电学特性：  $T_a=25^\circ\text{C}$ ，见测试方法。

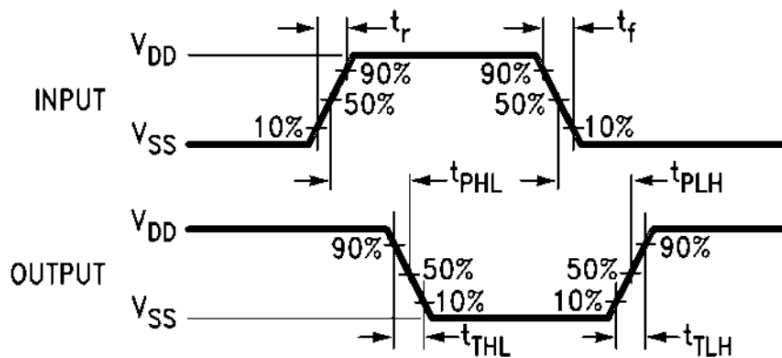
项目	符号	测试条件	最小值	典型值	最大值	单位
最大传输延迟时间 A or B to J C or D to K E or F to L G or H to M	$t_{PHL}$	VDD=5V $C_L=51\text{pF}$	-	130	-	ns
	$t_{PLH}$		-	85	-	ns
	$t_{PHL}$	VDD=10V $C_L=51\text{pF}$	-	70	-	ns
	$t_{PLH}$		-	50	-	ns
	$t_{PHL}$	VDD=15V $C_L=51\text{pF}$	-	60	-	ns
	$t_{PLH}$		-	35	-	ns
输出最大上升、下降沿延迟时间	$t_{THL}$	VDD=5V $C_L=51\text{pF}$	-	90	-	ns
	$t_{TLH}$		-	70	-	ns
	$t_{THL}$	VDD=10V $C_L=51\text{pF}$	-	50	-	ns
	$t_{TLH}$		-	35	-	ns
	$t_{THL}$	VDD=15V $C_L=51\text{pF}$	-	40	-	ns
	$t_{TLH}$		-	25	-	ns

## ■ 测试方法

### 1、测试接线图



### 2、波形测量示意图



- 注：1、See Testing Table 指交流电学特性表中相应测试项目；  
 2、CL 电容为外接贴片电容（0603），靠近输出管脚接入，电容地靠近芯片 VSS；  
 3、Input：端口输入电平， $f=1\text{MHz}$ ， $D=50\%$ 方波， $t_r=t_f \leq 20\text{ns}$ ；  
 4、Output：Y 端输出测试。



■ 封装信息

单位：毫米 / 英寸

DIP14

