

EG3033 芯片数据手册

三相 P/N MOS 管驱动芯片

版本变更记录

版本号	日期	描述
V1.0	2021 年 11 月 12 日	EG3033 数据手册初稿
V1.1	2022 年 3 月 10 日	EG3033 数据手册 V1.1
V1.2	2022 年 7 月 10 日	增加 QFN16 封装

目 录

1. 特性	1
2. 描述	1
3. 应用领域	1
4. 引脚	2
4.1 引脚定义	2
4.2 引脚描述	3
5. 结构框图	4
6. 典型应用电路	5
7. 电气特性	5
7.1 极限参数	5
7.2 典型参数	6
7.3 开关时间特性及死区时间波形图	7
8. 应用设计	8
8.1 VCC 端电源电压	8
8.2 输入逻辑信号要求和输出驱动器特性	8
9. 封装尺寸	10
9.1 SOP16 封装尺寸	10
9.2 QFN16 封装尺寸	11

EG3033 芯片数据手册 V1.2

1. 特性

- 三相 P/N MOS 管栅极驱动
- 电源电压输入范围：6V-36V
- 适应 3V-30V 输入电压
- 具有 VCC 欠压保护
- 内置 5V/50mA 输出 LDO
- 内建死区控制电路
- 自带闭锁功能
- LIN1/2/3 输入通道高电平有效，控制 LO 输出
- HIN1/2/3 输入通道高电平有效，控制 HO 输出
- 封装形式：SOP16

2. 描述

EG3033 是一款高性价比三相 PMOS、NMOS 管栅极驱动专用芯片，内部集成了 LDO、死区时控制电路、欠压关断电路、闭锁电路、输出驱动电路，用于电机控制器、电源的驱动电路。

EG3033 的电源电压范围 6V~36V，静态功耗小于 1mA。该芯片集成 5V 输出 LDO，可为外部 MCU 等器件供电。当输入电压超过 12V 时，为了更好的匹配 P/N MOS 管，LO 输出最高电压为 11V，HO 输出最低电压为 VCC 减去 11V。LO 输出电流能力 IO+/- 0.045/0.28A，HO 输出电流能力 IO+/- 0.26/0.04A。

3. 应用领域

- 吸尘器
- 变频水泵控制器
- 电源
- 风扇
- 电机驱动器
- 筋膜枪

4. 引脚

4.1 引脚定义

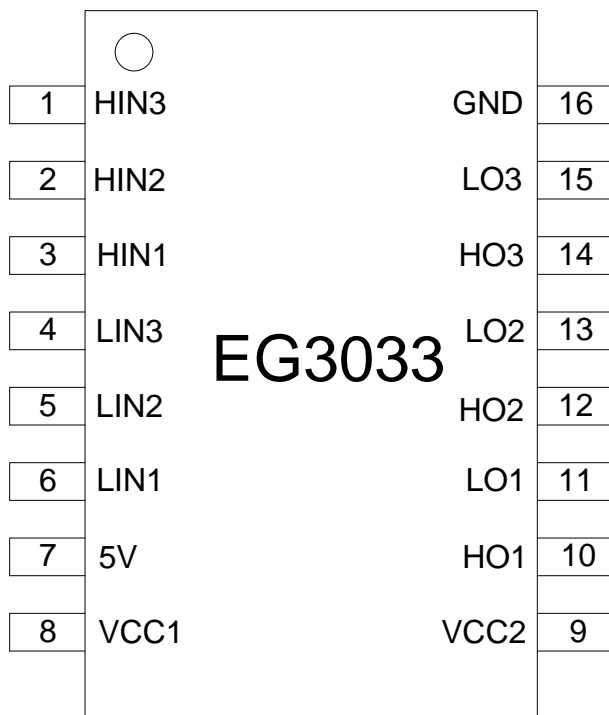


图 4-1. EG3033 SOP16 管脚定义

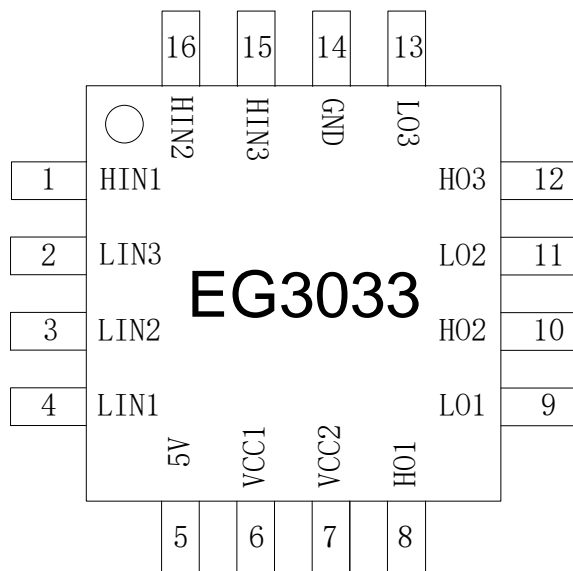


图 4-2. EG3033 QFN16 管脚定义

4.2 引脚描述

引脚序号 SOP16	引脚序号 QFN16	引脚名称	I/O	描述
1	15	HIN3	I	3 通道高端输入端口，控制输出 HO3 “0”是关闭功率 PMOS 管 “1”是开启功率 PMOS 管
2	16	HIN2	I	2 通道高端输入端口，控制输出 HO2 “0”是关闭功率 PMOS 管 “1”是开启功率 PMOS 管
3	1	HIN1	I	1 通道高端输入端口，控制输出 HO1 “0”是关闭功率 PMOS 管 “1”是开启功率 PMOS 管
4	2	LIN3	I	3 通道低端输入端口，控制输出 LO3 “0”是关闭功率 NMOS 管 “1”是开启功率 NMOS 管
5	3	LIN2	I	2 通道低端输入端口，控制输出 LO2 “0”是关闭功率 NMOS 管 “1”是开启功率 NMOS 管
6	4	LIN1	I	1 通道低端输入端口，控制输出 LO1 “0”是关闭功率 NMOS 管 “1”是开启功率 NMOS 管
7	5	5V	Power	5V 输出口
8	6	VCC1	Power	5V 电源输入端
9	7	VCC2	Power	驱动电源输入端
10	8	HO1	O	1 通道高端输出口，控制 PMOS 管的导通与截止
11	9	LO1	O	1 通道低端输出口，控制 NMOS 管的导通与截止
12	10	HO2	O	2 通道高端输出口，控制 PMOS 管的导通与截止
13	11	LO2	O	2 通道低端输出口，控制 NMOS 管的导通与截止
14	12	HO3	O	3 通道高端输出口，控制 PMOS 管的导通与截止
15	13	LO3	O	3 通道低端输出口，控制 NMOS 管的导通与截止
16	14	GND	Power	芯片地

5. 结构框图

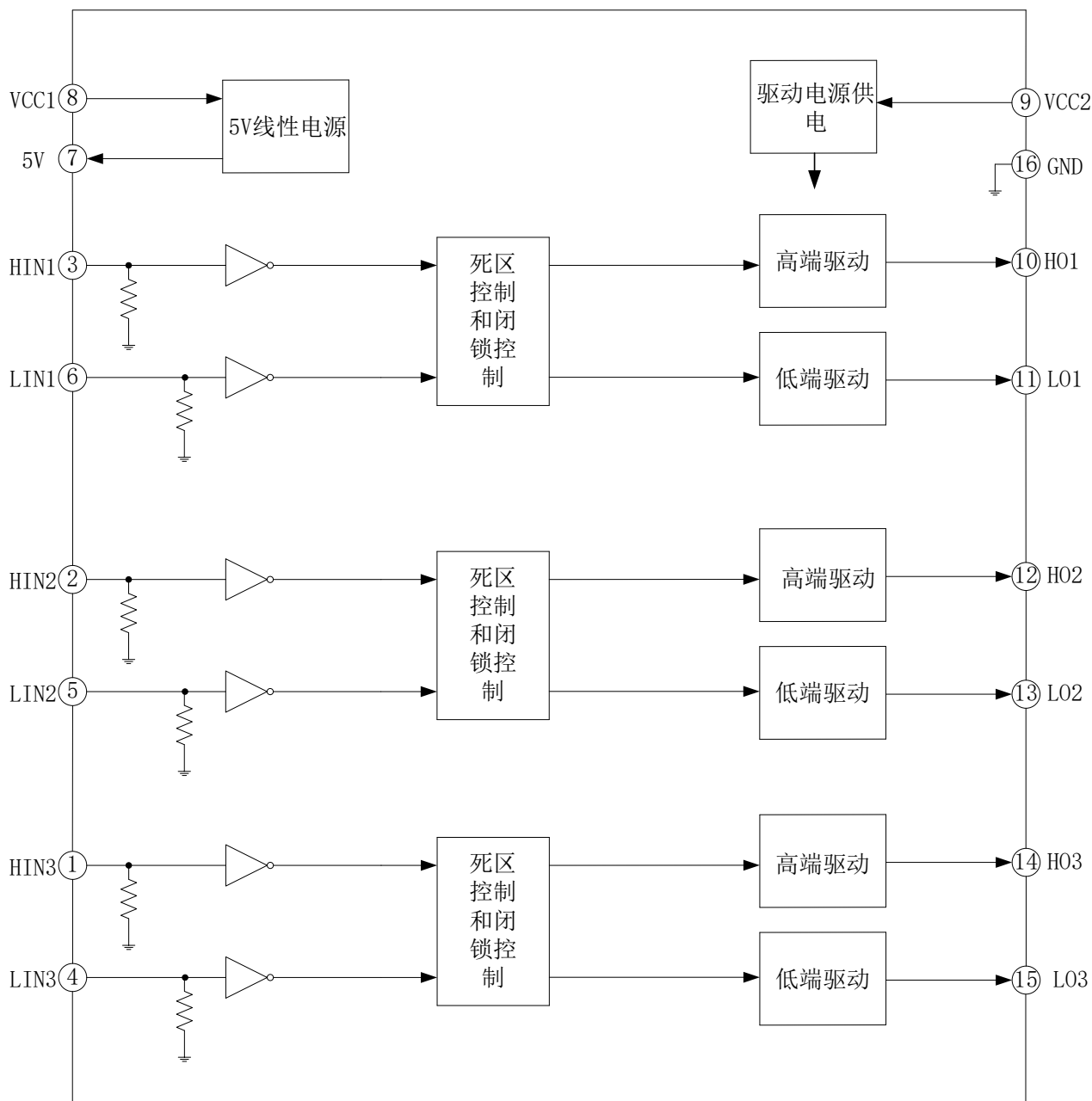


图 5-1. EG3033 内部电路图

6. 典型应用电路

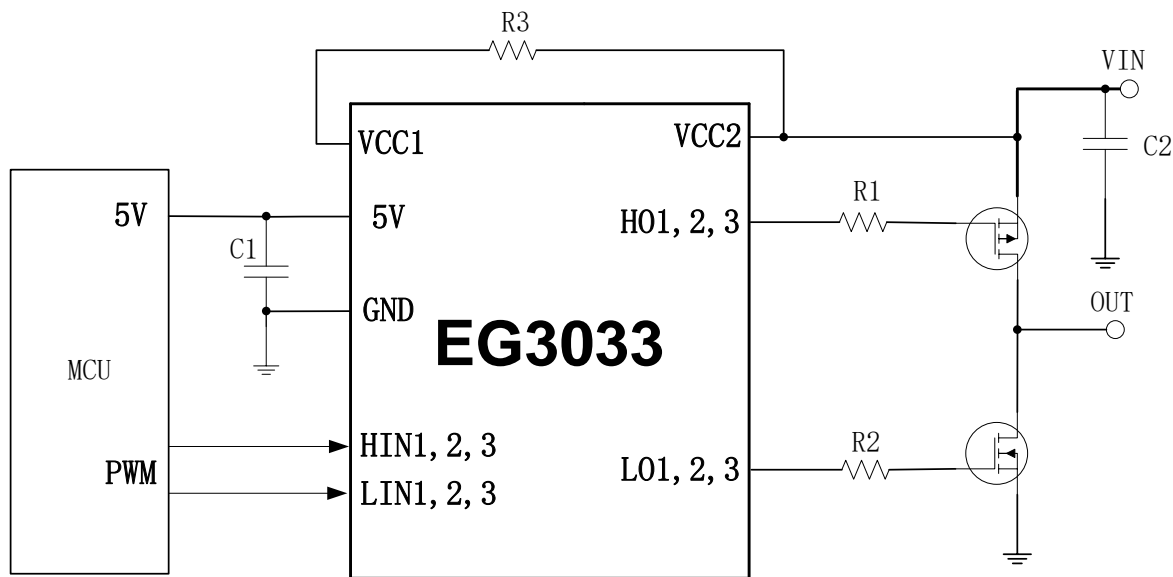


图 6-1. EG3033 典型应用电路图

7. 电气特性

7.1 极限参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ 条件下

符号	参数名称	测试条件	最小	最大	单位
VCC1、VCC2	电源	-	-0.3	40	V
V_{5V}	LDO 输出电压	-	-0.3	5.5	V
I_{5V}	LDO 输出电流	-	0	80	mA
HO1、HO2、HO3	高端输出	-	VCC2-13	VCC2	V
LO1、LO2、LO3	低端输出	-	-0.3	13	V
HIN、LIN	逻辑信号输入电平	-	-0.3	30	V
T_A	环境温度	-	-45	125	$^{\circ}\text{C}$
T_{str}	储存温度	-	-55	150	$^{\circ}\text{C}$
TL	焊接温度	T=10S	-	300	$^{\circ}\text{C}$

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

7.2 典型参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ ， $V_{CC1}=V_{CC2}=24\text{V}$ ，负载电容 $C_L=1\text{nF}$ 条件下

参数名称	符号	测试条件	最小	典型	最大	单位
5V 电源输入	VCC1	-	5.5	24	36	V
驱动电源输入	VCC2		6	24	36	V
静态电流	I _{cc}	输入悬空， VCC1=VCC2=15V	-	0.5	1	mA
输入逻辑信号高电位	V _{in(H)}	所有输入控制信号	2	-	-	V
输入逻辑信号低电位	V _{in(L)}	所有输入控制信号	-0.3	0	0.8	V
输入逻辑信号高电平的电流	I _{in(H)}	V _{in} =5V	-	-	100	uA
输入逻辑信号低电平的电流	I _{in(L)}	V _{in} =0V	-	0	1	uA
VCC2 电源欠压关断特性						
Vcc2 开启电压	V _{cc(on)}	-		5.8		V
Vcc2 关断电压	V _{cc(off)}	-		5.2		V
5V 线性电源特性						
5V 输出电压	V _{5v}	VCC1=5.5-36V	4.75		5.25	V
5V 输出电流	I _{5v}	VCC1=7-36V	30			mA
LO1、LO2、LO3 开关时间特性						
开延时	T _{on}	见图 7-1	-	90	-	nS
关延时	T _{off}	见图 7-1	-	30	-	nS
上升时间	T _r	见图 7-1	-	280	-	nS
下降时间	T _f	见图 7-1	-	60	-	nS
HO1、HO2、HO3 开关时间特性						
开延时	T _{on}	见图 7-2	-	90	-	nS
关延时	T _{off}	见图 7-2	-	30	-	nS
上升时间	T _r	见图 7-2	-	80	-	nS
下降时间	T _f	见图 7-2	-	300	-	nS
死区时间特性						
死区时间	DT	见图 7-3, 无负载电容 CL=0		60		nS
LO1、LO2、LO3 输出端参数						

LO 最高输出电压	V_{LO}	$LIN=5V$	-	10	-	V
LO 输出拉电流	I_{LO+}	$V_{LO}=0V, LIN=5V$ $PWD \leq 10\mu S$	-	45	-	mA
LO 输出灌电流	I_{LO-}	$V_{LO}=10V, LIN=0$ $PWD \leq 10\mu S$	-	0.28	-	A
HO1、HO2、HO3 输出端参数						
HO 最高输出电压	V_{HO}	$HIN=5V$	-	$VCC2-10$	-	V
HO 输出拉电流	I_{HO+}	$V_{HO}=VCC2, HIN=0$ $PWD \leq 10\mu S$	-	0.26	-	A
HO 输出灌电流	I_{HO-}	$V_{HO}=VCC2-10V, HIN=5V$ $PWD \leq 10\mu S$	-	40	-	mA

7.3 开关时间特性及死区时间波形图

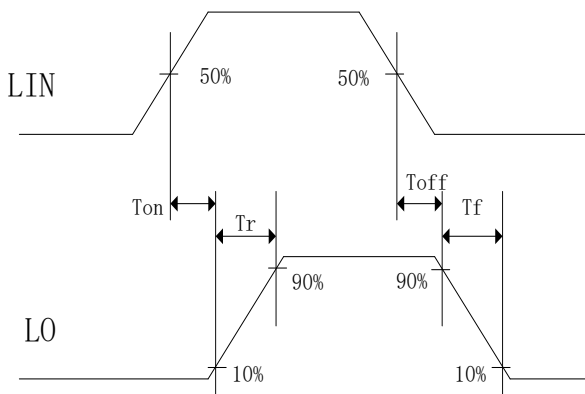


图 7-1. 输出 LO 开关时间波形图

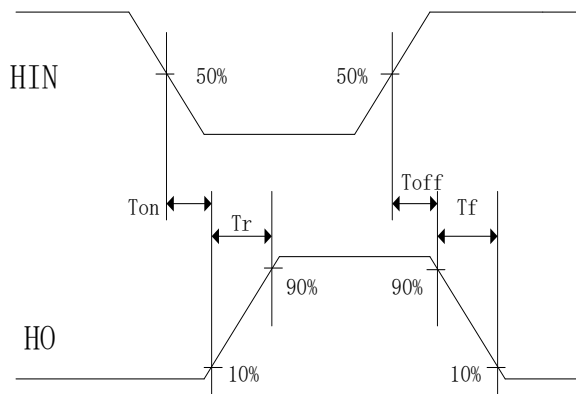


图 7-2. 输出 HO 开关时间波形图

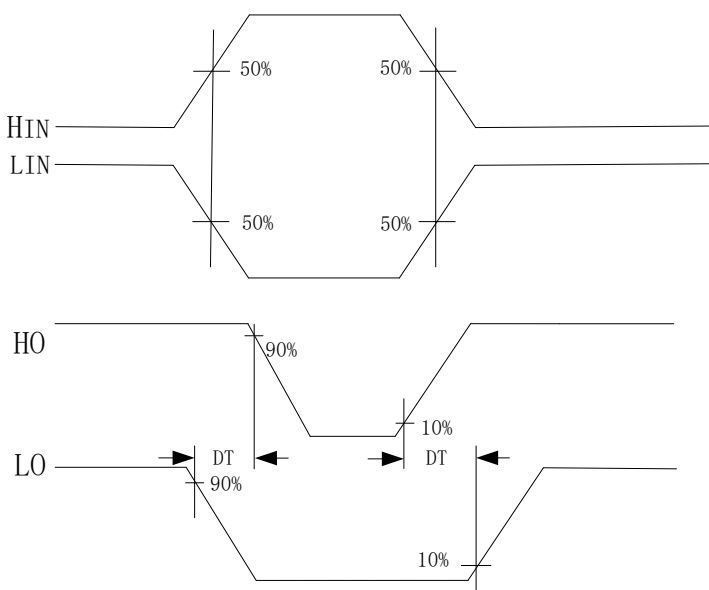


图 7-3. 死区时间波形图

8. 应用设计

8.1 VCC 端电源电压

VCC1 给 5V 线性电源供电，输入高压场合，外部输入电源可以串联一个功率电阻到 VCC1，降低芯片功耗。

5V 输出根据外部供电要求，外接 1u-10uF 贴片瓷片电容

VCC2 给驱动部分供电，外部电容尽量靠近芯片端口。

8.2 输入逻辑信号要求和输出驱动器特性

EG3033 主要功能有逻辑信号输入处理、死区时间控制和图腾柱式输出。逻辑信号输入端高电平阈值为 2V 以上，低电平阈值为 0.8V 以下，要求逻辑信号的输出电流小，可以使 MCU 输出逻辑信号直接连接到 EG3033 的输入通道上。

LO 输出驱动器的最大灌入可达 0.28A 和最大输出电流限制 45mA，HO 输出驱动器的最大灌入电流限制 40mA 和最大输出电流可达 0.26A。输入逻辑信号与输出控制信号之间的传导延时小，LO 输出开通传导延时为 90nS、关断传导延时为 30nS,HO 输出开通传导延时为 90nS、关断传导延时为 30nS。LO 输出开通的上升时间为 280nS、关断的下降时间为 60nS，HO 输出开通的下降时间为 300nS、关断的上升时间为 80nS。

输入信号和输出信号逻辑功能图如图 8-2:

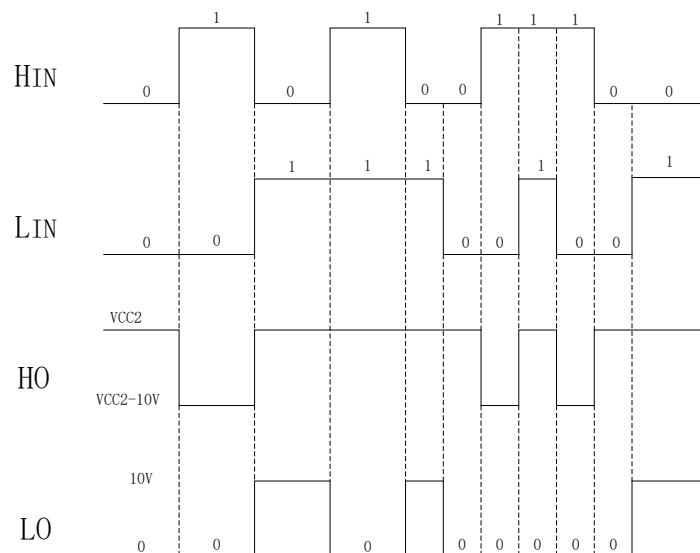


图8-2. 输入信号和输出信号逻辑功能图

输入信号和输出信号逻辑真值表:

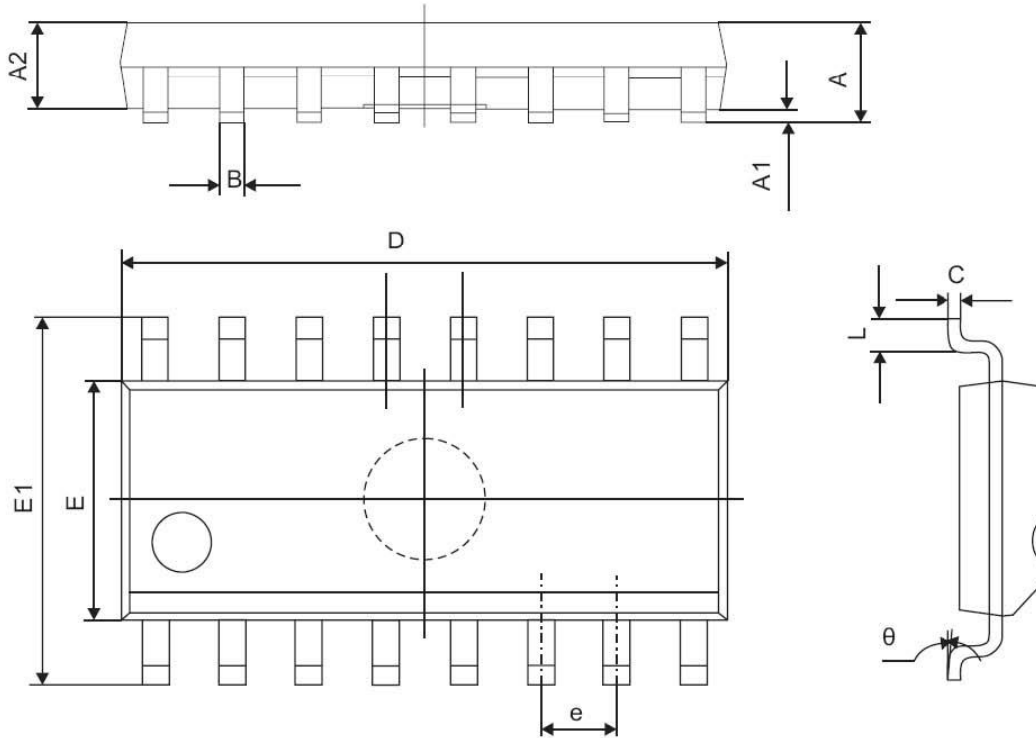
输入		输出	
输入、输出逻辑			
LIN	HIN	LO	HO
0	0	OFF	OFF
0	1	OFF	ON
1	0	ON	OFF
1	1	OFF	OFF

备注 OFF: LO=0V, HO=VCC2; ON: LO=10V, HO=VCC2-10V

从真值表可知, 当输入逻辑信号 LIN 为“0”和 HIN 为“1”时, 驱动器控制输出 LO 下 NMOS 管关闭, HO 上 PMOS 管开启; 当输入逻辑信号 LIN 为“1”和 HIN 为“0”时, 驱动器控制输出 LO 下 NMOS 管开启, HO 上 PMOS 管关闭; 在输入逻辑信号 LIN 和 HIN 同时为“0”和同时为“1”情况下, 驱动器控制输出 LO、HO 同时关闭; 内部逻辑处理器杜绝 LO、HO 同时开启, 具有相互闭锁功能。

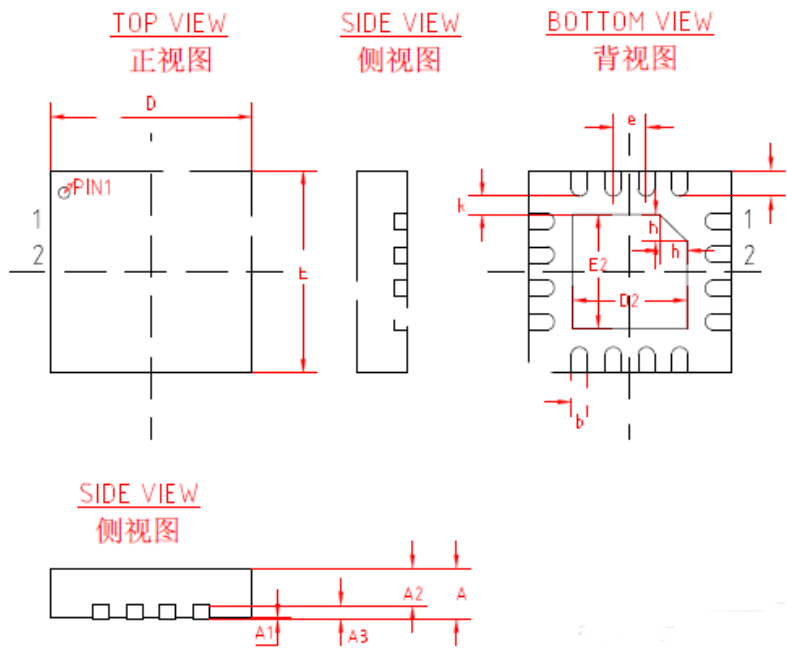
9. 封装尺寸

9.1 SOP16 封装尺寸



符号	尺寸 (mm)	
	Min	Max
A	1.350	1.750
A1	0.100	0.250
A2	1.350	1.550
B	0.330	0.510
C	0.190	0.250
D	9.800	10.000
E	3.800	4.000
E1	5.800	6.300
e	1.270 (TYP)	
L	0.400	1.270
θ	0°	8°

9.2 QFN16 封装尺寸



机械尺寸/mm			
字符 SYMBOL	最小值 MIN	典型值 NOMINAL	最大值 MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
A2	-	0.55	-
A3	0.203 REF		
b	0.18	0.24	0.30
D	3 BSC		
E	3 BSC		
e	0.50 BSC		
D2	1.6	1.7	1.8
E2	1.6	1.7	1.8
K	0.20 BCS		
L	0.30	0.40	0.50
h	0.35	0.40	0.45