

EG1168 芯片数据手册

半桥推挽电源专用驱动芯片

版本变更记录

版本号	日期	描述
V1.0	2019 年 06 月 16 日	EG1168 数据手册初稿

目 录

1. 特性	1
2. 描述	1
3. 应用领域	1
4. 引脚	2
4.1 引脚定义	2
4.2 引脚描述	3
5. 结构框图	4
6. 典型应用电路	5
7. 电气特性	7
7.1 极限参数	7
7.2 典型参数	8
7.3 开关时间特性及死区时间波形图	9
8. 应用设计	10
8.1 REF5V 输入电容	10
8.2 VCC 低端电源	10
8.3 VB 高端电源	10
8.4 EN 使能控制	10
8.5 逻辑控制时序图	11
8.6 自举电路	12
9. 封装尺寸	13
9.1 SOP16 封装尺寸	13

EG1168 芯片数据手册 V1.0

1. 特性

- 高端悬浮自举电源设计，耐压可达 600V
- 适应 5V、3.3V 输入电压
- 最高频率支持 500KHZ
- 低端 VCC 电压范围 10V-20V
- 输出电流能力 IO+/- 2A/2.5A
- 高端 MOS 管逐周峰值电流保护
- 低端 MOS 管逐周峰值电流保护
- PWM 单路输入内部产出两路对称半桥及推挽 PWM 输出
- 自带闭锁功能，彻底杜绝上、下管输出同时导通
- 内置 5V 线性电源输出
- 内置轨到轨运放
- SD 逐周保护功能
- 低端电源 VCC 欠压保护
- 高端电源 VB 欠压保护
- 封装形式：SOP16

2. 描述

EG1168 是一款高性价比的多功能半桥及推挽电源专用驱动芯片，内部集成了 5V 线性电源、运放放大器、MOS 管峰值电流保护、VCC 欠压保护、VB 欠压保护、两路对称半桥及推挽 PWM 输出、闭锁电路、电平位移电路、脉冲滤波电路及输出驱动电路，非常适合数字半桥电源、数字推挽电源等场合使用。

EG1168 高端的工作电压可达 600V，低端 Vcc 的电源电压范围宽 10V~20，VCC 静态功耗小于 1.5mA。该芯片具有闭锁功能防止输出功率管同时导通，输入通道 PWMIN 内建了一个 200K 下拉电阻，在输入悬空时使上、下功率 MOS 管处于关闭状态，输出电流能力 IO+/- 2A/2.5A，采用 SOP16 封装。

3. 应用领域

- 工业半桥电源
- 电磁灶
- 汽车充电机
- 逆变电源
- 电信电源系统
- 隔离 DCDC

4. 引脚

4.1 引脚定义

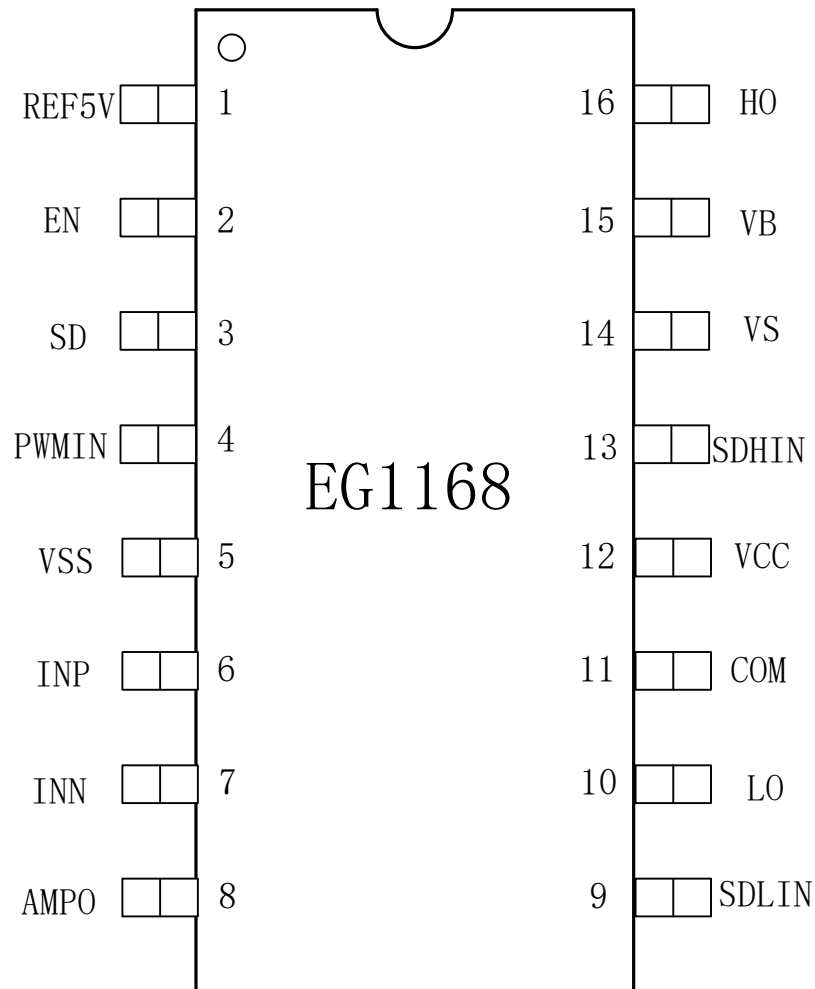


图 4-1. EG1168 管脚定义

4.2 引脚描述

引脚序号	引脚名称	I/O	描述
1	REF5V	0	5V 基准输出，驱动电流 20mA。
2	EN	I	芯片使能脚，比较门限 1.2V；低于 1.2V，芯片进入待机，关闭 5V 输出。
3	SD	I	高电平逐周关闭 HO、LO 输出，低电平允许 PWM 输出。
4	PWMIN	I	逻辑输入信号，产出两路对称半桥及推挽 PWM 输出
5	VSS	AGND	芯片信号地。
6	INP	I	运放输入正端
7	INN	I	运放输入负端
8	AMPO	0	运放输出端
9	SDLIN	I	低端 MOS 管电流比较器输入端口。
10	LO	0	输出控制低端 MOS 功率管的导通与截止。
11	COM	PGND	芯片功率地。
12	VCC	Power	芯片电源，电压范围 10V-20V。
13	SDHIN	I	高端 MOS 管电流比较器输入端口。
14	VS	Power	高端悬浮地端。
15	VB	Power	高端悬浮电源。
16	HO	0	输出控制高端 MOS 功率管的导通与截止。

5. 结构框图

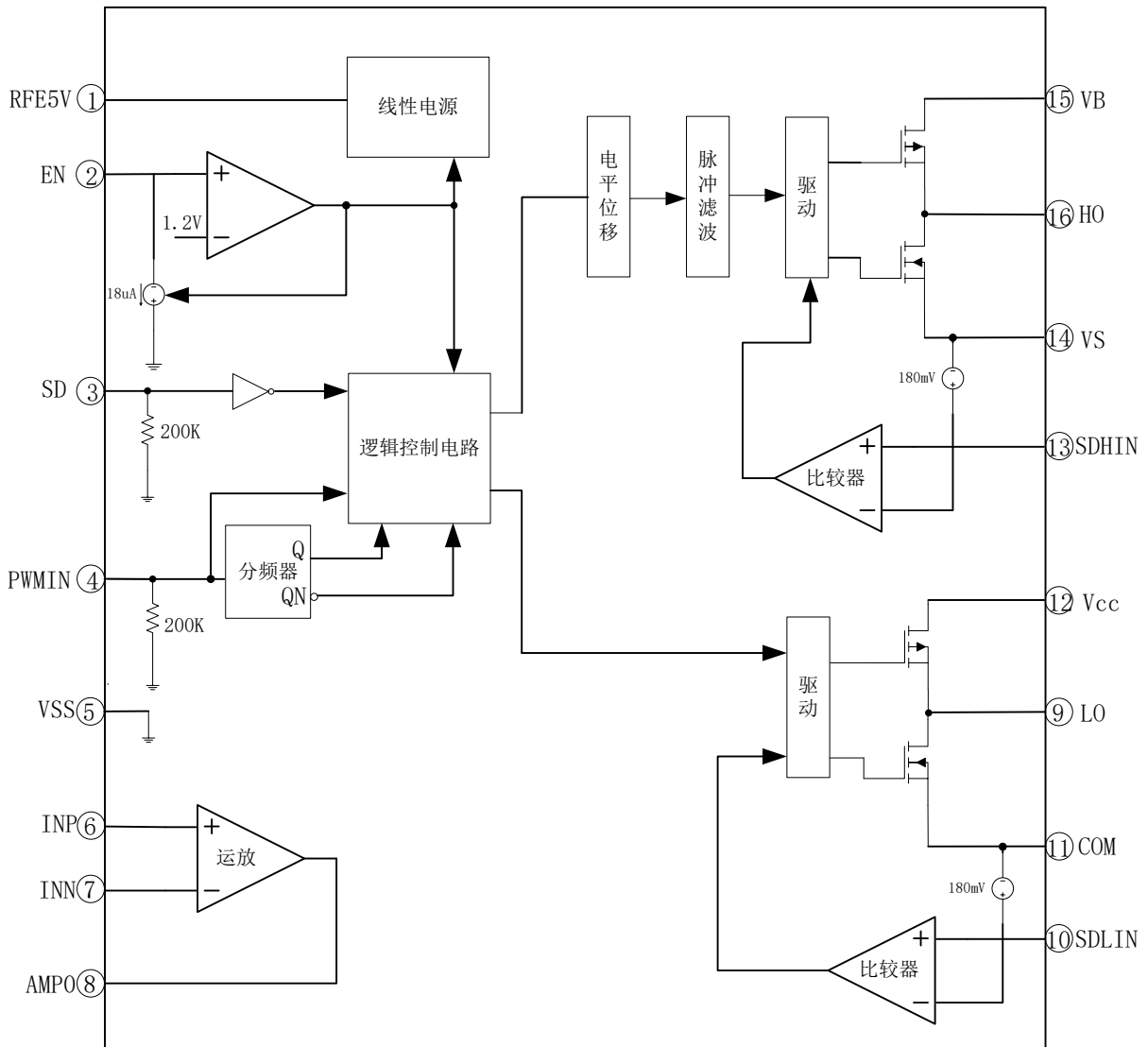


图 5-1. EG1168 内部电路图

6. 典型应用电路

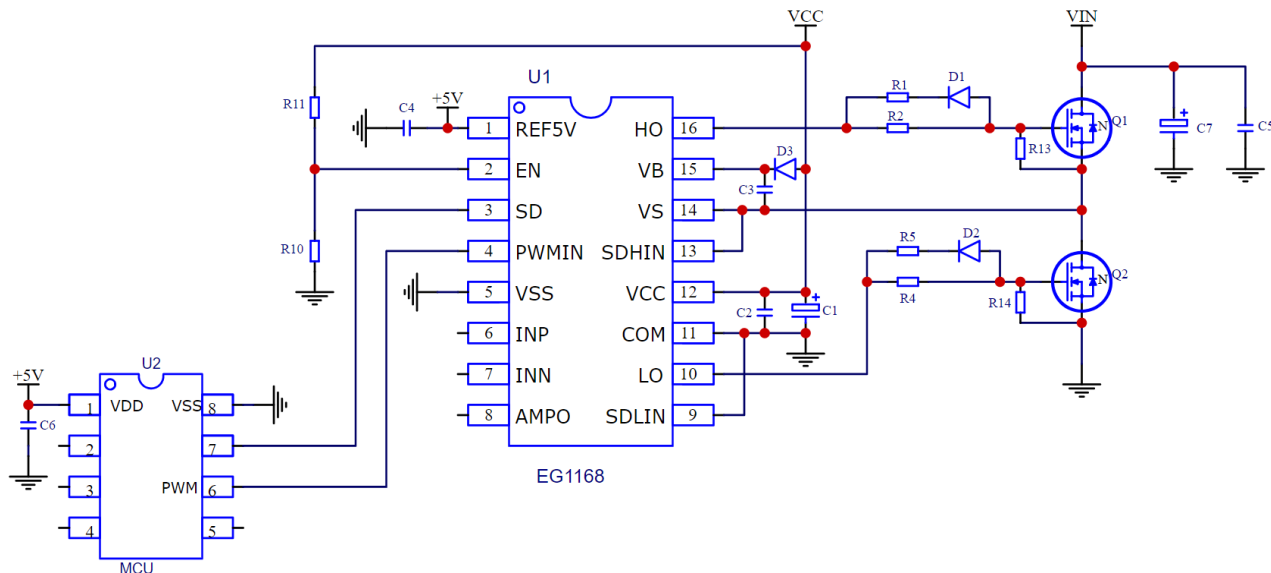


图 6-1. EG1168+MCU 半桥电源典型应用图

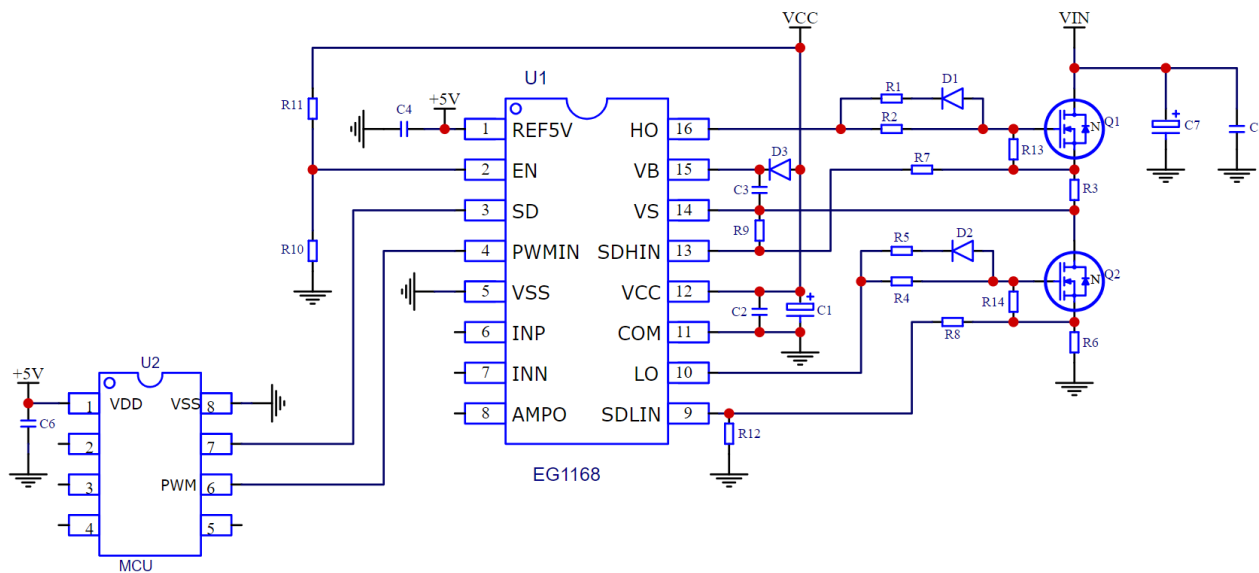


图 6-2. EG1168+MCU 半桥电源带逐周过流保护典型应用图

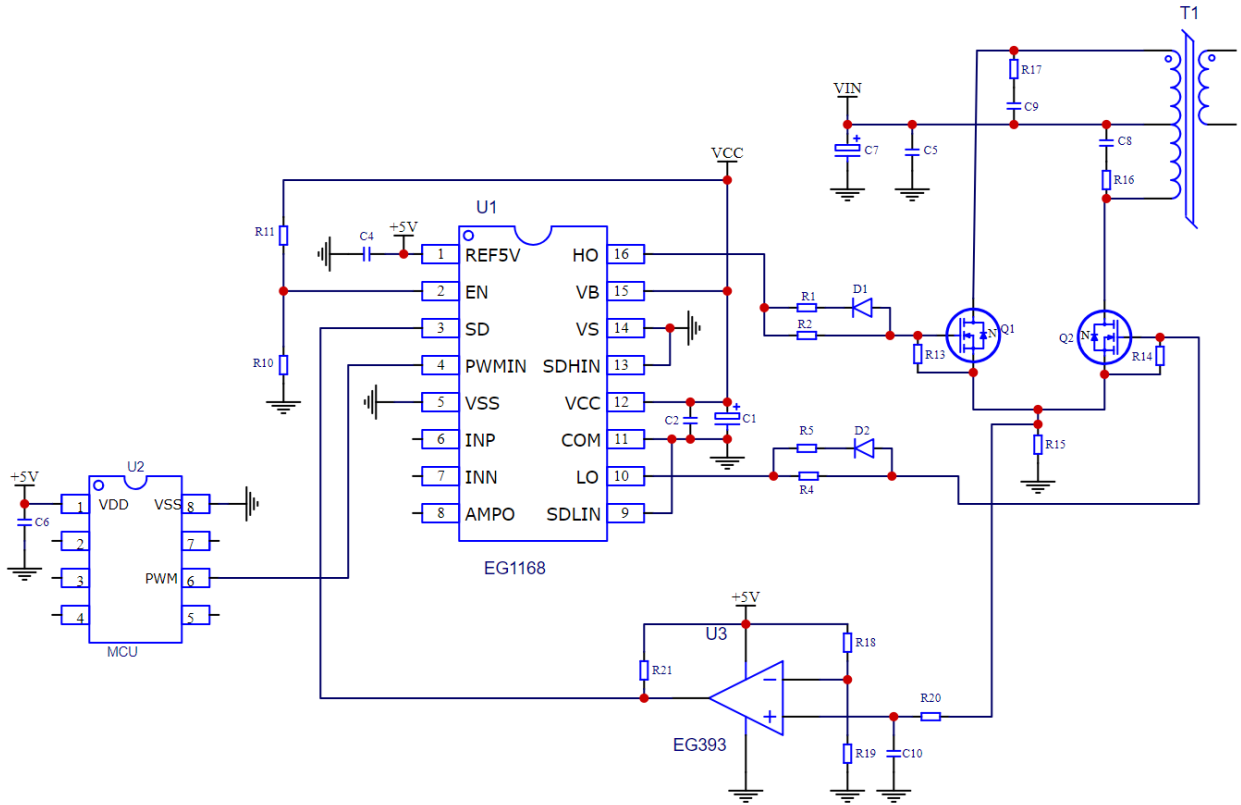


图 6-3. EG1168+MCU 推挽电源典型应用图

7. 电气特性

7.1 极限参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ 条件下

参数名称	符号	测试条件	最小	最大	单位
高端输出	HO	-	$V_S-0.3$	$V_B+0.3$	V
自举高端VB电源	VB	-	-0.3	600	V
高端悬浮地端	VS	-	V_B-20	$V_B+0.3$	V
高端比较器输入	SDHIN	-	$V_S-0.3$	V_S+5	V
低端电源	VCC	-	-0.3	20	V
低端输出	LO	-	-0.3	$V_{CC}+0.3$	V
低端比较器输入	SDLIN	-	-0.3	+5	V
低压运放端口	INP、INN、AMPO	-	-0.3	+5.5	V
控制端口	SD、PWMIN	-	-0.3	20	V
环境温度	T_A	-	-45	125	$^{\circ}\text{C}$
储存温度	T_{str}	-	-65	150	$^{\circ}\text{C}$
焊接温度	TL	$T=10\text{S}$	-	300	$^{\circ}\text{C}$

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

7.2 典型参数

无另外说明，在 $T_A=25^{\circ}\text{C}$ ， $V_{CC}=15\text{V}$ ，负载电容 $C_L=10\text{nF}$ 条件下

参数名称	符号	测试条件	最小	典型	最大	单位
高压电源 VB	VB	-	10	-	600	V
VCC 电源	VCC	-	10	-	20	V
VCC 静态电流	I _{vcc}	VCC=12V	-	1	1.5	mA
VB 静态电流	IB	VBS=12V	-	50	150	uA
输入信号高电位	V _{in} (H)	HIN、LIN 输入信号	2.5	-	-	V
输入信号低电位	V _{in} (L)	HIN、LIN 输入信号	-0.3	0	1.0	V
输入逻辑信号高电平的电流	I _{in} (H)	V _{in} =5V	-	-	20	uA
输入逻辑信号低电平的电流	I _{in} (L)	V _{in} =0V	-20	-	-	uA
VCC 开启电压	VCC (ON)	VCC 相对 VSS	7.5	8.5	9.5	V
VCC 关闭电压	VCC (OFF)	VCC 相对 VSS	7.0	7.9	8.9	V
VB 开启电压	VB (ON)	VB 相对 VS	6.2	7.2	8.1	V
VB 关闭电压	VB (OFF)	VB 相对 VS	6.0	6.9	7.8	V
基准电压						
5V 基准输出	REF5V	VCC 开启，VCC=12V	4.6	4.8	5.0	V
线性调整率	ΔV_{REF}	VCC=10V to 20V	-	3	50	mV
负载调整率	ΔV_{REF}	I _L =0 to 20mA	-	5	50	mV
最大输出电流	I _{omax}	-	20	-	-	mA
EN 使能电压						
EN 使能端比较电压	V _{en}		1.15	1.2	1.25	V
EN 电流源	I _{en}	EN 电压 < V _{en}		18		uA
运算放大器						
输入失调电压	VAOS	-	-	-	10	mV
输入电压范围	VAICR	-	-0.3	-	5.3	V
输出电压范围	V _{out}	-	0	-	REF5V	V
输出电流能力	I _{amp}	-	10	-	-	mA
压摆率	SR			0.92		V/us
增益带宽积	GBP			1000		Khz
电流比较器						

高端电流比较器	SDHIN	相对 VS 电压	160	180	200	mV
低端电流比较器	SDLIN	相对 COM 电压	160	180	200	mV
PWMIN 到输出 HO、LO 开关时间特性						
开延时	Ton	见图 7-1	-	300	400	nS
关延时	Toff	见图 7-1	-	170	200	nS
上升时间	Tr	见图 7-1, CL=10nF	-	120	200	nS
下降时间	Tf	见图 7-1, CL=10nF	-	80	100	nS
SD 到输出 HO、LO 开关时间特性						
开延时	Ton	见图 7-2	-	300	400	nS
关延时	Toff	见图 7-2	-	170	400	nS
上升时间	Tr	见图 7-2, CL=10nF	-	120	200	nS
下降时间	Tf	见图 7-2, CL=10nF	-	100	100	nS
PWMIN 最小低电平时间						
TLmin	最小低电平时间	见图 7-3	100			nS
输出 MOS 驱动能力						
LO、HO 输出拉电流	IO+	Vo=0V, VIN=VIH PW≤10uS	1.8	2	-	A
LO、HO 输出灌电流	IO-	Vo=12V, VIN=VIL PW≤10uS	2	2.5	-	A

7.3 开关时间特性及死区时间波形图

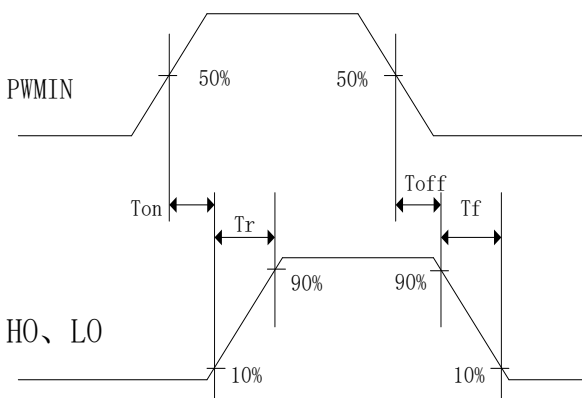


图 7-1. PWMIN@输出开关时间波形图

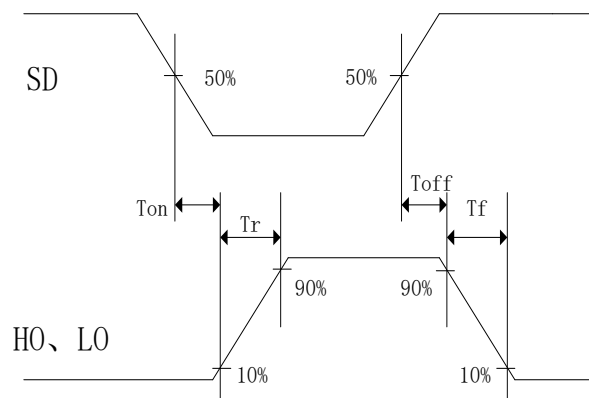


图 7-2. SD@输出开关时间波形图

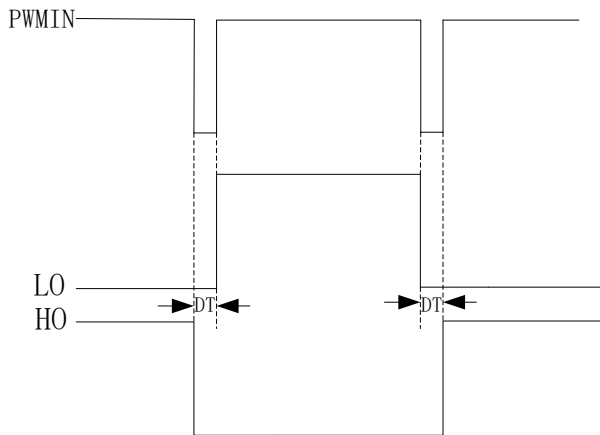


图 7-3. 死区时间波形图

8. 应用设计

8.1 REF5V 输入电容

在 REF5V 引脚端对地放置一个高频小容值旁路电容将减少 REF5V 端的高频噪声，高频旁路电容可选用 1uF 陶瓷电容，布板时尽可能靠近芯片引脚 REF5V 输入端。

8.2 VCC 低端电源

EG1168 芯片 VCC 低端电压有欠压保护，防止因 VCC 电压不足，引起 MOS 管开启内阻太大，从而引起 MOS 管烧坏。

PCB 布局时，注意 VCC 引脚对地（VSS、COM）电容尽量靠近芯片，VSS、COM 就近相连。

8.3 VB 高端电源

EG1168 芯片 VB 相对 VS 高端电压有欠压保护，防止因自举电容电压不足，引起 MOS 管开启内阻太大，从而引起 MOS 管烧坏。

PCB 布局时，注意自举电容尽量靠近芯片管脚。

8.4 EN 使能控制

调节 EN 脚的外部电阻，可以调整 EG1168 的启动电压跟关闭电压

启动电压计算公式： $1.2V \times (R11+R10)/R10+18\mu A \cdot R11$

关闭电压计算公式： $1.2V \times (R11+R10)/R10$

8.5 逻辑控制时序图

EG1168 主要功能将 PWMIN 输入信号处理成两路对称的 HO、LO 输出。半桥及推挽电源场合下，PWMIN 不能长时间为高电平，最小低电平时间大于等于 100ns。

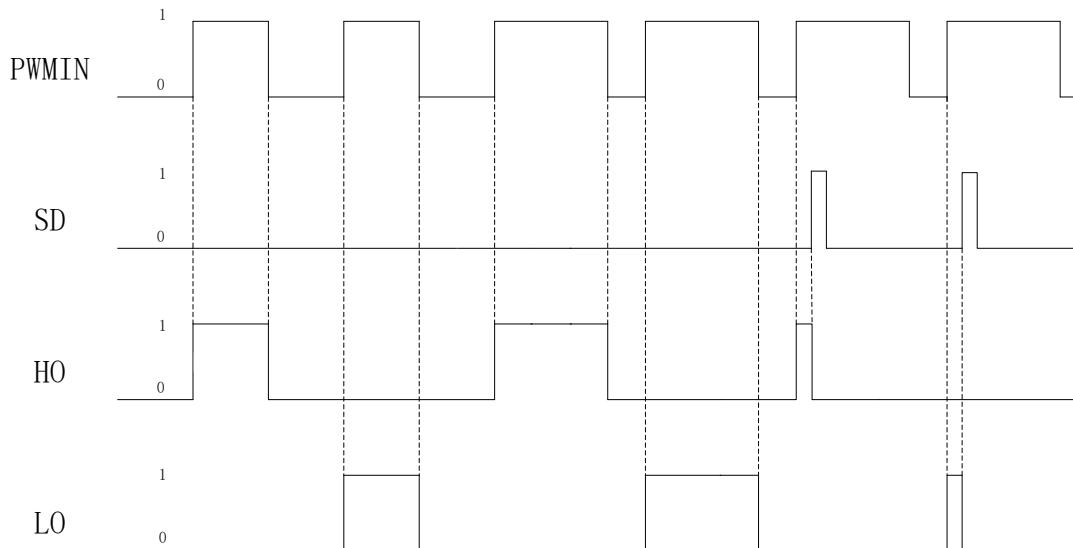


图8-4. 输入信号和输出信号逻辑功能图

从上图可知，HO 跟 LO 宽度一致，频率是 PWMIN 的 2 分频，HO 跟 LO 的死区由 PWMIN 的低电平决定。SD 高电平关闭输出，起逐周保护功能。

8.6 自举电路

EG1168 采用自举悬浮驱动电源结构大大简化了驱动电源设计，只用一路电源电压 VCC 即可完成高端 N 沟道 MOS 管和低端 N 沟道 MOS 管两个功率开关器件的驱动，给实际应用带来极大的方便。EG1168 可以使用外接一个自举二极管如图 8-5 和一个自举电容自动完成自举升压功能，假定在下管开通、上管关断期间 VC 自举电容已充到足够的电压（VC=VCC），当 HO 输出高电平时上管开通、下管关断时，VC 自举电容上的电压将等效一个电压源作为内部驱动器 VB 和 VS 的电源，完成高端 N 沟道 MOS 管的驱动。

自举电容 VC PCB 布局尽量靠近芯片的 VB 脚跟 VS 脚，自举电容可以选择瓷片电容或者电解电容，最小容值可按以下公式计算：

$$VC \geq 15 \cdot \frac{2 \cdot [2 \cdot Qg + Q_{period} + \frac{I_{bso}}{F} + \frac{I_{bsc}}{F}]}{V_{cc} - VF - V_{ds}}$$

其中：Qg 为高压侧 MOS 管的栅极电荷；

Qperiod 为每个周期中电平转换电路的电荷要求，约为 5nC；

Ibso 为高压侧驱动电路打开时的静态电流；

Ibsc 为自举电容的漏电流；

F 为电路工作频率；

Vcc 为低端电源电压；

VF 为自举二极管的正向压降；

Vds 为 MOS 管需要彻底打开的 GS 电压。

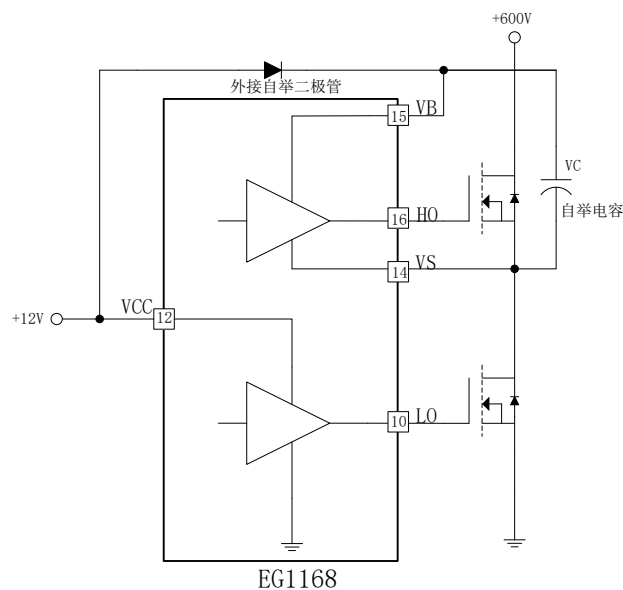
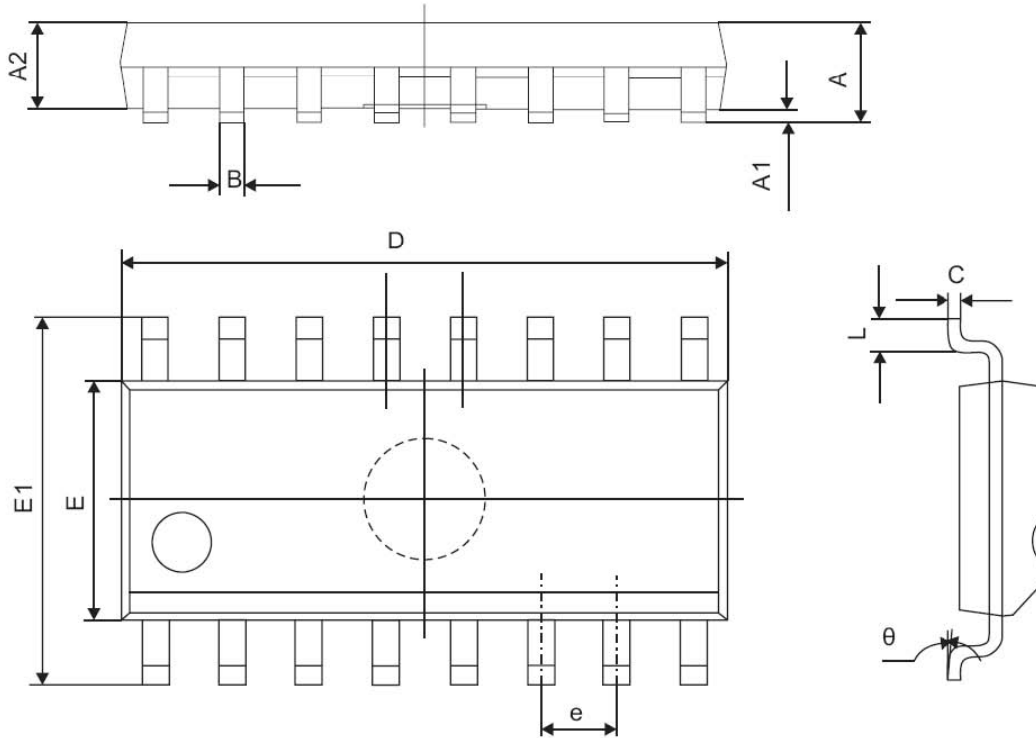


图 8-5. EG1168 自举电路结构

9. 封装尺寸

9.1 SOP16 封装尺寸



符号	尺寸 (mm)	
	Min	Max
A	1.350	1.750
A1	0.100	0.250
A2	1.350	1.550
B	0.330	0.510
C	0.190	0.250
D	9.800	10.000
E	3.800	4.000
E1	5.800	6.300
e	1.270 (TYP)	
L	0.400	1.270
θ	0°	8°