

# CD4023

## ■ 产品简介

CD4023 是一款采用先进 CMOS 技术设计的低功耗, 宽工作电压范围的三输入与非门集成电路。它内部集成 3 组相互独立的三输入与非门电路, 输入输出设计有缓冲器, 具有良好的抗干扰能力和驱动能力。

## ■ 产品特点

- 低输入电流:  $I_{IN} \leq 1\mu A$ , @  $V_{IN}=V_{DD}$ ,  $T_a=25^\circ C$
- 低静态功耗:  $I_{DD} \leq 1\mu A$ , @  $V_{DD}=15V$ ,  $T_a=25^\circ C$
- 宽工作电压范围: 3.0V to 15.0V
- 封装形式: DIP14 、 SOP14

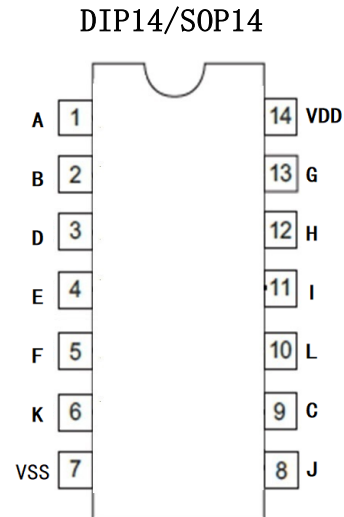
## ■ 产品用途

- 数字逻辑驱动
- 其它应用领域
- 工控应用

## ■ 封装形式和管脚功能定义

管脚序号	管脚定义	说明	管脚序号	管脚定义	说明
1	A	1 输入 A	14	VDD	电源正
2	B	1 输入 B	13	G	3 输入 G
3	D	2 输入 D	12	H	3 输入 H
4	E	2 输入 E	11	I	3 输入 I
5	F	2 输入 F	10	L	3 输出 L
6	K	2 输出 K	9	C	1 输入 C
7	VSS	电源地	8	J	1 输出 J

注: CDXXXXD 表示 DIP14 封装, CDXXXXS 表示 SOP14 封装。



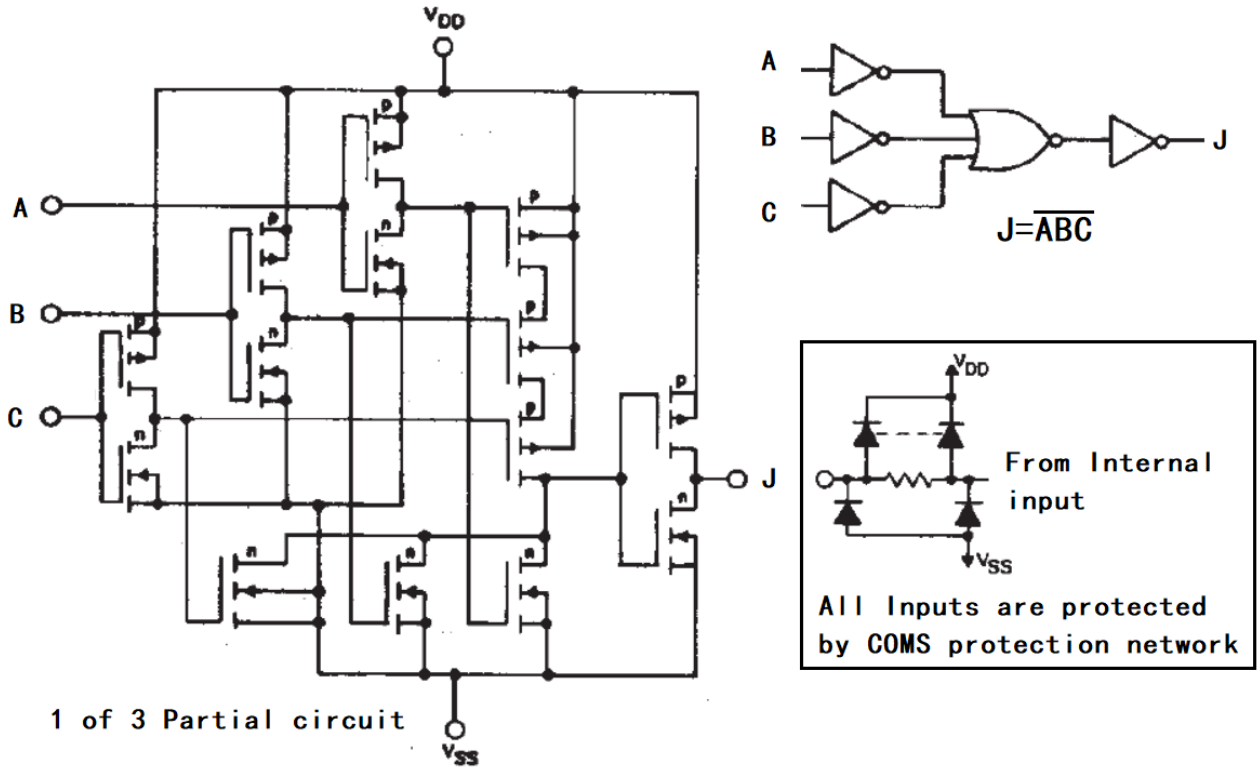
## ■ 极限参数

参数	符号	极限值	单位
电源电压	$V_{DD}$	-0.3-15.5	V
输入电压	$V_{IN}$	-0.3+VSS- $V_{DD}$ +0.5V	V
功耗	$P_D$	500	mW
工作温度	$T_A$	0-70	$^\circ C$
存储温度	$T_S$	-65-150	$^\circ C$
引脚焊接温度	$T_W$	260, 10s	$^\circ C$

注: 极限参数是指无论在任何条件下都不能超过的极限值。如果超过此极限值, 将有可能造成产品劣化等物理性损伤; 同时在接近极限参数下, 不能保证芯片可以正常工作。



原理逻辑图



真值表

INPUTS			OUTPUTS
A (D、G)	B (E、H)	C (F、I)	J (K、L)
L	X	X	H
X	L	X	H
X	X	L	H
H	H	H	L

注:

X 表示任意状态; L 表示低电平; H 表示高电平。

$J = \overline{ABC}$ ;  $K = \overline{DEF}$ ;  $L = \overline{GHI}$ 。

推荐工作条件

项目	符号	最小值	典型值	最大值	单位
工作电压	$V_{DD}$	3.0		15	V
输入输出电压	$V_{IN}$ 、 $V_{out}$	0		$V_{DD}$	V
工作温度	$T_A$	0		60	°C



## ■ 电学特性

直流电学特性:  $T_A=25^\circ\text{C}$

符号	项目	测试条件	VDD (V)	最小值	典型值	最大值	单位
$V_{IH}$	高电平有效 输入电压	$ I_o  \leq 1\mu\text{A}$	$V_o = 0.5\text{V}$	5	3.5		V
			$V_o = 1\text{V}$	10	7.0		V
			$V_o = 1.5\text{V}$	15	11.0		V
$V_{IL}$	低电平有效 输入电压	$ I_o  \leq 1\mu\text{A}$	$V_o = 4.5\text{V}$	5		1.5	V
			$V_o = 9\text{V}$	10		3.0	V
			$V_o = 13.5\text{V}$	15		4.0	V
$V_{OH}$	高电平输出电压	$ I_{out}  < 1\mu\text{A}$	5	4.95			V
			10	9.95			V
			15	14.95			V
$V_{OL}$	低电平输出电压	$ I_{out}  < 1\mu\text{A}$	5			0.05	V
			10			0.05	V
			15			0.05	V
$I_{IN}$	输入电流	$V_{IN} = V_{DD}$ or $V_{SS}$	15		0.01	1.0	$\mu\text{A}$
$I_{OH}$	高电平输出电流	$V_o = 4.5\text{V}$	5		-1.3	-0.5	mA
		$V_o = 9\text{V}$	10		-2.8	-1.3	mA
		$V_o = 13.5\text{V}$	15		-10	-3.4	mA
$I_{OL}$	低电平输出电流	$V_o = 0.4\text{V}$	5	0.5	1.9		mA
		$V_o = 0.5\text{V}$	10	1.3	4.5		mA
		$V_o = 1.5\text{V}$	15	3.4	17.0		mA
$I_{DD}$	工作电流	$V_{IN} = V_{DD}$ or $V_{SS}$	5			0.25	$\mu\text{A}$
			10			0.5	$\mu\text{A}$
			15			1.0	$\mu\text{A}$

交流电学特性:  $T_A=25^\circ\text{C}$ , 见测试方法。

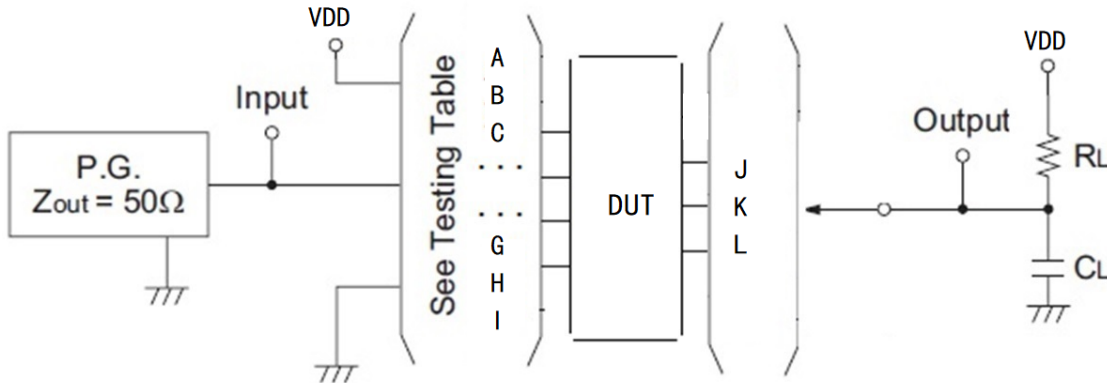
项目	符号	测试条件	最小值	典型值	最大值	单位
最大传输延迟时间 A or B or C to J D or E or F to K G or H or I to L	$t_{PHL}$	$V_{DD}=5\text{V}, C_L=51\text{pF}$		100		ns
	$t_{PLH}$			70		ns
	$t_{PHL}$	$V_{DD}=10\text{V}, C_L=51\text{pF}$		50		ns
	$t_{PLH}$			40		ns
	$t_{PHL}$	$V_{DD}=15\text{V}, C_L=51\text{pF}$		40		ns
	$t_{PLH}$			28		ns
输出最大上升 下降沿时间 J	$t_{THL}$	$V_{DD}=5\text{V}, C_L=51\text{pF}$		90		ns
	$t_{TLH}$			80		ns
	$t_{THL}$	$V_{DD}=10\text{V}, C_L=51\text{pF}$		60		ns



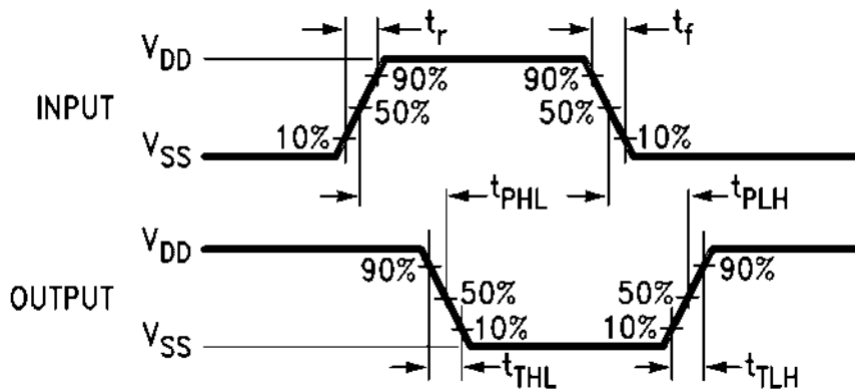
K L	$t_{TLH}$	VDD=15V, $C_L=51pF$	50	$t_{TS}$
	$t_{THL}$		50	ns
	$t_{TLH}$		40	ns

### 测试方法

#### 1、测试接线图



#### 2、波形测量示意图



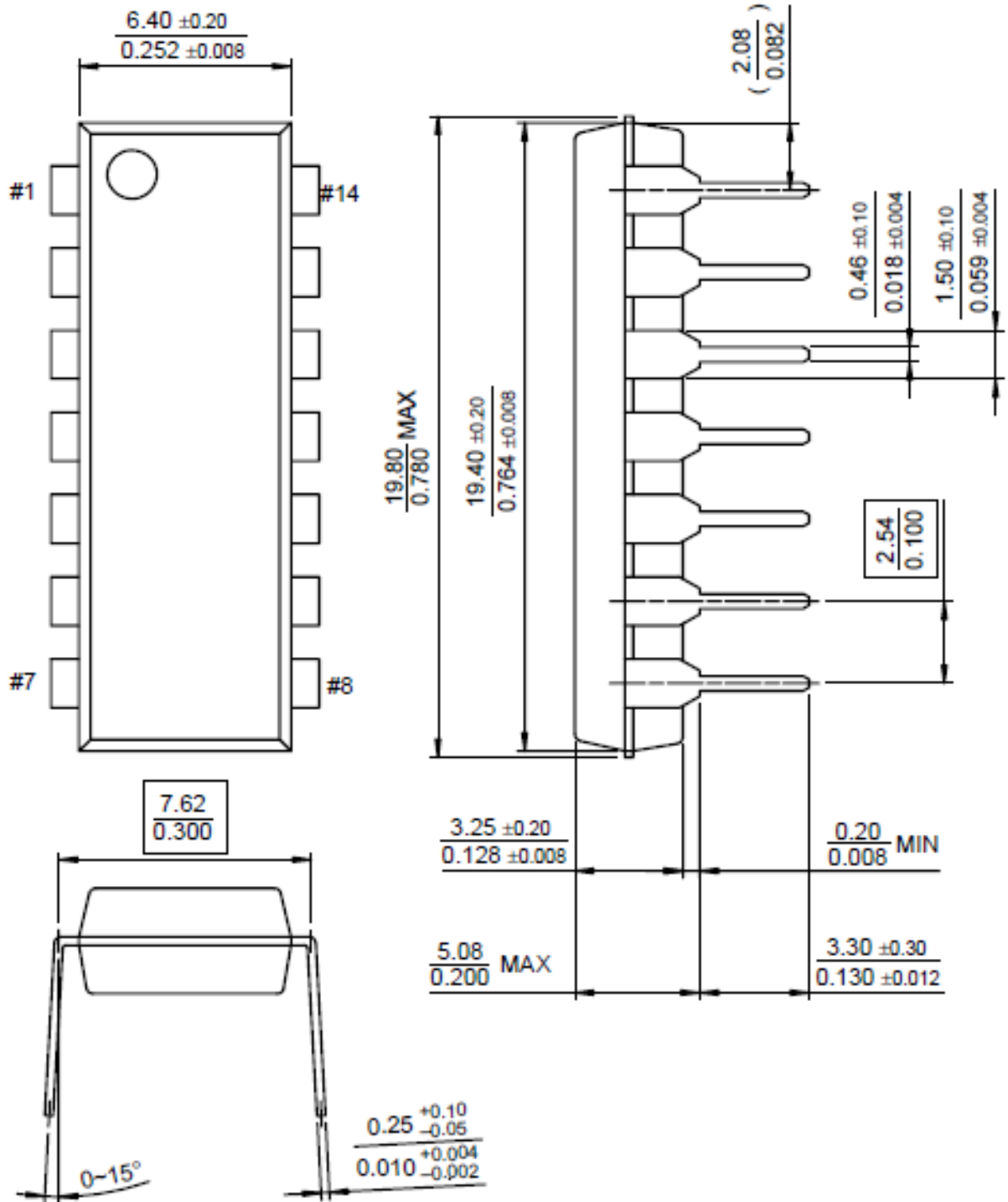
- 注：1、See Testing Table 指交流电学特性表中相应测试项目；  
 2、CL 电容为外接贴片电容（0603），靠近输出管脚接入，电容地靠近芯片 VSS；  
 3、Input：端口输入电平， $f=1MHz$ ,  $D=50\%$ 方波， $t_r=t_f \leq 20ns$ ；  
 4、Output：端口输出测试。



■ 封装信息

单位：毫米 / 英寸

DIP14



SOP14

