



CD4011

■ 产品简介

CD4011 是一款采用 CMOS 技术设计的低功耗宽范围工作电压的 2 输入与非门集成电路。它内部集成 4 组相互独立的 2 输入与非门电路，具有高抗干扰能力和驱动能力。

■ 产品特点

- 低输入电流： $I_{IN} \leq 1\mu A$, @ $V_{IN}=V_{DD}=15V$, $T_a=25^\circ C$
- 低静态功耗： $I_{DD} \leq 6\mu A$, @ $V_{DD}=15V$, $T_a=25^\circ C$
- 宽工作电压范围：3.0V to 15.0V
- 封装形式：DIP14、SOP14

■ 产品用途

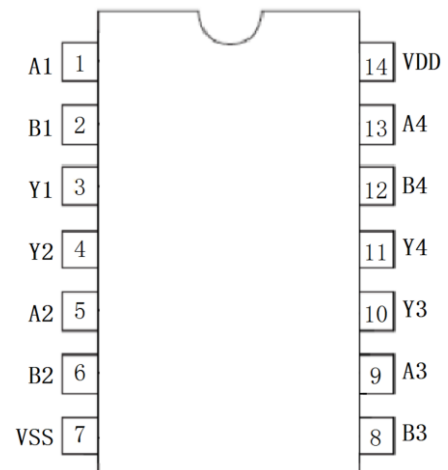
- 数字逻辑驱动
- 无线门铃
- 工控应用
- 其它应用领域

■ 封装形式和管脚功能定义

管脚序号	管脚	管脚序号	管脚
DIP14/SOP14	定义	DIP14/SOP14	定义
1	A1	14	VDD
2	B1	13	A4
3	Y1	12	B4
4	Y2	11	Y4
5	A2	10	Y3
6	B2	9	B3
7	VSS	8	A3

注：CDXXXXD 表示 DIP14 封装，CDXXXXS 表示 SOP14 封装。

DIP14/SOP14

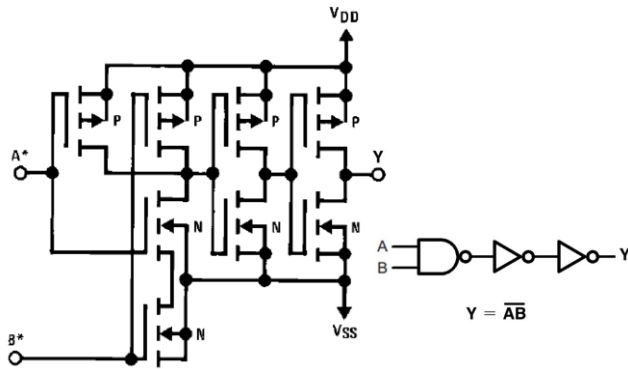


■ 极限参数

参数	符号	极限值	单位
电源电压	V_{DD}	-0.5-18	V
输入电压	V_{IN}	-0.5+VSS- V_{DD} +0.5V	V
功耗	P_D	500	mW
工作温度	T_A	0-70	$^\circ C$
存储温度	T_S	-65-150	$^\circ C$
引脚焊接温度	T_W	260, 10s	$^\circ C$

注：极限参数是指无论在任何条件下都不能超过的极限值。如果超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

■ 原理逻辑图



■ 真值表

Inputs		Output
A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

H = High Logic Level

L = Low Logic Level

■ 推荐工作条件

项目	符号	最小值	典型值	最大值	单位
工作电压	V_{DD}	2.5		15	V
输入输出电压	V_{IN} 、 V_{out}	0		VDD	V
工作温度	T_A	0		60	°C

■ 电学特性

直流电学特性: $T_A=25^\circ\text{C}$

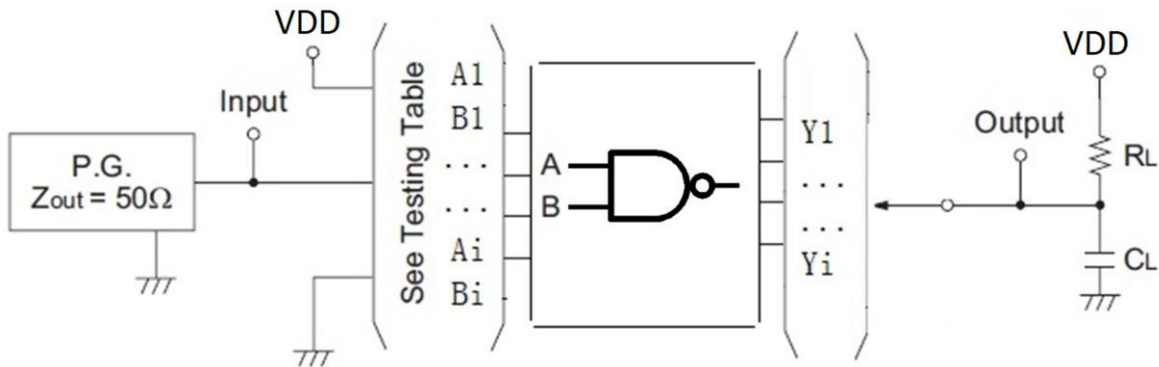
符号	项目	测试条件	VDD (V)	最小值	典型值	最大值	单位
V_{IH}	高电平有效输入电压	$ I_O \leq 1\mu\text{A}$	$V_O = 0.5\text{V}$	5	3.5		V
			$V_O = 1\text{V}$	10	7.0		V
			$V_O = 1.5\text{V}$	15	11.0		V
V_{IL}	低电平有效输入电压	$ I_O \leq 1\mu\text{A}$	$V_O = 4.5\text{V}$	5		1.5	V
			$V_O = 9\text{V}$	10		3.0	V
			$V_O = 13.5\text{V}$	15		4.0	V
V_{OH}	高电平输出电压	$ I_{OUT} < 1\mu\text{A}$	5	4.95			V
			10	9.95			V
			15	14.95			V
V_{OL}	低电平输出电压	$ I_{OUT} < 1\mu\text{A}$	5			0.05	V
			10			0.05	V
			15			0.05	V
I_{IN}	输入电流	$V_{IN}=V_{DD}$ or V_{SS}	15		0.01	1.0	μA
I_{OH}	高电平输出电流		$V_O = 4.6\text{V}$	5	-1.0	-0.5	mA
			$V_O = 9.5\text{V}$	10	-2.1	-1.3	mA
			$V_O = 13.5\text{V}$	15	-8.0	-3.4	mA
I_{OL}	低电平输出电流		$V_O = 0.4\text{V}$	5	0.5	2.2	mA
			$V_O = 0.5\text{V}$	10	1.3	5.1	mA
			$V_O = 1.5\text{V}$	15	3.4	19	mA
I_{DD}	工作电流	$V_{IN}=V_{DD}$ or V_{SS}	5		0.1	4	μA
			10		0.1	5	μA
			15		0.1	6	μA

交流电学特性: $T_a=25^{\circ}\text{C}$, $R_L=197\text{k}$, $C_L=51\text{pF}$ 见测试方法。

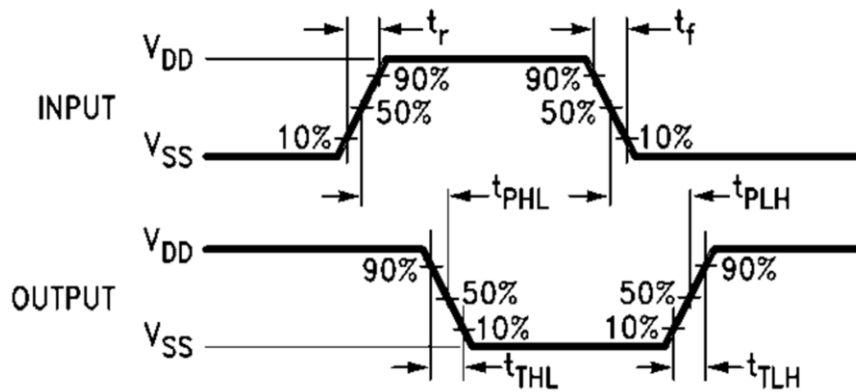
项目	符号	测试条件	最小值	典型值	最大值	单位
最大传输延迟时间 A、B to Y	t_{PHL}	VDD=5V		62		ns
	t_{PLH}			55		ns
	t_{PHL}	VDD=10V		35		ns
	t_{PLH}			35		ns
	t_{PHL}	VDD=15V		30		ns
	t_{PLH}			28		ns

测试方法

1、测试接线图



2、波形测量示意图



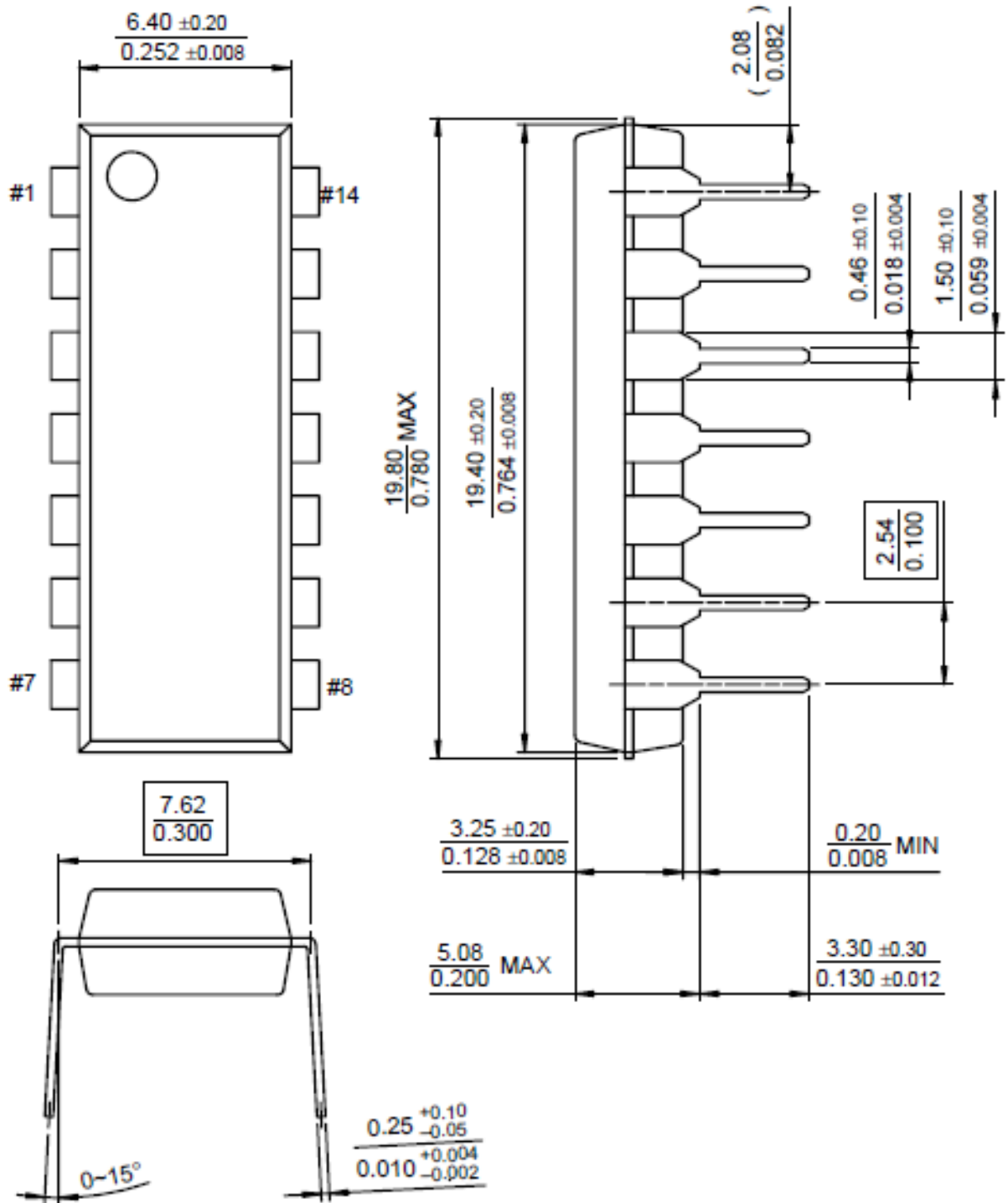
- 注：1、See Testing Table 指交流电学特性表中相应测试项目；
 2、CL 电容为外接贴片电容（0603），靠近输出管脚接入，电容地靠近芯片 VSS；
 3、Input：端口输入电平， $f=1\text{MHz}$, $D=50\%$ 方波， $t_r=t_f \leq 20\text{ns}$ ；
 4、Output：Y 端输出测试。



■ 封装信息

单位：毫米 / 英寸

DIP14





SOP14

