

概述

74HC595E 是一款漏极开路输出的 CMOS 移位寄存器, 输出端口为可控的三态输出端, 亦能串行输出控制下一级级联芯片。本产品性能优良、质量可靠。

应用领域

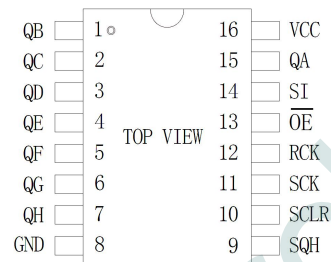
- 用于小家电领域（室内）

特点

- 高速移位时钟频率 $F_{max} > 25\text{MHz}$
- 标准串行（SPI）接口
- CMOS 串行输出，可用于多个设备的级联
- 低功耗：TA = 25°C 时， $I_{cc} = 2\mu\text{A}$ (MAX)

封装形式

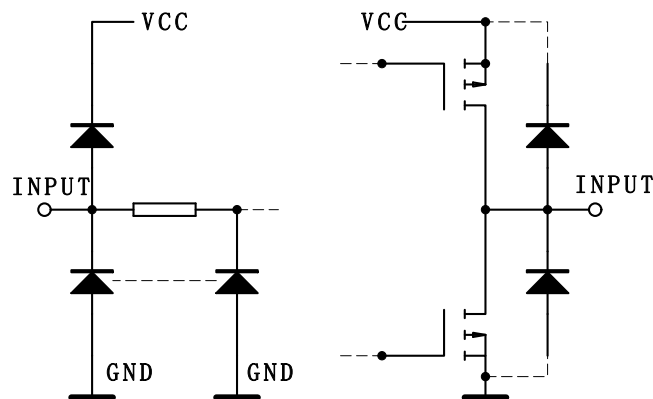
- SOP-16



管脚说明

管脚号	管脚名称	管脚说明
15, 1-7	QA—QH	三态输出管脚
8	GND	电源负极
9	SQH	串行数据输出管脚
10	SCLR	移位寄存器清零脚
11	SCK	数据移位时钟输入管脚
12	RCK	锁存存储器时钟输入管脚
13	$\overline{\text{OE}}$	输出使能脚
15	SI	串行数据输入管脚
16	VCC	电源正极

输入输出等效电路



推荐工作条件 (注: 在-30°C~+85°C下测试, 除非另有说明)

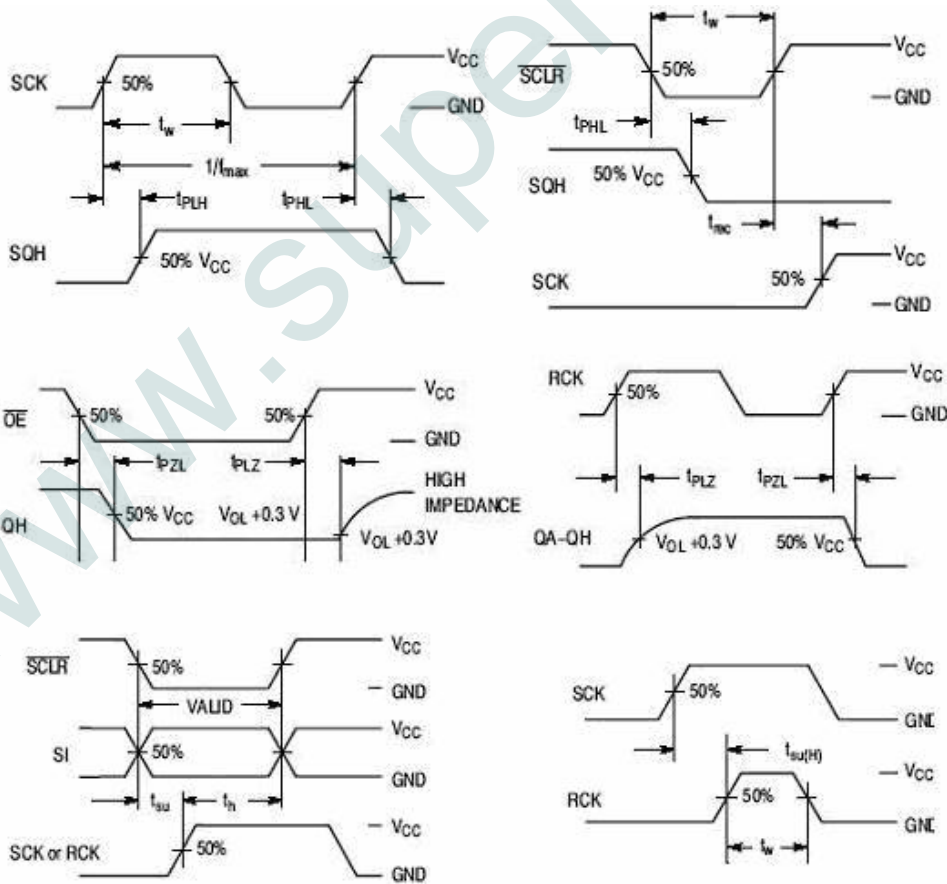
参数名称	参数符号	测试条件	最小值	最大值	单位
直流电源电压	VCC		2.0	5.5	V
直流输入电压	VIN		0	5.5	V
DC 输出电压	VOUT		0	VCC	V
工作温度	TA	VCC =5V	-30	125	°C

电气特性 (注: 在 VDD=3.0V~5.5V 及工作温度为-30°C~+85°C下测试, 除非另有说明)

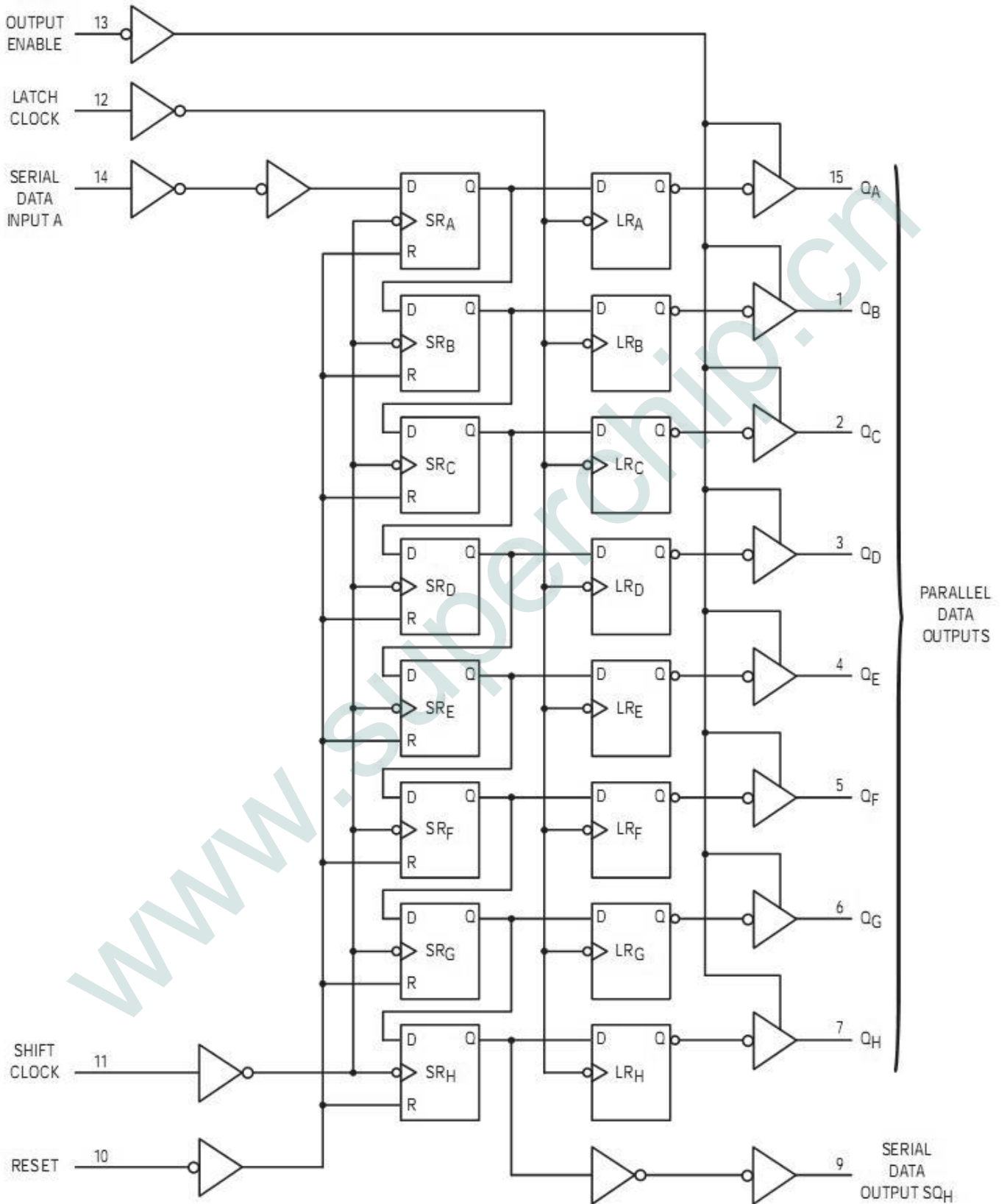
参数名称	参数符号	测试条件		数 值						单位		
				25°C			-30°C—85°C		-30°C—125°C			
		VDD		Min	Typ	Max	Min	Max	Min	Max		
输入高电平	VIH	2.0		1.46			1.46		1.46		V	
		4.5		3.23			3.23		3.23			
		6.0		4.30			4.30		4.30			
输入低电平	VIL	2.0				0.52		0.52		0.52	V	
		4.5				1.32		1.32				
		6.0				1.77		1.77				
输出高电平 (SQH)	VOH	2.0	VI=VIH or VIL	IO=-20μA	1.9	2.0		1.9		1.9	V	
		4.5			4.4	4.5		4.4		4.4		
		6.0			5.9	6.0		5.9		5.9		
		4.5			4.18	4.31		4.13		4.10		
		6.0			5.68	5.8		5.63		5.60		
输出高电平 (QA-QH)	VOH	2.0	VI=VIH or VIL	IO=-20μA	1.9	2.0		1.9		1.9	V	
		4.5			4.4	4.5		4.4		4.4		
		6.0			5.9	6.0		5.9		5.9		
		4.5			4.18	4.31		4.13		4.10		
		6.0			5.68	5.8		5.63		5.60		
输出低电平 (SQH)	VOL	2.0	VI=VIH or VIL	IO=20μA		0.0	0.1		0.1		0.1	V
		4.5				0.0	0.1		0.1		0.1	
		6.0				0.0	0.1		0.1		0.1	
		4.5				0.17	0.26		0.33		0.40	
		6.0				0.18	0.26		0.33		0.40	
输出低电平 (QA-QH)	VOL	2.0	VI=VIH or VIL	IO=20μA		0.0	0.1		0.1		0.1	V
		4.5				0.0	0.1		0.1		0.1	
		6.0				0.0	0.1		0.1		0.1	
		4.5				0.17	0.26		0.33		0.40	
		6.0				0.18	0.26		0.33		0.40	
静态电流	ICC	6.0	VI=VCC or GND			2		40		80	μA	

开关特性 (注: 在 VDD=3.0V~5.5V 及工作温度为-40°C~+85°C下测试, 除非另有说明)

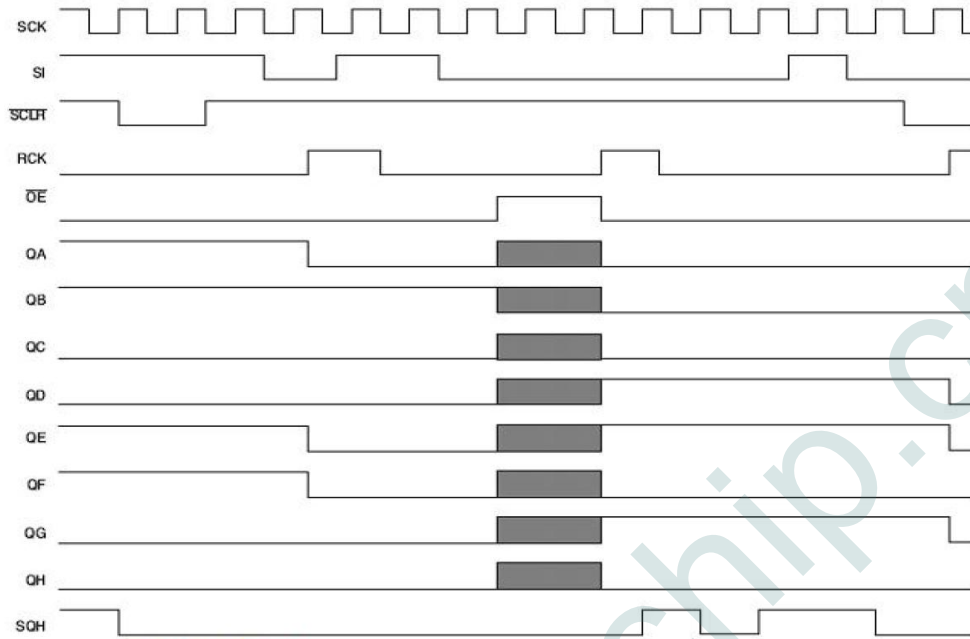
参数名称	参数符号	测试条件	TA=25°C	TA=-30 ~ 85°C	TA=-30 ~ 125°C	单位
SI to SCK 的开启时间	tsu	VDD=3.3 VDD=5.0	3.5 3.0	3.5 3.0	3.5 3.0	ns
SCK to RCK 的开启时间	tsu(H)	VDD=3.3 VDD=5.0	8.0 5.0	8.5 5.0	8.5 5.0	ns
SCLR to RCK 的开启时间	tsu(L)	VDD=3.3 VDD=5.0	9.0 5.0	9.0 5.0	9.0 5.0	ns
SI to SCK 的关断时间	th	VDD=3.3 VDD=5.0	1.5 2.0	1.5 2.0	1.5 2.0	ns
SCLR to RCK 的关断时间	th(L)	VDD=3.3 VDD=5.0	0 0	0 0	1.0 1.0	ns
SCLR to SCK 的恢复时间	trec	VDD=3.3 VDD=5.0	3.0 2.5	3.0 2.5	3.0 2.5	ns
SCK or RCK 的脉宽	tW	VDD=3.3 VDD=5.0	5.0 5.0	5.0 5.0	5.0 5.0	ns
SCLR 的脉宽	tW(L)	VDD=3.3 VDD=5.0	5.0 5.0	5.0 5.0	5.0 5.0	ns



内部结构框图



时序图



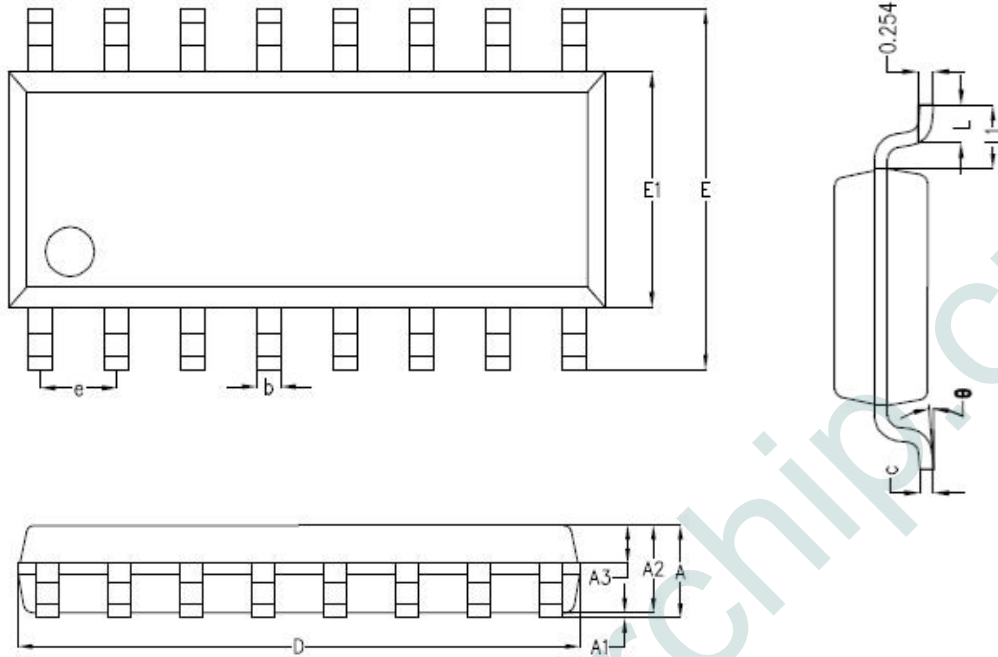
(注:) ■ 此图表示高阻抗时段.

真值表

输入					输出
SI	SCK	SCLR	RCK	OE	
X	X	X	X	H	QA—QH 输出高阻
X	X	X	X	L	QA—QH 输出有效值
X	X	L	X	X	移位寄存器清零
L	上沿	H	X	X	移位寄存器存储 L
H	上沿	H	X	X	移位寄存器存储 H
X	下沿	H	X	X	移位寄存器状态保持
X	X	X	上沿	X	输出存储器锁存移位寄存器中的状态值
X	X	X	下沿	X	输出存储器状态保持

封装信息

➤ SOP-16



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	--	1.61	1.66
A1	--	0.10	0.25
A2	1.47	1.52	1.57
A3	0.61	0.66	0.71
b	0.35	0.40	0.45
c	0.17	0.22	0.25
D	9.80	9.90	10.0
E	5.90	6.00	6.10
E1	3.80	3.90	4.00
e	1.27BSC		
L	0.60	0.65	0.70
L1	1.05BSC		
θ	0°	4°	6°