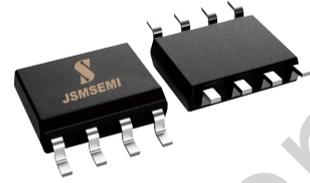


1 产品概述

JSM27524是功率开关驱动器。在对功率开关的栅极进行充电和放电时，它具有匹配的上升和下降时间。JSM27524在其额定功率和电压范围内的任何条件下都具有高度的锁存抵抗能力。当接地引脚上出现高达5V的噪声尖峰（任一极性）时，JSM27524不会受到损坏。JSM27524可以接受高达500mA的反向电流强制返回其输出，而不会造成损坏或逻辑混乱。所有端子均受到高达2.0 kV静电放电(ESD)的全面保护。JSM27524采用SOP-8封装，可以在-40℃至125℃温度范围内工作。



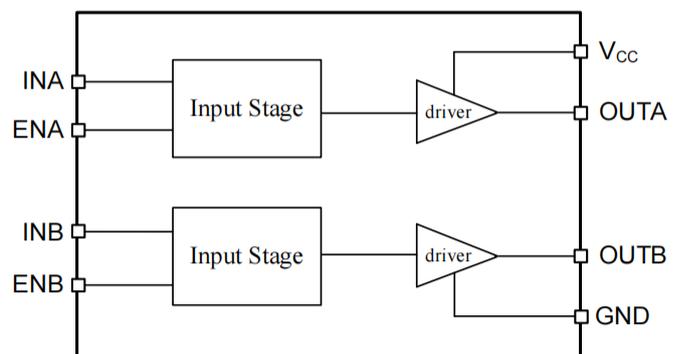
2 产品特性

- 锁存保护：可承受 0.5A 反向电流
 - 低至-10V 的输入逻辑保护
 - 输出阻抗低
 - 单芯片集成两路驱动
 - 两路都有独立的使能端口控制
 - 输出峰值电流：4A
 - 工作范围：4.5V~20V
 - 高电容负载驱动能力：
-- 在 1nF 负载时，开关时间 < 25ns
 - 上升/下降时间匹配
 - 传播延时：40ns
 - 宽温度范围：-40℃~125℃
 - 芯片开通/关断延时特性
-- Ton/Toff = 70ns/70ns
 - 符合 RoSH 标准
- SOP-8

3 应用范围

- 交换式电源、开关变换器
- 线路驱动器
- 脉冲变压器驱动
- 驱动 MOSFETs 和 IGBTs
- 电机控制
- 脉冲发生器
- 电源开关
- DC-DC 转换器
- D 类开关放大器

简化示意图



4 引脚功能描述

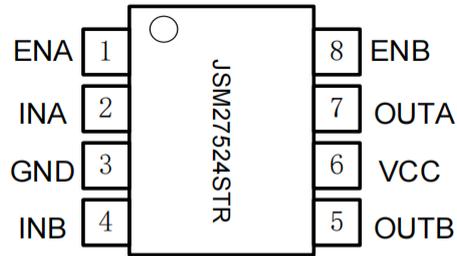


图 4-1 8-脚 SOIC8 顶视图

表 4-1 芯片引脚描述

编号	名称	功能
1	ENA	通道 A 使能端
2	INA	通道 A 输入端
3	GND	引脚地
4	INB	通道 B 输入端
5	OUTB	通道 B 输出
6	V _{CC}	电源
7	OUTA	通道 A 输出
8	ENB。	通道 B 使能端

5 产品规格

5.1 极限工作范围

超过极限最大额定值可能造成器件永久性损坏。所有电压参数的额定值是以 GND 为参考的，电流参数以流入端口为正，环境温度为 25°C。

符号	定义	最小值	最大值	单位
V _{CC}	电源电压	—	25	V
V _{IN}	逻辑输入电压(INA/INB)	GND-10	V _{CC} +0.3	

5.2 ESD 额定值

符号	定义	最小值	最大值	单位
ESD	人体放电模式	—	2000	V
	机器放电模式	—	500	V

5.3 额定功率

符号	定义	最小值	最大值	单位
PD	SOIC 封装功率 (TA ≤70°C)	—	470	mW

5.4 热量信息

符号	定义	最小值	最大值	单位
T _J	结温	—	+150	°C
T _S	存储温度	-45	+150	

5.5 推荐工作范围

为了正确地操作，器件应当在以下推荐条件下使用。所有电压参数的额定值是以 GND 为参考的，电流参数以流入端口为正，环境温度为 25°C。

符号	定义	最小	最大	单位
V _{CC}	电源电压	4.5	20	V
T _C	环境温度	-40	125	°C

5.6 电气特性

无特殊说明的情况下 $T_A=25^{\circ}\text{C}$, $4.5\text{V}\leq V_{CC}\leq 18\text{V}$ 。

符号	定义	最小值	典型值	最大值	单位
V_{IH}	逻辑高电平“1”输入电压	2.4	—	—	V
V_{IL}	逻辑低电平“0”输入电压	—	—	0.8	V
I_{IN}	输入电流($0\text{V}\leq V_{IN}\leq V_{CC}$)	—	—	300	μA
V_{OH}	高电平输出电压降	$V_{CC}-0.025$	—	—	V
V_{OL}	低电平输出电压降	—	—	0.025	V
R_{OH}	高电平状态, 输出电阻($V_{CC}=18\text{V}, I_O=100\text{mA}$)	—	1.3	2.6	Ω
R_{OL}	低电平状态, 输出电阻($V_{CC}=18\text{V}, I_O=100\text{mA}$)	—	0.8	1.6	Ω
I_{PK}	峰值输出电流	—	4	—	A
I_{REV}	锁存保护可承受反向电流(工作周期 $\leq 2\%$, $t\leq 300\mu\text{s}$, $V_{CC}=18\text{V}$)	—	>0.5	—	A
t_R	上升时间($V_{CC}=18\text{V}, C_{LOAD}=100\text{pF}$)	—	—	30	ns
t_F	下降时间($V_{CC}=18\text{V}, C_{LOAD}=100\text{pF}$)	—	—	30	ns
t_{ON}	开通传输延时($V_{CC}=18\text{V}, C_{LOAD}=100\text{pF}$)	—	—	70	ns
t_{OFF}	关断传输延时($V_{CC}=18\text{V}, C_{LOAD}=100\text{pF}$)	—	—	70	ns
t_{EN}	使能关断延时($V_{CC}=18\text{V}, C_{LOAD}=100\text{pF}$)	—	—	70	ns
I_{Q1}	电源电流($V_{INA}=V_{INB}$ =逻辑高)	—	—	1.5	mA
I_{Q0}	电源电流($V_{INA}=V_{INB}$ =逻辑低)	—	—	1.5	mA

6 功能描述

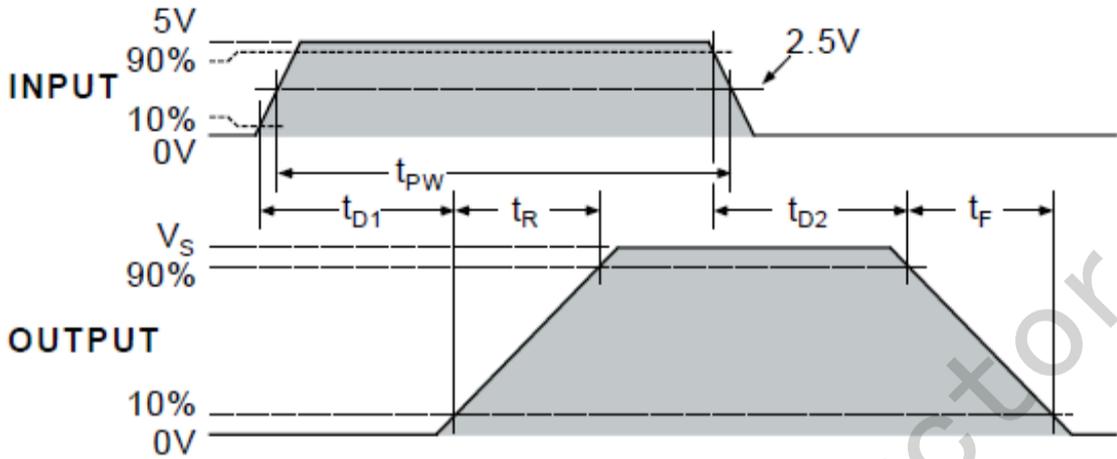


图 6-1 输入输出(同相)波形图

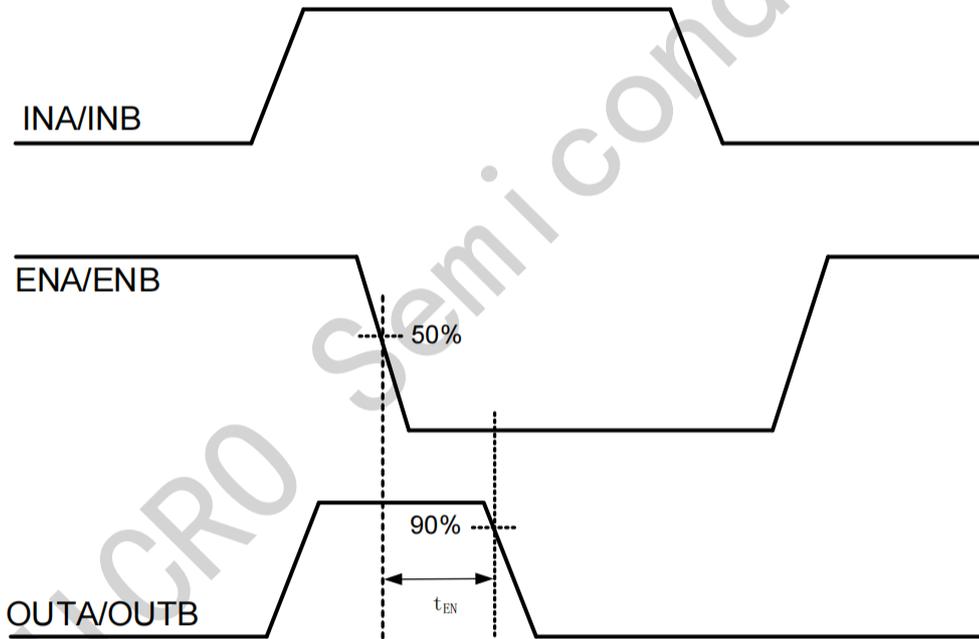


图 6-2 使能关断波形图

7 JSM27524S说明

7.1 功能框图

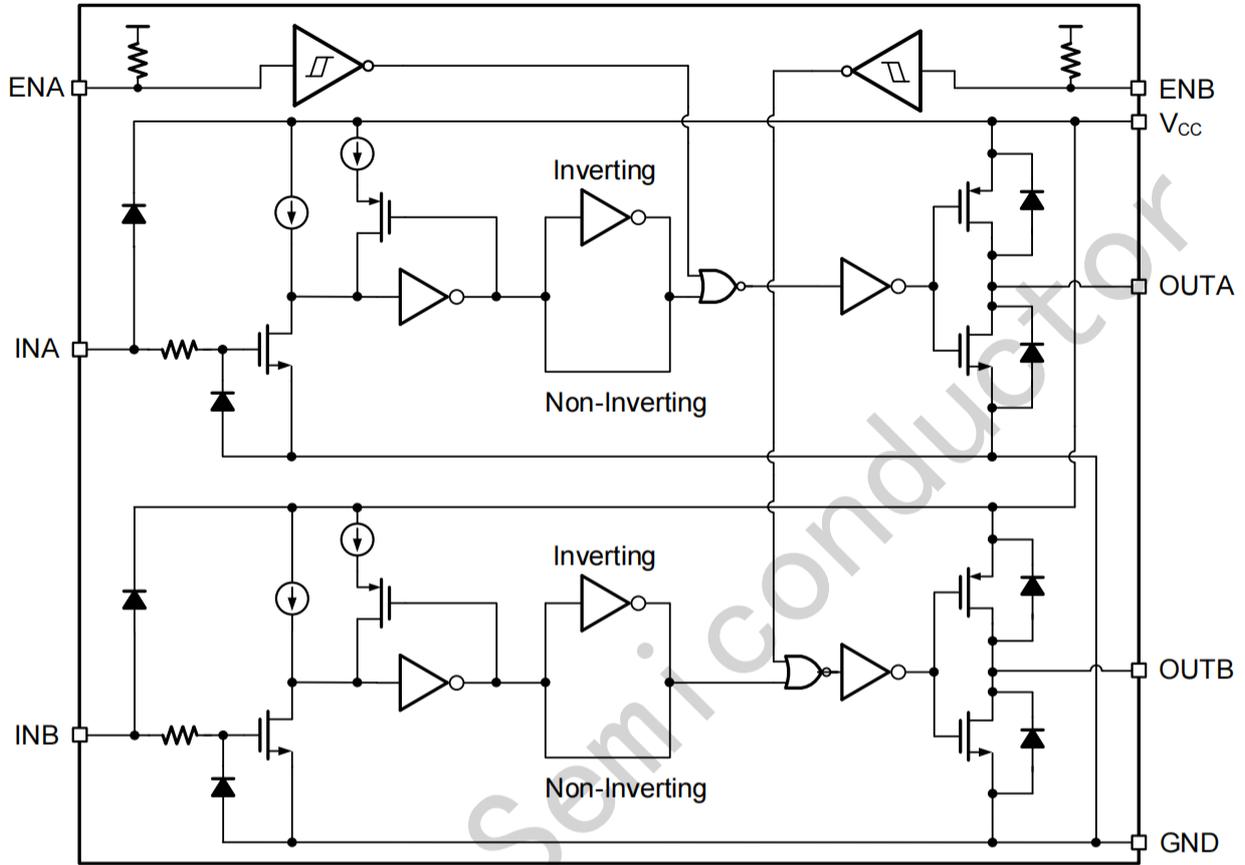


图 7-1 JSM27524功能框图

7.2 典型应用电路

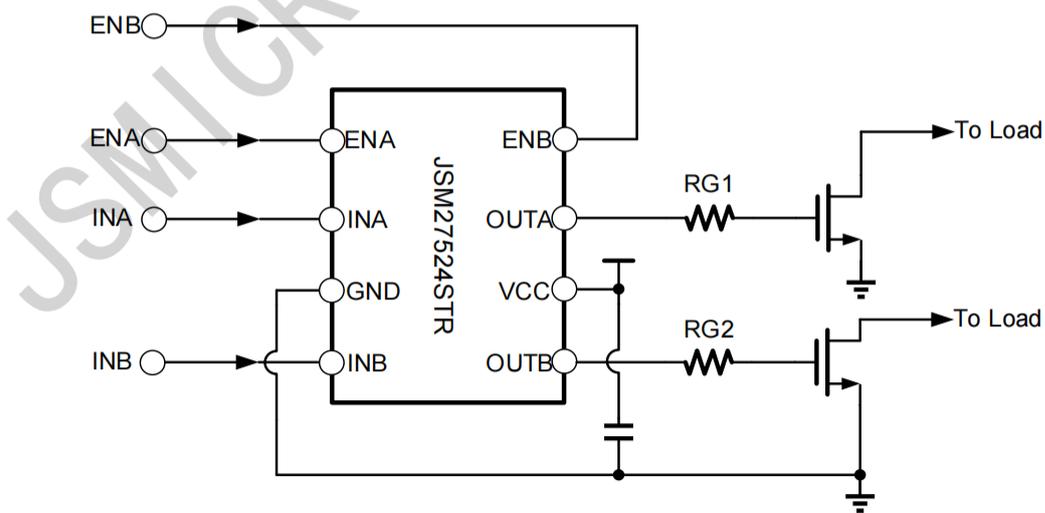
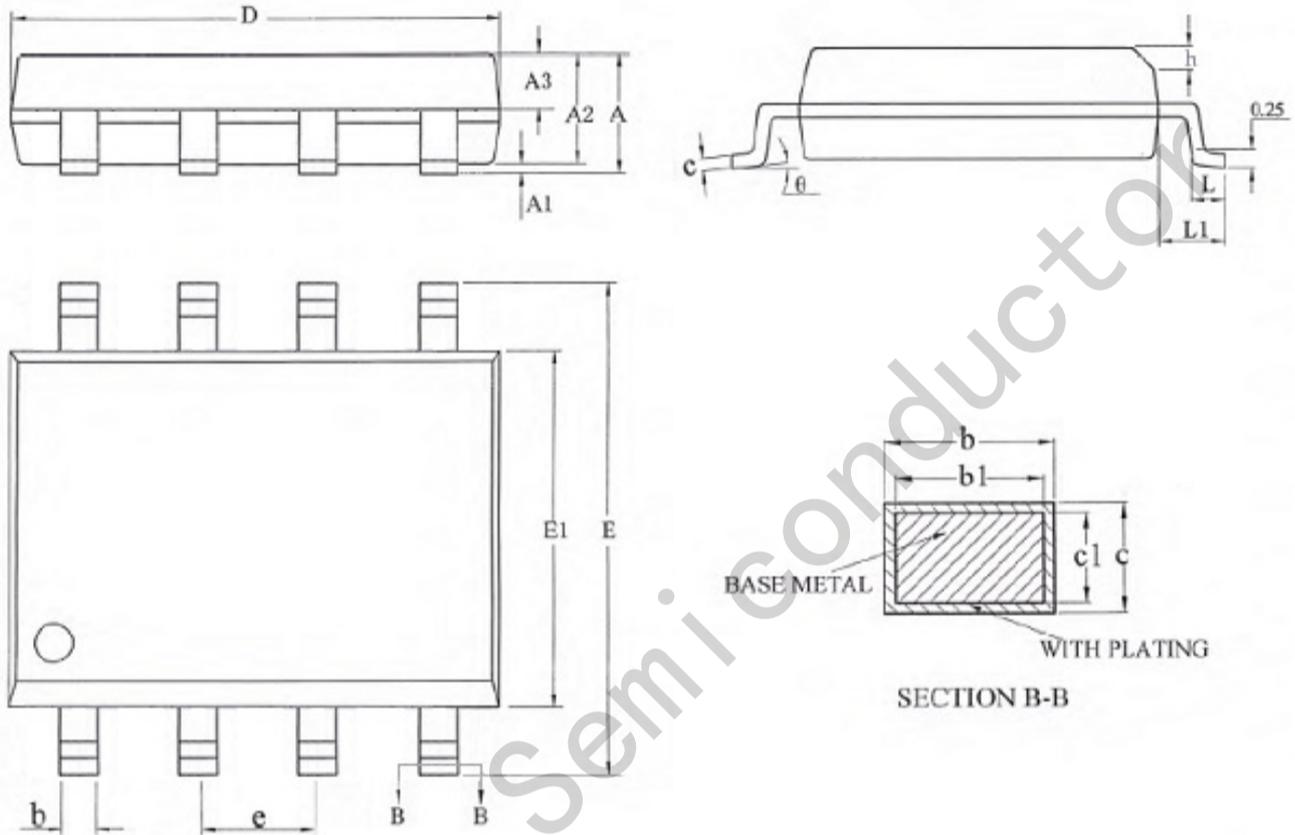


图 7-2 JSM27524反相典型应用电路图

8.封装信息

SOIC-8 Package Outlines



SOIC-8 Package Dimensions

Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)	Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)
A	-	-	1.75	D	4.70	4.90	5.10
A1	0.10	-	0.225	F	5.80	6.00	6.20
A2	1.30	1.40	1.50	E1	3.70	3.90	4.10
A3	0.60	0.65	0.70	e	1.27BSC		
b	0.39	-	0.48	h	0.25	-	0.50
b1	0.38	0.41	0.43	L	0.50		
c	0.21	-	0.26	L1	1.05BSC		
c1	0.19	0.20	0.21	θ	0	-	8°