

## 1 产品概述

### 1.1 功能描述

CPW3301 是一颗高性能、高集成度的 USB Type-C Power Delivery（电力传输）控制器，可用于 USB-A 和 TYPE-C 双端口输出的快充协议 IC。它集成了恒压、恒流、以及恒温控制环路。集成高精度的电流采样和电荷泵电路。

### 1.2 主要特性

#### 集成高性能 MCU

- 内置 64KB 程序存储器 FLASH
- 2KB 数据存储器（SRAM）

#### 模拟特性

- 集成恒压补偿环路（CV loop）
- 集成恒流补偿环路（CC loop）、
- 集成 NMOS ChargePump 驱动电路
- 内置 VBUS 和 VC 引脚快速放电电路
- 内置线路阻抗补偿
- 内阻 12-bit 高精度 ADC
- 内阻 NTC 检测电路

#### 多重保护，高可靠性

- 输出 OVP、UVP、OCP、OTP、短路保护
- CC1、CC2 支持 30V 耐高压

#### 快充特性

- USB-TYPEC/USB-PD
  - 两组独立 CC 口，共用 PD 模块
  - 支持 USB-PD3.1 协议
  - 支持 PPS
  - 支持 QC4.0+
  - 支持上拉恒流源输出 80uA、180uA、330uA

- 两组独立 DP、DM（一组与 CC 复用）
- 支持 华为 FCP、SCP
- 支持 三星 AFC
- 支持 QC2.0、QC3.0
- 支持 VOOC
- 支持 Apple2.4、三星充电协议、BC1.2
- 支持 UFCS

#### 其他特性

- 灵活定制，支持在线升级
- 支持 32 位 CHIP ID

#### CMOS 技术

- 电压工作范围：3.0V~25V
- 工作温度范围
- 环境温度：-40~105℃;

#### 低功耗特性

- MCU 工作电流
  - 正常模式 6mA
  - 休眠模式 0.5mA

#### 封装

- QFN24（4mm \* 4mm）

#### 应用范围

- 适配器
- 车充
- USB-DP/DM

## 目录

<b>1 产品概述</b> .....	<b>1</b>
1.1 功能描述.....	1
1.2 主要特性.....	1
1.3 PIN 配置.....	4
1.3.1 QFN24 PIN 配置.....	4
1.4 引脚说明.....	5
<b>2 典型应用框图</b> .....	<b>7</b>
2.1 单 TYPE-C 口适配器应用原理图.....	7
2.2 TYPE-C+TYPE-A 双口适配器应用原理图.....	8
<b>3 PCB 布板注意事项</b> .....	<b>9</b>
3.1 去耦电容.....	9
3.2 电流采样信号.....	9
3.3 CC 保护.....	10
<b>4 在线调试&amp;在线烧录</b> .....	<b>11</b>
4.1 在线调试.....	11
4.2 在线烧录.....	11
<b>5 电气特性</b> .....	<b>13</b>
5.1 极限值.....	13
5.2 推荐工作条件.....	13
5.3 MCU 特性 (TA = 25°C) .....	13
5.4 模拟特性 (VC = 5V, TA = 25°C) .....	15
5.5 ADC 特性 (VDD = 3.3V, TA = 25°C) .....	16
5.6 可靠性指标.....	18
<b>6 封装图</b> .....	<b>19</b>
6.1 QFN24 封装图.....	19

## 版本历史

历史版本	修改内容	时间
V1.0	第一版正式版本	2021-02-08

### 1.3 PIN 配置

#### 1.3.1 QFN24 PIN 配置

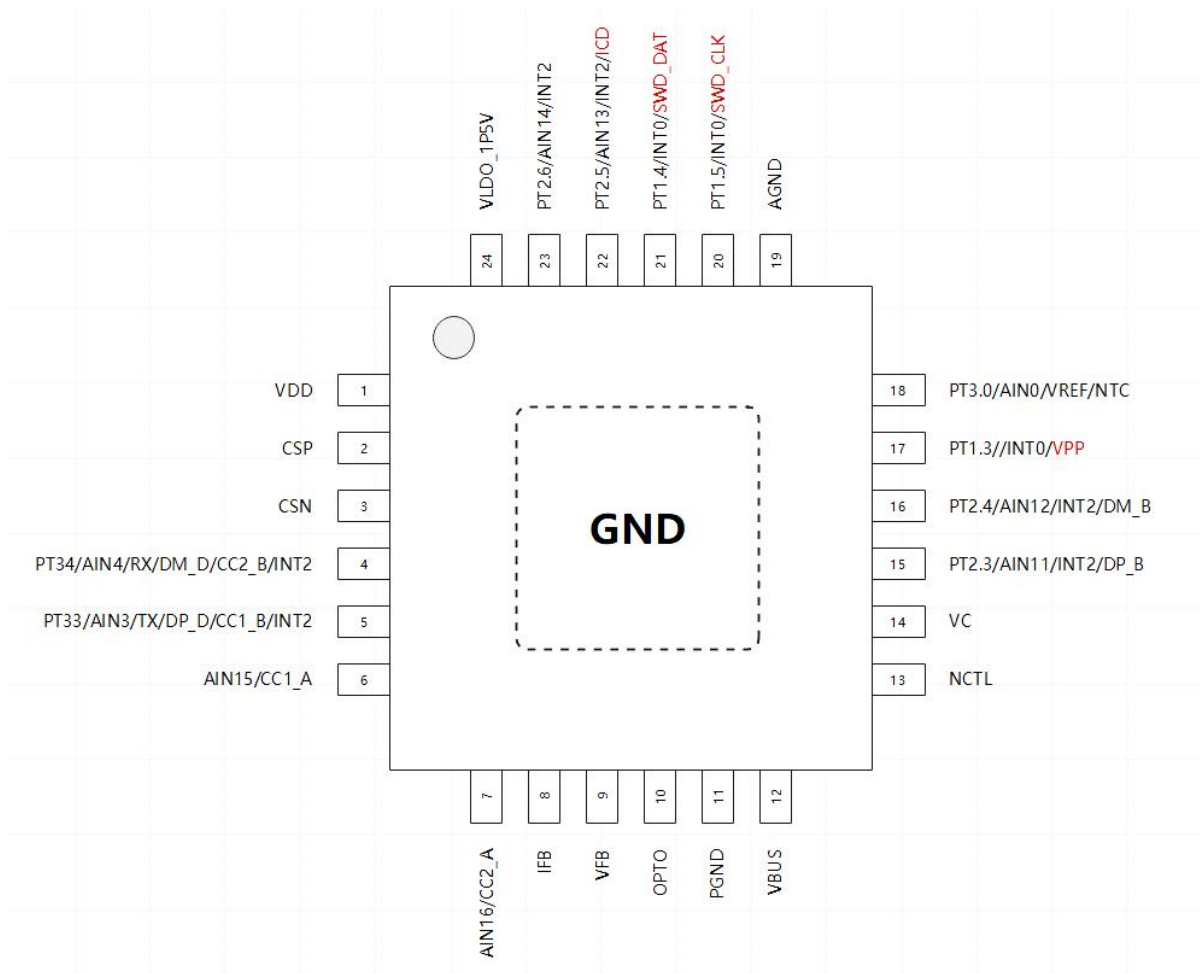


图 1 QFN24 管脚图

**1.4 引脚说明**

管脚名称	输入/输出	QFN24 管脚序号	描述
AGND	P	GND PAD	模拟地
VDD	P	1	电源
CSP	I	2	差分电流采集负端
CSN	I	3	差分电流采集正端
PT3.4/AIN4/RX/DM_D/ CC2_B/INT2	I/O	4	IO 模拟输入通道 4 串口 RX USB 口 D-端 USB TYPEC 口(B 组)CC2 外部中断 2 输入, 具有唤醒功能
PT3.3/AIN3/TX/DP_D/ CC1_B/INT2	I/O	5	IO 模拟输入通道 3 串口 TX USB 口 D+端 USB TYPEC(B 组)口 CC1 外部中断 2 输入, 具有唤醒功能
CC1_A	I/O	6	USB TYPEC(A 组)口 CC1
CC2_A	I/O	7	USB TYPEC(A 组)口 CC2
IFB	I/O	8	电流环补偿
VFB	I/O	9	电压环补偿
OPTO	I/O	10	TL431 控制光耦引脚 (运放输出端)
PGND	P	11	功率地;
VBUS	I/O	12	VBUS 电压采样和电压泄放引脚
NCTL	I/O	13	NMOS ChargePump 引脚
VC	P	14	VC 电压采样和电源输入
PT2.3/AIN11/TX/DP /INT2	I/O	15	IO 模拟输入通道 11 外部中断 2 输入, 唤醒功能 USB 口 D+端 PWM2 输出
PT2.4/AIN12/RX/DM /INT2	I/O	16	IO 模拟输入通道 12 外部中断 2 输入, 唤醒功能 USB 口 D-端 PWM3 输出
PT1.3/ $\overline{RST}$ /INT0/VPP	I/O	17	IO, 只开漏输出 复位输入, 低电平有效 外部中断 0 输入, 具有唤醒功能 烧录引脚
PT3.0/AIN0/VREF/NT C	I/O	18	IO 模拟输入通道 0 参考电压 VREF 输出 NTC 检测
AGND	P	19	模拟地
PT1.5/INT0/SWD_CL K	I/O	20	IO 外部中断 0 输入, 具有唤醒功能

			烧录时钟线-SWD_CLK
PT1.4/INT0/SWD_DAT	I/O	21	IO 外部中断 0 输入，具有唤醒功能 烧录数据线-SWD_DAT
PT2.5/AIN13/INT2	I/O	22	IO 模拟输入通道 13 外部中断 2 输入，唤醒功能 ICD 仿真口
PT2.6/AIN14/INT2	I/O	23	IO 模拟输入通道 14 外部中断 2 输入，唤醒功能
VLDO_1V5	O	24	内部 LDO, 外接电容管脚

## 2 典型应用框图

### 2.1 单 TYPE-C 口适配器应用原理图

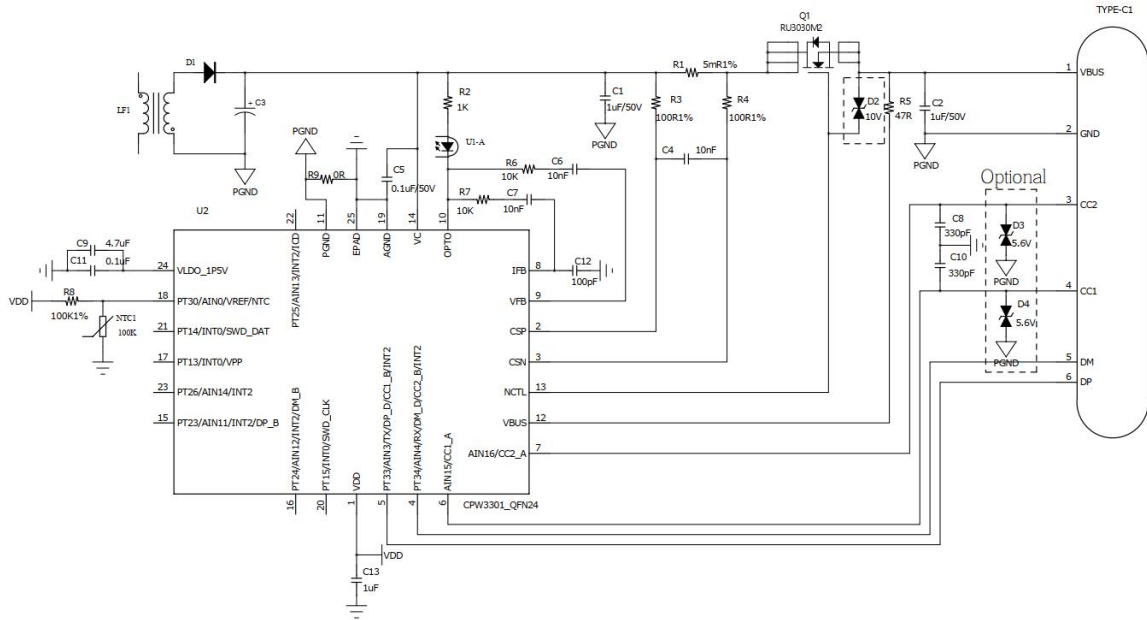


图 2 单 TYPE-C 口适配器应用原理图

## 2.2 TYPE-C+TYPE-A 双口适配器应用原理图

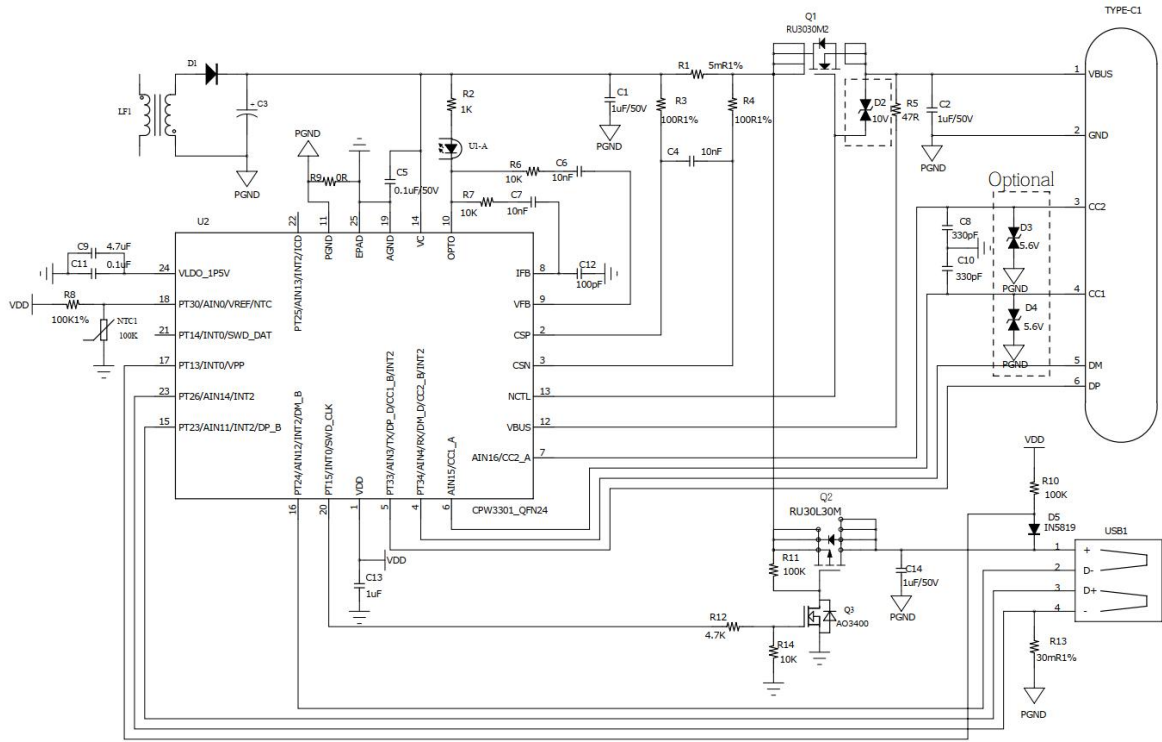


图 3 TYPE-C+TYPE-A 双口适配器应用原理图



### 3 PCB 布板注意事项

#### 3.1 去耦电容

芯片去耦电容靠近芯片放置，电容 C5 靠近芯片的 VC 引脚，电容 C13 靠近芯片 VDD 引脚，电容 C9, C11 靠近芯片 VLDO\_1P5V 引脚放置，供电走线先经过电容再到芯片的引脚。

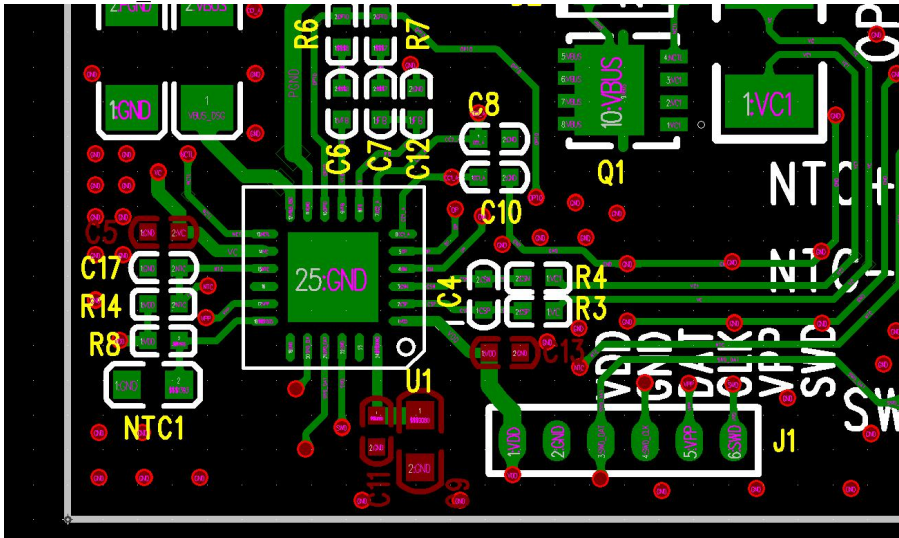


图 4 示意图

#### 3.2 电流采样信号

电流采样信号采用差分信号走线，从采样电阻中间焊盘出线，两边建议包地，背面尽量是完整的地平面，远离干扰源。

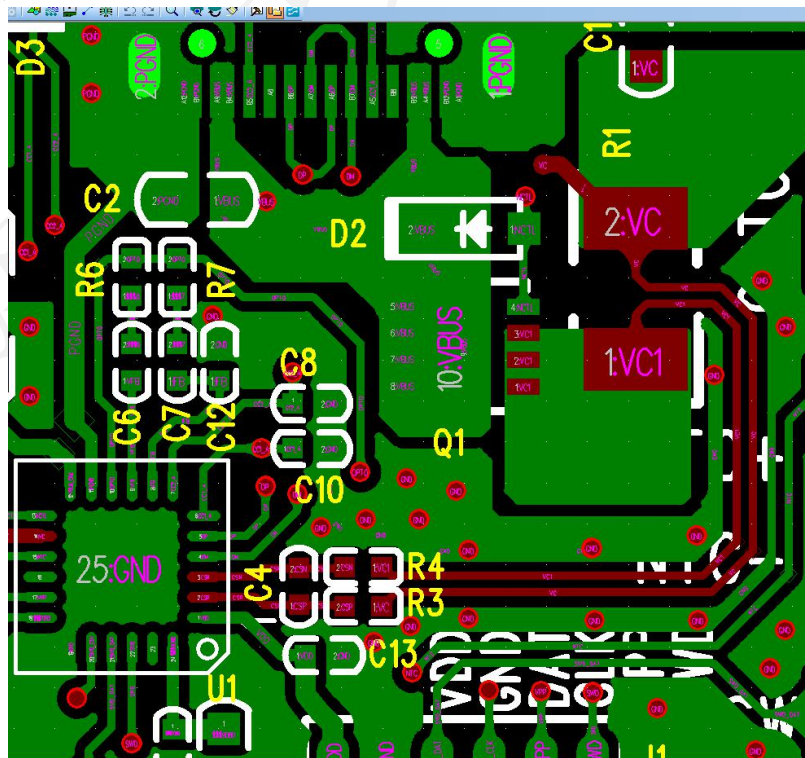


图 5 示意图

### 3.3 CC 保护

CC1, CC2 预留 TVS 管, 靠近 Type-C 接口放置。

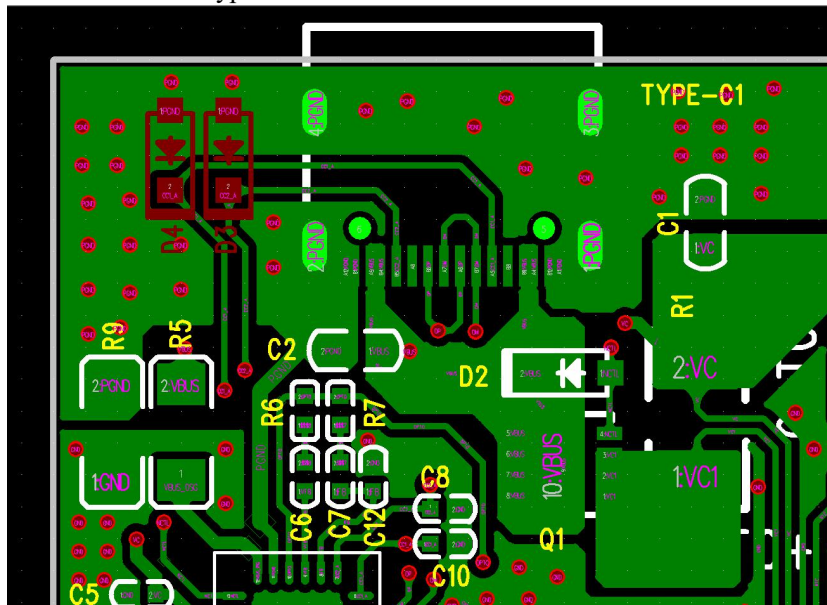


图 6 示意图

## 4 在线调试&在线烧录

### 4.1 在线调试

CPW3301 支持在线调试功能，通过 ICD 仿真口与芯片进行通信，配合 IDE 实现在线调试功能，ICD 为开漏输出接口。

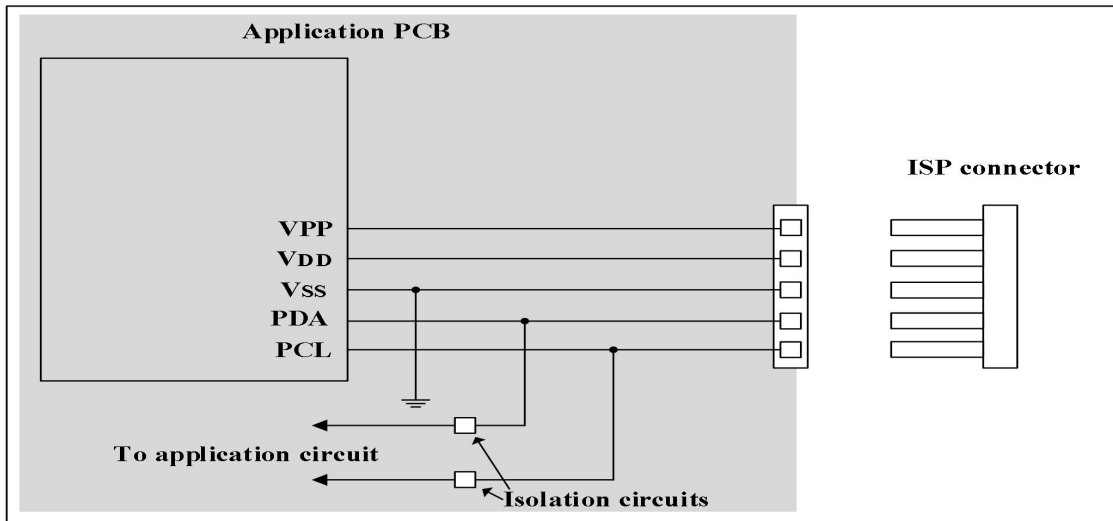


图 7 在线调试系统框图

### 4.2 在线烧录

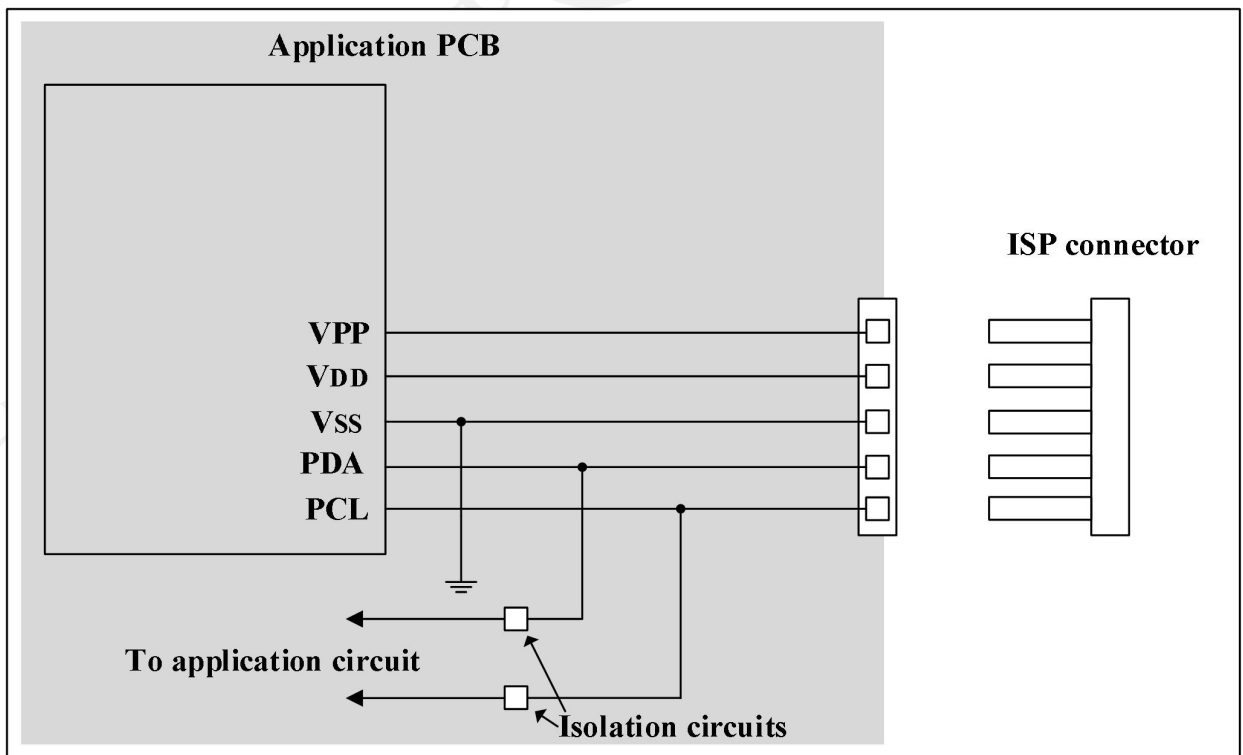


图 8 烧录器接口图

---

端口名称	型式	说明
VPP	输入	PT1.3 端口, 烧录电源
VDD	输入	电源正端
GND	输入	电源负端
PDA	输入/输出	PT1.4 端口, 数据信号
PCL	输入	PT1.5 端口, 时钟信号

## 5 电气特性

### 5.1 极限值

参数	范围	单位
VC, VBUS, DP, DM, CC1, CC2, OPTO, CSN, CSP to GND	-0.3~30	V
N CTL to GND	-0.3~40	V
DP, DM to GND	-0.3~16	
其他 to GND	-0.3~6	V
工作温度	-40~+105(环境温度)	°C
存贮温度	-55~+150	°C
焊接温度, 时间	220°C, 10 秒	

### 5.2 推荐工作条件

参数	范围	单位
VC, VBUS, DP, DM, CC1, CC2, OPTO, CSN, CSP to GND	-0.3~25	V
DP, DM to GND	-0.3~13	V
N CTL to GND	-0.3~40	V
其他 to GND	-0.3~6	V

### 5.3 MCU 特性 (TA = 25°C)

符号	参数	测试条件	最小值	典型值	最大值	单位
Tcpu	指令周期			83.3		ns
ILK	输入漏电流	0<V <sub>IN</sub> <V <sub>DD</sub> 开漏模式或输入模式	-1		1	uA
IOH	高电平输出电流 (VPP 除外)	VOH=0.9VDD; VDD=3.3V	4	6	10	mA
IOL	低电平输出电流	VOL=0.1VDD; VDD=3.3V	2.5	5	9	mA
VPP <sub>THR</sub>	烧录阈值电压		5.7	6.4	7.5	V
f <sub>HIRC</sub>	内置 24MHz RC 时钟频率			24		MHz
Ef <sub>HIRC</sub>	24M 时钟频率误差	校准误差 (25°C, 3.3V) 随电压温度的变化 (-40°C~105°C, 2.2V~5.5V)	-1 -2.5		1 2.5	%
f <sub>LRC</sub>	内置 10K RC 时钟频率			10		KHz
Ef <sub>LRC</sub>	内置 10K RC 时钟频率误差	校准误差(25°C, 3.3V) 随电压温度的变化 (-40°C~105°C, 2.2V~5.5V)	-3 -10		3 10	%
T <sub>INT0/1</sub>	中断触发脉宽	25°C, 5V	Tcpu			ns
VREF	1.0V 参考电压	-40°C~105°C, 2.2V~5.5V	-2%	1.0	2%	V
	2.5V 参考电压	-40°C~105°C, 2.2V~5.5V	-2%	2.5	2%	V
	VDD			VDD		V
IDD1	sleep 模式电流	VDD=3.3V, 关掉 WDT		10		uA

		VDD=3.3V, 打开 WDT		12		uA
		VDD=3.3V, 打开 type-C 检测		50		uA
IDD2	工作电流	内部 RC 振荡器模式, F=24MHz, VDD=3.3V, fcpu=fosc/1		4		mA
		内部 RC 振荡器模式, F=16MHz, VDD=3.3V, fcpu=fosc/2		2		
		内部 RC 振荡器模式, F=16MHz, VDD=3.3V, fcpu=fosc/4		1		

**5.4 模拟特性 (VC = 5V, TA = 25°C)**

符号	参数	测试条件	最小值	典型值	最大值	单位
VC	Input Supply Operating Voltage Range		3.0		25	V
O	Rising			3		V
	Falling			2.85		V
ISUPPLY	Typical working current			2		mA
ISLEEP				0.164		mA
<b>LDO</b>						
VLDO	LDO Regulator Output	VLDO = 2'b11	4.90	5	5.10	V
		VLDO = 2'b10	3.528	3.6	3.672	
		VLDO = 2'b01	3.234	3.3	3.366	
		VLDO = 2'b00	2.744	2.8	2.856	
ILDO	LDO Regulator Output Current LIMIT		30	50	70	mA
	LDO Load Regulation				2	%
<b>NMOS CONTROL</b>						
TL	VOH_NC Output High Voltage		VBU S+4.5V	VBU S+6V	VBU S+7V	V
TL	VOL_NC Output Low Voltage	INCTL=100uA, before start up			1	V
TL	VUV_NC		VBU S+1.2V	VBU S+1.7V	VBU S+2.2V	V
NCTL	TD_UV_			50		us
L	TR_NCT	CL = 4nF, from 20% to 80%		200		us
	TF_NCTL	CL = 4nF, from 90% to 10%			2	us
<b>DISCHARGE</b>						
RVC	VC discharge resistance			47		Ω
RBLD	BLD discharge resistance	DCHG = 1'b0, without external resistor		47		Ω
		DCHG = 1'b1, with external resistor		10		Ω
<b>CONTROL LOOP</b>						
IGAIN	IBUS Current Sense Gain	ISNS_RATIO = 1'b1		40		
		ISNS_RATIO = 1'b0		20		
ILIGHT	Light load threshold rising			50		mA
ILIGHT_HYS	Light load threshold falling			30		mA
KVC	VC Scaling Factor		9.9	10	10.1	
RFB1	Internal Resistor Between VFB and VC		144	180	216	kΩ
RFB2	Internal Resistor Between VFB and GND		16	20	24	kΩ
ZOPTO	Dynamic Impedance	VOPTO		0.22	0.5	Ω

		=VREF, IOPTO =1mA, f< 1kHz				
IOPTO_MAX	Maximum OPTO Sink Current		2		20	mA
<b>PROTECTION</b>						
UVP1	Programmable UVP threshold refer to target voltage	UVP_TH = 2'b11	88%	90%	92%	
		UVP_TH = 2'b10	78%	80%	82%	
		UVP_TH = 2'b01	58%	60%	62%	
		UVP_TH = 2'b00	48%	50%	52%	
UVP2	Fixed UVP threshold refer to target voltage			3.2		V
TDUV_VC	Deglintch time for VC UVP			50		us
OVP		OVP_TH = 2'b11	118%	120%	122%	
		OVP_TH = 2'b10	114%	116%	118%	
		OVP_TH = 2'b01	110%	112%	114%	
		OVP_TH = 2'b00	106%	108%	110%	
TDOV_VC	Deglintch time for VC OVP			35		us
TDOV_VBUS	Deglintch time for VBUS OVP			35		us
TMIFI	Deglintch time for OCPOT_INT when output current > SLOW OCP	OCP_SLOW = 2'b11		4		ms
		OCP_SLOW = 2'b10		2		ms
		OCP_SLOW = 2'b01		90		us
		OCP_SLOW = 2'b00		1		us
OTP	Thermal shutdown temperature			150		°C
OTPHYS	Thermal shutdown hysteresis			20		°C

### 5.5 ADC 特性 (VDD = 3.3V, TA = 25°C)

符号	参数	条件	最小值	典型值	最大值	单位
I <sub>DDA(ADC)</sub> <sup>(1)</sup>	功耗	VDD=3.3V (VDD 作参考)		0.6		mA
V <sub>CMIN</sub>	模拟输入共模电压	全差分模式:		VREF F/2		V
V <sub>AIN</sub>	模拟输入电压 (AINP-AINN)	全差分模式	- VREF		VREF	V
		单端模式	0		VREF	V
VREF	参考电压	全差分模式(固定三档 1V/2.5V/VDD)		1.0	VDD	V
		单端模式(固定三档 1V/2.5V/VDD)		1.0	VDD	V
R <sub>ADC</sub> <sup>(2)</sup>	采样开关电阻			3.1		kΩ
C <sub>ADC</sub> <sup>(2)</sup>	内部采样和保持电容				12	pF
R <sub>AIN</sub> <sup>(3)</sup>	外部输入阻抗			0.3	5	kΩ
f <sub>ADC</sub> <sup>(2)</sup>	ADC 时钟频率	2.2V≤VDD≤5.5V	1.5	1	3	MHz
f <sub>S</sub> <sup>(2)</sup>	ADC 采样率		53.6	150	187.5	<sup>k</sup> Hz



$t_s^{(3)}$	采样时间	$2.4V \leq VDD \leq 5.5V$ , $R_{AIN} \leq 0.3 k\Omega$	1.33			$\mu s$
		$2.4V \leq VDD < 5.5V$ , $R_{AIN} \leq 1 k\Omega$	2.67			$\mu s$
		$2.4V \leq VDD < 5.5V$ , $R_{AIN} \leq 5 k\Omega$	5.33			$\mu s$
		$2.2V \leq VDD < 2.4V$ , $R_{AIN} \leq 5 k\Omega$	16			$\mu s$
$t_{CONV}^{(2)}$	总转换时间	采样时间+逐次趋近时间	5.33	6.67	18.67	$\mu s$
Resolution <sup>(4)</sup>	分辨率			12		Bit
Offset <sup>(6)</sup>	失调电压	全差分模式下, 通过 sar_offex 两次测量降低 offset (AD 十进制, sar_offex=0)- (AD 十进制, sar_offex=1)	-3		3	mV
INL <sup>(5)</sup>	积分非线性	单端模式, $f_{ADC} = 2MHz$ , $t_s = 4\mu s$ , $2.4V \leq VDD \leq 5.5V$ , $R_{AIN} \leq 1 k\Omega$ , $T_A: -40^\circ C \sim +105^\circ C$ , $V_{ref} = 1.0V/3V$		$\pm 4$	$\pm 8$	LSB
DNL <sup>(5)</sup>	微分非线性			$\pm 2$	$\pm 4$	LSB
Gain error <sup>(7)</sup>	增益误差			$\pm 2$	$\pm 4$	LSB
Vref precision <sup>(8)</sup>	内部参考电压精度	$2.4V \leq VDD \leq 5.5V$ , $-40^\circ C \sim +105^\circ C$	-2%		+2%	V
Vref temp drift	内部参考电压温漂			100		ppm

注释:

- 1) 在转换期间, 应考虑模拟  $I_{DDA}$  上的  $100 \mu A$  及数字  $I_{DD}$  上  $60 \mu A$  的额外消耗;
- 2) 由设计保证, 未经生产测试;
- 3) 满足该公式:  $(R_{ADC} + R_{AIN}) * C_{ADC} * (\ln 2^{N+2}) < t_s / f_{ADC}$ , N 表示 ADC 分辨率;
- 4) 设计参数, 不表示实际性能指标;
- 5) 消除失调和增益误差后, 衡量的线性指标;
- 6) 使用 sar\_offex 功能, offset 会更小;
- 7) 当参考电压不准时, 也会引起增益误差;
- 8) trim 后的精度;

## 5.6 可靠性指标

参数	描述	最小	最大	单位
VESD	ESD HBM (CC1,CC2,)		4	kV
	ESD HBM (其他)		4	kV
	ESD MM		400	V
	ESD CDM		1000	V

## 6 封装图

### 6.1 QFN24 封装图

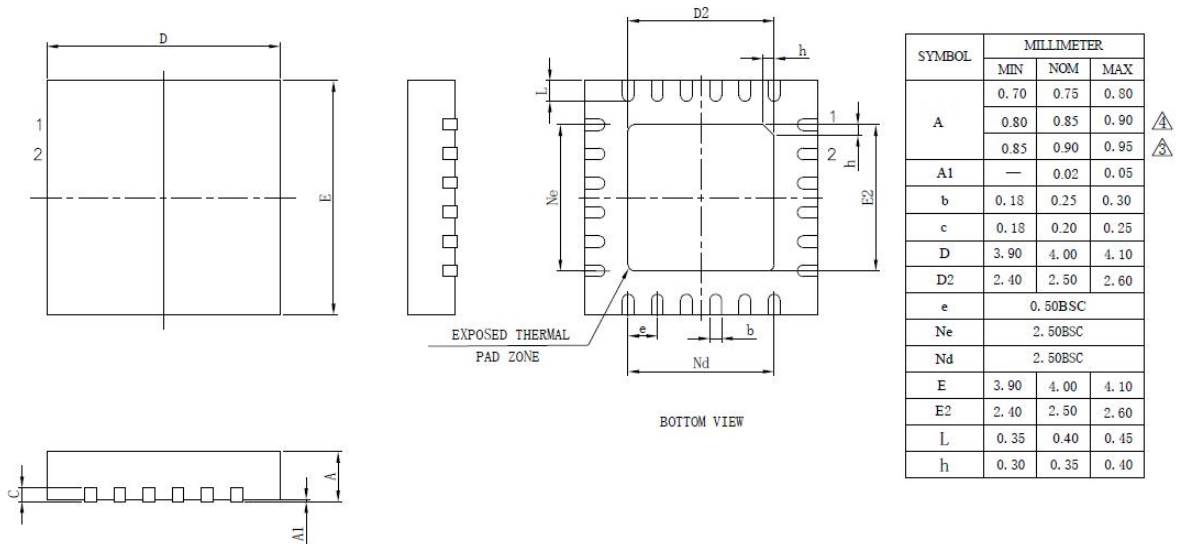


图 9 QFN24 封装图

表 1 QFN24 封装尺寸表

外形尺寸 Package size(mm):	QFN24L(0404X0.75-0.50)
长*宽*高(mm):	0404X0.75
外管脚间距 Lead/Pin Pitch(mm):	0.5
外管脚数量 Lead/Pin Count:	24



芯海科技  
CHIPSEA

股票代码:688595

## 免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，芯海科技不对信息的准确性、真实性做任何保证。

芯海科技不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他芯海科技提案、规格书或样品在他处提到的任何保证。

芯海科技不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2021 芯海科技（深圳）股份有限公司。保留所有权利。