

# D13X 数据手册

国产自主 RISC-V

Version 0.6

Sept.13,2023

Artinchip

## 修订记录

版本	日期	修订人	修订说明
V0.1	2023-05-19	lianping.du	初版
V0.2	2023-05-22	yufu.qin	增加 D133EB QFN100 封装
V0.3	2023-06-08	yufu.qin	增加 D131BB QFN68 封装
V0.4	2023-07-06	yufu.qin	D133CB、D133EB 封装 PLL_XI 和 PLL_XO 引脚互换修正
V0.5	2023-07-20	yufu.qin	校正简介中部分特性描述；功能复用按封装区分
V0.6	2023-09-13	yufu.qin	a) GPAI 统一修改为 GPADC，框图描述修改 ADCx2 b) PSADC/GPADC 采样速率修改最高为 2MSPS c) Tj 统一修改为-40~105℃，Ta 修改为-40~85℃，产品型号变更 d) Iio 最大极限值修改为-55~60mA e) 修改 VDD11_SYS 管脚关于 LDO1x 使用描述 f) 简介描述修改 g) 电气参数关于 LDO25、LDO18、RTC_VCOIN、复位源描述修改 h) RESETN 管脚描述修改

## 版权声明

本文档是匠芯创科技（“ARTINCHIP”）的原创作品，匠芯创科技拥有该文档的全部版权。全部或部分复制必须获得匠芯创科技的书面批准，并向版权所有人明确确认。凡侵犯本公司版权等知识产权的，本公司将保留依法追究其法律责任的权利。

在法律允许的范围内，在此声明：使用前请仔细阅读合同条款和条件以及相关说明，并严格遵守本文档中的说明。匠芯创科技不对不当行为的后果（包括但不限于过电压、超频或温度过高）承担任何责任。

匠芯创科技提供的信息仅作为参考或典型应用，本文档中的所有声明、信息和建议不构成任何明示或暗示的担保。匠芯创科技保留随时更改电路设计和/或规格的权利，恕不另行通知。

客户应全权负责获得实施解决方案/产品可能需要的第三方许可，匠芯创科技不承担任何与第三方许可相关的许可费或特许权使用费。对于任何要求的第三方许可证所涵盖的事项，匠芯创科技不承担任何保证、赔偿或其他义务。

凡以任何方式直接或间接使用本文档资料者，视为自愿接受本文档声明的约束。

ArtInChip

# 目录

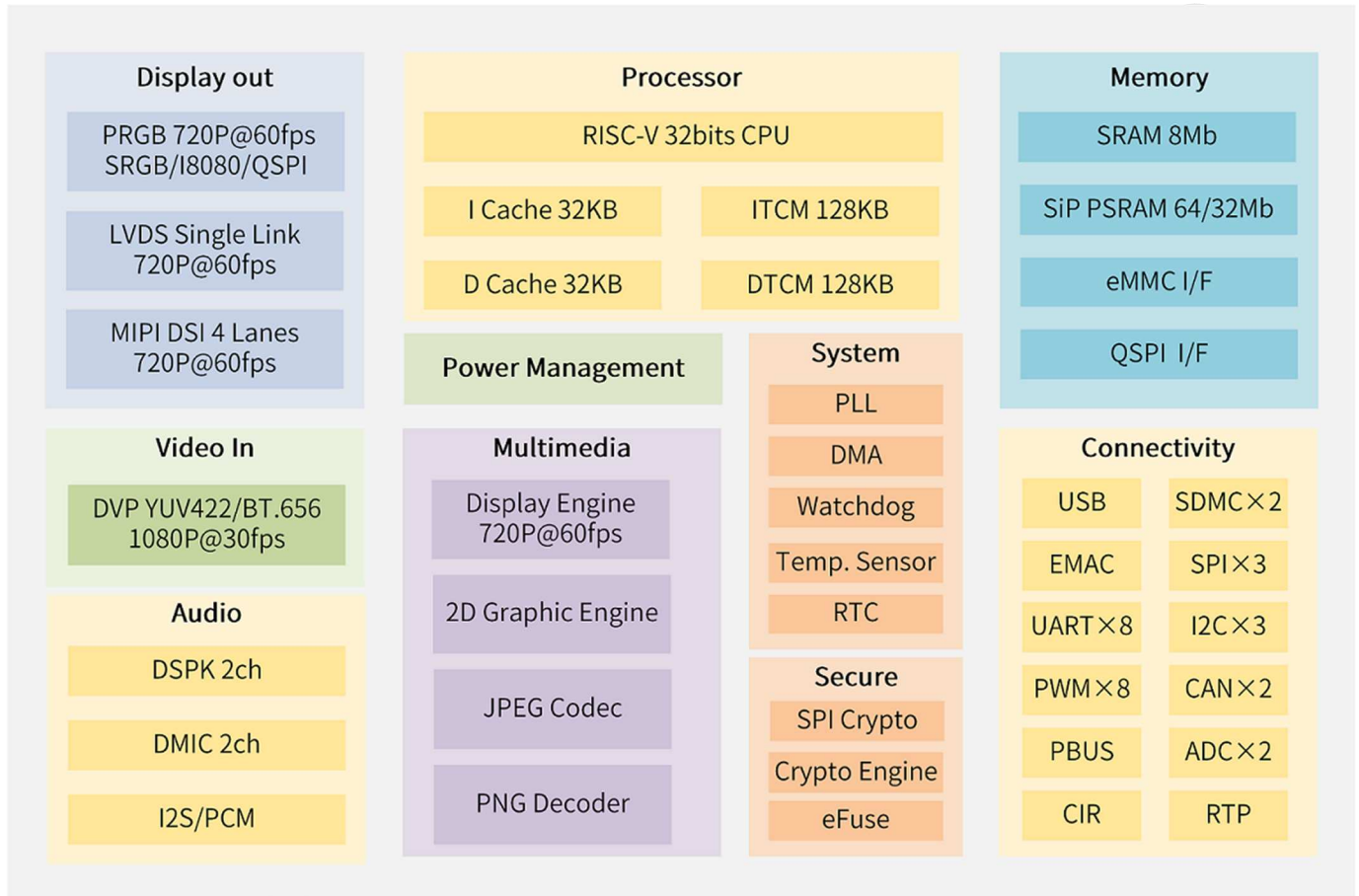
1.	简介 .....	5
1.1.	功能框图 .....	5
1.2.	功能特性 .....	5
1.2.1.	CPU 核 .....	5
1.2.2.	系统启动 .....	5
1.2.3.	系统安全 .....	6
1.2.4.	片内存储 .....	6
1.2.5.	存储接口 .....	6
1.2.6.	图像引擎 .....	6
1.2.7.	显示接口 .....	7
1.2.8.	音频接口 .....	7
1.2.9.	通用接口 .....	7
1.2.10.	计数器 .....	7
1.2.11.	模拟 .....	8
1.2.12.	时钟和电源管理 .....	8
1.3.	产品信息 .....	8
1.4.	产品对比 .....	8
2.	电气特性 .....	10
2.1.	运行条件 .....	10
2.1.1.	最大极限值 .....	10
2.1.2.	建议运行条件 .....	10
2.2.	RTC 供电 .....	10
2.3.	上下电时序及复位 .....	10
2.3.1.	上下电时序 .....	10
2.3.2.	复位源 .....	10
2.4.	内置LDO 电气特性 .....	11
2.4.1.	LDO25 .....	11
2.4.2.	LDO18 .....	11
2.4.3.	LDO1x .....	11
2.5.	时钟 .....	11
2.5.1.	外部时钟源 .....	11
2.6.	IO 电气特性 .....	12
2.6.1.	IO DC 特性 .....	12
2.6.2.	IO AC 特性 .....	12
2.7.	时序参数 .....	13
2.7.1.	显示接口时序 .....	13
3.	封装信息 .....	15
3.1.	管脚分布 .....	15
3.1.1.	D131BB QFN68 .....	15
3.1.2.	D133CB QFN88 .....	16

3.1.3.	D133EB QFN100 .....	17
3.2.	管脚属性 .....	18
3.2.1.	D131BB QFN68 .....	18
3.2.2.	D133CB QFN88 .....	20
3.2.3.	D133EB QFN100 .....	23
3.3.	功能复用 .....	26
3.3.1.	D13X 功能复用 .....	26
3.3.2.	D131BB QFN68 封装管脚说明 .....	28
3.3.3.	D133CB QFN88 封装管脚说明 .....	30
3.3.4.	D133EB QFN100 封装管脚说明 .....	33
3.4.	管脚/信号描述 .....	36
3.5.	封装尺寸 .....	40
3.5.1.	D131BB QFN68 .....	40
3.5.2.	D133CB QFN88 .....	41
3.5.3.	D133EB QFN100 .....	42

# 1. 简介

D13X 系列是一款高性能的显示交互和智能控制 MCU，采用国产自主高算力 RISC-V 内核，内置片上 256KB~1MB 大容量 SRAM 以及 32Mb/64Mb PSRAM，并提供丰富的互联外设接口，配备了 2D 图像加速引擎和 PNG 解码/JPEG 编解码引擎，可以满足各类交互设计场景和多媒体互动需求，具有高可靠性、高安全性、高开放度的特点，可以面向于泛工业领域应用。

## 1.1. 功能框图



## 1.2. 功能特性

D13X 系列芯片处理器是基于 RV32 指令架构，具有以下功能特性：

### 1.2.1. CPU 核

- 平头哥单核 E907，RV32IMAFDCP 指令架构，480MHz@1.1V
- 一级指令缓存 32KB，数据缓存 32KB
- 单精度/双精度浮点单元，集成 DSP 指令集
- PMP 安全保护
- 核内中断 CLINT 和中断控制器 CLIC

### 1.2.2. 系统启动

- SD Card(SDMC1)→ SPI NOR → SPI NAND → eMMC(SDMC0)顺序扫描启动
- 可通过烧写 eFUSE 改变启动顺序

### 1.2.3. 系统安全

- 支持数字签名安全启动方式
- CE 实现 AES/TDES/RSA 等加解密算法及 SHA/HMAC 摘要算法
- SPI\_ENC 实现 SPI NAND/SPI NOR 在线加解密
- SID 内置熔丝 2048bit，其中 512bit 供客户自定义使用
- 内置 256bit TRNG 产生器

### 1.2.4. 片内存储

- BROM 64KB
- SRAM 1MB，其中 256KB 可配置为 TCM 使用
- PSRAM 两种规格可选：
  - ◆ 64Mb，16bit 位宽，最高频率 200MHz DDR
  - ◆ 32Mb，8bit 位宽，最高频率 200MHz DDR
- PSRAM 支持展频功能

### 1.2.5. 存储接口

- QSPI 支持 SPI NOR Flash / SPI NAND Flash
  - ◆ 支持单通道/双通道/四通道
  - ◆ IO 最大速率 SDR 100MHz
  - ◆ Flash 容量不限制
- eMMC4.5/SD3.01/SDIO3.0，总共 2 套
  - ◆ eMMC 4 线，支持 SDR25/SDR50/DDR50 模式
  - ◆ SD 卡，支持 SDR25/SDR50 模式
  - ◆ IO 最大速率 DDR 50MHz，仅支持 3.3V IO 电压

### 1.2.6. 图像引擎

- DE 显示引擎：
  - ◆ 1 个 UI 图层，1 个 VI 图层，最高性能 720P60
  - ◆ VI 图层支持 1/31.999x ~ 32x 缩放
  - ◆ 集成误差扩散 Dither 算法
- GE 图像引擎：
  - ◆ 最大输入/输出图像大小 4096x4096
  - ◆ 支持水平和垂直 Flip，90/180/270 度旋转
  - ◆ RGB 格式支持任意角度旋转和 scan order
  - ◆ 支持 1/16x ~ 16x 缩放，采用 6x4 taps 16 phases 滤波算法
  - ◆ 支持命令队列
- VE 视频编解码：
  - ◆ MJPEG 基线解码器
  - ◆ PNG 解码器
  - ◆ JPEG 编码器

### 1.2.7. 显示接口

- 并口 RGB 24bit, 最高性能 720P60
- 单 Link LVDS, 接口速率最高 700Mbps, 最高性能 720P60
- MIPI DSI 4 LANE, 接口速率最高 1Gbps, 最高性能 720P60
- 支持 SRGB/I8080/QSPI 屏接口
- DVP 8bit 输入, pixel 时钟最高 150MHz, 最高性能 1080P30
- 显示输出接口均支持展频功能

### 1.2.8. 音频接口

- 左右声道数字 PWM 输出 (DSPK)
- 2 通道 DMIC 接口输入
- 1 套 I2S, 支持输入输出, 支持 TDM 模式

### 1.2.9. 通用接口

- 1 路 USB, 可配置为 DEVICE/HOST
- 1 路 EMAC, 支持 100M RMII, 支持 IEEE1588 协议
- 4 路 SPI, 支持 3 线/4 线接口, 可配置为 Master/Slave
- 8 路 UART, 兼容工业标准 16550, 波特率精度 <2%
- 3 路 I2C, 支持 7bit 和 10bit 寻址, 最高速率 400Kb/s
- 2 路 CAN, 支持 CAN2.0A 和 CAN2.0B, 可编程通信速率最高 1Mbps
- 1 套 CIR, 支持红外输入和红外输出
- 1 套 PBUS, 用于对外部设备地址空间进行读写访问
- 5 组 GPIO 总共 92 个 IO, 每个 IO 独立配置:
  - ◆ 可选无上下拉/上拉 33K $\Omega$ /下拉 33K $\Omega$
  - ◆ 输出驱动 8 个档位可调
  - ◆ 支持二级去抖和中断
  - ◆ 支持位操作

### 1.2.10. 计数器

- GTC 通用计时器
  - ◆ 52 位计时器, 提供系统心跳时钟, 计时周期大于 35 年
  - ◆ 调试模式下可配置为暂停计时或继续计时
- WDOG 看门狗
  - ◆ 支持中断和复位, 超时时间 1ms~37 小时可配置
  - ◆ 调试模式下可配置为暂停计时或继续计时
  - ◆ 硬件写保护机制
- RTC 实时时钟
  - ◆ 以秒为单位, 100 年时间跨度, 硬件闹钟设置
  - ◆ 外挂 32.768KHz 晶体, 支持数字校准, 范围  $\pm 975$ ppm
  - ◆ 独立备用供电输入引脚, 实现内置电源切换开关
  - ◆ 128bits 寄存器用于系统数据备份, 如掉电重点保护数据
  - ◆ RTC 模块工作电流 2 $\mu$ A



- PWM
  - ◆ 内置 16-bit 计数器
  - ◆ 最大可支持 4 路互补 PWM

### 1.2.11. 模拟

- 内置 12 通道 12bit PSADC，采样速率最高 2MSPS
- 内置 8 通道 12bit GPADC，采样速率最高 2MSPS
- 集成 RTP 电阻触摸屏接口

### 1.2.12. 时钟和电源管理

- CMU 内置 4 个 PLL:
  - ◆ PLL\_INT0 用于 CPU 单独使用
  - ◆ PLL\_INT1 用于总线，内部模块，及低速接口模块使用
  - ◆ PLL\_FRA0 用于存储接口模块使用，支持展频
  - ◆ PLL\_FRA2 用于屏输出模块使用，支持展频
- SYSCFG 内置 3 个 LDO:
  - ◆ LDO25 (2.5V 100mA)，用于系统复位启动、ADC 供电、eFuse 供电
  - ◆ LDO18 (1.8V 100mA)，可用于 PSRAM IO 和 PSRAM 颗粒供电
  - ◆ LDO1x (0.9~1.9V 500mA，每档 50mV)，可用于 VDD11\_SYS 供电
- 内置 THS 温度传感器，支持高低温中断报警和过温复位芯片

## 1.3. 产品信息

型号	特性	封装	温度 (T <sub>j</sub> )
D131BBS	8MB PSRAM	QFN68,7x7x0.85mm,0.35mm pitch	-40 至 +105°C
D133CBS	8MB PSRAM	QFN88,10x10x0.85mm,0.4mm pitch	-40 至 +105°C
D133EBS	8MB PSRAM	QFN100,12x12x0.85mm,0.4mm pitch	-40 至 +105°C

## 1.4. 产品对比

项目	D131BB	D133CB	D133EB
封装选项	QFN68,7x7mm, 0.35mm 间距	QFN88,10x10mm, 0.4mm 间距	QFN100,12x12mm, 0.4mm 间距
内核	E907 480MHz @ 1.1V	E907 480MHz @ 1.1V	E907 480MHz @ 1.1V
内存	512KB SRAM 8MB PSRAM	1MB SRAM 8MB PSRAM	1MB SRAM 8MB PSRAM
安全	/	x 1	x 1
RGB	x 1	x 1	x 1

LVDS	/	x 1	x 1
MIPI DSI	/	x 1	x 1
RTP	x 1	x 1	x 1
DVP	/	x 1	x 1
RTC	/	x 1	x 1
SD3.01	x 1	x 1	x 1
eMMC4.5/SDIO3.0	x 1	x 1	x 1
DMIC	x 2	x 2	x 2
I2S	x 1	x 1	x 1
CAN	x 1	x 1	x 2
CIR	x 1	x 1	x 1
SPK	x 2	x 2	x 2
SPI	x 4	x 4	x 4
UART	x 8	x 8	x 8
I2C	x 3	x 3	x 3
EMAC-100M	/	x 1	x 1
USB2.0	/	x 1	x 1
PWM	x 8	x 8	x 8

## 2. 电气特性

### 2.1. 运行条件

#### 2.1.1. 最大极限值

符号	描述	最小值	最大值	单位
Tstg	储存温度	-40	125	°C
VCC33_IO	GPIO 电源	-0.3	3.6	V
RTC_VCOIN	RTC 电源	-0.3	3.6	V
VDD11_SYS	内核及系统电源	-0.3	1.32	V
Iio	IO 输入输出电流	-55	60	mA

#### 2.1.2. 建议运行条件

符号	描述	最小值	典型值	最大值	单位
Tj	结温	-40		105	°C
Ta	环境温度	-40		85	°C
VCC33_IO	GPIO 电源	2.7	3.3	3.6	V
RTC_VCOIN	RTC 电源	2.7	3.0	VCC33_IO	V
VDD11_SYS	内核及系统电源	0.99	1.1	1.21	V

### 2.2. RTC 供电

RTC 供电来源于 VCC33\_IO 和 VCOIN，内部电路自动检测 VCC33\_IO 和 VCOIN 电压，并采用电压高的那一路线供电。

- 开机下：VCC33\_IO 为 3.3V，VCOIN 接纽扣电池典型为 3.0V，则采用 VCC33\_IO 供电
- 关机下：VCC33\_IO 未供电，VCOIN 接纽扣电池典型为 3.0V，则采用 VCOIN 供电，典型功耗为 2uA

### 2.3. 上下电时序及复位

#### 2.3.1. 上下电时序

VCC33\_IO 和 VDD11\_SYS 无上下电时序要求。

#### 2.3.2. 复位源

芯片系统有 7 种复位源，以下任何一种复位条件成立，会对芯片产生复位：

- SYS 上电复位：在 VCC33\_IO 上电后产生复位，上电 10ms 内系统自动放开此复位
- RTC 上电复位：在 RTC 上电后（供电来源 VCC33\_IO 和 VCOIN）自动完成复位
- 外部引脚复位：引脚 RESETN 输入低电平并持续 2ms 以上产生复位
- 调试器复位：在接收到 JTAG IO 上的 RESET 命令后立即产生复位

- 看门狗复位：通过软件使能后，在 WDOG 超时复位条件满足下立即产生复位
- 过温复位：通过软件使能后，在 THS 温度超过设定值时立即产生复位
- 电压比较复位：通过软件使能后，在 RTC\_IO 电压比参考电压高（可配置，或比参考电压低时）立即产生复位

## 2.4. 内置LDO 电气特性

### 2.4.1. LDO25

内置LDO25，电压可配置，用于系统模拟及GPADC/eFuse 供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
Vo	输出电压	2.4	2.5	3.1	V
Io	输出电流	-	-	100	mA
Co	外部去耦电容	-	1	-	uF

### 2.4.2. LDO18

内置LDO18，电压可配置，可用于 PSRAM IO 和 PSRAM 颗粒供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
Vo	输出电压	1.71	1.8	1.92	V
Io	输出电流	-	-	100	mA
Co	外部去耦电容	-	1	-	uF

### 2.4.3. LDO1x

内置LDO1x，电压可配置，可用于VDD11\_SYS 供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
Vo	输出电压	0.9	1.1	1.9	V
Io	输出电流	-	-	500	mA
Co	外部去耦电容	-	1	-	uF

## 2.5. 时钟

### 2.5.1. 外部时钟源

- 32.768kHz 时钟用于低频及RTC。
- 24.000MHz 时钟用于产生主时钟。

符号	描述	最小值	典型值	最大值	单位
OSC_24M	PLL 时钟源	-	24	-	MHz
OSC_32K	RTC 时钟源	-	32768	-	Hz

## 2.6. IO 电气特性

### 2.6.1. IO DC 特性

符号	描述	最小值	典型值	最大值	单位
VIH	高电平输入电压	$0.7 \cdot V_{CC33\_IO}$	-	$V_{CC33\_IO} + 0.3$	V
VIL	低电平输入电压	-0.3	-	$0.3 \cdot V_{CC33\_IO}$	V
RPU	上拉电阻	-	33	-	K $\Omega$
RPD	下拉电阻	-	33	-	K $\Omega$
IIH	高电平输入电流	-	-	10	$\mu$ A
IIL	低电平输入电流	-	-	10	$\mu$ A
VOH	高电平输出电压	$V_{CC33\_IO} - 0.3$	-	$V_{CC33\_IO}$	V
VOL	低电平输出电压	0	-	0.3	V
IOH	高电平驱动能力	8	-	60	mA
IOL	低电平驱动能力	8	-	55	mA
IOZ	三态输出漏电流	-10	-	10	$\mu$ A
CIN	输入电容	-	-	5	pF
COUT	输出电容	-	-	5	pF

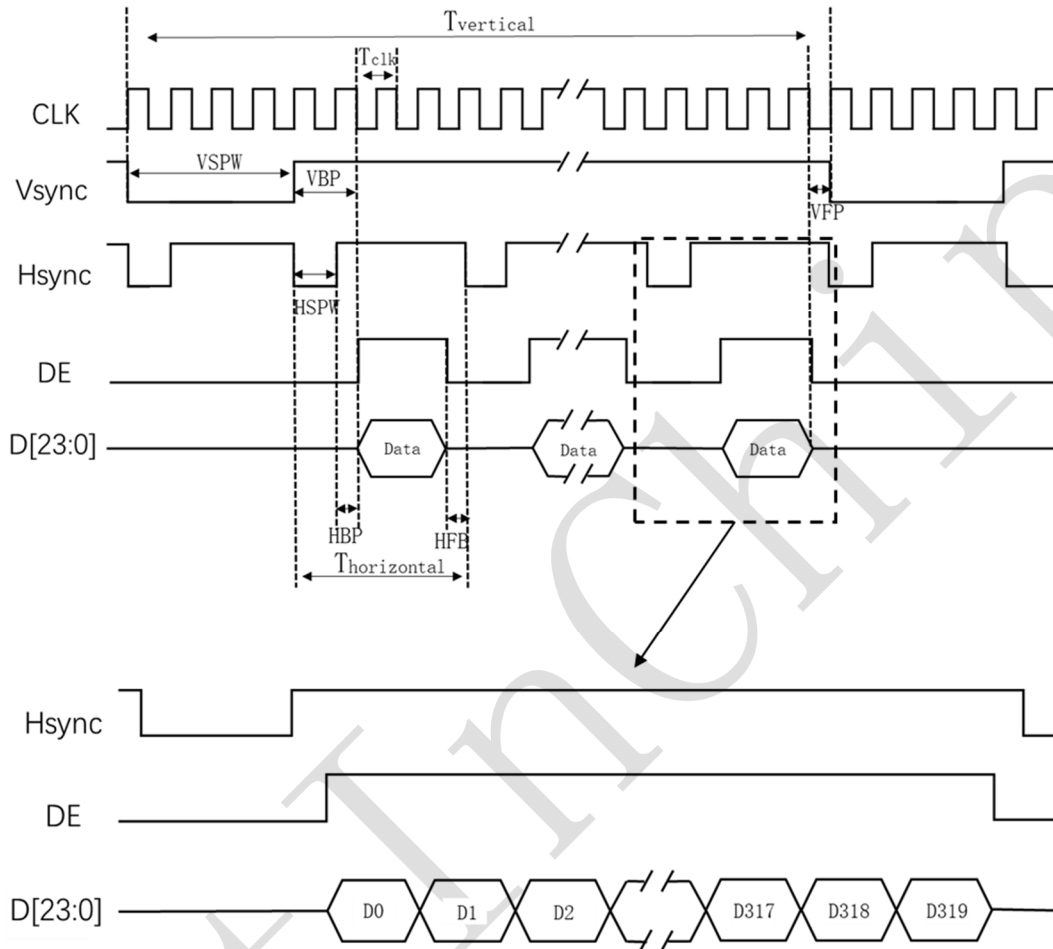
### 2.6.2. IO AC 特性

符号	描述	测试条件	最小值	典型值	最大值	单位
fmax	最大频率	负载 6pF	-	-	150	MHz
tr	上升时间	VOL 到 VOH 时间	-	-	1.6	ns
tf	下降时间	VOH 到 VOL 时间	-	-	1.6	ns

## 2.7. 时序参数

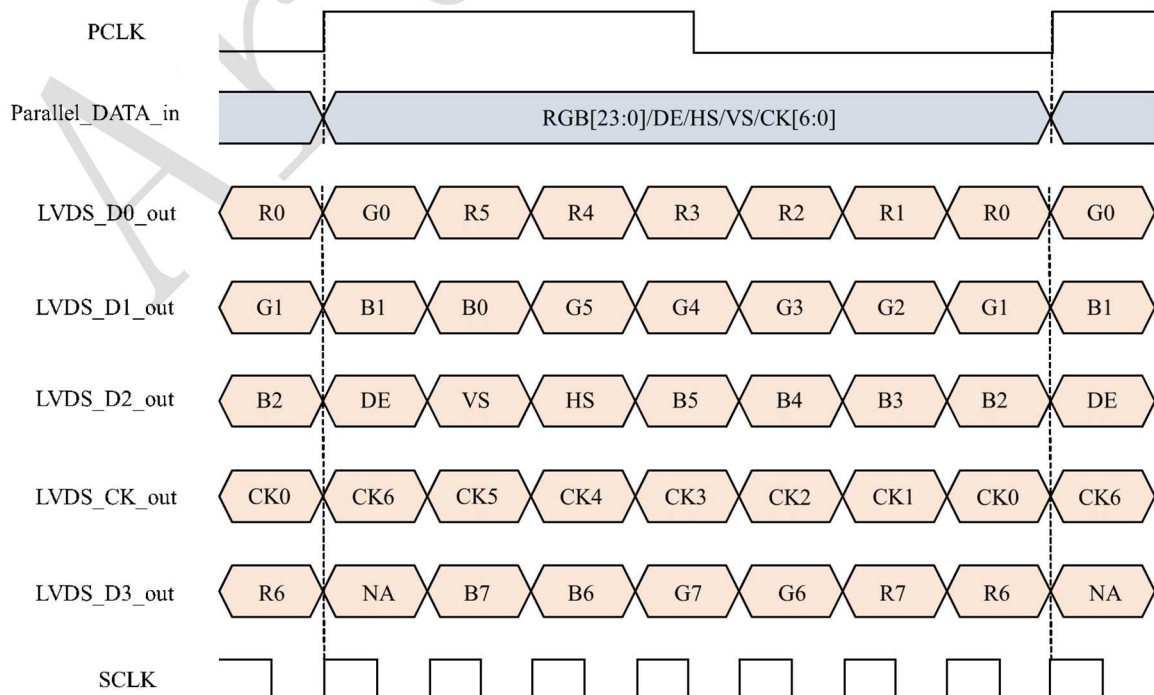
### 2.7.1. 显示接口时序

#### 2.7.1.1. PRGB 时序



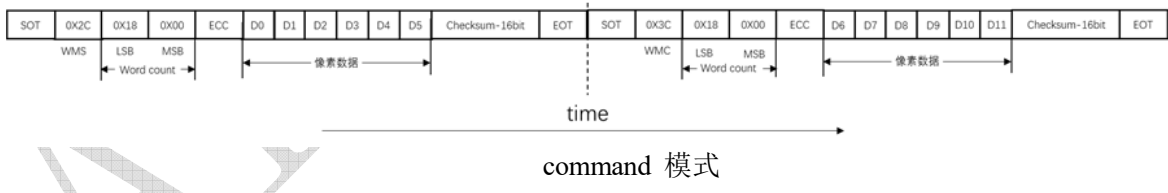
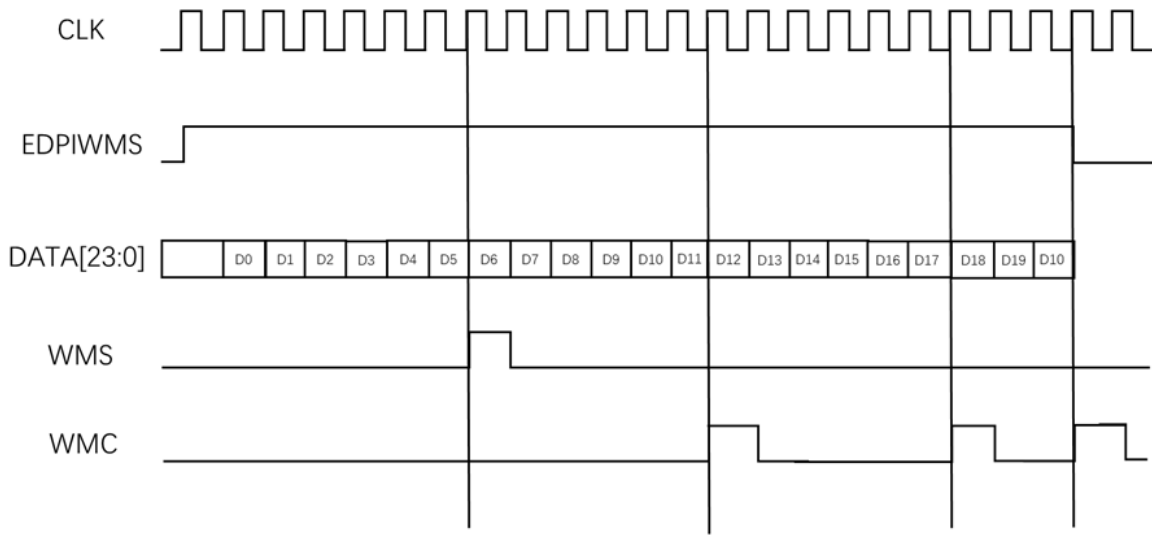
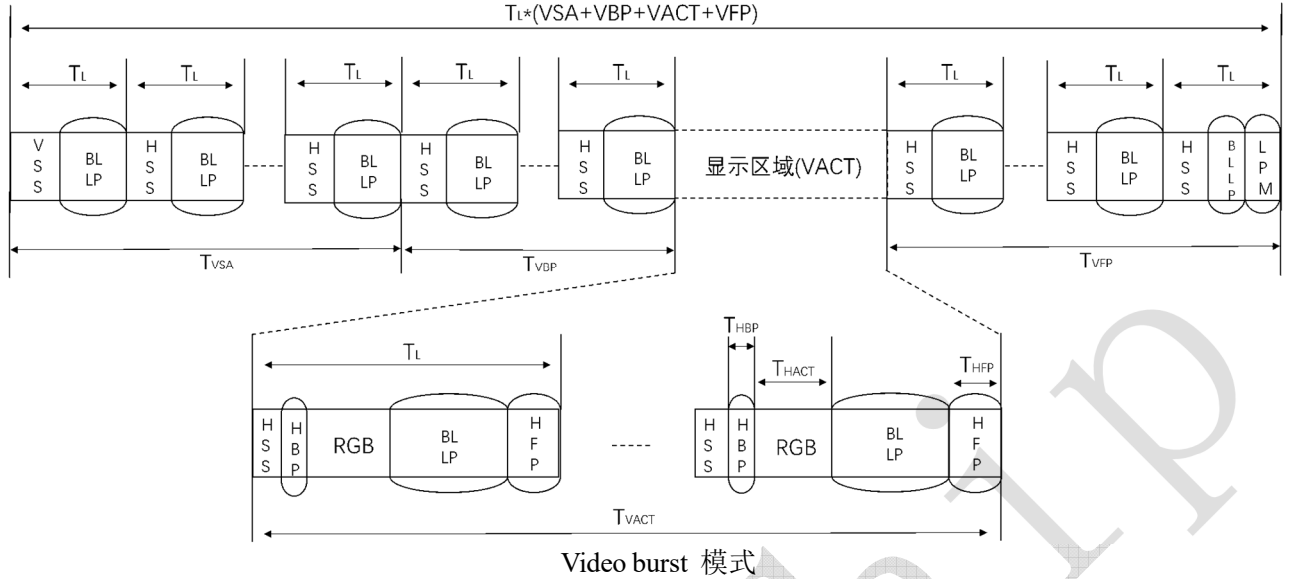
#### 2.7.1.2. LVDS 时序

LVDS 支持Single Link



### 2.7.1.3. MIPI-DSI 时序

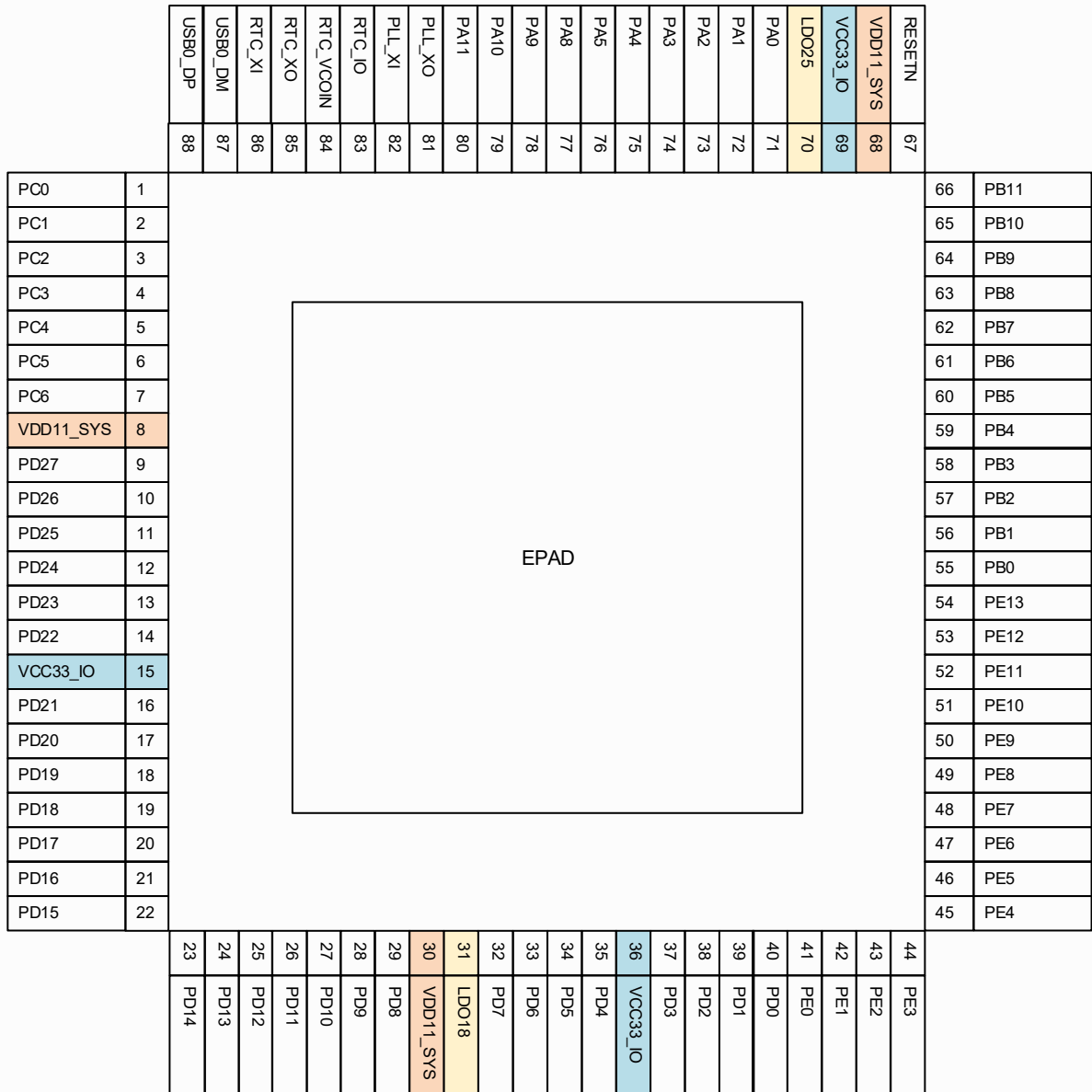
MIPI-DSI 支持Video 模式（包括Burst 模式、Sync Pulse 模式和Sync Event 模式）。



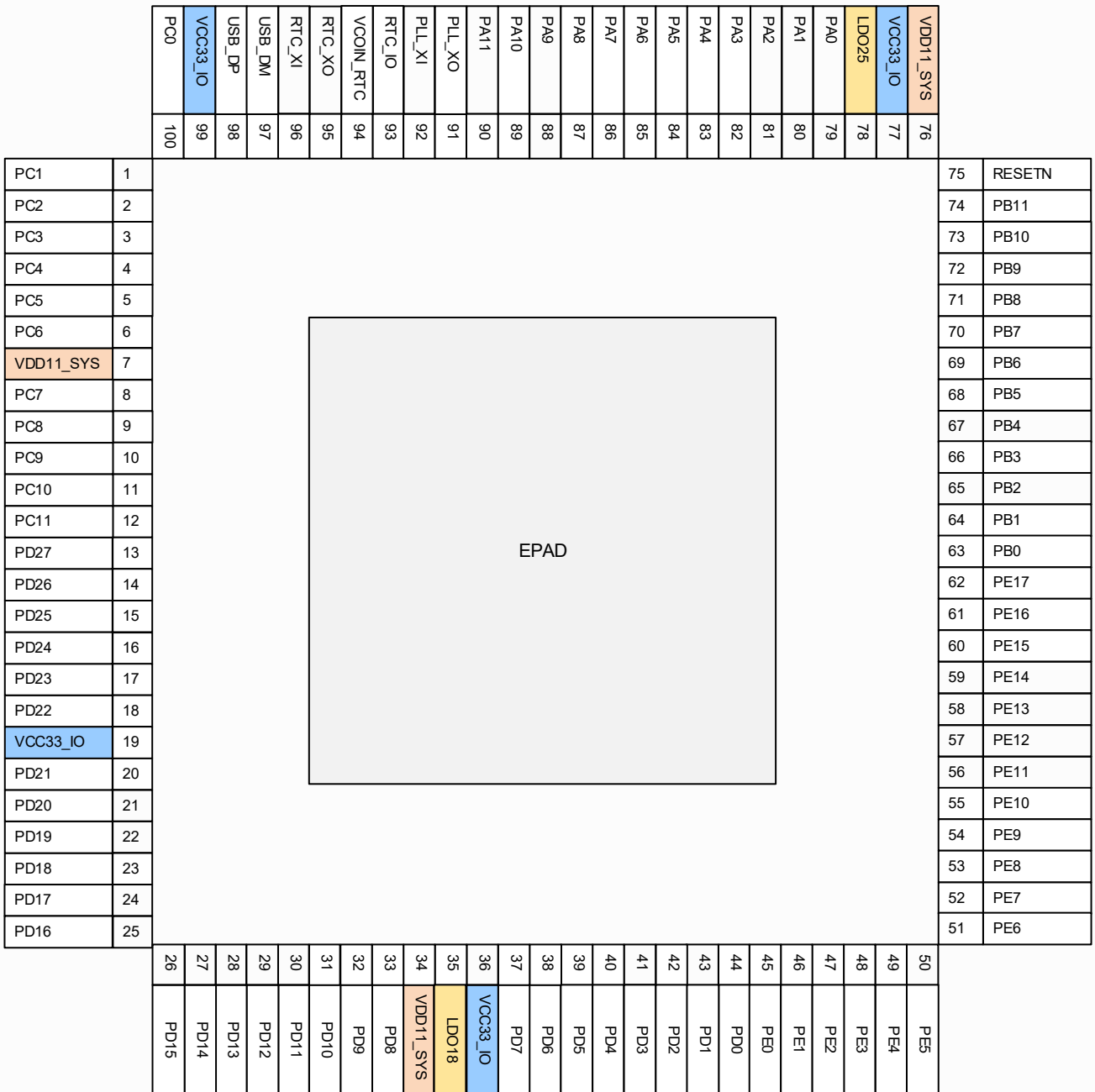




### 3. 1. 2. D133CB QFN88



### 3. 1. 3. D133EB QFN100



## 3.2. 管脚属性

- [1]: 芯片封装管脚序号。
- [2]: 芯片封装管脚名称。
- [3]: 类型，指示信号方向。
  - ◆ I——输入；
  - ◆ O——输出；
  - ◆ I/O——输入/输出；
  - ◆ OD——开漏；
  - ◆ A——模拟；
  - ◆ AI——模拟输入；
  - ◆ AO——模拟输出；
  - ◆ P——电源；
  - ◆ G——地；
- [4]: 管脚复位状态，PU 指上拉，PD 指下拉，Z 指高阻态。
- [5]: PU/PD 表示内部存在上下拉电阻，且上下拉电阻可通过软件开启或关闭。
- [6]: 默认驱动能力大小。GPIO 默认驱动能力20mA，最大50mA。
- [7]: 电源供电。

### 3.2.1. D131BB QFN68

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA) [6]	供电[7]
GPIO A						
56	PA0	I/O	Z	PU/PD	20	VCC33_IO
57	PA1	I/O	Z	PU/PD	20	VCC33_IO
58	PA2	I/O	Z	PU/PD	20	VCC33_IO
59	PA3	I/O	Z	PU/PD	20	VCC33_IO
60	PA4	I/O	Z	PU/PD	20	VCC33_IO
61	PA5	I/O	Z	PU/PD	20	VCC33_IO
62	PA8	I/O	PU	PU/PD	20	VCC33_IO
63	PA9	I/O	PU	PU/PD	20	VCC33_IO
64	PA10	I/O	PU	PU/PD	20	VCC33_IO
65	PA11	I/O	PU	PU/PD	20	VCC33_IO
GPIO B						
40	PB0	I/O	Z	PU/PD	20	VCC33_IO
41	PB1	I/O	Z	PU/PD	20	VCC33_IO
42	PB2	I/O	Z	PU/PD	20	VCC33_IO
43	PB3	I/O	Z	PU/PD	20	VCC33_IO
44	PB4	I/O	Z	PU/PD	20	VCC33_IO
45	PB5	I/O	Z	PU/PD	20	VCC33_IO
46	PB6	I/O	Z	PU/PD	20	VCC33_IO

47	PB7	I/O	Z	PU/PD	20	VCC33_IO
48	PB8	I/O	Z	PU/PD	20	VCC33_IO
49	PB9	I/O	Z	PU/PD	20	VCC33_IO
50	PB10	I/O	Z	PU/PD	20	VCC33_IO
51	PB11	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
66	PC0	I/O	Z	PU/PD	20	VCC33_IO
67	PC1	I/O	Z	PU/PD	20	VCC33_IO
68	PC2	I/O	Z	PU/PD	20	VCC33_IO
1	PC3	I/O	Z	PU/PD	20	VCC33_IO
2	PC4	I/O	Z	PU/PD	20	VCC33_IO
3	PC5	I/O	Z	PU/PD	20	VCC33_IO
4	PC6	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
37	PD0	I/O	Z	PU/PD	20	VCC33_IO
36	PD1	I/O	Z	PU/PD	20	VCC33_IO
35	PD2	I/O	Z	PU/PD	20	VCC33_IO
34	PD3	I/O	Z	PU/PD	20	VCC33_IO
33	PD4	I/O	Z	PU/PD	20	VCC33_IO
32	PD5	I/O	Z	PU/PD	20	VCC33_IO
31	PD6	I/O	Z	PU/PD	20	VCC33_IO
30	PD7	I/O	Z	PU/PD	20	VCC33_IO
26	PD8	I/O	Z	PU/PD	20	VCC33_IO
25	PD9	I/O	Z	PU/PD	20	VCC33_IO
24	PD10	I/O	Z	PU/PD	20	VCC33_IO
23	PD11	I/O	Z	PU/PD	20	VCC33_IO
22	PD12	I/O	Z	PU/PD	20	VCC33_IO
21	PD13	I/O	Z	PU/PD	20	VCC33_IO
20	PD14	I/O	Z	PU/PD	20	VCC33_IO
19	PD15	I/O	Z	PU/PD	20	VCC33_IO
18	PD16	I/O	Z	PU/PD	20	VCC33_IO
17	PD17	I/O	Z	PU/PD	20	VCC33_IO
16	PD18	I/O	Z	PU/PD	20	VCC33_IO
15	PD19	I/O	Z	PU/PD	20	VCC33_IO
14	PD20	I/O	Z	PU/PD	20	VCC33_IO
13	PD21	I/O	Z	PU/PD	20	VCC33_IO
11	PD22	I/O	Z	PU/PD	20	VCC33_IO

10	PD23	I/O	Z	PU/PD	20	VCC33_IO
9	PD24	I/O	Z	PU/PD	20	VCC33_IO
8	PD25	I/O	Z	PU/PD	20	VCC33_IO
7	PD26	I/O	Z	PU/PD	20	VCC33_IO
6	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
38	PE12	I/O	Z	PU/PD	20	VCC33_IO
39	PE13	I/O	Z	PU/PD	20	VCC33_IO
PLL						
52	RESETN	I	-	-	-	-
Power						
12,29,54	VCC33_IO	P	-	-	-	-
55	LDO25	P	-	-	-	-
28	LDO18	P	-	-	-	-
5,27,53	VDD11_SYS	P	-	-	-	-
69	GND	P	-	-	-	-

### 3.2.2. D133CB QFN88

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA) [6]	供电[7]
GPIO A						
71	PA0	I/O	Z	PU/PD	20	VCC33_IO
72	PA1	I/O	Z	PU/PD	20	VCC33_IO
73	PA2	I/O	Z	PU/PD	20	VCC33_IO
74	PA3	I/O	Z	PU/PD	20	VCC33_IO
75	PA4	I/O	Z	PU/PD	20	VCC33_IO
76	PA5	I/O	Z	PU/PD	20	VCC33_IO
77	PA8	I/O	PU	PU/PD	20	VCC33_IO
78	PA9	I/O	PU	PU/PD	20	VCC33_IO
79	PA10	I/O	PU	PU/PD	20	VCC33_IO
80	PA11	I/O	PU	PU/PD	20	VCC33_IO
GPIO B						
55	PB0	I/O	Z	PU/PD	20	VCC33_IO
56	PB1	I/O	Z	PU/PD	20	VCC33_IO
57	PB2	I/O	Z	PU/PD	20	VCC33_IO
58	PB3	I/O	Z	PU/PD	20	VCC33_IO
59	PB4	I/O	Z	PU/PD	20	VCC33_IO
60	PB5	I/O	Z	PU/PD	20	VCC33_IO

61	PB6	I/O	Z	PU/PD	20	VCC33_IO
62	PB7	I/O	Z	PU/PD	20	VCC33_IO
63	PB8	I/O	Z	PU/PD	20	VCC33_IO
64	PB9	I/O	Z	PU/PD	20	VCC33_IO
65	PB10	I/O	Z	PU/PD	20	VCC33_IO
66	PB11	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
1	PC0	I/O	Z	PU/PD	20	VCC33_IO
2	PC1	I/O	Z	PU/PD	20	VCC33_IO
3	PC2	I/O	Z	PU/PD	20	VCC33_IO
4	PC3	I/O	Z	PU/PD	20	VCC33_IO
5	PC4	I/O	Z	PU/PD	20	VCC33_IO
6	PC5	I/O	Z	PU/PD	20	VCC33_IO
7	PC6	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
40	PD0	I/O	Z	PU/PD	20	VCC33_IO
39	PD1	I/O	Z	PU/PD	20	VCC33_IO
38	PD2	I/O	Z	PU/PD	20	VCC33_IO
37	PD3	I/O	Z	PU/PD	20	VCC33_IO
35	PD4	I/O	Z	PU/PD	20	VCC33_IO
34	PD5	I/O	Z	PU/PD	20	VCC33_IO
33	PD6	I/O	Z	PU/PD	20	VCC33_IO
32	PD7	I/O	Z	PU/PD	20	VCC33_IO
29	PD8	I/O	Z	PU/PD	20	VCC33_IO
28	PD9	I/O	Z	PU/PD	20	VCC33_IO
27	PD10	I/O	Z	PU/PD	20	VCC33_IO
26	PD11	I/O	Z	PU/PD	20	VCC33_IO
25	PD12	I/O	Z	PU/PD	20	VCC33_IO
24	PD13	I/O	Z	PU/PD	20	VCC33_IO
23	PD14	I/O	Z	PU/PD	20	VCC33_IO
22	PD15	I/O	Z	PU/PD	20	VCC33_IO
21	PD16	I/O	Z	PU/PD	20	VCC33_IO
20	PD17	I/O	Z	PU/PD	20	VCC33_IO
19	PD18	I/O	Z	PU/PD	20	VCC33_IO
18	PD19	I/O	Z	PU/PD	20	VCC33_IO
17	PD20	I/O	Z	PU/PD	20	VCC33_IO
16	PD21	I/O	Z	PU/PD	20	VCC33_IO

14	PD22	I/O	Z	PU/PD	20	VCC33_IO
13	PD23	I/O	Z	PU/PD	20	VCC33_IO
12	PD24	I/O	Z	PU/PD	20	VCC33_IO
11	PD25	I/O	Z	PU/PD	20	VCC33_IO
10	PD26	I/O	Z	PU/PD	20	VCC33_IO
9	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
41	PE0	I/O	Z	PU/PD	20	VCC33_IO
42	PE1	I/O	Z	PU/PD	20	VCC33_IO
43	PE2	I/O	Z	PU/PD	20	VCC33_IO
44	PE3	I/O	Z	PU/PD	20	VCC33_IO
45	PE4	I/O	Z	PU/PD	20	VCC33_IO
46	PE5	I/O	Z	PU/PD	20	VCC33_IO
47	PE6	I/O	Z	PU/PD	20	VCC33_IO
48	PE7	I/O	Z	PU/PD	20	VCC33_IO
49	PE8	I/O	Z	PU/PD	20	VCC33_IO
50	PE9	I/O	Z	PU/PD	20	VCC33_IO
51	PE10	I/O	Z	PU/PD	20	VCC33_IO
52	PE11	I/O	Z	PU/PD	20	VCC33_IO
53	PE12	I/O	Z	PU/PD	20	VCC33_IO
54	PE13	I/O	Z	PU/PD	20	VCC33_IO
RTC						
83	RTC_IO	OD	-	-	-	-
84	RTC_VCOIN	P	-	-	-	-
85	RTC_XO	O	-	-	-	-
86	RTC_XI	I	-	-	-	-
PLL						
67	RESETN	I	-	-	-	-
81	PLL_XO	O	-	-	-	-
82	PLL_XI	I	-	-	-	-
USB						
87	USB_DM	A	-	-	-	-
88	USB_DP	A				
Power						
15,36,69	VCC33_IO	P	-	-	-	-
70	LDO25	P	-	-	-	-
31	LDO18	P	-	-	-	-

8,30,68	VDD11_SYS	P	-	-	-	-
89	GND	P	-	-	-	-

### 3.2.3. D133EB QFN100

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA) [6]	供电[7]
<b>GPIO A</b>						
79	PA0	I/O	Z	PU/PD	20	VCC33_IO
80	PA1	I/O	Z	PU/PD	20	VCC33_IO
81	PA2	I/O	Z	PU/PD	20	VCC33_IO
82	PA3	I/O	Z	PU/PD	20	VCC33_IO
83	PA4	I/O	Z	PU/PD	20	VCC33_IO
84	PA5	I/O	Z	PU/PD	20	VCC33_IO
85	PA6	I/O	Z	PU/PD	20	VCC33_IO
86	PA7	I/O	Z	PU/PD	20	VCC33_IO
87	PA8	I/O	PU	PU/PD	20	VCC33_IO
88	PA9	I/O	PU	PU/PD	20	VCC33_IO
89	PA10	I/O	PU	PU/PD	20	VCC33_IO
90	PA11	I/O	PU	PU/PD	20	VCC33_IO
<b>GPIO B</b>						
63	PB0	I/O	Z	PU/PD	20	VCC33_IO
64	PB1	I/O	Z	PU/PD	20	VCC33_IO
65	PB2	I/O	Z	PU/PD	20	VCC33_IO
66	PB3	I/O	Z	PU/PD	20	VCC33_IO
67	PB4	I/O	Z	PU/PD	20	VCC33_IO
68	PB5	I/O	Z	PU/PD	20	VCC33_IO
69	PB6	I/O	Z	PU/PD	20	VCC33_IO
70	PB7	I/O	Z	PU/PD	20	VCC33_IO
71	PB8	I/O	Z	PU/PD	20	VCC33_IO
72	PB9	I/O	Z	PU/PD	20	VCC33_IO
73	PB10	I/O	Z	PU/PD	20	VCC33_IO
74	PB11	I/O	Z	PU/PD	20	VCC33_IO
<b>GPIO C</b>						
100	PC0	I/O	Z	PU/PD	20	VCC33_IO
1	PC1	I/O	Z	PU/PD	20	VCC33_IO
2	PC2	I/O	Z	PU/PD	20	VCC33_IO
3	PC3	I/O	Z	PU/PD	20	VCC33_IO
4	PC4	I/O	Z	PU/PD	20	VCC33_IO



5	PC5	I/O	Z	PU/PD	20	VCC33_IO
6	PC6	I/O	Z	PU/PD	20	VCC33_IO
8	PC7	I/O	Z	PU/PD	20	VCC33_IO
9	PC8	I/O	Z	PU/PD	20	VCC33_IO
10	PC9	I/O	Z	PU/PD	20	VCC33_IO
11	PC10	I/O	Z	PU/PD	20	VCC33_IO
12	PC11	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
44	PD0	I/O	Z	PU/PD	20	VCC33_IO
43	PD1	I/O	Z	PU/PD	20	VCC33_IO
42	PD2	I/O	Z	PU/PD	20	VCC33_IO
41	PD3	I/O	Z	PU/PD	20	VCC33_IO
40	PD4	I/O	Z	PU/PD	20	VCC33_IO
39	PD5	I/O	Z	PU/PD	20	VCC33_IO
38	PD6	I/O	Z	PU/PD	20	VCC33_IO
37	PD7	I/O	Z	PU/PD	20	VCC33_IO
33	PD8	I/O	Z	PU/PD	20	VCC33_IO
32	PD9	I/O	Z	PU/PD	20	VCC33_IO
31	PD10	I/O	Z	PU/PD	20	VCC33_IO
30	PD11	I/O	Z	PU/PD	20	VCC33_IO
29	PD12	I/O	Z	PU/PD	20	VCC33_IO
28	PD13	I/O	Z	PU/PD	20	VCC33_IO
27	PD14	I/O	Z	PU/PD	20	VCC33_IO
26	PD15	I/O	Z	PU/PD	20	VCC33_IO
25	PD16	I/O	Z	PU/PD	20	VCC33_IO
24	PD17	I/O	Z	PU/PD	20	VCC33_IO
23	PD18	I/O	Z	PU/PD	20	VCC33_IO
22	PD19	I/O	Z	PU/PD	20	VCC33_IO
21	PD20	I/O	Z	PU/PD	20	VCC33_IO
20	PD21	I/O	Z	PU/PD	20	VCC33_IO
18	PD22	I/O	Z	PU/PD	20	VCC33_IO
17	PD23	I/O	Z	PU/PD	20	VCC33_IO
16	PD24	I/O	Z	PU/PD	20	VCC33_IO
15	PD25	I/O	Z	PU/PD	20	VCC33_IO
14	PD26	I/O	Z	PU/PD	20	VCC33_IO
13	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						

45	PE0	I/O	Z	PU/PD	20	VCC33_IO
46	PE1	I/O	Z	PU/PD	20	VCC33_IO
47	PE2	I/O	Z	PU/PD	20	VCC33_IO
48	PE3	I/O	Z	PU/PD	20	VCC33_IO
49	PE4	I/O	Z	PU/PD	20	VCC33_IO
50	PE5	I/O	Z	PU/PD	20	VCC33_IO
51	PE6	I/O	Z	PU/PD	20	VCC33_IO
52	PE7	I/O	Z	PU/PD	20	VCC33_IO
53	PE8	I/O	Z	PU/PD	20	VCC33_IO
54	PE9	I/O	Z	PU/PD	20	VCC33_IO
55	PE10	I/O	Z	PU/PD	20	VCC33_IO
56	PE11	I/O	Z	PU/PD	20	VCC33_IO
57	PE12	I/O	Z	PU/PD	20	VCC33_IO
58	PE13	I/O	Z	PU/PD	20	VCC33_IO
59	PE14	I/O	Z	PU/PD	20	VCC33_IO
60	PE15	I/O	Z	PU/PD	20	VCC33_IO
61	PE16	I/O	Z	PU/PD	20	VCC33_IO
62	PE17	I/O	Z	PU/PD	20	VCC33_IO
RTC						
93	RTC_IO	OD	-	-	-	-
94	RTC_VCOIN	P	-	-	-	-
95	RTC_XO	O	-	-	-	-
96	RTC_XI	I	-	-	-	-
PLL						
75	RESETN	I	-	-	-	-
91	PLL_XO	O	-	-	-	-
92	PLL_XI	I	-	-	-	-
USB						
97	USB_DM	A	-	-	-	-
98	USB_DP	A	-	-	-	-
Power						
19,36,77,99	VCC33_IO	P	-	-	-	-
78	LDO25	P	-	-	-	-
35	LDO18	P	-	-	-	-
7,34,76	VDD11_SYS	P	-	-	-	-
101	GND	P	-	-	-	-

### 3.3. 功能复用

#### 3.3.1. D13X 功能复用

表 3.1 D13X 功能复用表

管脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	GPADC0	IR_TX	I2C0_SCL	UART0_TX		PSADC0	CPU_NMI
PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX		PSADC1	DE_TE
PA2	GPADC2		I2C1_SCL	UART1_TX		PSADC2	UART2_CTS
PA3	GPADC3		I2C1_SDA	UART1_RX		PSADC3	UART2_RTS
PA4	GPADC4		CAN0_TX	UART2_TX		PSADC4	
PA5	GPADC5		CAN0_RX	UART2_RX		PSADC5	RTC_32K
PA6	GPADC6		CAN1_TX	UART3_TX		PSADC6	
PA7	GPADC7		CAN1_RX	UART3_RX		PSADC7	
PA8	RTP_XP		I2C2_SCL			PSADC8	
PA9	RTP_YP		I2C2_SDA			PSADC9	
PA10	RTP_XN	IR_RX				PSADC10	JTAG_MS
PA11	RTP_YN	IR_TX				PSADC11	JTAG_CK
PB0	SPI0_WP	SPI1_WP		UART4_TX			
PB1	SPI0_MISO	SPI1_MISO		UART6_TX			
PB2	SPI0_CS0	SPI1_CS		UART6_RX			
PB3	SPI0_HOLD	SPI1_HOLD		UART4_RX			
PB4	SPI0_CLK	SPI1_CLK		UART6_RTS			
PB5	SPI0_MOSI	SPI1_MOSI		UART4_RTS	UART6_CTS		
PB6	SDC0_CMD	SPI2_CS		UART5_TX			FLASH_CS
PB7	SDC0_CLK	SPI2_MISO		UART5_RX			FLASH_MISO
PB8	SDC0_D3	SPI2_MOSI		UART5_RTS	UART7_CTS		FLASH_MOSI
PB9	SDC0_D0	SPI2_CLK		UART7_RTS			FLASH_CLK
PB10	SDC0_D1	SPI2_HOLD		UART7_TX			
PB11	SDC0_D2	SPI2_WP	SPI0_CS1	UART7_RX			
PC0	SDC1_D1		I2C2_SCL	UART3_RTS			JTAG_MS
PC1	SDC1_D0						
PC2	SDC1_CLK						UART0_TX
PC3	SDC1_CMD						
PC4	SDC1_D3		I2C1_SCL	UART3_TX			UART0_RX
PC5	SDC1_D2		I2C1_SDA	UART3_RX			JTAG_CK
PC6	SDC1_DET		I2C2_SDA	UART3_CTS	DE_TE	CLK_OUT3	
PC7							

PC8	SPI3_CLK		CAN0_TX	UART4_TX			
PC9	SPI3_CS		CAN0_RX	UART4_RX			
PC10	SPI3_MOSI		CAN1_TX	UART5_TX			
PC11	SPI3_MISO		CAN1_RX	UART5_RX			
PD0	LCD_D0	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0		
PD1	LCD_D1	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1		
PD2	LCD_D2	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2		
PD3	LCD_D3	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3		
PD4	LCD_D4	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4		
PD5	LCD_D5	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5		
PD6	LCD_D6	SPI1_MOSI	PWM0_A	DSPK0	PBUS_AD6		
PD7	LCD_D7	SPI1_CLK	PWM0_B	DSPK1	PBUS_AD7		
PD8	LCD_D8	SPI1_HOLD	PWM1_A		PBUS_CLK		
PD9	LCD_D9	SPI1_WP			PBUS_NCS		
PD10	LCD_D10				PBUS_NADV		
PD11	LCD_D11		I2S_DIN		PBUS_NWE		
PD12	LCD_D12		I2S_DOUT		PBUS_NOE		
PD13	LCD_D13		I2S_LRCK		CLK_OUT0		
PD14	LCD_D14		I2S_BCLK		PBUS_AD8		
PD15	LCD_D15		I2S_MCLK		PBUS_AD9		
PD16	LCD_D16	PWM1_B	DMIC_CLK	UART2_TX	PBUS_AD10		
PD17	LCD_D17	PWM2_A	DMIC_D0	UART2_RX	PBUS_AD11		
PD18	LCD_D18	LVDS_D0N	DSI_D0N		PBUS_AD12		
PD19	LCD_D19	LVDS_D0P	DSI_D0P		PBUS_AD13		
PD20	LCD_D20	LVDS_D1N	DSI_D1N		PBUS_AD14		
PD21	LCD_D21	LVDS_D1P	DSI_D1P		PBUS_AD15		
PD22	LCD_D22	LVDS_D2N	DSI_CKN				
PD23	LCD_D23	LVDS_D2P	DSI_CKP				
PD24	LCD_DCLK	LVDS_CKN	DSI_D2N				
PD25	LCD_HS	LVDS_CKP	DSI_D2P		PWM2_B		
PD26	LCD_VS	LVDS_D3N	DSI_D3N		PWM3_A		
PD27	LCD_DE	LVDS_D3P	DSI_D3P		PWM3_B		CMU_CKT
PE0	EMAC_RXD1	DVP_D0	PWM0_A	UART3_TX			
PE1	EMAC_RXD0	DVP_D1	PWM0_B	UART3_RX			
PE2	EMAC_RXCTL	DVP_D2		UART4_TX			
PE3	EMAC_CLKIN	DVP_D3	I2S_MCLK	UART4_RX			
PE4	EMAC_TXD1	DVP_D4		UART5_TX			

PE5	EMAC_TXD0	DVP_D5		UART5_RX			
PE6	EMAC_TXCK	DVP_D6		UART6_TX			
PE7	EMAC_TXCTL	DVP_D7		UART6_RX			
PE8	EMAC_MDC	DVP_CK		UART7_TX			
PE9	EMAC_MDIO	DVP_HS		UART7_RX			
PE10	CLK_OUT2	DVP_VS	I2S_DIN	DMIC_CLK			
PE11	CLK_OUT1	PWM1_A	I2S_LRCK	DMIC_D0			
PE12	SPI2_CLK	PWM1_B	I2S_BCLK	DSPK1			
PE13	SPI2_CS	PWM2_A	I2S_DOUT	DSPK0			
PE14	SPI2_MOSI	I2S_MCLK	I2C0_SCK	UART6_TX			
PE15	SPI2_MISO	PWM2_B	I2C0_SDA	UART6_RX			
PE16	SPI2_HOLD	PWM3_A		UART7_TX			
PE17	SPI2_WP	PWM3_B		UART7_RX			
PU0	USB_DM		UART0_RX	UART1_RX			
PU1	USB_DP		UART0_TX	UART1_TX			

### 3.3.2. D131BB QFN68 封装管脚说明

表 3.2 D131BB QFN68 封装管脚说明

管脚	定义	类型	功能	备注说明
SYS				
52	RESETN	INPUT	系统复位	内置约 30Kohm 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7uF
POWER				
12,29,54	VCC33_IO	POWER	CPU IO 电压	3.3V 供电
55	LDO25	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1uf 旁路电容
28	LDO18	POWER	内置 LDO 输出	供内部 PSRAM 使用，若使用需做好芯片散热，外部接 1uf 旁路电容
5,27,53	VDD11_SYS	POWER	CPU Core 电压	1.1V 供电，若使用内置 LDO1x，必须做好芯片散热

表 3.3 D131BB QFN68 封装功能复用表

管脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 8
GPIO A							
56	PA0	GPADC0	IR_TX	I2C0_SCL	UART0_TX		CPU_NMI
57	PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX		DE_TE
58	PA2	GPADC2		I2C1_SCL	UART1_TX		UART2_CTS
59	PA3	GPADC3		I2C1_SDA	UART1_RX		UART2_RTS
60	PA4	GPADC4		CAN0_TX	UART2_TX		
61	PA5	GPADC5		CAN0_RX	UART2_RX		RTC_32K

62	PA8	RTP_XP		I2C2_SCL			
63	PA9	RTP_YP		I2C2_SDA			
64	PA10	RTP_XN	IR_RX				JTAG_MS
65	PA11	RTP_YN	IR_TX				JTAG_CK
<b>GPIO B</b>							
40	PB0	SPI0_WP	SPI1_WP		UART4_TX		
41	PB1	SPI0_MISO	SPI1_MISO		UART6_TX		
42	PB2	SPI0_CS0	SPI1_CS		UART6_RX		
43	PB3	SPI0_HOLD	SPI1_HOLD		UART4_RX		
44	PB4	SPI0_CLK	SPI1_CLK		UART6_RTS		
45	PB5	SPI0_MOSI	SPI1_MOSI		UART4_RTS	UART6_CTS	
46	PB6	SDC0_CMD	SPI2_CS		UART5_TX		FLASH_CS
47	PB7	SDC0_CLK	SPI2_MISO		UART5_RX		FLASH_MISO
48	PB8	SDC0_D3	SPI2_MOSI		UART5_RTS	UART7_CTS	FLASH_MOSI
49	PB9	SDC0_D0	SPI2_CLK		UART7_RTS		FLASH_CLK
50	PB10	SDC0_D1	SPI2_HOLD		UART7_TX		
51	PB11	SDC0_D2	SPI2_WP	SPI0_CS1	UART7_RX		
<b>GPIO C</b>							
66	PC0	SDC1_D1		I2C2_SCL	UART3_RTS		JTAG_MS
67	PC1	SDC1_D0					
68	PC2	SDC1_CLK					UART0_TX
1	PC3	SDC1_CMD					
2	PC4	SDC1_D3		I2C1_SCL	UART3_TX		UART0_RX
3	PC5	SDC1_D2		I2C1_SDA	UART3_RX		JTAG_CK
4	PC6	SDC1_DET		I2C2_SDA	UART3_CTS	DE_TE	
<b>GPIO D</b>							
37	PD0	LCD_D0	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	
36	PD1	LCD_D1	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	
35	PD2	LCD_D2	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	
34	PD3	LCD_D3	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	
33	PD4	LCD_D4	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	
32	PD5	LCD_D5	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	
31	PD6	LCD_D6	SPI1_MOSI	PWM0_A	DSPK0	PBUS_AD6	
30	PD7	LCD_D7	SPI1_CLK	PWM0_B	DSPK1	PBUS_AD7	
26	PD8	LCD_D8	SPI1_HOLD	PWM1_A		PBUS_CLK	
25	PD9	LCD_D9	SPI1_WP			PBUS_NCS	
24	PD10	LCD_D10				PBUS_NADV	

23	PD11	LCD_D11		I2S_DIN		PBUS_NWE	
22	PD12	LCD_D12		I2S_DOUT		PBUS_NOE	
21	PD13	LCD_D13		I2S_LRCK		CLK_OUT0	
20	PD14	LCD_D14		I2S_BCLK		PBUS_AD8	
19	PD15	LCD_D15		I2S_MCLK		PBUS_AD9	
18	PD16	LCD_D16	PWM1_B	DMIC_CLK	UART2_TX	PBUS_AD10	
17	PD17	LCD_D17	PWM2_A	DMIC_D0	UART2_RX	PBUS_AD11	
16	PD18	LCD_D18	LVDS_D0N	DSI_D0N		PBUS_AD12	
15	PD19	LCD_D19	LVDS_D0P	DSI_D0P		PBUS_AD13	
14	PD20	LCD_D20	LVDS_D1N	DSI_D1N		PBUS_AD14	
13	PD21	LCD_D21	LVDS_D1P	DSI_D1P		PBUS_AD15	
11	PD22	LCD_D22	LVDS_D2N	DSI_CKN			
10	PD23	LCD_D23	LVDS_D2P	DSI_CKP			
9	PD24	LCD_DCLK	LVDS_CKN	DSI_D2N			
8	PD25	LCD_HS	LVDS_CKP	DSI_D2P		PWM2_B	
7	PD26	LCD_VS	LVDS_D3N	DSI_D3N		PWM3_A	
6	PD27	LCD_DE	LVDS_D3P	DSI_D3P		PWM3_B	CMU_CKT
GPIO E							
38	PE12	SPI2_CLK	PWM1_B	I2S_BCLK	DSPK1		
39	PE13	SPI2_CS	PWM2_A	I2S_DOUT	DSPK0		

### 3.3.3. D133CB QFN88 封装管脚说明

表 3.4 D133CB QFN88 封装管脚说明

管脚	定义	类型	功能	备注说明
RTC				
83	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5V
84	RTC_VCOIN	POWER	-	若不考虑掉电保持可悬空，内部有二极管从 3.3V
85	RTC_XO	OUTPUT	-	接 32.768kHz 无源晶振，若不使用 RTC 功能可悬
86	RTC_XI	INPUT	-	接 32.768kHz 无源晶振，若不使用 RTC 功能可悬
SYS				
67	RESETN	INPUT	系统复位	内置约 30Kohm 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7uF
81	PLL_XO	OUTPUT	-	接 24MHz 无源晶振
82	PLL_XI	INPUT	-	接 24MHz 无源晶振
POWER				
15,36,69	VCC33_IO	POWER	CPU IO 电压	3.3V 供电



70	LDO25	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1uF 旁路电容
31	LDO18	POWER	内置 LDO 输出	供内部 PSRAM 使用，若使用需做好芯片散热，外部接 1uF 旁路电容
8,30,68	VDD11_SYS	POWER	CPU Core 电压	1.1V 供电，若使用内置 LDO1x，必须做好芯片散热

表 3.5 D133CB QFN88 封装功能复用表

管脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 8
<b>GPIO A</b>							
71	PA0	GPADC0	IR_TX	I2C0_SCL	UART0_TX		CPU_NMI
72	PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX		DE_TE
73	PA2	GPADC2		I2C1_SCL	UART1_TX		UART2_CTS
74	PA3	GPADC3		I2C1_SDA	UART1_RX		UART2_RTS
75	PA4	GPADC4		CAN0_TX	UART2_TX		
76	PA5	GPADC5		CAN0_RX	UART2_RX		RTC_32K
77	PA8	RTP_XP		I2C2_SCL			
78	PA9	RTP_YP		I2C2_SDA			
79	PA10	RTP_XN	IR_RX				JTAG_MS
80	PA11	RTP_YN	IR_TX				JTAG_CK
<b>GPIO B</b>							
55	PB0	SPI0_WP	SPI1_WP		UART4_TX		
56	PB1	SPI0_MISO	SPI1_MISO		UART6_TX		
57	PB2	SPI0_CS0	SPI1_CS		UART6_RX		
58	PB3	SPI0_HOLD	SPI1_HOLD		UART4_RX		
59	PB4	SPI0_CLK	SPI1_CLK		UART6_RTS		
60	PB5	SPI0_MOSI	SPI1_MOSI		UART4_RTS	UART6_CTS	
61	PB6	SDC0_CMD	SPI2_CS		UART5_TX		FLASH_CS
62	PB7	SDC0_CLK	SPI2_MISO		UART5_RX		FLASH_MISO
63	PB8	SDC0_D3	SPI2_MOSI		UART5_RTS	UART7_CTS	FLASH_MOSI
64	PB9	SDC0_D0	SPI2_CLK		UART7_RTS		FLASH_CLK
65	PB10	SDC0_D1	SPI2_HOLD		UART7_TX		
66	PB11	SDC0_D2	SPI2_WP	SPI0_CS1	UART7_RX		
<b>GPIO C</b>							
1	PC0	SDC1_D1		I2C2_SCL	UART3_RTS		JTAG_MS
2	PC1	SDC1_D0					
3	PC2	SDC1_CLK					UART0_TX
4	PC3	SDC1_CMD					
5	PC4	SDC1_D3		I2C1_SCL	UART3_TX		UART0_RX
6	PC5	SDC1_D2		I2C1_SDA	UART3_RX		JTAG_CK



7	PC6	SDC1_DET		I2C2_SDA	UART3_CTS	DE_TE	
<b>GPIO D</b>							
40	PD0	LCD_D0	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	
39	PD1	LCD_D1	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	
38	PD2	LCD_D2	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	
37	PD3	LCD_D3	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	
35	PD4	LCD_D4	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	
34	PD5	LCD_D5	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	
33	PD6	LCD_D6	SPI1_MOSI	PWM0_A	DSPK0	PBUS_AD6	
32	PD7	LCD_D7	SPI1_CLK	PWM0_B	DSPK1	PBUS_AD7	
29	PD8	LCD_D8	SPI1_HOLD	PWM1_A		PBUS_CLK	
28	PD9	LCD_D9	SPI1_WP			PBUS_NCS	
27	PD10	LCD_D10				PBUS_NADV	
26	PD11	LCD_D11		I2S_DIN		PBUS_NWE	
25	PD12	LCD_D12		I2S_DOUT		PBUS_NOE	
24	PD13	LCD_D13		I2S_LRCK		CLK_OUT0	
23	PD14	LCD_D14		I2S_BCLK		PBUS_AD8	
22	PD15	LCD_D15		I2S_MCLK		PBUS_AD9	
21	PD16	LCD_D16	PWM1_B	DMIC_CLK	UART2_TX	PBUS_AD10	
20	PD17	LCD_D17	PWM2_A	DMIC_D0	UART2_RX	PBUS_AD11	
19	PD18	LCD_D18	LVDS_D0N	DSI_D0N		PBUS_AD12	
18	PD19	LCD_D19	LVDS_D0P	DSI_D0P		PBUS_AD13	
17	PD20	LCD_D20	LVDS_D1N	DSI_D1N		PBUS_AD14	
16	PD21	LCD_D21	LVDS_D1P	DSI_D1P		PBUS_AD15	
14	PD22	LCD_D22	LVDS_D2N	DSI_CKN			
13	PD23	LCD_D23	LVDS_D2P	DSI_CKP			
12	PD24	LCD_DCLK	LVDS_CKN	DSI_D2N			
11	PD25	LCD_HS	LVDS_CKP	DSI_D2P		PWM2_B	
10	PD26	LCD_VS	LVDS_D3N	DSI_D3N		PWM3_A	
9	PD27	LCD_DE	LVDS_D3P	DSI_D3P		PWM3_B	CMU_CKT
<b>GPIO E</b>							
41	PE0	EMAC_RXD1	DVP_D0	PWM0_A	UART3_TX		
42	PE1	EMAC_RXD0	DVP_D1	PWM0_B	UART3_RX		
43	PE2	EMAC_RXCTL	DVP_D2		UART4_TX		
44	PE3	EMAC_CLKIN	DVP_D3	I2S_MCLK	UART4_RX		
45	PE4	EMAC_TXD1	DVP_D4		UART5_TX		
46	PE5	EMAC_TXD0	DVP_D5		UART5_RX		

47	PE6	EMAC_TXCK	DVP_D6		UART6_TX		
48	PE7	EMAC_TXCTL	DVP_D7		UART6_RX		
49	PE8	EMAC_MDC	DVP_CK		UART7_TX		
50	PE9	EMAC_MDIO	DVP_HS		UART7_RX		
51	PE10	CLK_OUT2	DVP_VS	I2S_DIN	DMIC_CLK		
52	PE11	CLK_OUT1	PWM1_A	I2S_LRCK	DMIC_D0		
53	PE12	SPI2_CLK	PWM1_B	I2S_BCLK	DSPK1		
54	PE13	SPI2_CS	PWM2_A	I2S_DOUT	DSPK0		
USB							
87	PU0	USB_DM		UART0_RX	UART1_RX		
88	PU1	USB_DP		UART0_TX	UART1_TX		

### 3.3.4. D133EB QFN100 封装管脚说明

表 3.6 D133EB QFN100 封装管脚说明

管脚	定义	类型	功能	备注说明
RTC				
93	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5V
94	RTC_VCOIN	POWER	-	若不考虑掉电保持可悬空，内部有二极管从 3.3V 取
95	RTC_XO	OUTPUT	-	接 32.768kHz 无源晶振，若不使用 RTC 功能可悬空
96	RTC_XI	INPUT	-	接 32.768kHz 无源晶振，若不使用 RTC 功能可悬空
SYS				
75	RESETN	INPUT	系统复位	内置约 30Kohm 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7uF
91	PLL_XO	OUTPUT	-	接 24MHz 无源晶振
92	PLL_XI	INPUT	-	接 24MHz 无源晶振
POWER				
19,36,77,99	VCC33_IO	POWER	CPU IO 电压	3.3V 供电
78	LDO25	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1uf 旁路电容
35	LDO18	POWER	内置 LDO 输出	供内部 PSRAM 使用，若使用需做好芯片散热，外部接 1uf 旁路电容
7,34,76	VDD11_SYS	POWER	CPU Core 电压	1.1V 供电，若使用内置 LDO1x，必须做好芯片散热

表 3.7 D133EB QFN100 封装功能复用表

管脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 8
GPIO A							
79	PA0	GPADC0	IR_TX	I2C0_SCL	UART0_TX		CPU_NMI
80	PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX		DE_TE

81	PA2	GPADC2		I2C1_SCL	UART1_TX		UART2_CTS
82	PA3	GPADC3		I2C1_SDA	UART1_RX		UART2_RTS
83	PA4	GPADC4		CAN0_TX	UART2_TX		
84	PA5	GPADC5		CAN0_RX	UART2_RX		RTC_32K
85	PA6	GPADC6		CAN1_TX	UART3_TX		
86	PA7	GPADC7		CAN1_RX	UART3_RX		
87	PA8	RTP_XP		I2C2_SCL			
88	PA9	RTP_YP		I2C2_SDA			
89	PA10	RTP_XN	IR_RX				JTAG_MS
90	PA11	RTP_YN	IR_TX				JTAG_CK
GPIO B							
63	PB0	SPI0_WP	SPI1_WP		UART4_TX		
64	PB1	SPI0_MISO	SPI1_MISO		UART6_TX		
65	PB2	SPI0_CS0	SPI1_CS		UART6_RX		
66	PB3	SPI0_HOLD	SPI1_HOLD		UART4_RX		
67	PB4	SPI0_CLK	SPI1_CLK		UART6_RTS		
68	PB5	SPI0_MOSI	SPI1_MOSI		UART4_RTS	UART6_CTS	
69	PB6	SDC0_CMD	SPI2_CS		UART5_TX		FLASH_CS
70	PB7	SDC0_CLK	SPI2_MISO		UART5_RX		FLASH_MISO
71	PB8	SDC0_D3	SPI2_MOSI		UART5_RTS	UART7_CTS	FLASH_MOSI
72	PB9	SDC0_D0	SPI2_CLK		UART7_RTS		FLASH_CLK
73	PB10	SDC0_D1	SPI2_HOLD		UART7_TX		
74	PB11	SDC0_D2	SPI2_WP	SPI0_CS1	UART7_RX		
GPIO C							
100	PC0	SDC1_D1		I2C2_SCL	UART3_RTS		JTAG_MS
1	PC1	SDC1_D0					
2	PC2	SDC1_CLK					UART0_TX
3	PC3	SDC1_CMD					
4	PC4	SDC1_D3		I2C1_SCL	UART3_TX		UART0_RX
5	PC5	SDC1_D2		I2C1_SDA	UART3_RX		JTAG_CK
6	PC6	SDC1_DET		I2C2_SDA	UART3_CTS	DE_TE	
8	PC7						
9	PC8	SPI3_CLK		CAN0_TX	UART4_TX		
10	PC9	SPI3_CS		CAN0_RX	UART4_RX		
11	PC10	SPI3_MOSI		CAN1_TX	UART5_TX		
12	PC11	SPI3_MISO		CAN1_RX	UART5_RX		
GPIO D							

44	PD0	LCD_D0	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	
43	PD1	LCD_D1	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	
42	PD2	LCD_D2	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	
41	PD3	LCD_D3	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	
40	PD4	LCD_D4	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	
39	PD5	LCD_D5	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	
38	PD6	LCD_D6	SPI1_MOSI	PWM0_A	DSPK0	PBUS_AD6	
37	PD7	LCD_D7	SPI1_CLK	PWM0_B	DSPK1	PBUS_AD7	
33	PD8	LCD_D8	SPI1_HOLD	PWM1_A		PBUS_CLK	
32	PD9	LCD_D9	SPI1_WP			PBUS_NCS	
31	PD10	LCD_D10				PBUS_NADV	
30	PD11	LCD_D11		I2S_DIN		PBUS_NWE	
29	PD12	LCD_D12		I2S_DOUT		PBUS_NOE	
28	PD13	LCD_D13		I2S_LRCK		CLK_OUT0	
27	PD14	LCD_D14		I2S_BCLK		PBUS_AD8	
26	PD15	LCD_D15		I2S_MCLK		PBUS_AD9	
25	PD16	LCD_D16	PWM1_B	DMIC_CLK	UART2_TX	PBUS_AD10	
24	PD17	LCD_D17	PWM2_A	DMIC_D0	UART2_RX	PBUS_AD11	
23	PD18	LCD_D18	LVDS_D0N	DSI_D0N		PBUS_AD12	
22	PD19	LCD_D19	LVDS_D0P	DSI_D0P		PBUS_AD13	
21	PD20	LCD_D20	LVDS_D1N	DSI_D1N		PBUS_AD14	
20	PD21	LCD_D21	LVDS_D1P	DSI_D1P		PBUS_AD15	
18	PD22	LCD_D22	LVDS_D2N	DSI_CKN			
17	PD23	LCD_D23	LVDS_D2P	DSI_CKP			
16	PD24	LCD_DCLK	LVDS_CKN	DSI_D2N			
15	PD25	LCD_HS	LVDS_CKP	DSI_D2P		PWM2_B	
14	PD26	LCD_VS	LVDS_D3N	DSI_D3N		PWM3_A	
13	PD27	LCD_DE	LVDS_D3P	DSI_D3P		PWM3_B	CMU_CKT
<b>GPIO E</b>							
45	PE0	EMAC_RXD1	DVP_D0	PWM0_A	UART3_TX		
46	PE1	EMAC_RXD0	DVP_D1	PWM0_B	UART3_RX		
47	PE2	EMAC_RXCTL	DVP_D2		UART4_TX		
48	PE3	EMAC_CLKIN	DVP_D3	I2S_MCLK	UART4_RX		
49	PE4	EMAC_TXD1	DVP_D4		UART5_TX		
50	PE5	EMAC_TXD0	DVP_D5		UART5_RX		
51	PE6	EMAC_TXCK	DVP_D6		UART6_TX		
52	PE7	EMAC_TXCTL	DVP_D7		UART6_RX		

53	PE8	EMAC_MDC	DVP_CK		UART7_TX		
54	PE9	EMAC_MDIO	DVP_HS		UART7_RX		
55	PE10	CLK_OUT2	DVP_VS	I2S_DIN	DMIC_CLK		
56	PE11	CLK_OUT1	PWM1_A	I2S_LRCK	DMIC_D0		
57	PE12	SPI2_CLK	PWM1_B	I2S_BCLK	DSPK1		
58	PE13	SPI2_CS	PWM2_A	I2S_DOUT	DSPK0		
59	PE14	SPI2_MOSI	I2S_MCLK	I2C0_SCK	UART6_TX		
60	PE15	SPI2_MISO	PWM2_B	I2C0_SDA	UART6_RX		
61	PE16	SPI2_HOLD	PWM3_A		UART7_TX		
62	PE17	SPI2_WP	PWM3_B		UART7_RX		
USB							
97	PU0	USB_DM		UART0_RX	UART1_RX		
98	PU1	USB_DP		UART0_TX	UART1_TX		

### 3.4. 管脚/信号描述

管脚/信号名称	描述	类型
SYSTEM		
RESETN	复位管脚	I
PLL_XI	24MHz 晶振输入	AI
PLL_XO	24MHz 晶振输出	AO
RTC		
RTC_IO	RTC 唤醒输出	OD
RTC_VCOIN	RTC 纽扣电池供电	P
RTC_XO	32.768KHz 晶振输出	AO
RTC_XI	32.768KHz 晶振输入	AI
USB		
USB_DM	USB 数据信号负端	AI/O
USB_DP	USB 数据信号正端	AI/O
RTP		
RTP_XP	RTP X 方向正端	AI
RTP_YP	RTP Y 方向正端	AI
RTP_XN	RTP X 方向负端	AI
RTP_YN	RTP Y 方向负端	AI
ADC, x = 0~5		
GPADCx	模拟采样信号输入	AI

GPADCx	模拟采样信号输入	AI
EMAC		
EMAC_RXD1	RMII 数据接收信号线 1	I
EMAC_RXD0	RMII 数据接收信号线 0	I
EMAC_RXCTL	RMII 数据接收有效	I
EMAC_CLKIN	RMII 参考时钟	I
EMAC_TXD1	RMII 数据发送信号线 1	O
EMAC_TXD0	RMII 数据发送信号线 0	O
EMAC_TXCK	RMII 发送时钟	O
EMAC_TXCTL	RMII 数据发送使能	O
EMAC_MDC	RMII 串行管理接口时钟	I/O
EMAC_MDIO	RMII 串行管理接口数据	I/O
CLK_OUTx	可配置 25MHz 时钟输出, x = 0~3	O
PWM, x = 0~3		
PWMx_A	PWMx A 通道	O
PWMx_B	PWMx B 通道	O
SPI, x = 0~3		
SPIx_HOLD	SPIx 保持信号, 低电平有效	I/O
SPIx_WP	SPIx 写保护信号, 低电平有效	I/O
SPIx_CS	SPIx 片选信号, 低电平有效	I/O
SPIx_CLK	SPIx 时钟信号	I/O
SPIx_MOSI	SPIx 主机数据输出, 从机数据输入	I/O
SPIx_MISO	SPIx 主机数据输入, 从机数据输出	I/O
UART, x = 0~7		
UARTx_TX	UARTx 数据发送	O
UARTx_RX	UARTx 数据接收	I
UARTx_CTS	UARTx 发送允许	I
UARTx_RTS	UARTx 发送请求	O
I2C, x = 0~2		
I2Cx_SCL	I2Cx 串行时钟信号	I/O
I2Cx_SDA	I2Cx 串行数据信号	I/O
CAN		
CAN0_TX	CAN0 数据发送, 外接 CAN 总线收发器	O
CAN0_RX	CAN0 数据接收, 外接 CAN 总线收发器	I
CAN1_TX	CAN1 数据发送, 外接 CAN 总线收发器	O
CAN1_RX	CAN1 数据接收, 外接 CAN 总线收发器	I
CIR		

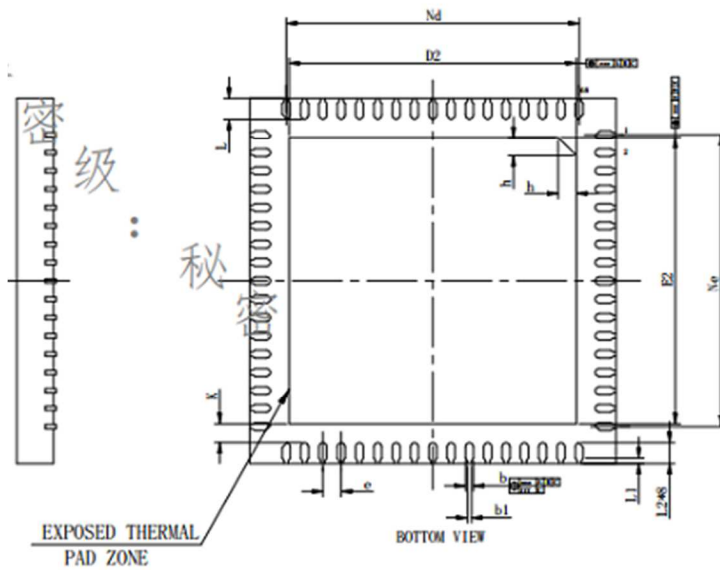
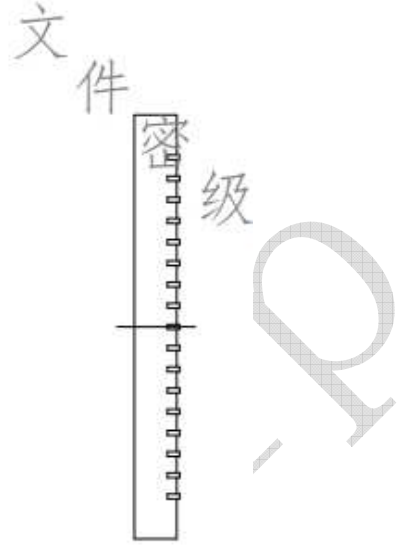
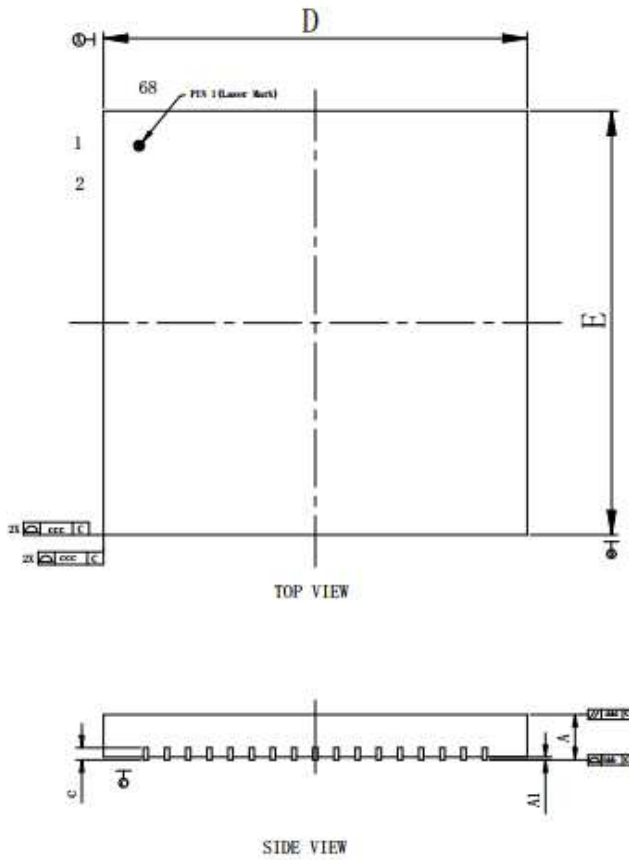
IR_TX	红外数据发送	O
IR_RX	红外数据接收	I
I2S		
I2S_MCLK	I2Sx 主时钟	O
I2S_LRCK	I2Sx 左/右时钟	I/O
I2S_BCLK	I2Sx 位时钟	I/O
I2S_DOUT	I2Sx 串行数据输出	O
I2S_DIN	I2Sx 串行数据输入	I
DSPK		
DSPK0	Speaker 信号输出通道 0	I/O
DSPK1	Speaker 信号输出通道 1	I/O
DMIC		
DMIC_CLK	PDM 数字麦克风时钟信号	O
DMIC_D0	PDM 数字麦克风数据信号	I/O
SDC, x = 0~1		
SDCx_CMD	SDC0 控制信号	I/O
SDCx_CLK	SDC0 时钟信号	O
SDCx_D[3:0]	SDC0 数据输入输出	I/O
LCD		
LCD_D[23:0]	LCD 数据输出	O
LCD_DCLK	LCD 时钟信号	O
LCD_HS	LCD 行场同步	O
LCD_VS	LCD 列场同步	O
LCD_DE	LCD 数据使能	O
LVDS		
LVDS_CKN	LVDSx 时钟负端	AO
LVDS_CKP	LVDSx 时钟正端	AO
LVDS_D0N	LVDSx 数据 0 负端	AO
LVDS_D0P	LVDSx 数据 0 正端	AO
LVDS_D1N	LVDSx 数据 1 负端	AO
LVDS_D1P	LVDSx 数据 1 正端	AO
LVDS_D2N	LVDSx 数据 2 负端	AO
LVDS_D2P	LVDSx 数据 2 正端	AO
LVDS_D3N	LVDSx 数据 3 负端	AO
LVDS_D3P	LVDSx 数据 3 正端	AO
MIPI DSI		
DSI_CKN	MIPI DSI 时钟负端	AI

DSI_CKP	MIPI DSI 时钟正端	AI
DSI_D0N	MIPI DSI 数据 0 负端	AI/O
DSI_D0P	MIPI DSI 数据 0 正端	AI/O
DSI_D1N	MIPI DSI 数据 1 负端	AI/O
DSI_D1P	MIPI DSI 数据 1 正端	AI/O
DSI_D2N	MIPI DSI 数据 2 负端	AI/O
DSI_D2P	MIPI DSI 数据 2 正端	AI/O
DSI_D3N	MIPI DSI 数据 3 负端	AI/O
DSI_D3P	MIPI DSI 数据 3 正端	AI/O
DVP		
DVP_CK	DVP 像素时钟	I
DVP_HS	DVP 行场同步	I
DVP_VS	DVP 列场同步	I
DVP_D[7:0]	DVP 数据输入	I



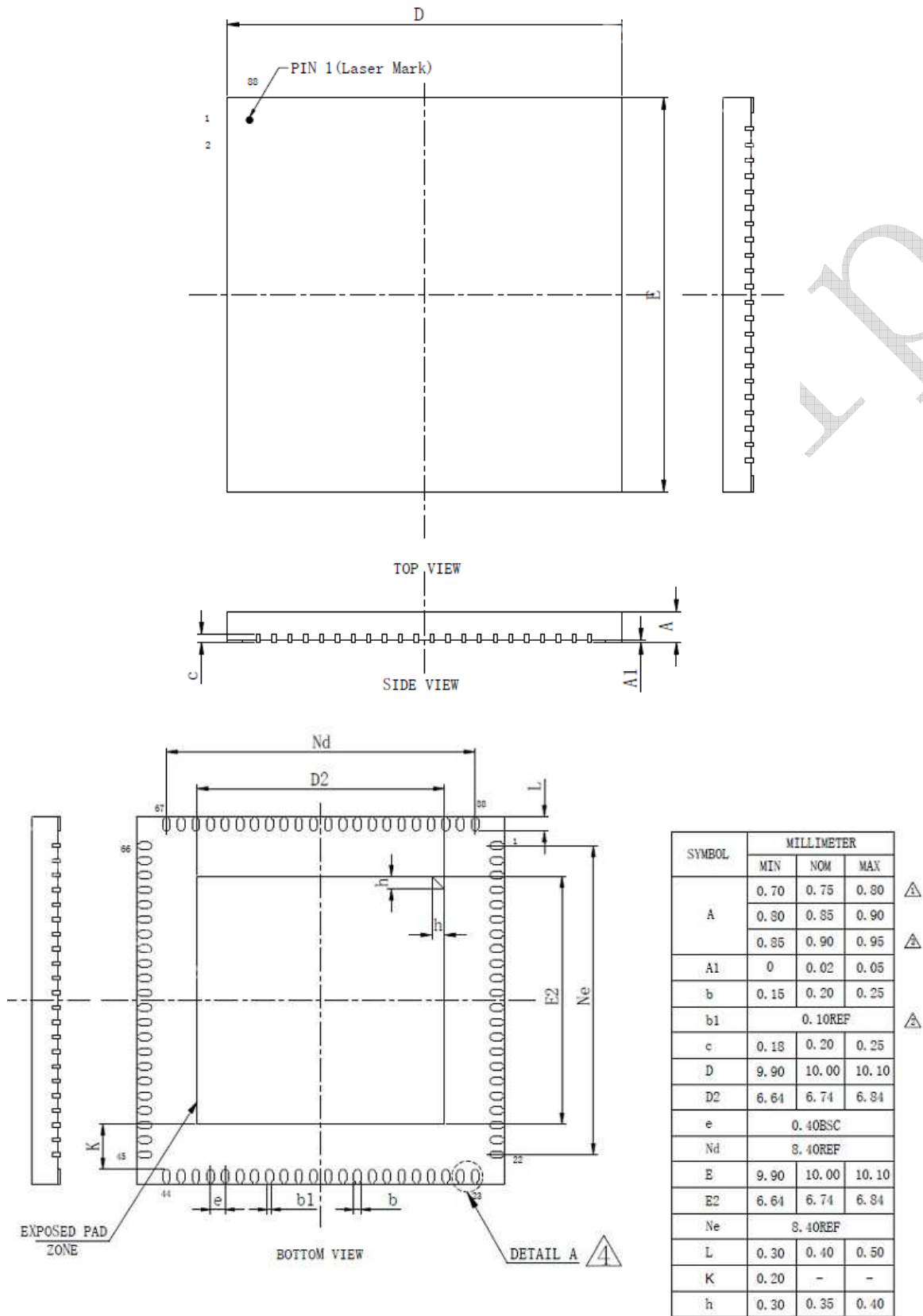
### 3.5. 封装尺寸

#### 3.5.1. D131BB QFN68



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
	0.80	0.85	0.90
	0.85	0.90	0.95
A1	—	0.02	0.05
b	0.10	0.15	0.20
b1	0.08REF		
c	0.18	0.20	0.25
D	6.90	7.00	7.10
D2	5.39	5.49	5.59
e	0.35BSC		
Nd	5.60BSC		
E	6.90	7.00	7.10
E2	5.39	5.49	5.59
Ne	5.60BSC		
L	0.35	0.40	0.45
L1	0.10REF		
L2	0.30	0.40	0.50
K	0.20	--	--
h	0.30	0.35	0.40

### 3.5.2. D133CB QFN88



### 3.5.3. D133EB QFN100

