



AC7840x 数据手册

适用于以下产品：

AC78407YGLA, AC78407LGLA, AC78407HGLA,
AC78406YGLA, AC78406LGLA, AC78406HGLA,
AC78405YGLA, AC78405LGLA, AC78405HGLA,
AC78403YGLA, AC78403LGLA, AC78403HGLA,
AC78407LFLA, AC78407HFLA,
AC78406YFLA, AC78406LFLA, AC78406HFLA

文档版本： 1.2

发布日期： 2023-06-25

© 2013 - 2022 杰发科技

本文档包含杰发科技的专有信息。未经授权，严禁复制或披露本文档包含的任何信息。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。

修订记录

版本	日期	作者	描述
0.5	2022-06-08	AutoChips	初版（使用设计参数/部分预估参数）
1.0	2022-12-28	AutoChips	正式版（使用实际测试参数）
1.1	2023-03-16	AutoChips	增加了DFlash寿命参数(7.3节)；增加了PFlash双Bank信息(1节)
1.2	2023-06-25	AutoChips	新增料号

版权声明

本数据手册包含杰发科技的机密信息。禁止未经授权使用或披露本手册包含的信息。对因未经杰发科技授权而全部或部分披露此文档内容而给杰发科技带来的任何损失或损害，杰发科技将追究责任。

杰发科技保留对此处任何信息进行更改的权利，此处的信息如有变更，恕不另行通知。杰发科技对使用或依赖此处包含的信息不承担任何责任。

本数据手册的所有信息均“按原样”提供，不提供任何形式的明示、暗示、法定或其他形式的保证。杰发科技明确拒绝对适销性，非侵权性和针对特定用途的适用性方面的所有暗示保证。杰发科技对本手册可能使用、包含或提供的任何第三方软件不提供任何担保，并且用户同意仅向该等第三方寻求与此相关的任何担保索赔。杰发科技对于根据用户规格或为符合特定标准或公开论坛而产生的任何交付物，也不承担任何责任。

文档目录

修订记录.....	2
版权声明.....	3
文档目录.....	4
插图目录.....	6
表格目录.....	7
1 主要特性.....	8
2 整体框图.....	10
3 器件标识.....	11
3.1 说明.....	11
3.2 格式.....	11
3.3 字段.....	11
3.4 示例.....	12
4 参数分类.....	13
5 额定值.....	14
5.1 热学操作额定值.....	14
5.2 湿度操作额定值.....	14
5.3 ESD 操作额定值.....	14
5.4 电压和电流操作额定值.....	15
6 通用.....	16
6.1 静态电气规格.....	16
6.1.1 电源和地引脚.....	16
6.1.2 DC 特性.....	16
6.1.3 功耗模式.....	18
6.1.4 电源电流特性.....	18
6.1.5 功耗模式转换的行为特性.....	27
6.2 动态规格.....	27
6.2.1 控制时序.....	27
6.2.2 PWM 模块时序.....	28
6.3 热规格.....	29
6.3.1 热特性.....	29
7 外设工作要求和行为.....	31
7.1 内核模块.....	31
7.1.1 SWD 电气规格.....	31
7.2 外部振荡器 (OSC) 和内部时钟源(ICS) 特性.....	31
7.2.1 外部振荡器(OSC) 特性.....	31
7.2.2 内部 RC 特性.....	32
7.2.3 PLL 特性.....	32
7.3 片内 Flash 规格.....	33
7.4 模拟.....	34
7.4.1 ADC 特性.....	34
7.4.2 模拟比较器 (ACMP) 电气规格.....	35
7.5 通信接口.....	35
7.5.1 SPI 规格.....	35
7.5.2 CAN 规格.....	38
7.5.3 UART 规格.....	38

	7.5.4	I2C 规格	38
	7.5.5	EIO 规格	39
8		尺寸	41
	8.1	LQFP144 封装信息	41
	8.1.1	LQFP144 封装尺寸信息	41
	8.1.2	LQFP144 产品正印	42
	8.2	LQFP100 封装信息	43
	8.2.1	LQFP100 封装尺寸信息	43
	8.2.2	LQFP100 产品正印	44
	8.3	LQFP64 封装信息	45
	8.3.1	LQFP64 封装尺寸信息	45
	8.3.2	LQFP64 产品正印	46
9		引脚分配	48
	9.1	信号多路复用和引脚分配	48
	9.2	器件引脚分配	53
	9.2.1	LQFP144 封装	53
	9.2.2	LQFP100 封装	54
	9.2.3	LQFP64 封装	55

插图目录

图 2-1 AC7840x 整体框图	10
图 6-1 电压引脚去耦	16
图 7-1 典型晶振或振荡器电路	32
图 7-2 ADC 输入等效图	35
图 7-3 SPI 时序图 — 主机	36
图 7-4 SPI 时序图 — 从机(cpha=0)	37
图 7-5 SPI 时序图 — 从机(cpha=1)	37
图 7-6 标准与快速模式下 I2C 总线时序图	39
图 8-1 LQFP144 – 144 引脚, 20*20 毫米低轮廓四方引脚扁平式封装外形 [□]	41
图 8-2 LQFP144 正印示例 (封装顶视图)	42
图 8-3 LQFP100 – 100 引脚, 14x14 毫米低轮廓四方引脚扁平式封装外形 [□]	43
图 8-4 LQFP100 正印示例 (封装顶视图)	44
图 8-5 LQFP64 – 64 引脚, 10 x10 毫米低轮廓四方引脚扁平式封装外形 [□]	45
图 8-6 LQFP64 正印示例图 (封装顶视图)	46
图 9-1 LQFP144 封装	53
图 9-2 LQFP100 封装	54
图 9-3 LQFP64 封装	55

表格目录

表 3-1 器件编号字段说明.....	11
表 4-1 参数分类.....	13
表 5-1 热学操作额定值.....	14
表 5-2 湿度操作额定值.....	14
表 5-3 ESD 操作额定值.....	14
表 5-4 电压和电流操作额定值.....	15
表 6-1 DC 特性.....	16
表 6-2 LVD/POR/AVDD 电压告警规格.....	17
表 6-3 供电电流特性.....	18
表 6-4 测试场景细节描述.....	19
表 6-5 功耗模式转换的行为特性.....	27
表 6-6 控制时序.....	27
表 6-7 PWM 输入时序.....	28
表 6-8 热学属性.....	29
表 7-1 SWD 全电压范围电气规格.....	31
表 7-2 OSC 规格 (环境温度范围 = -40 至 125 °C).....	31
表 7-3 OSC 和 ICS 规格 (环境温度范围 = -40 至 125 °C).....	32
表 7-4 PLL 特性.....	32
表 7-5 片内 Flash 特性.....	33
表 7-6 12 位 ADC 和温度传感器工作条件和特性.....	34
表 7-7 12 位 ADC 和温度传感器工作条件和特性 (续).....	34
表 7-8 比较器电气规格.....	35
表 7-9 SPI 特性 - 主机.....	36
表 7-10 SPI 特性- 从机.....	37
表 7-11 CAN 唤醒脉冲特性.....	38
表 7-12 不同模式 ^[1] 下 I2C 总线特性.....	38
表 8-1 LQFP144 - 144 引脚, 20*20 毫米低轮廓四方引脚扁平式封装外形机械数据 ^[1]	41
表 8-2 LQFP100 - 100 引脚, 14*14 毫米低轮廓四方引脚扁平式封装外形机械数据 ^[1]	43
表 8-3 LQFP64 - 64 引脚, 10x10 毫米低轮廓四方引脚扁平式封装机械数据 ^[1]	45
表 9-1 信号多路复用和引脚分配表.....	48

1 主要特性

- 车规标准
 - 支持 AEC-Q100 Grade 1
 - 支持 ISO26262 ASIL-B
- 性能
 - 高达 120MHz 的 ARM® Cortex-M4F 内核
 - 集成数字信号处理器(DSP)
 - 支持浮点单元(FPU)
 - 快速 I/O 访问接口
- 存储器和存储器接口
 - 片内 Flash，包含最大 1MB 的 PFlash(包括 2 个 Bank，512KB+512KB) 和 128KB 的 DFlash，PFlash 和 DFlash 都支持 ECC
 - 最大 124KB 的系统 SRAM，支持 ECC
 - 4KB 的 FlexRAM
- CSE(Cryptographic Services Engine)
 - 支持 AES-128，支持 ECB、CBC、CMAC
 - 支持 secure boot 模式
 - 符合 SHE 协议
 - 支持真随机数(TRNG)、伪随机数(PRNG)
 - 支持密钥管理，支持最多 17 个用户密钥
- 时钟
 - 外部振荡器(OSC)—支持 4MHz 到 30MHz 石英晶体振荡器(晶振模式)，或从 XIN 端直接输入最大 50MHz 外部时钟(外灌模式)
 - 系统锁相环(PLL)—支持内部或外部基准时钟源，最大频率 120MHz
 - 内部 128KHz 低功耗振荡器(LSI)
 - 高速内部时钟(HSI)—内部 RC 振荡器提供 8MHz 时钟源
 - 超高速内部时钟(VHSI)—内部 RC 振荡器提供 48MHz 时钟源
- 电源管理
 - 电源管理模块(PMC)有 5 个功耗模式：正常运行、低速运行模式、停止模式 1、停止模式 2、低功耗停止模式
 - 低压检测复位电路(LVD/LVR)
- 系统外设
 - 带独立时钟源的看门狗(内部/外部看门狗，WDG/EWDG)
 - 可编程循环冗余校验(CRC)模块
 - JTAG/SWD 调试接口
 - 1 个 16 通道 DMA
- 人机接口

- 最多 128 个通用输入输出接口 (GPIO)
- 外部中断 (IRQ) 模块
- **模拟模块**
 - 2 个 ADC，每个 ADC 多达 28 通道（外部 24 通道，内部 4 通道）、1Msps@12 位 / 1.33Msps@10 位 / 1.46Msps@8 位的 SAR ADC，可选硬件触发器(ADC)
 - 1 个包含 8 位 DAC 和可编程参考输入的模拟比较器(ACMP)
- **封装选项**
 - 144 引脚 LQFP
 - 100 引脚 LQFP
 - 64 引脚 LQFP
- **定时器**
 - 最多 6 个 8 通道互补脉宽调制 (PWM) 单元
 - 1 个 4 通道周期性中断定时器 (TIMER)
 - 1 个 16bit 的脉冲计数器 (PCT)
 - 1 个实时时钟计数器 (RTC)
 - 2 个可编程延时计数器(PDT)
- **通信接口**
 - 最大 4 个 CAN-FD 模块，兼容 CAN 2.0B
 - 4 个 UART 模块（支持 4 路 Software LIN）
 - 3 个 SPI 模块
 - 1 个 I2C 模块
 - 1 个 EIO 模块，支持最多 4 个定时器和 4 个移位器
- **操作特性**
 - 电压范围：2.7 到 5.5 V
- 温度范围 (环境)：-40 到 125°C

2 整体框图

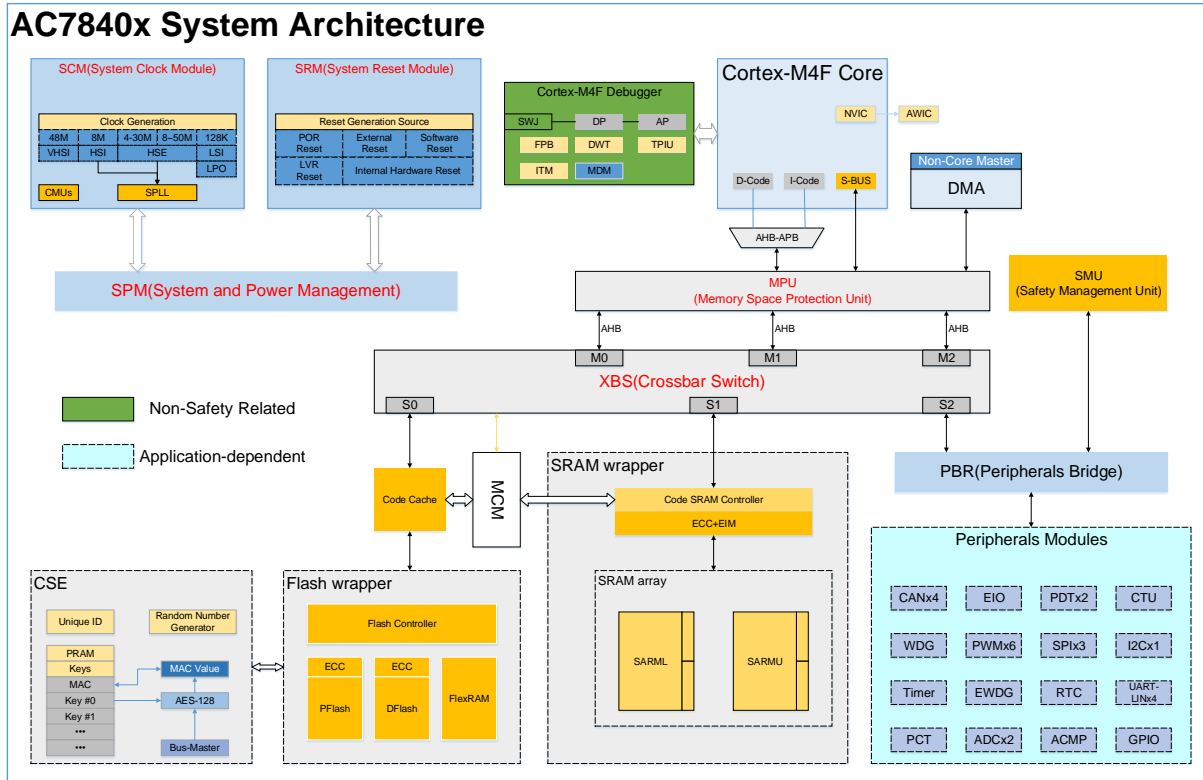


图 2-1 AC7840x 整体框图

3 器件标识

3.1 说明

芯片器件型号包含可识别具体器件的字段。您可以使用这些字段的值来区分收到的具体器件。

3.2 格式

此设备的器件编号采用如下格式：

AC## GTUFPN

3.3 字段

下表列出器件编号中每个字段的可能值（并非所有组合都有效）。

表 3-1 器件编号字段说明

字段	说明	值
AC	AutoChips	• AC
7	AutoChips MCU 系列	• 7
8	汽车通用型	• 8
4	Core Platform	• 4 = Cortex-M4F
0	特定功能位	• 0 = 性能/版本区分
6		• 7/6/5/3 = 产品子系列 7: 4 路 CAN-FD, 支持 Crypto, 支持 ISELED 6: 4 路 CAN-FD, 支持 Crypto 5: 3 路 CAN-FD, 支持 Crypto 3: 3 路 CAN-FD, 不支持 Crypto
Y	引脚数目	• H = 64 • L = 100 • Y = 144
G	Flash 存储器大小	• F = 512KB • G = 1024KB
L	封装类型	• L = LQFP • Q = QFN • T = TSSOP
A	温度范围(°C)	• A = AEC-Q100 Grade 1(-40~125°C) • I = -40~105°C C = -40~85°C

3.4 示例

器件编号示例为：AC78406YGLA。

4 参数分类

下表中显示的电气参数通过不同的方法来保证达到要求。为了便于客户更好地理解，将使用如下的分类，并在表中适当的位置相应标记参数。

表 4-1 参数分类

P	在对每个设备进行生产测试时确保达到这些参数要求。
C	通过不同制程的、具有统计意义的相关样本数量的测量结果来保证这些参数要求。
T	除非另有说明，否则通过统计典型条件下典型器件的小规模样本测量值来保证这些参数要求。此类别包含典型列中所示的所有值。
D	这些参数主要来自于仿真。

5 额定值

5.1 热学操作额定值

表 5-1 热学操作额定值

符号	说明	最小值	最大值	单位	附注
TSTG	存储温度	-55	150	°C	1
TSDR	焊接温度, 无铅	—	260	°C	2

1. 根据 JEDEC JESD22-A103 标准中“高温存储寿命”来确定;
2. 根据 IPC/JEDEC J-STD-020 标准中“非密封固态表面贴装设备湿度/再流焊灵敏度分类”确定。

5.2 湿度操作额定值

表 5-2 湿度操作额定值

符号	说明	最小值	最大值	单位	附注
MSL	湿度灵敏度级别	—	3	—	1

1. 根据 IPC/JEDEC J-STD-020 标准中“非密封固态表面贴装设备湿度/再流焊灵敏度分类”确定。

5.3 ESD 操作额定值

表 5-3 ESD 操作额定值

符号	说明	最小值	最大值	单位	附注
V _{HBM}	静电放电电压, 人体放电模型	-4000	4000	V	1
V _{CDM}	静电放电电压, 设备充电模型	-750	750	V	2
I _{LAT}	125°C 温度环境下的门锁电流	-100	100	mA	3

1. 根据 AEC-Q100-002-D, HUMAN BODY MODEL ELECTROSTATIC DISCHARGE TEST 来确定。
2. 根据 AEC-Q100-011-C1, CHARGED DEVICE MODEL (CDM) ELECTROSTATIC DISCHARGE TEST 确定。
3. 根据 AEC-Q100-004-D, IC LATCH-UP TEST 确定。
 - 在 125 °C 环境温度下进行测试 (II 类);
 - 电源组 1.5 V_{ccmax}

5.4 电压和电流操作额定值

绝对最大额定值仅为应力额定值，并不保证最大值时的功能操作。超过下表中指定的应力可能影响器件的可靠性或对器件造成永久性损坏。有关功能操作条件的更多信息，请参考此文档中的其他表格。

该器件包含防止高静态电压或电场造成损坏的电路，但建议采取预防措施，以避免实际应用中高于额定电压的输入造成这部分电路的损坏。未用输入引脚连接到适当的逻辑电压电平（例如， V_{SS} 或 V_{DD} ）或使能相关引脚的内部上拉电阻，可增强操作的可靠性。

表 5-4 电压和电流操作额定值

符号	说明	最小值	最大值	单位
V_{DD1}	数字电源电压	-0.3	5.5	V
V_{DD2}	数字电源电压	-0.3	5.5	V
V_{DD3}	数字电源电压	-0.3	5.5	V
V_{DD4}	数字电源电压	-0.3	5.5	V
V_{DD5}	数字电源电压	-0.3	5.5	V
V_{DD6}	数字电源电压	-0.3	5.5	V
I_{DD}	流入 V_{DD} 的最大电流	—	120	mA
V_{IN}	除开漏引脚之外的输入电压	-0.3	$V_{DD} + 0.1$ ^[1]	V
	开漏引脚的输入电压	-0.3	$V_{DD} + 0.1$ ^[1]	V
I_D	单引脚瞬态最大电流限值(适用于所有端口引脚)	-20	20	mA
V_{DDA}	模拟电源电压	$V_{DD} - 0.1$	$V_{DD} + 0.1$	V

^[1] 最大额定 V_{DD} 也适用于 V_{IN} 。

6 通用

6.1 静态电气规格

6.1.1 电源和地引脚

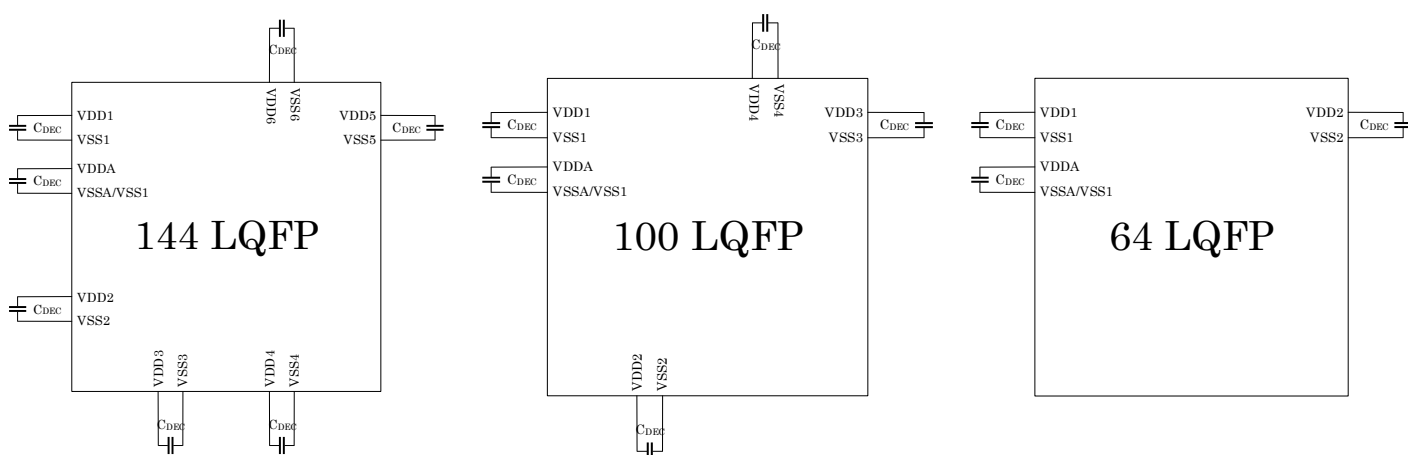


图 6-1 电压引脚去耦

1. VDDx 和 VDDA 在板上需连接到同一个供电电源。
2. 所有的退耦电容都需要使用 X7R 类型的低 ESR 值陶瓷电容，电容值建议是 0.1 uF。
3. 为了使电源引脚有更好的性能，建议使用 10 uF、0.1 uF 和 1 nF 电容并联形成退耦网络。
4. 所有的退耦电容都必须尽可能地靠近相应的电源和地引脚放置。

6.1.2 DC 特性

本节包括有关电源要求和 I/O 引脚特性的信息。

表 6-1 DC 特性

符号	C	说明		最小值	典型值	最大值	单位
VDD	P	工作电压		—	2.7	5.5	V
V _{OH}	P	输出高电压	驱动强度	I _{load} = -5, -20mA	VDD-0.8	—	V
I _{OH}	D	输出高电压	单个 IO 的最大输出高电流 I _{OH} 高驱动设置	5 V	20	—	mA
			3.3 V	14	—		
			单个 IO 的最大输出高电流 I _{OH} 低驱动设置	5 V	5	—	mA
			3.3 V	3.5	—		

I _{OHT}	D	输出高电压	所有 IO 的最大输出高电流之和	—	—	—	100	mA
V _{OL}	P	输出低电压	驱动强度	I _{load} =5, 20mA	—	—	0.8	V
I _{OL}	D	输出低电压	单个 IO 的最大输出低电流 I _{OL} 高驱动设置	5 V	20	—	—	mA
				3.3 V	12	—	—	
			单个 IO 的最大输出低电流 I _{OL} 低驱动设置	5 V	5	—	—	mA
				3.3 V	3	—	—	
V _{IH}	P	输入高电压	全部数字输入	4.0≤V _{DD} <5.5 V	0.65×V _{DD}	—	V _{DD} + 0.3	V
				2.7≤V _{DD} <4.0 V	0.70×V _{DD}	—	V _{DD} + 0.3	
V _{IL}	P	输入低电压	全部数字输入	4.0≤V _{DD} <5.5 V	-0.3	—	0.35×V _{DD}	V
				2.7≤V _{DD} <4.0 V	-0.3	—	0.30×V _{DD}	
V _{hys}	C	输入迟滞	全部数字输入	—	—	0.03×V _{DD}	—	V
I _{In}	P	输入漏电流	每个引脚 (高阻抗输入模式下的引脚)	V _{IN} =V _{DD} 或 V _{SS}	-1	0.1	1	μA
R _{PU}	P	上拉电阻	所有数字输入并使能内部上拉	4.0≤V _{DD} <5.5V	20	—	70	kΩ
				2.7≤V _{DD} <4.0V	20	—	70	
R _{PD}	P	下拉电阻	所有数字输入并使能内部下拉	4.0≤V _{DD} <5.5V	20	—	70	kΩ
				2.7≤V _{DD} <4.0V	20	—	70	
I _{IC}	D	DC 注入电流	单引脚限值	V _{IN} <V _{SS} , V _{IN} >V _{DD}	-3	—	3	mA
			总 MCU 限值, 包括所有应力引脚的总和		—	—	30	
C _{In}	C	输入电容, 所有引脚	—	—	5	7	pF	

表 6-2 LVD/POR/AVDD 电压告警规格

符号	C	说明	最小值	典型值	最大值	单位
V _{POR}	D	POR 重置电压 ^[1]	1.6	1.8	2	V
V _{LVDL}	C	下降沿低压告警阈值—低压档位	2.8	2.9	3.0	V

V _{LVDPH}	C	下降沿低压告警阈值—高压档位 ^[2]	4.4	4.5	4.65	V
V _{HYSLVD}	C	低压告警检测迟滞	—	50	—	mV
V _{LVRH}	C	下降沿低压复位阈值(RUN/STOP/VLPR)	2.5	2.6	2.7	V
V _{LVRH}	C	下降沿低压复位阈值(VLPS)	1.97	2.22	2.44	V
V _{HYSLVR}	C	低压复位检测迟滞	—	50	—	mV
V _{BG}	P	经过缓冲的带隙输出 ^[3]	1.18	1.2	1.22	V

^[1] 最大值是 POR 可以保证的最高电压值；

^[2] 上升沿阈值=下降沿阈值+ 迟滞电压；

^[3] 电压已在 V_{DD} = 5.0 V, T_{emp} = 25 °C 下进行出厂调整。

6.1.3 功耗模式

支持运行 RUN、STOP1、STOP2、VLPR、VLPS 五种功耗模式。

- 运行模式 (RUN) - CPU 可在全速状态下运行, MCU 复位后, 默认工作模式为 RUN 模式, 使用 VHSI 作为系统时钟 (System Clock)。
- 停止模式 1 (STOP1) - CPU 进入深度休眠模式, 内核时钟 (Core Clock)、系统时钟和总线时钟 (Bus Clock) 均关闭。
- 停止模式 2 (STOP2) - CPU 进入深度休眠模式, 内核时钟、系统时钟关闭, 总线时钟开启。
- 低速运行模式 (VLPR) - CPU 可在低速状态下运行, 此模式下 PLL 和 VHSI 及外部 HSE 被关闭, 只能使用 HSI 作为系统时钟。
- 低功耗停止模式 (VLPS) - CPU 进入深度休眠模式, 此模式为芯片的最低功耗模式。

6.1.4 电源电流特性

表 6-3 供电电流特性

功耗模式	使用情景	VDD (V)	-40°C	25°C	125°C	单位
RUN@120MHz	外设关闭	5	11.625	12.428	73.156	mA
		3.3	11.265	12.074	67.731	
	外设打开	5	32.288	31.778	95.944	
		3.3	30.350	30.737	88.369	
RUN@80MHz	外设关闭	5	11.625	12.429	73.156	
		3.3	11.264	12.075	67.725	
	外设打开	5	26.059	25.381	89.056	
		3.3	24.103	24.457	81.825	

RUN@64MHz	外设关闭	5	11.624	12.429	73.150	
		3.3	11.264	12.074	67.750	
	外设打开	5	23.470	22.798	86.200	
		3.3	21.532	21.917	79.113	
RUN@48MHz	外设关闭	5	11.624	12.429	73.125	
		3.3	11.264	12.075	67.725	
	外设打开	5	20.213	19.480	82.294	
		3.3	18.310	18.661	75.419	
STOP1	—	5	4.171	4.953	65.606	mA
		3.3	4.015	4.856	60.875	
STOP2	—	5	4.482	5.264	65.913	mA
		3.3	4.323	5.164	61.175	
VLPR	外设打开情景 1	5	2.888	2.625	62.050	mA
		3.3	2.223	2.539	57.506	
	外设打开情景 2	5	4.158	3.005	63.431	mA
		3.3	3.034	2.909	58.138	
	外设关闭	5	2.217	2.612	62.000	mA
		3.3	2.065	2.526	57.475	
VLPS	外设关闭	5	—	—	—	—
		3.3	—	—	—	
	定时器打开	5	—	—	—	—
		3.3	—	—	—	
IDD/MHz ^[1]	—	5	145.313	155.363	914.450	uA/MHz
		3.3	140.800	150.938	846.563	

[1] 该值在 RUN@80MHz，外设关闭情况下计算得到
表格中量测场景细节描述如下表所示。

表 6-4 测试场景细节描述

模块	VLPS(外设关闭)	VLPS(定时器关闭)	VLPR(外设关闭)	VLPR(外设打开情景 1)	VLPR(外设打开情景 2)	STOP1	STOP2	RUN(48/64/80/120MHz) (外设关闭)	RUN(48/64/80/120MHz) (外设打开)
内核模块									
NVIC	OFF	OFF	ON	ON	ON	OFF	OFF	ON	ON
系统模块									
SPM/MC	ON	ON	ON	ON	ON	ON	ON	ON	ON
稳压器	Stop	Stop	Stop	Stop	Stop	Run	Run	Run	Run

LVD/L VR	LVD 关 闭/LVR 打开	LVD 关 闭/LVR 打开	LVD 关 闭/LVR 打开	LVD 关 闭/LVR 打开	LVD 关 闭/LVR 打开	LVD/L VR 都打 开	LVD/L VR 都打 开	LVD/L VR 都打 开	LVD/L VR 都打 开
掉电检 测	ON	ON	ON	ON	ON	ON	ON	ON	ON
DMA	OFF	OFF	OFF	OFF	DMA:O N, DMA 每 8ms 从 SRAML 传输到 SRAM U 一次	OFF	OFF	OFF	DMA:O N, DMA 每 8ms 从 Flash 传输到 SRAM U 一次
WDG	OFF	ON	OFF	OFF	OFF	OFF	OFF	OFF	OFF
EWDG	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
时钟模块									
128kHz LSI	OFF	ON	ON	ON	ON	ON	ON	ON	ON
PLL	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON 在 48MHz 使用情 景下关 闭	ON 在 48MHz 使用情 景下关 闭
HSI	OFF	OFF	ON(8M Hz)	ON(8M Hz)	ON(8M Hz)	ON(8M Hz)	ON(8M Hz)	OFF	OFF
VHSI	OFF	OFF	OFF	OFF	OFF	ON(48 MHz)	ON(48 MHz)	ON(48 MHz)	ON(48 MHz)
HSE	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON	ON
SCG	LSI 作 为时钟 源	LSI 作 为 TIMER 的时钟 源	HSI 作 为时钟 源	HSI 作 为时钟 源	HSI 作 为时钟 源	所有时 钟源可 用	所有时 钟源可 用	所有时 钟源可 用,且 HSI 关 闭	所有时 钟源可 用,且 HSI 关 闭

内核时钟	OFF	OFF	4MHz(HSI 作时钟源)	4MHz(HSI 作时钟源)	1MHz(HSI 作时钟源)	OFF	OFF	Run@80 MHz:80 MHz(P LL 作时钟源,HSE:8MHz)	Run@80 MHz:80 MHz(P LL 作时钟源,HSE:8MHz)
系统时钟	OFF	OFF	4MHz(HSI 作时钟源)	4MHz(HSI 作时钟源)	1MHz(HSI 作时钟源)	OFF	OFF	Run@80 MHz:80 MHz(P LL 作时钟源,HSE:8MHz)	Run@80 MHz:80 MHz(P LL 作时钟源,HSE:8MHz)
								Run@64 MHz:64 MHz(P LL 作时钟源,HSE:8MHz)	Run@64 MHz:64 MHz(P LL 作时钟源,HSE:8MHz)
								Run@48 MHz:48 MHz (48MHz 作时钟源)	Run@48 MHz:48 MHz (48MHz 作时钟源)

								Run@48 MHz:48 MHz (48MHz 作时钟 源)	Run@48 MHz:48 MHz (48MHz 作时钟 源)
总线时 钟	OFF	OFF	2MHz(HSI 作 时钟源)	2MHz(HSI 作 时钟源)	1MHz(HSI 作 时钟源)	OFF	48MHz(VHSI 作时钟 源)	Run@80 MHz:40 MHz Run@64 MHz:32 MHz Run@48 MHz:48 MHz	Run@80 MHz:40 MHz Run@64 MHz:32 MHz Run@48 MHz:48 MHz
Flash 时钟	OFF	OFF	1MHz(HSI 作 时钟源)	1MHz(HSI 作 时钟源)	1MHz(HSI 作 时钟源)	OFF	24MHz(VHSI 作时钟 源)	Run@80 MHz:20 MHz Run@64 MHz:16 MHz Run@48 MHz:24 MHz	Run@80 MHz:20 MHz Run@64 MHz:16 MHz Run@48 MHz:24 MHz
存储器及存储器接口									

Flash 存储器	低功耗 (无读/无编程/无擦除)	低功耗 (无读/无编程/无擦除)	低功耗 (无读/无编程/无擦除)	低功耗 (无读/无编程/无擦除)	ON(可在最大1MHz时钟下读,无编程/无擦除)	低功耗 (无读/无编程/无擦除)	低功耗 (无读/无编程/无擦除)	ON	ON
Flash 预取	N/A	N/A	OFF	OFF	OFF	ON	ON	ON	ON
系统 RAM(SRAMU 和 SRAML)	低功耗 (无读/无写)	低功耗 (无读/无写)	低功耗 (可读/可写)	低功耗 (可读/可写)	低功耗 (可读/可写)	低功耗 (可读/可写)	低功耗 (可读/可写)	ON	ON
Cache	OFF	OFF	OFF	OFF	OFF	低功耗 (无读/无写)	低功耗 (无读/无写)	ON	ON
Flex 存储器	低功耗 (无读/无写)	低功耗 (无读/无写)	低功耗 (可读/可写)	低功耗 (可读/可写)	低功耗 (可读/可写)	低功耗 (无读/无写)	低功耗 (无读/无写)	ON	ON
通信模块									
UART	OFF	OFF	OFF	OFF	3xUAR T@1920 0 每 100ms 传输一 次	OFF	OFF	OFF	3xUAR T@1920 0 每 100ms 传输一 次

SPI	OFF	OFF	OFF	OFF	SPI0/1/ 2@500k bps 每 5ms 传输一 次	OFF	OFF	OFF	SPI0@ Run@80 MHz:20 Mbps RUN@6 4 和 48MHz 使用情 景:16M bps 每 5ms 传输一 次 SPI1/2 @1Mbp s 每 5ms 传输一 次
I2C	OFF	OFF	OFF	OFF	1xLPI2 C 每 100ms 传输一 次	OFF	OFF	OFF	1xLPI2 C 每 100ms 传输一 次
EIO	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
CAN	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	3xFlex CAN@5 00Kbps
安全模块									
CRC	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
定时器模块									

PWM	OFF	OFF	OFF	OFF	PWM0 CH0-7 400Hz PWM PWM1 CH0-7 200Hz PWM FMT2 CH5 20KHz PWM PWM3 CH0-7 200Hz PWM	OFF	OFF	OFF	PWM0 CH0-7 400Hz PWM PWM1 CH0-7 200Hz PWM FMT2 CH5 20KHz PWM PWM3 CH0-7 200Hz PWM
Timer	OFF	OFF	OFF	OFF	LPIT:O N,每 1ms 产 生一次 中断	OFF	OFF	OFF	LPIT:O N,每 1ms 产 生一次 中断
PDT	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
PCT	OFF	ON	OFF	OFF	ON	OFF	OFF	OFF	OFF
RTC	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
模拟模块									

12-bit ADC	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ADC0 7CH 打 开 @48MH z 每 3ms 转换一 次 ADC1 7CH 打 开 @48MH z 每 3ms 转换一 次
ACMP	OFF	OFF	OFF	OFF	ACMP 2 Ch 打 开	OFF	OFF	OFF	ACMP 2 Ch 打 开 @48MH z
PAD interface									
IOs 使 能	OFF	OFF	OFF	PC6,PC 7,PC8,P C9,PC1 0,PC11, PC12,P C13	PC6,PC 7,PC8,P C9,PC1 0,PC11, PC12,P C13,对 应外设 的 IO 使 能打开	OFF	OFF	OFF	对应外 设的 IO 使能打 开

6.1.5 功耗模式转换的行为特性

表 6-5 中的所有规格均采用此时钟配置:

- RUN
 - 时钟源: VHSI
 - SYS_CLK/CORE_CLK = 48 MHz
 - BUS_CLK = 48 MHz
- VLPR
 - 时钟源: HSI
 - SYS_CLK/CORE_CLK = 8 MHz
 - BUS_CLK = 8 MHz
- STOP1/STOP2
 - 时钟源: VHSI
 - SYS_CLK/CORE_CLK = OFF
 - BUS_CLK = 48 MHz
- VLPS: 所有时钟源关闭。

表 6-5 功耗模式转换的行为特性

符号	描述	最小值	典型值	最大值	单位
t _{POR}	在 POR 事件之后, 从 VDD 达到 2.7 V 开始, 到在工作温度范围内执行第一条指令时, 这之间的时间长度	—	325	—	μs
—	VLPS → RUN	14	—	21	μs
—	STOP1 → RUN	0.5	—	1.46	μs
—	STOP2 → RUN	0.5	—	1.46	μs
—	VLPR → RUN	—	1.5	—	μs
—	VLPS → VLPR	—	20	—	μs
—	RUN → STOP1	—	0.4	—	μs
—	RUN → STOP2	—	0.4	—	μs
—	RUN → VLPS	—	35	—	μs
—	RUN → VLPR	—	0.9	—	μs
—	Pin 复位 → 代码执行	—	214	—	μs

6.2 动态规格

6.2.1 控制时序

表 6-6 控制时序

编号	符号	C	额定值	最小值	典型值 ^[1]	最大	单位
1	f _{Sys}	D	系统和内核时钟(t _{sys} = 1/f _{Sys})	DC	—	120	MHz

2	f _{Bus}	P	总线频率($t_{cyc} = 1/f_{sys}$)	DC	—	60	MHz
3	f _{LSI}	P	内部低功耗振荡器频率	—	128	—	KHz
4	t _{extrst}	D	外部复位脉冲宽度 ^[2]	$1.5 \times t_{sys}$	—	—	ns
5	t _{ILIH} /t _{IHIL}	D	IRQ 脉冲宽度	RUN ^[3]	$1.5 \times t_{sys}$	—	ns
	t _{ILIH} /t _{IHIL}	D		VLPR	$1.5 \times t_{sys}$	—	ns
	t _{ILIH} /t _{IHIL}	D		STOP1	$1.5 \times t_{sys}$	—	ns
	t _{ILIH} /t _{IHIL}	D		STOP2	$1.5 \times t_{sys}$	—	ns
	t _{ILIH} /t _{IHIL}	D		VLPS	$1.5 \times t_{sys}$	—	ns
6	t _{Rise}	C	端口上升和下降时间- 标准驱动强度(负载 = 50 pF) ^[4]	—	—	10.2	ns
	t _{Fall}	C		—	—	9.5	ns
	t _{Rise}	C	端口上升和下降时间- 高驱动强度(负载 = 50 pF) ^[4]	—	—	3	ns
	t _{Fall}	C		—	—	3	ns

[1] 除非另有说明，否则典型值是指 V_{DD}=5.0 V、25 °C 时的特性数据；

[2] 这里保证可识别为 RESET_B 引脚请求的最短脉冲；

[3] 这里保证可通过引脚同步电路的最短脉冲宽度。低于该宽度的脉冲有可能不被识别；

[4] 时序按 20%的 V_{DD} 电平和 80%的 V_{DD} 电平显示，温度范围-40 至 125 °C。

6.2.2 PWM 模块时序

同步电路决定可识别的最短输入脉冲。这些同步电路的工作时钟被称作 PWM 时钟。

表 6-7 PWM 输入时序

编号	符号	C	描述	最小值	最大值	单位
1	f _{PWM}	D	定时器时钟频率	—	120M	Hz
2	f _{Tclk}	D	外部时钟频率	0	f _{PWM} /4	Hz
3	t _{Tclk}	D	外部时钟周期	4	—	t _{PWM} ^[1]
4	t _{clkh}	D	外部时钟高电平时间	1.5	—	t _{PWM}
5	t _{clkl}	D	外部时钟低电平时间	1.5	—	t _{PWM}
6	t _{ICPW}	D	外部输入脉冲宽度	1.5	—	t _{PWM}

[1] t_{PWM}=1/ f_{PWM}。

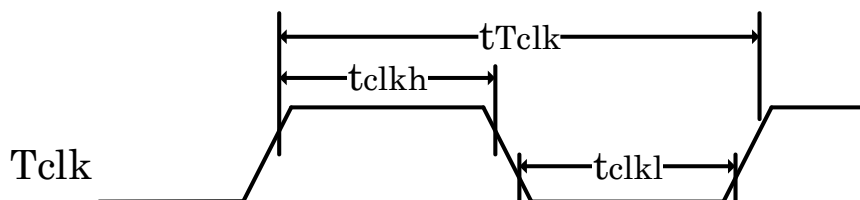


图 6-2 定时器外部时钟

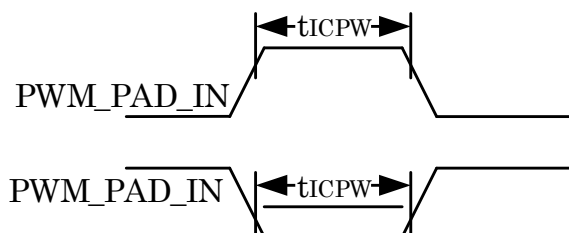


图 6-3 定时器外部输入脉冲

注意：PWM_PAD_IN 表示 PWM 对应的芯片引脚输入。

6.3 热规格

6.3.1 热特性

本节介绍有关工作温度范围、功耗和封装热阻的信息。I/O 引脚上的功耗通常比片上逻辑和电压调节器电路中的功耗少，且它由用户决定而非由 MCU 设计控制。要在功率计算中考虑 $P_{I/O}$ ，请确定实际引脚电压和 V_{SS} 或 V_{DD} 之间的电压差并乘以每个 I/O 引脚的引脚电流。

表 6-8 热学属性

电路板类型	符号	描述	144	100	64	单位	附注
			LQFP	LQFP	LQFP		
双层 (1s1p)	θ_{JA}	热阻，结到外部环境(自然对流)	46.0	64.59	64.83	$^{\circ}\text{C}/\text{W}$	1, 2
四层 (2s2p)	θ_{JA}	热阻，结到外部环境(自然对流)	38.13	48.22	45.41	$^{\circ}\text{C}/\text{W}$	1, 3
—	θ_{JB}	热阻，结到板	26.13	28.74	23.46	$^{\circ}\text{C}/\text{W}$	4
—	θ_{JC}	热阻，结到管壳	11.6	16.3	13.2	$^{\circ}\text{C}/\text{W}$	5
双层 (1s1p)	ψ_{JT}	热特性参数，结到外封装顶部中心（自然对流）	24.66	27.26	19.5	$^{\circ}\text{C}/\text{W}$	6
四层 (2s2p)	ψ_{JT}	热特性参数，结到外封装顶部中心（自然对流）	24.46	27.04	19.33	$^{\circ}\text{C}/\text{W}$	6
双层 (1s1p)	ψ_{JB}	热特性参数，结到外封装底部中心（自然对流）	25.06	27.78	20.75	$^{\circ}\text{C}/\text{W}$	7
四层 (2s2p)	ψ_{JB}	热特性参数，结到外封装底部中心（自然对流）	25.03	27.93	21.33	$^{\circ}\text{C}/\text{W}$	7
双层 (1s1p)	θ_{JMA}	热阻，结到外部环境（空气速率为200 英尺/分钟）	37.73	46.81	49.0	$^{\circ}\text{C}/\text{W}$	1, 3
四层 (2s2p)	θ_{JMA}	热阻，结到外部环境（空气速率为200 英尺/分钟）	31.93	40.14	37.5	$^{\circ}\text{C}/\text{W}$	1, 3

1. 结温是裸片大小、片上功耗、封装热阻、安装环境（板）温度、环境温度、气流、板上其他组件的功耗和板热阻的函数。

2. 基于 JEDEC JESD51-2 标准，在单层板(JESD51-3)水平方向。

3. 基于JEDEC JESD51-6, 在电路板(JESD51-7)水平方向。
4. 裸片和印刷电路板上的热阻, 基于JEDEC JESD51-8 标准, 板温度在封装附近的板上表面测量。
5. 裸片和封装底部焊盘之间的热阻, 忽略接触热阻。
6. 基于JEDEC JESD51-2 标准, 热特性参数表示封装顶部和结温度之间的温差。未提供希腊字母时的热特性。
7. 基于JEDEC JESD51-2 标准, 热特性参数表示封装底部和结温度之间的温差。未提供希腊字母时的热特性。

可通过以下公式计算平均芯片结温 (T_J) (以 $^{\circ}\text{C}$ 为单位) :

$$T_J = T_A + (P_D \times \theta_{JA})$$

其中: T_A = 环境温度, 以 $^{\circ}\text{C}$ 为单位;

θ_{JA} 是封装热阻, 结环境, 以 $^{\circ}\text{C}/\text{W}$ 为单位;

$$P_D = P_{\text{int}} + P_{\text{I/O}}$$

以瓦特为单位的芯片内部功率:

$$P_{\text{int}} = I_{\text{DD}} \times V_{\text{DD}}$$

$P_{\text{I/O}}$ 是输入和输出引脚上的功耗 — 由用户决定;

对于大多数应用, $P_{\text{I/O}} \ll P_{\text{int}}$, 且可以忽略。

P_D 和 T_J (如果忽略 $P_{\text{I/O}}$) 之间的近似 关系是:

$$P_D = K \div (T_J + 273^{\circ}\text{C})$$

求解以上等式中的 K :

$$K = P_D \times (T_A + 273^{\circ}\text{C}) + \theta_{JA} \times (P_D)^2$$

其中 K 是特定部分的常数。

通过测量已知 T_A 的 P_D (处于均衡状态) 来确定 K 。使用此 K 值, 可通过以上公式迭代求解任何 T_A 值来获得 P_D 和 T_J 值。

7 外设工作要求和行为

7.1 内核模块

7.1.1 SWD 电气规格

表 7-1 SWD 全电压范围电气规格

符号	描述	最小值	最大值	单位
	工作电压	2.7	5.5	V
J1	SWD_CLK 工作频率 • 串行线调试	0	12	MHz
J2	SWD_CLK 周期	1/J1	—	ns
J3	SWD_CLK 时钟脉宽 • 串行线调试	20	—	ns
J4	SWD_CLK 上升和下降时间	—	3	ns
J9	SWD_CLK 上升沿的 SWD_DIO 输入数据建立时间	5	—	ns
J10	SWD_CLK 上升沿的 SWD_DIO 输入数据保持时间	5	—	ns
J11	SWD_CLK 高电平到 SWD_DIO 数据有效	—	41	ns

7.2 外部振荡器 (OSC) 和内部时钟源(ICS) 特性

7.2.1 外部振荡器(OSC) 特性

表 7-2 OSC 规格 (环境温度范围 = -40 至 125 °C)

编号	符号	C	特性	最小值	典型值	最大值	单位
1	f _{hi}	C	振荡器频率	4	—	30	MHz
2	CL1,CL2	D	负载电容	参见注释 ^[1]			
3	R _s	D	串联电阻	—	0	—	KΩ
4	t _{cst}	C	晶振启动时间	—	3	—	ms

^[1] CL1 和 CL2 推荐使用为高频率应用设计、满足晶振需求的高质量外部陶瓷电容。CL1 和 CL2 通常大小相等。在确定 CL1 和 CL2 的尺寸时，必须包含 PCB 和 MCU 引脚电容（10 pF 可作为引脚和电路板电容的粗略估计）。

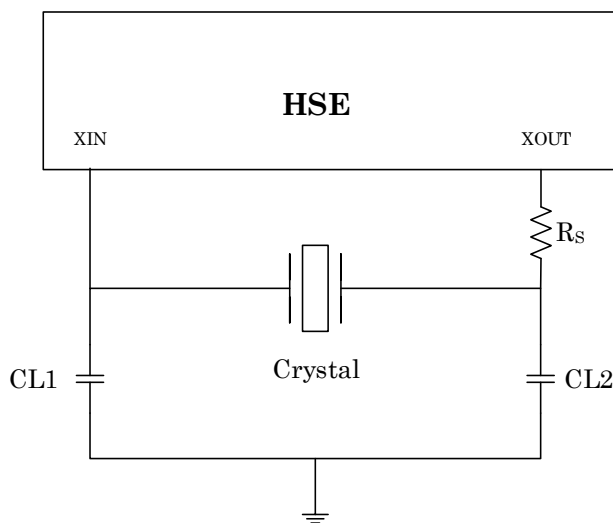


图 7-1 典型晶振或振荡器电路

7.2.2 内部 RC 特性

表 7-3 OSC 和 ICS 规格 (环境温度范围 = -40 至 125 °C)

编号	符号	C	特性		最小值	典型值	最大值	单位
1	f_{HSI}	P	HSI 输出频率范围	温度范围: -40 °C 至 125°C	7.9	8	8.1	MHz
2	f_{VHSI}	P	VHSI 输出频率范围	温度范围: -40 °C 至 125°C	47.28	48	48.72	MHz
3	f_{LSI}	P	LSI 输出频率范围	温度范围: -40 °C 至 125°C	108	128	147	KHz

7.2.3 PLL 特性

表 7-4 PLL 特性

编号	符号	C	参数	最小值	典型值	最大值	单位
1	f_{PLL_IN}	D	PLL 输入时钟频率	4	—	48	MHz
2	f_{PLL_REF}	D	PLL 参考时钟频率	—	—	12	MHz
3	f_{PLL_OUT}	D	PLL 输出时钟频率	9	—	120	MHz
4	f_{VCO_OUT}	D	VCO 输出频率	500	—	1500	MHz

工作环境温度: -40~125°C
 $f_{PLL_REF} = f_{PLL_IN} / Prediv$, Prediv 可以为 1,2,4
 $f_{VCO_OUT} = f_{PLL_REF} * Fbkdiv$, Fbkdiv 可以为 5,6,7,...,254,255
 $f_{PLL_OUT} = f_{VCO_OUT} / Postdiv$, Postdiv 可以为 2,4,6,...,60,62

7.3 片内 Flash 规格

本节详细介绍了片内 Flash 存储器的编程/擦除时间和编程/擦除次数。

表 7-5 片内 Flash 特性

符号	C	描述	最小值	典型值	最大值	单位
V _{Prog/Erase}	D	-40°C 到 125 °C 温度环境下编程/擦除工作电压	2.7	—	5.5	V
f _{SYS}	D	片内 Flash 总线频率	8	48	120	MHz
t _{RDONCE}	D	片内 Flash 读取一次时间	4	4	6	t _{cyc} [1]
t _{MER}	D	批量擦除(所有主块页)	—	32	—	ms
t _{MERPF}	D	批量擦除 PFlash	—	28	—	ms
t _{MERDF}	D	批量擦除 DFlash	—	26	—	ms
t _{PER}	D	页擦除(一页)	—	820	—	us
t _{MERV}	D	批量擦除校验(所有主块页)	295000	—	590000	t _{cyc} [1]
t _{MERVPF}	D	批量擦除校验 PFlash	262200	—	524400	t _{cyc} [1]
t _{MERVDF}	D	批量擦除校验 DFlash	32800	—	65600	t _{cyc} [1]
t _{PERV}	D	连续校验 (n 个 64bit)	2 × n	—	4 × n	t _{cyc} [1]
t _{PRG1}	D	片内单次编程 Flash (64bit)	—	95	—	us
t _{PRGn}	n ≤ 8	片内连续编程 Flash(n 个 64bit)	—	200	—	us
t _{PRGn}	n > 8		—	(n/8+1)×200	—	us
nEDR	C	片内 PFlash 寿命 (擦除-编程循环次数) Ta= -40 °C 至 125 °C	10 k	—	—	次
	C	片内 DFlash 寿命 (擦除-编程循环次数) Ta= -40 °C 至 125 °C	100 k	—	—	次
t _{RET}	C	平均结温为 T _{Javg} = 85°C 下高达 10,000 编程/擦除周期后 PFlash 数据保持时间	10	—	—	年
	C	平均结温为 T _{Javg} = 85°C 下高达 100,000 编程/擦除周期后 DFlash 数据保持时间	10	—	—	年

[1] t_{cyc} = 1/ f_{SYS}.

7.4 模拟

7.4.1 ADC 特性

表 7-6 12 位 ADC 和温度传感器工作条件和特性

符号	C	描述	条件	最小值	典型值	最大值	单位
V _{AVDD}	D	供电电压	绝对值	2.7	—	5.5	V
V _{REFH}	D	正参考输入	绝对值	2.7	—	V _{AVDD}	V
V _{REFL}	D	负参考输入	绝对值	—	0	—	V
V _{IN}	D	输入电压范围	—	0	—	V _{AVDD} /V _{REFH}	V
R _{IN}	D	输入源阻抗	参考公式 ^[1]	—	—	—	Ω
C _{ADC}	D	内部采样电容	—	—	2.4	—	pF
R _{ADC}	D	采样开关电阻	—	—	—	3.1	KΩ
f _{ADC}	D	ADC 时钟频率	—	—	—	30	MHz
T _s	D	ADC 采样周期	—	5/10/15/23/35/45/85/185			cycle
f _{sample}	D	采样时间	—	—	T _s /f _{ADC}	—	s
f _{trig}	D	转换速率 (包含采样时间)	12bit: f _{ADC} =30MHz; T _s =15 cycles	—	—	1	MHz
			10bit: f _{ADC} =30MHz; T _s =10 cycles	—	—	1.33	MHz
			8bit: f _{ADC} =30MHz; T _s =10 cycles	—	—	1.46	MHz
INL	C	积分非线性	12bit ^[2]	-3	1.5	3	LSB
DNL	C	差分非线性	12bit ^[2]	-1	1.5	3	LSB
TUE	C	总不可调误差	12bit ^[2]	-8	—	8	LSB
CH	D	外部通道	—	—	—	24	—

^[1] 输入源阻抗与采样时间关系需满足下式： $R_{IN} < \frac{T_s}{f_{ADC} \cdot C_{ADC} \cdot \ln(2^{N+2})} - R_{ADC}$ ，式中 N 为 ADC 的位数，ADC 采样时长需满足 0.25LSB 的建立精度，式中未考虑 PAD 端的寄生电容。

^[2] INL、DNL、TUE 测试条件均为 12bit，转换速率为 1MSPS，电源以及参考电压均大于 3V。

表 7-7 12 位 ADC 和温度传感器工作条件和特性（续）

符号	C	特性	条件	最小值	典型值	最大值	单位
----	---	----	----	-----	-----	-----	----

Slope	D	温度传感器斜率	-40 °C–125 °C	—	1.788	—	mV/°C
V _{TEMP25}	D	温度传感器电压	25 °C	—	0.673	—	V

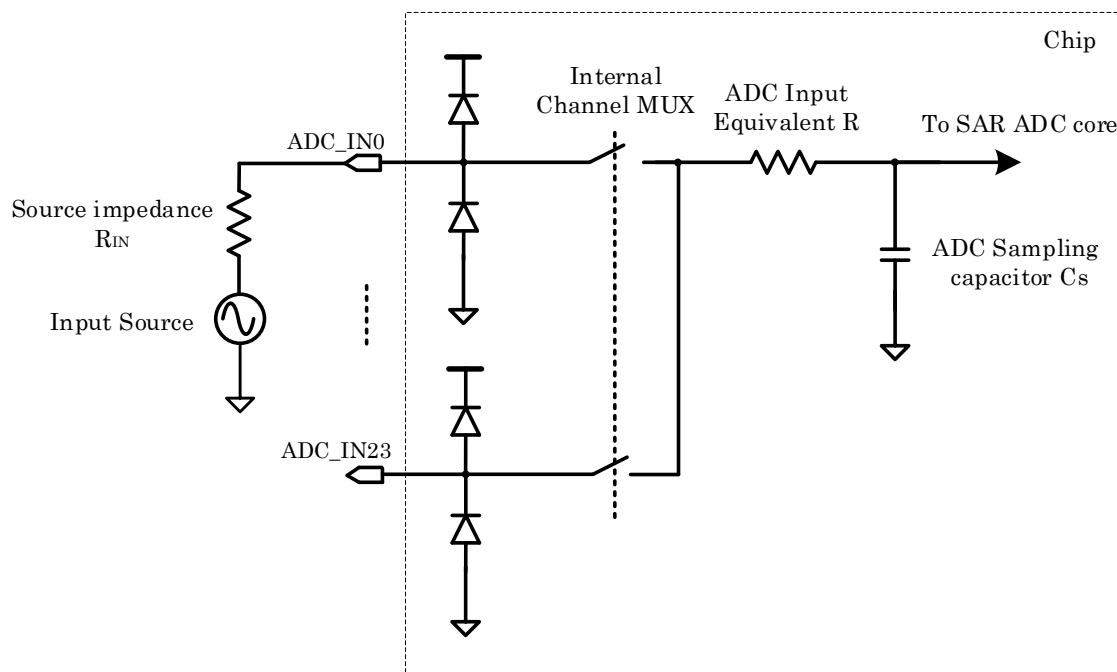


图 7-2 ADC 输入等效图

7.4.2 模拟比较器 (ACMP) 电气规格

表 7-8 比较器电气规格

符号	C	特性	最小值	典型值	最大值	单位
V _{AVDD}	D	供电电压	2.7	—	5.5	V
I _{DDA}	T	供电电流 (工作模式)	—	—	20	μA
V _{AIN}	D	模拟输入电压	0	—	V _{AVDD}	V
V _{AIO}	P	输入参考失调电压	-30	—	30	mV
V _{HYS}	C	模拟比较器迟滞电压 (HYST=0)	—	0/10/20/40	—	mV
I _{DDAOFF}	D	供电电流 (关闭模式)	—	—	100	nA
t _D	C	传播延迟	—	0.4	1	μs

7.5 通信接口

7.5.1 SPI 规格

串行外设接口(SPI)可为主从操作提供同步串行总线。用户可以自由配置多项传输参数。下面各表将介绍典型 SPI 时序模式的时序特性。有关修正传输格式的信息,请参见本芯片“参考手册”中的 SPI 一章。这些格式主要用于和速度较慢的外围设备通信。如无特殊说明,表中所有时序采用的电压阈值均为杰发科技机密文件

20%的 V_{DD} 和 80%的 V_{DD} 。所有时序均假定已针对所有 SPI 输出引脚 禁用压摆率控制并启用高驱动强度。

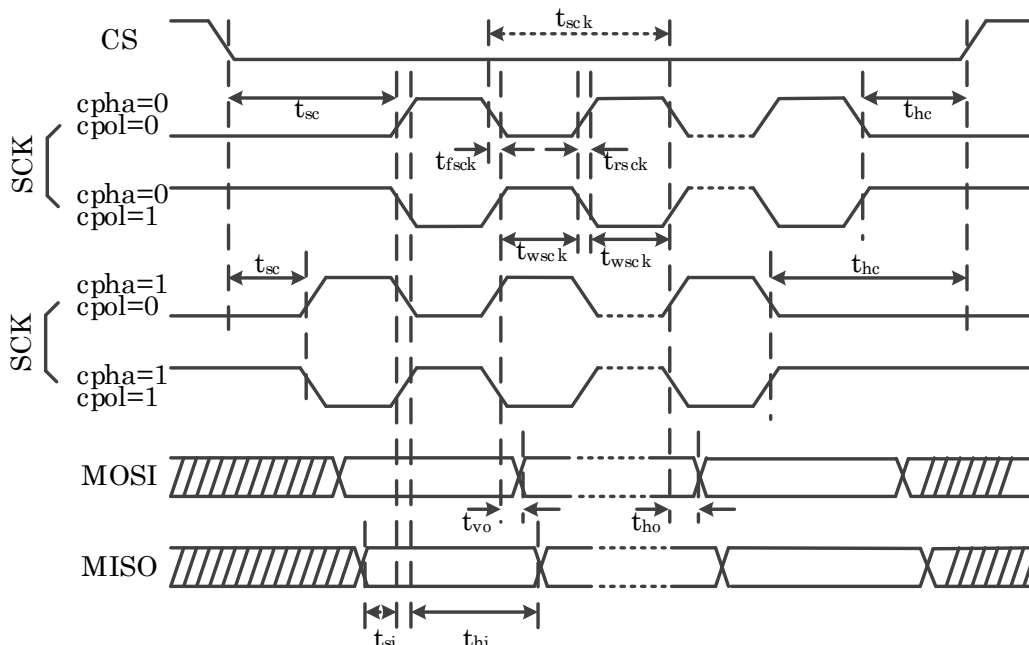


图 7-3 SPI 时序图 —主机

表 7-9 SPI 特性 – 主机

符号	描述	最小值	最大值	单位	注解
f_{op}	操作频率	$f_{clk}/512$	15	MHz	f_{clk} 是 SPI 功能时钟
t_{sc}	CS 建立时间	$1 \times t_{clk}$	$256 \times t_{clk}$	ns	从 CS 下降沿到第一个 SCK 边沿的时间 (t_{clk} 为 SPI 功能时钟周期)
t_{hc}	CS 保持时间	$1 \times t_{clk}$	$256 \times t_{clk}$	ns	从最后一个 SCK 边沿到 CS 上升沿的时间
t_{wsc}	时钟 (SCK) 高电平或低电平时间	$1 \times t_{clk}$	$256 \times t_{clk}$	ns	未考虑 t_{rsc} 和 t_{fsc}
t_{si}	数据输入建立时间	15	—	ns	—
t_{hi}	数据输入保持时间	5	—	ns	—
t_{vo}	数据输出有效时间	—	5	ns	—
t_{ho}	数据输出保持时间	-5	—	ns	—

7.5.2 CAN 规格

表 7-11 CAN 唤醒脉冲特性

符号	描述	最小值	典型值	最大值	单位
t _{WUP}	过滤掉的 CAN“显性”唤醒脉冲参数	—	—	0.9	μs
t _{WUP}	有效的 CAN“显性”唤醒脉冲参数	4.7	—	—	μs

7.5.3 UART 规格

通用的异步收发器(UART)的基本功能是按单 bit 传输和接收串行数据。在 AC7840x 芯片中，额外加入了软件 LIN 功能，用来实现间断区域，同步区域以及数据的传输。下面将介绍 UART 主要的参数特性：

1. 最多支持 4 路 UART，这 4 路均支持软 LIN 功能(同一路 UART 的 uart 功能和软 LIN 功能不能同时使用)；
2. UART 支持产生或接收波特率范围在 600bps~7.5Mbps 的数据，实际波特率和理想波特率误差不超过 1%；
3. GPIO 管脚脉冲宽度最小应超过 133ns。由于管脚对输入信号没有经过无源滤波处理，因此至少要保证超过此脉冲宽度，才能保证输入信号可以被识别；
4. 使用软件 LIN 功能时可支持的最高波特率为 20Kbps；
5. 使用软件 LIN 功能时，可选择开启自动波特率检测。此时接收波特率可容忍的误差范围是-14%~+14%。
6. 4 路 UART 只有 0~2 路支持硬件流控功能。

7.5.4 I2C 规格

表 7-12 不同模式⁽¹⁾下 I2C 总线特性

符号	描述	标准模式		快速模式		快速+模式		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
f _{SCL}	SCL 时钟频率	0	100	0	400	0	1000	KHz
t _{HD;STA}	开始状态保持时间	4	—	0.6	—	0.26	—	μs
t _{LOW}	SCL 时钟低电平长度	4.7	—	1.3	—	0.5	—	μs
t _{HIGH}	SCL 时钟高电平长度	4	—	0.6	—	0.26	—	μs
t _{SU;STA}	重复开始状态建立时间	4.7	—	0.6	—	0.26	—	μs

$t_{HD:DAT}$	数据保持时间	0	—	0	—	0	—	μs
$t_{SU:DAT}$	数据建立时间	250	—	100	—	50	—	ns
t_r	SDA 和 SCL 信号的上升时间	—	1000	20	300	—	120	ns
t_f	SDA 和 SCL 信号的下降时间	—	300	$20 \times (V_{DD}/5.5V)$	300	$20 \times (V_{DD}/5.5V)$	120	ns
$t_{SU:STO}$	结束状态的建立时间	4	—	0.6	—	0.26	—	μs
t_{BUF}	结束和开始状态之间的总线空闲时间	4.7	—	1.3	—	0.5	—	μs
C_b	总线负载电容	—	400	—	400	—	550	pF
$t_{VD:DAT}$	数据有效时间	—	3.45	—	0.9	—	0.45	μs
$t_{VD:ACK}$	应答数据有效时间	—	3.45	—	0.9	—	0.45	μs
V_{nL}	低电平期间的噪声	$0.1V_{DD}$	—	$0.1V_{DD}$	—	$0.1V_{DD}$	—	V
V_{nH}	高电平期间的噪声	$0.2V_{DD}$	—	$0.2V_{DD}$	—	$0.2V_{DD}$	—	V

[1] I2C 支持三种模式：标准模式、快速模式、快速+模式。

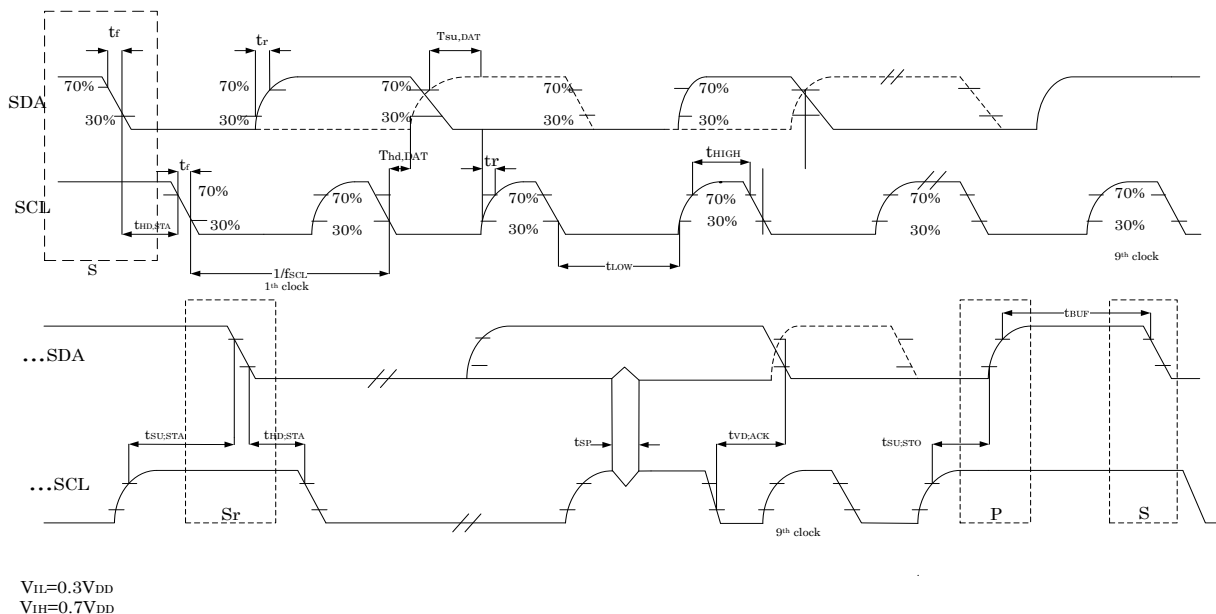


图 7-6 标准与快速模式下 I2C 总线时序图

7.5.5 EIO 规格

EIO (Enhanced IO) 是一个高度可配置的模块，提供了广泛的功能，包括：

- 模拟各种串行通信协议

- 4 个灵活的 16 位定时器，支持各种触发、复位、启用和禁用条件
- 4 个可配置的 32 位移位器，支持发送、接收和匹配存储功能

凭借 4 个定时器和 4 个移位器，EIO 模块能够支持广泛的协议，包括但不限于：

- UART 发送和接收
- I2C 主机
- SPI 主机和从机
- I2S 主机和从机
- PWM 波形生成

8 尺寸

8.1 LQFP144 封装信息

8.1.1 LQFP144 封装尺寸信息

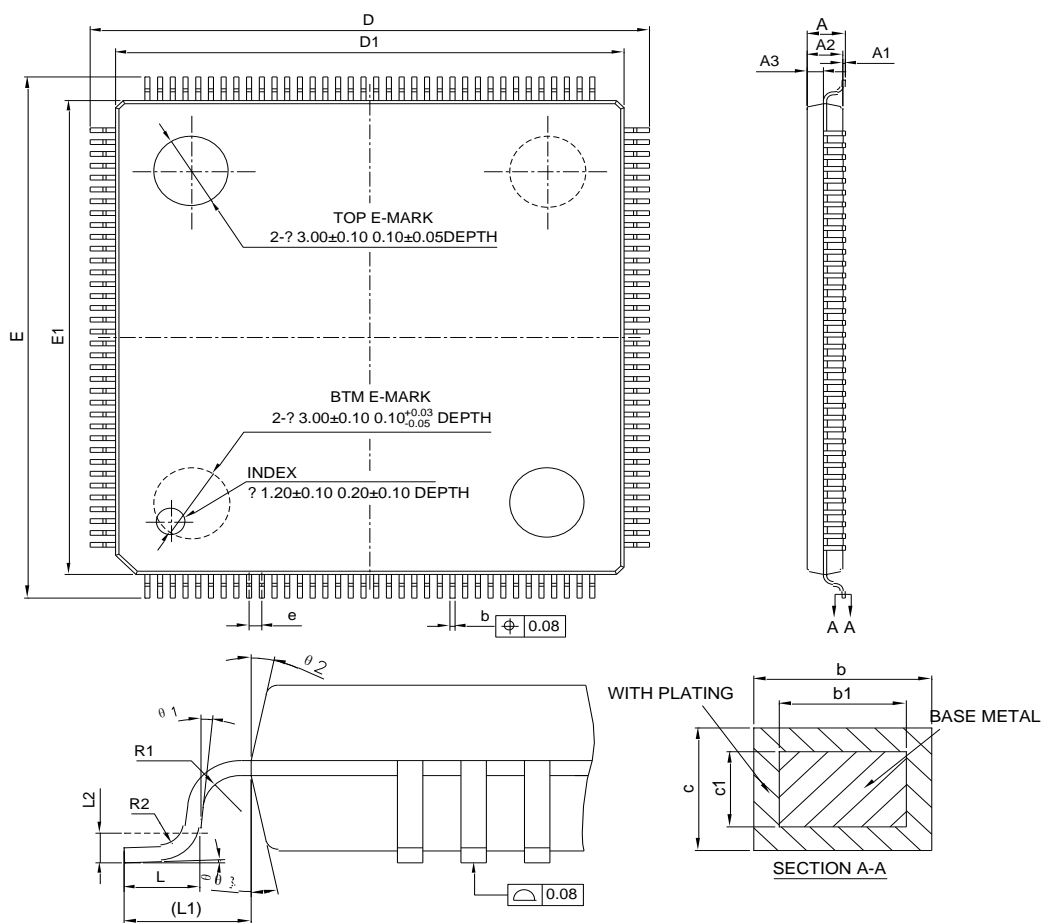


图 8-1 LQFP144 – 144 引脚，20*20 毫米低轮廓四方引脚扁平式封装外形^[1]

^[1] 该图绘制比例和实物比例有差别。

表 8-1 LQFP144 – 144 引脚，20*20 毫米低轮廓四方引脚扁平式封装外形机械数据^[1]

数据项	符号	最小值	标准值	最大值
总高度	A	—	—	1.60
站立高度	A1	0.05	—	0.15
模塑厚度	A2	1.35	1.40	1.45
框架到模塑高度	A3	0.59	0.64	0.69
引脚宽度	b	0.17	—	0.27

数据项	符号	最小值	标准值	最大值
不含镀层的引脚宽度	b1	0.17	0.20	0.23
引线框架厚度	c	0.127	—	0.18
不含镀层的引线框架厚度	c1	0.119	0.127	0.135
外引脚间距	X	D	21.80	22.00
	Y	E	21.80	22.20
封装体尺寸	X	D1	19.90	20.10
	Y	E1	19.90	20.10
引脚间距	e	0.40	0.50	0.60
L	L	0.45	0.60	0.75
引脚长度	L1	1.00 REF		
L2	L2	0.25 BSC		
引脚成型圆弧半径 R1	R1	0.08	—	—
引脚成型圆弧半径 R2	R2	0.08	—	—
角度 1	Θ	0°	—	7°
角度 2	Θ1	0°	—	—
角度 3	Θ2	11°	12°	13°
角度 4	Θ3	11°	12°	13°

[1] 尺寸以毫米表示和度量。

8.1.2 LQFP144 产品正印

下图给出了顶部正印方向与引脚 1 标识符位置的示例。

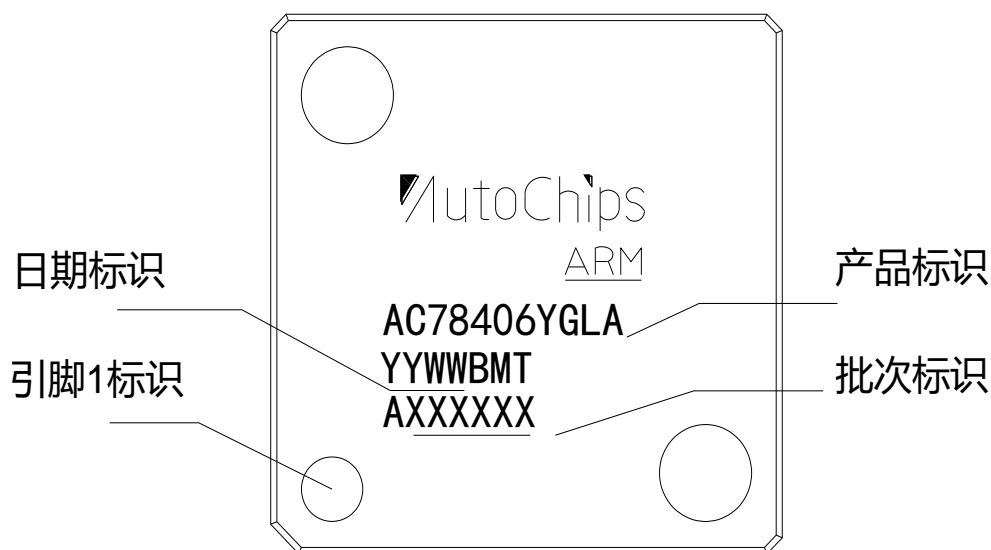


图 8-2 LQFP144 正印示例（封装顶视图）

8.2 LQFP100 封装信息

8.2.1 LQFP100 封装尺寸信息

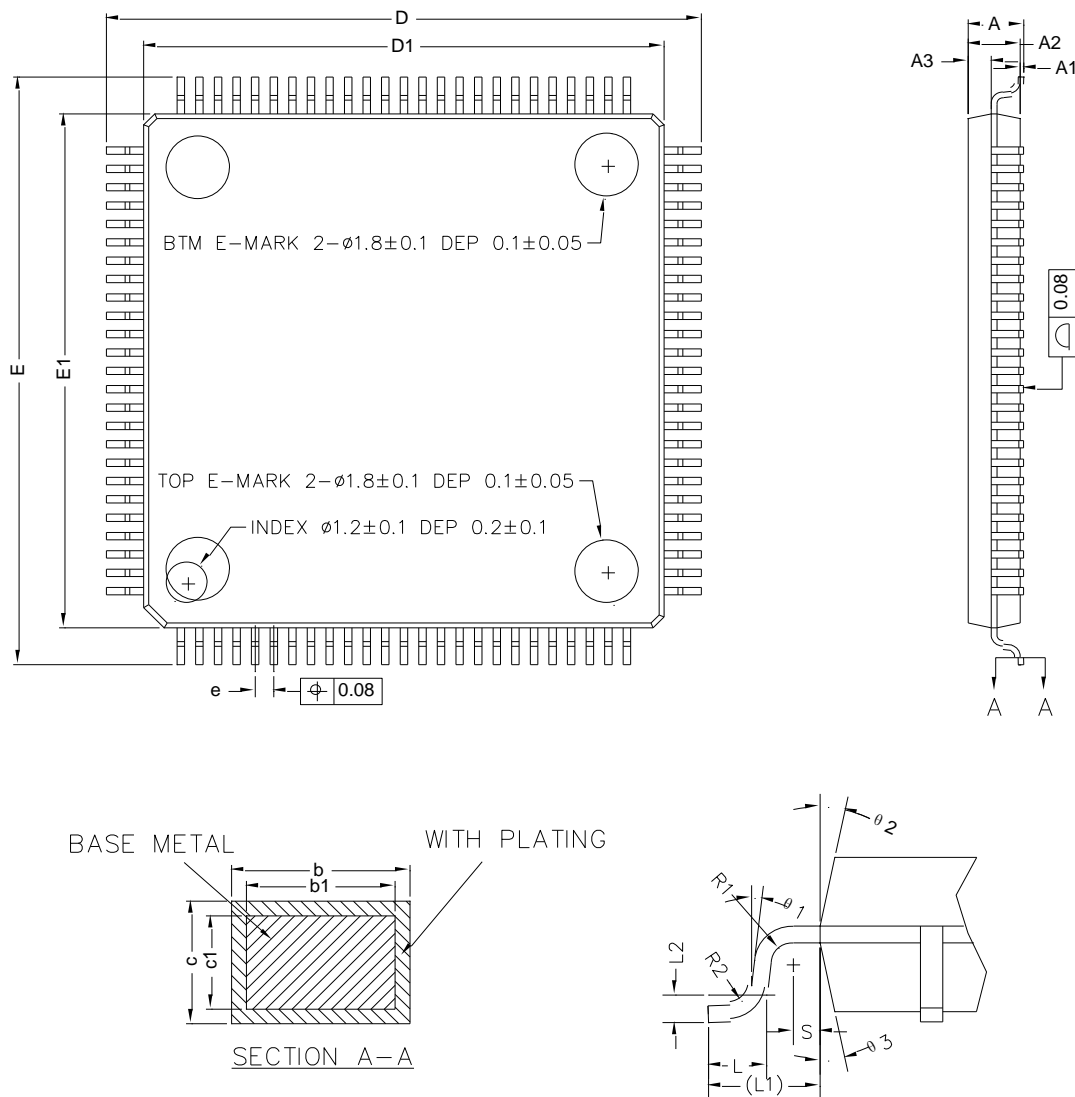


图 8-3 LQFP100 – 100 引脚，14x14 毫米低轮廓四方引脚扁平式封装外形^[1]

^[1] 该图绘制比例和实物比例有差别。

表 8-2 LQFP100 – 100 引脚，14*14 毫米低轮廓四方引脚扁平式封装外形机械数据^[1]

数据项	符号	最小值	标准值	最大值
总高度	A	—	—	1.60
站立高度	A1	0.05	—	0.15
模塑厚度	A2	1.35	1.40	1.45
框架到模塑高度	A3	0.59	0.64	0.69

数据项	符号	最小值	标准值	最大值
引脚宽度	b	0.17	—	0.27
不含镀层的引脚宽度	b1	0.17	0.20	0.23
引线框架厚度	c	0.13	—	0.18
不含镀层的引线框架厚度	c1	0.12	0.127	0.134
外引脚间距	X	D	15.80	16.00
	Y	E	15.80	16.00
封装体尺寸	X	D1	13.90	14.00
	Y	E1	13.90	14.00
引脚间距	e	0.40	0.50	0.60
L	L	0.45	0.60	0.75
引脚长度	L1	1.00 REF		
L2	L2	0.25 BSC		
引脚成型圆弧半径 R1	R1	0.08	—	—
引脚成型圆弧半径 R2	R2	0.08	—	0.20
角度 1	∅	0°	3.5°	7°
角度 2	∅1	0°	—	—
角度 3	∅2	11°	12°	13°
角度 4	∅3	11°	12°	13°

[1] 尺寸以毫米表示和度量。

8.2.2 LQFP100 产品正印

下图给出了顶部正印方向与引脚 1 标识符位置的示例。

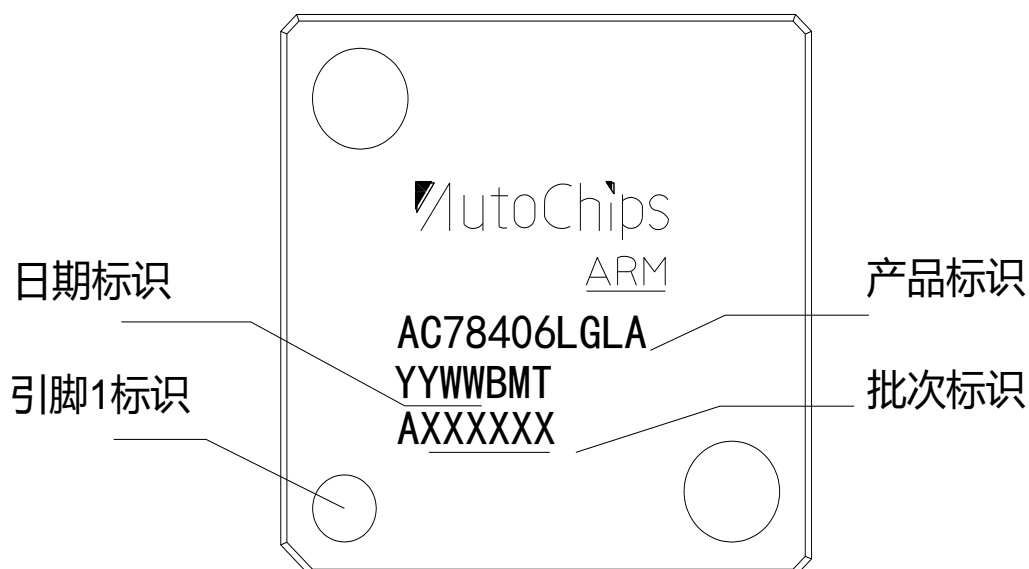


图 8-4 LQFP100 正印示例（封装顶视图）

8.3 LQFP64 封装信息

8.3.1 LQFP64 封装尺寸信息

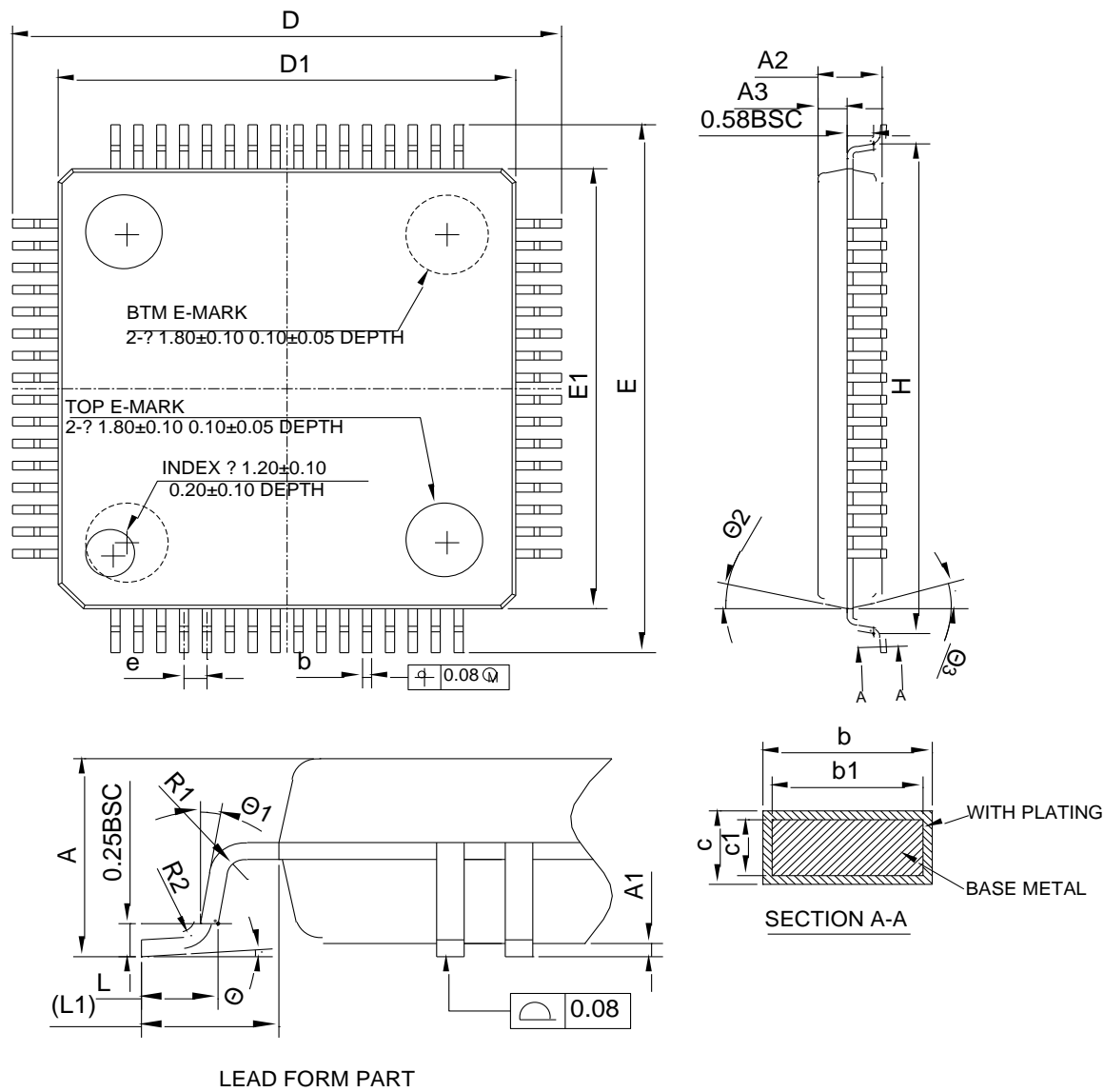


图 8-5 LQFP64 – 64 引脚，10 x10 毫米低轮廓四方引脚扁平式封装外形^[1]

^[1] 该图绘制比例和实物比例有差别。

表 8-3 LQFP64 – 64 引脚，10x10 毫米低轮廓四方引脚扁平式封装机械数据^[1]

数据项	符号	最小值	标准值	最大值
总高度	A	—	—	1.60
站立高度	A1	0.05	—	0.15
模塑厚度	A2	1.35	1.40	1.45

数据项	符号	最小值	标准值	最大值	
框架到模塑高度	A3	0.59	0.64	0.69	
引脚宽度	b	0.18	—	0.27	
不含镀层的引脚宽度	b1	0.17	0.20	0.23	
引线框架厚度	c	0.13	—	0.18	
不含镀层的引线框架厚度	c1	0.117	0.127	0.137	
外引脚间距	X	D	11.95	12.00	12.05
	Y	E	11.95	12.00	12.05
封装体尺寸	X	D1	9.90	10.00	10.10
	Y	E1	9.90	10.00	10.10
引脚间距	e	0.40	0.50	0.60	
H	H	11.09	11.13	11.17	
L	L	0.53	—	0.70	
引脚长度	L1	1.00 REF			
引脚成型圆弧半径 R1	R1	0.15REF			
引脚成型圆弧半径 R2	R2	0.13REF			
角度 1	⊕	0°	3.5°	7°	
角度 2	⊕1	0°	—	—	
角度 3	⊕2	11°	12°	13°	
角度 4	⊕3	11°	12°	13°	

[1] 尺寸以毫米表示和度量。

8.3.2 LQFP64 产品正印

下图给出了顶部正印方向与引脚 1 标识符位置的示例。

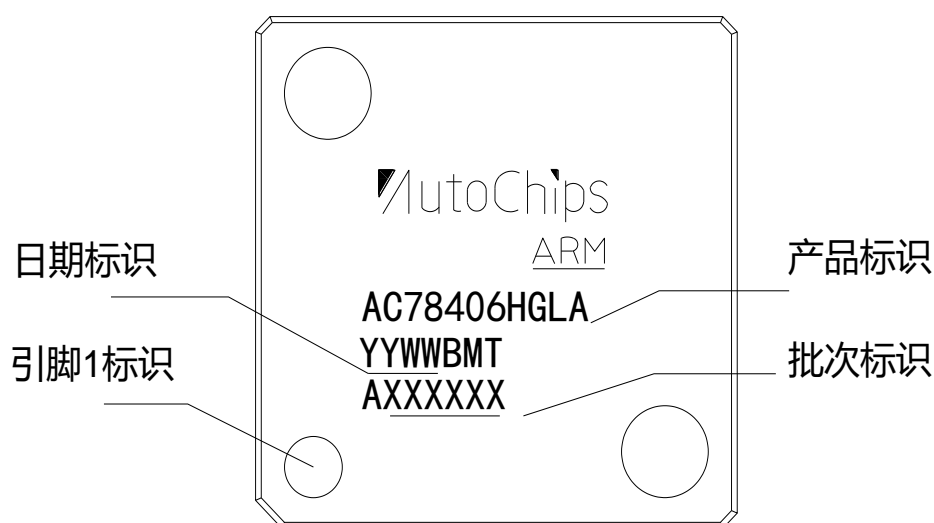


图 8-6 LQFP64 正印示例图（封装顶视图）

9 引脚分配

9.1 信号多路复用和引脚分配

下表显示的是各引脚上的信号以及这些引脚在本文档支持的器件上的位置。“端口控制模块”负责选择每个引脚上的可选功能。

表 9-1 信号多路复用和引脚分配表

144 PIN LQFP	100 PIN LQFP	64 PIN LQFP	Pin Name	Function 0	Function 1	Function 2	Function 3	Function 4	Function 5	Function 6	Function 7	GPIO
1	1	—	PE16	HIGH_Z	GPIO	UART1_RTS	SPI2_SIN	PWM2_CH7	PWM4_FLT0	EIO_D3	TRGMUX_OUT7	144
2	2	—	PE15	HIGH_Z	GPIO	UART1_CTS	SPI2_SCK	PWM2_CH6	PWM4_FLT1	EIO_D2	TRGMUX_OUT6	143
3	3	1	PD1	HIGH_Z	GPIO	PWM0_CH3	SPI1_SIN	PWM2_CH1	HIGH_Z	EIO_D1	TRGMUX_OUT2	97
4	4	2	PD0	HIGH_Z	GPIO	PWM0_CH2	SPI1_SCK	PWM2_CH0	HIGH_Z	EIO_D0	TRGMUX_OUT1	96
5	5	3	PE11	HIGH_Z	GPIO	SPI2_CS0	PCT0_ALT1	PWM2_CH5	HIGH_Z	EIO_D5	TRGMUX_OUT5	139
6	6	4	PE10	HIGH_Z	GPIO	CLKOUT	SPI2_CS1	PWM2_CH4	CAN0_STB	EIO_D4	TRGMUX_OUT4	138
7	7	—	PE13	HIGH_Z	GPIO	PWM4_CH5	SPI2_CS2	PWM2_FLT0	HIGH_Z	HIGH_Z	HIGH_Z	141
8	8	5	PE5	HIGH_Z	GPIO	PWM_CLK2	PWM2_CH0	PWM2_CH3	CAN0_TX	EIO_D7	EWDG_IN	133
9	9	6	PE4	HIGH_Z	GPIO	HIGH_Z	PWM2_CH1	PWM2_CH2	CAN0_RX	EIO_D6	EWDG_OUT_b	132
10	—	—	PA25	HIGH_Z	GPIO	PWM5_CH0	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	25
11	10	7	VDD	—	—	—	—	—	—	—	—	—
12	—	—	VSS	—	—	—	—	—	—	—	—	—
13	11	8	VDDA	—	—	—	—	—	—	—	—	—
14	12	9	VREFH	—	—	—	—	—	—	—	—	—
15	13	—	VREFL	—	—	—	—	—	—	—	—	—
16	14	10	VSS	—	—	—	—	—	—	—	—	—
17	15	11	PB7	HSE_IN ^[1]	GPIO	I2C0_SCL	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	39
18	16	12	PB6	HSE_OUT ^[2]	GPIO	I2C0_SDA	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	38
19	—	—	PA26	HIGH_Z	GPIO	PWM5_CH1	SPI1_CS0	SPI0_CS0	HIGH_Z	HIGH_Z	HIGH_Z	26
20	17	—	PE14	HIGH_Z	GPIO	PWM0_FLT1	HIGH_Z	PWM2_FLT1	HIGH_Z	HIGH_Z	HIGH_Z	142
21	18	13	PE3	HIGH_Z	GPIO	PWM0_FLT0	UART2_RTS	PWM2_FLT0	CAN3_TX	TRGMUX_IN6	ACMP0_OUT	131
22	—	—	PA27	HIGH_Z	GPIO	PWM5_CH2	SPI1_SOUT	UART0_TX	CAN0_TX	HIGH_Z	HIGH_Z	27
23	19	—	PE12	HIGH_Z	GPIO	PWM0_FLT3	UART2_TX	PWM5_FLT0	CAN3_RX	HIGH_Z	HIGH_Z	140
24	—	—	PA28	HIGH_Z	GPIO	PWM5_CH3	SPI1_SCK	UART0_RX	CAN0_RX	HIGH_Z	HIGH_Z	28
25	20	—	PD17	HIGH_Z	GPIO	PWM0_FLT2	UART2_RX	PWM5_FLT1	CAN3_STB	HIGH_Z	HIGH_Z	113
26	—	—	PA29	HIGH_Z	GPIO	PWM5_CH4	HIGH_Z	UART2_TX	SPI1_SIN	HIGH_Z	HIGH_Z	29
27	—	—	PA30	HIGH_Z	GPIO	PWM5_CH5	UART2_RX	SPI0_SOUT	CAN0_STB	HIGH_Z	HIGH_Z	30
28	21	14	PD16	HIGH_Z	GPIO	PWM0_CH1	HIGH_Z	SPI0_SIN	ACMP0_RRT	HIGH_Z	HIGH_Z	112

29	22	15	PD15	HIGH_Z	GPIO	PWM0_CH0	HIGH_Z	SPI0_SCK	HIGH_Z	HIGH_Z	HIGH_Z	111
30	23	16	PE9	HIGH_Z	GPIO	PWM0_CH7	UART2_CTS	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	137
31	—	—	VSS	—	—	—	—	—	—	—	—	—
32	—	—	VDD	—	—	—	—	—	—	—	—	—
33	—	—	PA31	HIGH_Z	GPIO	PWM5_CH6	HIGH_Z	SPI0_CS1	HIGH_Z	HIGH_Z	HIGH_Z	31
34	24	—	PD14	HIGH_Z	GPIO	PWM2_CH5	UART1_TX	HIGH_Z	HIGH_Z	HIGH_Z	CLKOUT	110
35	25	—	PD13	HIGH_Z	GPIO	PWM2_CH4	UART1_RX	HIGH_Z	HIGH_Z	HIGH_Z	RTC_CLKOUT	109
36	—	—	PB18	ADC0_IN16	GPIO	PWM5_CH7	HIGH_Z	SPI1_CS1	HIGH_Z	HIGH_Z	HIGH_Z	50
37	—	—	PB20	ADC0_IN17	GPIO	HIGH_Z	HIGH_Z	UART3_TX	HIGH_Z	HIGH_Z	HIGH_Z	52
38	—	—	PB21	ADC0_IN18	GPIO	HIGH_Z	HIGH_Z	UART3_RX	HIGH_Z	HIGH_Z	HIGH_Z	53
39	26	17	PE8	ACMP0_IN3	GPIO	PWM0_CH6	CAN0_STB	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	136
40	27	18	PB5	HIGH_Z	GPIO	PWM0_CH5	SPI0_CS1	SPI0_CS0	CLKOUT	TRGMUX_IN0	HIGH_Z	37
41	28	19	PB4	HIGH_Z	GPIO	PWM0_CH4	SPI0_SOUT	HIGH_Z	HIGH_Z	TRGMUX_IN1	HIGH_Z	36
42	29	20	PC3	ADC0_IN11/ ACMP0_IN4	GPIO	PWM0_CH3	CAN0_TX	UART0_TX	HIGH_Z	HIGH_Z	HIGH_Z	67
43	30	21	PC2	ADC0_IN10/ ACMP0_IN5	GPIO	PWM0_CH2	CAN0_RX	UART0_RX	HIGH_Z	HIGH_Z	HIGH_Z	66
44	31	22	PD7	ACMP0_IN6	GPIO	UART2_TX	HIGH_Z	PWM2_FLT3	HIGH_Z	HIGH_Z	HIGH_Z	103
45	32	23	PD6	ACMP0_IN7	GPIO	UART2_RX	HIGH_Z	PWM2_FLT2	HIGH_Z	HIGH_Z	HIGH_Z	102
46	33	24	PD5	HIGH_Z	GPIO	PWM2_CH3	PCT0_ALT2	PWM2_FLT1	HIGH_Z	TRGMUX_IN7	HIGH_Z	101
47	34	—	PD12	HIGH_Z	GPIO	PWM2_CH2	HIGH_Z	HIGH_Z	HIGH_Z	UART2_RTS	HIGH_Z	108
48	35	—	PD11	HIGH_Z	GPIO	PWM2_CH1	PWM2_CH0	HIGH_Z	HIGH_Z	UART2_CTS	HIGH_Z	107
49	36	—	PD10	HIGH_Z	GPIO	PWM2_CH0	PWM2_CH1	HIGH_Z	HIGH_Z	CLKOUT	HIGH_Z	106
50	37	—	VSS	—	—	—	—	—	—	—	—	—
51	38	—	VDD	—	—	—	—	—	—	—	—	—
52	39	25	PC1	ADC0_IN9	GPIO	PWM0_CH1	SPI2_SOUT	HIGH_Z	HIGH_Z	PWM1_CH7	HIGH_Z	65
53	40	26	PC0	ADC0_IN8	GPIO	PWM0_CH0	SPI2_SIN	HIGH_Z	HIGH_Z	PWM1_CH6	HIGH_Z	64
54	41	—	PD9	HIGH_Z	GPIO	HIGH_Z	EIO_D0	PWM2_FLT3	HIGH_Z	PWM1_CH5	HIGH_Z	105
55	42	—	PD8	HIGH_Z	GPIO	HIGH_Z	HIGH_Z	PWM2_FLT2	EIO_D1	PWM1_CH4	HIGH_Z	104
56	43	27	PC17	ADC0_IN15	GPIO	PWM1_FLT3	CAN2_TX	HIGH_Z	HIGH_Z	UART3_TX	HIGH_Z	81
57	44	28	PC16	ADC0_IN14	GPIO	PWM1_FLT2	CAN2_RX	HIGH_Z	HIGH_Z	UART3_RX	HIGH_Z	80
58	—	—	PB22	ADC0_IN19	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	UART1_TX	HIGH_Z	HIGH_Z	54
59	45	29	PC15	ADC0_IN13	GPIO	PWM1_CH3	SPI2_SCK	HIGH_Z	CAN2_STB	TRGMUX_IN8	HIGH_Z	79
60	—	—	PB23	ADC0_IN20	GPIO	HIGH_Z	UART1_RX	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	55
61	46	30	PC14	ADC0_IN12	GPIO	PWM1_CH2	SPI2_CS0	HIGH_Z	HIGH_Z	TRGMUX_IN9	HIGH_Z	78
62	—	—	PB25	ADC0_IN21	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	SPI2_CS0	HIGH_Z	HIGH_Z	57

63	47	31	PB3	ADC0_IN7	GPIO	PWM1_CH1	SPI0_SIN	PWM1_CH0	PWM2_CH2	TRGMUX_I N2	HIGH_Z	35
64	—	—	PB27	ADC0_IN22	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	SPI2_SOUT	HIGH_Z	HIGH_Z	59
65	—	—	PB28	ADC0_IN23	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	SPI2_SIN	HIGH_Z	HIGH_Z	60
66	—	—	VSS	—	—	—	—	—	—	—	—	—
67	—	—	VDD	—	—	—	—	—	—	—	—	—
68	48	32	PB2	ADC0_IN6	GPIO	PWM1_CH0	SPI0_SCK	PWM1_CH1	HIGH_Z	TRGMUX_I N3	HIGH_Z	34
69	—	—	PB29	HIGH_Z	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	SPI2_SCK	HIGH_Z	HIGH_Z	61
70	49	—	PC13	HIGH_Z	GPIO	PWM3_CH7	PWM2_CH7	UART2_RT S	CAN3_TX	HIGH_Z	HIGH_Z	77
71	50	—	PC12	HIGH_Z	GPIO	PWM3_CH6	PWM2_CH6	UART2_CT S	CAN3_RX	HIGH_Z	HIGH_Z	76
72	—	—	PC19	HIGH_Z	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	SPI2_CS1	HIGH_Z	HIGH_Z	83
73	—	—	PC23	HIGH_Z	GPIO	SPI0_SCK	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	87
74	51	—	PC11	HIGH_Z	GPIO	PWM3_CH5	PWM4_CH2	HIGH_Z	CAN3_STB	TRGMUX_I N10	HIGH_Z	75
75	52	—	PC10	HIGH_Z	GPIO	PWM3_CH4	HIGH_Z	HIGH_Z	HIGH_Z	TRGMUX_I N11	HIGH_Z	74
76	—	—	PC27	HIGH_Z	GPIO	PWM4_CH4	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	91
77	53	33	PB1	ADC0_IN5/A DC1_INTERL EAVE1 ^[3]	GPIO	UART0_TX	SPI0_SOUT	PWM_CLK0	CAN0_TX	PWM4_CH5	HIGH_Z	33
78	54	34	PB0	ADC0_IN4/ ADC1_INTER LEAVE0 ^[3]	GPIO	UART0_RX	SPI0_CS0	PCT0_ALT3	CAN0_RX	PWM4_CH6	HIGH_Z	32
79	—	—	PC28	HIGH_Z	GPIO	PWM4_CH7	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	92
80	55	35	PC9	HIGH_Z	GPIO	UART1_TX	PWM1_FLT 1	PWM5_CH0	CAN0_STB	UART0_RT S	HIGH_Z	73
81	56	36	PC8	HIGH_Z	GPIO	UART1_RX	PWM1_FLT 0	PWM5_CH1	HIGH_Z	UART0_CT S	HIGH_Z	72
82	—	—	PC29	HIGH_Z	GPIO	PWM5_CH2	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	93
83	57	37	PA7	ADC0_IN3	GPIO	PWM0_FLT 2	PWM5_CH3	RTC_CLKI N	HIGH_Z	UART1_RT S	HIGH_Z	7
84	—	—	PC30	HIGH_Z	GPIO	PWM5_CH4	EIO_D0	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	94
85	58	38	PA6	ADC0_IN2	GPIO	PWM0_FLT 1	SPI1_CS1	PWM5_CH5	HIGH_Z	UART1_CT S	HIGH_Z	6
86	—	—	PC31	HIGH_Z	GPIO	PWM5_CH6	EIO_D1	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	95
87	59	39	PE7	HIGH_Z	GPIO	PWM0_CH7	PWM3_FLT 0	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	135
88	—	—	PD18	ADC1_IN16	GPIO	PWM5_CH7	EIO_D2	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	114
89	—	—	PD19	ADC1_IN17	GPIO	HIGH_Z	EIO_D3	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	115
90	60	40	VSS	—	—	—	—	—	—	—	—	—
91	61	41	VDD	—	—	—	—	—	—	—	—	—
92	62	—	PA17	HIGH_Z	GPIO	PWM0_CH6	PWM3_FLT 0	EWDG_OU T_b	PWM5_FLT 0	HIGH_Z	HIGH_Z	17
93	63	—	PB17	HIGH_Z	GPIO	PWM0_CH5	SPI1_CS3	PWM5_FLT 1	HIGH_Z	HIGH_Z	HIGH_Z	49
94	64	—	PB16	ADC1_IN15	GPIO	PWM0_CH4	SPI1_SOUT	UART3_TX	HIGH_Z	HIGH_Z	HIGH_Z	48
95	65	—	PB15	ADC1_IN14	GPIO	PWM0_CH3	SPI1_SIN	UART3_RX	HIGH_Z	HIGH_Z	HIGH_Z	47

96	66	—	PB14	ADC1_IN9 / ADC0_INTER LEAVE1 ^[3]	GPIO	PWM0_CH2	SPI1_SCK	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	46
97	67	42	PB13	ADC1_IN8 / ADC0_INTER LEAVE0 ^[3]	GPIO	PWM0_CH1	PWM3_FLT 1	CAN2_TX	HIGH_Z	HIGH_Z	HIGH_Z	45
98	68	43	PB12	ADC1_IN7	GPIO	PWM0_CH0	PWM3_FLT 2	CAN2_RX	HIGH_Z	HIGH_Z	HIGH_Z	44
99	—	—	PD22	ADC1_IN18	GPIO	HIGH_Z	HIGH_Z	CAN3_TX	HIGH_Z	HIGH_Z	HIGH_Z	118
100	69	44	PD4	ADC1_IN6	GPIO	PWM0_FLT 3	PWM3_FLT 3	HIGH_Z	CAN2_STB	HIGH_Z	HIGH_Z	100
101	70	45	PD3	ADC1_IN3	GPIO	PWM3_CH5	SPI1_CS0	EIO_D5	EIO_D7	TRGMUX_I N4	NMI_b	99
102	71	46	PD2	ADC1_IN2	GPIO	PWM3_CH4	SPI1_SOUT	EIO_D4	EIO_D6	TRGMUX_I N5	HIGH_Z	98
103	—	—	PD23	ADC1_IN19	GPIO	HIGH_Z	HIGH_Z	CAN3_RX	HIGH_Z	HIGH_Z	HIGH_Z	119
104	72	47	PA3	ADC1_IN1	GPIO	PWM3_CH1	I2C0_SCL	EWDG_IN	EIO_D5	UART0_TX	HIGH_Z	3
105	73	48	PA2	ADC1_IN0	GPIO	PWM3_CH0	I2C0_SDA	EWDG_OU T_b	EIO_D4	UART0_RX	HIGH_Z	2
106	—	—	PD24	ADC1_IN20	GPIO	HIGH_Z	HIGH_Z	CAN3_STB	HIGH_Z	HIGH_Z	HIGH_Z	120
107	74	—	PB11	HIGH_Z	GPIO	PWM3_CH3	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	43
108	75	—	PB10	HIGH_Z	GPIO	PWM3_CH2	I2C0_SDA	HIGH_Z	UART3_TX	HIGH_Z	HIGH_Z	42
109	76	—	PB9	HIGH_Z	GPIO	PWM3_CH1	I2C0_SCL	HIGH_Z	UART3_RX	HIGH_Z	HIGH_Z	41
110	—	—	PD27	ADC1_IN21	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	123
111	77	—	PB8	HIGH_Z	GPIO	PWM3_CH0	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	40
112	—	—	PD28	ADC1_IN22	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	124
113	78	49	PA1	ADC0_IN1 / ACMP0_IN1	GPIO	PWM1_CH1	PWM2_CH2	EIO_D3	PWM1_CH0	UART0_RT S	TRGMUX_ OUT0	1
114	—	—	PD29	ADC1_IN23	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	125
115	79	50	PA0	ADC0_IN0 / ACMP0_IN0	GPIO	PWM2_CH1	HIGH_Z	EIO_D2	PWM2_CH0	UART0_CT S	TRGMUX_ OUT3	0
116	—	—	PD30	HIGH_Z	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	126
117	80	51	PC7	ADC1_IN5	GPIO	UART1_TX	CAN1_TX	PWM3_CH3	HIGH_Z	PWM1_CH0	HIGH_Z	71
118	81	52	PC6	ADC1_IN4	GPIO	UART1_RX	CAN1_RX	PWM3_CH2	HIGH_Z	PWM1_CH1	HIGH_Z	70
119	82	—	PA16	ADC1_IN13	GPIO	PWM1_CH3	SPI1_CS2	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	16
120	83	—	PA15	ADC1_IN12	GPIO	PWM1_CH2	SPI0_CS3	SPI2_CS3	HIGH_Z	HIGH_Z	HIGH_Z	15
121	84	53	PE6	ADC1_IN11	GPIO	SPI0_CS2	HIGH_Z	PWM3_CH7	CAN1_STB	UART1_RT S	HIGH_Z	134
122	85	54	PE2	ADC1_IN10	GPIO	SPI0_SOUT	PCT0_ALT3	PWM3_CH6	HIGH_Z	UART1_CT S	HIGH_Z	130
123	86	—	VSS	—	—	—	—	—	—	—	—	—
124	87	—	VDD	—	—	—	—	—	—	—	—	—
125	—	—	PE19	HIGH_Z	GPIO	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	147
126	—	—	PE20	HIGH_Z	GPIO	PWM4_CH0	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	148
127	88	—	PA14	HIGH_Z	GPIO	PWM0_FLT 0	PWM3_FLT 1	EWDG_IN	HIGH_Z	PWM1_FLT 0	HIGH_Z	14
128	—	—	PE21	HIGH_Z	GPIO	PWM4_CH1	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	149

129	—	—	PE22	HIGH_Z	GPIO	PWM4_CH2	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	150
130	89	55	PA13	HIGH_Z	GPIO	PWM1_CH7	CAN1_TX	HIGH_Z	HIGH_Z	PWM2_CH0	HIGH_Z	13
131	—	—	PE23	HIGH_Z	GPIO	PWM4_CH3	CAN2_STB	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	151
132	—	—	PE24	HIGH_Z	GPIO	PWM4_CH4	CAN2_TX	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	152
133	—	—	PE25	HIGH_Z	GPIO	PWM4_CH5	CAN2_RX	HIGH_Z	HIGH_Z	HIGH_Z	HIGH_Z	153
134	90	56	PA12	HIGH_Z	GPIO	PWM1_CH6	CAN1_RX	HIGH_Z	HIGH_Z	PWM2_CH1	HIGH_Z	12
135	91	57	PA11	HIGH_Z	GPIO	PWM1_CH5	CAN1_STB	EIO_D1	ACMP0_RRT	HIGH_Z	HIGH_Z	11
136	92	58	PA10	HIGH_Z	GPIO	PWM1_CH4	HIGH_Z	EIO_D0	HIGH_Z	HIGH_Z	JTAG_TDO ^[1]	10
137	93	59	PE1	HIGH_Z	GPIO	SPI0_SIN	HIGH_Z	HIGH_Z	SPI1_CS0	PWM1_FLT1	HIGH_Z	129
138	94	60	PE0	HIGH_Z	GPIO	SPI0_SCK	PWM_CLK1	HIGH_Z	SPI1_SOUT	PWM1_FLT2	HIGH_Z	128
139	95	61	PC5	HIGH_Z	GPIO	PWM2_CH0	RTC_CLKOUT	HIGH_Z	HIGH_Z	PWM2_CH1	JTAG_TDI ^[1]	69
140	96	62	PC4	ACMP0_IN2	GPIO	PWM1_CH0	RTC_CLKOUT	HIGH_Z	EWDG_IN	PWM1_CH1	JTAG_TCLK ^[1]	68
141	97	63	PA5	HIGH_Z	GPIO	HIGH_Z	PWM_CLK1	HIGH_Z	HIGH_Z	HIGH_Z	RESET_b ^[1]	5
142	98	64	PA4	HIGH_Z	GPIO	HIGH_Z	HIGH_Z	ACMP0_OUT	EWDG_OUT_b	HIGH_Z	JTAG_TMS ^[1]	4
143	99	—	PA9	HIGH_Z	GPIO	UART2_TX	SPI2_CS0	EIO_D7	PWM3_FLT2	PWM1_FLT3	PWM4_FLT0	9
144	100	—	PA8	HIGH_Z	GPIO	UART2_RX	SPI2_SOUT	EIO_D6	PWM3_FLT3	PWM4_FLT1	HIGH_Z	8

[1]:该功能为默认功能

[2]:除了一些专用引脚外，所有引脚在第一次上电时默认为 Function 0

[3]: ADC0_INTERLEAVE0、ADC0_INTERLEAVE1、ADC1_INTERLEAVE0、ADC1_INTERLEAVE1 是 ADC0 和 ADC1 部分通道复用，实现 ADC0 输入通道和 ADC1 输入通道相关功能安全检测以及时钟交织等功能。

9.2 器件引脚分配

9.2.1 LQFP144 封装

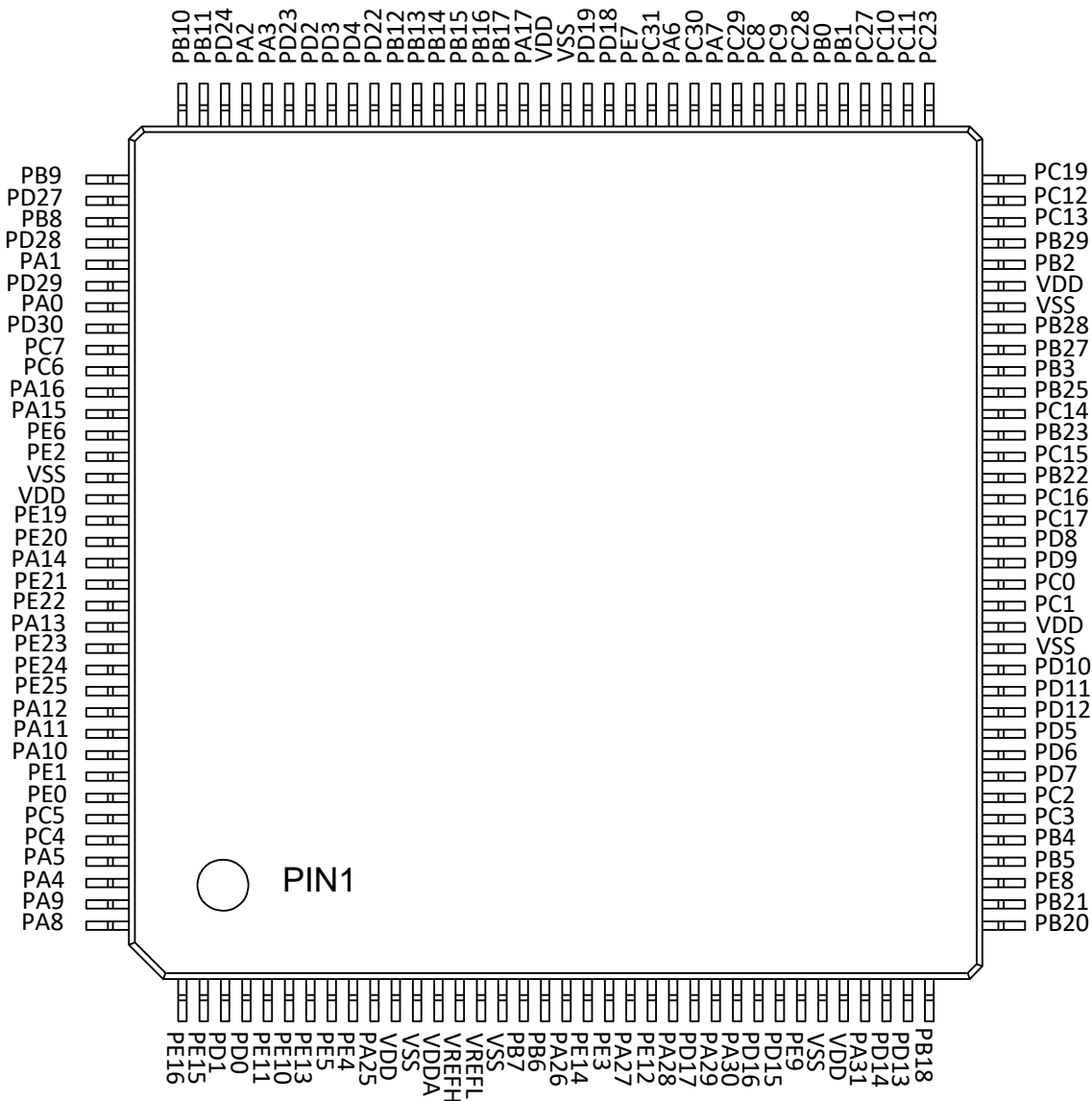


图 9-1 LQFP144 封装

9.2.2 LQFP100 封装

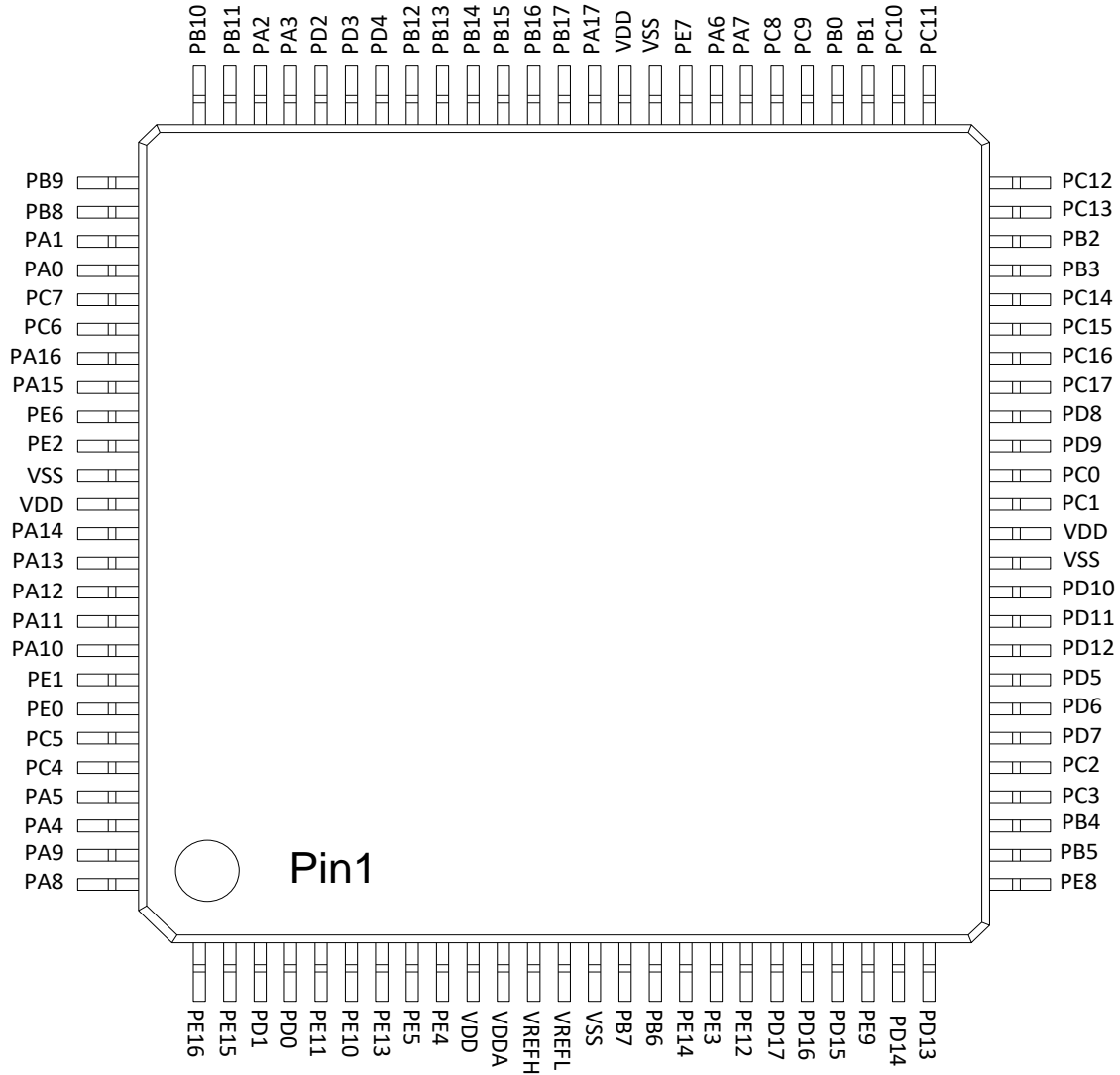


图 9-2 LQFP100 封装

9.2.3 LQFP64 封装

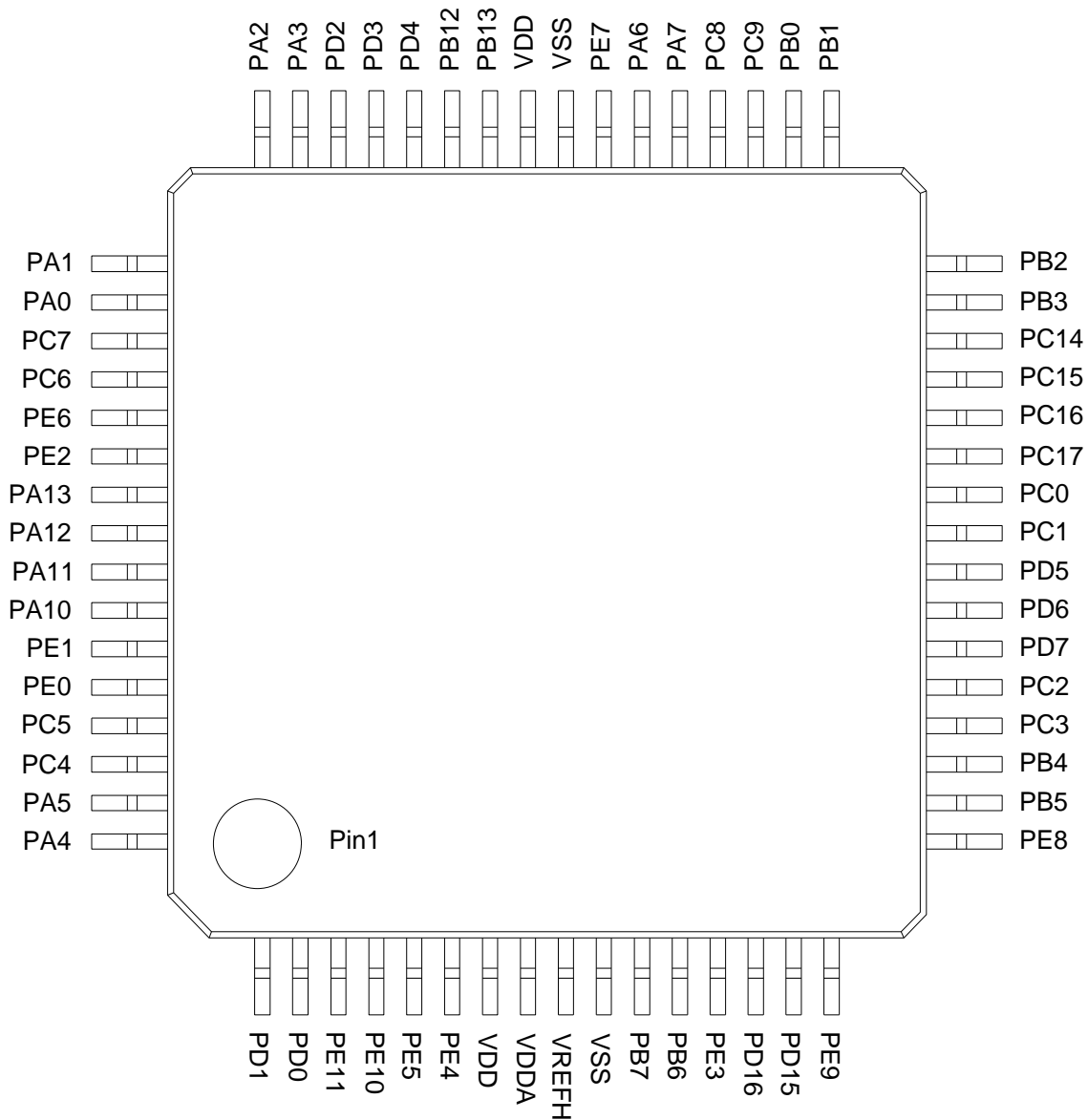


图 9-3 LQFP64 封装