



24bit,192 kHz 音频接收芯片

概述

GC1809是一款数字音频信号的CMOS单片接收、转换电路，具有八选一输入，输入支持IEC60958，S/PDIF,EIAJ CP1201和AES3音频接口。GC1809集成了串行数字音频输出接口，集成了插值滤波器、multi-bit 数模转换器、输出模拟滤波器。内部锁相环可以从AES3 数据流中恢复出干净的时钟信号。

GC1809封装形式采用QFN32，温度支持-40℃到 +85℃。

特点

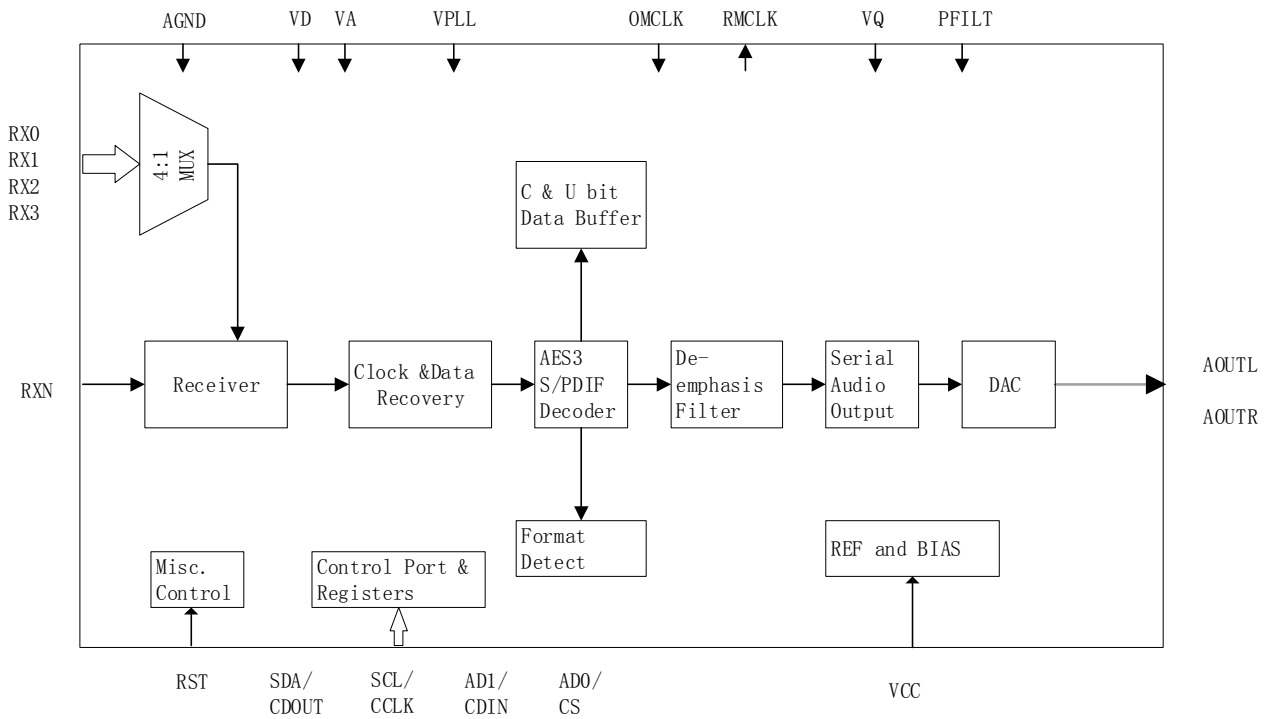
- 兼容 IEC60958, S/PDIF, EIAJ CP1201 和 AES3 协议
- +3.3 V 模拟电源 (VA)
- +3.3 V 数字电源 (VD)
- +3.3 V 或 +5.0 V 数字接口电源 (VL)
- 8:2 S/PDIF 输入多路选择
- 硬件模式下可选择 AES/SPDIF 输入
- 3 种可编程输出管脚 GPO
- 硬件模式下可选择 S/PDIF 输出到 TX
- 支持三线数字串口
- 采样频率范围：32KHz 到 192KHz
- 低抖动时钟恢复
- 控制器可通过 PIN 脚读取通道状态与用户数据
- 支持差分输入
- 片上集成状态数据寄存器
- 自动检测压缩音频数据流
- 可解码 CD Q Sub-Code
- 有 OMCK 系统时钟模式
- 24bit D/A 转换器
- 105dB 动态范围
- -90dB 总谐波失真+信噪比

应用

- A/V 接收器
- CD-R, DVD 接收器
- 多媒体音响设备
- 数字混频
- 音频处理器
- 机顶盒
- 计算机和汽车音频系统

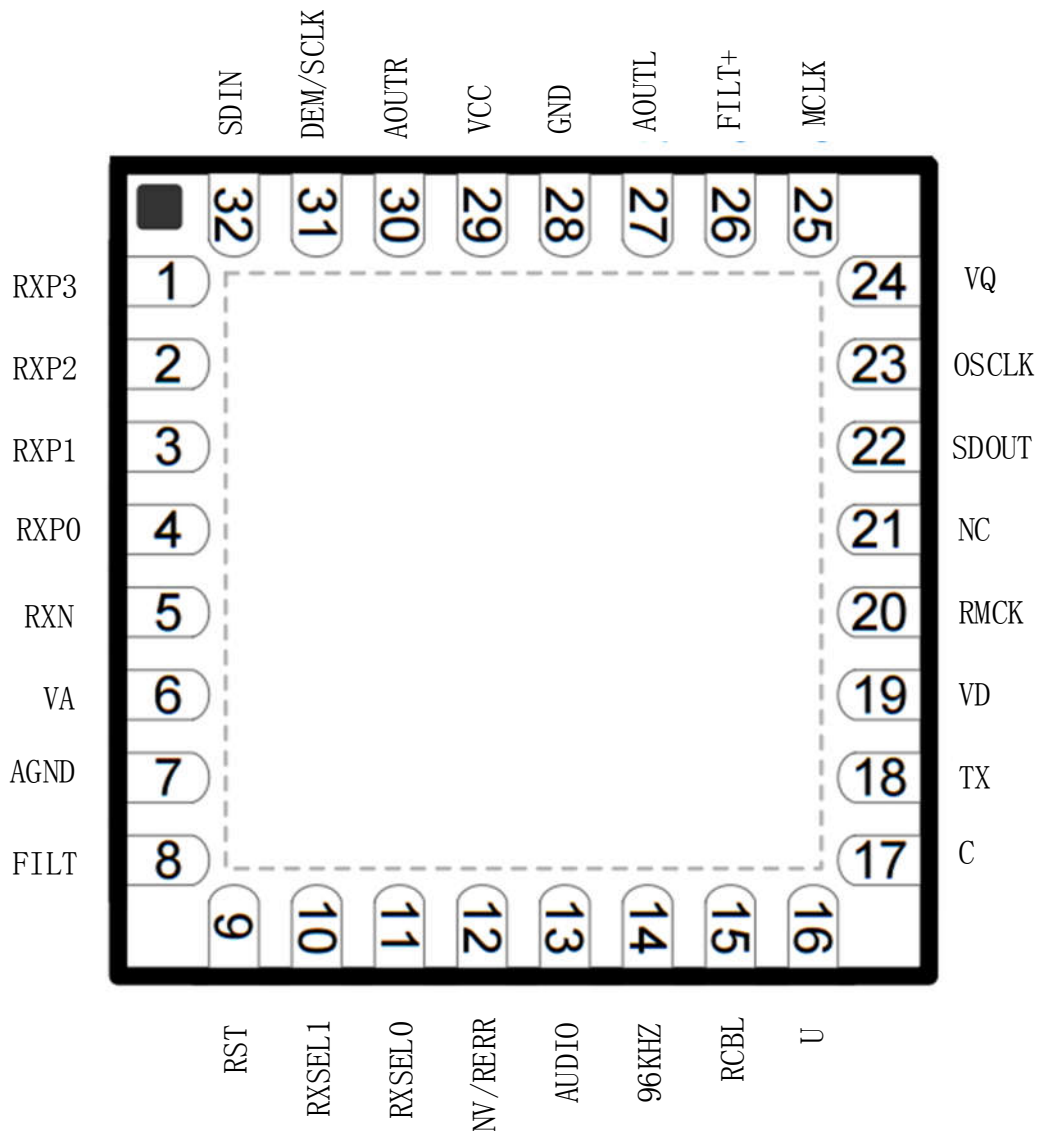


内部框图





1. 管脚描述



管脚	顺序	管脚描述
RXP3	1	AES3/SPDIF正端输入（输入）-单端或差分接收AES3或S/PDIF编码的数据。RXP[3:0]输入包含了4:2的S/PDIF输入多路选择器。可通过管脚RXPSEL[1: 0]选择所需的通道。不使用的输入端应悬空或接AGND。
RXP2	2	
RXP1	3	
RXP0	4	
RXN	5	AES3/SPDIF负端输入。在单端信号工作时，该管脚应该接一个电容交流耦合到地
VA	6	模拟电源，正常+3.3V。该电源的噪声会引起恢复时钟的抖动
AGND	7	地
FILT	8	PLL滤波输出，该管脚和模拟地之间须连接一个RC滤波网络。



RST	9	复位管脚，RST是低电平时，进入低功耗模式，复位内部状态。在上电开始时，RST必须保持低电平，直到电源电压和所有输入时钟在频率和相位上稳定
RXSEL1	10	接收端多路选择器的选择端，选择RXP[3:0]中的一路作为接收器的输入
RXSEL0	11	
NV/RERR	12	无效的接收错误/接收器错误（输出）-接收器错误显示。接一个47kΩ的电阻到GND选择NVERR。接一个47kΩ的电阻到VD选择RERR。
AUDIO	13	音频通道状态位，低电平显示有效的线性PCM音频。详见“非音频检测”。也可在复位时用来选择串行端口格式（SFSEL1）。
96KHZ	14	96kHz采样速率检测输出，如果采样速率小于等于48kHz，则输出“0”。如果采样速率大于等于88.1kHz，则输出“1”。其他情况输出未知。也可在复位时用来选择预加重音频匹配功能。
RCBL	15	接收器通道状态块输出，指出通道状态块的起始。在接收到一个Z头码的两帧后RCBL变高电平，并保持16帧的高电平，随后变低电平。RCBL在RMCK的上升沿变化。可在复位时用来选择串行音频端的主模式或从模式。
U	16	用户数据输出，输出来自AES3接收器的用户数据，由OLRCK的上升沿和下降沿采样。也可在复位时用来选择RMCK的频率为256Fs或128Fs。
C	17	通道状态数据输出，输出来自AES3接收器的通道状态数据，由OLRCK的上升沿和下降沿采样。也可在复位时用来选择串行端口格式（SFSEL0）。
TX	18	S/PDIF复用通道，在复位时，该管脚也可用来选择鉴相器的类型PDUR。如果不使用TX通路，用户应设置使得TX输出不使用的接收器输入
VD	19	数字电源，正常+3.3V或+5.0V
RMCK	20	恢复后主时钟（输出），频率默认256倍的采样速率（Fs），通过控制寄存器1（01h）中的RMCKF位可设置为128倍。通过控制4寄存器（04h）中的RXD位可将RMCK脚设为高阻态
NC	21	无连接
SDOUT	22	串行音频数据输出。该管脚必须接一个47kΩ的下拉电阻到GND。
OSCLK	23	串行音频位时钟输出
VQ	24	内部DAC直流电压
MCLK	25	DAC主时钟输入
FILT+	26	DAC正的参考电压
AOUTL	27	模拟左通道输出端口
GND	28	DAC模拟地
VGC	29	DAC电源
AOUTR	30	模拟右通道输出端口
DEM/SCLK	31	DAC串行音频实在输入端
SDIN	32	DAC串行音频数据输入端



2. 性能和参数

极限工作条件

参 数	符 号	最小值	最大值	单 位
电源电压	VA,VD,VGC	-	6.0	V
输入电流, 除电源外的其他 PIN (注 1)	I_{in}	-	± 10	mA
输入电压	V_{in}	-0.3	(VL) +0.3	V
工作温度	T_A	-55	125	°C
存储温度	T_{stg}	-65	150	°C

注:100mA的瞬态电流不会引起SCR的闩锁效应。

推荐工作条件

(AGND, DGND = 0 V, 所有电压参考地电位)

参 数	符 号	最小值	典型值	最大值	单 位
电源电压	VA	3.13	3.3	5.25	V
	VD	3.13	3.3	3.6	V
	VGC	3.13	3.3	5.25	V
工作温度: 商用级 车载级	TA	-10	-	+70	°C
		-40	-	+85	

电学参数

(AGND = DGND = 0 V; 所有电压参考地电位)

参数	符号	最小值	典型值	最大值	单位
掉电模式 (注 2, 4)					
掉电功耗	VA	IA	-	10	μA
	VD=3.3V	ID	-	80	μA
	VD=5.0V	ID	-	82	μA
正常工作模式 (注 3, 4)					
48KHz 采样率功耗	VA	IA	-	5.7	mA
	VD=3.3V	ID	-	8.8	mA
	VD=5.0V	ID	-	10.2	mA
192K 采样率功耗	VA	IA	-	9.4	mA
	VD=3.3V	ID	-	30	mA
	VD=5.0V	ID	-	35	mA

注:

- 静态模式是指 $\overline{RST} = \text{LOW}$, 且所有时钟和数据线保持静态。
- 正常工作指 $\overline{RST} = \text{HI}$ 。
- 假设无输入悬空。所有输入是在推荐电压下驱动。



数字输入特性

(AGND = DGND = 0 V; 所有电压参考地电位)

参 数	符 号	最小值	典型值	最大值	单位
输入漏电流	I_{IN}	-	-	± 0.5	μA
差分输入灵敏度, RXP[7:0]到RXN	V_{TH}	-	150	200	mVpp
输入滞后	V_H	0.15	-	1.0	V

转换特性

(输入逻辑低电压 = 0 V, 逻辑高电压 = VL; $C_L = 20$ pF)

参 数	符 号	最小值	典型值	最大值	单位
RST低电平脉冲宽度		200	-	-	μs
PLL时钟恢复的采样速率范围		30	-	200	kHz
RMCK输出时钟抖动 (注5)		-	200	-	Ps RMS
RMCK占空比 (注6)		45	50	55	%
(注7)		50	55	65	%
RMCK/OMCK最大频率		-	-	50	MHz

注:

- 5.典型的 RMS 周期性抖动。
- 6.时钟由双相编码输入恢复后的占空比。
- 7.OMCK 作为 RMCK 输出时的时钟占空比。

输出DAC动态参数

DAC 特性 ($T_A = 25^\circ C$, 满幅输出正弦信号, 997Hz, $F_s = 48/96/192$ kHz; $R_L = 3k\Omega$, $C_L = 10$ pF)

参 数			5V			3.3V			单位
			最小值	典型值	最大值	最小值	典型值	最大值	
动态范围	18 to 24 bit	A-weighted	99	105		97	103		dB
		unweighted	96	102		94	100		dB
	16bit	A-weighted	90	96		90	96		dB
		unweighted	87	93		87	93		dB
总谐波失真+噪声	18 to 24 bit	0dB		-90	-85		-90	-85	dB
		-20dB		-82	-76		-80	-74	dB
		-60dB		-42	-36		-40	-34	dB
	16bit	0dB		-90	-84		-90	-84	dB
		-20dB		-73	-67		-73	-67	dB
		-60dB		-33	-27		-33	-27	dB



输出DAC静态参数

DAC 特性 (TA = 25° C, 满幅输出正弦信号, 997Hz, Fs=48/96/192kHz; RL = 3kΩ, CL = 10pF)

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单 位
模拟输出						
满幅度输出电压				0.65•VAA		Vpp
直流电压	VQ			0.5•VAA		VDC
AOUT 端最大直流电流	IOUTmax			10		uA
VQ 端最大电流	IQmax			100		uA
最大 AC 负载电阻(图 20)	RL			3		kΩ
最大负载电容(图 20)	CL			100		pF
输出阻抗	Zout			100		Ω

3. 详细描述

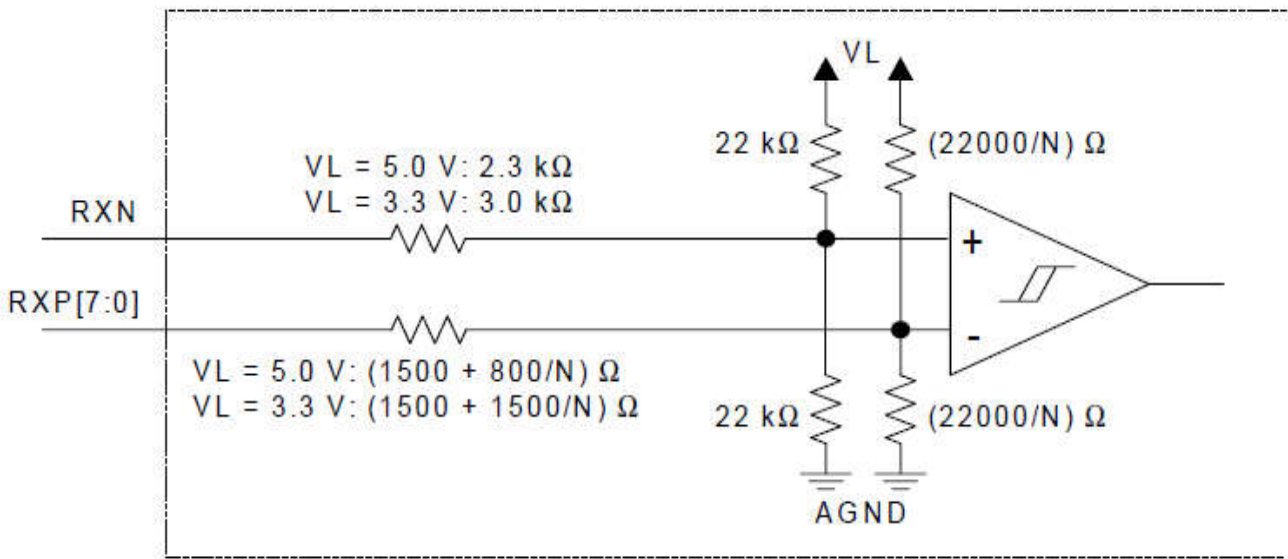
GC1808是一款高性能、低成本、单芯片立体声音频接受转换芯片，其采用单端模拟输入，里面集成了的 $\Delta-\Sigma$ 调制器、数字滤波器、输出模拟重构滤波器。

4.1 上电

当 RST 为低电平时，GC1809 进入低功耗模式，内部所有的状态复位，包括控制端口和寄存器，输出静音。GC1809 中的一些选项由启动机制控制。在复位过程中，一些管脚被内部设置为输入。在退出复位状态的瞬间，检测到这些管脚的电平后，将管脚设置成输出。可以将管脚连接一个 47kΩ 的电阻连接到 VD(HI) 或 GND(LO)，来进行模式选择。

4.2 数字音频接收

GC1809 集成了一个 AES3/SPDIF 数字音频接收电路。接收电路由模拟差分输入级、一个基于时钟恢复的 PLL 电路，和一个把音频数据从通道状态和用户数据中分离出来的解码器。外部器件用于连接输入数据线并隔离 GC1809。



GC1809 采用一个 4:1 S/PDIF 输入多路选择器，最多可接收 3 通道的输入数字音频数据。数字音频数据可以是单端或差分的。差分输入利用 RXP[3:0] 和一个共用的 RXN。单端信号通过 RXP[3:0] 输入并将 RXN 交流耦合到地。

因为输入选中时，内部被偏置到 $V_L/2$ ，所以所有到 GC1809 中 4:1 S/PDIF 输入多路选择器的有效输入都应通过一个电容耦合进入。当输入不用时应悬空。不用的多路选择器输入应悬空或接到 AGND。推荐电容值为 $0.01\mu\text{F}$ - $0.1\mu\text{F}$ 。用于交流耦合电容器的电介质推荐使用 C0G 或 X7R。

输入多路选择器的输入电压范围由 I/O 供电电压管脚 VL 确定。RXP[3:0] 和 RXN 管脚的输入电压范围也由 VD 电压确定。输入电压高于 VD 或低于 DGND 会降低性能或损坏元件。

输入到解码器的信号由管脚 RXSEL[1:0] 选择。在管脚 TX 上输出的旁路信号由 TXSEL[1:0] 选择。该单端信号被分解成轨到轨信号，且在输出信号是没有去抖动的。接收器和 TX 输出管脚的可选择被限制在 RXP0-RXP3。这些输入分别由 RXSEL[1:0] 控制。

4.3 标志位

用户仅可以通过对 NV/RERR 管脚上拉至高电平或低电平选择 NVERR 或 RERR 错误。上电时会检查管脚的上拉/下拉状态，且相应的错误位会被设置。

RERR - 在当前采样如果有效位是高电平，或奇偶检查，双相编码，可靠性或 PLL 锁定错误产生，则保持先前的音频采样数据且通过串行音频输出端口。

NVERR - 在当前采样如果奇偶检查，双相编码，可靠性或 PLL 锁定错误产生，则保持先前的音频采样且通过串行音频输出端口。

接收到的通道状态 (C)，和用户位 (U) 分别在 5 和 4 管脚输出。

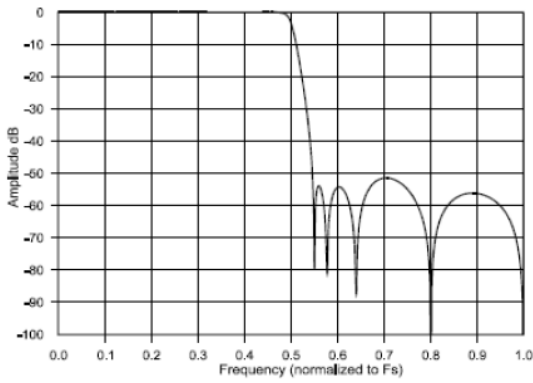
4.4 非音频检测

AES3 数据流可用于传输非音频数据。因此输入的 AES3 数据流是否是数字音频非常重要。这个信息典型地存在通道状态位 1，可以被 GC1809 自动检测。GC1809 的 AES3 接收器使用自动检测系统可检测出如 AC-3™ 或 MPEG 编码的非音频数据。

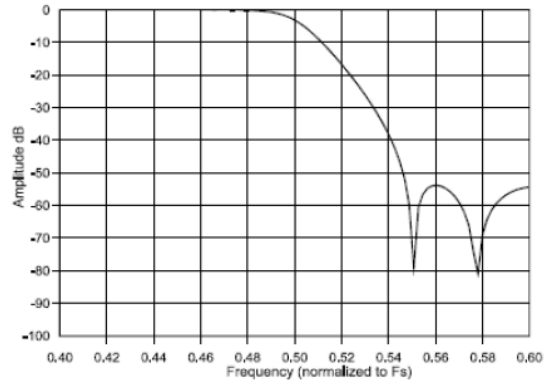
在硬件模式，AUDIO 是管脚 15 上的输出。如果检测到非音频数据，数据仍会如同音频数据一样处理。例外是如果输入数据流是非音频数据，利用去加重自动选择功能将会略过加重滤波器。

4.5 模拟输出与滤波

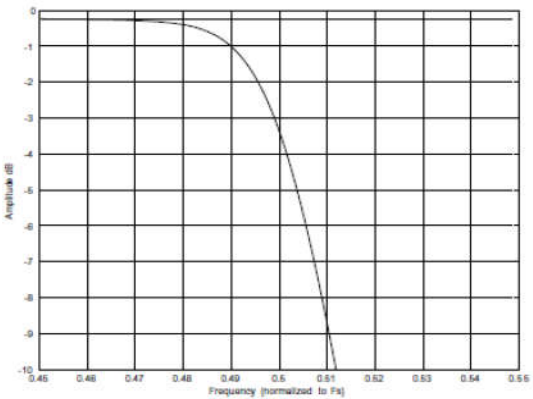
GC1809 的模拟滤波器是一个连接着低通滤波器的开关电容滤波器。它的频率响应图见以下典型特性曲线。



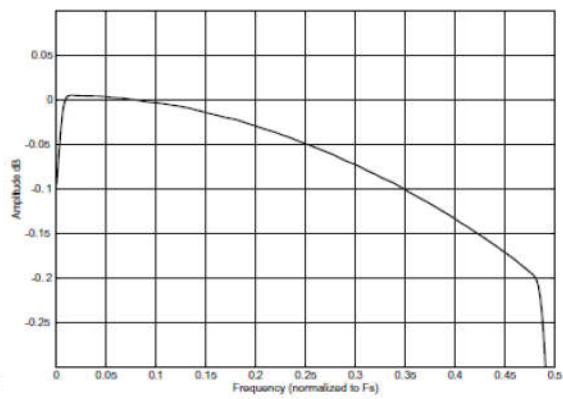
SSM 阻带衰减



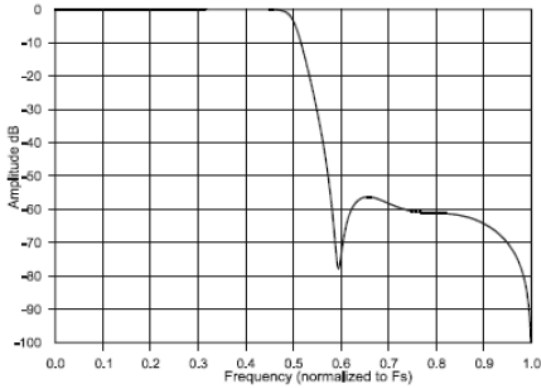
SSM 传输带宽



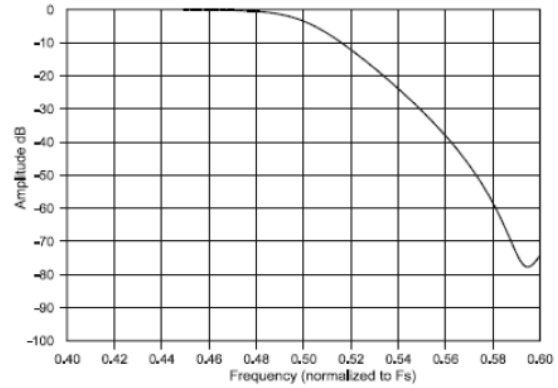
SSM 传输带宽



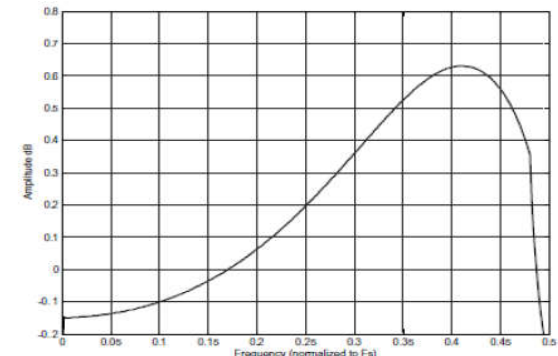
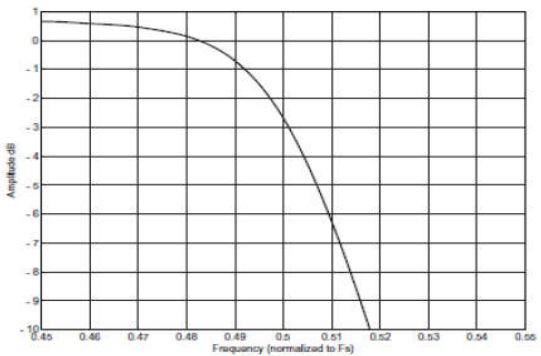
SSM 通带纹波



DSM 阻带衰减

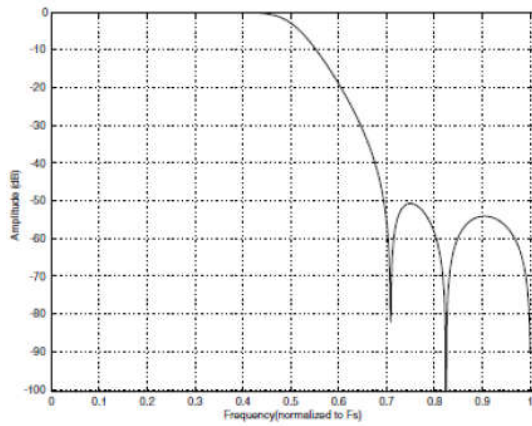


DSM 传输带宽

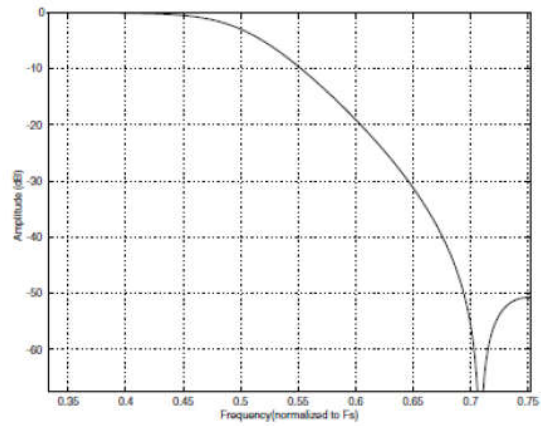




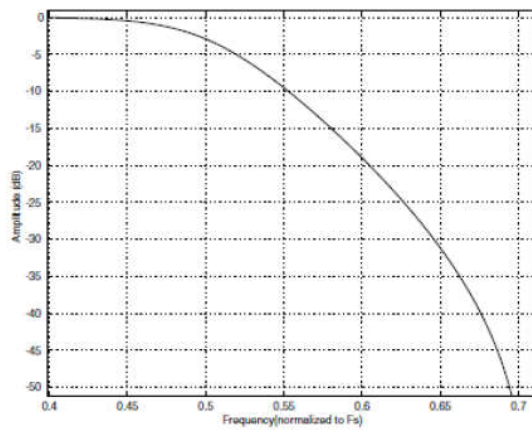
DSM 传输带宽



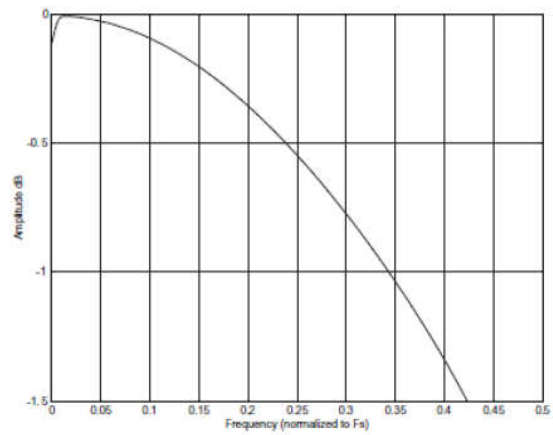
DSM 通带纹波



QSM 阻带衰减



QSM 传输带宽

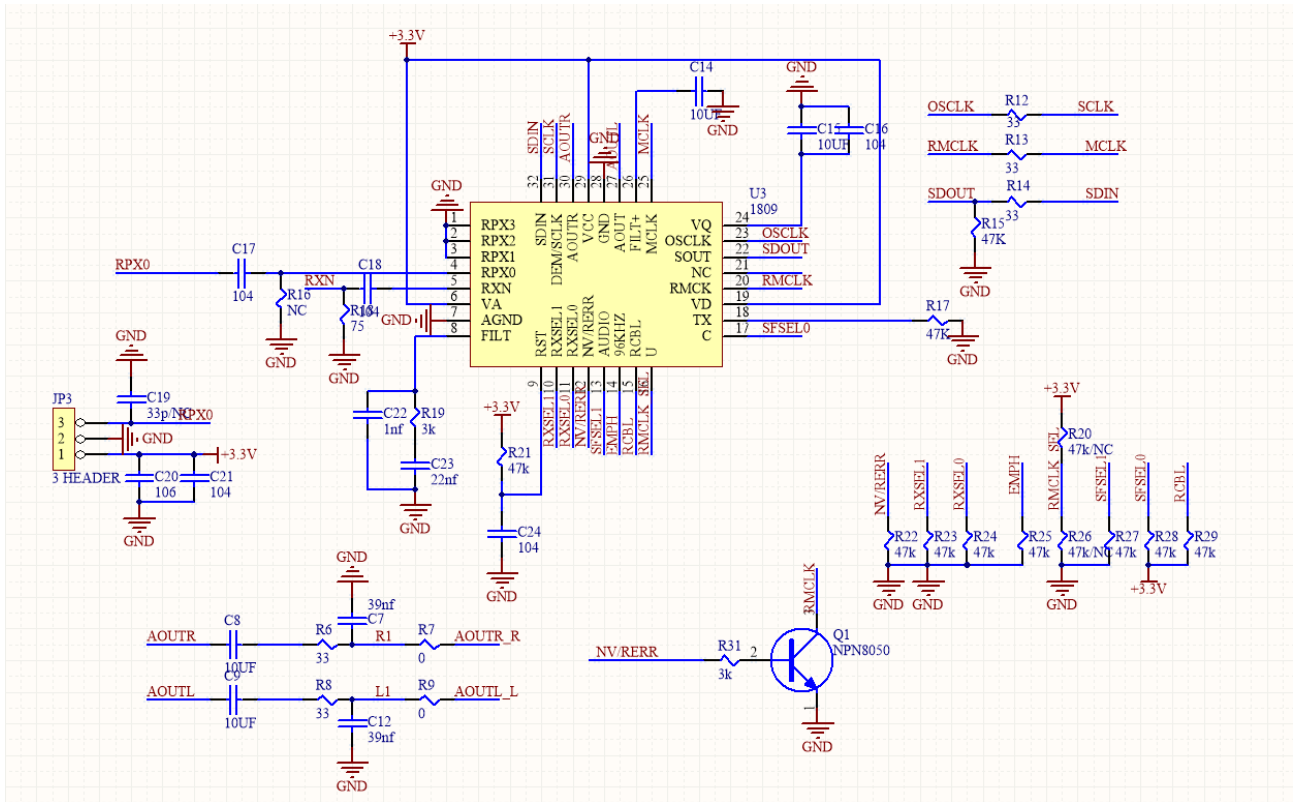


QSM 传输带宽

QSM 通带纹波



6.典型应用图

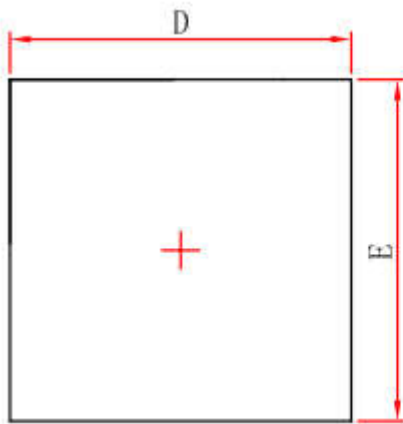


GC1809 可工作在单独的+3.3V 电源下，含标准电源去耦合电路。当 RMCK 输出时钟对抖动要求高时，使用一个独立稳定的+3.3V 电源 VA，且去耦合到 AGND。确保没有数字回路干扰 VA、AGND 或 FILT。

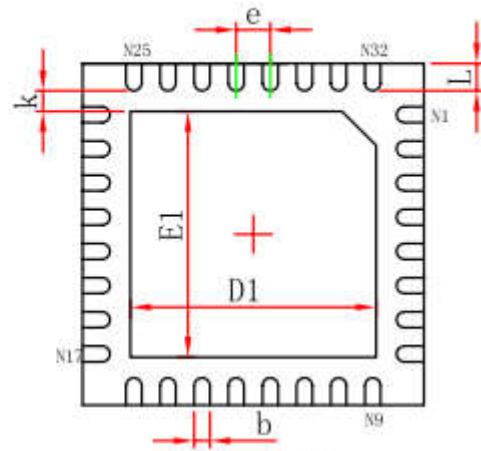
推荐在未使用区域填满地层和在表面放置去耦合电容。去耦合电容需和GC1809放置在PCB板的同一边，使GC1809的电感效应最低，且所有去耦合电容必须尽可能的靠近GC1809。



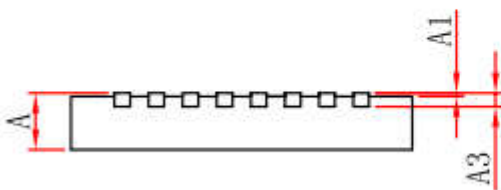
6.封装尺寸



Top View



Bottom View



Side View

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF.		0.008REF.	
D	4.924	5.076	0.194	0.200
E	4.924	5.076	0.194	0.200
D1	3.300	3.500	0.130	0.138
E1	3.300	3.500	0.130	0.138
k	0.200MIN.		0.008MIN.	
b	0.180	0.300	0.007	0.012
e	0.500TYP.		0.020TYP.	
L	0.324	0.476	0.013	0.019