

概述

OB6654是一款集成度较高的电磁加热方案。其中模拟部分内置了IGBT驱动，HV_MOS驱动和5V稳压模块，简化了系统设计的外围电路；数字部分包含了一个快速的单芯片8位微控制器内核，这是一个全功能的8位嵌入式控制器，可执行所有的ASM51指令，具有与MCS-51相同的指令设置。

OB6654提供20脚和16脚的SOP封装。

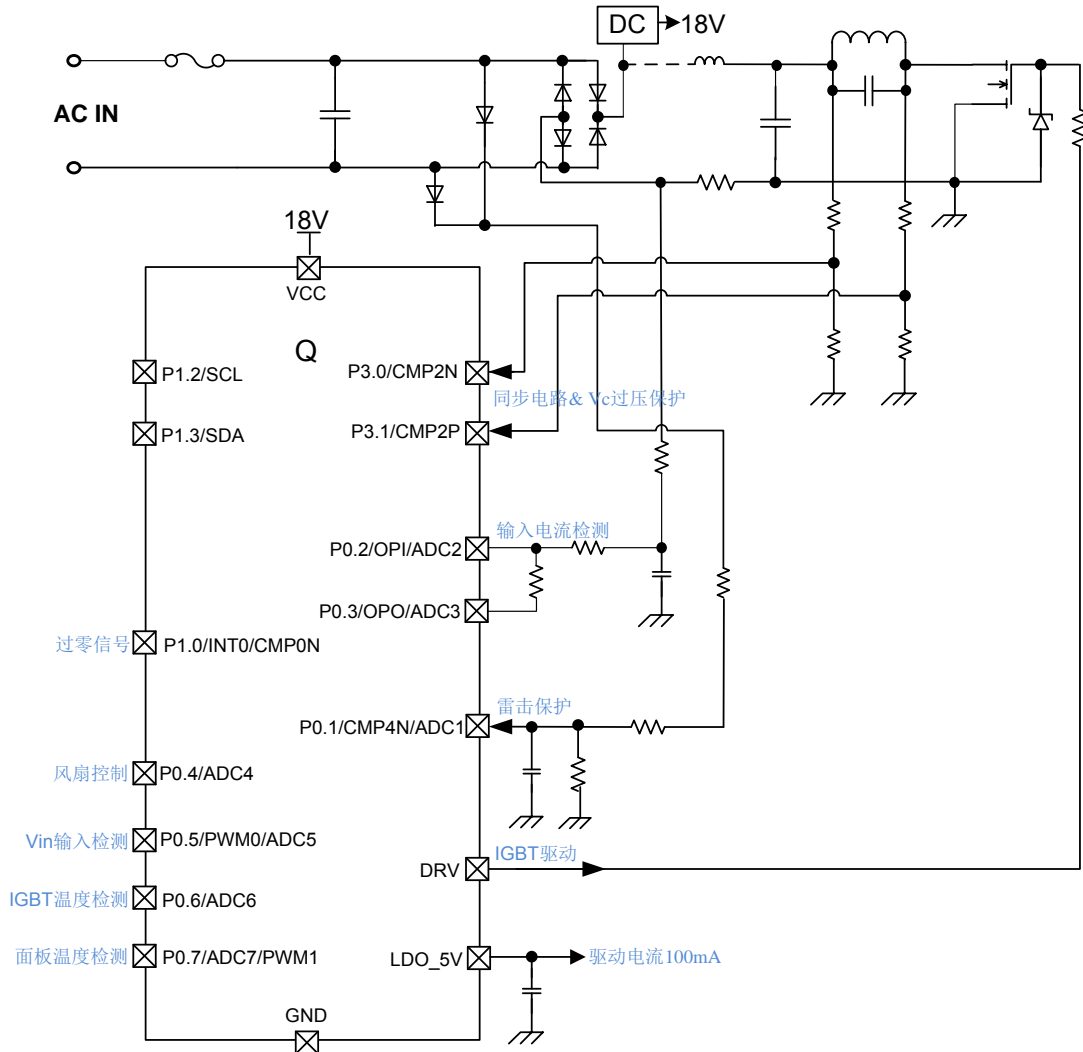
典型应用

电磁炉、IH 电饭煲等系统

特性

- 数字/模拟混合控制
- 工作电压: 10V ~ 22V
- 内置 IGBT 驱动电路
- 内置 AVDD 5V/100mA (LDO)
- 内置 HV_MOS 驱动电路
- MCU 高速 1T 架构，最高可达 8MHz
- 1~8T 模式可通过程序设置
- 指令设置兼容 MCS-51
- 内置 8MHz RC 振荡器，及可程序化的分频器
- 8K 字节的片上可编程存储器
- 256 字节的标准的 8052 RAM
- 128 字节 EEPROM 存储器
- 双 16-bit 数据指针 (DPTR0&DPTR1)
- 一个全双工通信的串行接口.附加波特率产生器
- 四个 16-bit 定时器/计数器 (0, 1, 2, 3)
- 最多 14 GPIOs, GPIOs 可选择四种型态 (准双向口、推挽、开漏、只输入)，默认准双向口
- 具有四级优先权的外部中断 0 & 外部中断 1
- 可编程的看门狗定时器 (WDT)
- 一个 IIC 接口 (主/从机模式)
- 2 路 10bit 脉宽调制 (PWM)
- 1 路 10bit 可编程脉冲发生器 (PPG)
- 8 路 12bit 模拟数字转换 (ADC)
- 片上内建 6 个比较器 (CMP)
- 片上内建 1 个运算放大器 (OPA)
- 片上存储支持 ISP/IAP/ICP 及 EEPROM 功能
- 低电压中断/低电压复位(LVI/LVR)

简化应用图



基本信息

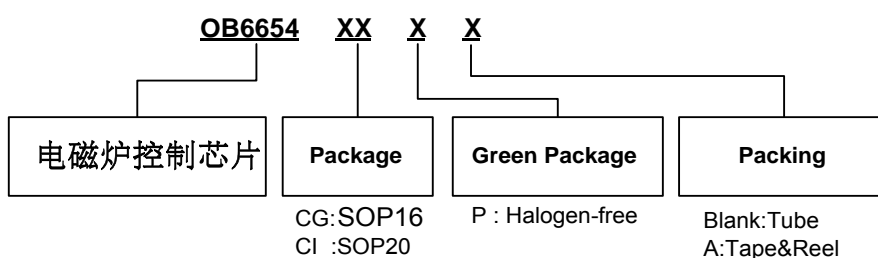
订购信息

Part Number	Description
OB6654CGP	SOP16, Halogen-free in Tube
OB6654CGPA	SOP16, Halogen-free in T&R
OB6654CIP	SOP20, Halogen-free in Tube
OB6654CIPA	SOP20, Halogen-free in T&R

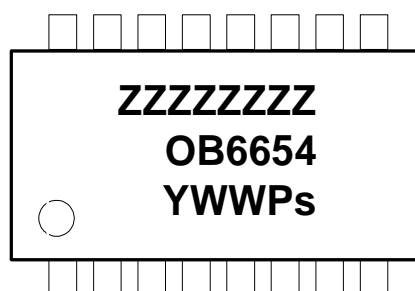
应用极限参数

Parameter	Value
VCC & VIN	-0.3V to 30V
IGBT_drv, HV_MOS	-0.3 to VCC
Voltage on all other pins	-0.3V to 6V
最小/最大工作结温TJ	-40 to 125℃
最小/最大储藏温度Tstg	-55 to 150℃
管脚焊接温度(10S)	260℃

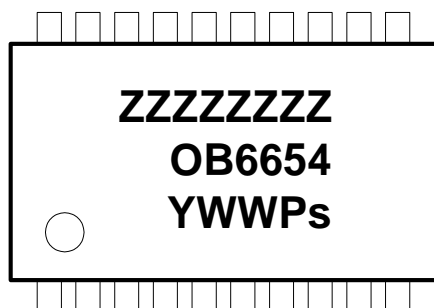
备注: 芯片的实际应用条件超出规定的“应用极限值”将会对芯片造成永久性损伤。以上应用极限值标志了芯片可承受应力等级，但并不建议芯片在此极限条件或超出“推荐工作条件”下工作。芯片长时间处于最大额定工作条件，会影响芯片的可靠性。



标识信息

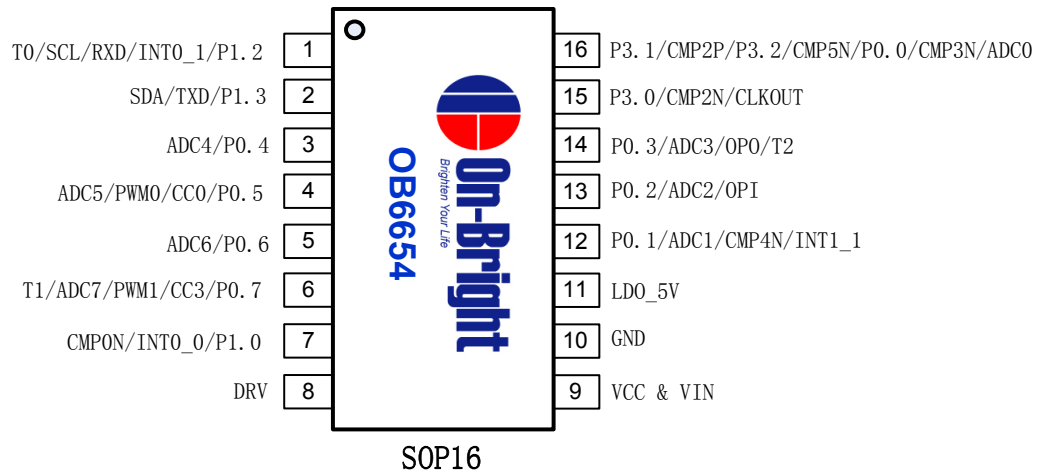
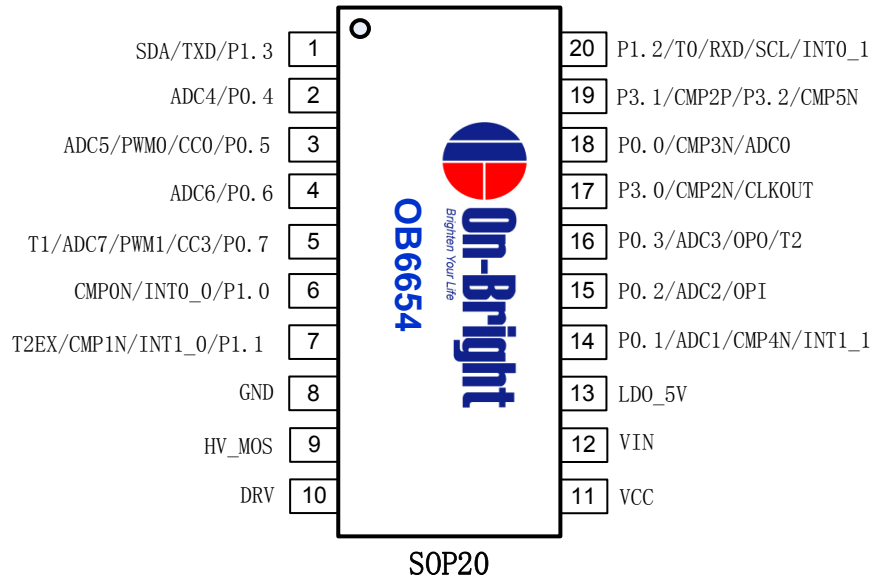


ZZZZZZZZ: Lot Code
 Y: Year Code
 WW: Week Code(01-52)
 P: Halogen-free Package
 S: Internal Code



ZZZZZZZZ: Lot Code
 Y: Year Code
 WW: Week Code(01-52)
 P: Halogen-free Package
 S: Internal Code

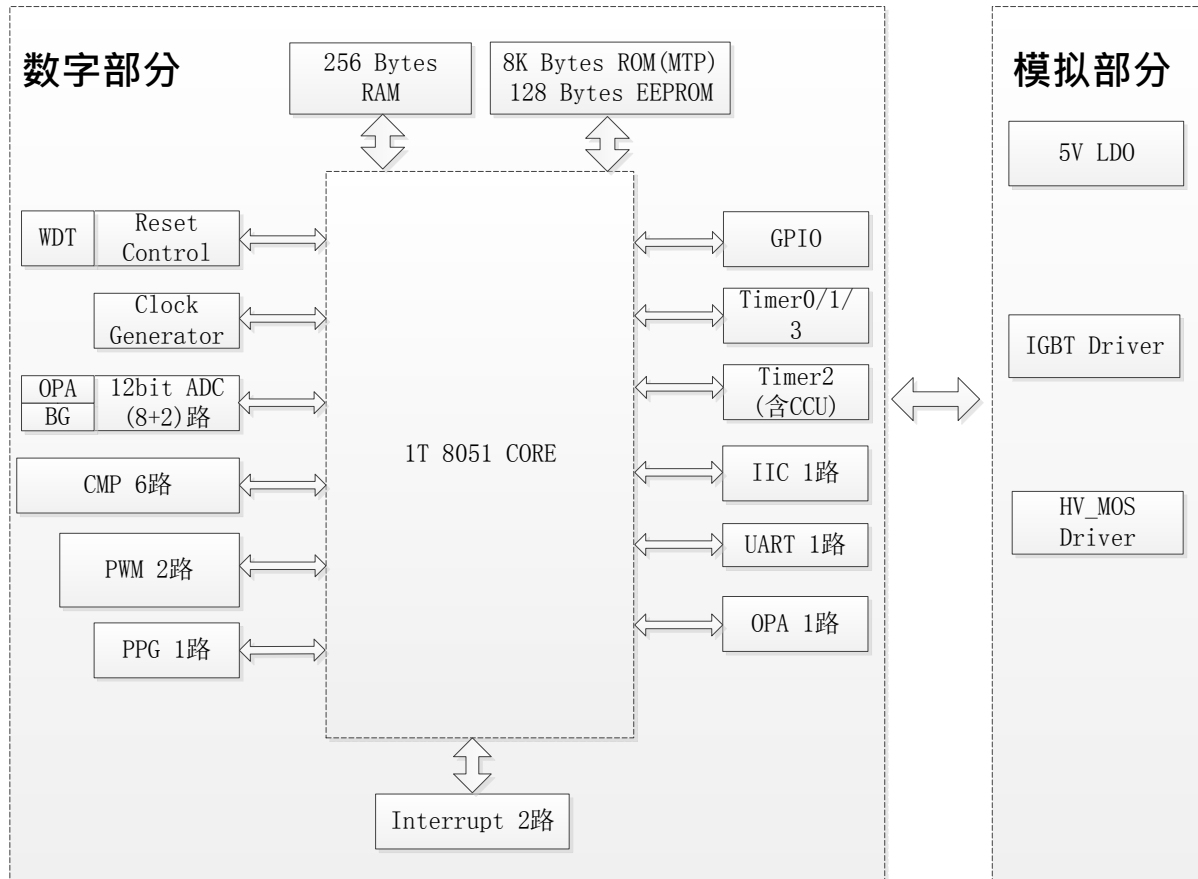
引脚排布



管脚描述

SOP20	SOP16	Symbol	I/O	Description
1	2	P1.3/TXD/IICSDA/OCISDA	I/O	P1口的位3 & 串行接口通道数据传输 & IIC 串行数据线 & ICE和 ICP 功能的指令及数据输入
2	3	P0.4/ADC4	I/O	P0口的位4 & 模数转换通道4
3	4	P0.5/ADC5/CC0/PWM0	I/O	P0口的位5 & 模数转换通道5 & 定时器2及捕获/比较单元通道0 & 宽脉调制通道0
4	5	P0.6/ADC6	I/O	P0口的位6 & 模数转换通道6
5	6	P0.7/T1/ADC7/CC3/PWM1	I/O	P0口的位7 & 定时器1外部输入& 模数转换通道7 & 定时器2及捕获/比较单元通道3 & 宽脉调制通1
6	7	P1.0/INT0_0/CMP0Nin	I/O	P1口的位0 & 外部中断0 & 比较器0反向输入
7		P1.1/INT1_0/CMP1Nin/T2EX	I/O	P1口的位1 & 外部中断1 & 比较器1反向输入 & 定时器2捕获触发器
8	10	GND	P	地
9		HV_MOS	O	HV_MOS 驱动, 由 P1.6/CC1 控制
10	8	DRV	O	IGBT 门极驱动, 由 P1.7/PPG 控制
11	9	VCC	P	电源供电
12	9	VIN	P	内部LD输入
13	11	LDO_5V	O	内置 LDO 5V 输出, 提供芯片内 MCU 和外部供电
14	12	P0.1/ADC1/CMP4Nin/INT1_1	I/O	P0口的位0 & 模数转换通道1 & 比较器4反向输入& 外部中断1 (SWAP)
15	13	P0.2/ADC2/OPI	I/O	P0口的位2 & 模数转换通道2 & 运放输入
16	14	P0.3/T2/ADC3/OPO	I/O	P0口的位3 & 定时器2外部输入时钟 & 模数转换通道3 & 运放输出
17	15	P3.0/CMP2Nin /CLKOUT	I/O	P3口的位0 & 比较器2反向输入& 时钟输出
18	16	P0.0/CMP3Nin/ADC0	I/O	P0口的位0 & 比较器3反向输入& 模数转换通道0
19	16	P3.1/CMP2Pin/ P3.2/CMP5Nin	I/O	P3口的位1 & 比较器2正向输入 / P3口的位2 & 比较器5反向输入 /
20	1	P1.2/T0/RXD/IIC SCL/OCISCL/INT0_1	I/O	P1口的位2 & 定时器0外部输入&串行接口通道数据接收& IIC 串行时钟线 & ICE和 ICP 功能的时钟输入 & 外部中断0 (SWAP)

内部框图



电气参数

(若无其他特殊说明, TA = 25°C, VCC=18V)

Symbol	Parameter	Test Conditions	Min	Typ.	Max	Unit
VCC						
I _{startup}	VCC Start up Current	VCC =UVLO(OFF)-1V		400		uA
I _{current}	Operating supply current	Drive Pin Open		5		mA
UVLO(ON)	VCC Under Voltage Lockout Enter			10		V
UVLO(OFF)	VDD Under Voltage Lockout Exit			10.5		V
VCC _{OVP}	VCC Over Voltage Protection			25		V
Gate Driver						
T _r	Output rising time 0V~17.5V@CL=1000pF	VCC = 18V		80		ns
T _f	Output falling time 17.5V~0V@CL=1000pF	VCC = 18V		30		ns
T _{flat}	Soft Voltage Flat Time			2.5		us
V _{flat}	Soft Flat Voltage			10		V
HV_MOS Driver						
V _H	Output High Level	VCC=18V		13		V
LDO5V						
V _{LDO}		I _{LDO} =10mA,VCC=18V	4.9	5	5.1	V
I _{LDO_max}	Max Output Current	V _{LDO} >4.75V	SOP20	100		mA
			SOP16	30		

模拟部分功能描述

- **VCC 欠压保护**

供电电压 VCC 降到低于 UVLO (ON)时, OB6654 停止工作, 系统进入欠压锁定模式, 直到供电电压高于 UVLO(OFF), 芯片 UVLO 窗口电压大约 500mV。

- **VIN LDO 5V 供电**

VIN 给芯片内置 LDO 5V 模块供电, 为了保证 5V/100mA 输出正常, VIN 下限 7V, VIN 电压根据芯片的温升确定, 但不能超过 30V 耐压限定。

※SOP16 封装的 VCC 与 VIN 相连, 基于芯片温升的限制, 最大带载建议小于 30mA, VIN 下限为 10V (与 VCC 一致)

- **门极驱动输出**

门极输出可直接驱动 IGBT, 通过串接电阻调整 IGBT 开关的速度, 芯片外围无需增加三级管的驱动电路, 用于决定串联 LC 谐振的启动。IGBT 驱动输出有三种模式, 可以通过 MCU 控制信号进行选择。

SEL1	SEL2	IGBT_DRV 输出模式
低电平	低电平	IGBT_DRV 输出为方波, 低电平为 0V, 高电平为 VCC-V _{th_N}
低电平	高电平	IGBT_DRV 输出为分段方波, 低电平为 0V, 中间电平为 10V, 持续时间为 2.5us, 高电平为 VCC- V _{th_N}
高电平	低电平	IGBT_DRV 输出为方波, 低电平为 0V, 高电平为 10V
高电平	高电平	进入 shutdown 状态, IGBT_DRV 无输出

※门极驱动由 P1.7/PPG 控制; SEL1、SEL2 分别由 P1.5 和 P1.4 控制

- **HV_MOS 驱动输出**

HV_MOS 驱动采用推挽结构, 正逻辑输出 (输入逻辑电平 0 和 1, 分别输出低电平和高电平)。输出高点平时, 由于内部设置钳位电路, 输出电压控制在 13V 以下。

※HV_MOS 驱动由 P1.6/CC1 控制

特殊功能寄存器(SFR)

特殊功能寄存器分布图如下所示:

Hex\Bin	X000	X001	X010	X011	X100	X101	X110	X111	Bin/Hex
F8	IICS	IICCTL	IICA1	IICA2	IICRWD	IICEBT	CMP0CON	CMP1CON	FF
F0	B	CMP4DEG	CMP2CON	CMP3CON	CMP4CON	OPCON	CMPEN	TAKEY	F7
E8		CMP0DEG	CMP1DEG	†	CMP2DEG	CMP3DEG	INTDEG	ADCSH	EF
E0	ACC	ISPF AH	ISPF AL	ISPF DL	ISPF C	ENHIT	LVC	SWRES	E7
D8	T3MOD	PFC ON	P3M0	P3M1	CMP5CON	CMP5DEG	TL3	TH3	DF
D0	PSW	CCEN2	P0M0	P0M1	P1M0	P1M1	ADCSTA	ADCC3	D7
C8	T2CON	CCCON	CRCL	CRCH	TL2	TH2	PWMMDH	PWMMDL	CF
C0	IRCON	CCEN	CCL1	CCH1	CCL2	CCH2	CCL3	CCH3	C7
B8	IEN1	IP1	SRELH	PPGDDVS	PWMD0H	PWMD0L	PWMD1H	PWMD1L	BF
B0	P3					PWMC	WDC	WTK	B7
A8	IEN0	IP0	SRELL	ADCC1	ADCC2	ADCDH	ADCDL	ADCCS	AF
A0	T3CON	RSTS	PPGIHBT HB	DLY4ADC	PRD4RDHB				A7
98	SCON	SBUF	IEN2	PPGIHBT	PPGSP	PPGPRDHB	PPGDTYHB	PRD4RD	9F
90	P1	AUX	PPGPRD	PPGDTY	PPGDLY	PPGCFG	PPGCR	IRCON2	97
88	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON	IFCON	8F
80	P0	SP	DPL	DPH	DPL1	DPH1		PCON	87
Hex\Bin	X000	X001	X010	X011	X100	X101	X110	X111	Bin/Hex

注: OB6654 特殊功能寄存器的重置值在下表描述

寄存器	地址	重置值	描述
SYSTEM			
SP	81h	07h	Stack Pointer
ACC	E0h	00h	Accumulator
PSW	D0h	00h	Program Status Word
B	F0h	00h	B Register
DPL	82h	00h	Data Pointer 0 low byte
DPH	83h	00h	Data Pointer 0 high byte
DPL1	84h	00h	Data Pointer 1 low byte
DPH1	85h	00h	Data Pointer 1 high byte
AUX	91h	00h	Auxiliary register
PCON	87h	00h	Power Control
CKCON	8Eh	10h	Clock control register

寄存器	地址	重置值	描述
INTERRUPT & PRIORITY			
IRCON	C0h	00h	Interrupt Request Control Register
IRCON2	97h	00h	Interrupt Request Control Register 2
IEN0	A8h	00h	Interrupt Enable Register 0
IEN1	B8h	00h	Interrupt Enable Register 1
IEN2	9Ah	00h	Interrupt Enable Register 2
IPO	A9h	00h	Interrupt Priority Register 0
IP1	B9h	00h	Interrupt Priority Register 1
ENHIT	E5h	07h	ENHance Interrupt Type Register
INTDEG	EEh	00h	External Interrupt Deglitch Register
KBI			
KBLS	93h	00h	Keyboard level selector Register
KBE	94h	00h	Keyboard input enable Register
KBF	95h	00h	Keyboard interrupt flag Register
KBD	96h	00h	Keyboard interface De-bounce control register
UART			
PCON	87h	00h	Power Control
AUX	91h	00h	Auxiliary register
SCON	98h	00h	Serial Port, Control Register
SBUF	99h	00h	Serial Port, Data Buffer
SRELL	AAh	00h	Serial Port, Reload Register, low byte
SRELH	BAh	00h	Serial Port, Reload Register, high byte
PFCON	D9h	00h	Peripheral Frequency control register
ADC			
ADCC1	ABh	00h	SADC Control 1 Register
ADCC2	ACH	0Fh	SADC Control 2 Register
ADCDH	ADh	00h	SADC data high byte
ADCDL	Aeh	00h	SADC data low byte
ADCCS	AFh	00h	SADC clock select
ADCSH	Efh	00h	SADC Sample and Hold Time
WDT			
RSTS	A1h	00h	Reset status register
WDTC	B6h	04h	Watchdog timer control register
WDTK	B7h	00h	Watchdog timer refresh key.
TAKEY	F7h	00h	Time Access Key register
PPG			
PPGPRD	92h	00h	PPG Period
PPGDTY	93h	00h	PPG duty
PPGDLY	94h	00h	PPG delay
PPGCFG	95h	00h	PPG configure
PPGCR	96h	00h	PPG control
PPGIHBT	9Bh	00h	PPG inhibit

寄存器	地址	重置值	描述
PPGSP	9Ch	00h	PPG stop
PPGPRDHB	9Dh	00h	PPG Period HB
PPGDYHB	9Eh	00h	PPG duty HB
PRD4RD	9Fh	00h	Period for SW Read
PPGIHBTHB	A2h	00h	PPG inhibit HB
DLY4ADC	A3h	00h	Delay for trigger ADC
PRD4RDHB	A4h	00h	Period for SW Read HB
PPGDDVS	BBh	00h	PPG Decrease Duty Value Selector
PWM			
PWMC	B5h	00h	PWM control register
PWMD0H	BCh	00h	PWM channel 0 data high byte
PWMD0L	BDh	00h	PWM channel 0 data low byte
PWMD1H	BEh	00h	PWM channel 1 data high byte
PWMD1L	BFh	00h	PWM channel 1 data low byte
PWMMDH	CEh	00h	PWM Max Data Register, high byte.
PWMDL	CFh	FFh	PWM Max Data Register, low byte.
TIMER0/TIMER1/ TIMER3			
TCON	88h	00h	Timer/Counter Control
TMOD	89h	00h	Timer Mode Control
TL0	8Ah	00h	Timer 0, low byte
TL1	8Bh	00h	Timer 1, low byte
TH0	8Ch	00h	Timer 0, high byte
TH1	8Dh	00h	Timer 1, high byte
T3CON	A0h	00h	Timer3/Counter Control
T3MOD	D8h	00h	Timer3 Mode Control
PFCON	D9h	00h	Peripheral Frequency control register
TL3	DEh	00h	Timer 3 , low byte
TH3	DFh	00h	Timer 3 , high byte
PCA(TIMER2)			
CCEN	C1h	00h	Compare/Capture Enable Register
CCL1	C2h	00h	Compare/Capture Register 1, low byte
CCH1	C3h	00h	Compare/Capture Register 1, high byte
CCL2	C4h	00h	Compare/Capture Register 2, low byte
CCH2	C5h	00h	Compare/Capture Register 2, high byte
CCL3	C6h	00h	Compare/Capture Register 3, low byte
CCH3	C7h	00h	Compare/Capture Register 3, high byte
T2CON	C8h	00h	Timer 2 Control
CCCON	C9h	00h	Compare/Capture Control
CRCL	CAh	00h	Compare/Reload/Capture Register, low byte
CRCH	CBh	00h	Compare/Reload/Capture Register, high byte
TL2	CCh	00h	Timer 2, low byte
TH2	CDh	00h	Timer 2, high byte
CCEN2	D1h	00h	Compare/Capture Enable 2 register

寄存器	地址	重置值	描述
GPIO			
P0	80h	FFh	Port 0
P1	90h	FFh	Port 1
P3	B0h	FFh	Port 3
P0M0	D2h	00h	Port 0 output mode 0
P0M1	D3h	00h	Port 0 output mode 1
P1M0	D4h	00h	Port 1 output mode 0
P1M1	D5h	00h	Port 1 output mode 1
P3M0	DAh	00h	Port 3 output mode 0
P3M1	DBh	00h	Port 3 output mode 1
ISP/IAP/EEPROM			
IFCON	8Fh	00h	Interface control register
ISPF AH	E1h	FFh	ISP Address-High register
ISPF AL	E2h	FFh	ISP Address-Low register
ISPF DL	E3h	FFh	ISP Data High register
ISPF C	E4h	00h	ISP control register
TAKEY	F7h	00h	Time Access Key register
LVI/LVR/SOFTRESET			
RSTS	A1h	00h	Reset status register
LVC	E6h	20h	Low voltage control register
SWRES	E7h	00h	Software Reset register
TAKEY	F7h	00h	Time Access Key register
IIC			
AUX	91h	00h	Auxiliary register
IICS	F8h	00h	IIC status register
IICCTL	F9h	04h	IIC control register
IICA1	FAh	A0h	IIC channel 1 Address 1 register
IICA2	FBh	60h	IIC channel 1 Address 2 register
IICRWD	FCh	00h	IIC channel 1 Read / Write Data buffer
IICEBT	FDh	00h	IIC Enable Bus Transaction register
OPA			
OPCON	F5h	00h	OP Control
Comparator			
COMPEN	F6h	00h	Comparator Enable
CMP0CON	FEh	00h	Comparator 0 Control register
CMP1CON	FFh	00h	Comparator 1 Control register
CMP2CON	F2h	00h	Comparator 2 Control register
CMP3CON	F3h	00h	Comparator 3 Control register
CMP4CON	F4h	00h	Comparator 4 Control register
CMP5CON	DCh	00h	Comparator 5 Control register
CMP0DEG	E9h	00h	Comparator 0 Deglitch
CMP1DEG	EAh	00h	Comparator 1 Deglitch

寄存器	地址	重置值	描述
CMP2DEG	ECh	00h	Comparator 2 Deglitch
CMP3DEG	EDh	00h	Comparator 3 Deglitch
CMP4DEG	F1h	00h	Comparator 4 Deglitch
CMP5DEG	DDh	00h	Comparator 5 Deglitch

目 录

概述.....	1
典型应用.....	1
特性.....	1
简化应用图.....	2
基本信息.....	3
引脚排布.....	4
管脚描述.....	5
内部框图.....	6
电气参数.....	7
模拟部分功能描述.....	8
特殊功能寄存器(SFR).....	9
MCU 部分功能描述.....	16
1. 总特征.....	16
1.1 嵌入式程序存储器.....	16
1.2 IO 口.....	16
1.3 指令时钟周期选择.....	16
1.4 时钟输出选择.....	17
1.5 复位.....	17
1.5.1 硬件复位功能.....	17
1.5.2 软件复位功能.....	17
1.5.3 Reset status.....	18
1.5.4 Time Access Key register (TAKEY).....	18
1.5.5 软件复位寄存器(SWRES).....	18
1.5.6 Example of software reset.....	18
1.6 时钟源.....	19
2. 指令设置.....	20
3. 存储器结构.....	24
3.1 程序存储器.....	24
3.2 数据存储器.....	25
3.3 数据内存-低 128 字节(00h 到 7Fh).....	25
3.4 数据存储器-高 128 字节(80h 到 FFh).....	25
4. CPU 结构.....	26
4.1 累加器.....	26
4.2 B 寄存器.....	26
4.3 程序状态字.....	27
4.4 堆栈指针.....	27
4.5 数据指针.....	27
4.6 数据指针 1.....	28
4.7 时钟控制寄存器.....	29
4.8 接口控制寄存器.....	29
5. GPIO 管脚型态.....	30
5.1 寄存器设置.....	30
5.2 烧录软件设置.....	31
6. 定时器 0 和定时器 1 和定时器 3.....	32
6.1 定时器/计数器模式控制寄存器(TMOD).....	32
6.2 定时器 3/计数器 3 模式控制寄存器(TMOD3).....	33
6.3 定时器/计数器控制寄存器(TCON).....	33
6.4 定时器 3/计数器 3 控制寄存器(TCON3).....	34
6.5 定时器输入频率控制寄存器.....	34
6.6 模式 0 (13 位定时/计数).....	35

6.7	模式 1 (16 位定时/计数)	35
6.8	模式 2 (8 位自动重载定时/计数)	36
6.9	模式 3 (两个独立 8 位定时/计数(仅定时器 0))	36
7.	定时器 2 以及捕捉/比较单元	37
7.1	定时器 2 功能	40
7.1.1	定时器模式	40
7.1.2	外部信号计数模式	40
7.1.3	外部信号定时器模式	40
7.1.4	定时器 2 的重载	41
7.2	比较功能	41
7.2.1	比较模式 0	41
7.2.2	比较模式 1	42
7.3	捕获功能	43
7.3.1	捕捉模式 0	43
7.3.2	捕捉模式 1	43
8.	串行接口	44
8.1	串行接口由以下 4 种模式可以设置	45
8.1.1	模式 0	45
8.1.2	模式 1	46
8.1.3	模式 2	46
8.1.4	模式 3	46
8.2	串行接口的多重机通讯	47
8.3	输入频率控制寄存器	47
8.4	波特率发生器	47
8.4.1	串行接口的模式 1 和 3	47
9.	看门狗定时器	49
10.	中断	52
10.1	优先级配置	56
11.	电源管理单元	58
11.1	待机模式(空闲模式)	58
11.2	停止模式	58
12.	脉宽调制器(PWM)	59
13.	PPG(PROGRAMMABLE PULSE GENERATOR 可编程脉冲发生器)	61
14.	IIC 功能	68
15.	LVI – 低压侦测中断	73
16.	12 位模拟数字转换器(ADC)	74
17.	在系统编程(INTERNAL ISP)	79
17.1	ISP 服务程序	79
17.2	锁定位(N)	79
17.3	对 ISP 服务程序编程	80
17.4	启动 ISP 服务程序	80
17.5	ISP 寄存器– TAKEY, IFCON, ISPF AH, ISPFAL, ISPF D and ISPF C	81
18.	运算放大器(OPA)	85
18.1	OPA 寄存器 – OP CON	85
19.	比较器(COMP ARATOR)	86
	DC 电气特性	92
	ADC 电气特性	93
	COMP ARATOR 电气特性	93
	封装尺寸	94

MCU 部分功能描述

1. 总特征

OB6654内置一个8位的微处理器,它的所有功能以及特殊功能寄存器（SFR）的详细定义将在以下章节给出.

1.1 嵌入式程序存储器

可通过编程器或在线编程(ISP)将程序加载到8KB的嵌入式可编程存储器中。

1.2 IO 口

OB6654有3个I/O 口: Port 0, Port 1 与Port 3. Ports 0, 1 是 8位口而Port 3是2位口. 四种型态: 准双向口(标准 8051输出口), 推挽, 开漏, 与仅为输入。在章节5中有详细说明。

所有的P0~P3口都可通过转化速率来降低EMI。另一种降低EMI的方式是在禁止ALE输出, 可通过特殊功能寄存器（SFR）来进行选择控制, 在高静电环境且在人体接触模式中, 其I/O口的ESD可达4KV, 可以保证OB6654在高静电环境下的品质。

1.3 指令时钟周期选择

传统的52 系列单片机时钟周期是12T, 即12 个振荡器时钟为1个机器周期。OB6654为1T~8T的微控制器, 即机器周期为1个时钟周期~8个时钟周期。换句话说, 执行一条指令可是1个时钟~8个时钟。

符号: CKCON						地址: 8Eh	
7	6	5	4	3	2	1	0
-	ITS[2:0]			-	-	CLKOUT[1:0]	
							Reset
							10H

ITS: 指令时钟周期选择.

ITS [2:0]	指令时钟周期
000	1T 模式
001	2T 模式(默认)
010	3T 模式
011	4T 模式
100	5T 模式
101	6T 模式
110	7T 模式
111	8T 模式

默认为2T模式, 在任何时候,如CKCON [6:4]（地址为8Eh）被改变时, 每条指令并不是都能在一个机器周期内被执行的。所有指令的确切机器周期将在下一章节中给出。

1.4 时钟输出选择

在任何时候CKCON [1:0] (地址为8Eh) 被改变时, OB6654能在P3.0产生时钟输出, 主系统时钟源设置为使用片内RC振荡器。

CLKOUT: 时钟输出除频选择.

CKCON [1:0]	Mode.
00	GPIO(默认)
01	主系统时钟频率
10	主系统时钟频率/2
11	主系统时钟频率/4

1.5 复位

1.5.1 硬件复位功能

OB6654提供了片上硬件复位机制, 片上硬件复位的时间长度可以通过编程器或ISP设置。

片上硬件复位的时间长度
25ms (default)
200ms
100ms
50ms
16ms
8ms
4ms

1.5.2 软件复位功能

OB6654提供一种软件复位机制来实现整个芯片的复位.要实现软件复位,于程序中需把3个特殊值 55h,AAh和5Ah按顺序写到TAKEY寄存器来使能软件复位寄存器(SWRES)之写入. 在软件复位寄存器获得可写权后,可以对SWRES寄存器写入FFh. 硬件将解码出复位讯号它是与其它硬件复位讯号作“OR”处理. 软件复位寄存器在软件复位过程的最后会进行自复位.

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
Software Reset function											
RSTS	Reset status register	A1h	-	LVRLP INTF	-	-	WDTF	SWRF	LVRF	POR F	00H
TAKEY	Time Access Key register	F7h	TAKEY [7:0]								00H
SWRES	Software Reset register	E7h	SWRES [7:0]								00H

1.5.3 Reset status

符号: RSTS							地址: A1h	
7	6	5	4	3	2	1	0	Reset
-	LVRLP INTF	-	-	WDTF	SWRF	LVRF	PORF	00H

LVRLPINTF: “内部”低电压复位旗标.

当 MCU 复位信号由“内部”低电压复位产生时, LVRLPINTF 旗标将由硬件置高.此旗标需由软件清零.

WDTF: 看门狗定时器复位旗标.

当 MCU 复位信号由看门狗产生时, WDTF 旗标将由硬件置高.此旗标需由软件清零.

SWRF: 软件复位旗标.

当 MCU 复位信号由软件复位产生时, SWRF 旗标将由硬件置高.此旗标需由软件清零.

LVRF: 低电压复位旗标.

当 MCU 复位信号由低电压复位产生时, LVRF 旗标将由硬件置高.此旗标需由软件清零.

PORF: 上电复位旗标.

当 MCU 复位信号由上电复位产生时, PORF 旗标将由硬件置高.此旗标需由软件清零.

1.5.4 Time Access Key register (TAKEY)

符号: TAKEY							地址: F7H	
7	6	5	4	3	2	1	0	Reset
TAKEY [7:0]								00H

软件复位寄存器(SWRES) 默认为只读; 软件把 3 个特殊值按顺序写到 TAKEY 寄存器来使能软件复位寄存器(SWRES)可写. 它们是

```
MOV TAKEY, #55h
MOV TAKEY, #0AAh
MOV TAKEY, #5Ah
```

1.5.5 软件复位寄存器(SWRES)

符号: SWRES							地址: E7H	
7	6	5	4	3	2	1	0	Reset
SWRES [7:0]								00H

SWRES[7:0]: 软件复位寄存器. 在软件复位过程的最后会进行自重置.

SWRES [7:0] = FFh, 产生软件复位.

SWRES [7:0] = 00h ~ FEh, 不产生复位动作.

1.5.6 Example of software reset

```
MOV TAKEY, #55h
MOV TAKEY, #0AAh
MOV TAKEY, #5Ah; enable SWRES write attribute
```

MOV SWRES, #0FFh; software reset MCU

1.6 时钟源

默认时钟来自于内部8MHzOSC时钟信号，其时钟应用于初始化阶段，其主要的工作是确定时钟源使用的正常运行。

内部时钟源来源于不同分频的内部OSC如表 1-1所示，时钟源可在编程器或ICP中设置。

表 1-1: Selection of clock source

Clock source
8MHz from internal OSC
4MHz from internal OSC
2MHz from internal OSC
1MHz from internal OSC

对于来源于内部OSC的频率，这将有些许误差，在应用程序中需要精确的频率时，须注意使用. 最大误差如表 1-2

表 1-2: Temperature with variance

Temperature	Max Variance
25°C	±2%
-40~85°C	±3%

2. 指令设置

所有OB6654的指令都是兼容的二进制码,且具有标准的8051一样的功能,以下表格列出了以OB6654微控器为核心的指令集的周期的总结,这里的周期表示为机器周期。

表 2-1: Arithmetic operations

符号	描述	代码	字节	周期
ADD A,Rn	Add register to accumulator	28-2F	1	1
ADD A,direct	Add direct byte to accumulator	25	2	2
ADD A,@Ri	Add indirect RAM to accumulator	26-27	1	2
ADD A,#data	Add immediate data to accumulator	24	2	2
ADDC A,Rn	Add register to accumulator with carry flag	38-3F	1	1
ADDC A,direct	Add direct byte to A with carry flag	35	2	2
ADDC A,@Ri	Add indirect RAM to A with carry flag	36-37	1	2
ADDC A,#data	Add immediate data to A with carry flag	34	2	2
SUBB A,Rn	Subtract register from A with borrow	98-9F	1	1
SUBB A,direct	Subtract direct byte from A with borrow	95	2	2
SUBB A,@Ri	Subtract indirect RAM from A with borrow	96-97	1	2
SUBB A,#data	Subtract immediate data from A with borrow	94	2	2
INC A	Increment accumulator	04	1	1
INC Rn	Increment register	08-0F	1	2
INC direct	Increment direct byte	05	2	3
INC @Ri	Increment indirect RAM	06-07	1	3
INC DPTR	Increment data pointer	A3	1	1
DEC A	Decrement accumulator	14	1	1
DEC Rn	Decrement register	18-1F	1	2
DEC direct	Decrement direct byte	15	2	3
DEC @Ri	Decrement indirect RAM	16-17	1	3
MUL AB	Multiply A and B	A4	1	5
DIV	Divide A by B	84	1	5
DA A	Decimal adjust accumulator	D4	1	1

表 2-2: Logic operations

符号	描述	代码	字节	周期
ANL A,Rn	AND register to accumulator	58-5F	1	1
ANL A,direct	AND direct byte to accumulator	55	2	2
ANL A,@Ri	AND indirect RAM to accumulator	56-57	1	2
ANL A,#data	AND immediate data to accumulator	54	2	2
ANL direct,A	AND accumulator to direct byte	52	2	3
ANL direct,#data	AND immediate data to direct byte	53	3	4
ORL A,Rn	OR register to accumulator	48-4F	1	1
ORL A,direct	OR direct byte to accumulator	45	2	2
ORL A,@Ri	OR indirect RAM to accumulator	46-47	1	2
ORL A,#data	OR immediate data to accumulator	44	2	2
ORL direct,A	OR accumulator to direct byte	42	2	3
ORL direct,#data	OR immediate data to direct byte	43	3	4
XRL A,Rn	Exclusive OR register to accumulator	68-6F	1	1
XRL A,direct	Exclusive OR direct byte to accumulator	65	2	2
XRL A,@Ri	Exclusive OR indirect RAM to accumulator	66-67	1	2
XRL A,#data	Exclusive OR immediate data to accumulator	64	2	2
XRL direct,A	Exclusive OR accumulator to direct byte	62	2	3
XRL direct,#data	Exclusive OR immediate data to direct byte	63	3	4
CLR A	Clear accumulator	E4	1	1
CPL A	Complement accumulator	F4	1	1
RL A	Rotate accumulator left	23	1	1
RLC A	Rotate accumulator left through carry	33	1	1
RR A	Rotate accumulator right	03	1	1
RRC A	Rotate accumulator right through carry	13	1	1
SWAP A	Swap nibbles within the accumulator	C4	1	1

表 2-3: Data transfer

符号	描述	代码	字节	周期
MOV A,Rn	Move register to accumulator	E8-EF	1	1
MOV A,direct	Move direct byte to accumulator	E5	2	2
MOV A,@Ri	Move indirect RAM to accumulator	E6-E7	1	2
MOV A,#data	Move immediate data to accumulator	74	2	2
MOV Rn,A	Move accumulator to register	F8-FF	1	2
MOV Rn,direct	Move direct byte to register	A8-AF	2	4
MOV Rn,#data	Move immediate data to register	78-7F	2	2
MOV direct,A	Move accumulator to direct byte	F5	2	3
MOV direct,Rn	Move register to direct byte	88-8F	2	3
MOV direct1,direct2	Move direct byte to direct byte	85	3	4
MOV direct,@Ri	Move indirect RAM to direct byte	86-87	2	4
MOV direct,#data	Move immediate data to direct byte	75	3	3
MOV @Ri,A	Move accumulator to indirect RAM	F6-F7	1	3
MOV @Ri,direct	Move direct byte to indirect RAM	A6-A7	2	5
MOV @Ri,#data	Move immediate data to indirect RAM	76-77	2	3
MOV DPTR,#data16	Load data pointer with a 16-bit constant	90	3	3
MOVC A,@A+DPTR	Move code byte relative to DPTR to accumulator	93	1	3
MOVC A,@A+PC	Move code byte relative to PC to accumulator	83	1	3
MOVX A,@Ri	Move external RAM (8-bit addr.) to A	E2-E3	1	3
MOVX A,@DPTR	Move external RAM (16-bit addr.) to A	E0	1	3
MOVX @Ri,A	Move A to external RAM (8-bit addr.)	F2-F3	1	4
MOVX @DPTR,A	Move A to external RAM (16-bit addr.)	F0	1	4
PUSH direct	Push direct byte onto stack	C0	2	4
POP direct	Pop direct byte from stack	D0	2	3
XCH A,Rn	Exchange register with accumulator	C8-CF	1	2
XCH A,direct	Exchange direct byte with accumulator	C5	2	3
XCH A,@Ri	Exchange indirect RAM with accumulator	C6-C7	1	3
XCHD A,@Ri	Exchange low-order nibble indir. RAM with A	D6-D7	1	3

表 2-4: Program branches

符号	描述	代码	字节	周期
ACALL addr11	Absolute subroutine call	xxx11	2	6
LCALL addr16	Long subroutine call	12	3	6
RET	from subroutine	22	1	4
RETI	from interrupt	32	1	4
AJMP addr11	Absolute jump	xxx01	2	3
LJMP addr16	Long iump	02	3	4
SJMP rel	Short jump (relative addr.)	80	2	3
JMP @A+DPTR	Jump indirect relative to the DPTR	73	1	2
JZ rel	Jump if accumulator is zero	60	2	3
JNZ rel	Jump if accumulator is not zero	70	2	3
JC rel	Jump if carry flag is set	40	2	3
JNC	Jump if carry flag is not set	50	2	3
JB bit,rel	Jump if direct bit is set	20	3	4
JNB bit,rel	Jump if direct bit is not set	30	3	4
JBC bit,direct rel	Jump if direct bit is set and clear bit	10	3	4
CJNE A,direct rel	Compare direct byte to A and jump if not equal	B5	3	4
CJNE A,#data rel	Compare immediate to A and jump if not equal	B4	3	4
CJNE Rn,#data rel	Compare immed. to reg. and jump if not equal	B8-BF	3	4
CJNE @Ri,#data rel	Compare immed. to ind. and jump if not equal	B6-B7	3	4
DJNZ Rn,rel	Decrement register and jump if not zero	D8-DF	2	3
DJNZ direct,rel	Decrement direct byte and jump if not zero	D5	3	4
NOP	No operation	00	1	1

表 2-5: Boolean manipulation

符号	描述	代码	字节	周期
CLR C	Clear carry flag	C3	1	1
CLR bit	Clear direct bit	C2	2	3
SETB C	Set carry flag	D3	1	1
SETB bit	Set direct bit	D2	2	3
CPL C	Complement carry flag	B3	1	1
CPL bit	Complement direct bit	B2	2	3
ANL C,bit	AND direct bit to carry flag	82	2	2
ANL C,/bit	AND complement of direct bit to carry	B0	2	2
ORL C,bit	OR direct bit to carry flag	72	2	2
ORL C,/bit	OR complement of direct bit to carry	A0	2	2
MOV C,bit	Move direct bit to carry flag	A2	2	2
MOV bit,C	Move carry flag to direct bit	92	2	3

3. 存储器结构

OB6654存储器结构和通用的8051结构相同，它们是作为程序存储器的8KB的嵌入式可编程存储器中。

3.1 程序存储器

OB6654有8KB的嵌入式可编程存储器中,如以下图 3-1,可做为通用的程序存储.其它还包括最大为1K的特定ISP服务程序存储空间. 这8K的地址从\$0000到\$1FFF. ISP服务程序的地址从\$1C00到\$1FFF. ISP服务程序空间可以被分割N块128字节(N=0到8). 当N=0时,意味着没有ISP复位程序空间可用. 全部的8KB字节空间都被用来做程序存储. 当N=1时,意味着地址\$1F80到 \$1FFF保留为ISP服务程序空间. 当N=2意味着内存地址\$1F00到\$1FFF保留为ISP服务程序空间等等... 数值N可以通过编程器设置.

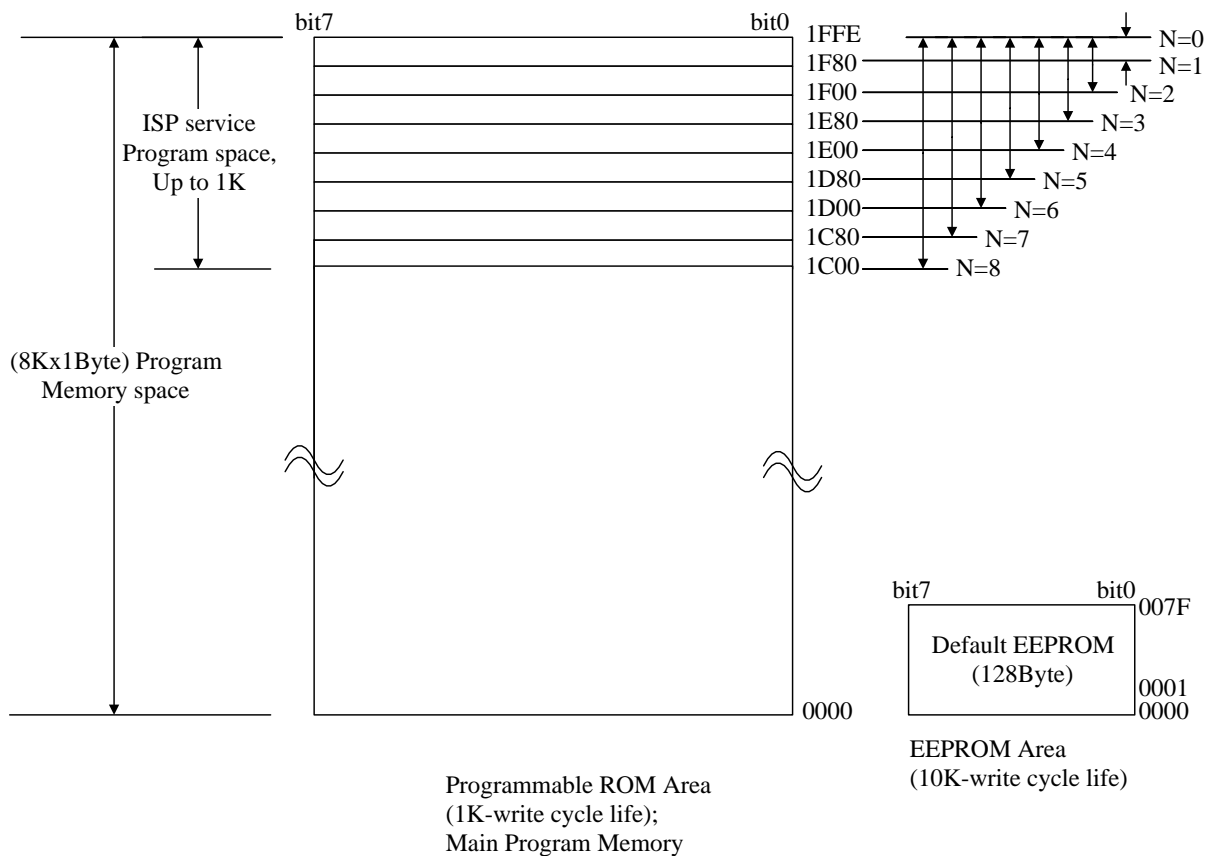


图 3-1: OB6654 ROM

3.2 数据存储器

OB6654具有256B Bytes的片上SRAM, 如以下 图 3-2, 其中256 Bytes和通用的8052内部存储器结构一样。

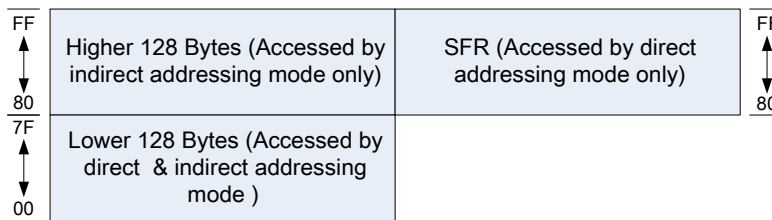


图 3-2: RAM architecture

3.3 数据内存-低 128 字节(00h 到 7Fh)

数据存储器从 00h 到 FFh 的地址和在 8052 中的定义是一样的。

00h 到 7Fh 的地址可通过直接或者间接寻址方式访问。

00h 到 1Fh 是寄存器的空间,

20h 到 2Fh 是位寻址空间,

30h 到 7Fh 是通用的数据存储区。

3.4 数据存储器-高 128 字节(80h 到 FFh)

80h 到 FFh 的地址仅仅能从间接寻址的方式访问,它是一个数据区。

4. CPU结构

OB6654结构由以下四部分组成:

- (1) 控制单元
- (2) 算法-逻辑单元
- (3) 存储器控制单元
- (4) RAM 和 SFR 控制单元

OB6654结构允许接受来自程序存储器的指令并与RAM或SFR做数据处理，以下各段详细叙述了主要功能寄存器。

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
8051 Core											
ACC	Accumulator	E0h	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0	00H
B	B register	F0h	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0	00H
PSW	Program status word	D0h	CY	AC	F0	RS[1:0]		OV	PSW.1	P	00H
SP	Stack Pointer	81h	SP[7:0]								07H
DPL	Data pointer low 0	82h	DPL[7:0]								00H
DPH	Data pointer high 0	83h	DPH[7:0]								00H
DPL1	Data pointer low 0	84h	DPL1[7:0]								00H
DPH1	Data pointer high 0	85h	DPH1[7:0]								00H
AUX	Auxiliary register	91h	BRGS	-	-	INT1 SWAP	INT0 SWAP	-	-	DPS	00H
CKCON	Clock control register	8Eh	-	ITS[2:0]					CLKOUT[1:0]		10H
IFCON	Interface control register	8Fh	-	CDPR	-	-	-	-	-	ISPE	00H

4.1 累加器

ACC是一个累加器，大部分单操作指令的一个操作数取自累加器。

符号: ACC									地址: E0h
7	6	5	4	3	2	1	0	Reset	
ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0	00h	

ACC[7:0]: The A (or ACC) register is the standard 8052 accumulator.

4.2 B 寄存器

B寄存器被用于乘法或除法指令，也可作为一般寄存器以存储临时数据。

符号: B									地址: F0h
7	6	5	4	3	2	1	0	Reset	
B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0	00h	

B[7:0]: The B register is the standard 8052 register that serves as a second accumulator.

4.3 程序状态字

符号: PSW							地址: D0h	
7	6	5	4	3	2	1	0	Reset
CY	AC	F0	RS [1:0]		OV	F1	P	00h

CY: 进位标志位

AC: 为 BCD 辅助进位标志位

F0: 用户设置标志位 0

RS[1:0]	Bank Selected	Location
00	Bank 0	00h – 07h
01	Bank 1	08h – 0Fh
10	Bank 2	10h – 17h
11	Bank 3	18h – 1Fh

OV: 溢出标志位

F1: 用户设置标志位 1

P: 奇偶校验位, 受硬件影响, 显示累加器中的奇偶的 1 位, 即奇偶校验

4.4 堆栈指针

堆栈指针是一个1字节的寄存器,在复位后初始化值为07h。此寄存器在执行PUSH和CALL指令之前增值,使得堆栈指针在08h开始执行

符号: SP							地址: 81h	
7	6	5	4	3	2	1	0	Reset
SP [7:0]								07h

SP[7:0]: 堆栈指针储存了暂时寄存器的地址,该地址是堆栈指针的起始位置.换言之,它总是指向堆栈指针的顶端。

4.5 数据指针

数据指针为2字节.低位为DPL.高位为DPH.它可以作为一个2字节的寄存器(MOV DPTR,#data16)来使用,或者作为两个寄存器(例如,MOV DPL,#data8),它通常被用作是运行外部程序或者是数据空间(如,MOVC A,@A+DPTR 或者各自的MOV A, @ DPTR).

符号: DPL							地址: 82h	
7	6	5	4	3	2	1	0	Reset
DPL [7:0]								00h

DPL[7:0]: Data pointer Low 0

符号: DPH							地址: 83h	
7	6	5	4	3	2	1	0	Reset
DPH [7:0]								00h

DPH [7:0]: Data pointer High 0

4.6 数据指针 1

双数据指针加速了块状数据的运行速度.标准的DPTR 是一个16位的寄存器,是用来寻址外部空间或者外部存储器.在OB6654中,标准的数据指针称为DPTR,第二个数据指针称为DPTR1.选择位用来选择使用的数据指针.数据指针的选择位位于AUX寄存器的LSB(DPS).

用户通过触发AUX寄存器中的LSB位进行切换.所有有关的DPTR指令都将为当前选用的DPTR所操作。

符号: DPL1							地址: 84h	
7	6	5	4	3	2	1	0	Reset
DPL1 [7:0]								00h

DPL1[7:0]: Data pointer Low 1

符号: DPH1							地址: 85h	
7	6	5	4	3	2	1	0	Reset
DPH1 [7:0]								00h

DPH1[7:0]: Data pointer High 1

符号: AUX							地址: 91h	
7	6	5	4	3	2	1	0	Reset
BRGS	-	-	INT1 SWAP	INT0 SWAP	-	-	DPS	00H

INT1SWAP: 外部中断 1 切换选择位.

0: INT1 at P1.1

1: INT1 at P0.1

INT0SWAP: 外部中断 0 切换选择位.

0: INT0 at P1.0

1: INT0 at P1.2

DPS: 数据指针选择位.

DPS = 1 选择数据指针 1.

4.7 时钟控制寄存器

符号: CKCON							地址: 8Eh	
7	6	5	4	3	2	1	0	Reset
-	ITS[2:0]			-	-	CLKOUT[1:0]		10H

ITS[2:0]: 指令时钟周期选择.

ITS [2:0]	指令时钟周期
000	1T 模式
001	2T 模式(默认)
010	3T 模式
011	4T 模式
100	5T 模式
101	6T 模式
110	7T 模式
111	8T 模式

CLKOUT: 时钟输出除频选择.

CKCON [1:0]	Mode.
00	GPIO(默认)
01	主系统时钟频率
10	主系统时钟频率/2
11	主系统时钟频率/4

主系统时钟源设置为使用振荡器(时钟由晶振输入脚输入)或片内RC振荡器皆可

4.8 接口控制寄存器

符号: IFCON							地址: 8Fh	
7	6	5	4	3	2	1	0	Reset
-	CDPR	-	-	-	-	-	ISPE	00H

CDPR: 程序码已加密指示位(仅读)

ISPE: ISP 功能使能位

ISPE = 1, 允许使用 ISP 功能

ISPE = 0, 禁止使用 ISP 功能

5. GPIO管脚型态

5.1 寄存器设置

OB6654有3个I/O口: Port 0, Port 1 与 Port 3. Ports 0, 1是8位口而Port 3是2位口. 他们是: 准双向口 (标准的8051端口输出),推挽电路,开漏, 与只输入. 两种寄存器的配置为每个端口的每个位选择输出方式.OB6654的所有端口可以通过软件配置四种型号的一种.如下表显示:

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值	
I/O port function register												
P0M0	Port 0 output mode 0	D2h	P0M0[7:0]									00H
P0M1	Port 0 output mode 1	D3h	P0M1[7:0]									00H
P1M0	Port 1 output mode 0	D4h	P1M0[7:0]									00H
P1M1	Port 1 output mode 1	D5h	P1M1[7:0]									00H
P3M0	Port 3 output mode 0	DAh								P3M0[1:0]		00H
P3M1	Port 3 output mode 1	DBh								P3M1[1:0]		00H

PxM1.y	PxM0.y	Port output mode
0	0	准双向口 (标准的8051端口输出)
0	1	推挽电路
1	0	只输入 (high-impedance)
1	1	开漏

一般的应用,每个管脚都可独立的置高或置低.如下表显示:

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
Ports											
Port 3	Port 3	B0h	-	-	-	-	-	-	P3.1	P3.0	FFh
Port 1	Port 1	90h	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0	FFh
Port 0	Port 0	80h	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0	FFh

符号: **P0** 地址: **80h**

7	6	5	4	3	2	1	0	Reset
P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0	FFh

P0.7~ 0: Port0 [7] ~ Port0[0]

符号: **P1** 地址: **90h**

7	6	5	4	3	2	1	0	Reset
P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0	FFh

P1.7~ 0: Port1 [7] ~ Port1 [0]

符号: P3							地址: B0h	
7	6	5	4	3	2	1	0	Reset
-	-	-	-	-	-	P3.1	P3.0	FFh

P3.1~ 0: Por3 [1] ~ Port3 [0]

5.2 烧录软件设置

可透过烧录软件内”芯片配置”设置窗口中的”IO输出模式”选项，设置MCU初始时 3个I/O口组态: Port 0, Port 1 与 Port 3 为”准双向口 (标准的8051端口输出)”或”只输入”模式

6. 定时器0和定时器1和定时器3

OB6654有三个16bit的定时/计数寄存器: 定时器0, 定时器1, 定时器3. 所有这些都可以被设置为定时或计数操作.

在计时的模式中, 定时器0和定时器1和定时器3寄存器的递增频率, 可由寄存器PFCON中选择为与振荡器频率相同或为振荡器频率的1/12或为振荡器频率的1/96.

在计数的模式中, 当检测到相应的输入脚T0/T1有下降沿产生时, 寄存器便得到递增, 由于它需要2个机器周期来识别由1到0的跳变, 其最大输入的计数频率为振荡器频率的1/2, 从而使得这里没有限制的占空比, 以确定适当的识别为0或1的状态, 因此, 一个输入信号至少要稳定在1个机器周期.

定时器0和定时器1都有四种操作模式选择, 在选择操作模式中, 两个特殊功能寄存器 (TMOD and TCON) 被应用其中.

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
Timer 0 and 1											
TL0	Timer 0, low byte	8Ah	TL0[7:0]								00H
TH0	Timer 0, high byte	8Ch	TH0[7:0]								00H
TL1	Timer 1, low byte	8Bh	TL1[7:0]								00H
TH1	Timer 1, high byte	8Dh	TH1[7:0]								00H
TL3	Timer 3, low byte	DEh	TL3[7:0]								00H
TH3	Timer 3, high byte	DFh	TH3[7:0]								00H
TMOD	Timer Mode Control	89h	GATE	C/T	M1	M0	GATE	C/T	M1	M0	00H
T3MOD	Timer3 Mode Control	D8h	-	-	-	-	T3PS[1:0]		M1	M0	00H
TCON	Timer/Counter Control	88h	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	00H
T3CON	Timer3/Counter Control	A0h	-	-	TF3	TR3	-	-	-	-	00H
PFCON	Peripheral Frequency control register	D9h	T2SS	T1SS	SRELPS[1:0]		T1PS[1:0]		T0PS[1:0]		00H

6.1 定时器/计数器模式控制寄存器(TM0D)

符号: TM0D							地址: 89h			
7	6	5	4	3	2	1	0	Reset		
GATE	C/T	M1	M0	GATE	C/T	M1	M0	00h		
Timer 1				Timer 0						

GATE: 该位被置位时为门控时, 仅当'INT0 或者 INT1'脚为高时, 且'TRx'控制位被置位 (参考 TCON 寄存器) 时使能, 计数器在每个 T0 或 T1 输入脚处于下降沿触发时得到加强.

C/T: 门控定时器或计数器选择器. 该位被置位时用作计数器功能, 该位被清零时用作定时器功能.

M[1:0]: 定时/计数器 0 或定时/计数器 1 的选择模式

M1	M0	Mode	Function
0	0	Mode0	13bit计数器/定时器, 包含TL0/TL1寄存器的低5位及TH0/TL1寄存器的全部8位, 其TL0/TL1寄存器的高3位可设置为0.
0	1	Mode1	16位计数器/定时器.
1	0	Mode2	8位自动重载的计数器/定时器, 自动重载的值保留在TH0和TH1. 同时TL0或者TL1在每个机器周期内都会递增. 当溢出时, 将THx存放的值装入TLx.
1	1	Mode3	如定时器1的M1和M0位被设置为1, 定时器2停止计数. 如定时器0的M1和M0位被设置为1, 定时器0作为两个独立的8位定时器/计数器.

6.2 定时器3/计数器3模式控制寄存器(TMOD3)

符号: TMOD3							地址: D8h	
7	6	5	4	3	2	1	0	Reset
-	-	-	-	T3PS[1:0]		M1	M0	00h
Timer 3								

T3PS[1:0]: 定时器3分频器选择位

T3PS[1:0]	分频器
00	Fosc/12
01	Fosc
10	Fosc/96
11	reserved

M[1:0]: 定时/计数器0或定时/计数器1的选择模式

M1	M0	Mode	Function
0	0	Mode0	13bit计数器/定时器, 包含TL0/TL1寄存器的低5位及TH0/TL1寄存器的全部8位, 其TL0/TL1寄存器的高3位可设置为0.
0	1	Mode1	16位计数器/定时器.
1	0	Mode2	8位自动重载的计数器/定时器, 自动重载的值保留在TH0和TH1. 同时TL0或者TL1在每个机器周期内都会递增. 当溢出时, 将THx存放的值装入TLx.

6.3 定时器/计数器控制寄存器(TCON)

符号: TCON							地址: 88h	
7	6	5	4	3	2	1	0	Reset
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	00h

TF1: 定时器1溢出标志. 定时器/计数器溢出时由硬件置位. 中断执行时硬件清零, 或由软件清零

TR1: 定时器1运行控制位. 如置位/清零, 关闭定时器/计数器1.

TF0: 定时器0溢出标志. 定时器/计数器溢出时由硬件置位. 中断执行时硬件自动清零, 或由软件清零

TR0: 定时器 0 运行控制位。如置位/清零,关闭定时器/计数器 0

IE1: 中断 1 边沿标志。当检测到外部中断 1 边沿/低电平时由硬件置位该标志。中断处理时由硬件清零,或通过软件清零

IT1: 中断 1 类型控制位,通过软件置位/清零该位来选择外部中断 1 以下降沿/低电平方式触发

IE0: 中断 0 边沿标志。当检测到外部中断 0 边沿/低电平时由硬件置位该标志。中断处理时由硬件清零,或通过软件清零

IT0: 中断 0 类型控制位。通过软件置位/清零该位来选择外部中断 0 以下降沿/低电平方式触发

6.4 定时器 3/计数器 3 控制寄存器(TCON3)

符号: TCON3							地址: A0h	
7	6	5	4	3	2	1	0	Reset
-	-	TF3	TR3	-	-	-	-	00h

TF0: 定时器 3 溢出标志。定时器/计数器溢出时由硬件置位。中断执行时硬件自动清零,或由软件清零

TR0: 定时器 3 运行控制位。如置位/清零,关闭定时器/计数器 3

6.5 定时器输入频率控制寄存器

符号: PFCON						地址: D9h		
7	6	5	4	3	2	1	0	Reset
T2SS	T1SS	SRELPS[1:0]	T1PS[1:0]	T0PS[1:0]				00H

T2SS: 定时器 2 计数模式输入源选择 (参考 T2CON)

0: PPG
1: T2 Pin

T1SS: 定时器 1 计数模式输入源选择

0: CMP2_OUT
1: T1 Pin

T1PS[1:0]: 定时器 1 分频器选择位

T1PS[1:0]	分频器
00	Fosc/12
01	Fosc
10	Fosc/96
11	reserved

T0PS[1:0]: 定时器 0 分频器选择位

T0PS[1:0]	分频器
00	Fosc/12
01	Fosc
10	Fosc/96
11	reserved

6.6 模式 0 (13 位定时/计数)

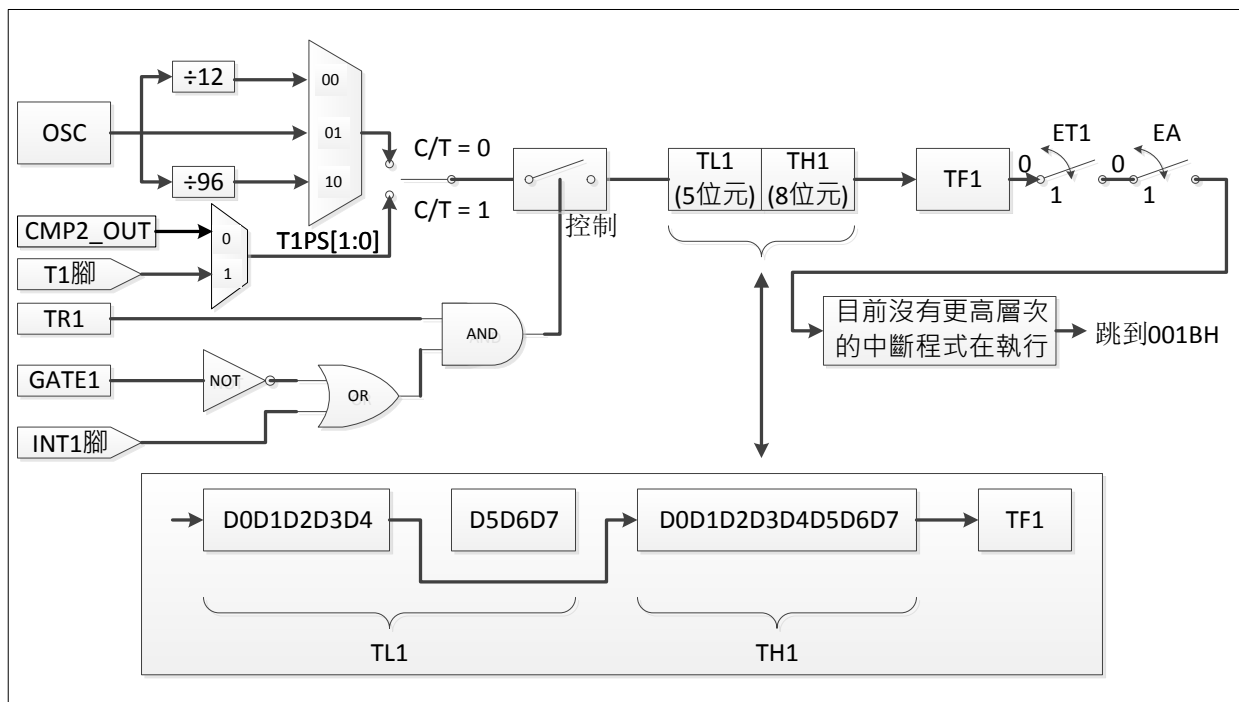


图 6-1: 模式 0 -13 位定时器/计数器操作

6.7 模式 1 (16 位定时/计数)

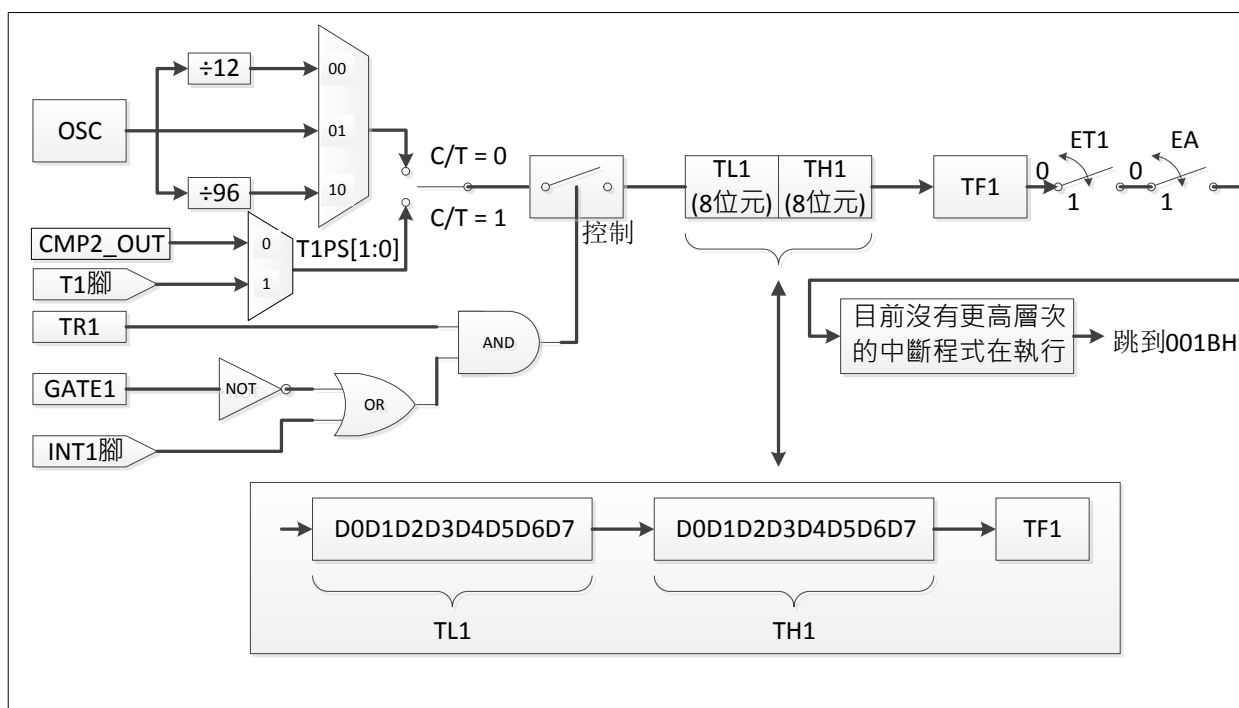


图 6-2: 模式 1 -16 位定时器/计数器操作

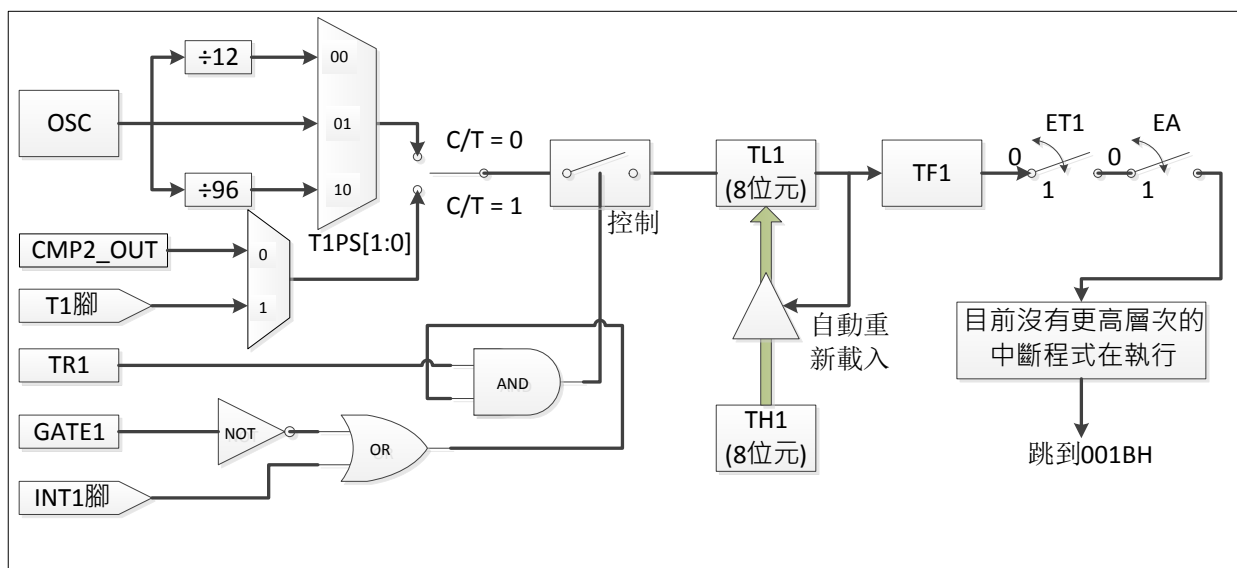
6.8 模式 2 (8 位自动重载定时/计数)


图 6-3: 模式 2 -8 位自动重载定时/计数

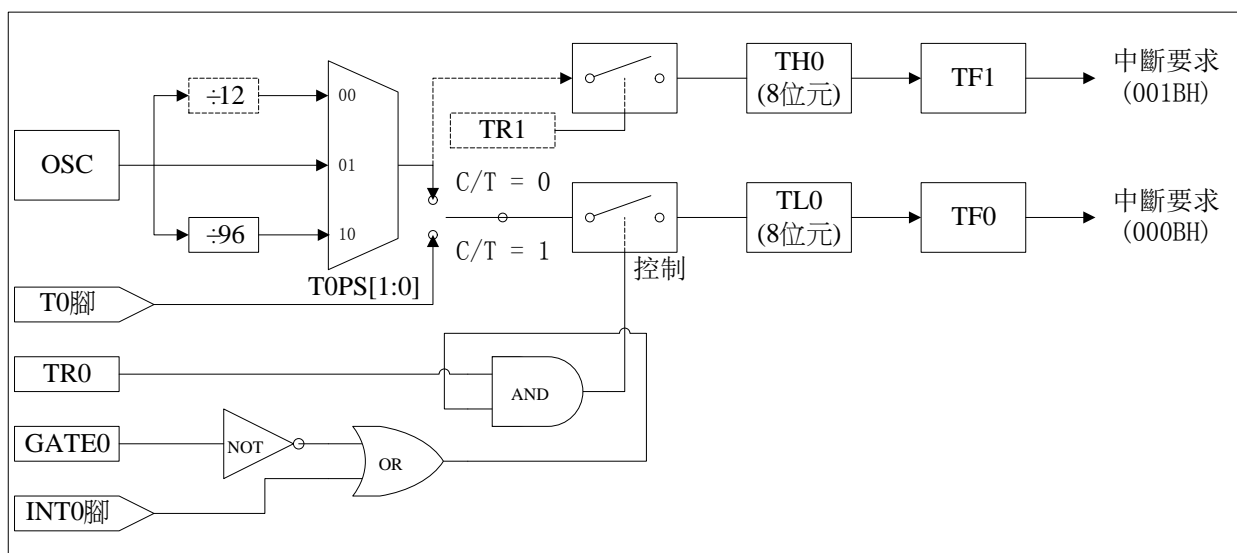
6.9 模式 3 (两个独立 8 位定时/计数(仅定时器 0))


图 6-4: 模式 3 -两个独立 8 位定时/计数(仅定时器 0)

7. 定时器2 以及捕捉/比较单元

定时器2不仅仅是一个16位的定时器，也是一个带有4个通道比较,捕获及重载功能，除脉冲宽度调制（PWM）之外，这与其它一些微控制器的可编程计数器阵列（PCA）非常相似

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
Timer 2 and Capture Compare Unit											
T2CON	Timer 2 control	C8h	T2PS[2:0]			T2R[1:0]		-	T2I[1:0]		00H
CCCON	Compare/Capture Control	C9h	CCI3	CCI2	CCI1	CCI0	CCF3	CCF2	CCF1	CCF0	00H
CCEN	Compare/Capture Enable register	C1h	-	COCAM1[2:0]			-	COCAM0[2:0]			00H
CCEN2	Compare/Capture Enable 2 register	D1h	-	COCAM3[2:0]			COCAM2[3:0]			00H	
TL2	Timer 2, low byte	CCh	TL2[7:0]								00H
TH2	Timer 2, high byte	CDh	TH2[7:0]								00H
CRCL	Compare/Reload/Capture register, low byte	CAh	CRCL[7:0]								00H
CRCH	Compare/Reload/Capture register, high byte	CBh	CRCH[7:0]								00H
CCL1	Compare/Capture register 1, low byte	C2h	CCL1[7:0]								00H
CCH1	Compare/Capture register 1, high byte	C3h	CCH1[7:0]								00H
CCL2	Compare/Capture register 2, low byte	C4h	CCL2[7:0]								00H
CCH2	Compare/Capture register 2, high byte	C5h	CCH2[7:0]								00H
CCL3	Compare/Capture register 3, low byte	C6h	CCL3[7:0]								00H
CCH3	Compare/Capture register 3, high byte	C7h	CCH3[7:0]								00H

符号: T2CON	地址: C8h
7 6 5 4 3 2 1 0 Reset	
T2PS[2:0]	T2R[1:0]
-	T2I[1:0]
	00H

T2PS[2:0]: 分频器选择位:

T2PS = 000 –定时器 2 的时钟为振荡频率.

T2PS = 001 –定时器 2 的时钟为振荡频率的 1/2.

T2PS = 010 –定时器 2 的时钟为振荡频率的 1/4.

T2PS = 011 –定时器 2 的时钟为振荡频率的 1/6.

T2PS = 100 –定时器 2 的时钟为振荡频率的 1/8.

T2PS = 101 –定时器 2 的时钟为振荡频率的 1/12.

T2PS = 110 –定时器 2 的时钟为振荡频率的 1/24.

T2R[1:0]: 定时器 2 重载模式选择位

T2R[1:0] = 0X –重载无效

T2R[1:0] = 10 –模式 0:自动重载

T2R[1:0] = 11 –模式 1:依 T2EX 脚下降缘重载

T2I[1:0]: 定时器 2 输入选择位

T2I[1:0] = 00 –定时器 2 计数停止

T2I[1:0] = 01 –输入频率依 T2PS[2:0]分频器选择

T2I[1:0] = 10 –定时器 2 在 T2 或 PPG(参考 PFCON) 脚的外部信号递增

T2I[1:0] = 11 –门控定时器 2 可为内部时钟输入

符号: CCCON							地址: C9h	
7	6	5	4	3	2	1	0	Reset
CCI3	CCI2	CCI1	CCI0	CCF3	CCF2	CCF1	CCF0	00H

CCI3: 捕捉/比较信道 3 中断功能控制位.

“1” 中断功能使能.

CCI2: 捕捉/比较信道 2 中断功能控制位.

“1” 中断功能使能.

CCI1: 捕捉/比较信道 1 中断功能控制位.

“1” 中断功能使能.

CCI0: 捕捉/比较信道 0 中断功能控制位.

“1” 中断功能使能.

CCF3: 捕捉/比较通道 3 中断旗标位.可由软件清零.

CCF2: 捕捉/比较通道 2 中断旗标位.可由软件清零.

CCF1: 捕捉/比较通道 1 中断旗标位.可由软件清零.

CCF0: 捕捉/比较通道 0 中断旗标位.可由软件清零.

捕捉/比较中断与定时器 2 中断共享同一个中断向量.

符号: CCEN						地址: C1h		
7	6	5	4	3	2	1	0	Reset
-	COCAM1[2:0]			-	COCAM0[2:0]			00H

COCAM1[2:0]: 000: 禁止比较/捕获功能

001: 比较功能启动但无输出

010: 比较功能模式 0

011: 比较功能模式 1

100: 捕获在 CC1 脚的上升沿

101: 捕获在 CC1 脚的下降沿

110: 捕获在 CC1 脚的上升沿及下降沿

111: 在寄存器 CC1 中捕获写入操作

- COCAM0[2:0]: 000: 禁止比较/捕获功能
 001: 比较功能启动但无输出
 010: 比较功能模式 0
 011: 比较功能模式 1
 100: 捕获在 CC0 脚的上升沿
 101: 捕获在 CC0 脚的下降沿
 110: 捕获在 CC0 脚的上升沿及下降沿
 111: 在寄存器 CC0 中捕获写入操作

符号: CCEN2				地址: D1h			
7	6	5	4	3	2	1	0
-	COCAM3[2:0]			COCAM2[3:0]			Reset
							00H

- COCAM3[2:0]: 000: 禁止比较/捕获功能
 001: 比较功能启动但无输出
 010: 比较功能模式 0
 011: 比较功能模式 1
 100: 捕获在 CC3 脚的上升沿
 101: 捕获在 CC3 脚的下降沿
 110: 捕获在 CC3 脚的上升沿及下降沿
 111: 在寄存器 CC3 中捕获写入操作

- COCAM2[3:0]: 0000: 禁止比较/捕获功能
 0001: 比较功能启动但无输出
 0010: 比较功能模式 0
 0011: 比较功能模式 1
 0100: 捕获在 PPG 脚的上升沿
 0101: 捕获在 PPG 脚的下降沿
 0110: 捕获在 PPG 脚的上升沿及下降沿
 0111: 在寄存器 CC2 中捕获写入操作
 1000: 硬件自动计算 PPG 为低电平的时间(更新于 CCL2/CCH2)
 注意: 软件读取 CCL2/CCH2 后, 请接着 clear INT flag;
 硬件在 INT flag=0 的情形下, 才会再次更新 CCL2/CCH2
 1001: 硬件自动计算 PPG High 的时间(结果放在 CCL2/CCH2)

7.1 定时器 2 功能

定时器2既可作为定时器，又可作为计数器，或解释为门控定时器(如下解释).

7.1.1 定时器模式

如以下图 7-1，在此模式中，定时器2递增频率依分频器选择决定，而分频器则由特殊寄存器T2CON中的T2PS[2:0]位选择.

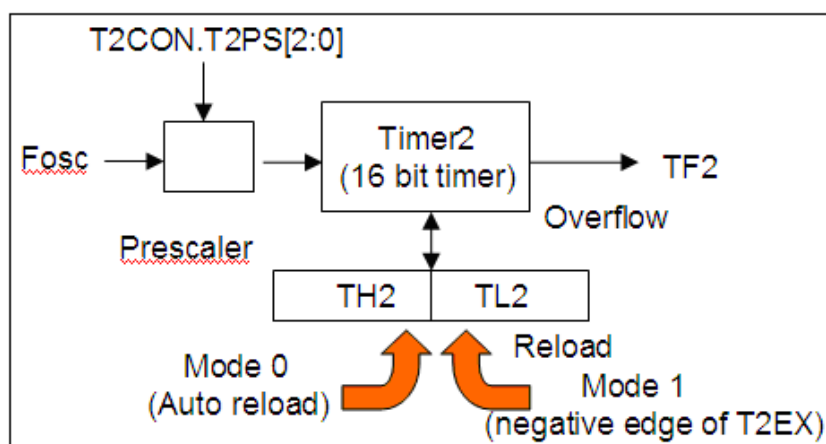


图 7-1: Timer mode and Reload mode function

7.1.2 外部信号计数模式

如以下图 7-2，在此模式中，当然外部信号T2由1到0的跳变时，定时器得到递增，T2输入在每个周期中得以采样，定时器2在跳变检测的一个周期中得到递增.

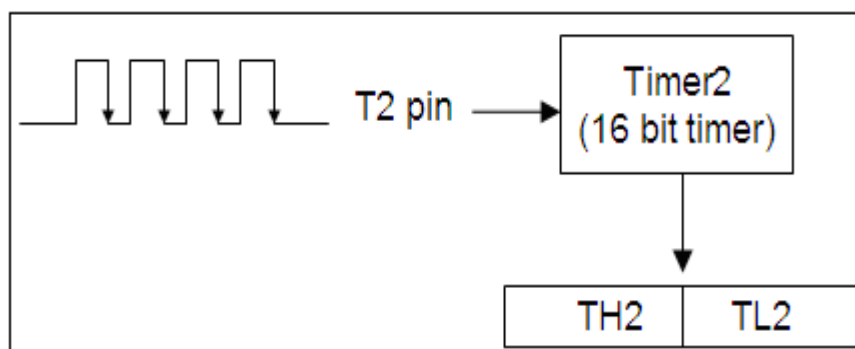


图 7-2: Event counter mode function

7.1.3 外部信号定时器模式

如以下图 7-3，在此模式中，定时器2递增的内部时钟是由外部信号T2来控制的.

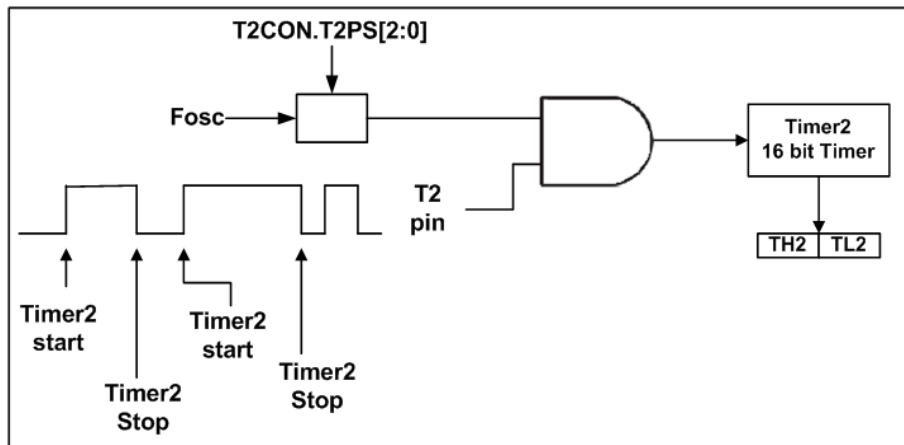


图 7-3: Gated timer mode function

7.1.4 定时器 2 的重载

重载（来自CRC寄存器的16位重载）可在以下两种模式中执行：

模式0：重载信号由定时器2溢出产生,即自动重载。

模式1：重载信号由相应的输入脚T2EX负跳变产生。

7.2 比较功能

在四个独立的比较器中，任何比较/捕捉寄存器中的值都和定时器寄存器的内容比较，其比较模式0或1由位C0CAMx来选择.在这两种比较模式中，其比较结果在同样的机器周期的P1口的得出使得其内部比较信号被激活。

7.2.1 比较模式 0

在模式0中，当定时器2的值等同与比较寄存器上的值时，其输出信号由低到高的跳变，并在定时器溢出时返回低电位。在此模式中，对端口写入无效，因为无法对来自内部总线及暂存器进行操作。

如以下图 7-4 数字阐述了比较模式0的功能

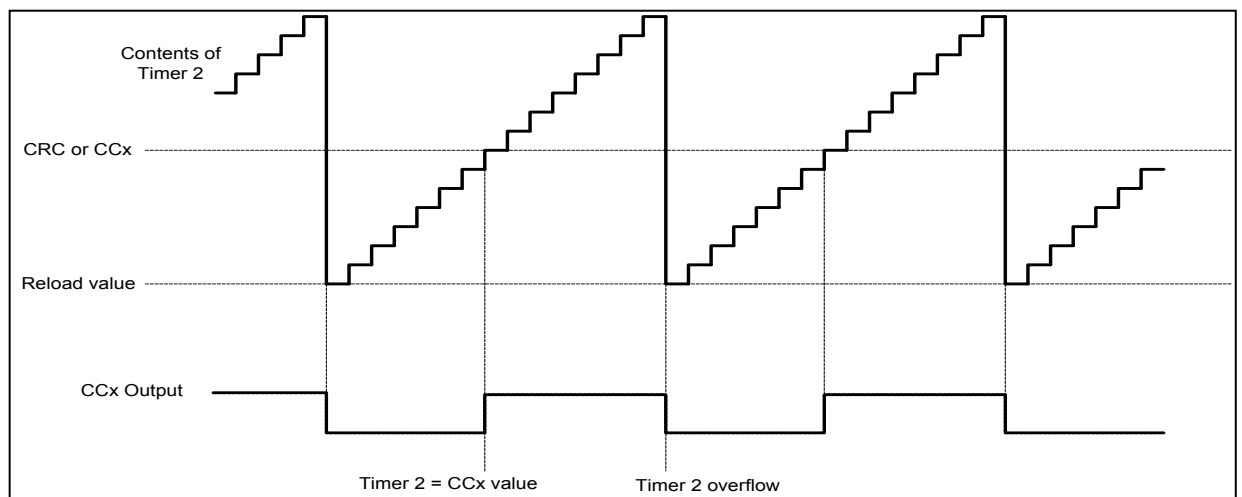


图 7-4: Compare mode 0 function

7.2.2 比较模式 1

在比较模式1中，其输出信号的跳变是由软件来决定的。定时器2的溢出不会导致输出的改变。在此模式中，两种信号的跳变都是可以控制的，如图 7-5显示了在比较模式1中的寄存器/端口结构菜单。

在比较模式1中，其值将首先被写入到“阴影寄存器”中，当比较信号被激活时，其值被传递到输出寄存器

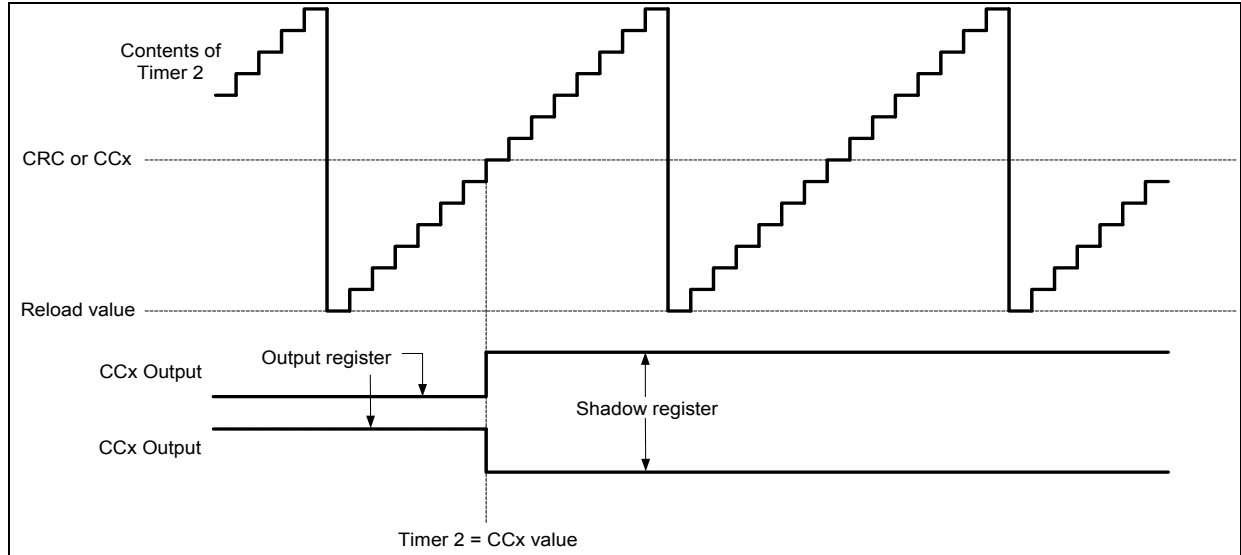


图 7-5: 比较模式 1 功能

7.3 捕获功能

在一个外部事件（模式0）或一个软件写操作（模式1）上，实际的定时器/计数器的值可以被保存在寄存器CCx或CRC中。

7.3.1 捕捉模式 0

如以下图 7-6，在模式0中，定时器2的值的捕捉在以下情况进行：

- (1)上升沿输入 CC0-CC3。
- (2)下降沿输入 CC0-CC3。
- (3)上升沿及下降沿输入 CC0-CC3。

定时器2的内容将被对应的捕捉寄存器锁存。

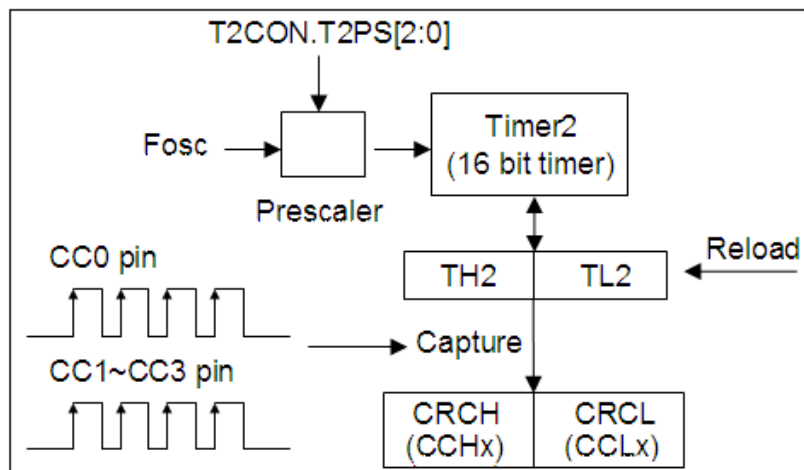


图 7-6: 捕捉模式 0 功能

7.3.2 捕捉模式 1

如以下图 7-，在模式1中，定时器2的值的捕捉将导致写入到捕捉寄存器中的低字节无任何价值,其捕捉寄存器的写入值与改功能无关，定时器2的内容将被对应的捕捉寄存器锁存。

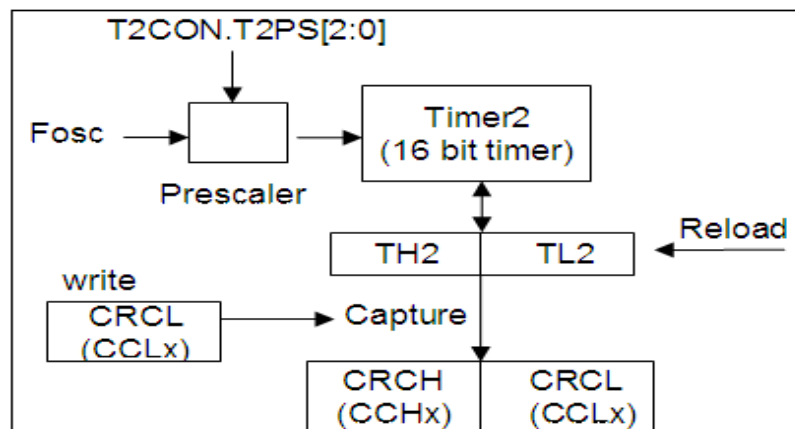


图 7-7: 捕捉模式 1 功能

8. 串行接口

两个串行缓冲器组成两个单独寄存器，即一个传输缓冲区和一个接收缓冲区。

写入数据到特殊功能寄存器（SFR）SBUF并设置这些数据在串行输出缓冲，并开始传输，来自SBUF的读取及从串行接收缓冲区读取数据，串行口可同时传输和接收数据，它也可在接收时缓存1字节，如CPU在第一个字节传输完成之前读取第二个字节，以防接收数据丢失。

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
Serial interface 0 and 1											
PCON	Power control	87H	SMOD	-	-	-	-	-	STOP	IDLE	00H
AUX	Auxiliary register	91h	BRGS	-	-	INT1 SWAP	INT0 SWAP	-	-	DPS	00H
SCON	Serial Port control register	98H	SM0	SM1	SM2	REN	TB8	RB8	TI	RI	00H
SREL L	Serial Port reload register low byte	AAH	SREL.7	SREL.6	SREL.5	SREL.4	SREL.3	SREL.2	SREL.1	SREL.0	00H
SREL H	Serial Port reload register high byte	BAH	-	-	-	-	-	-	SREL.9	SREL.8	00H
SBUF	Serial Port data buffer	99H	SBUF[7:0]								00H
PFCO N	Peripheral Frequency control register	D9h	-	-	SRELPS[1:0]		T1PS[1:0]		T0PS[1:0]		00H

符号: **AUX** 地址: **91h**

7	6	5	4	3	2	1	0	Reset
BRGS	-	-	INT1 SWAP	INT0 SWAP	-	-	DPS	00H

BRGS: BRGS = 0 –波特率产生器使用定时器 1 TH1 寄存器。

BRGS = 1 –波特率产生器使用 SREL 寄存器。

符号: **SCON** 地址: **98h**

7	6	5	4	3	2	1	0	Reset
SM0	SM1	SM2	REN	TB8	RB8	TI	RI	00h

SM0,SM1: 串行口模式选择。

SM0	SM1	Mode
0	0	0
0	1	1
1	0	2
1	1	3

在 UART 的 4 种模式中，模式 0~3 稍后解释

SM2: 多处理机通信使能位

REN: 如置位，串行接收使能，软件清除禁止接收

TB8: 在模式 2 和 3 中，发送的第 9 位数据位，置位或清零取决与它执行的功能，如奇偶校验功能，多处理机通信等。

RB8: 在模式 2 和 3 中，RB8 为接收的第 9 位数据位。在模式 1 中，如 SM2=0，RB8 为停止位。在模式 0 中，此位不被使用。须由软件清除。

TI: 发送中断标志位.在完成串行传输后由硬件置位，须由软件清除。

RI: 接收中断标志。在完成串行传输后由硬件置位，须由软件清除。

8.1 串行接口由以下 4 种模式可以设置

SM0	SM1	Mode	描述	Board Rate
0	0	0	Shift register	Fosc/12
0	1	1	8-bit UART	Variable
1	0	2	9-bit UART	Fosc/32 or Fosc/64
1	1	3	9-bit UART	Variable

这里的Fosc是晶体或振荡器的频率。

8.1.1 模式 0

引脚RXD充当输入和输出。TXD输出时钟。每次发送或接收以LSB最低位作首位，每次8位。波特率固定为晶体的频率1/12,接收通过以下的在SCON中的设置标志在模式0中初始化：RI = 0及REN = 1。在其它模式中，当REN=1时，开始从起始位接收串行数据。

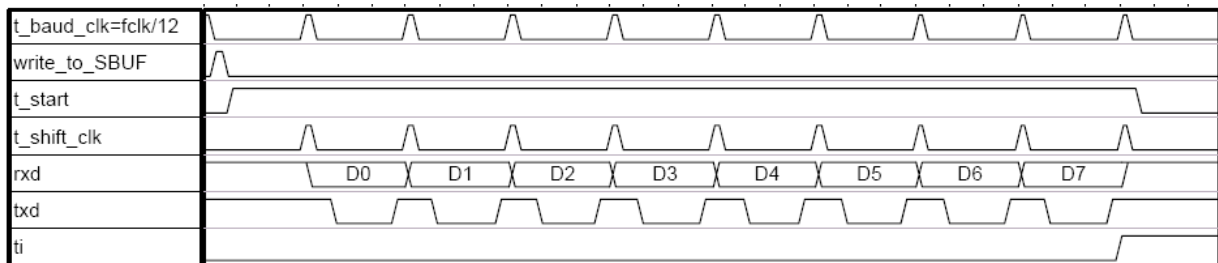


图 8-1: 发送模式 0

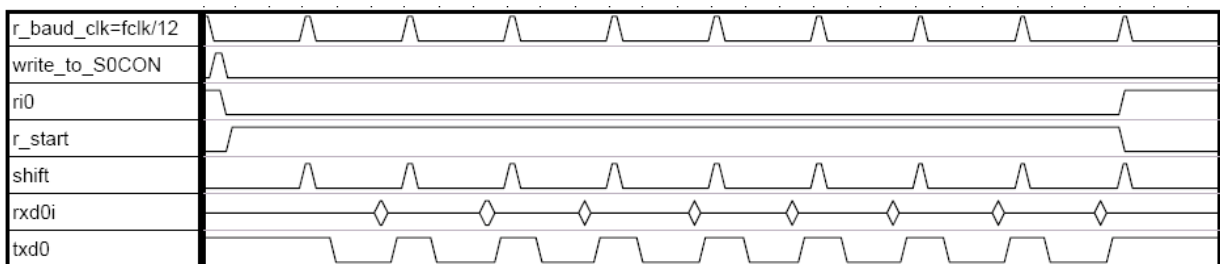


图 8-2: 接收模式 0

8.1.2 模式 1

引脚RXD充当输入，TXD充当串行输出，无任何外部时钟被使用，每次数据为10位：一个起始位(=0)，8个数据位（LSB位在前），及一个停止位(=1)。在接收数据时，起始位将被同步传输，8个数据位可通过SBUF来读取，一个停止位存于特殊功能寄存器SCON的设置标志RB8内，在模式1中，无论是内部的波特率发生器或定时器1可以用来指定波特率。

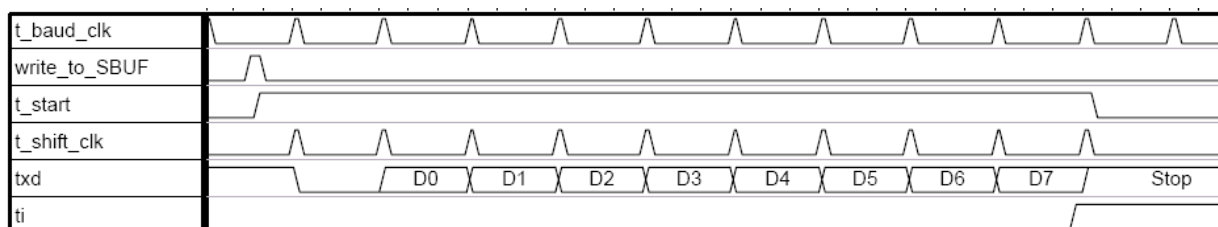


图 8-3: 发送模式 1

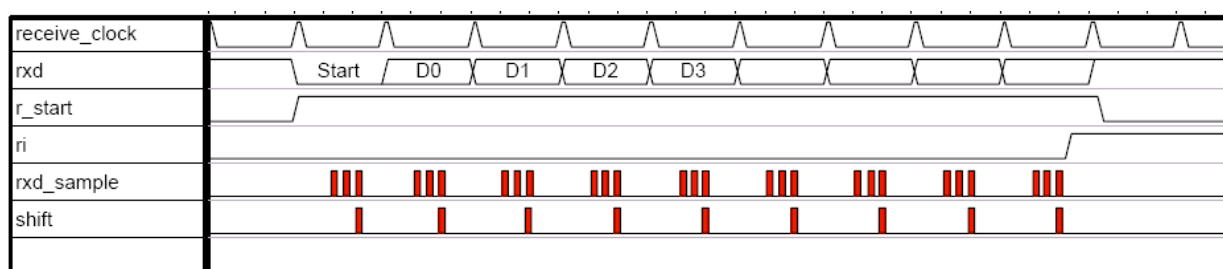


图 8-4: 接收模式 1

8.1.3 模式 2

该模式和模式1类似，但有两点不同。波特率被固定在振荡器的频率的1/32（SMOD=1）或1/64（SMOD=0），且有11位数据被传输或接收：1个起始位（=0），8个数据位（LSB在前），一个可编程的第9位及一个停止位（=1），9位可以用来控制串行接口的奇偶性。在传输中，SCON中的TB8输出第9位，在接收中，SCON中的RB8将被影响。

8.1.4 模式 3

模式2和3的唯一不同之处在于：在模式3中，无论是内部的波特率发生器或定时器1可以用来指定波特率。



图 8-5: 传输模式 2 和模式 3

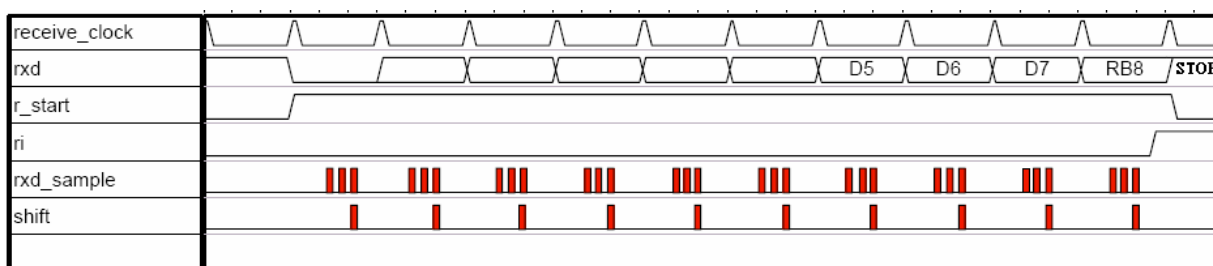


图 8-6: 接收模式 2 和 3 中

8.2 串行接口的多重机通讯

在串行接口的模式2和3，接收9位的功能，可用于多处理器的通讯。在这种情况下，从机在SCON中的位SM2被置位为1。当主机输出从机的地址时，Bit9将被置1，从而在所有的从机中导致串行口接收中断。从机将接收到的字节和它们的网络地址比较，如匹配，其从机将清除SM2，并接收其余的信息，其它的从机将远离SM2无效，并忽略此信息。在解决从机后，其主机在Bit9清0时将输出剩余部分的信息，因此，没有串口接收中断会产生在未选中的处理机中。

8.3 输入频率控制寄存器

符号: PFCON						地址: D9h	
7	6	5	4	3	2	1	0
-	-	SRELPS[1:0]		T1PS[1:0]		TOPS[1:0]	
							Reset
							00H

SRELPS[1:0]: SREL 分频器选择位

SRELPS[1:0]	Prescaler
00	Fosc/64
01	Fosc /32

T1PS[1:0]: Timer1 分频器选择位

T1PS[1:0]	Prescaler
00	Fosc/12
01	Fosc
10	Fosc/96
11	reserved

8.4 波特率发生器

8.4.1 串行接口的模式 1 和 3

当 BRGS = 0 (在 AUX 寄存器):

(4)当 T1PS[1:0] = 00

$$\text{Baud Rate} = \frac{2^{\text{SMOD}} \times F_{\text{osc}}}{32 \times 12 \times (256 - \text{TH1})}$$

(2)当 T1PS[1:0] = 01

$$\text{Baud Rate} = \frac{2^{\text{SMOD}} \times F_{\text{osc}}}{32 \times (256 - \text{TH1})}$$

当 T1PS[1:0] = 10

$$\text{Baud Rate} = \frac{2^{\text{SMOD}} \times F_{\text{osc}}}{32 \times 96 \times (256 - \text{TH1})}$$

当 **BRGS = 1** (在 **AUX** 寄存器)

(3) 当 SRELPS[1:0] = 00

$$\text{Baud Rate} = \frac{2^{\text{SMOD}} \times F_{\text{osc}}}{64 \times (2^{10} - \text{SREL})}$$

(4) 当 SRELPS[1:0] = 01

$$\text{Baud Rate} = \frac{2^{\text{SMOD}} \times F_{\text{osc}}}{32 \times (2^{10} - \text{SREL})}$$

9. 看门狗定时器

看门狗定时器是一个8位的计数器并会在计数器溢出时产生复位讯号.WDT在噪音.电源干扰,或断电等导致软件死循环或跑飞程序等情况下非常有用.WDT功能可以帮助拥护的软件从不正常的软件状态中恢复正常.WDT不同于通用的8052的计时器0,1,2.为了防止WDT复位,可以通过软件定时清除WDT计数器.当不可预期的复位发生时,用户应该检查WDTC寄存器的WDTF位. 在一外部复位后, 该看门狗定时器将无效且所有寄存器都清零。

看门狗定时器是一个自由运行的片上RC振荡器 (约20KHz). WDT将保持运行就算是系统时钟被关闭(例如,在睡眠状态).在正常的运行或睡眠状态,一个WDT超时(如使能)将导致MCU复位.WDT在正常状态下可随时被使能或失效.请注意WDTC寄存器的WDTE位.默认的WDT超时时间为接近178.0ms (WDTM [3:0] = 0100b).

WDT有可选择的分频.要选择分频,需要正确设置看门控制寄存器(WDTC)的位3~位0(WDTM [3:0])

$$WDTCLK = \frac{20KHz}{2^{WDTM}}$$

$$\text{Watchdog reset time} = \frac{256}{WDTCLK}$$

表 9-1: WDT 超时时间

WDTM [3:0]	Divider (20 KHz RC oscillator in)	Time period @ 20KHz
0000	1	12.8ms
0001	2	25.6ms
0010	4	51.2ms
0011	8	102.4ms
0100	16	204.8ms (default)
0101	32	409.6ms
0110	64	819.2ms
0111	128	1.6384s
1000	256	3.2768s
1001	512	6.5536s
1010	1024	13.10s
1011	2048	26.21s
1100	4096	52.42s
1101	8192	104.85s
1110	16384	209.71s
1111	32768	419.43s

注: RC 振荡器(20 KHz), 大约有 ± 20 % 误差

看门狗一旦开始工作将无法停止.当WDTK寄存器用户可通过对看门狗定时器重置密钥(WDTK)写入55h实现WDT计时器清0.这将会清除8位计数器内容并让计数器重启. 看门狗定时器必须定时刷新以防来自可变的重置复位请求信号.

当看门狗定时器溢出时, WDTF标志位将被置1并自动重置复位MCU.该标志位可被软件或外部复位清除.

对WDTE位写入1能使WDT功能使能.在WDTE设为1后.8位的计数器用通过WDTM[3:0]设置好的分频进行计数.它在溢出时将会产生复位讯号.WDTE位在MCU重启时将被自动清0,同时硬件复位或WDT复位.

看门狗一旦开始工作将无法停止.当WDTK寄存器用户可通过对看门狗定时器重置密钥(WDTK)写入55h实现

WDT计时器清0.这将会清除8位计数器内容并让计数器重启. 看门狗定时器必须定时刷新以防来自可变的重置复位请求信号.

当看门狗定时器溢出时, WDTF标志位将被置1并自动重置复位MCU.该标志位可被软件或外部复位清除.

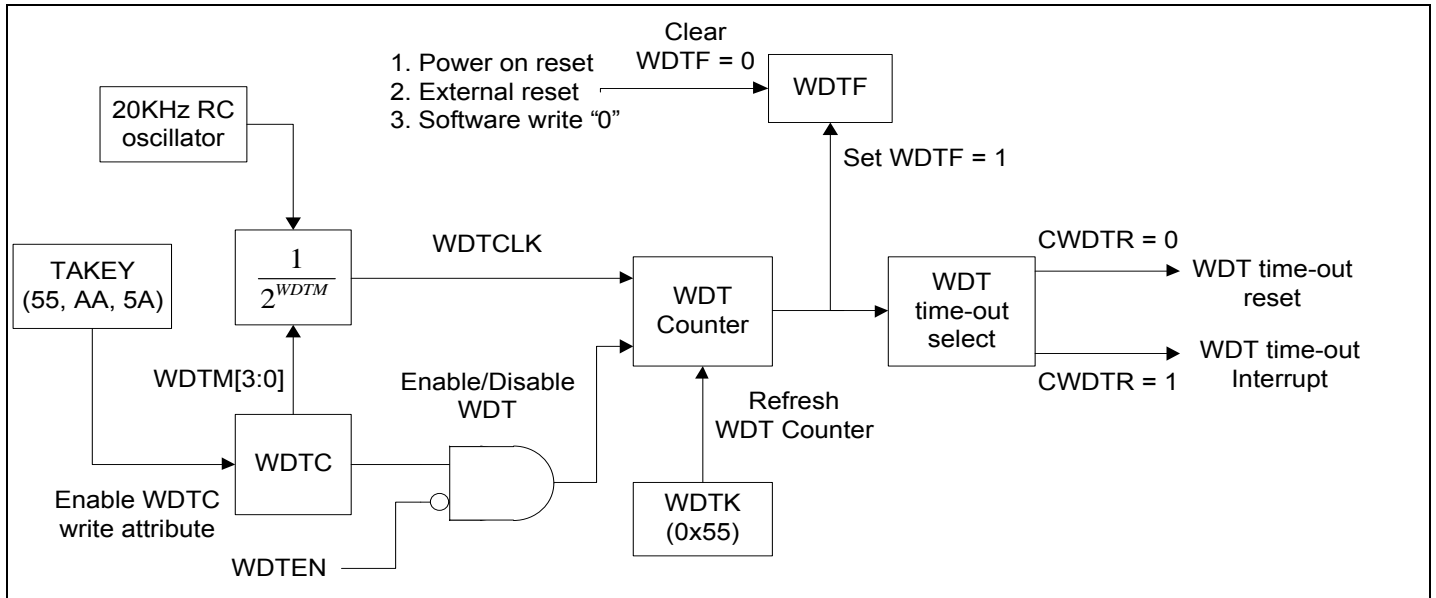
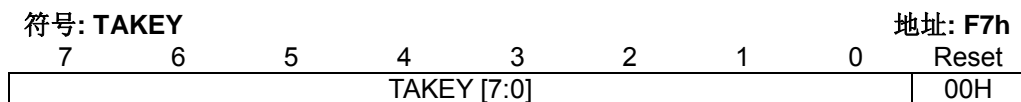


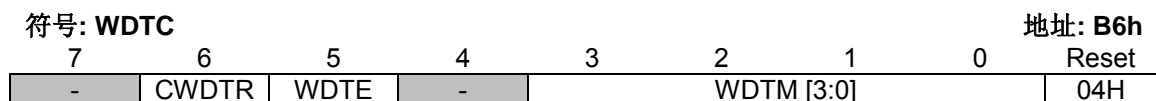
图 9-1: Watchdog 定时器框图

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
Watchdog Timer											
TAKEY	Time Access Key register	F7h	TAKEY [7:0]								00H
WDTC	Watchdog timer control register	B6h	-	CWDTM R	WDTE	-	WDTM [3:0]				04H
WDTK	Watchdog timer refresh key	B7h	WDTK[7:0]								00H
RSTS	Reset status register	A1h	-	LVRLP INTF	-	-	WDTF	SWRF	LVRF	POR F	00H



看门狗控制寄存器(WDTC)默认为仅读;软件需依序于寄存器 TAKEY 写入 55h, AAh 及 5Ah 才能对看门狗控制寄存器(WDTC)执行写入,启动看门狗功能及设定重置时间

```
MOV TAKEY, #55h
MOV TAKEY, #0AAh
MOV TAKEY, #5Ah
```



CWDTM: 看门狗溢位状态选择(支持休眠唤醒)

0: 看门狗发生溢位时产生重置信号

1: 看门狗发生溢位时产生中断信号

WDTE: 看门狗定时器使能位.

0: 禁能.

1: 使能.

WDTM [3:0]: 看门狗重置信号产生时间选择位.请参考表 9-所列看门狗重置信号产生时间.

符号: RSTS								地址: A1h	
7	6	5	4	3	2	1	0	Reset	
-	LVRLP INTF	-	-	WDTF	SWRF	LVRF	PORF	00h	

WDTF: 看门狗重置旗标.

此旗标于芯片之复位信号是由看门狗重置产生时由硬件自动设置.此旗标可由软件清零

符号: WDTK								地址: B7h	
7	6	5	4	3	2	1	0	Reset	
WDTK[7:0]								00h	

WDTK: 看门狗定时器计数器清零寄存器.

于此寄存器写入 0x55, 看门狗定时器计数器将清零重新计数.

范例 1:

看门狗定时器使能并选择重置信号产生时间为 3.2768s

第一步,先确认烧录时看门狗功能已选择使用

第二步,如下

MOV TAKEY, #55h

MOV TAKEY, #0AAh

MOV TAKEY, #5Ah ; enable WDTC write attribute.

MOV WDTC, #28h; Set WDTM [3:0] = 1000b. Set WDTE =1 to enable WDT
; function.

.
.

.

MOV WDTK, #55h; Clear WDT timer to 0.

范例 2:

看门狗定时器使能并选择周期中断信号产生时间为 204.8ms

第一步,先确认烧录时看门狗功能已选择使用

第二步,如下

MOV TAKEY, #55h

MOV TAKEY, #0AAh

MOV TAKEY, #5Ah ; enable WDTC write attribute.

MOV WDTC, #64h ; Set WDTM [3:0] = 0100b. Set WDTE =1 to enable WDT function
; and Set CWDTR =1 to enable period interrupt function

10. 中断

OB6654提供14个中断源并带有4级优先权。每一中断源都在特殊寄存器(SFR)中有自身的请求标志，每个中断请求信号通过相应的标志及特殊寄存器（SFR）中的IEN0及IEN1中的使能位来独自允许或禁止。

当中断发生时，CPU将会跳转预先设定的地址，如表 10- 所示，一旦中断开始执行，就只能被更高优先级的中断终止，其中断服务会被来自指令RETI的返回所终结。当一RETI被执行时且中断发生时，处理器将返回此指令，并执行下一条指令。

当中断条件发生时，该处理器通过设置一个标志位来表示，无论中断使能或禁止，每个中断标志都将在每个机器周期中采样一次，随后采样由硬件来检测，当中断被使能时，且采样指出相应中断时，中断请求标志被设置。在随后的指令周期中，中断将被硬件所确定。从而迫使一个LCALL 指向相应的地址向量。

当中断发生时，中断响应将需要不同的时间，这取决于相关的处理器。如一处理器执行的中断服务程序同等或更优先，新的中断将不会启用，在其它情况下，响应时间将取决于当前的指令。以最快的速度回应一个中断是需要7个机器周期，这包括一个检测中断的机器周期和6周期执行LCALL周期。

表 10-1: 中断向量

	Interrupt Request Flags	Interrupt Vector Address	Interrupt Number *(use Keil C Tool)
1	IE0 – 外部中断0	0003h	0
2	TF0 – 定时器0 中断	000Bh	1
3	IE1 – 外部中断 1	0013h	2
4	TF1 – 定时器1 中断	001Bh	3
5	RI/TI – 串行口中断	0023h	4
6	TF2/EXF2 – 定时器2 中断	002Bh	5
7	PWMIF – PWM 中断	0043h	8
8	PPGIF – PPG中断	004Bh	9
9	ADCIF – A/D 转换 中断	0053h	10
10	LVIIF – 低压侦测 中断	0063h	12
11	IICIF – IIC 中断	006Bh	13
12	TF3 –定时器3 中断	0073h	14
13	WDTIF– 看门狗 中断	008Bh	17
14	Comparator 中断	0093h	18

*参考Keil C用户指南中的有关中断功能使用说明

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
Interrupt											
IEN0	Interrupt Enable 0 register	A8H	EA	ET3	ET2	ES	ET1	EX1	ET0	EX0	00H
IEN1	Interrupt Enable 1 register	B8H	EXEN2	-	IEIIC	IELVI	-	IEADC	IEPPG	IEPWM	00H
IEN2	Interrupt Enable 2 register	9AH	-	-	-	-	-	ECmpl	EWDT	-	00H
IRCON	Interrupt request register	C0H	EXF2	TF2	IICIF	LVIIF	-	ADCIF	PPGIF	PWMIF	00H
IRCON2	Interrupt request register 2	97H	-	-	-	-	-	CmplIF	WDTIF	-	00H
IP0	Interrupt priority level 0	A9H	-	-	IP0.5	IP0.4	IP0.3	IP0.2	IP0.1	IP0.0	00H
IP1	Interrupt priority level 1	B9H	-	-	IP1.5	IP1.4	IP1.3	IP1.2	IP1.1	IP1.0	00H
ENHIT	ENHance Interrupt Type Register	E5H	-	ENHIT 1	-	ENHIT 0	-	-	-	-	07H
INTDEG	External Interrupt Deglitch Register	EEh	-	-	-	-	INT1DEG[1:0]		INT0DEG[1:0]		00H

符号: IEN0

地址: A8h

7	6	5	4	3	2	1	0	Reset
EA	ET3	ET2	ES0	ET1	EX1	ET0	EX0	00h

EA: EA=0 –禁能所有中断

EA=1 –使能所有中断

ET3: ET3=0 –禁能定时器 3 中断

ET3=1 –使能定时器 3 中断

ET2: ET2=0 –禁能定时器 2 中断

ET2=1 –使能定时器 2 中断

ES: ES=0 –禁能串行口中断

ES=1 –使能串行口中断

ET1: ET1=0 –禁能定时器 1 中断

ET1=1 –使能定时器 1 中断

EX1: EX1=0 –禁能外部中断 1

EX1=1 –使能外部中断 1

ET0: ET0=0 –禁能定时器 0 中断

ET0=1 –使能定时器 0 中断

EX0: EX0=0 –禁能外部中断 0

EX0=1 –使能外部中断 0

符号: IEN1								地址: B8h
7	6	5	4	3	2	1	0	Reset
EXEN2	-	IEIIC	IELVI	-	IEADC	IEPPG	IEPWM	00H

EXEN2: 定时器 2 重载中断使能位

EXEN2 = 0 –禁能定时器 2 外部重载中断

EXEN2 = 1 –使能定时器 2 外部重载中断

IEIIC: IIC 中断使能位

IEIIC = 0 –禁能 IIC 中断

IEIIC = 1 –使能 IIC 中断

IELVI: 低压侦测中断使能位

IELVI = 0 –禁能低压侦测中断

IELVI = 1 –使能低压侦测中断

IEADC: A/D 转换中断使能位

IEADC = 0 –禁能 ADC 中断

IEADC = 1 –使能 ADC 中断

IEPPG: PPG 转换中断使能位

IEPPG = 0 –禁能 PPG 中断

IEPPG = 1 –使能 PPG 中断

IEPWM: PWM 中断使能位

IEPWM = 0 –禁能 PWM 中断

IEPWM = 1 –使能 PWM 中断

符号: IEN2								地址: 9Ah
7	6	5	4	3	2	1	0	Reset
-	-	-	-	-	ECmpl	EWDT	-	00H

ECmpl: ECmpl = 0 –禁能比较器中断.

ECmpl = 1 –使能比较器中断(包括比较器 0~比较器 5).

EWDT: WDT 看门狗中断使能位

EWDT = 0 –禁能 WDT 中断

EWDT = 1 –使能 WDT 中断

符号: IRCON								地址: C0h	
7	6	5	4	3	2	1	0	Reset	
EXF2	TF2	IICIF	LVIIF	-	ADCIF	SPIIF	PWMIF	00H	

EXF2: 定时器 2 重载中断旗标位.必须由软件清零

TF2: 定时器 2 中断旗标位.必须由软件清零

IICIF: IIC 中断旗标位

LVIIF: 低压侦测中断旗标位

ADCIF: A/D 转换中断旗标位

PPGIF: PPG 中断旗标位,硬件自动清除

PWMIF: PWM 中断旗标位.必须由软件清零

符号: IRCON2								地址: 97h	
7	6	5	4	3	2	1	0	Reset	
-	-	-	-	-	CmpIF	WDTIF	-	00H	

CmpIF: 比较器中断旗标位,

当比较器中断使能时,此旗标位将于程序至中断向量执行时自动清零.

当比较器中断禁能时,此旗标位可由软件清零

WDTIF: 看门狗中断旗标位

符号: ENHIT								地址: E5h	
7	6	5	4	3	2	1	0	Reset	
-	ENHIT1	-	ENHIT0	-	-	-	-	07H	

注: 此功能只支持 H 版本以后的 MCU 设置才有效

ENHIT1: 中断 1 触发边沿控制位。

当 ENHIT1 设置为 0 且 IT1 设置为 1 时, 则开启中断 1 触发选项为下降沿触发

当 ENHIT1 且 IT1 皆设置为 1 时, 则开启中断 1 触发选项为上升沿触发

	ENHIT1=0	ENHIT1=1
IT1=0	INT1低电平触发	INT1 低电平触发
IT1=1	INT1下降沿触发	INT1上升沿触发

ENHIT0: 中断 0 触发边沿控制位。

当 ENHIT0 设置为 0 且 IT0 设置为 1 时, 则开启中断 0 触发选项为下降沿触发

当 ENHIT0 且 IT0 皆设置为 1 时, 则开启中断 0 触发选项为上升沿触发

	ENHIT0=0	ENHIT0=1
IT0=0	INT0低电平触发	INT0 低电平触发
IT0=1	INT0下降沿触发	INT0上升沿触发

符号: INTDEG							Address: EEh	
7	6	5	4	3	2	1	0	Reset
-	-	-	-	INT1DEG[1:0]		INT0DEG[1:0]		00H

INT1DEG[1:0]: 选择 INT1 deglitch 时间.

00: no deglitch.

01: 5us

10: 10us

11: 15us

INT0DEG[1:0]: 选择 INT0 deglitch 时间.

00: no deglitch.

01: 5us

10: 10us

11: 15us

10.1 优先权配置

所有中断来源相组合于以下组中:

表 10-2: Priority level groups

Groups		
外部中断 0	-	PWM 中断
定时器 0 中断	看门狗中断	PPG 中断
外部中断 1	比较器中断	ADC 中断
定时器 1 中断	定时器 3 中断	-
串行口中断	-	低压侦测中断
定时器 2 中断	-	IIC 中断

通过对SFR中的IP0或IP1置位或清零，每一组中断都可被独自编程为四个优先级中的一个，如要求相同的优先级被同时接收，一内部轮询序列将依次确定哪个请求被优先服务。

符号: IP0							地址: A9h	
7	6	5	4	3	2	1	0	Reset
-	-	IP0.5	IP0.4	IP0.3	IP0.2	IP0.1	IP0.0	00h

符号: IP1							地址: B9h	
7	6	5	4	3	2	1	0	Reset
-	-	IP1.5	IP1.4	IP1.3	IP1.2	IP1.1	IP1.0	00h


表 10-3: Priority levels

IP1.x	IP0.x	优先权层级
0	0	Level0 (最低)
0	1	Level1
1	0	Level2
1	1	Level3 (最高)

表 10-4: Groups of priority

Bit	Group		
IP1.0, IP0.0	外部中断 0	-	PWM 中断
IP1.1, IP0.1	定时器 0 中断	看门狗中断	PPG 中断
IP1.2, IP0.2	外部中断 1	比较器中断	ADC 中断
IP1.3, IP0.3	定时器 1 中断	定时器 3 中断	-
IP1.4, IP0.4	串行口 0 中断	-	低压侦测中断
IP1.5, IP0.5	定时器 2 中断	-	IIC 中断

表 10-5: 轮询顺序

中断源	顺序
外部中断 0	 轮询顺序
PWM 中断	
定时器 0 中断	
看门狗中断	
PPG 中断	
外部中断 1	
比较器中断	
ADC 中断	
定时器 1 中断	
定时器 3 中断	
串行口 0 中断	
低压侦测中断	
定时器 2 中断	
IIC 中断	

11. 电源管理单元

电源管理单元提供两种电源管理模式，即IDLE（待机/空闲）和STOP（停止），并为用户提供省电功能。

符号: PCON							地址: 87h	
7	6	5	4	3	2	1	0	Reset
SMOD	-	-	-	-	-	STOP	IDLE	00h

STOP: STOP 模式控制位。设置此位将运行 STOP 模式，STOP 位总是读为 0。

IDLE: IDIE 模式控制位。设置此位将运行 IDLE 模式，IDLE 位总是读为 0

11.1 待机模式(空闲模式)

使用IDLE（待机模式(空闲模式)）模式可通过对PCON寄存器的IDLE位置位。空闲模式停止MCU的时钟源，但外部的时钟源依旧保持，由于此时CPU不工作，电源功耗将被降低。当任何一中断信号或者一复位信号时，CPU将退出待机模式（空闲模式）。

11.2 停止模式

使用STOP（停止模式）模式可通过对PCON寄存器的STOP位置位。在此模式中，所有的中断源将全部被关闭，CPU将从一个无时钟的中断（外部中断0/1，低压侦测、比较器中断、看门狗中断）或者一个重置（看门狗及低压重置）条件下退出该模式，内部产生的中断（定时器，串行端口...），由于它们需要时钟源而会没有任何动作。

12. 脉宽调制器(PWM)

OB6654提供-两个通道的PWM输出.
中断值为43h.

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
PWM											
PWMC	PWM Control register	B5h	PWMCS[2:0]			-	-	-	PWM1 EN	PWM0 EN	00H
PWMD0H	PWM 0 Data register high byte	BCh	PWMP 0	-	-	-	-	-	PWMD0[9:8]		00H
PWMD0L	PWM 0 Data register low byte	BDh	PWMD0[7:0]								00H
PWMD1H	PWM 1 Data register high byte	BEh	PWMP 1	-	-	-	-	-	PWMD1[9:8]		00H
PWMD1L	PWM 1 Data register low byte	BFh	PWMD1[7:0]								00H
PWMMDH	PWM Max Data register high byte	CEh	-	-	-	-	-	-	PWMMD[9:8]		00H
PWMMDL	PWM Max Data register low byte	CFh	PWMMD[7:0]								FFH

符号: **PWMC**

地址: **B5h**

7	6	5	4	3	2	1	0	Reset
PWMCS[2:0]			-	-	-	PWM1EN	PWM0EN	00H

PWMCS[2:0]: PWM 时钟源选择.

PWMCS [2:0]	Mode
000	Fosc
001	Fosc/2
010	Fosc/4
011	Fosc/6
100	Fosc/8
101	Fosc/12
110	Timer 0 overflow
111	Timer 0 external input (P1.2/T0)

PWM1EN: PWM 通道 1 使能位.

PWM1EN = 1 – PWM 通道 1 使能.

PWM1EN = 0 – PWM 通道 1 禁能.

PWM0EN: PWM 通道 0 使能位.

PWM0EN = 1 – PWM 通道 0 使能.

PWM0EN = 0 – PWM 通道 0 使能.

符号: **PWMD0H**

地址: **BCh**

7	6	5	4	3	2	1	0	Reset
PWMP0	-	-	-	-	-	PWMD0[9:8]		00H

符号: **PWMD0L**

地址: **BDh**

7	6	5	4	3	2	1	0	Reset
PWMD0[7:0]								00h

PWMP0: PWM 通道 0 空闲极性选择.

“0” – PWM 通道 0 于空闲时置低.

“1” – PWM 通道 0 于空闲时置高.

PWMD0[9:0]: PWM 通道 0 数值寄存器.

符号: PWMD1H							地址: BEh	
7	6	5	4	3	2	1	0	Reset
PWMP1	-	-	-	-	-	PWMD1[9:8]		00H

符号: PWMD1L							地址: BFh	
7	6	5	4	3	2	1	0	Reset
PWMD1[7:0]								00H

PWMP1: PWM 通道 1 空闲极性选择.

“0” – PWM 通道 1 于空闲时置低.

“1” – PWM 通道 1 于空闲时置高.

PWMD1[9:0]: PWM 通道 1 数值寄存器.

符号: PWMDH							地址: CEh	
7	6	5	4	3	2	1	0	Reset
-	-	-	-	-	-	PWMD1[9:8]		00H

符号: PWMDL							地址: CFh	
7	6	5	4	3	2	1	0	Reset
PWMD1[7:0]								FFH

PWMD[9:0]: PWM 最大数值寄存器.

PWM 从 0000h 计数至最大数值寄存器 PWMD[9:0]. 当 PWM 计数至与最大数值寄存器数值相等时 PWMD[9:0] 产生溢出.

PWMPx = 0 & PWMDx = 00h

PWMPx _____ Low _____

PWMPx = 0 & PWMDx ≠ 00h

PWMPx _____

PWMPx = 1 & PWMDx = 00h

PWMPx _____ High _____

PWMPx = 1 & PWMDx ≠ 00h

PWMPx _____

$$\text{PWM period} = \frac{\text{PWMD} + 1}{\text{PWM clock}}$$

$$\text{Leader pulse} = \frac{\text{PWMDx}}{\text{PWM clock}}$$

13. PPG(Programmable Pulse Generator可编程脉冲发生器)

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值	
PPG function												
PPGPRD	PPG Period	92h	PPGPRD[7:0]									00H
PPGDTY	PPG duty	93h	PPGDTY[7:0]									00H
PPGDLY	PPG delay	94h	PPGDLY[7:0]									00H
PPGCFG	PPG configure	95h	PPGT	INVO	DDVS1[1:0]		XDTY	CKS[2:0]			00H	
PPGCR	PPG control	96h	PPG IF	TRIG	EST	ESP3	SPCT	-	-	-	00H	
PPGIHBT	PPG inhibit	9Bh	IHBT[7:0]							ENIH BT		00H
PPGSP	PPG stop	9Ch					ESP5	ESP4	ESP1	ESP0	00H	
PPGPRDHB	PPG Period HB	9Dh								PPGPRDHB[1:0]		00H
PPGDTYHB	PPG duty HB	9Eh								PPGDTYHB[1:0]		00H
PRD4RD	Period for SW Read	9Fh	PRD4RD [7:0]									00H
PPGIHBTHB	PPG inhibit HB	A2h	-	-	-	-	-	-	IHBTHB[1:0]		00H	
DLY4ADC	Delay for trigger ADC	A3h	DLY4ADC[7:0]									00H
PRD4RDHB	Period for SW Read HB	A4h								PRD4RD [9:8]		00H
PPGDDVS	Decrease Duty Value Selector	BBh	DDVS5[1:0]		DDVS4[1:0]		DDVS3[1:0]		DDVS0[1:0]		00H	

符号: **PPGPRD** 地址: **92h**

7	6	5	4	3	2	1	0	Reset
PPGPRD[7:0]								00H

- PPGPRD[7:0]: PPG Period 数值寄存器.
1. 当为一般PWM时, PPGPRD[7:0]= Period
 2. 当为 PPG 时, PPGPRD[7:0]=(PPG Pulse 宽度 - 1)

符号: **PPGDTY** 地址: **93h**

7	6	5	4	3	2	1	0	Reset
PPGDTY[7:0]								00H

- PPGDTY[7:0]: PPG Duty 数值寄存器.
1. 当为一般PWM时, PPGDTY [7:0]= Duty
 2. 当为 PPG 时, PPGDTY [7:0]无作用

符号: **PPGDLY** 地址: **93h**

7	6	5	4	3	2	1	0	Reset
PPGDLY[7:0]								00H

- PPGDLY[7:0]: PPG Delay 数值寄存器.
1. 当为PPG时, PPGDTY [7:0] 是设定Delay输出 (参考 Type-3-4波形)

符号: **PPGCFG**

 地址: **95h**

7	6	5	4	3	2	1	0	Reset
PPGT	INVO	DDVS1[1:0]		XDTY	CKS[2:0]			00H

PPGT: PPG 类型选择.

0: 当一般 PWM 使用(参考 Type-1 波形)

1: 当 PPG 使用

INVO: 反向输出致能位

0: 不反向输出

1: 反向输出

DDVS1[1:0]: 减小占空比值选择器 1 (参考 Type-3-3 波形)

受 comparator-1 下降沿影响

00: 不递减

01: 递减 1

10: 递减 2

11: 递减 8

XDTY: 延伸占空比

当 PPG Pulse Generator 使用时, 此 bit 无用

当一般 PWM 使用时,

0: 没作用

1: 输出固定为高电平

CKS[2:0] PPG 时钟源选择

000: Fosc (PPG Freq=system clock=8MHz)

001: Fosc/2

010: Fosc/4

011: Fosc/8

100: Fosc/32

101: Fosc/64

110: Fosc/128

111: Fosc/256

 符号: **PPGCR**

 地址: **96H**

7	6	5	4	3	2	1	0	Reset
-	TRIG	EST	ESP3	SPCT	-	-	-	00H

TRIG: PPG 模块使能位

0: PPG 模块禁用

1: PPG 模块使能

EST: PPG START 使能位(Comparator-2).

0: PPG 输出波形不受 comparator-2 影响 (参考 Type-2 波形)

1: PPG 输出波形受 comparator-2 影响 (参考 Type-3-0 波形)

(在 TRIG 为高电平时, 每发生一次 comparator-2 下降沿, 就产生一次 PPG Pulse)

ESP3: PPG STOP 使能位(Comparator-3).

0: PPG 输出波形不受 comparator-3 影响

1: PPG 输出波形受 comparator-3 下降沿影响 (参考 SPCT 位设置)

SPCT: STOP 控制类别

0: ESP3=1 时, PPG 输出波形被 comparator-3 截断产生保护作用 (参考 Type-3-1 波形)

1: ESP3=1 时, PPG 原本的输出波形与 comparator-3 做 AND 运算(参考 Type-3-2 波形)

符号: PPGIHBT							地址: 9BH	
7	6	5	4	3	2	1	0	Reset
IHBT[7:0]							ENIHBT	00H

IHBT[7:0]: PPG 禁制时间

完成一个 PPG Pulse 后, 于设置 IHBT[7:0]个 PPG clock 禁制 comparator-2 无法触发下一个 PPG Pulse.

ENIHBT: PPG 禁制时间使能位.

0: 禁用

1: 使能

(ENIHBT 同时代表 使能/禁用, 故 IHBT[7:0] PPG 禁制时间必须为奇数)

符号: PPGIHBTBH							地址: A2H	
7	6	5	4	3	2	1	0	Reset
-	-	-	-	-	-	IHBTHB[1:0]		00H

IHBTHB[1:0]: IHBT[7:0] 的高字节(High Byte), 总合起来为 10bit

符号: PPGSP								地址: 9CH
7	6	5	4	3	2	1	0	Reset
-	-	-	-	ESP5	ESP4	ESP1	ESP0	00H

ESP5: PPG STOP 使能位(Comparator-5).

0: PPG 输出波形不受 comparator-5 影响

1: PPG 输出波形被 comparator-5 下降沿截断产生保护作用 (参考 Type-3-1 波形)

ESP4: PPG STOP 使能位(Comparator-4).

0: PPG 输出波形不受 comparator-4 影响

1: PPG 输出波形被 comparator-4 下降沿截断产生保护作用 (参考 Type-3-1 波形)

ESP1: PPG STOP 使能位(Comparator-1).

0: PPG 输出波形不受 comparator-1 影响

1: PPG 输出波形被 comparator-1 下降沿截断产生保护作用 (参考 Type-3-1 波形)

ESP0: PPG STOP 使能位(Comparator-0).

0: PPG 输出波形不受 comparator-4 影响

1: PPG 输出波形被 comparator-0 下降沿截断产生保护作用 (参考 Type-3-1 波形)

符号: DLY4ADC								地址: A3H
7	6	5	4	3	2	1	0	Reset
DLY4ADC[7:0]								00H

DLY4ADC[7:0]: 当做为 PPG Pulse Generator 时, DLY4ADC[7:0] 个 PPG clock 是设置 ADC 转换延时间 (CMP2 下降沿触发开始起, 延时 DLY4ADC 所设置时间后, 触发 ADC 转换(搭配 SFR SADCCS))

符号: PPGDDVS								地址: BBH
7	6	5	4	3	2	1	0	Reset
DDVS5[1:0]		DDVS4[1:0]		DDVS3[1:0]		DDVS0[1:0]		00H

DDVS5[1:0]: 减小占空比值选择器 5 (参考 Type-3-3 波形)

受 comparator-5 下降沿影响

00: 不递减

01: 递减 1

10: 递减 2

11: 递减 8

DDVS4[1:0]: 减小占空比值选择器 4 (参考 Type-3-3 波形)

受 comparator-4 下降沿影响

00: 不递减

01: 递减 1

10: 递减 2

11: 递减 8

DDVS3[1:0]: 减小占空比值选择器 3 (参考 Type-3-3 波形)

受 comparator-3 下降沿影响

00: 不递减

01: 递减 1

10: 递减 2

11: 递减 8

DDVS0[1:0]: 减小占空比值选择器 0 (参考 Type-3-3 波形)

受 comparator-0 下降沿影响

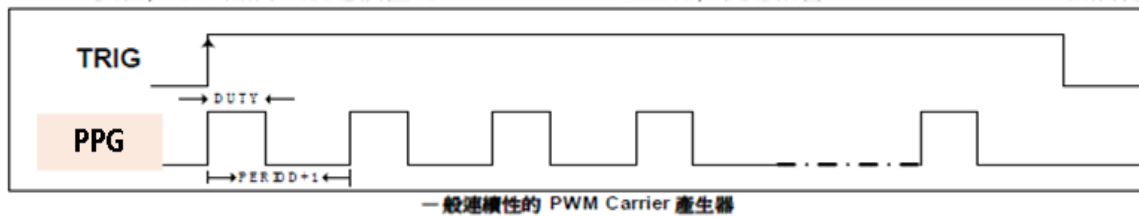
00: 不递减

01: 递减 1

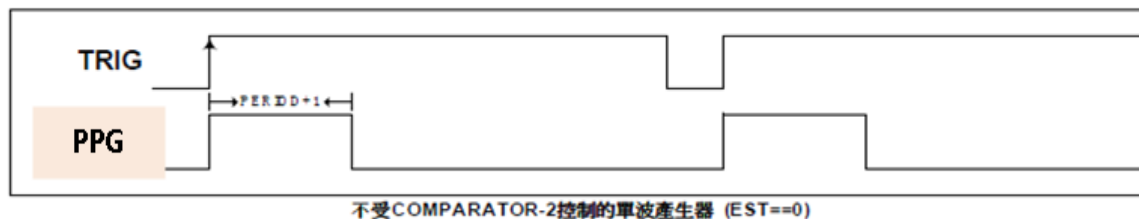
10: 递减 2

11: 递减 8

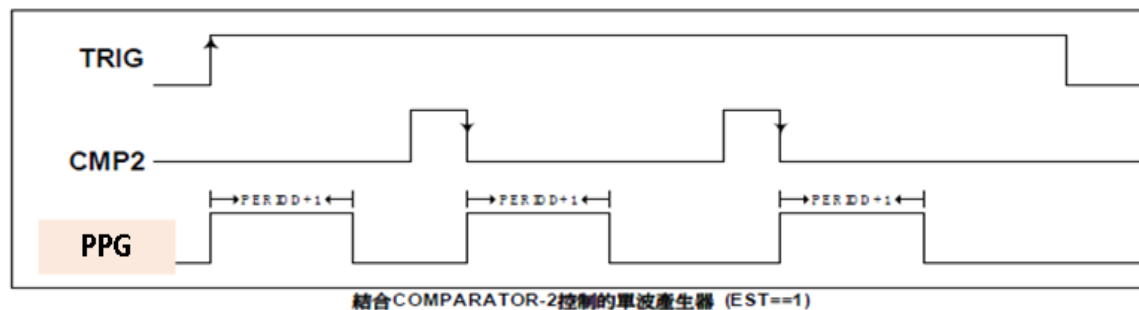
Type-1 (一般常见的 PWM; 连续性波形)



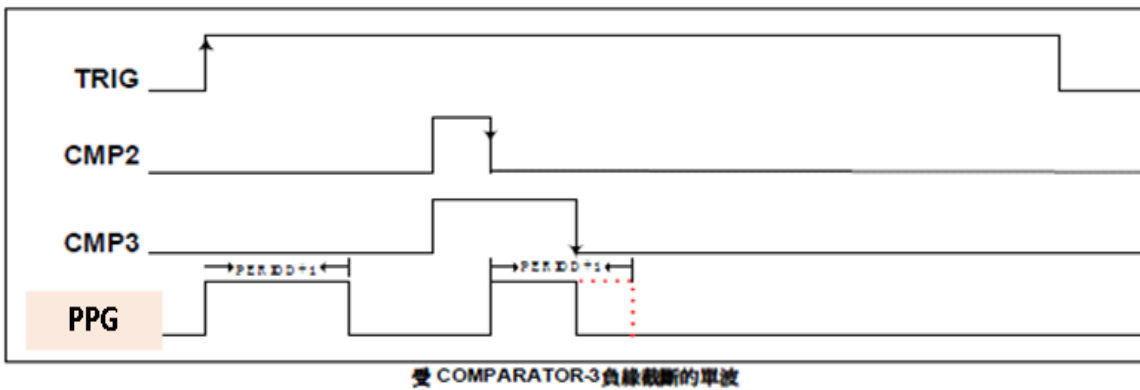
Type-2 (单波发生器; 与 comparator 无关; EST=0) (TRIG 正沿触发第一个 pulse)



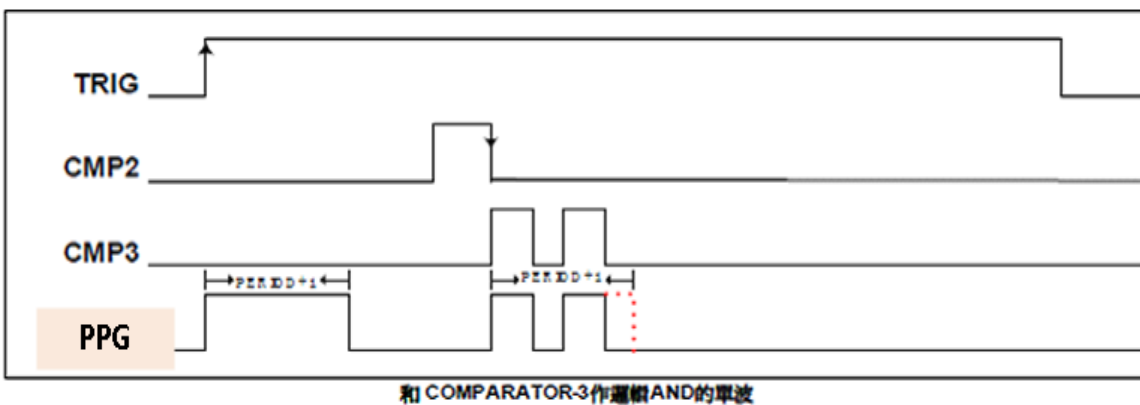
Type-3-0 (与 comparator 有关; EST=1) (comparator-2 负沿触发下一个 pulse)



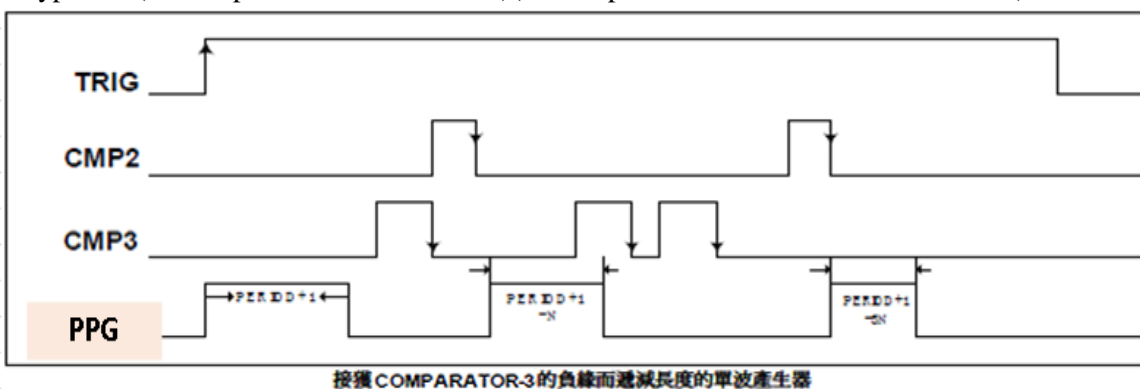
Type-3-1 (与 comparator 有关; EST=1)(ESP3=1, SPCT=0; 被 comparator-3 截断)



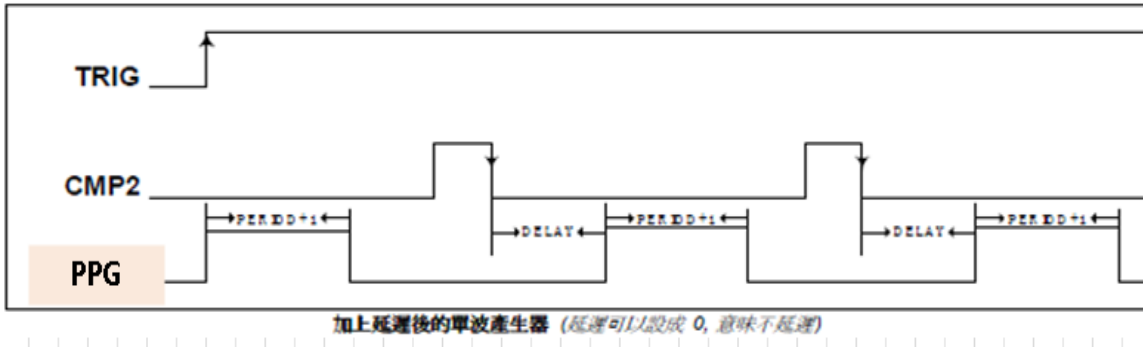
Type-3-2 (与 comparator 有关; EST=1)(ESP3=1, SPCT=1; 原本的输出波形与 comparator-3 做 AND)



Type-3-3 (与 comparator 有关; EST=1)(受 comparator-3 影响而遞減 Period 长度)



Type-3-4 (与 comparator 有关; EST=1) (delay PWMDLY 才输出)



14. IIC 功能

这些IIC模块使用SCL（时钟）和SDA（数据）线来联系其它的IIC界面，其速度可以由软件设置特殊寄存器（SFR）中的IICBR[2: 0]，从而使其高达到400KBps（最大值）。IIC模块可以是主机也可以是从机，提供两个中断（RXIF, TXIF），并有两个地址以作数据传输，它将产生开始，在主机模式中，反复启动和停止信号，在从机模式中，它将检测开始，反复启动和停止信号，最大沟通的长度及连接设备的数目被一个最大400pF 的电容器所限制

中断向量为6Bh.

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
IIC function											
IICCTL	IIC control register	F9h	IICEN	MSS	MAS	AB_EN	BF_EN	IICBR[2:0]			04H
IICS	IIC status register	F8h	-	MPIF	LAIF	RXIF	TXIF	RXAK	TXAK	RW or BB	00H
IICA1	IIC Address 1 register	FAh	IICA1[7:1]							MATC H1 or RW1	A0H
IICA2	IIC Address 2 register	FBh	IICA2[7:1]							MATC H2 or RW2	60H
IICRWD	IIC Read/Write register	FCh	IICRWD[7:0]								00H
IICEBT	IIC Enable Bus Transaction	FDh	FU_EN	-	-	-	-	-	-	-	00H

符号: IICCTL

地址: F9h

7	6	5	4	3	2	1	0	Reset
IICEN	MSS	MAS	AB_EN	BF_EN	IICBR[2:0]			04h

IICEN: IIC 模式使能

IICEN = 1, 使能

IICEN = 0, 禁止

MSS: 主\从机模式选择

MSS = 1, 选择主机模式

MSS = 0, 选择从机模式

软件必须在设置其它寄存器之前置位

MAS: 主模式的地址选择（仅在主机模式中）

MAS = 0, 使用 IICA1

MAS = 1, 使用 IICA2

AB_EN: 仲裁失去了使能位. (仅主机模式)

当 AB_EN 位使能, 硬件将检查仲裁丢失位. 一旦发生丢失仲裁, 硬件将返回到空闲状态. 如果此位被清除, 硬件也不会理会仲裁丢失情况. 当多主机与从机连接时需设置此位. 于单主机与从机时清除此位.

BF_EN: 总线忙碌使能位. (仅主机模式)

当 BF_EN 位使能, 硬件将不会产生开始信号至总在线直到 BF 已置低. 此位若被清零将永远产生开

始信号至总线当 MStart 置高.当多主机与从机连接时需设置此位.于单主机与从机时清除此位.

IICBR[2:0]: 波特率选择 (仅在主机模式) 这里的 Fosc 为外部晶体或振荡器的频率, 系统默认为 Fosc/512

以便用户选择

IICBR[2:0]	Baud rate
000	Fosc/32
001	Fosc/64
010	Fosc/128
011	Fosc/256
100	Fosc/512
101	Fosc/1024
110	Fosc/2048
111	Fosc/4096

符号: IICS

地址: F8H

7	6	5	4	3	2	1	0	Reset
-	MPIF	LAIF	RXIF	TXIF	RXAK	TXAK	RW or BB	00H

MPIF: 停止条件中断旗标

当停止条件发生此位将置高.此位需由软件清零

LAIF: 仲裁失去中断旗标. (只主机模式)

当仲裁失去条件发生此位将置高.此位需由软件清零

RxIF: 数据接收中断标志位, 在 IICRWD (IIC 读写数据缓存) 载入一个新的接收数据时被置位; 软件清零该位后, IIC 中断标志位 (IICIF) 将自动清零。

TxIF: 数据传输中断标志位, 当所有位于转换寄存器中的位数据被传输时, 该位被置位, 来自 IICRWD(IIC 读/写数据缓存)的 8 位数据被下载至转换寄存器中; 软件清零该位后, IIC 中断标志位 (IICIF) 将自动清零。

RxAK: 接收确认位. 置零,这意味着一个确认信号已经收到在完成 8 位数据传输总线上后.

TxAK: 传输确认位. 当收到完整的 8 位数据, 此位将设置(NoAck) 或清除(Ack) 并传输到主机显示接收状态. 事实上, 它是被作为一个字节的传输在第 9 位如图 14-1.

RW or BB: 主机模式:

BB:总线忙碌表示位

当侦测到 scl=0 或 sda=0 或总线产生开始信号,此位将置高.当侦测到停止信号,此位将清零. 此位可由软件清零以使系统回到就绪状态.

从机模式:

RW:从机模式的读取 (接收) 或写(传输) 在 IIC 总线. 当此位被清除, 表示从机模式在 IIC 总线接收数据.(只从机模式)

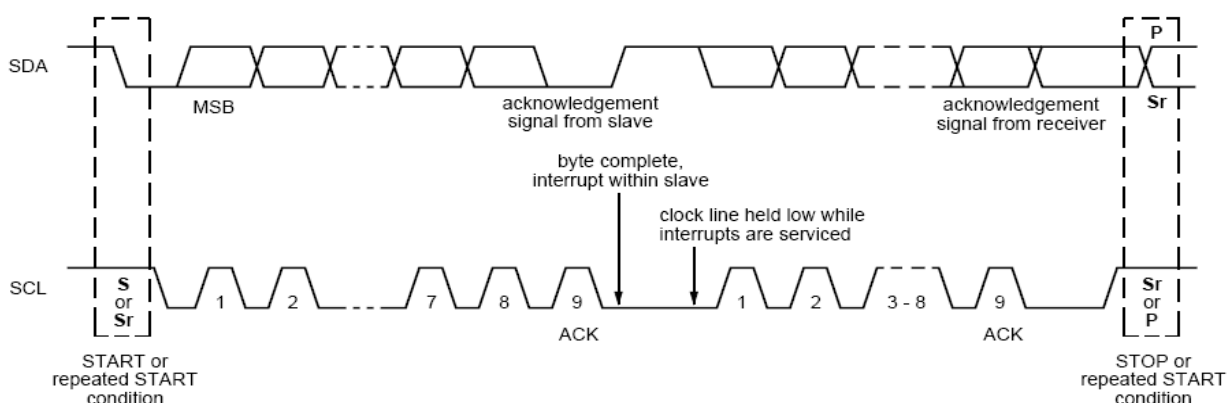
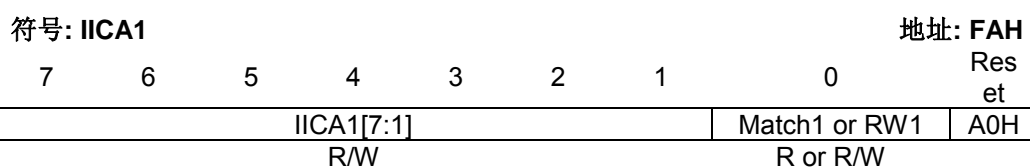


图 14-1: Acknowledgement bit in the 9th bit of a byte transmission


从机模式:
IICA1[7:1]: IIC 地址寄存器

这是为从机模式的第一个 7-bit 的地址，它在一个地址（来自主机模式）接收后被检测

Match1: 当 IICA1 和来自主机模式方的接收地址匹配时，该位将被硬件置位，当 IIC 总线读或写第一笔资料时，该位将被自动清除。

主机模式:
IICA1[7:1]: IIC 地址寄存器

显示要与它通讯的从机的 7 位地址

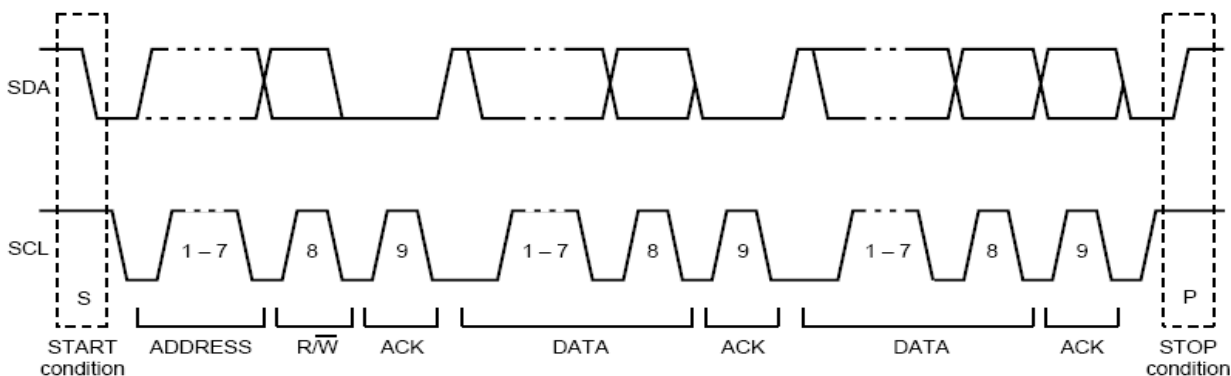
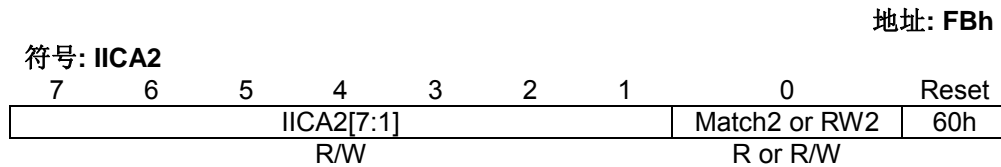
RW1: 如模块被设置为 Mstart 或 Rstart bit，该位将被作为从机方的 RW 发送，它在 IIC 地址之后的第 8th 位显示，如图 14-2。它用来告诉从属模式中将来的通信的方向。如设置为 1，模块在主模式中为接收方，如是 0，模块在主模式中为传输方。


图 14-2: RW bit in the 8th bit after IIC address

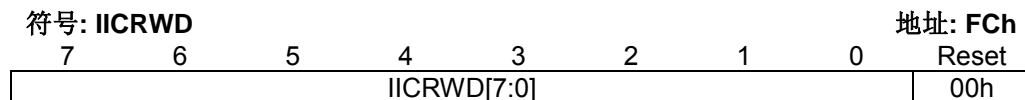

从机模式:
IICA2[7:1]: IIC 地址寄存器

这是为从机模式的第二个 7-bit 的地址, 它在一个地址 (来自主机模式) 接收后被检测

Match2: 当 IICA2 和来自主机模式方的接收地址匹配时, 该位将被硬件置位, 当 IIC 总线读或写第一笔资料时, 该位将被自动清除。

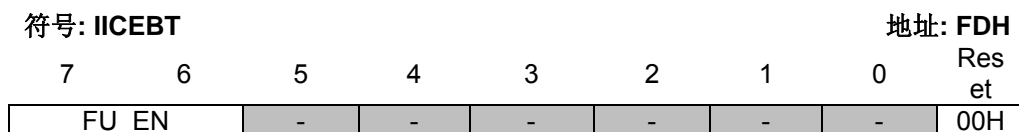
主机模式:
IICA2[7:1]: IIC 地址寄存器

显示要与它通讯的从机的 7 位地址

RW2: 如模块被设置为 Mstart 或者 Rstart bit, 该位将被作为从机方的 RW 发送, 它用来告诉从机模式中将来的通信的方向。如设置为 1, 模块在主模式中为接收方, 如是 0, 模块在主模式中为传输方。

IICRWD[7:0]: IIC 读写缓存

在接收 (读) 模式中, 接收的字节存储于此

在传输模式中, 该字节通过该 SDA 被转换


主机模式:

00: 保留

01: IIC 模块将致能以便由 SDA 及 SCL 读写数据。

10: IIC 模块将于 SDA 及 SCL 发出开始信号,再送出储存于 IICA1 或 IICA2(由 MAS 位选择)的地址

11: IIC 模块将于 SDA 及 SCL 发出停止信号。

FU_EN[7:6] 此两位将自动清零,软件需重复写入。

从机模式:

01: FU_EN[7:6] 此两位于从机模式仅能写入 01.其它值是无效的。

注意:

FU_EN[7:6] 当总线空闲时,于读写数据前此两位需先写入 01;否则,SCL 将被锁住

(置低).

FU_EN[7:6] 当读写数据后并收到主机之停止信号时此两位需接着再写入 01.

在传送数据时(从机模式),于此两位写入 01 前待传送数据需先写入 IICRWD.

FU_EN[7:6] 此两位将自动清零,软件需重复写入.

15. LVI – 低压侦测中断

中断向量为63h.

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
LVI function											
RSTS	Reset status register	A1h	-	LVRLP INTF	-	-	WDTF	SWRF	LVRF	PORF	00H
LVC	Low voltage control	E6h	LVI_EN	-	LVRE	LVIF	-	-	LVIS[1:0]		20H

符号: **RSTS** 地址: **A1h**

7	6	5	4	3	2	1	0	Reset
-	LVRLP INTF	-	-	WDTF	SWRF	LVRF	PORF	00H

LVRLPINTF: “内部” 低电压复位旗标.

当 MCU 复位信号由“内部”低电压复位产生时, LVRLPINTF 旗标将由硬件置高.此旗标需由软件清零.

LVRF: 低电压复位旗标.

此旗标于芯片之复位信号是由低电压复位产生时由硬件自动设置.此旗标可由软件清零

PORF: 上电复位旗标.

此旗标于芯片之复位信号是由上电复位产生时由硬件自动设置.此旗标可由软件清零

符号: **LVC** 地址: **E6h**

7	6	5	4	3	2	1	0	Reset
LVI_EN	-	LVRE	LVIF	-	-	LVIS[1:0]		20H

LVI_EN: 低电压中断功能使能位

0: 禁能低电压检测中断功能

1: 使能低电压检测中断功能

LVRE: 外部低电压重置功能使能位.

0: 禁能外部低电压重置功能.

1: 使能外部低电压重置功能.

LVIF: 低电压中断旗标位

LVIS: 低电压中断电压位阶选择:

00: 2.4V

01: 2.6V

10: 3.2V

11: 4.0V

16. 12位模拟数字转换器(ADC)

OB6654提供了8通道加上内部2通道的12位ADC，数字输出采样的模拟信号放入ADCD[11:0]中，而ADC的中断向量则为53h.

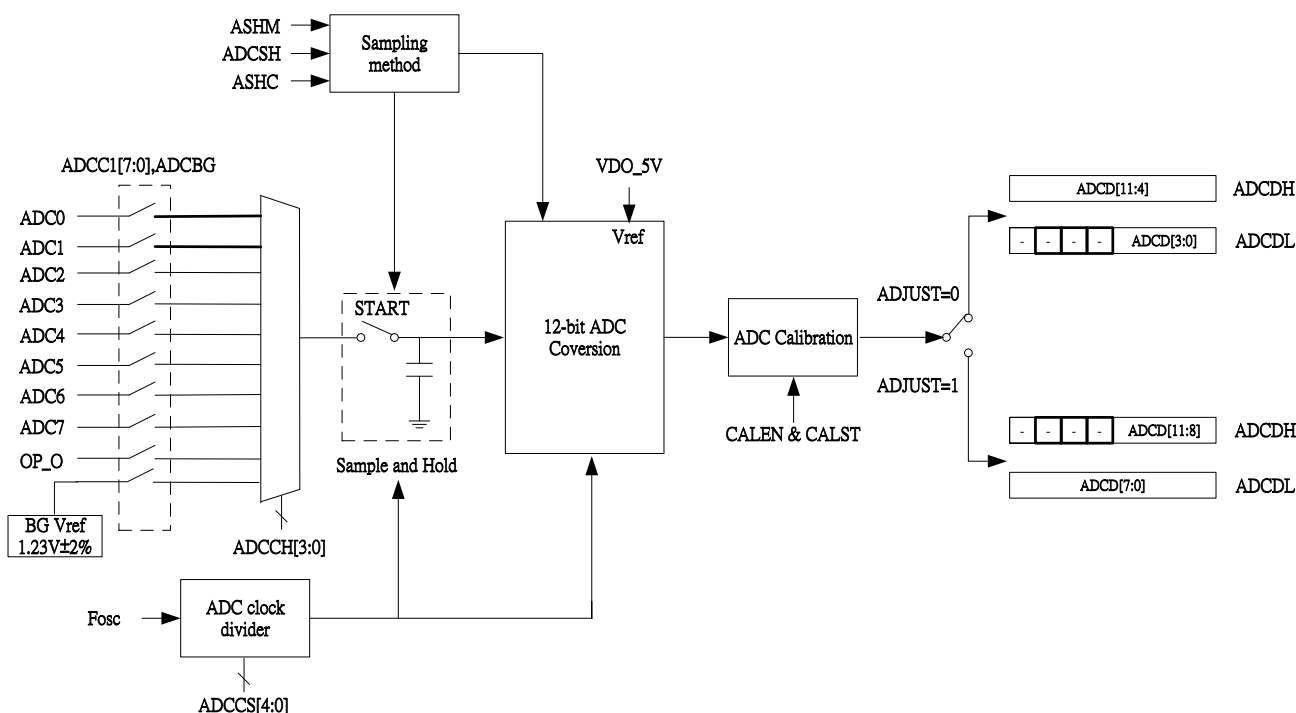


图 16-1: ADC 模拟到数字转换器的操作设置

ADC SFRs 如下所示:

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值	
ADC												
ADCC1	ADC Control 1	ABH	ADC7EN	ADC6EN	ADC5EN	ADC4EN	ADC3EN	ADC2EN	ADC1EN	ADC0EN	00H	
ADCC2	ADC Control 2	ACH	START	ADJUST	ASHM	ASHC	ADCCCH[3:0]				00H	
ADCDH	ADC Data High	ADH	ADCDH[7:0]									00H
ADCDL	ADC Data Low	AEH	ADCDL[7:0]									00H
ADCCS	ADC Clock Select	AFH	ADCB GE	OP2ADC EN	PPGTrig ADC	ADCCS[4:0]					00H	
ADCSH	ADC Sample and Hold Time	EFH	ADCSH[7:0]									00H
ADCSTA	ADC Status	D6H								BUSY_SW	BUSY_PPG	00H
ADCC3	ADC Control 3	D7H								ADC VREF		00H

符号: ADCC1							地址: ABh	
7	6	5	4	3	2	1	0	Reset
ADC7EN	ADC6EN	ADC5EN	ADC4EN	ADC3EN	ADC2EN	ADC1EN	ADC0EN	00H

ADC7EN: ADC 通道 7 使能位。

ADC7EN = 0 –禁能 ADC 通道 7。
 ADC7EN = 1 –使能 ADC 通道 7。

ADC6EN: ADC 通道 6 使能位。
 ADC6EN = 0 –禁能 ADC 通道 6。
 ADC6EN = 1 –使能 ADC 通道 6。

ADC5EN: ADC 通道 5 使能位。
 ADC5EN = 0 –禁能 ADC 通道 5。
 ADC5EN = 1 –使能 ADC 通道 5。

ADC4EN: ADC 通道 4 使能位。
 ADC4EN = 0 –禁能 ADC 通道 4。
 ADC4EN = 1 –使能 ADC 通道 4。

ADC3EN: ADC 通道 3 使能位。
 ADC3EN = 0 –禁能 ADC 通道 3。
 ADC3EN = 1 –使能 ADC 通道 3。

ADC2EN: ADC 通道 2 使能位。
 ADC2EN = 0 –禁能 ADC 通道 2。
 ADC2EN = 1 –使能 ADC 通道 2。

ADC1EN: ADC 通道 1 使能位。
 ADC1EN = 0 –禁能 ADC 通道 1。
 ADC1EN = 1 –使能 ADC 通道 1。

ADC0EN: ADC 通道 0 使能位。
 ADC0EN = 0 –禁能 ADC 通道 0。
 ADC0EN = 1 –使能 ADC 通道 0。

符号: ADCC2							地址: ACh	
7	6	5	4	3	2	1	0	Reset
START	ADJUST	ASHM	ASHC	ADCCH[3:0]				00H

START: 当该位被置位时, ADC 将启动单次转换, 转换完成后自动清零.

ADJUST: ADC 数字输出格式调整.

ADJUST = 0: (默认)

ADC 数字输出高字节 ADCD [11:4] = ADCDH [7:0].

ADC 数字输出低字节 ADCD [3:0] = ADCDL [3:0].

ADJUST = 1:

ADC 数字输出高字节 ADCD [11:8] = ADCDH [3:0].

ADC 数字输出低字节 ADCD [7:0] = ADCDL [7:0].

ASHM: ADC 取样与维持时间模式 选择位:

ASHM=0: ADC 取样时间由硬件控制

ASHM=1: ADC 取样时间由软体控制

ASHC: ADC 取样与保持控制位. 该寄存器动作于 ASHM=1.

ASHC=0: 禁能ADC取样.

ASHC=1: 使能ADC 取样.

ADCCH[3:0]: ADC 通道选择.

ADCCH [3:0]	通道
0000	0
0001	1
0010	2
0011	3
0100	4
0101	5
0110	6
0111	7
1000	Bandgap 内部参考电压
1001	OPA OUT
Others	-

ADJUST = 0:

符号: ADCDH

7	6	5	4	3	2	1	0	地址: ADh
ADCDC[11:4]								Reset
								00H

符号: ADCDL

7	6	5	4	3	2	1	0	地址: AEh
-	-	-	-	ADCDC[3:0]			Reset	
							00H	

ADJUST = 1:

符号: ADCDH

7	6	5	4	3	2	1	0	地址: ADh
-	-	-	-	ADCDC[11:8]			Reset	
							00H	

符号: ADCDL

7	6	5	4	3	2	1	0	地址: AEh
ADCDC[7:0]							Reset	
							00H	

ADCDC[11:0]: ADC 数字寄存器.

符号: ADCSH

7	6	5	4	3	2	1	0	地址: EFh
ADCDC[7:0]							Reset	
							00H	

ADCDC [7:0]: ADC 取样与维持时间寄存器, 作用在于调整取样时间。而该寄存器动作于 ASHM=0。

符号: ADCCS

7	6	5	4	3	2	1	0	地址: AFh
ADCBGE	OP2ADCEN	PPGTrig ADC	ADCCS[4:0]				Reset	
							00H	

ADCBGE: ADC 测量 MCU 内部参考电压使能位。(内部参考电压 1.23V±2%)

0: 禁能。

1: 始能。

OP2ADCEN: OPA to ADC 使能位。

0 –禁能 OPA to ADC。

1 –使能 OPA to ADC。

PPGTrigADC: PPG 触发 ADC 使能位。(配合 SFR DLY4ADC)

0 –禁能 PPG 触发 ADC。

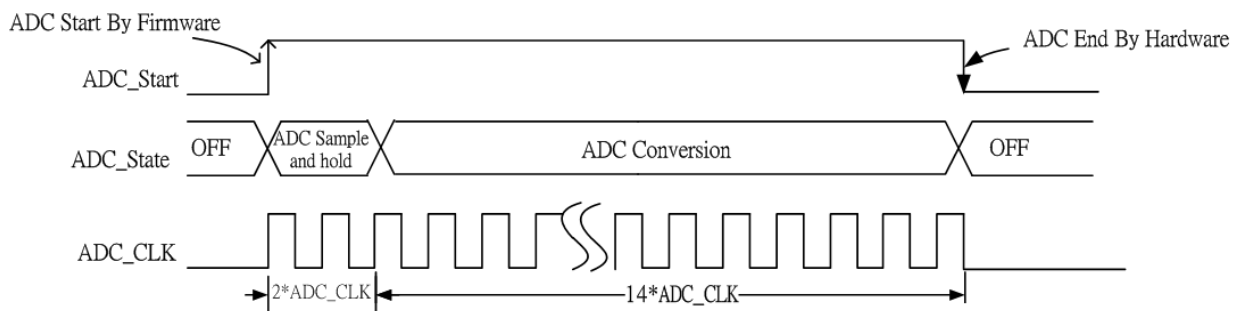
1 –使能 PPG 触发 ADC。

ADCCS[4:0]: ADC 时钟选择。

$$ADC_Clock = \frac{F_{clk}}{6 \times (ADCCS[4:0] + 1)}$$

If ASHM=0, ADCSH=0x00:

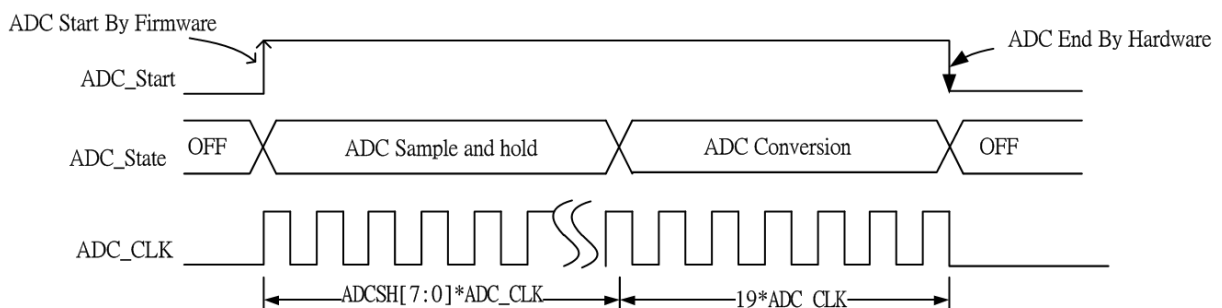
$$ADC_Conversion_Rate = \frac{ADC_Clock}{16}$$



If ASHM=0, ADCSH ≠ 0x00:

$$ADC_Conversion_Rate = \frac{ADC_Clock}{19 + ADCSH[7:0]}$$

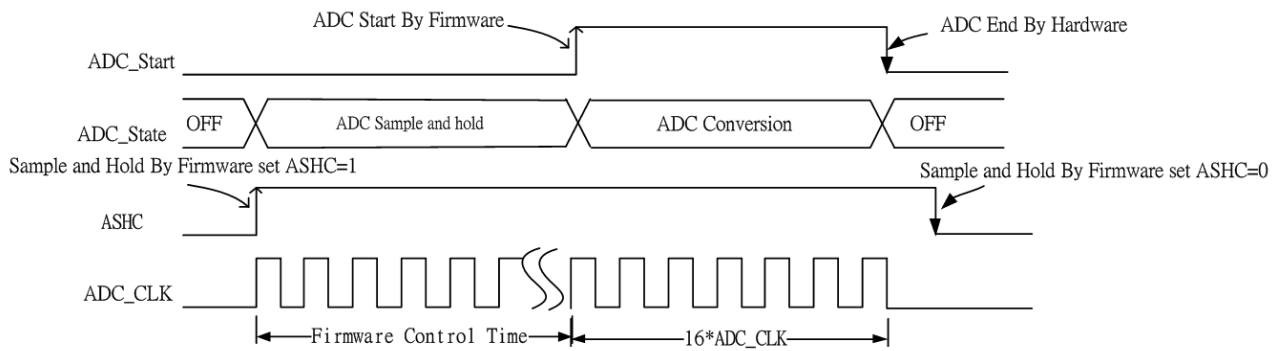
※Sample and hold time by hardware control decisions.



If ASHM=1:

$$ADC_Conversion_Rate = \frac{ADC_Clock}{16} + F/W_Sampling_Time$$

※Sample and hold time by firmware control decisions.



符号: **ADCSTA** 地址: **D6h**

7	6	5	4	3	2	1	0	Reset
-	-	-	-	-	-	BUSY_SW	BUSY_PPG	00H

BUSY_SW: ADC Busy 以软件设定。(软件设定 Start bit 后, 硬件将 BUSY_SW=1)

0 – not busy。(由软件清零)

1 – busy。

BUSY_PPG: ADC Busy 以 PPG 设定。(PPG trig 成功后, 硬件将 BUSY_PPG=1)

0 – not busy。(由软件清零)

1 – busy。

符号: **ADCC3** 地址: **D7h**

7	6	5	4	3	2	1	0	Reset
-	-	-	-	-	-	-	ADC VREF	00H

ADCVREF: ADC Vref 满刻度电压。

0 – VDO_5V。

1 – 4V。

17. 在系统编程(Internal ISP)

OB6654可通过内部硬件电路产生可编程存储器中控制讯号.用户利用可编程存储器中控制寄存器,可编程存储器中地址寄存器和可编程存储器中数据寄存器在不需要将OB6654移出系统的情况下实现ISP功能. OB6654提供了可以实现可编程存储器中编程/芯片擦除/页擦除/保护功能的可编程存储器中控制讯号.用户需要去设计和使用任何OB6654可以输入数据的接口,然后利用ISP服务程序去实现可编程存储器中的编程/芯片擦除/页擦除/保护功能.

17.1 ISP 服务程序

ISP服务程序是由用户自行开发并放置于ISP服务程序区的物件. 用户可依需求决定ISP服务程序的大小. 另外用户需将ISP服务程序烧录至OB6654芯片中才可使用ISP功能.

由于ISP服务程序是由用户自行开发, 它需包括可编程存储器中数据寄存器的烧录及OB6654芯片与上位机的通讯协议. 举例来说, 使用者使用OB6654芯片上之UART接口与上位机作数据之传送及接收, 则OB6654芯片上之ISP服务程序内需有波特率设定, 为避免数据传输错误需有数据总合检查或同位检查或其它错误检查机制.

于正常动作模式或空闲模式可启动ISP服务程序, 于停止模式则不行.

17.2 锁定位(N)

锁定位N有两个功能:一是配置服务程序的大小,另一个则是通过可编程存储器中擦除功能锁定ISP服务程序的空间.

ISP服务程序地址位从\$1C00到\$1FFF. 可被分为N*128字节(N=0-8). 当N为0时没有ISP功能.所有的8KB字节可编程存储器中都被用来做程序存储.当N为1时,ISP服务程序占用128字节,剩余的7.875K字节可编程存储器中可被用做程序存储.ISP服务程序的最大空间为1K字节(当N为8时). 在这样的配置下,可用的程序存储空间为7K 字节.

在N定下来后,OB6654会从上往下(从最顶端到地址\$1FFF)保存ISP服务程序空间.ISP服务程序的开始地址位于\$1x00 (x为任意数字,以N为准,如表 17-所示). 请参考章节3.1有关ISP服务程序与程序内存之关系图.

锁定位N功能不同于可编程存储器中保护功能,可编程存储器中擦除功能可以擦除除ISP服务程序空间外的所有可编程存储器中记忆体.如可编程存储器中没有被保护,ISP服务程序的内容一直可被读.如可编程存储器中被保护,所有的可编程存储器中程序空间包括ISP服务程序空间不能被读.

表 17-1 ISP code area.

N	ISP service program address
0	No ISP service program
1	128 bytes (\$1F80h ~ \$1FFFh)
2	256 bytes (\$1F00h ~ \$1FFFh)
3	384 bytes (\$1E80h ~ \$1FFFh)
4	512 bytes (\$1E00h ~ \$1FFFh)
5	640 K bytes (\$1D80h ~ \$1FFFh)
6	768 K bytes (\$1D00h ~ \$1FFFh)
7	896 K bytes (\$1C80h ~ \$1FFFh)
8	1.0 K bytes (\$1C00h ~ \$1FFFh)

ISP 服务程序配置于 N*128 字节 (N= 0 ~ 8)

17.3 对 ISP 服务程序编程

在锁定位N被设置并ISP服务程序被编程后,ISP服务程序记忆体被自动的保护(锁定).锁定位N有它自己的编程/擦除时序.这不同于可编程存储器中记忆体的编程/擦除时序.因此,被锁定的ISP服务程序不可被可编程存储器中擦除功能所擦除.如客户需要擦除锁定的ISP服务程序,他只可以通过烧写器实现.当OB6654在系统时,客户不可改变ISP服务程序.

17.4 启动 ISP 服务程序

要启动ISP服务程序就是要在ISP服务程序的开始地址装载程序计数(PC)并执行它.有四种实现的方法:

- (1) 空复位.用首地址为空(\$0000=#0FFH)的硬件复位会在 ISP 服务程序的开始地址装载 PC.硬件复位包括内部(电源或重启)和外部重置端口复位.
- (2) 执行 JUMP 指令可在 ISP 服务程序的开始地址装载 PC
- (3) 通过硬件设置进入 ISP 服务程序.用户可通过设置当硬件复位时, P1.3 为低', OB6654 会强行进入 ISP 服务程序.硬件复位包括内部(电源或重启)和外部键盘复位.在应用系统设计时,用户因该对 P1.3 在复位时间内防止 OB6654 进入 ISP 服务程序.
- (4) 通过硬件设置进入 ISP 服务程序, P1.2 在硬件复位时会侦测到 2 个时钟讯号. 硬件复位包括内部(电源或重启)和外部阻容复位

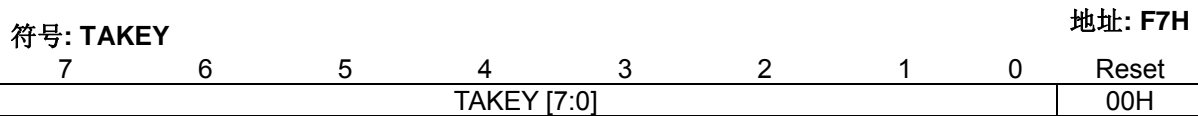
在硬件复位周期内,硬件可以侦测P1.3/P1.2状态.如果他们满足了上面的其中一个条件,芯片将会自动跳转到ISP模式.在ISP服务程序被执行后,用户需要对OB6654进行复位,通过硬件复位或WDT,或是'JUMP'至地址\$0000来实现重启程序.

为了用户的不同应用情况,这里有6种不同的进入机制.这个进入方法可以在烧路器或ISP中选取.

- (1) 首地址为空例如\$0000 = 0xFF. 且由内部重置信号触发.
- (2) 首地址为空例如\$0000 = 0xFF. 且由外部重置信号触发.
- (3) P1.3= 0. 且由内部重置信号触发.
- (4) P1.3= 0. 且由外部重置信号触发.
- (5) P1.2 输入 2 个时钟. 且由内部重置信号触发.
- (6) P1.2 输入 2 个时钟. 且由外部重置信号触发.

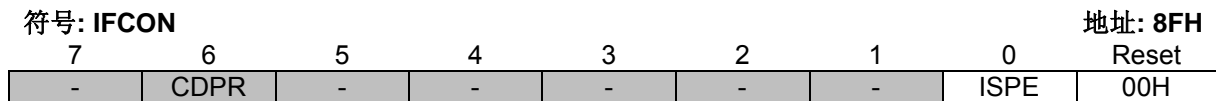
17.5 ISP 寄存器– TAKEY, IFCON, ISPFAH, ISPFAL, ISPFD and ISPFC

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
ISP function											
TAKEY	Time Access Key register	F7h	TAKEY [7:0]								00H
IFCON	Interface Control register	8Fh	-	CDPR	-	-	-	-	-	ISPE	00H
ISPFAH	ISP Address – High register	E1h	ISPFAH [7:0]								FFH
ISPFAL	ISP Address – Low register	E2h	ISPFAL [7:0]								FFH
ISPFDL	ISP Low Data register	E3h	ISPFDL[7:0]								FFH
ISPFC	ISP Control register	E4h	EMF1	-	EMF3	EMF4	-	ISPF.2	ISPF.1	ISPF.0	00H

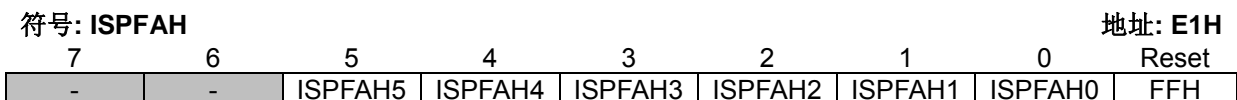


ISP使能位(ISPE)默认为只读,软件必须连续的对TAKEY寄存器写三个特定值55h,AAH,和5Ah,使ISPE位可写. 这是:

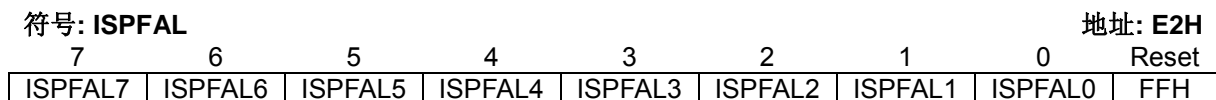
```
MOV TAKEY, #55h
MOV TAKEY, #0AAh
MOV TAKEY, #5Ah
```



位 0(ISPE) of IFCON 是 ISP 使能位,用户可通过设置 ISPE 位为 1 使能 OB6654 的全部 ISP 功能,通过设置 ISPE 为 0 来禁止全部 ISP 功能.ISPE 的作用像一个加密匙.用户可禁止所有的 ISP 功能以保护软件程序不被意外的擦除.ISP 寄存器 ISPFAH,ISPFAL,ISPFD,与 ISPFC 默认为只读.软件必须将 ISPE 位设为 1 以使上述 4 个寄存器为可写.



ISPFAH [5:0]: 使用 ISP 功能之地址高字节



ISPFAL [7:0]: 使用 ISP 功能之地址低字节

ISPFAL 与 ISPFAL 提供了 14 位可编程存储器中记忆体地址用做 ISP 功能.这个可编程存储器中记忆体地址不应该包括 ISP 服务程序空间地址.若 ISPFAL & ISPFAL 寄存器控制的 可编程存储器中记忆体地址覆盖了 ISP 服务程序空间的地址.这个可编程存储器中程序/页擦除等 ISP 功能的执行将会无效.

符号: ISPFDL

地址: E3H

7	6	5	4	3	2	1	0	Reset
ISPFDL7	ISPFDL6	ISPFDL5	ISPFDL4	ISPFDL3	ISPFDL2	ISPFDL1	ISPFDL0	FFH

ISPFDL [7:0]: ISP data for ISP function.

ISPFDL 寄存器提供 ISP 功能中所需之 8 位数据寄存器.

符号: ISPFC

地址: E4H

7	6	5	4	3	2	1	0	Reset
EMF1	-	EMF3	EMF4	-	ISPF[2]	ISPF[1]	ISPF[0]	00H

EMF1: 进入机制 (1) 标志位, 由复位信号清除. (仅读)

EMF3: 进入机制 (3) 标志位, 由复位信号清除. (仅读)

EMF4: 进入机制 (4) 标志位, 由复位信号清除. (仅读)

ISPF [2:0]: ISP 功能选择位.

ISPF[2:0]	ISP function
000	1-byte program ROM
010	Chip protect
011	Write EEPROM
100	Read EEPROM
101	Write option
110	Read option
111	reserved

选择的 ISP 功能在软件对 ISPFC 寄存器写入数据时将会执行一次.

范例. 可编程存储器中地址: \$XYMN

将对地址\$XY00 to \$XYFF 执行页抹除

要实现芯片擦除 ISP 功能,OB6654 将擦除除 ISP 服务程序外的所有可编程存储器中程序记忆体. 要实现芯片保护 ISP 功能,OB6654 内容将被读为#00H.

ISPF[2:0]=000 (1-byte program ROM)

EX1: 将对程序记忆体地址\$1004H 执行字节写, 写入#22H

```

MOV TAKEY, #55h
MOV TAKEY, #AAh
MOV TAKEY, #5Ah           ; enable ISPE write attribute
MOV IFCON, #01H          ; enable ISP function
MOV ISPFAL, #10H         ; set flash address-high, 10H
MOV ISPFAL, #04H         ; set flash address-low, 04H
MOV ISPFDL, #22H         ; set flash data to be programmed, data = 22H

```

MOV ISPFC, #00H ; start to program #22H to the flash address \$1004H

ISPF[2:0]=000 (1-byte program ROM)

EX2: 将对程序记忆体地址\$1005H 执行字节写，写入#33H

```

MOV TAKEY, #55h
MOV TAKEY, #AAh
MOV TAKEY, #5Ah ; enable ISPE write attribute
MOV IFCON, #01H ; enable ISP function
MOV ISPF AH, #10H ; set flash address-high, 10H
MOV ISPFAL, #05H ; set flash address-low, 05H
MOV ISPFDL, #33H ; set flash data to be programmed, data = 33H
MOV ISPFC, #00H ; start to program #33H to the flash address $1005H

```

ISPF[2:0]=011 (EEPROM write)

EX4: 将对 EEPROM 地址\$0004H 执行字节写，写入#22H

```

MOV TAKEY, #55h
MOV TAKEY, #AAh
MOV TAKEY, #5Ah ; enable ISPE write attribute
MOV IFCON, #01H ; enable ISP function
MOV ISPF AH, #00H ; set flash address-high, 00H
MOV ISPFAL, #04H ; set flash address-low, 04H
MOV ISPFDL, #22H ; set flash data to be programmed, data = 22H
MOV ISPFC, #03H ; start to program #22H to the EEPROM address
$0004H

```

ISPF[2:0]=011 (EEPROM write)

EX5: 将对 EEPROM 地址\$0005H 执行字节写，写入#33H

```

MOV TAKEY, #55h
MOV TAKEY, #AAh
MOV TAKEY, #5Ah ; enable ISPE write attribute
MOV IFCON, #01H ; enable ISP function
MOV ISPF AH, #00H ; set flash address-high, 00H
MOV ISPFAL, #05H ; set flash address-low, 05H
MOV ISPFDL, #33H ; set flash data to be programmed, data = 33H
MOV ISPFC, #03H ; start to program #33H to the EEPROM address
$0005H

```

ISPF[2:0]=100 (EEPROM read)

EX6: 将对 EEPROM 地址\$0004H 执行字节读取

```

MOV TAKEY, #55h
MOV TAKEY, #AAh
MOV TAKEY, #5Ah ; enable ISPE write attribute
MOV IFCON, #01H ; enable ISP function
MOV ISPF AH, #00H ; set flash address-high, 00H
MOV ISPFAL, #04H ; set flash address-low, 04H
MOV ISPFC, #04H ; start to program read the EEPROM address $0004H
to ISPFDL
MOV A, ISPFDL ; read ISPFDL and store it in Accumulator

```

ISPF[2:0]=101 (write option)

EX7: 将对 option 地址\$0004H 执行字节写，写入#22H

```

MOV TAKEY, #55h
MOV TAKEY, #AAh
MOV TAKEY, #5Ah ; enable ISPE write attribute
MOV IFCON, #01H ; enable ISP function
MOV ISPF AH, #00H ; set flash address-high, 00H
MOV ISPFAL, #04H ; set flash address-low, 04H

```

```
MOV ISPFDL, #22H ; set flash data to be programmed, data = 22H
MOV ISPFC, #05H ; start to program #22H to the flash address $0004H
```

ISPF[2:0]=101 (write option)

EX8: 将对 option 地址\$0005H 执行字节写，写入#33H

```
MOV TAKEY, #55h
MOV TAKEY, #AAh
MOV TAKEY, #5Ah ; enable ISPE write attribute
MOV IFCON, #01H ; enable ISP function
MOV ISPFAH, #00H ; set flash address-high, 00H
MOV ISPFAL, #05H ; set flash address-low, 05H
MOV ISPFDL, #33H ; set flash data to be programmed, data = 33H
MOV ISPFC, #05H ; start to program #33H to the flash address $0005H
```

ISPF[2:0]=110 (read option)

EX9: 将对 option 地址\$0004H 执行字节读取

```
MOV TAKEY, #55h
MOV TAKEY, #AAh
MOV TAKEY, #5Ah ; enable ISPE write attribute
MOV IFCON, #01H ; enable ISP function
MOV ISPFAH, #00H ; set flash address-high, 00H
MOV ISPFAL, #04H ; set flash address-low, 04H
MOV ISPFC, #06H ; start to program read the option address $0004H to
ISPFDL
MOV A, ISPFDL ; read ISPFDL and store it in Accumulator
```

EX10: 将对程序记忆体地址地址\$1004H 执行字节读取

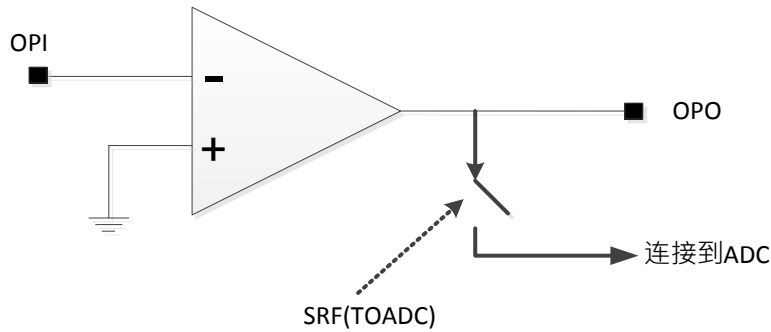
```
CLR A
MOV DPTR,#1004h ;
MOVC A,@A+DPTR ; read the data of address $1004 and store it in
Accumulator
```

EX11: 将对程序记忆体地址地址\$1005H 执行字节读取

```
CLR A
MOV DPTR,#1005h ;
MOVC A,@A+DPTR ; read the data of address $1005 and store it in
Accumulator
```

18. 运算放大器(OPA)

OB6654 器件嵌入 1 个运算放大器。



18.1 OPA 寄存器 – OPCON

符号	描述	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
ISP function											
OPCON	OPA Control register	F5h	-	-	-	OPEN	-	-	-	TOADC	00H

符号: OPCON		地址: F5h									
7	6	5	4	3	2	1	0	Reset			
-	-	-	OPEN	-	-	-	TOADC	00H			

OPEN: OPA 使能位

0 – 禁用。

1 – OPA 电路使能并通过硬件自动切换到多功能引脚中的相应信号。

TOADC: OPA 输出链接 ADC 使能位。

0 – OPA 输出不链接 ADC 输入模块。

1 – OPA 输出链接至 ADC 输入模块。

19. 比较器(Comparator)

OB6654在片内集成了6组比较器.当比较器使用时,比较器的非反向输入脚大于反向输入脚时,比较器输出脚置高,反之比较器输出脚置低.

Comparator SFRs 如下所示:

符号	描述	Addr	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	重置值
Comparator											
CMPEN	Comparator Enable	F6h	-	-	CMP5EN	CMP4EN	CMP3EN	CMP2EN	CMP1EN	CMP0EN	00H
Cmp0CON	Comparator_0 control	FEh	Hys0 En	Cmp0o	CMF0MS[1:0]		CMF0	-	-	-	00h
Cmp1CON	Comparator_1 control	FFh	Hys1 En	Cmp1o	CMF1MS[1:0]		CMF1	-	-	-	00h
Cmp2CON	Comparator_2 control	F2h	Hys2 En	Cmp2o	CMF2MS[1:0]		CMF2	-	-	-	00h
Cmp3CON	Comparator_3 control	F3h	Hys3 En	Cmp3o	CMF3MS[1:0]		CMF3	-	-	-	00h
Cmp4CON	Comparator_4 control	F4h	Hys4 En	Cmp4o	CMF4MS[1:0]		CMF4	-	-	-	00h
Cmp5CON	Comparator_5 control	DCh	Hys5 En	Cmp5o	CMF5MS[1:0]		CMF5	-	-	-	00h
CMP0DEG	Comparator 0 deglitch	E9h	C0PosVref[3:0]				CMP0DEG[3:0]				00H
CMP1DEG	Comparator 1 deglitch	EAh	C1PosVref[3:0]				CMP1DEG[3:0]				00H
CMP2DEG	Comparator 2 deglitch	ECh	-	-	-	-	CMP2DEG[3:0]				00H
CMP3DEG	Comparator 3 deglitch	EDh	C3PosVref[3:0]				CMP3DEG[3:0]				00H
CMP4DEG	Comparator 4 deglitch	F1h	C4PosVref[3:0]				CMP4DEG[3:0]				00H
CMP5DEG	Comparator 5 deglitch	DDh	C5PosVref[3:0]				CMP5DEG[3:0]				00H

符号: **Cmp0CON**

地址: **FEh**

7	6	5	4	3	2	1	0	Reset
Hys0En	Cmp0o	CMF0MS[1:0]	CMF0	-	-	-	-	00h

Hys0En: 比较器 0 迟滞功能使能位

0: 禁能

1: 使能

Cmp0o: 比较器 0 结果输出位(仅读)

1: 非反向输入端电压高于反向输入端电压

0: 反向输入端电压高于非反向输入端电压

CMF0MS[1:0]: 选择比较器 0 旗标(CMF0)产生之模式

00: 比较器 0 旗标(CMF0)于比较器 0 输出转换时被置高

01: 比较器 0 旗标(CMF0)于比较器 0 输出为上升沿时被置高

10: 比较器 0 旗标(CMF0)于比较器 0 输出为下降沿时被置高

11: 无动作

CMF0: 比较器 0 旗标位

此位依 CMF0MS[1:0]之选择模式条件符合时被置高.此位需由软件清零.

(配合 IEN2 產生 Comparator Interrupt)

符号: Cmp1CON							地址:FFh
7	6	5	4	3	2	1	0
Hys1En	Cmp1o	CMF1MS[1:0]	CMF1	-	-	-	Reset 00h

Hys1En: 比较器 1 迟滞功能使能位

0: 禁能

1: 使能

Cmp1o: 比较器 1 结果输出位(仅读)

1: 非反向输入端电压高于反向输入端电压

0: 反向输入端电压高于非反向输入端电压

CMF1MS[1:0]: 选择比较器 1 旗标(CMF1)产生之模式

00: 比较器 1 旗标(CMF1)于比较器 1 输出转换时被置高

01: 比较器 1 旗标(CMF1)于比较器 1 输出为上升沿时被置高

10: 比较器 1 旗标(CMF1)于比较器 1 输出为下降沿时被置高

11: 无动作

CMF1: 比较器 1 旗标位

此位依 CMF1MS[1:0]之选择模式条件符合时被置高.此位需由软件清零.

(配合 IEN2 產生 Comparator Interrupt)

符号: Cmp2CON							地址:F2h
7	6	5	4	3	2	1	0
Hys2En	Cmp2o	CMF2MS[1:0]	CMF2	-	-	-	Reset 00h

Hys2En: 比较器 2 迟滞功能使能位

0: 禁能

1: 使能

Cmp2o: 比较器 2 结果输出位(仅读)

1: 非反向输入端电压高于反向输入端电压

0: 反向输入端电压高于非反向输入端电压

CMF2MS[1:0]: 选择比较器 2 旗标(CMF2)产生之模式

00: 比较器 2 旗标(CMF2)于比较器 2 输出转换时被置高

01: 比较器 2 旗标(CMF2)于比较器 2 输出为上升沿时被置高

10: 比较器 2 旗标(CMF2)于比较器 2 输出为下降沿时被置高

11: 无动作

CMF2: 比较器 2 旗标位

此位依 CMF2MS[1:0]之选择模式条件符合时被置高.此位需由软件清零.
 (配合 IEN2 產生 Comparator Interrupt)

符号: Cmp3CON							地址:F3h	
7	6	5	4	3	2	1	0	Reset
Hys3En	Cmp3o	CMF3MS[1:0]	CMF3	-	-	-	-	00h

Hys3En: 比较器 3 迟滞功能使能位

0: 禁能

1: 使能

Cmp3o: 比较器 3 结果输出位(仅读)

1: 非反向输入端电压高于反向输入端电压

0: 反向输入端电压高于非反向输入端电压

CMF3MS[1:0]: 选择比较器 3 旗标(CMF3)产生之模式

00: 比较器 3 旗标(CMF3)于比较器 3 输出转换时被置高

01: 比较器 3 旗标(CMF3)于比较器 3 输出为上升沿时被置高

10: 比较器 3 旗标(CMF3)于比较器 3 输出为下降沿时被置高

11: 无动作

CMF3: 比较器 3 旗标位

此位依 CMF3MS[1:0]之选择模式条件符合时被置高.此位需由软件清零.

(配合 IEN2 產生 Comparator Interrupt)

符号: Cmp4CON							地址:F4h	
7	6	5	4	3	2	1	0	Reset
Hys4En	Cmp4o	CMF4MS[1:0]	CMF4	-	-	-	-	00h

Hys4En: 比较器 4 迟滞功能使能位

0: 禁能

1: 使能

Cmp4o: 比较器 4 结果输出位(仅读)

1: 非反向输入端电压高于反向输入端电压

0: 反向输入端电压高于非反向输入端电压

CMF4MS[1:0]: 选择比较器 4 旗标(CMF4)产生之模式

00: 比较器 4 旗标(CMF4)于比较器 4 输出转换时被置高

01: 比较器 4 旗标(CMF4)于比较器 4 输出为上升沿时被置高

10: 比较器 4 旗标(CMF4)于比较器 4 输出为下降沿时被置高

11: 无动作

CMF4: 比较器 4 旗标位

此位依 CMF4MS[1:0]之选择模式条件符合时被置高.此位需由软件清零.

(配合 IEN2 產生 Comparator Interrupt)

符号: Cmp5CON							地址: DCh	
7	6	5	4	3	2	1	0	Reset
Hys5En	Cmp5o	CMF5MS[1:0]	CMF5	-	-	-	-	00h

Hys5En: 比较器 5 迟滞功能使能位

0: 禁能
1: 使能

Cmp5o: 比较器 5 结果输出位(仅读)

1: 非反向输入端电压高于反向输入端电压
0: 反向输入端电压高于非反向输入端电压

CMF5MS[1:0]: 选择比较器 5 旗标(CMF5)产生之模式

00: 比较器 5 旗标(CMF5)于比较器 5 输出转换时被置高
01: 比较器 5 旗标(CMF5)于比较器 5 输出为上升沿时被置高
10: 比较器 5 旗标(CMF5)于比较器 5 输出为下降沿时被置高
11: 无动作

CMF5: 比较器 5 旗标位

此位依 CMF5MS[1:0]之选择模式条件符合时被置高.此位需由软件清零.
(配合 IEN2 产生 Comparator Interrupt)

符号: CMP0DEG							地址: E9h	
7	6	5	4	3	2	1	0	Reset
C0PosVref[3:0]				CMP0DEG[3:0]				00h

C0PosVref[3:0]: 比较器 0 正端内部参考电压源选择(电压精度+/-1%)

0.4V~3.5V 共 16 档可选择, 0000~1111 依序为:

0.4V、0.8V、1.2V、2.3V、2.4V、2.5V、2.6V、2.7V、2.8V、2.9V、3.0V、
3.1V、3.2V、3.3V、3.4V、3.5V

CMP0DEG[3:0]: 比较器 0 去抖时间选择

0000: 无去抖.
0001: 0.5us.
0010: 1us.
0011: 2us.
0100: 4us.
0101: 6us.
0110: 8us.
0111: 16us.
1000: 32us.

符号: CMP1DEG							地址: EAh	
7	6	5	4	3	2	1	0	Reset
C1PosVref[3:0]				CMP1DEG[3:0]			00h	

C1PosVref[3:0]: 比较器 1 正端内部参考电压源选择(电压精度+/-1%)

0.4V–3.5V 共 16 档可选择, 0000~1111 依序为:

0.4V、0.8V、1.2V、2.3V、2.4V、2.5V、2.6V、2.7V、2.8V、2.9V、3.0V、3.1V、3.2V、3.3V、3.4V、3.5V

CMP1DEG[3:0]: 比较器 1 去抖时间选择

0000: 无去抖.

0001: 0.5us.

0010: 1us.

0011: 2us.

0100: 4us.

0101: 6us.

0110: 8us.

0111: 16us.

1000: 32us.

符号: CMP2DEG							地址: ECh	
7	6	5	4	3	2	1	0	Reset
-	-	-	-	CMP2DEG[3:0]			00h	

CMP2DEG[3:0]: 比较器 2 去抖时间选择

0000: 无去抖.

0001: 0.5us.

0010: 1us.

0011: 2us.

0100: 4us.

0101: 6us.

0110: 8us.

0111: 16us.

1000: 32us.

符号: CMP3DEG							地址: EDh	
7	6	5	4	3	2	1	0	Reset
C3PosVref[3:0]				CMP3DEG[3:0]			00h	

C3PosVref[3:0]: 比较器 3 正端内部参考电压源选择(电压精度+/-1%)

0.4V–3.5V 共 16 档可选择, 0000~1111 依序为:

0.4V、0.8V、1.2V、2.3V、2.4V、2.5V、2.6V、2.7V、2.8V、2.9V、3.0V、3.1V、3.2V、3.3V、3.4V、3.5V

CMP3DEG[3:0]: 比较器 3 去抖时间选择

0000: 无去抖.

0001: 0.5us.

0010: 1us.

0011: 2us.

0100: 4us.

0101: 6us.

0110: 8us.

0111: 16us.

1000: 32us.

符号: **CMP4DEG** 地址: **F1h**

7	6	5	4	3	2	1	0	Reset
C4PosVref[3:0]				CMP4DEG[3:0]				00h

C4PosVref[3:0]: 比较器 4 正端内部参考电压源选择(电压精度+/-1%)

0.4V–3.5V 共 16 档可选择, 0000~1111 依序为:

0.4V、0.8V、1.2V、2.3V、2.4V、2.5V、2.6V、2.7V、2.8V、2.9V、3.0V、
3.1V、3.2V、3.3V、3.4V、3.5V

CMP4DEG[3:0]: 比较器 4 去抖时间选择

0000: 无去抖.

0001: 0.5us.

0010: 1us.

0011: 2us.

0100: 4us.

0101: 6us.

0110: 8us.

0111: 16us.

1000: 32us.

符号: **CMP5DEG** 地址: **DDh**

7	6	5	4	3	2	1	0	Reset
C5PosVref[3:0]				CMP5DEG[3:0]				00h

C5PosVref[3:0]: 比较器 5 正端内部参考电压源选择(电压精度+/-1%)

0.4V–3.5V 共 16 档可选择, 0000~1111 依序为:

0.4V、0.8V、1.2V、2.3V、2.4V、2.5V、2.6V、2.7V、2.8V、2.9V、3.0V、
3.1V、3.2V、3.3V、3.4V、3.5V

CMP5DEG[3:0]: 比较器 5 去抖时间选择

0000: 无去抖.

0001: 0.5us.

0010: 1us.

0011: 2us.

0100: 4us.

0101: 6us.

0110: 8us.

0111: 16us.

1000: 32us.

DC 电气特性

TA = -40°C to 85°C, VCC = 18V 时芯片内部 LDO 给 MCU 提供 AVDD=5V 供电

Symbol	Parameter	Valid	Min	Typical	Max	Units	Conditions
VIL1	Input Low-voltage	Port 0,1,3			0.2AVDD	V	
VIL2	Input Low-voltage	XTAL1			0.2AVDD	V	-
VIH1	Input High-voltage	Port 0,1,3	0.8AVDD			V	-
VIH2	Input High-voltage	XTAL1	0.8AVDD			V	-
IOL1	Sink Current (Open drain)	PWM Pin (P0.5, P0.7)	36			mA	VOL=0.45V AVDD=5V
IOL2	Sink Current (Open drain)	Port 0,1,3	30			mA	VOL=0.45V AVDD=5V
IOH1	Source Current (Pull-Up)	Port 0,1,3	0.34			mA	VOH=2.6V AVDD=5V
IOH2	Source Current (Push-Pull)	PWM Pin (P0.5, P0.7)	16			mA	VOH=4.6V AVDD=5V
IOH3	Source Current (Push-Pull)	Port 0,1,3	9			mA	VOH=4.6V AVDD=5V
CIO	Pin Capacitance	-	-	-	10	pF	Freq= 1MHz, Ta= 25°C
ICC	Power Current Supply	AVDD=5V	-	3		mA	Active mode, IRC=8MHz 25 °C
			-	3		mA	Idle mode, IRC=8MHz 25 °C
			-	3		uA	Power down mode 25 °C

LVI& LVR 电气特性

	LVR		
	Min	Typical	Max
2.0V	VIL=1.84V	VIL=2.00V	VIL=2.16V
2.2V	VIL=2.024V	VIL=2.20V	VIL=2.376V
2.4V	VIL=2.208V	VIL=2.40V	VIL=2.592V
3.0V	VIL=2.76V	VIL=3.00V	VIL=3.24V

	LVI		
	Min	Typical	Max
LVIS[1:0] = 00	VIL=2.208V	VIL=2.40V	VIL=2.592V
LVIS[1:0] = 01	VIL=2.392V	VIL=2.60V	VIL=2.808V
LVIS[1:0] = 10	VIL=2.944V	VIL=3.20V	VIL=3.456V
LVIS[1:0] = 11	VIL=3.68V	VIL=4.00V	VIL=4.32V

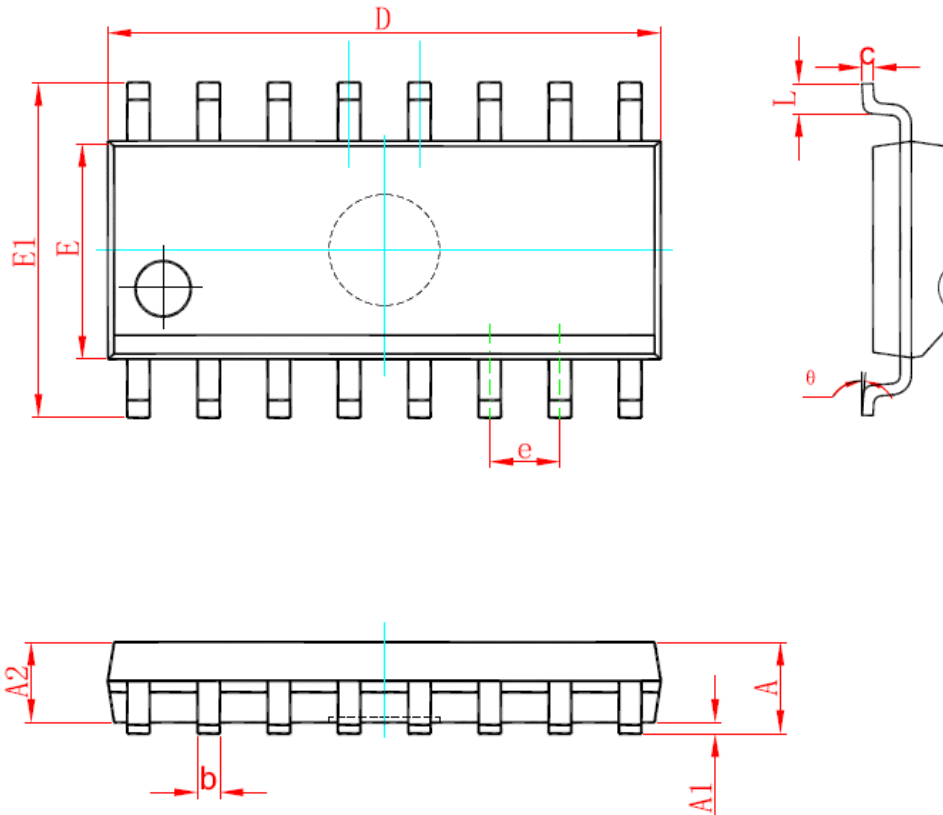
ADC 电气特性

	Symbol	Test Condition	MIN	TYP	MAX	Unit
Operation (MCU 供电电压)	AVDD		3		5.5	V
Resolution					12	bit
Conversion time				16t _{ADC}		us
Sample rate					83K	Hz
Integral Non-Linearity Error	INL		-2		2	LSB
Differential Non-Linearity	DNL		-1		1	LSB
Clock frequency	ADCCLK				1.33	MHz

Comparator 电气特性

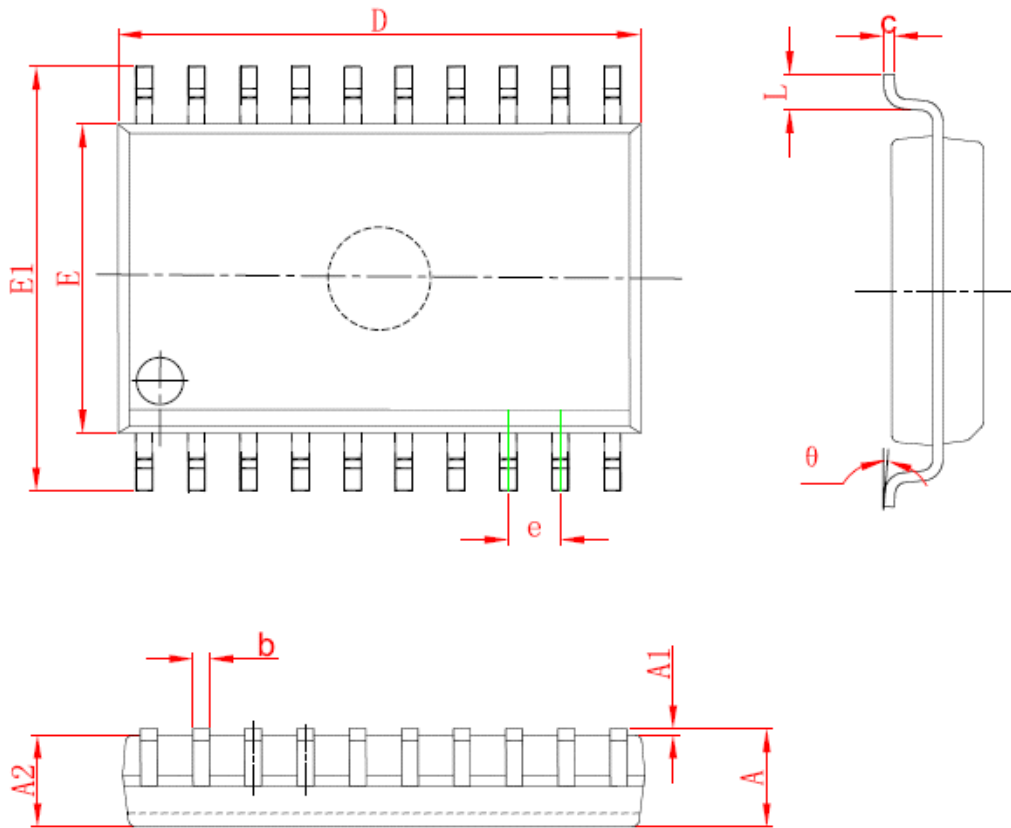
Symbol	Description	Test Condition		MIN	TPY	MAX	Unit
		AVDD	Condition				
I _{OP}	Operating current	5	-	-	-	50	uA
-	Power Down Current	5	-	-	-	0.1	nA
-	Offset voltage	5	-	-10	-	+10	mV
-	Response time	5	ΔVin=100mV	-		60	ns
-	hysteresis	CMP2	5			50	mV
		CMP0~1 CMP3~5	5	Vref = 0.4V Vref = 0.8V Vref = 1.2V		150	
				Vref = 2.3 ~ 3.5V		50	

封装尺寸
SOP16



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.250	1.650	0.049	0.065
b	0.310	0.510	0.012	0.020
c	0.100	0.250	0.004	0.010
D	9.800	10.400	0.386	0.409
E	3.800	4.040	0.150	0.159
E1	5.800	6.240	0.228	0.246
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

SOP20:



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	2.350	2.650	0.093	0.104
A1	0.100	0.300	0.004	0.012
A2	2.050	2.550	0.081	0.100
b	0.310	0.510	0.012	0.020
c	0.200	0.330	0.008	0.013
D	12.520	13.000	0.493	0.512
E	7.400	7.600	0.291	0.299
E1	10.000	10.610	0.394	0.418
e	1.27 (BSC)		0.05 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°