

## NextDrive® IVCR1412 集成负压偏置与米勒效应抑制功能的紧凑型

### SiC MOSFET 驱动器

#### 1. 特性

- 6 引脚 SOT-23 封装
- 2A 峰值拉电流和 4A 峰值灌电流
- 80ns 灌电流持续控制
- 高达 30V 宽范围 VDD 供电
- VDD 欠压保护, 4.5V 到 25V 推荐工作电压
- 集成 -2V 负压输出 (默认), 或者 0V 输出可选
- 米勒效应抑制
- 可配置的输出驱动电流
- 低至 -5V 的负压输入
- 兼容 TTL 及 CMOS 输入电平
- 低传播延时 (16ns)
- 输入浮空时输出为低电平
- -40°C 到 125°C 的工作温度范围

#### 2. 应用

- 用于新兴的宽带隙功率器件驱动
- 并联功率器件驱动
- 电机驱动
- AC/DC 及 DC/DC 转换器
- 服务器和通讯设备的整流器
- EV/HEV 逆变器及 DC/DC 转换器
- PV 升压及逆变器
- UPS

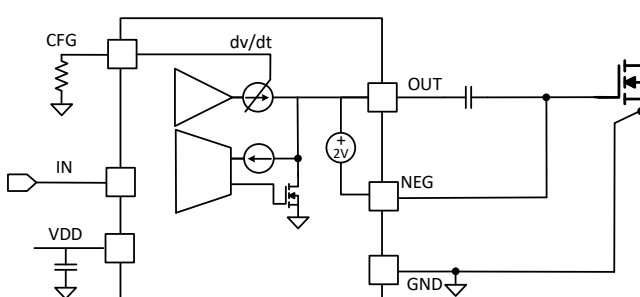
#### 3. 描述

IVCR1412 是 NextDrive® 系列产品之一。它是 SOT-23 封装的 6 引脚紧凑型驱动器。该驱动器消除了全部栅极电阻并将栅极驱动环路杂散电感降至最低。该驱动器集成了一个负电压电荷泵来提供 -2V 的关断电压。如果不需要 -2V 的关断电压, 直接使用 OUT 输出即可。由于栅极驱动回路中不存在栅极电阻, 驱动器输出引脚的强下拉控制能有源抑制米勒效应并可可靠地关闭 MOSFET。关断时, 驱动器的输出首先以 4A 电流下拉 80ns。之后, 以 3 欧姆的下拉电阻使 OUT 保持低电平, 并为栅极驱动器环路震荡提供必要的阻尼。为了调整 MOSFET 的开关速度, 驱动器提供了一个驱动电流编程引脚便于进行设置。该驱动器集成了负压偏置和有源米勒效应抑制功能, 并消除了栅极电阻, 是业界首款 SiC MOSFET 驱动器 IC。它为 SiC MOSFET 提供了一种方便、紧凑且可靠的栅极驱动解决方案。该驱动器也适用于 Si MOSFET 和 IGBT 驱动。

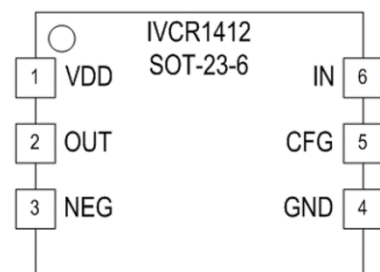
#### 器件信息

器件型号	封装	包装
IVCR1412SR	SOT-23-6	Tape and Reel

典型应用图



引脚分布



## 目录

1	特性.....	1
2	应用.....	1
3	描述.....	1
4	引脚配置及功能.....	2
5	技术指标.....	3
6	典型特性.....	5
7	详细说明.....	6
8	应用和实现.....	7
9	封装信息.....	8

### 4. 引脚配置及功能

引脚	名称	I/O	描述
1	VDD	P	供电电压
2	OUT	O	前置负压电容的上拉输出
3	NEG	O	负输出, 连接负压电容和 MOSFET 栅极
4	GND	G	地
5	CFG	I	峰值拉电流大小的配置输入
6	IN	I	输入

## 5. 技术指标

### 5.1 绝对最大额定值

在室温范围（除非另有说明）<sup>(1)</sup>

		最小	最大	单位
V <sub>DD</sub>	供电电压	-0.3	30	V
OUT	栅极驱动输出电压	-0.3	V <sub>DD</sub> +0.3	V
IN	信号输入电压	-5	30	V
CFG	配置输入电压	-0.3	5.5	V
T <sub>J</sub>	结温	-40	150	°C
T <sub>STG</sub>	存储温度	-65	150	°C

(1) 如果运行超出“绝对最大额定值”中列出的范围，可能会对器件造成永久性损坏。长时间处在绝对最大额定值条件下可能会影响器件的可靠性。

### 5.2 防静电等级

		值	单位
V <sub>(ESD)</sub> 静电 放电	人体模型 (HBM), ANSI/ESDA/JEDEC JS-001 <sup>(1)</sup>	+/-2000	V
	带电器件模型 (CDM), JEDEC 规格 JESD22-C101 <sup>(2)</sup>	+/-500	

(1) JEDEC 文件 JEP155 规定，500V HBM 允许通过标准 ESD 控制过程进行安全制造。

(2) JEDEC 文件 JEP157 规定，250V CDM 允许通过标准 ESD 控制过程进行安全制造。

### 5.3 推荐工作条件

		最小	最大	单位
V <sub>DD</sub>	供电电压	4.5	25	V
V <sub>IN</sub>	驱动输入电压	0	25	V
T <sub>A</sub>	环境温度	-40	125	°C

## 5.4 电气特性

除非特别说明,  $V_{DD}$  为 15 V,  $T_A$  为  $-40^{\circ}\text{C}$  到  $125^{\circ}\text{C}$ 。

在  $25^{\circ}\text{C}$  环境下, 在指定的管脚上, 电流正向为输入, 负向为输出。

参数		测试条件	最小	典型	最大	单位
<b>偏置电流</b>						
$I_{DDq}$	静态电流	$I_N=0V$		0.7		mA
<b>欠压保护</b>						
$V_{ON}$	欠压保护阈值	上升阈值		4.1	4.4	V
$V_{OFF}$		下降阈值	3.5	3.7		V
<b>输入 (IN)</b>						
$V_{INH}$	输入上升阈值			1.9	2.2	V
$V_{INL}$	输入下降阈值		1	1.2		V
$V_{INHYS}$	输入滞回			0.7		V
$V_{INNS}$	负压输入		-5			V
<b>配置 (CFG)</b>						
$V_{CFG}$	CFG 电压			1.2		V
<b>输出</b>						
$I_{OH}$	峰值拉电流	$C_{LOAD}=0.22\mu\text{F}, R_{CFG}=\text{NC}$		2		A
		$C_{LOAD}=0.22\mu\text{F}, R_{CFG}=16\text{k}\Omega$		1.55		
		$C_{LOAD}=0.22\mu\text{F}, R_{CFG}=5\text{k}\Omega$		1.2		
		$C_{LOAD}=0.22\mu\text{F}, R_{CFG}=64\text{k}\Omega$		0.9		
$I_{OLF}$	峰值脉冲灌电流	$C_{LOAD}=0.22\mu\text{F}$		4		A
$T_{OLF}$	峰值灌电流脉冲宽度			80		ns
$V_{OH}$	输出高电平	$I_{OUTH}=-10\text{mA}, R_{CFG}=\text{NC}$		$V_{DD}-0.02$	0.035	V
		$I_{OUTH}=-10\text{mA}, R_{CFG}=16\text{k}\Omega$		$V_{DD}-0.0225$		
		$I_{OUTH}=-10\text{mA}, R_{CFG}=5\text{k}\Omega$		$V_{DD}-0.03$		
		$I_{OUTH}=-10\text{mA}, R_{CFG}=64\text{k}\Omega$		$V_{DD}-0.04$		
$V_{OL}$	输出低电平	$I_{OUTL}=10\text{mA}$		0.02	0.038	V
$R_{OH}$	输出上拉电阻	$R_{CFG}=\text{NC}$		2	2.5	$\Omega$
		$R_{CFG}=16\text{k}\Omega$		2.6		
		$R_{CFG}=5\text{k}\Omega$		3.3		
		$R_{CFG}=64\text{k}\Omega$		4.4		
$R_{OL}$	$T_{OLF}$ 后输出下拉电阻			2	3.8	$\Omega$
$V_{NEG}$	NEG 负压	$\text{OUT}=\text{L}$		-2		V
<b>时序</b>						
$T_{DRR}$	上升延迟	$C_{LOAD}=1.8\text{nF}, R_{CFG}=\text{NC}$		15	30	ns
$T_{DFF}$	下降延迟			15	30	ns
$T_R$	上升时间			12	30	ns
$T_F$	下降时间			6	12	ns

## 6. 典型特征

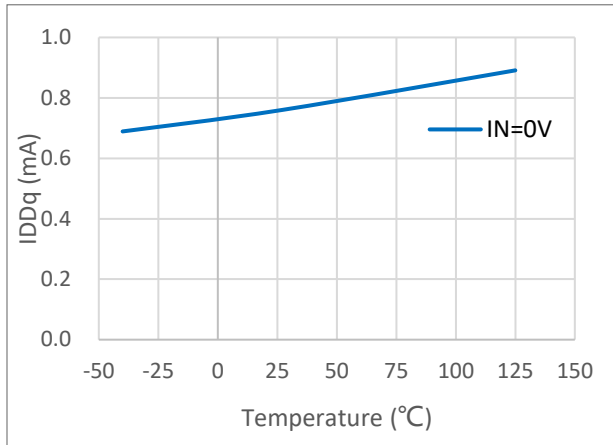


图 1. 静态电流  $I_{DDq}$  vs 温度

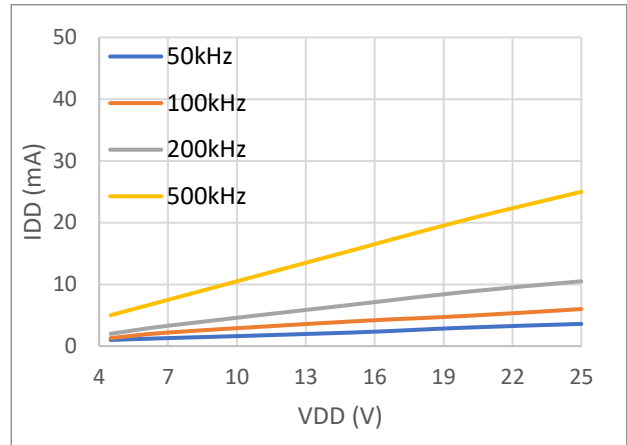


图 2. 工作电流  $I_{DD}$  vs  $V_{DD}$

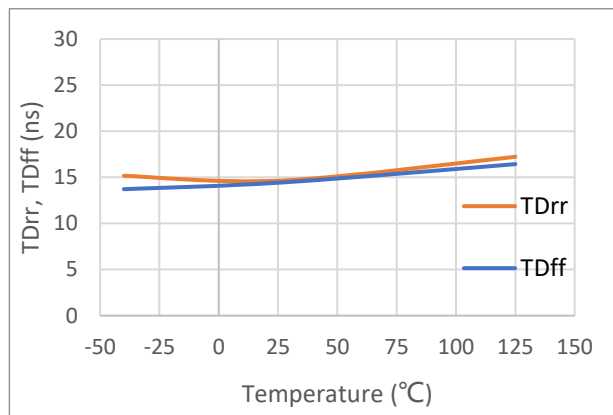


图 3. 传输延迟 vs 温度

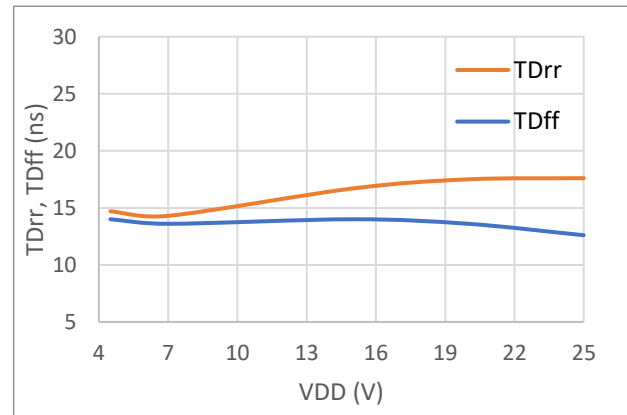


图 4. 传输延迟 vs  $V_{DD}$

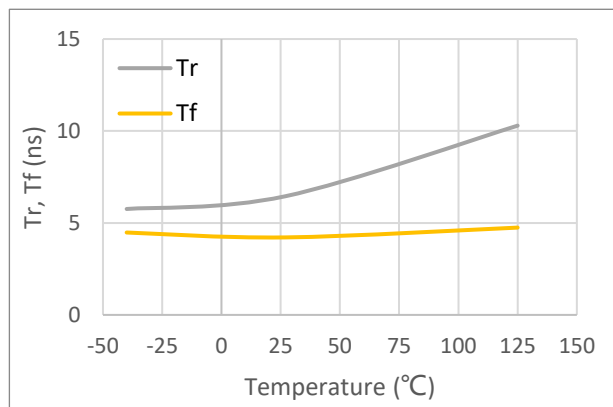


图 5. 上升时间和下降时间 vs 温度

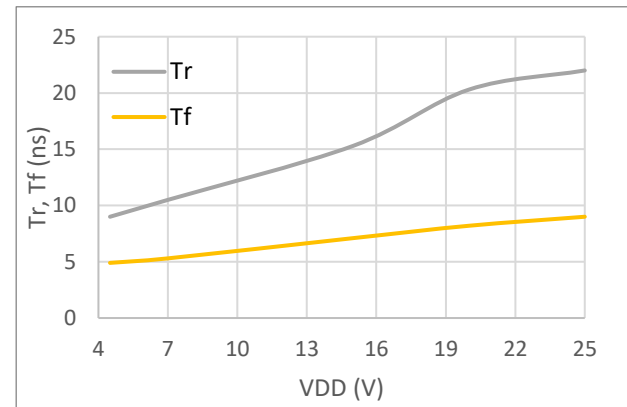


图 6. 上升时间和下降时间 vs  $V_{DD}$

## 7. 详细说明

IVCR1412 是一款紧凑的单通道高速低侧栅极 SiC MOSFET 驱动器。它的峰值拉电流大小可以进行设置，同时由于它消除了输出的栅极电阻，因而可以最大限度地减少了栅极驱动环路的杂散电感。它具有负压偏置输出和有源米勒钳位功能，以此提高了 SiC MOSFET 开关时的驱动器抗噪能力。

### 7.1 输入

IN 是同向逻辑栅极驱动器输入引脚。该引脚具有弱下拉电阻。悬空时，输出被拉至 GND。输入为 TTL 和 CMOS 兼容逻辑电平，最大输入容差为 30V。

### 7.2 输出

OUT 是栅极驱动器输出引脚。OUT 由一个可配置的上拉和固定下拉输出级组成。它可以提供高达 2A 峰值拉电流和 4A 峰值灌电流脉冲。OUT 可在 VDD 和 GND 之间轨至轨变化。4A 峰值灌电流持续 80ns。80ns 后，3 欧姆的下拉电阻使 OUT 保持低电平，并为栅极驱动器环路提供阻尼。驱动器输出 MOSFET 的体二极管也会提供电压钳位通路来限制输出电压超过或者低于这个范围。在许多情况下，外部的肖特基二极管钳位并非必要。

### 7.3 供电电压和欠压保护

IVCR1412 的绝对最大额定电压为 30V。它适用于 Si MOSFET、IGBT 和 SiC MOSFET 栅极驱动。驱动器内部具有欠压保护功能。当 VDD 电平低于欠压保护阈值时，驱动器将会忽视输入信号，将输出置低。

### 7.4 峰值拉电流大小配置

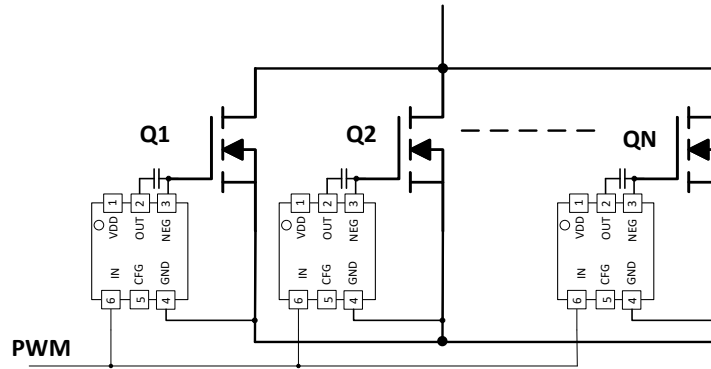
CFG 是一个输出峰值拉电流大小可编程的引脚，它提供从 0.9A 至 2A 的 4 级拉电流大小配置。输出峰值灌电流的大小是固定的。CFG 引脚开路会将输出拉电流设置为其最大值 2A。

### 7.5 负压输出

NEG 是输出电容充电和稳压管脚。它调节 NEG 与 OUT 引脚之间的电容上的电压保持为 -2V。如果需要负关断电压，NEG 应直接连接到 MOSFET 的栅极，使驱动电压的高低电平分别为 VDD-2V 和 -2V。如果需要 0V 关断电压，则 OUT 应连接到 MOSFET 的栅极。为了减小电荷上的分压，NEG 和 OUT 之间的负压电容应至少比 MOSFET 的栅极电容大 10 倍，建议使用 1 $\mu$ F 电容。

## 8. 应用和实现

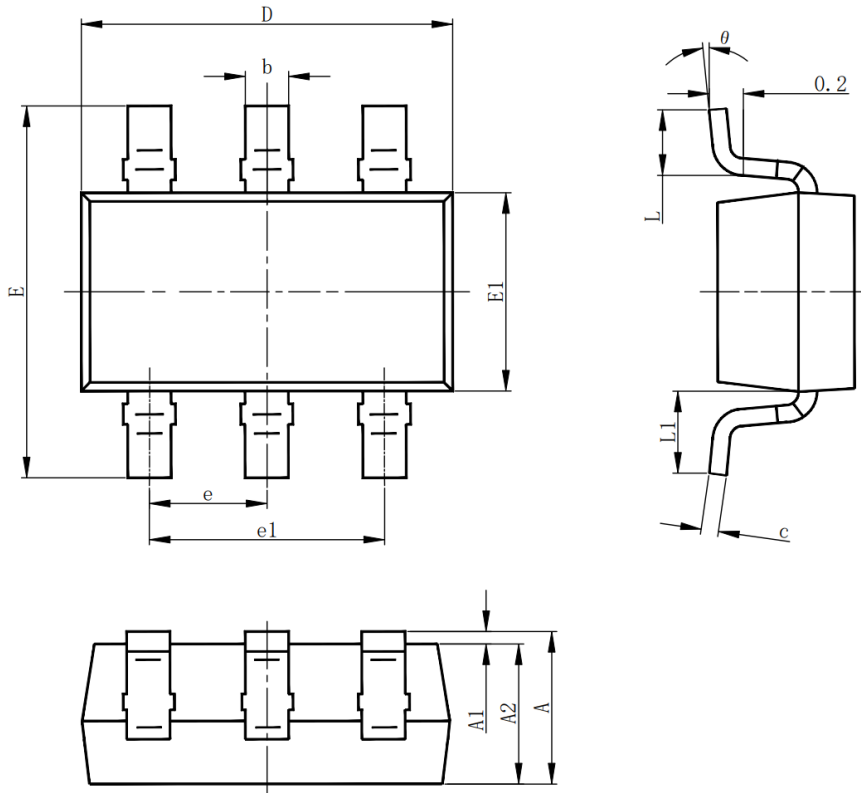
为了在导通和关断时实现并联 MOSFET 的动态均流，通常使用串联栅极电阻的方式来对 MOSFET 的栅极间进行解耦。然而，串联栅极电阻和栅极驱动回路中的任何电阻都会降低电路抑制米勒效应的能力。通过使用电流源驱动和米勒钳位，IVCR1412 有效地消除了栅极电阻，并提供一种简单的方法来抑制米勒效应。由于传播延迟时间短，减小了器件之间的失配，由 IVCR1412 单独驱动的并联 MOSFET 可以实现良好的动态均流。



动态均流的并联 MOSFET 驱动电路

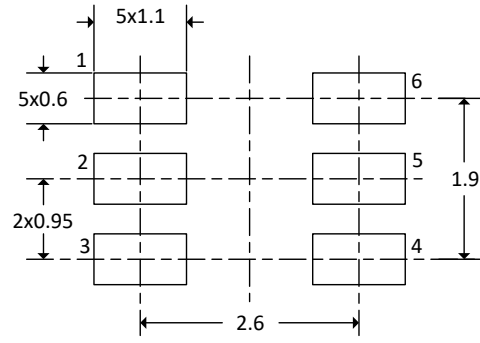
## 9. 封装信息

### SOT-23-6 封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	1.050	1.250	0.041	0.049
A1	0.000	0.100	0.000	0.004
A2	1.050	1.150	0.041	0.045
b	0.300	0.500	0.012	0.020
c	0.100	0.200	0.004	0.008
D	2.820	3.020	0.111	0.119
E1	1.500	1.700	0.059	0.067
E	2.650	2.950	0.104	0.116
e	0.950(BSC)		0.037(BSC)	
e1	1.800	2.000	0.071	0.079
L	0.300	0.600	0.012	0.024
L1	0.600REF.		0.024REF.	
θ	0°	8°	0°	8°





SOT-23-6 推荐焊盘尺寸