



MQ6906

中文产品规格书 V 1.0

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

目录

| | |
|-------------------------------|----|
| 1. 修改记录..... | 9 |
| 2. 产品简介..... | 10 |
| 2.1 功能特性..... | 10 |
| 2.2 重点说明..... | 11 |
| 2.3 系统模块图 | 12 |
| 2.4 引脚配置/说明..... | 13 |
| 3. 电气特性..... | 18 |
| 3.1 极限参数..... | 18 |
| 3.2 工作条件..... | 19 |
| 3.3 直流 D.C.特性..... | 20 |
| 3.4 AD 转换电气特性..... | 21 |
| 3.5 Flash 电气特性..... | 22 |
| 3.6 MTP 电气特性 | 22 |
| 4. 中央处理器(CPU)..... | 23 |
| 4.1 概述 | 23 |
| 4.2 寻址区域..... | 23 |
| 4.2.1 程序存储器 | 24 |
| 4.2.2 RAM..... | 26 |
| 4.2.3 特殊功能寄存器- SFR | 26 |
| 4.3 工作模式..... | 28 |
| 4.3.1 工作模式控制线路 | 28 |
| 4.3.2 工作模式控制 | 32 |
| 4.4 堆栈与堆栈指针..... | 44 |
| 4.4.1 堆栈 | 44 |
| 4.4.2 堆栈指针 | 44 |
| 4.5 程序计数器 | 46 |
| 4.5.1 程序计数器 | 46 |
| 4.5.2 跳转指令和程序计数器数值的关系..... | 46 |
| 4.6 通用寄存器 | 47 |
| 4.6.1 A 寄存器..... | 47 |
| 4.6.2 C 寄存器 | 47 |
| 4.6.3 DE 寄存器 | 48 |
| 4.6.4 HL 寄存器..... | 48 |
| 4.6.5 16 位通用寄存器 IX · IY | 48 |
| 4.7 程序状态字 | 49 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|-------|-----------------------|----|
| 4.7.1 | 零标帜 ZF | 50 |
| 4.7.2 | 半进位标帜 HF | 50 |
| 4.7.3 | 半进位标帜 HF | 50 |
| 4.7.4 | 正负号标帜 SF | 50 |
| 4.7.5 | 溢位标帜 VF | 51 |
| 4.7.6 | 跳转状态标帜 JF | 51 |
| 4.8 | 外围线路低耗电功能 | 52 |
| 4.9 | 唤醒 KWU | 54 |
| 4.9.1 | 唤醒 KWU 架构 | 54 |
| 4.9.2 | 唤醒 KWU 控制 | 55 |
| 4.9.3 | 功能 | 56 |
| 5. | 复位功能 | 58 |
| 5.1 | 复位控制线路 | 58 |
| 5.1.1 | 复位架构 | 58 |
| 5.1.2 | 复位控制 | 59 |
| 5.1.3 | 复位功能 | 61 |
| 5.1.4 | 复位信号产生因素 | 63 |
| 5.2 | 上电复位线路 | 67 |
| 5.2.1 | 上电复位架构 | 67 |
| 5.2.2 | 上电复位功能 | 67 |
| 5.3 | 电压检测线路 | 69 |
| 5.3.1 | 电压检测架构 | 69 |
| 5.3.2 | 电压检测控制 | 70 |
| 5.3.3 | 电压检测功能 | 71 |
| 5.3.4 | 电压检测寄存器设定 | 74 |
| 6. | 系统时钟控制器 | 76 |
| 6.1 | 系统时钟架构 | 76 |
| 6.2 | 系统时钟控制 | 77 |
| 6.3 | 功能系统时钟功能 | 80 |
| 6.3.1 | 时钟产生器 | 80 |
| 6.3.2 | 时钟齿轮 | 81 |
| 6.3.3 | 时序产生器 | 81 |
| 6.4 | 唤醒计数器 | 83 |
| 6.4.1 | 唤醒计数器操作—由硬件控制振荡 | 84 |
| 6.4.2 | 唤醒计数器操作—由软件控制振荡 | 86 |
| 7. | 中断 | 87 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|-------|-----------------------------|-----|
| 7.1 | 中断锁存器 IL27 至 IL3..... | 89 |
| 7.2 | 中断允许寄存器 EIR..... | 89 |
| 7.3 | 中断主允许标帜 IMF..... | 89 |
| 7.4 | 个别中断允许标帜 EF27 至 EF4..... | 90 |
| 7.5 | 可屏蔽中断优先级变更..... | 92 |
| 7.6 | 中断序列..... | 95 |
| 7.6.1 | 初始化设定..... | 95 |
| 7.6.2 | 中断接受程序..... | 95 |
| 7.6.3 | 储存/还原通用寄存器..... | 96 |
| 7.7 | 外部中断控制线路..... | 98 |
| 7.7.1 | 外部中断架构..... | 98 |
| 7.7.2 | 外部中断控制..... | 99 |
| 7.7.3 | 外部中断功能..... | 104 |
| 7.8 | 软件中断..... | 109 |
| 7.9 | 未定义指令中断..... | 109 |
| 8. | I/O 端口..... | 110 |
| 8.1 | I/O 端口控制寄存器..... | 112 |
| 8.2 | I/O 端口设定..... | 113 |
| 8.3 | I/O 端口控制寄存器..... | 116 |
| 8.3.1 | P0 端口 (P03 到 P00) 寄存器..... | 116 |
| 8.3.2 | P1 端口(P13 到 P10) 寄存器..... | 120 |
| 8.3.3 | P2 端口(P27 到 P20) 寄存器..... | 124 |
| 8.3.4 | P4 端口 (P47 to P40) 寄存器..... | 128 |
| 8.3.5 | P5 端口 (P57 to P50) 寄存器..... | 131 |
| 8.3.6 | P7 端口(P77 to P70) 寄存器..... | 134 |
| 8.3.7 | P8 端口(P84 to P80) 寄存器..... | 137 |
| 8.3.8 | P9 端口 (P94 to P90)寄存器..... | 140 |
| 8.3.9 | PB 端口 (PB7 to PB0) 寄存器..... | 143 |
| 8.4 | 串行接口切换功能..... | 145 |
| 9. | 10 位 AD 转换器..... | 147 |
| 9.1 | AD 转换器架..... | 147 |
| 9.2 | AD 转换器控制..... | 148 |
| 9.3 | AD 转换器功能..... | 151 |
| 9.3.1 | 单次模式..... | 151 |
| 9.3.2 | 重复模式..... | 152 |
| 9.3.3 | 禁止 AD 操作与强制 AD 操作停止..... | 152 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|--------|--------------------------------------|-----|
| 9.4 | AD 转换器寄存器设定..... | 153 |
| 9.5 | 启动停止/空闲 0/低速模式..... | 153 |
| 9.6 | 模拟信号输入电压与 AD 转换结果..... | 154 |
| 9.7 | 注意事项..... | 154 |
| 9.7.1 | 模拟信号输入引脚电压范围..... | 154 |
| 9.7.2 | 模拟信号输入引脚作 I/O 端口用..... | 154 |
| 9.7.3 | 噪声抑制..... | 154 |
| 10. | 定时器/计数器..... | 156 |
| 10.1 | 看门狗定时器 (WDT)..... | 156 |
| 10.1.1 | 看门狗定时器架构..... | 156 |
| 10.1.2 | 看门狗定时器控制..... | 156 |
| 10.1.3 | 看门狗定时器功能..... | 159 |
| 10.2 | 分频器输出(DVOB)..... | 164 |
| 10.2.1 | 分频器输出架构..... | 164 |
| 10.2.2 | 分频器输出控制..... | 164 |
| 10.2.3 | 分频器输出功能..... | 165 |
| 10.3 | 时基定时器(TBT)..... | 166 |
| 10.3.1 | 时基定时器架构..... | 166 |
| 10.3.2 | 时基定时器控制..... | 166 |
| 10.3.3 | 时基定时器功能..... | 167 |
| 10.4 | 实时时钟(RTC)..... | 169 |
| 10.4.1 | 实时时钟架构..... | 169 |
| 10.4.2 | 实时时钟控制..... | 169 |
| 10.4.3 | 实时时钟功能..... | 170 |
| 10.4.4 | 实时时钟工作..... | 171 |
| 10.5 | 8 位定时器计数器(TCO)..... | 172 |
| 10.5.1 | 8 位定时器计数器控制..... | 173 |
| 10.5.2 | 低功耗功能..... | 179 |
| 10.5.3 | 定时器功能..... | 179 |
| 10.6 | 16 位定时器计数器 (TCA)..... | 208 |
| 10.6.1 | 16 位定时器计数器控制..... | 210 |
| 10.6.2 | 低功耗功能..... | 213 |
| 10.6.3 | 定时器功能..... | 214 |
| 10.6.4 | 噪声抑制..... | 228 |
| 11. | 通用异步收发器 Serial Interface (UART)..... | 229 |
| 11.1 | UART 控制..... | 231 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|---------|---|-----|
| 11.2 | 低耗电功能 | 234 |
| 11.3 | 防止 UART1CR1 与 UART1CR2 寄存器改变的保护机制 | 234 |
| 11.4 | 启动停止模式、空闲 0 模式或睡眠 0 模式 | 236 |
| 11.4.1 | 寄存器状态转换 | 236 |
| 11.4.2 | TXD 引脚状态转换 | 236 |
| 11.5 | 收发数据格式 | 237 |
| 11.6 | 红外线数据收发模式 | 237 |
| 11.7 | 收发波特率 (Baud Rate) | 238 |
| 11.7.1 | 收发波特率计算方法 | 238 |
| 11.8 | 数据取样方法 | 240 |
| 11.9 | 接收数据的噪声抑止 | 241 |
| 11.10 | 发送/接收工作 | 242 |
| 11.10.1 | 数据发送工作 | 242 |
| 11.10.2 | 数据接收工作 | 242 |
| 11.11 | 状态标识 | 243 |
| 11.11.1 | 奇偶校验错误标识 | 243 |
| 11.11.2 | 数据框错误标识 | 244 |
| 11.11.3 | 溢出错误标识 | 245 |
| 11.11.4 | 接收缓存器已满标识 | 247 |
| 11.11.5 | 发送忙碌标识 | 248 |
| 11.11.6 | 发送缓存器已满标识 | 249 |
| 11.12 | 接收进程 | 249 |
| 12. | Flash 存储器 | 252 |
| 12.1 | Flash 存储器控制 | 252 |
| 12.2 | Flash 存储器功能 | 254 |
| 12.2.1 | Flash 存储器命令序列与切换控制(FLSCR1<FLSMD>) | 254 |
| 12.3 | 命令序列 | 255 |
| 12.3.1 | 字节编程 | 255 |
| 12.3.2 | 区块擦除 (4K 字节部分擦除) | 256 |
| 12.3.3 | 进入产品 ID 模式 | 258 |
| 12.3.4 | 跳出产品 ID 模式 | 258 |
| 13. | Serial PROM 模式 | 259 |
| 13.1 | 设定 Serial PROM 模式 | 259 |
| 13.1.1 | Serial PROM 模式控制脚位 | 259 |
| 13.2 | Serial PROM 模式 | 261 |
| 13.3 | 接口规格 | 261 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|--------|----------------------------------|-----|
| 13.3.1 | SIO..... | 261 |
| 13.3.2 | UART..... | 261 |
| 13.4 | Memory Mapping..... | 262 |
| 13.5 | 操作指令..... | 264 |
| 13.5.1 | Flash 内存擦除指令(0xF0)..... | 266 |
| 13.5.2 | Flash 内存写入指令 (操作指令: 0x30)..... | 269 |
| 13.5.3 | Flash 内存读取指令(操作指令: 0x40)..... | 271 |
| 13.5.4 | RAM 加载指令(操作指令: 0x60)..... | 273 |
| 13.5.5 | Flash 内存校验和输出指令(操作指令: 0x90)..... | 274 |
| 13.5.6 | 产品 ID 代码输出指令(操作指令: 0xC0)..... | 275 |
| 13.5.7 | Flash 内存状态输出指令(0xC3)..... | 276 |
| 13.5.8 | Flash 内存安全设定指令(0xFA)..... | 279 |
| 13.6 | 错误代码..... | 280 |
| 13.7 | 校验和..... | 280 |
| 13.7.1 | 计算方式..... | 280 |
| 13.7.2 | 计算数据..... | 281 |
| 13.8 | 安全..... | 281 |
| 13.8.1 | 密码..... | 281 |
| 13.8.2 | 安全程序..... | 283 |
| 13.8.3 | 操作代码..... | 284 |
| 13.8.4 | 建议设定..... | 286 |
| 13.9 | 流程图..... | 287 |
| 13.10 | Intel Hex 格式(二进制)..... | 288 |
| 14. | SBI/ I2C..... | 289 |
| 14.1 | 通信格式..... | 289 |
| 14.1.1 | I2C 总线..... | 289 |
| 14.1.2 | 通用数据格式..... | 290 |
| 14.2 | 控制..... | 291 |
| 14.3 | 功能..... | 295 |
| 14.3.1 | 低功耗功能..... | 295 |
| 14.3.2 | 选取从属地址配对检测与广播呼叫检测..... | 295 |
| 14.3.3 | 选取数据传输的时钟数与选取应答或单一应答模式..... | 296 |
| 14.3.4 | 串行时钟..... | 298 |
| 14.3.5 | 选取主控/从属..... | 300 |
| 14.3.6 | 选取传输/接收..... | 300 |
| 14.3.7 | 生成开始/停止条件..... | 300 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|---------|---------------------|-----|
| 14.3.8 | 中断服务需求发布与释放..... | 301 |
| 14.3.9 | 设定串行总线接口模式..... | 302 |
| 14.3.10 | 软件复位..... | 302 |
| 14.3.11 | 仲裁丢失检测功能..... | 302 |
| 14.3.12 | 从属地址配对检测..... | 304 |
| 14.3.13 | 广播呼叫检测..... | 304 |
| 14.3.14 | 最后接收位的监控..... | 305 |
| 14.3.15 | 从属地址与地址辨识模式说明..... | 305 |
| 14.4 | I2C 总线的数据传输..... | 305 |
| 14.4.1 | 设备初始化..... | 305 |
| 14.4.2 | 开始条件与从属地址产生..... | 306 |
| 14.4.3 | 1 字数据传输..... | 307 |
| 14.4.4 | 停止条件产生..... | 310 |
| 14.4.5 | 重新启动..... | 311 |
| 15. | 同步串行外围接口 (SIO)..... | 312 |
| 15.1 | 控制..... | 313 |
| 15.2 | 低功耗功能..... | 315 |
| 15.3 | 功能..... | 315 |
| 15.3.1 | 传送模式..... | 315 |
| 15.3.2 | 串行时钟..... | 316 |
| 15.3.3 | 触发边沿选择..... | 317 |
| 15.4 | 传送模式..... | 318 |
| 15.4.1 | 8 位传送模式..... | 318 |
| 15.4.2 | 8 位接收模式..... | 323 |
| 15.4.3 | 8 位传送/接收模式..... | 327 |
| 附录 A. | 在线编程功能 ISP..... | 331 |
| 附录 B. | 产品型号信息..... | 333 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

1. 修改记录

| Version | Approved Date | Description |
|---------|---------------|-------------|
| V1.0 | 2019/11/20 | 新建立 |
| | | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

2. 产品简介

2.1 功能特性

| | |
|---|--|
| <ul style="list-style-type: none">◆ 基本信息<ul style="list-style-type: none">■ 工作电压范围： 4.3V 到 5.5V (當 8 MHz/ 32.768 kHz) 2.7V 到 5.5V (當 4.2 MHz/ 32.768kHz)■ 工作温度范围：-40°C ~ 85°C■ i87 高效能 8 位单片机核心搭配完整指令集◆ 内存配置<ul style="list-style-type: none">■ 16384 x8 位程序 Flash 内存 (重覆燒寫 100K 次, 可模擬 EEPROM)■ 45056 x8 位程序 MTP 内存 (重覆燒寫 100K 次)■ 3072x8 位數據存儲器 RAM◆ I/O 端口配置<ul style="list-style-type: none">■ 58 个输入/输出双向 I/O 端口■ 8 个大电流输出(Typ. 20mA)◆ 2 组共 8 级低电压检测(LVD)系统◆ 27 个中断源<ul style="list-style-type: none">■ 最多 21 个内部中断源■ 6 个外部中断输入引脚◆ 系统时钟源<ul style="list-style-type: none">■ 可選擇外部或內部 RC 振盪器作為系統時鐘源■ 内部高速 RC 振荡器频率 8MHz.■ 可使用频率为 1MHz ~8 MHz · 或 32kHz 的低频外部晶振源◆ 多样化的系统工作模式<ul style="list-style-type: none">■ 10 個工作模式 (普通 x2, 低速 x2, 空間 x3, 睡眠 x2, 停止) | <ul style="list-style-type: none">◆ 10-bit AD Converter (ADC)<ul style="list-style-type: none">■ 16 个 AD 转换器输入端口◆ 定时器/计数器<ul style="list-style-type: none">■ 4 个 8 位定时器 (TC0,可组成 2 个 16 位定时器)■ 2 个 16 位定时器 (TCA,有 capture 功能)■ 时基定时器 (TBT)■ 看门狗定时器(WDT)■ 唤醒计数器 (WUC)■ 实时时钟 (RTC)■ 8 位分频器输出 (DVO)◆ 在线编程(ISP)功能(OCDE)◆ 上電复位 (Power-on reset)◆ 低电压检测(Voltage detection)◆ 分頻器輸出(Divider output)◆ 1 組 UART◆ 2 組 UART/SIO<ul style="list-style-type: none">■ 可同時使用 2 個 SIO 通道◆ 1 組 I²C / SIO◆ 8 个外部系统唤醒引脚◆ 封装形式<ul style="list-style-type: none">■ LQFP64 (14x 14) |
|---|--|

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

2.2 重点说明

MQ6906 是一个高速度高性能的 8 位单片机。此单片机在一块芯片上使用了 i87 中央处理器 CPU 内核，内置 16K x 8 位程序 Flash 存储器、45K x 8 位程序 MTP 内存、3072 x 8 位数据存储器 RAM、多样的 I/O 端口功能、多组定时器与计数器、时钟产生器，以及 10 位 AD 转换器。MQ6906 具备多样化的单、双时钟源系统工作模式，用户可依性能、耗电等不同需求进行工作模式的优化调整。此外，MQ6906 的程序开发支持汇编及 C 语言两种编程语言。

由于本规格书中列及的存储器容量不超过 64K x 8 位，存储器地址将以 0x0000 至 0xFFFF 的格式表示。

如果端口的输出为低电平有效，该端口表示如 $\overline{\text{RESET}}$ 、 $\overline{\text{PWM00}}$ 、 $\overline{\text{PWM01}}$ 、 $\overline{\text{PMW02}}$ 、 $\overline{\text{PWM03}}$ 、 $\overline{\text{PPGA0}}$ 、 $\overline{\text{PPGA1}}$ 、 $\overline{\text{DVO}}$ 等，本规格书将以“B”加于该端口名称的后方如 RESETB、PWM00B、PWM01B、PWM02B、PWM03B、PPGA0B、PPGA1B、DVOB 等作为表示。

此外，本规格书以“寄存器名称<位符号>”的命名方式表示特定位的寄存器。举例来说，ILL<IL5>表示位符号 IL5 对应的 ILL 寄存器。

2.3 系统模块图

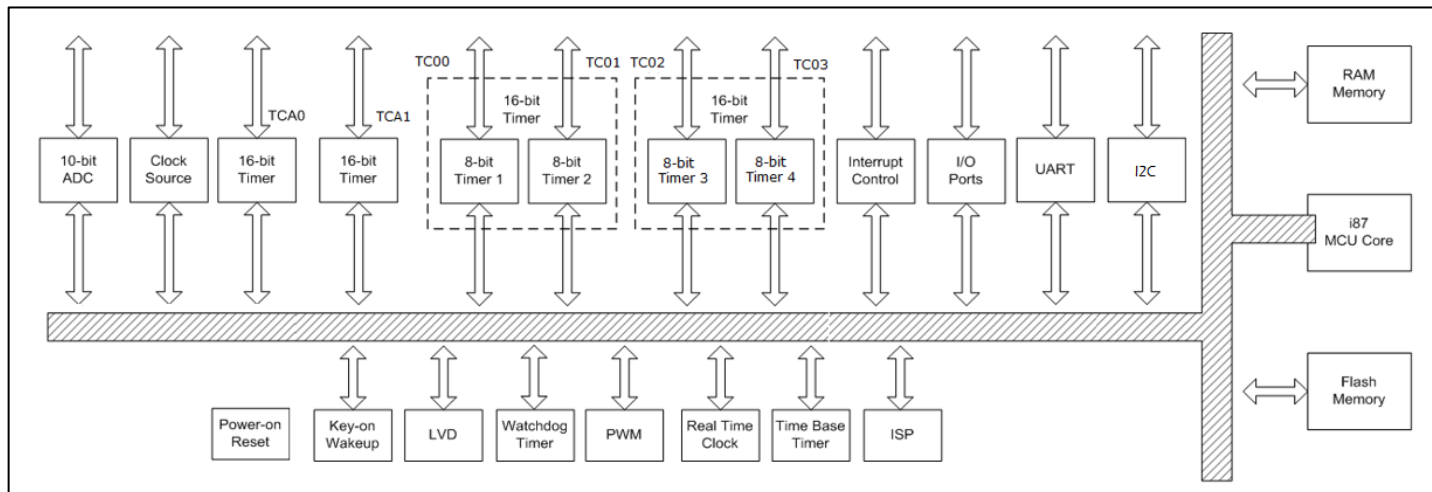
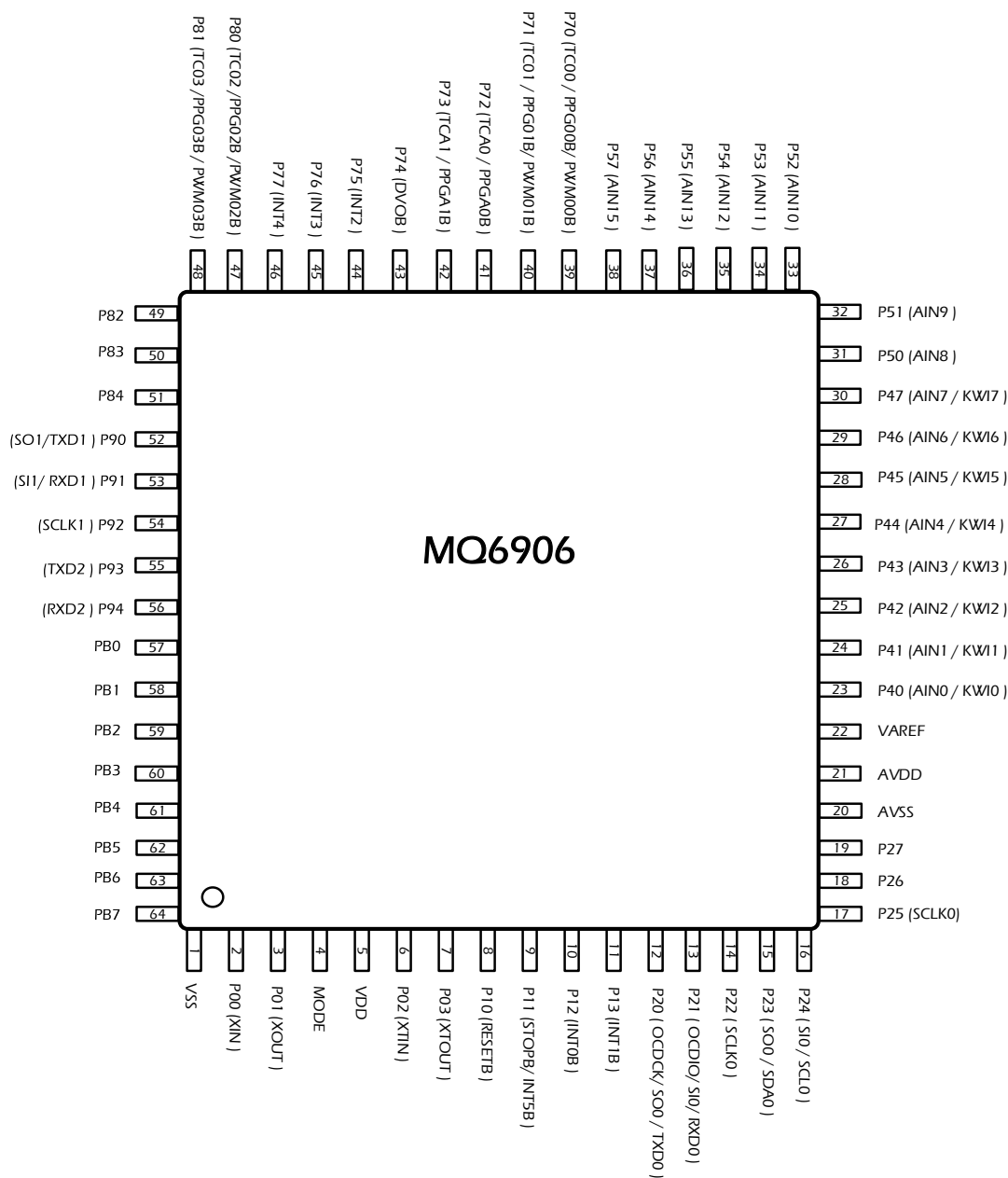


图 2.1 MQ6906 系统模块图

2.4 引脚配置/说明

LQFP64 (14x14)



| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | 引脚名称与 端口/选择功能 | 输入输出I/O类型 | | 功能说明 |
|---------------|---|-----------|--|---|
| 1 | VSS | Power | - | 接地电源输入 |
| 2 3 | P00/XIN P01/XOUT | I/O | 上拉(Note 1) 外部晶振连接 (高频) | P00与P01为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 XIN及XOUT为外部高频晶体振荡器连接引脚，分别与P00及P01共享引脚。 |
| 4 | MODE | I | 测试模式 | 该引脚在用户模式下通过10KΩ电阻连接到VSS，并在将数据编程到闪存期间连接到VDD。 |
| 5 | VDD | Power | - | VDD电源输入 |
| 6 7 | P02/XTIN P03/XTOUT | I/O | 上拉(Note 1) 外部晶振连接 (低频) | P02与P03为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 XTIN及XTOUT为外部低频晶体振荡器连接引脚，分别与P02及P03共享引脚。 |
| 8 | P10/RESET | I/O | 上拉(Note 1) | P10为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 RESETB与P10共享引脚，为低电平有效。 |
| 9 10 11 | P11/STOPB/INT5B P12/INT0B P13/INT1B | I/O | 上拉(Note 1) 外部中断 | P11,P12,P13为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 INT5B/STOPB、INT0B、RESETB各别与P11、P12、P13共享引脚。 INT0B, INT5B 与 STOPB 为低电平有效。 |
| 12 13 | P20/OCDE/SO0/TXD0 P21/OCDE/SIO/RXD0 | I/O | 上拉(Note 2) OCDE 串行数据输出 串行数据输入 UART | P20 与 P21 为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 UART脚位TXD0/RXD0、RXD0/TXD0与 SIO脚位SO0、SIO各别与P20、P21共享引脚。 |
| 14 | P22/SCLK0 | I/O | 串行时钟 输入/输出0 上拉(Note 2) | P22为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 SIO脚位SCLK与P22共享引脚 |
| 15 16 | P23/SO0/SDA0 P24/SIO/SCL0 | I/O | I2C 串行数据输入 串行数据输出 Open-drain | P23、P24为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 I2C脚位 SDA0、SCL0与SIO 脚位 SO0、SIO 各别与P23、P24共享引脚。 |
| 17 | P25/SCLK0 | I/O | 串行时钟 输入/输出0 上拉(Note 2) | P25为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 SIO脚位SCLK0与P25共享引脚。 |
| 18 19 | P26 P27 | I/O | - | P26、P27为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | | | |
|----|----------------------|-----|-----------------------------|--|
| 20 | AVSS | I | - | 模拟电源接地 |
| 21 | AVDD | I | - | 模拟电源输入 |
| 22 | VAREF | I | - | ADC 外部参考电压输入脚位，无论是否使用ADC建议此脚位连接到VDD。 |
| 23 | P40/AIN0/KW10 | I/O | 上拉(Note3) 唤醒输入 ADC 输入 | P40、P41、P42、P43、P44、P45、P46及P47为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 ADC输入AIN0、AIN1、AIN2、AIN3、AIN4、AIN5、AIN6、AIN7与唤醒输入 KW10、KW11、KW12、KW13、KW14、KW15、KW16、KW17分别与P40、P41、P42、P43、P44、P45、P46、P47共享引脚。 |
| 24 | P41/AIN1/KW11 | | | |
| 25 | P42/AIN2/KW12 | | | |
| 26 | P43/AIN3/KW13 | | | |
| 27 | P44/AIN4/KW14 | | | |
| 28 | P45/AIN5/KW15 | | | |
| 29 | P46/AIN6/KW16 | | | |
| 30 | P47/AIN7/KW17 | | | |
| 31 | P50/AIN8 | I/O | 上拉(Note3) ADC 输入 | P50、P51、P52、P53、P54、P55、P56及P57为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 ADC输入AIN8、AIN9、AIN10、AIN11、AIN12、AIN13、AIN14、AIN15分别与P50、P51、P52、P53、P54、P55、P56、P57共享引脚。 |
| 32 | P51/AIN9 | | | |
| 33 | P52/AIN10 | | | |
| 34 | P53/AIN11 | | | |
| 35 | P54/AIN12 | | | |
| 36 | P55/AIN13 | | | |
| 37 | P56/AIN14 | | | |
| 38 | P57/AIN15 | | | |
| 39 | P70/TC00/PPG00/PWM00 | I/O | 定时器/计数器 PWM PPG | P70、P71为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 8位定时器/计数器引脚 TC00/PWM00B/PPG00B 与TC01/PWM01B/PPG01 分别与P70 and P71共享引脚。 PWM00B/PPG00B and PWM01B/PPG01B 为低电平有效。 |
| 40 | P71/TC01/PPG01/PWM01 | | | |
| 41 | P72/TCA0/PPGA0 | I/O | 定时器/计数器 PWM PPG | P72 and P73 为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 16位定时器/计数器引脚PPGA0/TCA0 and PPGA1/TCA1 与 P72 and P73共享引脚。 |
| 42 | P73/TCA1/PPGA1 | | | |
| 43 | P74/DVO | I/O | 分频器输出 | P74为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。DVO 与P74共享引脚。 |
| 44 | P75/INT2 | I/O | 外部中断 | P75, P76 与P77 为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 中断INT2、INT3和INT41与 P75、P76和P77共享3个共享引脚。 |
| 45 | P76/INT3 | | | |
| 46 | P77/INT4 | | | |
| 47 | P80/TC02/PPG02/PWM02 | I/O | 定时器/计数器 PWM PPG | P80 与P81 为双向可编程I/O端口，可以软件编程设定连接引脚内置上拉电阻。 8位定时器/计数器引脚TC02/ PPG02B/ PWM02B 与TC03/ PPG03B/ PWM03B 分别与P80 and P81 共享引脚。 PWM02B/PPG02B and PWM03B/PPG03B 为低电平有效。 |
| 48 | P81/TC03/PPG03/PWM03 | | | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | | | |
|--|--|-----|---|--|
| 49 50 51 | P82 P83 P84 | I/O | - | P82, P83, P84为双向可编程I/O端口·可以软件编程设定连接引脚内置上拉电阻。 |
| 52 53 | P90/SO1/TXD1 P91/SI1/RXD1 | I/O | 上拉 (Note 2) 串行数据输入 串行数据输出 UART | P90 与P91 为双向可编程I/O端口·可以软件编程设定连接引脚内置上拉电阻。 TXD1 and RXD1 of UART I/Os 分别与P90 and P91 共享引脚。 串行数据输出1 (SO1) 与串行数据输入 1 (SI1) 分别与 P90 and P91 共享引脚。 |
| 54 | P92/SCLK1 | I/O | 串行时钟 输入/输出 | P92为双向可编程 I/O 端口·可以软件编程设定连接引脚内置上拉电阻。 SCLK1 (串行时钟输入/输出) 与 P92共享引脚。 |
| 55 56 | P93/TXD2 P94/RXD2 | I/O | UART | P93 与P94 为双向可编程I/O端口·可以软件编程设定连接引脚内置上拉电阻。 TXD2 and RXD2 of UART I/Os 分别与P93 and P94 共享引脚。 |
| 57 58 59 60 61 62 63 64 | PB0 PB1 PB2 PB3 PB4 PB5 PB6 PB7 | I/O | - | PB0, PB1, PB2, PB3, PB4, PB5, PB6, PB7为双向可编程 I/O 端口·可以软件编程设定连接引脚内置上拉电阻。 |

注 1 : 当脚位设为输入模式·将连接内置上拉电阻

注 2 : 当脚位设为输入模式或 *Open drain* 输出模式·将连接内置上拉电阻

注 3 : 当脚位设为输入模式或 *wakeup*·将连接内置上拉电阻

使用 MQ6906 时建议的外部参考线路·包含三个部份：

1. VDD 与 AVDD 应等电位。
2. Mode pin 应加上 10K ohm 下拉电阻。
3. 在使用 ADC 时·请在 AIN 讯号输入脚位串接一个 100ohm·并且接一个 1nF 的电容到地·这是为了过滤可能的杂讯。
4. 在使用 ADC 时·, VAREF 脚位应加上 0.1uF 电容·并在靠近 Power Jack 附近加上 10uF 并联 0.1uF 的电容·这是为了过滤可能的杂讯·并维持 ADC 外部参考电压的稳定。
5. 建议 PCB 铺铜接地。
6. VDD 与 AVDD 应等电位·如果两者使用不同电源·则在靠近 IC 端加上 0.1uF 电容·并在各自的 Powerjack 端加上 10uF 并联 0.1uF 的电容。(图 2.2)

7. VDD 与 AVDD 应等电位.如果两者为同电源,则在靠近 IC 端加上 0.1uF 电容,并在接近 Power Jack 处加上 10uF 并联 0.1uF 的电容。(图 2.3)

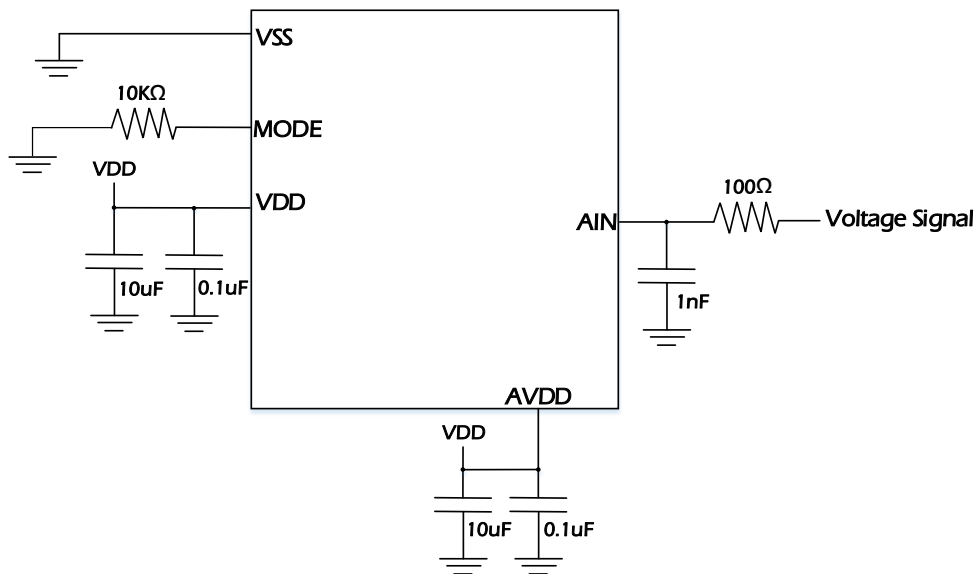


图 2.2 MQ6906 建议线路(VDD 与 AVDD 为不同电源)

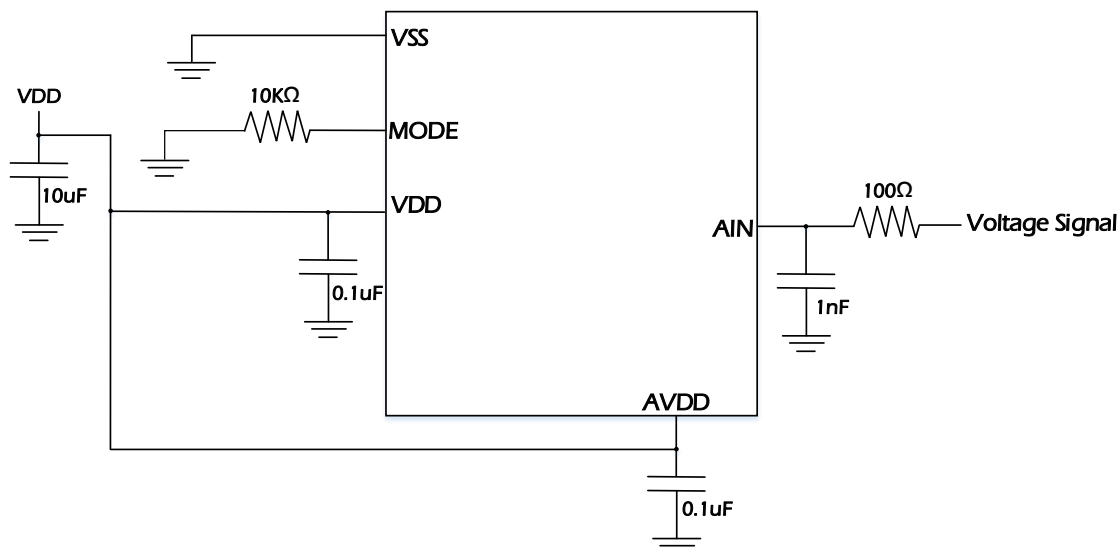


图 2.3 MQ6906 建议线路(VDD与AVDD不同电源)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

3. 电气特性

3.1 极限参数

单片机操作时切勿超过以下任一项极限参数值。即使仅是极短时间，也可能造成单片机损坏或性能衰退，严重者可能导致起火或爆炸、造成伤害。因此，请确保采用本单片机 MQ6906 设计开发之产品或系统不超过以下极限参数值。

($V_{SS} = 0V$)

| 参数 | 符号 | 引脚 | 极限参数 | 单位 |
|-----------|-------------------|---|-------------------------|----|
| 工作电压范围 | V_{DD} | | -0.3 to 6.0 | V |
| 输入电压范围 | V_{IN1} | P0, P1, P2(不包含 P23,P24), P4, P5, P7, P8, P9, PB (tri-state port) | -0.3 to $V_{DD} + 0.3$ | V |
| | V_{IN2} | P23, P24 (sink open drain port) | -0.3 to $V_{DD} + 0.3$ | |
| | V_{IN3} | AIN to AIN15 (analog input voltage) | -0.3 to $A_{VDD} + 0.3$ | |
| 输出电压范围 | V_{OUT1} | | -0.3 to $V_{DD} + 0.3$ | V |
| 输出电流 (单脚) | I_{OUT1} | P0, P1, P2(不包含 P23 ,P24), P4, P5, P7, P8, P9, PB (tri-state port) | -1.8 | mA |
| | I_{OUT2} | P0, P1, P2, P4,P9 (pull-up resistor) | -0.4 | |
| | I_{OUT3} | P0, P1, P2, P4, P7, P8, P9 (tri-state port) | 3.2 | |
| | I_{OUT4} | PB (large current port) | 30 | |
| 输出电流 (总和) | ΣI_{OUT1} | P0, P1, P2(不包含 P23,P24), P4, P5, P7, P8, P9, PB (tri-state port) | -30 | mA |
| | ΣI_{OUT2} | P0, P1, P2, P4,P9 (pull-up resistor) | -4 | |
| | ΣI_{OUT3} | P0, P1, P2, P4, P5, P7, P8, P9 (tri-state port) | 60 | |
| | ΣI_{OUT4} | PB (large current port) | 120 | |
| 储存温度范围 | T_{STG} | | -40 to 125 | °C |
| 工作温度范围 | T_{OPR} | | -40 to 85 | °C |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

3.2 工作条件

MCU 模式 (閃存編程或擦除)

$V_{SS}=0V, T_{OPR}=-10$ to $40^{\circ}C$

| 参数 | 符号 | 引脚 | 测试条件 | 最小 | 最大 | 单位 |
|-------|------------|------------------|---------------------|----------------------|----------------------|-----|
| 工作电压 | V_{DD} | | 普通 1,2 模式 | 4.5 | 5.5 | V |
| 输入高电压 | V_{IH1} | MODE pin | $V_{DD} \geq 4.5 V$ | $V_{DD} \times 0.70$ | V_{DD} | |
| | V_{IH2} | Hysteresis input | | $V_{DD} \times 0.75$ | | |
| 输入低电压 | V_{IL1} | MODE pin | $V_{DD} \geq 4.5 V$ | 0 | $V_{DD} \times 0.30$ | |
| | V_{IL2} | Hysteresis input | | $V_{DD} \times 0.25$ | | |
| 时钟频率 | f_c | XIN,XOUT | $V_{DD} \geq 4.5 V$ | 1.0 | 8.0 | MHz |
| | f_{cgck} | | | 0.25 | 8.0 | |

MCU 模式 (閃存編程或擦除除外)

$V_{SS}=0V, T_{OPR}=-40$ to $85^{\circ}C$

| 参数 | 符号 | 引脚 | 测试条件 | 最小 | 最大 | 单位 | |
|--------------------------------|------------|------------------|----------------------------------|----------------------------------|------------------------|-----|----------------------|
| 工作电压 (condition 1) | V_{DD} | | $f_c = 8.0MHz$ | 普通 1,2 模式 空閒 1,2 模式 | 3.0 | 5.5 | V |
| | | | $f_{cgck} = 8.0MHz$ | | 4.3 | | |
| | | | $f_{cgck} = 4.2 MHz$ | | 3.0 | | |
| | | | $f_s = 32.768kHz$ | 低速,2 模式 睡眠 0,1 模式 | | | |
| 停止模式 | | | | | | | |
| 工作电压 (condition 2) Note. | | | $f_c = 8.0MHz$ | 普通 1,2 模式 空閒,1,2 模式 | 2.7 | 3.0 | V |
| | | | $f_{cgck} = 4.2MHz$ | | | | |
| | | | $f_s = 32.768kHz$ | 低速 1,2 模式 睡眠 0,1 模式 | | | |
| | | | 停止模式 | | | | |
| 输入高电压 | V_{IH1} | Mode pin | $V_{DD} \geq 4.5V$ | $V_{DD} \times 0.7$ | V_{DD} | V | |
| | V_{IH2} | Hysteresis input | | $V_{DD} \times 0.75$ | | | |
| | V_{IH3} | | | $V_{DD} < 4.5V$ (note) | | | $V_{DD} \times 0.90$ |
| 输入低电压 | V_{IL1} | Mode pin | $V_{DD} \geq 4.5V$ | 0 | $V_{DD} \times 0.3$ | V | |
| | V_{IL2} | Hysteresis input | | | $V_{DD} \times 0.25$ | | |
| | V_{IL3} | | | | $V_{DD} < 4.5V$ (note) | | $V_{DD} \times 0.10$ |
| 时钟频率 | f_c | XIN,XOUT | $V_{DD} = 2.7$ to $3.0 V$ (Note) | 1.0 | 8.0 | MHz | |
| | | | $V_{DD} = 3.0$ to $5.5 V$ | | | | |
| | f_{cgck} | | $V_{DD} = 2.7$ to $3.0 V$ (Note) | 0.25 | 4.2 | | |
| | | | $V_{DD} = 3.0$ to $4.3 V$ | | | | |
| | | | $V_{DD} = 4.3$ to $5.5 V$ | | | | 8.0 |
| | f_s | XTIN,XTOUT | $V_{DD} = 2.7$ to $3.0 V$ (注) | $V_{DD} = 2.7$ to $3.0 V$ (注) | 30.0 | | 34.0 |
| $V_{DD} = 3.0$ to $5.5 V$ | | | $V_{DD} = 3.0$ to $5.5 V$ | | | | |

注：當電源電壓 V_{DD} 小於 $3.0V$ 時，工作溫度 T_{opr} 必須在 $-20^{\circ}C$ 至 $85^{\circ}C$ 的範圍內。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

3.3 直流 D.C.特性

($V_{SS} = 0V, T_{OPR} = -40 \text{ to } 85^{\circ}C$)

| 参数 | 符号 | 测试条件 | 最小 | 标准 | 最大 | 单位 | 参数 |
|-------|-----------|---|--|-----|-----|---------|------------|
| 滞后电压 | V_{HS} | 全部 I/O 引脚 | | - | 0.9 | - | V |
| 输入电流 | I_{IN1} | MODE | $V_{DD} = 5.5V$ $V_{IN} = V_{MODE} = 5.5V/0V$ | - | - | ± 2 | μA |
| | I_{IN2} | P0, P1, P2, P4, P5, P7, P8, P9, PB | | | | | |
| | I_{IN3} | RESETB, STOPB | | | | | |
| 输入电阻 | R_{IN2} | RESETB, pull-up | $V_{DD} = 5.5V$ $V_{IN} = V_{MODE} = 0V$ | 100 | 220 | 500 | K Ω |
| | R_{IN3} | P0, P1, P2 (P23, P24 除外), P4, P9, pull up | | 30 | 50 | 100 | K Ω |
| 输出漏电流 | I_{LO1} | P23, P24 (skin open drain port) | $V_{DD} = 5.5V$ $V_{out} = 5.5V$ | - | - | 2 | μA |
| | I_{LO2} | P0, P1, P2 (P23, P24 除外), P4, P5, P7, P9 (tri-state port) | $V_{DD} = 5.5V$ $V_{out} = 5.5V/0V$ | - | - | ± 2 | |
| 输出高电压 | V_{OH} | P23, P24, XOUT, XTOUT 除外 | $V_{DD} = 4.5V$, $I_{OH} = -0.7 \text{ mA}$ | 4.1 | - | - | V |
| 输出低电压 | V_{OL} | XOUT, XTOUT 除外 | $V_{DD} = 4.5V$, $I_{OL} = 1.6 \text{ mA}$ | - | - | 0.4 | |
| 输出低电流 | I_{OL} | PB (大电流端口) | $V_{DD} = 4.5V$, $V_{OL} = 1.0 \text{ V}$ | - | 20 | - | mA |

注 1 : 标准值条件为 $T_{OPR} = 25^{\circ}C$ and $V_{DD} = 5.0V$.

注 2 : 输入电流 I_{IN3} : 不包含通过上拉电阻电流

注 3 : V_{IN} : MODE 引脚以外的引脚上的输入电压 · V_{MODE} : MODE 引脚上的输入电压。

($V_{SS} = 0V, T_{OPR} = -40 \text{ to } 85^{\circ}C$)

| 参数 | 符号 | 测试条件 | 最小 | 标准 | 最大 | 单位 | | |
|------------------------------------|---|---|--|------------------------------------|------|------|------|---------|
| 工作电流 - 普通 1, 2 模式 | I_{DD} | $V_{DD} = 5.5V$ $V_{in} = 5.3V/0.2V$ $V_{MODE} = 5.3V/0.1V$ $f_{cgck} = 8.0 \text{ MHz}$ $f_s = 32.768 \text{ KHz}$ | 程序在 Flash 运行 | - | 17.0 | 20.0 | mA | |
| | | | 程序在 RAM 运行 | - | 7.5 | 10.0 | | |
| 工作电流 - 空闲 0, 1, 2 模式 | | - | - | 5.0 | 7.0 | | | |
| 工作电流 - 低速 1 模式 | | I_{DD} | $V_{DD} = 3.0 \text{ V}$ $V_{in} = 2.8 \text{ V}/0.2 \text{ V}$ $V_{MODE} = 2.8 \text{ V}/0.1 \text{ V}$ $f_s = 32.768 \text{ KHz}$ | 程序在 Flash 运行 | - | 25.0 | 43.0 | μA |
| | | | | 程序在 RAM 运行 ($FLSSTB < FSTB = 0$) | - | 20.0 | 38.0 | |
| 程序在 RAM 运行 ($FLSSTB < FSTB = 1$) | | | | - | 15.0 | 33.0 | | |
| 工作电流 - 睡眠 1 模式 | - | | | - | 12.0 | 25.0 | | |
| 工作电流 - 睡眠 0 模式 | - | | | - | 10.0 | 23.0 | | |
| 工作电流 - 停止模式 | $V_{DD} = 5.5V$ $V_{in} = 5.3 \text{ V}/0.2 \text{ V}$ $V_{MODE} = 5.3 \text{ V}/0.1 \text{ V}$ | | | - | - | 10.0 | 25.0 | |

注 1 : 标准值条件为 $T_{OPR} = 25^{\circ}C$ · $V_{DD} = 5.0V$ · (除非特别指定)

注 2 : 低速 2 模式下之工作电流值与空闲 0, 1, 2 模式相同。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

3.4 AD 转换电气特性

($V_{SS} = 0V, 2.7V \leq V_{DD} \leq 5.5V, T_{OPR} = 25^{\circ}C$)

| 参数 | 符号 | 测试条件 | 最小 | 标准 | 最大 | 单位 |
|---------------|--------------------|------|----------|------|------------|---------|
| 模拟信号参考电压 | V_{AREF}/A_{VDD} | - | V_{DD} | | | V |
| 模拟信号输入电压 | V_{AIN} | - | V_{SS} | - | V_{AREF} | V |
| 转换时间 | | - | - | 16.0 | - | μs |
| 微分非线性误差 (DNL) | | - | - | - | ± 2.0 | LSB |
| 积分非线性误差 (INL) | | - | - | - | ± 2.0 | LSB |
| 零点误差 | | - | - | - | ± 2.0 | LSB |
| 全刻度误差 | | - | - | - | ± 2.0 | LSB |
| 总误差 | | - | - | - | ± 2.0 | LSB |

($V_{SS} = 0V, 1.8V \leq V_{DD} < 2.7V, T_{OPR} = 25^{\circ}C$)

| 参数 | 符号 | 测试条件 | 最小 | 标准 | 最大 | 单位 |
|---------------|--------------------|------|----------|------|------------|---------|
| 模拟信号参考电压 | V_{AREF}/A_{VDD} | - | V_{DD} | | | V |
| 模拟信号输入电压 | V_{AIN} | - | V_{SS} | - | V_{AREF} | V |
| 转换时间 | | - | - | 32.0 | - | μs |
| 微分非线性误差 (DNL) | | - | - | - | ± 4.0 | LSB |
| 积分非线性误差 (INL) | | - | - | - | ± 4.0 | LSB |
| 零点误差 | | - | - | - | ± 4.0 | LSB |
| 全刻度误差 | | - | - | - | ± 4.0 | LSB |
| 总误差 | | - | - | - | ± 4.0 | LSB |

注 1：总误差包含量化误差以外的所有误差，其定义为距离理想 AD 转换曲线的最大偏差值。

注 2：AIN 引脚的电压输入范围应在 V_{AREF} 至 V_{SS} 之间。如在此范围之外，AD 转换值将为不确定值，且将影响其他 AD 通道之转换值。

注 3：如果不使用 AD 转换器，则将引脚固定到 V_{DD} 电位

注 4：使用 ADC 时，请参阅「图 2.2 MQ6906 建议线路(VDD 与 AVDD 为不同电源)」

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

3.5 Flash 电气特性

(V_{SS} = 0V, TOPR = -40 to 85°C)

| 参数 | 测试条件 | 最小 | 标准 | 最大 | 单位 |
|-----------------|------------------|----|----|---------|-------|
| Flash 存储器保证烧写次数 | | - | - | 100,000 | Times |
| Flash 存储器烧写时间 | | - | - | 40 | μs |
| Flash 存储器擦除时间 | 整颗擦除 | - | - | 40 | ms |
| | 区块擦除 (1KB) | | | 40 | |
| | 区块擦除 (128 Bytes) | - | - | 5 | |

3.6 MTP 电气特性

(V_{SS} = 0V, TOPR = -40 to 85°C)

| 参数 | 测试条件 | 最小 | 标准 | 最大 | 单位 |
|-----------------|------------------|----|----|--------|-------|
| Flash 存储器保证烧写次数 | | - | - | 20,000 | Times |
| Flash 存储器烧写时间 | | - | - | 40 | μs |
| Flash 存储器擦除时间 | 整颗擦除 | - | - | 40 | ms |
| | 区块擦除 (1KB) | | | 40 | |
| | 区块擦除 (128 Bytes) | - | - | 5 | |

4. 中央处理器(CPU)

4.1 概述

MQ6906 使用 i87 中央处理器 CPU 内核，具备 16K x 8 位 Flash 程序存储器、及 45K x 8 位 MTP 程序存储器。这个高速度高性能中央处理器 CPU 的介绍可分成八个重点部份：(1)程序存储器/数据存储器与特殊功能寄存器 (SFR) 的地址映像，(2) 工作模式，(3) 堆栈/堆栈指针，(4)程序计数器，(5)通用寄存器，(6)程序状态字 (PSW)，(7)低功耗功能，以及(8)唤醒。

4.2 寻址区域

图 4.1 为 MQ6906 之寻址区域，包括 SFR1、SFR2、SFR3、RAM 与程序存储器(Flash)，除了主要的 16K x 8 位 Flash 程序存储器，MQ6906 另具 1 个 45K x 8 位 MTP 内存。

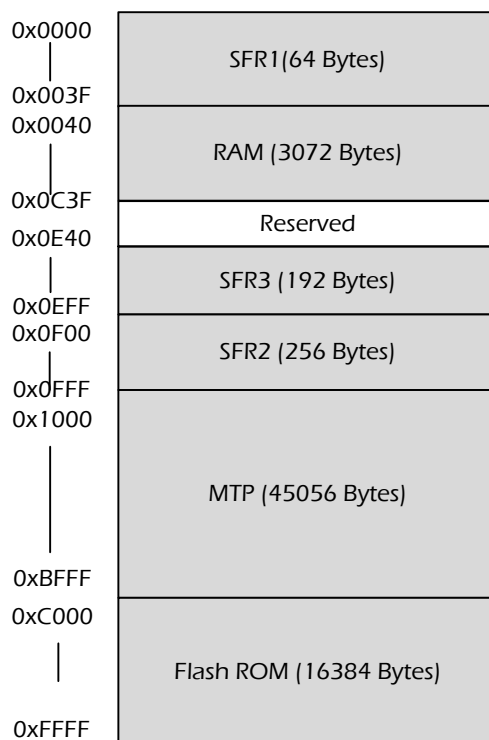


图 4.1 MQ6906 的地址映像

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.2.1 程序存储器

程序存储器用于存储程序指令和固定的数据，其中存储的数据、表和中断指令等可用程序计数器(PC)和查表指针(Table Pointer)进行寻址。MQ6906 具有 61440x8 位之程序存储器，地址分别 MTP 地址 0x1000 到 0xBFFF (16K bytes)、Flash 为 0xC000 到 0xBFFF (16Kx8 位)。

以下的存储器地址被保留用于特殊目的:

0xFFFE 被保留用于程序初始化。在单片机复位后，程序永远都会从这个地址开始执行。

0xFFFC 被保留用于软件/未定义指令中断服务程序。如果软件/未定义指令输出引脚被启用，而系统在堆栈未填满的情况下被中断，程序会从 0xFFFC 这个地址开始执行。

0xFFFF 被保留用于看门狗(WDT)中断服务程序。如果看门狗中断信号输出引脚有效，程序会跳跃至这个地址所储存的 16 位中断向量地址，程序会从 0xFFFF 这个地址开始执行。

0xFFE6 被保留用于唤醒计数中断服务程序。如果看门狗输出引脚有效，而系统在堆栈未填满的情况下被中断，程序会从 0xFFE6 这个地址开始执行。

0xFFE4 被保留用于时基定时器(TBT)中断服务程序。如果时基输出引脚有效，而系统在堆栈未填满的情况下被中断，程序会从 0xFFE4 这个地址开始执行。

0xFFE2 被保留用于串行外围接口 (INTRXD0 / INTSIO0) 中断服务程序。如果 RXD0/SIO 输出引脚有效，而系统在堆栈未填满的情况下被中断，程序会从 0xFFE2 这个地址开始执行。

0xFFE0 被保留用于 UART 发送器 0 (INTXD0) 中断服务程序。如果 INTRXD0 输出引脚有效，而系统在堆栈上未填满的情况下被中断，程序会从 0xFFE0 这个地址开始执行。

0xFFE8 被保留用于外部中断 5 服务程序。如果 INT5 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFE8 这个地址开始执行。

0xFFEC 被保留用于电压检测中断服务程序。如果电压检测输出引脚有效，而系统在堆栈上未填满的情况下被中断，程序会从 0xFFEC 这个地址开始执行。

0xFFEA 被保留用于 AD 转换器中断服务程序。如如果 AD 转换器输出引脚有效，而系统在堆栈上未填满的情况下被中断，程序会从 0xFFEA 这个地址开始执行。

0xFFE8 被保留用于实时时钟(RTC)服务程序。如果实时时钟输出引脚有效，而系统在堆栈上未填满的情况下被中断，程序会从 0xFFE8 这个地址开始执行。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

0xFFE6 被保留用于 TC00 中断服务程序。如果 TC00 输出引脚有效，而系统在堆栈上未填满的情况下被中断，程序会从 0xFFE6 这个地址开始执行。

0xFFE4 被保留用于 TC01 中断服务程序。如果 TC01 输出引脚有效，而系统在堆栈上未填满的情况下被中断，程序会从 0xFFE4 这个地址开始执行。

0xFFE2 被保留用于 TCA0 中断服务程序。如果 TCA0 输出引脚有效，而系统在堆栈上未填满的情况下被中断，程序会从 0xFFE2 这个地址开始执行。

0xFFE0 被保留用于 SBI 接收器 (INTSBI0/INTSIO0) 中断服务程序。如果 SBI0/SIO0 输出引脚有效，而系统在堆栈未填满的情况下被中断，程序会从 0xFFE0 这个地址开始执行。

0xFFDE 被保留用于外部中断 0(INT0) 中断服务程序。如果 INT0 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFDE 这个地址开始执行。

0xFFDC 被保留用于外部中断 1(INT1) 中断服务程序。如果 INT1 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFDC 这个地址开始执行。

0xFFDA 被保留用于外部中断 2(INT2) 服务程序。如果 INT2 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFDA 这个地址开始执行。

0xFFD8 被保留用于外部中断 3(INT3) 服务程序。如果 INT3 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFD8 这个地址开始执行。

0xFFD6 被保留用于外部中断 4(INT4) 服务程序。如果 INT4 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFD6 这个地址开始执行。

0xFFD4 被保留用于 TCA1 中断服务程序。如果 TCA1 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFD4 这个地址开始执行。

0xFFCE 被保留用于 TC02 中断服务程序。如果 TC02 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFCE 这个地址开始执行。

0xFFCC 被保留用于 TC03 中断服务程序。如果 TC03 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFCC 这个地址开始执行。

0xFFCA 被保留用于 UART 接收器 2 (INTRXD2) 中断服务程序。如果 INTRXD2 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFCA 这个地址开始执行。

0xFFC8 被保留用于 UART 发送器 2 (INTTXD2) 中断服务程序。如果 INTTXD2 输出引脚有效，而系统在堆栈上未填满的情况下被中断，则程序会从 0xFFC8 这个地址开始执行。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.2.2 RAM

MQ6906 有 3072x8 位的数据存储器(静态)·其在复位后的地址为 0x0040 到 0x0C3F 的数据区域内。上电时数据存储器内的值是不固定的·必须用一个初始化程序将数据存储器初始化。

范例：RAM 初始化程序

```
LD      HL, RAM_TOP_ADDRESS      ;Head of address of the RAM to be initialized
LD      A, 0x00                  ;Initialization data
LD      BC, BYTE_OF_CLEAR_BYTES ;Number of bytes of RAM to be initialized-1
LD      (HL), A                  ;Initialization of the RAM
INC     HL                       ;Initialization address increment
DEC     BC                       ;Have all the RAMs been transferred?
J       F, TRANS_RAM
```

4.2.3 特殊功能寄存器– SFR

特殊功能寄存器在复位后的映像地址分别是 SFR1：0x0000 到 0x003F·SFR2：0x0F00 到 0x0FFF 以及 SFR3：0x0E40 到 0x0EFF。这些特殊功能寄存器的用途包含端口、定时器、PWM、外部中断、唤醒、分频器输出、程序状态字 PSW、AD 转换器与 UART、SIO、I²C 等相关的设定。

| SFR1 | | | | SFR2 | | | | SFR2 | |
|--------|-----------------|--------|-------|--------|-----------------|-------|--------|--------|--|
| 0x0000 | PODR | 0x0F00 | | 0x0F70 | SIOTCR | | 0x0FEF | | |
| 0x0001 | PTDR | 0x0F19 | | 0x0F71 | SIOTSR | | 0x0FF0 | ILPRS1 | |
| 0x0002 | P2DR | 0x0F1A | | 0x0F72 | SIOTBUF | | 0x0FF1 | ILPRS2 | |
| 0x0003 | | 0x0F1B | | 0x0F73 | | | 0x0FF2 | ILPRS3 | |
| 0x0004 | P4DR | 0x0F1C | | 0x0F74 | POFFCR0 | | 0x0FF3 | ILPRS4 | |
| 0x0005 | P5DR | 0x0F1D | | 0x0F75 | POFFCR1 | | 0x0FF4 | ILPRS5 | |
| 0x0006 | | 0x0F1E | | 0x0F76 | POFFCR2 | | 0x0FF5 | ILPRS6 | |
| 0x0007 | P7DR | 0x0F1F | | 0x0F77 | POFFCR3 | | 0x0FF6 | | |
| 0x0008 | P8DR | 0x0F20 | | 0x0F78 | | | 0x0FF7 | | |
| 0x0009 | P9DR | 0x0F21 | | | | | 0x0FF8 | | |
| 0x000A | | 0x0F22 | | 0x0F87 | T02REG | | | | |
| 0x000B | PBDR | 0x0F23 | | 0x0F88 | T03REG | | | | |
| 0x000C | | 0x0F24 | | 0x0F89 | T02PWM | | | | |
| 0x000D | POPRD | 0x0F25 | | 0x0F8A | T03PWM | | | | |
| 0x000E | P1PRD | 0x0F26 | | 0x0F8B | T02MOD | | 0x0E40 | | |
| 0x000F | P2PRD | 0x0F27 | | 0x0F8C | T03MOD | | | | |
| 0x0010 | | 0x0F28 | | 0x0F8D | T023CR | | 0x0E41 | | |
| 0x0011 | P4PRD | 0x0F29 | | 0x0F8E | | | | | |
| 0x0012 | P5PRD | 0x0F2A | | 0x0F8F | | | | | |
| 0x0013 | | 0x0F2B | | | | | | | |
| 0x0014 | P7PRD | 0x0F2C | | 0x0FA7 | TA1DRAI | | | | |
| 0x0015 | P8PRD | 0x0F2D | | 0x0FA8 | TA1DRAH | | | | |
| 0x0016 | P9PRD | 0x0F2E | | 0x0FA9 | TA1DRBL | | | | |
| 0x0017 | | 0x0F2F | | 0x0FAA | TA1DRBH | | | | |
| 0x0018 | PBPRD | 0x0F30 | | 0x0FAB | TA1MOD | | | | |
| 0x0019 | | 0x0F31 | | 0x0FAC | TA1ICR | | | | |
| 0x001A | UARTOCR1 | 0x0F32 | | 0x0FAD | TA1ISR | | | | |
| 0x001B | UARTOCR2 | 0x0F33 | | 0x0FAE | | | | | |
| 0x001C | UARTODR | 0x0F34 | | 0x0FAF | | | | | |
| 0x001D | UARTOSR | 0x0F35 | | | | | | | |
| 0x001E | TD0BUF/RD0BUF | 0x0F36 | | 0x0FC3 | | | | | |
| 0x001F | SIO0CR | 0x0F37 | | 0x0FC4 | KWUCR0 | | | | |
| 0x0020 | SIO0SR | 0x0F38 | | 0x0FC5 | KWUCR1 | | | | |
| 0x0021 | SIO0BUF | 0x0F39 | | 0x0FC6 | VDCR1 | | | | |
| 0x0022 | SBIOCR1 | 0x0F3A | | 0x0FC7 | VDCR2 | | | | |
| 0x0023 | SBIOCR2/SBIOSR2 | 0x0F3B | | 0x0FC8 | RTCCR | | | | |
| 0x0024 | I2C0AR | 0x0F3C | | 0x0FC9 | | | | | |
| 0x0025 | SBIODBR | 0x0F3D | | 0x0FCA | | | | | |
| 0x0026 | T00REG | | | 0x0FCB | SERSEL | | | | |
| 0x0027 | T01REG | 0x0F42 | | 0x0FCC | IRSTSR | | | | |
| 0x0028 | T00PWM | 0x0F43 | | 0x0FCD | WUCR | | | | |
| 0x0029 | T01PWM | 0x0F44 | | 0x0FCE | WUCDR | | | | |
| 0x002A | T00MOD | | | 0x0FCF | CGCR | | | | |
| 0x002B | T01MOD | 0x0F49 | | 0x0FD0 | FLSCR1 | | | | |
| 0x002C | T00ICR | 0x0F4A | | 0x0FD1 | FLSCR2/FLSCRM | | | | |
| 0x002D | TA0DRAI | 0x0F4B | | 0x0FD2 | FLSSTB | | | | |
| 0x002E | TA0DRAH | | | 0x0FD3 | SPCR | | | | |
| 0x002F | TA0DRBL | 0x0F53 | | 0x0FD4 | WDCTR | | | | |
| 0x0030 | TA0DRBH | 0x0F54 | | 0x0FD5 | WDCDR | | | | |
| 0x0031 | TA0MOD | 0x0F55 | | 0x0FD6 | WDCNT | | | | |
| 0x0032 | TA0CR | 0x0F56 | | 0x0FD7 | WDST | | | | |
| 0x0033 | TA0SR | 0x0F57 | | 0x0FD8 | EINTCR1 | | | | |
| 0x0034 | ADCCR1 | 0x0F58 | | 0x0FD9 | EINTCR2 | | | | |
| 0x0035 | ADCCR2 | 0x0F59 | | 0x0FDA | EINTCR3 | | | | |
| 0x0036 | ADC DRL | 0x0F5A | | 0x0FDB | EINTCR4 | | | | |
| 0x0037 | ADC DRH | 0x0F5B | | 0x0FDC | SYS CR1 | | | | |
| 0x0038 | DVOCR | 0x0F5C | | 0x0FDD | SYS CR2 | | | | |
| 0x0039 | TBTCR | 0x0F5D | | 0x0FDE | SYS CR3 | | | | |
| 0x003A | EIRL | 0x0F5E | | 0x0FDF | SYS CR4/SYS SR4 | | | | |
| 0x003B | EIRH | 0x0F5F | | 0x0FE0 | ILL | | | | |
| 0x003C | EIRE | | | 0x0FE1 | ILH | | | | |
| 0x003D | EIRD | 0x0F6F | | 0x0FE2 | ILE | | | | |
| 0x003E | | | | 0x0FE3 | ILD | | | | |
| 0x003F | PSW | | | 0x0FE4 | | | | | |

图 4.2 SFR1, SFR2, 與 SFR3

注：不要存取系统保留的特殊功能寄存器。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.3 工作模式

4.3.1 工作模式控制线路

工作模式控制线路控制高频振荡线路和低频振荡线路的开与关，并控制主系统时钟(fm)的开与关。MQ6906 有三种工作模式 – 单时钟模式、双时钟模式和停止模式。这些工作模式是由系统控制寄存器 SYSCR1 和 SYSCR2 控制。

图 4.3 是工作模式的转换图。

4.3.1.1 单时钟模式

在单时钟的工作模式下，只使用高速时钟振荡线路。主系统时钟是由齿轮时钟 fcgck 产生。在此模式下，机器周期为 $1/fcgck$ 秒。

齒輪時鐘(fcgck0)由高頻時鐘(fh)生成。

可以從外部高頻時鐘(fc)和內部高頻時鐘(fosc)中選擇高頻參考時鐘(fh)。當內部高頻時鐘(fosc)用作高頻參考時鐘(fh)時，外部高頻時鐘振盪電路的引腳 P00 (XIN) 和 P01 (XOUT) 可用作通用 I/O 端口。

切換操作模式之前，請確保選擇外部高頻時鐘(fc)或內部高頻時鐘(fosc)，然後需停止不使用的高頻時鐘。如果在在外部和內部高頻時鐘同時啟用的情況下，進行了模式轉換，則轉換可能無法正確執行。在單時鐘模式下，外部低頻時鐘振盪電路的引腳 P02 (XTIN) 和引腳 P03 (XTOUT) 可用作通用 I/O 端口。

(a) 普通 1 (NORMAL1) 模式

这种模式下，中央处理器 CPU 和外围线路的操作都会使用齿轮时钟 fcgck。复位释放后，MQ6906 便处于此普通 1 的模式下。

(b) 空闲 1 (IDLE1) 模式

这种模式下，中央处理器 CPU 和看门狗定时器停止工作，其他外围线路仍使用齿轮时钟 fcgck 工作。

要启动空闲 1 模式，在普通 1 模式下设置 SYSCR2<IDLE>为 "1"。空闲 1 模式启动后，中央处理器 CPU 和看门狗定时器停止工作。中断允许寄存器 EIR 变更中断锁存器为"1"时，系统会由空闲 1 模式切换为普通 1 模式。

要启动空闲 1 模式，在普通 1 模式下设置 SYSCR2<IDLE>为 "1"。空闲 1 模式启动后，中央处理

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

器 CPU 和看门狗定时器停止工作。中断允许寄存器 EIR 变更中断锁存器为“1”时，系统会由空闲 1 模式切换为普通 1 模式。

(c) 空闲 0 (IDLE0) 模式

这种模式下，中央处理器 CPU 和外围线路停止工作，只有振荡线路和时基定时器持续正常工作。

在空闲 0 模式下，外围线路停止工作并保持在空闲 0 模式启动时的状态，或是保持在复位释放时的相同状态。外围线路在空闲 0 模式下的工作状态，可参考每个外围线路的相关叙述。

要启动空闲 0 模式，在普通 1 模式下设置 SYSCR2<TGHALT>为“1”。空闲 0 模式启动后，中央处理器 CPU 停止工作，时钟产生器对时基定时器之外的外围线路停止时钟输出。

侦测到 TBTCR <TBTK>设定的信号源下降沿后，系统会脱离空闲 0 模式，时钟产生器开始输出时钟至所有线路，系统回到普通 1 模式。

不管 TBTCR <TBTEN>的设定为何，空闲 0 模式都可以被启动并重新启动。

在 TBTCR<TBTEN>为“1”的状态下启动空闲 0 模式，INTTBT 中断锁存器会在系统回到普通模式之后被设定。如果 IMF 为“1”而 EF5(时基定时器的个别中断允许旗帜)也为“1”，系统会在中断处理完成后回到普通模式。

如果 IMF 为“0”或 IMF 为“1”且 EF5(时基定时器的个别中断允许旗帜)也为“0”，程序会从刚才启动空闲 0 模式指令的下一条指令开始执行。

4.3.1.2 双时钟模式

双时钟模式同时使用齿轮时钟 fcgck 和低速时钟 fs。

在普通 2 或空闲 2 模式下，主系统时钟 fm 是由齿轮时钟 fcgck 产生。在低速 1/2、睡眠 0/1 模式下，主系统时钟 fm 是由低速时钟除以 4 产生。因此，普通 2 和空闲 2 模式下的机器周期为 1/fcgck 秒，低速 1/2、睡眠 0/1 模式下的机器周期为 4/fs 秒。

引脚 P02(XTIN)和 P03(XTOUT)用于低频时钟振荡电路。(在双时钟模式下，这些引脚不能用作 I/O 端口。)

(a) 普通 2 (NORMAL2) 模式

这种模式下，中央处理器 CPU 的工作使用齿轮时钟 fcgck，外围线路的操作使用齿轮时钟 fcgck 或低速时钟 fs 的 1/4 速度。

(b) 低速 2 (SLOW2) 模式

这种模式下，低速时钟振荡线路持续工作，中央处理器 CPU 和外围线路的操作都使用低速时钟 fs 的 1/4 速度。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

低速模式下，部分外围线路切换回系统复位释放时的同状态。外围线路在低速模式下的工作状态，可参考关于每个外围线路的叙述。

设定 SYSCR2<SYSCK>可以让系统工作模式从普通 2 切换为低速 2，或是从低速 2 切换成普通 2。在低速 2 模式下，预比例器(Prescaler)和分频器的阶段 1~8 输出停止。

(c) 低速 1 (SLOW1) 模式

这种模式下，高速时钟振荡线路停止工作，中央处理器 CPU 和外围线路的操作都使用低速时钟 f_s 的 1/4 速度。

低速 1 模式比低速 2 模式更省电。

在低速模式下，部分外围线路切换回系统复位释放时的同状态。外围线路在低速 1/2 模式下的工作状态，可参考关于每个外围线路的叙述。

使用外部晶振时，设定 SYSCR2<XEN>可让系统工作模式从低速 1 切换为低速 2，或是从低速 2 切换成低速 1。使用 HIRC 时，设定 SYSCR2<OSCEN>可让系统工作模式从低速 1 切换为低速 2，或是从低速 2 切换成低速 1。在低速 1 或是睡眠 1 模式下，预比例器和分频器的阶段 1~8 输出停止。

(d) 空闲 2 (IDLE2) 模式

这种模式下，中央处理器和看门狗定时器停止工作，其他外围线路的操作仍旧使用齿轮时钟 $fcgck$ 或低速时钟 f_s 的 1/4 速度。

空闲 2 模式和空闲 1 模式的启动与释放方式相同。在空闲 2 模式释放后，系统会恢复为普通 2 模式。

(e) 睡眠 1 (SLEEP1) 模式

这种模式下，高速时钟振荡线路停止工作，中央处理器 CPU 和看门狗定时器停止工作，外围线路的操作都使用低速时钟 f_s 的 1/4 速度。

在睡眠 1 模式下，部分外围线路切换回系统复位释放时的同状态。外围线路在睡眠 1 模式下的工作状态，可参考关于每个外围线路的叙述。睡眠 1 模式和空闲 1 模式的启动与释放方式相同。在脱离睡眠 1 模式后，系统会恢复为低速 1 模式。

在低速 1 或是睡眠 1 模式下，预比例器和分频器的阶段 1~8 输出停止。

(f) 睡眠 0 (SLEEP0) 模式

这种模式下，高速时钟振荡线路停止工作，中央处理器 CPU 和外围线路都停止工作，只有时基定时器使用低速时钟 f_s 的 1/4 速度持续工作。

在睡眠 0 模式下，外围线路停留在睡眠 0 模式启动时的当时状态，或是变回系统复位释放时的同状态。外围线路在睡眠 0 模式下的工作状态，可参考关于每个外围线路的叙述。睡眠 0 模式和空闲 0 模式的启动与释放方式相同。在脱离睡眠 0 模式后，系统会恢复为低速 1 模式。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

在睡眠 0 模式下，中央处理器 CPU 以及时基定时器以外的外围线路都停止工作。

4.3.1.3 停止 (STOP) 模式

这种模式下，系统内的所有操作都停止。这种模式下系统内部状态暂停以保持最低耗电。

在停止模式下，外围线路停留在停止模式启动时的当时状态，或是变回系统复位释放时的同状态。外围线路在停止模式下的工作状态，可参考关于每个外围线路的叙述。要进入停止模式，设置 SYSCR1 <STOP> 为"1"即可。

要脱离停止模式，输入停止模式释放信号即可。在唤醒周期完成后，系统工作恢复为进入停止模式前的系统工作模式，程序执行刚才启动停止模式指令的下一个指令。

4.3.1.4 工作模式之转换

| 工作模式 | | 振荡器线路 | | 中央处理器 CPU | WDT | 时基定时器 | 其他外围线路 | 机器周期时间 | | |
|------|------|-------|----|-----------|-------|-------|--------|-----------|----|--------|
| | | 高速 | 高速 | | | | | | | |
| 单时钟 | 复位 | 开启 | 停止 | 复位 | 复位 | 复位 | 复位 | 1/fcgck 秒 | | |
| | 普通 1 | | | 工作 | 工作 | 工作 | | | | |
| | 空闲 1 | | | 停止 | 停止 | 工作 | 工作 | | | |
| | 空闲 0 | | | | | | | | | |
| | 停止 | 停止 | 停止 | 停止 | 停止 | - | | | | |
| 双时钟 | 普通 2 | 开启 | 开启 | 高速 | 高速/低速 | 工作 | 工作 | 1/fcgck 秒 | | |
| | 空闲 2 | | | 停止 | 停止 | | | | | |
| | 低速 2 | | | 低速 | 低速 | | | | | |
| | 低速 1 | 停止 | 开启 | 低速 | 低速 | | | 工作 | 工作 | 4/fs 秒 |
| | 睡眠 1 | | | 停止 | 停止 | 停止 | 停止 | | | |
| | 睡眠 0 | | | | | | | | | |
| | 停止 | | | | | | | | | |

表 4.1 工作模式转换表

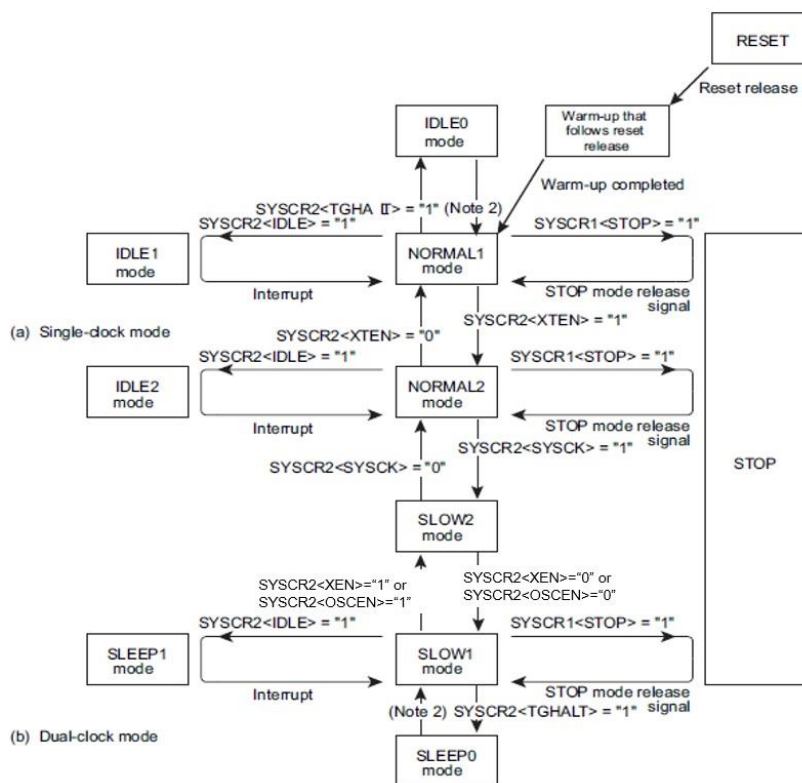


图 4.3 工作模式转换图

注 1：普通 1 和普通 2 模式统称为普通模式。低速 1 和低速 2 统称为低速模式。空闲 0、空闲 1 和空闲 2 模式统称为空闲模式。睡眠 0 和睡眠 1 模式统称为睡眠模式。
注 2：利用 $TBTCR<TBCK>$ 设定的时钟源下降沿切换工作模式。

4.3.2 工作模式控制

4.3.2.1 停止模式

停止模式由系统控制寄存器 SYSCR1 和停止模式输入引脚信号控制。

(a) 启动停止模式

设置 SYSCR1<STOP>为"1"以启动停止模式。在停止模式下，以下状态会持续保持：

1. 高速时钟振荡线路和低速时钟振荡线路都停止工作，所有内部工作停止。
2. 数据存储器、寄存器和程序状态字保持进入停止模式前的状态。通过设置 SYSCR1 <OUTEN> 可以决定端口输出锁存器的输出。
3. 预比例器和分频器被清除为"0"。
4. 程序计数器保存停止模式指令(就是[SET (SYSCR1).7])的前两条指令地址。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

(b) 脱离停止模式

停止模式的脱离可由外部系统唤醒(KWI)输入作为停止模式释放信号串连达成，亦可由 RESETB 引进行复位达成，或由上电复位(Power-on Reset)及电压检测线路复位达成。复位释放后，系统开始进入唤醒时间。唤醒完成后，系统进入普通 1 模式。

由外部系统唤醒 KWI 引脚输入指定的电平，可使系统脱离停止模式。此电平可为高或低。关于外部系统唤醒的详细说明，请参考“4.9 外部唤醒”章节。

注：在停止时间内(从停止模式启动到系统唤醒完成)，中断锁存器可能因外部中断引脚信号的改变而被设定在“1”，而造成系统在脱离停止模式后马上中断。为避免此问题，启动停止模式前建议停用所有中断。如果脱离停止模式后要允许任何中断，先清空不需使用的中断锁存器。

1. 使用 STOPB 引脚脱离停止模式。

使用 STOPB 引脚脱离停止模式包括电平触发和边沿触发，可以在 SYSCR1 <RELM>中选择此两种模式。STOPB 引脚也用作 P11 和 INT5B 引脚。

◆ 电平触发

将 STOPB 引脚设置为高电平以脱离停止模式，将 SYSCR1 <RELM>设置为“1”可以选择电平触发。当切断主电源和长期备用电池时，此模式用于备用电容。

STOPB 引脚输入为高电平时执行了启动停止模式的指令，也不会启动停止模式。要以电平触发起动停止模式，须先确认 STOPB 引脚输入为低电平，可透过软件测试端口或使用中断来确认。

注：释放停止模式后，无论 WUCCR <WUCSEL>如何，脱离停止模式时，唤醒定时器时钟源都会自动更改为主系统时钟的时钟。

范例：测试 P00 端口后，从正常模式启动 STOP 模式。（从启动到 STOP 模式释放所需时间当 $f_c = 8\text{MHz}$ 时约为 $300\mu\text{s}$ 。）

```
LD      (SYSCR1), 0x40          ;Sets up the level-sensitive release mode
TEST    (P0PRD).5             ;Wait until STOP pin becomes L level.
J       F,SSTOPH
LD      (WUCCR),0x01           ;WUCCR<WUCDIV> = 00 (No division) (Note)
        (WUCDR),0x2F          ;Sets the warm-up time
        ;300µs / 8µs = 37.5 → round up to 0x26
DI      ;IMF = 0
SET     (SYSCR1).7            ;Starts the STOP mode
```

注：啟動停止模式後，無論WUCCR <WUCSEL>如何，啟動停止模式時，喚醒定時器時鐘源會自動更改為主系統時鐘。

范例：通过 INT5 中断从 SLOW 模式启动停止模式（启动停止模式时的唤醒时间在 $f_s = 32.768 \text{ kHz}$ 时约为 450ms。）

```

;To reject noise, the STOP mode does not start
;if the STOP pin input is high.
TEST    (POPRD).5
J       F,SINT5
;Sets up the level-sensitive release mode
LD      (SYSCR1),0x40
;WUCCR<WUCDIV> = 00 (No division)
LD      (WUCCR),0x03
;Sets the warm-up time
LD      (WUCDR),0xE8
;450 ms/1.953 ms = 230.4 → round up to 0xE8
DI
;IMF = 0
SET     (SYSCR1).7
;Starts the STOP mode
RETI

```

注：释放STOP模式后，无论WUCCR <WUCSEL>如何，唤醒定時器源時鐘都会自动变为启动STOP模式时生成主系统时钟的时钟。

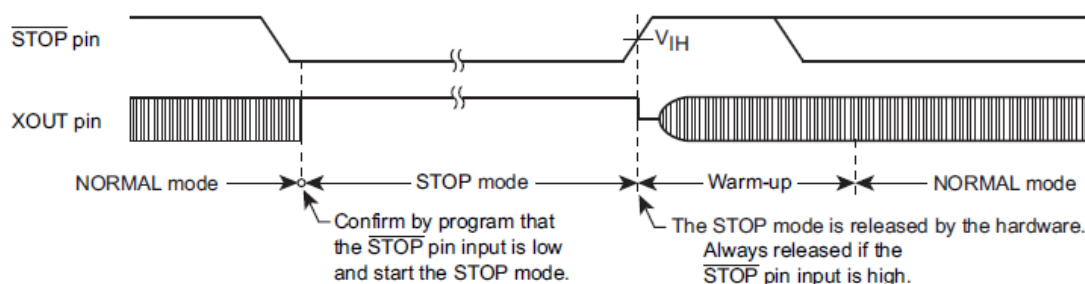


图 4.4 电平觸發的释放模式（范例：选择高频时钟振荡电路时）

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

◆ 边沿觸發

在此模式下，停止模式在 STOPB 引脚输入的上升沿被释放。将 SYSCR1 <RELM> 设置为 " 0 " 以选择边沿觸發

这用于周期性地重复执行较短程序的应用中。此周期性信号(例如来自低功耗振荡器的时钟)输入到 STOPB 引脚。在边沿觸發释放模式下，即使 STOPB 引脚输入为高电平，也将启动停止模式。

范例：从 NORMAL 模式启动 STOP 模式
(在 $f_c = 8 \text{ MHz}$ 时，释放 STOP 模式时的唤醒时间约为 $200\mu\text{s}$ 。)

```
LD      (WUCCR),0x01      ;WUCCR<WUCDIV> = 00 (No division)
LD      (WUCDR),0x20      ;Sets the warm-up time
                          ;200μs / 8 μs = 25 → round up to 0x19
DI      ;IMF = 0
LD      (SYSCR1),0x80     ;Starts the STOP mode with the edge-sensitive release ;
                          mode selected
```

注：释放 STOP 模式后，无论 WUCCR <WUCSEL> 是什么，唤醒定时器源时钟都会自动更改为启动 STOP 模式时生成主系统时钟的时钟。

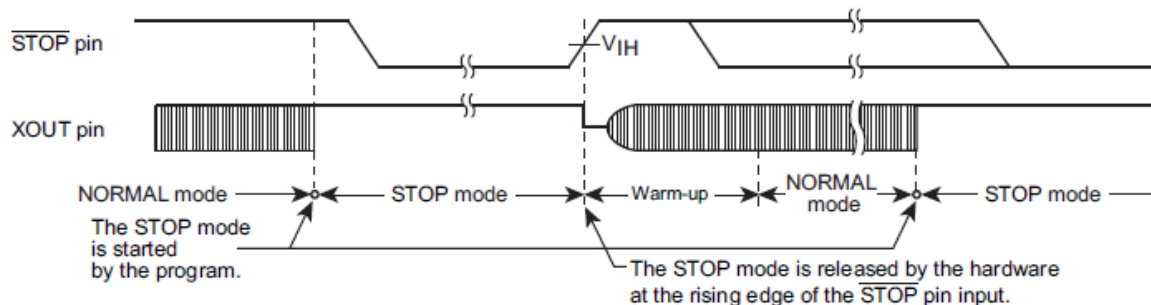


图 4.5 边沿觸發模式 (选择高频时钟振荡电路时的范例)

注：当 SYSCR1 <STOP> 设置为 " 1 " 后的 1 个机器周期内，STOPB 引脚输入上升沿，将不会释放停止模式。

2. 透过唤醒(Key-on Wakeup)脱离停止模式

透过输入指定电平到唤醒引脚(KWI) 可脱离停止模式，可选择高电平或低电平。

注：唤醒开始后，如果唤醒引脚的输入的电平与释放电平相反，将不会启动 STOP 模式

3. 透过电压检测电路脱离停止模式

透过电压检测电路，可以脱离停止模式。要使用电压检测脱离停止模式，请将 VDCR2 <VDSS> 设置为 " 01 " 或 " 10 "。如果将电压检测操作模式设置为生成复位信号(当 VDCR2 <VDxMOD> 为 1 (x = 1 至 2) 时)，则脱离停止模式后，当电压低于检测电压时，将立即产生复位。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

当电压高于或等于检测电压时，复位被释放并且开始唤醒。唤醒完成后，普通 1 模式为有效。如果电压检测操作模式设置为生成中断请求信号（当 $VDCR2 <VDxMOD>$ 为 0 ($x = 1$ 到 2) 时），则当电压高于或等于检测电压时释放停止模式。

注：当 $SYSR1 <STOP>$ 设置为“1”后的 1 个机器周期内，STOPB 引脚输入上升沿，将不会释放停止模式。

(c) 停止模式释放表

| 启动停止模式之前的工作模式 | | 高速时钟 | 低速时钟 | 脱离停止模式后振荡电路的运作 |
|---------------|------|--------------|--------------|------------------------------|
| 单时钟模式 | 普通 1 | 高速时钟 振荡线路 | - | 高速时钟振荡线路开始工作 低速时钟振荡线路停止工作 |
| 双时钟模式 | 普通 2 | 高速时钟 振荡线路 | 低速时钟 振荡线路 | 高速时钟振荡线路开始工作 低速时钟振荡线路开始工作 |
| | 低速 1 | - | 低速时钟 振荡线路 | 高速时钟振荡线路停止工作 低速时钟振荡线路开始工作 |

表 4.2 振荡线路在系统脱离停止模式后即开始工作

注：系统恢复到普通 2 模式时，唤醒计数器的频率分频线路会使用高频时钟频率 f_c 作为输入。

停止模式的释放会依以下步骤进行：

1. 振荡器开始工作。脱离停止模式后，进入不同工作模式下的振荡器工作状态栏于表 4.2。
2. 系统进入唤醒操作，确保进入普通 1/2 和低速模式前的振荡时钟稳定。此时所有内部工作仍旧停止。根据振荡器特性和唤醒计数器的设定不同，唤醒时间的长短也会不同。
3. 系统唤醒完成后，系统会脱离停止模式，并执行停止模式启动指令后的下一条指令。此时，预比例器和分频器被清为“0”。

注：在低电压操作下进行系统脱离停止模式时，必须注意以下警告。在脱离停止模式前，供应电压必须达到工作电压水平。RESETB 引脚的输入电压必须设定在高电平，并且和供应电压一起升高。此时如果连接了外部时钟线路，RESETB 引脚的输入电压会上升得比供应电压慢。如果 RESETB 引脚的输入电压低于正向高电平(滞后输入)，系统会有发生复位的危险。

4.3.2.2 空闲 1/2 和睡眠 1 模式

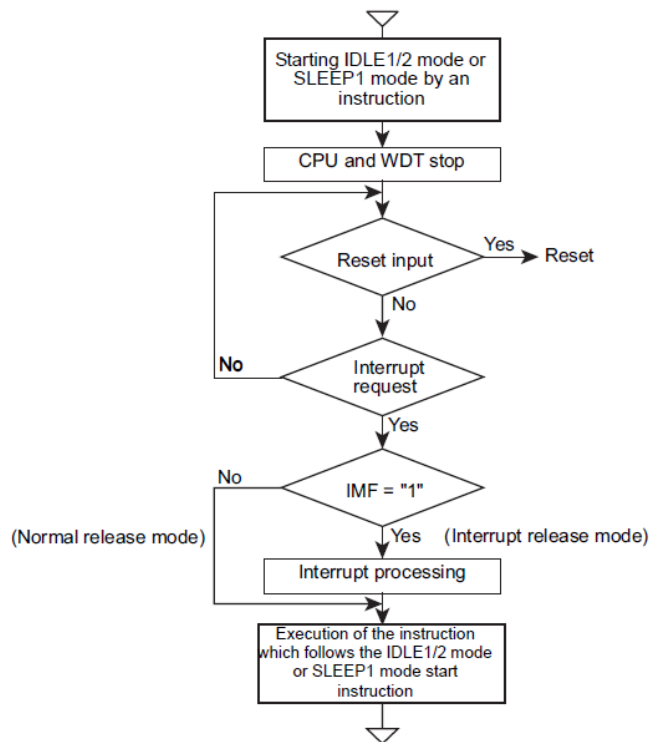


图 4.6 空闲 1/2 和睡眠 1 模式

由系统控制寄存器 2(SYSCR2)和可屏蔽中断可控制空闲 1/2 和睡眠 1 模式。在这些模式下，系统会保持以下状态：

1. 中央处理器 CPU 和看门狗定时器停止工作，外围线路继续工作。
2. 数据存储器、寄存器、程序状态字和端口输出锁存器保持进入空闲 1/2 和睡眠 1 模式前的状态。
3. 程序计数器保存进入空闲 1/2 和睡眠 1 模式指令的前两条指令地址。

(a) 启动空闲 1/2 和睡眠 1 模式

启动空闲 1/2 和睡眠 1 模式前，先设定中断主允许标帜 IMF 为“0”，再设定个别中断允许标帜 EF 为“1”，以便进入空闲 1/2 和睡眠 1 模式后能依中断需求脱离。要启动空闲 1/2 或睡眠 1 模式，将 SYSCR2 <IDLE>设定为“1”。如果启动空闲 1/2 或睡眠 1 模式时的系统状况符合这些模式的释放条件，SYSCR2<IDLE>会维持清空，空闲 1/2 或睡眠 1 模式不会被启动。

注 1：如果看门狗定时器中断讯号在启动空闲 1/2 或睡眠 1 模式的前一刻发生，看门狗定时器中断会被执行而空闲 1/2 或睡眠 1 模式不会被启动。

注 2：启动空闲 1/2 或睡眠 1 模式前，建议先设定脱离空闲 1/2 或睡眠 1 模式的允许中断要求信号，并设定个别中断允许标帜。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

(b) 脱离空闲 1/2 和睡眠 1 模式

脱离空闲 1/2 和睡眠 1 模式的方法有两种：普通释放模式和中断释放模式。这两种模式可藉由中断主允许标帜 IMF 的设定选择。在脱离空闲 1/2 或睡眠 1 模式后，SYSCR2<IDLE>会被自动清除为"0"，系统会回复启动空闲 1/2 或睡眠 1 模式之前的工作模式。

空闲 1/2 和睡眠 1 模式的释放可由 RESETB 引脚的复位达成，或由上电复位(Power-on Reset)及电压检测线路复位达成。复位后，系统开始进入唤醒。待唤醒完成后，系统进入普通 1 模式。

1. 普通释放模式 (IMF = "0")

中断锁存器 IL 被个别中断允许标帜 EF 设定为"1"时，系统会脱离空闲 1/2 和睡眠 1 模式，并继续执行启动空闲 1/2 模式或睡眠 1 模式指令的下一条指令。一般而言，中断源的中断锁存器 IL 必须透过加载指令(load instructions)被清除。

2. 中断释放模式 (IMF = "1")

中断锁存器 IL 被个别中断允许标帜 EF 设定为"1"时，系统会脱离空闲 1/2 和睡眠 1 模式。中断处理完成后，再继续执行启动空闲 1/2 模式或睡眠 1 模式指令的下一条指令。

4.3.2.3 空闲 0 和睡眠 0 模式

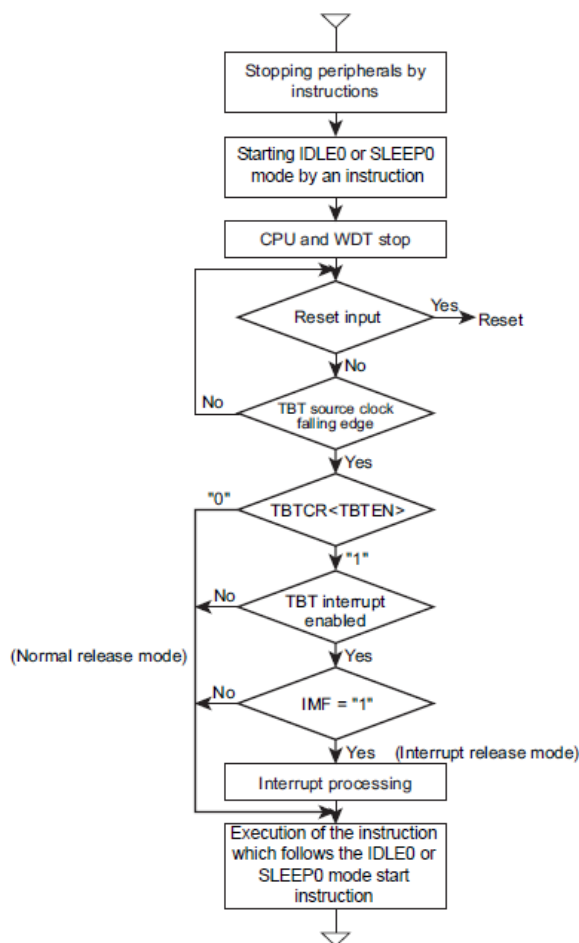


图 4.7 IDLE0 and SLEEP0 Modes

空闲 0 和睡眠 0 模式是由系统控制寄存器 2(SYSCLR2)以及时基定时器控制寄存器 TBTCR 控制。在这些模式下，系统会保持以下状态：

1. 除了时基定时器外，其余外围线路停止工作。
2. 数据存储寄存器、寄存器、程序状态字和端口输出锁存器保持进入空闲 0 和睡眠 0 模式前的状态。
3. 程序计数器保存进入空闲 0 和睡眠 0 模式指令的前两条指令地址。

(a) 启动空闲 0 和睡眠 0 模式

要启动空闲 0 或睡眠 0 模式，将 SYSCLR2<TGHALT>设定为"1"。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

(b) 脱离空闲 0 和睡眠 0 模式

脱离空闲 0 和睡眠 0 模式的方法有两种：普通释放模式和中断释放模式。这两种模式的选择可藉由设定中断主允许标帜 IMF、时基定时器的个别中断允许标帜 EF5 和 TBTCR<TBTEN>。脱离空闲 0 或睡眠 0 模式后，SYSCR2<TGHALT>会被自动清除为“0”，系统会回复启动空闲 0 或睡眠 0 模式之前的工作模式。

空闲 0 和睡眠 0 模式的释放也可藉由 RESETB 引脚的复位达成，或由上电复位(Power-on Reset)及电压检测线路复位达成。复位后，系统开始进入唤醒。待唤醒完成后，系统进入普通 1 模式。

1. 普通释放模式 (IMF, EF5, TBTCR<TBTEN> = "0")

侦测到 TBTCR<TBTCCK>时钟源的下降沿时，系统会脱离空闲 0 或睡眠 0 模式，并继续执行启动空闲 0 模式或睡眠 0 模式指令的下一条指令。

TBTCR <TBTEN>为“1”时会设定时基定时器中断锁存器。

2. 中断释放模式 (IMF, EF5, TBTCR<TBTEN> = "1")

侦测到 TBTCR<TBTCCK>时钟源的下降沿时，系统会脱离空闲 0 或睡眠 0 模式。中断处理完成后，系统会开始执行 INTTBT 中断。

注 1：TBTCR<TBTCCK>的内部时钟源是异步的。因此，在系统从空闲 0 或睡眠 0 模式切换到普通 1 或低速 1 模式时，模式转换的时间可能会比 TBTCR<TBTCCK>设定的时间要短。

注 2：如果看门狗定时器中断讯号在启动空闲 0 或睡眠 0 模式的前一刻发生，看门狗定时器中断会被执行而空闲 0 或睡眠 0 模式不会被启动。

4.3.2.4 低速模式

由系统控制寄存器 2 (SYSCR2)控制低速模式。

(a) 从普通 2 模式切换为低速 1 模式

设定 SYSCR2<SYSCK>为“1”。

设定 SYSCR2<SYSCK>为“1”后，主系统时钟 fm 会在 $2/fcgck + 10/fs$ 秒内切换成 $fs/4$ 。切换完成后，等候 2 个以上的机器周期，接着将 SYSCR2<XEN>清除为“0”以关闭高速时钟振荡器。如果低速时钟 fs 不稳定，需等低速时钟稳定之后再进行以上操作。

注 1：请务必按照步骤将操作从 NORMAL2 模式切换到 SLOW1 模式。

注 2：返回 NORMAL2 模式时，可允许高速时钟连续振荡。但是，当从 SLOW 模式转换到 STOP 模式时，请务必关闭高速时钟振荡。

注 3：切换 SYSCR2 <SYSCK>后，在将 SYSCR2 <XEN>清除为 “ 0”之前，请确保等待 2 个机器周期或更长时间。若在 2 个机器周期内清除 SYSCR2 <XEN>会导致系统时钟复位。

注 4：切换主系统时钟 (fm) 时，齿轮时钟 (fcgck) 与四分之一的低频时钟 (fs) 步。同步时，fm 将会停止 $10/fs$ 或更短的时间。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

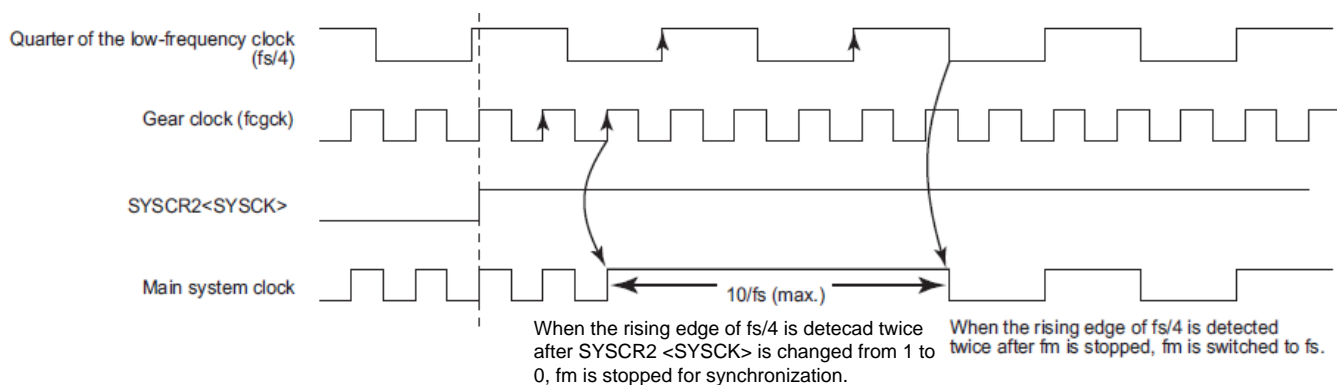


图 4.8 主系统时钟 fm 切换(由 fcgck 切换为 fs/4)

范例：从NORMAL2模式切换到SLOW1模式（当fc用作高频时钟的基本时钟时）

```

SET      (SYSCR2).4      ;SYSCR2<SYSCK> = 1
                                ;(Switches the main system clock to the basic clock for
                                ;the
                                ;low-frequency clock for the SLOW2 mode)

NOP

NOP      ;Waits for 2 machine cycles

CLR      (SYSCR2).6      ;SYSCR2<XEN> = 0
                                ;(Turns off the high-frequency clock oscillation
                                ;circuit)
    
```

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

范例：在使用外部高频时钟工作时，在唤醒定时器上确认了外部低频时钟振荡电路的s表振荡后，切换到SLOW1模式 ($f_s = 32.768\text{kHz}$ ，唤醒时间=大约100毫秒)

```
; #### Initialize routine ####
SET      (P0FC).2      ;P0FC2 = 1 (Uses P02/03 as oscillators)
;
;
LD       (WUCCR),0x02  ;WUCCR<WUCDIV> = 00 (No division)
;WUCCR<WUCSEL> = 1 (Selects fs as the source clock)
LD       (WUCDR),0x33  ;Sets the warm-up time
; (Determines the time depending on the oscillator
; characteristics) 100 ms/1.95 ms = 51.2 → round up to
; 0x33
SET      (EIRL).4     ;Enables INTWUC interrupts
SET      (SYSCR2).5   ;SYSCR2<XTEN> = 1
; (Starts the low-frequency clock oscillation and starts
; the
; warm-up counter)
;
; #### Interrupt service routine of warm-up counter interrupts ####
SET      (SYSCR2).4   ;SYSCR2<SYSCK> = 1
; (Switches the main system clock to the low-frequency
; clock)
NOP
NOP
CLR      (SYSCR2).6   ;SYSCR2<XEN> = 0
; (Turns off the high-frequency clock oscillation
; circuit)
RETI
;
DW       PINTWUC      ;INTWUC vector
```

(b) 从低速 1 模式切换为普通 1 模式

设定 SYSCR2<XEN>为"1"，启动高速时钟 f_c 振荡。确认高速时钟稳定后，清除 SYSCR2<SYSCK>为"0"。

清除 SYSCR2<SYSCK>为"0"后，主系统时钟 f_m 会在 $2.5/f_{cgck} + 8/f_s$ 秒之内切换成 f_{cgck} 。切换完成后，等候 2 个以上的机器周期，接着将 SYSCR2<XEN>清除为"0"以关闭低速时钟振荡器。

低速模式的释放也可藉由 RESETB 引脚的复位达成，或由上电复位(Power-on Reset)及电压检测线路复位达成。复位后，系统开始进入唤醒。待唤醒完成后，系统进入普通 1 模式。

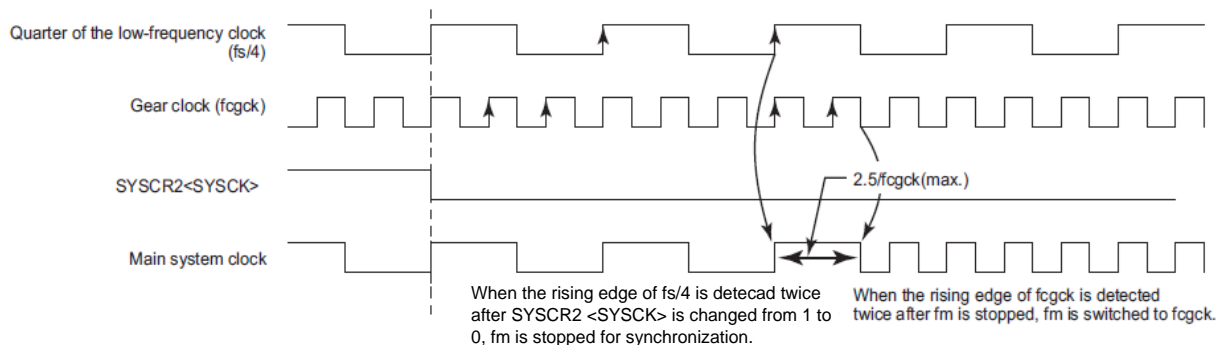


图 4.9 主系统时钟 fm 切换(由 fs/4 切换为 fcgck)

注 1 : 务必按照以上步骤由低速 1 模式切换成普通 1 模式。

注 2 : 切换 SYSCR2<SYSCK>后, 务必等待 2 个以上的机器周期后再清除 SYSCR2<XTEN>为“0”。如果在 2 个机器周期内清除 SYSCR2<XTEN>, 系统时钟会重置。

注 3 : 主系统时钟 fm 切换时, 齿轮时钟 fcgck 会与速度为 fs/4 的低速时钟同步。为进行同步, 主系统时钟会暂时停止 2.5/fcgck 秒或是更短的时间。

注 4 : P0FC0 为“0”时, 设定 SYSCR2<XEN>为“1”会导致系统时钟重置。

注 5 : SYSCR2<XEN>设定为“1”时, 再次设定 SYSCR2<XEN>为“1”并不会引起唤醒计数器动作。

Note 6 : SYSCR2 <SYSCK>为 “ 0”时 (在 NORMAL 1 或 NORMAL 2 模式下), 应设置 SYSCR1 <OSCSEL>。当 SYSCR2 <SYSCK>为 1 时 (在 SLOW 1 或 SLOW 2 模式下) 写入 SYSCR1 <OSCSEL>无效。

范例 : 当唤醒定时器确认外部高频时钟振荡稳定后, 从 SLOW 1 模式切换到 NORMAL 1 模式 (fc = 8 MHz, 唤醒时间 = 4.0 ms)

```

; ##### Initialize routine #####
SET      (P0FC).2          ;P0FC2 = 1 (Uses P02/03 as oscillators)
;
;
LD       (WUCCR),0x09     ;WUCCR<WUCDIV> = 10 (Divided by 2)
;WUCCR<WUCSEL> = 0 (Selects fc as the source clock)
LD       (WUCDR),0x9D     ;Sets the warm-up time
;
; (Determine the time depending on the frequency
; and the oscillator characteristics)
; 4ms / 32 us = 125 → round up to 0x7D
SET      (EIRL).4         ;Enables INTWUC interrupts
SET      (SYSCR2).5       ;SYSCR2<XEN> = 1
; (Starts the oscillation of the high-frequency clock
; oscillation
; circuit)
;
; ##### Interrupt service routine of warm-up counter interrupts #####
CLR      (SYSCR2).4       ;SYSCR2<SYSCK> = 0
; (Switches the main system clock to the gear clock)
NOP      ;Waits for 2 machine cycles

```

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

```
NOP
NOP
CLR      (SYSCR2).5      ;SYSCR2<XEN> = 0
                                ;(Turns off the external low-frequency clock
                                oscillation
                                ; circuit)
RETI
|
DW      PINTWUC          ;INTWUC vector
```

4.4 堆栈与堆栈指针

4.4.1 堆栈

堆栈区位于存储器内。在系统执行子程序与中断程序时，堆栈区可用于暂时储存计数器 PC、程序状态字 PSW 以及其他相关数值。

用[CALL mn]或[CALLV n]指令调用子程序时，中央处理器 CPU 会先把返回地址堆栈(储存)于堆栈区内，再跳转至子程序进入地址。执行软件中断指令 SWI 及系统接受硬件中断要求时，中央处理器 CPU 会把程序状态字 PSW 与返回地址依序储存于堆栈区内。

执行子程序返回指令 RET 从子程序返回时，中央处理器 CPU 会从堆栈区中弹出(恢复)PC 的值。执行中断返回指令 RETI 或 RETN 时，中央处理器 CPU 会从堆栈区中恢复 PC 和 PSW 的值。

堆栈区可以放在数据存储器的任何位置。

4.4.2 堆栈指针

堆栈指针 SP 是一个 16 位寄存器，用来存放堆栈区中下一个可用空闲区域的地址。执行堆栈指令 PUSH、调用一个子程序或系统中断后，堆栈指针 SP 会减 1。执行弹出指令 POP、由子程序返回或由中断返回前，堆栈指针 SP 会加 1。堆栈区中的地址次序安排是由高至低排列。

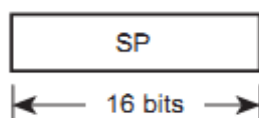
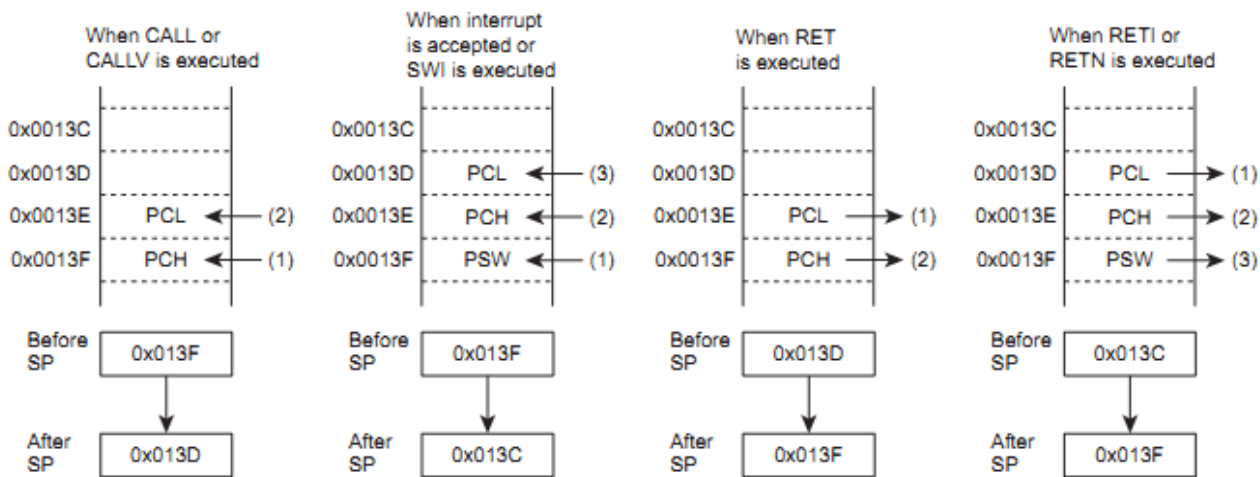


图 4.10 堆栈指针

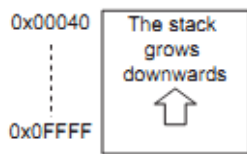
图 4.10 显示执行以下指令后，堆栈区和堆栈指针寄存器的内容变化。

硬件复位时，堆栈指针寄存器的默认设定值为 0x00FF。

与索引寄存器一样，堆栈指针寄存器可用装载/储存和 ALU 指令进行设定修改。堆栈指针寄存器也可当作索引寻址的索引寄存器使用。



(a) PC and PSW in the stack (Pushing and popping)



(b) Direction in which the stack grows

图 4.11 堆栈顺序

4.5 程序计数器

4.5.1 程序计数器

程序计数器 PC 是个 8 位寄存器，用来指示下一条要被执行的指令在程序存储器中的地址。复位后，中央处理器 CPU 会将保存在矢量表(0xFFFF 和 0xFFFFE)中的复位矢量，装载进程序计数器 PC。此复位矢量是由使用者定义的，所以复位后程序可以从任指定地址开始执行。由于 iMO i87 采用流水线技术，中央处理器 CPU 会预先读取指令，程序计数器 PC 会指向执行中指令其地址两个字节后的地址。举例来说，在执行 0xC123 的单字节指令时，PC 值为 0xC125。

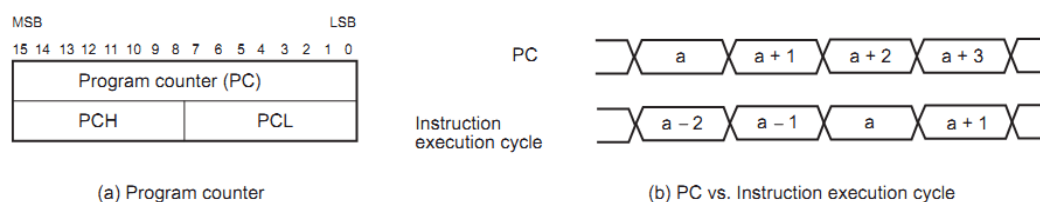


图 4.12 程序计数器 PC

4.5.2 跳转指令和程序计数器数值的关系

跳转指令可分为相对跳转指令和绝对跳转指令两种。跳转范围限制在程序存储器内，而无法在数据存储器内。以下说明是跳转指令对程序计数器数值的影响。

4.5.2.1 5 位移位相对跳转指令 (JRS cc, \$ + 2 + d)

当地址 0xE8C4 存储的指令为 "JRS T, \$+2+0x08" 时，若 JF=1，则程序计数器 PC 会加 0x08，并跳转至地址 0xE8CE。由于 PC 会指向执行中指令其地址两个字节后的地址，因此在这个范例中，跳转前的 PC 值为 0xE8C4+2=0xE8C6。

4.5.2.2 8 位移位相对跳转指令(JR cc, \$ + 2 + d / JR cc, \$ + 3 + d)

当地址 0xE8C4 存储的指令为 "JR Z, \$ + 2 + 0x80" 时，若 ZF = 1，程序计数器 PC 减 128 (加 0xFF80)，并跳转至地址 0xE846。

4.5.2.3 16 位绝对跳转指令 (JP a)

当地址 0xE8C4 存储的指令为“JP 0xC235”时，程序计数器会跳转至 0xC235。使用绝对跳转指令可在程序存储器的最大范围内跳转至任何位置。(therefore, 8K Bytes for MQ6906).

4.6 通用寄存器

MQ6906 有 8 个 8 位通用寄存器映像，这些通用寄存器是 W、A、B、C、D、E、H 和 L。这些寄存器也可相互配对成 16 位通用寄存器对 WA、BC、DE 和 HL。

通用寄存器没有特定的对应地址。在系统上电或复位后，通用寄存器的数值属性为未定义。

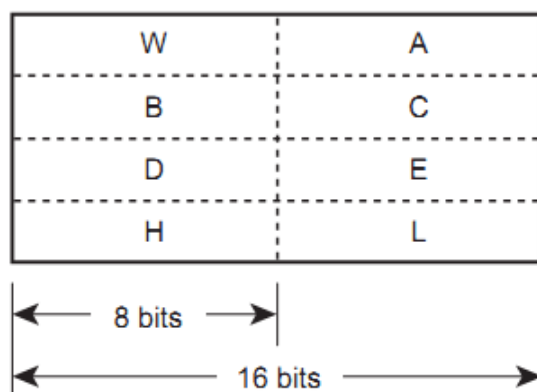


图 4.13 通用寄存器

W、A、B、C、D、E、H 和 L 通用寄存器个别为 8 位装载/储存和 ALU 指令所使用。WA、BC、DE 和 HL 通用寄存器为 16 位装载/储存和 ALU 指令所使用。除了本节叙述的通用寄存器功能外，这些寄存器对也提供下节叙述的其他功能。

4.6.1 A 寄存器

利用 A 寄存器，位操作指令可指定一寄存器中的某个位，测试其数值或令其改变数值。

A 寄存器也可以在 PC 相对寄存器间接寻址(PC+A)时，当作偏移量寄存器使用。

4.6.2 C 寄存器

在除法指令中，C 寄存器作除数寄存器用。除法运算后，余数被写回被除数寄存器对的高字节，商数被写回被除数寄存器对的低字节。

C 寄存器也可以在寄存器索引寻址(HL+C)时，当作偏移量寄存器使用。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.6.3 DE 寄存器

在寄存器间接寻址中，DE 寄存器保存操作数所在的存储器地址

4.6.4 HL 寄存器

在寄存器间接寻址中，HL 寄存器保存操作数所在的存储器的地址。索引寻址时，HL 寄存器用作索引寄存器使用。

4.6.5 16 位通用寄存器 IX · IY

MQ6906 有 2 个 16 位通用寄存器 IX 和 IY。寄存器间接寻址时，IX 和 IY 寄存器保存操作数所在的存储器地址。索引寻址时，IX 和 IY 寄存器当作索引寄存器使用。

系统上电和复位后，IX 和 IY 寄存器的数值属性为未定义。IX 和 IY 寄存器也可作为装载/储存和 ALU 指令作 16 位通用寄存器所使用。

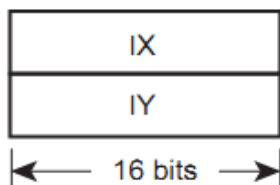


图 4.14 16 位通用寄存器 IX 和 IY

注：有两个寄存器组 (BANK0 和 BANK1) 可用。每个寄存器组均由 8 位通用寄存器 (W · A · B · C · D · E · H 和 L) 和 16 位通用寄存器 (IX 和 IY) 所组成。

范例：使用指令进行数据存储器传输，储存/还原寄存器 (主要任务是使用 BANK0)

```

PINTxx :      LD          RBS,1          ;Switches to the register bank
              ;BANK1
              Interrupt
              processing
              RETI
              ;RETURN
              (Makes a return automatically to
              BANK0 that was being used by the
              main task when the PSW is
              restored)
    
```


| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.7 程序状态字

程序状态字 PSW 位于地址为 0x003F 的特殊功能寄存器 SFR 中。程序状态字 PSW 包含以下 6 个标帜位：

- 跳转状态标帜位 Jump Status Flag, JF
- 零标帜位 Zero Flag, ZF
- 进位标帜位 Carry Flag, CF
- 半进位标帜位 Half Carry Flag, HF
- 正负号标帜位 Sign Flag, SF
- 溢位标帜位 Overflow Flag, VF

除了用专用指令读/写程序状态字 PSW 外，通用的装载指令也可以用来存取程序状态字 PSW。

程序状态字PSW结构

| PSW (0x003F) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|----|----|----|----|----|----|---|---|
| | JF | ZF | CF | HF | SF | VF | - | - |

程序状态字 PSW 包含 6 位状态信息，这些信息可以由中央处理器 CPU 的操作进行设定与清除。除了 HF 外，程序状态字的标帜位可被设定为成条件跳转指令“JR cc, a”和“JRS cc, a”中的条件代码 cc。

| cc | Meaning | Condition |
|-----|-----------------------------------|--------------------|
| T | True | JF = 1 |
| F | False | JF = 0 |
| Z | Zero | ZF = 1 |
| NZ | Not zero | ZF = 0 |
| CS | Carry set | CF = 1 |
| CC | Carry clear | CF = 0 |
| VS | Overflow set | VF = 1 |
| VC | Overflow clear | VF = 0 |
| M | Minus | SF = 1 |
| P | Plus | SF = 0 |
| EQ | Equal | ZF = 1 |
| NE | Not equal | ZF = 0 |
| LT | Unsigned less than | CF = 1 |
| GE | Unsigned greater than or equal to | CF = 0 |
| LE | Unsigned less than or equal to | (CF ∨ ZF) = 1 |
| GT | Unsigned greater than | (CF ∨ ZF) = 0 |
| SLT | Signed less than | (SF ∨ VF) = 1 |
| SGE | Signed greater than or equal to | (SF ∨ VF) = 0 |
| SLE | Signed less than or equal to | ZF ∨ (SF ∨ VF) = 1 |
| SGT | Signed greater than | ZF ∨ (SF ∨ VF) = 0 |

表 4.3 条件代码 (cc) 表

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

指令“LD PSW”可清除 PSW 中的其他位 (bits) , 但无法以“LD”相关指令写入 0x003F 地址 , 需以特定指令进行设定或清除。

中断时程序状态字 PSW 和程序计数器 PC 会一起被堆栈(储存)进堆栈区。执行中断返回指令 RETI 或 RETN 时 , 中央处理器 CPU 会从堆栈区中恢复 PC 和 PSW 的值。

在上电启动及复位时 , PSW 之状态值处于未定义状态。

4.7.1 零标帜 ZF

上一个 ALU 指令结果或上一个装载/储存指令的操作数为 0x00(8 位 ALU 或装载/储存操作)或 0x0000(16 位 ALU 操作)时 , 零标帜位 ZF 会被设定为 1。上一个位操作指令将位数值设定为 0 时 , 零标帜位 ZF 也会被设定为 1。除此之外 , 零标帜位 ZF 会被清除为 0。同时 , 上一个乘法指令的乘积或上一个除法指令的余数的高 8 位为 0x00 时 , 零标帜位 ZF 会被设定为 1 ; 否则 ZF 会被清空为 0。

4.7.2 半进位标帜 HF

进位标帜位 CF 包括加法指令的进位与减法指令的补位。若上一个除法指令的除数为 0x00(除数为零的错误) , 或其商数等于或大于 0x100(商数溢位的错误) , 进位标帜位 CF 会被设定为“1”。移位指令(shift)和循环指令(rotate)的操作也会伴随着进位标帜位 CF 的操作。在位操作指令中 , 进位标帜位 CF 是作单位布尔累加器用。进位标帜位 CF 可以用指令进行设定、清除或内容取反。

4.7.3 半进位标帜 HF

半进位标帜位 HF 包括 8 位加法指令的第 4 位进位或是 8 位减法指令的第 4 位补位。半进位标帜位 HF 用在二进制编码的十进制(binary-coded decimal, BCD)加法/减法指令中 , 以及十进制判断加和十进制判断减指令的修正中(DAAr 和 DASr)。

4.7.4 正负号标帜 SF

上一个算数指令结果的最高有效位(MSB)为“1”时 , 正负号标帜位 SF 会被设定为“1” , 否则正负号标帜位 SF 会被清除为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.7.5 溢位标帜 VF

当一个算数指令的结果发生溢位时，溢位标帜位 VF 会被设定为“1”，否则溢位标帜位会被清除为“0”。举例来说，两个正数相加得到负数或两个负数相加得到正数时，溢位标帜位 VF 会被设定为“1”。

4.7.6 跳转状态标帜 JF

跳转状态标帜位 JF 一般被设定为“1”，在特定指令操作下会被清除为“0”或是保留进位数值。跳转状态标帜位 JF 用于条件跳转指令的条件设定，如“JR T/F, a”和“JRS T/F, a” (T 和 F 代表条件为真和伪)。

例：假设以下条件

WA 寄存器 = 0x219A
HL 寄存器 = 0x00C5
数据存储器地址 0x00C5 = 0xD7
CF = 1, HF = 0, SF = 1, VF = 0

表 4.4 显示 A 寄存器、WA 寄存器和程序状态字 PSW 在各种指令操作下的结果。

| Instruction | Result in A or WA | PSW | | | | | |
|----------------|-------------------|-----|----|----|----|----|----|
| | | JF | ZF | CF | HF | SF | VF |
| ADDC A, (HL) | 72 | 1 | 0 | 1 | 1 | 0 | 1 |
| SUBB A, (HL) | C2 | 1 | 0 | 1 | 0 | 1 | 0 |
| CMP A, (HL) | 9A | 0 | 0 | 1 | 0 | 1 | 0 |
| AND A, (HL) | 92 | 0 | 0 | 1 | 0 | 1 | 0 |
| LD A, (HL) | D7 | 1 | 0 | 1 | 0 | 1 | 0 |
| ADD A, 0x66 | 00 | 1 | 1 | 1 | 1 | 0 | 0 |
| INC A | 9B | 0 | 0 | 1 | 0 | 1 | 0 |
| ROL A | 35 | 1 | 0 | 1 | 0 | 1 | 0 |
| ROR A | CD | 0 | 0 | 0 | 0 | 1 | 0 |
| ADD WA, 0xF508 | 16A2 | 1 | 0 | 1 | 0 | 0 | 0 |
| MUL WA | 13DA | 0 | 0 | 1 | 0 | 1 | 0 |
| SET A.5 | BA | 1 | 1 | 1 | 0 | 1 | 0 |

表 4.4 范例：A 寄存器、WA 寄存器和程序状态字 PSW 在各种指令操作下的结果

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.8 外围线路低耗电功能

MQ6906 具备低耗电寄存器 POFFCRn，可藉由特定外围线路的开关控制以降低系统耗电。低耗电寄存器 POFFCRn(n = 0, 1, 2, 3)的每个位可以被分别设定为允许或禁止外围线路功能。

设定低耗电寄存器 POFFCRn 的对应位为“0”后，基本时钟便停止供应至外围线路，藉由外围功能的禁止以降低系统耗电。外围功能禁止后无法使用。设定低耗电寄存器 POFFCRn 的对应位为“1”后，基本时钟正常供应至外围线路，允许外围功能的操作。

复位后，低耗电寄存器 POFFCRn 回复初始设定为“0”，所有外围功能被禁止而无法操作。在第一次启用外围功能时，确认程序中该外围功能对应的低耗电寄存器 POFFCRn 被设定为“1”后，才进行外围功能控制寄存器的操作。

进行外围功能操作的同时，不可改变低耗电寄存器 POFFCRn 中对应该外围功能的对应位数值为“0”，否则可能造成外围功能的操作不正常。

低耗电寄存器 0

| POFFCR0 (0x0F74) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|-----|---------|---------|-----|-----|--------|--------|
| 位符号 | - | - | TC023EN | TC001EN | - | - | TCA1EN | TCA0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|-----------------|---------------------------|
| TC023EN | TC02, TC03 允许控制 | 0 : Disable 1 : Enable |
| TC001EN | TC00, TC01 允许控制 | 0 : Disable 1 : Enable |
| TCA1EN | TCA1 允许控制 | 0 : Disable 1 : Enable |
| TCA0EN | TCA0 允许控制 | 0 : Disable 1 : Enable |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

低功耗寄存器 1

| POFFCR1 (0x0F75) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|-----|-----|-----|--------|-----|---------|---------|---------|
| 位符号 | - | - | - | SBI0EN | - | UART2EN | UART1EN | UART0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|----------|------------------|
| SBI0EN | I2CO 控制 | 0 : 禁止 1 : 允许 |
| UART2EN | UART2 控制 | 0 : 禁止 1 : 允许 |
| UART1EN | UART1 控制 | 0 : 禁止 1 : 允许 |
| UART0EN | UART0 控制 | 0 : 禁止 1 : 允许 |

低功耗寄存器 2

| POFFCR2 (0x0F76) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|-----|-----|-------|-----|-----|-----|--------|--------|
| 位符号 | - | - | RTCEN | - | - | - | SIO1EN | SIO0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|----------|------------------|
| RTCEN | RTC 允许控制 | 0 : 禁止 1 : 允许 |
| SIO1EN | SIO1 控制 | 0 : 禁止 1 : 允许 |
| SIO0EN | SIO0 控制 | 0 : 禁止 1 : 允许 |

低功耗寄存器 3

| POFFCR3 (0x0F77) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|-----|-----|--------|--------|--------|--------|--------|--------|
| 位符号 | - | - | INT5EN | INT4EN | INT3EN | INT2EN | INT1EN | INT0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|---------|------------------|
| INT5EN | INT5 控制 | 0 : 禁止 1 : 允许 |
| INT4EN | INT4 控制 | 0 : 禁止 1 : 允许 |
| INT3EN | INT3 控制 | 0 : 禁止 1 : 允许 |
| INT2EN | INT2 控制 | 0 : 禁止 1 : 允许 |
| INT1EN | INT1 控制 | 0 : 禁止 1 : 允许 |
| INT0EN | INT0 控制 | 0 : 禁止 1 : 允许 |

4.9 唤醒 KWU

所谓唤醒，是控制引脚 KW17 到引脚 KW10 使系统脱离停止工作模式。

4.9.1 唤醒 KWU 架构

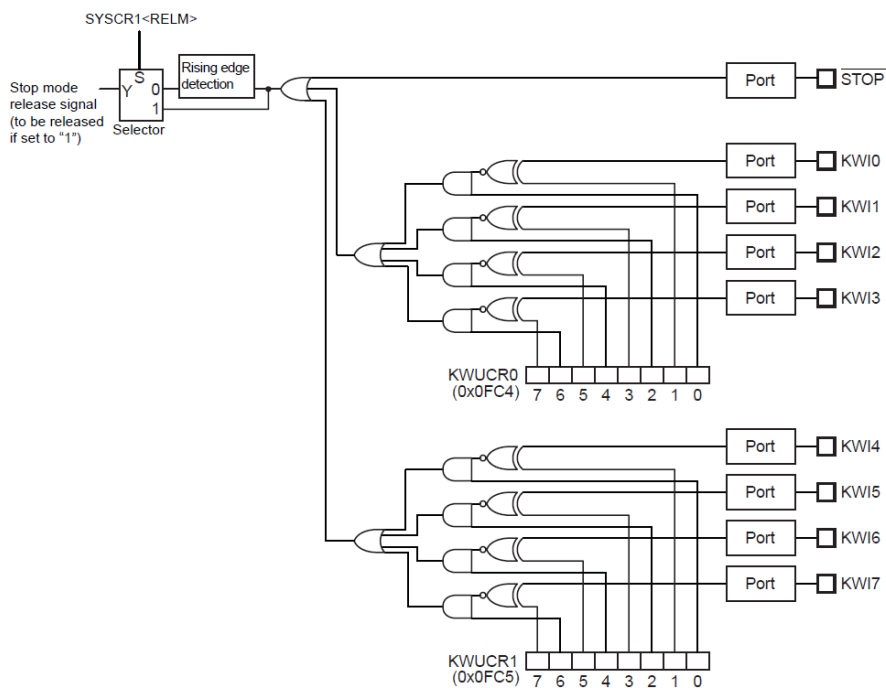


图 4.15 唤醒线路 (以 KW10 ~ KW17 为例)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.9.2 唤醒 KWU 控制

藉由操作 KWIm 引脚 (m : 0~7) , 用户可启动唤醒功能 , 使系统脱离停止模式。若要指定 KWIm 引脚作为停止模式释放引脚 , 必须先设定唤醒控制寄存器 (KWUCR0 和 KWUCR1)。

唤醒控制寄存器 0

| KWUCR0 (0x0FC4) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|-------|-------|-------|-------|-------|-------|-------|-------|
| 位符号 | KW3LE | KW3EN | KW2LE | KW2EN | KW1LE | KW1EN | KW0LE | KW0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|------------------|--------------------|
| KW3LE | KW13 引脚的停止模式释放电平 | 0 : 低电平 1 : 高电平 |
| KW3EN | KW13 引脚输入允许/禁止控制 | 0 : 禁止 1 : 允许 |
| KW2LE | KW12 引脚的停止模式释放电平 | 0 : 低电平 1 : 高电平 |
| KW2EN | KW12 引脚输入允许/禁止控制 | 0 : 禁止 1 : 允许 |
| KW1LE | KW11 引脚的停止模式释放电平 | 0 : 低电平 1 : 高电平 |
| KW1EN | KW11 引脚输入允许/禁止控制 | 0 : 禁止 1 : 允许 |
| KW0LE | KW10 引脚的停止模式释放电平 | 0 : 低电平 1 : 高电平 |
| KW0EN | KW10 引脚输入允许/禁止控制 | 0 : 禁止 1 : 允许 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

唤醒控制寄存器 1

| KWUCR1 (0x0FC5) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|-------|-------|-------|-------|-------|-------|-------|-------|
| 位符号 | KW7LE | KW7EN | KW6LE | KW6EN | KW5LE | KW5EN | KW4LE | KW4EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|------------------|--------------------|
| KW7LE | KW17 引脚的停止模式释放电平 | 0 : 低电平 1 : 高电平 |
| KW7EN | KW17 引脚输入允许/禁止控制 | 0 : 禁止 1 : 允许 |
| KW6LE | KW16 引脚的停止模式释放电平 | 0 : 低电平 1 : 高电平 |
| KW6EN | KW16 引脚输入允许/禁止控制 | 0 : 禁止 1 : 允许 |
| KW5LE | KW15 引脚的停止模式释放电平 | 0 : 低电平 1 : 高电平 |
| KW5EN | KW15 引脚输入允许/禁止控制 | 0 : 禁止 1 : 允许 |
| KW4LE | KW14 引脚的停止模式释放电平 | 0 : 低电平 1 : 高电平 |
| KW4EN | KW14 引脚输入允许/禁止控制 | 0 : 禁止 1 : 允许 |

4.9.3 功能

藉由操作 KWIm 引脚 (m : 0~7) , 用户可启动唤醒功能 , 使系统脱离停止模式。若要指定 KWIm 引脚作为停止模式释放引脚 , 必须先设定唤醒控制寄存器 KWUCRn (n : 0~1) 。

4.9.3.1 设定 KWUCRn 和 P4PU 寄存器

要指定 KWIm 引脚作为停止模式释放引脚 , 必须设定唤醒控制寄存器 KWUCRn<KWmEN>为"1"。KWIm 引脚对应的唤醒控制寄存器 KWUCRn<KWmEN>被设定为"1"后 , 可藉由设定 KWURn<KWmLE>寄存器以设定停止模式释放电平。若 KWUCRn<KWmLE>为"0" , 输入低电平信号可释放停止模式。若 KWUCRn<KWmLE>为"1" , 输入高电平信号可释放停止模式。举例来说 , 若要设定系统在 KW10 脚位接收到高电平输入信号时脱离停止模式 , 设定 KWUCR0<KW0EN>为"1" , 并设定 KWUCR0 <KW0LE>为"1"。

每个 KWIm 引脚都可连接内置上拉电阻。在连接内置上拉电阻前 , P4 (KW10~KW17) 端口内置上拉电阻控制寄存器 P4PU 的对应位必须被设定为"1"。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4.9.3.2 启动停止模式

要启动停止模式，设定 SYSCR1<RELM>为"1"(电平释放模式)并设定 SYSCR1<STOP>为"1"。要使用唤醒功能，不要将 SYSCR1<RELM>设定为"0"(边沿释放模式)。

4.9.3.3 脱离停止模式

要脱离停止模式，可在 KWIm 引脚上输入符合设定的停止模式释放电平。

如果 KWIm 引脚在系统要进入停止模式时已位于释放电平，系统会执行以下的指令并停止启动停止模式(无唤醒动作)。

要脱离停止模式，请在 STOPB 引脚中输入高电平，或在 KWIm 引脚输入特定的释放电平，并启用 KWIm 输入。如果要从 KWIm 引脚释放停止模式，请在从停止模式启动到释放的过程中持续对 STOPB 引脚输入低电平。

如果在 STOP 模式启动时 STOP 引脚或 KWIm 引脚已经处于释放电平，则以下指令将在 STOP 模式未启动下执行（不执行唤醒）。

注 1：请勿在唤醒控制寄存器 (KWUCRn) 设置启用了输入接收功能的 KWIm 引脚上施加模拟电压，否则会流过穿透电流。

注 2：如果对 KWIm 引脚施加了模拟电压，并且通过唤醒控制启用了输入接收功能寄存器 (KWUCRn) 设置，将流过穿透电流。因此，在这种情况下，模拟电压应为不适用于此引脚。

| Pin name | Release level (edge) | | |
|--------------------------|--|-------------------|---|
| | SYSCR1<RELM>="1" (level release mode) | | SYSCR1<RELM>="0" (edge release mode) |
| | KWUCRn<KWmLE>="0" | KWUCRn<KWmLE>="1" | |
| $\overline{\text{STOP}}$ | "H" level | | Rising edge |
| KWIm | "L" level | "H" level | Don't use |

表 4.5 停止模式释放等级 (边沿)

5. 复位功能

5.1 复位控制线路

复位线路可控制外部和内部的复位因素并使系统复位。

5.1.1 复位架构

复位控制电路包括以下复位信号生成电路：

1. 外部复位输入(RESETB·外部因素)
2. 上电复位(POR·内部因素)
3. 电压检测复位 1 (LVD1·内部因素)
4. 电压检测复位 2 (LVD2·内部因素)
5. 看门狗定时器复位(WDT·内部因素)
6. 系统时钟复位(内部因素)
7. Trimming data 复位 (内部因素)
8. Flash 待机复位(内部因素)

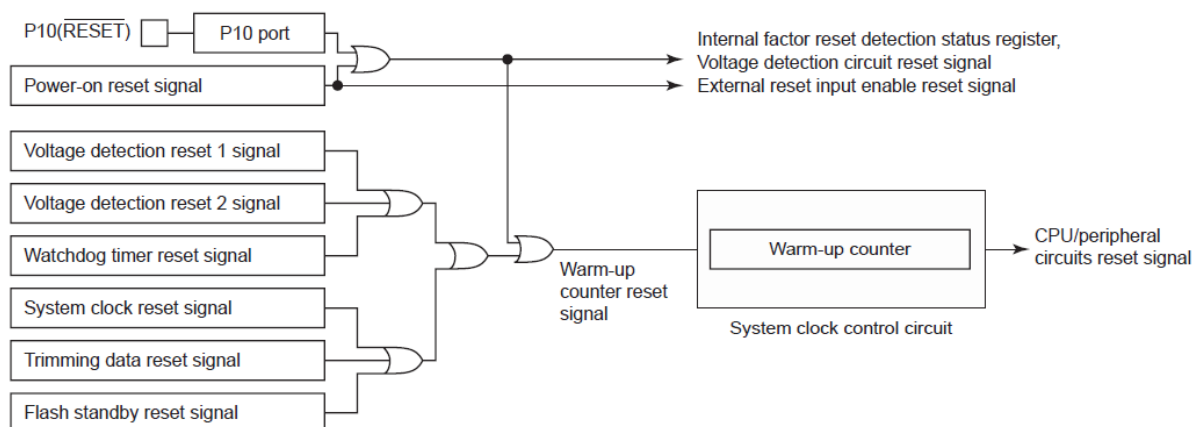


图 5.1 复位控制线路

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

5.1.2 复位控制

复位控制电路由系统控制寄存器 3(SYSOCR3) · 系统控制寄存器 4(SYSOCR4) · 系统控制状态寄存器(SYSOCR4)和内部因素复位检测状态寄存器(IRSTSR)控制。

系统控制寄存器3

| SYSOCR3 (0x0FDE) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|---|---|---|---|---|---------|---------|--------|
| 位符号 | - | - | - | - | - | (RVCTR) | (RAREA) | RSTDIS |
| 读/写 | R | R | R | R | R | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|-------------|------------------------------|
| RSTDIS | 外部复位输入允许寄存器 | 0 : 允许外部复位输入 1 : 禁止外部复位输入 |
|--------|-------------|------------------------------|

注 1 : 已经允许的 SYSOCR3<RSTDIS>只能由上电复位进行初始化 · 不能由外部复位输入或内部因素复位进行初始化 · 利用上电复位 · 外部复位或内部因素复位可以恢复 SYSOCR3 的初始设定数值。

注 2 : 在 0xB2 被写进系统控制寄存器 4 (SYSOCR4)之前 · SYSOCR3<RSTDIS>的数值都无效。

注 3 : 设定 SYSOCR3<RSTDIS>后 · 必须在普通 1 模式下而 fcgck 为 fc/4 (CGCR <FCGCKSEL> = 00)的情况下 · 写 0xB2 进 SYSOCR4 寄存器(允许 SYSOCR3<RSTDIS>的设定) · 否则 SYSOCR3<RSTDIS>可能会在非预期的情况下被启动。

注 4 : SYSOCR3 读出的第 7 位到第 3 位皆为“0”。

系统控制寄存器 4

| SYSOCR4 (0x0FDF) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|------------|---|---|---|---|---|---|---|
| 位符号 | SYSOCR4 | | | | | | | |
| 读/写 | Write only | | | | | | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|------------------|---|
| SYSOCR4 | 写入 SYSOCR3 数据控制码 | 0xB2 : 允许 SYSOCR3<RSTDIS>内容 0xD4 : 允许 SYSOCR3 <RAREA>和 SYSOCR3 <RVCTR>内容 0x71 : 允许 IRSTSR <FCLR>内容 其他 : 无效 |
|---------|------------------|---|

注 1 : SYSOCR4 是个唯写入寄存器 · 无法用读取-修改-写入指令如位操作指令进行存取。

注 2 : 设定 SYSOCR3<RSTDIS>后 · 必须在普通模式下而 fcgck 为 fc/4 (CGCR <FCGCKSEL> = 00)的情况下 · 写 0xB2 进 SYSOCR4 寄存器(允许 SYSOCR3<RSTDIS>的设定) · 否则 SYSOCR3<RSTDIS>可能会在非预期的情况下被启动。

注 3 : 修改 IRSTSR <FCLR>後 · 应在 SYSOCR4 写入 0x71 (當 fcgck 為 fc / 4 (CGCR <FCGCKSEL> = 00) 時 · 在 NORMAL 模式下 · 啟動 IRSTSR <FCLR>代碼 · 否則 IRSTSR <FCLR>可能会在非预期的情况下被启动。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

系统控制状态寄存器 4

| SYSSR4 (0x0FDF) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|---|---|---|---|---|----------|----------|---------|
| 位符号 | - | - | - | - | - | (RVCTRS) | (RAREAS) | RSTDISS |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|-------------|--|
| RSTDISS | 外部复位输入允许寄存器 | 0 : 允许外部复位输入(SYSCR3<RSTDIS>数值为"0") 1 : 禁止外部复位输入(SYSCR3<RSTDIS>数值为"1") |
|---------|-------------|--|

注 1 : 已经允许的 SYSCR3<RSTDIS>只能由上电复位进行初始化, 不能由外部复位输入或内部因素复位进行初始化。利用上电复位、外部复位或内部因素复位可以恢复 SYSCR3 的初始设定数值。

注 2 : SYSSR4 读出的第 7 位到第 3 位皆为"0"。

注 3 : 程序传输范例 (将数据区中保存的程序传输到 RAM)

```
LD    HL,TRANSFER_STAR_ADDRESS    ;Destination RAM address
LD    DE,PROGRAM_START_ADDRESS    ;Source ROM address
LD    BC,BYTE_OF_PROGRAM          ;Number of bytes of the program to be executed-1
LD    A,(DE)                      ;Reading the program to be transferred
LD    (HL),A                      ;Writing the program to be transferred
INC   HL                          ;Destination address increment
INC   DE                          ;Source address increment
DEC   BC                          ;Source address increment
J     F,TRANS_RAM                 ;Have all the programs been transferred?
```

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

内部因素复位检测状态寄存器

| IRSTSR (0x0FCC) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|------|-------|-------|-------|--------|--------|-------|-------|
| 位符号 | FCLR | FLSRF | TRMDS | TRMRF | LVD2RF | LVD1RF | SYSRF | WDTRF |
| 读/写 | W | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|--------------------|-------------------------------------|
| FCLR | 标帜初始化控制 | 0 : - 1 : 清除内部因素复位标帜为“0”。 |
| FLSRF | Flash 待机复位侦测标帜 | 0 : - 1 : 检测 Flash 待机复位 |
| TRMDS | Trimming data 状态 | 0 : - 1 : 检测到异常 Trimming data 状态 |
| TRMRF | Trimming data 复位标帜 | 0 : - 1 : 检测 Trimming data 复位 |
| LVD2RF | 电压检测复位 2 侦测标帜 | 0 : - 1 : 侦测电压检测 2 复位 |
| LVD1RF | 电压检测复位 1 侦测标帜 | 0 : - 1 : 侦测电压检测 1 复位 |
| SYSRF | 系统时钟复位侦测标帜 | 0 : - 1 : 侦测系统时钟复位 |
| WDTRF | 看门狗定时器复位侦测标帜 | 0 : - 1 : 侦测看门狗定时器复位。 |

注 1 : 内部因素复位检测状态寄存器(IRSTSR)仅能透过上电复位进行初始化。

注 2 : 内部因素复位检测状态寄存器(IRSTSR)可能因噪声干扰或其他因素无法正常工作，进行系统设计时请务必特别注意。

注 3 : 如果在 IRSTR <FCLR> 设置为“1”后，将 SYSCR4 设置为 0x71，则内部因素复位标帜被清除为“0”，并且 IRSTSR <FCLR> 被自动清除为“0”。

注 4 : 修改 IRSTSR <FCLR> 后，应将 SYSCR4 写入 0x71，当 $fcgck$ 为 $fc/4$ ($CGCR <FCGCKSEL> = 00$) 时，在 NORMAL 模式下启用 IRSTSR <FCLR> 的代码，否则 IRSTSR <FCLR> 可能会在非预期的情况下被启动。

注 5 : IRSTSR 的第 7 位读为 0。

5.1.3 复位功能

进行复位时，上电复位、外部复位输入以及内部因素复位信号会被输入至时钟产生器的唤醒线路中。

进行复位时，唤醒计数器线路、中央处理器 CPU 以及外围线路都会重置。

系统脱离复位后，唤醒计数器会开始计数高速时钟 fc ，并且随后进行系统唤醒。

在系统脱离复位后的唤醒过程中，系统会从 Flash 存储器中装载梯形电阻的调整修正(trimming)数据，并藉此调整上电复位和电压检测线路所需的比较电平。

完成系统唤醒后，中央处理器 CPU 会开始执行复位矢量地址 0xFFFFE 到 0xFFFF 存放的程序。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

若在系统唤醒的过程中输入复位信号，唤醒计数器线路会重置。

上电复位、外部复位输入和内部因素复位的复位操作是相同的，但是和某些特殊功能寄存器与电压检测线路的起始操作并不同。

进行复位时，外围线路的状态如下表 5.1 所示。

| 内置硬件 | 复位时 | 唤醒中 | 唤醒后 |
|------------------------------------|--|--|--|
| 程序计数器 PC | MCU mode : 0xFFFF Serial PROM mode : 0x1FFE | MCU mode : 0xFFFF Serial PROM mode : 0x1FFE | MCU mode : 0xFFFF Serial PROM mode : 0x1FFE |
| 堆栈指针 SP | 0x00FF | 0x00FF | 0x00FF |
| 数据存储器 RAM | 不确定 | 不确定 | 不确定 |
| 通用功能寄存器 (W、A、B、C、D、E、H、L、IX和IY) | 不确定 | 不确定 | 不确定 |
| 寄存器组选择器(RBS) | 0 | 0 | 0 |
| 跳转状态标帜位 JF | 不确定 | 不确定 | 不确定 |
| 零标帜位 ZF | 不确定 | 不确定 | 不确定 |
| 进位标帜位 CF | 不确定 | 不确定 | 不确定 |
| 半进位标帜位 HF | 不确定 | 不确定 | 不确定 |
| 正负号标帜位 SF | 不确定 | 不确定 | 不确定 |
| 溢位标帜位 VF | 不确定 | 不确定 | 不确定 |
| 中断主允许标帜 IMF | 0 | 0 | 0 |
| 个别中断允许标帜 EF | 0 | 0 | 0 |
| 中断锁存器 IL | 0 | 0 | 0 |
| 高速时钟振荡线路 | 振荡允许 | 振荡允许 | 振荡允许 |
| 低速时钟振荡线路 | 振荡禁止 | 振荡禁止 | 振荡禁止 |
| 唤醒计数器 | 复位 | 开始 | 停止 |
| 时序产生器预比例器与分频器 | 0 | 0 | 0 |
| 看门狗定时器 | 禁止 | 禁止 | 允许 |
| 电压检测线路 | 禁止或允许 | 禁止或允许 | 禁止或允许 |
| I/O端口引脚状态 | 高阻 | 高阻 | 高阻 |
| 特殊功能寄存器 | 参考SFR说明 | 参考SFR说明 | 参考SFR说明 |

表 5.1 利用复位操作进行内置硬件的初始化及完成复位后的状态

注 1：电压检测线路只能由外部复位输入或上电复位 (Power-on Reset) 进行功能禁止。

注 2：“HiZ”表示高阻抗

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

5.1.4 复位信号产生因素

复位信号是依以下的因素产生：

5.1.4.1 外部复位输入(RESETB 引脚输入)

P10 端口可作 RESETB 引脚使用。上电后，P10 默认是复位功能，请注意必须为高电平后，芯片才能正常工作。芯片正常工作后可以通过程序设定为 IO 端口。

-当电压快速上升时：

当电源上升时间 (t_{VDD}) 小于 5 ms 并且余量(margin)足够时，可以通过上电复位或外部复位 (RESETB 引脚输入) 来释放复位。

上电复位逻辑和外部复位 (RESETB 引脚输入) 逻辑为 ORed，表示当其一或两个都为有效时，MCU 将进行复位。复位时间由复位源决定，复位时间较长。

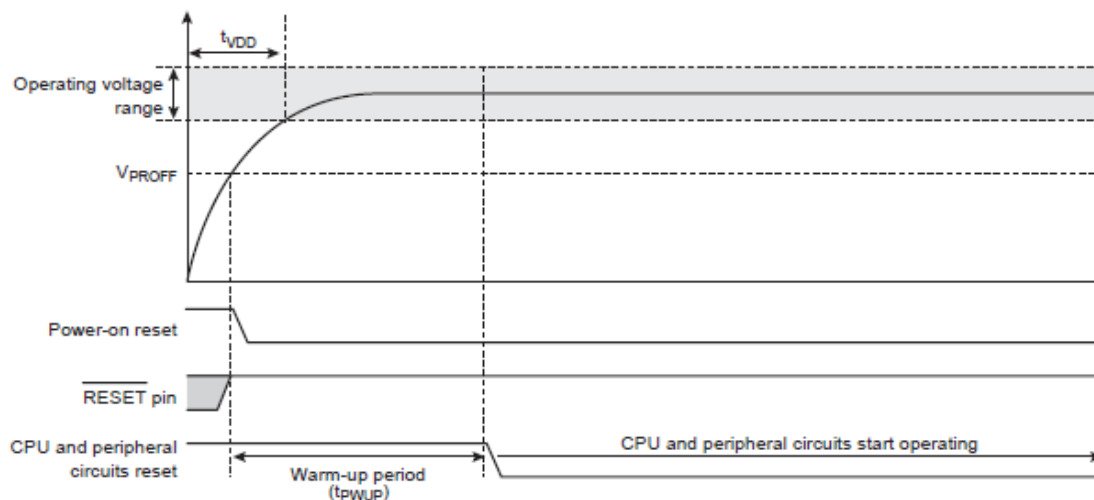
如果在电压升到上电复位释放电压 (V_{PROFF}) 之前 RESETB 引脚的电平从低变高，或者 RESETB 引脚的电平从一开始就为高电平，则复位时间取决于上电复位。如果在电压超过 V_{PROFF} 之后 RESETB 引脚电平从低变为高，则复位时间取决于外部复位。

在第一种情况下，唤醒时间在释放上电复位信号时开始。在第二种情况下，当 RESETB 引脚电平变为高电平时，唤醒开始。唤醒期间结束后，CPU 和外围电路开始运行 (图 5.2)。

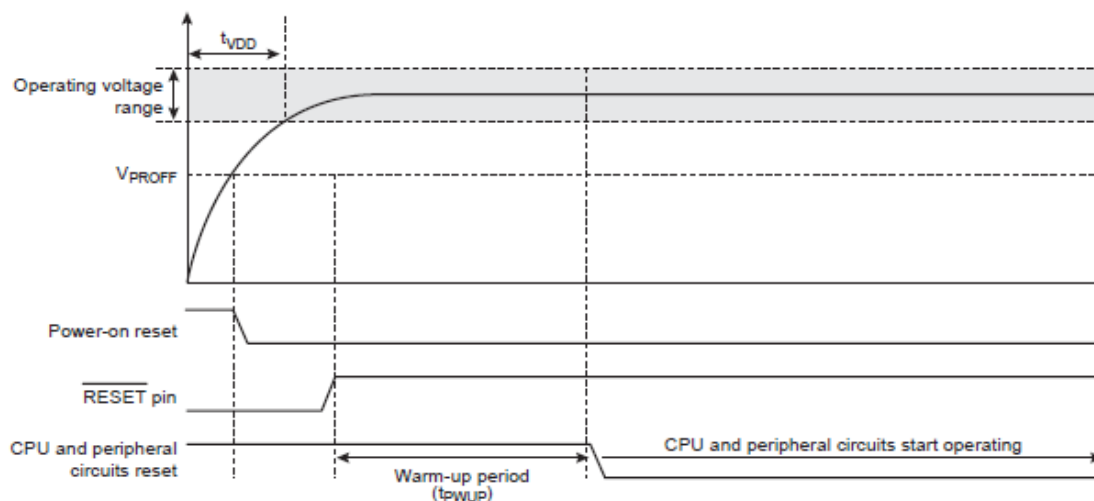
-当电压缓慢上升时：

当电源上升时间 (t_{VDD}) 大过 5 ms 时，必须使用 RESETB 引脚释放复位

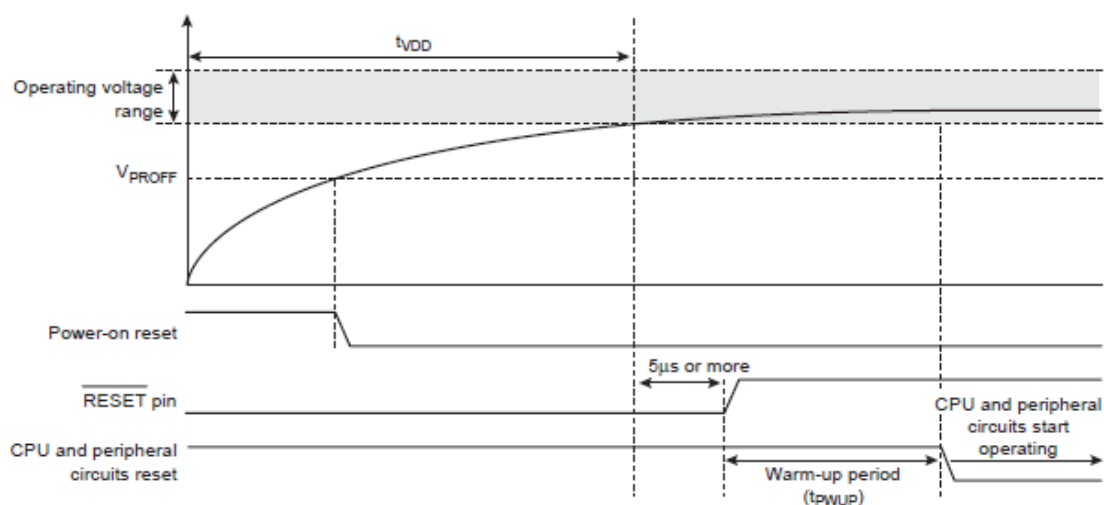
在这种情况下，保持 RESETB 引脚为低电平，直到电压上升到工作电压范围并且振荡稳定为止。达到此状态后，至少需等待 5 μ s，然后将 RESETB 引脚拉为高电平。将 RESETB 引脚电平更改为高电平，将启动唤醒。唤醒时间结束后，CPU 和外围电路开始运行 (图 5.2)。



When the supply voltage rises rapidly (When the reset time depends on power-on reset)



When the supply voltage rises rapidly (When the reset time depends on external reset)



When the supply voltage rises slowly

图 5.2 外部复位输入 (上电时)

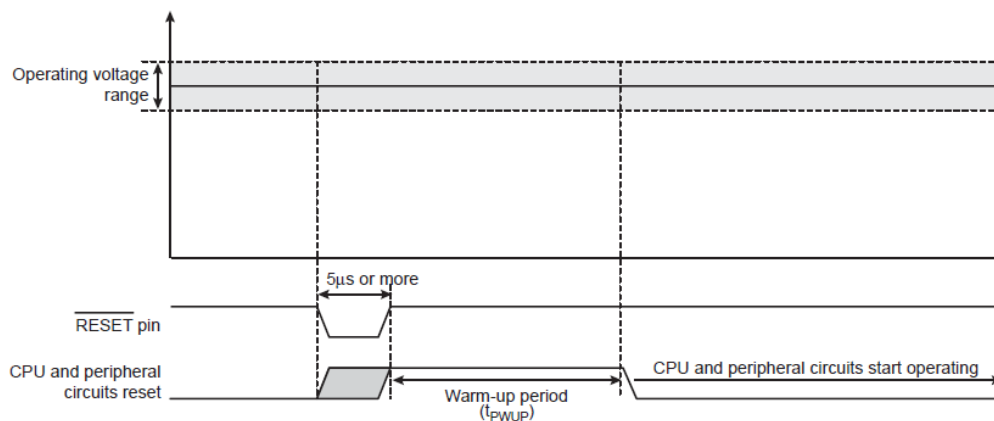


图 5.3 外部复位输入 (电压稳定后)

在以上两种情况下，改变 RESETB 引脚的为高电平系统复位后，系统会在脱离复位后开始进行唤醒操作。

注：当供应电压等于或低于上电复位电路的检测电压时，就算 RESETB 引脚为“H”，系统也不会脱离上电复位。

5.1.4.2 上电复位

上电复位是种发生在系统上电时的一种内部因素复位。

供应电压升高的过程中，供应电压若低于或等于上电复位线路的释放电压，会产生复位信号。如果供应电压高于该释放电压，复位信号会被解除。

供应电压降低的过程中，供应电压若低于或等于上电复位线路的检测电压，会产生复位信号。相关说明请参考“5.2 上电复位线路”。

5.1.4.3 电压检测复位

电压检测复位是一种内部因素复位。当供应电压达到预先设定的侦测电压值时，电压检测复位便会发生。相关说明请参考“5.3 电压检测线路”。

5.1.4.4 看门狗定时器(WDT) 复位

看门狗定时器复位是一种内部因素复位。当看门狗定时器发生溢位时，看门狗定时器复位便会发生。相关说明请参考“10.1 看门狗定时器”。

5.1.4.5 系统时钟复位

系统时钟复位是一种内部因素复位。在振荡允许寄存器被侦测到进入让中央处理器 CPU 当机的组合设定时，系统时钟复位便会发生。相关说明请参考“6 系统时钟控制器”一章。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

5.1.4.6 Flash 待机复位

Flash 待机复位是一种内部因素复位，由 Flash 处于待机模式下，对 Flash 存储器数据的读或写所产生。相关说明请参考“14 Flash 存储器”一章。

5.1.4.7 内部因素复位检测状态寄存器

释放内部因素复位后（上电复位除外），读取内部因素复位检测状态寄存器 IRSTSR，可以知道引起复位的因素。

内部因素复位检测状态寄存器由外部复位输入或上电复位初始化。

将 IRSTSR <FCLR> 设置为 “1”，并将 0x71 写入 SYSCR4。这启动 IRSTSR <FCLR>，并且内部因素复位检测状态寄存器被清除为 “0”。初始化内部因素复位检测状态寄存器后，IRSTSR <FCLR> 将自动清除为 “0”。

注 1：内部因素复位检测状态寄存器 (IRSTSR) 可能因噪声干扰或其他因素无法正常工作，进行系统设计时请务必特别注意。

注 2：修改 IRSTSR <FCLR> 后，应将 SYSCR4 写入 0x71，当 fcgck 为 $f_c/4$ (CGCR <FCGCKSEL> = 00) 时，在 NORMAL 模式下启用 IRSTSR <FCLR> 的代码，否则 IRSTSR <FCLR> 可能会在非预期的情况下被启动。

5.1.4.8 使用 P10 作外部复位

若要使用 P10 进行外部复位，在系统上电且复位释放后的唤醒操作完成前，保持 P10 在高电平。

上电复位后的系统唤醒操作完成后，设定 PICR0 为 “0”，并将上拉电阻连接至 P10 端口。接着清除 SYSCR3 <RSTDIS> 为 “0”，并且将 0xB2 写入 SYSCR4 寄存器。如此可允许外部复位功能并使用 P10 端口为复位输入引脚。

要使用 P10 作 IO 引脚，设定 SYSCR3 <RSTDIS> 为 “1”，并且将 0xB2 写入 SYSCR4 寄存器。

注 1：P10 引脚稳定地位于高电平时，才可进行由外部复位输入引脚切换成 IO 引脚，或是由 IO 引脚切换成外部复位输入引脚的功能切换操作。在 P10 引脚处于低电平时，进行引脚功能的切换可能会导致复位。

注 2：若外部复位输入被当作 IO 端口使用，则清除 SYSCR3 <RSTDIS> 为 “0” 的程序在执行时会发生问题。此程序执行的异常，可能造成系统的外部复位输入操作异常。

注 3：设定 SYSCR3 <RSTDIS> 后，必须在普通 1 模式下而 fcgck 为 $f_c/4$ (CGCR <FCGCKSEL> = 00) 的情况下，写 0xB2 进 SYSCR4 寄存器 (允许 SYSCR3 <RSTDIS> 的设定)，否则 SYSCR3 <RSTDIS> 可能会在非预期的情况下被启动。

5.2 上电复位线路

供应电源开启时，上电复位线路会产生一个复位信号。当供应电压低于上电复位线路的侦测电压时，上电复位信号便被产生。

5.2.1 上电复位架构

上电复位线路包含参考电压产生线路和比较器。供应电压经梯形电阻进行分压后，比较器会取之与参考电压产生线路所产生的参考电压进行比较。

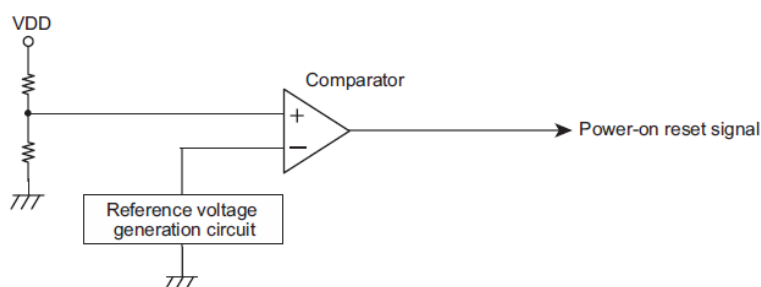


图 5.4 上电复位线路

5.2.2 上电复位功能

供应电压升高的过程中，供应电压若低于或等于上电复位线路的释放电压，会产生复位信号。如果供应电压高于该释放电压，复位信号会被解除。

供应电压降低的过程中，供应电压若低于或等于上电复位线路的检测电压，会产生复位信号。

到上电复位信号产生之前，唤醒线路和中央处理器 CPU 处于复位状态。

上电复位信号的释放会启动唤醒线路。等唤醒操作完成(过完唤醒时间后)，中央处理器 CPU 和外围线路会脱离复位。

在上电复位释放电压检测到唤醒操作完成之间，必须将供应电压升高至操作范围内。若供应电压在系统完成唤醒前没有进入操作范围，MCU 工作可能会发生不正常的状况。

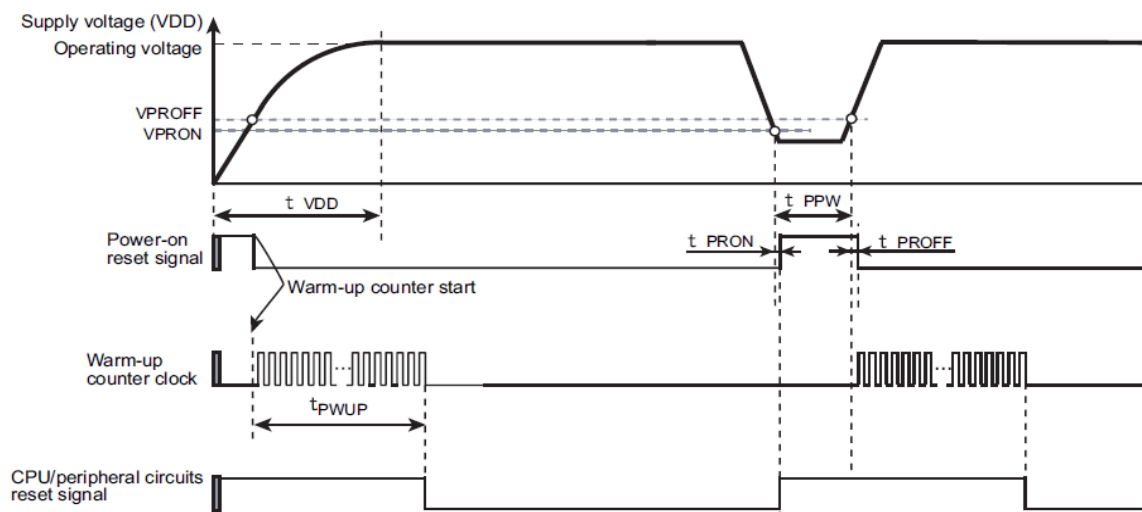


图 5.5 上电复位工作时序

注：供应电压(VDD)若不稳定，可能会造成上电复位线路工作不正常。进行系统设计时，必须将相关的电气特性列入考虑。

5.3 电压检测线路

电压检测线路会检测供应电压的下降，并且产生电压检测中断(INTLVD)要求信号与电压检测复位信号。

注：供应电压(VDD)若不稳定，可能会造成电压检测线路工作不正常。进行系统设计时，必须将相关的电气特性列入考虑。

5.3.1 电压检测架构

电压检测线路包含参考电压产生线路，检测电压电平选择线路，比较器与控制寄存器。

供应电压(VDD)在经过梯形电阻的分压后，会被输入检测电压选择线路。依据 VDxLVL 的电平，检测电压选择线路会产生选择电压，而比较器会将其与参考电压作比较。供应电压(VDD)低于检测电压 VDxLVL 时，电压检测中断要求信号或电压检测复位信号会被产生。(x = 1, 2)

藉由软件编程，可选择当供应电压(VDD)低于检测电压(VDxLVL)时，电压检测线路产生的是电压检测复位信号，还是电压检测中断(INTLVD)要求信号。

注：由于电压检测所使用之比较器不包含滞后架构，当供应电压(VDD)接近检测电压(VDxLVL)时，可能频繁产生电压检测中断(INTLVD)要求信号。因为供应电压(VDD)降低至检测电压与回升至检测电压，皆会产生电压检测中断(INTLVD)要求信号。

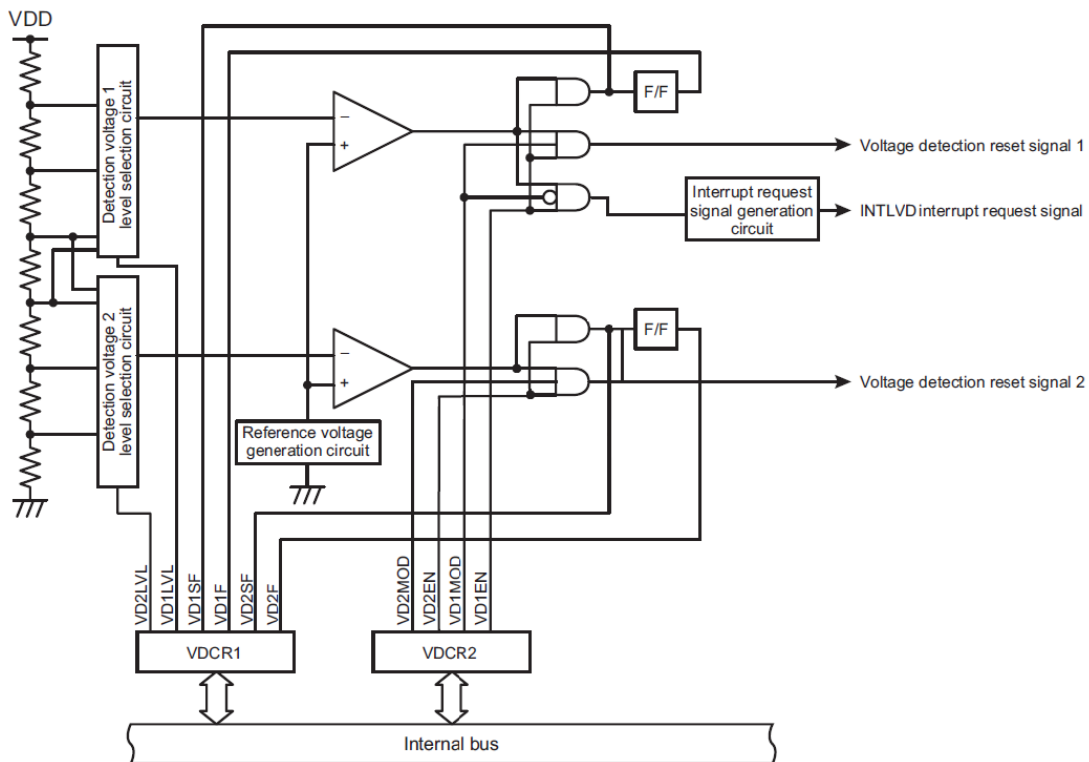


图 5.6 电压检测线路

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

5.3.2 电压检测控制

电压检测线路是由电压检测控制寄存器 1 与 2 控制。

电压检测控制寄存器 1

| VDCR1 (0x0FC6) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|------|-----------|--------|---|------|-----------|--------|---|
| 位符号 | VD2F | VD2SF | VD2LVL | | VD1F | VD1SF | VD1LVL | |
| 读/写 | R/W | Read only | R/W | | R/W | Read only | R/W | |
| 复位后 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 |

| VD2F | 电压检测 2 标帜 (VDD < VD2LVL 时·保持状态) | 读 | | 写 |
|--------|---|----|------------------|---------------|
| | | 0 | 0 : VDD ≥ VD2LVL | 将 VD2F 清除为“0” |
| VD2SF | 电压检测 2 状态标帜 (VDD 和 VD2LVL 两者之间的数值关系) | 0 | 0 : VDD ≥ VD2LVL | |
| | | 1 | 1 : VDD < VD2LVL | |
| VD2LVL | 检测电压选择 2 | 00 | 3.70V +/- 0.2 V | |
| | | 01 | 3.15V +/- 0.15 V | |
| | | 10 | 2.85V +/- 0.15 V | |
| | | 11 | 保留 | |
| VD1F | 电压检测 1 标帜 (VDD < VD1LVL 时·保持状态) | 读 | | 写 |
| | | 0 | 0 : VDD ≥ VD1LVL | 将 VD1F 清除为“0” |
| VD1SF | 电压检测 1 状态标帜 (VDD 和 VD1LVL 两者之间的数值关系) | 0 | 0 : VDD ≥ VD1LVL | |
| | | 1 | 1 : VDD < VD1LVL | |
| VD1LVL | 检测电压选择 1 | 00 | 4.50V +/- 0.2 V | |
| | | 01 | 4.20V +/- 0.2 V | |
| | | 10 | 3.70V +/- 0.2 V | |
| | | 11 | 3.15V +/- 0.15 V | |

注 1 : 上电复位后·电压检测控制寄存器 VDCR1 会被回复至初始设定。

注 2 : 若用软件进行 VD2F 与 VD1F 清除的同时·也因电压检测而必须被设定·将以电压检测的设定为主。

注 3 : 无法用软件将 VD2F 与 VD1F 设定为“1”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

电压检测控制寄存器 2

| VDCR2 (0x0FC7) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------------|---|---|-----|-----|--------|-------|--------|-------|
| 位符号 | - | - | "0" | "0" | VD2MOD | VD2EN | VD1MOD | VD1EN |
| 读/写 | R | R | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|-----------------|--|
| VD2MOD | 选择电压检测 2 的工作模式 | 0 : 产生电压检测中断(INTLVD)要求信号 1 : 产生电压检测复位信号 2 |
| VD2EN | 允许/禁止电压检测 2 的操作 | 0 : 禁止电压检测 2 的操作 1 : 允许电压检测 2 的操作 |
| VD1MOD | 选择电压检测 1 的工作模式 | 0 : 产生电压检测中断(INTLVD)要求信号 1 : 产生电压检测复位信号 |
| VD1EN | 允许/禁止电压检测 1 的操作 | 0 : 禁止电压检测 1 的操作 1 : 允许电压检测 1 的操作 |

注 1 : 上电复位后, 电压检测控制寄存器 VDCR2 会被回复至初始设定。

注 2 : VDCR2 读出的第 7 与第 6 位为"0"。

注 3 : VDCR2 的第 5 与第 4 位应清除为"0"。

5.3.3 电压检测功能

电压检测线路有两组检测电压 (VDxLVL, x = 1, 2) 可供设定。允许/禁止电压检测以及供应电压(VDD)低于检测电压 VDxLVL 时系统该执行的操作, 都可透过程序进行设定。

5.3.3.1 允许/禁止电压检测操作

设定 VDCR2<VDxEN>为"1"可允许电压检测操作。设定 VDCR2<VDxEN>为"0"则会禁止电压检测操作。

上电复位或外部复位输入后, 电压检测控制寄存器 VDCR2<VDxEN>将立刻被清除为"0"。

注 : 供应电压(VDD)低于检测电压 VDxLVL 时, 设定 VDCR2<VDxEN>为"1"会产生电压检测中断要求信号或是电压检测复位信号。

5.3.3.2 选择电压检测操作模式

设定 VDCR2<VDxMOD>为"0"时, 电压检测操作模式为产生电压检测中断(INTLVD)要求信号之产生。

设定 VDCR2<VDxMOD>为"1"时, 电压检测操作模式为产生电压检测复位信号。

(a) 在产生电压检测中断(INTLVD)要求信号的模式下 (VDCR2<VDxMOD>= "0")

当 $VDCR2<VDxEN>$ 为 "1"，在供应电压 (VDD) 降低至检测电压 $VDxLVL$ 时，系统会产生电压检测中断 (INTLVD) 要求信号。

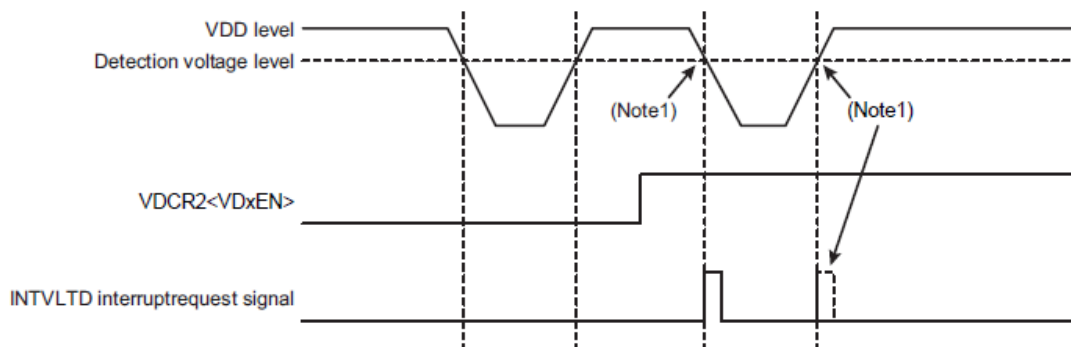


图 5.7 电压检测中断 (INTLVD) 要求信号

注 1：由于电压检测所使用之比较器不包含滞后架构，当供应电压 (VDD) 接近检测电压 ($VDxLVL$) 时，可能频繁产生电压检测中断 (INTLVD) 要求信号。因为供应电压 (VDD) 降低至检测电压与回升至检测电压，皆会产生电压检测中断 (INTLVD) 要求信号。

注 2：若在空中闲 0 模式或睡眠 0 模式下发生供应电压 (VDD) 低于检测电压 $VDxLVL$ ，则电压检测中断 (INTLVD) 要求信号将于 TBT 完成特定时间之计数、且系统脱离空闲 0 模式或睡眠 0 模式后产生。在停止模式下，电压检测中断 (INTLVD) 要求信号则在外部唤醒 KW 引脚释放停止模式后产生。

(b) 在产生电压检测复位信号的模式下 ($VDCR2<VDxMOD>="1"$)

当 $VDCR2<VDxEN>$ 为 "1"，在供应电压 (VDD) 低于检测电压 $VDxLVL$ 时，系统会产生电压检测复位信号。

上电复位或外部复位输入后， $VDCR1$ 与 $VDCR2$ 会被回复至初始设定。只要供应电压 (VDD) 低于检测电压 $VDxLVL$ ，电压检测复位信号会被连续产生。

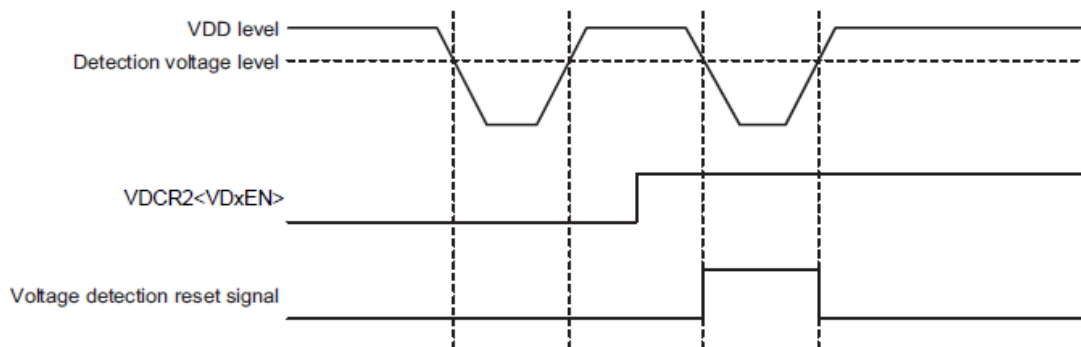


图 5.8 电压检测复位信号

5.3.3.3 选择检测电压电平

设定电压检测控制寄存器 $VDCR1<VDxLVL>$ 以选择检测电压电平。

5.3.3.4 电压检测标帜和电压检测状态标帜

供应电压(VDD)和检测电压 $VDxLVL$ 之间的数值关系可藉由读取 $VDCR1<VDxF>$ 和 $VDCR1<VDxSF>$ 进行确认。

若设定 $VDCR2<VDxEN>$ 为“1”，则供应电压(VDD)降低至低于检测电压 $VDxLVL$ 时， $VDCR1<VDxF>$ 会被设定为“1”并且保持该状态。就算供应电压(VDD)升高至等于或高于检测电压 $VDxLVL$ ， $VDCR1<VDxF>$ 也不会被清除为“0”。

在 $VDCR1<VDxF>$ 被设定为“1”之后，就算清除 $VDCR2<VDxEN>$ 为“0”， $VDCR1<VDxF>$ 仍会维持原状态。要清除 $VDCR1<VDxF>$ 为“0”，必须将 $VDCR1<VDxF>$ 写为“0”。

若设定 $VDCR2<VDxEN>$ 为“1”，则供应电压(VDD)降低至低于检测电压 $VDxLVL$ 时， $VDCR1<VDxSF>$ 会被设定为“1”。在供应电压(VDD)升高至等于或高于检测电压 $VDxLVL$ 后， $VDCR1<VDxSF>$ 会被清除为“0”。

和 $VDCR1<VDxF>$ 的特性不同， $VDCR1<VDxSF>$ 并不会保持设定状态。

注1：若在停止模式、空闲0模式或睡眠0模式下发生供应电压(VDD)低于检测电压 $VDxLVL$ ，则在系统切换回普通或低速模式后，电压检测标帜和电压检测状态标帜会被改变。

注2：依电压检测时序，电压检测状态标帜($VDxSF$)可能比电压检测标帜($VDxF$)提早至多 $2/tcgck$ (秒)改变状态。

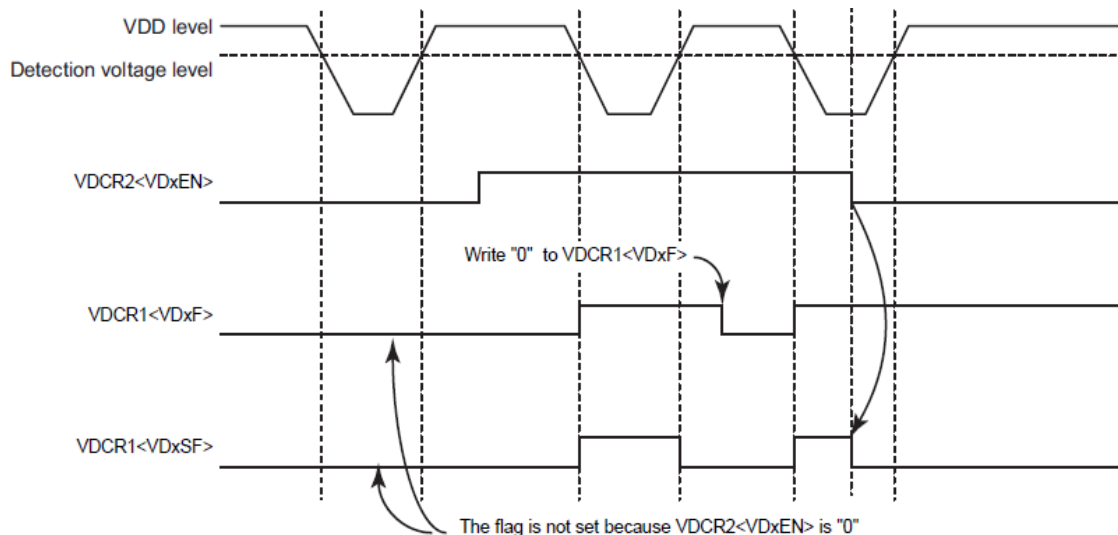


图 5.9 电压检测标帜和电压检测状态标帜的改变

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

5.3.4 电压检测寄存器设定

5.3.4.1 设定操作模式为产生电压检测中断(INTLVD)要求信号

设定操作模式为产生电压检测中断(INTLVD)要求信号时，进行以下设定：

1. 清除电压检测线路中断允许标帜为“0”。
2. 设定 $VDCR1<VDxLVL>$ 以选择检测电压。(x = 1, 2)
3. 清除 $VDCR2<VDxMOD>$ 为“0”，设定操作模式为产生电压检测中断(INTLVD)要求信号。
4. 设定 $VDCR2<VDxEN>$ 为“1”，允许电压检测操作。
5. 等待 5 μ s 或更长的时间，直至电压检测线路稳定。
6. 确定 $VDCR1<VDxSF>$ 设定为“0”。
7. 清除电压检测线路中断锁存器为“0”，设定中断允许标帜为“1”以允许中断。

注：若检测电压 $VD1LVL$ 的设定数值接近供应电压(VDD)，电压检测要求信号会被频繁地产生。在系统跳离电压检测中断处理时，依系统电源供应的波动状况执行适当的等待处理并清空中断锁存器。

欲在允许电压检测中断(INTLVD)要求信号时停止电压检测线路，则进行以下设定：

1. 清除电压检测线路中断允许标帜为“0”。
2. 清除 $VDCR2<VDxEN>$ 为“0”，停止电压检测操作。

注：若停止电压检测线路时未清除中断允许标帜，可能会发生不预期的中断要求。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

5.3.4.2 设定操作模式为产生电压检测复位信号

设定操作模式为产生电压检测复位信号时，进行以下设定：

1. 清除电压检测线路中断允许标识为“0”。
2. 设定 VDCR1<VDxLVL>以选择检测电压。(x = 1, 2)
3. 清除 VDCR2<VDxMOD>为“0”，设定操作模式为产生电压检测中断(INTLVD)要求信号。
4. 设定 VDCR2<VDxEN>为“1”，允许电压检测操作。
5. 等待 5 μ s 或更长的时间，直至电压检测线路稳定。
6. 确定 VDCR1<VDxSF>设定为“0”。
7. 清除 VDCR1<VDxF>为“0”。
8. 设定 VDCR2<VDxMOD>为“1”，以设定操作模式为产生电压检测复位信号。

注 1：电压检测控制寄存器 VDCR1 和 VDCR2 仅在上电复位或外部复位输入后才会回复至初始设定。在电压检测复位后到清除 VDCR2<VDxEN>为“0”的过程中，若供应电压(VDD)低于检测电压 VDxLVL，电压检测复位信号会立即产生。

注 2：供应电压(VDD)低于检测电压 VDxLVL 时，电压检测线路会连续产生电压检测复位信号。

欲在允许电压检测复位信号时停止电压检测线路，则进行以下设定：

1. 清除电压检测线路中断允许标识为“0”。
2. 除 VDCR2<VDxMOD>为“0”，设定操作模式为产生电压检测中断(INTLVD)要求信号。
3. 清除 VDCR2<VDxEN>为“0”，停止电压检测操作。

注：若停止电压检测线路时未清除中断允许标识，可能会发生不预期的中断要求。

6. 系统时钟控制器

6.1 系统时钟架构

系统时钟控制器由时钟产生器(clock generator)、时钟齿轮(clock gear)、时序产生器(timing generator)、唤醒定时器(warm up counter)与工作模式控制线路组成。

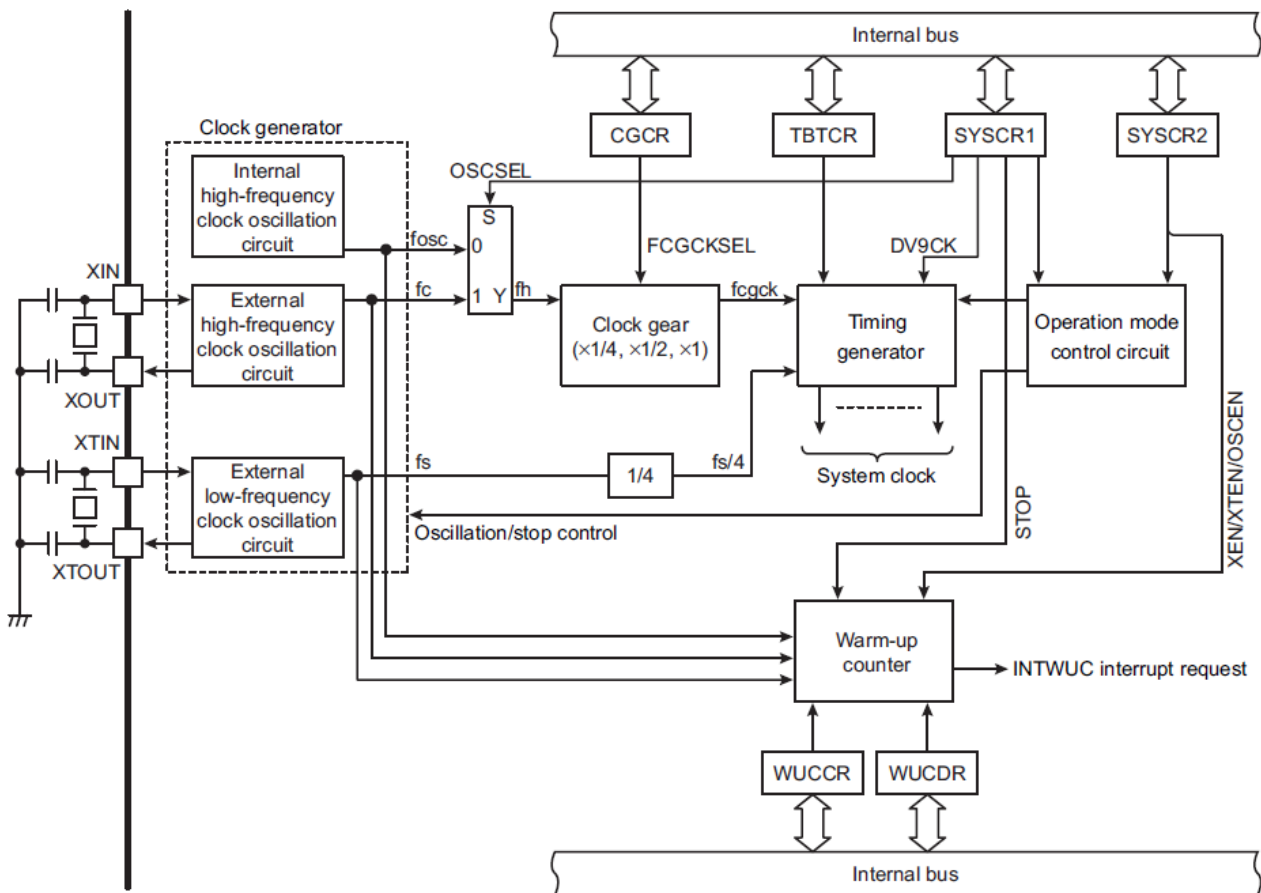


图 6.1 系统时钟控制器

注 1 : MCU 中具有内部 RC，使用外部晶振时无需在电路中添加额外的电容。

注 2 : 晶振在板子上的位置必须尽可能靠近 MCU。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

6.2 系统时钟控制

系统时钟控制是由系统控制寄存器 1(SYSOCR1)、系统控制寄存器 2(SYSOCR2)、唤醒计数器控制寄存器(WUCCR)、唤醒计数器数据寄存器(WUCDR)和时钟齿轮控制寄存器(CGCR)所控制。

系统控制寄存器 1

| SYSOCR1 (0x0FDC) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|------|------|-------|-------|---|---|---|----|
| 位符号 | STOP | RELM | OUTEN | DV9CK | - | - | - | - |
| 读/写 | R/W | R/W | R/W | R/W | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0- |

| | | |
|-------|----------------|---|
| STOP | 启动停止模式 | 0 : CPU 和外围线路工作 1 : CPU 和外围线路停止工作(启动停止模式) |
| RELM | 选择停止模式释放方式 | 0: 邊沿觸發釋放模式 (通過停止模式釋放信號的上升沿 · 脫離停止模式) 1: 電平觸發釋放模式(通過停止模式釋放信號的高電平 · 脫離停止模式) |
| OUTEN | 选择停止模式的端口输出状态 | 0 : 高阻抗 1 : 输出维持不变 |
| DV9CK | 选择 9 级分频器的输入时钟 | 0 : $fcgck/2^9$ 1 : $fs/4$ |

注 1 : $fosc$ 是内部高速时钟(Hz) · fc 是外部高速时钟(Hz) · $fcgck$ 是齿轮时钟(Hz) · fs 是低速时钟(Hz)。

注 2 : SYSOCR1 读出的第 2、第 1 和第 0 位皆为“0”。第 3 位为“1”。

注 3 : 在 $SYSOCR1<OUTEN>$ 为“0”的条件下启动停止模式 · 则端口内部输入会被固定在“0”。此时可依停止模式启动时的引脚状态 · 设定外部中断于下降沿。

注 4 : P11 引脚同時用為 $STOPB$ 腳位 · 當停止模式啟動時 · P11 將為高阻抗狀態並開啟輸入模式 · 而不管 $SYSOCR1<OUTEN>$ 設置。

注 5 : 处理 2 个字节数长度数据的指令(如 LDW) · 在工作切换至停止模式时 · 第 2 个字节的写入会发生问题。

注 6 : 在外部低速时钟振荡线路未稳定之前 · 不要设定 $SYSOCR1<DV9CK>$ 为“1”。

注 7 : 在低速 1/2 或睡眠 1 模式下 · 不管 $SYSOCR1<DV9CK>$ 的值为何 · 9 级分频器的输入时钟都是 $fs/4$ 。

系统控制寄存器2

| SYSOCR2 (0x0FDD) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|-----|------|-------|------|--------|---|---|
| 位符号 | - | XEN | XTEN | SYSCK | IDLE | TGHALT | - | - |
| 读/写 | R | R/W | R/W | R/W | R/W | R/W | R | R |
| 复位后 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|-------------------|---|
| XEN | 控制外部高速时钟 (fc) | 0 : 停止振荡 1 : 继续或开始振荡 |
| XTEN | 控制外部低速时钟(fs) | 0 : 停止振荡 1 : 继续或开始振荡 |
| SYSCK | 选择系统时钟 | 0 : 齿轮时钟 $fcgck$ (普通 1/2 或空闲 1/2 模式) 1 : 低速时钟 $fs/4$ (低速 1/2 或睡眠 1 模式) |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|--------|---------------------------------------|--|
| IDLE | 控制 CPU 和 WDT 定时器 (空闲 1/2 或睡眠 1 模式) | 0 : CPU 和 WDT 定时器工作 1 : CPU 和 WDT 定时器停止(启动空闲 1/2 或睡眠 1 模式) |
| TGHALT | 控制时序产生器 TG (空闲 0 或睡眠 0 模式) | 0 : TG 供应时钟给所有外围线路 1 : 除 TBT 外, TG 停止供应时钟给所有外围线路(启动空闲 0 或睡眠 0 模式) |

- 注 1 : f_{cgck} 是齿轮时钟(Hz) · f_s 是外部低速时钟(Hz)。
 注 2 : WDT 是看门狗定时器(watchdog timer) · TG 是时序产生器(timing generator)。
 注 3 : 不要同时设定 $SYSCR2<IDLE>$ 和 $SYSCR2<TGHALT>$ 为“1”。
 注 4 : 处理 2 个字节数长度数据的指令(如 LDW) · 在工作切换至空闲模式时 · 第 2 个字节的写入会发生问题。
 注 5 : 系统脱离空闲 1/2 或睡眠 1 模式时 · $SYSCR2<IDLE>$ 会自动被清除为“0”。
 注 6 : 系统脱离空闲 0 或睡眠 0 模式时 · $SYSCR2<TGHALT>$ 会自动被清除为“0”。
 注 7 : $SYSCR2$ 读出的第 7、第 1 和第 0 位皆为“0”。

唤醒计数器控制寄存器

| WUCCR (0x0FCD) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|--------|---|---|---|--------|---|--------|---|
| 位符号 | WUCRST | - | - | - | WUCDIV | | WUCSEL | - |
| 读/写 | W | R | R | R | R/W | | R/W | R |
| 复位后 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 |

| | | |
|--------|-----------------|--|
| WUCRST | 复位/停止唤醒计数器 | 0 : - 1 : 清除并停止定时器 |
| WUCDIV | 设定唤醒计数器时钟源的分频状态 | 00 : 时钟源 01 : 时钟源/2 10 : 时钟源/2 ² 11 : 时钟源/2 ³ |
| WUCSEL | 选择唤醒计数器的时钟源 | 0 : 选择外部高速时钟 (f_c) 1 : 选择低部高速时钟(f_s) |

- 注 1 : f_c 是外部高速时钟(Hz) · f_s 是外部低速时钟(Hz)。
 注 2 : $WUCCR<WUCRST>$ 会自动清除为“0”。在设定为“1”之后 · 不需靠再次设定清除。
 注 3 : $WUCCR$ 读出的第 7 到第 4 位为“0”。
 注 4 : 在开始唤醒前 · 设定 $WUCCR$ 的时钟源、分频器以及 $WUCDR$ 的唤醒时间。

唤醒计数器数据寄存器

| WUCDR (0x0FCE) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|-------|---|---|---|---|---|---|---|
| 位符号 | WUCDR | | | | | | | |
| 读/写 | R/W | | | | | | | |
| 复位后 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 |

| | |
|-------|--------|
| WUCDR | 唤醒时间设定 |
|-------|--------|

注 : 不要在 $WUCDR$ 设定为 0x00 的条件下启动唤醒计数器。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

时钟齿轮控制寄存器

| CGCR (0x0FCF) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|---|----------|---|
| 位符号 | - | - | - | - | - | - | FCGCKSEL | |
| 读/写 | R | R | R | R | R | R | R/W | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|----------|--------|--|
| FCGCKSEL | 时钟齿轮设定 | 00 : $fcgck = fc / 4$ 01 : $fcgck = fc / 2$ 10 : $fcgck = fc$ 11 : 保留 |
|----------|--------|--|

- 注 1 : $fcgck$ 是齿轮时钟(Hz) · fc 是高速时钟(Hz)。
 注 2 : 在低速模式下 · 不要改变 $CGCR<FCTCKSEL>$ 。
 注 3 : $CGCR$ 读出的第 7 到第 2 位为“0”

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

6.3 功能系统时钟功能

6.3.1 时钟产生器

时钟产生器可产生基本时钟，供应给中央处理器 CPU 和外围线路使用。时钟产生器包含两种振荡线路：高速振荡线路产生高速时钟，和低速振荡线路产生低速时钟。将系统时钟切换到使用低速时钟的低耗电工作模式可以降低功耗。

振荡线路和 P0 端口共享引脚。如果要将在振荡线路引脚设定成端口功能，参考输入“8 I/O 端口”一章。要使用端口 P00 和 P01 作为高/低频时钟振荡线路的输入和输出(XIN 和 XOUT 引脚)，设定 P0FC0 为“1”，接着设定 SYSCR2<XEN>为“1”。此时于 XIN 和 XOUT 引脚间接上一晶体振荡器或陶瓷谐振器，便可提供系统高/低速时钟。

也可以从外部振荡器输入时钟。在这种情况下，将外部时钟施加到 XIN/XTIN 引脚，并且 XOUT/XTOUT 引脚保持开路。

要用软件控制，须设定 SYSCR2<XEN>、SYSCR2<XTEN>和 P0 端口功能控制寄存器 P0FC。要用硬件控制，须靠复位释放和工作模式控制线路在系统切换至停止模式时做设定，参考“4.3.1 工作模式控制线路”。

注：没有硬件功能可用于外部直接监视基本时钟。可以通过将系统编程为以一定频率将脉冲输出到端口（例如，时钟输出），并禁用中断和看门狗定时器，并监视输出来调整振荡频率。对于需要调节振荡频率的系统，必须事先创建一个调节程序。

为防止 CPU 内核因软件控制的振荡启用/禁用而导致锁死，内部因素复位产生将根据系统时钟、SYSCR2<XEN>、SYSCR2<XTEN>和 P0 端口功能控制寄存器 P0FC0。

| P0FC0 | SYSCR2 <XEN> | SYSCR2 <XTEN> | SYSCR2 <SYSCK> | 状态 |
|-------------|-----------------|------------------|-------------------|------------------------------------|
| Don't; Care | 0 | 0 | Don't; Care | 所有振荡线路停止工作 |
| Don't; Care | Don't; Care | 0 | 1 | 主系统时钟为外部低速时钟(fcl)，但外部低速振荡(fcl)停止工作 |
| Don't; Care | 0 | Don't; Care | 0 | 主系统时钟为高速时钟(fh)，但外部高速振荡线路(fc)停止工作 |
| 0 | 1 | Don't; Care | Don't; Care | 外部高速振荡(fc)可工作，但该端口会被设定为通用端口 |

表 6.1 禁止发生的振荡允许寄存器状态组合

注：从 SYSCR2<SYSCK>改变到主系统时钟实际切换需要一段时间。如果正在工作中的振荡线路在主系统时钟切换前停止工作，系统内部状态就会如以上表 6.1 所示，进而造成系统时钟复位。详细说明请参考“4.3.2 工作模式控制”。

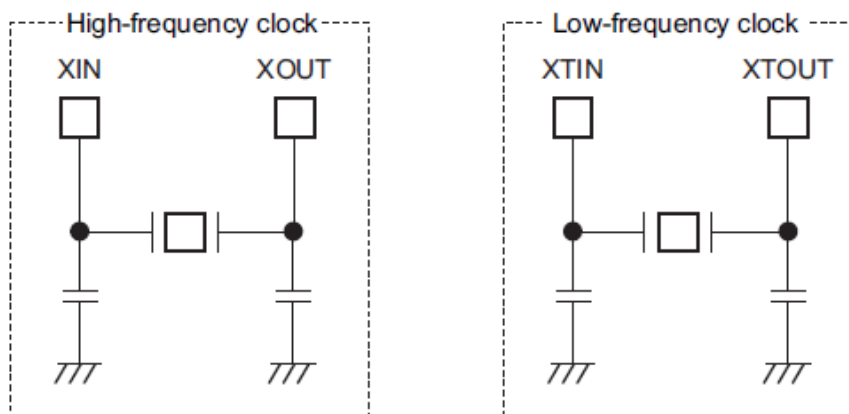


图 6.2 外接振荡器范例

6.3.2 时钟齿轮

时钟齿轮线路选择高速参考时钟(f_h)分频后的齿轮时钟(f_{cgck})，再将此齿轮时钟提供给时序产生器。设定 $CGCR \langle FCGCKSEL \rangle$ 以选择分频后的齿轮时钟值。

从 $CGCR \langle FCGCKSEL \rangle$ 的设定到齿轮时钟 f_{cgck} 切换完成需要 2 个机器周期。

| $CGCR \langle FCGCKSEL \rangle$ | 齿轮时钟 f_{cgck} |
|---------------------------------|-----------------|
| 00 | $f_h / 4$ |
| 01 | $f_h / 2$ |
| 10 | f_h |
| 11 | Reserved |

表 6.2 齿轮时钟 f_{cgck}

$CGCR \langle FCGCKSEL \rangle$ 设定改变后，齿轮时钟 f_{cgck} 可能立即会变得比时钟宽度要长。在复位释放后，齿轮时钟 f_{cgck} 会立即变成高速参考时钟 f_h 的 $1/4$ 。

注：在低速模式下不要改变 $CGCR \langle FCGCKSEL \rangle$ 。这可能会造成齿轮时钟停止切换。

6.3.3 时序产生器

时序产生器由一个主系统时钟产生器、一个预比例器、一个 21 级分频器、以及一个机器周期计数器组成。

时序产生器线路利用齿轮时钟 f_{cgck} 或低速时钟 f_s 的 $1/4$ 产生中央处理器 CPU 和外围线路工作所需的系统时钟。时序产生器有以下功能：

1. 产生主系统时钟 f_m
2. 产生定时器计数器、时基定时器(TBT)和其他外围线路工作所需的时钟

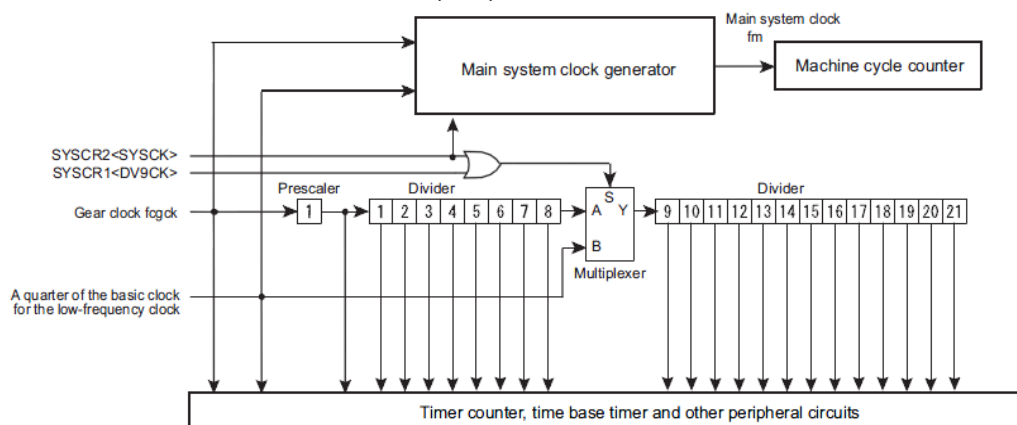


图 6.3 时序产生器架构

6.3.3.1 主系统时钟产生器

用主系统时钟产生器线路选择齿轮时钟 $fcgck$ 或是低速时钟 f_s 的 $1/4$ 作为操作 CPU 的主要系统时钟 f_m 。

SYSCR2<SYSCK> 设定为“0”可选择主系统时钟为齿轮时钟 $fcgck$ 。SYSCR2<SYSCK> 设定为“1”可选择主系统时钟为低速时钟 f_s 的 $1/4$ 。更改 SYSCR2 <SYSCK> 之后，需要經過一段时间才能切换主系统时钟。如果在切换主系统时钟之前停止了当前运行的振荡电路，内部条件将如表 6-1 所示，并且系统时钟将复位。

6.3.3.2 预比例器和分频器

预比例器和分频器可将齿轮时钟 $fcgck$ 分频。分频后的时钟可用于操作定时器计数器、时基定时器和其他的外围线路。

当 SYSCR1<DV9CK> 和 SYSCR2<SYSCK> 都设为“0”时，第 8 级分频器的输出会是第 9 级分频器的输入时钟。

SYSCR1<DV9CK> 或 SYSCR2<SYSCK> 设为“1”时，第 9 级分频器的输入时钟会是 $f_s/4$ 。

SYSCR2<SYSCK> 设为“1”时，第 1 级到第 8 级分频器与预比例器的输出停止。在复位和从停止模式释放并完成系统唤醒时，预比例器和分频器都会被清除为“0”。

6.3.3.3 机器周期

指令的执行是由主系统时钟同步。

最小的指令执行单位称为“机器周期”。一个机器周期对应一个主系统时钟。

i87 系列共有 11 种不同类型的指令：单周期指令到 10 周期指令共十种，以及 13 周期指令一种。单周期指令到 10 周期指令需要 1 个到 10 个机器周期去执行指令；13 周期指令的执行则需要 13 个机器周期。

6.4 唤醒计数器

唤醒计数器线路的功能是计算内部高速时钟 f_{osc} 、外部高速时钟 f_c 和外部低速时钟 f_s 。唤醒计数器线路包括一个源时钟选择线路，一个 3 级分频器线路和一个 14 级计数器。

唤醒计数器是用来控制上电复位释放到供应电压稳定之间的时间，控制系统脱离停止模式后或是控制振荡电路稳定前工作模式改变的时间。

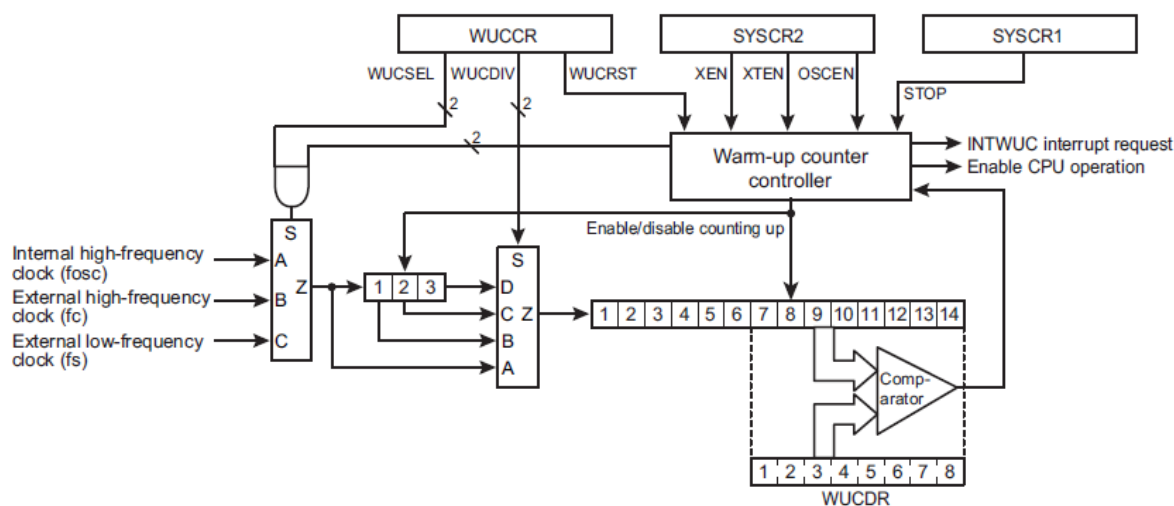


图 6.4 唤醒计数器线路

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

6.4.1 唤醒计数器操作—由硬件控制振荡

6.4.1.1 上电复位或是复位释放时

唤醒计数器控制上电复位释放后到供应电压稳定前，以及复位释放后到高速时钟振荡线路稳定工作前的时间。

上电时，如果供应电压超过上电复位释放电压，会产生唤醒计数器复位讯号。此时，中央处理器 CPU 和外围线路会停留在复位状态。

A reset signal initializes WUCCR <WUCSEL> to "0" and WUCCR <WUCDIV> to "11", which selects the high-frequency clock (fh) as the input clock to the warm-up counter.

复位信号会设定 WUCCR<WUCSEL>为"0"，设定 WUCCR<WUCDIV>为"11"，把高速时钟 fc 当作唤醒计数器的输入时钟。

复位释放时，内部高速时钟 fosc 会被送进唤醒计数器，14 级计数器会开始计数内部高速时钟。

唤醒计数器的高 8 位等同于 WUCDR 时，计数器停止。

复位释放后，WUCDR 回到初始化设定 0x66，唤醒时间为 $0x66 \times 29 / f_c$ 秒。

注：振荡线路的时钟输出用于唤醒计数器的输入时钟。振荡器频率不稳定的话，唤醒时间有一定误差。

6.4.1.2 脱离停止模式时

唤醒计数器控制系统在脱离停止模式时，硬件控制振荡后到时钟振荡线路稳定工作前的时间。

不管 WUCCR<WUCSEL>设定为何，启动停止模式时用于产生主系统时钟的高速时钟 fc 或低速时钟 fs，会成为分频器线路的输入时钟。在启动停止模式之前，先设定 WUCCR<WUCDIV>选择分频设定并设定 WUCDR 唤醒时间。

脱离停止模式后，14 级计数器开始计数分频线路的输入时钟。

在唤醒计数器的高 8 位等同于 WUCDR 时，计数器停止，系统恢复操作停止模式启动指令的下一条指令。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| Clock that generates the main system clock when the STOP mode is activated | WUCCR <WUCSEL> | WUCCR <WUCDIV> | Counter input clock | Warm-up time |
|--|----------------|----------------|---------------------|-------------------------------------|
| fc | Don't Care | 00 | fc | $2^6 / fc$ to $255 \times 2^6 / fc$ |
| | | 01 | $fc / 2$ | $2^7 / fc$ to $255 \times 2^7 / fc$ |
| | | 10 | $fc / 2^2$ | $2^8 / fc$ to $255 \times 2^8 / fc$ |
| | | 11 | $fc / 2^3$ | $2^9 / fc$ to $255 \times 2^9 / fc$ |
| fs | Don't Care | 00 | fs | $2^6 / fs$ to $255 \times 2^6 / fs$ |
| | | 01 | $fs / 2$ | $2^7 / fs$ to $255 \times 2^7 / fs$ |
| | | 10 | $fs / 2^2$ | $2^8 / fs$ to $255 \times 2^8 / fs$ |
| | | 11 | $fs / 2^3$ | $2^9 / fs$ to $255 \times 2^9 / fs$ |

| Clock that generated the main system clock when the STOP mode was activated | WUCCR <WUCSEL> | WUCCR <WUCDIV> | Cpunter input clock | Warm-up time |
|---|----------------|----------------|---------------------|-------------------------------------|
| fc | Don't Care | 00 | fc | $2^6 / fc$ to $255 \times 2^6 / fc$ |
| | | 01 | $fc / 2$ | $2^7 / fc$ to $255 \times 2^7 / fc$ |
| | | 10 | $fc / 2^2$ | $2^8 / fc$ to $255 \times 2^8 / fc$ |
| | | 11 | $fc / 2^3$ | $2^9 / fc$ to $255 \times 2^9 / fc$ |
| fs | Don't Care | 00 | fs | $2^6 / fs$ to $255 \times 2^6 / fs$ |
| | | 01 | $fs / 2$ | $2^7 / fs$ to $255 \times 2^7 / fs$ |
| | | 10 | $fs / 2^2$ | $2^8 / fs$ to $255 \times 2^8 / fs$ |
| | | 11 | $fs / 2^3$ | $2^9 / fs$ to $255 \times 2^9 / fs$ |

注 1：在软件启动振荡唤醒的过程中，如果系统操作切换到停止模式，唤醒计数器会暂停在当时的数值，并且在停止模式释放后继续计数。在这种状况下，停止模式释放后的唤醒时间会不够。为了避免以上状况发生，不要在软件启动振荡唤醒的过程中切换到停止模式。

注 2：唤醒计数器以振荡线路的时钟输出作为其时钟输入。振荡器时钟不稳定，唤醒时间就会有误差。务必设定足够的时间让振荡线路正常工作。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

6.4.2 唤醒计数器操作—由软件控制振荡

唤醒计数器控制软件启动振荡后到振荡稳定前，工作模式从普通 1 切换到普通 2 或是从低速 1 切换到低速 2 的时间。设定 WUCCR<WUCSEL>以选择分频器线路的输入时钟，设定 WUCCR<WUCDIV>以选择 14 级计数器的输入时钟。

设定 WUCDR 唤醒时间后，设定 SYSCR2<OSCEN>、SYSCR2<XEN>或 SYSCR2<XTEN>为"1"可让原先停止振荡的振荡线路开始工作，并让 14 级计数器开始计数选择的输入时钟。当计数器的高 8 位等同于 WUCDR 时，计数器会停止并且被清除，同时产生 INTWUC 中断。

设定 WUCCR<WUCRST>为"1"可停止唤醒。在此设定下，计数工作停止，唤醒计数器被清除，WUCCR<WUCRST>被清除为"0"。在 WUCCR<WUCRST>被设定为"1"时，SYSCR2<OSCEN>、SYSCR2<XEN>和 SYSCR2<XTEN>的状态将被保留。要重新启动唤醒，SYSCR2<OSCEN>、SYSCR2<XEN>或 SYSCR2<XTEN>必须被清除为"0"。

| WUCCR <WUCSEL> | WUCCR <WUCDIV> | Counter input clock | Warm-up time |
|-------------------|-------------------|------------------------|-------------------------------------|
| 0 | 00 | fc | $2^6 / fc$ to $255 \times 2^6 / fc$ |
| | 01 | fc / 2 | $2^7 / fc$ to $255 \times 2^7 / fc$ |
| | 10 | fc / 2 ² | $2^8 / fc$ to $255 \times 2^8 / fc$ |
| | 11 | fc / 2 ³ | $2^9 / fc$ to $255 \times 2^9 / fc$ |
| 1 | 00 | fs | $2^6 / fs$ to $255 \times 2^6 / fs$ |
| | 01 | fs / 2 | $2^7 / fs$ to $255 \times 2^7 / fs$ |
| | 10 | fs / 2 ² | $2^8 / fs$ to $255 \times 2^8 / fs$ |
| | 11 | fs / 2 ³ | $2^9 / fs$ to $255 \times 2^9 / fs$ |

注 1：在 SYSCR2<OSCEN>、SYSCR2<XEN>或 SYSCR2<XTEN>从"0"变成"1"时，唤醒计数器开始计数。如果 SYSCR2<OSCEN>、SYSCR2<XEN>或 SYSCR2<XTEN>本来就是"1"，再设定 SYSCR2<OSCEN>、SYSCR2<XEN>或 SYSCR2<XTEN>为"1"并不会启动计数器。

注 2：唤醒计数器以振荡线路的时钟输出作为其时钟输入。振荡器时钟不稳定，唤醒时间就会有误差。务必设定足够的时间让振荡线路正常工作。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

7. 中断

不含复位，MQ6906 总共有 27 个中断源(不含 RESET)，并有带优先级的中断嵌套功能。MQ6906 的内部中断源中，3 个是非屏蔽中断，其余的都是可屏蔽中断。

中断源具备用以保持中断要求的中断锁存器(Interrupt Latches, IL)，以及各自独立的矢量地址。产生一个中断要求时，该中断锁存器 IL 被设定为“1”，并要求中央处理器 CPU 接受该中断要求。对于可屏蔽中断，可用程序改变中断主允许标帜 IMF 和个别中断允许标帜 EF 选择允许中断或禁止中断。如果同时有多个可屏蔽中断发生，这些中断会依照优先等级从高到低排序执行。中断的优先级是由硬件决定，如表 7.1 所示。

和可屏蔽中断不同，非屏蔽中断并没有优先级之分。

| 中断源 | | 允许中断条件 | 中断锁存器 | 矢量地址(MCU model) | | 优先级 |
|-----|-------------------|------------------------|-----------|-----------------|-----------------|-----|
| | | | | RVCTR=0 enabled | RVCTR=1 enabled | |
| 内/外 | (Reset) | 非屏蔽 | - | 0xFFFFE | - | 1 |
| 内 | INTSWI | 非屏蔽 | - | 0xFFFC | 0x01FC | 2 |
| 内 | INTUNDEF | 非屏蔽 | - | 0xFFFC | 0x01FC | 2 |
| 内 | INTWDT | 非屏蔽 | ILL<IL3> | 0xFFF8 | 0x01F8 | 2 |
| 内 | INTWUC | IMF AND EIRL<EF4> = 1 | ILL<IL4> | 0xFFF6 | 0x01F6 | 5 |
| 内 | INTTBT | IMF AND EIRL<EF5> = 1 | ILL<IL5> | 0xFFF4 | 0x01F4 | 6 |
| 内 | INTRXD0 / INTSIO0 | IMF AND EIRL<EF6> = 1 | ILL<IL6> | 0xFFF2 | 0x01F2 | 7 |
| 内 | INTTXD0 | IMF AND EIRL<EF7> = 1 | ILL<IL7> | 0xFFF0 | 0x01F0 | 8 |
| 外 | INT5B | IMF AND EIRH<EF8> = 1 | ILH<IL8> | 0xFFEE | 0x01EE | 9 |
| 内 | INTVLTD | IMF AND EIRH<EF9> = 1 | ILH<IL9> | 0xFFEC | 0x01EC | 10 |
| 内 | INTADC | IMF AND EIRH<EF10> = 1 | ILH<IL10> | 0xFFEA | 0x01EA | 11 |
| 内 | INTRTC | IMF AND EIRH<EF11> = 1 | ILH<IL11> | 0xFFE8 | 0x01E8 | 12 |
| 内 | INTTC00 | IMF AND EIRH<EF12> = 1 | ILH<IL12> | 0xFFE6 | 0x01E6 | 13 |
| 内 | INTTC01 | IMF AND EIRH<EF13> = 1 | ILH<IL13> | 0xFFE4 | 0x01E4 | 14 |
| 内 | INTTCA0 | IMF AND EIRH<EF14> = 1 | ILH<IL14> | 0xFFE2 | 0x01E2 | 15 |
| 内 | INTSBIO / INTSIO0 | IMF AND EIRH<EF15> = 1 | ILH<IL15> | 0xFFE0 | 0x01E0 | 16 |
| 外 | INT0 | IMF AND EIRE<EF16> = 1 | ILE<IL16> | 0xFFDE | 0x01DE | 17 |
| 外 | INT1 | IMF AND EIRE<EF17> = 1 | ILE<IL17> | 0xFFDC | 0x01DC | 18 |
| 外 | INT2 | IMF AND EIRE<EF18> = 1 | ILE<IL18> | 0xFFDA | 0x01DA | 19 |
| 外 | INT3 | IMF AND EIRE<EF19> = 1 | ILE<IL19> | 0xFFDB | 0x01DB | 20 |
| 外 | INT4 | IMF AND EIRE<EF20> = 1 | ILE<IL20> | 0xFFD6 | 0x01D6 | 21 |
| 内 | INTTCA1 | IMF AND EIRE<EF21> = 1 | ILE<IL21> | 0xFFD4 | 0x01D4 | 22 |
| 内 | INTRXD1/INTSIO | IMF AND EIRE<EF22> = 1 | ILE<IL22> | 0xFFD2 | 0x01D2 | 23 |
| 内 | INTTXD1 | IMF AND EIRE<EF23> = 1 | ILE<IL23> | 0xFFD0 | 0x01D0 | 24 |
| 内 | INTTC02 | IMF AND EIRD<EF24> = 1 | ILD<IL24> | 0xFFCE | 0x01CE | 25 |
| 内 | INTTC03 | IMF AND EIRD<EF25> = 1 | ILD<IL25> | 0xFFCC | 0x01CC | 26 |
| 内 | INTRXD2 | IMF AND EIRD<EF26> = 1 | ILD<IL26> | 0xFFCA | 0x01CA | 27 |
| 内 | INTTXD2 | IMF AND EIRD<EF27> = 1 | ILD<IL27> | 0xFFC8 | 0x01C8 | 28 |

表 7.1 中断列表

注 1：若要使用看门狗定时器中断 INTWDT，必须清空 WDTCLR<WDTOUT>为“0”。详细说明请参考“10.1 看门狗定时器”。

注 2：向量地址区域可以通过 SYSCR3 <RVCTR>设置进行更改。要将向量地址区域分配给 RAM，请将 SYSCR3 <RVCTR>设置为“1”，且 SYSCR3 <RAREA>设置为“1”。

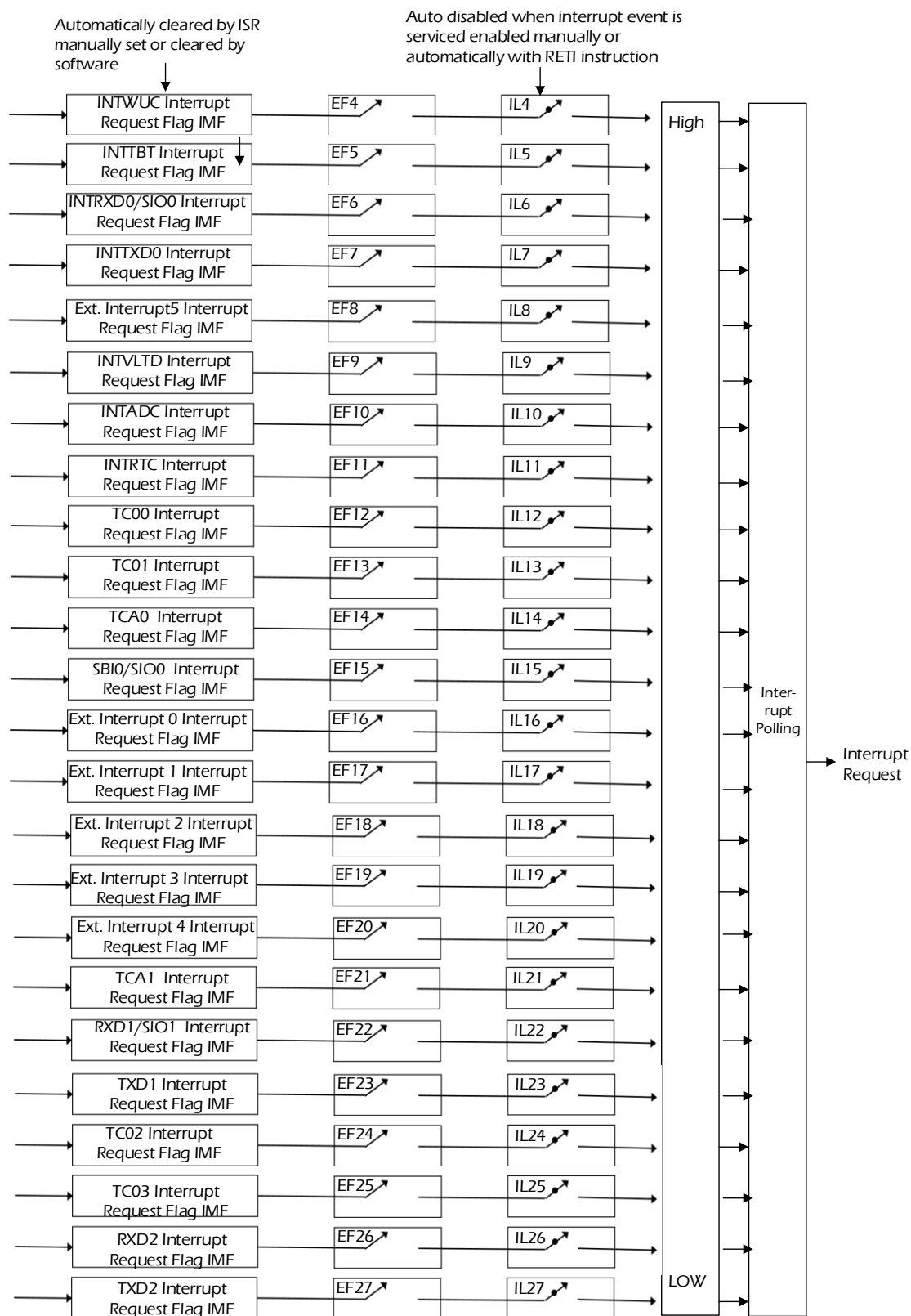


图 7.1 中断控制图

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

7.1 中断锁存器 IL27 至 IL3

除了软件中断与未定义指令中断外，每个中断源都具备一个中断锁存器。当有中断要求产生时，中断锁存器会被设成“1”，接着 CPU 会被要求允许中断。如果中断申请被允许，中断锁存器会紧接着被清为“0”。系统复位时，所有中断锁存器的初始值都是“0”。

中断锁存器在 SFR 的地址为 0x0FE0、0x0FE1、0x0FE2 和 0x0FE3。每个锁存器都能用指令分别被清为“0”。然而，中断锁存器 IL2I 与 L3 无法用指令清除。

不要用任何“读-修改-写”的指令，因为在此指令执行中发生的中断要求可能会被清除。

中断锁存器不能用指令设定为“1”。把“1”写入中断锁存器，相当于不允许中断锁存器的清除动作，也就不能设定中断锁存器了。

中断锁存器的值可以由指令读取，用户可使用软件监控中断要求的状态。

注：在主要程序中，务必在控制中断锁存器 IL 前先清空中断主允许标帜 IMF 为“0”（用 DI 指令禁止中断）。在执行 IL（利用 IL 指令启动中断）后，设定 IMF 为“1”。在中断服务程序中，IMF 会自动变为“0”。如果在中断服务程序中使用多个中断，在设定 IMF 为“1”之前须先控制 IL。

7.2 中断允许寄存器 EIR

中断允许寄存器 EIR 可允许和禁止非屏蔽中断（软件中断、未定义指令中断和看门狗中断）以外的中断。不管中断允许寄存器 EIR 的值为何，非屏蔽中断都会被系统接受。

EIR 包括中断主允许标帜 IMF 和个别中断允许标帜 EF。这些寄存器的地址在 SFR 区中的 0x003A、0x003B、0x003C 和 0x003D，可用指令进行读/写（包括“读-修改-写”的指令，如位控制指令或是操作指令）。

7.3 中断主允许标帜 IMF

中断主允许标帜 IMF 可以允许和禁止所有可屏蔽中断。清空 IMF 为“0”可禁止所有可屏蔽中断。设定 IMF 为“1”则允许所有可屏蔽中断依据个别中断允许标帜 EF 的设定进行中断。

当一个中断被允许时，IMF 会堆栈并接着清除为“0”，以暂时禁止后续的可屏蔽中断被系统接受。执行完该中断服务程序后，堆栈的数据会重载 IMF，返回中断指令 [RETI]/[RETN]。

IMF 位于 EIRL 的位 0（地址为 SFR 中的 0x003A），可用指令进行读/写。通常 IMF 可用 [EI] 和 [DI] 指令分别进行设定与清除。复位过程中，IMF 被设为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

7.4 个别中断允许标帜 EF27 至 EF4

个别中断允许标帜可允许或禁止其对应的可屏蔽中断。设定个别中断允许标帜的对应位为“1”可允许该中断，设定个别中断允许标帜的对应位为“0”则会禁止该中断。

复位中，所有个别中断允许标帜被清除为“0”。重新设定个别中断允许标帜为“1”后，对应的非屏蔽中断才会被接受。

注：在主程序中，务必在控制中断允许标帜 EF 前先清除中断主允许标帜 IMF 为“0”（用 DI 指令禁止中断）。设定 EF（利用 EI 指令启动中断）后，再设定 IMF 为“1”。在中断服务程序中，IMF 会自动被清为“0”。如果在中断服务程序中使用多个中断，在设定每个 EF 后，记得要设定 IMF 为“1”。

中断锁存器 ILL

| ILL (0x0FE0) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------|---------|-------------------|--------|--------|--------|---|---|---|
| 位符号 | IL7 | IL6 | IL5 | IL4 | IL3 | - | - | - |
| 读/写 | R/W | R/W | R/W | R/W | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | INTTXD0 | INTRXD0 / INTSIO0 | INTTBT | INTWUC | INTWDT | - | - | - |

中断锁存器 ILH

| ILH (0x0FE1) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------|-------------------|---------|---------|---------|--------|--------|--------|------|
| 位符号 | IL15 | IL14 | IL13 | IL12 | IL11 | IL10 | IL9 | IL8 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | INTSBIO / INTSIO0 | INTTCA0 | INTTC01 | INTTC00 | INTRTC | INTADC | INTLVD | INT5 |

中断锁存器 ILE

| ILE (0x0FE2) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------|---------|-------------------|---------|------|------|------|------|------|
| 位符号 | IL23 | IL22 | IL21 | IL20 | IL19 | IL18 | IL17 | IL16 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | INTTXD1 | INTRXD1 / INTSIO1 | INTTCA1 | INT4 | INT3 | INT2 | INT1 | INT0 |

中断锁存器 ILD

| ILD (0x0FE3) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------|---|---|---|---|---------|---------|---------|---------|
| 位符号 | - | - | - | - | IL27 | IL26 | IL25 | IL24 |
| 读/写 | R | R | R | R | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | - | - | - | - | INTTXD2 | INTRXD2 | INTTC03 | INTTC02 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| IL27 至 IL4 | 中断锁存器 | 读 | | 写 | |
|------------|-------|---|--------|----------------------|---|
| | | 0 | 没有中断要求 | 清除中断要求 (注 2 和注 3) | 1 |
| IL3 | | 0 | 没有中断要求 | | |
| | | 1 | 中断要求 | | |

注 1 : IL3 为唯读寄存器，对此寄存器进行写入不会影响中断锁存器。

注 2 : 在主程序中，务必在控制中断锁存器 IL 前先清空中断允许标识 IMF 为"0" (用 DI 指令禁止中断)。执行 IL(利用 IL 指令启动中断)后，设定 IMF 为"1"。在中断服务程序中，IMF 会自动被清为"0"。如果在中断服务程序中使用多个中断，在设定每个 IL 后，记得要设定 IMF 为"1"。

注 3 : 不要用"读-修改-写"的指令，如位操作指令，去清空 IL。

注 4 : 执行 ILL 的读取指令时，位 0 到位 2 数值读取为"0"。其他未使用的位数值读取为"0"。

中断允许寄存器 EIRL

| EIRL (0x003A) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------|---------|------------------|--------|--------|---|---|---|-----|
| 位符号 | EF7 | EF6 | EF5 | EF4 | - | - | - | IMF |
| 读/写 | R/W | R/W | R/W | R/W | R | R | R | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | INTTXD0 | INTRXD0 /INTSIO0 | INTTBT | INTWUC | - | - | - | IMF |

中断允许寄存器 EIRH

| EIRH (0x003B) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------|------------------|---------|---------|---------|--------|--------|--------|------|
| 位符号 | EF15 | EF14 | EF13 | EF12 | EF11 | EF10 | EF9 | EF8 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | INTSBIO /INTSIO0 | INTTCA0 | INTTC01 | INTTC00 | INTRTC | INTADC | INTLVD | INT5 |

中断允许寄存器 EIRE

| EIRE (0x003C) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------|---------|------------------|---------|------|------|------|------|------|
| 位符号 | EF23 | EF22 | EF21 | EF20 | EF19 | EF18 | EF17 | EF16 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | INTTXD1 | INTRXD1 /INTSIO1 | INTTCA1 | INT4 | INT3 | INT2 | INT1 | INT0 |

中断允许寄存器 EIRD

| EIRD (0x003D) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------|---|---|---|---|---------|---------|---------|---------|
| 位符号 | - | - | - | - | EF27 | EF26 | EF25 | EF24 |
| 读/写 | R | R | R | R | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | - | - | - | - | INTTXD2 | INTRXD2 | INTTC03 | INTTC02 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|-------------|-------------------------|---------------------------------|
| EF27 to EF4 | 个别中断允许标识 (每一位均有个别定义) | 0 : 不允许接受可屏蔽中断 1 : 允许接受可屏蔽中断 |
| IMF | 中断主允许标识 | 0 : 不允许接受可屏蔽中断 1 : 允许接受可屏蔽中断 |

注 1 : 不要同时设定 IMF 和中断允许标识 EF15 到 EF4 为“1”。

注 2 : 在主要程序中, 务必在控制中断允许标识 EF 前先清空中断主允许标识 IMF 为“0”(用 DI 指令禁止中断)。执行 EF(利用 EI 指令启动中断)后, 设定 IMF 为“1”。在中断服务程序中, IMF 会自动被清为“0”。如果在中断服务程序中使用多个中断, 在设定每个 EF 后, 记得要设定 IMF 为“1”。

注 3 : 执行 EIRL 的读取指令时, 位 3 到 位 1 数值为“0”。其他未使用的位数值为“0”。

7.5 可屏蔽中断优先级变更

可屏蔽中断 (IL4 至 IL27) 的优先级可以更改为 4 级, 即 0 至 3 级, 而与基本优先级 5 至 28 无关。可以通过中断优先级变更控制寄存器 (ILPRS1 至 ILPRS6) 更改中断优先级。要提高中断优先级, 请将级别设置为更大的数字。要降低中断优先级, 请将级别设置为较小的数字。当在同一优先级同时生成不同的可屏蔽中断时, 将优先处理具有较高基本优先级的中断。例如, 当 ILPRS1 寄存器设置为 0xC0 并同时生成中断 IL4 和 IL7 时, 将优先处理 IL7 (前提是已启用 EF4 和 EF7)。

释放复位后, 所有可屏蔽中断均设置为优先级 0 (最低优先级)。

注 : 在主程序中, 操作中断优先级变更控制寄存器 (ILPRS1 至 7) 之前, 请确保将主允许标识 (IMF) 清除为“0”(通过 DI 指令禁止中断)。在将 ILPRS1 设置为 7 (通过 EI 指令启用中断) 之后, 根据需要将 IMF 设置为“1”。

在中断服务程序中, IMF 自动变为“0”, 通常不需要将其清除为“0”。但是, 如果在中断服务程序中使用多个中断, 则在将 IMF 设置为“1”之前将 ILPRS1 设置为 7。

中断优先级变更控制寄存器 1

| ILPRS1 (0x0FF0) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|-------|-----|-------|-----|-------|-----|-------|-----|
| 位符号 | IL07P | | IL06P | | IL05P | | IL04P | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|----------------|--|
| IL07P | 设置 IL7 的中断优先级. | 00 : 级别 0 (低优先级) 01 : 级别 1 10 : 级别 2 11 : 级别 3 (高优先级) |
| IL06P | 设置 IL6 的中断优先级. | |
| IL05P | 设置 IL5 的中断优先级. | |
| IL04P | 设置 IL4 的中断优先级. | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

中断优先级变更控制寄存器 2

| ILPRS2 (0x0FF1) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|-------|-----|-------|-----|-------|-----|-------|-----|
| 位符号 | IL11P | | IL10P | | IL09P | | IL08P | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|-----------------|--|
| IL11P | 设置 IL11 的中断优先级. | 00 : 级别 0 (低优先级) 01 : 级别 1 10 : 级别 2 11 : 级别 3 (高优先级) |
| IL10P | 设置 IL10 的中断优先级. | |
| IL09P | 设置 IL9 的中断优先级. | |
| IL08P | 设置 IL8 的中断优先级. | |

中断优先级变更控制寄存器 3

| ILPRS3 (0x0FF2) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|-------|-----|-------|-----|-------|-----|-------|-----|
| 位符号 | IL15P | | IL14P | | IL13P | | IL12P | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|-----------------|--|
| IL15P | 设置 IL15 的中断优先级. | 00 : 级别 0 (低优先级) 01 : 级别 1 10 : 级别 2 11 : 级别 3 (高优先级) |
| IL14P | 设置 IL14 的中断优先级. | |
| IL13P | 设置 IL13 的中断优先级. | |
| IL12P | 设置 IL12 的中断优先级. | |

中断优先级变更控制寄存器 4

| ILPRS4 (0x0FF3) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|-------|-----|-------|-----|-------|-----|-------|-----|
| 位符号 | IL19P | | IL18P | | IL17P | | IL16P | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|-----------------|--|
| IL19P | 设置 IL19 的中断优先级. | 00 : 级别 0 (低优先级) 01 : 级别 1 10 : 级别 2 11 : 级别 3 (高优先级) |
| IL18P | 设置 IL18 的中断优先级. | |
| IL17P | 设置 IL17 的中断优先级. | |
| IL16P | 设置 IL16 的中断优先级. | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

中断优先级变更控制寄存器 5

| ILPRS5 (0x0FF4) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|-------|-----|-------|-----|-------|-----|-------|-----|
| 位符号 | IL23P | | IL22P | | IL21P | | IL20P | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|-----------------|--|
| IL23P | 设置 IL23 的中断优先级. | 00 : 级别 0 (低优先级) 01 : 级别 1 10 : 级别 2 11 : 级别 3 (高优先级) |
| IL22P | 设置 IL22 的中断优先级. | |
| IL21P | 设置 IL21 的中断优先级. | |
| IL20P | 设置 IL20 的中断优先级. | |

中断优先级变更控制寄存器 6

| ILPRS6 (0x0FF5) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|-------|-----|-------|-----|-------|-----|-------|-----|
| 位符号 | IL27P | | IL26P | | IL25P | | IL24P | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|-----------------|--|
| IL27P | 设置 IL27 的中断优先级. | 00 : 级别 0 (低优先级) 01 : 级别 1 10 : 级别 2 11 : 级别 3 (高优先级) |
| IL26P | 设置 IL26 的中断优先级. | |
| IL25P | 设置 IL25 的中断优先级. | |
| IL24P | 设置 IL24 的中断优先级. | |

7.6 中断序列

中断请求（该中断请求会引发中断锁存器）将被保留，直到中断发生或通过复位或指令将中断锁存器清除为“0”。当前指令完成后，中断接受序列需要8个机器周期。中断服务任务在执行中断返回指令[RETI]（对于可屏蔽中断）或[RETN]（对于非屏蔽中断）时终止。中断请求（产生中断锁存器）将保持，直到接受中断或中断为止通过复位或指令将锁存器清除为“0”。当前指令完成后，中断接受序列需要8个机器周期。中断服务任务在执行中断返回指令[RETI]（用于可屏蔽中断）或[RETN]（用于不可屏蔽中断）时终止。

7.6.1 初始化设定

使用中断需要事先为其指定一个SP（堆栈指针）。SP是一个16位寄存器，指向堆栈的起始地址。当执行子例程调用或推指令或接受中断请求时，SP递减。当执行返回或弹出指令时，它会预先递增。因此，堆栈朝着较低的堆栈位置地址变深。确保根据SP设置保留大小合适的堆栈区域。

复位后，SP初始化为00FFH。如果需要更改SP，请在重置后或在更改后立即进行中断主允许标帜(IMF)为“0”。

范例：SP设定

```
LD      SP, 023FH      ; SP = 023FH
LD      SP, SP+04H     ; SP = SP + 04H
ADD     SP, 0010H     ; SP = SP + 0010H
```

7.6.2 中断接受程序

中断接受程序如下：

1. 中断主允许标帜(IMF)被清除为“0”，以禁止接受后续的任何中断。
2. 接受的中断源的中断锁存器(IL)被清除为“0”
3. 程序计数器(PC)和程序状态字的内容(包括中断主允许标帜(IMF))按PSW + IMF · PCH · PCL的顺序保存(推入)堆栈中。同时，堆栈指针(SP)减3。
4. 向量表上的相应中断服务程序的入口地址(中断向量)被传送到程序计数器。
5. 执行存储在中断服务程序入口地址中的指令。

注：将PSW的内容保存在堆栈中时，寄存器组和IMF的内容也会保存。

即使在中断服务程序中请求了可屏蔽中断，也无法接受可屏蔽中断，直到IMF设置为“1”为止。为了利用嵌套的中断服务，必须在中断服务程序中将IMF设置为“1”。在这种情况下，accep表中中断源由各个中断允许标帜标帜有选择地使能。

为避免嵌套过载，在将IMF设置为“1”之前，清除当前正在处理其中断的单个中断使能标帜。对于不可屏蔽的中断，与中断请求之间的长度相比，使中断服务更短。

范例：INTTBT 的向量表地址与中断服务程序的入口地址之间的对应关系。

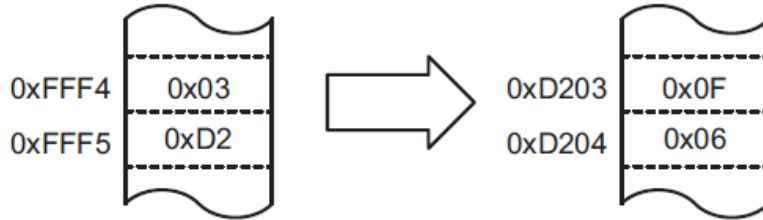


图 7.2 向量表地址和入口地址

7.6.3 储存/还原通用寄存器

在中断接受处理期间，程序计数器 (PC) 和程序状态字 (PSW，包括 IMF) 会自动储存在堆栈中，而通用寄存器则不会。如有需要，这些寄存器必须由软件储存。当嵌套多个中断服务时，必须避免使用相同的数据存储区来储存寄存器。以下方法可用于保存/还原通用寄存器。

PUSH 和 POP 指令

若要储存特定的寄存器，可以使用 PUSH 和 POP 指令。

范例：使用 PUSH 和 POP 指令

```

PUSH    WA           ; Save WA register
Interrupt processing
POP     WA           ; Restore WA register
RETI    ; RETURN
    
```

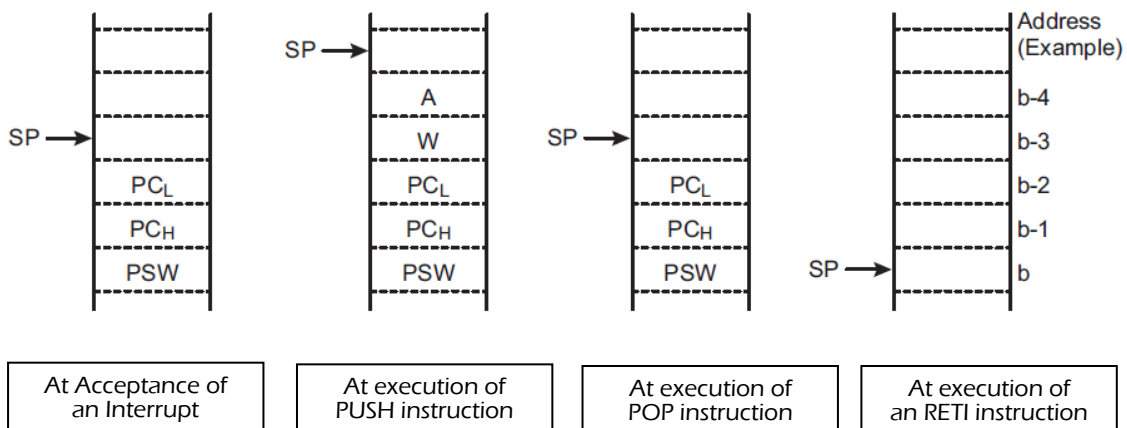


图 7.3 储存/还原通用寄存器

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

数据传输指令

保存无嵌套中断的特定寄存器，可以使用数据传输指令。

范例：使用数据传输指令储存/还原寄存器

```

LD          (GSAVA),    ; Save A register
A
Interrupt processing
LD          A,          ; Restore A register
(GSAVA)
RETI       ; RETURN
    
```

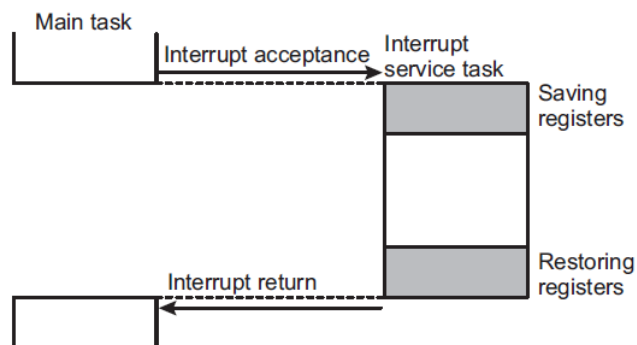


图 7.4 在中断程序下 储存/还原通用寄存器 (和第四章范例有重複,僅保留一個)

使用寄存器组来储存/还原通用寄存器

在非多次中断处理中，寄存器组功能可用于一次储存/还原通用寄存器。在中断服务任务开始时，寄存器组能通过执行寄存器组操作指令（例如 LD RBS · 1）来储存（切换）通用寄存器。不需要在中断服务任务结束时重新执行寄存器组操作指令，因为执行 RETI 指令会根据 PSW 的内容自动返回到主任务正在使用的寄存器组。

中断回传

中断回传指令[RETI] / [RETN]如下。

| | |
|-------------------|--|
| [RETI]/[RETN]中断回传 | <ol style="list-style-type: none"> 1.程序计数器(PC)与程序状态字(寄存器组)将从堆栈复原 2.堆栈指针(PC)以 3 为单位递增 |
|-------------------|--|

7.7 外部中断控制线路

外部中断是以侦测输入信号的改变产生中断要求。MQ6906 内建数字噪声抑制电路可减少噪声引起的误中断。

7.7.1 外部中断架构

外部中断控制线路包含噪声抑制器，沿侦测线路，电平侦测线路和中断信号产生线路。

外部中断控制线路后处理每一个外部中断信号，经过沿侦测和电平侦测线路后，再由噪声抑制器去除噪声。

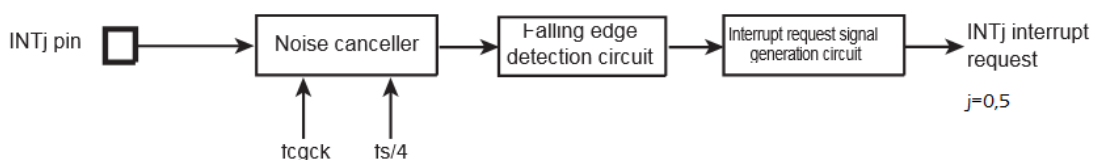


图 7.6 外部中断 0/5

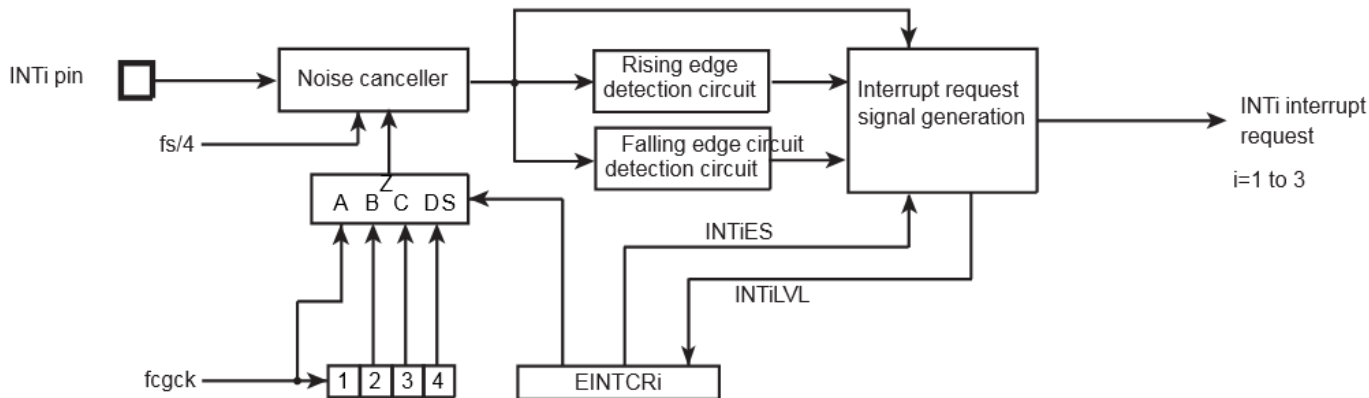


图 7.7 外部中断 1/2/3

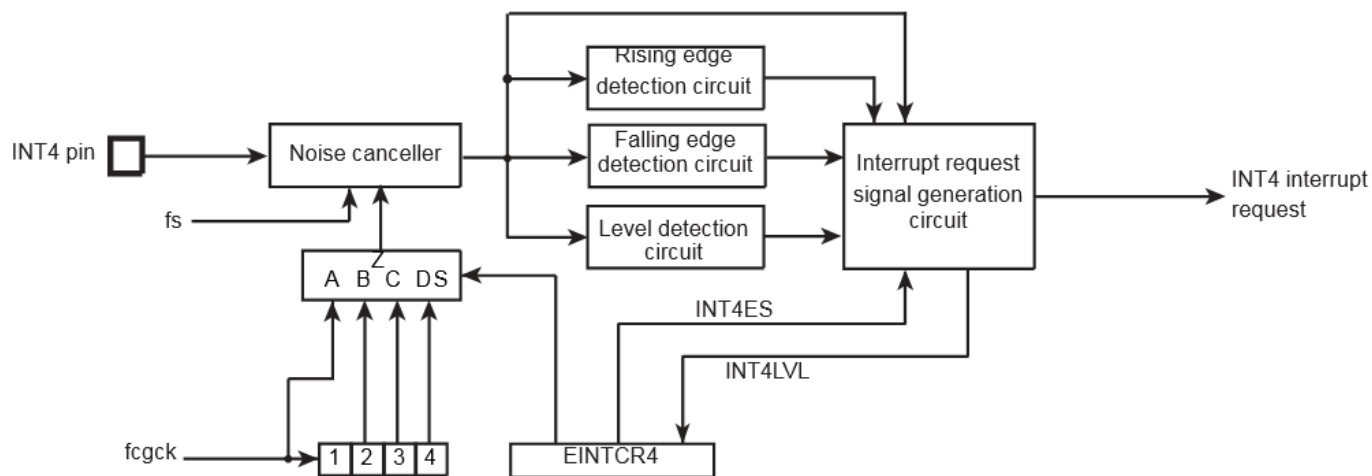


图 7.8 外部中断 4

7.7.2 外部中断控制

外部中断由以下寄存器控制：

低功耗寄存器 3

| POFFCR3 (0x0F77) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|-----|--------|--------|--------|--------|--------|--------|
| 位符号 | - | - | INT5EN | INT4EN | INT3EN | INT2EN | INT1EN | INT0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------------|---------|------------------|
| INT5EN | INT5 控制 | 0 : 禁止 1 : 允许 |
| INT4EN | INT4 控制 | 0 : 禁止 1 : 允许 |
| INT3EN | INT3 控制 | 0 : 禁止 1 : 允许 |
| INT2EN | INT2 控制 | 0 : 禁止 1 : 允许 |
| INT1EN | INT1 控制 | 0 : 禁止 1 : 允许 |
| INT0EN | INT0 控制 | 0 : 禁止 1 : 允许 |

注 1：将 INTxEN(x=0 到 5)清除为“0”可停止外部中断的时钟供应，这会使所有外部中断的控制寄存器无效。使用外部中断时，将 INTxEN 设为“1”，接着再设定每个外部中断的控制寄存器。

注 2：改变 INTxEN 时可能会产生中断要求信号。在改变 INTxEN 前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 12/fs 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 2/fcgck+3/fspl 秒，接着清空中断锁存器。

注 3：POFFCR3 的第 7 位以及第 6 位读值为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

外部中断控制寄存器 1

| | | | | | | | | |
|------------------|---|---|---|---------|--------|---|--------|---|
| EINTCR1 (0x0FD8) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | - | - | - | INT1LVL | INT1ES | | INT1NC | |
| 读/写 | R | R | R | R | R/W | | R/W | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | | 0 | |

| | | |
|---------|----------------------------|---|
| INT1LVL | 外部中断 1 中断要求信号经过噪声抑制器后的信号电平 | 0 : 起始状态或信号电平为“L” 1 : 信号电平为“H” |
| INT1ES | 设定外部中断 1 的中断要求形成条件 | 00 : 由通过噪声抑制器后的信号上升沿产生中断要求 01 : 由通过噪声抑制器后的信号下降沿产生中断要求 10 : 由通过噪声抑制器后的信号上升沿及下降沿产生中断要求 11 : 保留 |
| INT1NC | 设定外部中断 1 的噪声抑制器取样间隔 | 普通 1/2 · 空闲 1/2 |
| | | 低速 1/2 · 睡眠 1 |
| | | 00 : f _{cgck} [Hz] 01 : f _{cgck} / 2 ² [Hz] 10 : f _{cgck} / 2 ³ [Hz] 11 : f _{cgck} / 2 ⁴ [Hz] |
| | | 00 : f _s /4 [Hz] 01 : f _s /4 [Hz] 10 : f _s /4 [Hz] 11 : f _s /4 [Hz] |

注 1 : f_{cgck} : 齿轮时钟 · f_s : 低速时钟。

注 2 : 工作模式的转换可能会引发中断要求。在改变工作模式前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 12/f_s 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 2/f_{cgck}+3/f_{spl} 秒，接着清空中断锁存器。

注 3 : EINTCR1 到 EINTCR4 的转换可能会引发中断要求。在进行 EINTCRx 的转换前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 12/f_s 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 2/f_{cgck}+3/f_{spl} 秒，接着清空中断锁存器。

注 4 : EINTCRx<INTxLVL>的内容会跟着每次中断要求信号的产生而更新。

注 5 : EINTCR1 的第 7 位至第 5 位读出数值为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

外部中断控制寄存器 2

| EINTCR2 (0x0FD9) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---------|--------|---|--------|---|
| 位符号 | - | - | - | INT2LVL | INT2ES | | INT2NC | |
| 读/写 | R | R | R | R | R/W | | R/W | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | | 0 | |

| | | |
|----------------|----------------------------|---|
| INT2LVL | 外部中断 2 中断要求信号经过噪声抑制器后的信号电平 | 0 : 起始状态或信号电平为“L” 1 : 信号电平为“H” |
| INT2ES | 设定外部中断 2 的中断要求形成条件 | 00 : 由通过噪声抑制器后的信号上升沿产生中断要求 01 : 由通过噪声抑制器后的信号下降沿产生中断要求 10 : 由通过噪声抑制器后的信号上升沿及下降沿产生中断要求 11 : 保留 |
| INT2NC | 设定外部中断 2 的噪声抑制器取样间隔 | 普通 1/2 · 空闲 1/2 |
| | | 低速 1/2 · 睡眠 1 |
| | | 00 : fcgck [Hz] 00 : fs/4 [Hz] 01 : fcgck / 2 ² [Hz] 01 : fs/4 [Hz] 10 : fcgck / 2 ³ [Hz] 10 : fs/4 [Hz] 11 : fcgck / 2 ⁴ [Hz] 11 : fs/4 [Hz] |

注 1 : fcgck : 齿轮时钟[Hz] · fs : 低速时钟[Hz]

注 2 : 工作模式的转换可能会引发中断要求。在改变工作模式前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 12/fs 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 2/fcgck+3/fspl 秒，接着清空中断锁存器。

注 3 : EINTCR2 的转换可能会引发中断要求。在进行 EINTCRx 的转换前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 12/fs 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 2/fcgck+3/fspl 秒，接着清空中断锁存器。

注 4 : EINTCR2 的第 7 位至第 5 位读出数值为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

外部中断控制寄存器 3

| EINTCR3 (0x0FDA) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---------|--------|---|--------|---|
| 位符号 | - | - | - | INT3LVL | INT3ES | | INT3NC | |
| 读/写 | R | R | R | R | R/W | | R/W | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | | 0 | |

| | | |
|----------------|----------------------------|---|
| INT3LVL | 外部中断 3 中断要求信号经过噪声抑制器后的信号电平 | 0 : 起始状态或信号电平为“L” 1 : 信号电平为“H” |
| INT3ES | 设定外部中断 3 的中断要求形成条件 | 00 : 由通过噪声抑制器后的信号上升沿产生中断要求 01 : 由通过噪声抑制器后的信号下降沿产生中断要求 10 : 由通过噪声抑制器后的信号上升沿及下降沿产生中断要求 11 : 保留 |
| INT3NC | 设定外部中断 3 的噪声抑制器取样间隔 | 普通 1/2 · 空闲 1/2 |
| | | 低速 1/2 · 睡眠 1 |
| | | 00 : $fcgck$ [Hz] 01 : $fcgck / 2^2$ [Hz] 10 : $fcgck / 2^3$ [Hz] 11 : $fcgck / 2^4$ [Hz] |
| | | 00 : $fs/4$ [Hz] 01 : $fs/4$ [Hz] 10 : $fs/4$ [Hz] 11 : $fs/4$ [Hz] |

注 1 : $fcgck$: 齿轮时钟[Hz] · fs : 低速时钟[Hz]。

注 2 : 工作模式的转换可能会引发中断要求。在改变工作模式前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 $12/fs$ 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 $2/fcgck+3/fspl$ 秒，接着清空中断锁存器。

注 3 : EINTCR3 的转换可能会引发中断要求。在进行 EINTCRx 的转换前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 $12/fs$ 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 $2/fcgck+3/fspl$ 秒，接着清空中断锁存器。

注 4 : EINTCR3 的第 7 位至第 5 位读出数值为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

外部中断控制寄存器 4

| EINTCR4 (0x0FDB) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---------|--------|---|--------|---|
| 位符号 | - | - | - | INT4LVL | INT4ES | | INT4NC | |
| 读/写 | R | R | R | R | R/W | | R/W | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | | 0 | |

| | | |
|----------------|----------------------------|---|
| INT4LVL | 外部中断 4 中断要求信号经过噪声抑制器后的信号电平 | 0 : 起始状态或信号电平为“L” 1 : 信号电平为“H” |
| INT4ES | 设定外部中断 4 的中断要求形成条件 | 00 : 由通过噪声抑制器后的信号上升沿产生中断要求 01 : 由通过噪声抑制器后的信号下降沿产生中断要求 10 : 由通过噪声抑制器后的信号上升沿及下降沿产生中断要求 11 : 保留 |
| INT4NC | 设定外部中断 4 的噪声抑制器取样间隔 | 普通 1/2 · 空闲 1/2 |
| | | 低速 1/2 · 睡眠 1 |
| | | 00 : fcgck [Hz] 01 : fcgck / 2 ² [Hz] 10 : fcgck / 2 ³ [Hz] 11 : fcgck / 2 ⁴ [Hz] |
| | | 00 : fs/4 [Hz] 01 : fs/4 [Hz] 10 : fs/4 [Hz] 11 : fs/4 [Hz] |

注 1 : fcgck : 齿轮时钟[Hz] · fs : 低速时钟[Hz]。

注 2 : 工作模式的转换可能会引发中断要求。在改变工作模式前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 12/fs 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 2/fcgck+3/fspl 秒，接着清空中断锁存器。

注 3 : EINTCR4 的转换可能会引发中断要求。在进行 EINTCRx 的转换前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 12/fs 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 2/fcgck+3/fspl 秒，接着清空中断锁存器。

注 4 : EINTCRx<INTxLVL>的内容会跟着每次中断要求信号的产生而更新。

注 5 : EINTCR4 的第 7 位至第 5 位读出数值为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

7.7.3 外部中断功能

外部中断 1 至中断要求信号及噪声抑制时间是可以设定的；外部中断 0 和 5 的中断要求信号及噪声抑制时间则是固定的。

| 中断源 | 引脚 | 允许中断条件 | 产生中断要求信号 | 外部中断引脚输入信号宽度与噪声抑制 | |
|------|-------|-----------------|--------------------------------|---|---|
| | | | | 普通1/2 · 空闲1/2 | 低速1/2 · 睡眠1 |
| INT0 | INT0B | IMF=1 EF16=1 | 下降沿 | 短于 1/fcgck : 噪声 介于 1/fcgck 和 2/fcgck 之间 : 不确定 长于 2/fcgck : 有效信号 | 短于 4/fs : 噪声 介于 4/fs 和 8/fs 之间 : 不确定 长于 8/fs : 有效信号 |
| INT1 | INT1 | IMF=1 EF17=1 | 下降沿 上升沿 下降沿/上升沿 | 短于 2/fspl : 噪声 介于 2/fspl 和 3/fspl+1/fcgck 之间 : 不确定 长于 3/fspl+1/fcgck : 有效信号 | 短于 4/fs : 噪声 介于 4/fs 和 8/fs之间 : 不确定 长于 8/fs : 有效信号 |
| INT2 | INT2 | IMF=1 EF18=1 | 下降沿 上升沿 下降沿/上升沿 | 短于 2/fspl : 噪声 介于 2/fspl 和 3/fspl+1/fcgck之间 : 不确定 长于 3/fspl+1/fcgck : 有效信号 | 短于 4/fs : 噪声 介于4/fs 和 8/fs之间 : 不确定 长于8/fs : 有效信号 |
| INT3 | INT3 | IMF=1 EF19=1 | 下降沿 上升沿 下降沿/上升沿 | 短于 2/fspl : 噪声 介于 2/fspl 和 3/fspl+1/fcgck之间 : 不确定 长于 3/fspl+1/fcgck : 有效信号 | 短于 4/fs : 噪声 介于4/fs和8/fs之间 : 不确定 长于8/fs : 有效信号 |
| INT4 | INT4 | IMF=1 EF20=1 | 下降沿 上升沿 下降沿/上升沿 电平“H” | 短于 2/fspl : 噪声 介于 2/fspl 和 3/fspl+1/fcgck 之间 : 不确定 长于3/fspl+1/fcgck : 有效信号 | 短于4/fs : 噪声 介于4/fs和 8/fs之间 : 不确定 长于8/fs : 有效信号 |
| INT5 | INT5B | IMF=1 EF8=1 | 下降沿 | 短于 1/fcgck : 噪声 介于 1/fcgck和2/fcgck 之间 : 有效信号 长于 2/fcgck : 有效信号 | 短于 4/fs : 噪声 介于 4/fs 和8/fs 之间 : 不确定 长于 8/fs : 有效信号 |

表 7.2 外部中断

注：fcgck：齿轮时钟[Hz]；fs：低速时钟[Hz]；fspl：取样间隔[Hz]。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

7.7.3.1 低功耗功能

不使用外部中断时，可使用低功耗寄存器 POFFCR3 达到降低功耗的功效。设定 POFFCR3<INTxEN> 为“0”会停止外部中断所需的基本时钟并节省耗能，此时外部中断功能也被禁止。设定 POFFCR3<INTxEN>为“1”可以启动外部中断所需的基本时钟并且允许外部中断功能。

复位后，POFFCR3<INTxEN>会被初始化为“0”并禁止外部中断功能。在第一次使用外部中断功能时，确认已于软件初始设定(在操作外部中断控制寄存器前)将 POFFCR3<INTxEN>设为“1”。

注：改变 INTxEN 时可能会产生中断要求信号。在改变 INTxEN 前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 12/fs 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 2/fcgck+3/fspl 秒，接着清空中断锁存器。

7.7.3.2 外部中断 0 至 5

外部中断 0

外部中断 0 检测 INT0 引脚的下降沿并产生中断请求信号。在 NORMAL1 / 2 或 IDLE1 / 2 模式下，小于 1 / fcgck 的脉冲作为噪声被去除，大于 2 / fcgck 的脉冲被识别为有效信号。在 SLOW/SLEEP 模式下，小于 4/fs 作为噪声被去除，大于 8/fs: 被识别为有效信号。

外部中断 1/2/3

外部中断 1/2/3 侦测 INT1/2/3 引脚的下降沿、上升沿，上升沿及下降沿或是高电平，然后产生中断要求信号。

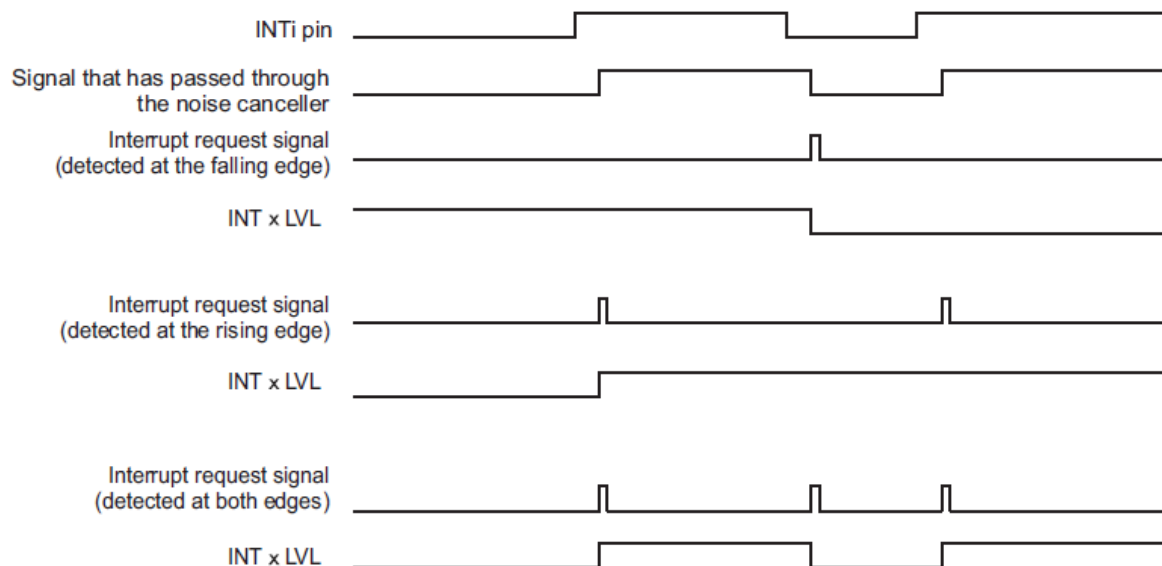
(a) 中断要求信号产生条件侦测功能

于 EINTCRx <INTxES>选择中断 1/2/3 的中断要求信号产生条件。

| EINTCRx <INTxES> | 侦测于 |
|------------------|---------|
| 00 | 上升沿 |
| 01 | 下降沿 |
| 10 | 上升沿及下降沿 |
| 11 | 系统保留 |

表 7.3 中断要求产生沿的选择

(b) 于中断要求信号产生时的噪声抑制器监控功能



Note: The contents of EINTCRx<INTxLVL> are updated each time an interrupt request signal is generated.

图 7.9 中断要求的产生与 EINTCRx<INTxLVL> (x = 1 to 3)

使用 EINTCRx<INTxLVL>可以读取中断要求产生时通过噪声抑制器的信号电平。当侦测沿的设定是“上升沿和下降沿”，读取 EINTCRx<INTxLVL>可侦测产生中断的是上升沿还是下降沿。

(c) 噪声抑制时间选择功能

在普通 1/2 或空闲 1/2 模式下由 fcgck 取样信号时，取样的间隔是由 EINTCRx<INTxNC>选择。如果连续三次取样的信号电平相同，则此信号会被视为有效信号。如果不同，则被视为噪声。

| EINTCRx <INTxNC> | 取样间隔 |
|------------------|----------------------|
| 00 | fcgck |
| 01 | fcgck/2 ² |
| 10 | fcgck/2 ³ |
| 11 | fcgck/2 ⁴ |

表 7.4 噪声抑制器取样时钟

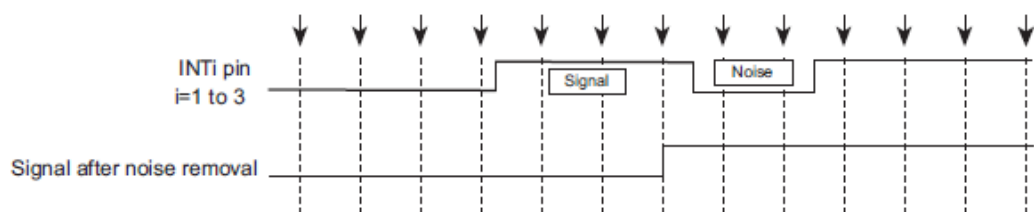


图 7.10 噪声抑制功能

在低速 1/2 或睡眠模式下，信号取样速度是 $f_s/4$ 。如果连续二次取样的信号电平相同，则此信号会被视为有效信号。

在空闲 0，睡眠 0 或停止模式下，噪声抑制取样停止，系统无法由外部中断。在系统切换回普通 1/2，空闲 1/2，低速 1/2 或睡眠 1 模式后，噪声抑制取样会重新启动。

注 1：在噪声连续干扰外部中断引脚信号的情况下，噪声抑制功能会发生异常。此时可依外部输入噪声周期设定 $EINTCRx<INTxNC>$ 。

注 2：当外部中断引脚被当作输出端口使用时，此端口的输入信号会被固定在“L”，进而引起外部中断。要正确使用此引脚为输出端口，清除对应中断允许寄存器为“0”，禁止中断要求的产生。

注 3：工作模式的转换可能会引发中断要求。在改变工作模式前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 $12/f_s$ 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 $2/f_{cgck}+3/f_{spl}$ 秒，接着清空中断锁存器。

外部中断 4

外部中断 4 侦测 INT4 引脚的下降沿、上升沿，上升沿及下降沿或是高电平，然后产生中断要求信号。

(a) 中断要求信号产生条件侦测功能

于 $EINTCR4<INT4ES>$ 选择中断 4 的中断要求信号产生条件。

| EINTCR4 <INT4ES> | 侦测于 |
|------------------|---------|
| 00 | 上升沿 |
| 01 | 下降沿 |
| 10 | 上升沿及下降沿 |
| 11 | 高电平中断 |

表 7.5 中断要求产生沿的选择

(b) 于中断要求信号产生时的噪声抑制器监控功能

使用 $EINTCR4<INT4LVL>$ 可以读取中断要求产生时通过噪声抑制器的信号电平。当侦测沿的设定是“上升沿和下降沿”，读取 $EINTCR4<INT4LVL>$ 可侦测产生中断的是上升沿还是下降沿。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

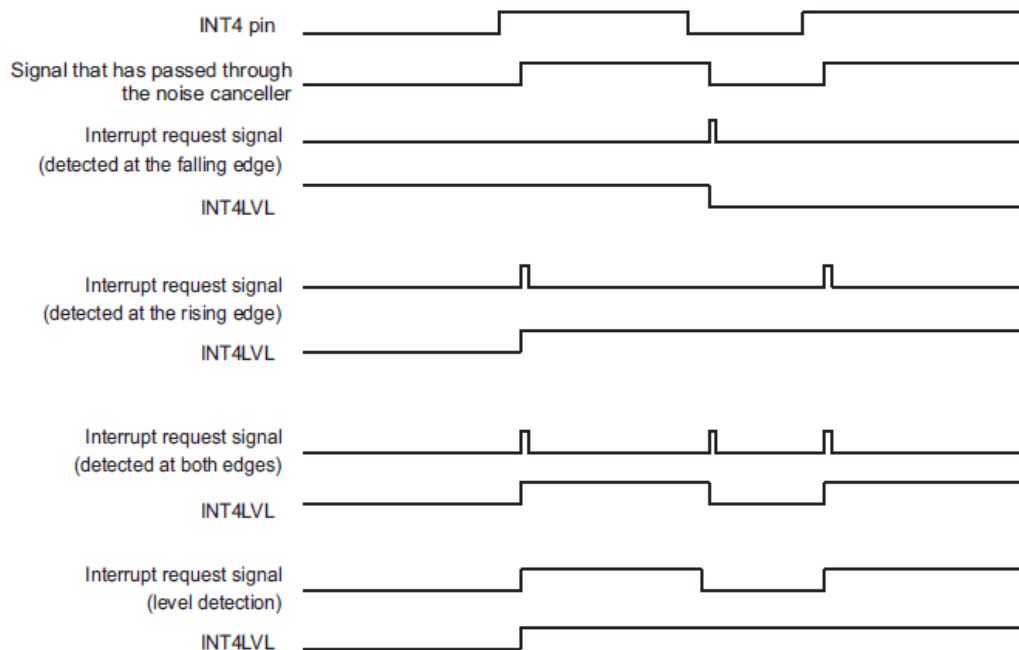


图 7.11 中断要求的产生与 EINTCRx<INT4LVL>

(c) 噪声抑制时间选择功能

在普通 1/2 或空闲 1/2 模式下由 fcgck 取样信号时，取样的间隔是由 EINTCR4<INT4NC>选择。如果连续三次取样的信号电平相同，则此信号会被视为有效信号。如果不同，则被视为噪声。

| EINTCR4 <INT4ES> | 取样间隔 |
|------------------|----------------------|
| 00 | fcgck |
| 01 | fcgck/2 ² |
| 10 | fcgck/2 ³ |
| 11 | fcgck/2 ⁴ |

表 7.6 噪采样锁

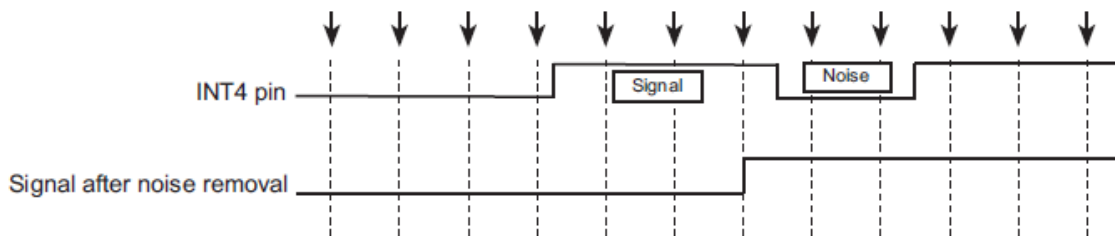


图 7.12 噪声抑制功能 (x = 4)

在低速 1/2 或睡眠模式下，信号取样速度是 fs/4。如果连续二次取样的信号电平相同，则此信号会被视为有效信号。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

在空闲 0、睡眠 0 或停止模式下，噪声抑制取样停止，系统无法由外部中断。在系统切换回普通 1/2、空闲 1/2、低速 1/2 或睡眠 1 模式后，噪声抑制取样会重新启动。

注 1：在噪声连续干扰外部中断引脚信号的情况下，噪声抑制功能会发生异常。此时可依外部输入噪声周期设定 $EINTCRx<INTxNC>$ 。

注 2：当外部中断引脚被当作输出端口使用时，此端口的输入信号会被固定在“L”，进而引起外部中断。要正确使用此引脚为输出端口，清除对应中断允许寄存器为“0”，禁止中断要求的产生。

注 3：工作模式的转换可能会引发中断要求。在改变工作模式前，先清空对应的中断允许寄存器为“0”以禁止中断的发生。当工作模式从普通 1/2 或空闲 1/2 切换成低速 1/2 或睡眠 1 模式时，在模式转换后先等候 $12/fs$ 秒，接着清空中断锁存器。当工作模式从低速 1/2 或睡眠 1 切换成普通 1/2 或空闲 1/2 模式时，在模式转换后先等候 $2/fcgck+3/fspl$ 秒，接着清空中断锁存器。

外部中断 5

外部中断 5 检测 INT5 引脚的下降沿并产生中断请求信号。在 NORMAL 1/2 或 IDLE 1/2 模式下，小于 $1/fcgck$ 的脉冲作为噪声被去除，大于 $2/fcgck$ 的脉冲被识别为有效信号。

在 SLOW/SLEEP 模式下，小于 $4/fs$ 作为噪声被去除，大于 $8/fs$ 被识别为有效信号。

7.8 软件中断

执行 SWI 指令会产生软件中断，并立即开始中断处理（INTSW 是优先级最高的中断）。SWI 指令仅用于地址错误检测或以下所述的调试。

地址错误检测：

当 CPU 因某种原因（例如噪声），而试图从不存在的存储器地址中提取指令，则读取 0xFF。代码 0xFF 是 SWI 指令，会产生软件中断并检测到地址错误。通过将 0xFF 写入程序存储器中未使用的区域，可以进一步扩展地址错误检测范围。

除错：

将 SWI 指令设置在软件断点设置地址可以提高除错效率。

7.9 未定义指令中断

当 CPU 尝试获取并执行未定义的指令时，将生成 INTUNDEF 并开始中断处理。即使正在处理另一个不可屏蔽的中断，也会接受 INTUNDEF。当前进程被终止，并且 INTUNDEF 中断进程在被请求后不久开始。

注：未定义的指令中断（INTUNDEF）迫使 CPU 跳入中断向量地址，就像软件中断（SWI）一样。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

8. I/O 端口

MQ6906 有 9 种平行 I/O 端口(最多达 58 个 I/O 引脚) 如下表所示：

| 端口 | 引脚 | 引脚数目 | 输入/输出 | 选择功能 |
|---------|-------------------|----------|-------|-------------------------------|
| Port P0 | P03 to P00 (注) | 4 (注) | 输入/输出 | 用于连结外部高频晶振与外部低频晶振 |
| Port P1 | P13 to P10 | 4 | 输入/输出 | 用于RESET、外部中断输入、STOP 模式信号输入 |
| Port P2 | P27 to P20 | 8 | 输入/输出 | 用于UART输入/输出、SIO输入/输出与IZC输入/输出 |
| Port P4 | P47 to P40 | 8 | 输入/输出 | 用于ADC输入与唤醒输入 |
| Port P5 | P57 to P50 | 8 | 输入/输出 | 用于ADC输入 |
| Port P7 | P77 to P70 | 8 | 输入/输出 | 用于定时器/计数器输入/输出与外部中断输入 |
| Port P8 | P84 to P80 | 5 | 输入/输出 | 用于定时器/计数器输入/输出 |
| Port P9 | P94 to P90 | 5 | 输入/输出 | 用于UART输入/输出与SIO输入/输出 |
| Port PB | PB7 to PB0 | 8 | 输入/输出 | |

表 8.1 I/O 端口

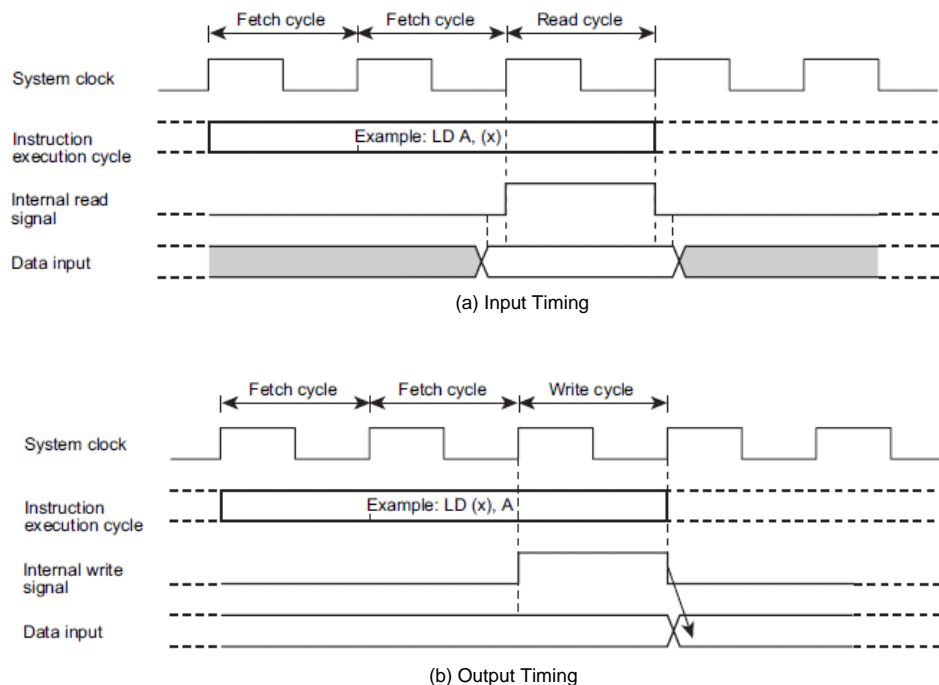


图 8.1 输入/输出时序范例

注：根據指令的不同，讀寫週期的位置可能會有所不同。

每个输出端口有一个锁存器可以保持书出的数据。输入端口不具备锁存器，所以外部输入数据必须被保持到读取的时候，或是在处理前必须多读几次。图 8.1 是输入/输出的时序范例。

I/O 端口进行外部数据的读取，是在指令读执行的读取周期内完成。此时序无法由外部识别，因此如震颤 (chattering) 之类的快信号输入必须由程序处理。在执行写 I/O 端口的指令时，数据是在写入周期的下一个周期输出至 I/O 端口。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

8.1 I/O 端口控制寄存器

以下控制寄存器供输入输出 I/O 端口使用。x 表示端口编号。寄存器可设定与否与端口相关。细节须参考每个端口的说明。

PxDR 寄存器

此寄存器用于设定输出数据。端口设定为输出模式时，PxDR 的设定数值会由端口输出。

PxPRD 寄存器

此寄存器用于读输入数据。端口设定为输入模式时，端口输入状态可藉由 PxPRD 读出。

PxCR 寄存器

此寄存器切换端口的输入与输出。端口可以在输入模式和输出模式切换。

PxFC 寄存器

此寄存器可设定每个端口的选择功能输出。选择功能输出可以被允许或是禁止。

PxOUTCR 寄存器

此寄存器决定端口为 C-MOS 输出或 open drain 输出。

PxPU 寄存器

此寄存器决定端口在输入模式下是否接上内部上拉电阻。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

8.2 I/O 端口设定

个别 I/O 端口的设定方式，请参考下表

| 端口 | 引脚 | 功能 | 寄存器设定 | | | |
|---------|------------|-------------|-------|---------|--------|----------------------|
| | | | PxCR | PxOUTCR | PxFC | 其他设定需求 |
| Port P0 | P03 to P00 | 端口输入 | 0 | 无对应寄存器 | 0 | |
| | | 端口输出 | 1 | | 0 | |
| | P03 | XTOUT | * | | 无对应寄存器 | |
| | P02 | XTIN | * | | 1 | |
| | P01 | XOUT | * | | 无对应寄存器 | |
| | P00 | XIN | * | | 1 | |
| Port P1 | P13 to P11 | 端口输入 | 0 | 无对应寄存器 | 无对应寄存器 | |
| | | 端口输出 | 1 | | | |
| | P10 | 端口输入 | 0 | | | 注 1 |
| | P10 | 端口输出 | 1 | | | 注 1 |
| | P13 | INT1 输入 | 0 | | | |
| | P12 | INT0B 输入 | 0 | | | |
| | P11 | INT5 输入 | 0 | | | |
| | P11 | STOPB 输入 | 0 | | | |
| | P10 | RESETB 输入 | * | | | 注 1 |
| Port P2 | P27 to P20 | 端口输入 | 0 | * | * | |
| | | 端口输出 | 1 | ** | 0 | |
| | P25 | SCLK0 输入 | 0 | * | * | SERSEL<SRSELO>="01" |
| | | SLK0 输出 | 1 | ** | 1 | SERSEL<SRSELO>="01" |
| | P24 | SCL0 输入/输出 | 1 | 无对应寄存器 | 1 | SERSEL<SRSELO>="*0" |
| | | SI input | 0 | | * | SERSEL<SRSELO>="01" |
| | P23 | SDA0 输入/输出 | 1 | 无对应寄存器 | 1 | SERSEL<SRSELO>="*0" |
| | | SO 输入 | 1 | | * | SERSEL<SRSELO>="01" |
| | P22 | SCLK0 输入 | 0 | * | * | SERSEL<SRSELO>="10" |
| | | SCLK0 输出 | 1 | ** | 1 | SERSEL<SRSELO>="10" |
| | P21 | RXD0 输入 | 0 | * | * | SERSEL<SRSELO>="0**" |
| | | SIO 输出 | 0 | * | * | SERSEL<SRSELO>="10" |
| | P20 | TXD0 输出 | 1 | ** | 1 | SERSEL<SRSELO>="0**" |
| | | SO0 输入 | 1 | ** | 1 | SERSEL<SRSELO>="10" |
| Port 4 | P47 to P40 | 端口输入 | 0 | 无对应寄存器 | 0 | |
| | | 端口输出 | 1 | | 0 | |
| | | AIN7 到 AIN0 | 0 | | 1 | |
| | | KW17 到 KW14 | * | | * | KWUCR1 |

| | | | | | | |
|---------|------------|--------------------|---|--------|----------|----------------------|
| | | KW13 到 KW10 | * | | * | KWUCR0 |
| Port 5 | P57 to P50 | 端口输入 | 0 | 无对应寄存器 | 0 | |
| | | 端口输出 | 1 | | 0 | |
| | | AIN15 到 AIN8 | 0 | | 1 | |
| Port P7 | P77 to P70 | 端口输入 | 0 | 无对应寄存器 | * | |
| | | 端口输出 | 1 | | 0 | |
| | P77 | INT4 输入 | 0 | | 无对应寄存器 | |
| | P76 | INT3 输入 | 0 | | 无对应寄存器 | |
| | P75 | INT2 输入 | 0 | | 无对应寄存器 r | |
| | P74 | DVOB 输出 | 1 | | 1 | |
| | | TCA1 输入 | 0 | | * | |
| | P73 | PPGA1B 输出 | 1 | | 1 | |
| | | TCA0 输入 | 0 | | * | SERSEL<TCA0SEL>="00" |
| | P72 | PPGA0B 输出 | 1 | | 1 | |
| | | TC01 输入 | 0 | | * | |
| | P71 | PPG01B / PWM01B 输出 | 1 | | 1 | |
| | | TC00 输入 | 0 | | * | |
| | P70 | PPG00B / PWM00B 输出 | 1 | | 1 | |
| | | | | | | |
| Port P8 | P84 to P80 | 端口输入 | 0 | 无对应寄存器 | * | |
| | | 端口输出 | 1 | | 0 | |
| | P81 | TC03 输入 | 0 | | * | |
| | | PPG03B / PWM03B 输出 | 1 | | 1 | |
| | P80 | TC02 输入 | 0 | | * | |
| | | PPG02B / PWM02B 输出 | 1 | | 1 | |
| Port P9 | P94 to P90 | Port 输入 | 0 | * | * | |
| | | Port 输出 | 1 | ** | 0 | |
| | P94 | RXD2 输入 | 0 | * | 无对应寄存器 | |
| | P93 | TXD2 输出 | 1 | ** | 1 | |
| | P92 | SCLK1 输入 | 0 | * | * | SERSEL<SRSEL1>="10" |
| | | SCLK1 输出 | 1 | ** | 1 | SERSEL<SRSEL1>="10" |
| | P91 | RXD1 输入 | 0 | * | 无对应寄存器 | SERSEL<SRSEL1>="0**" |
| | | TXD1 输出 | 0 | * | 无对应寄存器 | SERSEL<SRSEL1>="10" |
| | P90 | TXD1 输出 | 1 | ** | 1 | SERSEL<SRSEL1>="0**" |
| | | SO1 输入 | 1 | ** | 1 | SERSEL<SRSEL1>="10" |
| Port PB | PB7 toPB0 | 端口输入 | 0 | 无对应寄存器 | 无对应寄存器 r | |
| | | 端口输出 | 1 | | | |

表 8.2 I/O 端口设定表

注 1 : 上电后 · P10 引脚的功能成为外部复位输入。若要使用 P10 引脚为 I/O 端口 · 参考“5.1 复位控制线路”章节。

注 2 : 上表中 · “1” 表示设定为“1” · “0”表示设定为“0” · “*”表示设定为 1 或 0 时该端口/引脚的功能一致 · “无对应寄存器”代表该位没有对应的寄存器存在。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| Symbol and numeric characters | Meaning |
|-------------------------------|---|
| 0 | Set "0" |
| 1 | Set "1" |
| * | Don't care (Operation is the same whether "1" or "0" is selected.) |
| ** | The sink open drain output or the C-MOS output can be selected. |
| Without register | There is no register that corresponds to the bit. |

8.3 I/O 端口控制寄存器

8.3.1 P0 端口 (P03 到 P00) 寄存器

P0 端口是个 4 位 I/O 端口，每位可被个别设定为输入或输出。此端口也可用作外部高速/低速振荡器的连接引脚。

P0 端口在 VDD 端有可编程的上拉电阻。此上拉电阻在端口设定为输入模式下可供使用。

| 端口 | P03 | P02 | P01 | P00 |
|------|-------|------|------|-----|
| 选择功能 | XTOUT | XTIN | XOUT | XIN |

表 8.3 P0 端口

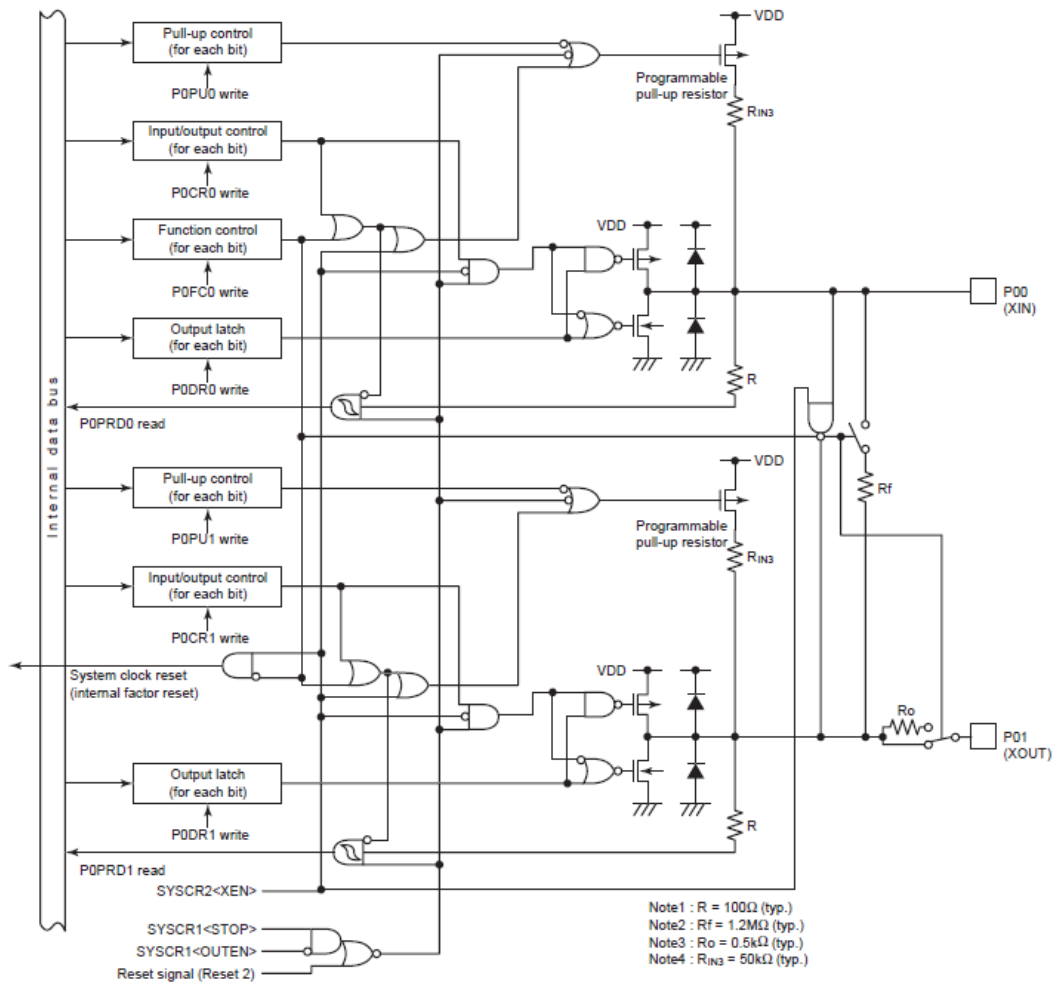


图 8.2 P0 端口(P00,P01)

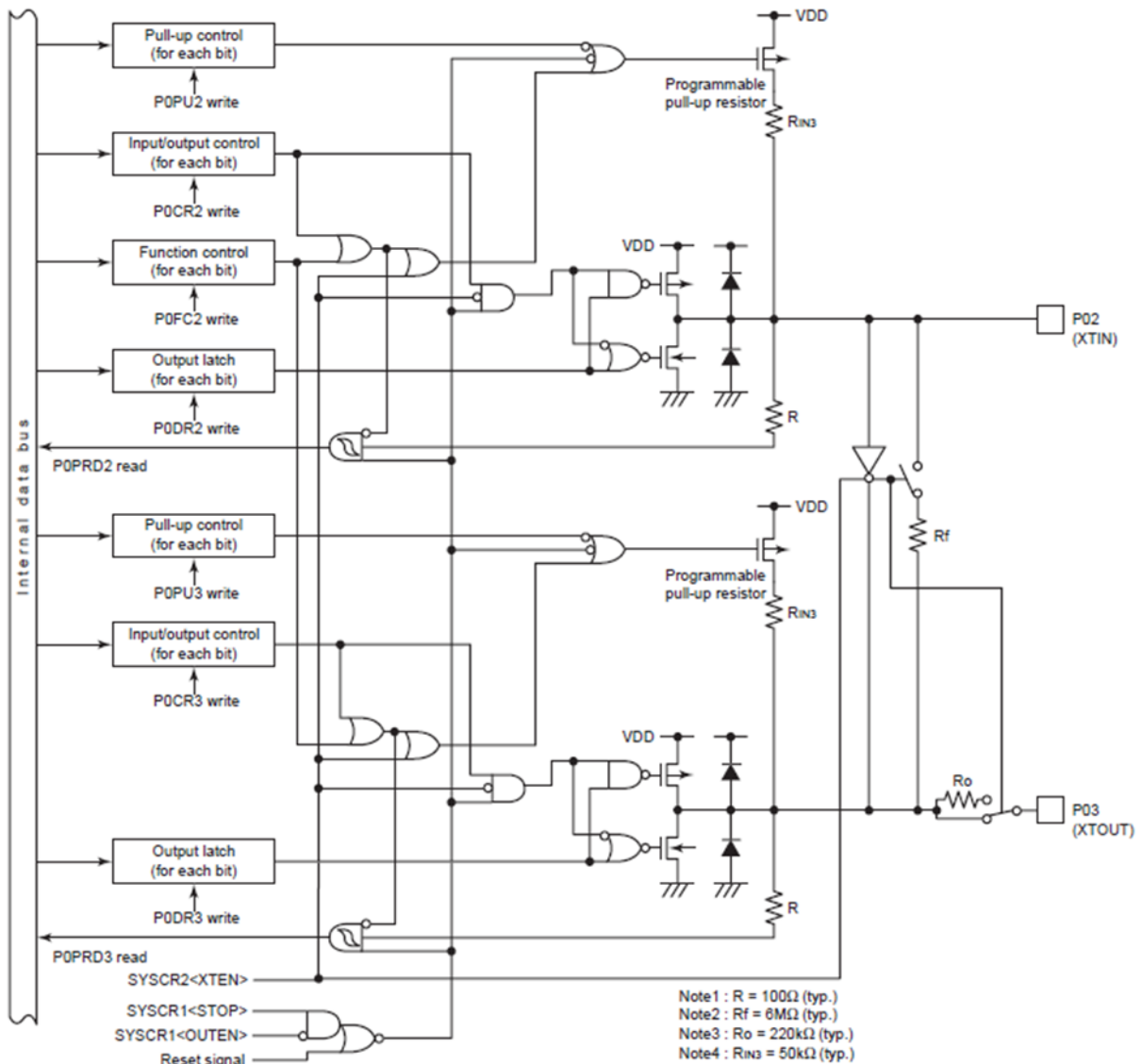


图 8.3 P0端口(P02,P03)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

PO端口输出锁存寄存器

| PODR (0x0000) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|------------|-----|-----|-----|
| 位符号 | | - | - | - | - | P03 | P02 | P01 | P00 |
| 读/写 | | R | R | R | R | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | | 输出模式下输出低电平 | | | |
| | 1 | | | | | 输出模式下输出高电平 | | | |

PO端口输入输出控制寄存器

| POCR (0x0F1A) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|-------------|-------|-------|-------|
| 位符号 | | - | - | - | - | POCR3 | POCR2 | POCR1 | POCR0 |
| 读/写 | | R | R | R | R | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | | 输入模式 (端口输入) | | | |
| | 1 | | | | | 输出模式 (端口输出) | | | |

注：POCR1 與 POCR0 必須清除為 "0"。

PO端口功能控制寄存器

| POFC (0x0F34) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|---|----------|---|---------|
| 位符号 | | - | - | - | - | - | POFC2 | - | POFC0 |
| 读/写 | | R | R | R | R | R | R/W | R | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| 功能 | 0 | | | | | | 端口 | | 端口 |
| | 1 | | | | | | XTIN (1) | | XIN (1) |

注 1：SYSCR2<XEN> 设定为 "1" 时，将 POFC0 设定为 "0" 会引发系统时钟复位。若 P00 或 P01 不作端口使用，POFC0 必须设定为 "1"。

注 2：符号 "1" 表示选择功能输入。

PO端口内置上拉电阻控制寄存器

| POPU (0x0F27) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|--|-------|-------|-------|
| 位符号 | | - | - | - | - | POPU3 | POPU2 | POPU1 | POPU0 |
| 读/写 | | R | R | R | R | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | | 内置电阻不连接 | | | |
| | 1 | | | | | 连接内置电阻。此电阻只在输入模式下连接。在其他条件下设定 "1" 都不会连接此内置电阻。 | | | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P0端口输入数据寄存器

| POPRD (0x000D) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|----------------------------------|---|---|---|--------|--------|--------|--------|
| 位符号 | - | - | - | - | POPRD3 | POPRD2 | POPRD1 | POPRD0 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | * | * | * | * |
| 功能 | 设定于输入模式下可读取该端口的内容。非输入模式下的读取值为“0” | | | | | | | |

| Set condition | | POPRDi read value |
|---------------|-------|-------------------|
| POFC0 | POCRi | |
| * | 1 | "0" |
| 1 | * | "0" |
| 0 | 0 | Contents of port |

表 8.4 POPRD 读值(P00 到 P01)

注1: * = Don' t care
注2: i = 0, 1

| Set condition | | POPRDj read value |
|---------------|-------|-------------------|
| POFC2 | POCRj | |
| * | 1 | "0" |
| 1 | * | "0" |
| 0 | 0 | Contents of port |

表 8.5 POPRD 读值 (P02 到 P03)

注1: * = Don' t care
注2: j = 2, 3

8.3.2 P1 端口(P13 到 P10) 寄存器

P1 端口是个 4 位 I/O 端口，可设定为输入或输出。

P1 端口在 VDD 端有个可编程的上拉电阻。此上拉电阻在端口设定为输入模式下可供使用。

复位后，P10 引脚设定为 I/O 端口。要使用 P10 引脚为外部复位输入功能，参考“5.1 复位控制线路

| Port Name | P13 | P12 | P11 | P10 |
|--------------|------|-------|----------------|--------|
| Secondary 功能 | INT1 | INT0B | INT5B STOPB | RESETB |

表 8.6 P1 端口

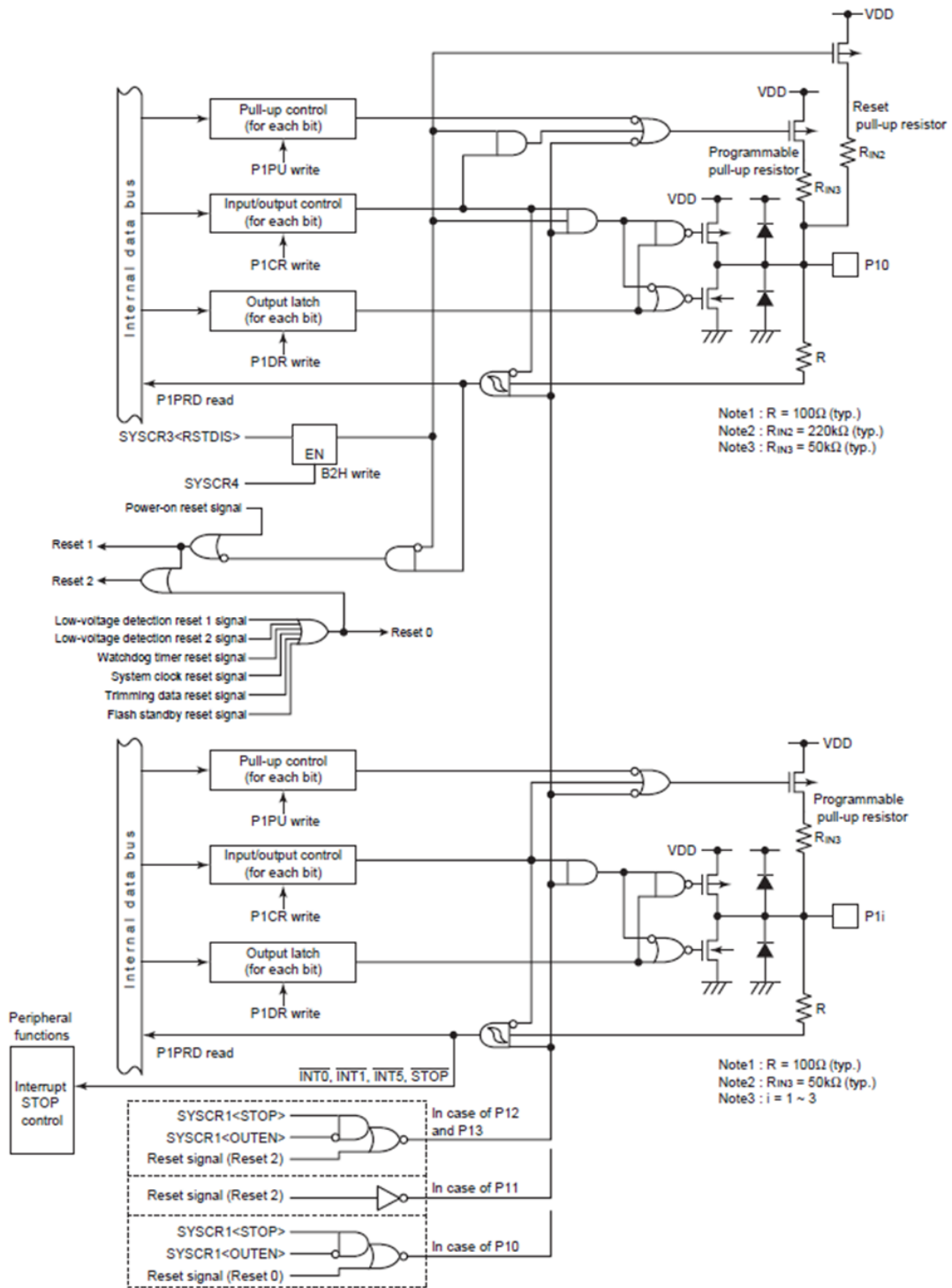


图 8.4 P1 端口

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P1端口输出锁存寄存器

| P1DR (0x0001) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|------------|-----|-----|-----|
| 位符号 | | - | - | - | - | P13 | P12 | P11 | P10 |
| 读/写 | | R | R | R | R | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | | 输出模式下输出低电平 | | | |
| | 1 | | | | | 输出模式下输出高电平 | | | |

P1端口输入输出控制寄存器

| P1CR (0x0F1B) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|-------------|-----------|------------------------|-------|
| BitSymbol | | - | - | - | - | P1CR3 | P1CR2 | P1CR1 | P1CR0 |
| 读/写 | | R | R | R | R | R/W | R/W | R/W | R/W |
| Afterreset | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | | 输入模式 (端口输入) | | | |
| | 1 | | | | | INT1 (I) | INT0B (I) | INT5B (I) STOPB (I) | - |
| | | | | | | 输出模式 (端口输出) | | | |

注：符号“I”表示选择功能输入。

P1端口内置上拉电阻控制寄存器

| P1PU (0x0F28) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|--|-------|-------|-------|
| 位符号 | | - | - | - | - | P1PU3 | P1PU2 | P1PU1 | P1PU0 |
| 读/写 | | R | R | R | R | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | | 内置电阻不连接 | | | |
| | 1 | | | | | 连接内置电阻。此电阻只在输入模式下连接。在其他条件下设定“1”都不会连接此内置电阻。 | | | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P1端口输入数据寄存器

| P1PRD (0x000E) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|---|---|---|---|-----------------------------------|--------|--------|--------|
| 位符号 | - | - | - | - | P1PRD3 | P1PRD2 | P1PRD1 | P1PRD0 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | * | * | * | * |
| 功能 | | | | | 设定于输入模式下可读取该端口的内容。非输入模式下的读取值为“0”。 | | | |

| Set condition | P1PRDi read value |
|---------------|-------------------|
| P1CRi | |
| 0 | Contents of port |
| 1 | “0” |

表 8.7 P1PRD Read Value

注1: * = Don' t care

注2: i= 0 to 3

8.3.3 P2 端口(P27 到 P20) 寄存器

P2 端口是一个 8 位 I/O 端口，可以设定输入或输出。它还用作 SBI/I2C 输入/输出，SIO 输入/输出，UART 输入/输出以及片上调试功能。

输出控制功能可从 sink open drain 输出或 CMOS 输出择一。P2 端口在 VDD 端有个可编程的上拉电阻。此上拉电阻在端口设定为输入模式或 open drain 输出模式可供使用。

当此端口用作 SBI/I2C，SIO 或 UART 时，还需要设置串行接口选择功能。

| 端口 | P27 | P26 | P25 | P24 | P23 | P22 | P21 | P20 |
|------|-----|-----|-------|-------------|-------------|-------|----------------------|----------------------|
| 选择功能 | - | - | SCLK0 | SIO SCL0 | SO0 SDA0 | SCLK0 | SIO RXD0 OCDIO | SO0 TXD0 OCDCK |

表 8.8 P2 端口

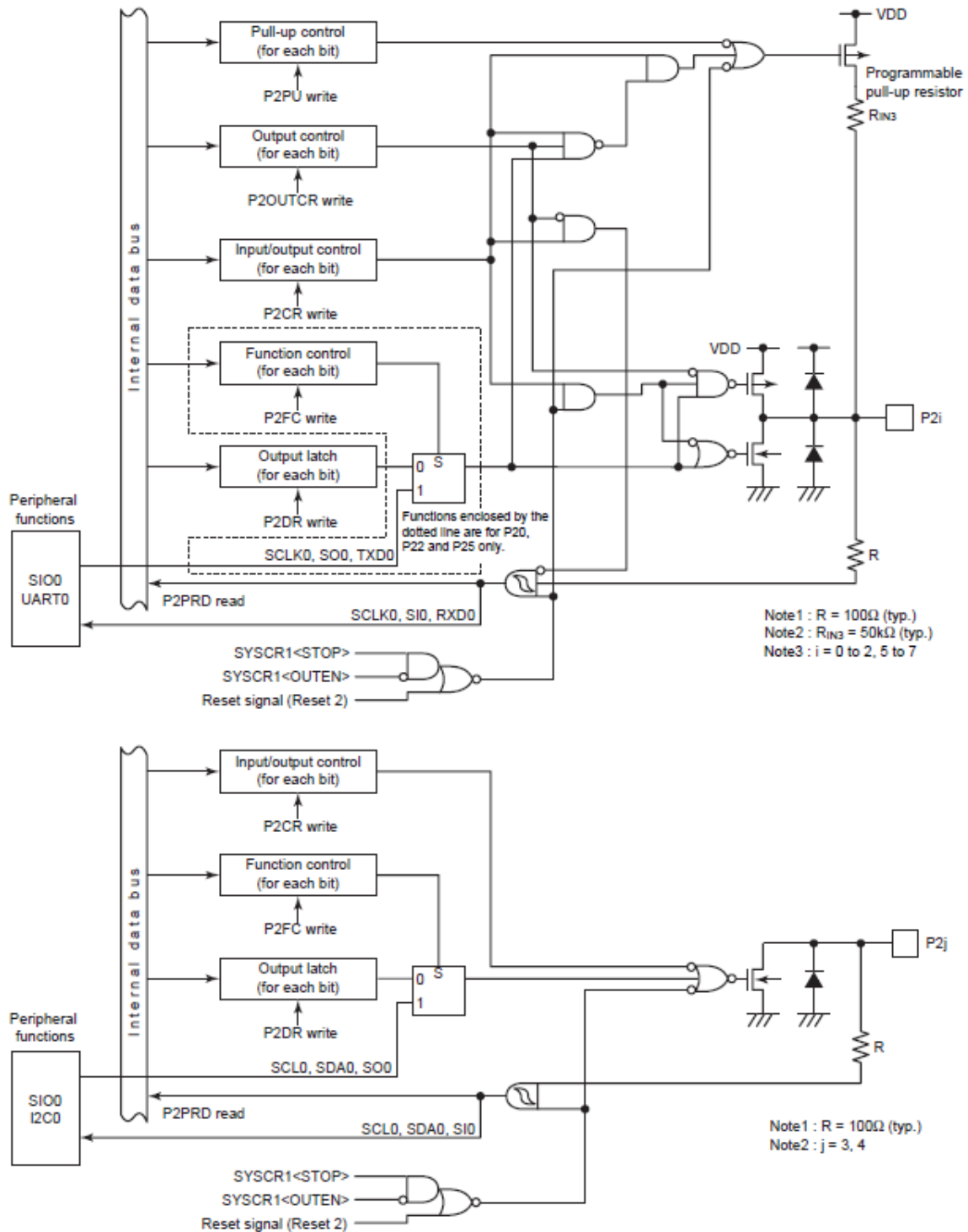


图 8.5 P2 端口

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P2端口输出锁存寄存器

| P2DR (0x0002) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|--------------------------------------|-----|-----|-----|-----|-----|-----|
| 位符号 | P27 | P26 | P25 | P24 | P23 | P22 | P21 | P20 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输出模式下输出低电平 | | | | | | |
| | 1 | 输出模式下输出高电平，根据P2OUTCR和P2PU的设置Hi-Z或上拉。 | | | | | | |

P2端口输入输出控制寄存器

| P2CR (0x0F1C) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|------------|-------|-------|----------|-----------|--------------------|----------|-------------------|
| 位符号 | P2CR7 | P2CR6 | P2CR5 | P2CR4 | P2CR3 | P2CR2 | P2CR1 | P2CR0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 输入模式(端口输入) | | | | | | | |
| | 0 | - | - | SCLK0(I) | SIO(I) | - | SCLK0(I) | RXD0(I) SIO(I) |
| 功能 | 输出模式(端口输出) | | | | | | | |
| | 1 | - | - | SCLK0(O) | SCL0(I/O) | SDA0(I/O) SO(O) | SCLK0(O) | - |

注：符号“1”表示选择输入功能。符号“0”表示选择输出功能。符号“1/0”表示选择双向I/O功能。

P2端口功能控制寄存器

| P2FC (0x0F36) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|----------|-----------|---------------------|----------|------|-------------------|
| 位符号 | - | - | P2FC5 | P2FC4 | P2FC3 | P2FC2 | - | P2FC0 |
| 读/写 | R | R | R/W | R/W | R/W | R/W | R | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | 端口功能 | | | | 端口功能 | |
| | 1 | | SCLK0(O) | SCL0(I/O) | SDA0(I/O) SO0(O) | SCLK0(O) | | TXD0(O) SO0(O) |

P2 端口开漏输出寄存器

| P2OUTCR (0x0F43) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|--------|--------|--------|---|--------------|--------|--------|--------|
| 位符号 | P2OUT7 | P2OUT6 | P2OUT5 | - | - | P2OUT2 | P2OUT1 | P2OUT0 |
| 读/写 | R/W | R/W | R/W | R | R | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | CMOS 输出 | | | |
| | 1 | | | | Open-drain输出 | | | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P2端口内置上拉电阻控制寄存器

| P2PU (0x0F29) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-------|------------|-------|---|------------|-------|-------|-------|
| 位符号 | P2PU7 | P2PU6 | P2PU5 | - | - | P2PU2 | P2PU1 | P2PU0 |
| 读/写 | R/W | R/W | R/W | R | R | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 内置电阻未连接 | | | 内置电阻未连接 | | | |
| | 1 | 连接内置电阻。(注) | | | 连接内置电阻。(注) | | | |

注：上拉电阻仅余输入模式或 open drain 输出模式有效，其他模式下设为“1”都不会连接此内置电阻。

P2 端口输入数据寄存器

| P2PRD (0x000F) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|----------------------------------|--------|--------|-----------|--------|----------------------------------|--------|--------|
| 位符号 | P2PRD7 | P2PRD6 | P2PRD5 | P2PRD4 | P2PRD3 | P2PRD2 | P2PRD1 | P2PRD0 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | * | * | * | * | * | * | * | * |
| 功能 | 如果端口处于输入模式，端口的内容可被读出。否则读出数值为“0”。 | | | 端口的内容可被读出 | | 如果端口处于输入模式，端口的内容可被读出。否则读出数值为“0”。 | | |

| 设定 | | P2PRDi 读值 |
|-------|----------|-----------|
| P2CRi | P2OUTCRi | |
| 0 | * | 端口内容 |
| 1 | 0 | “0” |
| 1 | 1 | 端口内容 |

表 8.9 P2PRD 读值(P20 到 P22 · P25 到 P27)

注 1：* = Don'tcare

注 2：i=0 到 2 · 5 到 7

8.3.4 P4 端口 (P47 to P40) 寄存器

P4 端口是个 8 位 I/O 端口，每位可被个别设定为输入或输出。此端口也可作唤醒输入与 AD 转换器模拟信号输入使用。

P4 端口在 VDD 端有个可编程的上拉电阻，此上拉电阻在端口设定为输入模式下可供使用。

| 端口 | P47 | P46 | P45 | P44 | P43 | P42 | P41 | P40 |
|------|--------------|--------------|--------------|--------------|--------------|--------------|--------------|--------------|
| 选择功能 | AIN7 KW17 | AIN6 KW16 | AIN5 KW15 | AIN4 KW14 | AIN3 KW13 | AIN2 KW12 | AIN1 KW11 | AIN0 KW10 |

表 8.10 P4 端口

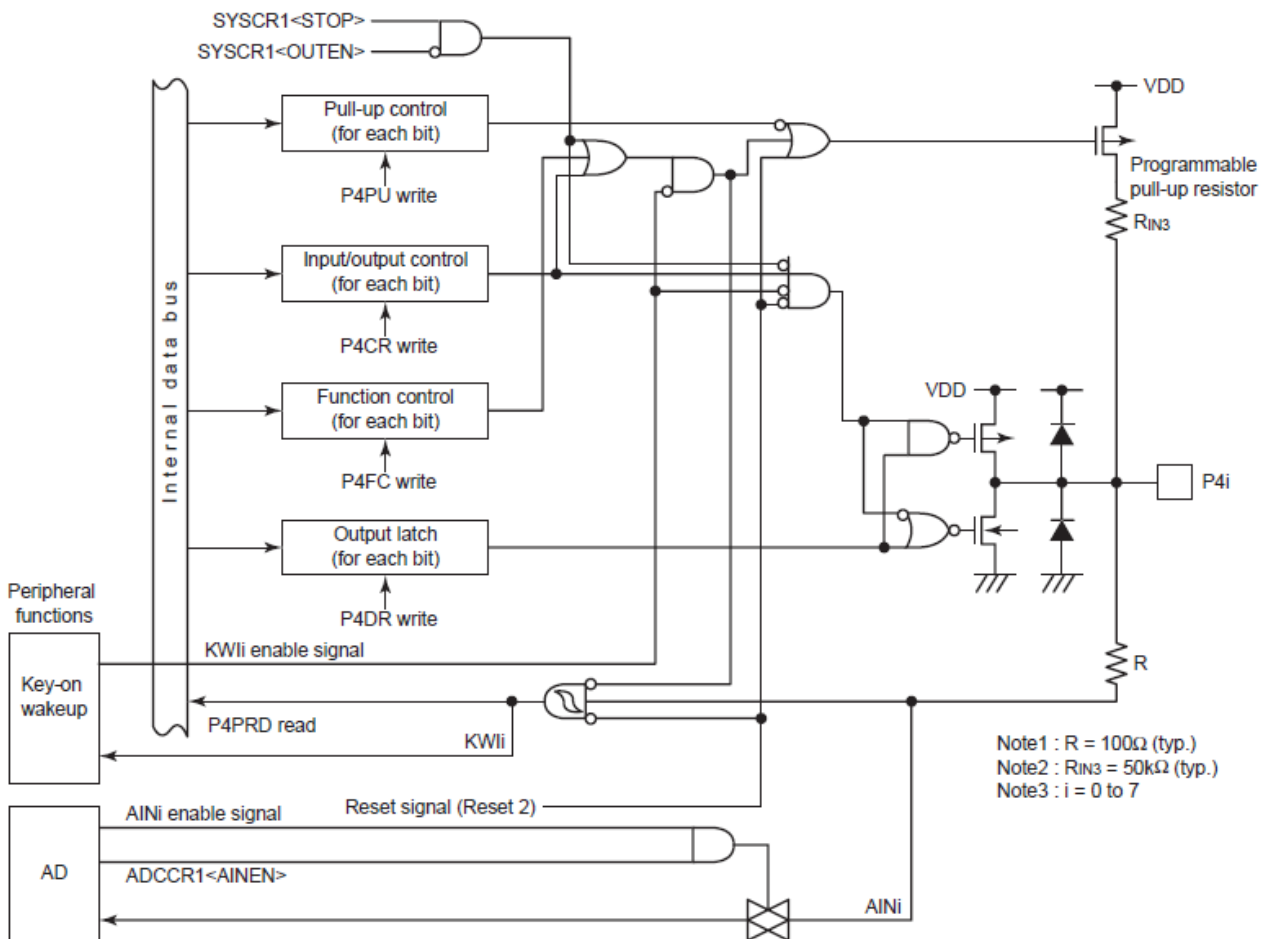


图 8.6 P4 端口

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P4端口输出锁存寄存器

| P4DR (0x0004) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|------------|-----|-----|-----|-----|-----|-----|
| 位符号 | P47 | P46 | P45 | P44 | P43 | P42 | P41 | P40 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输出模式下输出低电平 | | | | | | |
| | 1 | 输出模式下输出高电平 | | | | | | |

P4端口输入输出控制寄存器

| P4CR (0x0F1E) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-------------|-------------|----------|----------|----------|----------|----------|----------|
| 位符号 | P4CR7 | P4CR6 | P4CR5 | P4CR4 | P4CR3 | P4CR2 | P4CR1 | P4CR0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输入模式 (端口输入) | | | | | | |
| | | AIN7 (I) | AIN6 (I) | AIN5 (I) | AIN4 (I) | AIN3 (I) | AIN2 (I) | AIN1 (I) |
| 1 | 输出模式 (端口输出) | | | | | | | |

注 1: "I"表示选择输入功能

注 2: 启用唤醒输入 (KW_{li}) (KWUCR_m < KWnEN > = "1") 时, 无需设置 P4CR_i。 (i = 7 到 0, m-1 到 0, n = 3 到 0)。
当唤醒输入(WK_{li})启动时, 不需要再对 P4FC_i 进行设定。

P4端口功能控制寄存器

| P4FC (0x0F38) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-------|----------|----------|----------|----------|----------|----------|----------|
| 位符号 | P4FC7 | P4FC6 | P4FC5 | P4FC4 | P4FC3 | P4FC2 | P4FC1 | P4FC0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 端口功能 | | | | | | |
| | 1 | AIN7 (I) | AIN6 (I) | AIN5 (I) | AIN4 (I) | AIN3 (I) | AIN2 (I) | AIN1 (I) |

注: 当唤醒输入(WK_{li})启动时, 不需要再对 P4FC_i 进行设定。

P4端口内置上拉电阻控制寄存器

| P4PU (0x0F2B) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-------|-----------|-------|-------|-------|-------|-------|-------|
| 位符号 | P4PU7 | P4PU6 | P4PU5 | P4PU4 | P4PU3 | P4PU2 | P4PU1 | P4PU0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 内置电阻未连接 | | | | | | |
| | 1 | 连接内置电阻(注) | | | | | | |

注: 当唤醒输入 KW_{li} 被允许或输入模式((P4FC_i="0" 且 P4CR_i="0")。其他条件下设为"1"也不会连接内置电阻。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

Port P4 Input Data

| P4PRD (0x0011) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|----------------------------------|--------|--------|--------|--------|--------|--------|--------|
| 位符号 | P4PRD7 | P4PRD6 | P4PRD5 | P4PRD4 | P4PRD3 | P4PRD2 | P4PRD1 | P4PRD0 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | * | * | * | * | * | * | * | * |
| 功能 | 如果端口处于输入模式，端口的内容可被读出。否则读出数值为“0”。 | | | | | | | |

| Set Condition | | P4PRDi 讀值 |
|---------------|-------|-----------|
| P4CRi | P4FCi | |
| 0 | 0 | 端口内容 |
| * | 1 | “0” |
| 1 | * | “0” |

表 8.11 P4PRD 读值

注 1 : * = Don't care

注 2 : i= 0 to 7

8.3.5 P5 端口 (P57 to P50) 寄存器

P5 端口是个 8 位 I/O 端口，每位可被个别设定为输入或输出。此端口也可作唤醒输入与 AD 转换器模拟信号输入使用。

| 端口 | P57 | P56 | P55 | P54 | P53 | P52 | P51 | P50 |
|------|-------|-------|-------|-------|-------|-------|------|------|
| 选择功能 | AIN15 | AIN14 | AIN13 | AIN12 | AIN11 | AIN10 | AIN9 | AIN8 |

表 8.12 P5 端口

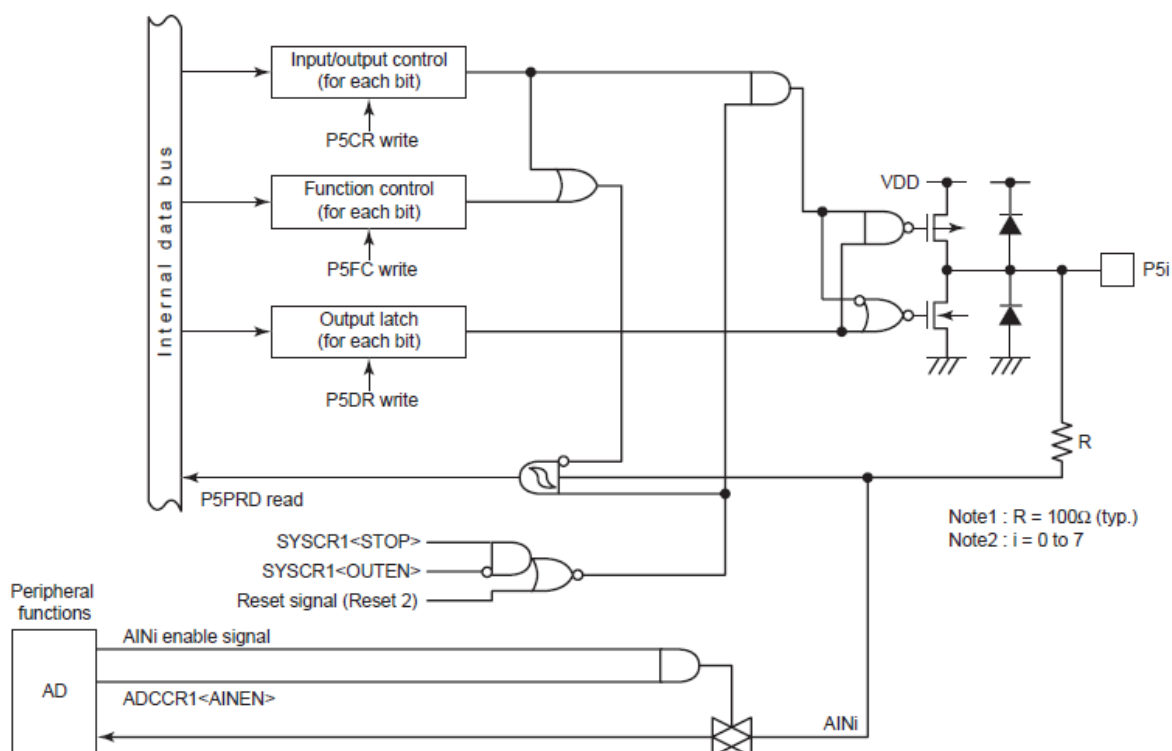


图 8.7 P5端口

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P5 端口输出锁存寄存器

| P5DR (0x0005) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|------------|-----|-----|-----|-----|-----|-----|
| 位符号 | P57 | P56 | P55 | P54 | P53 | P52 | P51 | P50 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输出模式下输出低电平 | | | | | | |
| | 1 | 输出模式下输出高电平 | | | | | | |

P5 端口输入输出控制寄存器

| P5CR (0x0F1F) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-------|-------------|-----------|-----------|-----------|-----------|-----------|----------|
| 位符号 | P5CR7 | P5CR6 | P5CR5 | P5CR4 | P5CR3 | P5CR2 | P5CR1 | P5CR0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输入模式 (端口输入) | | | | | | |
| | | AIN15 (I) | AIN14 (I) | AIN13 (I) | AIN12 (I) | AIN11 (I) | AIN10 (I) | AIN9 (I) |
| | 1 | 输出模式 (端口输出) | | | | | | |

注：“I”表示选择输入功能

P5 端口功能控制寄存器

| P5FC (0x0F39) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-------|-----------|-----------|-----------|-----------|-----------|-----------|----------|
| 位符号 | P5FC7 | P5FC6 | P5FC5 | P5FC4 | P5FC3 | P5FC2 | P5FC1 | P5FC0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 端口功能 | | | | | | |
| | 1 | AIN15 (I) | AIN14 (I) | AIN13 (I) | AIN12 (I) | AIN11 (I) | AIN10 (I) | AIN9 (I) |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

Port P5 P4端口输入数据寄存器

| P5PRD (0x0012) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|----------------------------------|--------|--------|--------|--------|--------|--------|--------|
| 位符号 | P5PRD7 | P5PRD6 | P5PRD5 | P5PRD4 | P5PRD3 | P5PRD2 | P5PRD1 | P5PRD0 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | * | * | * | * | * | * | * | * |
| 功能 | 如果端口处于输入模式，端口的内容可被读出。否则读出数值为“0”。 | | | | | | | |

| 设定 | | P5PRDi 读值 |
|-------|-------|-----------|
| P5CRi | P5FCi | |
| 0 | 0 | 端口的内容 |
| * | 1 | “0” |
| 1 | * | “0” |

表 8.13 P5PRD 读值

注 1 : * = Don'tcare

注 2 : i=0 到 7

8.3.6 P7 端口(P77 to P70) 寄存器

P7 端口是个 8 位 I/O 端口，每位可被个别设定为输入或输出。此端口也可作外部中断输入，分频器输出与定时器计数器的输入/输出等功能使用。

| 端口 | P77 | P76 | P75 | P74 | P73 | P72 | P71 | P70 |
|------|------|------|------|------|----------------|----------------|--------------------------|--------------------------|
| 选择功能 | INT4 | INT3 | INT2 | DVOB | PPGA1B TCA1 | PPGA0B TCA0 | PPG01B PWM01B TC01 | PPG00B PWM00B TC00 |

表 8.14 P7 端口

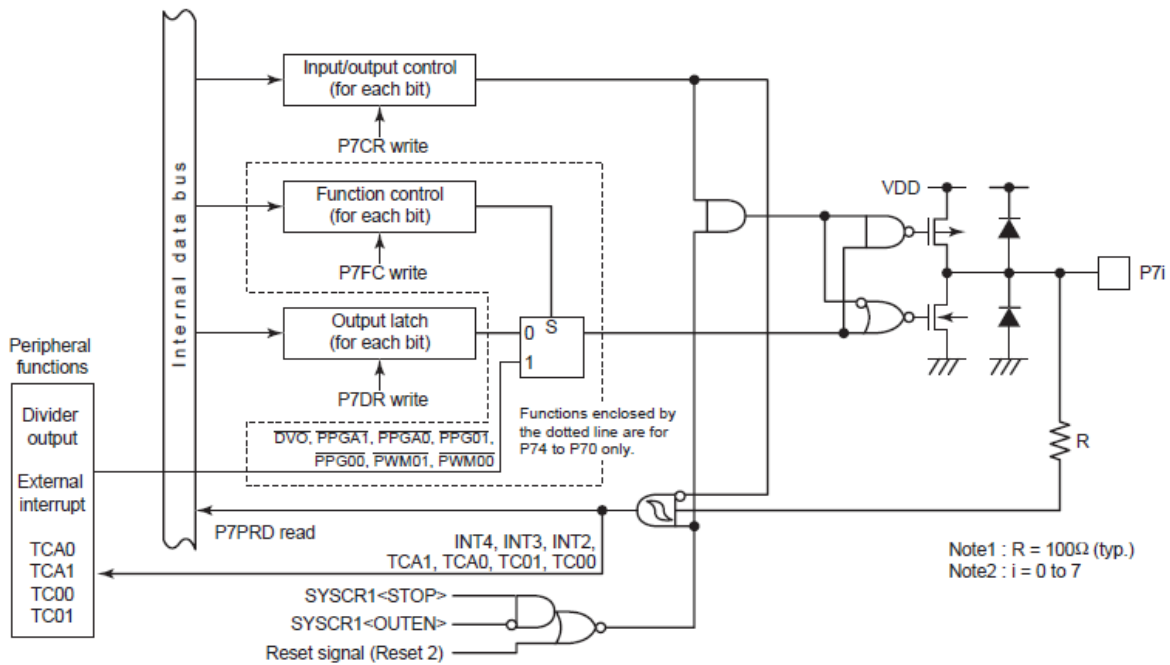


图 8.8 P7 端口

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P7端口输出锁存寄存器

| P7DR (0x0007) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|------------|-----|-----|-----|-----|-----|-----|
| 位符号 | P77 | P76 | P75 | P74 | P73 | P72 | P71 | P70 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输出模式下输出低电平 | | | | | | |
| | 1 | 输出模式下输出高电平 | | | | | | |

P7端口输入输出控制寄存器

| P7CR (0x0F21) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-------|------------|----------|----------|----------|------------|------------|--------------------------|
| 位符号 | P7CR7 | P7CR6 | P7CR5 | P7CR4 | P7CR2 | P7CR2 | P7CR1 | P7CR0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输入模式(端口输入) | | | | | | |
| | | INT4 (I) | INT3 (I) | INT2 (I) | - | TCA1 (I) | TAC0 (I) | TC01 (I) |
| 功能 | 1 | 输出模式(端口输出) | | | | | | |
| | | - | - | - | DVOB (O) | PPGA1B (O) | PPGA0B (O) | PPG01B (O) PMW01B (O) |

注：符号“I”表示选择输入功能。符号“O”表示选择输出功能。

P7端口功能控制寄存器

| P7FC (0x0F3B) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|------|---|-------|----------|------------|------------|--------------------------|
| 位符号 | - | - | - | P7FC4 | P7FC3 | P7FC2 | P7FC1 | P7FC0 |
| 读/写 | R | R | R | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 端口功能 | | | | | | |
| | 1 | | | | DVOB (O) | PPGA1B (O) | PPGA0B (O) | PPG01B (O) PMW01B (O) |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P7端口输入数据寄存器

| | | | | | | | | |
|---------------------------|----------------------------------|----------|----------|----------|----------|----------|----------|----------|
| P7PRD (0x0014) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | P7PRD7 | P7PRD6 | P7PRD5 | P7PRD4 | P7PRD3 | P7PRD2 | P7PRD1 | P7PRD0 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | * | * | * | * | * | * | * | * |
| 功能 | 如果端口处于输入模式，端口的内容可被读出。否则读出数值为“0”。 | | | | | | | |

| | |
|---------------|-------------------|
| Set condition | P7PRDi read value |
| P7CRi | |
| 0 | Contents of port |
| 1 | "0" |

表 8.15 P7RRD 读值

注：i=0 to 7

8.3.7 P8 端口(P84 to P80) 寄存器

P8 端口是个 5 位 I/O 端口，其中引脚则可被个别设定为输入或输出。此端口也可作定时器计数器的输入/输出使用。

| 端口 | P84 | P83 | P82 | P81 | P80 |
|------|-----|-----|-----|--------------------------|--------------------------|
| 选择功能 | - | - | - | PPG03B PWM03B TC03 | PPG02B PWM02B TC02 |

表 8.16 P8 端口

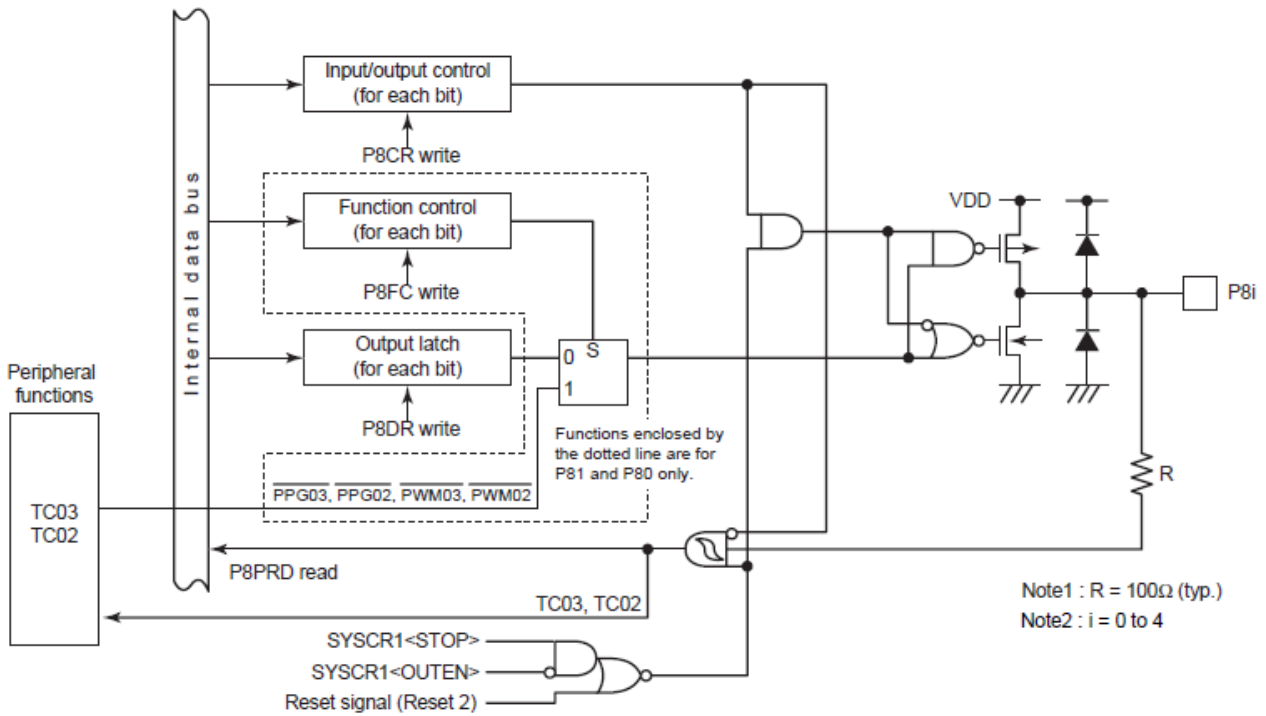


图 8.9 P8 端口

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P8 端口输出锁存寄存器

| P8DR (0x0008) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|------------|-----|-----|-----|-----|
| 位符号 | | - | - | - | P84 | P83 | P82 | P81 | P80 |
| 读/写 | | R | R | R | R/W | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | 输出模式下输出低电平 | | | | |
| | 1 | | | | 输出模式下输出高电平 | | | | |

P8端口输入输出控制寄存器

| P8CR (0x0F22) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | |
|------------------|---|---|---|---|-------------|-------|-------|-------|--------------------------|--------------------------|
| 位符号I | | - | - | - | P8CR4 | P8CR3 | P8CR2 | P8CR1 | P8CR0 | |
| 读/写 | | R | R | R | R/W | R/W | R/W | R/W | R/W | |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |
| 功能 | 0 | | | | 输入模式 (端口输入) | | | | TC03 (I) | TC02 (I) |
| | 1 | | | | 输出模式 (端口输出) | | | | PPG03B (O) PWM03B (O) | PPG02B (O) PWM02B (O) |

注：符号“1”表示选择输入功能。符号“0”表示选择输出功能。

P8端口功能控制寄存器

| P8FC (0x0F3C) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|---|---|--------------------------|--------------------------|
| 位符号 | | - | - | - | - | - | - | P8FC1 | P8FC0 |
| 读/写 | | R | R | R | R | R | R | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | | | | 端口功能 | |
| | 1 | | | | | | | PPG03B (O) PWM03B (O) | PPG02B (O) PWM02B (O) |

P8端口输入数据寄存器

| P8PRD (0x0015) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|--|---|---|---|--|--------|--------|--------|--------|
| 位符号 | | - | - | - | P8PRD4 | P8PRD3 | P8PRD2 | P8PRD1 | P8PRD0 |
| 读/写 | | R | R | R | R | R | R | R | R |
| 复位后 | | 0 | 0 | 0 | * | * | * | * | * |
| 功能 | | | | | 如果端口处于输入模式或是漏极开路输出模式，端口的内容可被读出。否则读出数值为“0”。 | | | | |

注1：* = "don't care"

注2：i=0 到4。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| Set condition | P8PRDi read value |
|---------------|-------------------|
| P8CRi | |
| 0 | Contents of port |
| 1 | "0" |

表 8.17 P8PRD 读值

注：i=0 到 1

8.3.8 P9 端口 (P94 to P90)寄存器

P9 端口是个 5 位 I/O 端口，每位可被个别设定为输入或输出。此端口也可作 SIO、UART 功能使用。

输出具控制功能可从 sink open drain 输出或 CMOS 输出择一。P9 端口在 VDD 端有个可编程的上拉电阻。此上拉电阻在端口设定为输入模式或 open drain 输出模式可供使用。

当此端口用作串行接口或 UART 时，还需要设置 SIO 选择功能。有关详细信息，请参阅“8.4 串行接口切换功能”。

| 端口 | P94 | P93 | P92 | P91 | P90 |
|------|------|------|-------|-------------|-------------|
| 选择功能 | RXD2 | TXD2 | SCLK1 | SI1 RXD1 | SO1 TXD1 |

表 8.18 P9 端口

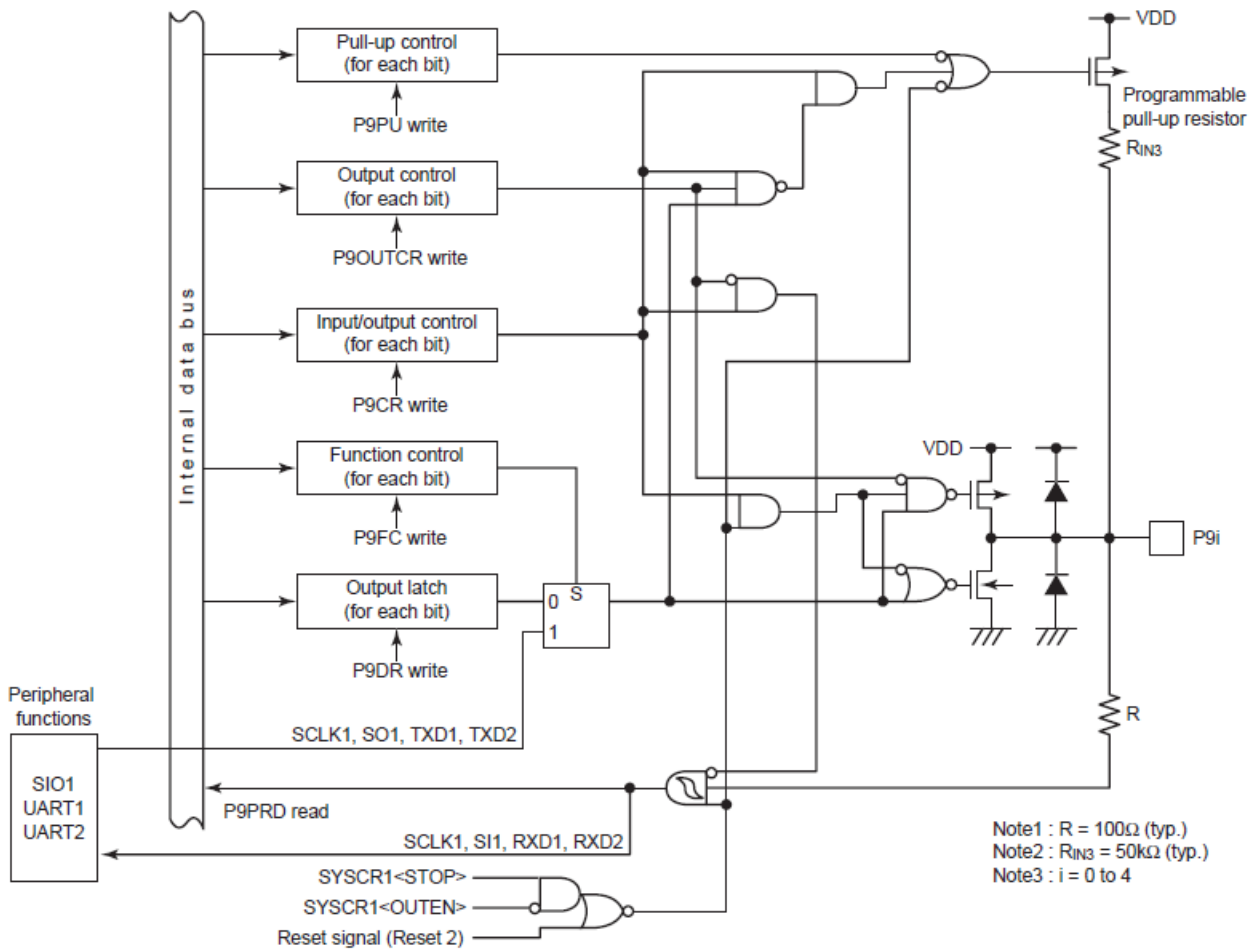


图 8.10 P9 端口

Note1 : R = 100Ω (typ.)
Note2 : RiN3 = 50kΩ (typ.)
Note3 : i = 0 to 4

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P9端口输出锁存寄存器

| P9DR (0x0009) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---------------|---|---|-----|-----|-----|-----|-----|
| 位符号 | | - | - | - | P94 | P93 | P92 | P91 | P90 |
| 读/写 | | R | R | R | R/W | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输出模式下输出低电平 | | | | | | | |
| | 1 | 输出模式下输出高电平(注) | | | | | | | |

注：根据P9OUTCR和P9PU的设置Hi-Z或上拉电阻。

P9 端口输入输出控制寄存器

| P9CR (0x0F23) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|-------------|---|---|----------|----------|-----------|---------------------|---------------------|
| 位符号 | | - | - | - | P9CR4 | P9CR3 | P9CR2 | P9CR1 | P9CR0 |
| 读/写 | | R | R | R | R/W | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输入模式 (端口输入) | | | | | | | |
| | 1 | 输出模式 (端口输出) | | | | | | | |
| | | | | | RXD2 (I) | - | SCLK1 (I) | RXD1 (I) SI1 (I) | - |
| | | | | | - | TXD2 (O) | SCLK1 (O) | - | TXD1 (O) SO1 (O) |

注：符号“1”表示选择功能输入。符号“0”表示选择功能输出。

P9端口功能控制寄存器

| P9FC (0x0F3D) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|------------------------------------|---|---|---|-------|-------|---|-------|
| 位符号 | | - | - | - | - | P9FC3 | P9FC2 | - | P9FC0 |
| 读/写 | | R | R | R | R | R/W | R/W | R | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 端口功能 | | | | | | | |
| | 1 | TXD2(O) SCLK1(O) TXD1(O) SO1(O) | | | | | | | |

P9端口开漏输出寄存器

| P9OUTCR (0x0F4A) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|---|---------------|---|---|--------|--------|--------|--------|--------|
| 位符号 | | - | - | - | P9OUT4 | P9OUT3 | P9OUT2 | P9OUT1 | P9OUT0 |
| 读/写 | | R | R | R | R/W | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | C-MOS输出 | | | | | | | |
| | 1 | Open drain 输出 | | | | | | | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

P9端口内置上拉电阻控制寄存器

| P9PU (0x0F30) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|------------|-------|-------|-------|-------|
| 位符号 | | - | - | - | P9PU4 | P9PU3 | P9PU2 | P9PU1 | P9PU0 |
| 读/写 | | R | R | R | R/W | R/W | R/W | R/W | R/W |
| 复位后 | | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | | | | 内置电阻不连接 | | | | |
| | 1 | | | | 连接内置电阻 (注) | | | | |

注：此电阻只在输入模式下连接。在其他条件下设定“1”都不会连接此内置电阻。

P9端口输入数据寄存器

| P9PRD (0x0016) | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|--|---|---|---|--|--------|--------|--------|--------|
| 位符号 | | - | - | - | P9PRD4 | P9PRD3 | P9PRD2 | P9PRD1 | P9PRD0 |
| 读/写 | | R | R | R | R | R | R | R | R |
| 复位后 | | 0 | 0 | 0 | * | * | * | * | * |
| 功能 | | | | | 如果端口处于输入模式或是漏极开路输出模式，端口的内容可被读出。否则读出数值为“0”。 | | | | |

注：* = Don't care

| Set condition | | P9PRDi read value |
|---------------|----------|-------------------|
| P9CRi | P9OUTCRi | |
| 0 | * | Contents of port |
| 1 | 0 | "0" |
| 1 | 1 | Contents of port |

表 8.19 P9PRD 读值

注 1：* = Don't care

注 2：i = 0 to 4

8.3.9 PB 端口 (PB7 to PB0) 寄存器

PB 端口是个 8 位 I/O 端口，每位可被个别设定为输入或输出。

| 端口 | PB7 | PB6 | PB5 | PB4 | PB3 | PB2 | PB1 | PB0 |
|------|-----|-----|-----|-----|-----|-----|-----|-----|
| 选择功能 | - | - | - | - | - | - | - | - |

表 8.20 PB 端口

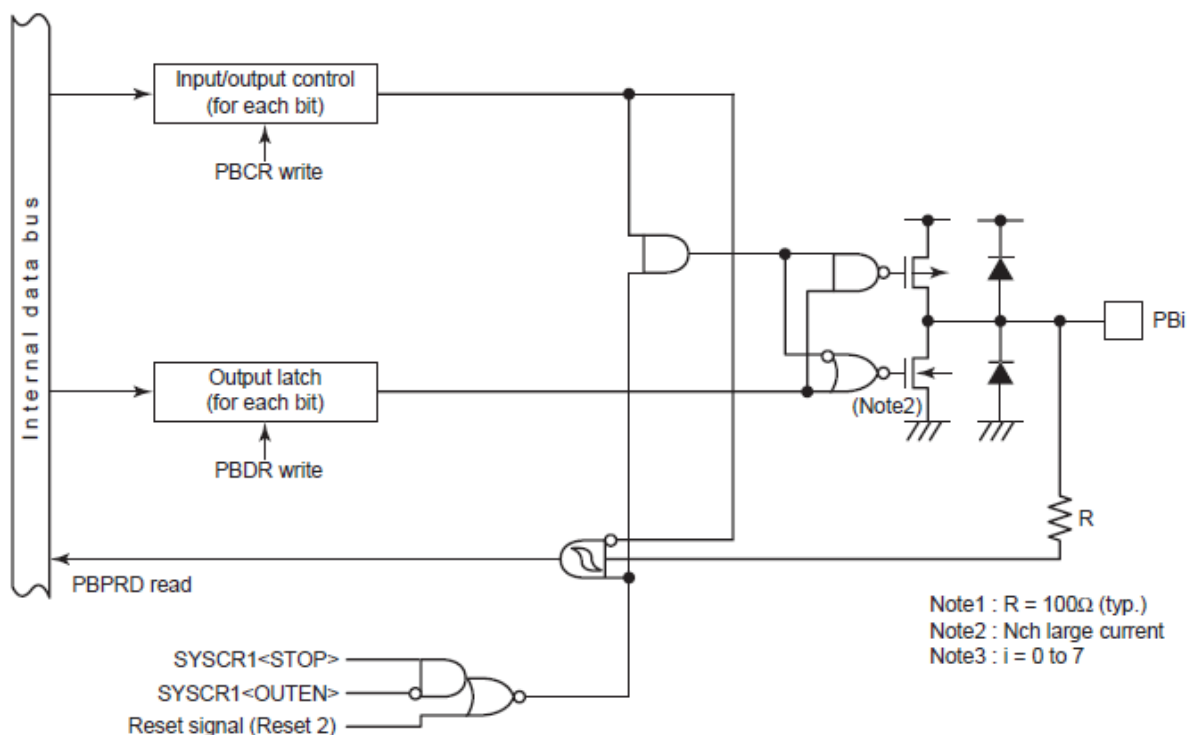


图 8.11 PB 端口

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

PB端口输出锁存寄存器

| PBDR (0x000B) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|------------|-----|-----|-----|-----|-----|-----|
| 位符号 | PB7 | PB6 | PB5 | PB4 | PB3 | PB2 | PB1 | PB0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输出模式下输出低电平 | | | | | | |
| | 1 | 输出模式下输出高电平 | | | | | | |

PB 端口输入输出控制寄存器

| PBCR (0x0F25) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-------|-------------|-------|-------|-------|-------|-------|-------|
| 位符号 | PBCR7 | PBCR6 | PBCR5 | PBCR4 | PBCR3 | PBCR2 | PBCR1 | PBCR0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 功能 | 0 | 输入模式 (端口输入) | | | | | | |
| | 1 | 输出模式 (端口输出) | | | | | | |

PB端口输入数据寄存器

| PBPRD (0x0018) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|--|--------|--------|--------|--------|--------|--------|--------|
| 位符号 | PBPRD7 | PBPRD6 | PBPRD5 | PBPRD4 | PBPRD3 | PBPRD2 | PBPRD1 | PBPRD0 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | * | * | * | * | * | * | * | * |
| 功能 | 如果端口处于输入模式或是漏极开路输出模式，端口的内容可被读出。否则读出数值为“0”。 | | | | | | | |

注 * = Don't care

| Set condition | | PBPRDi read value |
|---------------|----------|-------------------|
| PBCRi | PBOUTCRi | |
| 0 | * | Contents of port |
| 1 | 0 | "0" |
| 1 | 1 | Contents of port |

表 8.21 PBPRD 读值

注1 : * = Don't care

注2 : i = 0 to 7

8.4 串行接口切换功能

在 MQ6906 中，串行接口(SIO, UART 与 I2C) 脚位与中断源可以切换。使用者，在同一时间，最多可使用 SIO0, UART0 与 I2C0，其中两种。

16 位定时器/定时器输入脚位(TCA0 输入)亦可透过此切换功能变换。

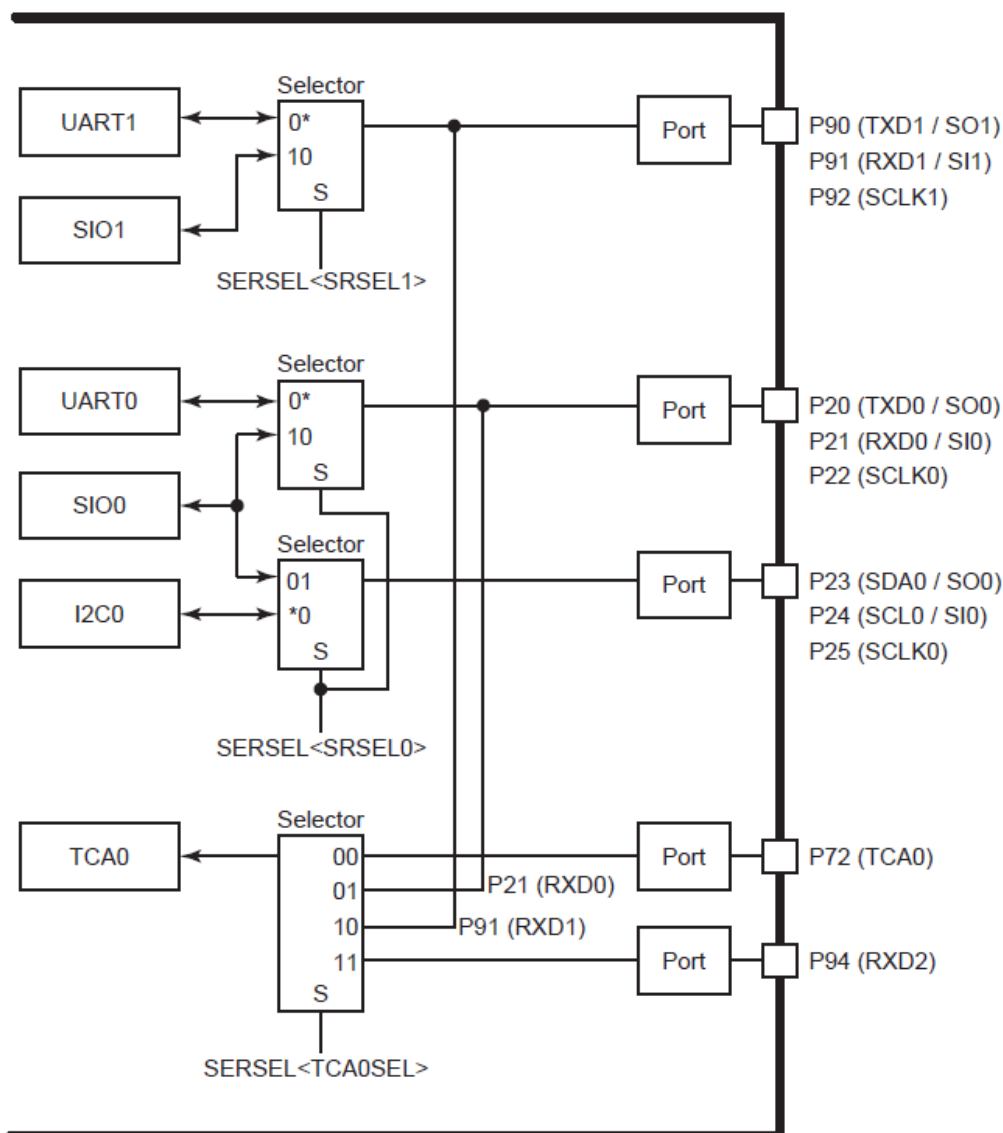


图 8.12 串行接口切换

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

串行接口选择控制寄存器

| SERSEL (0x0FCB) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|---------|-----|---|---|--------|-----|--------|-----|
| 位符号 | TCA0SEL | | - | - | SRSEL1 | | SRSEL0 | |
| 读/写 | R/W | R/W | R | R | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|------------------|---|
| TCA0SEL | 16位定时器/计数器A0输入切换 | 00 : P72 输入(TCA0) 01 : P21 输入(也用作RXD0) 10 : P91 输入(也用作 RXD1) 11 : P94输入(也用作RXD2) |
| SRSEL1 | 串行接口切换1 | 00 : 選擇UART1 01 : 選擇UART1 10 : 選擇SIO1 11 : Reserved保留 |
| SRSEL0 | 串行接口切换0 | 00 : 選擇UART0, I2C0 01 : 選擇UART0, SIO0 10 : 選擇SIO0, I2C0 11 : Reserved 保留 |

注1: SERSEL 设定, 只能在串行接口与定时器/计数器运作停止时进行。

注2: 建议在更改SERSEL后立即清除适用串行接口的中断锁存器。因为INTRXD/INTSIO以及INTSBI/INTSIO的中断锁存器是通用的。因此, 如果在切换SERSEL之前或之后发生中断, 则很难判断哪个功能导致了中断。

| | | Port | | | | | | Interrupt | | |
|--------|----|------------|------|-------|-----------|------|-------|----------------|---------|---------|
| | | UART1/SIO1 | | | - | | | IL23, IL22, - | | |
| | | P90 | P91 | P92 | - | - | - | | | |
| SRSEL1 | 00 | TXD1 | RXD1 | (注) | - | - | - | INTTXD1 | INTRXD1 | - |
| | 01 | TXD1 | RXD1 | (注) | - | - | - | INTTXD1 | INTRXD1 | - |
| | 10 | SO1 | SI1 | SCLK1 | - | - | - | | INTSIO1 | - |
| | 11 | Reserved | | | | | | | | |
| | | Port | | | | | | Interrupt | | |
| | | UART0/SIO0 | | | I2C0/SIO0 | | | IL7, IL6, IL15 | | |
| | | P20 | P21 | P22 | P23 | P24 | P25 | | | |
| SRSEL0 | 00 | TXD0 | RXD0 | (注) | SDA0 | SCL0 | (注) | INTTXD0 | INTTXD0 | INTSBI0 |
| | 01 | TXD0 | RXD0 | (注) | SO0 | SIO | SCLK0 | INTTXD0 | INTTXD0 | INTSIO0 |
| | 10 | SO0 | SIO | SCLK0 | SDA0 | SCL0 | (注) | - | INTRXD0 | INTSBI0 |
| | 11 | Reserved | | | | | | | | |

表 8.22 选择输入/输出端口与中断

注: 可用为端口功能(设定端口功能控制寄存器(PxFC)为0)。

9. 10 位 AD 转换器

MQ6906 具有一個准 10 位 AD 轉換器 (ADC)，是 SAR 型 ADC。

9.1 AD 转换器架

MQ6906 内置的 10 位 AD 转换器架构如图 9.1 所示。

转换数值寄存器 ADCDRL 和 ADCDRH，一个数模转换器 DAC，一个取样保留(sample-hold)线路，一个比较器与一个连续比较线路等。

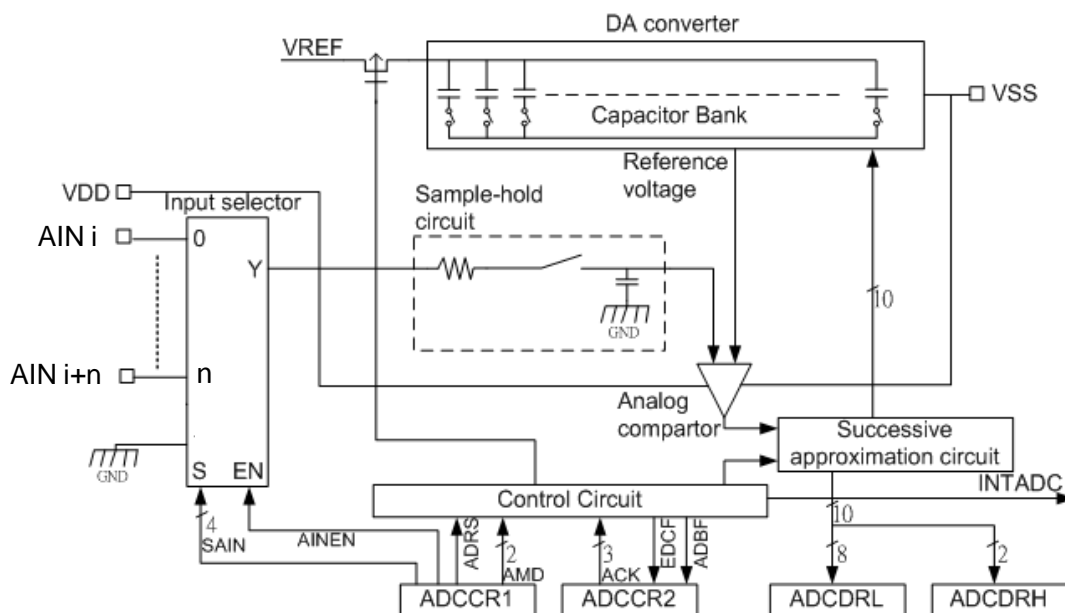


图 9.1 10 位 AD 转换器

注 1：使用 AD 转换器前，须设定适当的 I/O 端口寄存器。详细资料请参考“8 I/O 端口”章节。

注 2：除 AD 轉換期間外，DA 轉換器電流 (IREF) 會自動切斷。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

9.2 AD 转换器控制

AD 转换器具备以下 4 个寄存器：

1. ADC 控制寄存器 1 (ADCCR1)

设定 ADCCR1 寄存器以选取要进行模数转换的模拟信号通道，选取 AD 转换工作模式，并控制 AD 转换器的工作开始。

2. ADC 控制寄存器 2 (ADCCR2)

设定 ADCCR2 寄存器以选取 AD 转换时间，并监控 AD 转换器的工作状态。

3. ADC 参考电压寄存器 (ADCVRF)

设定 ADCVRF 寄存器以选取 ADC 参考电压来源。

4. AD 转换数值寄存器 (ADCDRH 和 ADCDRL)

ADCDRH 和 ADCDRL 寄存器储存 AD 转换器所产生的数字数值。

ADC控制寄存器1

| ADCCR1 (0x0034) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|------|-----|---|-------|------|---|---|---|
| 位符号 | ADRS | AMD | | AINEN | SAIN | | | |
| 读/写 | R/W | R/W | | R/W | R/W | | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | | |
|--------------|------------|------|----------------------|
| ADRS | AD 转换开始 | 0 : | - |
| | | 1 : | AD 转换开始 |
| AMD | AD 工作模式 | 00 : | 禁止 AD 工作，或强迫 AD 停止工作 |
| | | 01 : | 单次模式 |
| | | 10 : | 系统保留 |
| | | 11 : | 重复模式 |
| AINEN | 模拟信号输入控制 | 0 : | 禁止模拟信号输入 |
| | | 1 : | 允许模拟信号输入 |
| SAIN | 模拟信号输入通道选择 | 0000 | AIN0 |
| | | 0001 | AIN1 |
| | | 0010 | AIN2 |
| | | 0011 | AIN3 |
| | | 0100 | AIN4 |
| | | 0101 | AIN5 |
| | | 0110 | AIN6 |
| | | 0111 | AIN7 |
| | | 1000 | AIN8 |
| | | 1001 | AIN9 |
| | | 1010 | AIN10 |
| | | 1011 | AIN11 |
| | | 1100 | AIN12 |
| | | 1101 | AIN13 |
| | | 1110 | AIN14 |
| | | 1111 | AIN15 |

注 1：在模数转换进行中(ADCCR2<ADBF>="1")，不要进行以下 ADCCR1 的操作：

- 改变模拟信号输入通道的选择 SAIN
- 设定模拟信号输入控制 AINEN 为"0"
- 改变 AD 工作模式 AMD (除非要强制 ADC 停止工作，设定 AMD 为"00")
- 设定 AD 转换开始 ADRS 为"1"

注 2：要关闭所有模拟信号输入通道，设定 AINEN 为"0"即可。

注 3：尽管模拟信号输入引脚也可作 I/O 端口使用，但为了维持模拟转换的准确性，建议在模数转换进行中不要执行输入输出指令。此

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

外，不要在模拟信号输入引脚的相邻端口输入电平振荡幅度大的信号。

注 4：在切换至停止、空闲 0 或是低速模式时，ADRS、AMD 和 AINEN 被初设定为“0”。如果在回复普通模式后要使用 AD 转换器，必须再设定 ADRS、AMD 和 AINEN。

注 5：在启动模数转换后，ADRS 会自动被清除为“0”（读取数值为“0”）。

ADC控制寄存器2

| ADCCR2 (0x0035H) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|------|------|---|---|-----|-----|---|---|
| 位符号 | EOCF | ADBF | - | - | “0” | ACK | | |
| 读/写 | R | R | R | R | W | R/W | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | | |
|-------------|------------------|-------|-----------|
| EOCF | AD 转换完成标帜 | 0 : | 转换前或转换进行中 |
| | | 1 : | 转换完成 |
| ADBF | AD 转换进行中(BUSY)标帜 | 0 : | AD 转换中止 |
| | | 1 : | AD 转换进行中 |
| ACK | AD 时间选取 | 000 : | 参考表 9.1 |
| | | 001 : | |
| | | 010 : | |
| | | 011 : | |
| | | 100 : | |
| | | 101 : | |
| | | 110 : | |
| | | 111 : | |

注 1：AD 转换中止(ADCCR2<ADBF>=“0”)时，确认 ACK 被正确设定

注 2：确认 ADCCR2 的第 3 位写入值为“0”。

注 3：在切换至停止、空闲 0 或是低速模式时，EOCF 和 ADBF 被初设定为“0”。

注 4：读取 AD 转换数值寄存器 ADCDRH 后，EOCF 会被清除为“0”。另一个 EOCF 会被清除为“0”的条件是，完成单次模式 AD 转换后，没有读取 ADCDRH 就开始进行 AD 转换。

注 5：执行 ADCCR2 的读取时，第 3 位到第 5 位读取的数值为 0。

| ACK setting | Conversion time | Frequency (fcgck) | | | | | |
|-------------|-----------------|-------------------|----------|----------|----------|----------|----------|
| | | 8MHz | 4MHz | 2MHz | 1MHz | 0.5MHz | 0.25MHz |
| 000 | 39/fcgck | - | - | 19.5 μs | 39.0 μs | 78.0 μs | 156.0 μs |
| 001 | 78/fcgck | - | 19.5 μs | 39.0 μs | 78.0 μs | 156.0 μs | - |
| 010 | 156/fcgck | 19.5 μs | 39.0 μs | 78.0 μs | 156.0 μs | - | - |
| 011 | 312/fcgck | 39.0 μs | 78.0 μs | 156.0 μs | - | - | - |
| 100 | 624/fcgck | 78.0 μs | 156.0 μs | - | - | - | - |
| 101 | 1248/fcgck | 156.0 μs | - | - | - | - | - |
| 11* | Reserved | | | | | | |

表 9.1 ACK 设定与各齿轮时钟 fcgck 对应的 AD 转换时间

注 1：上表中“-”代表无法在该条件下完成 AD 转换。fcgck: 高速时钟(Hz)

注 2：轉換時間不包括以下所示的時間。

- 由 ADCCR1<ADRS>被设定为 1*起、到 AD 转换开始为止的时间

- 由 AD 转换完成起、到转换数值存入 ADCDR1 与 ADCDRH 为止的时间

如果 ACK = 00*，則最長轉換時間為 10/fcgck (s)。如果 ACK = 01*，則為 32/fcgck。如果 ACK = 10*，則為 128/fcgck。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

注 3 : 不同模拟信号参考电压(VAREF)所对应之最短 AD 转换时间如下 :

- VAREF = 4.5 V 到 5.5 V · 转换时间应大于等于 15.6 μ s
- VAREF = 2.7 V 到 5.5 V · 转换时间应大于等于 31.2 μ s
- VAREF = 2.5 V 到 5.5 V · 转换时间应大于等于 124.8 μ s

AD转换数值寄存器 (低位)

| ADCDRL (0x0036) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|------|------|------|------|------|------|------|------|
| 位符号 | AD07 | AD06 | AD05 | AD04 | AD03 | AD02 | AD01 | AD00 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

AD转换数值寄存器 (高位)

| ADCDRH (0x0037) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|---|---|---|---|---|---|------|------|
| 位符号 | - | - | - | - | - | - | AD09 | AD08 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

注 1 : 在 INTADC 中断或 ADCCR2<EOCF>变“1”之后, 必须进行 ADCDRL 或 ADCDRH 的读取。

注 2 : 在单次模式中, 不要在 AD 转换进行中读取 ADCDRL 或 ADCDRH。若单次 AD 转换在读取 ADCDRL 和读取 ADCDRH 的操作间完成, INTADC 中断要求会被取消, 造成转换结果遗失。

注 3 : 在切换至停止、空闲 0 或是低速模式时, ADCDRL 和 ADCDRH 被初设定为“0”。

注 4 : 若设定 ADCCR1<AMD>为“00”, ADCDRL 和 ADCDRH 被初设定为“0”。

注 5 : ADCDRH 的第 2 位到第 7 位读取数值为“0”。

注 6 : 在重复模式中, 若 AD 转换在读取 ADCDRL 和读取 ADCDRH 的操作间完成, 前一次的转换数值会保留在 AD 转换数值寄存器中而不会被改写。此时, INTADC 中断要求会被取消, 造成转换结果遗失。

9.3 AD 转换器功能

MQ6906 内置的 10 位 AD 转换器具有两种操作模式：单次模式以及重复模式。

9.3.1 单次模式

单次模式下，AD 转换器只对指定模拟信号输入引脚的电压进行一次 AD 转换。

设定 $ADCCR1\langle AMD \rangle$ 为“01”后，设定 $ADCCR1\langle ADRS \rangle$ 为“1”可启动 AD 转换。AD 转换启动后， $ADCCR1\langle ADRS \rangle$ 便自动被清除。AD 转换启动后， $ADCCR2\langle ADBF \rangle$ 被设定为“1”。在 AD 转换完成或 AD 转换被强制停止的条件下， $ADCCR2\langle ADBF \rangle$ 会被清除为“0”。

AD 转换完成后，转换结果会被储存在 AD 转换数值寄存器 $ADCDRL$ 和 $ADCDRH$ 中。同时， $ADCCR2\langle EOCF \rangle$ 会被设定为“1”，并产生 AD 转换完成中断 ($INTADC$)。进行 AD 转换时，应该时常依 $INTADC$ 中断处理程序读取 AD 转换数值寄存器。读取 $ADCDRH$ 后， $ADCCR2\langle EOCF \rangle$ 会被清除为“0”。

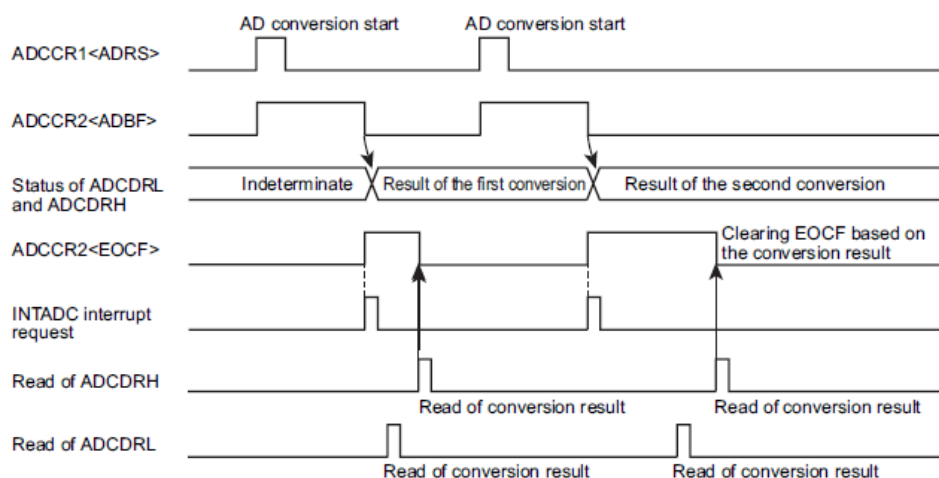


图 9.2 单次模式

注：在 AD 转换进行中 ($ADCCR2\langle ADBF \rangle = 1$) 不要对 $ADCCR1$ 寄存器进行以下操作，否则 AD 转换可能无法正确完成：

- 改变 $ADCCR1\langle SAIN \rangle$ 设定
- 设定 $ADCCR1\langle AINEN \rangle$ 为“0”
- 改变 $ADCCR1\langle AMD \rangle$ 设定 (除非要强制 ADC 停止工作，设定 AMD 为“00”)
- 设定 $ADCCR1\langle ADRS \rangle$ 为“1”

9.3.2 重复模式

重复模式下，AD 转换器重复对 ADCCR1<SAIN>指定模拟信号输入引脚的电压进行 AD 转换。

设定 ADCCR1<AMD>为“11”后，设定 ADCCR1<ADRS>为“1”可启动 AD 转换。AD 转换启动后，ADCCR1<ADRS>便自动被清除。第一次 AD 转换完成后，转换结果会被存在 AD 转换数值寄存器 ADCDRL 和 ADCDRH 中。同时，ADCCR2<EOCF>会被设定为“1”，并产生 AD 转换完成中断(INTADC)。在此中断产生后，第二次(下一个)AD 转换随即开始。

AD 转换数值寄存器 ADCDRL 和 ADCDRH 必须在下一次 AD 转换结束前读取。如果下一个 AD 转换在读取 ADCDRL 和读取 ADCDRH 间完成，前一次的转换数值会保留在 AD 转换数值寄存器中而不会被改写。此时，INTADC 中断要求会被取消，造成转换结果遗失(如图 9.3 所示)。

要停止 AD 转换，设定 ADCCR1<AMD>为“00”。此时，转换数值不会被存在 AD 转换数值寄存器中。AD 转换开始时，ADCCR2<ADBF>会被设定为“1”。如果 AMD 设定为“00”，ADCCR2<ADBF>会被清除为“0”。

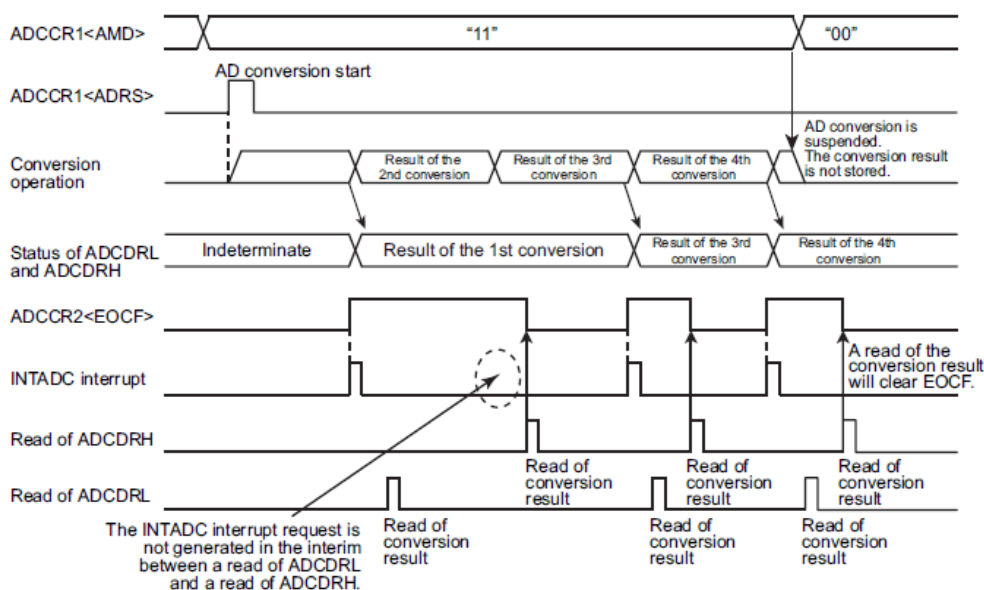


图 9.3 重复模式

9.3.3 禁止 AD 操作与强制 AD 操作停止

设定 ADCCR1<AMD>为“00”，即可在单次模式下强制停止进行中的 AD 转换操作，或是在重复模式下停止进行中的 AD 转换操作。

设定 ADCCR1<AMD>为“00”，则寄存器 ADCCR2<EOCF>、ADCCR2<ADBF>、ADCDRL 和 ADCDRH 都会被初设定为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

9.4 AD 转换器寄存器设定

- 依以下方式设定 AD 转换器控制寄存器 1 (ADCCR1) :
 - 设定 SAIN，选择进行 AD 转换的模拟信号输入通道。
 - 设定模拟信号输入控制 AINEN 为“允许模拟信号输入”。
 - 设定 AMD，选择 AD 转换模式为单次或重复模式。
- 依以下方式设定 AD 转换器控制寄存器 2 (ADCCR2) :
 - 设定 ACK，选择 AD 转换时间。关于如何设定转换时间的信息，参考 AD 转换器控制寄存器 2 和表 9.1。
- 完成以上设定后，设定 AD 转换器控制寄存器 1(ADCCR1)的 AD 转换开始(ADRS)为“1”，则单次模式下的 AD 转换会立即开始。
- AD 转换完成后，AD 转换控制寄存器 2(ADCCR2)的 AD 转换终止标识 EOCF 会被设定为“1”，AD 转换结果会被存在 AD 转换数值寄存器 ADCDRH 和 ADCDRL 内，并产生 INTADC 中断要求。
- 读取 ADCDRH 后，ADCCR2<EOCF>会被清除为“0”。如果在读取 AD 转换数值寄存器 ADCDRH 前再次执行 AD 转换，EOCF 并不会被清除为“0”，前次转换结果会被保留至 AD 转换完成。

范例：AIN3 引脚，在 8MHz 选择 16.0 μ s 的转换时间后，执行一次 AD 转换。检查 EOCF 之后，将转换结果存储在 HL 寄存器中。操作模式是单模式。

```
;(Port setting) ;Before setting AD converter registers, make an appropriate port
;register setting.(For further details, refer to the section
;that describes I/O ports.)
LD (ADCCR1), 0y00110011 ;Select AIN3 and operation mode
LD (ADCCR2), 0y00000010 ;Select conversion time (128/fcgck)
SET (ADCCR1). 7 ;ADRS = 1 (AD conversion start)
TEST (ADCCR2). 7 ;EOCF = 1 ?
J T, SLOOP
LD HL, (ADCDRL) ;Read result data
```

9.5 启动停止/空闲 0/低速模式

启动停止/空闲 0/低速模式时，寄存器 ADCCR1<ADRS,AMD,AINEN>、ADCCR2<EOCF,ADBF>、ADCDRL 和 ADCDRH 会被初设定为“0”。如果在 AD 转换过程中启动以上模式，AD 转换操作会暂停，AD 转换器会停止工作，相关寄存器也会回复初始设定。脱离停止/空闲 0/低速模式后，AD 不会自动恢复操作。若需要操作 AD 转换，须重新设定相关寄存器。

若在 AD 转换过程中启动停止/空闲 0/低速模式，模拟信号参考电压会自动中断供应。

9.6 模拟信号输入电压与 AD 转换结果

模拟信号输入电压与经过 AD 转换器转换产生的 10 位数字数值关系图，如图 9.4 所示。

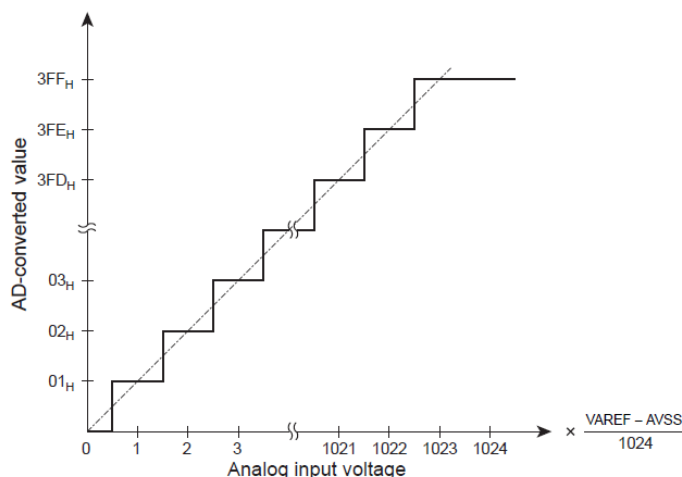


图 9.4 模拟信号输入电压与 AD 转换数值(典型数值)

9.7 注意事项

9.7.1 模拟信号输入引脚电压范围

模拟信号输入引脚 AIN 的电平必须控制在 VAREF 和 VSS 之间。若任何单一模拟信号输入引脚的输入电平超过此范围，除该引脚的 AD 转换数值不正确外，其他模拟信号输入引脚的转换数值也会被影响。

9.7.2 模拟信号输入引脚作 I/O 端口用

模拟信号输入引脚 AIN 也可作 I/O 端口用。使用任何单一模拟信号输入引脚(端口)作 AD 转换时，不可在其他模拟信号输入引脚(端口)执行输入输出指令，否则可能会造成 AD 转换精度下降。此现象也适用模拟信号输入引脚之外的其他引脚；任一引脚接收外界输入或产生输出信号时都可能产生噪声，并影响相邻引脚的特性。

9.7.3 噪声抑制

图 9.5 是模拟信号输入引脚的内部等效线路。模拟信号输入源的外部阻抗越高，受噪声的影响就越严重。为了减少噪声问题的发生，请确认信号源的输出阻抗小于 $5K\Omega$ 。建议加上外部电容。

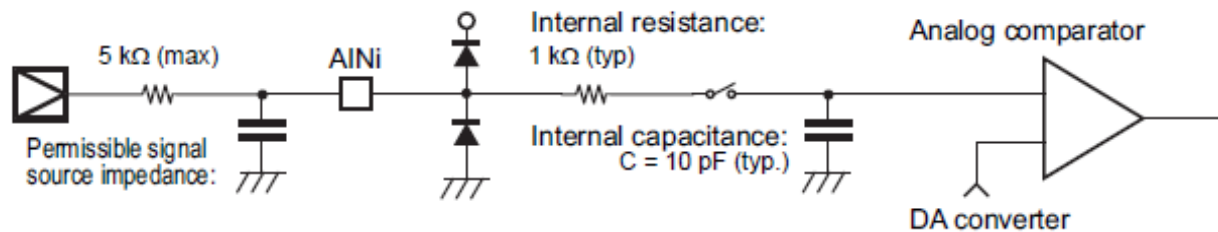


图 9.5 模拟信号输入等效线路及输入引脚设计范例

注 : $i = 15$ to 0

10. 定时器/计数器

10.1 看门狗定时器 (WDT)

看门狗定时器是个防止系统故障的系统，用于快速检测 CPU 的故障如由噪声造成的死循环等，并使 CPU 恢复正常状态。

看门狗定时器信号可设定成看门狗中断要求信号，或是看门狗定时器复位信号。

注：看门狗定时器可能因噪声干扰或其他因素无法正常工作，进行系统设计时需务必特别注意。

10.1.1 看门狗定时器架构

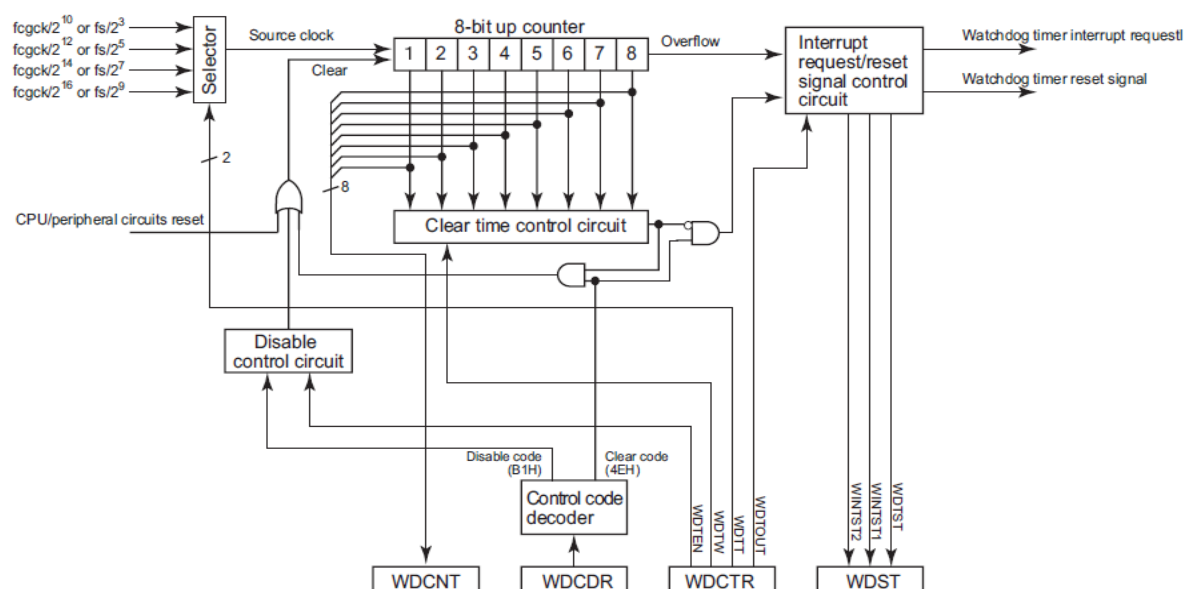


图 10.1 看门狗定时器架构

10.1.2 看门狗定时器控制

看门狗定时器由看门狗定时器控制寄存器 WDCTR，看门狗定时器控制码寄存器 WDCDR，看门狗定时器计数器监控 WDCNT 和看门狗定时器状态 WDST 所控制。

在系统复位及唤醒操作完成后，看门狗定时器会自动被启动。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

看门狗定时器控制寄存器

| WDCTR (0x0FD4) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|---|---|-------|------|---|------|---|--------|
| 位符号 | - | - | WDTEN | WDTW | | WDTT | | WDTOUT |
| 读/写 | R | R | R/W | R/W | | R/W | | R/W |
| 复位后 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 |

| | | | | | |
|--------|--------------------|---|----------------|-------------|-------------|
| WDTEN | 允许/禁止看门狗定时器 | 0 : 禁止 1 : 允许 | | | |
| WDTW | 设定 8 位上数计数器清空时间 | 00: 于 8 位上数计数器溢位时间的全时段内, 写入清空码会清除 8 位上数计数器。 01: 于 8 位上数计数器溢位时间的前 1/4 时段内, 写入清空码会产生看门狗定时器中断要求。超过溢位时间的 1/4 时间后, 写入清空码会清除 8 位上数计数器。 10: 于 8 位上数计数器溢位时间的前 1/2 时段内, 写入清空码会产生看门狗定时器中断要求。超过溢位时间的 1/2 时间后, 写入清空码会清除 8 位上数计数器。 11: 于 8 位上数计数器溢位时间的前 3/4 时段内, 写入清空码以产生看门狗定时器中断要求。超过溢位时间的 3/4 时间后, 写入清空码会清除 8 位上数计数器。 | | | |
| WDTT | 设定 8 位上数计数器溢位时间 | 普通模式 | | 低速模式 | |
| | | | DV9CK=0 | | DV9CK=1 |
| | | 00 : | $2^{18}/fcgck$ | $2^{11}/fs$ | $2^{11}/fs$ |
| | | 01 : | $2^{20}/fcgck$ | $2^{13}/fs$ | $2^{13}/fs$ |
| | | 10 : | $2^{22}/fcgck$ | $2^{15}/fs$ | $2^{15}/fs$ |
| 11 : | $2^{24}/fcgck$ | $2^{17}/fs$ | $2^{17}/fs$ | | |
| WDTOUT | 选择 8 位上数计数器的溢位检测信号 | 0 : 看门狗定时器中断要求信号 1 : 看门狗定时器复位要求信号 | | | |

注 1 : fcgck 为齿轮时钟[Hz] · fs 为低速时钟[Hz]。

注 2 : WDCTR<WDTEN>为“1”的情况下, WDCTR<WDTW>、WDCTR<WDTT>和 WDCTR<WDTOUT>寄存器设定无法改变。若要禁止看门狗定时器的操作, 清除 WDCTR<WDTEN>为“0”并且将禁止码(0xB1)写入看门狗定时器控制码寄存器 WDCDR 内。在设定 WDCTR<WDTEN>为“1”时, 可以同时设定 WDCTR<WDTW>、WDCTR<WDTT>和 WDCTR<WDTOUT>寄存器。

注 3 : WDCTR 的第 7 位和第 6 位读出数值分别为“1”和“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

看门狗定时器控制码寄存器

| WDCDR (0x0FD5) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|--------|---|---|---|---|---|---|---|
| 位符号 | WDTCR2 | | | | | | | |
| 读/写 | W | | | | | | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|-------------|---|
| WDTCR2 | 写入看门狗定时器控制码 | <p>0x4E：清空码·清除看门狗定时器</p> <p>0xB1：禁止码·当 WDCTR<WDTEN>为“0”时·禁止看门狗定时器操作同时清除 8 位上数计数器</p> <p>Others：无效</p> |
|--------|-------------|---|

8位上数计数器监控

| WDCNT (0x0FD6) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|-------|---|---|---|---|---|---|---|
| 位符号 | WDCNT | | | | | | | |
| 读/写 | R | | | | | | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|-----------------|---------------|
| WDCNT | 监控 8 位上数计数器监控数值 | 读取 8 位上数计数器数值 |
|-------|-----------------|---------------|

看门狗定时器状态

| WDST (0x0FD7) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|---------|---------|------|
| 位符号 | - | - | - | - | - | WINTST2 | WINTST1 | WDST |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 |

| | | |
|---------|--------------------|--|
| WINTST2 | 看门狗定时器中断要求信号因素状态 2 | <p>0：无看门狗定时器中断要求信号产生</p> <p>1：有看门狗定时器中断要求信号产生·原因为 8 位上数计数器发生溢位</p> |
| WINTST1 | 看门狗定时器中断要求信号因素状态 1 | <p>0：无看门狗定时器中断要求信号产生</p> <p>1：有看门狗定时器中断要求信号产生·原因为清空时间外的 8 位上数计数器释放</p> |
| WDST | 看门狗定时器操作状态 | <p>0：操作禁止</p> <p>1：操作允许</p> |

注 1：藉由读取 WDST 将 WDST<WINTST2>和 WDST<WINTST1>清除为“0”。

注 2：复位后的数值可由 WDST 的第 7 位到第 3 位读出。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.1.3 看门狗定时器功能

藉由检测 8 位上计数器的溢位以及在清空时间之外的 8 位上计数器释放，看门狗定时器可检测中央处理器 CPU 的故障和死循环。

藉由随机读取 8 位上计数器的计数值并和上一次读取数值比较，可检测看门狗定时器的停止与其他异常状态。

10.1.3.1 看门狗定时器操作的允许/禁止设定

设定 $WDCTR<WDTEN>$ 为“1”可允许看门狗定时器的操作，8 位上计数器会开始进行源时钟的计数。

在系统复位及唤醒操作完成后， $WDCTR<WDTEN>$ 会被初始设定为“1”。此时看门狗定时器被启动。

若要禁止看门狗定时器操作，将 $WDCTR<WDTEN>$ 清除为“0”并将 0xB1 写入看门狗定时器控制码寄存器 $WDCDR$ 。要禁止看门狗定时器操作，将 8 位上计数器清除为“0”。

注：在 $WDCTR<WDTEN>$ 为“1”的情况下，若将禁止码 0xB1 写入 $WDCDR$ 的同时发生 8 位上计数器的溢位，看门狗定时器操作会优先被禁止，而不会执行溢位检测。

要重新允许看门狗定时器操作，设定 $WDCTR<WDTEN>$ 为“1”即可。不需写入控制码进 $WDCDR$ 寄存器。

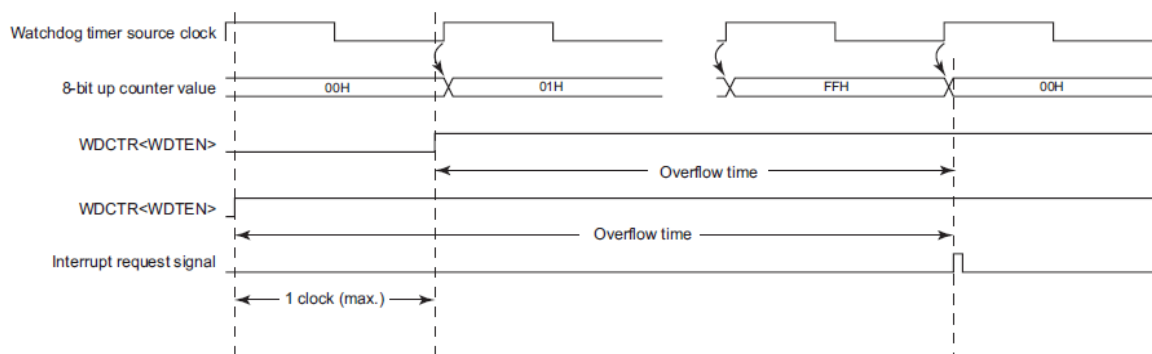


图 10.2 $WDCTR<WDTEN>$ 设定时序和溢位时间

注：8 位上计数器的源时钟的工作和 $WDCTR<WDTEN>$ 并不同步。因此，8 位上计数器在 $WDCTR<WDTEN>$ 设定为“1”之后第一次的溢位时间，可能比设定要短最多一个源时钟周期。要清空 8 位上计数器，必须在溢位时间减去一个源时钟周期的时间内进行。

10.1.3.2 Setting the Clear Time of the 8-bit Up Counter

用 WDCTR<WDTW>寄存器设定 8 位上数计数器的清空时间。

WDCTR<WDTW>设定为“00”时，清空时间等同于 8 位上数计数器的溢位时间，可于任意时间进行 8 位上数计数器的清除。

WDCTR<WDTW>设定不为“00”时，清空时间被定在 8 位上数计数器溢位时间内的某特定时段。在清空时间外进行 8 位上数计数器的操作释放，会产生看门狗定时器中断要求信号。

此时，看门狗定时器不会被清空而是继续计数。若 8 位上数计数器没有在清空时间内被清空，依据 WDCTR<WDTOUT>的设定，计数器发生溢位时会产生看门狗定时器复位要求信号或是看门狗定时器中断要求信号。

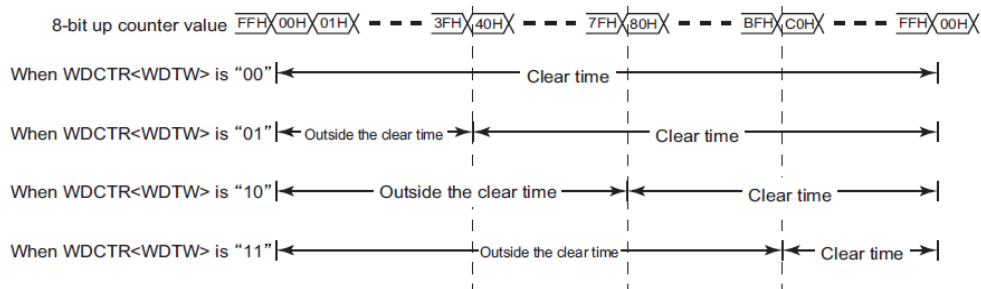


图 10.3 WDCTR<WDTW>与 8 位上数计数器清空时间

10.1.3.3 设定 8 位上数计数器溢位时间

用 WDCTR<WDTT>寄存器设定 8 位上数计数器的溢位时间。

8 位上数计数器发生溢位时，依据 WDCTR<WDTOUT>的设定，会产生看门狗定时器复位要求信号或看门狗定时器中断要求信号。

若选择看门狗定时器中断要求信号为故障检测信号，看门狗定时器不会停止计数，甚至在发生溢位后仍继续。

在停止模式(包括唤醒)中或空闲/睡眠模式中，看门狗定时器会暂时停止计数，并且在系统脱离停止/空闲/睡眠模式后继续计数。为避免 8 位上数计数器在系统脱离停止/空闲/睡眠模式后发生即刻溢位的状况，建议在进行工作模式切换前，先清空 8 位上数计数器。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| WDTT | Watchdog timer overflow time [s] | | |
|------|----------------------------------|-----------|-----------|
| | NORMAL mode | | SLOW mode |
| | DV9CK = 0 | DV9CK = 1 | |
| 00 | 32.77 m | 62.50 m | 62.50 m |
| 01 | 131.1 m | 250.0 m | 250.0 m |
| 10 | 524.3 m | 1.000 | 1.000 |
| 11 | 2.097 | 4.000 | 4.000 |

表 10.1 看门狗定时器溢位时间 (以 $f_{cgck} = 8\text{MHz}$; $f_s = 32.768\text{KHz}$ 为范例)

注：8 位上数计数器的源时钟的工作和 $WDCTR<WDTEN>$ 并不同步。因此，8 位上数计数器在 $WDCTR<WDTEN>$ 设定为“1”之后第一次的溢位时间，可能比设定要短最多一个源时钟周期。要清空 8 位上数计数器，必须在溢位时间减去一个源时钟周期的时间内进行。

10.1.3.4 设定 8 位上数计数器溢位检测信号

用 $WDCTR<WDTOUT>$ 选择 8 位上数计数器的溢位被检测到后所产生的信号种类。

(a) 选择看门狗定时器中断要求信号($WDCTR<WDTOUT>$ 为“0”)

$WDCTR<WDTOUT>$ 为“0”时，8 位上数计数器发生溢位时会产生看门狗定时器中断要求信号。

看门狗定时器中断属于非屏蔽中断，不管中断主允许标帜 IMF 的设定为何，系统都会接受看门狗定时器中断要求。

注：看门狗定时器中断产生时，另一个中断(包括另一个看门狗定时器中断)如果已先被系统接受，系统会接受新的看门狗定时器中断并保留先前的中断。若看门狗定时器中断在没有执行 $RETN$ 指令的情况下连续产生，单片机可能会因多层的中断交错发生故障。

(b) 选择看门狗定时器复位要求信号($WDCTR<WDTOUT>$ 为“1”)

设定 $WDCTR<WDTOUT>$ 为“1”时，8 位上数计数器发生溢位时会产生看门狗定时器复位要求信号。

看门狗定时器复位要求信号会引起系统复位与后续的唤醒操作。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.1.3.5 写入看门狗定时器控制码

将看门狗定时器控制码写入看门狗定时器控制码寄存器 WDCDR。

于 WDCDR 写入清空码 0x4E，则 8 位上数计数器会被清除为“0”并继续源时钟的计数。

WDCTR<WDTEN>为“0”时，于 WDCDR 写入禁止码 0xB1，会禁止看门狗定时器的操作。

为避免 8 位上数计数器发生溢位现象，在短于 8 位上数计数器溢位时间也同时是清空时间的时段内，清空 8 位上数计数器。

藉由设计不会发生计数器溢位的程序，程序的故障及死循环可藉由看门狗定时器中断要求信号所引起的中断进行检测。

利用看门狗定时器复位要求信号进行单片机的复位，可以在发生故障和死循环后使 CPU 恢复正常操作。

范例：当 WDCTR 为“0”时，看门狗定时器检测时间设置为 $220 / f_{cgck}$ [s]，将计数器清除时间设置为溢出时间的一半，若检测到故障，允许看门狗定时器复位要求信号发生。

```
LD      (WDCTR), 0y00110011      ;WDTW-10,      WDTT-01,
                                         WDTOUT-1

Clear the 8-bit up counter at a point after
half of its overflow time and within a
period of the overflow time minus 1 source
clock cycle.

LD      (WDCDR), 0x4E             ;Clear the 8-bit up
                                         counter

Clear the 8-bit up counter at a point after
half of its overflow time and within a
period of the overflow time minus 1 source
clock cycle.

LD      (WDCDR), 0x4E             ;Clear the 8-bit up
                                         counter
```

注：如果同时发生 8 位上数计数器的溢出和将 0x4E (清除代码) 写入 WDCDR，则优先清除 8 位上数计数器，并且不执行溢出检测。

10.1.3.6 读取 8 位上数计数器

读取 WDCNT 可读出 8 位上数计数器的计数数值。

藉由随机读取 8 位上数计数器的计数值并和前一次读取数值比较，可检测看门狗定时器的停止与其他异常状态。

10.1.3.7 读取看门狗定时器状态

读取 WDST 可了解看门狗定时器状态。

允许看门狗定时器操作时，WDST<WDTST>读取值为“1”。禁止看门狗定时器操作时，WDST<WDTST>读取值为“0”。

8 位上数计数器发生溢位并产生看门狗定时器中断要求信号时，WDST<WINTST2>读取值为“1”。

8 位上数计数器在清空时间外的释放产生看门狗定时器中断要求信号时，WDST<WINTST1>读取值为“1”。

在看门狗定时器中断服务程序中读取 WDST<WINTST2>和 WDST<WINTST1>，可了解引起看门狗定时器中断要求信号的因素。

读取 WDST 时，WDST<WINTST2>和 WDST<WINTST1>会被清空为“0”。如果 WDST<WINTST2>或 WDST<WINTST1>因条件吻合要转变成“1”的同时进行 WDST 的读取，WDST<WINTST2>或 WDST<WINTST1>会被设定为“1”，而不是被清空为“0”。

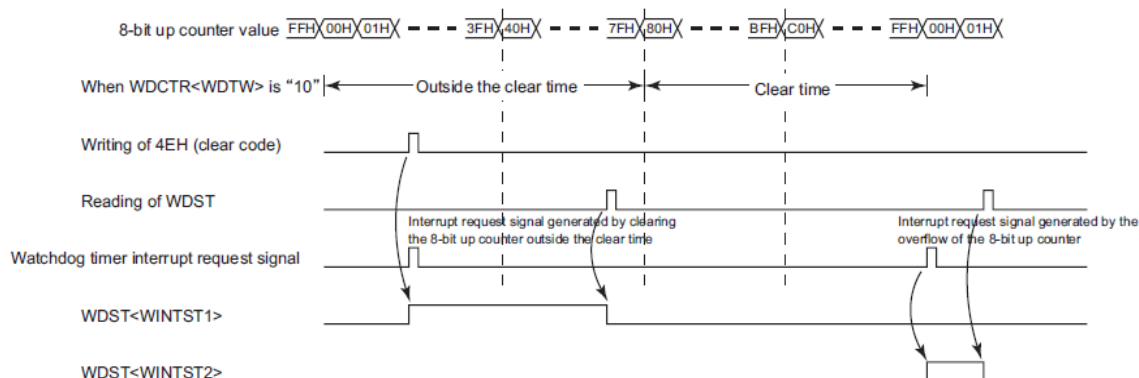


图 10.4 看门狗定时器状态

10.2 分频器输出(DVOB)

分频器输出电路可输出约 50%占空比的脉冲，可用于驱动压电式蜂鸣器或其他硬件。

10.2.1 分频器输出架构

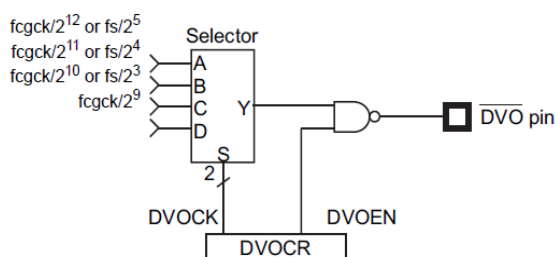


图 10.5 分频器输出架构

10.2.2 分频器输出控制

分频器输出是由分频器输出控制寄存器 DVOCR 所控制。

分频器输出控制寄存器

| DVOCR (0x0038) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------------|---|---|---|---|---|-------|-------|---|
| 位符号 | - | - | - | - | - | DVOEN | DVOCK | |
| 读/写 | R | R | R | R | R | R/W | R/W | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | | | | |
|-------|-----------------------|--------------------|----------------|-----------|-----------|
| DVOEN | 允许/禁止分频器输出 | 0 : 禁止 1 : 允许 | | | |
| DVOCK | 选择分频器输出频率 单位: [Hz] | 普通 1/2 · 空闲 1/2 模式 | | 低速 1/2 模式 | |
| | | | DV9CK=0 | DV9CK=1 | 睡眠 1/2 模式 |
| | | 00 : | $fcgck/2^{12}$ | $fs/2^5$ | $fs/2^5$ |
| | | 01 : | $fcgck/2^{11}$ | $fs/2^4$ | $fs/2^4$ |
| | | 10 : | $fcgck/2^{10}$ | $fs/2^3$ | $fs/2^3$ |
| | 11 : | $fcgck/2^9$ | 系统保留 | 系统保留 | |

注 1 : $fcgck$ · 齿轮时钟[Hz] · fs · 低速时钟[Hz]。

注 2 : 系统切换至停止或空闲 0/睡眠 0 工作模式时，DVOCR<DVOEN>会被清空为“0”。DVOCR<DVOCK>设定不变。

注 3 : 在普通 1/2 或空闲 1/2 工作模式下，若 $SYS\ CR1<DV9CK>$ 为“1”，DVO 频率会因为 fs 和 $fcgck$ 的同步而有些许振荡。

注 4 : DVOCR 的第 7 位到第 3 位读出数值为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.2.3 分频器输出功能

设定 DVOCR<DVOCK>寄存器以选择分频器输出频率。

设定 DVOCR<DVOEN>为“1”以允许分频器输出。之后，由 DVOCR<DVOCK>所选择的方波信号会从 DVOB 引脚输出。

清除 DVOCR<DVOEN>为“0”以禁止分频器输出，同时保持 DVOB 引脚为高电平。

系统切换至停止或空闲 0/睡眠 0 模式时，DVOCR<DVOEN>被清除为“0”，同时保持 DVOB 引脚为高电平。

不论 DVOCR<DVOEN>设定为何，分频器输出源时钟维持工作。

因此，在设定 DVOCR<DVOEN>为“1”后，第一次分频器输出的频率不是 DVOCR<DVOCK>设定的频率。

系统切换至停止或空闲 0/睡眠 0 模式时，DVOCR<DVOEN>被清除为“0”，分频器输出频率不是 DVOCR<DVOCK>设定的频率。

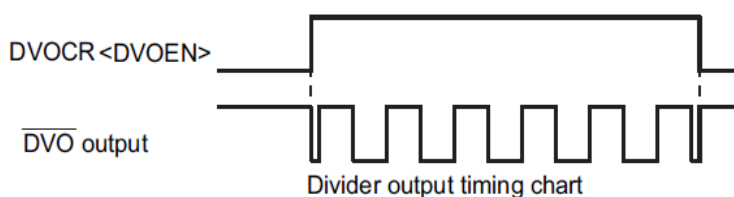


图 10.6 分频器输出时序

系统在普通模式和低速模式之间切换时，由于齿轮时钟 fcgck 和低速时钟 fs 之间的同步，分频器输出频率无法达到预期的数值。

| DVOCK | Divider output frequency [Hz] | | |
|-------|-------------------------------|-----------|------------------------|
| | NORMAL 1/2, IDLE 1/2 mode | | SLOW1/2, SLEEP1/2 mode |
| | DV9CK = 0 | DV9CK = 1 | |
| 00 | 1.953 k | 1.024 k | 1.024 k |
| 01 | 3.906 k | 2.048 k | 2.048 k |
| 10 | 7.813 k | 4.096 k | 4.096 k |
| 11 | 15.625 k | Reserved | Reserved |

表 10.2 分频器输出频率
(范例：fcgck = 8.0 MHz, fs = 32.768 kHz)

10.3 时基定时器(TBT)

时基定时器 TBT 产生唤醒扫描，动态显示及其他处理所需的时基。时基定时器同时提供时基定时器中断 INTTBT。

10.3.1 时基定时器架构

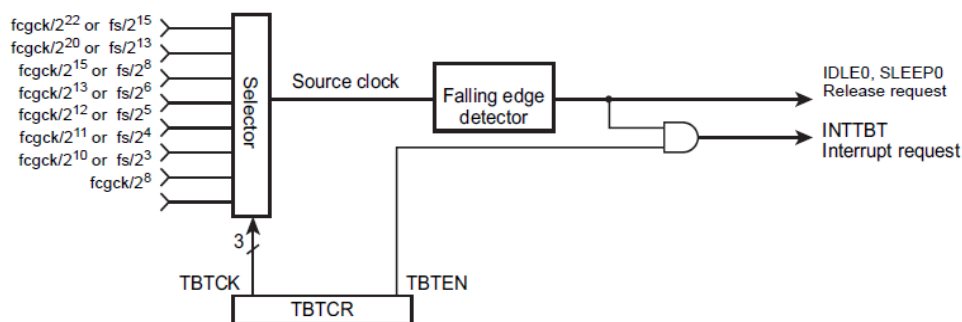


图 10.7 时基定时器架构

10.3.2 时基定时器控制

时基定时器由时基定时器控制寄存器 TBTCR 所控制。

时基定时器控制寄存器

| TBTCR (0x0039) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------------|---|---|---|---|-------|--------|---|---|
| 位符号 | - | - | - | - | TBTEN | TBTCCK | | |
| 读/写 | - | - | - | - | R/W | R/W | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | | | | |
|--------|------------------------|------------------|-----------------------|--------------------|--------------------|
| TBTEN | 允许/禁止时基定时器中断要求 | 0 : 禁止 1 : 允许 | | | |
| TBTCCK | 选择时基定时器中断频率 单位 : Hz | | 普通 1/2 : 空闲 1/2 模式 | | 低速 1/2 模式 |
| | | | DV9CK=0 | DV9CK=1 | 睡眠 1/2 模式 |
| | | 000 : | fcgck/2 ²² | fs/2 ¹⁵ | fs/2 ¹⁵ |
| | | 001 : | fcgck/2 ²⁰ | fs/2 ¹³ | fs/2 ¹³ |
| | | 010 : | fcgck/2 ¹⁵ | fs/2 ⁸ | 系统保留 |
| | | 011 : | fcgck/2 ¹³ | fs/2 ⁶ | 系统保留 |
| | | 100 : | fcgck/2 ¹² | fs/2 ⁵ | 系统保留 |
| | | 101 : | fcgck/2 ¹¹ | fs/2 ⁴ | 系统保留 |
| | | 110 : | fcgck/2 ¹⁰ | fs/2 ³ | 系统保留 |
| 111 : | fcgck/2 ⁸ | 系统保留 | 系统保留 | | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

- 注 1 : $fcgck \cdot \text{齿轮时钟[Hz]} \cdot fs \cdot \text{低速时钟[Hz]}$ 。
- 注 2 : 系统切换至停止模式时, $TBTCR<TBTEN>$ 会被清空为“0”, $TBTCR<TBTK>$ 设定不变。
- 注 3 : $TBTCR<TBTEN>$ 为“0”时, 必须设定 $TBTCR<TBTK>$ 。
- 注 4 : 在普通 1/2 或空闲 1/2 工作模式下, 若 $SYSCR1<DV9CK>$ 为“1”, 中断要求会因为 fs 和 $fcgck$ 的同步而有些许振荡。
- 注 5 : $TBTCR$ 的第 7 位到第 4 位读出数值为“0”。

10.3.3 时基定时器功能

设定 $TBTCR<TBTK>$ 以选择时基定时器的源时钟频率。改变 $TBTCR<TBTK>$ 的设定, 必须在 $TBTCR<TBTEN>$ 为“0”的情况下, 否则时基定时器中断 $INTTBT$ 要求的发生时序会不合预期。

设定 $TBTCR<TBTEN>$ 为“1”时, 中断要求信号会在原时钟的下降沿产生。清空 $TBTCR<TBTEN>$ 为“0”则不会产生任何中断要求信号。

系统切换至停止模式时, $TBTCR<TBTEN>$ 会被清空为“0”。

不论 $TBTCR<TBTEN>$ 设定为何, 时基定时器的源时钟维持工作。

允许时基定时器中断要求后, 在源时钟的第一个下降沿会产生一个时基定时器中断 $INTTBT$ 。因此, 设定 $TBTCR<TBTEN>$ 为“1”到第一个中断要求发生之间的时间, 会比 $TBTCR<TBTK>$ 设定的频率周期要短。

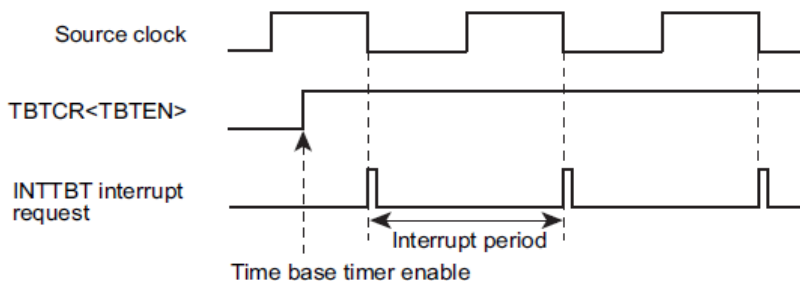


图 10.8 时基定时器中断

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

系统在普通模式和低速模式之间切换时，由于齿轮时钟 $fcgck$ 和低速时钟 fs 之间的同步，中断要求无法在预期的时间点发生。建议在 $TBTCR < TBTEN >$ 设定为“0”时进行进行系统工作模式的转换。

| TBTK | Time base timer interrupt frequency [Hz] | | |
|------|--|-------------------------|------------------------|
| | NORMAL1/2, IDLE1/2 mode | NORMAL1/2, IDLE1/2 mode | SLOW1/2, SLEEP1/2 mode |
| | DV9CK = 0 | DV9CK = 1 | |
| 000 | 1.91 | 1 | 1 |
| 001 | 7.63 | 4 | 4 |
| 010 | 244.14 | 128 | Reserved |
| 011 | 976.56 | 512 | Reserved |
| 100 | 1953.13 | 1024 | Reserved |
| 101 | 3906.25 | 2048 | Reserved |
| 110 | 7812.5 | 4096 | Reserved |
| 111 | 31250 | Reserved | Reserved |

表 10.3 时基定时器中断频率
(范例： $fcgck = 8.0\text{ MHz}$, $fs = 32.768\text{ kHz}$)

范例：将时基定时器中断频率设置为 $fcgck / 215$ [Hz]并启用中断。

```
DI          ;IMF ← 0
SET  (EIRL). 5      ;Set the interrupt enable register
EI          ;IMF ← 1
LD  (TBTCR), 0y00000010 ;Set the interrupt frequency
LD  (TBTCR), 0y00001010 ;Enable generation of interrupt request signals
```


10.4 实时时钟(RTC)

实时时钟可利用低速时钟依特定间隔产生中断要求。

藉由软件计算中断产生的次数，可实现时钟功能。除了睡眠 0 模式外，实时时钟只能用于有低速时钟工作的工作模式下。

10.4.1 实时时钟架构

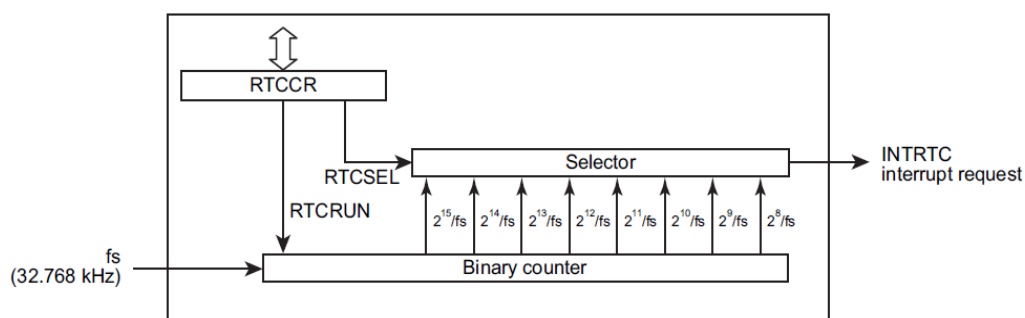


图 10.9 实时时钟架构

10.4.2 实时时钟控制

实时时钟是由以下寄存器控制。

低功耗寄存器 2

| POFFCR2 (0x0F76) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|-----|-------|-----|-----|-----|--------|--------|
| 位符号 | - | - | RTCEN | - | - | - | SIO1EN | SIO0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|---------|------------------|
| RTCEN | RTC 控制 | 0 : 禁止 1 : 允许 |
| SIO1EN | SIO1 控制 | 0 : 禁止 1 : 允许 |
| SIO0EN | SIO0 控制 | 0 : 禁止 1 : 允许 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

实时时钟控制寄存器

| RTCCR (0x0FC8) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|---|---|---|---|--------|---|---|--------|
| 位符号 | - | - | - | - | RTCSEL | | | RTCRUN |
| 读/写 | R | R | R | R | R/W | | | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|-------------|--|
| RTCSEL | 选择中断产生间隔 | 000 : $2^{15}/fs$ (1.000[s]@fs=32.768kHz) 001 : $2^{14}/fs$ (0.500[s]@fs=32.768kHz) 010 : $2^{13}/fs$ (0.250[s]@fs=32.768kHz) 011 : $2^{12}/fs$ (125.0[ms]@fs=32.768kHz) 100 : $2^{11}/fs$ (62.50[ms]@fs=32.768kHz) 101 : $2^{10}/fs$ (31.25[ms]@fs=32.768kHz) 110 : $2^9/fs$ (15.62[ms]@fs=32.768kHz) 111 : $2^8/fs$ (7.81[ms]@fs=32.768kHz) |
| RTC RUN | 允许/禁止实时时钟工作 | 0 : 禁止 1 : 允许 |

注 1 : fs: 低速时钟[Hz]。

注 2 : 只有在 RTCCR<RTC RUN>设定为“0”时，才可重复写入 RTCCR<RTCSEL>。如果在 RTCCR<RTC RUN>为“1”时再次设定 RTCCR<RTCSEL>，则原有设定依旧维持。启动实时时钟时可同时进行 RTCCR<RTCSEL>的设定，但停止实时时钟时无法同时进行 RTCCR<RTCSEL>的设定。

注 3 : 若允许实时时钟工作时，1) SYSCR2<XTEN>被清除为“0”造成低速时钟停止工作，或 2) 工作模式切换成停止模式或睡眠 0 模式，则 RTCCR<RTCSEL>设定值维持不变，RTCCR<RTC RUN>被清除为“0”。

10.4.3 实时时钟功能

10.4.3.1 低耗电功能

设定低耗电寄存器 POFFCR2 可在不使用实时时钟时节省系统耗电。设定 POFFCR2<RTCEN>为“0”可停止提供实时时钟工作所需的基本时钟并节省耗电。设定 POFFCR2<RTCEN>“1”则会允许提供实时时钟工作所需的基本时钟，允许实时时钟工作。

系统复位后，POFFCR2<RTCEN>会回复为初始设定值“0”，并使实时时钟工作停止。第一次使用实时时钟前，必须在程序初始设定中，设定 POFFCR2<RTCEN>为“1”(在实时时钟控制寄存器开始工作前)。

实时时钟工作时，不要改变 POFFCR2<RTCEN>寄存器的设定为“0”，否则实时时钟的操作可能会不合预期。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.4.3.2 允许/禁止实时时钟工作

设定 RTCCR<RTCRUN>为"1"以允许实时时钟工作。设定 RTCCR<RTCRUN>为"0"以禁止实时时钟工作。在系统复位释放后，RTCCR<RTCRUN>会被清除为"0"。

10.4.3.3 选择中断产生间隔

设定 RTCCR<RTCSEL> 选择中断产生间隔。只有在 RTCCR<RTCRUN>为"0"时才可重新设定 RTCCR<RTCSEL>。在 RTCCR<RTCRUN>为"1"时，就算改变 RTCCR<RTCSEL>的设定，原本的设定依旧有效。

启动实时时钟工作的同时，可重新设定 RTCCR<RTCSEL>。不过，在停止实时时钟工作的同时，无法重新设定 RTCCR<RTCSEL>。

10.4.4 实时时钟工作

10.4.4.1 允许实时时钟工作

于 RTCCR<RTCSEL>寄存器设定中断产生间隔，并同时设定 RTCCR<RTCRUN>为"1"。设定 RTCCR<RTCRUN>为"1"时，实时时钟的二进制计数器开始依低速时钟计数。计数数值达到 RTCCR<RTCSEL>所设定的中断产生间隔时，会产生实时时钟中断要求 INTRTC，而计数器会继续往上计数。

10.4.4.2 禁止实时时钟工作

将 RTCCR<RTCRUN>清除为"0"。RTCCR<RTCRUN>被清除为"0"时，实时时钟的二进制计数器也会被清除为"0"，同时停止低速时钟的计数。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.5 8 位定时器计数器(TC0)

MQ6906 单片机具备 4 个高效能 8 位定时器计数器 00、01、02、03 (TC0)。每个定时器可用于时间测量和指定脉宽的脉冲输出。2 个 8 位定时器计数器可组合设定为 1 个 16 位定时器。

下表为 8 位定时器计数器 00、01、02 和 03 的寄存器名称及地址对照表。

| | 16位模式 | T0xREG (地址) | T0xPWM (地址) | T0xMOD (地址) | T0xxCR (地址) | 低功耗寄存器 |
|----------|-------|--------------------|--------------------|--------------------|--------------------|----------------------|
| 定时器计数器00 | 低8位 | T00REG (0x0026) | T00PWM (0x0028) | T00MOD (0x002A) | T001CR (0x002C) | POFFCR0 <TC001EN> |
| 定时器计数器01 | 高8位 | T01REG (0x0027) | T01PWM (0x0029) | T01MOD (0x002B) | | |
| 定时器计数器02 | 低8位 | T02REG (0x0F88) | T02PWM (0x0F8A) | T02MOD (0x0F8C) | T023CR (0x0F8E) | POFFCR0 <TC023EN> |
| 定时器计数器03 | 高8位 | T03REG (0x0F89) | T03PWM (0x0F8B) | T03MOD (0x0F8D) | | |

表 10.4 SFR 地址

| | 定时器输入引脚 | 脉宽调制 PWM 输出引脚 | PPG 输出引脚 |
|----------|----------|---------------|------------|
| 定时器计数器00 | TC00 pin | PWM00B pin | PPG00B pin |
| 定时器计数器01 | TC01 pin | PWM01B pin | PPG01B pin |
| 定时器计数器02 | TC02 pin | PWM02B pin | PPG02B pin |
| 定时器计数器03 | TC03 pin | PWM03B pin | PPG03B pin |

表 10.5 引脚名称

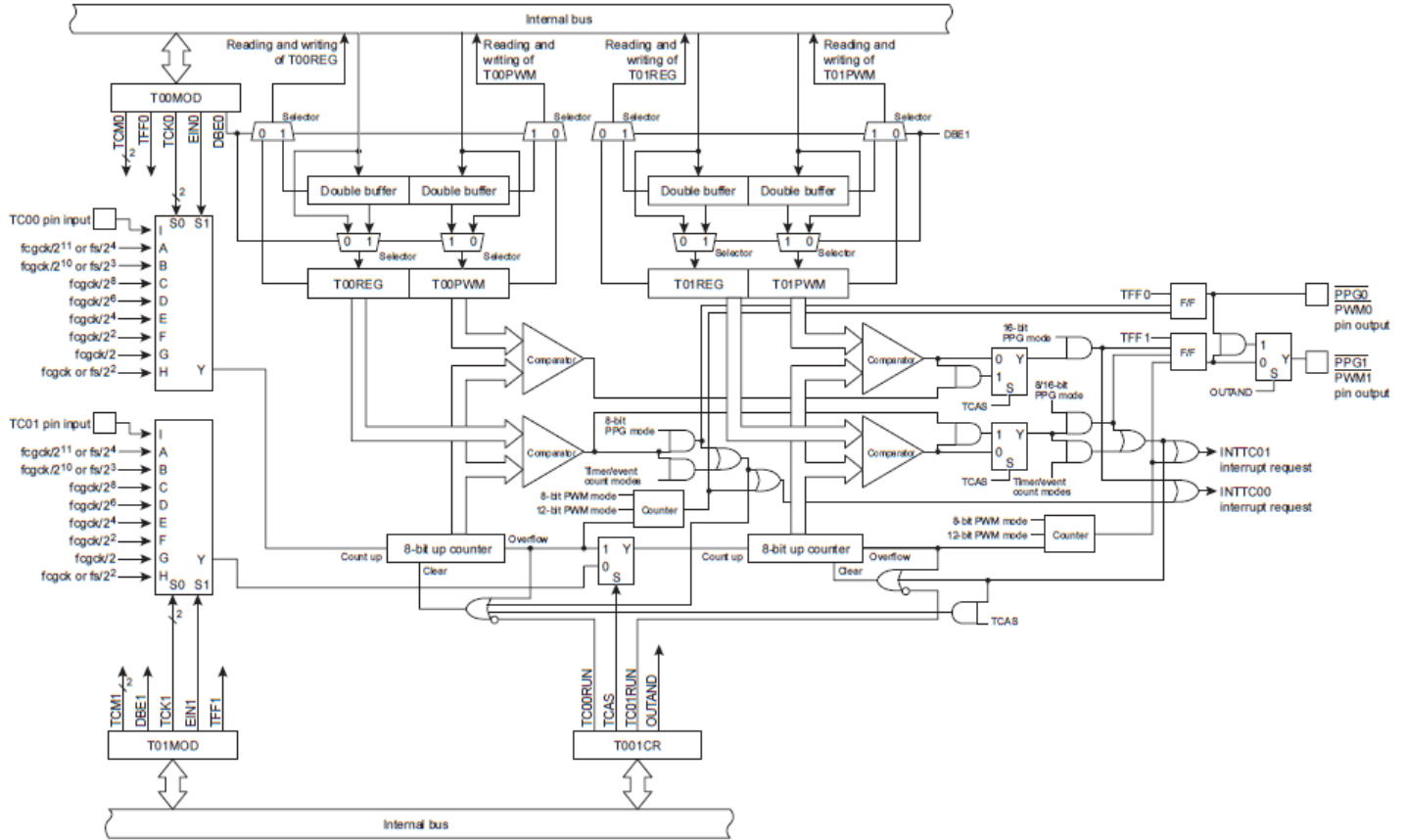


图 10.10 8 位定时器/计数器架构

10.5.1 8 位定时器计数器控制

10.5.1.1 定时器计数器 00

定时器计数器 00 是由定时器计数器 00 模式寄存器 T00MOD 和 2 个 8 位定时器寄存器 T00REG 与 T00PWM 控制。

定时器寄存器 00

| T00REG (0x0026) | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 |
|-----------------|--------|-----|-----|-----|-----|-----|-----|-----|
| 位符号 | T00REG | | | | | | | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

定时器寄存器 00

| T00PWM (0x0028) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|--------|-----|-----|-----|-----|-----|-----|-----|
| 位符号 | T00PWM | | | | | | | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

注：关于 T00PWM 在 8 位和 12 位脉宽调制 PWM 模式的架构，参考“10.5.3.3 8 位脉宽调制 PWM 输出模式”和“10.5.3.7 12 位脉宽调制 PWM 输出模式”。

定时器计数器00模式寄存器

| T00MOD (0x002A) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|------|------|------|---|---|------|------|---|
| 位符号 | TFF0 | DBE0 | TCK0 | | | EIN0 | TCM0 | |
| 读/写 | R/W | R/W | R/W | | | R/W | R/W | |
| 复位后 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | | | | |
|------|-------------|---|--|----------------------|----------|
| TFF0 | 定时器 F/F0 控制 | 0 : 清除 1 : 设定 | | | |
| DBE0 | 双缓存器控制 | 0 : 禁止双缓存器 1 : 允许双缓存器 | | | |
| TCK0 | 工作时钟选择 | | 普通 1/2 · 空闲 1/2 模式 SYSR1 <DV9CK>=0 SYSR1 <DV9CK>=1 | 低速 1/2 模式 睡眠 1 模式 | |
| | | 000 : | $fcgck/2^{11}$ | $fs/2^4$ | $fs/2^4$ |
| | | 001 : | $fcgck/2^{10}$ | $fs/2^3$ | $fs/2^3$ |
| | | 010 : | $fcgck/2^8$ | $fcgck/2^8$ | - |
| | | 011 : | $fcgck/2^6$ | $fcgck/2^6$ | - |
| | | 100 : | $fcgck/2^4$ | $fcgck/2^4$ | - |
| | | 101 : | $fcgck/2^2$ | $fcgck/2^2$ | - |
| | | 111 : | $fcgck$ | $fcgck$ | $fs/2^2$ |
| EIN0 | 源时钟选择 | 0 : 选择内部时钟作为源时钟 1 : 选择外部时钟作为源时钟(TC00 引脚的下降沿) | | | |
| TCM0 | 工作模式选择 | 00 | 8 位定时器/事件计数器模式 | | |
| | | 01 | 8 位定时器/事件计数器模式 | | |
| | | 10 | 8 位脉宽调制 PWM 输出模式 | | |
| | | 11 | 8 位可编程脉冲产生 PPG 模式 | | |

注 1 : $fcgck$ · 齿轮时钟[Hz] · fs · 低速时钟[Hz]。

注 2 : 在定时器停止时才设定 T00MOD。定时器工作时设定 T00MOD 寄存器是无效的。

注 3 : 在 8 位定时器/事件计数器模式下，TFF0 设定无效；若 PWM00B 和 PPG00B 引脚被设定为功能输出引脚，该二引脚的输出为高电平。

注 4 : 设定 EIN0 为“1”以选择外部时钟输入作为源时钟时，TCK0 的设定将被忽略。

注 5 : T001CR<TCAS>为“1”时，定时器 00 工作在 16 位模式下。此时 T00MOD 设定无效，无法在此模式下单独使用定时器 00。若 PWM00B 和 PPG00B 引脚被设定为功能输出引脚，该二引脚的输出为高电平。

注 6 : 以 T001CR<TCAS>选择 16 位模式时，设定 T001CR<T01RUN>寄存器以控制定时器的启动。此时写入 T001CR<T00RUN>并不会启动定时器 00。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.5.1.2 定时器计数器 01

定时器计数器 01 是由定时器计数器 01 模式寄存器 T01MOD 和 2 个 8 位定时器寄存器 T01REG 与 T01PWM 控制。

定时器寄存器 01

| T01REG (0x0027) | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 |
|--------------------|--------|----|----|----|----|----|---|---|
| 位符号 | T01REG | | | | | | | |
| 读/写 | R/W | | | | | | | |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

定时器寄存器 01

| T01PWM (0x0029) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|--------|---|---|---|---|---|---|---|
| 位符号 | T01PWM | | | | | | | |
| 读/写 | R/W | | | | | | | |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

定时器计数器01模式寄存器

| T01MOD (0x002B) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|------|------|------|---|---|------|------|---|
| 位符号 | TFF1 | DBE1 | TCK1 | | | EIN1 | TCM1 | |
| 读/写 | R/W | R/W | R/W | | | R/W | R/W | |
| 复位后 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | | | | | | | |
|------|-------------|---|----------------|-------------------|-------------------------------|--|----------|--|
| TFF1 | 定时器 F/F1 控制 | 0 : 清除 1 : 设定 | | | | | | |
| DBE1 | 双缓存器控制 | 0 : 禁止双缓存器 1 : 允许双缓存器 | | | | | | |
| TCK1 | 工作时钟选择 | 普通 1/2 · 空闲 1/2 模式 | | 低速 1/2 模式 | | | 睡眠 1 模式 | |
| | | SYSOCR1 <DV9CK>=0 | | SYSOCR1 <DV9CK>=1 | | | | |
| | | 000 : | $fcgck/2^{11}$ | $fs/2^4$ | $fs/2^4$ | | | |
| | | 001 : | $fcgck/2^{10}$ | $fs/2^3$ | $fs/2^3$ | | | |
| | | 010 : | $fcgck/2^8$ | $fcgck/2^8$ | | | | |
| | | 011 : | $fcgck/2^6$ | $fcgck/2^6$ | | | | |
| | | 100 : | $fcgck/2^4$ | $fcgck/2^4$ | | | | |
| | | 101 : | $fcgck/2^2$ | $fcgck/2^2$ | | | | |
| | | 110 : | $fcgck/2$ | $fcgck/2$ | | | | |
| | | 111 : | $fcgck$ | $fcgck$ | | | $fs/2^2$ | |
| EIN1 | 源时钟选择 | 0 : 选择内部时钟作为源时钟 1 : 选择外部时钟作为源时钟(TC01 引脚的下降沿) | | | | | | |
| TCM1 | 工作模式选择 | T001CR <TCAS>="0" (8 位模式) | | | T001CR <TCAS>="1" (16 位模式) | | | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | | | |
|--|--|----|-------------------|--------------------|
| | | 00 | 8 位定时器/事件计数器模式 | 16 位定时器/事件计数器模式 |
| | | 01 | 8 位定时器/事件计数器模式 | 16 位定时器/事件计数器模式 |
| | | 10 | 8 位脉宽调制 PWM 模式 | 12 位脉宽调制 PWM 模式 |
| | | 11 | 8 位可编程脉冲产生 PPG 模式 | 16 位可编程脉冲产生 PPG 模式 |

注 1 : $fcgck \cdot \text{齿轮时钟}[\text{Hz}] \cdot fs \cdot \text{低速时钟}[\text{Hz}]$ 。

注 2 : 在定时器停止时才设定 $T01MOD$ 。定时器工作时设定 $T01MOD$ 寄存器是无效的。

注 3 : 在 8 位定时器/事件计数器模式下, $TFF1$ 设定无效; 若 $PWM01B$ 和 $PPG01B$ 引脚被设定为功能输出引脚, 该二引脚的输出为高电平。

注 4 : 设定 $EIN1$ 为“1”以选择外部时钟输入作为源时钟时, $TCK1$ 的设定将被忽略。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.5.1.3 定时器计数器 00 与 01 共享寄存器

定时器计数器 00 和 01 共享低耗电寄存器 POFFCR0 与定时器 00/01 控制寄存器。

低耗电寄存器 0

| POFFCR0 (0x0F74) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|-----|---------|---------|-----|-----|--------|--------|
| 位符号 | - | - | TC023EN | TC001EN | - | - | TCA1EN | TCA0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|-------------|------------------|
| TC023EN | TC02, 03 控制 | 0 : 禁止 1 : 允许 |
| TC001EN | TC00, 01 控制 | 0 : 禁止 1 : 允许 |
| TCA1EN | TCA1 控制 | 0 : 禁止 1 : 允许 |
| TCA0EN | TCA1 控制 | 0 : 禁止 1 : 允许 |

定时器00/01控制寄存器

| T001CR (0x002C) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|---|---|---|---|--------|------|--------|--------|
| 位符号 | - | - | - | - | OUTAND | TCAS | T01RUN | T00RUN |
| 读/写 | R | R | R | R | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|-----------------------------------|--|
| OUTAND | 定时器 00/01 输出控制 | 0 : PWM00B 和 PPG00B 引脚输出来自定时器 00 · PWM01B 和 PPG01B 引脚输出来自定时器 01 1 : PWM01B 和 PPG01B 输出来自定时器 00 和定时器 01 输出经过 AND 逻辑运算后的结果 · 而 PWM00B 和 PPG00B 引脚输出则仍来自定时器 00 |
| TCAS | 定时器 00/01 组合控制 | 0 : 独立使用定时器 00 和定时器 01 (8 位模式) 1 : 组合定时器 00 和 01 (16 位模式) |
| T01RUN | 定时器 01 控制 定时器 00/01 控制(16 位模式) | 0 : 停止并清除定时器 1 : 开始 |
| T00RUN | 定时器 00 控制 | 0 : 停止并清除定时器 1 : 开始 |

注 1 : 系统切换至停止模式时 · T00RUN 和 T01RUN 寄存器会被清空为“0”并停止定时器。系统脱离停止模式后 · 需再次设定 T001CR 以使用定时器 00 和 01。

注 2 : T001CR 寄存器的第 7 位到第 4 位读出数值为“0”。

注 3 : OUTAND 设定为“1”时 · 只有 PWM01B 和 PPG01B 引脚会有输出 · PWM00B 和 PPG00B 引脚不会有定时器输出。若 PWM00B 和 PPG00B 引脚被设定为功能输出引脚 · 这些引脚的输出维持在高电平。

注 4 : 仅当 T01RUN 和 T00RUN 均为 “0”时 · 才能更改 OUTAND 和 TCAS。当 T01RUN 或 T00RUN 均为 “1”或两者均为 “1”时 · 通过在 OUTAND 和 TCAS 上执行写指令 · 寄存器值保持不变。当 T01RUN 和 T00RUN 从 “0”更改为 “1”时 · 可以同时更改 OUTAND 和 TCAS。

10.5.1.4 工作模式与可用源时钟

下表整理了 8 位定时器的的工作模式与可用源时钟。

| TCK0 | | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 | TC0i pin input |
|--------------------------|----------------------|--|--|----------------------|----------------------|----------------------|----------------------|---------|-------|-------------------|
| Operation mode | | fcgck/2 ¹¹ or fs/2 ⁴ | fcgck/2 ¹⁰ or fs/2 ³ | fcgck/2 ⁸ | fcgck/2 ⁶ | fcgck/2 ⁴ | fcgck/2 ² | fcgck/2 | fcgck | |
| 8-bit timer modes | 8-bit timer | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | - |
| | 8-bit event counter | - | - | - | - | - | - | - | - | 0 |
| | 8-bit PWM | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | - |
| | 8-bit PPG | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | - |
| 16-bit timer modes | 16-bit timer | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | - |
| | 16-bit event counter | - | - | - | - | - | - | - | - | 0 |
| | 12-bit PWM | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| | 16-bit PPG | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

表 10.6 工作模式与可用源时钟(普通 1/2 和空闲 1/2 模式)

注 1 : 0: 可用 · -: 不可用。

注 2 : 于 TC01 端进行 16 位模式中源时钟的设定。

注 3 : 低速时钟 fs 停止工作时 · 不可选 fs 为源时钟 · 否则定时器将无法工作并维持停止。

注 4 : i=0 · 1。在 16 位模式下 · i=0。

| TCK0 | | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 | TC0i pin input |
|--------------------------|----------------------|-------------------|-------------------|-----|-----|-----|-----|-----|-------------------|-------------------|
| Operation mode | | fs/2 ⁴ | fs/2 ³ | - | - | - | - | - | fs/2 ² | |
| 8-bit timer modes | 8-bit timer | 0 | 0 | - | - | - | - | - | 0 | - |
| | 8-bit event counter | - | - | - | - | - | - | - | - | 0 |
| | 8-bit PWM | 0 | 0 | - | - | - | - | - | 0 | - |
| | 8-bit PPG | 0 | 0 | - | - | - | - | - | 0 | - |
| 16-bit timer modes | 16-bit timer | 0 | 0 | - | - | - | - | - | 0 | - |
| | 16-bit event counter | - | - | - | - | - | - | - | - | 0 |
| | 12-bit PWM | 0 | 0 | - | - | - | - | - | 0 | 0 |
| | 16-bit PPG | 0 | 0 | - | - | - | - | - | 0 | 0 |

表 10.7 工作模式与可用源时钟(低速 1/2 和睡眠 1 模式)

注 1 : 0: 可用 · -: 不可用。

注 2 : 于 TC01 端进行 16 位模式中源时钟的设定。

注 3 : i=0 · 1。在 16 位模式下 · i=0。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.5.2 低功耗功能

设定定时器计数器 00 和 01 的低耗电寄存器 POFFCR0<TC00EN>为“0”，在不需使用定时器时停止定时器计数器 00 和 01 的基本时钟供应，以节省系统耗电；此时定时器无法使用。设定 POFFCR0<TC00EN>为“1”可启动定时器计数器 00 和 01 的基本时钟供应，并启动定时器工作。

复位后，POFFCR0<TC00EN>会被回复至初始设定“0”，定时器的工作停止。第一次使用定时器前，必须在程序初始设定中，设定 POFFCR0<TC00EN>为“1”（在定时器控制寄存器工作前）。

不要在定时器工作时改变 POFFCR0<TC00EN>的设定为“0”，否则定时器计数器 00 和 01 的工作可能会不合预期。

10.5.3 定时器功能

定时器计数器 TC00 和 TC01 在 8 位模式下可分别独立使用，或组合设定为 16 位模式。

8 位模式包括 4 种工作模式：8 位定时器模式，8 位事件计数器模式，8 位脉宽调制 PWM 输出模式，以及 8 位可编程脉冲产生 PPG 输出模式。

16 位模式包括 4 种工作模式：16 位定时器模式，16 位事件计数器模式，12 位脉宽调制 PWM 输出模式，以及 16 位可编程脉冲产生 PPG 输出模式。

10.5.3.1 8 位定时器模式

在 8 位定时器模式中，计数器会依内部时钟往上计数，并于特定的时间点规律地产生中断。TC00 的工作叙述如下，这些叙述也同样适用于 TC01（将 TC00 换成 TC01、TC02 或 TC03）。

(a) 设定

设定 T00MOD<TCM0>为“00”或“01”，并设定 T001CR<TCAS>与 T00MOD<EIN0>为“0”，将 TC00 设置为 8 位定时器模式。设定 T00MOD<TCK0>选择源时钟。以定时器寄存器 T00REG 设定符合检测的 8 位计数数值。

设定 T00MOD<DBE0>为“1”以使用双缓存器。

设定 T001CR<T00RUN>为“1”以启动定时器工作。定时器启动后，T00MOD 的写入变成无效。在启动定时器前，必须先完成所有必要模式设定。

(b) 工作

设定 T001CR<T00RUN>为“1”，让 8 位计数器依选择的内部源时钟往上计数。当计数器数值达到 T00REG 的设定数值时，INTTC00 中断要求会被产生，计数器会被清空为“0x00”。清空后，计数器会再度开始计数。定时器工作时，若设定 T001CR<T00RUN>为“0”，计数器停止工作同时被清除为“0x00”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

(c) 双缓存器

设定 T00MOD<DBE0>让 T00REG 寄存器使用双缓存器。若要允许/禁止使用双缓存器，分别设定 T00MOD<DBE0>为“1”和“0”。

1. 允许双缓存器时

若于定时器工作时执行 T00REG 寄存器的新设定值写入，新设定值会先存储于双缓存器中，而不会立即改变 T00REG 的设定。T00REG 会比较计数器数值与原设定值。当计数器数值达到 T00REG 的原设定值时，INTTC00 中断要求会被产生，双缓存器存储的新设定值会被存入 T00REG。后续的定时器比对检测工作就会依新的设定值进行。

若于定时器停止时执行 T00REG 寄存器的新设定值写入，新设定值会直接存储于双缓存器与 T00REG 寄存器内。

2. 禁止双缓存器时

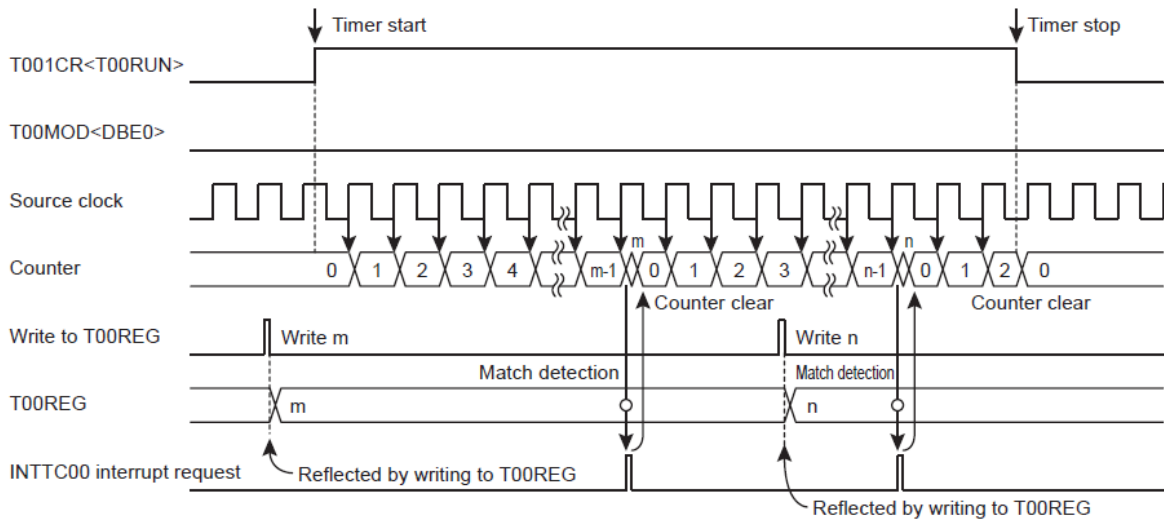
若于定时器工作时执行 T00REG 寄存器的新设定值写入，新设定值会直接改变 T00REG 的设定。后续的定时器比对检测工作会依新的设定值进行。

若 T00REG 的新设定值小于计数器数值，比对检测会在计数器的计数溢位后才执行。因此，中断要求间隔可能会比设定的时间要长。

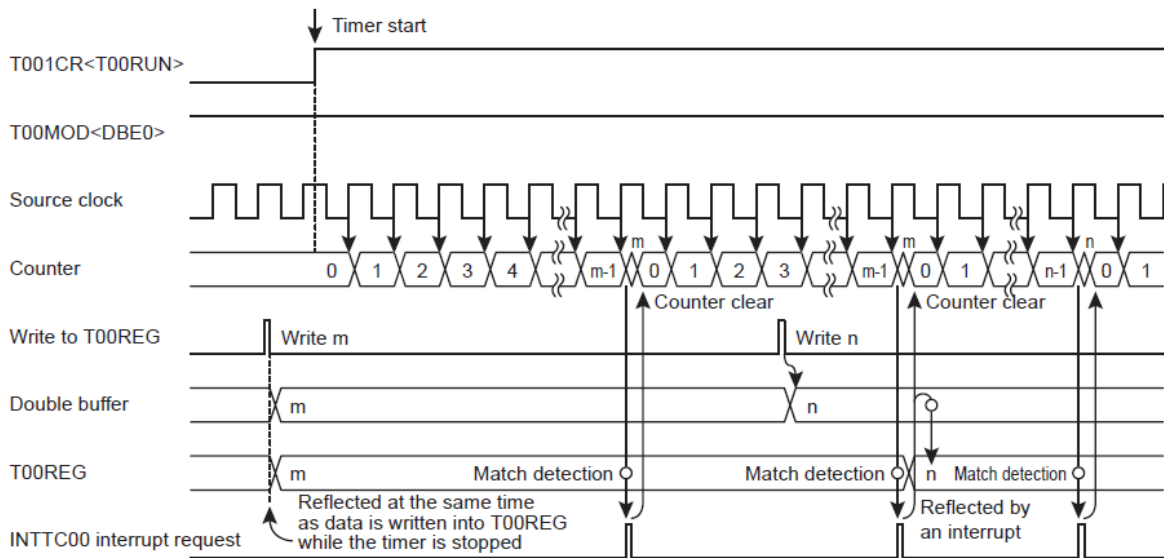
若 T00REG 的新设定值等于该值写入时的计数器数值，比对检测会在 T00REG 设定值写入后即刻执行。因此，中断要求间隔可能不会是源时钟的整数倍(图 10.11)。如果操作上有问题，建议启动双缓存器。

若于定时器停止时执行 T00REG 寄存器的新设定值写入，新设定值会直接存储于 T00REG 寄存器内。

不管 T00MOD<DBE0>的设定为何，读取 T00REG 得到的数值都会是最近一次写入 T00REG 的设定值。



When the double buffer is disabled (T00MOD<DBE0>="0")



When the double buffer is enabled (T00MOD<DBE0>="1")

图 10.11 定时器模式时序图

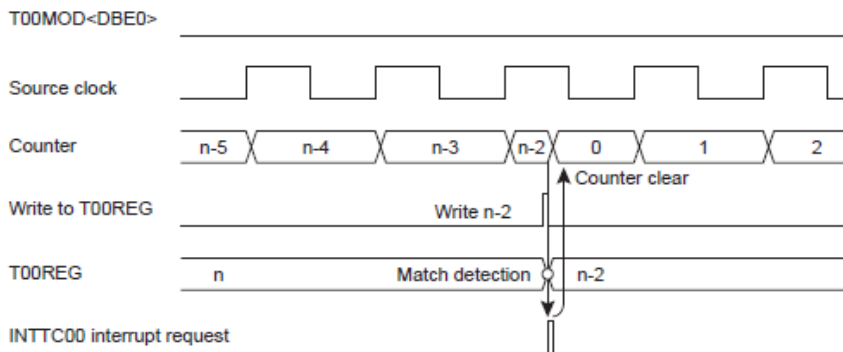


图 10.12 当 T00REG 设定值和计数器数值相同时的定时器工作

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| T00MOD <TCK0> | Source clock [Hz] | | | Resolution | | Maximum time setting | |
|------------------|-----------------------------|------------------------|-----------------------------|------------|--------------|----------------------|--------------|
| | NORMAL 1/2 or IDLE 1/2 mode | | SLOW 1/2 or SLEEP 1 mode | fcgck=8MHz | fs=32.768KHz | fcgck=8MHz | fs=32.768KHz |
| | SYSCR1<DV9CK> = "0" | SYSCR1<DV9CK> = "1" | | | | | |
| 000 | $fcgck/2^{11}$ | $fs/2^4$ | $fs/2^4$ | 256us | 488.2us | 65.2ms | 124.5ms |
| 001 | $fcgck/2^{10}$ | $fs/2^3$ | $fs/2^3$ | 128us | 244.1us | 32.6ms | 62.3ms |
| 010 | $fcgck/2^8$ | $fcgck/2^8$ | - | 32us | - | 8.2ms | - |
| 011 | $fcgck/2^6$ | $fcgck/2^6$ | - | 8us | - | 2.0ms | - |
| 100 | $fcgck/2^4$ | $fcgck/2^4$ | - | 2us | - | 510us | - |
| 101 | $fcgck/2^2$ | $fcgck/2^2$ | - | 500ns | - | 127.5us | - |
| 110 | $fcgck/2$ | $fcgck/2$ | - | 250ns | - | 63.8us | - |
| 111 | $fcgck$ | $fcgck$ | $fs/2^2$ | 125ns | 122.1us | 31.9us | 31.1ms |

表 10.8 8 位定时器模式分辨率与最长时间设定

范例：使用 $fcgck / 2^2$ [Hz]的工作时钟在 8 位定时器模式下操作 TC00，并以 $64\mu s$ 的间隔生成中断（ $fcgck = 8\text{ MHz}$ ）

```
LD      (POFFCR0),0x10      ; Sets TC001EN to "1"
DI      ; Sets the interrupt master enable flag to "disable"
SET     (EIRH).4           ; Sets the INTTC00 interrupt enable register to "1"
EI      ; Sets the interrupt master enable flag to "enable"
LD      (T00MOD),0xE8      ; Selects the 8-bit timer mode and fcgck/2^2
LD      (T00REG),0x80      ; Sets the timer register ( $64\mu s / (2^2/fcgck) = 0x80$ )
SET     (T001CR).0        ; Starts TC00
```

10.5.3.2 8 位事件计数器模式

在 8 位事件计数器模式中，计数器会依 TC00 和 TC01 引脚的输入信号下降沿往上计数。TC00 的工作叙述如下，这些叙述也同样适用于 TC01、TC02、TC03。

(a) 设定

用定时器寄存器 T00REG 设定比对检测所需的 8 位计数数值。T00MOD<TCM0>为"00"，设定 T001CR<TCAS>为"0"，并设定 T00MOD<EIN0>为"1"，将 TC00 设置为 8 位事件计数器模式。设定 T00MOD<TCK0>选择源时钟。以定时器寄存器 T00REG 设定符合检测的 8 位计数数值。

设定 T00MOD<DBE0>为"1"以使用双缓存器。

设定 T001CR<T00RUN>为"1"以启动定时器工作。定时器启动后，T00MOD 的写入变成无效。在启动定时器前，必须先完成所有必要模式设定。

(b) 工作

设定 T001CR<T00RUN>为"1"，让 8 位计数器依 TC00 引脚的下降沿往上计数。当计数器数值达到 T00REG 的设定数值时，INTTC00 中断要求会被产生，计数器会被清空为"0x00"。清空后，计数器会再度开始计数。定时器工作时，若设定 T001CR<T00RUN>为"0"，计数器停止工作同时被清除为"0x00"。

最高工作频率是 $fcgck/2^2$ [Hz](普通 1/2 或空闲 1/2 模式) 或 $fs/2^4$ [Hz](低速 1/2 或睡眠 1 模式)。高电平或低电平信号脉宽必须大于等于两个机器周期。

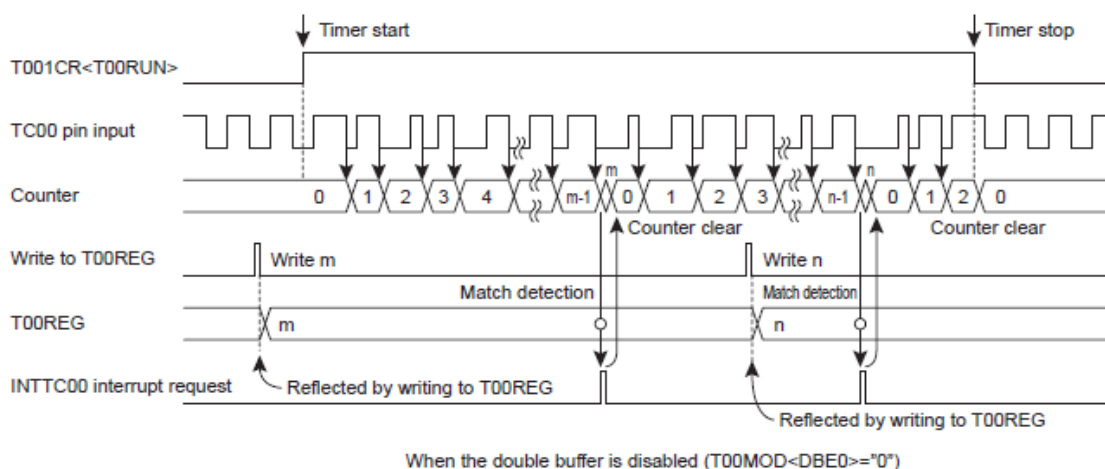


图 10.13 事件计数器模式时序图

(c) 双缓存器

参考"10.5.3.1 - (c) 双缓存器"。

范例：使用 TC00 在 8 位事件计数器模式，当 TC00 引脚上检测到 16 个下降沿时，每次皆产生中断

```
LD      (POFFCR0),0x10      ; Sets TC001EN to "1"
DI      ; Sets the interrupt master enable flag to "disable"
SET     (EIRH).4           ; Sets the INTTC00 interrupt enable register to "1"
EI      ; Sets the interrupt master enable flag to "enable"
LD      (T00MOD),0xC4      ; Selects to the 8-bit event counter mode
LD      (T00REG),0x10      ; Sets the timer register
SET     (T001CR).0         ; Starts TC00
```

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.5.3.3 8 位脉宽调制 PWM 输出模式

8 位脉宽调制 PWM 输出模式下，会输出分辨率达 7 位且经脉宽调制的脉冲。在第 $2 \times n$ 个责任脉冲后可再嵌入一个额外脉冲，如此脉宽调制 PWM 输出分辨率可接近 8 位。

TC00 的工作叙述如下，这些叙述也同样适用于 TC01、TC02、TC03。

(a) 设定

设定 T00MOD<TCM0>为"10"并设定 T001CR<TCAS>为"0"，可将 TC00 设定在 8 位脉宽调制 PWM 模式。若要使用内部时钟作源时钟，设定 T00MOD<EIN0>为"0"，并设定 T00MOD<TCK0>寄存器。若要使用外部时钟作源时钟，设定 T00MOD<EIN0>为"1"。以 PWM 寄存器 T00PWM 设定符合检测的计数数值和额外脉冲数值。

设定 T00MOD<DBE0>为"1"以使用双缓存器。

设定 T001CR<T00RUN>为"1"以启动 PWM 输出工作。定时器启动后，T00MOD 的写入变成无效。在启动定时器前，必须先完成所有必要模式设定。

在 8 位 PWM 模式中，T00PWM 寄存器的设定方式如下：

定时器寄存器 00

| | | | | | | | | |
|--------------------|---------|---|---|---|---|---|---|-------|
| T00PWM (0x0028) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | PWMDUTY | | | | | | | PWMAD |
| 读/写 | R/W | | | | | | | R/W |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

定时器寄存器 01

| | | | | | | | | |
|--------------------|---------|---|---|---|---|---|---|-------|
| T01PWM (0x0029) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | PWMDUTY | | | | | | | PWMAD |
| 读/写 | R/W | | | | | | | R/W |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

7 位寄存器 PWMDUTY 用于设定一个周期(128 个源时钟计数)内的责任脉冲宽度(在第一次输出改变前的时间)。

PWMAD 寄存器用于设定额外脉冲。PWMAD 设定为"1"时，1 个源时钟计数的额外脉冲会被加在 $2 \times n$ 责任脉冲($n=1, 2, 3...$)后。换句话说，第 $2 \times n$ 个责任脉冲为 PWMDUTY+1 输出。

若 PWMAD 设定为"0"，设定的责任脉冲后不会有额外脉冲。

于 T00MOD<TFF0>设定 PWM00B 引脚的初始状态。设定 T00MOD<TFF0>为"0"时，PWM00B 引

脚的初始状态为低电平。设定 $T00MOD<TFF0>$ 为“1”时， $PWM00B$ 引脚的初始状态为高电平。若于定时器停止工作时设定 $PWM00B$ 引脚为功能输出引脚， $PWM00B$ 引脚会输出 $T00MOD<TFF0>$ 的设定数值。表 10.9 所列为 $PWM00B$ 引脚的输出电平。

设定 $T001CR<OUTAND>$ 为“1”时， $PWM00B$ 引脚会输出 $TC00$ 和 $TC01$ 输出的逻辑乘积(AND)脉冲。藉此功能，用户可轻易产生遥控波形信号。

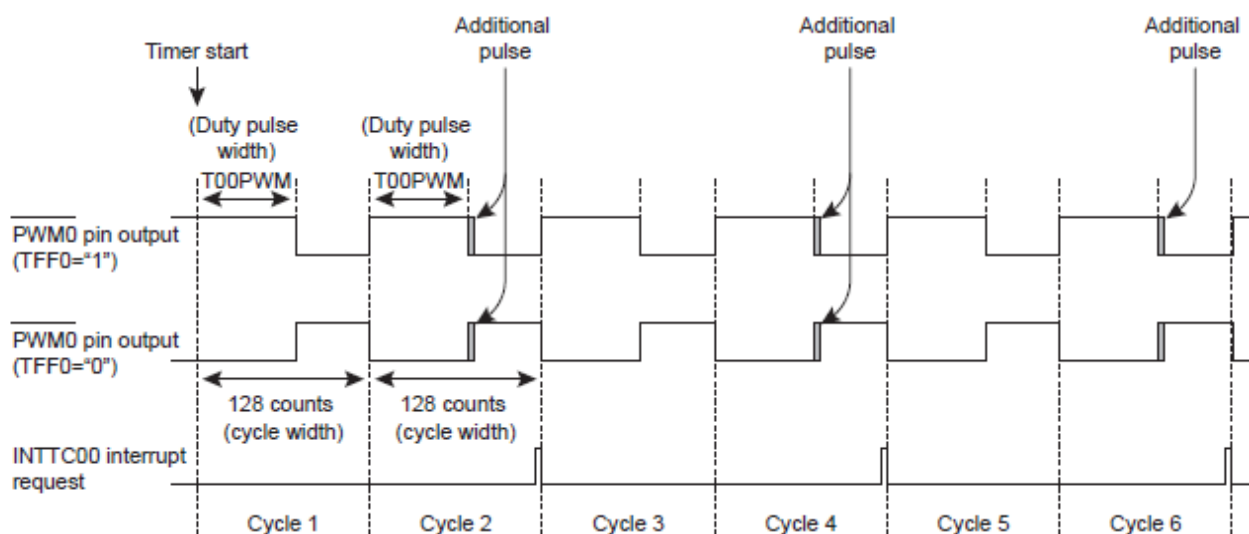


图 10.14 PWM00B 脉冲输出 t

| TFF0 | $\overline{PWM0}$ pin output level | | | |
|------|---|---|----------|-----------------------------------|
| | Before the start of operation (initial state) | $T00PWM <PWMDUTY>$ matched (after the additional pulse) | Overflow | Operation stopped (initial state) |
| 0 | L | H | L | L |
| 1 | H | L | H | H |

表 10.9 PWM00B 引脚输出电平表

(b) 工作

设定 $T001CR<T00RUN>$ 为“1”，让上计数器依选择的源时钟往上计数。当计数器数值的第 7 位达到 $T00PWM<PWMDUTY>$ 的设定数值， $PWM00B$ 引脚的输出会反向。若 $T00MOD<TFF0>$ 设定为“0”， $PWM00B$ 引脚由低电平改变成高电平。若 $T00MOD<TFF0>$ 设定为“1”， $PWM00B$ 引脚由高电平改变成低电平。

若 $T00PWM<PWMDAD>$ 设定为“1”，1 个源时钟计数的额外脉冲会被加在 $2 \times n$ 责任脉冲($n=1 \cdot 2 \cdot 3 \dots$)后。换句话说， $PWM00B$ 引脚输出会在 $T00PWM<PWMDUTY>+1$ 的时点上反向。若

T00MOD<TFF0>设定为"0"，低电平的时段会比 T00PWM<PWMDUTY>设定的数值要长 1 个源时钟。若 T00MOD<TFF0>设定为"1"，高电平的时段会比 T00PWM<PWMDUTY>设定的数值要长 1 个源时钟。藉此功能，两个周期的输出脉冲可具备接近 8 位的分辨率。

T00PWM<PWMAD>设定为"0"时，设定的责任脉冲后不会有额外脉冲。

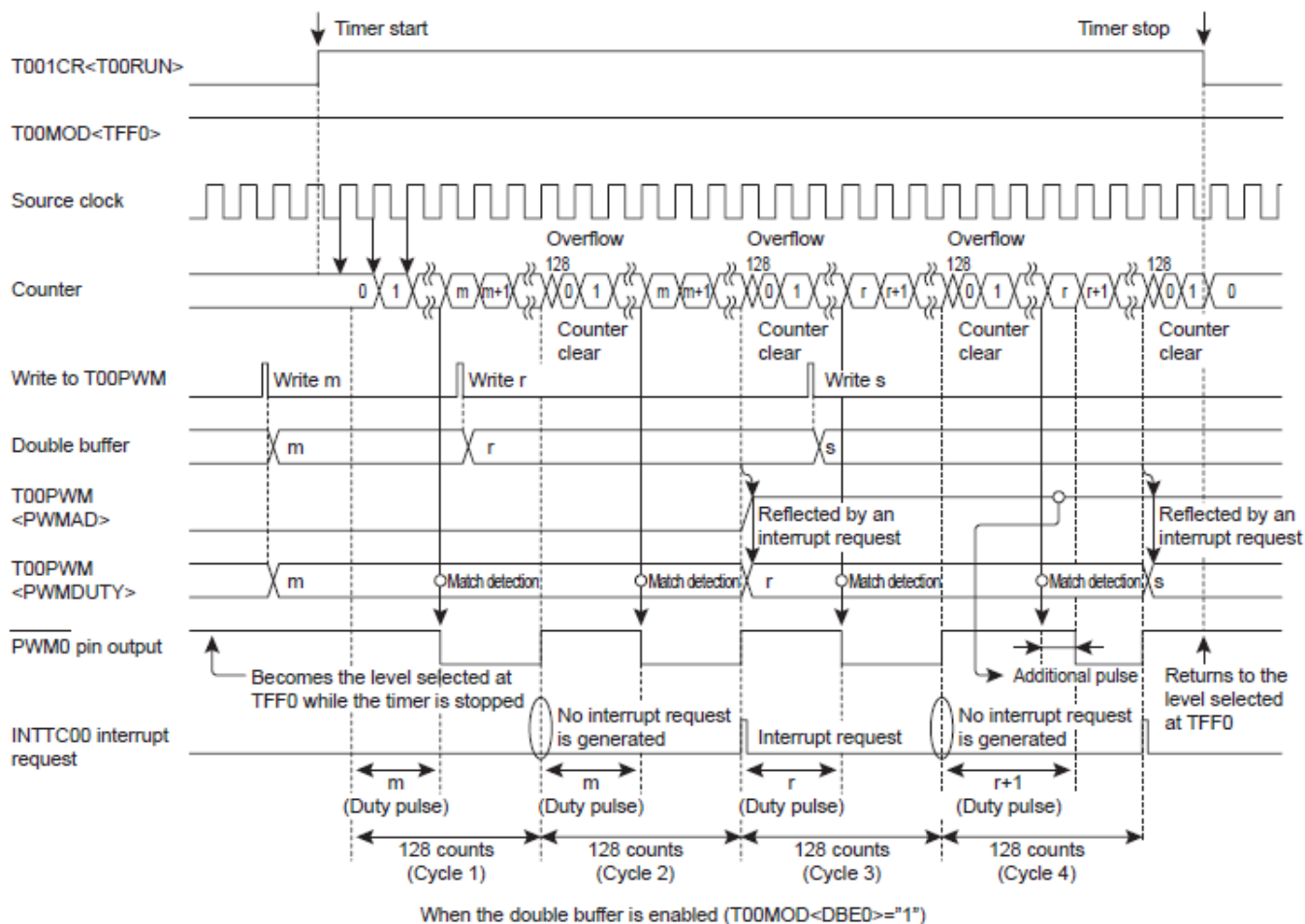


图 10.15 8 位 PWM 模式时序图

而后，计数器继续往上计数。计数器数值达到 128 时，计数器会发生溢位并被清除为"0x00"，同时 PWM00B 引脚的输出反向。若 T00MOD<TFF0>设定为"0"，PWM00B 引脚从高电平改变成低电平。若 T00MOD<TFF0>设定为"1"，PWM00B 引脚从低电平变成高电平。如果第 $2 \times n$ 个溢位于此发生时，会产生 INTTC00 中断要求(第 $2 \times n - 1$ 溢位不会产生中断要求)。其后计数器继续往上计数。

定时器工作时，若设定 T001CR<T00RUN>为"0"，计数器会停止工作并被清除为"0x00"，PWM00B 引脚恢复为 T00MOD<TFF0>设定的电平。

选择使用外部源时钟时，最高工作频率是 $fcgck/2$ [Hz](普通 1/2 或空闲 1/2 模式)，或 $fs/2^4$ [Hz](低速 1/2 或睡眠 1 模式)。高电平或低电平信号脉宽必须大于等于两个机器周期。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

范例 :TC00 在 8 位 PWM 模式下, 操作时钟为 $fcgck / 2$, 输出佔空比脈衝約等於 $11.625\mu s$ ($fcgck = 8 \text{ MHz}$)。(實際上, 在 2 個週期 ($64\mu s$) 中輸出總佔空比脈衝为 $23.25\mu s$)。

| | | |
|-----|----------------|--|
| SET | (P7FC).0 | ; Sets P7FC0 to "1" |
| SET | (P7CR).0 | ; Sets P7CR0 to "1" |
| LD | (POFFCR0),0x10 | ; Sets TC001EN to "1" |
| DI | | ; Sets the interrupt master enable flag to "disable" |
| SET | (EIRH).4 | ; Sets the INTTC00 interrupt enable register to "1" |
| EI | | ; Sets the interrupt master enable flag to "enable" |
| LD | (T00MOD),0xF2 | ; Selects the 8-bit PWM mode and $fcgck/2$ |
| LD | (T00PWM),0x5D | ; Sets the timer register (duty pulse) |
| | | ; $(11.625\mu s \times 2) / (2/fcgck) = 0x5D$ |
| SET | (T001CR).0 | ; Starts TC00 |

(c) 双缓存器

设定 T00MOD<DBE0>让 T00PWM 寄存器使用双缓存器。若要允许/禁止使用双缓存器, 分别设定 T00MOD<DBE0>为"1"和"0"。

1. 允许双缓存器时

若于定时器工作时执行 T00PWM 寄存器的新设定值写入, 则新设定值会先存储于双缓存器中, 而不会立即改变 T00PWM 的设定。T00PWM 会比较计数器数值与原设定值。当第 $2 \times n$ 个溢位发生时, INTTC00 中断要求会被产生, 双缓存器存储的新设定值会被存入 T00PWM。后续的检测工作就会依新的设定值进行。

读取 T00PWM 时, 读出的数值会是双缓存器内的数值(最近的设定数值), 而不是 T00PWM 的数值(现在有效数值)。若于定时器停止时执行 T00PWM 寄存器的新设定值写入, 则新设定值会直接存储于双缓存器与 T00PWM 寄存器内。

2. 禁止双缓存器时

若于定时器工作时执行 T00PWM 寄存器的新设定值写入, 则新设定值会直接改变 T00PWM 的设定。后续的定时器比对检测工作会依新的设定值进行。

若 T00PWM 的新设定值小于计数器数值, PWM00B 引脚反向会在计数器的计数溢位后, 比对检测符合之后才执行。

若 T00PWM 的新设定值等于该值写入时的计数器数值, 比对检测会在 T00PWM 设定值写入后即刻执行。因此, PWM00B 引脚转变的时序可能不会是源时钟的整数倍(图 10.15)。若在额外脉冲输出时设定 T00PWM, PWM00B 引脚转变的时序也可能不会是源时钟的整数倍。如果操作上有问题, 建议启动双缓存器。

若于定时器停止时执行 T00PWM 寄存器的新设定值写入, 新设定值会直接存储于 T00PWM 寄存器内。

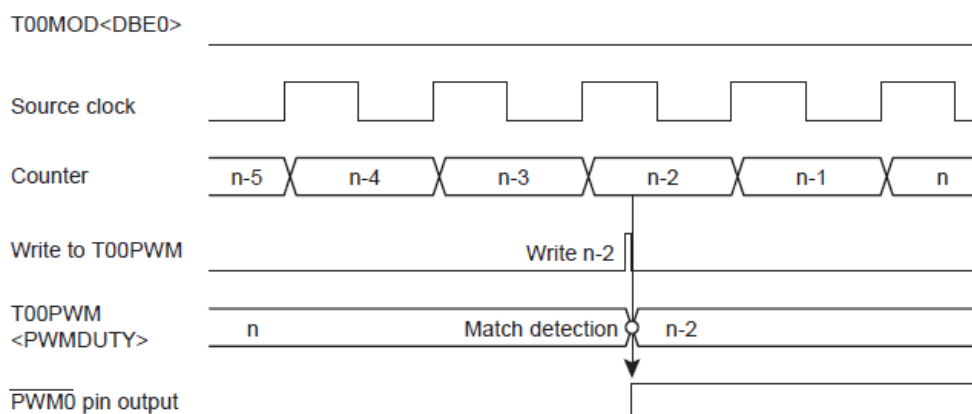


图 10.16 当 T00PWM 和计数器数值相同时的工作

| T00MOD <TCK0> | Source clock [Hz] | | | Resolution | | 7-bit cycle (period × 2) | |
|------------------|-----------------------------|------------------------|-----------------------------|------------|--------------|-----------------------------|--------------------|
| | NORMAL 1/2 or IDLE 1/2 mode | | SLOW 1/2 or SLEEP 1 mode | fcgck=8MHz | fs=32.768KHz | fcgck=8MHz | fs=32.768KHz |
| | SYSCR1<DV9CK> = "0" | SYSCR1<DV9CK> = "1" | | | | | |
| 000 | $fcgck/2^{11}$ | $fs/2^4$ | $fs/2^4$ | 256us | 488.2us | 32.8ms (65.5ms) | 62.5ms (125ms) |
| 001 | $fcgck/2^{10}$ | $fs/2^3$ | $fs/2^3$ | 128us | 244.1us | 16.4ms (32.8ms) | 31.3ms (62.5ms) |
| 010 | $fcgck/2^8$ | $fcgck/2^8$ | - | 32us | - | 4.1ms (8.2ms) | - |
| 011 | $fcgck/2^6$ | $fcgck/2^6$ | - | 8us | - | 1.0ms (2.0ms) | - |
| 100 | $fcgck/2^4$ | $fcgck/2^4$ | - | 2us | - | 256us (512us) | - |
| 101 | $fcgck/2^2$ | $fcgck/2^2$ | - | 500ns | - | 64us (128us) | - |
| 110 | $fcgck/2$ | $fcgck/2$ | - | 250ns | - | 32us (64us) | - |
| 111 | $fcgck$ | $fcgck$ | $fs/2^2$ | 125ns | 122.1us | 16us (32us) | 15.6ms (31.3ms) |

表 10.10 8 位 PWM 模式中的分辨率与周期

10.5.3.4 8 位可编程脉冲产生 PPG 输出模式

在 8 位 PPG 模式中设定 T00REG 和 T00PWM 寄存器可产生任意占空比和周期的脉冲。

设定 T001CR<OUTAND>寄存器可于 TC01 引脚输出 TC00 和 TC01 输出的逻辑乘积(AND)脉冲。藉此功能，藉此功能，用户可轻易产生遥控波形信号。

TC00 的工作叙述如下，这些叙述也同样适用于 TC01 (将 TC00 换成 TC01 即可)。

(a) 设定

设定 T00MOD<TCM0>为"11"并设定 T001CR<TCAS>为"0"，可将 TC00 设定在 8 位可编程脉冲产生 PPG 模式。若要使用内部时钟作源时钟，设定 T00MOD<EIN0>为"0"，并设定 T00MOD<TCK0>寄存器。若要使用外部时钟作源时钟，设定 T00MOD<EIN0>为"1"。用 T00PWM 设定工作脉冲宽度，并用 T00REG 设定周期宽度。

设定 T00MOD<DBE0>为"1"以使用双缓存器。设定 T001CR<T00RUN>为"1"以启动 PPG 输出工作。定时器启动后，T00MOD 的写入变成无效。在启动定时器前，必须先完成所有必要模式设定。

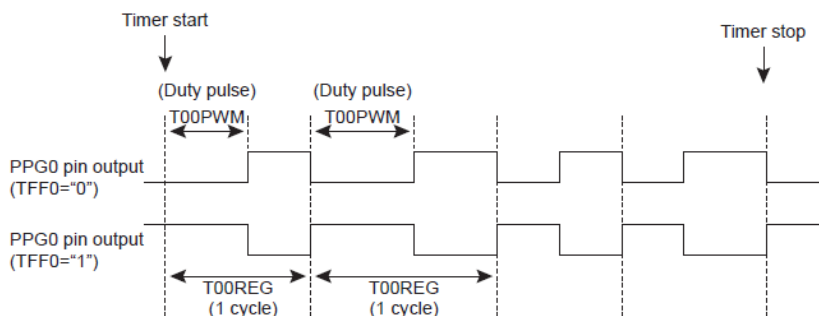


图 10.17 PPG00B 脉冲输出

于 T00MOD<TFF0>设定 PPG00B 引脚的初始状态。设定 T00MOD<TFF0>为"0"时，PPG00B 引脚的初始状态为低电平。设定 T00MOD<TFF0>为"1"时，PPG00B 引脚的初始状态为高电平。若于定时器停止工作时设定 PPG00B 引脚为功能输出引脚，PPG00B 引脚会输出 T00MOD<TFF0>的设定数值。表 10.11 所列为 PPG00B 引脚的输出电平。

设定 T001CR<OUTAND>为"1"时，PPG00B 引脚会输出 TC00 和 TC01 输出的逻辑乘积(AND)脉冲。

| TFF0 | PPG $\bar{0}$ pin output level | | | |
|------|---|----------------|----------------|-----------------------------------|
| | Before the start of operation (initial state) | T00PWM matched | T00REG matched | Operation stopped (initial state) |
| 0 | L | H | L | L |
| 1 | H | L | H | H |

表 10.11 PPG00B 引脚输出电平表

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

(b) 工作

设定 T001CR<T00RUN>为"1"，让上数计数器依选择的源时钟往上计数。当计数器数值达到 T00PWM 的设定数值，PPG00B 引脚的输出会反向。若 T00MOD<TFF0>设定为"0"，PPG00B 引脚由低电平改变成高电平。若 T00MOD<TFF0>设定为"1"，PPG00B 引脚由高电平改变成低电平。

而后，计数器继续往上计数。计数器数值达到 T00REG 设定值时，PPG00B 引脚的输出会再次反向。若 T00MOD<TFF0>设定为"0"，PPG00B 引脚从高电平改变成低电平。若 T00MOD<TFF0>设定为"1"，PPG00B 引脚从低电平变成高电平。此时会产生 INTTC00 中断要求。

计数器工作时，若设定 T001CR<T00RUN>为"0"，计数器会停止工作并被清除为"0x00"。PPG00B 引脚恢复为 T00MOD<TFF0>设定的电平。

使用外部源时钟时，最高工作频率是 $fcgck/2[Hz]$ (普通 1/2 或空闲 1/2 模式)，或 $fs/2^4[Hz]$ (低速 1/2 或睡眠 1 模式)。高电平或低电平信号脉宽必须大于等于两个机器周期。

(c) 双缓存器

设定 T00MOD<DBE0>让 T00PWM 与 T00REG 寄存器使用双缓存器。若要允许/禁止使用双缓存器，分别设定 T00MOD<DBE0>为"1"和"0"。

1. 允许双缓存器时

若于定时器工作时执行 T00PWM(T00REG)寄存器的新设定值写入，则设定值会先存储于双缓存器中，而不会立即改变 T00PWM(T00REG)的设定。T00PWM(T00REG)会比较计数器数值与原设定值。INTTC00 中断要求产生时，双缓存器存储的新设定值会被存入 T00PWM(T00REG)。后续的检测工作就会依新的设定值进行。

读取 T00PWM(T00REG)时，读出的数值会是双缓存器内的数值(最近的设定数值)，而不是 T00PWM(T00REG)的数值(现在有效数值)。若于定时器停止时执行 T00PWM(T00REG)寄存器的新设定值写入，新设定值会直接存储于双缓存器与 T00PWM(T00REG)寄存器内。

2. 禁止双缓存器时

若于定时器工作时执行 T00PWM(T00REG)寄存器的新设定值写入，则新设定值会直接改变 T00PWM(T00REG)的设定。后续的定时器比对检测工作会依新的设定值进行。

若 T00PWM(T00REG)的新设定值小于计数器数值，PPG00B 引脚反向会在计数器的计数溢位后，比对检测符合之后才执行。

若 T00PWM(T00PPG)的新设定值等于该值写入时的计数器数值，比对检测会在 T00PWM(T00PPG)设定值写入后即刻执行。因此，PPG00B 引脚转变的时序可能不会是源时钟的整数倍(图 10.18)。如果操作上有问题，建议启动双缓存器。

若于定时器停止时执行 T00PWM(T00PPG)寄存器的新设定值写入，新设定值会直接存储于 T00PWM(T00PPG)寄存器内。

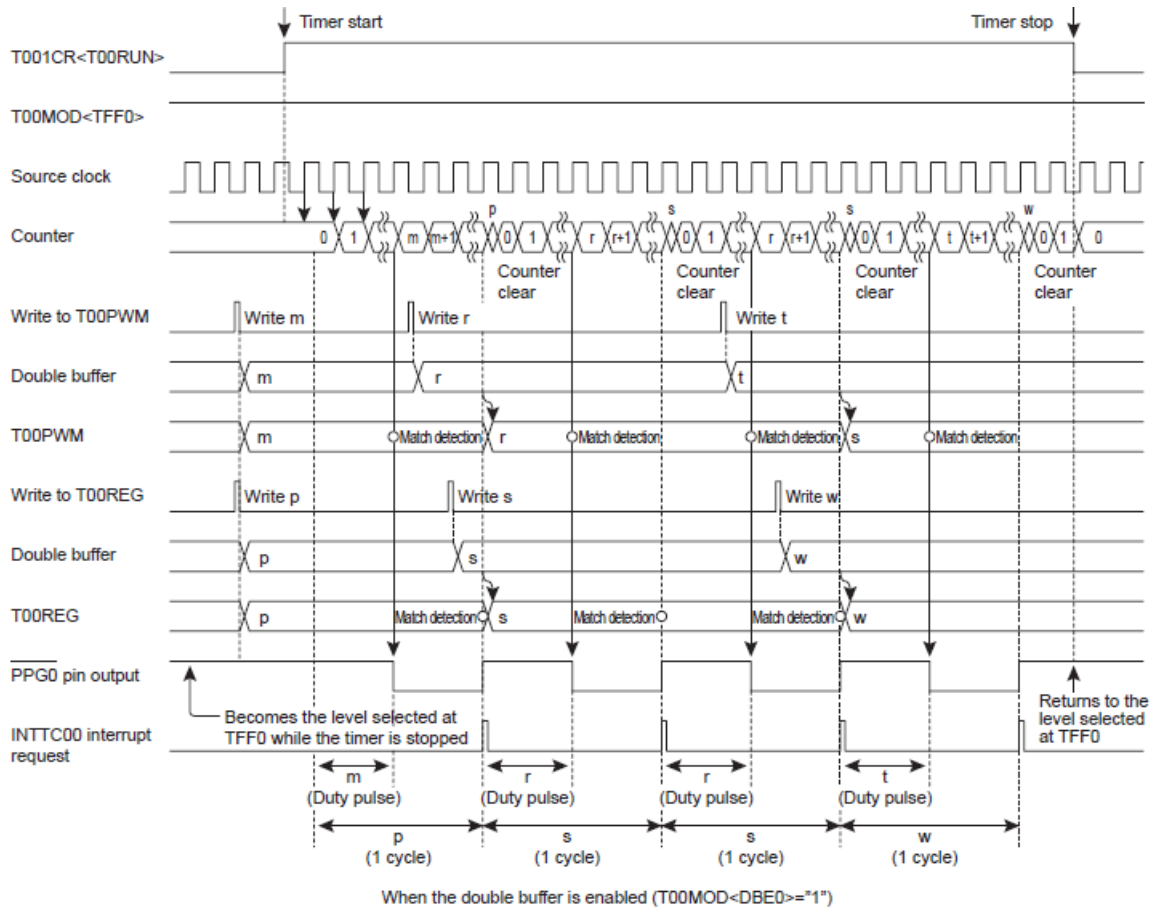


图 10.18 8 位 PPG 模式时序图

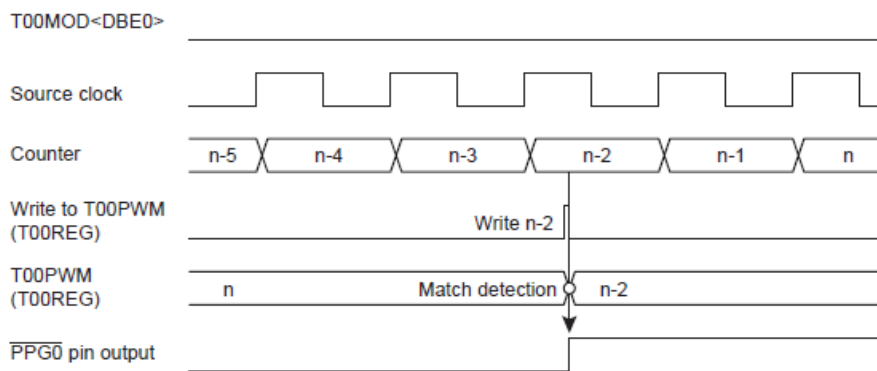


图 10.19 当 T00PWM(T00REG)和计数器数值相同时的工作

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

范例：TC00 在 8 位 PPG 模式下，操作时钟为 $fcgck / 2$ ，在 $32\mu s$ 週期输出 $8\mu s$ 佔空比脈衝 ($fcgck = 8\text{ MHz}$)

| | | |
|-----|----------------|---|
| SET | (P7FC).0 | ; Sets P7FC0 to "1" |
| SET | (P7CR).0 | ; Sets P7CR0 to "1" |
| LD | (POFFCR0),0x10 | ; Sets TC001EN to "1" |
| DI | | ; Sets the interrupt master enable flag to "disable" |
| SET | (EIRH).4 | ; Sets the INTTC00 interrupt enable register to "1" |
| EI | | ; Sets the interrupt master enable flag to "enable" |
| LD | (T00MOD),0xF3 | ; Selects the 8-bit PPG mode and $fcgck/2$ |
| LD | (T00REG),0x80 | ; Sets the timer register (cycle) ; $32\mu s / (2/fcgck) = 0x80$ |
| LD | (T00PWM),0x20 | ; Sets the timer register (duty pulse) ; $8\mu s / (2/fcgck) = 0x20$ |
| SET | (T001CR).0 | ; Starts TC00 |

10.5.3.5 16 位定时器模式

16 位定时器模式中，TC00 和 TC01 组合成一个 16 位定时器计数器，可用来测量更长的时间。

(a) 设定

1. 设定 $T001CR<TCAS>$ 为 "1"，可连结 TC00 和 TC01 以启动 16 位模式。在 16 位模式下，所有 TC00 相关的设定失效，只剩 TC01 的设定有效。
2. 设定 $T01MOD<TCM1>$ 为 "00" 或 "01"。
3. 设定 $T01MOD<EIN1>$ 为 "0" 以启动 16 位定时器模式。以 $T01MOD<TCK1>$ 选择源时钟。用定时器寄存器 T00REG 和 T01REG 设定比对检测所需的 16 位计数数值。T00REG 为低 8 位，T01REG 为高 8 位。以下叙述中，由 T00REG 和 T01REG 组合而成的 16 位数值设定皆以 $T01+00REG$ 表示。进行 T01REG 的设定写入时，定时器寄存器的设定会对应应在双缓存器或 $T01+00REG$ 寄存器。务必以 T00REG 为先、T01REG 为后的次序进行设定。写入高 8 位寄存器时，低 8 位寄存器和高 8 位寄存器的设定会同时生效。
4. 设定 $T01MOD<DBE1>$ 为 "1" 以使用双缓存器。
5. 设定 $T001CR<T01RUN>$ 为 "1" 以启动 16 位定时器工作。定时器启动后，T01MOD 的写入变成无效。在启动定时器前，必须先完成所有必要模式设定(于 $T001CR<T00RUN>$ 和 $<T01RUN>$ 为 "0" 时进行设定)。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

(b) 工作

设定 T001CR<T01RUN>为"1"，让 16 位计数器依选择的源时钟往上计数。当计数器数值达到 T00+01REG 的设定数值时，会产生 INTTC01 中断要求，同时计数器被清除为"0x0000"。之后，计数器继续往上计数。定时器工作时，若设定 T001CR<T01RUN>为"0"，计数器会停止工作并且被清除为"0x0000"。

(c) 双缓存器

设定 T01MOD<DBE1>让 T01+00REG 寄存器使用双缓存器。若要允许/禁止使用双缓存器，分别设定 T01MOD<DBE1>为"1"和"0"。

1. 允许双缓存器时

若于定时器工作时执行 T00REG 和 T01REG 寄存器的新设定值写入，设定值会先存储于双缓存器中，而不会立即改变 T01+00REG 的设定。T01+00REG 会比较计数器数值与原设定值。两数值相同时会产生 INTTC01 中断要求，双缓存器存储的新设定值会被存入 T01+00REG。后续的检测工作就会依新的设定值进行。

若于定时器停止时执行 T00REG 和 T01REG 寄存器的新设定值写入，新设定值会直接存储于双缓存器与 T01+00REG 寄存器内。

2. 禁止双缓存器时

若于定时器工作时执行 T00REG 和 T01REG 寄存器的新设定值写入，则新设定值会直接改变 T01+00REG 的设定。后续的定时器比对检测工作会依新的设定值进行。

若 T01+00REG 的新设定值小于计数器数值，在计数器的计数溢位后，比对检测符合之后才会依新的设定值执行。因此，中断要求间隔可能会比选择的时间要长。若 T01+00REG 的新设定值等于该值写入时的计数器数值，比对检测会于 T01+00REG 设定值写入后即刻执行。如此，中断要求间隔可能不会是源时钟的整数倍。如果操作上有问题，建议启动双缓存器。

若于定时器停止时执行 T00REG 和 T01REG 寄存器的新设定值写入，新设定值会直接存储于 T01+00REG 寄存器内。不管 T01MOD<DBE1>的设定为何，读取 T01+00REG 得到的数值都会是最近一次写入 T01+00REG 的设定值。

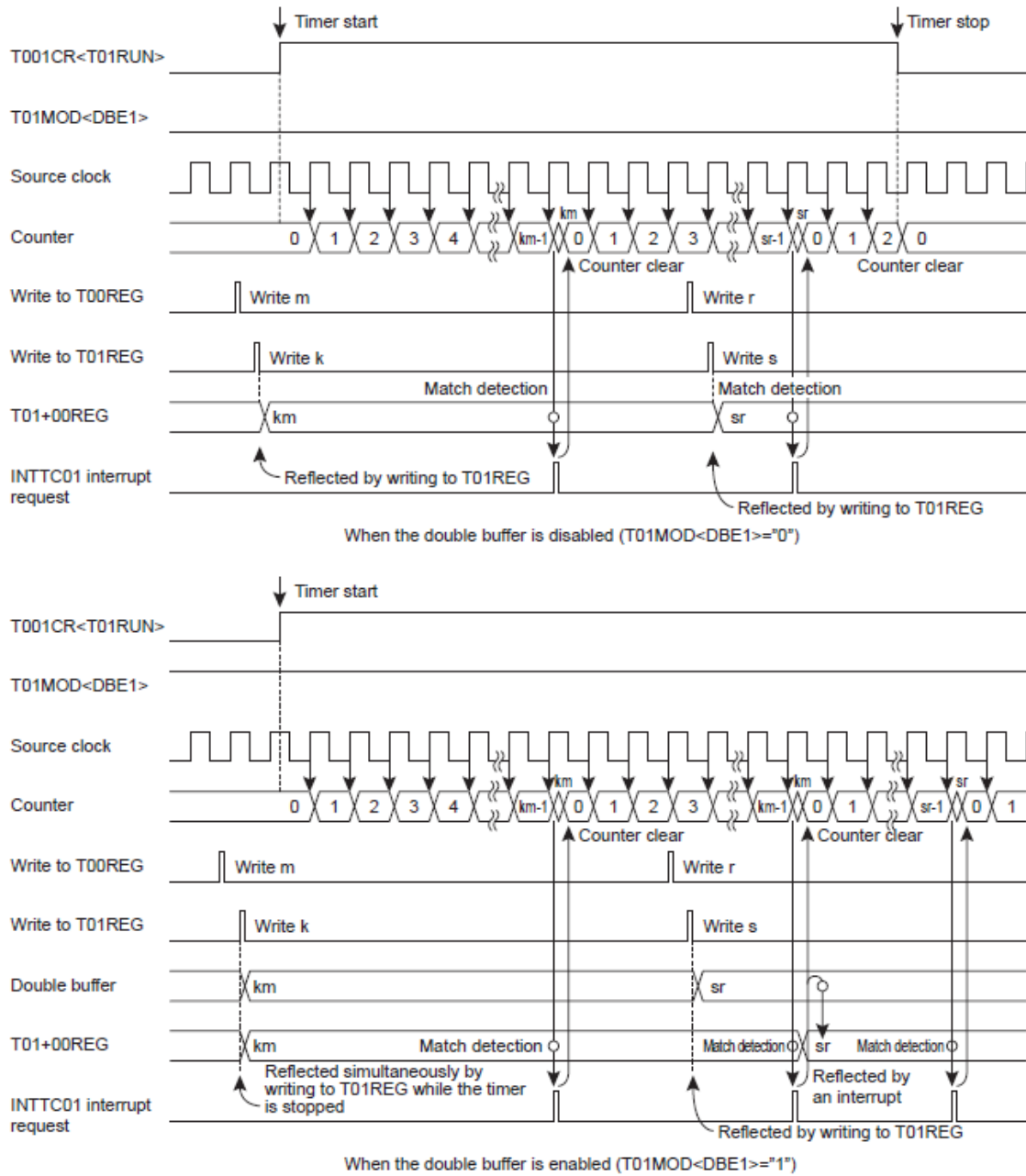


图 10.20 16 位定时器计数器时序图

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| T01MOD <TCK1> | Source clock [Hz] | | | Resolution | | Maximum time setting | |
|------------------|-----------------------------|------------------------|-----------------------------|------------|--------------|----------------------|--------------|
| | NORMAL 1/2 or IDLE 1/2 mode | | SLOW 1/2 or SLEEP 1 mode | fcgck=8MHz | fs=32.768KHz | fcgck=8MHz | fs=32.768KHz |
| | SYSCR1<DV9CK> = "0" | SYSCR1<DV9CK> = "1" | | | | | |
| 000 | $fcgck/2^{11}$ | $fs/2^4$ | $fs/2^4$ | 256us | 488.2us | 16.8s | 32s |
| 001 | $fcgck/2^{10}$ | $fs/2^3$ | $fs/2^3$ | 128us | 244.1us | 8.4s | 16s |
| 010 | $fcgck/2^8$ | $fcgck/2^8$ | - | 32us | - | 2.1s | - |
| 011 | $fcgck/2^6$ | $fcgck/2^6$ | - | 8us | - | 524.3ms | - |
| 100 | $fcgck/2^4$ | $fcgck/2^4$ | - | 2us | - | 131.1ms | - |
| 101 | $fcgck/2^2$ | $fcgck/2^2$ | - | 500ns | - | 32.8ms | - |
| 110 | $fcgck/2$ | $fcgck/2$ | - | 250ns | - | 16.4ms | - |
| 111 | $fcgck$ | $fcgck$ | $fs/2^2$ | 125ns | 122.1us | 8.2ms | 8s |

表 10.12 16 位定时器模式分辨率与最长时间设定

范例 : TC00 和 TC01 在 16 位定时器模式下，工作时钟为 $fcgck/2$ [Hz]，产生 $96\mu s$ 的间隔中断 ($fcgck = 8\text{ MHz}$)

```
LD      (POFFCR0),0x10      ; Sets TC001EN to "1"
DI      ; Sets the interrupt master enable flag to "disable"
SET     (EIRH).4           ; Sets the INTTC00 interrupt enable register to "1"
EI      ; Sets the interrupt master enable flag to "enable"
LD      (T01MOD),0xF0      ; Selects the 16-bit timer mode and fcgck/2
LD      (T00REG),0x80      ; Sets the timer register ( $96\mu s / (2/fcgck) = 0x180$ )
LD      (T01REG),0x01      ; Sets the timer register
LD      (T001CR),0x06      ; Starts TC00 and TC001 (16-bit mode)
```

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.5.3.6 16 位事件计数器模式

在 16 位事件计数器模式中，计数器会依 TC00 引脚的输入信号下降沿往上计数。TC00 和 TC01 组合成一个 16 位定时器计数器，可用于测量更长的时间。

(a) 设定

设定 T001CR<TCAS>为"1"，可连结 TC00 和 TC01 以启动 16 位模式。在 16 位模式下，所有 TC00 相关的设定失效，只剩 TC01 的设定有效。

设定 T01MOD<TCM1>为"00"或"01"，并设定 T01MOD<EIN1>为"0"以启动 16 位定时器模式。

用定时器寄存器 T00REG 和 T01REG 设定比对检测所需的 16 位计数数值。T00REG 为低 8 位，T01REG 为高 8 位。以下叙述中，由 T00REG 和 T01REG 组合而成的 16 位数值设定皆以 T01+00REG 表示。进行 T01REG 的设定写入时，定时器寄存器的设定会对应双缓存器或 T01+00REG 寄存器。务必以 T00REG 为先、T01REG 为后的次序进行设定。写入高 8 位寄存器时，低 8 位寄存器和高 8 位寄存器的设定会同时生效。

设定 T01MOD<DBE1>为"1"以使用双缓存器。

设定 T001CR<T01RUN>为"1"以启动 16 位计数器工作。定时器启动后，T01MOD 的写入变成无效。在启动定时器前，必须先完成所有必要模式设定(于 T001CR<T00RUN>和<T01RUN>为"0"时进行设定)。

(b) 工作

设定 T001CR<T01RUN>为"1"，让 16 位计数器依 T00 引脚信号的下降沿往上计数。当计数器数值达到 T00+01REG 的设定数值时，会产生 INTTC01 中断要求，同时计数器被清除为"0x0000"。之后，计数器继续往上计数。定时器工作时，若设定 T001CR<T01RUN>为"0"，计数器会停止工作并且被清除为"0x0000"。

最高工作频率是 $fcgck/2$ [Hz](普通 1/2 或空闲 1/2 模式) 或 $fs/2^4$ [Hz](低速 1/2 或睡眠 1 模式)。高电平或低电平信号脉宽必须大于等于两个机器周期。

(c) 双缓存器

参考"10.5.3.5 - (c) 双缓存器"。

范例：TC00 和 TC01 在 16 位事件计数器模式下，当 TC00 引脚上检测到第 384 个下降沿时产生中断

```
LD      (POFFCR0),0x10      ; Sets TC001EN to "1"
DI      ; Sets the interrupt master enable flag to "disable"
SET     (EIRH).4            ; Sets the INTTC00 interrupt enable register to "1"
EI      ; Sets the interrupt master enable flag to "enable"
LD      (T00MOD),0xC4       ; Selects the 16-bit event counter mode
LD      (T00REG),0x80       ; Sets the timer register
LD      (T01REG),0x10       ; Sets the timer register
LD      (T001CR),0x06       ; Starts TC00 and TC001 (16-bit mode)
```

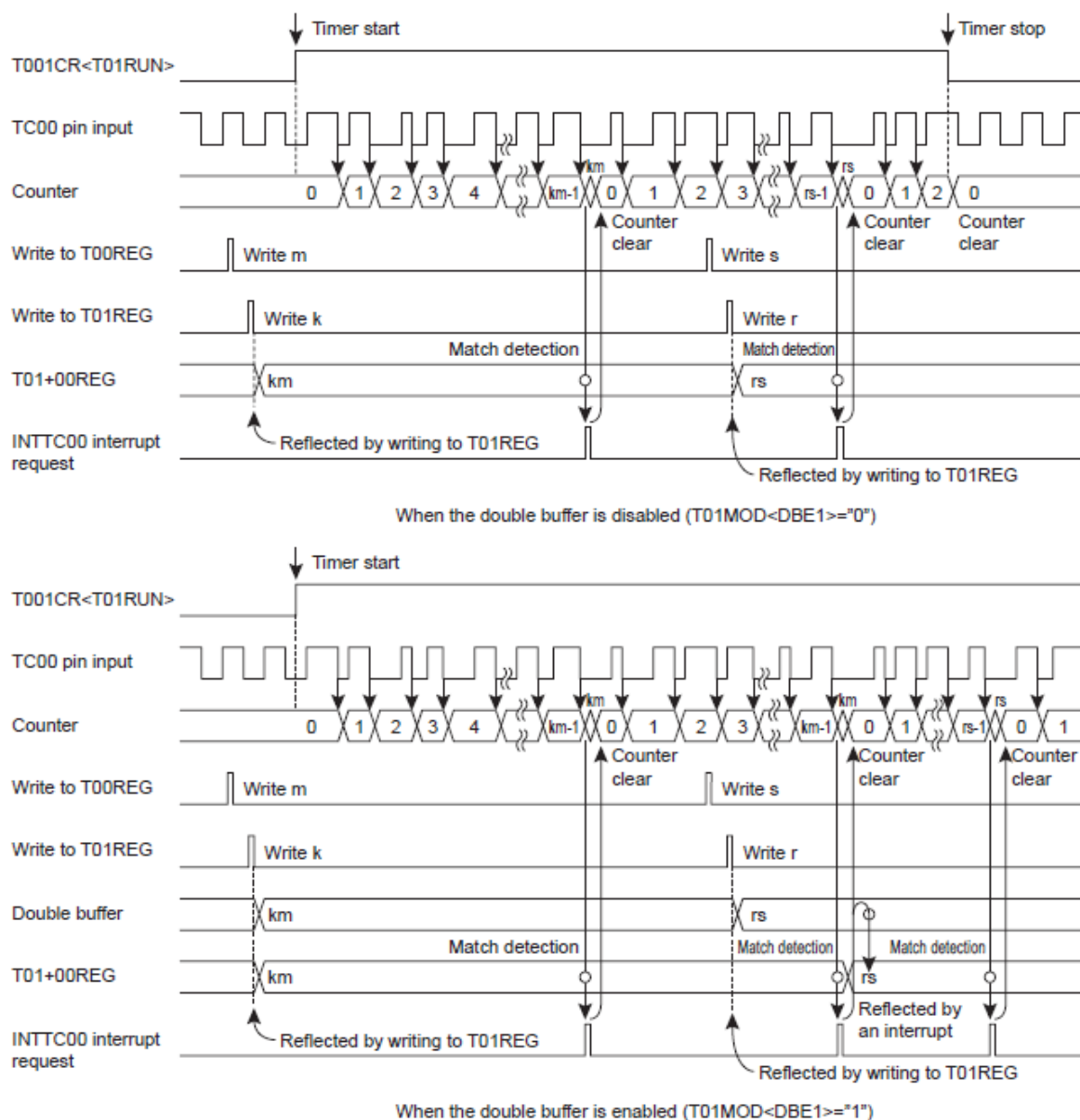


图 10.21 16 位事件计数器模式时序图

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.5.3.7 12 位脉宽调制 PWM 输出模式

在 12 位脉宽调制 PWM 输出模式中，TC00 和 TC01 组合以输出分辨率为 8 位，经脉宽调制的脉冲。在 8 位之外可再额外嵌入 4 位，让 PWM 成为 12 位且具有主频 1/16 的分辨率。

(a) 设定

1. 设定 T001CR<TCAS>为“1”，可连结 TC00 和 TC01 以启动 16 位定时器模式。在 16 位模式下，所有 TC00 相关的设定失效，只剩 TC01 的设定有效。
2. 设定 T01MOD<TCM1>为“10”以启动 12 位 PWM 模式。
3. 设定源时钟：要使用内部时钟作源时钟，设定 T01MOD<EIN1>为“0”并设定 T01MOD<TCK1>；要使用外部时钟作源时钟，设定 T01MOD<EIN1>为“1”。
4. 设定 T01MOD<DBE1>为“1”以使用双缓存器。
5. 设定 T001CR<T01RUN>为“1”以启动定时器工作。定时器启动后，T01MOD 的写入变成无效。在启动定时器前，必须先完成所有必要模式设定(于 T001CR<T00RUN>和<T01RUN>为“0”时进行设定)。
6. 用定时器寄存器 T00PWM 和 T01PWM 设定比对检测所需的 12 位计数数值。用 T01PWM 设定第 11 位到第 8 位，用 T00PWM 设定第 7 位到第 0 位。相关寄存器架构请参考下表。以下叙述中，由 T00PWM 和 T01PWM 组合而成的 12 位数值设定皆以 T01+00PWM 表示。进行 T01PWM 的设定写入时，定时器寄存器的设定会对应应在双缓存器或 T01+00PWM 寄存器。务必以 T00PWM 为先、T01PWM 为后的次序进行设定。写入高位寄存器时，低位寄存器和高位寄存器的设定会同时生效。

定时器寄存器 00

| T00PWM (0x0028) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|----------|---|---|---|--------|--------|--------|--------|
| 位符号 | PWMDUTYL | | | | PWMAD3 | PWMAD2 | PWMAD1 | PWMAD0 |
| 读/写 | R/W | | | | R/W | R/W | R/W | R/W |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

定时器寄存器 01

| T01PWM (0x0029) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|---|---|---|---|----------|---|---|---|
| 位符号 | | | | | PWMDUTYH | | | |
| 读/写 | | | | | R/W | | | |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

12 位 PWM 模式并没有利用 T01PWM 的第 7 位到第 4 位数值。尽管如此，使用者仍可对这几位数值进行写入与读取。一般建议将这几位设定为“0”。

PWMDUTYH 和 PWMDUTYL 为 4 位寄存器。这两个寄存器组合后可设定长度为一个周期(256 次源时钟计数)的一个 8 位工作脉冲宽度。以下叙述中，由 PWMDUTYH 和 PWMDUTYL 组合而成的 8 位数值设定皆以 PWMDUTY 表示。

PWMAD3 到 PWMAD0 为额外脉冲设定寄存器。设定每一位的数值为“1”，可将额外脉冲嵌入工作脉冲的特定周期内。额外脉冲可被嵌入表 10.13 所列的周期位置内。利用 PWMAD3 到 PWMAD0 的组合(PWMAD0 嵌入 1 个额外脉冲、PWMAD1 嵌入 2 个额外脉冲...)，用户可在 16 个周期内嵌入为数 1 到 16 的额外脉冲。图 10.21 显示一个嵌入额外脉冲的例子。

| | Cycles in which additional pulses are inserted among cycles 1 to 16 |
|------------|---|
| PWMAD0="1" | 9 |
| PWMAD1="1" | 5, 13 |
| PWMAD2="1" | 3, 7, 11, 15 |
| PWMAD3="1" | 2, 4, 6, 8, 10, 12, 14, 16 |

表 10.13 嵌入额外脉冲的周期列表

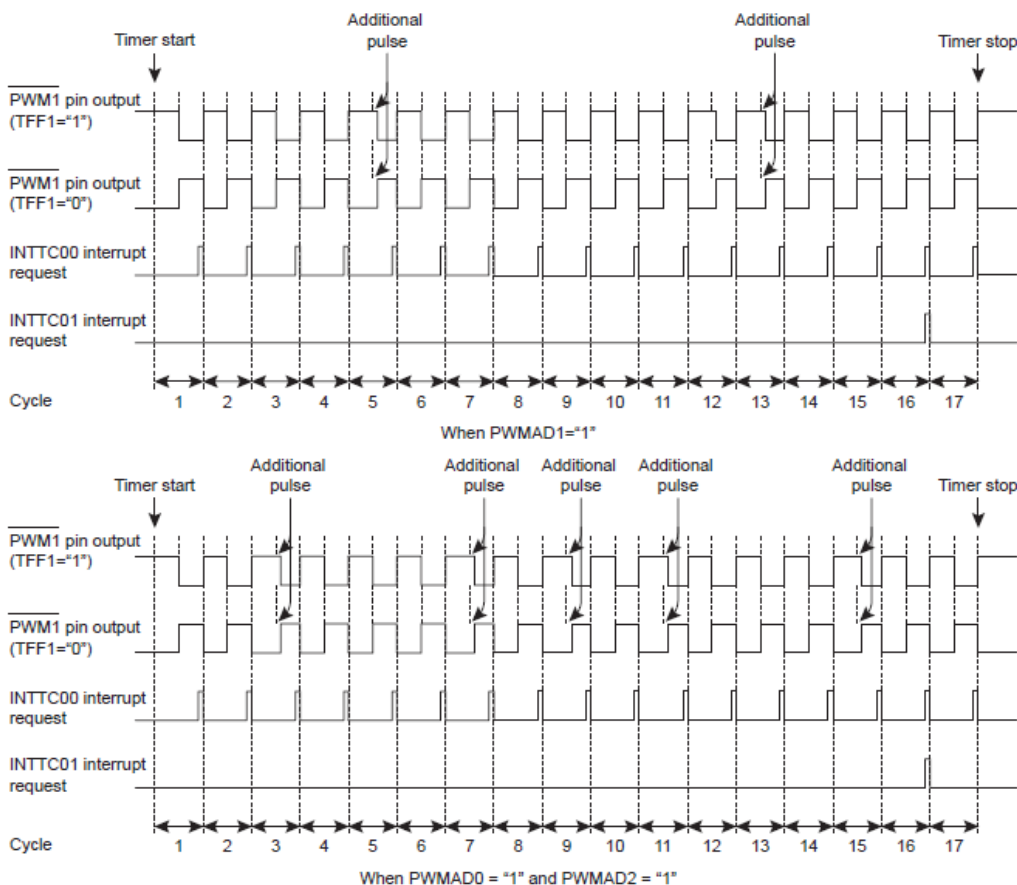


图 10.22 嵌入额外脉冲范例

于 T01MOD<TFF1>设定 PWM01B 引脚的初始状态。设定 T01MOD<TFF1>为“0”时，PWM01B 引脚的初始状态为低电平。设定 T01MOD<TFF1>为“1”时，PWM01B 引脚的初始状态为高电平。若

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

于定时器停止工作时设定 PWM01B 引脚为功能输出引脚 PWM01B 引脚会输出 T01MOD<TFF1> 的设定数值。表 10.14 所列为 PWM01B 引脚的输出电平。

| TFF1 | PWM1pin output level | | | |
|------|---|--|----------|-----------------------------------|
| | Before the start of operation (initial state) | PWMDUTY matched (after the additional pulse) | Overflow | Operation stopped (initial state) |
| 0 | L | H | L | L |
| 1 | H | L | H | H |

表 10.14 PWM01B 引脚输出电平表

(b) 工作

设定 T001CR<T00RUN>为"1"，让上数计数器依选择的源时钟往上计数。当计数器数值的低 8 位达到 PWMDUTY 的设定数值，PWM01B 引脚的输出会反向。若 T01MOD<TFF1>设定为"0"，PWM01B 引脚由低电平改变成高电平。若 T01MOD<TFF1>设定为"1"，PWM01B 引脚由高电平改变成低电平。

设定 PWMAD3 到 PWMAD0 之中的任何一个寄存器为"1"，可将宽度为 1 次源时钟计数的额外脉冲嵌入工作脉冲的特定周期内。换句话说，PWM01B 引脚输出在 PWMDUTY+1 的时点上会反向。若设定 T00MOD<TFF0>为"0"，低电平的时段会比 PWMDUTY 设定的数值要长 1 个源时钟。若 T00MOD<TFF0>设定为"1"，高电平的时段会比 PWMDUTY 设定的数值要长 1 个源时钟。藉此功能，16 个周期的输出脉冲可具备接近 12 位的分辨率。

PWMAD3 到 PWMAD0 设定皆为"0"时，设定的责任脉冲中不会有任何额外脉冲嵌入。

而后，计数器继续往上计数。计数器数值达到 256 时，计数器发生溢位并被清除为"0x00"，同时 PWM01B 引脚的输出反向。若 T01MOD<TFF1>设定为"0"，PWM01B 引脚从高电平改变成低电平。若 T01MOD<TFF1>设定为"1"，PWM01B 引脚从低电平变成高电平。此时会产生 INTTC00 中断要求(每次溢位发生都会产生一个 INTTC00 中断要求)。第 16 x n 个溢位(n=1, 2, 3...)会产生 INTTC01 中断要求。之后计数器继续往上计数。

定时器工作时，若设定 T001CR<T00RUN>为"0"，计数器会停止工作并被清除为"0x00"。PWM01B 引脚恢复为 T01MOD<TFF1>设定的电平。

使用外部源时钟时，于 TC00 引脚输入时钟。最高供应频率是 $f_{cgck}/2$ [Hz](普通 1/2 或空闲 1/2 模式)，或 $f_s/2^n$ [Hz](低速 1/2 或睡眠 1 模式)。高电平或低电平信号脉宽必须大于等于两个机器周期。

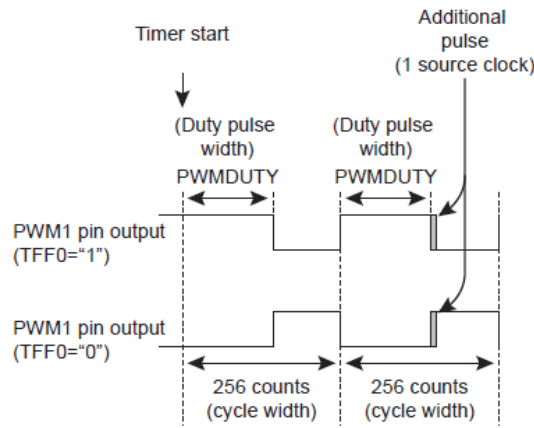


图 10.23 PWM01B 引脚输出

(c) 双缓存器

设定 $T01MOD<DBE1>$ 让 $T01+00PWM$ 寄存器使用双缓存器。若要允许/禁止使用双缓存器，分别设定 $T01MOD<DBE1>$ 为“1”和“0”。

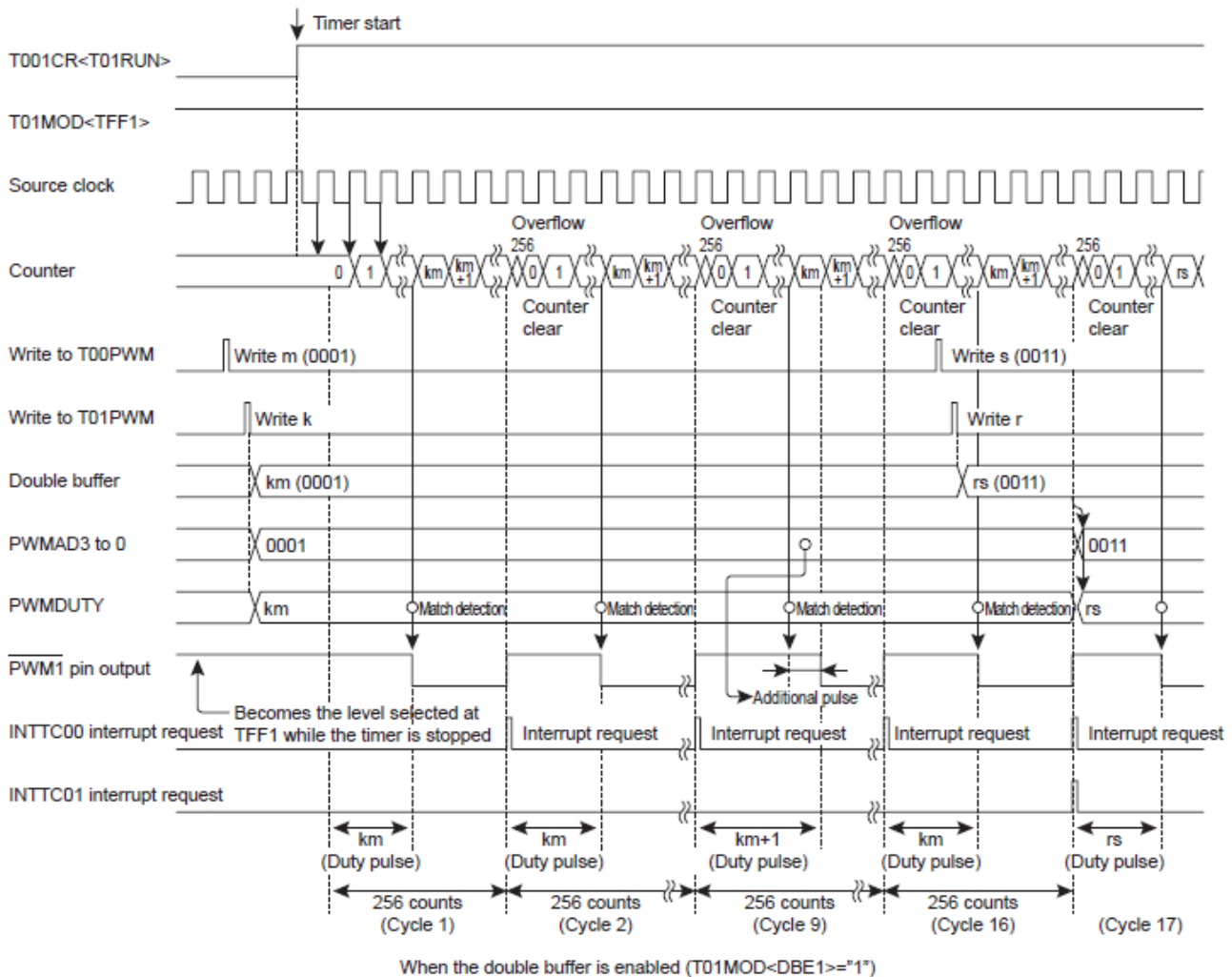


图 10.24 12 位 PWM 模式时序图

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

1. 允许双缓存器时

若于定时器工作时执行 T00PWM 和 T01PWM 寄存器的新设定值写入，设定值会先存储于双缓存器中，而不会立即改变 T01+00PWM 的设定。T01+00PWM 会比较计数器数值与原设定值。第 16 x n 个溢位发生时会产生 INTTC01 中断要求，双缓存器存储的新设定值会被存入 T01+00PWM。后续的检测工作就会依新的设定值进行。

读取 T01+00PWM(T00REG)时，读出的数值会是双缓存器内的数值(最近的设定数值)，而不是 T01+00PWM 的数值(现在有效数值)。

若于定时器停止时执行 T00PWM 和 T01PWM 寄存器的新设定值写入，新设定值会直接存储于双缓存器与 T01+00PWM 寄存器内。

2. 禁止双缓存器时

若于定时器工作时执行 T00PWM 和 T01PWM 寄存器的新设定值写入，则新设定值会直接改变 T01+00PWM 的设定。后续的定时器比检测工作会依新的设定值进行。

若 T01+00PWM 的新设定值小于计数器数值，PWM01B 引脚的输出要在计数器溢位且依据新设定值的比对检测符合之后才会反向。若 T01+00PWM 的新设定值等于该值写入时的计数器数值，比对检测会于 T01+00PWM 设定值写入后即刻执行。如此，PWM01B 引脚输出的反向时点可能不会是源时钟的整数倍。若 T01+00PWM 在额外脉冲输出期间进行设定，PWM01B 引脚输出的反向时点也可能不会是源时钟的整数倍。如果操作上有问题，建议启动双缓存器。

若于定时器停止时执行 T00PWM 和 T01PWM 寄存器的新设定值写入，新设定值会直接存储于 T01+00PWM 寄存器内。

| T01MOD <TCK1> | Source clock [Hz] | | | Resolution | | 8-bit cycle (period x 16) | |
|------------------|-----------------------------|------------------------|-----------------------------|------------|--------------|------------------------------|--------------------|
| | NORMAL 1/2 or IDLE 1/2 mode | | SLOW 1/2 or SLEEP 1 mode | fcgck=8MHz | fs=32.768KHz | fcgck=8MHz | fs=32.768KHz |
| | SYSCR1<DV9CK> = "0" | SYSCR1<DV9CK> = "1" | | | | | |
| 000 | $fcgck/2^{11}$ | $fs/2^4$ | $fs/2^4$ | 256us | 488.2us | 65.5ms (1048.6ms) | 125ms (2000ms) |
| 001 | $fcgck/2^{10}$ | $fs/2^3$ | $fs/2^3$ | 128us | 244.1us | 32.8ms (524.3ms) | 62.5ms (1000ms) |
| 010 | $fcgck/2^8$ | $fcgck/2^8$ | - | 32us | - | 8.2ms (131.1ms) | - |
| 011 | $fcgck/2^6$ | $fcgck/2^6$ | - | 8us | - | 2.0ms (32.8ms) | - |
| 100 | $fcgck/2^4$ | $fcgck/2^4$ | - | 2us | - | 512us (8192us) | - |
| 101 | $fcgck/2^2$ | $fcgck/2^2$ | - | 500ns | - | 128us (2048us) | - |
| 110 | $fcgck/2$ | $fcgck/2$ | - | 250ns | - | 64us (1024us) | - |
| 111 | $fcgck$ | $fcgck$ | $fs/2^2$ | 125ns | 122.1us | 32us (512us) | 31.3ms (500ms) |

表 10.15 12 位 PWM 模式分辨率与周期

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

范例 :TC00 和 TC01 在 12 位 PWM 模式下·工作時鐘為 $fcgck/2$ ·並以 $64\mu s$ 的周期($fcgck = 8\text{ MHz}$) 輸出佔空比脈衝約等於 $14.0625\mu s$
(實際上·在 16 個週期 ($1024\mu s$)· 佔空比脈衝總共輸出了 $225\mu s$)

| | | |
|-----|----------------|--|
| SET | (P7FC).1 | ; Sets P7FC1 to "1" |
| SET | (P7CR).1 | ; Sets P7CR1 to "1" |
| LD | (POFFCR0),0x10 | ; Sets TC001EN to "1" |
| DI | | ; Sets the interrupt master enable flag to "disable" |
| SET | (EIRH).4 | ; Sets the INTTC00 interrupt enable register to "1" |
| EI | | ; Sets the interrupt master enable flag to "enable" |
| LD | (T01MOD),0xF2 | ; Selects the 12-bit PWM mode and $fcgck/2$ |
| LD | (T00PWM),0x84 | ; Sets the timer register (duty pulse) ; $(14.0625\mu s \times 16) / (2/fcgck) = 0x384$ |
| LD | (T01PWM),0x03 | ; Sets the timer register (duty pulse) |
| LD | (T001CR),0x06 | ; Starts TC00 and TC01 |

10.5.3.8 16 位可编程脉冲产生 PPG 输出模式

在 16 位 PPG 模式中·TC00 和 TC01 两者组合·输出分辨率达 16 位的任意占空比和周期的脉冲。用两个 16 位寄存器 T01+00REG 和 T01+00PWM 输出 16 位 PPG 模式脉冲。如此可输出更长的脉冲。(TC02 与 TC03 亦相同)

(a) 设定

1. 设定 T001CR<TCAS>为"1"·将 TC00 和 TC01 组合成并启动 16 位模式。在此模式下·所有 TC00 相关的设定失效·只剩 TC01 的设定有效。
2. 设定 T01MOD<TCM1>为"11"以选择 16 位 PPG 模式。
3. 设定源时钟 :使用内部时钟作为源时钟·设定 T01MOD<EIN1>为"0"并设定 T01MOD<TCK1>; 要使用外部时钟作为源时钟·设定 T01MOD <EIN0>为"1"。
4. 设定 T01MOD<DBE1>为"1"以使用双缓存器。
5. 用定时器寄存器 T01REG 和 T00REG 设定一个周期对应的 16 位计数数值。用 T01PWM 和 T00PWM 设定对应的 16 位计数数值。以下叙述中·由 T01REG 和 T00REG 组合而成的 16 位数值设定皆以 T01+00REG 表示; 由 T01PWM 和 T00PWM 组合而成的 16 位数值设定皆以 T01+00PWM 表示。进行 T01PWM 的设定写入时·定时器寄存器的设定会对应应在双缓存器或 T01+00REG 与 T01+00PWM 寄存器。(务必在写入 T01PWM 前·先进行 T00REG·T01REG 与 T00PMW 的设定。)写入 T01PWM 后·所有寄存器的设定会同时生效。
6. 于 T01MOD<TFF1>设定 PPG01B 引脚的初始状态。设定 T01MOD<TFF1>为"0"时·PPG01B 引脚的初始状态为低电平。设定 T01MOD<TFF1>为"1"时·PPG01B 引脚的初始状态为高电平。若于定时器停止工作时设定 PPG01B 引脚为功能输出引脚·PPG01B 引脚会输出 T01MOD<TFF1>的设定数值。表 10.16 所列为 PWM01B 引脚的输出电平。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| TFF1 | PPG1 pin output level | | | |
|------|---|-------------------|-------------------|-----------------------------------|
| | Before the start of operation (initial state) | T01+00PWM matched | T01+00REG matched | Operation stopped (initial state) |
| 0 | L | H | L | L |
| 1 | H | L | H | H |

表 10.16 PPG01B 引脚输出电平表

(b) 工作

设定 $T001CR < T00RUN >$ 为 "1"，让上数计数器依选择的源时钟往上计数。当计数器数值达到 $T01+00PWM$ 的设定数值，PPG01B 引脚的输出会反向。若 $T01MOD < TFF1 >$ 设定为 "0"，PPG01B 引脚由低电平改变成高电平。若 $T01MOD < TFF1 >$ 设定为 "1"，PPG01B 引脚由高电平改变成低电平。此时会产生 INTTC00 中断要求。

而后，计数器持续往上计数。计数器数值达到 $T01+00REG$ 的设定数值时，PPG01B 引脚的输出会再次反向。若 $T01MOD < TFF1 >$ 设定为 "0"，PPG01B 引脚由高电平改变成低电平。若 $T01MOD < TFF1 >$ 设定为 "1"，PPG01B 引脚由低电平改变成高电平。此时会产生 INTTC01 中断要求，同时计数器会被清除为 "0x0000"。

定时器工作时，若设定 $T001CR < T00RUN >$ 为 "0"，计数器会停止工作并被清除为 "0x0000"，PPG01B 引脚恢复为 $T01MOD < TFF1 >$ 设定的电平。

使用外部源时钟时，于 TC00 引脚输入时钟。最高供应频率是 $f_{cgck}/2$ [Hz] (普通 1/2 或空闲 1/2 模式)，或 $f_s/2^4$ [Hz] (低速 1/2 或睡眠 1 模式)。高电平或低电平信号脉宽必须大于等于两个机器周期。

(c) 双缓存器

设定 $T01MOD < DBE1 >$ 让 $T01+00PWM$ 和 $T01+00REG$ 寄存器使用双缓存器。若要允许/禁止使用双缓存器，分别设定 $T01MOD < DBE1 >$ 为 "1" 和 "0"。

1. 允许双缓存器时

若于定时器工作时，于执行完 $T00REG$ 、 $T01REG$ 和 $T00PWM$ 的设定后执行 $T01PWM$ 寄存器的新设定值写入，设定值会先存储于双缓存器中，而不会立即改变 $T01+00PWM$ 与 $T01+00REG$ 的设定。 $T01+00PWM$ 和 $T01+00REG$ 会比较计数器数值与原设定值。计数器数值达到 $T01+00REG$ 的设定数值时会产生 INTTC01 中断要求，双缓存器存储的新设定值会被存入 $T01+00PWM$ 和 $T01+00REG$ 。后续的检测工作就会依新的设定值进行。

若于定时器停止时，于执行完 $T00REG$ 、 $T01REG$ 和 $T00PWM$ 的设定后执行 $T01PWM$ 的新设定值写入，所有新设定值会直接存储于双缓存器与 $T01+00PWM$ 、 $T00+01REG$ 寄存器内。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

2. 禁止双缓存器时

若于定时器工作时，于执行完 T00REG、T01REG 和 T00PWM 的设定后执行 T01PWM 的新设定值写入，则新设定值会直接改变 T01+00PWM 和 T01+00REG 的设定。后续的定时器比对检测工作会依新的设定值进行。

若 T01+00PWM 或 T01+00REG 的新设定值小于计数器数值，PPG01B 引脚的输出要在计数器溢位且依据新设定值的比对检测符合之后才会反向。若 T01+00PWM 或 T01+00REG 的新设定值等于该值写入时的计数器数值，比对检测会在 T01+00PWM 与 T01+00REG 设定值写入后即刻执行。如此，PPG01B 引脚输出的反向时点可能不会是源时钟的整数倍。如果操作上有问题，建议启动双缓存器。

若于定时器停止时，于执行完 T00REG、T01REG 和 T00PWM 的设定后执行 T01PWM 的新设定值写入，所有新设定值会直接存储于双缓存器与 T01+00PWM、T00+01REG 寄存器内。

不管 T00MOD<DBE1>的设定为何，读取 T01+00PWM 和 T01+00REG 得到的数值都会是最近一次写入 T01+00REG 的设定值。

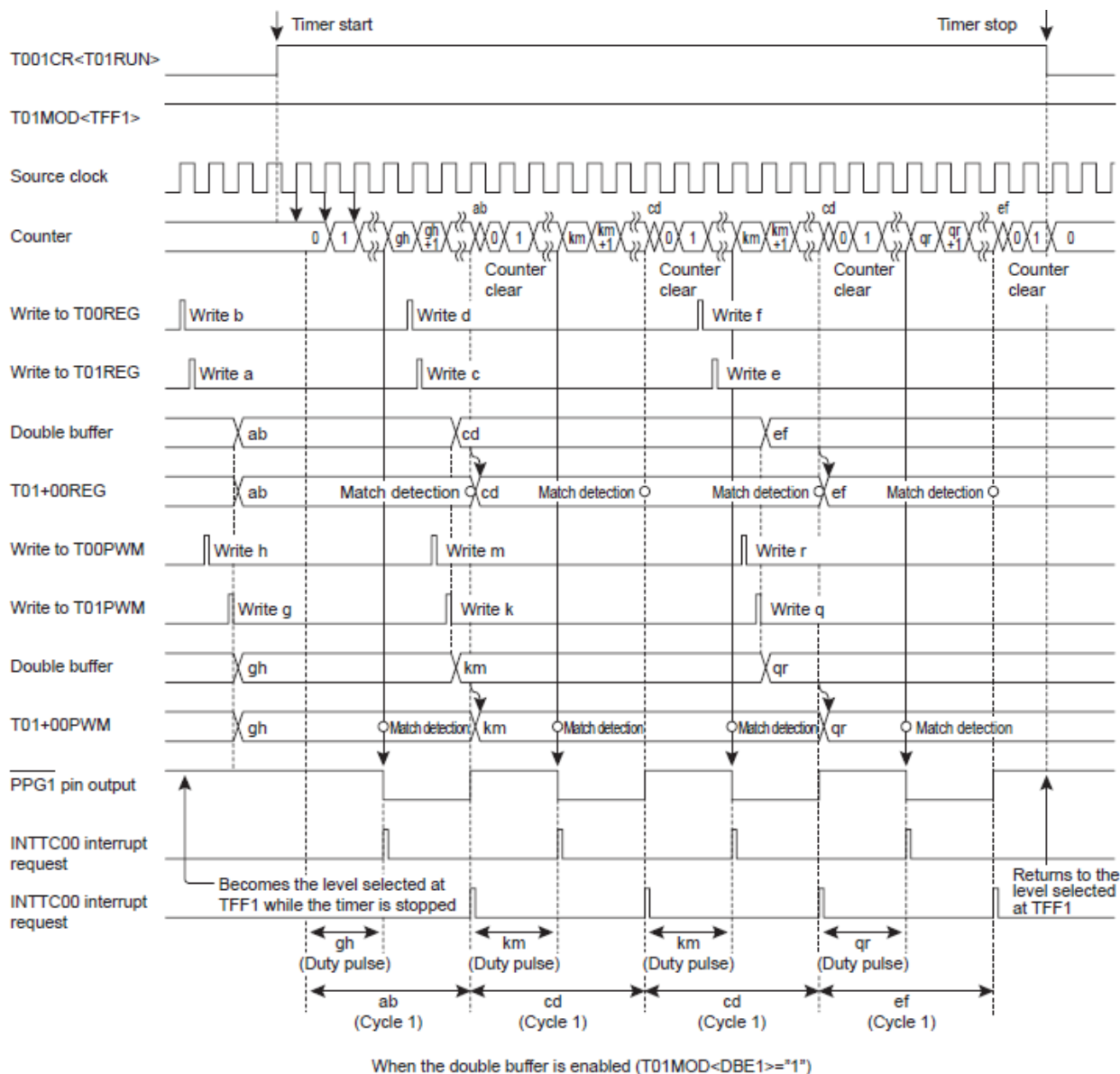


图 10.25 16 位 PPG 输出模式时序图

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

范例：TC00 和 TC01 16 位 PPG 模式，操作时钟为 $fcgck / 2$ ， $96\mu s$ ($fcgck = 8\text{ MHz}$) 周期，输出占空比脉冲为 $68\mu s$

| | | |
|-----|----------------|--|
| SET | (P7FC).1 | ; Sets P7FC0 to "1" |
| SET | (P7CR).1 | ; Sets P7CR0 to "1" |
| LD | (POFFCR0),0x10 | ; Sets TC001EN to "1" |
| DI | | ; Sets the interrupt master enable flag to "disable" |
| SET | (EIRH).4 | ; Sets the INTTC00 interrupt enable register to "1" |
| EI | | ; Sets the interrupt master enable flag to "enable" |
| LD | (T01MOD),0xF3 | ; Selects the 8-bit PPG mode and $fcgck/2$ |
| LD | (T00REG),0x80 | ; Sets the timer register (cycle) |
| LD | (T01REG),0x01 | ; Sets the timer register (cycle) |
| | | ; $96\mu s / (2/fcgck) = 0x0180$ |
| LD | (T00PWM),0x10 | ; Sets the timer register (duty pulse) |
| LD | (T01PWM),0x01 | ; Sets the timer register (duty pulse) |
| | | ; $68\mu s / (2/fcgck) = 0x0110$ |
| LD | (T001CR),0x06 | ; Starts TC00 and TC01 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.6 16 位定时器计数器 (TCA)

MQ6906 单片机具备 2 个高效能 16 位定时器计数器 TCA0、TCA1。有关特殊功能寄存器(SFR)地址及引脚名称的资讯，请参考如下。

| | TAxDAL (地址) | TAxDRAH (地址) | TAxDRBL (地址) | TAxDRBH (地址) | TAxMOD (地址) | TAxCR (地址) | TAxSR (地址) | 低功耗寄存器 |
|----------|---------------------|---------------------|---------------------|---------------------|--------------------|-------------------|-------------------|---------------------|
| 定时器计数器A0 | TA0DRAL (0x002D) | TA0DRAH (0x002E) | TA0DRBL (0x002F) | TA0DRBH (0x0030) | TA0MOD (0x0031) | TA0CR (0x0032) | TA0SR (0x0033) | POFFCR0 <TCA0EN> |
| 定时器计数器A1 | TA1DRAL (0x0FA8) | TA1DRAH (0x0FA9) | TA1DRBL (0x0FAA) | TA1DRBH (0x0FAB) | TA1MOD (0x0FAC) | TA1CR (0x0FAD) | TA1SR (0x0FAE) | POFFCR0 <TCA1EN> |

表 10.17 SFR 地址

| | 定时器输入引脚 | PPG 输出引脚 |
|----------|----------|------------|
| 定时器计数器A0 | TCA0 pin | PPGA0B pin |
| 定时器计数器A1 | TCA1 pin | PPGA1B pin |

表 10.18 引脚名称

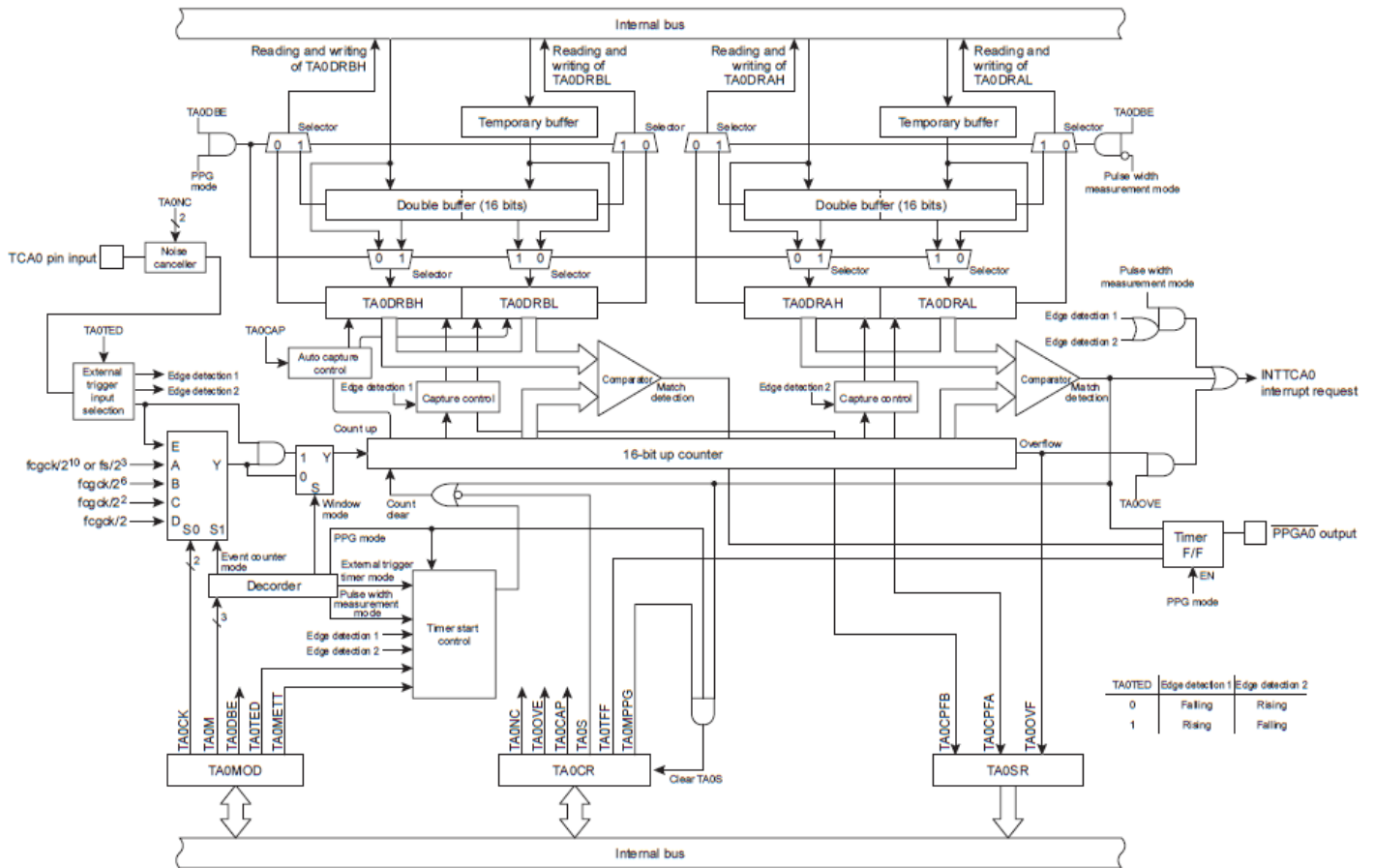


图 10.26 16 位定时器/计数器架构

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.6.1 16 位定时器计数器控制

定时器计数器 A0 是由低功耗寄存器 POFFCR0、定时器计数器 A0 模式寄存器 TA0MOD、定时器计数器 A0 控制寄存器 TA0CR 和 2 个 16 位定时器 A0 寄存器 TA0DRA 与 TA0DRB 控制。

低功耗寄存器 0

| | | | | | | | | |
|---------------------|-----|-----|---------|---------|-----|-----|--------|--------|
| POFFCR0 (0x0F74) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | - | - | TC023EN | TC001EN | - | - | TCA1EN | TCA0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|--------------|------------------|
| TC023EN | TC02,03 允许控制 | 0 : 禁止 1 : 允许 |
| TC001EN | TC00,01 允许控制 | 0 : 禁止 1 : 允许 |
| TCA1EN | TCA1 允许控制 | 0 : 禁止 1 : 允许 |
| TCA0EN | TCA0 允许控制 | 0 : 禁止 1 : 允许 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

定时器计数器A0控制寄存器

| TA0CR (0x0032) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------------|--------|--------|-------|---|---|---|--------------------|------|
| 位符号 | TA0OVE | TA0TFF | TA0NC | | - | - | TA0ACAP TA0MPPG | TA0S |
| 读/写 | R/W | R/W | R/W | | R | R | R/W | R/W |
| 复位后 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------------------------|----------------|---|
| TA0OVE | 溢出中断控制 | 0: 计数器溢位发生时, 不产生 INTTCA0 中断要求 1: 计数器溢位发生时, 产生 INTTCA0 中断要求 |
| TA0TFF | 定时器 F/F 控制 | 0: 清除 1: 设定 |
| TA0NC | 噪声抑制取样间隔设定 | 普通 1/2 或 空闲 1/2 模式 低速 1/2 模式 睡眠 1 模式 |
| | | 00 No noise canceller |
| | | 01 fcgck/2 |
| | | 10 fcgck/2 ² |
| 11 fcgck/2 ⁸ | fs/2 | |
| TA0ACAP | 自动抓取功能 | 0: 禁止自动抓取 1: 允许自动抓取 |
| TA0MPPG | PPG 输出控制 | 0: 连续 1: 单次 |
| TA0S | 定时器计数器 A0 启动控制 | 0: 停止并清除计数器 1: 启动 |

注 1: 自动抓取功能只可用于定时器模式、事件计数器模式、外部触发定时器模式及窗模式。

注 2: 在定时器停止时(TA0S="0")才设定 TA0TFF、TA0OVE 与 TA0NC。在定时器工作时(TA0S="1")设定是无效的。

注 3: 系统切换至停止模式时, TA0S 寄存器会被清空为"0"并停止定时器。系统脱离停止模式后, 需再次设定 TA0S 寄存器以使用定时器计数器 A0。

注 4: TA0ICR 寄存器的第 3 位与第 2 位读出数值为"0"。

注 5: 在低速 1/2 或睡眠 1 模式下, 不要将 TA0NC 设定为"01"或"10"。将 TA0NC 设定为"01"或"10"将停止噪声抑制功能, 且定时器将无信号输入。

定时器计数器A0状态寄存器

| TA0SR (0x0033) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------------|--------|---|---|---|---|---|---------|---------|
| 位符号 | TA0OVF | - | - | - | - | - | TA0CPFA | TA0CPFB |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|----------|--|
| TA0OVF | 溢出标帜 | 0: 未发生溢位 1: 至少发生 1 次溢位 |
| TA0CPFA | 抓取完成标帜 A | 0: 未完成抓取工作 1: 在双沿抓取模式下至少完成次脉宽抓取 |
| TA0CPFB | 抓取完成标帜 B | 0: 双沿抓取 1: 在单沿抓取模式下至少完成 1 次抓取工作 在双沿抓取模式下至少完成 1 次脉宽抓取 |

注 1: TA0OVF、TA0CPFA 和 TA0CPFB 将在 TA0SR 完成读取后自动清除为 0。对 TA0SR 的写入是无效的。

注 2: TA0SR 寄存器的第 6 位到第 2 位读出数值为"0"。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

定时器计数器A0寄存器AH

| | | | | | | | | |
|---------------------|---------|----|----|----|----|----|---|---|
| TA0DRAH (0x002E) | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 |
| 位符号 | TA0DRAH | | | | | | | |
| 读/写 | R/W | | | | | | | |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

定时器计数器A0寄存器AL

| | | | | | | | | |
|---------------------|---------|---|---|---|---|---|---|---|
| TA0DRAL (0x002D) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | TA0DRAL | | | | | | | |
| 读/写 | R/W | | | | | | | |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

定时器计数器A0寄存器BH

| | | | | | | | | |
|---------------------|---------|----|----|----|----|----|---|---|
| TA0DRBH (0x0030) | 15 | 14 | 13 | 12 | 11 | 10 | 9 | 8 |
| 位符号 | TA0DRBH | | | | | | | |
| 读/写 | R/W | | | | | | | |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

定时器计数器A0寄存器BL

| | | | | | | | | |
|---------------------|---------|---|---|---|---|---|---|---|
| TA0DRBL (0x002F) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | TA0DRBL | | | | | | | |
| 读/写 | R/W | | | | | | | |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

注 1：对 TA0DRAL (TA0DRBL) 进行写入指令时，设定值会先存储于暂时缓存器中，而不会立即生效。而后，写入高位寄存器 TA0DRAH(TA0DRBL) 时，16 位设定值将共同存储于双缓存器或 TA0DRAL/H。在设定定时器计数器 A0 寄存器时，要确认先写入低位寄存器、再写入高位寄存器。

注 2：在脉宽测量模式下，无法写入定时器计数器 A0 寄存器。

10.6.2 低功耗功能

设定定时器计数器 A0 的低耗电寄存器 POFFCR0<TCA0EN>为“0”，在不需使用定时器时停止定时器计数器 A0 的基本时钟供应，以节省系统耗电；此时定时器无法使用。设定 POFFCR0<TCA0EN>为“1”可启动定时器计数器的基本时钟供应，并启动定时器工作。

复位后，POFFCR0<TCA0EN>会被回复至初始设定“0”，定时器的工作停止。第一次使用定时器前，必须在程序初始设定中，设定 POFFCR0<TCA0EN>为“1” (在定时器控制寄存器工作前)。

不要在定时器工作时改变 POFFCR0<TCA0EN>的设定为“0”，否则定时器计数器的工作可能会不合预期。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.6.3 定时器功能

定时器计数器 A0 有 6 种功能，包括：定时器模式，外部触发定时器模式，事件计数器模式，窗模式，脉宽测量模式及可编程脉冲产生 PPG 输出模式。

10.6.3.1 定时器模式

在定时器模式中，计数器会依内部时钟往上计数，并于特定的时间点规律地产生中断。

(a) 设定

设定 TA0MOD<TA0M>为“000”或“001”以启动定时器模式。设定 TA0MOD<TA0CK>选择源时钟。

设定 TA0CR<TA0S>为“1”以启动定时器工作。定时器启动后，对 TA0MOD 与 TA0CR<TA0OVE>的写入变成无效。在启动定时器前，必须先完成所有必要模式设定。

| TA0MOD <TA0CK> | Source clock [Hz] | | | Resolution | | Maximum time setting | |
|-------------------|-----------------------------|------------------------|---------------------------|------------|--------------|----------------------|--------------|
| | NORMAL 1/2 or IDLE 1/2 mode | | SLOW1/2 or SLEEP1 mode | fcgck=8MHz | fs=32.768kHz | fcgck=8MHz | fs=32.768kHz |
| | SYSCR1<DV9CK> = "0" | SYSCR1<DV9CK> = "1" | | | | | |
| 00 | fcgck/2 ¹⁰ | fs/2 ³ | fs/2 ³ | 128μs | 244.1μs | 8.4s | 16s |
| 01 | fcgck/2 ⁶ | fcgck/2 ⁶ | - | 8μs | - | 524.3ms | - |
| 10 | fcgck/2 ² | fcgck/2 ² | - | 500ns | - | 32.8ms | - |
| 11 | fcgck/2 | fcgck/2 | - | 250ns | - | 16.4ms | - |

表 10.19 定时器模式分辨率与最长时间设定

(b) 工作

设定 TA0CR<TA0S>为“1”，让 16 位计数器依选择的内部源时钟往上计数。当计数器数值达到定时器寄存器 A(TA0DRA)的设定数值时，INTTCA0 中断要求会被产生，计数器会被清空为“0x0000”。清空后，计数器会再度开始计数。定时器工作时，若设定 TA0CR<TA0S>为“0”，计数器停止工作同时被清除为“0x0000”。

(c) 自动抓取

将 TA0CR<TA0ACAP>设定为“1”可将往上计数的最新计数值放入定时器寄存器 B(TA0DRB)中 (自动抓取功能)。当 TA0CR<TA0ACAP>为“1”时，往上计数的最新计数值可由 TA0DRBL 读取。读取 TA0DRBL 的同时也会加载 TA0DRBH。因此，在读入抓取数值时，确认先读取 TA0DRBL、再读取 TA0DRBH (抓取时间为读取 TA0DRBL 所需的时间)。定时器工作或停止时皆可使用自动抓取功能。当定时器停止时，TA0DRBL 的读值为“0x00”。TA0DRBH 在定时器停止后将保持原先的抓取值，至 TA0DRBL 于定时器停止时被读取后，将被清除为“0x00”。

若定时器启动且 TA0CR<TA0ACAP>被写为“1”，则定时器启动后将立即开始自动抓取工作。

注：当 TA0CR<TA0S>由“1”改写为“0”时，无法同时改变 TA0CR<TA0ACAP>的设定值。(设定无效)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

(d) 寄存器缓存架构

1. 暂时缓存器

MQ6906 具备 1 个 8 位暂时缓存器。在进行 TA0DRAL 写入时，不论允许或禁止双缓存器功能，写入数据将先储存在此暂时缓存器。而后，在进行 TA0DRAH 写入时，设定值将存入双缓存器或 TA0DRAH。同时，暂时缓存器内的设定值将存入双缓存器或 TA0DRAL(此设计架构是为了使低位寄存器与高位寄存器的设定值同时生效)。因此，在设定 TA0DRA 时，确认先将数据写入 TA0DRAL、再写入 TA0DRAH。

2. 双缓存器

MQ6906 可透过设定 TA0MOD<TA0DBE>以使用双缓存器。若要允许/禁止使用双缓存器，分别设定 TA0MOD<TA0DBE>为“1”和“0”。

- 允许双缓存器时

若于定时器工作时执行 TA0DRAH 寄存器的新设定值写入，新设定值会先存储于双缓存器中，而不会立即改变 TA0DRAH/L 的设定。TA0DRAH/L 会比较计数器数值与原设定值。

当计数器数值达到原设定值时，INTTCA0 中断要求会被产生，双缓存器存储的新设定值会被存入 TA0DRAH/L。而后的定时器比对检测工作就会依新的设定值进行。

对 TA0DRAH/L 进行读取时，所读取的是存于双缓存器内的值(原设定值)，而非存于 TA0DRAH/L 内的值(最新的有效数值)。

若于定时器停止时执行 TA0DRAH/L 寄存器的新设定值写入，新设定值会直接存储于双缓存器与 TA0DRAH/L 寄存器内。

- 禁止双缓存器时

若于定时器工作时执行 TA0DRAH 寄存器的新设定值写入，新设定值会直接存入 TA0DRAH/L。后续的定时器比对检测工作会依新的设定值进行。

若 TA0DRAH/L 的新设定值小于计数器数值，新设定值的比对检测会在计数器的计数溢位后才执行。因此，中断要求间隔可能会比设定的时间要长。如果操作上有问题，建议启动双缓存器。

若于定时器停止时执行 TA0DRAH/L 寄存器的新设定值写入，新设定值会直接存储于 TA0DRAH/L 寄存器内。

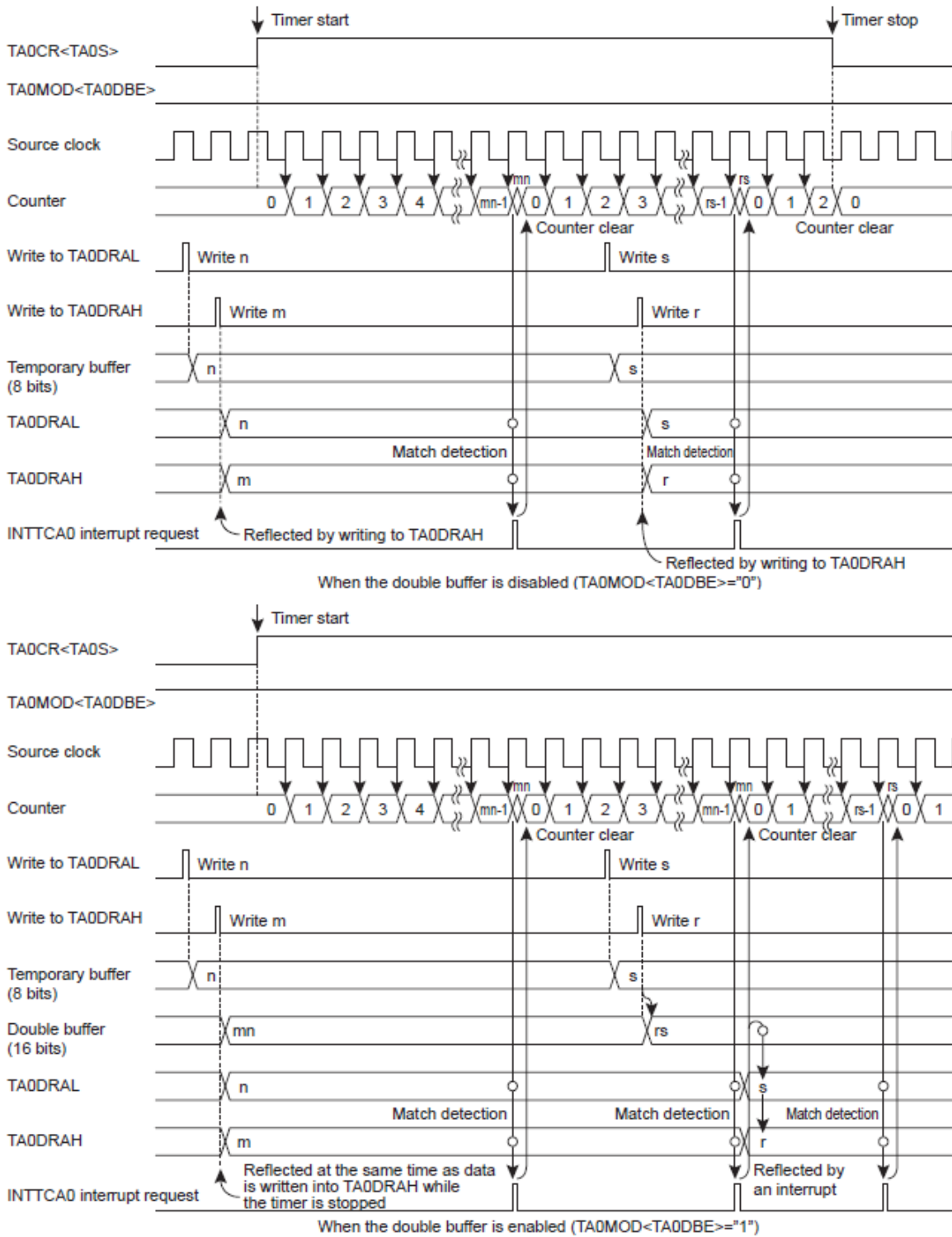


图 10.27 定时器模式时序图

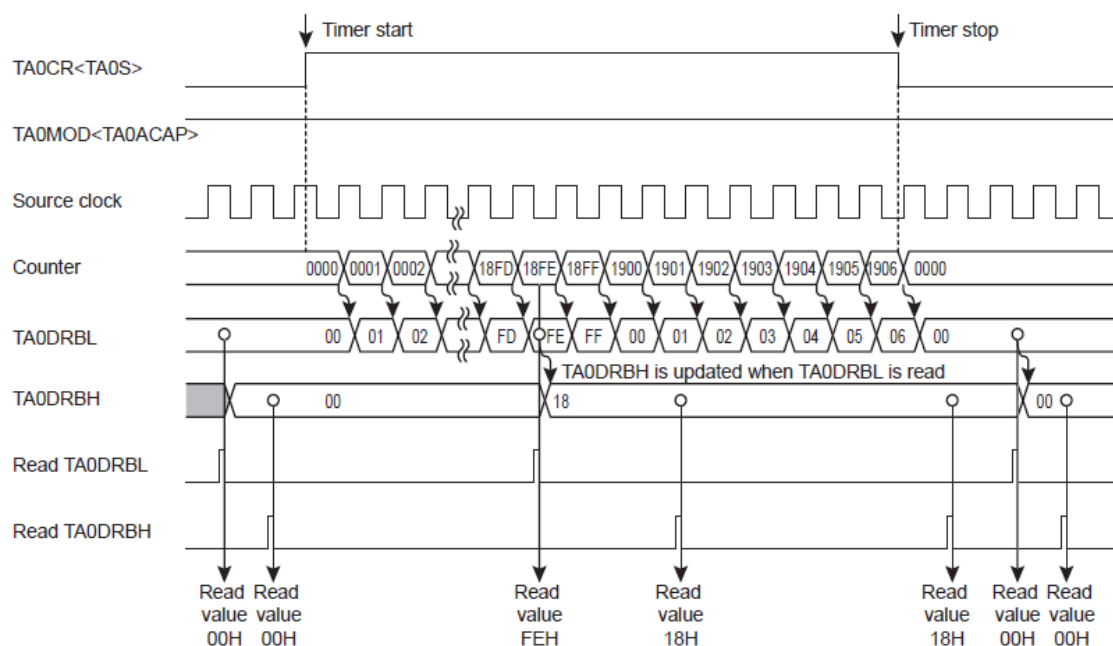


图 10.28 定时器模式时序图 (自动抓取)

10.6.3.2 外部触发定时器模式

在外部触发定时器模式中，计数器会在 TCA0 引脚输入触发后依往上计数。

(a) 设定

设定 TA0MOD<TA0M>为"100"以启动外部触发定时器模式。设定 TA0MOD<TA0CK>选择源时钟。

设定触发沿输入选择 TA0MOD<TA0TED>以选择触发沿。输入选择 TA0MOD<TA0TED>以选择触发沿。设定 TA0MOD<TA0TED>为"0"选择上升沿触发，设定为"1"选择下降沿。

此模式需使用 TCA0 输入引脚，请确认在使用前，先将 TCA0 引脚端口设定为输入模式。

设定 TA1CR<TA0S>为"1"以启动定时器工作。定时器启动后，无法对 TA0MOD 与 TA0CR<TA0OVS>写入。在启动定时器前，必须先完成所有必要模式设定。

(b) 工作

定时器启动后，当所选择的触发沿输入 TCA0 引脚时，计数器将依选择的内部源时钟往上计数。当计数器数值达到定时器寄存器 A(TA0DRA)的设定数值时，INTTCA0 中断要求会被产生，计数器会被清空为"0x0000"。清空后，计数器会再度开始计数。

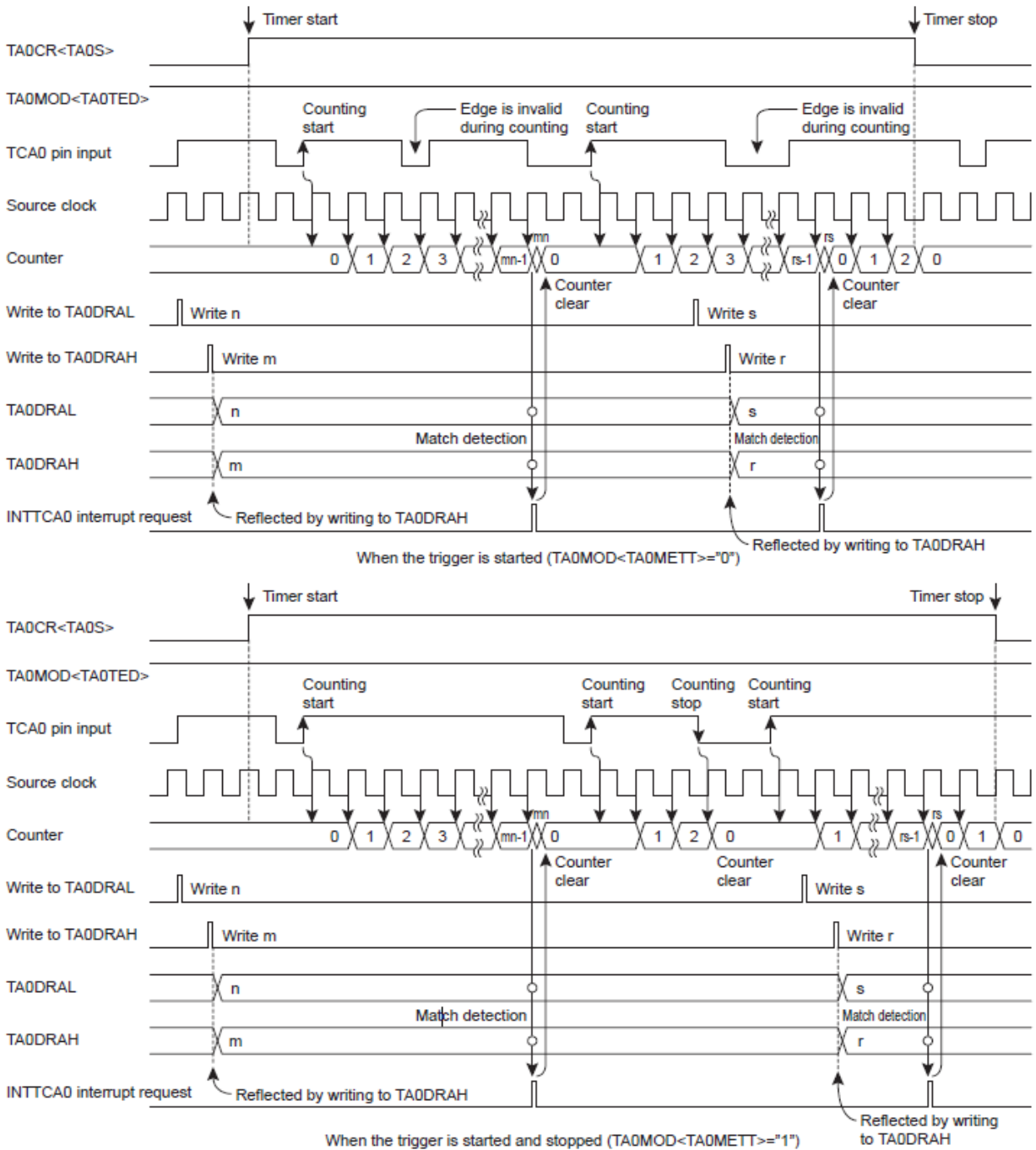


图 10.27 外部触发定时器模式时序图

当 TA0MOD<TA0METT>为"1"且系统检测到与所选择的触发沿相反的沿信号时，计数器停止工作同时被清除为"0x0000"。而后，当检测到所选择的触发沿信号时，计数器会再度开始计数。在此模式下，可藉由检测超过特定脉宽的脉冲输入来产生中断要求。当 TA0MOD <TA0METT>为"0"时，由侦测到特定触发沿开始、到启动计数后至比对检测符合为止的期间，侦测相反触发沿的动作将被忽略。

定时器工作时，若设定 TA0CR<TA0S>为"0"，计数器停止工作同时被清除为"0x0000"。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

(c) 自动抓取

参考“10.6.3.1- (c) 自动抓取”。

(d) 寄存器缓存架构

参考“10.6.3.1- (d) 寄存器缓存架构”。

10.6.3.3 事件计数器模式

在事件计数器模式中，计数器会依 TCA0 引脚的输入信号触发沿往上计数。

(a) 设定

设定 TA0MOD<TA0M>为“010”以启动事件计数器模式。

设定触发沿输入选择 TA0MOD<TA0TED>以选择触发沿。设定 TA0MOD<TA0TED>为“0”选择依上升沿触发往上计数，设定为“1”选择依下降沿往上计数。

此模式需使用 TCA0 输入引脚，请确认在使用前、先将 TCA0 引脚端口设定为输入模式。

设定 TA01CR<TA0S>为“1”以启动定时器工作。定时器启动后，无法对 TA0MOD 与 TA0CR<TA0OVE>写入。在启动定时器前，必须先完成所有必要模式设定。

(b) 工作

事件计数器模式启动后，当所选择的触发沿输入 TCA0 引脚时，计数器开始往上计数。

当计数器数值达到定时器寄存器 A(TA0DRA)的设定数值时，INTTCA0 中断要求会被产生，计数器会被清空为“0x0000”。清空后，计数器会依 TCA0 输入信号的每个上升沿与下降沿重新往上计数。

定时器工作时，若设定 TA0CR<TA0S>为“0”，计数器停止工作同时被清除为“0x0000”。

最高工作频率是 $f_{cgck}/2^2$ [Hz](普通 1/2 或空闲 1/2 模式) 或 $f_s/2^4$ [Hz](低速 1/2 或睡眠 1 模式)。高电平或低电平信号脉宽必须大于等于两个机器周期。

(c) 自动抓取

参考“10.6.3.1- (c) 自动抓取”。

(d) 寄存器缓存架构

参考“10.6.3.1 - (d) 寄存器缓存架构”。

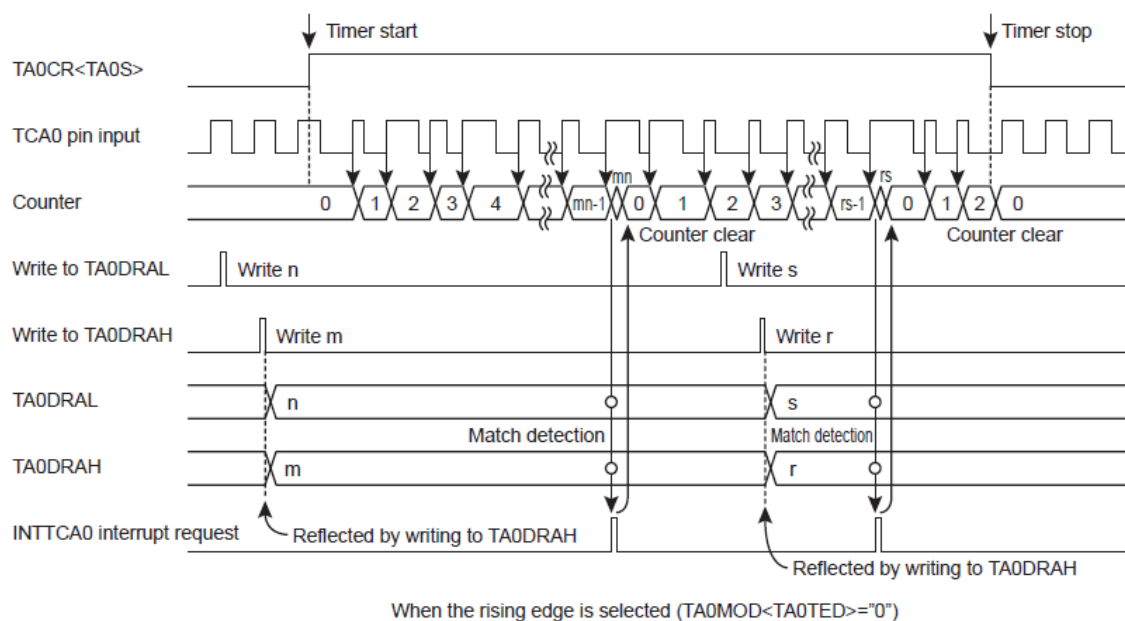


图 10.29 事件计数器模式时序图

10.6.3.4 窗模式

在窗模式中，计数器会依 TCA0 引脚输入脉冲(窗脉冲)与内部时钟之逻辑乘积(AND)脉冲的上升沿往上计数。

(a) 设定

设定 TA0MOD<TA0M>为“101”以启动窗模式。设定 TA0MOD<TA0CK>选择源时钟。

设定触发沿输入选择 TA0MOD<TA0TED>以选择窗脉冲电平。设定 TA0MOD<TA0TED>为“0”选择依窗脉冲高电平往上计数，设定为“1”选择依窗脉冲低电平往上计数。

此模式需使用 TCA0 输入引脚，请确认在使用前，先将 TCA0 引脚端口设定为输入模式。

设定 TA01CR<TA0S>为“1”以启动定时器工作。定时器启动后，无法对 TA0MOD 与 TA0CR<TA0OVE>写入。在启动定时器前，必须先完成所有必要模式设定。

(b) 工作

窗模式工作启动后，当 TA0MOD<TA0TED>所选择的电平输入 TCA0 引脚时，计数器开始依 TA0MOD<TA0CK>所选择的源时钟往上计数。

当计数器数值达到定时器寄存器 A(TA0DRA)的设定数值时，INTTCA0 中断要求会被产生，计数器会被清空为“0x0000”。清空后，计数器会重新开始往上计数。

最高工作频率不能太快，以免程序无法分辨计数值。频率脉冲的定义应充分低于所编程的内部源时钟。

定时器工作时，若设定 $TA0CR<TA0S>$ 为“0”，计数器停止工作同时被清除为“0x0000”。

(c) 自动抓取

参考“10.6.3.1- (c) 自动抓取”。

(d) 寄存器缓存架构

参考“10.6.3.1 - (d) 寄存器缓存架构”。

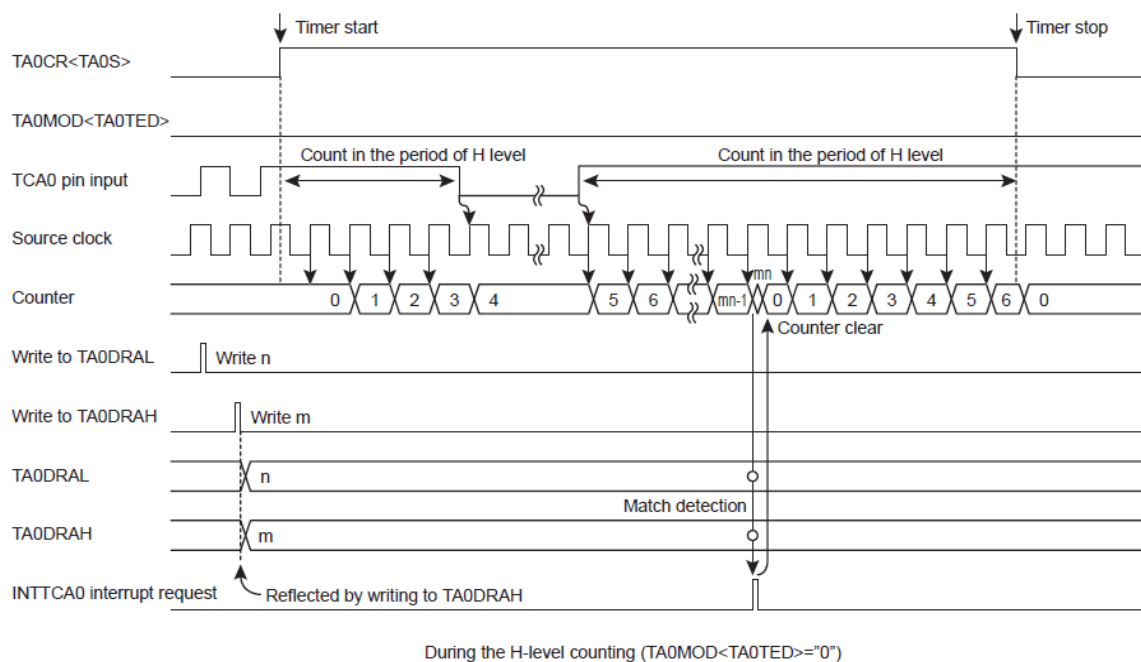


图 10.30 窗模式时序图

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.6.3.5 脉宽测量模式

在脉宽测量模式中，计数器会依 TCA0 引脚输入之上升沿/下降沿往上计数，并依内部时钟测量输入脉宽。

(a) 设定

设定 TA0MOD<TA0M>为“110”以启动脉宽测量模式。设定 TA0MOD<TA0CK>选择源时钟。

设定触发沿输入选择 TA0MOD<TA0TED>以选择触发沿。设定 TA0MOD<TA0TED>为“0”选择依上升沿触发开始抓取脉宽，设定为“1”选择依下降沿触发开始抓取脉宽。

抓取后的动作由脉宽测量模式控制 TA0MOD<TA0MCAP>决定。设定 TA0MOD<TA0MCAP>为“0”选择双沿抓取。设定 TA0MOD<TA0MCAP>为“1”选择单沿抓取。

计数溢位后的动作可由溢位中断控制 TA0CR<TA0OVE>设定。设定 TA0CR<TA0OVE>为“0”选择计数溢位发生时不产生 INTTCA0 中断要求。设定 TA0CR<TA0OVE>为“1”选择计数溢位发生时产生 INTTCA0 中断要求。

此模式需使用 TCA0 输入引脚，请确认在使用前，先将 TCA0 引脚端口设定为输入模式。

设定 TA01CR<TA0S>为“1”以启动定时器工作。此时，TA0DRA 与 TA0DRB 寄存器将被初始化为“0x0000”。定时器启动后，无法对 TA0MOD 与 TA0CR<TA0OVE>写入。在启动定时器前，必须先完成所有必要模式设定。

(b) 工作

定时器启动后，当所选择的触发沿 (启动沿) 输入 TCA0 引脚时，INTTCA0 中断要求将被产生，计数器开始依所选择的源时钟往上计数。而后，当系统检测到与所选择的触发沿相反的沿信号时，计数值将被抓取至 TA0DRB，并产生 INTTCA0 中断要求，然后设定 TA0SR<TA0CPF B>为“1”。依据不同的 TA0MOD<TA0MCAP>设定，有以下不同的工作方式：

1. 双沿抓取 (当 TA0MOD <TA0MCAP>为“0”)

当系统检测到与所选择的触发沿相反的沿信号后开始往上计数。而后，当所选择的触发沿输入时，计数值将被抓取至 TA0DRA，并产生 INTTCA0 中断要求，然后设定 TA0SR<TA0CPFA>为“1”。此时，计数器将被清除为“0x0000”。

2. 单沿抓取 (当 TA0MOD <TA0MCAP>为“1”)

当系统检测到与所选择的触发沿相反的沿信号后停止往上计数，并被清除为“0x0000”。而后，当启动沿输入时，INTTCA0 中断要求将被产生，计数器会重新开始往上计数。

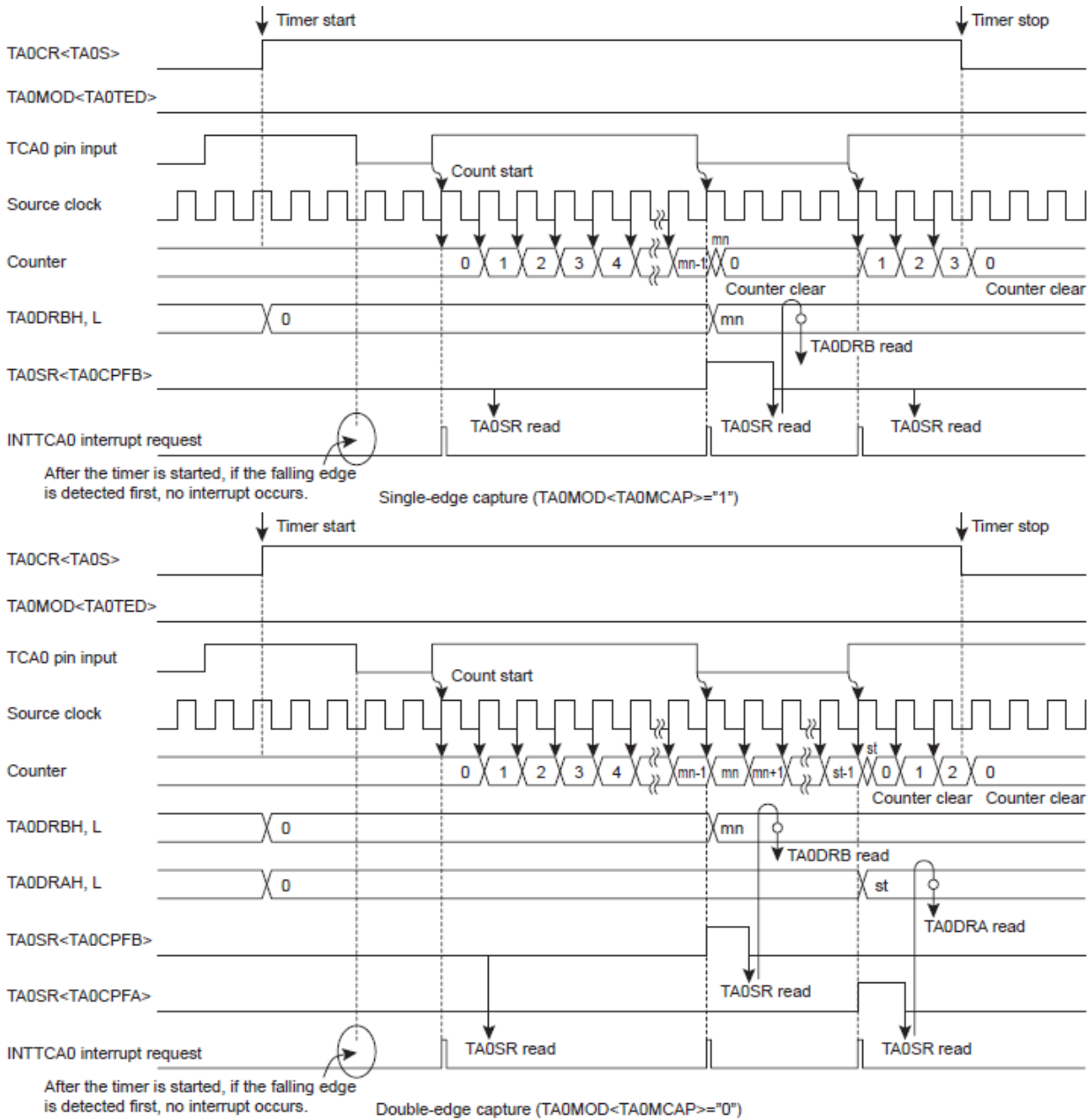


图 10.31 脉宽测量模式时序图

若在抓取时发生计数溢位，溢位标帜 TA0SR<TA0OVF>会被设定为"1"。此时如果溢位中断标帜 TA0CR<TA0OVE>为"1"，将产生 INTTCA0 中断要求。

TA0SR 被读取后，抓取完成标帜 TA0SR<TA0CPFA, TA0CPFB>与溢位标帜 TA0SR<TA0OVF>将自动被清除为"0"。

抓取值应在侦测到下一个触发沿之前完成由 TA0DRB 的读取动作 (双沿抓取时由 A0DRA 读取)。若未完成抓取值读取，将处于未定义状态。TA0DRA 与 TA0DRB 应以 16 位指令存取。

定时器工作时，若设定 TA0CR<TA0S>为“0”，计数器停止工作时被清除为“0x0000”。

注：定时器启动后，若先侦测到与所选择的触发沿相反的信号沿，将不会进行抓取动作，也不会产生 INTTCA0 中断要求。在此情况下，抓取动作将于侦测到下一个所选择的触发沿开始。

(c) 抓取进程

下图为 INTTCA0 中断子程序之抓取进程范例。抓取沿或溢位状态可由状态寄存器 TA0SR 轻易判断。

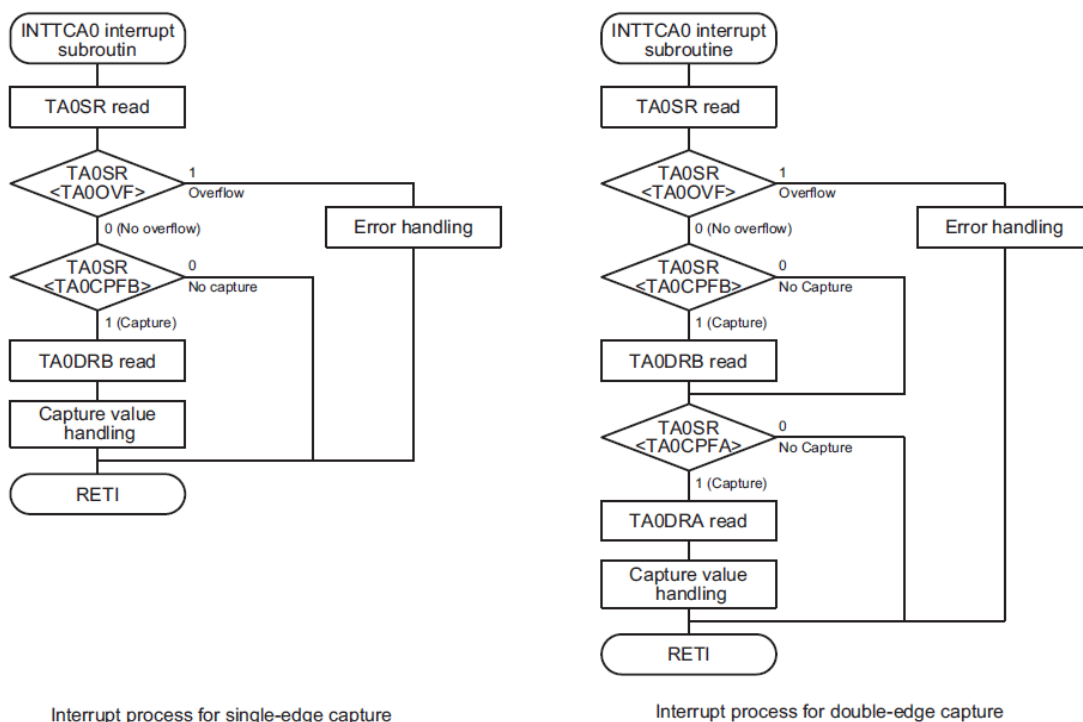


图 10.32 抓取进程范例

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.6.3.6 可编程脉冲产生 PPG 输出模式

在可编程脉冲产生 PPG 输出模式中，由两个定时器寄存器输出任意占空比的脉冲。

(a) 设定

设定 TA0MOD<TA0M>为“011”以启动可编程脉冲产生 PPG 输出模式。设定 TA0MOD<TA0CK>选择源时钟。设定 TA0CR<TA0MPPG>选择连续或单次 PPG 输出。

以 TA0DRA 设定 PPG 输出周期，并以 TA0DRB 设定首次输出反向的时间。确认 TA0DRA 的寄存器设定值较 TA0DRB 为大。此模式需使用 PPGA0B 引脚，请确认在使用前，先将 PPGA0B 引脚端口设定为输出模式。

在定时器触发器 TA0CR<TA0TFF>设定 PPGA0B 引脚的初始值。设定 TA0CR<TA0TFF>为“1”选择高电平为 PPGA0B 引脚的初始值。设定 TA0CR<TA0TFF>为“0”选择低电平为 PPGA0B 引脚的初始值。

设定 TA01CR<TA0S>为“1”以启动定时器工作。定时器启动后，无法对 TA0MOD 与 TA0CR<TA0OVE, TA0TFF>写入。在启动定时器前，必须先完成所有必要模式设定。

(b) 工作

定时器启动后，计数器开始往上计数。

当计数器数值达到定时器寄存器 B(TA0DRB)的设定数值，若 TA0CR<TA0TFF>设定为“0”，PPGA0B 引脚由低电平改变成高电平。若 TA0CR<TA0TFF>设定为“1”，PPGA0B 引脚由高电平改变成低电平。

而后，计数器持续往上计数。当计数器数值达到定时器寄存器 A(TA0DRA)的设定数值，若 TA0CR<TA0TFF>设定为“0”，PPGA0B 引脚由高电平改变成低电平。若 TA0CR<TA0TFF>设定为“1”，PPGA0B 引脚由低电平改变成高电平。此时，INTTCA0 中断要求将被产生。

如果 PPG 输出控制 TA0CR<TA0MPPG>设定为“1”(单次)，TA0CR<TA0S>将自动清空为“0”，定时器将停止动作。如果 PPG 输出控制 TA0CR<TA0MPPG>设定为“0”(连续)，计数器将清除为“0x0000”并继续计数与 PPG 输出的动作。在 PPG 输出期间，当 TA0CR<TA0S>被设定为“0”(包括单次 PPG 输出后的自动停止)，PPGA0B 引脚将回到 TA0CR<TA0TFF>所设定的电平。

在工作期间仍可改变 TA0CR<TA0MPPG>。工作期间将 TA0CR<TA0MPPG>由“1”改变为“0”会取消单次 PPG 输出，并允许连续 PPG 输出。将 TA0CR<TA0MPPG>由“0”改变为“1”，则会在当笔脉冲输出完成后自动停止计时器。

定时器寄存器 A 与 B 可设定为双缓存器。设定 TA0MOD<TA0DBE>为“1”允许双缓存器。若在允许双缓存器的条件下于 PPG 输出期间改变 TA0DRA 与 TA0DRB 的设定值，直到计数器数值达到 TA0DRA 设定数值以前，写入 TA0DRA 与 TA0DRB 的动作不会生效。而在禁止双缓存器的条件下，TA0DRA 与 TA0DRB 的写入动作将立即生效。写入值若小于计数器数值，将发生计数溢位。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

1 个周期后，计时器比对进程将使 PPG 输出反向。

(c) 寄存器缓存架构

1. 暂时缓存器

MQ6906 具 1 个 8 位暂时缓存器。在进行 TA0DRAL (TA0DRBL) 写入时，不论允许或禁止双缓存器功能，写入数据将先储存在此暂时缓存器。而后，在进行 TA0DRAH (TA0DRBH) 写入时，设定值将存入双缓存器或 TA0DRAH (TA0DRBH)。同时，暂时缓存器内的设定值将存入双缓存器或 TA0DRAL (TA0DRBL) (此设计架构是为了使低位寄存器与高位寄存器的设定值同时生效)。因此，在设定 TA0DRA (TA0DRB) 时，确认先将数据写入 TA0DRAL、再写入 TA0DRAH (或者先写入 TA0DRBL 再写入 A0DRBH)。

2. 双缓存器

MQ6906 可透过设定 TA0MOD<TA0DBE>以使用双缓存器。若要允许/禁止使用双缓存器，分别设定 TA0MOD<TA0DBE>为“1”和“0”。

- 允许双缓存器时

若于定时器工作时执行 TA0DRAH (TA0DRBH) 寄存器的新设定值写入，新设定值会先存储于双缓存器中，而不会立即改变 TA0DRAH/L (TA0DRBH/L) 的设定。TA0DRAH/L (TA0DRBH/L) 会比较计数器数值与原设定值。

当计数器数值达到原设定值时，INTTCA0 中断要求会被产生，双缓存器存储的新设定值会被存入 TA0DRAH/L (TA0DRBH/L)。而后的定时器比对检测工作就会依新的设定值进行。

对 TA0DRAH/L (TA0DRBH/L) 进行读取时，所读取的是存于双缓存器内的值(原设定值)，而非存于 TA0DRAH/L (TA0DRBH/L) 内的值(最新的有效数值)。

若于定时器停止时执行 TA0DRAH/L (TA0DRBH/L) 寄存器的新设定值写入，新设定值会直接存储于双缓存器与 TA0DRAH/L (TA0DRBH/L) 寄存器内。

- 禁止双缓存器时

若于定时器工作时执行 TA0DRAH (TA0DRBH) 寄存器的新设定值写入，新设定值会直接存入 TA0DRAH/L (TA0DRBH/L)。后续的定时器比对检测工作会依新的设定值进行。

若 TA0DRAH/L (TA0DRBH/L) 的新设定值小于计数器数值，新设定值的比对检测会在计数器的计数溢位后才执行。因此，中断要求间隔可能会比设定的时间要长。如果操作上有问题，建议启动双缓存器。

若于定时器停止时执行 TA0DRAH/L (TA0DRBH/L) 寄存器的新设定值写入，新设定值会直接存储于 TA0DRAH/L (TA0DRBH/L) 寄存器内。

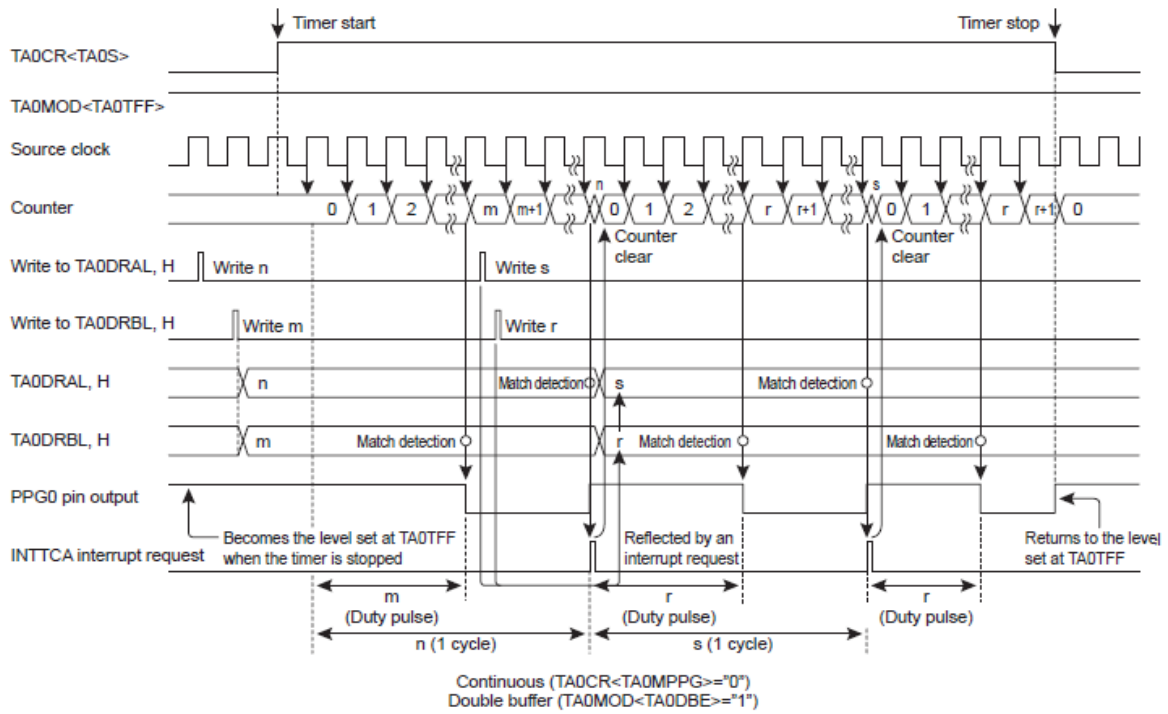


图 10.33 PPG 模式时序图- 连续输出

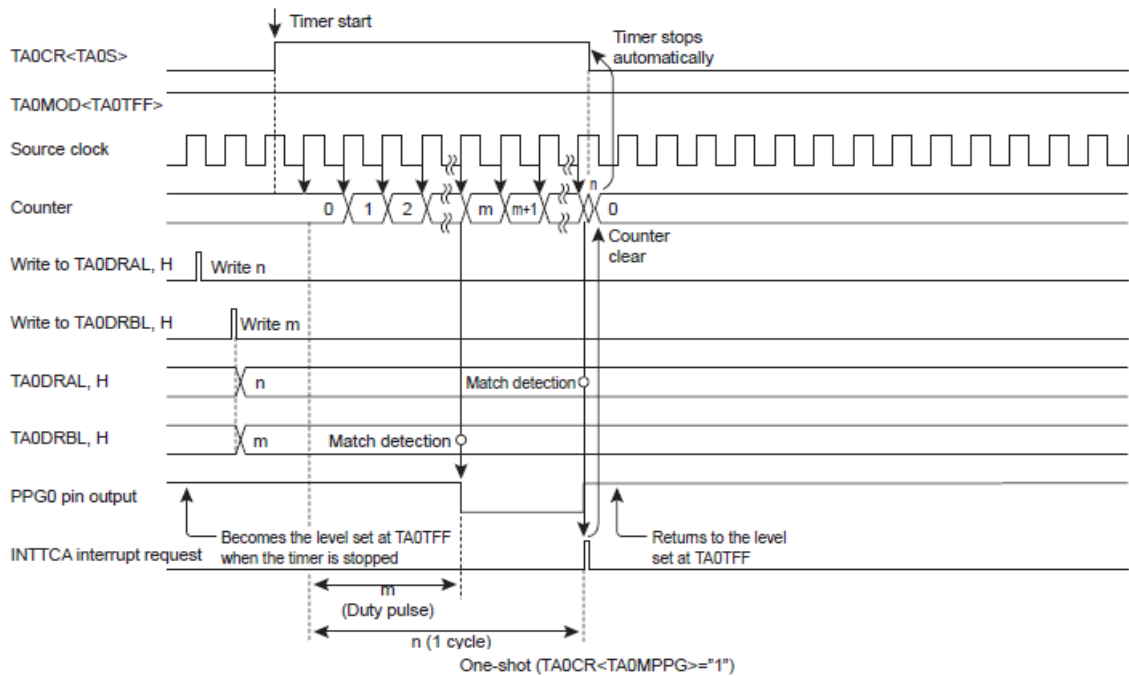


图 10.34 PPG 模式时序图- 单次输出

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

10.6.4 噪声抑制

在使用 TCA0 引脚的工作模式中，可启动数字噪声抑制器。

使用数字噪声抑制器时，输入电平依 TA0CR<TA0NC>所设定的取样间隔加以取样。连续侦测到 3 次相同电平时，定时器的输入电平将会改变。

将 TA0CR<TA0NC>设定为"00"以外的任何值可启动噪声抑制器，不论 TA0CR<TA0S>的数值为何。

使用噪声抑制器时，定时器将在 TA0CR<TA0NC>设定后、经过 4 次取样间隔的时间后启动。如此可稳定输入信号。在定时器停止时(TA0CR <TA0S> = "0")才设定 TA0CR<TA0NC>。TA0CR <TA0S> = "1"时，写入动作将被忽略。

在低速 1/2 或睡眠 1 模式下，设定 TA0CR <TA0NC>为"11"以选择 $f_s/2$ 为工作源时钟。设定 TA0CR <TA0NC>为"00"会停止噪声抑制器。设定 TA0CR <TA0NC>为"01"或"10"则停止 TCA0 引脚输入。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

11. 通用异步收发器 Serial Interface (UART)

MQ6906 具有 3 个通用异步收发器(UART)。本章节内容以通用异步收发器 0(UART0)为例，相关特殊功能寄存器(SFR)地址及引脚名称的资讯，请参考表 11.1 与表 11.2。

| | UARTxCR1 (地址) | UARTxCR2 (地址) | UARTxDR (地址) | UARTxSR (地址) | RDxBUF (地址) | TDxBUF (地址) |
|-------|----------------------|----------------------|---------------------|---------------------|--------------------|--------------------|
| UART0 | UART0CR1 (0x001A) | UART0CR2 (0x001B) | UART0DR (0x001C) | UART0SR (0x001D) | RD0BUF (0x001E) | TD0BUF (0x001E) |
| UART1 | UART1CR1 (0x0F54) | UART1CR2 (0x0F55) | UART1DR (0x0F56) | UART1SR (0x0F57) | RD1BUF (0x0F58) | TD1BUF (0x0F58) |
| UART2 | UART2CR1 (0x0F5A) | UART2CR2 (0x0F5B) | UART2DR (0x0F5C) | UART2SR (0x0F5D) | RD2BUF (0x0F5E) | TD2BUF (0x0F5E) |

表 11.1 SFR 地址

| | Serial 数据输入引脚 | Serial 数据输出引脚 |
|-------|---------------|---------------|
| UART0 | RXD0 pin | TXD0 pin |
| UART1 | RXD1 pin | TXD1 pin |
| UART2 | RXD2 pin | TXD2 pin |

表 11.2 引脚名称

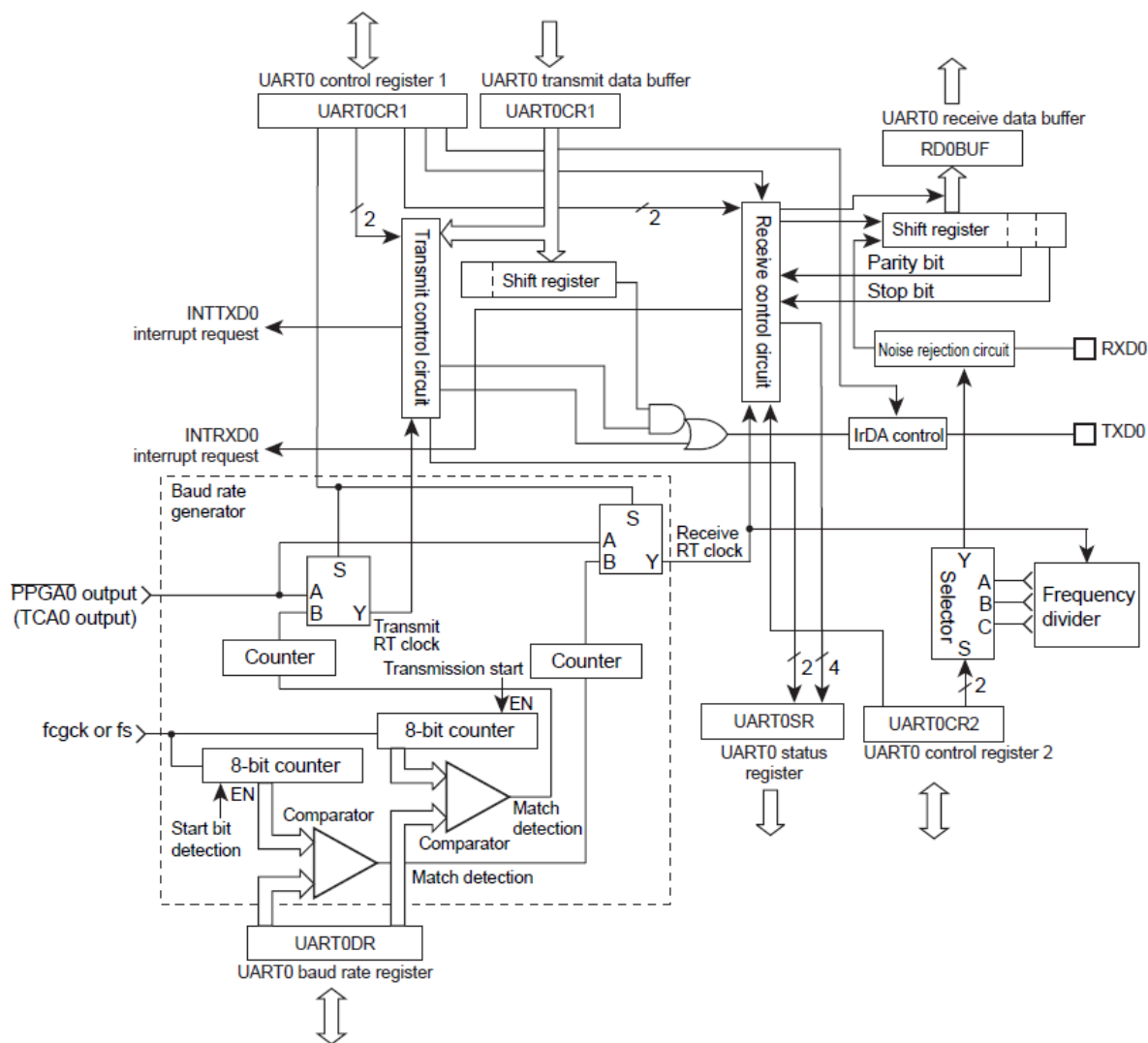


图 11.1 UART 架构

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

11.1 UART 控制

UART0 是由低耗电寄存器 POFFCR1、UART0 控制寄存器 UART0CR1 与 UART0CR2、及 UART0 波特率(baud rate)寄存器 UART0DR 所控制。而工作状态可透过 UART 状态控制寄存器 UART0SR 进行监控。

低耗电寄存器 1

| POFFCR1 (0x0F75) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|-----|-----|---------|-----|---------|---------|---------|
| 位符号 | - | - | - | S BIOEN | - | UART2EN | UART1EN | UART0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|----------|------------------|
| S BIOEN | I2C0 控制 | 0 : 禁止 1 : 允许 |
| UART2EN | UART2 控制 | 0 : 禁止 1 : 允许 |
| UART1EN | UART1 控制 | 0 : 禁止 1 : 允许 |
| UART0EN | UART0 控制 | 0 : 禁止 1 : 允许 |

UART0控制寄存器 1

| UART0CR1 (0x001A) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|-----|-----|--------|------|-----|---------|-----|---|
| 位符号 | TXE | RXE | STOPBT | EVEN | PE | IRDASEL | BRG | - |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|------------|----------------------------|
| TXE | 发送工作 | 0 : 禁止 1 : 允许 |
| RXE | 接收工作 | 0 : 禁止 1 : 允许 |
| STOPBT | 发送端结束位长度 | 0 : 1 位 1 : 2 位 |
| EVEN | 奇偶校验选择 | 0 : 奇数奇偶校验 1 : 偶数奇偶校验 |
| PE | 奇偶校验加入选择 | 0 : 无奇偶校验 1 : 有奇偶校验 |
| IRDASEL | TXD 引脚输出选择 | 0 : UART 输出 1 : IrDA 输出 |
| BRG | 收发基本时钟选择 | 当 SYSCR2<SYSCK>为"0" |
| | | 0 Fcgck |
| | | 1 TCA0 输出 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

注 1 : $fcgck \cdot \text{齿轮时钟}[\text{Hz}] \cdot fs \cdot \text{低速时钟}[\text{Hz}]$ 。

注 2 : 在传送或接收期间, 即使 TXE 或 RXE 被设定为“0”, 在数据收发结束前工作不会停止。此时, 存储于发送数据寄存器的数据将被舍弃。

注 3 : EVEN、PE 与 BRG 的设定为发送与接收工作皆为相同。

注 4 : 在改变 BRG 以前, 先设定 RXE 与 TXE。

注 5 : 当 BRG 设定为 TCA0 输出时, RT 时钟将变为异步, 发送/接收数据的起始位可能缩短最多 $(UARTODR+1)/\text{收发基本时钟频率}$ [s]。若该引脚非用于 TCA0 输出, 请透过端口功能控制寄存器控制 TCA0 输出。

注 6 : 为防止 UART 通讯期间 STOPBT、EVEN、PE、IRDASEL 与 BRG 意外发生改变, 在 UART 工作期间无法改写寄存器。详细说明请参考“11.3 防止 UARTOCR1 与 UARTOCR2 寄存器改变的保护机制”。

注 7 : 启动停止模式、空闲 0 模式或睡眠 0 模式时, TXE 与 RXE 将清空为“0”并停止 UART 工作。其他位则保持原先数值。

UART0控制寄存器 2

| UARTOCR2 (0x001B) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-------------------|---|---|-------|---|---|-------|---|--------|
| 位符号 | - | - | RTSEL | | | RXDNC | | STOPBR |
| 读/写 | R | R | R/W | | | R/W | | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | RTSEL | |
|--------|-----------------------------------|--|--------|
| | | 奇数位收发框 | 偶数位收发框 |
| RTSEL | 选择 RT 时钟数 | 000 | 16 个时钟 |
| | | 001 | 16 个时钟 |
| | | 010 | 15 个时钟 |
| | | 011 | 15 个时钟 |
| | | 100 | 17 个时钟 |
| | | 101 | 系统保留 |
| | | 11* | 系统保留 |
| RXDNC | 选择 RXD 引脚输入噪声抑止时间 (将视为噪声而去除的脉宽时间) | 00 : 无噪声抑止 | |
| | | 01 : $1 \times (\text{UART1DR} + 1) / \text{收发基本时钟频率}$ [s] | |
| | | 10 : $2 \times (\text{UART1DR} + 1) / \text{收发基本时钟频率}$ [s] | |
| | | 11 : $4 \times (\text{UART1DR} + 1) / \text{收发基本时钟频率}$ [s] | |
| STOPBR | 接收端结束位长度 | 0 : 1 位 1 : 2 位 | |

注 1 : UARTOCR2 的第 7 与第 6 位读值为“0”。

注 2 : RTSEL 可为偶数位与奇数位发送框设定 2 种 RT 时钟。详细说明请参考“11.7.1 收发波特率计算方法”。

注 3 : 有关 RXDNC 噪声抑止时间的细节, 参考“11.9 接收数据的噪声抑止”。

注 4 : 启动停止模式、空闲 0 模式或睡眠 0 模式时, UART 工作会自动停止, 而 UARTOCR2 的每一位数值将维持不变。

注 5 : 当 STOPBR 设定为 2 位时, 结束位的第 1 位(数据接收期间)将不进行收发框错误检查。

注 6 : 为防止 UART 通讯期间 RTSEL、RXDNC 与 STOPBR 意外发生改变, 在 UART 工作期间无法改写寄存器。详细说明请参考“11.3 防止 UARTOCR1 与 UARTOCR2 寄存器改变的保护机制”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

UART0 波特率寄存器1

| UART0DR (0x001C) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|----------|----------|----------|----------|----------|----------|----------|----------|
| 位符号 | UART1DR7 | UART1DR6 | UART1DR5 | UART1DR4 | UART1DR3 | UART1DR2 | UART1DR1 | UART1DR0 |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

注1：在改变 UART0DR 以前，先设定 UART0CR1<RXE>与 UART0CR1<TXE>为“0”。详细说明请参考“11.7.1 收发波特率计算方法”。

注2：当 UART0CR1<BRG>设定为 TCA0 输出时，UART0DR 的数值没有意义。

注3：启动停止模式、空闲 0 模式或睡眠 0 模式时，UART 工作会自动停止，而 UART0DR 的每一位数值将维持不变。

UART0 状态寄存器

| UART0SR (0x001D) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|------|------|------|---|------|------|------|------|
| 位符号 | PERR | FERR | OERR | - | RBSY | RBFL | TBSY | TBFL |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|-------|-----------|-------------------------|
| PERR | 奇偶校验错误标识 | 0：无奇偶校验错误 1：发生奇偶校验错误 |
| RFERR | 收发框错误标识 | 0：无收发框错误 1：发生收发框错误 |
| OERR | 溢出错误标识 | 0：无溢出错误 1：发生溢出错误 |
| RBSY | 接收忙碌标识 | 0：接收前或接收工作结束 1：接收中 |
| RBFL | 接收缓存器已满标识 | 0：接收缓存器为空 1：接收缓存器已满 |
| TBSY | 发送忙碌标识 | 0：发送前或发送工作结束 1：发送中 |
| TBFL | 发送缓存器已满标识 | 0：发送缓存器为空 1：发送缓存器已满 |

注1：在产生 INTTXD0 中断要求后，TBFL 将自动被清除为“0”，而当数据写入 TD0BUF 寄存器时，TBFL 将被设定为“1”。

注2：UART0SR 的第 4 位读值为“0”。

注3：启动停止模式、空闲 0 模式或睡眠 0 模式时，UART 工作会自动停止，而 UART0SR 的每一位将被清空为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

UART0 接收数据寄存器

| RD0BUF (0x001E) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|--------|--------|--------|--------|--------|--------|--------|--------|
| 位符号 | RD0DR7 | RD0DR6 | RD0DR5 | RD0DR4 | RD0DR3 | RD0DR2 | RD0DR1 | RD0DR0 |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

注：启动停止模式、空闲 0 模式或睡眠 0 模式时，RD1BUF 的数值处于未定义状态。如果需要所接收的数据，请确认在这些模式启动以前完成读取。

UART0 发送数据寄存器

| TD0BUF (0x001E) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|--------|--------|--------|--------|--------|--------|--------|--------|
| 位符号 | TD0DR7 | TD0DR6 | TD0DR5 | TD0DR4 | TD0DR3 | TD0DR2 | TD0DR1 | TD0DR0 |
| 读/写 | W | W | W | W | W | W | W | W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

注：启动停止模式、空闲 0 模式或睡眠 0 模式时，TD0BUF 的数值处于未定义状态。

11.2 低功耗功能

UART0 具有 1 个低功耗寄存器 POFFCR1，可在不需使用 UART 功能时节省系统耗电。

设定 POFFCR1<UART0EN>为“0”可停止 UART 的基本时钟供应，以节省系统耗电；此时 UART 无法使用。设定 POFFCR1<UART0EN>为“1”可启动 UART 的基本时钟供应，并启动 UART 工作。

复位后，POFFCR1<UART0EN>会被回复至初始设定“0”，UART 的工作停止。第一次使用 UART 前，必须在程序初始设定中，设定 POFFCR1<UART0EN>为“1”（在 UART 控制寄存器工作前）。

不要在 UART 工作时改变 POFFCR1<UART0EN>的设定为“0”，否则 UART0 的工作可能会不合预期。

11.3 防止 UART1CR1 与 UART1CR2 寄存器改变的保护机制

MQ6906 具有可以保护寄存器不被改变的功能，以确保 UART 的通讯设定(比方结束位与奇偶校验)在 UART 工作期间不会发生改变。

UART0CR1 与 UART0CR2 寄存器的特定位只有在表 11.3 所显示的环境下可被改变。若在保护状态下对寄存器进行写入动作，这些特定位将维持原来数值不变。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| Bit to be changed | Function | Conditions that allow the bit to be changed | | | |
|-------------------|---|---|-------------------|----------------------------|-------------------|
| | | UART0CR1 <TXE> | UART0SR <TBSY> | UART0CR1 <RXE> | UART0SR <RBSY> |
| UART0CR1<STOPBT> | Transmit stop bit length | Both of these bits are "0" | | - | - |
| UART0CR1<EVEN> | Parity selection | All of these bits are "0" | | | |
| UART0CR1<PE> | Parity addition | | | | |
| UART0CR1<IRDASEL> | TXD pin output selection | Both of these bits are "0" | | - | - |
| UART0CR1<BRG> | Transfer base clock selection | All of these bits are "0" | | | |
| UART0CR2<RTSEL> | Selection of number of RT clocks | | | | |
| UART0CR2<RXDNC> | Selection of RXD pin input noise rejection time | - | - | Both of these bits are "0" | |
| UART0CR2<STOPBR> | Receive stop bit length | | | | |

表 11.3 UART0CR1 与 UART0CR2 的防止改变保护机制

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

11.4 启动停止模式、空闲 0 模式或睡眠 0 模式

11.4.1 寄存器状态转换

启动停止模式、空闲 0 模式或睡眠 0 模式时，UART 的工作将自动停止，此时所有寄存器的状态如表 11.4 所示。针对不会维持原来数值的寄存器，请在脱离以上工作模式后再次进行所需之设定。

| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|----------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| UART0CR1 | TXE | RXE | STOPBT | EVEN | PE | IRDASEL | BRG | - |
| | Cleared to 0 | Cleared to 0 | Hold the value | Hold the value | Hold the value | Hold the value | Hold the value | - |
| UART0CR2 | - | - | RTSEL | | | RXDNC | | STOPBR |
| | - | - | Hold the value | Hold the value | Hold the value | Hold the value | Hold the value | Hold the value |
| UART0SR | PERR | FERR | OERR | - | RBSY | RBFL | TBSY | TBFL |
| | Cleared to 0 | Cleared to 0 | Cleared to 0 | - | Cleared to 0 | Cleared to 0 | Cleared to 0 | Cleared to 0 |
| UART0DR | UART0DR7 | UART0DR6 | UART0DR5 | UART0DR4 | UART0DR3 | UART0DR2 | UART0DR1 | UART0DR0 |
| | Hold the value | Hold the value | Hold the value | Hold the value | Hold the value | Hold the value | Hold the value | Hold the value |
| RD0BUF | RD0DR7 | RD0DR6 | RD0DR5 | RD0DR4 | RD0DR3 | RD0DR2 | RD0DR1 | RD0DR0 |
| | Indeterminate | Indeterminate | Indeterminate | Indeterminate | Indeterminate | Indeterminate | Indeterminate | Indeterminate |
| TD0BUF | TD0DR7 | TD0DR6 | TD0DR5 | TD0DR4 | TD0DR3 | TD0DR2 | TD0DR1 | TD0DR0 |
| | Indeterminate | Indeterminate | Indeterminate | Indeterminate | Indeterminate | Indeterminate | Indeterminate | Indeterminate |

表 11.4 寄存器状态转换

11.4.2 TXD 引脚状态转换

启动停止模式、空闲 0 模式或睡眠 0 模式时，不论数据处于发送/接收状态、或工作已经停止，TXD 引脚状态将回复为表 11.5 所示。

| UART0CR1 <IRDASEL> | IDLE0 or SLEEP0 mode | STOP mode | |
|-----------------------|----------------------|-------------------|-------------------|
| | | SYSCR1<OUTEN>="1" | SYSCR1<OUTEN>="0" |
| "0" | H level | H level | Hi-Z |
| "1" | L level | L level | |

表 11.5 启动停止模式、空闲 0 模式或睡眠 0 模式时之 TXD 引脚状态

11.5 收发数据格式

UART 收发数据由以下四种要素组成。由起始位至结束位的数据定义为“收发框”。起始位为 1 位(低电平)，数据共有 8 位。奇偶校验位是透过选择是否进行奇偶校验的 `UART0CR1<PE>`、与选择奇数奇偶校验或偶数奇偶校验的 `UART0CR1<EVEN>` 两者进行设定。结束位的位长度则由 `UART0CR1<STBT>` 设定。

- 起始位 (1 位)
- 数据 (8 位)
- 奇偶校验位 (可选择偶数校验、奇数校验、或不校验)
- 结束位 (可设定 1 位或 2 位)

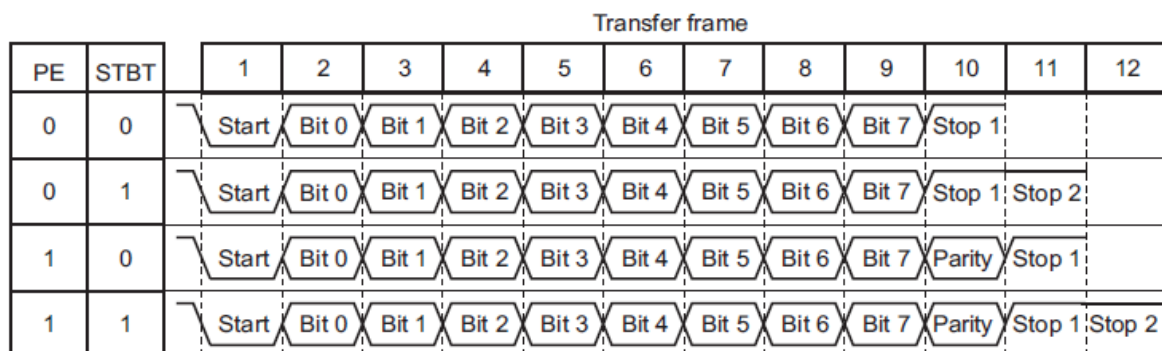


图 11.2 收发数据格式

11.6 红外线数据收发模式

TXD0 引脚可由 IrDA 输出控制寄存器设定输出红外数据格式(IrDA)的数据。将 `UART0CR1<IRDASEL>` 设定为“1”可启动 TXD0 引脚的红外线数据输出功能。

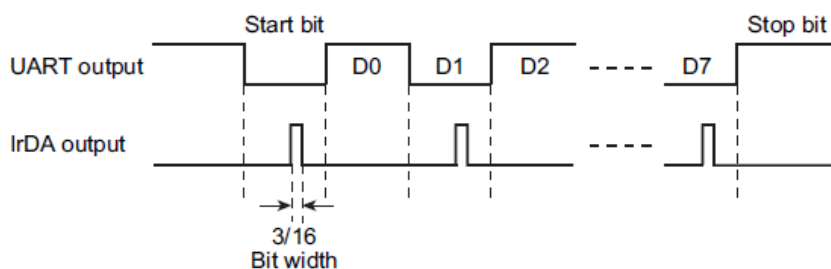


图 11.3 红外线数据格式范例 (一般输出与 IrDA 输出的比较)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

11.7 收发波特率 (Baud Rate)

UART 的收发波特率由 UART0CR1<BRG>、UART0DR 与 UART0CR2<RTSEL>设定。UART0DR 与 UART0CR2 <RTSEL>之一般波特率与工作频率的设定方法如下。有关收发波特率的计算，参考 11.7.1。

11.7.1 收发波特率计算方法

发送/接收数据之位宽度可透过 UART0CR2<RTSEL>的设定进行微调。每位的 RT 时钟数可由 UART0CR2<RTSEL>设定在 15 至 17 个时钟数的范围内。RT 时钟为收发基本时钟，来自计数 UART0CR1 <BRG>所设定之时钟数总共(UART0DR 设定值)+1 次所得之脉冲。特别当 UART0CR2<RTSEL>设定为“001”或“011”时，两种 RT 时钟将在每个位之间轮流，以生 RTx15.5 时钟数与 RTx16.5 时钟数的伪波特率(pseudo baud rate)。收发框中每位的 RT 时钟数如图 11.4 所示。

例如，当 fcgck 为 4MHz、UART1CR2<RTSEL>设定为“000”且 UART0DR 设定为“0x19”，则波特率可以图 11.3 的公式计算而得为 $fcgck / (16 \times (UART0DR + 1)) = 9615 \text{ (baud)}$ 。

这些设定将产生接近 9600(baud)之波特率(+0.16%)。

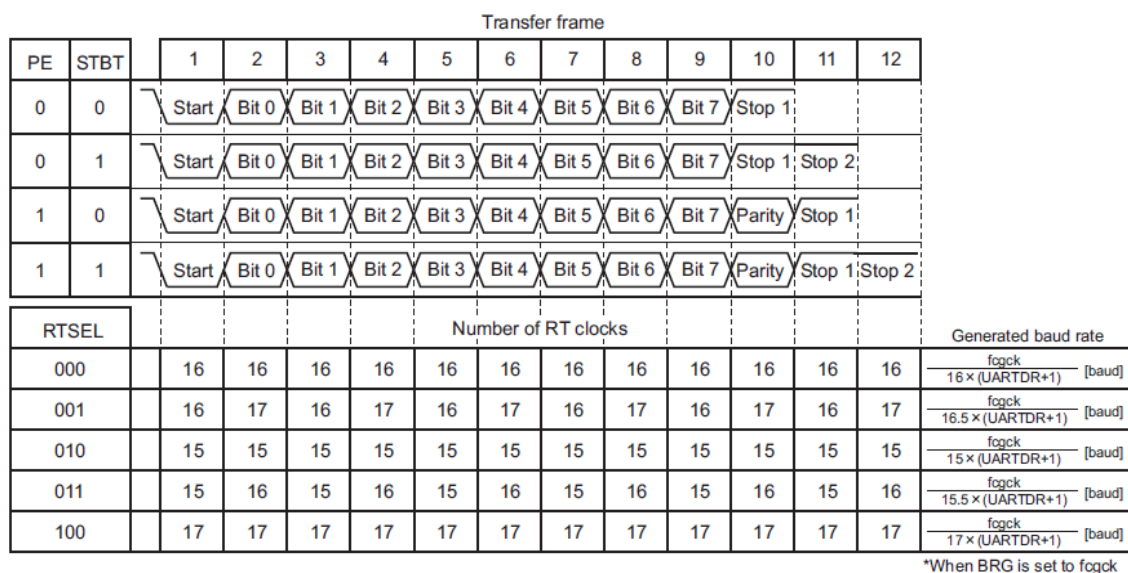


图 11.4 以 UART1CR2<RTSEL>微调波特率

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

11.7.1.1 UART0CR2<RTSEL>与 UART0DR 设定值之计算

UART0DR 的工作频率与波特率设定值可由图 11.5 之计算公式加以计算。例如，欲以 $f_{cgck}=4\text{MHz}$ 产生基本波特率 38400 (baud)，计算每个 UART0CR2<RTSEL>设定下的 UART0DR 设定值，并向上补偿至产生图 11.6 所示之波特率。基本上，透过选择 UART0CR2<RTSEL>中有最小波特率误差的设定值来产生波特率。在图 11.6 中，UART0CR2<RTSEL> = “010”的设定在所有计算出的波特率中有最小的误差，因此所产生的波特率为 38095 (baud) (-0.79%)、可对应至基本波特率 38400 (baud)。

注：与基本波特率的误差精准度应在 $\pm 3\%$ 以内。即使误差在 $\pm 3\%$ 以内，UART 通讯仍可能因外部控制装置(比方：个人电脑)与通讯引脚之振荡晶体和负载电容的频率误差而失败。

| RTSEL | UARTDR set value |
|-------|--|
| 000 | $\text{UARTDR} = \frac{f_{cgck} [\text{Hz}]}{16 \times A [\text{baud}]} - 1$ |
| 001 | $\text{UARTDR} = \frac{f_{cgck} [\text{Hz}]}{16.5 \times A [\text{baud}]} - 1$ |
| 010 | $\text{UARTDR} = \frac{f_{cgck} [\text{Hz}]}{15 \times A [\text{baud}]} - 1$ |
| 011 | $\text{UARTDR} = \frac{f_{cgck} [\text{Hz}]}{15.5 \times A [\text{baud}]} - 1$ |
| 100 | $\text{UARTDR} = \frac{f_{cgck} [\text{Hz}]}{17 \times A [\text{baud}]} - 1$ |

图 11.5 UART0DR 计算方式 (当 BRG 设为 f_{cgck})

| RTSEL | UARTDR calculation | Generated baud rate |
|-------|---|---|
| 000 | $\text{UARTDR} = \frac{4000000 [\text{Hz}]}{16 \times 38400 [\text{baud}]} - 1 \approx 6$ | $\frac{4000000 [\text{Hz}]}{16 \times (6 + 1)} = 35714 [\text{baud}] (-6.99\%)$ |
| 001 | $\text{UARTDR} = \frac{4000000 [\text{Hz}]}{16.5 \times 38400 [\text{baud}]} - 1 \approx 5$ | $\frac{4000000 [\text{Hz}]}{16.5 \times (5 + 1)} = 40404 [\text{baud}] (+5.22\%)$ |
| 010 | $\text{UARTDR} = \frac{4000000 [\text{Hz}]}{15 \times 38400 [\text{baud}]} - 1 \approx 6$ | $\frac{4000000 [\text{Hz}]}{15 \times (6 + 1)} = 38095 [\text{baud}] (-0.79\%)$ |
| 011 | $\text{UARTDR} = \frac{4000000 [\text{Hz}]}{15.5 \times 38400 [\text{baud}]} - 1 \approx 6$ | $\frac{4000000 [\text{Hz}]}{15.5 \times (6 + 1)} = 36866 [\text{baud}] (-3.99\%)$ |
| 100 | $\text{UARTDR} = \frac{4000000 [\text{Hz}]}{17 \times 38400 [\text{baud}]} - 1 \approx 5$ | $\frac{4000000 [\text{Hz}]}{17 \times (5 + 1)} = 39216 [\text{baud}] (+2.12\%)$ |

表 11.6 UART0DR 计算范例

11.8 数据取样方法

当 RXD0 检测到输入脉冲的下降沿时，UART 接收控制线路便开始 RT 时钟计数。每位计数 15 到 17 个 RT 时钟，每个时钟可表示为 RT_n ($n = 16$ 到 0)。有 17 个 RT 时钟的位会计数 RT_{16} 到 RT_0 。有 16 个时钟的位会计数 RT_{15} 到 RT_0 。有 15 个时钟的位会计数 RT_{14} 到 RT_0 (以上均为向下计数)。在计数 RT_8 到 RT_6 期间，UART 接收控制线路会对 RXD0 引脚的输入脉冲以多数决定的方式进行取样。在 3 次取样中检测到 2 次以上相同电平将被作为该位的数据。

RT 时钟数可由 $UART0CR2<RTSEL>$ 设定为 15 到 17 的范围内。然而即使 RT 时钟数有所改变，取样工作一律在 RT_8 到 RT_6 之间进行。(图 11.6).

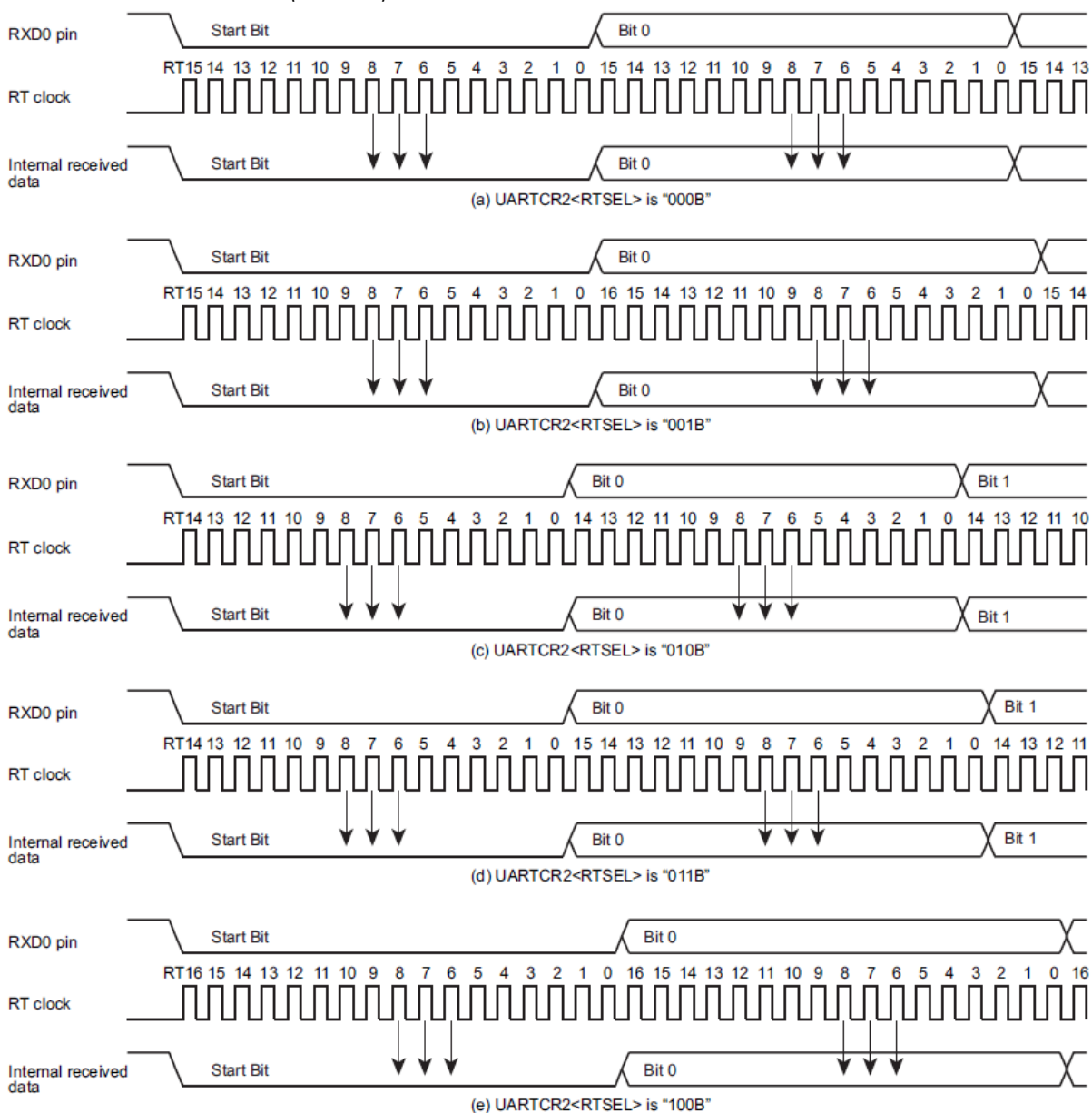


图 11.6 各种 $UART1CR2<RTSEL>$ 设定下的数据取样

若由于噪声影响等因素，在起始位的取样中检测到‘1’，RT 时钟的计数将会停止，并终止数据接收工作。而后，当 RXD0 再次检测到输入脉冲的下降沿时，RT 时钟的计数会重新开始，数据接收工作也会由起始位重新开始。

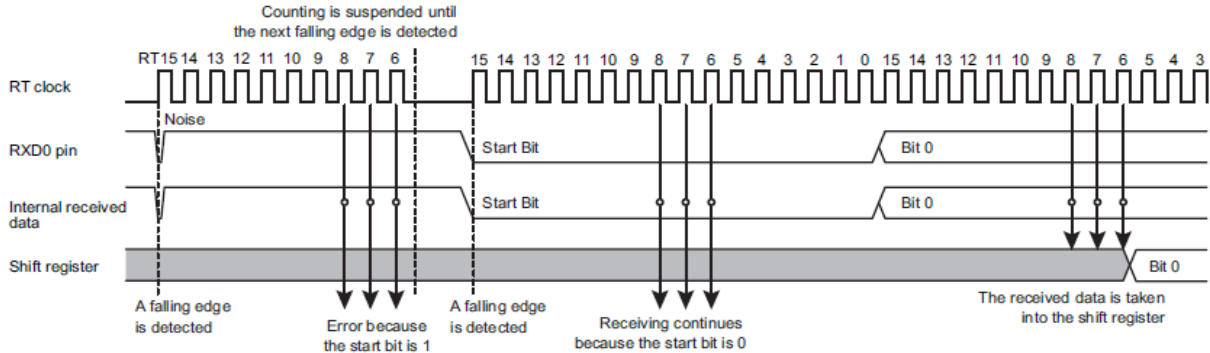


图 11.7 Start Bit Sampling

11.9 接收数据的噪声抑止

当 UART0CR2<RXDNC> 设定允许噪声抑止时，会被视为正常信号的脉冲时间如下表所示。

| RXDNC | Noise rejection time [s] | Time of pulses to be regarded as signals |
|-------|---|---|
| 00 | No noise rejection | - |
| 01 | $(UART0DR+1)/(\text{Transfer base clock frequency})$ | $2 \times (UART0DR+1)/(\text{Transfer base clock frequency})$ |
| 10 | $2 \times (UART0DR+1)/(\text{Transfer base clock frequency})$ | $4 \times (UART0DR+1)/(\text{Transfer base clock frequency})$ |
| 11 | $4 \times (UART0DR+1)/(\text{Transfer base clock frequency})$ | $8 \times (UART0DR+1)/(\text{Transfer base clock frequency})$ |

表 11.7 接收数据的噪声抑止时间

注：收发基本时钟频率为 UARTCR1<BRG> 设定之时钟频率。

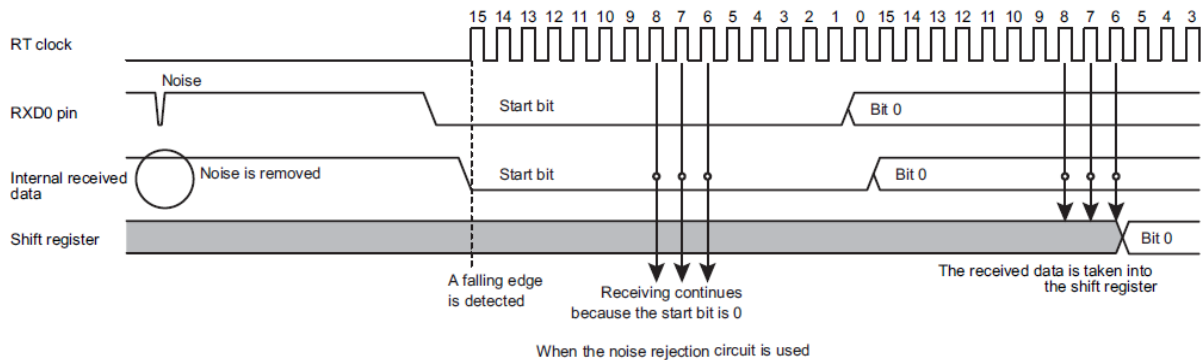


图 11.8 接收数据的噪声抑止

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

11.10 发送/接收工作

11.10.1 数据发送工作

设定 UART0CR1<TXE>为"1"。检查 UART0SR<TBFL>是否为"0"。再将数据写入发送数据寄存器 TD0BUF。对 TD0BUF 写入数据的动作会将 UART0SR<TBFL>设定为"1"。并将数据传送到发送移位寄存器。将数据依序由 TXD0 引脚输出。输出数据包含起始位、结束位(由 UART0CR1<STBT>设定为 1 位或 2 位)与奇偶校验位(若指定加入奇偶校验)。以 UART0CR1<BRG>、UART0CR2<RTSEL>与 UART0DR 选择数据收发波特率。开始数据发送时，发送寄存器 已满标帜 UART0SR<TBFL>将清除为"0"。并产生 INTTXD0 中断要求。

注 1：数据写入 TD0BUF 后，如在前一笔数据传送到移位寄存器以前发生新一笔数据的写入，新写入的数据将覆盖前一笔数据，并传送到移位寄存器。

注 2：在表 11.7 的条件下，TXD0 引脚输出将依 UART0CR1<IRDASEL>的设定固定于低电平或高电平。

| 條件 | TXD0 腳位輸出 | |
|--------------------------------------|-------------|-------------|
| | IRDASEL="0" | IRDASEL="1" |
| 當 UART0CR1<TXE>為"0" | 高電平 | 低電平 |
| 從將"1" 寫入 UART0CR1<TXE>到傳輸數據寫入 TD0BUF | | |
| 當停止模式、空間 0 或睡眠 0 模式為有效 | | |

表 11.8 TXD0 引脚输出

11.10.2 数据接收工作

设定 UART0CR1<RXE>为"1"。当透过 RXD0 引脚接收数据时，所接收的数据将传送到接收数据寄存器 RD0BUF。此时，所接收的数据包含起始位、结束位(1 位或 2 位)与奇偶校验位(若指定加入奇偶校验)。接收到结束位(1 位或 2 位)时，数据本身(8 位)将被传送到接收数据寄存器 RD0BUF。之后接收寄存器 已满标帜 UART0SR<RBFL>会被设定为"1"。并产生 INTRXD0 中断要求。以 UART0CR1<BRG>、UART0CR2<RTSEL>与 UART0DR 选择数据收发波特率。

如果接收数据时发生溢出错误，该数据将被舍弃而不会传送到接收数据寄存器 RD0BUF。原本存放在 RD0BUF 的数据将不受影响。

11.11 状态标帜

11.11.1 奇偶校验错误标帜

当收数据位的奇偶性与接收数据奇偶校验位不同时，奇偶校验错误标帜 UART0SR<PERR>将被设定为“1”。此时将发出 INTRXD0 中断要求。

如果 UART0SR<PERR>为“1”，在 UART0SR 被读取后，UART0SR<PERR>将在后续 RD0BUF 被读取后清空为“0”。(此时 RD0BUF 数值将处于未定义状态)

如果在 UART0SR 被读取后将 UART0SR<PERR>设定为“1”，则在后续 RD0BUF 被读取后，UART0SR<PERR>将不会清空为“0”。这种状况下，UART0SR<PERR>将于 UART0SR 再次被读取，且后续 RD0BUF 也被读取后被清空为“0”。

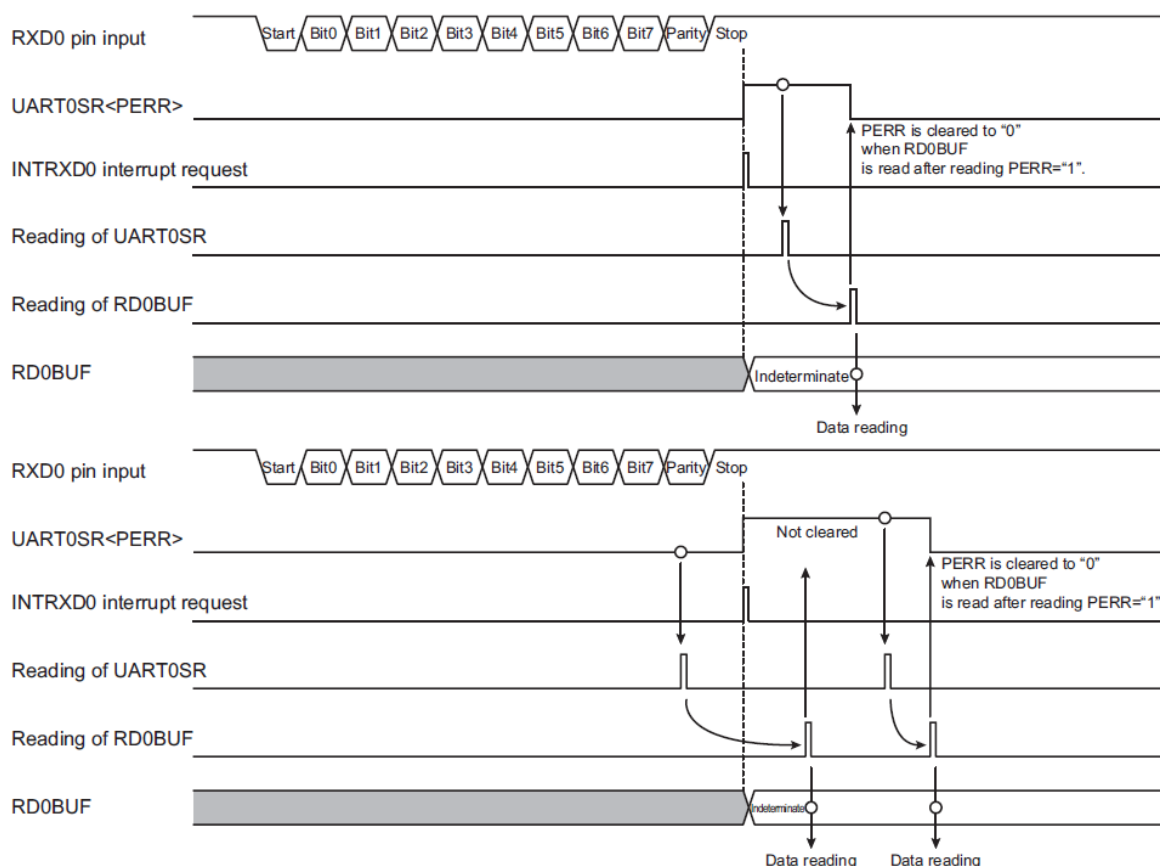


图 11.8 数据框错误的发生

11.11.2 数据框错误标识

若内部与外部的波特率不同、或由于 RXD0 引脚受噪声影响等因素使接收数据之结束位取样为“0”，数据框错误标识 UART0SR<FERR>将被设定为“1”。此时将发出 INTRXD0 中断要求。

如果 UART0SR<FERR>为“1”，在 UART0SR 被读取后，UART0SR<FERR>将在后续 RD0BUF 被读取后清空为“0”。

如果在 UART0SR 被读取后将 UART0SR<FERR>设定为“1”，则在后续 RD0BUF 被读取后，UART0SR<FERR>将不会清空为“0”。这种状况下，UART0SR<FERR>将于 UART0SR 再次被读取、且后续 RD0BUF 也被读取后被清空为“0”。

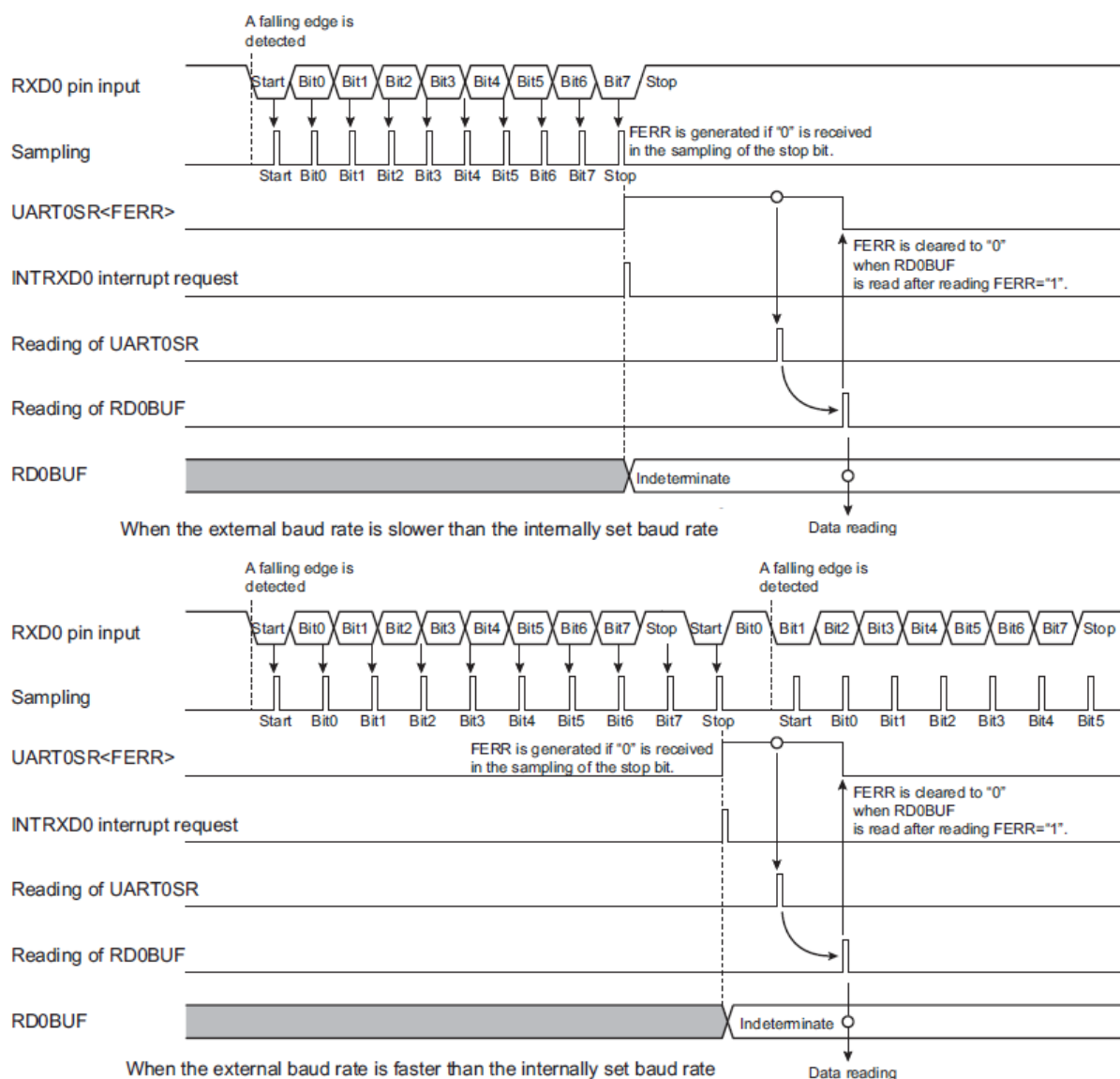


图 11.9 数据框错误的发生

11.11.3 溢出错误标识

若在前一笔接收数据由 RDOBUF 读出之前完成所有数据的接收工作，溢出错误标识 UART0SR<OERR>将被设定为“1”，并产生 INTRXD0 中断要求。发生溢出错误时所接收的数据将被舍弃，并保存前一笔接收数据。而后，如果在 UART0SR<OERR>仍为“1”时接收到数据，将不在产生 INTRXD0 中断要求。所接收的数据仍将被舍弃。(图 11.10)

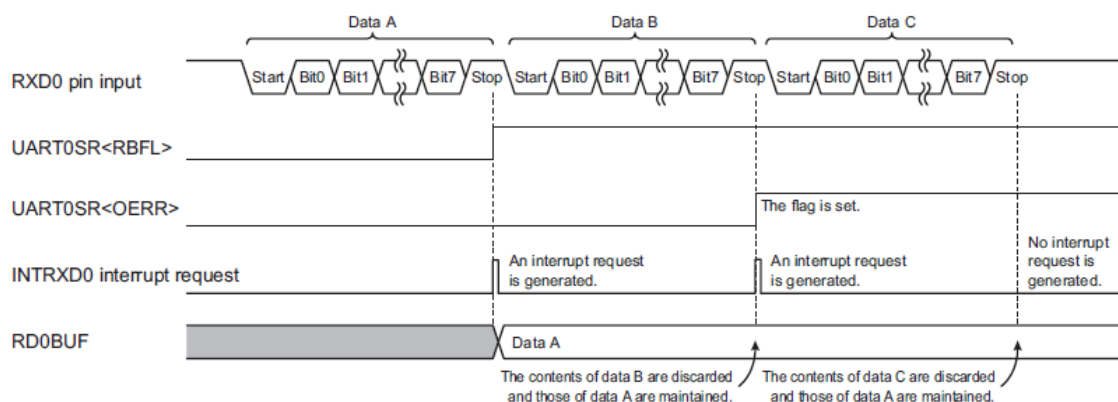
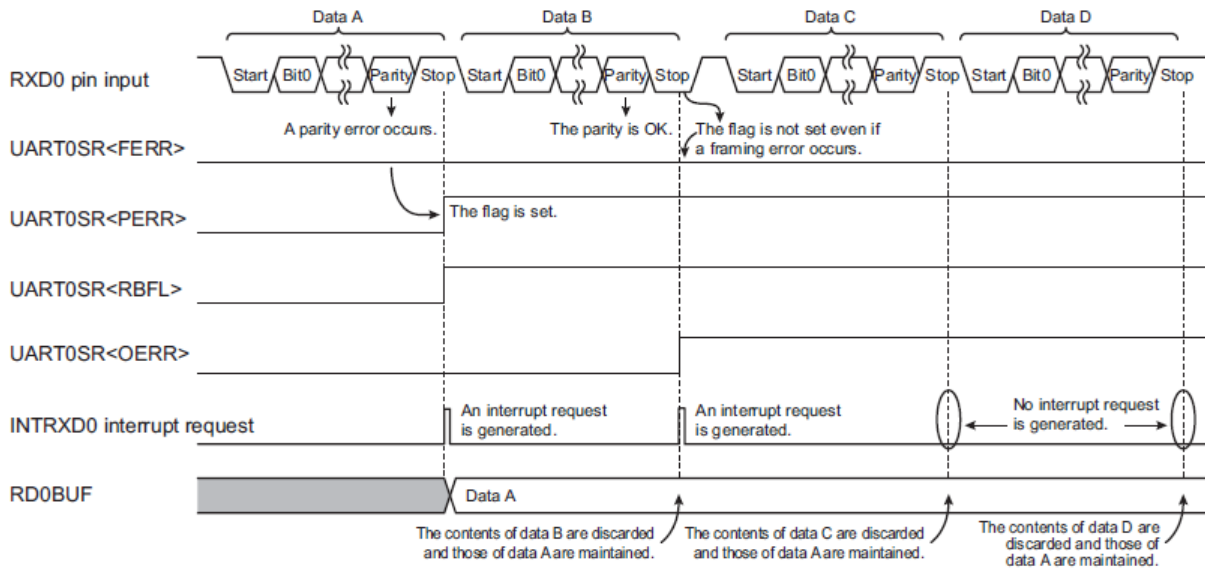


图 11.10 INTRXD0 中断要求的产生

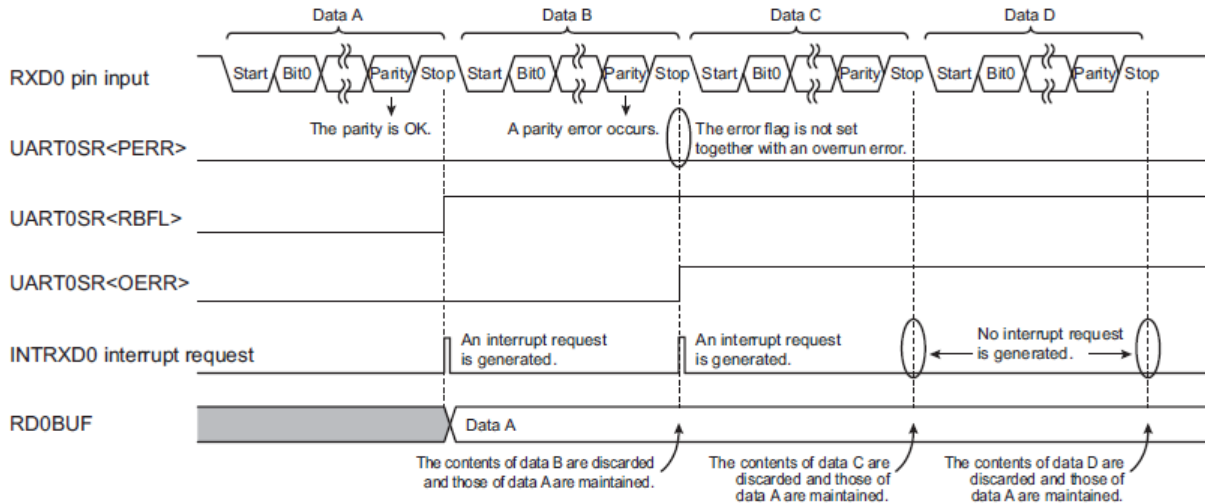
被舍弃的接收数据将无法检测到奇偶校验错误或数据框错误(因为并未设定错误标识)。也就是说，在读取 UART0SR 期间如果这两种错误和溢出错误一起被检测到，则这两种错误是前一笔接收数据(存放于 RDOBUF 的数据)所发生。(图 11.11)

如果 UART0SR<OERR>为“1”，在 UART0SR 被读取后，UART0SR<OERR>将在后续 RDOBUF 被读取后清空为“0”。(图 11.12)

如果在 UART0SR 被读取后将 UART0SR<OERR>设定为“1”则在后续 RDOBUF 被读取后，UART0SR<OERR>将不会清空为“0”。这种状况下，UART0SR<OERR>将于 UART0SR 再次被读取、且后续 RDOBUF 也被读取后被清空为“0”。(图 11.11)



When a parity error occurs in the first received data and a framing error occurs in the second data



When a parity error occurs in the second received data

图 11.11 发生溢出错误时的数据框/奇偶校验错误标识

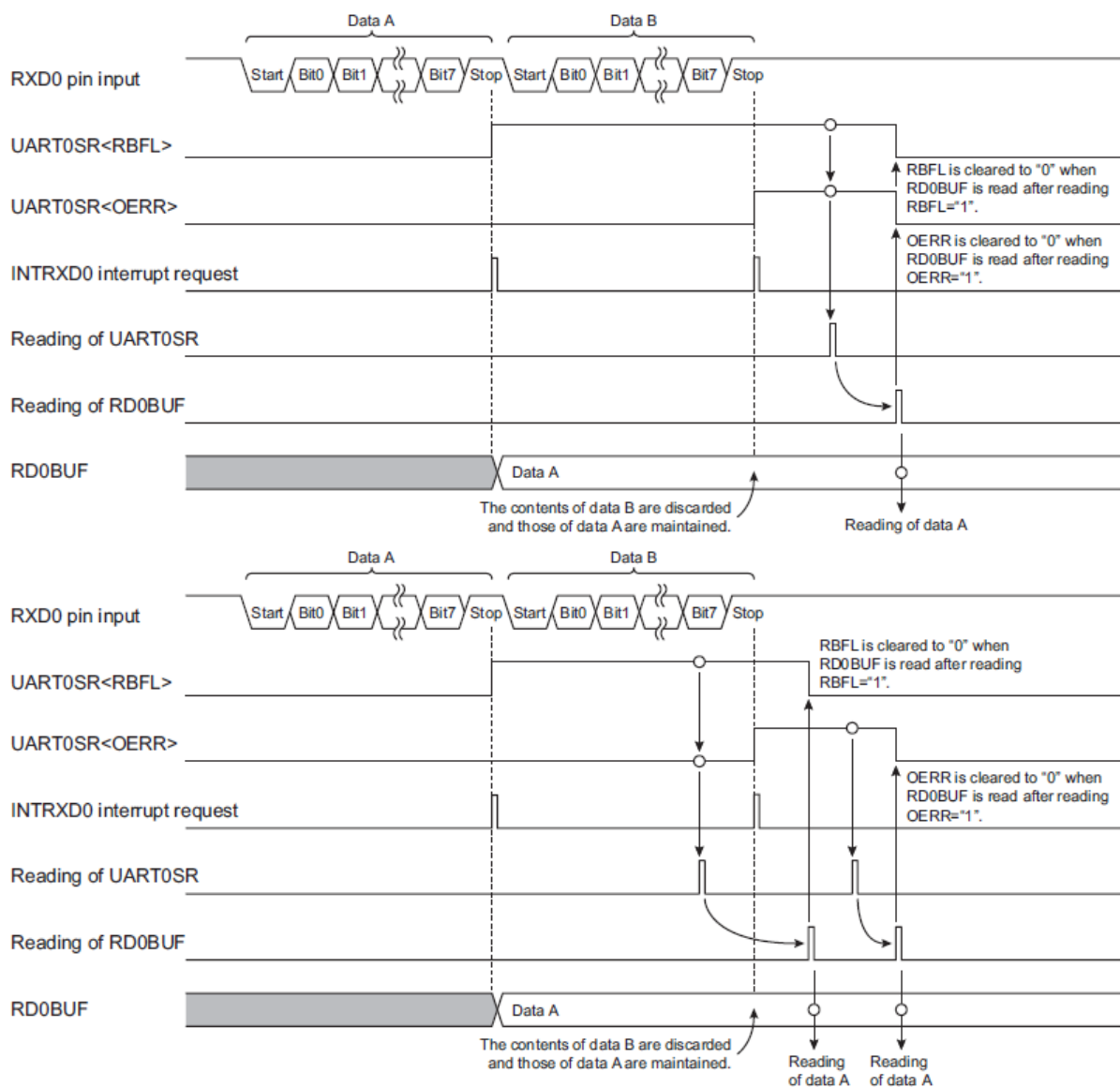


图 11.12 溢出错误标识的清除

11.11.4 接收缓存器已满标识

将接收数据存入 RD0BUF 将使 UART0SR<RBFL>被设定为“1”。

如果 UART0SR<RBFL>为“1”，在 UART0SR 被读取后，UART0SR<RBFL>将在后续 RD0BUF 被读取后清空为“0”。

如果在 UART0SR 被读取后将 UART0SR<RBFL>设定为“1”，则在后续 RD0BUF 被读取后，UART0SR<RBFL>将不会清空为“0”。这种状况下，UART0SR<OERR>将于 UART0SR 再次被读取、且后续 RD0BUF 也被读取后被清空为“0”。

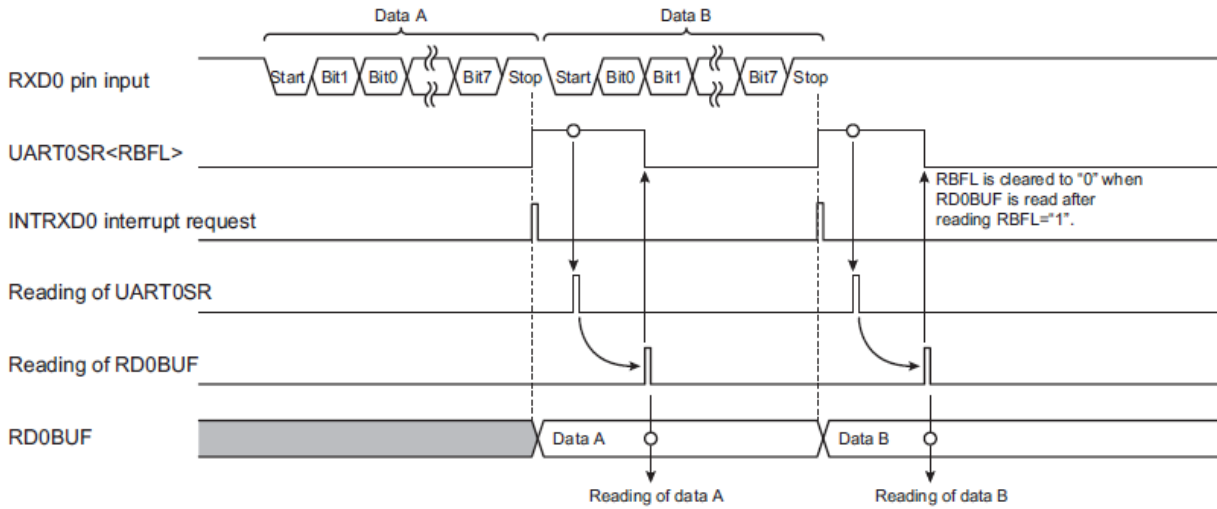


图 11.13 接收缓存器已满的发生

11.11.5 发送忙碌标识

若发送工作完成且 TD1BUF 无等候中的数据(当 $UART0SR <TBFL>$ 为“0”) $UART0SR <TBSY>$ 将被清空为“0”。当发送工作于数据写入 TD1BUF 之后重新开始时 $UART0SR <TBSY>$ 将被设定为“1” 此时将产生 $INTTXD0$ 中断要求。

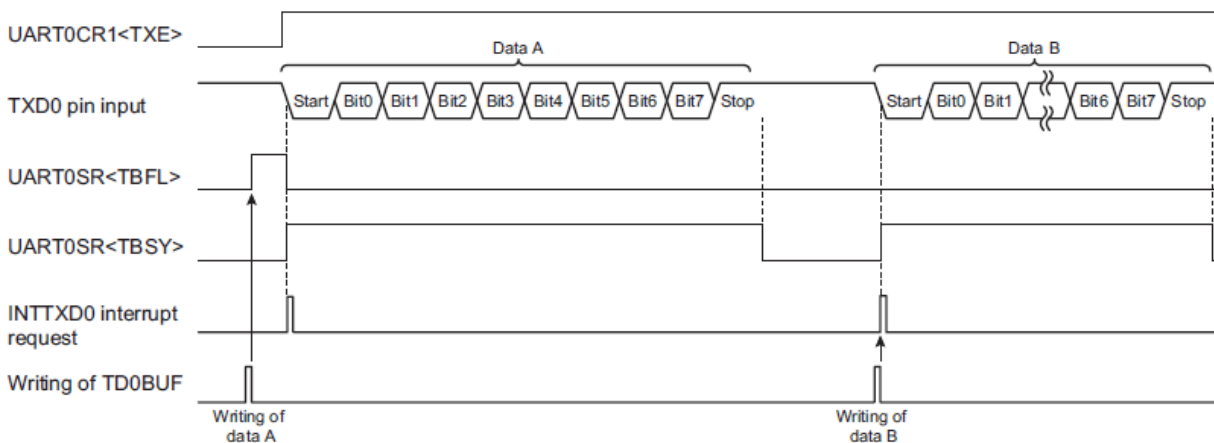


图 11.14 发送数据缓存器已满的发生与发送忙碌标识

11.11.6 发送缓存器已满标帜

当 TD0BUF 中没有数据、或当 TD0BUF 中的数据已传送到发送移位寄存器且开始发送工作时，UART0SR <TBFL> 将被清空为“0”。时将产生 INTTXD0 中断要求。

将数据写入 TD0BUF 将使 UART0SR <TBFL> 被设定为“1”。

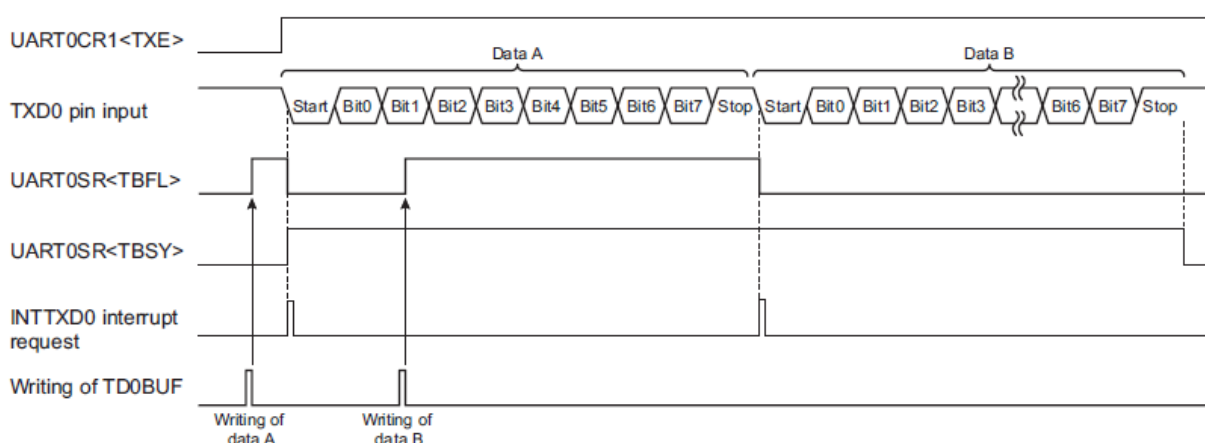


图 11.15 发送缓存器已满的发生

11.12 接收进程

图 11.16 显示接收进程的范例。进程中的标帜判断细节如表 11.9 与表 11.10 所示。

侦测到数据框错误或奇偶校验错误时，表示接收数据数值有错，应进行错误处理工作，比方将 RD0BUF 所读取的接收数据舍弃、并再一次接收数据。

侦测到溢出错误时，表示有 1 笔或多笔数据的接收工作尚未完成。由于未能被接收的数据笔数无法判定，应进行错误处理工作，比方从头开始再次接收数据。基本上，溢出错误通常发生在内部软件处理无法跟上数据收发速度的情况下。建议降低收发波特率、或修改软件以进行数据流量控制。

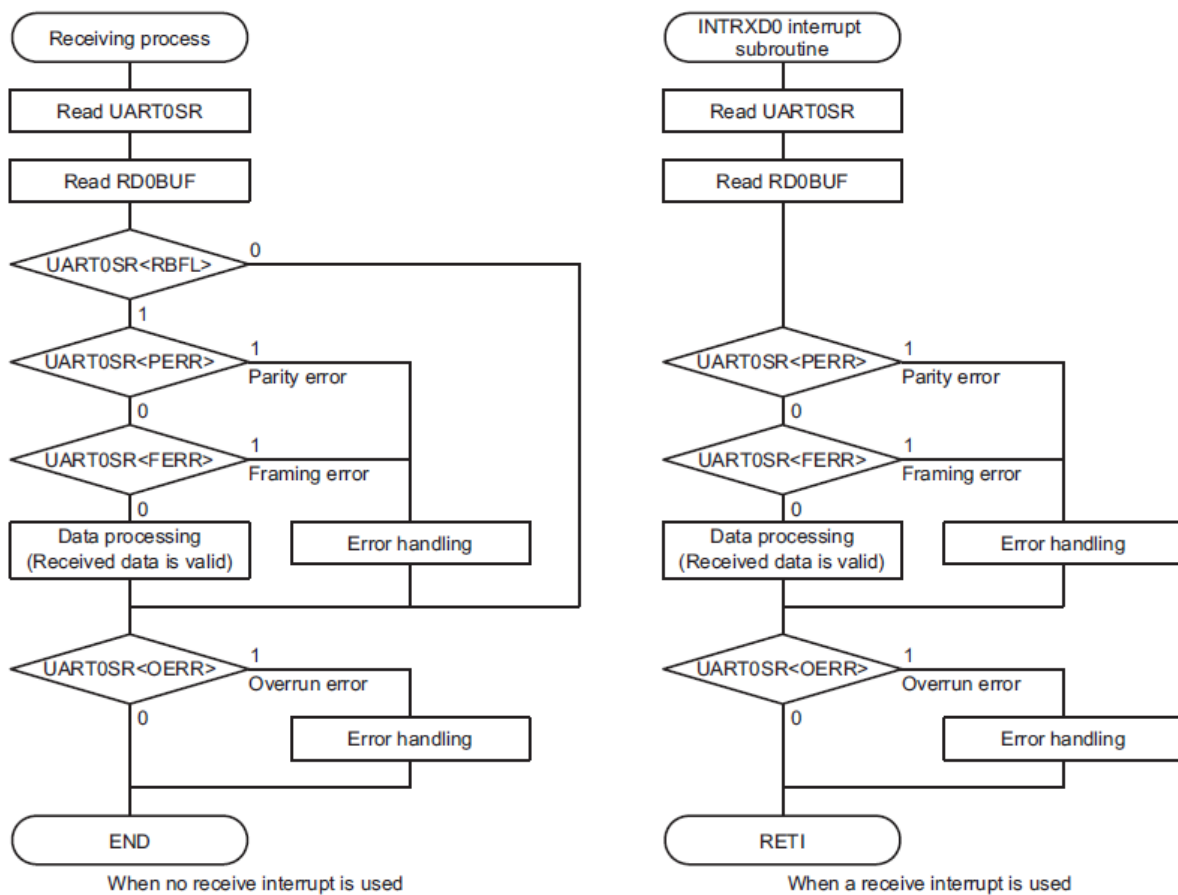


图 11.16 接收进程范例

注：若 INTRXD0 中断要求子程序中使用了数个中断，这些中断应在 UART0SR 与 RD0BUF 完成读取后才被允许。

| RBFL | FERR/PERR | OERR | State |
|------|-----------|------|--|
| 0 | - | 0 | Data has not been received yet. |
| 0 | - | 1 | Some pieces of data could not be received during the previous data receiving process (Receiving of next data is completed in the period from when UART0SR is read to when RD0BUF is read in the previous data receiving process.) |
| 1 | 0 | 0 | Receiving has been completed properly. |
| 1 | 0 | 1 | Receiving has been completed properly, but some pieces of data could not be received. |
| 1 | 1 | 0 | Received data has erroneous value(s). |
| 1 | 1 | 1 | Received data has erroneous value(s) and some pieces of data could not be received. |

表 11.9 不使用接收中断时的标识判断

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| FERR/PERR | OERR | State |
|-----------|------|---|
| 0 | 0 | Receiving has been completed properly. |
| 0 | 1 | Receiving has been completed properly, but some pieces of data could not be received. |
| 1 | 0 | Received data has erroneous value(s). |
| 1 | 1 | Received data has erroneous value(s) and some pieces of data could not be received. |

表 11.10 使用接收中断时的标识判断

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

12. Flash 存储器

Flash 存储器的烧写(编程)或擦除工作可在 MCU 模式控制下施行，Flash 存储器可由 CPU 控制存取，且可在不影响工作中的应用运行下进行 Flash 存储器的擦除与烧写。因此，此模式可用于 MQ6906 出货之后的软件调试与固件更新。

在 MCU 模式中，使用 Flash 存储器控制寄存器(FLSCR1 与 FLSCR2)来控制 Flash 存储器。此章节描述如何以 MCU 模式存取 Flash 存储器。

12.1 Flash 存储器控制

Flash 存储器由 Flash 存储器控制寄存器 1(FLSCR1)、Flash 存储器控制寄存器 2(FLSCR2)所控制。

Flash 存储器控制寄存器 1

| FLSCR1 (0x0FD0) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|-------|---|---|-------|-------|---|-----|-----|
| 位符号 | FLSMD | | | BAREA | FAREA | | - | - |
| 读/写 | R/W | | | R/W | R/W | | R/W | R/W |
| 复位后 | 0 | 1 | 0 | 0 | 0 | | 0 | 0 |

| | | |
|-------|----------------------------------|--|
| FLSMD | Flash 存储器命令序列与切换控制 | 010 : 禁止命令序列与切换工作执行 101 : 允许命令序列与切换工作执行 其他 : 系统保留 |
| BAREA | BOOTROM 映射控制 (mapping control) | MCU模式 |
| | | Serial PROM 模式 |
| | | 0 : Hide BOOTROM 1 : Show BOOTROM |
| | | 0 : - 1 : Show BOOTROM |
| FAREA | Flash 存储器区域选择控制 | 00 : 将数据区0x8000到0xFFFF分配给数据区0x8000到0xFFFF (standard mapping) 01: 将数据区0x1000到0x7FFF分配给数据区0x9000到0xFFFF (standard mapping). 10: 将代码区0x8000到0xFFFF分配给数据区0x8000到0xFFFF。 11 : 系统保留 |

注 1 : 不可对“系统保留”选项进行设定。

注 2 : Flash 存储器控制寄存器 1 具有由寄存器 FLSCR1 与移位寄存器组成的双缓存器结构。对寄存器 FLSCR2 写入“0xD5”可使寄存器设定产生映射，并使移位寄存器生效。这表示直到寄存器 FLSCR2 被写入“0xD5”以前，寄存器设定值都不会生效。可由读取寄存器 FLSCR1 检查移位寄存器的数值。

注 3 : FLSMD 必须被设定为“010”或“101”其中之一。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

Flash 存储器控制寄存器2

| FLSCR2 (0x0FD1) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|-------|---|---|---|---|---|---|---|
| 位符号 | CRIEN | | | | | | | |
| 读/写 | W | | | | | | | |
| 复位后 | * | * | * | * | * | * | * | * |

| | | |
|-------|---------------------|----------------------------------|
| CRIEN | FLSCR1 寄存器允许/禁止控制 I | 0xD5 : 允许更改 FLSCR1 设定 其他：系统保留 |
|-------|---------------------|----------------------------------|

注：如果 FLSCR2<CRIEN>设定为“0xD5”且 FLSCR1<FLSMD>设定为“101”，Flash 存储器将进入活跃状态，MCU 的消耗电流将与进行 Flash 读取期间相同。

Flash存储器控制寄存器1状态监控

| FLSCRM (0x0FD1) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|---|---|--------|--------|--------|---|---------|---|
| 位符号 | - | - | FLSMDM | BAREAM | FAREAM | | ROMSELM | |
| 读/写 | R | R | R | R | R | | R | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|--------------------|--|
| FLSMDM | FLSCR1<FLSMD>状态监控 | 0 : FLSCR1 <FLSMD>="101"设定为禁能状态 1 : FLSCR1 <FLSMD>="101"设定为始能状态 |
| BAREAM | FLSCR1<BAREA>状态监控 | 当前启用的 FLSCR1 <BAREA>的值 |
| FAREAM | FLSCR1<FAREA>状态监控 | 当前启用的 FLSCR1 <FAREA>的值 |
| ROMSELM | FLSCR1<ROMSEL>状态监控 | 当前启用的 FLSCR1 <ROMSEL>的值 |

注 1：FLSCRM 为检查 Flash 存储器控制寄存器 1 之移位寄存器数值的寄存器。

注 2：FLSMDM 只在 FLSMD="101"生效的状况下转变为“1”。

注 3：当 FLSCRM 读取指令执行时，第 6 位及第 7 位的读值为“0”。

注 4：在 serial PROM 模式下，BAREAM 的读值恒为“1”

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

Flash存储器待机控制寄存器

| FLSSTB (0x0FD2) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|---|---|---|---|---|---|---|------|
| 位符号 | - | - | - | - | - | - | - | FSTB |
| 读/写 | R | R | R | R | R | R | R | W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|------|---------------|--|
| FSTB | Flash 存储器待机控制 | 0 : 禁用 Flash 存储器待机 1 : 启用 Flash 存储器待机 |
|------|---------------|--|

注 1 : 只能使用驻留在 RAM 中的程序将值写入 FSTB。使用驻留在闪存中的程序写入的值将无效。

注 2 : 如果 FSTB 设置为“1”，请勿执行指令从闪存中读取或读取数据或将数据写入闪存。如果执行它们，将会发生闪存待机复位。

注 3 : 如果执行了读取 FLSSTB 的指令，则从第 7 位至第 0 位读取“0”。

端口输入控制寄存器 (此寄存器仅在 Serial PROM 模式下工作)

| SPCR (0x0FD3) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|---|---|---|---|---|---|------|------|
| 位符号 | - | - | - | - | - | - | PIN1 | PIN0 |
| 读/写 | R | R | R | R | R | R | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | serial PROM 模式 | MCU 模式 |
|------|--|--------------------------|--------------------------------|
| PIN1 | Serial PROM 模式下的端口输入控制 (SCLK0 引脚) | 0 : 禁止端口输入 1 : 允许端口输入 | 当允许所有端口输入， 将被读取为“0”，且无任何功能。 |
| PIN2 | Serial PROM 模式下的端口输入控制 (RXD0、TXD 和 SCLK0 除外) | 0 : 禁止端口输入 1 : 允许端口输入 | |

12.2 Flash 存储器功能

12.2.1 Flash 存储器命令序列与切换控制(FLSCR1<FLSMD>)

为防止因程序错误或 MCU 故障造成无意间对 Flash 存储器写入，Flash 存储器之命令序列与切换工作可由适当的控制器寄存器设定加以关闭(Flash 存储器可被写入保护)。设定 FLSCR1<FLSMD>为“101”、再设定 FLSCR2<CR1EN>为“0xD5”可允许 Flash 存储器执行命令序列与切换工作。设定 FLSCR1<FLSMD>为“010”、再设定 FLSCR2<CR1EN>为“0xD5”则可禁止 Flash 存储器执行命令序列。在命令序列与切换工作的执行被设定为“禁止”时若进行命令序列与切换工作，所执行的命令序列与切换工作将为无效。

复位后，FLSCR1<FLSMD>将初始化为“010”，以禁止命令序列的执行。除了对 Flash 存储器施行写入或擦除以外，FLSCR1<FLSMD>一般应设定为“010”。

注 1 : 如果 FLSCR2<CR1EN>设定为“0xD5”且 FLSCR1<FLSMD>设定为“101”，Flash 存储器将进入活跃状态，MCU 的消耗电流将与进行 Flash 读取期间相同。

注 2 : 如果 FLSCR1<FLSMD>设定为“禁止”，后续产生的命令(写入指令)将被拒绝，执行中的命令序列将不会被初始化。若要设定 FLSCR1<FLSMD>为“禁止”，必须将所有命令序列完成，并确认 Flash 存储器已被读取。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

12.3 命令序列

在 MCU 模式中，命令序列由 6 个命令组成(与 JEDEC 标准兼容)，如表 12.1 所示。

| | Command sequence | 1st Bus Write Cycle | | 2nd Bus Write Cycle | | 3rd Bus Write Cycle | | 4th Bus Write Cycle | | 5th Bus Write Cycle | | 6th Bus Write Cycle | |
|---|--|---------------------|------|---------------------|------|---------------------|------|---------------------|------------------|---------------------|------|---------------------|------|
| | | Add | Data | Add | Data | Add | Data | Add | Data | Add | Data | Add | Data |
| 1 | Byte Program | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0xA0 | BA (Note 1) | Data (Note 1) | - | - | - | - |
| 2 | Sector Erase (partial erase in units of 1KB) | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0x80 | 0x#555 | 0xAA | 0x#AAA | 0x55 | SA (Note 2) | 0x30 |
| 3 | Chip Erase (all erase) | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0x80 | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0x10 |
| 4 | Product ID Entry | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0x90 | - | - | - | - | - | - |
| 5 | Product ID Exit | 0XX | 0xF0 | - | - | - | - | - | - | - | - | - | - |
| 6 | Security Program | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0xA5 | 0xFF7F | 0x00 | - | - | - | - |

| 指令序列 | | 第 1 指令周期 | | 第 2 指令周期 | | 第 3 指令周期 | | 第 4 指令周期 | | 第 5 指令周期 | | 第 6 指令周期 | | 第 7 指令周期 | |
|------|------------------|----------|------|----------|------|----------|------|-------------|---------------|----------|------|-------------|------|----------|------|
| | | 地址 | 资料 | 地址 | 资料 | 地址 | 资料 | 地址 | 资料 | 地址 | 资料 | 地址 | 资料 | 地址 | 资料 |
| 1 | 字节编程 | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0xA0 | BA (注 1) | Data (注 1) | 0xF566 | 0xFF | | | | |
| 2 | 区块擦除(128 字节部份擦除) | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0x80 | 0x#555 | 0xAA | 0x#AAA | 0x55 | SA (注 2) | 0x20 | 0xF566 | 0xFF |
| 3 | 进入产品 ID 模式 | 0x#555 | 0xAA | 0x#AAA | 0x55 | 0x#555 | 0x90 | - | - | - | - | - | - | - | - |
| 4 | 跳出产品 ID 模式 | 0XX | 0xF0 | - | - | - | - | - | - | - | - | - | - | - | - |
| | | | | | | | | | | | | | | | |
| | | | | | | | | | | | | | | | |

表 12.1 命令序列

注 1：请指定要写入的地址与数据，地址请参照产品芯片的 Flash 地址范围，不可为无效的地址。

注 2：欲擦除的区域由地址的高 5 位指定。

注 3：命令序列执行中或命令序列中的特定任务(写入、擦除或进入产品 ID 模式)执行中，不要启动停止模式、空闲 0/1/2 模式或睡眠 0/1 模式。

注 4：#表示 0x8 到 0xF 应被指定为地址的高 4 位。通常建议指定为 0xF。

注 5：XXX = Don't care

12.3.1 字节编程

此命令以 1 个字节为单位进行 Flash 存储器写入(编程)。欲写入的地址与数据指定于第 4 个总线(bus)写入周期。例如，要将数据写入 0xC000 数据区域时，先设定 FLSCR1<FAREA>为“0y00”，FLSCR2<CR1EN>为“0xD5”，再于第 4 个总线(bus)写入周期指定 0x9000 为写入地址。每个字节的最长写入时间为 40 μs。若进行中的写入动作尚未完成，则下一个命令序列无法被执行。要检查擦除是否完成，对相同地址执行两次读取操作，执行轮询(polling)直到读取到相同数据为止。擦除期间，第 6 位在执行读取时，都会进行反转。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

注 1 : 当数据(包括 0xFF)已被写入 Flash 存储器时, 若要对该地址再次写入数据, 需确认数据写入前已透过区块擦除(sector erase)或整颗擦除(chip erase)进行现有数据的擦除。

注 2 : 数据和代码区域成为镜像区域。访问这些区域时, 会将您带到内存中的相同物理地址。执行字节程序时, 请确保将数据写入这两个区域中的一个, 而不是两个都写入。

注 3 : 除表 12-2 所示的区域外, 请勿在其他区域执行字节编程。

| Write Area | | FLSCR1 <FAREA> | Address specified by instruction (Address of 4th bus write cycle) |
|------------------------|-----------------------|-------------------|--|
| AREA D0 (Data area) | 0x1000 through 0x7FFF | 01 | 0x9000 through 0xFFFF |
| AREA D1 (Data area) | 0x8000 through 0xFFFF | 00 | 0x8000 through 0xFFFF |
| AREA C0 (Code area) | 0x1000 through 0x7FFF | 11 | 0x9000 through 0xFFFF |
| AREA C1 (Code area) | 0x8000 through 0xFFFF | 10 | 0x8000 through 0xFFFF |

表 12.2 指定的地址范围(BA)

12.3.2 区块擦除 (4K 字节部分擦除)

此命令以 4K 字节为单位进行 Flash 存储器擦除。欲擦除的区域指定于第 6 个总线(bus)写入周期地址的高 4 位。例如, 要擦除程序存储器 0x1000 到 0x1FFF 的 4K 字节, 先设定 FLSCR1<FAREA>为“0y10”、设定 FLSCR2<CR1EN>为“0xD5”, 再于第 6 个总线(bus)写入周期指定 0x9000 或 0x9FFF。区块擦除仅有效于 MCU 模式与 serial PROM 模式。

擦除 4K 字节所需的最长时间为 30 ms。若进行中的擦除动作尚未完成, 则下一个命令序列无法被执行。要检查擦除是否完成, 对相同地址执行两次读取操作, 执行轮询(polling)直到读取到相同数据为止。擦除期间, 第 6 位在执行读取时, 都会进行反转。

被擦除区域的数据一律为 0xFF。

注 1 : 数据和代码区域成为镜像区域。访问这些区域时, 会将您带到内存中的相同物理地址。执行扇区擦除时, 请确保从这两个区域之一而不是两个区域都擦除数据。

注 2 : 请勿对表 12-3 所示区域以外的区域执行扇区擦除。

| <i>Erase Area</i> | | <i>FLSCR1</i> <FAREA> | <i>Address specified by instruction</i> (Address of 6 th bus write cycle) |
|-------------------------------|------------------------------|--------------------------|---|
| <i>AREA D0</i> (Data area) | <i>0x1000 through 0x1FFF</i> | <i>01</i> | <i>0x9000 through 0x9FFF</i> |
| | <i>0x2000 through 0x2FFF</i> | | <i>0xA000 through 0xAFFF</i> |
| | <i>0x3000 through 0x3FFF</i> | | <i>0xB000 through 0xBFFF</i> |
| | <i>0x4000 through 0x4FFF</i> | | <i>0xC000 through 0xCFFF</i> |
| | <i>0x5000 through 0x5FFF</i> | | <i>0xD000 through 0xDFFF</i> |
| | <i>0x6000 through 0x6FFF</i> | | <i>0xE000 through 0xEFFF</i> |
| | <i>0x7000 through 0x7FFF</i> | | <i>0xF000 through 0xFFFF</i> |
| <i>AREA D1</i> (Data area) | <i>0x8000 through 0x8FFF</i> | <i>00</i> | <i>0x8000 through 0x8FFF</i> |
| | <i>0x9000 through 0x9FFF</i> | | <i>0x9000 through 0x9FFF</i> |
| | <i>0xA000 through 0xAFFF</i> | | <i>0xA000 through 0xAFFF</i> |
| | <i>0xB000 through 0xBFFF</i> | | <i>0xB000 through 0xBFFF</i> |
| | <i>0xC000 through 0xCFFF</i> | | <i>0xC000 through 0xCFFF</i> |
| | <i>0xD000 through 0xDFFF</i> | | <i>0xD000 through 0xDFFF</i> |
| | <i>0xE000 through 0xEFFF</i> | | <i>0xE000 through 0xEFFF</i> |
| | <i>0xF000 through 0xFFFF</i> | | <i>0xF000 through 0xFFFF</i> |

| <i>Erase Area</i> | | <i>FLSCR1</i> <FAREA> | <i>Address specified by instruction</i> (Address of 6 th bus write cycle) |
|-------------------------------|------------------------------|--------------------------|---|
| <i>AREA C0</i> (Data area) | <i>0x1000 through 0x1FFF</i> | <i>11</i> | <i>0x9000 through 0x9FFF</i> |
| | <i>0x2000 through 0x2FFF</i> | | <i>0xA000 through 0xAFFF</i> |
| | <i>0x3000 through 0x3FFF</i> | | <i>0xB000 through 0xBFFF</i> |
| | <i>0x4000 through 0x4FFF</i> | | <i>0xC000 through 0xCFFF</i> |
| | <i>0x5000 through 0x5FFF</i> | | <i>0xD000 through 0xDFFF</i> |
| | <i>0x6000 through 0x6FFF</i> | | <i>0xE000 through 0xEFFF</i> |
| | <i>0x7000 through 0x7FFF</i> | | <i>0xF000 through 0xFFFF</i> |
| <i>AREA C1</i> (Data area) | <i>0x8000 through 0x8FFF</i> | <i>10</i> | <i>0x8000 through 0x8FFF</i> |
| | <i>0x9000 through 0x9FFF</i> | | <i>0x9000 through 0x9FFF</i> |
| | <i>0xA000 through 0xAFFF</i> | | <i>0xA000 through 0xAFFF</i> |
| | <i>0xB000 through 0xBFFF</i> | | <i>0xB000 through 0xBFFF</i> |
| | <i>0xC000 through 0xCFFF</i> | | <i>0xC000 through 0xCFFF</i> |
| | <i>0xD000 through 0xDFFF</i> | | <i>0xD000 through 0xDFFF</i> |
| | <i>0xE000 through 0xEFFF</i> | | <i>0xE000 through 0xEFFF</i> |
| | <i>0xF000 through 0xFFFF</i> | | <i>0xF000 through 0xFFFF</i> |

表 12.3 指定的地址范围

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

12.3.3 进入产品 ID 模式

此命令可启动产品 ID 模式。如于产品 ID 模式执行 Flash 存储器的读取指令，可读出 Flash 存储器中的供应商 ID、Flash ID 与安全状态等信息。

| 地址 | 意义 | 读取值 |
|--------|----------------------------|---|
| 0xF000 | 供货商 ID (Vendor ID) | 0x98 |
| 0xF001 | Flash 存储器 ID (Flash ID) | 0x4D |
| 0xFF7F | 安全状态 (Security Status) | 0xFF : 数据安全保护功能未开启 0xFF 以外的值 : Flash 数据安全保护功能已开启 |

表 12.4 产品 ID 模式可读出的数值定义

12.3.4 跳出产品 ID 模式

此命令用于跳出产品 ID 模式。

| Address | Meaning | Read value |
|---------|-----------------|--|
| 0xF000 | Vendor ID | 0x98 |
| 0xF001 | Flash ID | 0x4D |
| 0xFF7F | Security status | 0xFF: Security program disabled Other than 0xFF: Security program enabled |

表 12.5 产品 ID 模式下的读值

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13. Serial PROM 模式

MQ6906 具 4K-bytes BOOTROM (Mask ROM) 可用于 Flash 编程。BOOTROM 在 Serial PROM 模式下可使用。Serial PROM 模式由 RXD0/SI0、TXD0/SO0、MODE pin 与 RESETB 脚位控制。在 Serial PROM 模式下透过 UART 或 SIO 进行通信。

| 参数 | 最小 | 最大 | 单位 |
|------|-----|-----|-----|
| 工作电压 | 4.5 | 5.5 | V |
| 高速频率 | 1 | 8 | MHz |

表 13.1 Serial PROM 模式工作范围

13.1 设定 Serial PROM 模式

13.1.1 Serial PROM 模式控制脚位

进行上板编程，需激活 serial PROM 模式。表 13.2 列出激活 serial PROM 模式需进行的脚位设定。


| Pin | Setting |
|----------------------|---|
| RXD0 / SI0 / P21 pin | H Level |
| TXD0 / SO0 / P20 pin | H Level |
| MODE, RESETB pin |  |

表 13.2 设定 Serial PROM 模式

注：激活 serial PROM 模式，需使用上拉电阻将 RXD0/SI0/P21 与 TXD0/SO0/P20 脚位设置为高电平(H-Level)

| 脚位名称 (serial PROM 模式) | 输入/ 输出 | 功能 | 注 1 | 脚位名称 (MCU 模式) |
|--------------------------|-----------|---|-----|------------------|
| TXD0 / SO0 | 输出 | Serial PROM 模式控制/串行数据输出 | 注 1 | TXD0 / SO0 / P20 |
| RXD0 / SIO | 输入 | Serial PROM 模式控制/串行数据输入 | | RXD0 / SIO / P21 |
| RESETB | 输入 | Serial PROM 模式控制 | | RESETB |
| MODE | 输入 | Serial PROM 模式控制 | | MODE |
| SCLK0 | 输入 | 串行时钟输入(使用SIO时)·在serial PROM 模式·端口将处于高阻抗状态(high-impedance state) 使用UART·端口输入将固定于指定的输入电平·以防止穿透电流(penetration current)。欲启动端口输入·需透过RAM加载过程控制程序(RAM loader control program) 将SPCR<PIN1>设为“1”。 | | SCLK0 |
| VDD | 电源 | 2.7V 到 5.5V | | |
| VAREF / AVDD | 电源 | 连接到 VDD. | | |
| VSS | 电源 | 0V | | |
| RXD0、TXD0之外的输入/输出端口 | 输入/ 输出 | 在serial PROM 模式·端口将处于高阻抗状态(high-impedance state)。端口输入将固定于指定的输入电平·以防止穿透电流(penetration current)。要启动端口输入·需透过RAM加载过程控制程序(RAM loader control program) 将SPCR<PIN0>设为“1”。 | | |
| XIN | 输入 | 连结振荡器·脚位进行 self-oscillate. | | |
| XOUT | 输出 | 连结振荡器·脚位进行 self-oscillate. | | |

表 13.3 Serial PROM 模式下的脚位功能

注：如果板上有其他组件·有可能造成板上编程(on-board programming)时·干扰通信引脚的数据传输。建议将其他组件进行隔离·以防止相关脚位被影响。

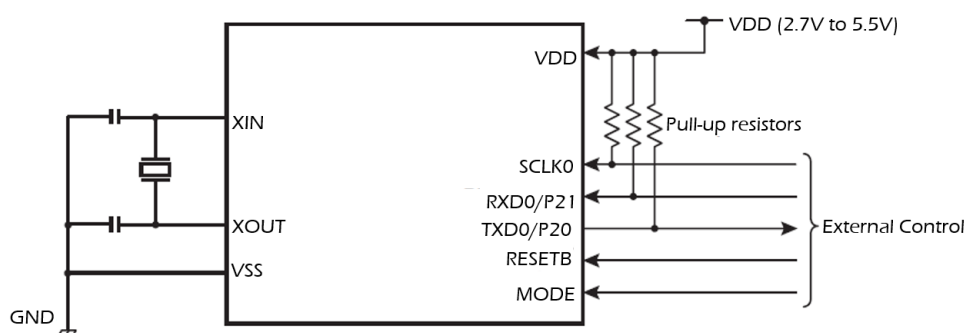


图 13.1 Serial PROM 模式脚位设定

注 1：使用 UART 时·无需控制 SCLK0 脚位。

注 2：脚位设定信息可以参考表 13-3 “Serial PROM 模式下的脚位功能”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.2 Serial PROM 模式

透过以下步骤可启动 serial PROM 模式。

1. 供电给 VDD 引脚.
2. 设定 RESETB 与 MODE 脚位为低电平
3. 设定 RXD0/SIO/P21 与 TXD0/SO0/P20 脚位为高电平
4. 等待直到电源与时钟振荡稳定.
5. 将 RESETB 与 MODE 脚位从低电平设定为高电平
6. 当设置时间过后，将 matching data 0x86 或 0x30 输入到 RXD0/SIO/P21 脚位

13.3 接口规格

Serial PROM 模式支持两种通讯方式: UART 与 SIO。将根据复位后所接收到的第一个串行数据选择通信方法，要执行板上程序，外部控制(PC 或 MCU)的通讯格式需如下章节进行设置。

13.3.1 SIO

- 传输速率: 250 kbps (最大.)
- 数据长度: 8 bits
- Slave (external clock)
- Hardware flow 控制(SO0 脚位)

当复位后接收到的第一笔数据为"0x30"，则会启动 SIO。

在 SIO 通讯，MQ6906 将为从设备(slave device)，外部控制器需提供 MQ6906 SCLK0 引脚进行同步。当 MQ6906 没有输出串行数据，将会透过 SO0 引脚进行硬件流程控制。当内部数据尚未处理完成确已经接收到数据，则 SO0 引脚将输出低电平；当内部数据处理接近完成或已完成，则 SO0 引脚将输出高电平。外部控制器需在开始提供串行时钟前检查 SO0 引脚状态。

13.3.2 UART

- Baud rate: 9600 to 128000 bps (自动侦测)
- 数据长度: 8 bits (LSB 优先)
- 奇偶校验位(Parity bit): 无
- 停止位(STOP bit): 1 bit

当复位后接收到的第一笔数据为"0x86"，则会启动 UART。并测量接收到的数据脉冲宽度(0x86)，并自动建立参考波特率。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

在 SIO 通讯，MQ6906 将为从设备(slave device)，外部控制器需提供 MQ6906 SCLK0 引脚进行同步。当 MQ6906 没有输出串行数据，将会透过 SO0 引脚进行硬件流程控制。当内部数据尚未处理完成确已经接收到数据，则 SO0 引脚将输出低电平；当内部数据处理接近完成或已完成，则 SO0 引脚将输出高电平。外部控制器需在开始提供串行时钟前检查 SO0 引脚状态。

后续所有数据传输，都会使用该波特率。不同工作模式下可使用的波特率会有不同(可参考下表)，但也有可能受到外部控制器(例如: PC)的震荡器频率误差，或通信引脚的负载或其他原因影响，而无法正常工作。

| | 9600 bps | 19200 bps | 38400 bps | 57600 bps | 115200 bps | 128000 bps |
|-----------|----------|-----------|-----------|-----------|------------|------------|
| 8MHz | V | V | V | V | V | V |
| 7.3728MHz | V | V | V | V | V | - |
| 6.144MHz | V | V | V | - | - | V |
| 6MHz | V | V | V | V | V | V |
| 5MHz | V | V | V | - | - | - |
| 4.9152MHz | V | V | V | V | - | - |
| 4.19MHz | V | V | V | - | - | V |
| 4MHz | V | V | V | V | V | V |
| 2MHz | V | V | V | V | - | - |
| 1MHz | V | V | - | V | - | - |

表 13.4 波特率与系统频率对照表

注：“V” 可使用的 baud rate. “-” 不可使用的波特率。

13.4 Memory Mapping

在 Serial PROM 模式, BOOTROM (mask ROM) 将分别映射到 data area 的 0x1000 到 0x17FF，与 code area 的 0x1000 到 0x1FFF。

透过 RAM 加载过程控制程序(RAM loader control program,后续章节称为 0x60 指令)，对 flash 进行数据写入或擦除与原始程序，在使用 FLSCR1 与 FLSCR2 进行区域切换时，必需执行数据写入或擦除。

当执行写入 flash 指令(后续称为 0x30 指令)或 flash 擦除指令(后续称为 0xF0 指令)，BOOTROM 会自动转换地址。Flash 的地址须指定与 MCU 模式中指定的地址相同(如: FLSCR1<BAREA>="0") 即 0x8000 到 0xFFFF。

当执行内存写入指令(后续称为 0x30 指令)或内存擦除指令(后续称为 0xF0 指令)，则 BOOTROM 自动转换地址。因此作为闪存地址，请指定与 MCU 模式(FLSCR1<BAREA>="0")中指定的地址相同的地址，即 0x8000 到 0xFFFF。

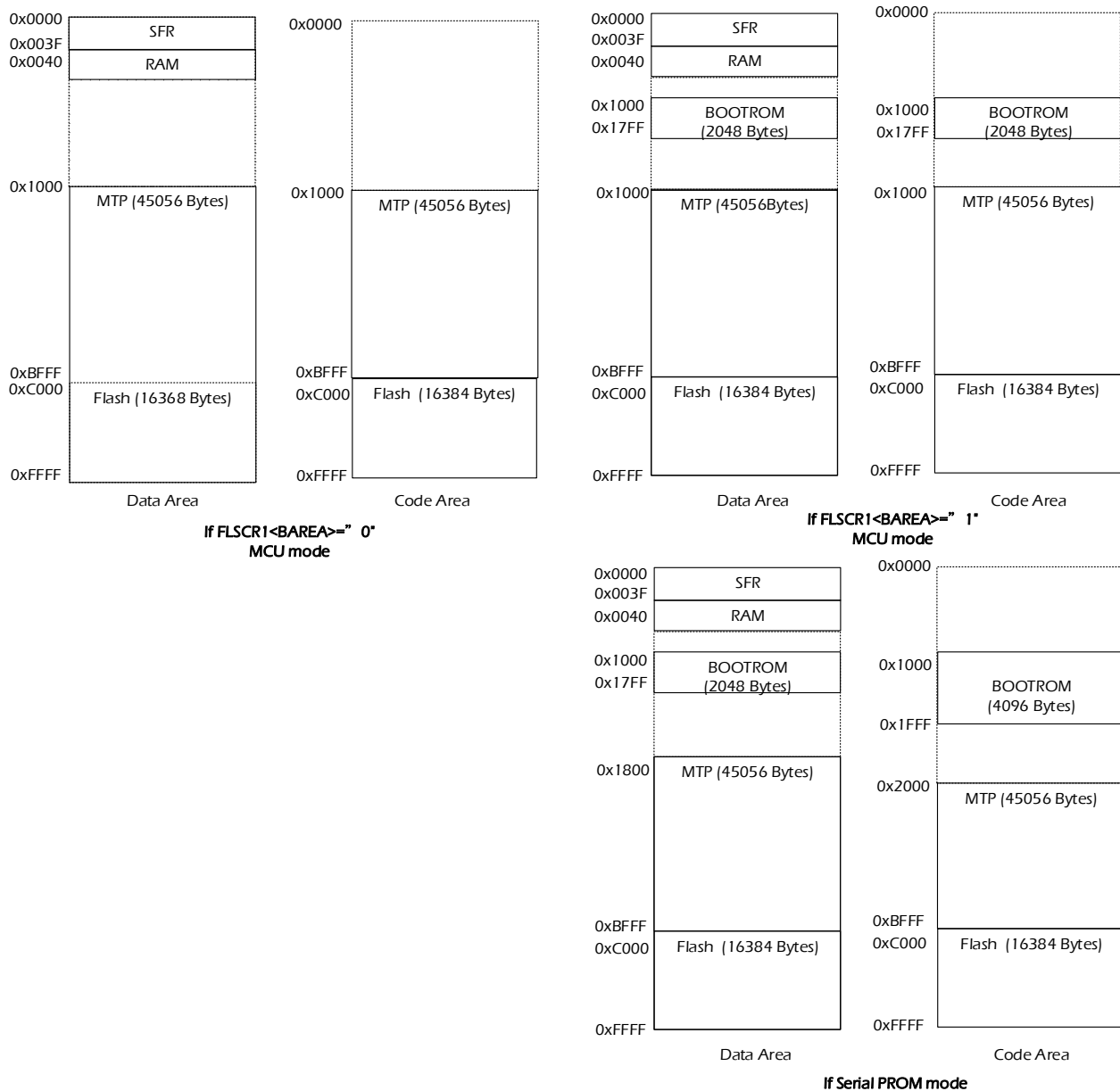


图 13.2 Memory Mapping

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.5 操作指令

Serial PROM 模式，相关指令如下表所列。

复位后，将进入待机状态(standby state)，并等待匹配的数据 (0x86 or 0x30) 到达。

| 指令数据 | 操作指令 | 叙述 |
|-------------|----------------------|---|
| 0x86 或 0x30 | 设置 (比对 data 1, 2) | 当复位释放后，serial PROM 模式将启动此指令： 若比对data 1 为 0x86，将以UART进行通信；若比对data 1 为0x30，将以SIO格式进行通信 |
| 0xF0 | Flash 内存擦除 | 数据可被擦除 flash 内存区域 (地址 0x8000 到 0xFFFF). |
| 0x30 | Flash 内存写入 | 数据可被写入 flash 内存区域(地址 0x8000 到 0xFFFF). |
| 0x40 | Flash 内存读取 | 数据可被读取 flash 内存区域(地址 0x8000 到 0xFFFF). |
| 0x60 | RAM 加载 | 数据可被写入特定 RAM 区域(地址 0x0060 到 0x083F). |
| 0x90 | Flash 内存校验和输出 | 0xFF检查数据与整个flash 内存区域(地址0x8000 到0xFFFF)的校验和输出(降位输出，从高位到低位). |
| 0xC0 | 产品 ID 代码输出 | 产品 ID 代码输出. |
| 0xC3 | Flash 内存状态输出 | 安全程序状态或其他状态代码输出 |
| 0xFA | Flash 内存安全设置 | 启动安全程序设置. |

表 13.5 Serial PROM 模式下的操作指令

各操作指令描述如下：

1. Flash 内存擦除指令

芯片擦除(内存整体擦除)可用于擦除 Flash 内存的数据。擦除区域的数据为 0xFF。如禁用安全程序设置，执行芯片擦除的擦除指令。擦除内存数据之前，需先进行密码验证(产品若为空白产品或 EPFC_OP 为 0xFF 则不需进行)。当密码认证失败时，将不会执行擦除指令。

2. Flash 内存写入指令

可以单字节(single-byte)为单位将数据写入 Flash 内存中的指定地址。设置外部控制器，已 Intel Hex 格式传输数据以二进制数据格式写入。如果直到最后，纪录都没有发生错误，则 MCU 会计算整个闪存区域(0x8000 到 0xFFFF)中的校验和，并回传计算结果。当安全程序启动时，内存写入模式将无法被执行。在此状况下，在使用闪存擦除命令预先执行芯片擦除。当执行内存写入指令之前，MCU 需先进行密码认证(若产品为空白产品则不需要)。当密码认证失败，内存写入指令将不会被执行。

3. Flash 内存读取指令

可从 flash 内存的指定地址，以单字节(single-byte)为单位读取数据。设置外部控制器，以便在读取开始的地方传输内存中的地址与字节数。当输出的数据数等于字节数之后，MCU 将计算输出数据的校验和。当安全程序启动时，flash 内存读取指令将无法被执行，在此状况下，预先使用 flash 内存擦除指令执行芯片擦除。在执行 flash 内存读取指令前需先进行密码验证(若产品为空白产品则不需进行密码验证)。如果密码验证失败，则指令将不会被执行。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

4. RAM 加载指令

RAM 加载将外部控制器的 Intel Hex 格式数据传输到 RAM。当传输正常完成传输，则将计算校验和，传输计算结果，并跳到第一个数据纪录所指定的 RAM 地址，并执行用户程序。当安全程序启动时，RAM 加载指令将不会被执行，在此状况下，预先使用 flash 内存擦除指令执行芯片擦除。在执行 RAM 加载指令之前，MCU 需先进行密码认证，才可执行 RAM 加载指令(若产品为空白产品则不需进行密码认证)。

5. Flash 内存校验和输出指令

计算整个 flash 内存区域(0x8000 到 0xFFFF)校验和，并将计算结果回传。

6. 产品 ID 代码输出指令

用于标示产品的代码输出。输出代码各别包含有关 ROM 区域与 RAM 区域。外部控制器将读取此代码以辨别要写入的产品。

7. Flash 内存状态输出指令

输出 0xFFE0 到 0xFFFF 的状态与安全程序状态。外部控制器将读此代码以辨别 flash 内存状态。

8. Flash 内存安全设定指令

在 Parallel mode 下，此指令将禁止读取或写入 flash 内存。在 Serial PROM 模式下，flash 内存写入指令与 RAM 加载指令将被禁止。当关闭 flash 内存安全程序，执行 flash 内存擦除指令执行芯片擦除。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.5.1 Flash 内存擦除指令(0xF0)

表 13.6 表示 flash 内存擦除指令.

| | 传输字节 | 从外部控制器传输数据到 MQ6906 | 波特率 | 从 MQ6906 传输数据到外部控制器 |
|-------------|--------------------------|--|---|---|
| BOOT ROM | 1st byte | Matching data 1 (0x86 or 0x30) | Automatic adjustment | -(Automatic baud rate adjustment) |
| | 2nd byte | - | Baud rate after adjustment | OK : Echo back data (0x86 or 0x30) Error : No data transmitted |
| | 3rd byte | Matching data 2 (0x79 or 0xCF) | Baud rate after adjustment | - |
| | 4th byte | - | Baud rate after adjustment | OK : Echo back data (0x79 or 0xCF) Error : No data transmitted |
| | 5th byte | Operation command data (0xF0) | Baud rate after adjustment | - |
| | 6th byte | - | Baud rate after adjustment | OK : Echo back data (0xF0) Error : 0xA1 × 3, 0xA3 × 3, 0x63 × 3 (note 1) |
| | 7th byte | Password count storage address bit 23 to 16 | Baud rate after adjustment | - |
| | 8th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 9th byte | Password count storage address bit 15 to 08 | Baud rate after adjustment | - |
| | 10th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 11th byte | Password count storage address bit 07 to 00 | Baud rate after adjustment | - |
| | 12th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 13th byte | Password comparison start address bit 23 to 16 | Baud rate after adjustment | - |
| | 14th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 15th byte | Password comparison start address bit 15 to 08 | Baud rate after adjustment | - |
| | 16th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 17th byte | Password comparison start address bit 07 to 00 | Baud rate after adjustment | - |
| | 18th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 19th byte | Password string | Baud rate after adjustment | - |
| : | | | | |
| mth byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted | |
| n-th - 2 | Erase area specification | Baud rate after adjustment | - | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | | |
|------------------|--|----------------------------|---|
| byte | | | |
| n-th - 1 byte | | Baud rate after adjustment | OK : Checksum (upper byte) Error : No data transmitted |
| n-th byte | | Baud rate after adjustment | OK : Checksum (lower byte) Error : No data transmitted |
| n-th + 1 byte | (Wait for the next operation command data) | Baud rate after adjustment | |

表 13.6 Flash 内存擦除指令

注 1：“0x**x3”表示装置传输 3 字节的 0x**之后，将进入空闲状态。

注 2：当 Flash 内存的 0xFFA 为 0xFF 或为空白产品，请不要发送密码字符串。(但是，必须发送密码计数存储地址与密码比较起始地址。)

注 3：如果在第 n-2 字节处的传输小于 0x20 (执行扇区擦除) 且 flash 内存的 0xFFFA 为 0xFF，则产品将进入空闲状态。

注 4：若发生密码错误，产品将会停止通信并且进入空闲状态。因此若发生密码错误，透过 RESETB 脚位进行初始化，并重新启动 serial PROM 模式。

注 5：如果在传输密码地址或密码字符串时发生通信错误，则产品将停止通信并且进入空闲状态。若发生错误，透过 RESETB 脚位进行初始化，并重新启动 serial PROM 模式。

Flash 内存擦除指令用于指定擦除区域的第 n-2 字节处。若指定数据大于 0x20，则执行芯片擦除(flash 内存整体擦除)，并关闭 flash 内存的安全程序。因此若要禁用 Flash 内存中的安全程序，请执行芯片擦除。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

擦除区域规格数据(data at n-th-2 bytes)

| | | | | | | | | |
|-----|--------|---|---|---|---|---|---|---|
| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | ERASEC | | | | | | | |

| | | | |
|--------|--------|-----------------------|-----------------|
| ERASEC | 擦除起始地址 | 0x00 | 0x0000 - 0x83FF |
| | | 0x01 | 0x8400 - 0x87FF |
| | | 0x02 | 0x8800 - 0x8BFF |
| | | 0x03 | 0x8C00 - 0x8FFF |
| | | 0x04 | 0x9000 - 0x93FF |
| | | 0x05 | 0x9400 - 0x97FF |
| | | 0x06 | 0x9800 - 0x9BFF |
| | | 0x07 | 0x9C00 - 0x9FFF |
| | | 0x08 | 0xA000 - 0xA3FF |
| | | 0x09 | 0xA400 - 0xA7FF |
| | | 0x0A | 0xA800 - 0xABFF |
| | | 0x0B | 0xAC00 - 0xAFFF |
| | | 0x0C | 0xB000 - 0xB3FF |
| | | 0x0D | 0xB400 - 0xB7FF |
| | | 0x0E | 0xB800 - 0xBBFF |
| | | 0x0F | 0xBC00 - 0xBFFF |
| | | 0x10 | 0xC000 - 0xC3FF |
| | | 0x11 | 0xC400 - 0xC7FF |
| | | 0x12 | 0xC800 - 0xCBFF |
| | | 0x13 | 0xCC00 - 0xCFFF |
| | | 0x14 | 0xD000 - 0xD3FF |
| | | 0x15 | 0xD400 - 0xD7FF |
| | | 0x16 | 0xD800 - 0xDBFF |
| | | 0x17 | 0xDC00 - 0xDFFF |
| | | 0x18 | 0xE000 - 0xE3FF |
| | | 0x19 | 0xE400 - 0xE7FF |
| | | 0x1A | 0xE800 - 0xEBFF |
| | | 0x1B | 0xEC00 - 0xEFFF |
| | | 0x1C | 0xF000 - 0xF3FF |
| | | 0x1D | 0xF400 - 0xF7FF |
| | | 0x1E | 0xF800 - 0xFBFF |
| | | 0x1F | 0xFC00 - 0xFFFF |
| | | 0x20 或其他芯片擦除 (整个区域擦除) | |

注 1: 如果在不存在的 flash 内存区域执行扇区擦除, 则 MCU 将停止通信, 并进入空闲状态。

注 2: 若系统保留的数据被发送, 则 MCU 将停止通信, 并进入空闲状态。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.5.2 Flash 内存写入指令 (操作指令: 0x30)

表 13.7 表示 flash 内存写入指令的传输格式.

| | 传输字节 | 从外部控制器传输数据到 MQ6906 | 波特率 | 从 MQ6906 传输数据到外部控制器 |
|---------------|---------------------------|--|---|---|
| BOOT ROM | 1st byte | Matching data 1 (0x86 or 0x30) | Automatic adjustment | (Automatic baud rate adjustment) |
| | 2nd byte | - | Baud rate after adjustment | OK : Echo back data (0x86 or 0x30) Error : No data transmitted |
| | 3rd byte | Matching data 2 (0x79 or 0xCF) | Baud rate after adjustment | - |
| | 4th byte | - | Baud rate after adjustment | OK : Echo back data (0x79 or 0xCF) Error : No data transmitted |
| | 5th byte | Operation command data (0x30) | Baud rate after adjustment | OK : Echo back data (0x30) |
| | 6th byte | - | Baud rate after adjustment | - Error : 0xA1 × 3, 0xA3 × 3, 0x63 × 3 |
| | 7th byte | Password count storage address bit 23 to 16 | Baud rate after adjustment | - |
| | 8th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 9th byte | Password count storage address bit 15 to 08 | Baud rate after adjustment | - |
| | 10th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 11th byte | Password count storage address bit 07 to 00 | Baud rate after adjustment | - |
| | 12th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 13th byte | Password comparison start address bit 23 to 16 | Baud rate after adjustment | - |
| | 14th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 15th byte | Password comparison start address bit 15 to 08 | Baud rate after adjustment | - |
| | 16th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 17th byte | Password comparison start address bit 07 to 00 | Baud rate after adjustment | - |
| | 18th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 19th byte | Password string | Baud rate after adjustment | - |
| : | | | | |
| mth byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted | |
| m-th + 1 byte | Intel Hex format (binary) | Baud rate after adjustment | - | |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | | |
|---------------|--|----------------------------|---|
| n-th -3 byte | | | |
| n-th - 2 byte | | Baud rate after adjustment | OK : 0x55 Overwrite detect : 0xAA |
| n-th - 1 byte | | Baud rate after adjustment | OK : Checksum(high) Error : No data transmitted |
| n-th byte | | Baud rate after adjustment | OK : Checksum (lower byte) Error : No data transmitted |
| n-th + 1 byte | [Wait for the next operation command data] | Baud rate after adjustment | |

表 13.7 内存写入指令的传输格式

注 1 : "0x** * 3" 表示装置传输 3 字节的 0x** 之后，将进入空闲状态。

注 2 : 如果 0xFFE0 到 0xFFFF 均为 0xFF，则将不会进行密码认证，因此不需要传送密码字符串。但是即使是空白产品也需定义密码计数存储地址与密码比较起始地址。当密码计数存储地址与密码比较起始地址不正确时，产品将会停止通信并且进入空闲状态。若发生密码错误，透过 RESETB 脚位进行初始化，并重新启动 serial PROM 模式。

注 3 : 当 flash 内存的安全程序启动或发生密码认证错误，产品将会停止通信并且进入空闲状态。发生密码错误，透过 RESETB 脚位进行初始化，并重新启动 serial PROM 模式。

注 4 : 如果在传输密码地址或密码字符串时发生通信错误，则产品将停止通信并且进入空闲状态。若发生错误，透过 RESETB 脚位进行初始化，并重新启动 serial PROM 模式。

注 5 : 如果 flash 内存的数据皆相同，请确保地址 0xFFE0 到 0xFFFF 不要写入数据。如果将数据写入此地址，则会发生密码错误且无法执行后续动作。

注 6 : 第 n-2 字节为侦测是否覆写的旗帜。若要写入数据的存储器地址内容不是 0xFF，则第 n-2 个字节为 0xAA (数据将不会写入此地址，并会跳过写入数据的过程)。不论是否有写入数据，会基于存储区域的数据计算第 n-1 字节或第 n 字节的校验和。因此，若侦测到发生覆写，则传输数据的校验和将与第 n-1 字节或第 n 个字节的校验和不匹配。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.5.3 Flash 内存读取指令(操作指令: 0x40)

表 13.8 表示 Flash 内存读取指令的传输格式。

| | 传输字节 | 从外部控制器传输数据到 MQ6906 | 波特率 | 从 MQ6906 传输数据到外部控制器 |
|-------------|-----------|--|----------------------------|--|
| BOOT ROM | 1st byte | Matching data 1 (0x86 or 0x30) | Automatic adjustment | (Automatic baud rate adjustment) |
| | 2nd byte | - | Baud rate after adjustment | OK : Echo back data (0x86 or 0x30) Error : No data transmitted |
| | 3rd byte | Matching data 2 (0x79 or 0xCF) | Baud rate after adjustment | - |
| | 4th byte | - | Baud rate after adjustment | OK : Echo back data (0x79 or 0xCF) Error : No data transmitted |
| | 5th byte | Operation command data (0x40) | Baud rate after adjustment | - |
| | 6th byte | - | Baud rate after adjustment | OK : Echo back data (0x40) Error : 0xA1 × 3, 0xA3 × 3, 0x63 × 3 |
| | 7th byte | Password count storage address bit 23 to 16 | Baud rate after adjustment | - |
| | 8th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 9th byte | Password count storage address bit 15 to 08 | Baud rate after adjustment | - |
| | 10th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 11th byte | Password count storage address bit 07 to 00 | Baud rate after adjustment | - |
| | 12th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 13th byte | Password comparison start address bit 23 to 16 | Baud rate after adjustment | - |
| | 14th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 15th byte | Password comparison start address bit 15 to 08 | Baud rate after adjustment | - |
| | 16th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 17th byte | Password comparison start address bit 07 to 00 | Baud rate after adjustment | - |
| | 18th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 19th byte | Password string | Baud rate after adjustment | - |
| | : | | | |
| | mth byte | | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | | |
|----------------|--|----------------------------|---|
| m-th + 1 byte | Read start address bit 23 to 16 | Baud rate after adjustment | - |
| m-th + 2 byte | | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| m-th + 3 byte | Read start address bit 15 to 08 | Baud rate after adjustment | - |
| m-th + 4 byte | | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| m-th + 5 byte | Read start address bit 07 to 00 | Baud rate after adjustment | - |
| m-th + 6 byte | | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| m-th + 7 byte | Number of bytes to read 23 to 16 | Baud rate after adjustment | - |
| m-th + 8 byte | | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| m-th + 9 byte | Number of bytes to read 15 to 08 | Baud rate after adjustment | - |
| m-th + 10 byte | | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| m-th + 11 byte | Number of bytes to read 07 to 00 | Baud rate after adjustment | - |
| m-th + 12 byte | | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| m-th + 13 byte | | Baud rate after adjustment | Memory data |
| n-th - 2 byte | | Baud rate after adjustment | Memory data |
| n-th - 1 byte | | Baud rate after adjustment | OK : Checksum(high) Error : No data transmitted |
| n-th byte | | Baud rate after adjustment | OK : Checksum(low) Error : No data transmitted |
| n-th + 1 byte | (Wait for the next operation command data) | Baud rate after adjustment | - |

表 13.8 内存读取指令的传输格式

注 1 : "0x** * 3" 表示装置传输 3 字节的 0x** 之后，将进入空闲状态。

注 2 : 如果 0xFFE0 到 0xFFFF 均为 0xFF，则将不会进行密码认证，因此不需要传送密码字符串。但是即使是空白产品也需定义密码计数存储地址与密码比较起始地址。当密码计数存储地址与密码比较起始地址不正确时，产品将会停止通信并且进入空闲状态。若发生密码错误，透过 RESETB 脚位进行初始化，并重新启动 serial PROM 模式。

注 3 : 当 flash 内存的安全程序启动或发生密码认证错误，产品将会停止通信并且进入空闲状态。发生密码错误，透过 RESETB 脚位进行初始化，并重新启动 serial PROM 模式。

注 4 : 如果在传输密码地址或密码字符串时发生通信错误，则产品将停止通信并且进入空闲状态。若发生密码错误，透过 RESETB 脚位进行初始化，并重新启动 serial PROM 模式。

Note 5 : 如果在第 m+4 字节、第 m+5 字节、或第 m+6 字节接收的字节数大于 0x000000 或内部存储器的大小，则产品将停止通信并且进入空闲状态。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.5.4 RAM 加载指令(操作指令: 0x60)

表 13.9 表示 RAM 加载指令的传输格式。

| | 传输字节 | 从外部控制器传输数据到 MQ6906 | 波特率 | 从 MQ6906 传输数据到外部控制器 |
|-------------|---------------------------|--|---|---|
| BOOT ROM | 1st byte | Matching data 1 (0x86 or 0x30) | Automatic adjustment | (Automatic baud rate adjustment) |
| | 2nd byte | - | Baud rate after adjustment | OK : Echo back data (0x86 or 0x30) Error : No data transmitted |
| | 3rd byte | Matching data 2 (0x79 or 0xCF) | Baud rate after adjustment | - |
| | 4th byte | - | Baud rate after adjustment | OK : Echo back data (0x79 or 0xCF) Error : No data transmitted |
| | 5th byte | Operation command data (0x60) | Baud rate after adjustment | - |
| | 7th byte | Password count storage address 23 to 16 | Baud rate after adjustment | - |
| | 8th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 9th byte | Password count storage address 15 to 08 | Baud rate after adjustment | - |
| | 10 th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 11 th byte | Password count storage address 07 to 00 | Baud rate after adjustment | - |
| | 12 th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 13 th byte | Password comparison start address 23 to 16 | Baud rate after adjustment | - |
| | 14 th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 15 th byte | Password comparison start address 15 to 08 | Baud rate after adjustment | - |
| | 16 th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 17 th byte | Password comparison start address 07 to 00 | Baud rate after adjustment | - |
| | 18 th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 19 th byte | Password string | Baud rate after adjustment | - |
| | : | | | |
| | : | | | |
| mth byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted | |
| mth+xx byte | Intel Hex format (binary) | Baud rate after adjustment | - | |
| : | | | | |
| nth -2 byte | - | Baud rate after adjustment | - | |
| nth -1 byte | - | Baud rate after adjustment | OK : Checksum(high) Error : No data transmitted | |
| nth byte | - | Baud rate after adjustment | OK : Checksum(low) Error : No data transmitted | |

表 13.9 RAM 加载指令的传输格式

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

注 1 : "0x** x 3" 表示装置传输 3 字节的 0x** 之后, 将进入空闲状态。

注 2 : 如果 0xFFE0 到 0xFFFF 均为 0xFF, 则将不会进行密码认证, 因此不需要传送密码字符串。但是即使是空白产品也需定义密码计数存储地址与密码比较起始地址。当密码计数存储地址与密码比较起始地址不正确时, 产品将会停止通信并且进入空闲状态。若发生密码错误, 透过 RESETB 脚位进行初始化, 并重新启动 serial PROM 模式。

注 3 : 发送密码字符串后请勿传送结束纪录, 当 MCU 收到密码字符串后收到结束纪录可能会发生故障。

注 4 : 当 flash 内存的安全程序启动或发生密码认证错误, 产品将会停止通信并且进入空闲状态。发生密码错误, 透过 RESETB 脚位进行初始化, 并重新启动 serial PROM 模式。

注 5 : 当 flash 内存的安全程序启动或发生密码认证错误, 产品将会停止通信并且进入空闲状态。发生密码错误, 透过 RESETB 脚位进行初始化, 并重新启动 serial PROM 模式。

13.5.5 Flash 内存校验和输出指令(操作指令: 0x90)

表 13.10 表示 Flash 内存校验和输出指令的传输格式

| | 传输字节 | 从外部控制器传输数据到 MQ6906 | 波特率 | 从 MQ6906 传输数据到外部控制器 |
|-------------|-----------|--|----------------------------|--|
| BOOT ROM | 1st byte | Matching data 1 (0x86 or 0x30) | Automatic adjustment | -(Automatic baud rate adjustment) |
| | 2nd byte | - | Baud rate after adjustment | OK : Echo back data (0x86 or 0x30) Error : No data transmitted |
| | 3rd byte | Matching data 2 (0x79 or 0xCF) | Baud rate after adjustment | - |
| | 4th byte | - | Baud rate after adjustment | OK : Echo back data (0x79 or 0xCF) Error : No data transmitted |
| | 5th byte | Operation command data (0x90) | Baud rate after adjustment | - |
| | 6th byte | - | Baud rate after adjustment | OK : Echo back data (0x90) Error : 0xA1 x 3, 0xA3 x 3, 0x63 x 3 |
| | 7th byte | - | Baud rate after adjustment | 0x55 : - 0xAA : All data are 0xFF. |
| | 8th byte | - | Baud rate after adjustment | OK : Checksum(high) Error : No data transmitted |
| | 9th byte | - | Baud rate after adjustment | OK : Checksum(low) Error : No data transmitted |
| | 10th byte | [Wait for the next operation command data] | Baud rate after adjustment | - |

表 13.10 Flash 内存校验和输出指令的传输格式

注 1 : "0x** x 3" 表示装置传输 3 字节的 0x** 之后, 将进入空闲状态。

注 2 : 如果要包含在校验和中的数据均为 0xFF, 则第 7 个字节变为 0xAA。如果要包含在校验和中的任何一数据皆不是 0xFF, 则第 7 个字节将为 0x55。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.5.6 产品 ID 代码输出指令(操作指令: 0xC0)

| | 传输字节 | 从外部控制器传输数据到 MQ6906 | 波特率 | 从 MQ6906 传输数据到外部控制器 |
|-------------|------------|--|----------------------------|---|
| BOOT ROM | 1st byte | Matching data 1 (0x86 or 0x30) | Automatic adjustment | -(Automatic baud rate adjustment) |
| | 2nd byte | - | Baud rate after adjustment | OK : Echo back data (0x86 or 0x30) Error : No data transmitted |
| | 3rd byte | Matching data 2 (0x79 or 0xCF) | Baud rate after adjustment | - |
| | 4th byte | - | Baud rate after adjustment | OK : Echo back data (0x79 or 0xCF) Error : No data transmitted |
| | 5th byte | Operation command data (0xC0) | Baud rate after adjustment | - |
| | 6th byte | - | Baud rate after adjustment | OK : Echo back data (0xC0) Error : 0xA1 × 3, 0xA3 × 3, 0x63 × 3 |
| | 7th byte | - | Baud rate after adjustment | 0x3A : Start mark |
| | 8th byte | - | Baud rate after adjustment | 0x13 : Number of transfer data (from 9th to 27th bytes) |
| | 9th byte | - | Baud rate after adjustment | 0x03 : Length of address (3 bytes) |
| | 10 th byte | - | Baud rate after adjustment | 0xFD : Reserved |
| | 11 th byte | - | Baud rate after adjustment | 0x00 : Reserved |
| | 12 th byte | - | Baud rate after adjustment | 0x00 : Reserved |
| | 13 th byte | - | Baud rate after adjustment | 0x00 : Reserved |
| | 14 th byte | - | Baud rate after adjustment | 0x80 : ROM size code |
| | 15 th byte | - | Baud rate after adjustment | 0x01 : ROM block count (1 block) |
| | 16 th byte | - | Baud rate after adjustment | 0x00 : First address of ROM (upper byte) |
| | 17 th byte | - | Baud rate after adjustment | 0x80 : First address of ROM (middle byte) |
| | 18 th byte | - | Baud rate after adjustment | 0x00 : First address of ROM (lower byte) |
| | 19 th byte | - | Baud rate after adjustment | 0x00 : End address of ROM (upper byte) |
| | 20 th byte | - | Baud rate after adjustment | 0xFF : End address of ROM (middle byte) |
| | 21st byte | - | Baud rate after adjustment | 0xFF : End address of ROM (lower byte) |
| | 22nd byte | - | Baud rate after adjustment | 0X00 : First address of RAM (upper byte) |
| | 23rd byte | - | Baud rate after adjustment | 0x00 : First address of RAM (middle byte) |
| | 24th byte | - | Baud rate after adjustment | 0x60 : First address of RAM (lower byte) |
| | 25th byte | - | Baud rate after adjustment | 0x00 : End address of RAM (upper byte) |
| | 26th byte | - | Baud rate after adjustment | 0x08 : End address of RAM (middle byte) |
| | 27th byte | - | Baud rate after adjustment | 0x3F : End address of RAM (lower byte) |
| | 28th byte | - | Baud rate after adjustment | 0xYY : YYH : Checksum of transfer data (complement of 2 of the sum total from 9th through 27th bytes) |
| | 29th byte | (Wait for the next operation command data) | Baud rate after adjustment | - |

表 13.11 产品 ID 代码输出指令传输格式

注 1 : "0x** × 3" 表示装置传输 3 字节的 0x** 之后，将进入空闲状态。

注 2 : 第 16 到第 21 个字节表示 flash 内存中可写入数据的地址范围。

注 3 : 第 22 到第 27 个字节 t 表示 flash 内存与 RAM 可被 RAM 加载指令使用的区块。此处显示的地址范围不包含 BOOTROM 使用的工

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

作区，因此将小于实际产品内置的 RAM 大小。

ROM Size Code(14th Byte)

| | | | | | | | | | |
|-----|---------|---|---|---|---|-----|-----|-----|------------------------------------|
| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | The specified value (1000 0000) |
| 位符号 | ROMSIZE | | | | | "0" | "0" | "0" | |

| | | |
|---------|--------------|--|
| ROMSIZE | Flash内存的数据大小 | 00010 : 4Kbytes 00100 : 8Kbytes 01000 : 16Kbytes 10000 : 32Kbytes 11000 : 48Kbytes 11110 : 60Kbytes 10001 : 96Kbytes 11111 : 124Kbytes (Read Only) |
|---------|--------------|--|

13.5.7 Flash 内存状态输出指令(0xC3)

表 13.12 表示 Flash 内存状态输出指令的传输格式

| | 传输字节 | 从外部控制器传输数据到 MQ6906 | 波特率 | 从 MQ6906 传输数据到外部控制器 |
|-------------|-----------|--------------------------------|----------------------------|---|
| BOOT ROM | 1st byte | Matching data 1 (0x86 or 0x30) | Automatic adjustment | -(Automatic baud rate adjustment) |
| | 2nd byte | - | Baud rate after adjustment | OK : Echo back data (0x86 or 0x30) Error : No data transmitted |
| | 3rd byte | Matching data 2 (0x79 or 0xCF) | Baud rate after adjustment | - |
| | 4th byte | - | Baud rate after adjustment | OK : Echo back data (0x79 or 0xCF) Error : No data transmitted |
| | 5th byte | Operation command data (0xC3) | Baud rate after adjustment | - |
| | 6th byte | - | Baud rate after adjustment | OK : Echo back data (0xC3) Error : 0xA1 × 3, 0xA3 × 3, 0x63 × 3 |
| | 7th byte | - | Baud rate after adjustment | 0x3A : Start mark |
| | 8th byte | - | Baud rate after adjustment | 0x04 : Byte count (from 9 th through 12 th bytes) |
| | 9th byte | - | Baud rate after adjustment | 0x00 to 0x7F : Status code 1 |
| | 10th byte | - | Baud rate after adjustment | 0x00 : Reserved |
| | 11th byte | - | Baud rate after adjustment | 0x00 : Reserved |
| | 12th byte | - | Baud rate after adjustment | 0x00 : Reserved |
| | 13th byte | - | Baud rate after adjustment | Checksum (complement of 2 of the sum total from 9 th through 12 th bytes) |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|-----------|--|----------------------------|
| 14th byte | (Wait for the next operation command data) | Baud rate after adjustment |
|-----------|--|----------------------------|

表 13.12 Flash 内存状态输出指令

注：“0x** x 3”表示装置传输 3 字节的 0x**之后，将进入空闲状态。

Flash 内存状态代码为 7 字节数据，表示了 flash 内存的安全程序状态与 0xFFE0 到 0xFFFF 的状态。

| 数据 | 叙述 | 对于 MQ6906 |
|-----------------|---|---|
| 1 st | 起始标记 | 0x3A |
| 2 nd | 传输数据数(Number of transfer data) (4 个字节从第三个~第六个字节) | 0x04 |
| 3 rd | 状态代码 | 0x00 through 0x1F (see information below) |
| 4 th | 系统保留 | 0x00 |
| 5 th | 系统保留 | 0x00 |
| 6 th | 系统保留 | 0x00 |
| 7 th | 传输数据的校验和 (complement of 2 of the sum total of 3rd through 6th bytes) | 当第三笔数据为: 0x00: 0x00 当第三笔数据为:0x01: 0xFF 当第三笔数据为: 0x02: 0xFE 当第三笔数据为: 0x03: 0xFD |

表 13.13 Flash 内存状态代码

Status code 1

| | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | Initial value (**** *) |
|-----|---|---|---|---|------|------|-------|-------|---------------------------|
| 位符号 | | | | | EPFC | DAFC | RPENA | BLANK | |

| | | |
|-------|--|--|
| EPFC | 执行flash内存擦除指令时的密码字符串判断 (0xFFFA 的状态) | 0: 略过密码字符串判断 (仅判断PNSA 与PCSA) 1: 进行密码字符串判断, PNSA,与PCSA |
| DAFC | OCD模式下的安全程序检查 (0xFFFB 的状态) | 0: 进入OCD之前略过安全程序检查 1: 进入OCD之前进行安全程序检查 |
| RPENA | flash 内存安全程序状态 | 0: 禁止安全程序 1: 启动安全程序 |
| BLANK | 0xFFE0 到 0xFFFF 的状态 | 0: 0xFFE0 到 0xFFFF 的数据均为 0xFF 1: 0xFFE0 到 0xFFFF 的数据为 0xFF 之外的值 |

某些操作指令执行会受到限制，这取决于状态代码 1(status code 1)的内容，相关可参考下表。当安全程序启动时，Flash 内存写入指令、RAM 加载指令与区块擦除指令将无法被执行。如果要执行上述这三项指令，需先执行芯片擦除。

| RPENA | BLAN | EPFC | DAFC | Flash memory overwrite command, flash memory | Flash memory SUM output command, product ID output | Flash memory erase command | Flash memory security setting |
|-------|------|------|------|--|--|----------------------------|-------------------------------|
|-------|------|------|------|--|--|----------------------------|-------------------------------|

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | | | read command, and RAM loader command | command, and status output command | Chip erase | Sector erase | command |
|---|---|---|---|--------------------------------------|------------------------------------|------------|--------------|---------|
| 0 | 0 | 0 | 0 | V | V | V | X | X |
| 1 | 0 | 0 | 0 | X | V | V | X | X |
| 0 | 1 | 0 | * | Pass | V | V | x | Pass |
| | | 1 | * | Pass | V | Pass | Pass | Pass |
| 1 | 1 | 0 | * | X | V | V | X | Pass |
| | | 1 | * | x | v | Pass | X | Pass |

注 V:指令可被执行

Pass: 执行指令需先经过密码验证

x: 指令无法被执行

(当指令被回响(echo back)后·MCU 将停止通信并进入空闲状态)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.5.8 Flash 内存安全设定指令(0xFA)

表 13.14 表示安全设定指令的传输格式.

| | 传输字节 | 从外部控制器传输数据到 MQ6906 | 波特率 | 从 MQ6906 传输数据到外部控制器 |
|---------------|--|--|--|--|
| BOOT ROM | 1st byte | Matching data 1 (0x86 or 0x30) | Automatic adjustment | -(Automatic baud rate adjustment) |
| | 2nd byte | - | Baud rate after adjustment | OK : Echo back data (0x86 or 0x30) Error : No data transmitted |
| | 3rd byte | Matching data 2 (0x79 or 0xCF) | Baud rate after adjustment | - |
| | 4th byte | - | Baud rate after adjustment | OK : Echo back data (0x79 or 0xCF) Error : No data transmitted |
| | 5th byte | Operation command data (0xFA) | Baud rate after adjustment | - |
| | 6th byte | - | Baud rate after adjustment | OK : Echo back data (0xFA) Error : 0xA1 × 3, 0xA3 × 3, 0x63 × 3 |
| | 7th byte | Password count storage address 23 to 16 | Baud rate after adjustment | - |
| | 8th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 9th byte | Password count storage address 15 to 08 | Baud rate after adjustment | - |
| | 10th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 11th byte | Password count storage address 07 to 00 | Baud rate after adjustment | - |
| | 12th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 13th byte | Password comparison start address 23 to 16 | Baud rate after adjustment | - |
| | 14th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 15th byte | Password comparison start address 15 to 08 | Baud rate after adjustment | - |
| | 16th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 17th byte | Password comparison start address 07 to 00 | Baud rate after adjustment | - |
| | 18th byte | - | Baud rate after adjustment | OK : No data transmitted Error : No data transmitted |
| | 19th byte | Password string | Baud rate after adjustment | - |
| | : | | | |
| m-th byte | - | Baud rate after adjustment | OK : 0xFB Error : No data transmitted | |
| n-th byte | - | Baud rate after adjustment | OK : 0xFB Error : No data transmitted | |
| n-th + 1 byte | (Wait for the next operation command data) | Baud rate after adjustment | - | |

表 13.14 Flash 内存安全设定指令

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

注 1: "0x** x 3" 表示装置传输 3 字节的 0x** 之后, 将进入空闲状态。

注 2: 如果对空白产品执行了闪存安全性设置指令, 或者非空白产品发生了密码错误, 则产品将会停止通信并且进入空闲状态。若发生密码错误, 透过 RESETB 脚位进行初始化, 并重新启动 serial PROM 模式。

注 3: 如果在传输密码地址或密码字符串期间发生通信错误, 则产品将会停止通信并且进入空闲状态。若发生密码错误, 透过 RESETB 脚位进行初始化, 并重新启动 serial PROM 模式。

注 4: 如果未启动 flash 内存安全设置, 则在 parallel PROM 模式下, ROM 的数据将可以被自由读取。请确保量产前, flash 内存的安全设置已启动。

13.6 错误代码

表 13.15 表示 MQ6906 的错误代码。如果密码验证发生错误, 则 IC 将不会回传任何错误代码。

| 数据传输 | 错误代码叙述 |
|------------------|-----------------------|
| 0x63, 0x63, 0x63 | 操作指令错误 |
| 0xA1, 0xA1, 0xA1 | 接收到的数据有 Framing error |
| 0xA3, 0xA3, 0xA3 | 接收到的数据有 Overrun error |

表 13.15 错误代码

13.7 校验和

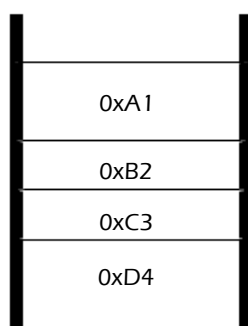
以下的操作指令, 将回传校验和以验证指令执行结果的适当性 :

- Flash 内存擦除指令(0xF0)
- Flash 内存写入指令(0x30)
- Flash 内存 SUM 输出指令(0x90)
- Flash 内存读取指令(0x40)
- Flash 内存状态输出指令(0xC3)

13.7.1 计算方式

用所有字节总和计算校验和, 并将获得的结果以字(word)回传。以单字节(single-byte)为单位读取数据并将计算结果以字(word)回传。

范例 :



如计算的数据如左边由四个字节组成, 则校验和将如下 :

$$0xA1 + 0xB2 + 0xC3 + 0xD4 = 0x02EA$$

$$\text{SUM (HIGH)} = 0x02$$

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.7.2 计算数据

| 操作指令 | 计算数据 | 叙述 |
|-----------------|---|--|
| Flash 内存擦除指令 | Flash 内存擦除区域中的所有数据 (全部或部分 Flash 内存 memory) | 芯片擦除时，将使用整个flash 内存；当执行扇形擦除(sector erase)时，仅擦除区域用于计算校验和。 |
| Flash 内存写入指令 | Flash 内存全区域中的数据 | 即使仅写入部分flash 内存，也会计算flash 内存全区域(0x8000 to 0xFFFF)的校验和。数据长度、地址、纪录在Intel HEX格式将不包含在校验和中。 |
| Flash 内存校验和输出指令 | Flash 内存全区域中的数据 | |
| Flash 内存读取指令 | Flash 内存读取区域中的所有数据 | |
| Flash 内存状态输出指令 | 传输数据的第 9 到第 12 个字节 | 请参考表 13.10 Flash 内存状态输出指令 |

表 13.16 计算校验和的数据

13.8 安全

在 Serial PROM 模式下，提供密码与安全程序功能，以防止第三方进行非法的存储器访问。

13.8.1 密码

密码为安全功能之一，可使用于 IC Serial PROM 模式或片上调试功能(后面章节称为 OCD)。用户可透过使用内存中的数据建立密码。如果建立的密码，当进行内 flash 内存读取指令、flash 内存写入指令、与其他操作指令时，会需要先进行密码验证。如要进行 OCD，则在启动 OCD 之前需先进行密码验证。

在 parallel PROM 模式，使用密码并没有与访问相关的限制。要在 serial PROM 模式与 parallel PROM 模式下皆建访问相关的限制，则必须进行适当的安全程序设置。

13.8.1.1 如何指定密码

用户可将 flash 内存中任何数据(8 或更多的连续字节) 指定为密码。透过比较外部控制器所发的密码字符串和 MCU 存储器的数据字符串，进行验证。Flash 内存中可指定密码的区域是 0x8000 through 0xFEFF。

13.8.1.2 密码架构

密码包含 PNSA,PCSA 与密码字符串，密码架构可参考图 13-4。

· PNSA (密码计数存储地址)

在 0x8000 到 0xFEFF 区域中指定一个 3 字节的地址。指定地址的存储数据为密码字符串的字节数。当内存数据小于 0x07 或地址超出指定的地址范围，则会发生密码错误。此处指定的存储数据定义为 N。

· PCSA (密码比较起始地址)

在 0x8000 到 0xFEFF-N 区域中指定一个 3 字节的地址。指定地址用于与密码字符串进行比较的起始地址。如果地址超出指定的地址范围，则会发生密码错误。

· 密码字符串

必须将 8 字节到 255 字节 (=N) 定义为密码字符串。内存数据与密码字符串通过指定的数字“N”字节进行比对，从 PCSA 指定的地址开始。如果比较产生不匹配，或者指定了 3 个或更多的连续字节数据，会产生密码错误，IC 会进入 IDLE 状态。在 IDLE 状态下，外部设备无法对 IC 进行通信。若要恢复通讯，则 IC 需要透过 RESETB 引脚重新启动 serial PROM 模式。

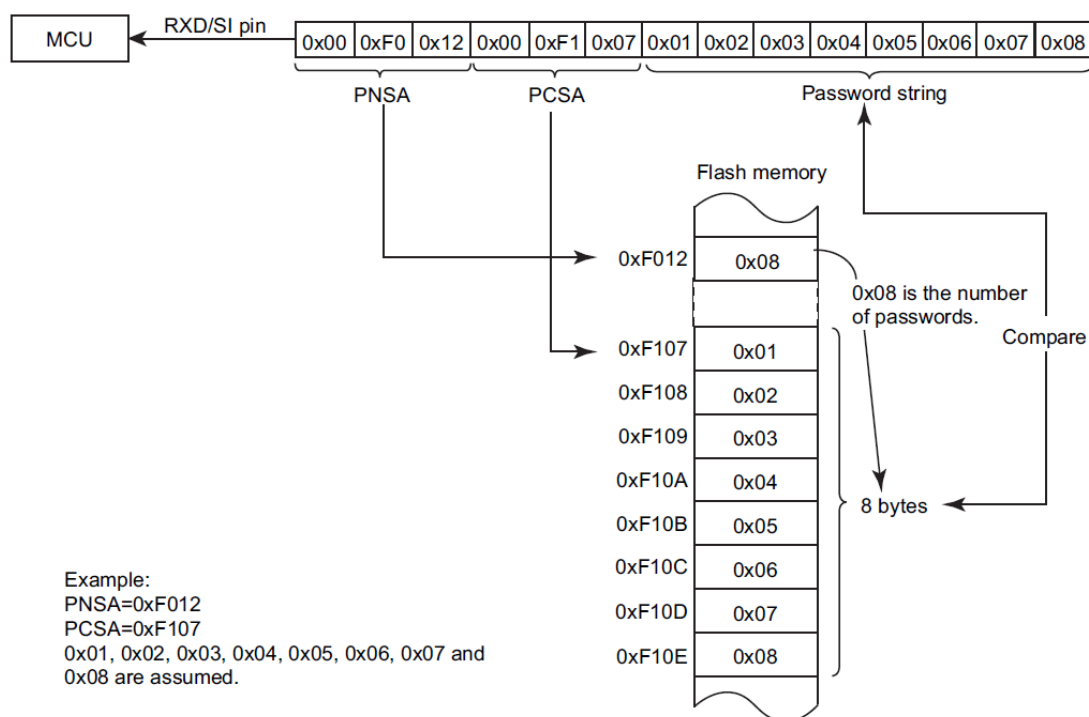


图 13.3 密码架构 (密码传输范例)

13.8.1.3 密码设置、取消、验证

· 密码设置

因为密码是透过用户程序的一部分产生，所以不需要额外特殊的密码设置流程。只需将程序写入内存即可设定密码。

· 密码取消

取消密码，必须先进行芯片擦除(全部擦除)。当 flash 内存初始化为 0xFF，将取消密码。

· 密码验证

如果写入 IC 0xFFE0 到 0xFFFF 地址的数据为 0xFF 之外的值，则产品会视为非空白产品(non-blank product)，需要经过密码验证才能进行操作指令。在密码认证过程中，需使用 PNSA、PCSA 与密码字符串。只有密码验

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

证通过后才能执行操作指令，如果密码验证失败，IC 会进入 IDLE 状态。

如果写入 IC 0xFFE0 到 0xFFF 地址的数据为 0xFF，则产品会视为空白产品(blank product)，不需要经过密码验证即可进行操作指令。但有某些特殊操作指令，即使为空白产品也会需要 PNSA 与 PCSA 进行验证(不需要密码字符串)。在此状况下，需要将表 13-14 所定义的地址选择为 PNSA 与 PCSA。

透过执行状态输出指令，可以确认产品为空白产品或非空白产品。需要 PNSA 与 PCSA(密码字符串)的操作指令如下列:

- Flash memory 擦除指令(0xF0)
- Flash memory 写入指令(0x30)
- Flash memory 读取指令(0x40)
- RAM 加载指令(0x60)
- Flash memory 安全设定指令(0xFA)

13.8.1.4 密码值与设定范围

密码需依照表 13.17 进行设置。如果密码设置无法满足以下条件，则会发生密码错误。发生密码错误时，IC 将不会进行数据传输并进入 IDLE 状态。

| 密码 | 空白产品(注 1) | 非空白产品 |
|---|-----------------------------|------------------------|
| PNSA (password count storage address) | 0x8000 ≤PNSA ≤0xFEFF | 0x8000 ≤PCSA ≤0xFEFF |
| PCSA (password comparison start address) | 0x8000 ≤PCSA ≤0xFEFF | 0x8000 ≤PCSA ≤0xFF00-N |
| N (password count) | Don't care | 8≤N |
| Password string | Note required (note3 and 4) | Required (note2) |

表 13.17 密码值与设定范围

注 1 : 当 0xFFE0 到 0xFFFF 均被填入"0xFF",此产品将被视为空白产品。

注 2 : 包含相同连续数据(三个或更多字节)将不可作为密码。(在进行密码验证时会发生密码错误，IC 将不会传输任何数据并进入空闲模式)。

注 3 : 在 flash 内存写入模式或 RAM 加载模式，空白产品在接收到 PCSA 后将立刻收到 Intel Hex 格式的数据，而不是收到密码字符串。在此状况下，IC 会一直忽略传入的数据，直到侦测到 Intel Hex 格式的起始标记(0x3A ":");即使外部控制器发送了虚拟密码字符串，该处理也会正确执行。但若虚拟密码字符串包含"0x3A",则会被视为起始标记，MCU 会进入停止模式。如果这引起问题，请勿传输虚拟密码字符串。

注 4 : 执行 flash 内存擦除指令，请勿对空白产品传输密码字符串。

13.8.2 安全程序

安全程序可用于 parallel PROM 模式与 serial PROM 模式与 OCD 模式。具有用于保护特殊存储器，并需要特殊指令进行装置保护。若启动安全程序，则在 parallel PROM 模式下，将禁止对内存进行读取或写入。在 serial PROM 模式下，对内存的读取或写入指令与其他操作指令将无法使用。在 OCD 模式下，提供两个启动系统的选项：透过指令代码(option code)禁止系统启动、透过密码验证进行系统启动。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.8.2.1 安全程序如何运作

可以透过将保护相关信息写入特殊设计的存储器以控制闪存的读取。因为与保护相关信息已经写入特殊设计的存储器并不会使用的用户的内存。

13.8.2.2 启用或禁用安全程序

- 启用安全程序

启用安全程序，需执行内存安全设定指令。

- 禁用安全程序

- 禁用安全程序，需执行内存擦除指令的芯片擦除。

13.8.3 操作代码

如果将指定的选项代码放置在中断向量区块的指定地址，则可以指定在执行闪存擦除指令时，是否需执行密码字符串验证以及在启动 OCD 时是否需进行安全程序。

- Erase password free code EPFC_OP (0xFFFA)

如果在软件开发期间经常更改程序，则有可能会丢失密码。在此情况下，使用者可以透过设置 erase password free code (EPFC_OP)用于取消密码认证。EPFC_OP 在向量空间中分配给 0xFFFA。将 0xFF 分配给 EPFC_OP 可取消闪存擦除指令的密码字符串。

建议批量生产期间可透过将 0xFF 以外的数据分配给 EPFC_OP 来启用闪存擦除指令(0xF0)的密码字符串验证。只有芯片擦除才能使用内存擦除指令取消密码字符串验证。如果当 EPFC_OP 设置为 0xFF 的状况下执行扇区擦除，则 IC 会进入空闲状态。闪存擦除指令以外的指令无法取消密码字符串验证。

- OCD security program free code DAFC_OP (0xFFB)

启动安全程序可防止第三方非法的访问。启动安全程序后，将对内存访问与 OCD 启动相关的操作指令施加限制。

安全程序应该在装运前启动。如果有可能透过保持存储器的内容完整来使用 OCD，则可透过设置 OCD security program free code (DAFC_OP)，跳过安全程序确认(但密码字符串认证仍是必须的)。

在向量区域中，DAFC_OP 分配给 0xFFB。若要在 OCD 启动时，跳过安全程序检查，请将 0xFF 分配给 DAFC_OP。在此情况下，将不进行安全程序，且仅当密码字符串认证通过后才启动 OCD。

如果 DAFC_OP 不是 0xFF,则 OCD 是否能使用将取决于安全程序。在安全程序启动时，进行 OCD，IC 将停止通讯并进入空闲状态。在此状况下，要使用 OCD，则必须透过内存擦除指令(0xF0)以执行芯片擦除。当安全程序关闭时，则通过密码字符串认证即可启动 OCD。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| 符号 | 功能 | 地址 | 设定值 |
|---------|---|--------|--|
| EPFC_OP | Flash 内存擦除指令执行时·进行密码字符串认证 (Password string authentication) ° | 0xFFFA | 0xFF : 略过密码字符串认证(Password string authentication) (仅 PNSA 与PCSA 被认证) 0xFF 之外的值 : 密码字符串, PNSA, 与PCSA 进行认证 |
| DAFC_OP | 当 OCD 启动时·进行安全程序(security program)确认 | 0xFFFB | 0xFF : 略过安全程序确认(security program check) 0xFF 之外的值: 进行安全程序确认 |

表 13.18 Option Codes

范例：禁用密码认证与 OCD 安全程序认证的状况。

Vector Section romdata abs = 0xFFFA

| | | |
|----|------|--|
| DB | 0xFF | ;Cancel the password string during the erase operation (EPFC_OP) |
| DB | 0xFF | ;Permit access when OCD is started (DAFC_OP) |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.8.4 建议设定

表 13-19 表示操作指令与建议的安全程序设定。

| | Device status | | | Serial PROM mode | | Parallel PROM mode | | OCD |
|--|-------------------------|---------------------|---------------------|--------------------------|--------------------------|--------------------|----------|----------------|
| | EPFC_OP OCD (0xFFFA) | DAFC_OP (0xFFFB) | Security Program | Memory read | Erase | Memory read | Erase | |
| At the time of debugging during software development | 0xFF | 0xFF | Disable | Password string required | Possible | Possible | Possible | Can be used |
| In mass production | 0xFF | 0xFF | Enable | Impossible | Possible | Impossible | Possible | Can be used |
| | | Other than 0xFF | | | | | | Cannot be used |
| | Other than 0xFF | 0xFF | | | Password string required | | | Can be used |
| | | Other than 0xFF | | | | | | Cannot be used |

表 13.19 操作代码与建议的安全程序设定

注 1: Parallel PROM 模式, 不论操作代码(Option code)设置如何, 都可以进行芯片擦除。

注 2: 在 Parallel PROM 模式下若未启动安全程序, 则 ROM 数据将被自由读取。请确保安全程序在 parallel PROM 模式下为恒开启。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

13.10 Intel Hex 格式(二进制)

以下两个指令，传输格式部分使用 intel Hex 格式：

- Flash 内存写入指令(0x30)
- RAM 加载指令 (0x60)

Intel Hex 格式可参阅下表，数据为二进制格式。起始标记 start mark ":"必须以 0x3A 的二进制数据传输。

| | (1) | (2) | (3) | (4) | (5) | (6) |
|------------------------------------|------------|--------------------------------|---|----------------------|---|--|
| | Start mark | Data length (1 byte) | Offset address (2 bytes) | Record type (1 byte) | Data | Checksum (1 byte) |
| Data record (record type = 00) | 3A | Number of data in a data field | Starting byte storage Address *Specified using bigendian | 00 | Data (1 to 255 bytes) | (2) Data length (3) Offset address (4) Record type (5) Data Complement of 2 of the sum total of the above |
| End record (record type = 01) | 3A | 00 | 00 00 | 01 | None | (2) Data length (3) Offset address (4) Record type Complement of 2 of the sum total of the above |
| Extended record (record type = 02) | 3A | 02 | 00 00 | 02 | Segment address (2 bytes) *Specified using bigendian | (2) Data length (3) Offset address (4) Record type (5) Segment address Complement of 2 of the sum total of the above |

表 13.20 Intel Hex 格式定义

1. 收到各个数据的校验和后，MCU 进入等待状态，并等待下一笔数据的起始标记(0x3A ":")到达。若外部控制器在纪录之间传输了 0x3A 以外的数据，MCU 在等待状态时会忽略这些数据。

2. 需配置外部控制器，当它传输结束纪录的校验和后，将进入等待状态，直到 3 字节数据到达前都不会发送任何数据(覆写检测、校验和高字节与校验和低字节)。若使用 flash 内容写入指令，则使用三字节数据；如果使用 RAM 加载指令，则外部控制器将等待 2 字节数据或校验和的高低字节到达。

3. 如果发生接收错误或 Intel Hex 格式错误，MCU 将进入 IDLE 状态并不会向外部控制器回传错误代码。以下状况皆有可能发生 Intel Hex 格式错误:

- 纪录类型不是 00h, 01h, 或 02h
- Intel Hex 格式的校验和错误
- 扩展纪录的数据长度(纪录类型=0x02)不是 0x02
- 收到扩展纪录后 MCU 接收到数据纪录(纪录类型=0x02)，其分段地址大于 0x2000
- 最后一笔记录的数据长度(纪录类型=0x01)不是 0x00
- 扩展纪录(纪录类型=0x02)的偏移地址不是 0x0000

14. SBI/ I2C

MQ6906 有一组串行总线接口(SBI)。此串行总线接口支持串行通信,并符合 I2C 总线标准。具备时钟同步与仲裁功能,支持多主控设备模式-多主控设备连结到同一总线,也支持通用数据格式。

14.1 通信格式

14.1.1 I2C 总线

I2C 总线透过 SDA0 与 SCL0 连结到不同设备上,且能同时与多设备通讯。

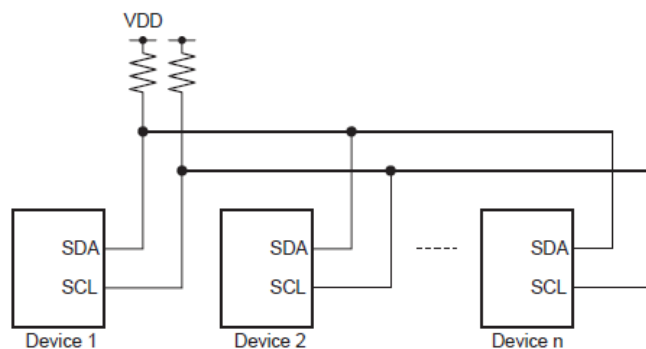


图 14.1 装置连接图

在主控设备与从属设备间进行通信。

主控设备会发送起始条件,从属设备地址,传输方向位与停止条件到总在线的从属设备,进行数据传送与接收。

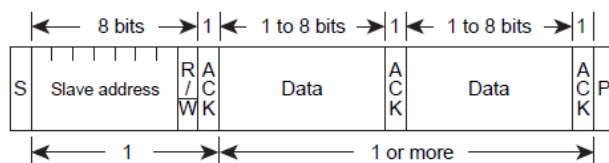
从属设备侦测到从主控设备传来的这些条件,并且传送与接收数据。

I2C 总线数据格式可透过串行总线接口连接,如图 14.2 所示。

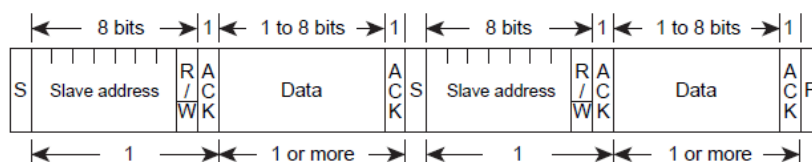
依据 I2C 串行总线标准,串行总线接口不支持以下功能：

1. 起始位
2. 10 位地址
3. SDA 与 SCL 下降前沿斜率控制

(a) Addressing format



(b) Addressing format (with restart)



S : Start condition
R/W : Direction bit
ACK : Acknowledge bit
P : Stop condition

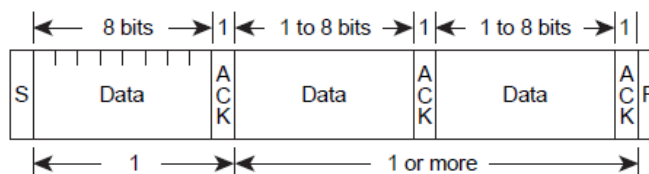
图 14.2 I2C 总线数据格式

14.1.2 通用数据格式

主控与从属设备间通讯使用通用数据格式。

在通用数据格式里,从属设备地址与位传输方向位将会视为数据处理。

(a) Free data format



S : Start condition
R/W : Direction bit
ACK : Acknowledge bit
P : Stop condition

图 14.3 通用数据模式

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

14.2 控制

以下寄存器通常用于控制串行总线接口并监督运作状态

- 串行总线接口控制寄存器 1 (SBIOCR1)
- 串行总线接口控制寄存器 2 (SBIOCR2)
- 串行总线接口状态寄存器 2 (SBIOSR2)
- 串行总线接口数据缓存器(SBIOBR)
- I2C 总线地址寄存器(I2COAR)

此外，串行总线接口有低功耗寄存器，当串行总线接口没有被使用时，可节省功耗。

低功耗寄存器1

| POFFCR1 (0x0F75) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|-----|-----|-----|--------|-----|---------|---------|---------|
| 位符号 | - | - | - | SBIOEN | - | UART2EN | UART1EN | UART0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|---------|----------|--------------|
| SBIOEN | I2CO 控制 | 0：禁止 1：允许 |
| UART2EN | UART2 控制 | 0：禁止 1：允许 |
| UART1EN | UART1 控制 | 0：禁止 1：允许 |
| UART0EN | UART0 控制 | 0：禁止 1：允许 |

注：当 SBIOEN 清除为“0”，提供串行总线接口的时钟将停止。同时，写入串行总线接口控制寄存器的数据将无效。当串行总线接口被使用时，将 SBIOEN 设为“1”，然后将数据写入串行总线接口控制寄存器。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

串行总线接口控制寄存器1

| | | | | | | | | |
|-------------------------|----------|----------|----------|----------|----------|----------|----------|----------|
| SBIOCR1 (0x0022) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | BC | | | ACK | NOACK | SCK | | |
| 读/写 | R/W | | | R/W | R/W | R/W | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| BC | 数据的位数量 | BC | ACK=0 | | ACK=1 | |
|-------|--------------------------------------|-------|---|--------------------|--|--------|
| | | | 传送数据的时钟数 | 数据的位数量 | 传送数据的时钟数 | 数据的位数量 |
| | | 000 | 8 | 8 | 9 | 8 |
| | | 001 | 1 | 1 | 2 | 1 |
| | | 010 | 2 | 2 | 3 | 2 |
| | | 011 | 3 | 3 | 4 | 3 |
| | | 100 | 4 | 4 | 5 | 4 |
| | | 101 | 5 | 5 | 6 | 5 |
| | | 110 | 6 | 6 | 7 | 6 |
| | | 111 | 7 | 7 | 8 | 7 |
| ACK | 产生与计算应答信号的时钟数 | ACK | 主控模式 | | 从属模式 | |
| | | 0 | 不产生应答信号的时钟数, 当数据传输完成时产生一个中断。 (无应答模式) | | 当数据传输完成时产生一个中断。 (无应答模式) | |
| | | 1 | 产生一个应答信号使用的时钟数, 当数据传输完成时产生一个中断。 (应答模式) | | 加计一个应答信号用的时钟数, 当数据传输完成时产生一个中断。 (应答模式) | |
| NOACK | 设定/中断从属地址比对与“广播呼叫”之侦测 | NOACK | 主控模式 | | 从属模式 | |
| | | 0 | 无效 | | 启动从属地址比对与“广播呼叫”之侦测 | |
| | | 1 | 无效 | | 中断从属地址比对与“广播呼叫”之侦测 | |
| SCK | 主控模式的频率宽度 从属模式的频率脚位(SCL pin)释解放时间 | SCK | $t_{HIGH}(m/fcgck)$ | $t_{LOW}(n/fcgck)$ | $fscl@fcgck=8MHz$ | |
| | | | m | n | | |
| | | 000 | 9 | 12 | 381KHz | |
| | | 001 | 11 | 14 | 320KHz | |
| | | 010 | 15 | 18 | 242KHz | |
| | | 011 | 23 | 26 | 163KHz | |
| | | 100 | 39 | 42 | 99KHz | |
| | | 101 | 71 | 74 | 55KHz | |
| | | 110 | 135 | 138 | 29KHz | |
| 111 | 263 | 266 | 15KHz | | | |

注 1 : $fcgck = Gear\ clock [Hz]$, $fs = Low-frequency\ clock [Hz]$ 。

注 2 : 当开始条件产生时, 或停止条件产生, 或数据传输进行时, 不要变更寄存器的内容。在开始条件产生前, 或者在为了停止数据传送而产生的中断程序处理完之前, 将数据写入寄存器。

注 3 : 当软件复位后, SBIOCR2 寄存器除了 SBIOCR2<SBIM>之外的 bit, 与 SBIOCR1, I2COAR, SBIOSR2 寄存器将回到初始值。

注 4 : 当运作切换为停止, 空闲 0 或低速模式时, SBIOCR2 寄存器除了 SBIOCR2<SBIM>之外的 bit, 与 SBIOCR1, I2COAR, SBIODBR 寄存器将回到初始值。

注 5 : 当 $fcgck$ 为 4MHz, SCK 不应被设为“000”, “001” 或“010”, 因为这都无法满足总线标准的快速模式。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

串行总线接口控制寄存器2

| SBIOCR2 (0x0023) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|-----|-----|----|-----|------|---|-------|---|
| 位符号 | MST | TRX | BB | PIN | SBIM | - | SWRST | |
| 读/写 | W | W | W | W | W | R | W | |
| 复位后 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | |

注 1 : 当 SBIOCR2<SBIM>为“0”时, 除了 SBIOCR2<SBIM>以外,其它数据写入 SBIOCR2 是无效的.将数值写入 SBIOCR2 前,在 SBIOCR2<SBIM>写入“1”以启动串行总线模式。

注 2 : 当开始条件产生,或停止条件产生,或数据传输进行时,不要变更 SBIOCR2<SWRST>之外的其它 bit 内容.在开始条件产生前或为了停止数据传送而产生的中断程序处理完之前,将数据写入寄存器。

注 3 : 在切换端口模式到串行总线接口之前,确定端口是在高电位状态.在切换串行总线接口模式到端口模式之前,确定总线是空闲的。

注 4 : SBIOCR2 是只能写入的寄存器,且不能透通过“读-修改-写”指令,像是做位运算一样进行存取。

注 5 : 当软件复位后,SBIOCR2 寄存器除了 SBIOCR2<SBIM>之外的 bit,与 SBIOCR1, IZCOAR, SBIOSR2 寄存器将回到初始值。

注 6 : 当运作切换为停止,空闲 0 或低速模式时,SBIOCR2 寄存器除了 SBIOCR2<SBIM>之外的 bit,与 SBIOCR1, IZCOAR, SBIODBR 寄存器将回到初始值。

| | | |
|-------|-------------|---|
| MST | 选择主控/从属 | 0 : 从属 1 : 主控 |
| TRX | 选择传输/接收 | 0 : 接收 1 : 传输 |
| BB | 产生开始/停止条件 | 0 : 产生停止条件(当 MST、TRX 与 PIN 为“1”) 1 : 产生开始条件 (当 MST、TRX 与 PIN 为“1”) |
| PIN | 取消中断服务需求 | 0 : - (无法通过软件清除此位) 1 : 取消中断服务请求 |
| SBIM | 串行总线接口模式寄存器 | 0 : 端口模式 1 : SBI 模式 |
| SWRST | 软件复位起始位 | 先写入 " 10 " , 然后写入 " 01 " 即开始软件复位 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

串行总线接口状态寄存器2

| SBIOSR2 (0x0023) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|------------------|-----|-----|----|-----|----|-----|-----|-----|
| 位符号 | MST | TRX | BB | PIN | AL | AAS | AD0 | LRB |
| 读/写 | W | W | W | W | W | R | R | R |
| 复位后 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | * |

注 1 : *不确定。

注 2 : 当 SBIOCR2<SBIM>为“0”时, SBIOSR 将被初始化。

注 3 : 启动软件复位后, SBIOCR2 寄存器除了 SBIOCR2<SBIM>之外的 bit, 与 SBIOCR1, I2COAR, SBIOSR2 寄存器将被初始化。

当软件复位后, SBIOCR2 寄存器除了 SBIOCR2<SBIM>和 SBIOCR1 这 2 个 bit 以外的其它 bit, 以及 I2COAR, SBIOSR2 寄存器将回到初始值。

注 4 : 当工作模式切换为停止, 空闲 0 或低速模式时, SBIOCR2 寄存器除了 SBIOCR2<SBIM>以外的 bit, 与 SBIOCR1, I2COAR, SBIODBR 寄存器将被初始化。

| | | |
|-----|------------|--------------------------------|
| MST | 主控/从属状态检测 | 0 : 从属 1 : 主控 |
| TRX | 传输/接收状态检测 | 0 : 接收 1 : 传输 |
| BB | 总线状态检测 | 0 : 总线为自由状态 1 : 总线为忙碌状态 |
| PIN | 中断服务需求检测 | 0 : 需求中断 1 : 释放中断需求 |
| AL | 仲裁失败检测 | 0 : - 1 : 仲裁失败检测 |
| AAS | 从属地址配对检测 | 0 : - 1 : 从属地址配对或“广播呼叫”检测 |
| AD0 | “广播呼叫”检测 | 0 : - 1 : “广播呼叫”检测 |
| LRB | 最后接收位检测/监控 | 0 : 最后接收位为“0” 1 : 最后接收位为“1” |

I²C 总线地址寄存器

| I2COAR (0x0024) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|-----|-----|-----|-----|-----|-----|-----|-----|
| 位符号 | SA | | | | | | | ALS |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | * |

| | | |
|-----|--------|---|
| SA | 从属地址设定 | Slave address in the slave mode |
| ALS | 通信格式选择 | 0 : I ² C 总线模式 1 : 通用数据格式 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

注 1 : I2COAR<SA>不要设为"0x00".如果将 I2COAR<SA>设为"0x00",当 I2C 总线标准起始位("0x01")在从属模式被接收时,从属设备地址将被视为符合。

注 2 : 当开始条件产生时或停止条件产生或数据传送进行中,请勿变更寄存器内容.在开始条件产生时或在停止数据传递的中断需求产生到生效的期间,将数据写入寄存器。

注 3 : 软件复位后, SBIOCR2 寄存器除了 SBIOCR2<SBIM>以外的 bit,与 SBIOCR1, I2COAR 和 SBIOSR2 将回到初始值。

注 4 : 当工作模式转换为停止,空闲 0 或低速模式时, SBIOCR2 寄存器除了 SBIOCR2<SBIM>之外的 bit,与 SBIOCR1, I2COAR, SBIODBR 寄存器将回到初始值。

串行总线数据缓存器

| | | | | | | | | |
|---------------------|---------|---|---|---|---|---|---|---|
| SBIODBR (0x0025) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| 位符号 | SBIODBR | | | | | | | |
| 读/写 | R/W | | | | | | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

注 1 : 从最高有效位 (第 7 位) 开始写入发送数据。

注 2 : SBIODBR 具有单独的写入和读取缓冲区,并且无法读出已写入的数据。因此, SBIODBR 不得通过使用读-修改-写指令(例如位操作)进行访问。

注 3 : 当开始条件产生时或停止条件产生或数据传送进行中,请勿变更寄存器内容.在开始条件产生时或在停止数据传递的中断需求产生到生效的期间,将数据写入寄存器。

注 4 : 要将虚拟数据写入 SBIODBR 来将 SBIOCR2 <PIN>设置为"1",则写入 0x00。写入 0x00 以外的任何数据都会导致随后接收到的数据中的值不正确。

注 5 : 当工作模式转换为停止,空闲 0 或低速模式时, SBIOCR2 寄存器除了 SBIOCR2<SBIM>之外的 bit,与 SBIOCR1, I2COAR, SBIODBR 寄存器将回到初始值。

14.3 功能

14.3.1 低功耗功能

串行总线接口具低功耗寄存器(POFFCR1),当串行总线接口未使用时,可节省功耗。

将 POFFCR1<SBI0EN>设为"0",提供串行总线接口的基本时钟会暂停以减少功耗,但这同时也会使得串行总线接口无法使用.将 POFFCR1<SBI0EN>设为"1",会启动串行总线接口的基本时钟,并可使用外部中断。

在复位之后, POFFCR1<SBI0EN>将被初始为"0",且会导致串行总线接口无法使用.当第一次使用串行总线接口时,请务必在程序初始设定时(串行总线接口控制寄存器运作前)将 POFFCR1<SBI0EN>设为"1"。

当串行总线接口运作时,不要将 POFFCR1<SBI0EN>变更为"0",否则串行总线接口将会不可预测。

14.3.2 选取从属地址配对检测与广播呼叫检测

在从属模式,SBIOCR1<NOACK>可启动或不启动从属地址检测与广播呼叫配对检测。

将 SBIOCR1<NOACK>清除为"0",可启动从属地址配对检测与广播呼叫检测。

将 SBIOCR1<NOACK>设为"1".将使后续从属地址配对检测与广播呼叫配对检测无效.由主控设备传送的从属地址与广播呼叫将被忽略.且没有应答回传,也不会产生中断需求。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

在主动模式, SBI0CR1<NOACK>将被忽略且对工作没有影响。

注: 在从属模式下进行数据传输时, 若将 SBI0CR1<NOACK>清除为“0”, 则 SBI0CR1<NOACK>仍会维持为“1”并且回传一数据传输的应答信息。

14.3.3 选取数据传输的时钟数与选取应答或单一应答模式

1 字节数据传输包含数据与一应答信号. 当数据传输完成后, 将会产生一中断需求。

SBI0CR1<BC>用来选取数据的位数, 以进行后续传送与接收. 此应答模式是透过设定 SBI0CR1<ACK>为“1”开始进行。

主动装置将产生时钟给应答信号, 并在接收模式下产出一应答信号. 从属装置会计算时钟脉冲给应答信号, 并在接收模式下产出应答信号。

SBI0CR1<ACK>设定为“0”, 将启动无应答模式。

主控装置不会产生时钟脉冲给应答信号. 从属装置也不会计算时钟脉冲给应答信号。

14.3.3.1 数据传输的时钟脉冲数

数据传输的时钟脉冲数由 SBI0CR1<BC>与 SBI0CR1<ACK>进行设定。

SBI0CR1<ACK>设为“1”, 开始启动应答模式。

在应答模式里, 主控装置对应答信号, 将产生对应于数据位数的时钟脉冲, 且产生一中断需求。

从属设备计算对应数据位数的时钟脉冲, 并对应答信号计算时钟脉冲, 并且产生一中断需求。

SBI0CR1<ACK>设为“0”, 将启动无应答模式。

在无应答模式, 主控装置对应数据位数所产生时钟脉冲, 并产生一中断需求。

从属装置对应数据位计算时钟脉冲, 且产生一中断需求。

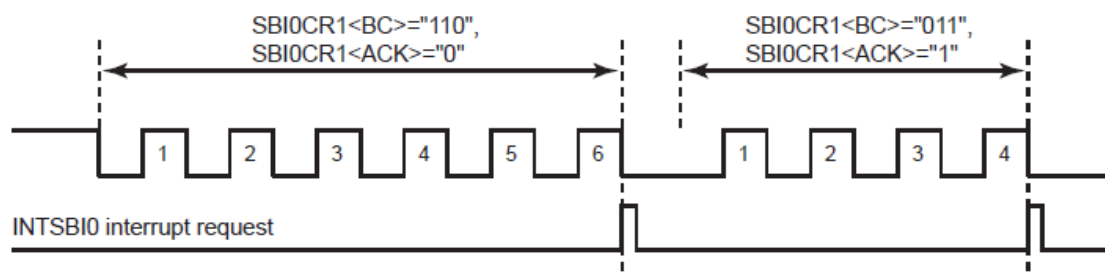


图 14.4 数据传输时的时钟脉冲与 SBI0CR1<BC>, SBI0CR1<ACK>

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| BC | ACK=0 (Non-acknowledgement mode) | | ACK=1 (Acknowledgement mode) | |
|-----|-------------------------------------|---------------------|------------------------------------|---------------------|
| | Number of clocks for data transfer | Number of data bits | Number of clocks for data transfer | Number of data bits |
| 000 | 8 | 8 | 9 | 8 |
| 001 | 1 | 1 | 2 | 1 |
| 010 | 2 | 2 | 3 | 2 |
| 011 | 3 | 3 | 4 | 3 |
| 100 | 4 | 4 | 5 | 4 |
| 101 | 5 | 5 | 6 | 5 |
| 110 | 6 | 6 | 7 | 6 |
| 111 | 7 | 7 | 8 | 7 |

表 14.1 数据传输的时钟脉冲与 SBI0CR1<BC>, SBI0CR1<ACK>间的关系

开始条件后,BC 被清除为“000”。

因此, 从属地址与位方向将以 8 位单位传送.在其他状况下,BC 将维持设定值。

注) SBI0CR1<ACK>设定,必须在传送数据或是接收到从属地址之前. 若 SBI0CR1<ACK>被清除,从属地址配对检测与传输方向位将不会正常运作。

注 : SBI0CR1<ACK>设定,必须在传送数据或是接收到从属地址之前. 若 SBI0CR1<ACK>被清除,从属地址配对检测与传输方向位将不会正常运作。

14.3.3.2 产出应答信号

在应答模式,在应答信号的时钟脉冲期间, SDA0 脚位会进行以下变更。

(a) 主动模式

传输模式,在应答信号的时钟脉冲期间,将释放 SDA0 脚位以接收从接收器发出的应答信号。在接收模式下, SDA0 脚位将被拉低,且应答信号在应答信号时钟脉冲期间产生一应答信号。

(b) 从动模式

当所接收的从属地址与设定于 I2C0AR<SA>从属地址检测符合,或者接收到广播呼叫, SDA0 脚位被拉低,且在应答信号的时钟脉冲期间产生一应答信号。

在从属地址配对检测后,进行数据传输期间,或在传输模式下接收到广播呼叫,将释放 SDA0 脚位以在应答信号的时钟脉冲期间从接收器接收一应答信号。

接收模式下, SDA0 脚位将被拉低并产生一应答信号.表格 18-2 为应答模式下 SCL0 与 SDA0 的状态。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

注：在无应答模式下,并未产生或计算信号的时钟脉冲,因此没有应答信号产出。

| Mode | Pin | Condition | Transmitter | Receiver |
|--------|------|---|---|---|
| Master | SCL0 | - | Add the clocks for an acknowledge signal. | Add the clocks for an acknowledge signal |
| | SDA0 | - | Release the pin to receive an acknowledge signal. | Output the low level as an acknowledge signal to the pin. |
| Slave | SCL0 | - | Count the clock for an acknowledge signal | Count the clocks for an acknowledge signal. |
| | SDA0 | When the slave address match is detected or a "GENERAL CALL" is received | - | Output the low level as an acknowledge signal to the pin |
| | | During transfer after the slave address match is detected or a "GENERAL CALL" is received | Release the pin to receive an acknowledge signal | Output the low level as an acknowledge signal to the pin |

表 14.2 应答模式下 SCL0 与 SDA0 的状态

14.3.4 串行时钟

14.3.4.1 时钟源

SBIOCR1<SCK>用来设定高或低串行时钟周期，并在主动模式下输出。

| SCK | t_{HIGH} (m/fcgck) | t_{LOW} (n/fcgck) |
|-------|----------------------|---------------------|
| | m | n |
| 000 : | 9 | 12 |
| 001 : | 11 | 14 |
| 010 : | 15 | 18 |
| 011 : | 23 | 26 |
| 100 : | 39 | 42 |
| 101 : | 71 | 74 |
| 110 : | 135 | 138 |
| 111 : | 263 | 266 |

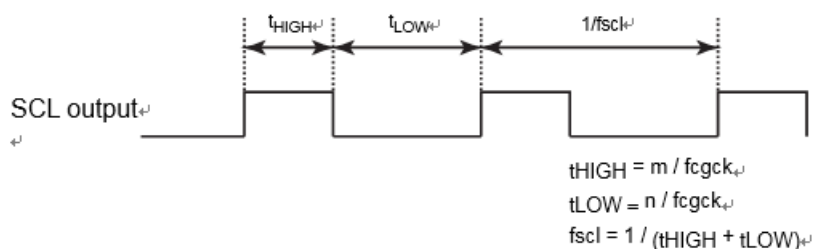


图 14.5 SCL 输出

注：有一些例子,当高周期与从 SBIOCR1<SCK>选取的 t_{HIGH} 不同时，当 SCL 上升前缘因总线的负载能力而趋缓时。

在主动模式下,开始条件产生时的持留时间为 t_{HIGH} [s],当停止条件产生时的设定时间为 t_{HIGH} [s]。

在从动模式中,SBIOCR2<PIN>设为“1”,当 SCL 脚位释放前,消失的时间为 t_{LOW} [s]。

在主动与从动模式下,不管 SBIOCR1<SCK>设定,最高周期必须为 $3/f_{cgck}$ [s]以上,且低周期必须为 $5/f_{cgck}$ [s]或比外部时钟长。

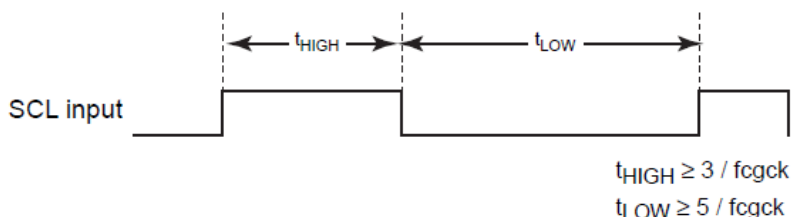


图 14.6 SCL 输入

14.3.4.2 时钟同步

具有 I2C 功能的脚位,由于 IO 口结构的关系,为了驱动总线,进行线与,一个将要把 clock 脉冲下拉到低电平的主机设备,将会使其余正在输出高电平的主机设备无效。所以,主机输出高电平时必须先进行检测以保持一致。

串行总线接口线路具时钟同步功能。此功能确保即使同时有 2 个以上的主控在同个总线,也能进行正常传输。

以下例子,解释当总线同时存在两个主控时的同步时钟程序。

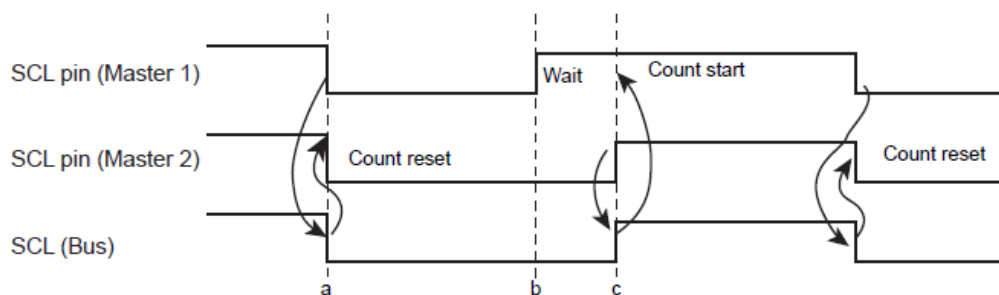


图 14.7 同步时钟范例

主控 1 在 a 点将 SCL 下拉到低电位,SCL 线将成为低电位.在检测到此状况后,主控 2 将重新计算高电位的时钟脉冲并设定 SCL 到低电位。

主控 1 在 b 点完成时钟脉冲计算,并设定 SCL 为高电位. 因为主控 2 将保持 SCL 线在低电位,主控 1 将等到数完高电位时钟脉冲.当主控 2 在 c 点设定时钟脉冲为高电位,并侦测 SCL 线在高电位,主控 1 将开始计算高电位时钟脉冲.然后,处于完成计算高电位时钟脉冲的主控,将下拉 SCL 线到低电位。

总线的时钟脉冲决定于与总线链接的主控装置中,具最短高电位周期与最长低电位周期的主控装置。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

14.3.5 选取主控/从属

要设定主控装置，SBIOCR2<MST>须设为“1”。

要设定从属装置，SBIOCR2<MST>须清除为“0”。当总线停止条件或者被检测到仲裁丢失，SBIOCR2<MST>将被硬件清除为“0”。

14.3.6 选取传输/接收

要将装置设定为传送端，SBIOCR2<TRX>应被设为“1”。若要将装置设为接收者，则将 SBIOCR2<TRX>清除为“0”。

I2C 总线在从属模式进行数据传输，如果主控装置的方向位(读/写)为“1”，则透过硬件将 SBIOCR2<TRX>设为“1”；若方向位为“0”时，则清除为“0”。

在主导模式，收到一从属装置上回传的应答信号后，如果传输方向位为“1”，SBIOCR2<TRX>将透过硬件清除为“0”，若传输方向位为“0”的话，则透过硬件将 SBIOCR2<TRX>设定为“1”。当应答信号没有回传时，则维持现行的状态。

当总线为停止条件或检测到仲裁丢失时，SBIOCR2<TRX>透过硬件将清除为“0”。下表表示 SBIOCR2<TRX>在不同模式下的变更条件，与变更后的 SBIOCR2<TRX>值。

| Mode | Direction bit | Changing condition | TRX after changing |
|-------------|---------------|---|--------------------|
| Slave mode | “0” | A received slave address is the same as the value set to I2C0AR<SA> | “0” |
| | “1” | | “1” |
| Master mode | “0” | ACK signal is returned. | “1” |
| | “1” | | “0” |

表 14.3 SBIOCR1<TRX> Operation in Each Mode

注：当 SBIOCR1<NOACK>为 1，从属地址符合检测，且广播呼叫检测无效，则 SBIOCR2<TRX>将维持不变。

当串行总线接口线路在自由数据格式运作，一从属地址与方向位将不被辨识。在产生开始条件后，将视为数据传送。SBIOCR2<TRX>不会被硬件改变。

14.3.7 生成开始/停止条件

当 SBIOSR2<BB>为“0”，一从属地址与 SBIODBR 所设的方向位将在开始条件产生后输出；当 SBIOCR2 <MST>，SBIOCR2<TRX>，SBIOCR2<BB>与 SBIOCR2<PIN>写入“1”，将产生开始条件。“必须在开始条件产生前，将 SBIOCR1<ACK>设为“1”。

当 SBIOCR2<BB>为“1”，将 SBIOCR2<MST>，SBIOCR2<TRX>与 SBIOCR2<PIN>写入“1”，且 SBIOCR2<BB>写入“0”，后续将产生总线停止条件。

当停止条件成生时, SCL 线将被其他装置下拉到低电位,在 SCL 线释放后,成生停止条件。

总线状态可透过读取 SBIOSR2<BB>内容而显示.当总线开始条件被检测(总线为忙碌状态), SBIOSR2<BB>为“1”;当停止条件被检测(总线为自由状态),则将 SBIOSR2<BB>清除为“0”。

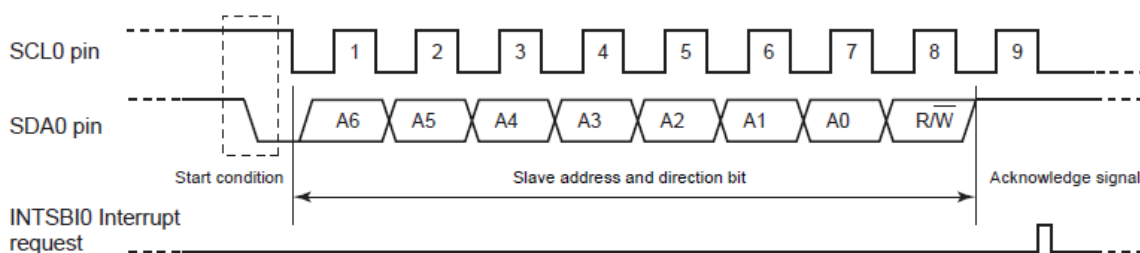


图 14.8 产生开始条件与从属地址

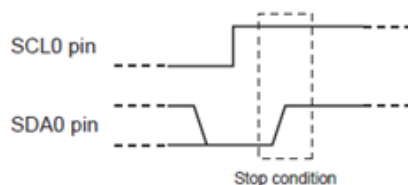


图 14.9 停止条件产生

14.3.8 中断服务需求发布与释放

当串行总线接口线路在主导模式,并传输 SBIOCR1<BC>与 SBIOCR1<ACK>完成的时钟组,将成生串行总线接口中断需求(INTSBI0)。

在从属模式, 当上述与下列条件被满足时,将成生串行总线接口中断需求(INTSBI0)。

在应答信号的结尾,当接收到的从属地址符合 I2C0AR<SA>设定值,且 SBIOCR1<NOACK>设为“0”。

在应答信号的结尾,当广播呼叫被接收且 SBIOCR1<NOACK>设为“0”。

在传送或接收结尾,在配对从属地址之后或接收到广播呼叫。

当串行总线接口中断需求发生时, SBIOCR2<PIN>清除为“0”。在 SBIOCR2<PIN>为“0”的期间, SCL0 将被下拉为低电位。

将数据写入到 SBIODBR,以设定 SBIOCR2<PIN>为“1”。从 SBIOCR2<PIN>设为“1”,到 SBI0 被释放的时间为 t_{Low} 。

虽然 SBIOCR2<PIN>可透过软件设定为“1”,但 SBIOCR2<PIN>无法由软件清除为“0”。

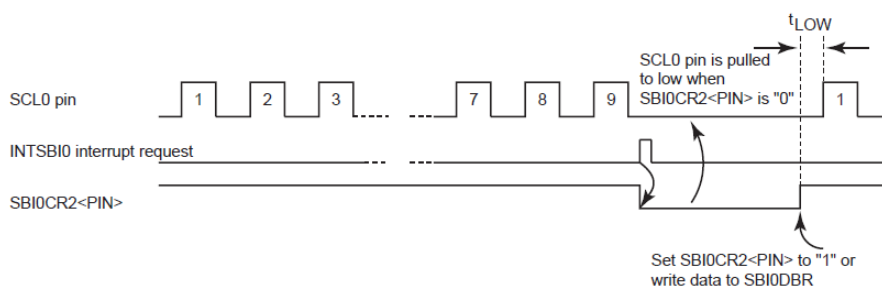


图 14.10 SBI0CR2<PIN>与 SCL0 脚位

14.3.9 设定串行总线接口模式

SBI0CR2<SBIM>一般为设定串行总线接口模式。

将 SBI0CR2<SBIM>设为“1”,以选择串行总线接口模式;若设定为“0”则选择端口模式。

将 SBI0CR2<SBIM>设为“1”,以设定串行总线接口模式.在设定串行总线接口模式前,先确认串行总线接口脚位在高电位,且写入“1”到 SBI0CR2<SBIM>。

确认总线是自由状态后切换为端口模式,且设定 SBI0CR2<SBIM>为“0”。

注:当 SBI0CR2<SBIM>为“0”,除了 SBI0CR2<SBIM>之外,不能在 SBI0CR2 写入数据。在设定 SBI0CR2 之前,将“1”写入 SBI0CR2<SBIM>以启动串行总线接口模式。

14.3.10 软件复位

串行总线接口线路具有软件复位功能,可初始化串行总线接口线路.若串行总线接口线路被锁住,举例而言,若有噪声时,则可透过此功能初始化。

在 SBI0CR2<SWRST>写入“10”然后写入“01”,将进行软件复位。

在软件复位后,串行总线接口线路被初始化,且除了 SBI0CR2<SBIM>以外的 SBI0CR2 寄存器内容,与 SBI0CR1, I2COAR<SA>, 及 SBIOSR2 都被初始化。

14.3.11 仲裁丢失检测功能

当总在线同时存在多主控装置时,为了确保传输的数据内容,会执行总线仲裁程序。

SDA 线的数据将用于 I2C 总线仲裁。

以下为一总线仲裁程序的范例.当两个主控装置同时存在时于总在线时,当主控 1 输出“1”且主控 2 输出“0”,SDA 线是线与,且 SDA 线被主控 2 下拉到低电位.当总线的 SCL 线在 b 点被上拉,从属装置将从 SDA 线读到数据,此为主控 2 的数据,主控 1 所传输的数据将为无效的.此时主控 1 的状态称为“仲裁丢失”.当一主控装置在仲裁丢失后将释放 SDA 脚位与 SCL 脚位,以不影响其他主控的数据传输.当有超过一个主控输出相同数据

在第一个字时,仲裁将接续在第二个字进行。

当 SDA 在 SCL 上升前沿时,对串行总线接口线路与 SDA 总线的电平比较.若电平是不匹配的则仲裁丢失且 SBI0SR2<AL>设为“1”。

当 SBI0SR2<AL>设为“1”, SBI0CR2<MST>与 SBI0CR2<TRX>清除为“0”且模式变更为从属接收模式.因此,在 SBI0SR2<AL>设定为“1”之后,串行总线接口线路在数据传输时将停止时钟脉冲输出,.在数据传输完成后, SBI0CR2<PIN>将清除为“0”,且 SCL 将下拉到低电平。

当数据写入 SBI0DBR,或是从 SBI0DBR 读取数据,或是写入数据到 SBI0CR2, 则 SBI0SR2<AL>会被清除为“0”。

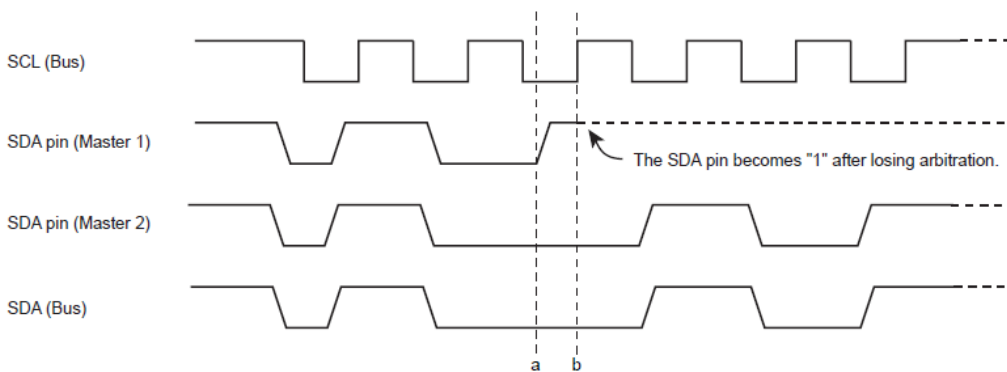


图 14.11 仲裁丢失

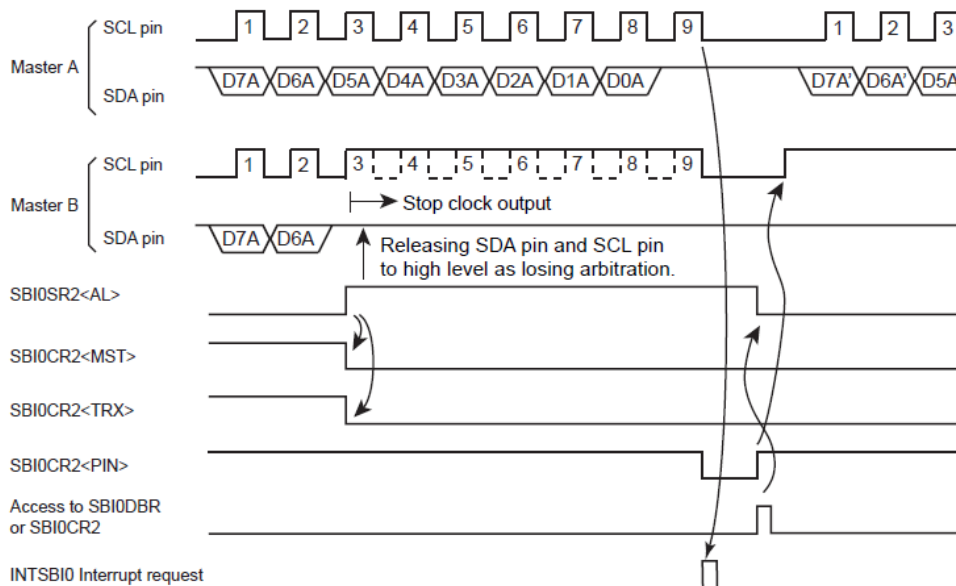


图 14.12 当主控 B 为串行总线接口线路的范例

14.3.12 从属地址配对检测

在从属模式里,当接收数据为广播呼叫,或者接收的数据符合 I2COAR<SA>所设定的从属地址且 SBI0CR1<NOACK>设为“0”,同时 I2C 总线模式启动时(I2COAR<ALS>=“0”)时, SBI0SR2<AAS>为“1”。

设定 SBI0CR1<NOACK>为“1”,将使得后续从属地址配对与广播呼叫检测无效.即使收到广播呼叫或是接收到与 I2COAR<SA>设定值相同的从属地址, SBI0SR2<AAS>都将维持为“0”。

当串行总线接口线路在通用数据格式(I2COAR<ALS>= “1”)运作, 在接收第一字数据后,SBI0SR2<AAS>设为“1”。若将数据写入 SBI0DBR 或从 SBI0DBR 读取数据,则 SBI0SR2<AAS>将清除为“0”。

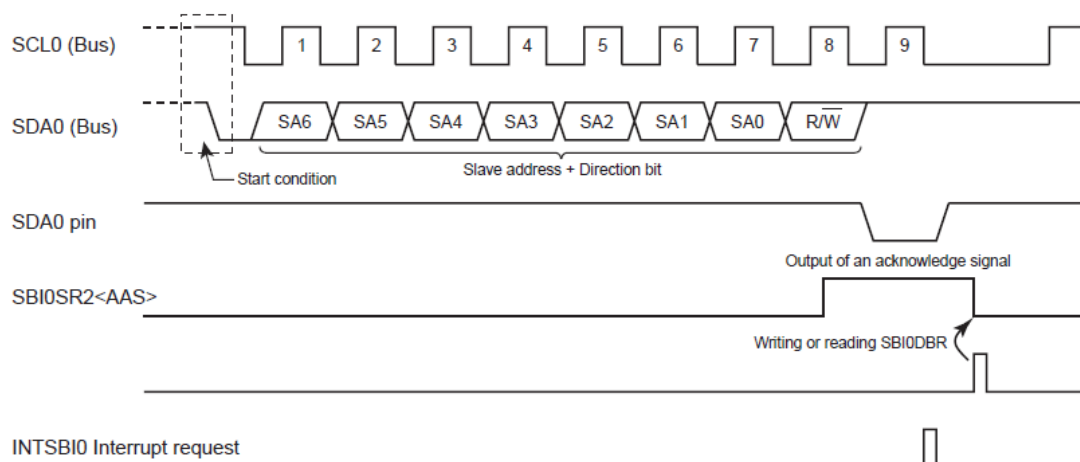


图 14.13 变更从属地址配对检测监控

14.3.13 广播呼叫检测

当 SBI0CR1<NOACK>为“0”且广播呼叫(在开始条件后,所有 8 位接收数据马上为“0”).在从属模式下, SBI0SR2<AD0>为“1”。

将 SBI0CR1<NOACK>设为“1”,使得后续从属地址配对与广播呼叫检测无效.当广播呼叫被接收时, SBI0SR2<AD0>维持为“0”。

当总线被检测到开始或停止条件时, SBI0SR2<AD0 清除为“0”。

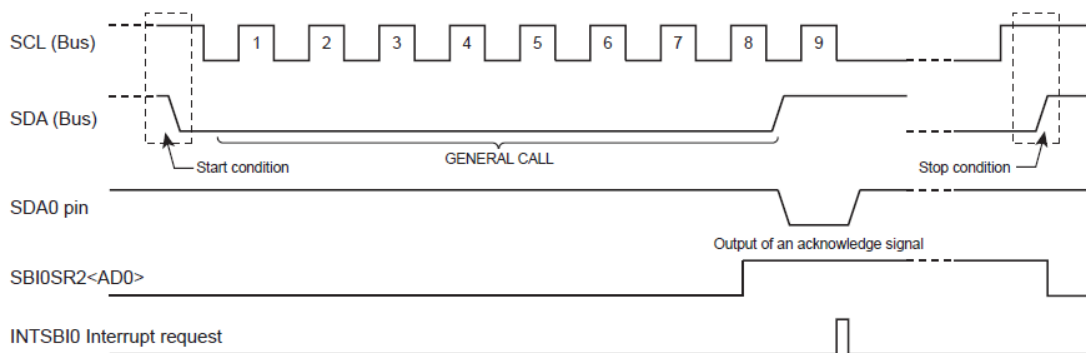


图 14.14 广播呼叫变更

14.3.14 最后接收位的监控

SDA 线数值设定为 SBIOSR2<LRB>,并储存在 SCL 上升前沿。

在应答模式里,当中断需求产生后,马上读取 SBIOSR2<LRB>,以读取应答信号。

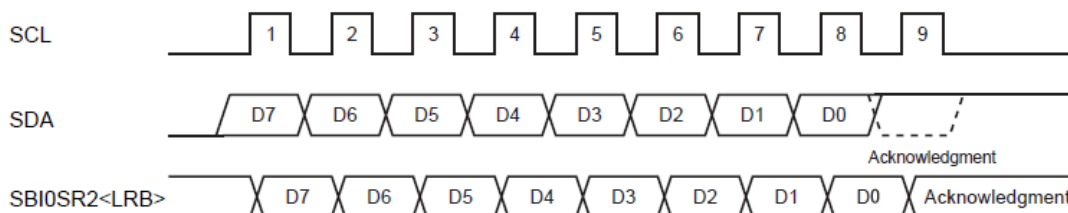


图 14.15 最后接收位变更监控 r

14.3.15 从属地址与地址辨识模式说明

当串行总线接口线路使用于 I2C 总线模式,清除 I2COAR<ALS>为“0”,且设定 2COAR<SA>为从属地址。

当串行总线接口线路用于通用数据模式且并未识别从属地址,设定 I2COAR<ALS>为“1”。在通用数据模式下,从属地址与位方向将不被辨识,并且从开始条件后将马上进行数据运算。

14.4 I2C 总线的数据传输

14.4.1 设备初始化

将 POFFCR1<SBI0EN>设为“1”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

确认串行总线接口脚位在高电位之后,设定 SBI0CR2<SBIM>为“1”,以选择串行总线接口模式。

将 SBI0CR1<ACK>设为“1”, SBI0CR1<NOACK>设为“0”, SBI0CR1<BC>设为“000”,以计算时钟数给应答信号,用以启动从属地址配对检测与广播呼叫检测,且设定数据长度为 8 位。于 SBI0CR1<SCK>设定 THIGH 与 TLOW。

在 I2C0AR<SA>设定从属地址,且将 I2C0AR<ALS>设为“0”,以选择 I2C 总线模式。

最后,将 SBI0CR2<MST>, SBI0CR2<TRX>与 SBI0CR2<BB> 设为“0”, SBI0CR2<PIN> 设为“1”,且 SBI0CR2<SWRST>设为“00”,以在从属接收模式中定义默认值。

注: 串行总线接口线路的初始化,必须在所有连接到总线的装置初始化,但装置尚未启动开始状态时完成。如果不行,数据不能被正确接收,因为其他装置将在串行总线接口线路初始前启动传输。

14.4.2 开始条件与从属地址产生

确认总线自由状态(SBI0SR2<BB>="0")。

设定 SBI0CR1<ACK>为“1”,且指出从属地址与数据方向位传输到 SBI0DBR。

将“1”写入 SBI0CR2<MST>, SBI0CR2<TRX>, SBI0CR2<BB>与 SBI0CR2<PIN>,总线将产生一开始条件,且从属地址与数据方向将由 SBI0DBR 输出。从生成开始条件直到 SBI0 拉低所需时间为 t_{HIGH}。

— 中断需求发生在第九个 SCL 时钟循环的下降前沿,且 SBI0CR2<PIN>清除为“0”。当 SBI0CR2<PIN>为“0”,SCL0 脚位被拉低到较低水平。当一中断需求发生,只有当应答信号从从属设备回传时, SBI0CR2<TRX>会依据数据方向位透过硬件变更。

注 1: 当数据传输时,不要在 SBI0DBR 写入从属地址。如果数据被写入 SBI0DBR,则输出数据将会毁坏。

注 2: 此总线自由状态必须以软件确认在 98.0us 内确认。(依据 I2C 总线标准的一般模式的最短传输时间), 或 23.7 us (依据 I2C 总线标准快速模式,最短的传输时间) 在设定从属地址输出后。如果写入从属地址且未在 98.0us 或 23.7 us 内设定 SBI0CR2<MST>, SBI0CR2<TRX>, SBI0CR2<BB>与 SBI0CR2<PIN>, 则其他主控可开始传输且写入 SBI0DBR 的从属地址可能会中断。

范例: 生成开始条件

| | | | |
|--------|------|----------------|--|
| CHK_BB | TEST | (SBI0SR2).BB | ;Confirms that the bus is free |
| | JR | F,CHK_BB | |
| | LD | (SBI0DBR),0xcb | ;The transmission slave address 0x65 and the direction bit “1” |
| | LD | (SBI0CR2),0xf8 | ;Write “1” to SBI0CR2<MST>.<TRX>.<BB> and <PIN> to “1” |

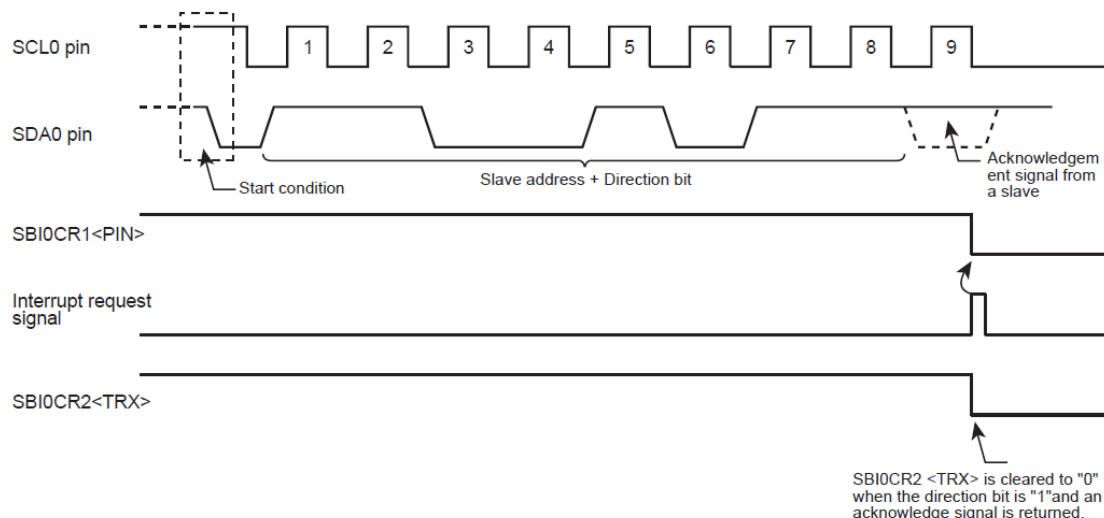


图 14.17 产生开始条件与从属地址

14.4.3 1 字数据传输

在 1 字数据完成传输后,透过中断程序确认 SBIOSR2<MST>,并决定该模式是主控或是从属模式。

14.4.3.1 当 SBIOSR2<MST>为“1” (主控模式)

确认 SBIOSR2<TRX>并决定是传输或接收模式。

(a) 当 SBIOSR2<TRX>为“1”(传输模式)

确认 SBIOSR2<LRB>.当 SBIOSR2<LRB>为“1”,接收端不会要求数据.过程执行将产生停止条件(会在稍后章节叙述),将停止数据传输。

当 SBIOSR2<LRB>为“0”,接收端将需求后续数据.当数据传输不是 8 位时,重新设定 SBIOCR1<BC>,将 SBIOCR1<ACK>设为“1”,并在 SBI0DBR 写入传送数据。

写入数据后, SBIOCR2<PIN>将为“1”,为从 SCL0 脚位进行后续一字数据传输,将生成一串行时钟脉冲,然后经由 SDA0 脚位进行一字数据传输。

数据传输后,发生一中断需求. SBIOCR2<PIN>将为“0”且 SCL0 脚位设为低电平. 如果数据传输长度超过一字节,将重复以上 SBIOSR2<LRB>确认程序。

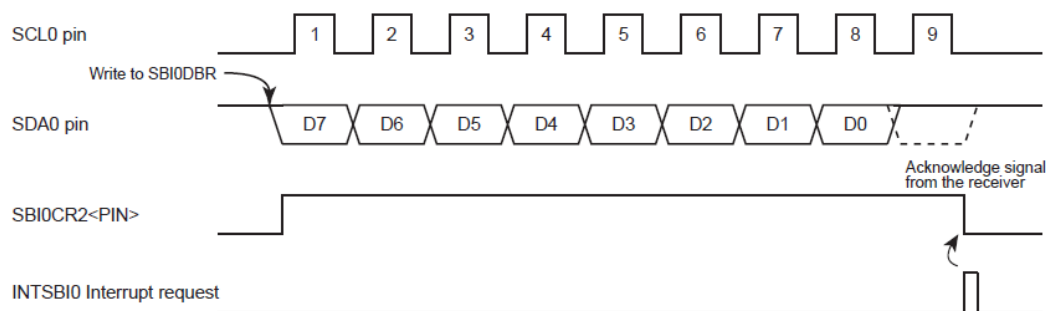


图 14.18 当 SBI0CR1<BC>="000"与 SBI0CR1<ACK>="1"的范例

(b) 当 SBI0SR2<TRX>为“0”(接收模式)

当后续数据传输非 8 位,将重新设定 SBI0CR1<BC>,将 SBI0CR1<ACK>设为“1”且从 SBI0DBR 读取接收的数据(在从属地址传送后,读取的数据并未被立即定义)。

当数据被读取后,将空的数据(0x00)写入 SBI0DBR,以设定, SBI0CR2<PIN>为“1”。串行总线接口线路输出一串时钟脉冲到 SCL0 脚位,并传输后续 1 字数据,且在应答信号时间,将 SDA0 设为“0”。

当中断须求发生且 SBI0CR2<PIN>为“0”,串行总线接口线路输出一时钟脉冲给 1 字数据传输与应答信号。应答信号在读取接收的数据后,将数据写入 SBI0DBR 或是将 SBI0CR2<PIN>设为“1”产生。

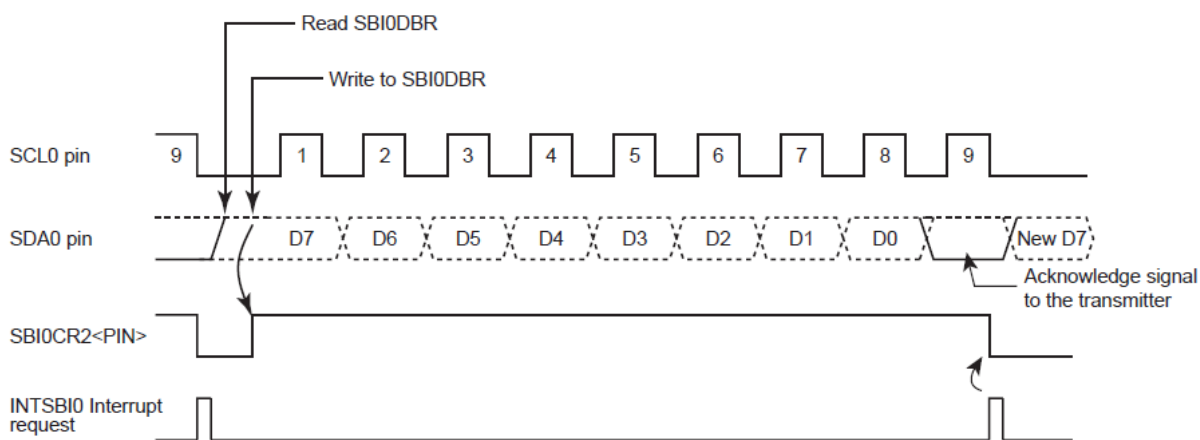


图 14.19 SBI0CR1<BC>="000" 与 SBI0CR1<ACK>="1"的范例

若要使传送端中止传输,请在接收最后一笔数据前执行以下程序:

1. 读取所接收的数据
2. 将 SBI0CR1<ACK>清除为“0”且设定 SBI0CR1<BC>为“000”
3. 将 SBI0CR2<PIN>设为“1”,将空数据(0x00)写入 SBI0DBR

在无时钟产生给应答信号时进行一字数据传输,设定 SBI0CR2<PIN>为“1”,接着操作以下步骤:

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

1. 读取接收的数据
2. 将 SBIOCR1<ACK>清除为“0”,且设定“ SBIOCR1<BC>为“001”
3. 设定 SBIOCR2<PIN>为“1”, 在 SBIODBR 写入空数据(0x00)

设定 SBIOCR1<PIN>为“1”,传输 1 位数据。

在此状况下,因为主控装置为接收端,总线的 SDA 线将维持高电位.传送端接收到一高电位的信号将被视为否定的应答信号.接收端将告知传送端此数据传输已完成。

在收到一位数据且产生中断需求,将产出停止条件并停止数据传输。

14.4.3.2 当 SBIOSR2<MST>为“0”(从属模式下)

在从属模式下,串行总线接口线路将在一般从属模式或者是丢失仲裁后的从属模式下运作。

在从属模式下,产生串行总线接口中断需求(INTSBI0)的条件如下列：

- 在应答信号结尾,当所接收的从属地址与 I2C0AR<SA>的设定值相符且 BIOCR1<NOACK>为“0”
- 在应答信号结尾,收到广播呼叫,且 SBIOCR1<NOACK>设为“0”
- 当传输结束时,或是接收从属地址配对后,或接收广播呼叫后

如果在主机模式下丢失仲裁,串行总线接口线路会变成从属模式.在丢失了仲裁后,如果有一个字的数据传送,将会产生一个中断信号,且丢失仲裁后的 SBIOCR2<PIN>行为将如下表所列。

| | When the Arbitration Lost Occures during Transmission of Slave Address as a Master | When the Arbitration Lost Occures during Transmission of Data as Master Transmitter |
|-------------------|--|---|
| Interrupt request | An interrupt request is generated at the termination of word-data transfer. | |
| SBIOCR2<PIN> | SBIOCR2<PIN> us ckeared to“0” | |

表 14.4 中断需求与仲裁丢失后 SBIOCR2<PIN>的行为

当中断请求发生时, SBIOCR2<PIN>将设为“0”,且 SCL0 线将设为低电位。不论是写入数据到 SBIODBR 或是将 SBIOCR2<PIN>设为“1”,皆会在 t_{LOW} 之后释放 SCL0 脚位。

检查 SBIOSR2<AL>、SBIOSR2<TRX>、SBIOSR2<AAS>与 SBOSR2<AD0>,并依据下表条件,完成程序设定。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| SBI0SR2<TRX> | SBI0SR2<AL> | SBI0SR2<AAS> | SBI0SR2<ADD> | Conditions | Process |
|--------------|-------------|--------------|--------------|--|---|
| 1 | 1 | 1 | 0 | The serial bus interface circuit loses arbitration when transmitting a slave address, and receives a slave address of which the value of the direction bit sent from another master is "1". | Set the number of bits in 1 word to SBI0CR1<BC> and write the transmitted data to the SBI0DBR. |
| | | 1 | 0 | In the slave receiver mode, the serial bus interface circuit receives a slave address of which the value of the direction bit sent from the master is "1". | |
| | 0 | | 0 | In the slave transmitter mode, the serial bus interface circuit finishes the transmission of 1-word data | Check SBI0SR2<LRB>. If it is set to "1", set SBI0CR2<PIN> to "1" since the receiver does not request subsequent data. Then, clear SBI0CR2<TRX> to "0" to release the bus. If SBI0SR2<LRB> is set to "0", set the number of bits in 1 word to SBI0CR1<BC> and write the transmitted data to SBI0DBR since the receiver requests subsequent data. |
| 0 | 1 | 1 | 1/0 | The serial bus interface circuit loses arbitration when transmitting a slave address, and receives a slave address of which the value of the direction bit sent from another master is "0" or receives a "GENERAL CALL". | Write the dummy data (0x00) to the SBI0DBR to set SBI0CR2<PIN> to "1", or write "1" to SBI0CR2<PIN>. |
| | | 0 | 0 | The serial bus interface circuit loses arbitration when transmitting a slave address or data, and terminates transferring the word data. | The serial bus interface circuit is changed to the slave mode. Write the dummy data (0x00) to the SBI0DBR to clear SBI0SR2<AL> to "0" and set SBI0CR2<PIN> to "1". |
| | 0 | 1 | 1/0 | In the slave receiver mode, the serial bus interface circuit receives a slave address of which the value of the direction bit sent from the master is "0" or receives "GENERAL CALL". | Write the dummy data (0x00) to the SBI0DBR to set SBI0CR2<PIN> to "1", or write "1" to SBI0CR2<PIN>. |
| | | 0 | 1/0 | In the slave receiver mode, the serial bus interface circuit terminates the receipt of 1-word data. | Set the number of bits in 1-word to SBI0CR1<BC>, read the received data from the SBI0DBR and write the dummy data (0x00). |

表 14.5 从属模式下的运作

注：在从属模式下,如果从属地址设定 I2COAR<SA>为"0x00", 一个 I2C 标准的起始位"0x01"将被接收,此设备检测从属地址符合,且 SBI0CR2<TRX>设为"1". 不要将 I2COAR<SA>设为"0x00".

14.4.4 停止条件产生

当 SBI0CR2<BB>为"1",将 SBI0CR2<MST>, SBI0CR2<TRX>与 SBI0CR2<PIN>设为"1",且将 SBI0CR2<BB>清除为"0"将会产生一个停止序列。在总线产生停止条件前,不要修改 SBI0CR2<MST>, SBI0CR2<TRX>, SBI0CR2<BB>与 SBI0CR2<PIN>的内容。

当 SCL 线被其他装置下拉,一串行总线接口线路在 SCL 线被释放后,产生停止条件.从 SCL 被释放到停止条件产生所需的时间为 t_{HIGH}。

范例：生成停止条件

```

CHK_BB      LD      (SBI0CR2),0xDB      ;Sets SBI0CR2<MST>,<TRX> and <PIN> to "1" and SBI0CR2<BB> to "0"
             TEST     (SBI0SR2),BB      ;Waits until the bus is set free.
             JR      T,CHK_BB
    
```

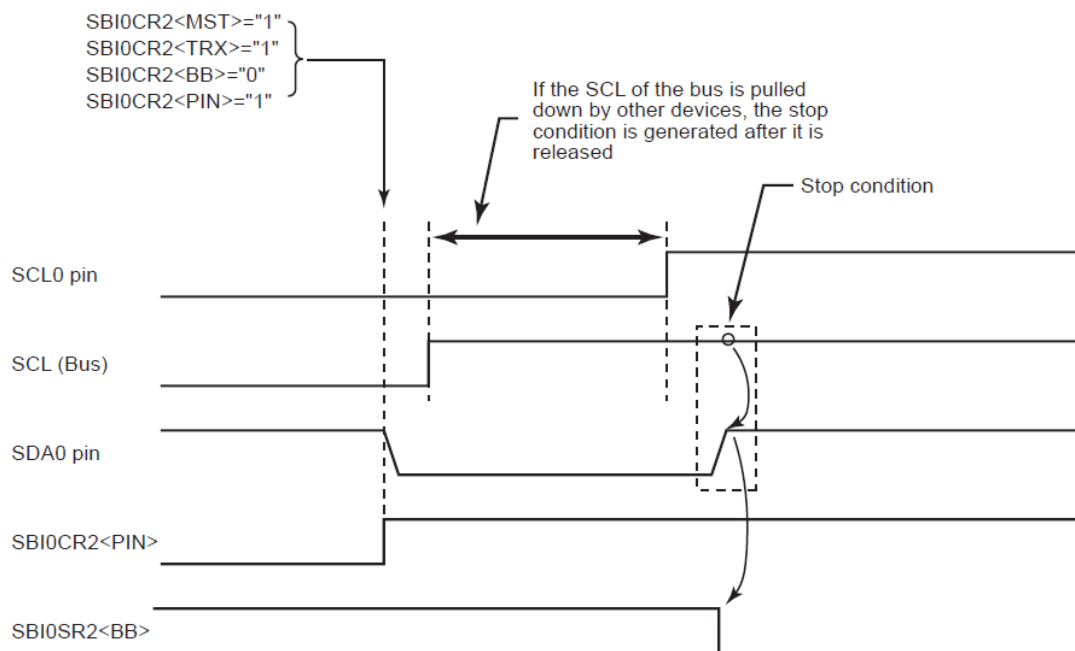


图 14.21 停止条件产生

14.4.5 重新启动

重新启动一般用于变更主控装置与从属装置间的数据传输方向。以下详述如何重新启动串行总线接口线路。

将 SBI0CR2<MST>、SBI0CR2<TRX>与 SBI0CR2<BB>清除为“0”，并且设定 SBI0CR2 <PIN>为“1”。SDA0 脚位维持高电位且 SCL0 脚位将被释放。

因为这不是停止条件，总线将被其他装置认为处于忙碌的状态。

检查 SBI0SR2<BB>直到值为“0”，以检查串行总线接口线路的 SCL0 脚位是否被释放。

检查 SBI0SR2<LRB>直到值为“1”，以检查总线 SCL 线没有被其他装置拉低。

确认总线是否为自由状态后，产生开始条件，与“18.5.2 开始条件与从属地址产生”的相关程序。

为满足重新启动的设定时间，从重新确认总线自由直到开始条件产生，依 I2C 总线标准的标准模式软件至少需要 4.7us 的等待时间，依 I2C 总线标准的快速模式，至少须 0.6us 等待时间。

注：当主控在接收模式，在停止模式产生之前，必须停止从从属装置传送数据。要停止传输，主控装置让从属装置接收负极性应答。因此在重新启动前，SBI0SR2<LRB>为“1”，且无法确认 SCL 线是否被其他装置下拉。若要确认 SCL 线状态需直接读取端口。

15. 同步串行外围接口 (SIO)

MQ6906 具有 2 路同步时钟形态的高速 8 位串行接口。

本章节内容以 SIO0 为例，相关特殊功能寄存器(SFR)地址及引脚名称的资讯，请参考表 15.1 与表 15.2。

| | SIOxCR (地址) | SIOxSR (地址) | SIOxBUF (地址) |
|--------|--------------------|--------------------|---------------------|
| 串行接口 0 | SIO0CR (0x001F) | SIO0SR (0x0020) | SIO0BUF (0x0021) |
| 串行接口 1 | SIO1CR (0x0F70) | SIO1SR (0x0F71) | SIO1BUF (0x0F72) |

表 15.1 SFR 地址

| | 串行时钟 输入/输出引脚 | 串行数值输入引脚 | 串行数值输出引脚 |
|--------|-----------------|----------|----------|
| 串行接口 0 | SCLK0 | SI0 | SO0 |
| 串行接口 1 | SCLK1 | SI1 | SO1 |

表 15.2 引脚名称

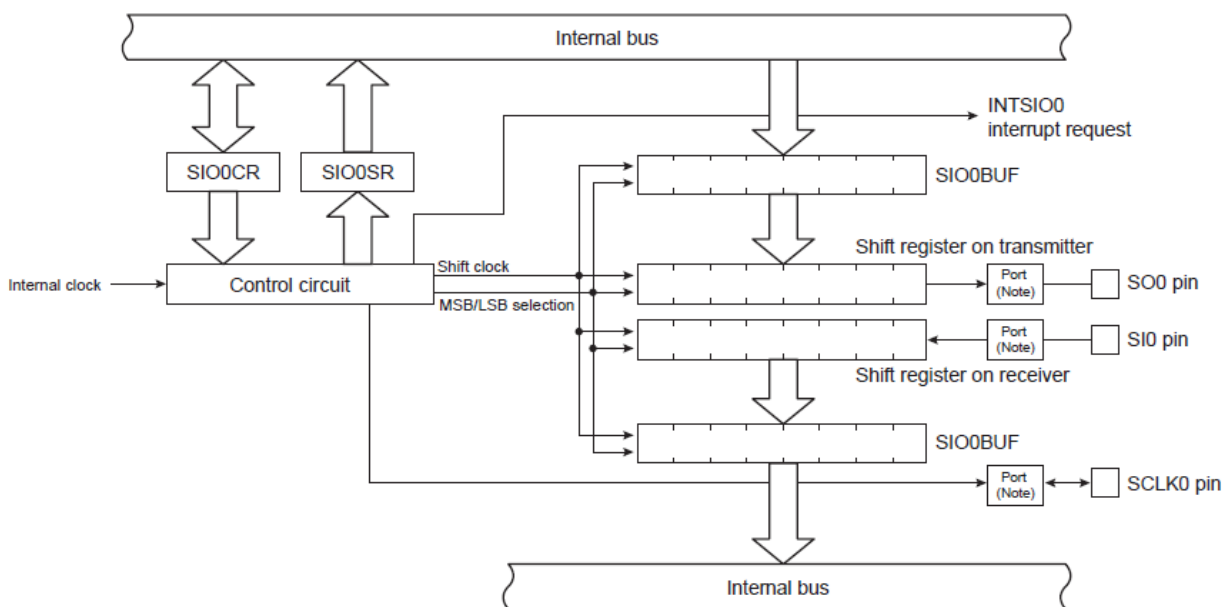


图 15.1 串行接口示意图

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

15.1 控制

同步串行接口 SIO0 由低耗电寄存器 2(POFFCR2)、串行接口数据缓存器(SIO0BUF)、串行接口数据控制器(SIO0CR)与串行接口模式寄存器(SIO0SR)所控制。

低耗电寄存器 2

| POFFCR2 (0x0F76) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|---------------------|-----|-----|-------|-----|-----|-----|--------|--------|
| 位符号 | - | - | RTCEN | - | - | - | SIO1EN | SIO0EN |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|------------|------------------|
| RTCEN | RTC 控制寄存器 | 0 : 禁止 1 : 允许 |
| SIO1EN | SIO1 控制寄存器 | 0 : 禁止 1 : 允许 |
| SIO0EN | SIO0 控制寄存器 | 0 : 禁止 1 : 允许 |

串行接口数据缓存器0

| SIOBUF (0x0021) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|--------|---|---|---|---|---|---|---|
| 位符号 | SIOBUF | | | | | | | |
| 读/写 | R | | | | | | | |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

串行接口数据缓存器0

| SIOBUF (0x0021) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|--------------------|--------|---|---|---|---|---|---|---|
| 位符号 | SIOBUF | | | | | | | |
| 读/写 | W | | | | | | | |
| 复位后 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

注:SIO0BUF 是数据缓存器·用于暂存串行发送/接收数据·每次从 SIO0BUF 读取到的数据即为串行接口接收到的最新数据·如果 SIO0BUF 没有收到任何数据·从 SIO0BUF 读到值会是 0·当向 SIO0BUF 写入数据时·写入的数据即为串行接口要发送的数据。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

串行接口0控制寄存器

| SIO0CR (0x001F) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|--------|--------|-----|-----|--------|------|------|-----|
| 位符号 | SIOEDG | SIOCKS | | | SIODIR | SIOS | SIOM | |
| 读/写 | R/W | R/W | R/W | R/W | R/W | R/W | R/W | R/W |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|--------|-----------------|--|
| SIOEDG | 选择触发边沿 | 0 : 上升沿接收数据且下降沿传送数据 1 : 上升沿传送数据且下降沿接收数据 |
| SIOCKS | 选择串连时钟[Hz] | 普通 1/2 或空闲 1/2 模式 低速 1/2 或睡眠 1 模式 |
| | | 000 fcgck/2 ⁹ - |
| | | 001 fcgck/2 ⁶ - |
| | | 010 fcgck/2 ⁵ - |
| | | 011 fcgck/2 ⁴ - |
| | | 100 fcgck/2 ³ - |
| | | 101 fcgck/2 ² - |
| | | 110 fcgck/2 fs/2 ³ |
| 111 | 外部时钟输入 | |
| SIODIR | 选择传送模式(MSB/LSB) | 0 : LSB 优先(从 0 bit 开始传送) 1 : MSB 优先(从 7 bit 开始传送) |
| SIOS | 传送工作启动/停止指令 | 0 : 工作停止(预设为停止) 1 : 工作开始 |
| SIOM | 传送模式选择与运作 | 00 : 运作停止(强制停止) 01 : 8 位传送模式 10 : 8 位接收模式 11 : 8 位传输与接收模式 |

注 1 : fcgck 是齿轮时钟(Hz) · fs 是低速时钟(Hz)。

注 2 : 当 SIOS 写入“1”,运作开始,写入 SIOEDG, SIOCKS 与 SIODIR 将会是无效的,直到 SIO0SR<SIOF>为“0”。(当 SIOS 从“0”变更为“1”时, SIOEDG, SIOCKS 与 SIODIR 也可被变更)

注 3 : 当 SIOS 写入“1”,运作开始,除了“00”之外,无法在 SIOM 写入其他数值直到 SIOF 为“0”(如果在 SIOM 写入“01”到“11”的数值,会被忽略),在运作期间,传输模式将无法被改变。

注 4 : 当 SIOM 为“00”(运作停止)且 SIOS 写入“1”时 · SIO 将维持为“0”。

注 5 : 当 SIO 在低速 1/2 或睡眠 1 模式下 · 须确定 SIOCKS 设定为“110”。如果 SIOCKS 设定为其他值 · SIO 将不会运作。当 SIO 在低速 1/2 或睡眠 1 模式下 · 执行传输时须预先设定 SIOCKS=“110” · 或者在 SIO 停止后再变更 SIOCKS。

注 6 : 当停止 · 空闲 0 或睡眠 0 模式运作时 · SIOM 将自动被清除为“00” 且 SIO 停止运作。同时间 SIOS 被清除为“0”, 但 SIOEDG, SIOCKS 与 SIODIR 的设定值维持不变。

串行接口0状态寄存器

| SIO0SR (0x0020) | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
|-----------------|------|-----|------|------|------|------|---|---|
| 位符号 | SIOF | SEF | OERR | REND | UERR | TBFL | - | - |
| 读/写 | R | R | R | R | R | R | R | R |
| 复位后 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

| | | |
|------|------------|-------------------------|
| SIOF | 串行传输工作状态监控 | 0 : 传送没有进行 1 : 传送进行中 |
| SEF | 移位运作状态监控 | 0 : 移位运作没有进行 |

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

| | | |
|------|-----------------|---|
| | | 1 : 移位运作进行中 |
| OERR | OERR 收到溢出错误标识 | 0 : 无溢出错误发生 1 : 至少发生一次溢出错误 |
| REND | REND 收到完成标识 | 0 : 无收到任何数据, 因最后一笔收到数据已经被读出 1 : 最少接收到一笔数据. |
| UERR | UERR 传送运作欠载错误标识 | 0 : 无传送欠载错误发生 1 : 至少一次传送欠载错误发生 |
| TBFL | TBFL 传送缓存完全标识 | 0 : 传送缓存器是空的 1 : 传送缓存器已有数据但尚未被传输 |

注 1 : 当 SIO0SR 被读取时, OERR 与 UERR 标识将被清除

注 2 : 当 SIO0BUF 被读取, REND 标识将被设为“0”

注 3 : 无论串行传输进行与否, 在 SIO0CR<SIOM>写入“00”将 SIO0SR 所有位清除为“0”。当停止、空闲 1 或睡眠模式运作时, SIOM 将自动清除为“00”且 SIO0SR 所有位将被清除为“0”。

注 4 : SIO0SR 的 1-0 位都被读取为“0”。

15.2 低功耗功能

串行接口 0 有低功耗存储器(POFFCR2), 当没有使用串行接口时, 可以节省功耗。

将 POFFCR2(SIO0EN)设定为 0, 可停止基础时钟对串行接口 0 的供应以节省能耗。须注意在此状况下串行接口将无法使用。将 POFFCR2(SIO0EN)设定为 1, 可启动基础时钟对串行接口 0 的供应, 并且允许串行接口进行运作。

重新设定复位后, POFFCR2(SIO0EN)被初始为“0”, 且串行接口不可用。当第一次使用串行接口, 请确保在初始化串行接口前将 POFFCR2(SIO0EN)设定为 1 (在串行接口控制寄存器运作之前)。

当串行接口运作时, 请勿将 POFFCR2<SIO0EN>变更为“0”, 否则串行接口 0 将会不正常运作。

15.3 功能

15.3.1 传送模式

传送模式可由 SIO0CR<SIODIR>设定为 MSB 优先或 LSB 优先。当 SIO0CR<SIODIR>设定为“0”时, 将会以 LSB 优先为传送模式。此模式下, 串行数据将由最低有效位开始传送。

当 SIO0CR<SIODIR>设为“1”时, 将以 MSB 优先为传送模式。此模式下, 串行数据将由最高有效位开始传送。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

15.3.2 串行时钟

串行时钟可由 SIO0CR<SIOCK>选择。

将 SIO0CR<SIOCK>设定为“000”到“110”，选择内部时钟做为串行时钟。此时，串行时钟从 SCLK 引脚输出。串行数据传送与 SCLK 引脚边沿输出同步。

将 SIO0CR<SIOCK>设定为“111”，选择外部时钟做为串行时钟。此时，外部串行时钟将从 SCLK 引脚输入。串行数据传送与外部时钟边沿输出同步。

串行数据触发边沿可由外部时钟或者内部时钟选择。详细可参考 14.3.3 节触发边沿选择。

| SIO0CR <SIOCK> | Serial clock [Hz] | | fcgck=4MHz | | fcgck=8MHz | | fcgck=10MHz | | fs=32.768kHz | |
|-------------------|-----------------------------------|---------------------------|-------------------|-----------------------|-------------------|-----------------------|-------------------|-----------------------|-------------------|-----------------------|
| | NORMAL 1/2 or IDLE 1/2 mode | SLOW1/2 or SLEEP1 mode | 1-bit time(us) | Baud rate (bps) | 1-bit time(us) | Baud rate (bps) | 1-bit time(us) | Baud rate (bps) | 1-bit time(us) | Baud rate (bps) |
| 000 | $fcgck/2^9$ | - | 128 | 7.813k | 64 | 15.625k | 51.2 | 19.531k | - | - |
| 001 | $fcgck/2^6$ | - | 16 | 62.5k | 8 | 125k | 6.4 | 156.25k | - | - |
| 010 | $fcgck/2^5$ | - | 8 | 125k | 4 | 250k | 3.2 | 312.5k | - | - |
| 011 | $fcgck/2^4$ | - | 4 | 250k | 2 | 500k | 1.6 | 625k | - | - |
| 100 | $fcgck/2^3$ | - | 2 | 500k | 1 | 1M | 0.8 | 1.25M | - | - |
| 101 | $fcgck/2^2$ | - | 1 | 1M | 0.5 | 2M | 0.4 | 2.5M | - | - |
| 110 | $fcgck/2$ | $fs/2^3$ | 0.5 | 2M | 0.25 | 4M | 0.2 | 5M | 244 | 4k |

表 15.3 传输波特率(Baud Rate)

15.3.3 触发边沿选择

由 SIOCR<SIOEDG>选择串行数据触发边沿。

| SIOCR<> | Data Transmission | Data Reception |
|---------|-------------------|----------------|
| 0 | Falling edge | Rising edge |
| 1 | Rising edge | Falling edge |

表 15.4 传输边沿选择

当 SIOCR<SIOEDG>为 0，数据传送与时钟下降沿同步，且数据接收与时钟上升沿同步。

当 SIOCR<SIOEDG>为 1，数据传送与时钟上升沿同步，且数据接收与时钟下降沿同步。

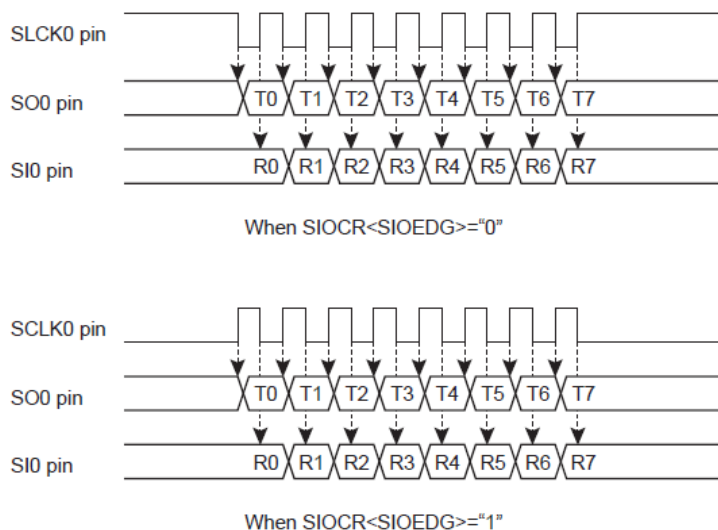


图 15.2 触发边沿

注：当使用外部时钟输入，在接收第 8 个位与下一笔传送的第 1 个位的触发边沿的间隔须为 $4/f_{cgck}$ 或更久。

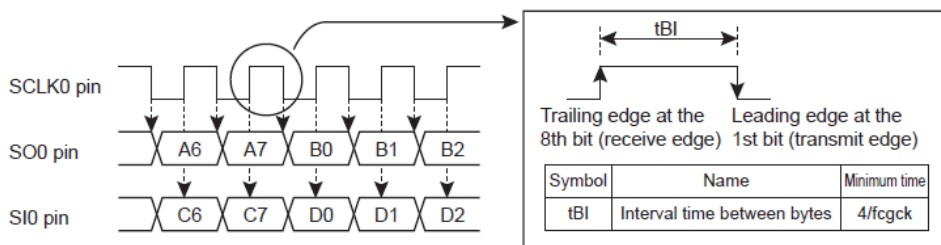


图 15.3 Interval time between bytes

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

15.4 传送模式

15.4.1 8 位传送模式

将 SIO0CR<SIOM>设定为“01”，选择 8 位传送模式。

15.4.1.1 设定

开始传送工作前，由 SIO0CR<SIOEDG> 选择触发边沿，SIO0CR<SIODIR> 选择传送模式，SIO0CR<SIOCKS>选择串行时钟。若以内部时钟做为串行时钟，由 SIO0CR<SIOCKS>选取适合的串行时钟。要使用外部时钟做为串行时钟，则设定 SIO0CR<SIOCKS>为“111”。

将 SIO0CR<SIOM>设定为 01，可选择 8 位传送模式。

当传输数据第一个位字节写入 SIO0BUF,且将 SIO0CR<SIOS>设定为“1”，将启动传送工作。

当串行传输进行时或 SIO0SR<SIOF>为 1 时，写入 SIO0CR<SIOEDG, SIOCKS 与 SIODIR>的数据将会是无效的。请在串行传输停止后再进行设定。

当串行传输进行时(SIO0SR<SIOF>="1")，只有 SIO0CR<SIOM>写入“00”或 SIO0CR<SIOS>写入“0”是有效的。

15.4.1.2 启动传送工作

传送工作在 SIO0BUF 写入数据且 SIO0CR<SIOS>设定为“1”后启动。传送数据从 SIO0BUF 转送移位存储器，且依 SIO0CR<SIOEDG, SIOCKS 和 SIODIR>设定，串行数据由 SO 引脚传送。若 SIO0BUF 未写入任何数据就启动传送操作，则传送出的串行数据将不确定。

内部时钟工作，特定波特率的串行时钟将从 SCLK 引脚输出。外部时钟工作时，外部时钟必须供给 SCLK 引脚。

设定 SIO0CR<SIOS>为 1，SIO0SR<SIOF and SEF>将自动设为“1”且将产生一个 INTSIO0 中断请求。

当串行数据的第 8 位输出时，SIO0SR<SEF>将被清除为“0”

15.4.1.3 传送缓存与移位运算

当串行传输进行中且移位寄存器为空时，往 SIO0BUF 写入的数据将马上被传送到移位寄存器。此时 SIO0SR<TBFL>维持为 0。

如果数据写入 SIO0BUF，且移位寄存器中仍有数据时，SIO0SR<TBFL>将设定为“1”。此状态下有新数据写入 SIO0BUF，则原数据会被新数据取代。在数据写入 SIO0BUF 之前，请确认 SIO0SR<TBFL>为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

15.4.1.4 传送完成后的操作

传送完成后的操作，跟工作时钟与 SIO0SR<TBFL>状态相关。

(a)当使用内部时钟且 SIO0SR<TBFL>为“0”的情况

当数据传输完成时，SCLK 引脚将回到初始状态且 SO 引脚为高电平。SIO0SR<SEF>维持“0”。当使用内部时钟，串行时钟与数据输出将停止直到下一个传输数据写入 SIO0BUF(自动等待)。

接下来的数据被写入 SIO0BUF，SIO0SR<SEF>将为“1”，SCLK 引脚输出串行时钟且重新启动传送操作。在重新启动传送时，INTSIO0 将会产生一个中断要求。在重新启动传送操作时，将会产生一个 INTSIO0 中断请求。

(b)当使用外部时钟且 SIO0SR<TBFL>为“0”的情况

当数据传输完成，SO 引脚会维持为最后一个位输出数据的状态。当数据传输完成后，一个外部串行时钟输入 SCLK 引脚，则会传送一未定义的数值，此时运作欠载错误标帜 SIO0SR<UERR>为 1。

如果传输欠载运行错误发生，此未被定义的数据将不会被写入 SIO0BUF。(建议用户将 SIO0CR<SIOS>设定为“0”，以结束传输工作；或者将 SIO0CR<SIOM>设定为“00”，强制停止传送。)

执行读取 SIO0SR 操作后，传送欠载运行的错误标帜 SIO0SR<UERR>会自动清除。

15.4.1.5 停止传送工作

将 SIO0CR<SIOS>设为“0”可停止数据传送。当 SIO0SR<SEF>为“0”或移位操作没有进行时，发送将立即停止并产生一个 INTSIO0 中断请求。当 SIO0SR<SEF>为“1”，所有移位寄存器数据被传送后，数据传送将停止。

当发送工作完成后，SIO0SR<SIOF, SEF and TBFL>被清除为“0”，其他 SIO0SR 寄存器仍维持原本数值。

传输工作进行时，将 SIO0CR<SIOM>设定为“00”，可强制停止传送。将 SIO0CR<SIOM>设为“00”，SIO0CR<SIOS>与 SIO0SR 会清除为“0”，且 SIO 停止工作，SIO0SR<SEF>的数值将不被考虑。SO 引脚将为高电平。若选择内部时钟，SCLK 引脚将重回初始电平。

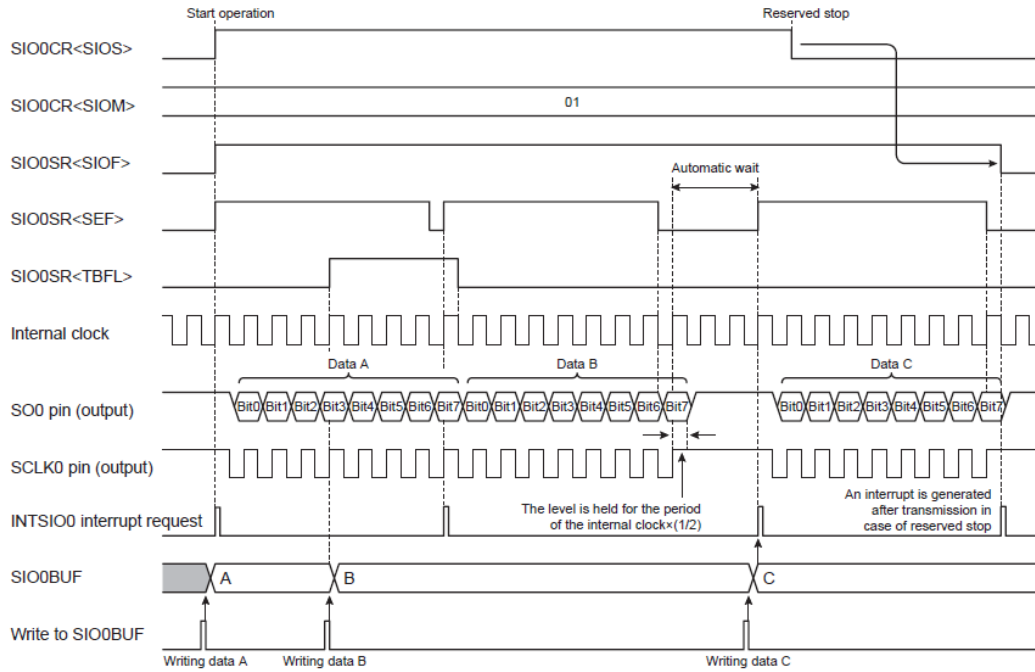


图 15.4 8 位传输模式(内部时钟且预定停止)

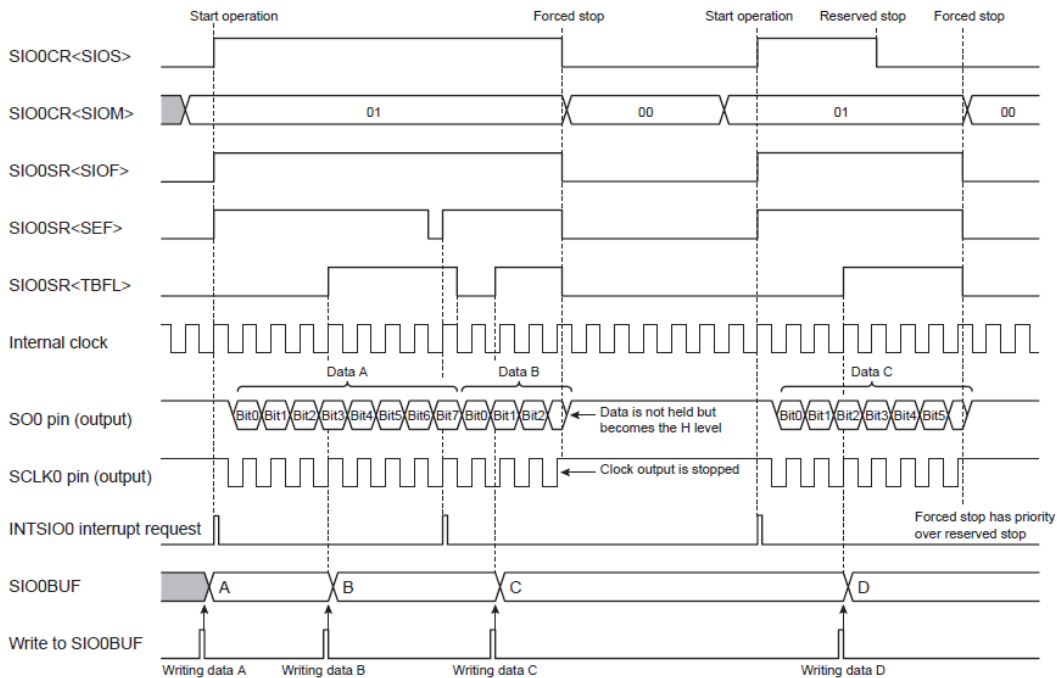


图 15.5 8 位传送模式(内部时钟且强制停止)

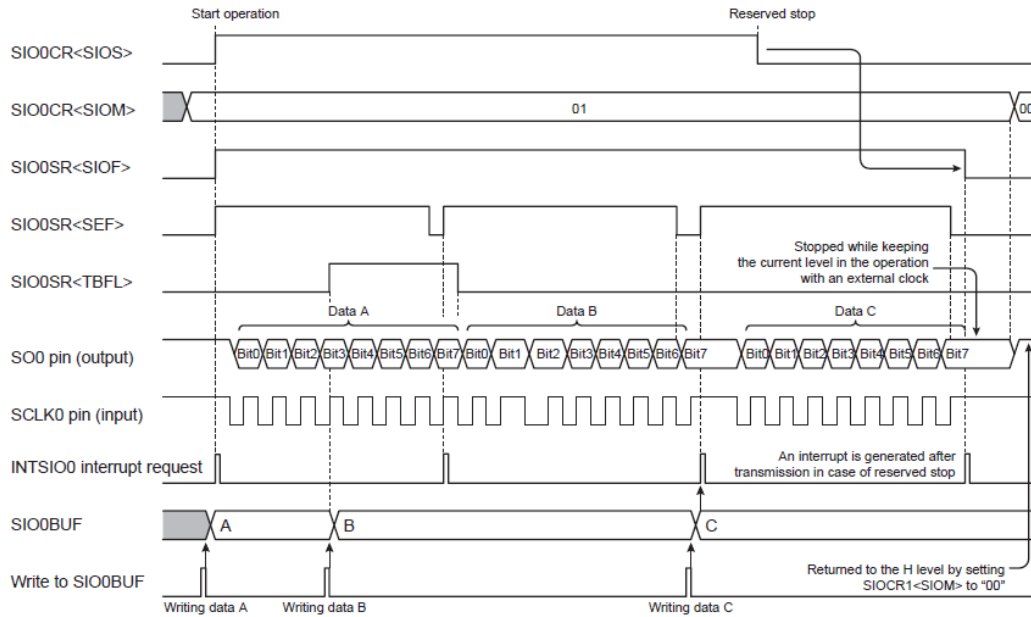


图 15.6 8 位传送模式(外部时钟且预约停止)

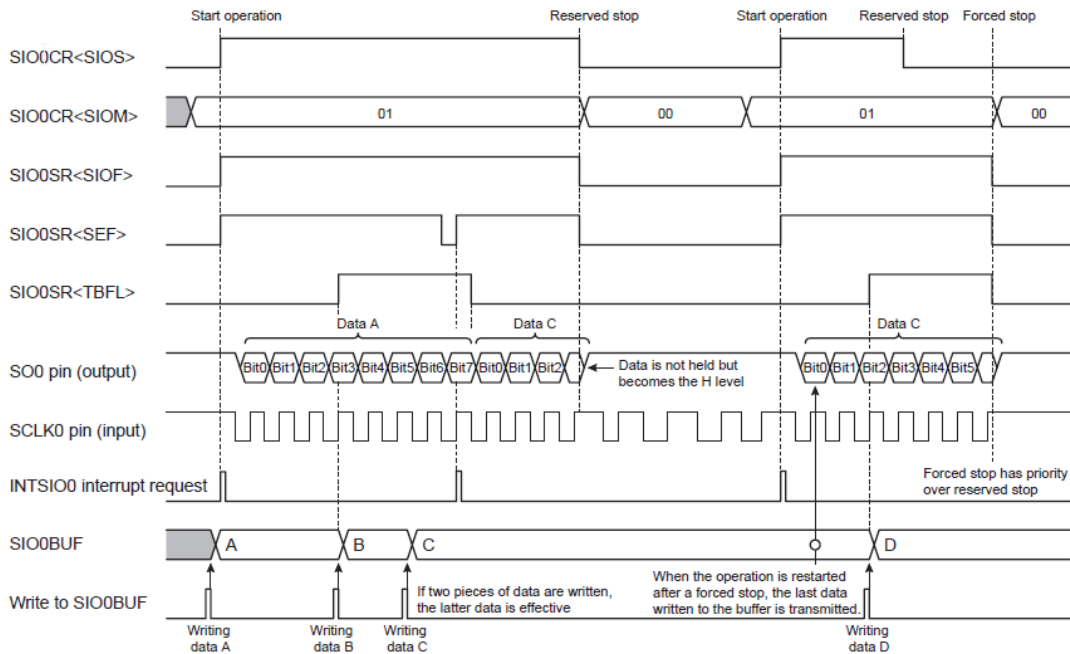


图 15.7 8 位传送模式(外部时钟且强制停止)

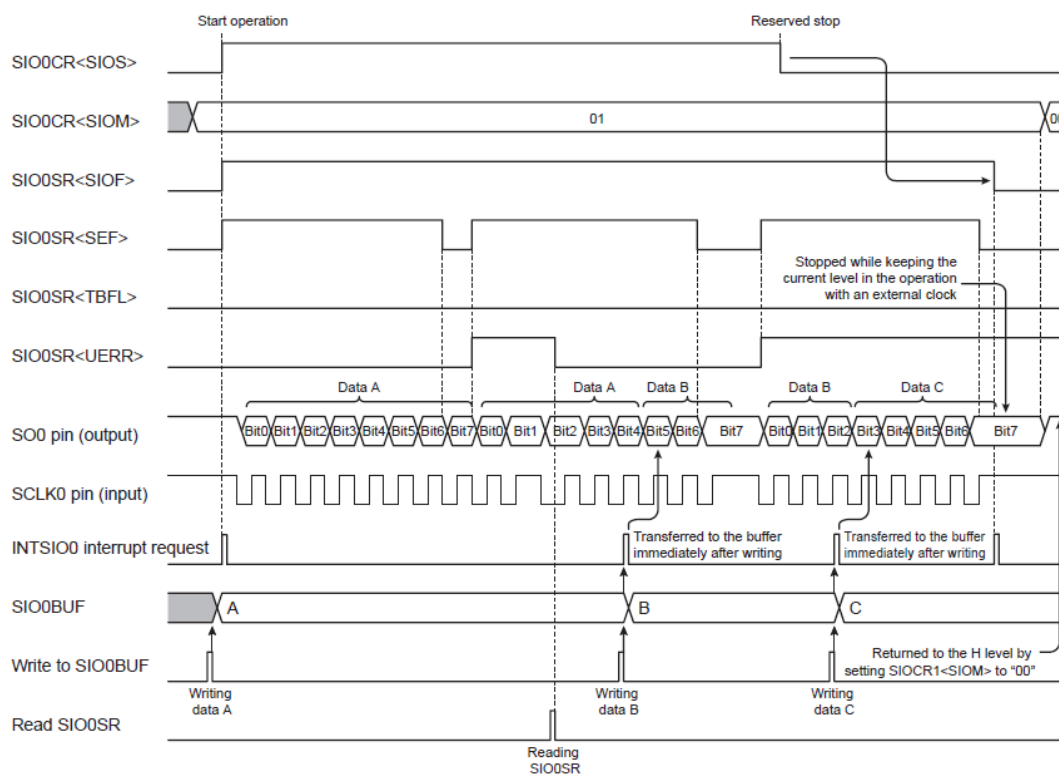


图 15.8 8 位传送模式(外部时钟与溢出错误发生)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

15.4.2 8 位接收模式

将 SIO0CR<SIOM> 设为“10”可选择 8 位接收模式。

15.4.2.1 设定

此传送模式，在开始接收数据前，在 SIO0CR<SIOEDG> 选择触发边沿，SIO0CR<SIODIR> 选择传送模式且 SIO0CR<SIOCKS> 选择串行时钟。若要使用内部时钟做为串行时钟，在 SIO0CR<SIOCKS> 选择适合的串行时钟。若要使用外部时钟做为串行时钟，将 SIO0CR<SIOCKS> 设定为“111”。

将 SIO0CR<SIOM> 设为“10”，以选择 8 位接收模式。

当 SIO0CR<SIOS> 为 1 时，开始接收工作。

当串行传输进行或是 SIO0SR<SIOF> 为“1”时，写入 SIO0CR<SIOEDG, SIOCKS and SIODIR> 的数据将会是无效的。请在串行传输停止后再进行设定。当串行传输进行时 (SIO0SR<SIOF>="1")，只有在 SIO0CR<SIOM> 写入“00”或是 SIO0CR<SIOS> 写入“0”会是有效的。

15.4.2.2 启动接收工作

当 SIO0CR<SIOS> 设为“1”时，开始接收工作。根据 SIO0CR<SIOEDG, SIOCKS and SIODIR> 设定，外部串行数据将从 SI 引脚被写入移位寄存器。

内部时钟运作，指定波特率的串行时钟从 SCLK 引脚输出；外部时钟运作，外部时钟必须由 SCLK 引脚输入。

当 SIO0CR<SIOS> 设为“1”，SIO0SR<SIOF and SEF> 将自动设为“1”。

15.4.2.3 完成接收时的工作

当数据接收完成后，数据将从移位寄存器传送到 SIO0BUF，且会产生一个 INTSIO0 中断请求。接收完成标帜 SIO0SR<REND> 会变为“0”。

内部时钟工作时，串行时钟输出将停止，直到接收数据从 SIO0BUF 被读取。同时 SIO0SR<SEF> 会变为“0”。从 SIO0BUF 读取所接收数据后，SIO0SR<SEF> 会变为“1”，串行时钟输出会重新启动且会持续接收工作。

使用外部时钟工作时，即使不读取 SIO0BUF，数据也会持续接收。这种情况下，在后续的数据接收完成前必须读取 SIO0BUF。如果后续数据完全被接收，才读取 SIO0BUF，此数据溢出错误标帜 SIO0SR<OERR> 将为“1”。当数据溢出错误发生，将 SIO0CR<SIOM> 设为“00”以中止接收工作。在数据溢出错误发生时，接收到的数据将被丢弃，SIO0BUF 将保留数据溢出发生前所接收的数据。

读取 SIO0BUF 数据，SIO0SR<REND> 将被清除为“0”。读取 SIO0SR 数据，SIO0SR<OERR> 将被清除。

15.4.2.4 停止接收工作

设定 SIO0CR<SIOS>为“0”以停止接收运作。当 SIO0SR<SEF>为“0”或当移位操作没有进行时，接收会立即停止。与传送模式不同，此情况下，不会产生 INTSIO0 中断要求。

强制停止接收模式，可在工作时将 SIO0CR<SIOM>设为“00”。设定 SIO0CR<SIOM>为“00”，SIO0CR<SIOS>与 SIO0SR 会被清除为“0”且 SIO 停止作业时，而与 SIO0SR<SEF>的值无关。若选择内部时钟，SCLK 引脚将回到初始电平。

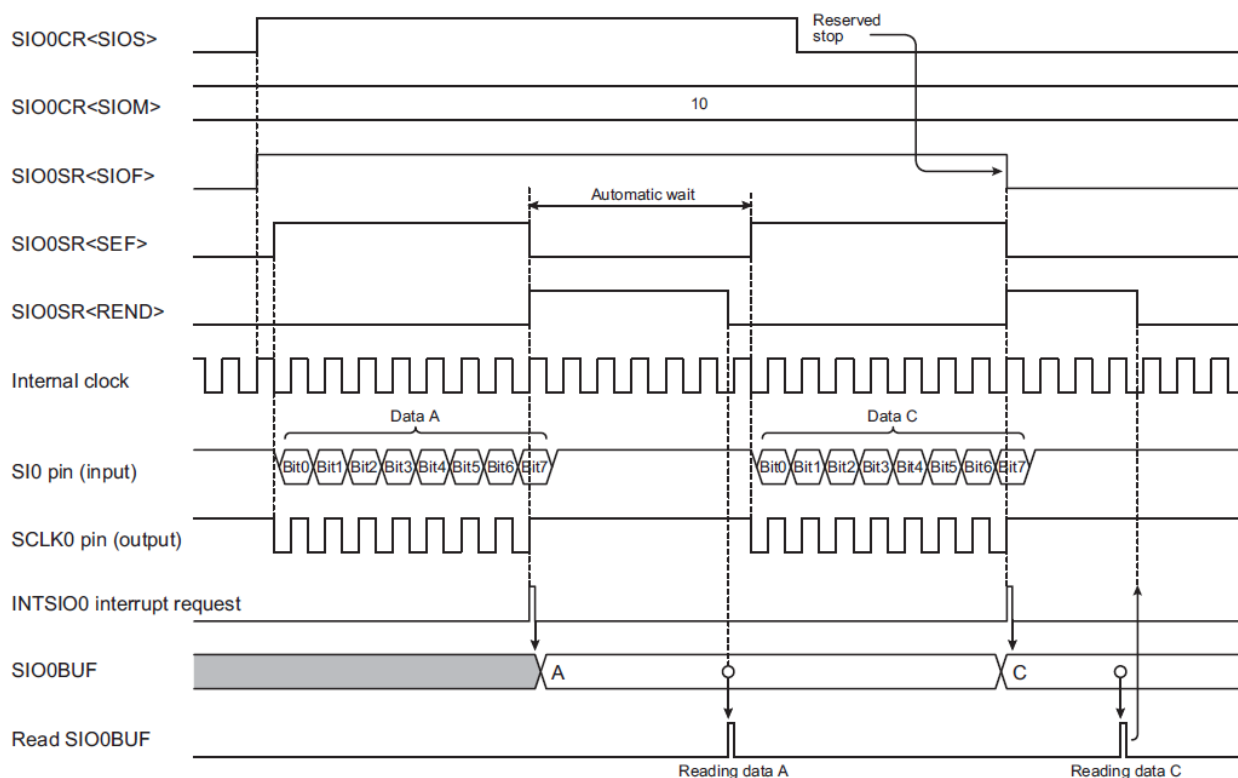


图 15.9 8 位接收模式(内部时钟且预约停止)

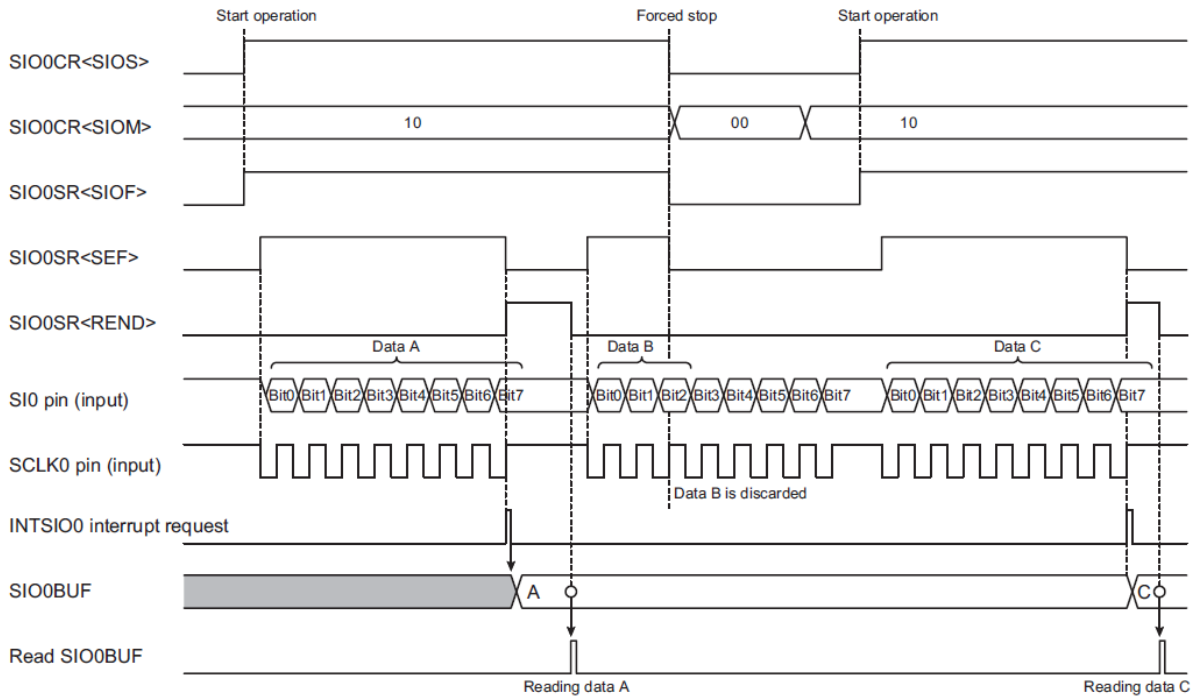


图 15.12 8 位接收模式(外部时钟且强制停止)

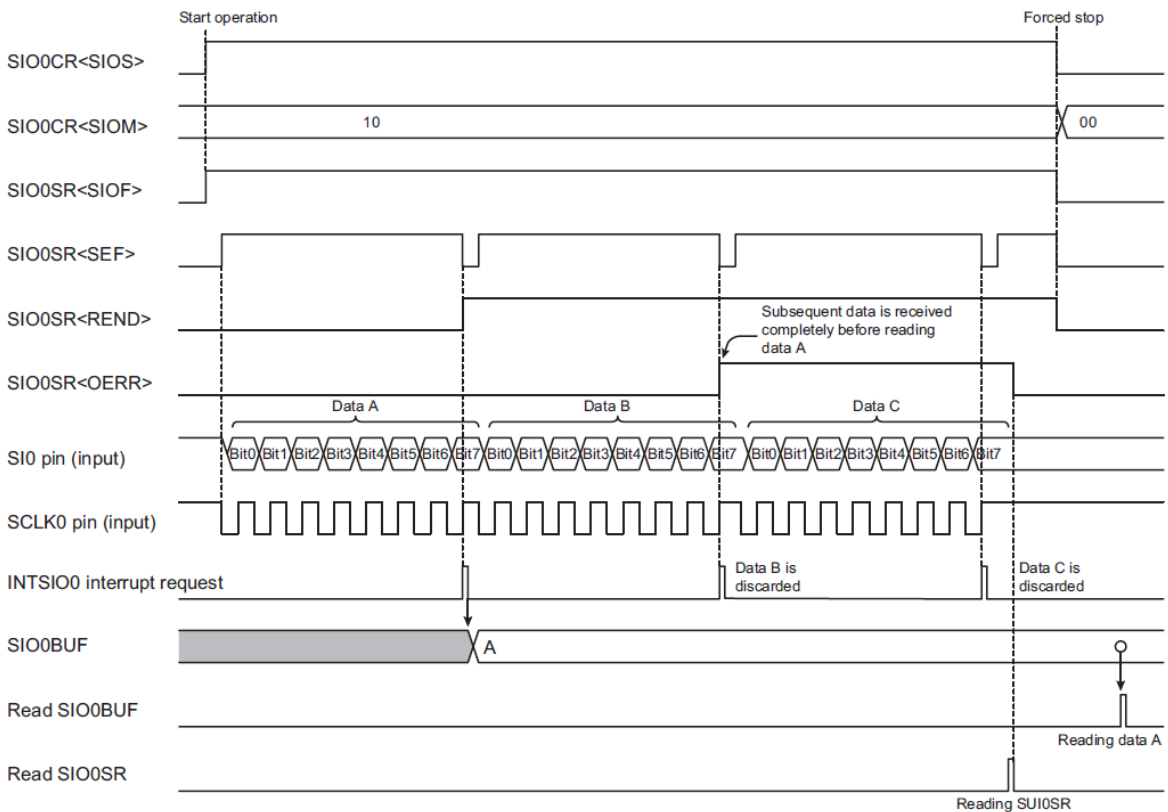


图 15.13 8 位接收模式(外部时钟与溢出错误发生)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

15.4.3 8 位传送/接收模式

将 SIO0CR<SIOM> 设定为“11”，选择 8 位传送/接收模式。

15.4.3.1 设定

启动发送/接收作业前，由 SIO0CR<SIOEDG> 选择触发边沿，SIO0CR<SIODIR> 的传送模和 SIO0CR<SIOCKS> 串行时钟。使用内部时钟做为串行时钟，由 SIO0CR<SIOCKS> 选择一个适合的时钟。使用外部时钟做为串行时钟，将 SIO0CR<SIOCKS> 设为“111”。

透过设定 SIO0CR<SIOM> 为“11”，选择 8 位发送/接收模式。

向 SIO0BUF 写入一个字节数据且设定 SIO0CR<SIOS> 为“1”后，将会启动发送/接收操作。

当串行传输进行 SIO0SR<SIOF> 为“1”时，数据写入 SIO0CR<SIOEDG, SIOCKS and SIODIR> 将会是无效的。请在串行传输停止后再进行设定。当串行传输进行时(SIO0SR<SIOF>="1")，只有写入“00”到 SIO0CR<SIOM> 或写入“0”到 SIOCR<SIOS> 会是有效的。

15.4.3.2 启动传送/接收工作

当 SIO0BUF 写入数据且 SIO0CR<SIOS> 设为“1”时，发送/接收工作将启动。发送数据由 SIO0BUF 到移位存储器，且依据 SIO0CR<SIOEDG, SIOCKS and SIODIR> 设定，串行数据从 SO0 引脚开始发送。同时，根据 SIO0CR<SIOEDG, SIOCKS and SIODIR> 设定，从 SIO 引脚开始接收串行数据。

内部时钟工作时，指定波特率的串行时钟从 SCLK 引脚输出；外部时钟运作，外部时钟必须由 SCLK 引脚输入

若发送/接收工作开始时，且没有任何发送数据写入 SIO0BUF，则发送的数据将无法被辨识。

设定 SIO0CR<SIOS> 为“1”，SIO0SR<SIOF and SEF> 将自动设为“1”且将产生一个 INTSIO0 中断请求。

SIO0SR<SEF> is cleared to "0" when the 8th bit of data is received.

当接收到数据的第 8 个 bit 时，SIO0SR<SEF> 将清除为“0”。

15.4.3.3 发送缓存与移位工作

当串行传输进行中且移位寄存器是空的时，任何数据写入 SIO0BUF 都将会立即传送到移位寄存器。同时 SIO0SR<TBFL> 维持为“0”。

当移位存储器仍留有一些数据，SIO0SR<TBFL> 被硬件设为“1”，此状态下，有新数据写入 SIO0BUF，SIO0BUF 将会写入新的数据。请确保新数据写入 SIO0BUF 之前，SIO0SR<TBFL> 须为“0”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

15.4.3.4 完成发送/接收工作

数据发送/接收完成时，SIO0SR<REND>为“1”且产生一个 INTSIO0 中断请求。此工作变化是依据工作时钟。

(a)使用内部时钟

如果 SIO0SR<TBFL>为“1”，将 SIO0SR<REND>清除为“0”，且发送/接收工作持续进行。如果 SIO0SR<REND>已为“0”，则 SIO0SR<OERR>为“1”。

SIO0SR<TBFL>设为“0”，传送/接收作业将停止。SCLK 引脚将回到初始状态且 SO 引脚变为高电平。SIO0SR<SEF>维持为“0”。当后续数据写入 SIO0BUF，SIO0SR<SEF>被硬件设定为“1”，SCLK 输出时钟且传送/接收作业将重新启动。要重新确认接收的数据，在 SIO0BUF 写入数据前，读取 SIO0BUF。

(b) 使用外部时钟

发送/接收工作进行时。如果外部串行时钟输入，且没有任何数据写入 SIO0BUF，则会反复传送最后写入 SIO0BUF 的数据。同时，传送欠载运作错误标帜 SIO0SR<UERR>将为“1”。

在下一个 8 位数据完全接收前未完成 SIO0BUF 的读取，或者 SIO0SR<REND>为“0”时，SIO0SR<OERR>将为“1”。

15.4.3.5 停止发送/接收工作

将 SIO0CR<SIOS>设为“0”，可停止传送/接收作业。当 SIO0SR<SEF>为“0”或者当移位操作未进行时，工作将立刻被停止。

当 SIO0SR<SEF>为“1”，在 8 位数据完全被接收后，此工作将停止。

当工作完全停止后，SIO0SR<SIOF, SEF 与 TBFL>将清除为“0”。其他 SIO0SR 存储器将维持原本的数据。

在发送/接收工作进行时将 SIO0CR<SIOM>设为“00”，可强制停止发送/接收工作。当 SIO0CR<SIOM>设定为“00”，且 SIO0CR<SIOS>与 SIO0SR 清除为“0”，SIO 作业停止，不管 SIO0SR<SEF>数值。SO 引脚将为高电平。选择内部时钟时，SCLK 引脚将回到初始电平。

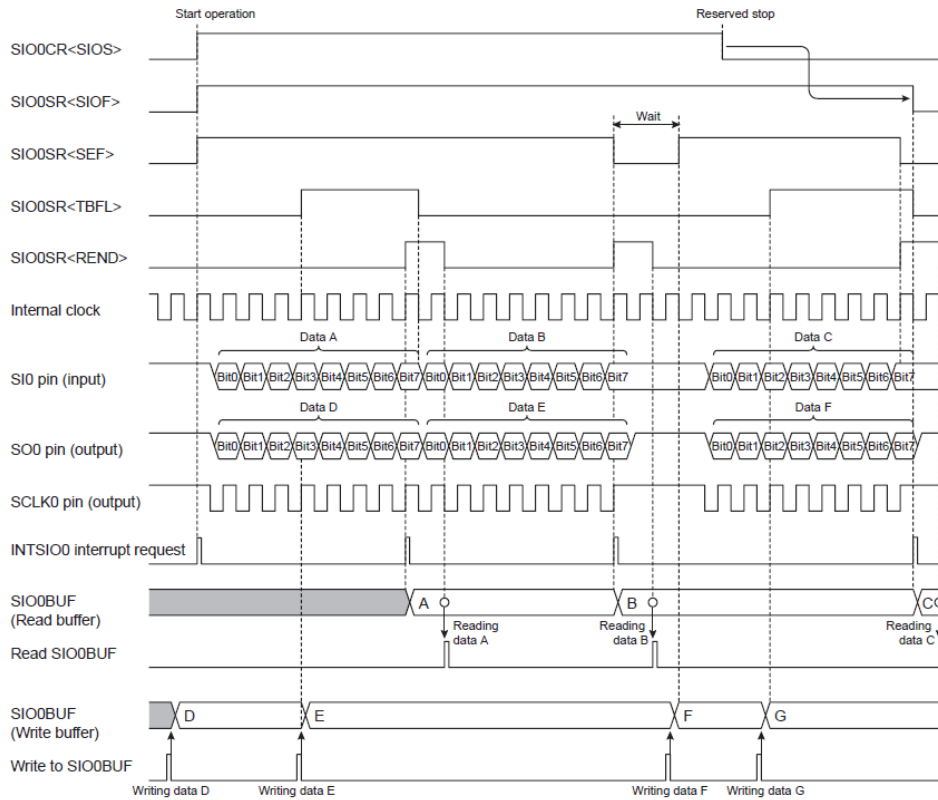


图 15.14 8 位发送/接收模式(内部时钟且预约停止)

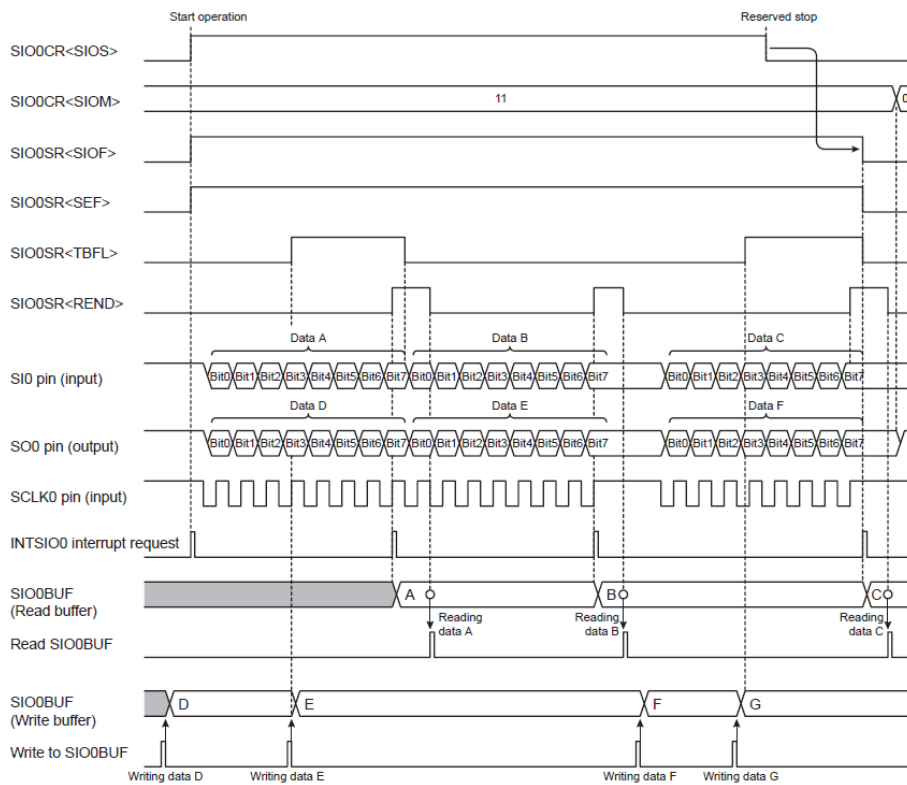


图 15.15 8 位发送/接收模式(外部时钟且预约停止)

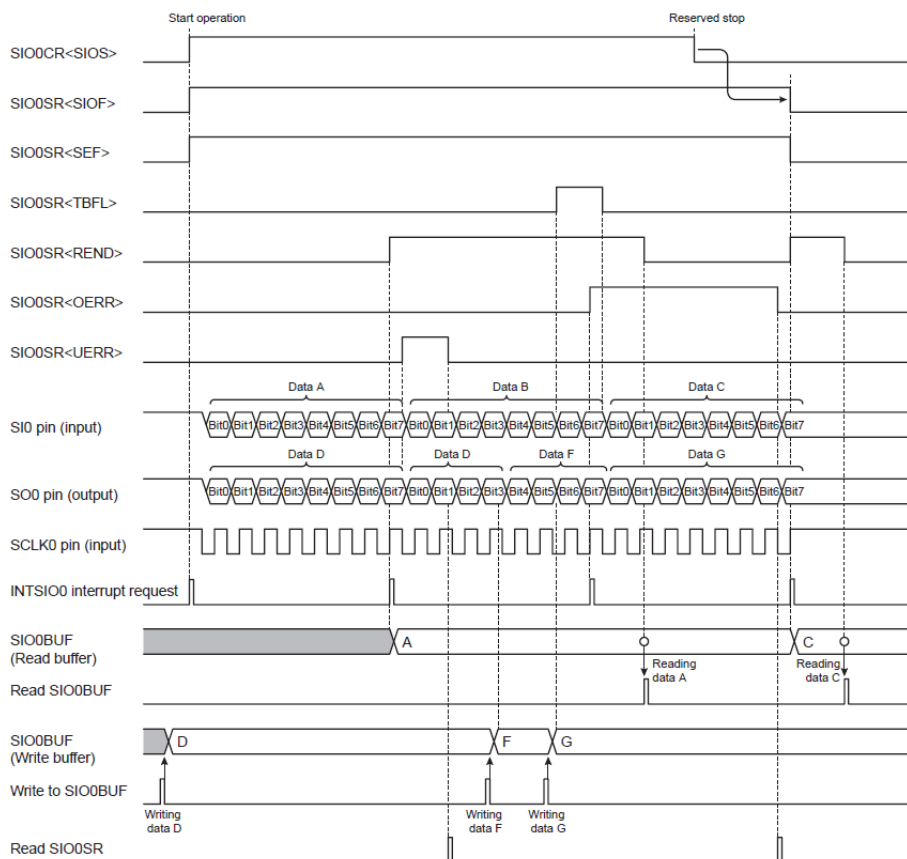


图 15.16 8 位发送/接收模式(外部时钟 · 数据欠载错误与数据溢写错误发生)

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

附录 A. 在线编程功能 ISP

MQ6906 具有在线编程(ISP)功能。用户可以此功能结合 iMO 的调试仿真器 MO-Link 进行系统电路板上之软件调试(degugging)。此仿真器可由 PC 上安装之调试软件进行操控，不论应用软件修改或系统设计调整均可藉此实现。

本章节说明在线编程(ISP)功能所需之控制引脚、及如何连接目标系统(target system)。

控制引脚

在线编程(ISP)功能共使用 2 个通讯引脚及 3 个电源与复位相关引脚。脚位资讯如表 A.1 所示。其中，P20 与 P21 端口用于在线编程(ISP)功能之通讯引脚。

| 引脚名称 (执行ISP功能期间) | 输入/输出 | 功能描述 | | 引脚名称 (MCU模式下) |
|--------------------------|-------|-------------------|----------|------------------|
| OCDCK | 输入 | 通讯引脚 (时钟控制) | (Note 1) | P20/TXD0/SO0 |
| OCDIO | 输入/输出 | 通讯引脚 (数据控制) | | P21/RXD0/SI0 |
| RESETB | 输入 | Reset control pin | | RESETB |
| MODE | 输入 | Mode control pin | | Mode |
| VDD | 电源 | 5.0V | | |
| VSS | 电源 | 0V | | |
| P20 與P21之外的 其他輸入/輸出端口 | I/O | 可用於目標系統的應用 | | |
| XIN | 输入 | 連接到外部晶振。 | | |
| XOUT | 输出 | | | |

表 A.1 在线编程(ISP)功能所使用之引脚

如何将 MO-Link 调试器连接至目标系统

欲使用在线编程(ISP)功能，必须将目标系统上之特定引脚连接至 MO-Link 调试器。iMO 将提供连接目标系统与 MO-Link 调试器之控制缆线。在目标系统安装此缆线可使在线编程(ISP)功能更佳简易。相关连接如图 A.1 所示。

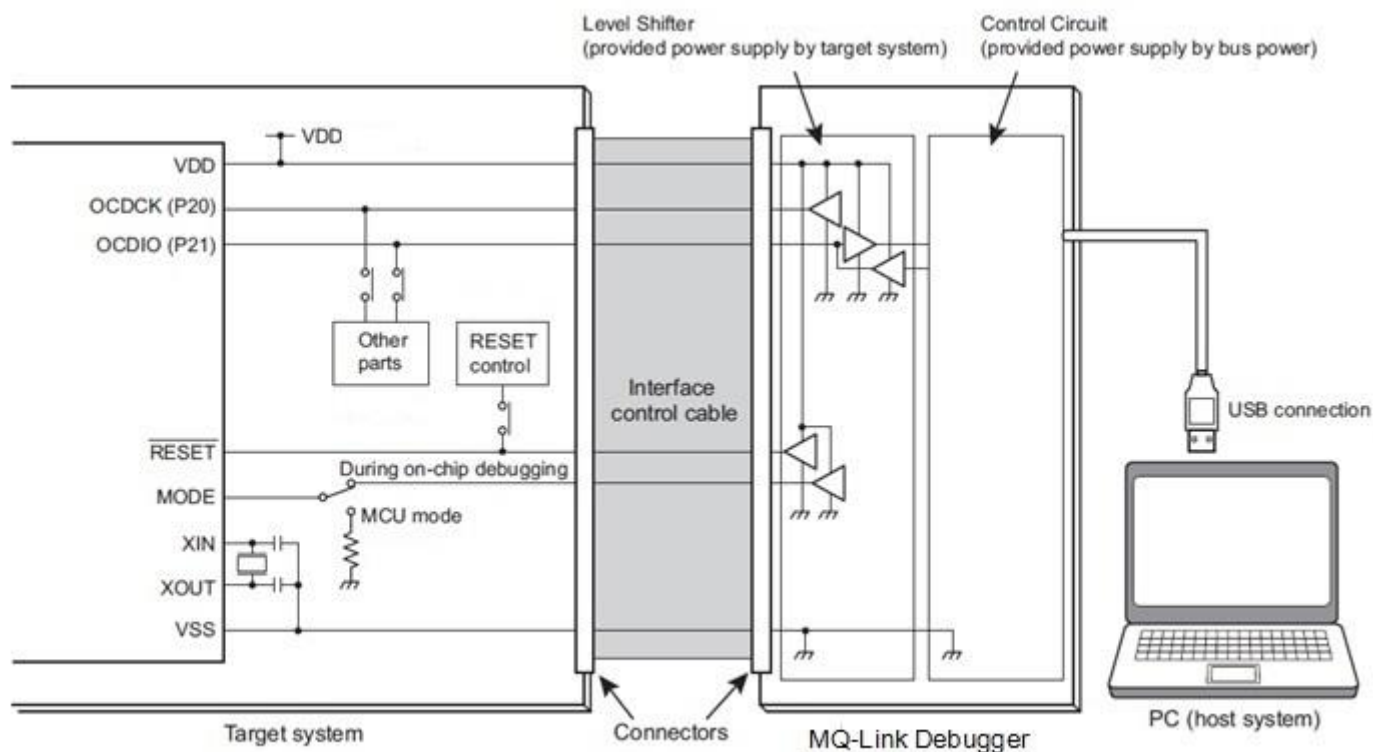


图 A.1 如何将 MO-Link 调试器连接至目标系统

注 1：如果系统应用板上之复位控制电路会影响线编程(ISP)功能的控制，请务必以跨接器或开关等断开。

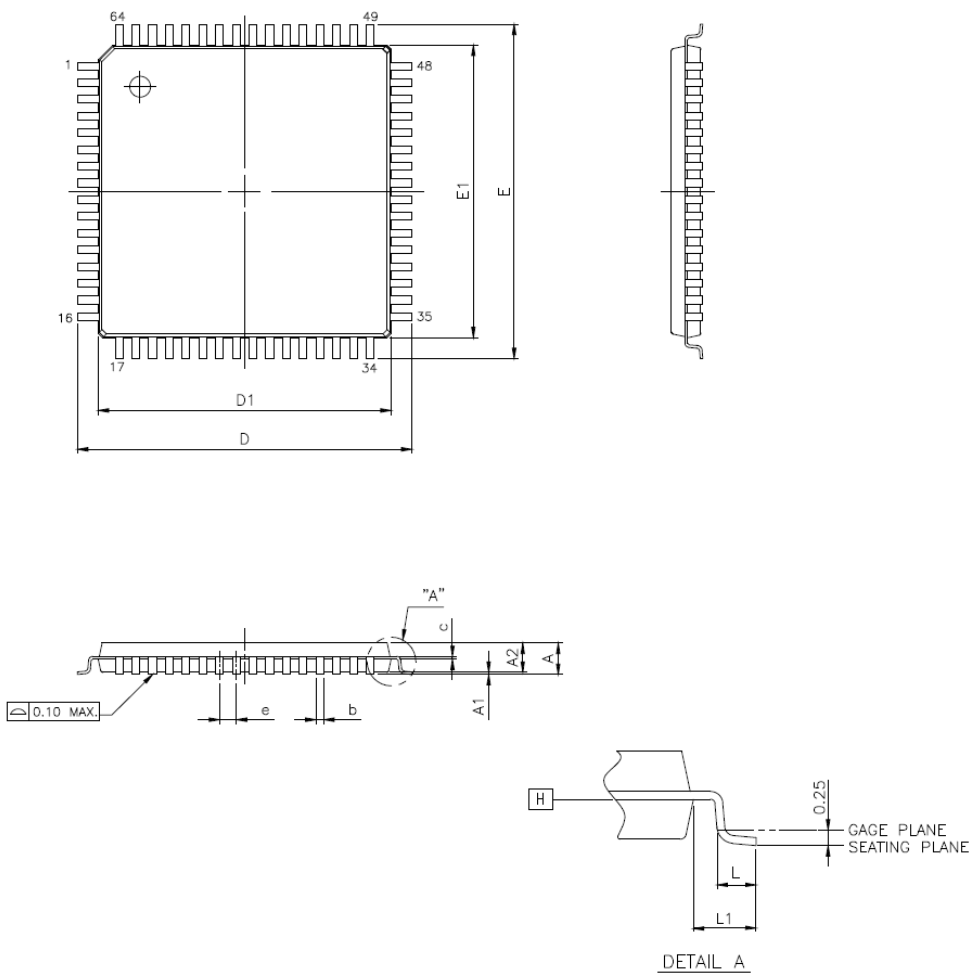
注 2：执行在线编程(ISP)功能时，目标系统之 MQ6906 电源 VDD 由 MQ-Link 调试器直接提供。在线编程(ISP)完成后，MQ6906 即可使用目标系统之电源。

注 3：有关 MO-Link 的使用细节，参阅“iMO i87 IDE 使用手册”。

| | | |
|-----------------------|-----------------------|----------------|
| No. : TDDS01-M6906-CN | Name : MQ6906 中文产品规格书 | Version : V1.0 |
|-----------------------|-----------------------|----------------|

附录 B. 产品型号信息

Product No. : MQ6906LE064SVLR



| Symbol | MILLMETER | | |
|--------|-----------|------|------|
| | MIN | NOM | MAX |
| A | - | - | 1.60 |
| A1 | 0.05 | - | 0.15 |
| A2 | 1.35 | 1.40 | 1.45 |
| b | 0.30 | 0.37 | 0.45 |
| c | 0.09 | - | 0.20 |
| D | 16.00 BSC | | |
| D1 | 14.00 BSC | | |
| E | 16.00 BSC | | |
| E1 | 14.00 BSC | | |
| e | 0.80 BSC | | |
| L | 0.45 | 0.60 | 0.75 |
| L1 | 1.00 REF | | |