

低功耗 Sub-GHz RF 收发器 (470-510 MHz 和 950-960 MHz)

应用范围

- 运行于 470/950 MHz ISM/SRD 频带的超低功耗无线应用
- 无线传感网络
- 家庭和楼宇自动化
- 高级抄表架构 (AMI)
- 无线计量
- 无线告警和安全系统

产品描述

CC1100E 是一款 Sub-GHz 高性能射频收发器，设计旨在用于极低功耗 RF 应用。其主要针对工业、科研和医疗 (ISM) 以及 470-510 MHz 和 950-960 MHz 频带的短距离无线通信设备 (SRD)。**CC1100E** 特别适合于那些针对日本 ARIB STD-T96 标准和中国 470-510 MHz 短距离通信设备的无线应用。

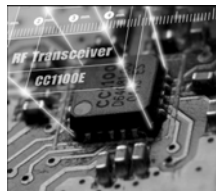
CC1100E 在代码、封装和外引脚方面均与 **CC1101**[1] 和 **CC1100** [2] RF 收发器兼容。**CC1100E**、**CC1101** 以及 **CC1100** 均支持互补频带，可用于全球最为常用的开放式低于 1 GHz 频率的 RF 设计：

- **CC1100E**: 470-510 MHz 和 950-960 MHz
- **CC1101**: 300-348 MHz, 387-464 MHz 和 779-928 MHz
- **CC1100**: 300-348 MHz, 400-464 MHz 和 800-928 MHz

CC1100E RF 收发器与一个高度可配置的基带调制解调器集成在一起。该调制解调器支持各种调制格式，并且拥有高达 500 kBaud 的可配置数据速率。

CC1100E 可提供对数据包处理、数据缓冲、突发传输、空闲信道评估、链路质量指示以及无线唤醒的广泛硬件支持。

我们可通过一个 SPI 接口对 **CC1100E** 的主要运行参数和 64 字节发送/接收 FIFO 进行控制。一个典型的系统中，**CC1100E** 通常会与一颗微控制器以及少数附加无源组件一起使用。



在没有事先得到德州仪器 (TI) 书面许可的情况下，不得将该产品用于下列任何产品或系统中：

- (1) 植入式心律管理系统，包括无限制起搏器、除颤器和心脏再同步设备，
- (2) 直接与一个或多个植入式医疗设备通信的外部心律管理系统；或
- (3) 用于监控或治疗心脏功能的其它设备，包括无限制压力传感器、生物化学传感器和神经刺激器。

如果您的应用可能属于上述类别，请发邮件至：lpw-medical-approval@list.ti.com

关键特性

RF 性能

- 高灵敏度（1.2 kBaud、480 MHz、1% 误包率条件下为 -112 dBm）
- 低电流消耗（1.2 kBaud、480 MHz 下 RX 中为 15.5 mA）
- 所有支持频率下高达 +10dBm 的可编程输出功率
- 卓越的接收机选择性和阻断性能
- 1.2 到 500kBaud 的可编程数据速率
- 频带：470-510 MHz 和 950- 960 MHz

模拟特性

- 支持 2-FSK、GFSK、MSK 以及 OOK，灵活的 ASK 波形整形
- 快速的锁定频率合成器以及 90 μ s 的建立时间使其适合于许多跳频系统。
- 使用自动频率补偿 (AFC) 将频率合成器调整到实际接收信号中心频率
- 集成的模拟温度传感器

数字特性

- 提供对数据包导向系统的灵活支持；同步字检测、地址校验、灵活的数据包长度以及自动 CRC 处理的片上支持
- 高效的 SPI 接口；利用一次“突发”数据传输便可对所有寄存器进行编程
- 数字 RSSI 输出
- 可编程信道滤波器带宽
- 可编程载波监听 (CS) 指示器
- 可编程前导质量指示器 (PQI)，用于随机噪声伪同步字检测增强保护
- 支持发送前自动空闲信道评估 (CCA)（用于载波监听系统）
- 支持每个数据包的链路质量指示 (LQI)
- 可选数据自动白化和去白 (de-whitening)

低功耗特性

- 400 nA 睡眠模式电流消耗
- 快速启动时间；从睡眠模式转为 RX 或者 TX 模式只需 240 μ s（由 EM 参考设计 [3] 和 [4] 测量得出）
- 自动低功耗 RX 轮询无线唤醒功能
- 单独的 64 字节 RX 和 TX 数据 FIFO（实现了突发模式数据传输）

一般特性

- 少量的外部组件；完全片上频率合成器，无需外部滤波器或 RF 开关
- 绿色封装：符合 RoHS 标准，不含镉或溴
- 小尺寸封装（QFN 4x4 mm 封装，20 引脚）
- 适合于那些针对日本 ARIB STD-T96 标准的系统
- 适合于那些针对中国 470-510 MHz 短距离通信设备规定的系统
- 支持异步和同步串行接收/发送模式，以向后兼容现有无线通信协议。

缩略语

本文所使用的缩略语如下所示：

ACP	邻近信道功率	MSK	最小频移键控
ADC	模数转换器	N/A	不适用
AFC	自动频率补偿	NRZ	非归零编码
AGC	自动增益控制	OOK	开关键控
AMR	自动抄表	PA	功率放大器
ARIB	无线电工协会	PCB	印刷电路板
ASK	幅移键控	PD	断电模式
BER	误码率	PER	误包率
BT	带宽时间乘积	PLL	锁相环
CCA	空闲信道评估	POR	上电复位
CFR	美国联邦法规	PQI	前导质量指示符
CRC	循环冗余校验	PQT	前导质量阈值
CS	载波监听	PTAT	与绝对温度成正比
CW	连续波（未调制载波）	QFN	无引线四方扁平封装
DC	直流电	QPSK	正交相位偏移键控
DVGA	数字可变增益放大器	RC	阻容
ESR	等效串联电阻	RF	射频
FEC	前向纠错	RSSI	接收信号强度指示
FIFO	先进先出	RX	接收、接收模式
FHSS	跳频展频	SAW	声表面波
2-FSK	二进制频移键控	SMD	表面贴装器件
GFSK	高斯型频移键控	SNR	信噪比
IF	中频	SPI	串行外设接口
I/Q	同相位/正交相位	SRD	短距离无线通信设备
ISM	工业、科研、医疗	TBD	待定义
LC	电感电容	T/R	传输/接收
LNA	低噪声放大器	TX	传输、传输模式
LO	本地振荡器	UHF	超高频率
LSB	最低位	VCO	压控振荡器
LQI	链路质量指示	WOR	无线唤醒、低功耗轮询
MCU	微控制器	XOSC	晶体振荡器
MSB	最高位	XTAL	晶体

目录

应用范围	1
产品描述	1
关键特性	2
RF 性能	2
模拟特性	2
数字特性	2
低功耗特性	2
一般特性	2
缩略语	3
1 最大绝对额定值	7
2 工作条件	7
3 一般特性	7
4 电气规范	8
4.1 电流消耗	8
4.2 RF 接收部分	10
4.3 RF 发送部分	13
4.4 晶体振荡器	15
4.5 低功耗 RC 振荡器	15
4.6 频率合成器特性	16
4.7 模拟温度传感器	16
4.8 DC 特性	17
4.9 上电复位	17
5 引脚配置	17
6 电路描述	19
7 应用电路	20
7.1 偏置电阻	20
7.2 平衡-不平衡转换器 (Balun) 和 RF 匹配	20
7.3 晶体	20
7.4 参考信号	21
7.5 额外滤波	21
7.6 电源去耦	21
7.7 天线因素	21
7.8 PCB 布局建议	24
8 配置概述	25
9 配置软件	26
10 4-线串行配置及数据接口	27
10.1 芯片状态字节	29
10.2 寄存器存取	29
10.3 SPI 读取	30
10.4 指令选通脉冲	30
10.5 FIFO 存取	31

10.6 PATABLE 存取.....	32
11 微控制器接口和引脚配置.....	32
11.1 配置接口.....	32
11.2 一般控制和状态引脚.....	33
11.3 可选无线控制特性.....	33
12 数据速率编程.....	34
13 接收机信道滤波器带宽.....	34
14 解调器、符号同步器与数据判定.....	35
14.1 频率偏移补偿.....	35
14.2 位同步.....	36
14.3 字节同步.....	36
15 数据包处理硬件支持.....	36
15.1 数据白化.....	37
15.2 数据包格式.....	38
15.3 接收模式下的数据包滤波.....	40
15.4 发送模式下的数据包处理.....	41
15.5 接收模式下的数据包处理.....	42
15.6 固件中的数据包处理.....	42
16 调制格式.....	43
16.1 频移键控.....	43
16.2 最小转换键控.....	44
16.3 振幅调制.....	44
17 接收信号限定符和链路质量信息.....	44
17.1 同步字限定符.....	45
17.2 前导质量阈值 (PQT).....	45
17.3 RSSI.....	46
17.4 载波监听 (CS).....	47
17.5 空闲信道评估 (CCA).....	49
17.6 链路质量指示器 (LQI).....	50
18 交错前向纠错.....	50
18.1 前向纠错 (FEC).....	50
18.2 交错.....	51
19 无线控制.....	51
19.1 上电启动序列.....	52
19.2 晶体控制.....	54
19.3 稳压器控制.....	54
19.4 有源模式.....	54
19.5 无线唤醒 (WOR).....	55
19.6 定时.....	57
19.7 RX 终止定时器.....	57
20 数据 FIFO.....	58
21 频率编程.....	60
22 VCO.....	61

22.1 VCO 和 PLL 自校准	61
23 稳压器	61
24 输出功率编程	62
25 整形与 PA 斜坡	63
26 通用引脚/测试输出控制引脚	64
27 异步及同步串行工作	67
27.1 异步串行运行	67
27.2 同步串行运行	67
28 系统因素和系统指南	68
28.1 SRD 规定	68
28.2 跳频和多信道系统	69
28.3 数据突发传输	70
28.4 连续传输	70
28.5 低成本系统	70
28.6 电池供电系统	70
28.7 增加输出功率	70
29 配置寄存器	71
29.1 配置寄存器详情—SLEEP 状态下带保存值的寄存器	76
29.2 配置寄存器详情—SLEEP 状态下模糊编程的寄存器	95
29.3 状态寄存器详情	96
30 封装描述 (QFN 20)	99
30.1 封装 (QFN 20) 的建议 PCB 布局	100
30.2 焊接信息	100
30.3 订购信息	100
参考文献	102
31 一般信息	102
31.1 文档历史记录	102

1 最大绝对额定值

无论什么情况都不能超过表 1 给出的最大绝对额定值。超出一个或一个以上极限值的应力可能会给器件带来永久性的损坏。

参数	最小值	最大值	单位	条件
电源电压	-0.3	3.9	V	所有的电源引脚必须要具有相同的电压
所有数字引脚上的电压	-0.3	VDD + 0.3 max 3.9	V	
RF_P、RF_N 以及 DCOUPL 引脚上的电压	-0.3	2.0	V	
电压斜坡上升率		120	kV/ μ s	
输入 RF 电平		+10	dBm	
存储温度范围	-50	150	$^{\circ}$ C	
回流焊温度		260	$^{\circ}$ C	依据 IPC/JEDEC J-STD-020 测试
ESD		2000	V	依据 JEDEC STD 22 中的测试方法 A114 人体模型 (HBM) 规范测试
ESD		750	V	依据 JEDEC STD 22 中的 C101C 带电器件模型 (CDM) 规范测试

表 1 最大绝对额定值



请注意！ESD 敏感器件。 在触摸该器件时需采取一定的预防措施以防止出现永久性损坏。

2 工作条件

CC1100E 的工作条件如下面表 2 所示。

参数	最小值	最大值	单位	条件
工作温度	-40	85	$^{\circ}$ C	
工作电源电压	1.8	3.6	V	所有的电源引脚必须要具有相同的电压

表 2 工作条件

3 一般特性

参数	最小值	典型值	最大值	单位	条件/注释
频率范围	470		510	MHz	
	950		960	MHz	
数据速率	1.2		500	kBaud	2-FSK
	1.2		250	kBaud	GFSK、OOK 以及 ASK
	26		500	kBaud	(整形后) MSK (又称为差动偏移 QPSK)
					可选曼彻斯特编码 (kbps 数据速率为 1/2 波特速率)

表 3 一般特性

4 电气规范

4.1 电流消耗

如无特殊说明,则 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{ V}$ 。所有测量结果均使用 CC1100E EM 参考设计 ([3] 和 [4]) 测得。降低电流设置 (MDMCFG2.DEM_DCFILT_OFF=1) 可稍稍减少电流消耗,但会降低灵敏度。如欲了解电流消耗和灵敏度的更多详情,请参见表 6: RF 接收部分。

参数	最小值	典型值	最大值	单位	条件
断电模式 电流消耗		0.3		μA	数字部件稳压器关闭,保留寄存器值 (SLEEP 状态)。所有 GDO 引脚编程为 0x2F (HW 至 0)
		0.7		μA	数字部件稳压器关闭,保留寄存器值,低功耗 RC 振荡器运行 (激活了 WOR 的 SLEEP 状态)
		100		μA	数字部件稳压器关闭,保留寄存器值, XOSC 运行 (具有 MCSM0.OSC_FORCE_ON 设置的 SLEEP 状态)
		165		μA	数字部件稳压器开启,所有其他模块均处在断电模式 (XOFF 状态)
电流消耗		10.0		μA	利用低功耗 RC 振荡器,以 460 kHz 滤波器带宽和 250 kBaud 数据速率,每秒钟自动 RX 轮询一次,同时每隔 4 次唤醒便进行一次 PLL 校准。利用低于载波监听电平 (MCSM2.RX_TIME_RSSI=1) 的信道的信号对电流加以平均。
		35		μA	与上述相同,但是是利用高于载波监听电平的信道的信号,1.95 ms RX 时限,并且无前导/同步字。
		1.3		μA	利用低功耗 RC 振荡器,以 460 kHz 滤波器带宽和 250 kBaud 数据速率,每秒钟自动 RX 轮询一次,同时每隔 4 次唤醒便进行一次 PLL 校准。利用低于载波监听电平 (MCSM2.RX_TIME_RSSI=1) 的信道的信号对电流加以平均。
		32		μA	与上述相同,但是是利用高于载波监听电平的信道的信号,1.95 ms RX 时限,并且无前导/同步字。
		1.7		mA	仅数字部件稳压器和晶体振荡器处于运行状态 (IDLE 状态)
		9		mA	仅频率合成器处于运行 (FSTXON) 状态。当从 IDLE 进入 RX 或 TX (包括校准状态) 时,该电流消耗还代表其它中间状态

电 流 消 耗， 480 MHz	16.5		mA	接收模式， 1.2 kBaud， 低电流， 灵敏度 极限值输入
	15.4		mA	接收模式， 1.2 kBaud， 低电流， 输入大 大高于灵敏度极限值
	16.6		mA	接收模式， 38.4 kBaud， 低电流， 灵敏度 极限值输入
	15.5		mA	接收模式， 38.4 kBaud， 低电流， 输入大 大高于灵敏度极限值
	17.5		mA	接收模式， 250 kBaud， 低电流， 输入大 大高于灵敏度极限值
	16.1		mA	接收模式， 250 kBaud， 低电流， 输入大 大高于灵敏度极限值
	20		mA	接收模式， 500 kBaud， 灵敏度极限值输 入
	18.7		mA	接收模式， 500 kBaud， 输入大大高于灵 敏度极限值
	29.6		mA	发送模式， +10 dBm 输出功率
	16.6		mA	发送模式， 0 dBm 输出功率
16.5		mA	发送模式， -6 dBm 输出功率	
电 流 消 耗， 955 MHz	16.3		mA	接收模式， 1.2 kBaud， 低电流， 灵敏度 极限值输入
	15.2		mA	接收模式， 1.2 kBaud， 低电流， 输入大 大高于灵敏度极限值
	17.7		mA	接收模式， 38.4 kBaud， 低电流， 灵敏度 极限值输入
	17.0		mA	接收模式， 38.4 kBaud， 低电流， 输入大 大高于灵敏度极限值
	16.8		mA	接收模式， 76.8 kBaud， 低电流， 灵敏度 极限值输入
	15.1		mA	接收模式， 76.8 kBaud， 低电流， 输入大 大高于灵敏度极限值
	30.9		mA	发送模式， +10 dBm 输出功率
	16.5		mA	发送模式， 0 dBm 输出功率
15.8		mA	发送模式， -6 dBm 输出功率	

表 4 电气规范

	电源电压 VDD=1.8V			电源电压 VDD=3.0V			电源电压 VDD=3.6V		
	-40	25	85	-40	25	85	-40	25	85
温度 [°C]	-40	25	85	-40	25	85	-40	25	85
电流 [mA]	29.3	28.7	28.1	31.6	30.9	30.3	31.9	31.2	30.6

表 5 955 MHz 和 +10 dBm 输出功率设置条件下不同温度和电源电压的 TX 电流消耗典型变化情况

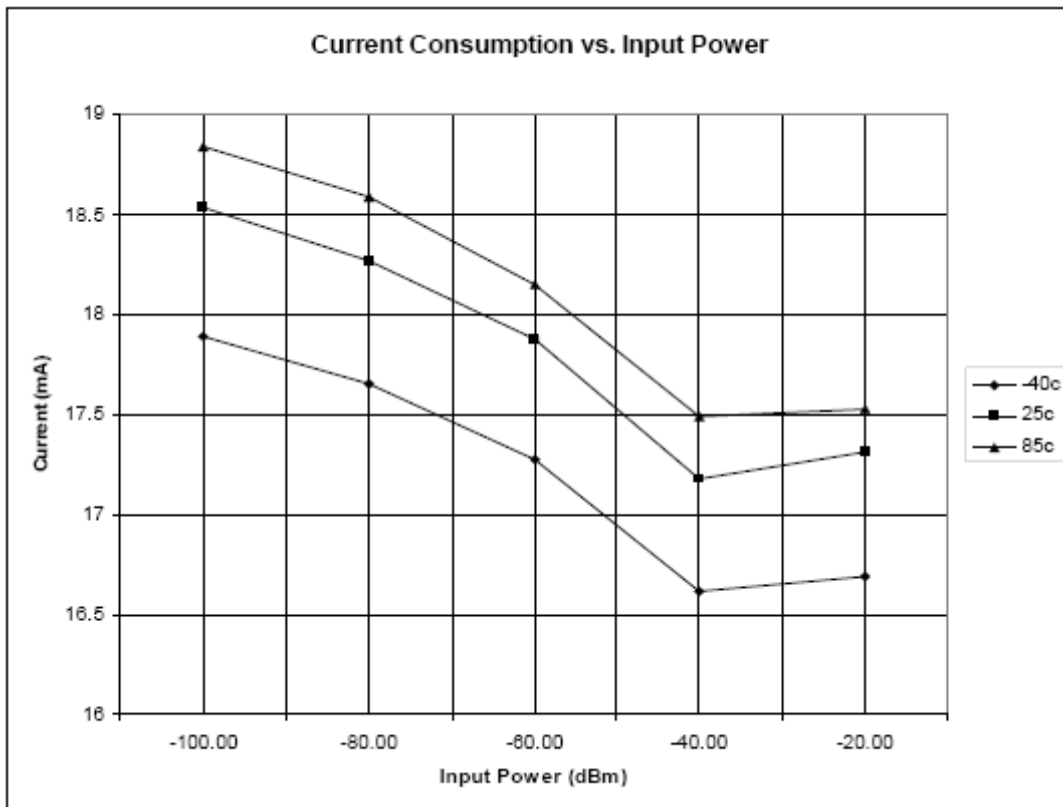


图 1 955 MHz、76.8 kBaud GFSK、最佳灵敏度设置下不同温度和输入功率电平的 RX 电流消耗典型变化情况

4.2 RF 接收部分

如无特殊说明，则 $T_A = 25^\circ\text{C}$ ， $V_{DD} = 3.0\text{ V}$ 。所有测量结果均使用 CC1100E EM 参考设计（[3] 和 [4]）测得。

参数	最小值	典型值	最大值	单位	条件/注释
数字信道滤波器带宽	58		812	kHz	用户可编程。带宽限值与晶体频率成正比关系（给定值假设为一个 26.0 MHz 的晶体）
480 MHz, 1.2 kBaud 数据速率, 最佳灵敏度, MDMCFG2.DEM_DCFILT_OFF=0 (BT=1、1% 误包率、20 字节数据包长度、5.2kHz 偏差、58 kHz 数字信道滤波器带宽的 GFSK)					
接收机灵敏度		-112		dBm	通过设置 MDMCFG2.DEM_DCFILT_OFF=1, 可以折中设置灵敏度, 以控制电流消耗。这样, 可将灵敏度极限的典型电流消耗从 17.9 mA 降至 16.5 mA。该灵敏度一般可降至 -110 dBm。
480 MHz, 38.4 kBaud 数据速率, 最佳灵敏度, MDMCFG2.DEM_DCFILT_OFF=0 (BT=1、1% 误包率、20 字节数据包长度、20kHz 偏差、100 kHz 数字信道滤波器带宽的 GFSK)					

接收机灵敏度		-104		dBm	通过设置 MDMCFG2.DEM_DCFILT_OFF=1, 可以折中设置灵敏度, 以控制电流消耗。这样, 可将灵敏度极限的典型电流消耗从 18 mA 降至 16.6 mA。
480 MHz, 250 kBaud 数据速率, 最佳灵敏度, MDMCFG2.DEM_DCFILT_OFF=0 (BT=1、1% 误包率、20 字节数据包长度、127kHz 偏差、540kHz 数字信道滤波器带宽的 GFSK)					
接收机灵敏度		-95		dBm	通过设置 MDMCFG2.DEM_DCFILT_OFF=1, 可以折中设置灵敏度, 以控制电流消耗。这样, 可将灵敏度极限的典型电流消耗从 19.2 mA 降至 17.5 mA。
480 MHz, 500 kBaud 数据速率, 最佳灵敏度, MDMCFG2.DEM_DCFILT_OFF=0 (1% 误包率、20 字节数据包长度、812kHz 数字信道滤波器带宽的 MSK)					
接收机灵敏度		-88		dBm	数据速率为 500 kBaud 时, MDMCFG2.DEM_DCFILT_OFF=1 设置选项无效
955MHz, 1.2kBaud 数据速率, 最佳灵敏度, MDMCFG2.DEM_DCFILT_OFF=0 (BT=1、1% 误包率、20 字节数据包长度、5.2kHz 偏差、58kHz 数字信道滤波器带宽的 GFSK)					
接收机灵敏度		-111		dBm	通过设置 MDMCFG2.DEM_DCFILT_OFF=1, 可以折中设置灵敏度, 以控制电流消耗。这样, 可将灵敏度极限的典型电流消耗从 18.2 mA 降至 16.3 mA。该灵敏度一般可降至 -109 dBm。
饱和		-15		dBm	FIFOTHR.CLOSE_IN_RX=0。参见 DN010 [11] 了解更多详情。
相邻信道抑制		28		dB	超出灵敏度极限 3dB 的理想信道。 200 kHz 信道间隔
相邻信道抑制		37		dB	超出灵敏度极限 3dB 的理想信道。 200 kHz 信道间隔
					如欲了解灵敏度与频率偏移的关系, 请 参见图 2。
映像信道抑制, 955 MHz		32		dB	IF 频率 152kHz 超出灵敏度极限 3dB 的理想信道。

如无特殊说明, 则 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{ V}$ 。所有测量结果均使用 CC1100E EM 参考设计 ([3] 和 [4]) 测得。

参数	最小值	典型值	最大值	单位	条件/注释
955MHz, 76.8kBaud 数据速率, 最佳灵敏度, MDMCFG2.DEM_DCFILT_OFF=0 (BT=1、1% 误包率、20 字节数据包长度、32kHz 偏差、232kHz 数字信道滤波器带宽的 GFSK)					

接收机灵敏度		-100		dBm	通过设置 MDMCFG2.DEM_DCFILT_OFF=1，可以折中设置灵敏度，以控制电流消耗。这样，可将灵敏度极限的典型电流消耗从 18.6 mA 降至 16.8 mA。
阻断功能					
±2 MHz 偏移、1.2 kBaud 和 955 MHz 时的阻断功能		-49		dBm	超出灵敏度极限 3dB 的理想信道。
±2 MHz 偏移、38.4 kBaud 和 955 MHz 时的阻断功能		-49		dBm	超出灵敏度极限 3dB 的理想信道。
±10 MHz 偏移、1.2 kBaud 和 955 MHz 时的阻断功能		-39		dBm	超出灵敏度极限 3dB 的理想信道。
±10 MHz 偏移、38.4 kBaud 和 955 MHz 时的阻断功能		-40		dBm	超出灵敏度极限 3dB 的理想信道。
一般特性					
杂散发射			-38	dBm	25MHz-1GHz 不包括 470-510 MHz 频带、960 MHz 信号、1 GHz 以上的二阶谐波
			-32	dBm	典型的辐射杂散发射为 VCO 频率下测得的 -49 dBm 上述数据的频率为 470-510 MHz 频带时的数据，如欲了解 950-960 MHz 的杂散发射，请参见章节 28
RX 延迟		9		位	串联工作。从接收开始到接收机数据输出引脚获得数据的时间相当于 9 比特。

表 6 RF 接收部分

	电源电压 VDD=1.8V			电源电压 VDD=3.0V			电源电压 VDD=3.6V		
温度 [°C]	-40	25	85	-40	25	85	-40	25	85
灵敏度 [dBm]	-101	-100	-96	-102	-100	-98	-102	-100	-98

表 7 955 MHz、76.8 kBaud GFSK、最佳灵敏度设置、使用 770 MHz 陷波滤波器情况下不同温度和电源电压的灵敏度典型变化情况

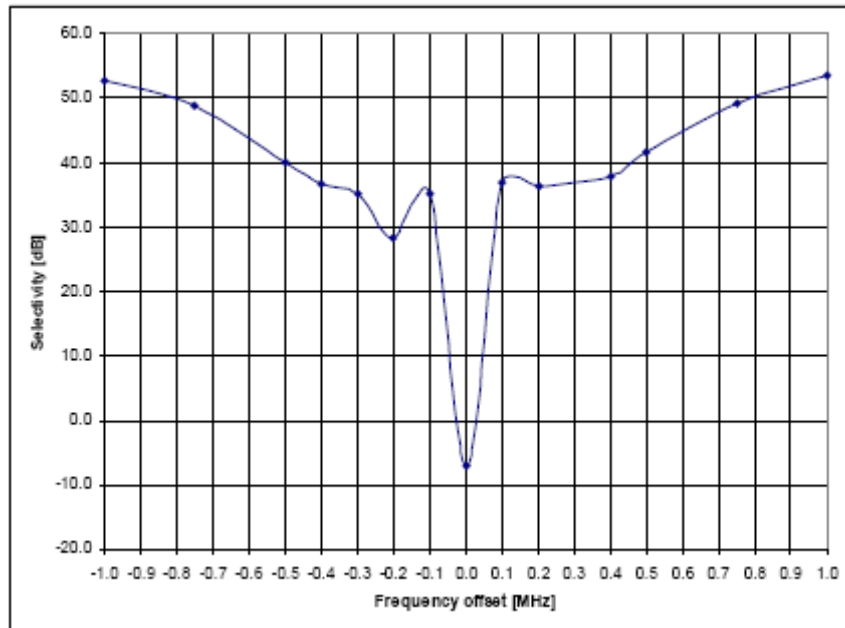


图 2 1.2 kBaud 数据速率、955 MHz、GFSK、5.2 kHz 偏差时的典型选择性。
IF 频率为 152.3 kHz 并且数字信道滤波器带宽为 58 kHz。

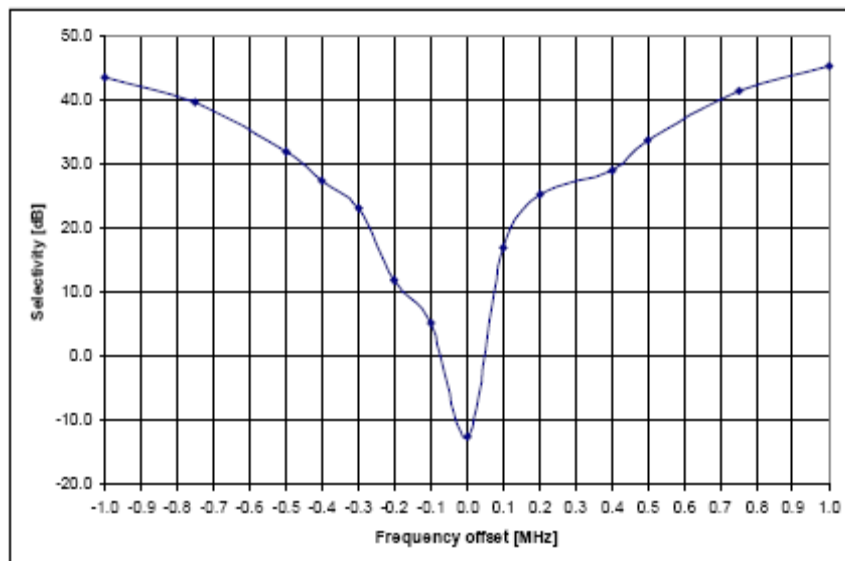


图 3 38.4 kBaud 数据速率、955 MHz、GFSK、20 kHz 偏差时的典型选择性。
IF 频率为 152.3 kHz 并且数字信道滤波器带宽为 100 kHz。

4.3 RF 发送部分

如无特殊说明,则 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{ V}$ 。所有测量结果均使用 CC1100E EM 参考设计 ([3] 和 [4]) 测得。

参数	最小值	典型值	最大值	单位	条件/注释
----	-----	-----	-----	----	-------

差动负载阻抗					天线 RF 端口处 (RF_P 和 RF_N) 的差动阻抗。请遵照德州仪器 (TI) 网站上的 CC1100E EM 参考设计 ([3] 和 0)。
480 MHz 955 MHz		132 – j2 59 – j67		Ω Ω	
输出功率、最高设置					输出功率可编程，并且在所有频带中均可实现全范围编程。输出功率可能会受到调节极限的限制。
480 MHz 955 MHz		+10 +9		dBm dBm	通过 CC1100E EM 参考设计 ([3] 和 0) RF 匹配网络，发送至一个 50 Ω 单端负载
输出功率、最低设置		-30			输出功率可编程，并且在所有频带下均可实现全范围编程。
					通过 CC1100E EM 参考设计 ([3] 和 0) RF 匹配网络，发送至一个 50 Ω 单端负载
					利用 10 dBm CW、480/955 MHz 的 TX 频率测得
		-40 -48		dBm dBm	960 MHz 以下的频率 960 MHz 以下的频率
		-34 -50		dBm dBm	
杂散发射					利用 10 dBm CW、480/955 MHz 的 TX 频率测得
		-39 -50		dBm dBm	1GHz 以下的频率，在 470-510 MHz 频带之外 1GHz 以下的频率
					如欲了解杂散发射的更多详情，请参见 28.1 章节。
一般特性					
TX 延迟		8		位	串联工作。从发送器数据输入引脚采样到其出现在 RF 输出端口的时间。

表 8 RF 发送部分

	电源电压 VDD=1.8V			电源电压 VDD=3.0V			电源电压 VDD=3.6V		
	-40	25	85	-40	25	85	-40	25	85
温度 [°C]	-40	25	85	-40	25	85	-40	25	85
输出功率 [dBm]	10.1	10.8	10.8	10.2	10.4	10.5	9.2	9.9	9.9

表 9 480 MHz、+10 dBm 输出功率设置下不同温度和电源电压的输出功率典型变化

	电源电压 VDD=1.8V			电源电压 VDD=3.0V			电源电压 VDD=3.6V		
	-40	25	85	-40	25	85	-40	25	85
温度 [°C]	-40	25	85	-40	25	85	-40	25	85
输出功率 [dBm]	8.8	8.4	7.9	9.6	9.2	8.8	9.6	9.2	8.8

表 10 955 MHz、+10 dBm 输出功率设置下不同温度和电源电压的输出功率典型变化

4.4 晶体振荡器

如无特殊说明, 则 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{ V}$ 。所有测量结果均使用 CC1100E EM 参考设计 ([3] 和 [4]) 测得。

参数	最小值	典型值	最大值	单位	条件/注释
晶体频率	26	26	27	MHz	
容差		± 40		ppm	是指包括初始容差、晶体负载、老化以及温度依赖性在内的总容差。可接受的晶体容差取决于 RF 频率和信道间隔/带宽。
负载电容	10	13	20	pF	工作条件模拟
ESR			100	Ω	
启动时间		150		μs	该参数具有很大程度的晶体依赖性。该参数是使用 NDK 的晶体 AT-41CD2 根据 CC1100E EM 参考设计 ([3] 和 [4]) 测量得出的。

表 11 晶体振荡器参数

4.5 低功耗 RC 振荡器

如无特殊说明, 则 $T_A = 25^\circ\text{C}$, $V_{DD} = 3.0\text{ V}$ 。所有测量结果均使用 CC1100E EM 参考设计 ([3] 和 [4]) 测得。

参数	最小值	典型值	最大值	单位	条件/注释
校准频率	34.7	34.7	36	kHz	校准后的 RC 振荡器频率为除以 750 之后的 XTAL 频率
校准后的频率精度			± 1	%	
温度系数		+0.5		%/°C	校准后温度改变出现的频率漂移
电源电压系数		+3		%/V	校准后温度改变出现的频率漂移

初始校准时间		2		ms	开启 RC 振荡器后，只要晶体振荡器正在运行校准工作就会在后台不断进行
--------	--	---	--	----	-------------------------------------

表 12 RC 振荡器参数

4.6 频率合成器特性

如果没有特殊说明，则 $T_A = 25^\circ\text{C}$ ， $V_{DD} = 3.0\text{ V}$ 。所有测量结果均是使用 CC1100E EM 参考设计 ([3] 和 [4]) 测得。利用一个 27 MHz 晶体，得到最小值；利用一个 26 MHz 晶体，得到典型值和最大值。

参数	最小值	典型值	最大值	单位	条件/注释
编程后的频率精度	397	$F_{XOSC}/2^{16}$	412	Hz	26-27 MHz 晶体。所有频带的精度（单位 Hz）均相等
合成器频率容差		± 40		ppm	由所用的晶体得出。要求的精度（包括温度和老化因素）取决于频带和信道带宽/间隔
RF 载波相位噪声		-92		dBc/Hz	50 kHz 载波偏移处
RF 载波相位噪声		-92		dBc/Hz	100 kHz 载波偏移处
RF 载波相位噪声		-92		dBc/Hz	200 kHz 载波偏移处
RF 载波相位噪声		-98		dBc/Hz	500 kHz 载波偏移处
RF 载波相位噪声		-107		dBc/Hz	1MHz 载波偏移处
RF 载波相位噪声		-113		dBc/Hz	2MHz 载波偏移处
RF 载波相位噪声		-119		dBc/Hz	5MHz 载波偏移处
RF 载波相位噪声		-129		dBc/Hz	10MHz 载波偏移处
PLL 开启/跳频时间	85.1	88.4	88.4	μs	不执行校准时，退出 IDLE 状态直到变为 RX、FSTXON 或 TX 状态的时间。晶体振荡器运行
PLL RX/TX 建立时间	9.3	9.6	9.6	μs	从 RX 到 TX 1·IF 频率的建立时间
PLL TX/TX 建立时间	20.7	21.5	21.5	μs	从 RX 到 TX 1·IF 频率的建立时间
PLL 校准时间	694	721	721	μs	可以在进入 RX/TX 状态之前或退出 RX/TX 状态之后手动或自动进行校准

表 13 频率合成器参数

4.7 模拟温度传感器

如果没有特殊说明，则 $T_A = 25^\circ\text{C}$ ， $V_{DD} = 3.0\text{ V}$ 。所有测量结果均是使用 CC1100E EM 参考设计 ([3] 和 [4]) 测得。请注意，必须要将 0xBF 写入 PTEST 寄存器，以在 IDLE 状态下使用模拟温度传感器。

参数	最小值	典型值	最大值	单位	条件/注释
-40°C 时的输出电压		0.651		V	
0°C 时的输出电压		0.747		V	

+40°C 时的输出电压		0.847		V	
+80°C 时的输出电压		0.945		V	
温度系数		2.47		mV/°C	适用于-20°C 到 +80°C 的温度范围
计算温度误差, 校准	-2*	0	2*	°C	室温下 1 点校准以后, 使用 2.47 mV/°C 时, 温度范围为 -20 °C 到 +80 °C。 *1 点校准后所显示的最小和最大误差基于典型过程参数的模拟值
开启后, 电流消耗增大		0.3		mA	

表 14 模拟温度传感器参数

4.8 DC 特性

如果没有特殊说明, 则 $T_A = 25^\circ\text{C}$ 。

数字输入/输出	最小值	最大值	单位	条件
逻辑“0”输入电压	0	0.7	V	
逻辑“1”输入电压	VDD-0.7	VDD	V	
逻辑“0”输出电压	0	0.5	V	用于高达 4mA 的输出电流
逻辑“1”输出电压	VDD-0.3	VDD	V	用于高达 4mA 的输出电流
逻辑“0”输入电流	N/A	-50	nA	输入等于 0V
逻辑“1”输入电流	N/A	50	nA	输入等于 VDD

表 15 DC 特性

4.9 上电复位

当电源符合下面表 16 的要求时, 我们就要规定正确的上电复位功能。否则, 就应假设芯片存在未知状态, 直到通过 SPI 接口发送一个 SRES 选通脉冲为止。详情请参见第 45 页章节 19.1。

参数	最小值	典型值	最大值	单位	条件/注释
上电斜坡上升时间			5	ms	从 0V 达到 1.8V 的时间
断电时间	1			ms	上电和断电之间的最短时间

表 16 上电复位要求

5 引脚配置

图 4 和表 17 显示了 CC1100E 的外引脚。如欲了解 I/O 配置的更多详情, 请参见章节 26。

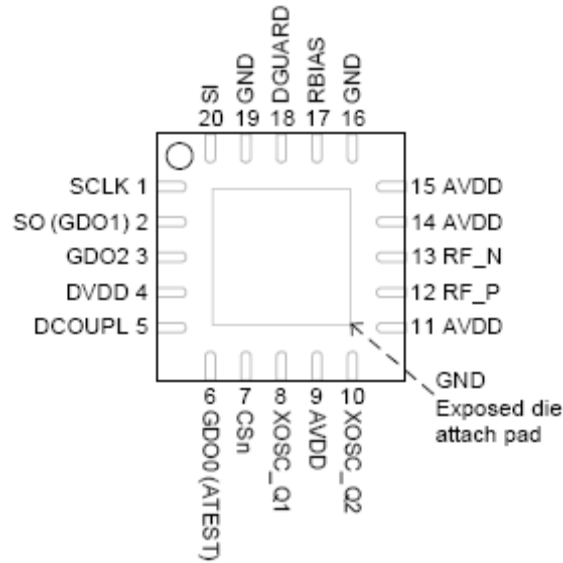


图 4 外引脚俯视图

请注意：外露的裸片附着焊盘**必须**连接至一个固态接地层，因为这是芯片的主要接地连接。

引脚编号	引脚名称	引脚类型	描述
1	SCLK	数字输入	串行配置接口，时钟输入
2	SO (GDO1)	数字输出	串行配置接口，数据输出 当 CSn 为高电平时，可选通用输出引脚
3	GDO2	数字输出	通用数字输出引脚： <ul style="list-style-type: none"> ● 测试信号 ● FIFO 状态信号 ● 空闲信道指示 ● 时钟输出，从 XOSC 分频 ● 串行输出 RX 数据
4	DVDD	电源（数字）	用于数字 I/O 和数字内核稳压器的 1.8 - 3.6 V 数字电源
5	DCOUPL	电源（数字）	用于去耦的 1.6 - 2.0 V 数字电源输出 请注意： 该引脚为 CC1100E 专用。其不能用于向其它器件提供电源电压
6	GDO0 (ATEST)	数字 I/O	通用数字输出引脚： <ul style="list-style-type: none"> ● 测试信号 ● FIFO 状态信号 ● 空闲信道指示 ● 时钟输出，从 XOSC 分频 ● 串行输出 RX 数据 ● 串行输入 TX 数据 还可用作原型产品/产品测试的模拟测试 I/O

7	CSn	数字输入	串行配置接口, 片选
8	XOSC_Q1	模拟 I/O	晶体管振荡器引脚 1, 或外部时钟输入
9	AVDD	电源 (模拟)	1.8-3.6V 模拟电源连接
10	XOSC_Q2	模拟 I/O	晶体管振荡器引脚 2
11	AVDD	电源 (模拟)	1.8-3.6V 模拟电源连接
12	RF_P	RF I/O	接收模式下到 LNA 的正 RF 输入信号 发送模式下来自 PA 的负 RF 输出信号
13	RF_N	RF I/O	接收模式下到 LNA 的正 RF 输入信号 发送模式下来自 PA 的负 RF 输出信号
14	AVDD	电源 (模拟)	1.8-3.6V 模拟电源连接
15	AVDD	电源 (模拟)	1.8-3.6V 模拟电源连接
16	GND	接地 (模拟)	模拟接地连接
17	RBIAS	模拟 I/O	参考电流的外部偏置电阻
18	DGUARD	电源 (数字)	数字噪声隔离的电源连接
19	GND	接地 (数字)	数字噪声隔离的接地连接
20	SI	数字输入	串行配置接口, 数据输入

表 17 外引脚概述

6 电路描述

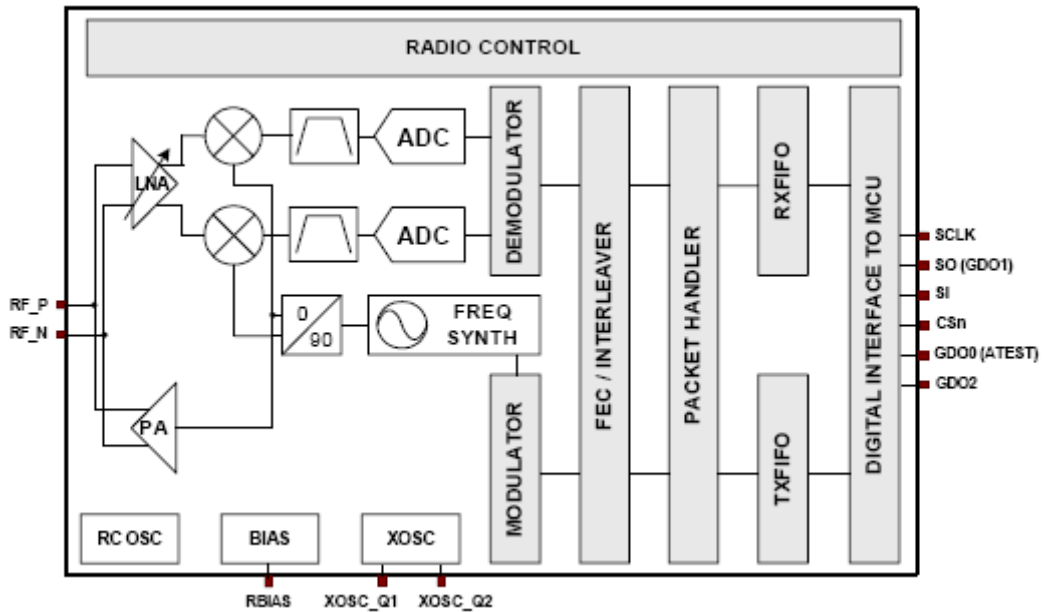


图 5 CC1100E 简化结构图

图 5 显示了 CC1100E 的简化结构图。

CC1100E 具有一个低功耗 IF 接收机。低噪声放大器 (LNA) 将接收到的 RF 信号放大, 并在求积分 (I 和 Q) 过程中被降压转换至中频 (IF)。在 IF 下, I/Q 信号被 ADC 数字化。自动增益控制 (AGC)、精确信道滤波和调制解调位/数据包同步均以数字方式完成。

CC1100E 的发送器部分基于 RF 频率的直接合成。频率合成器包括一个完全片上 LC VCO 和一个 90 度相位转换器，以在接收模式下向降压转换混频器生成 I 和 Q LO 信号。

将一个晶体连接至 XOSC_Q1 和 XOSC_Q2。晶体振荡器产生合成器的参考频率，以及 ADC 和数字部件的时钟。

一个 4 线 SPI 串行接口用于配置和数据缓冲器存取。

数字基带包括对信道配置、数据包处理以及数据缓冲的支持。

7 应用电路

使用 **CC1100E** 时仅仅需要少量的外部组件。图 6 和图 7 显示了一些 **CC1100E** 的推荐应用电路。所使用的外部组件如表 18 所示，表 19 则给出了其典型值。

7.1 偏置电阻

偏置电阻 R171 用于设置一个精确的偏置电流。

7.2 平衡—不平衡转换器 (Balun) 和 RF 匹配

平衡 RF 输入和 **CC1100E** 输出共用两个公共引脚，专为简单、低成本匹配以及印制电路板上的平衡—不平衡转换器网络而设计。**CC1100E** 前端的接收和发送开关由一个专门的片上功能控制，从而不再需要外部 RX/TX-开关。

与内部 RX/TX 开关/终端电路结合在一起的少数外部无源组件保证了 RX 和 TX 模式下均能够匹配。RF_N/RF_P 引脚之间的组件和两个信号连接在一起的点 (470 MHz 参考设计 [3] 的 C131、C121、L121 和 L131，以及 950 MHz 参考设计 [4] 的 L121、L131、C121、L122、C131、C122 和 L132)，形成了一个平衡—不平衡转换器，其将 **CC1100E** 上的差动 RF 信号转换为单端 RF 信号。DC 阻断需要 C124。与相应的 LC 网络一起，该平衡—不平衡转换器组件还对阻抗进行转换，以匹配 50Ω 负载。C125 提供了 DC 阻断功能，并且只有在天线中存在 DC 路径时才需要该功能。就 950 MHz 参考设计而言，该组件可能还会被用于额外的滤波，请参见后面的章节 7.5。表 19 中分别列举了 470 MHz 和 950 MHz 的建议值。

在维持最佳性能时，平衡—不平衡转换器和 LC 滤波器组件值及其参数都非常重要。我们强烈推荐遵照 **CC1100E EM** 参考设计 ([3] 和 0)。登录 TI 网站便可以下载到该参考设计的光绘文件 (Gerber file) 和原理图。

7.3 晶体

在 XOSC_Q1 和 XOSC_Q2 引脚之间必须要连接一个 26-27 MHz 频率范围的晶体。振荡器要专为晶体的并行模式工作而设计。此外，还要求有晶体的负载电容 (C81 和 C101)。负载电容值取决于为晶体指定的总负载电容 C_L 。晶体端子之间的总负载电容应等于 C_L ，以使晶体在指定频率下振荡。

$$C_L = \frac{1}{\frac{1}{C_{s1}} + \frac{1}{C_{101}}} + C_{parasitic}$$

寄生电容由引脚输入电容和 PCB 杂散电容组成。总寄生电容通常为 2.5 pF。

晶体振荡器为振幅调节型，这就是说我们可使用强电流来启动振荡。当振幅逐步增强，该电流便减弱至维持大约 0.4 V_{pp} 信号摆幅所需的强度。这样可保证快速启动，并保持驱动电平最低。晶体的 ESR 应该在规范以内，以确保一次可靠的启动（请参见第 14 页章节 4.4）。

应该谨慎规定初始容差、温度漂移、老化和负载拉移 (load pulling)，以满足某种应用要求的频率精度。

7.4 参考信号

我们也可用一个 26 到 27 MHz 之间参考信号对该芯片进行操作，而非使用晶体。这种输入时钟可以是一个全摆幅数字信号（0 V 到 VDD），也可以是一束最大 1V 峰-峰振幅的正弦波。参考信号必须连接至 XOSC_Q1 输入。正弦波必须使用一个串联电容连接至 XOSC_Q1。当使用全摆幅数字信号时，可以去除该电容。XOSC_Q2 线必须保持断开状态。当使用参考信号时，可以去除 C81 和 C101。

7.5 额外滤波

在 950 MHz 参考设计中，C126 与 L125 和 C125 一起构建成一个可选滤波器，以减少 770 MHz 时的干扰。对于那些针对 ARIB STD-T96 标准并具有外部天线连接器的应用来说，这种滤波器是必须的。如果这种滤波并非必不可少的话，那么 C125 将会起到一个 DC 阻断的作用（仅在天线中有 DC 路径时才需要）。这种情况下，C126 和 L125 应保持未安装。

为了提高某些具体应用的性能，我们可能还会使用更多的外部组件（例如：RF SAW 滤波器）。

7.6 电源去耦

电源必须在靠近电源引脚处得到正确去耦。请注意，该应用电路中并未显示去耦电容。就达到最佳性能而言，去耦电容的安装位置和尺寸极为重要。应该严格地遵循 CC1100E EM 参考设计（[3] 和 0）。

7.7 天线因素

参考设计（[3] 和 0）包含一个 SMA 连接器，并与 50Ω 负载匹配。该 SMA 连接器使连接评估板和原型产品至不同测试设备（例如：频谱分析器）变得简单。SMA 连接器也可由适合于目标应用的天线来替代。如欲了解 TI 推出的天线解决方案的更多详情，请参见天线选择指南 [14]。

组件	描述
C51	数字部件片上稳压器的去耦电容
C81/C101	晶体负载电容
C121/C131	RF 平衡—不平衡转换器/匹配电容
C122	RF LC 滤波器/匹配滤波器电容 (470MHz)。RF 平衡—不平衡转换器/匹配电容 (950 MHz)
C123	RF LC 滤波器/匹配电容
C124	RF 平衡—不平衡转换器 DC 阻断电容
C125	RF LC 滤波器 DC 阻断电容和部分可选 RF LC 滤波器 (950MHz)
C126	部分可选 RF LC 滤波器和 DC 阻断 (950 MHz)
L121/L131	RF 平衡—不平衡转换器/匹配电感 (绕线或层叠型)
L122	RF LC 滤波器/匹配滤波器电感 (470MHz)。RF 平衡—不平衡转换器/匹配电感器 (950 MHz)。(绕线或层叠型)
L123	RF LC 滤波器/匹配滤波器电感 (绕线或层叠型)
L124	RF LC 滤波器/匹配滤波器电感 (绕线或层叠型)
L125	可选 RF LC 滤波器/匹配滤波器电感 (950 MHz) (绕线或层叠型)
L132	RF 平衡—不平衡转换器/匹配电感器。(绕线或层叠型)
R171	内部偏置电流参考电阻
XTAL	26MHz-27MHz 晶体

表 18 外部组件一览表 (不包括电源去耦电容)

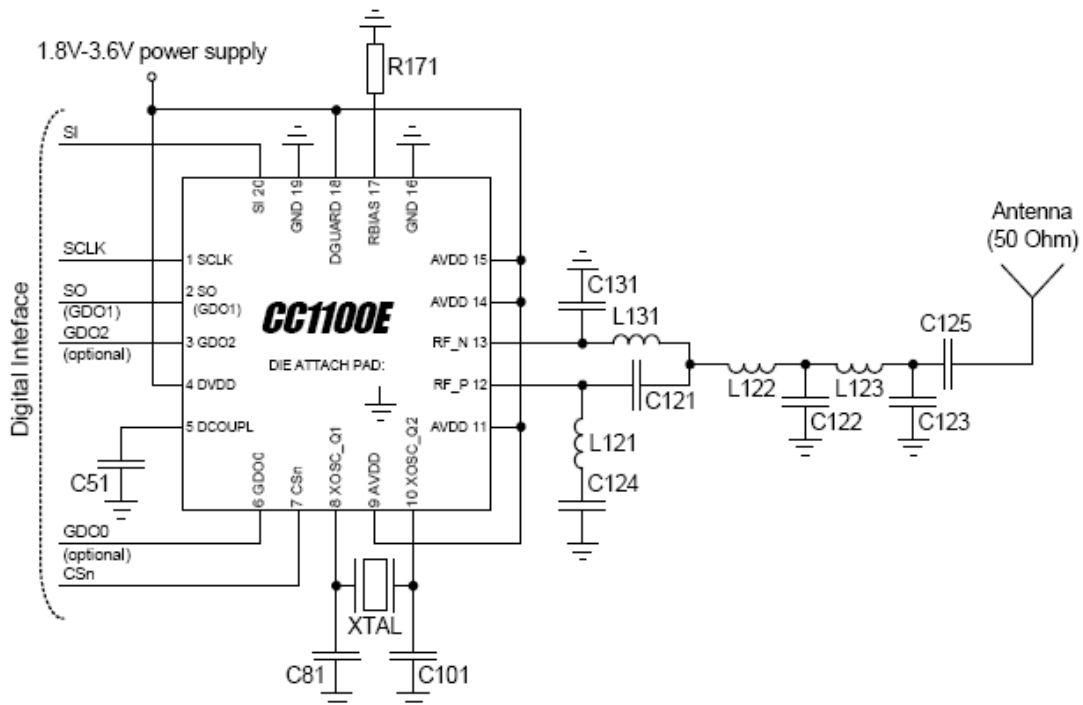


图 6 典型应用和评估电路 (470 MHz) (不包括电源去耦电容)

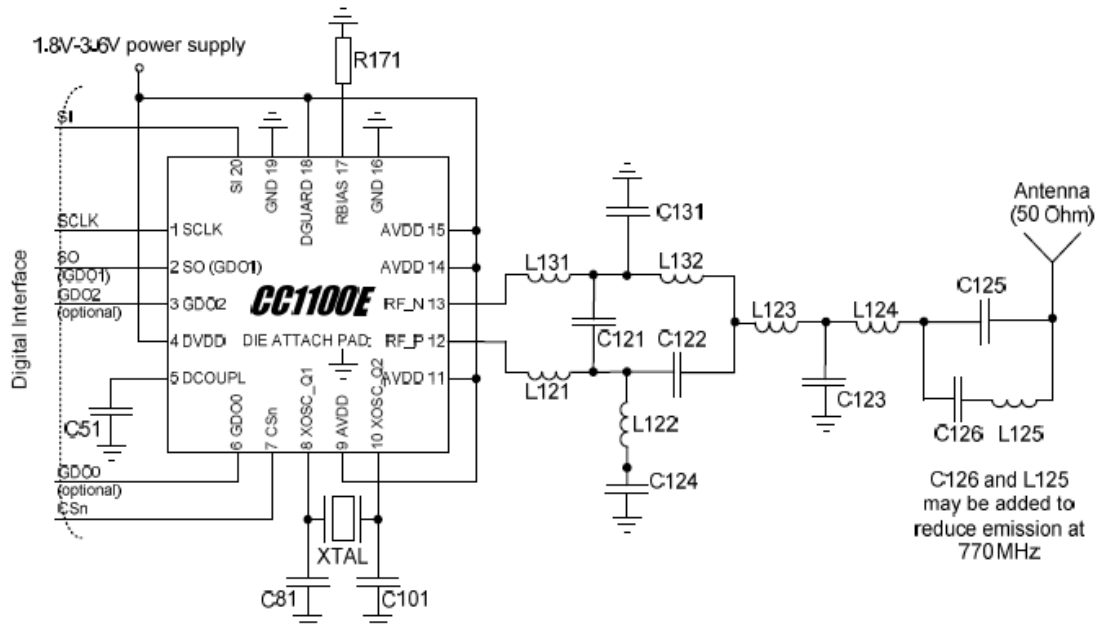


图 7 典型应用和评估电路 (950 MHz) (不包括电源去耦电容)

组件	470MHz 时的值	950MHz 时的值	厂商
C51	100 nF \pm 10%, 0402 X5R		村田 GRM1555C 系列
C81	27 pF \pm 5%, 0402 NP0		村田 GRM1555C 系列
C101	27 pF \pm 5%, 0402 NP0		村田 GRM1555C 系列
C121	3.9 pF \pm 0.25 Pf, 0402 NP0	1.0 pF \pm 0.25 pF, 0402 NP0	村田 GRM1555C 系列
C122	6.8 pF \pm 5% pF, 0402 NP0	1.5 pF \pm 0.25 pF, 0402 NP0	村田 GRM1555C 系列
C123	5.6 pF \pm 0.5 pF, 0402 NP0	2.7 pF \pm 0.25 pF, 0402 NP0	村田 GRM1555C 系列
C124	.220 pF pF \pm 5%, 0402 NP0	100 pF \pm 5%, 0402 NP0	村田 GRM1555C 系列
C125	220 pF \pm 5%, 0402 NP0	100 pF \pm 5%, 0402 NP0 或 11 pF \pm 5%, 0402 NP0 (作为可 选滤波器部件时)	村田 GRM1555C 系列
C126		47 pF \pm 5%, 0402 NP0	村田 GRM1555C 系列
C131	3.9 pF \pm 0.25 pF, 0402 NP0	1.5 pF \pm 0.25 pF, 0402 NP0	村田 GRM1555C 系列
L121	27 nH \pm 5%, 0402 绕线电感	12 nH \pm 5%, 0402 绕线电感	村田 LQW15 系列
L122	22 nH \pm 5%, 0402 绕线电感	18 nH \pm 5%, 0402 绕线电感	村田 LQW15 系列

L123	27 nH ± 5%, 0402 绕线电感	12 nH ± 5%, 0402 绕线电感	村田 LQW15 系列
L124		12 nH ± 5%, 0402 绕线电感	村田 LQW15 系列
L125		2.7 nH ± 0.2nH, 0402 绕线电感	村田 LQW15 系列
L131	27 nH ± 5%, 0402 绕线电感	12 nH ± 5%, 0402 绕线电感	村田 LQW15 系列
L132		18 nH ± 5%, 0402 绕线电感	村田 LQW15 系列
R171	56k Ω , 0402 , 1%		Koa RK73 系列
XTAL	26.0 MHz 表面贴装晶振		NDK AT-41CD2

表 19 应用电路材料清单

7.8 PCB 布局建议

顶层应该用于信号布线，而开阔区域应以通过数个过孔连接至接地的金属喷镀来填充。

芯片下方区域用于接地，同时应通过数个过孔连接至底部接地层，以获得较好的散热性能，以及足够低的接地电感。

在 CC1100E EM 参考设计 ([3] 和 0) 中，在裸片附着焊盘中放置了 5 个过孔。我们应在 PCB 组件端将这些过孔“型导”（用阻焊层覆盖），以避免在无铅回流焊接过程中焊锡流经这些通孔。

焊锡膏覆盖范围不能为 100%。否则，在无铅回流焊接过程中可能会出现溢气现象，从而可能带来产品缺陷（飞溅、焊锡成球）。通过“型导”这些过孔可将焊锡膏覆盖范围降至 100% 以下。如欲了解顶部阻焊剂和顶部锡膏防护层的相关信息，请参见图 8。

所有去耦电容都应尽可能地靠近其去耦的电源引脚放置。每一个去耦电容都应通过单独的过孔连接至电源线（或电源层）。最佳的布线是从电源线（或电源层）到去耦电容，再到 **CC1100E** 电源引脚。电源滤波非常重要。

每一个去耦电容接地焊盘都应通过单独的过孔连接至接地层。相邻电源引脚之间的直连将会增加噪声耦合，应该加以避免，除非有绝对的需要。应避免在芯片或者平衡—不平衡转换器/RF 匹配电路下方，或者芯片接地过孔和去耦电容接地过孔之间的接地层布线。这样可以改善接地效果，并保证可能最短的电流返回路径。

理想情况下，外部组件应尽可能地小（建议采用 0402），同时强烈推荐表面贴装器件。请注意，非指定的不同尺寸的组件可能会有一些不同的特性。

在放置微控制器时，应采取一定的预防措施，以避免出现干扰 RF 电路的噪声。

现在就得到了一款装配有所有 **CC1100E** EM 评估板的 **CC1100E** DK 开发套件。强烈建议，尽可能地遵照这种参考布局，以获得最佳的性能。登录 TI 网站（参考设计 [3] 和 0）即可获得相关的原理图、BOM 和布局光绘文件。

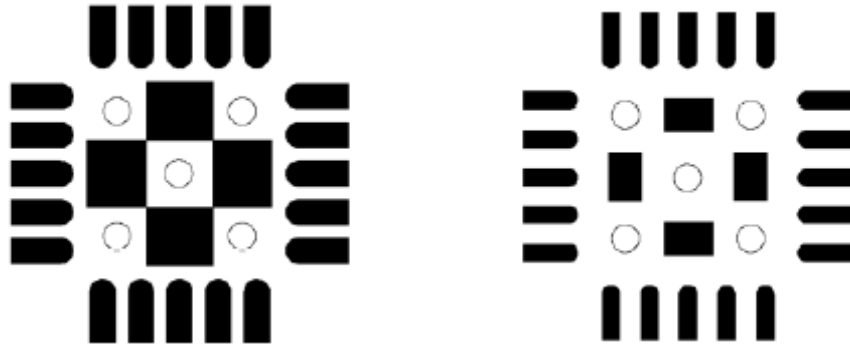


图 8 左侧为顶部阻焊剂掩膜（负），右侧为顶部锡膏防护层，圆圈为过孔。

8 配置概述

可对 **CC1100E** 进行配置，以在各种应用中达到最佳性能。该配置是通过 SPI 接口完成的。如欲了解 SPI 接口的更多详情，请参见后面的章节 10。可对下列关键参数进行编程：

- 断电/上电模式
- 晶体振荡器上电/断电模式
- 接收/发送模式
- RF 信道选择
- 数据速率
- 调制格式
- RX 信道滤波器带宽
- RF 输出功率
- 单独 64 字节接收及发送 FIFO 数据缓冲
- 数据包通信硬件支持
- 交错前向纠错 (FEC)
- 数据白化
- 无线唤醒 (WOR)

从第 59 页开始的章节 29 详细介绍了每一种配置寄存器。

图 9 所示的简化状态示意图介绍了一些主要的 **CC1100E** 状态及其典型使用和电流消耗情况。如欲了解 **CC1100E** 状态机控制及完整的状态图，请参见从第 45 页开始的章节 19。

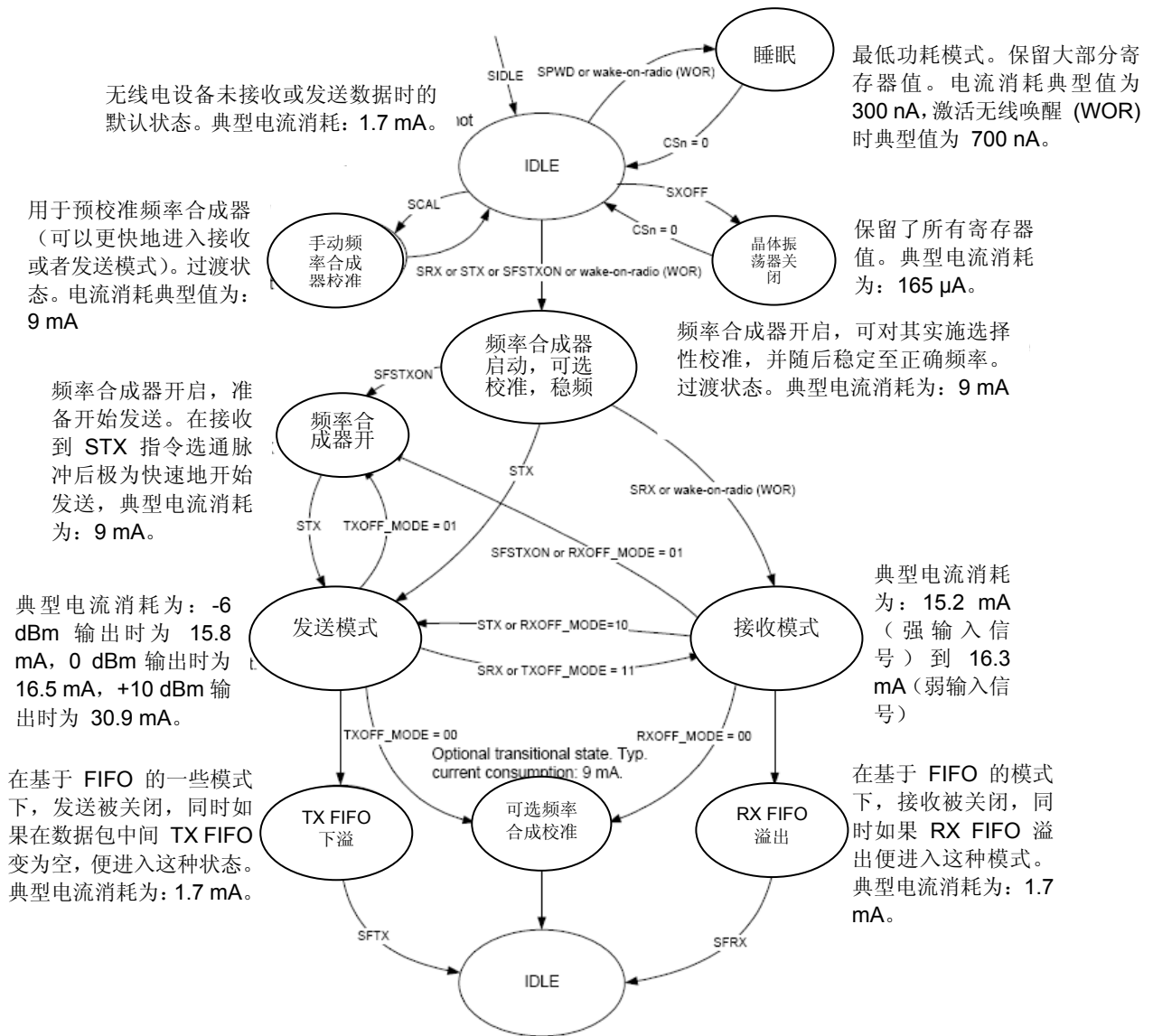


图 9 表明 1.2 kBaud 数据速率且 MDMCFG2.DEM_DCFILT_OFF=1 (电流优化) 时典型电流消耗情况的简化状态图。频带=955 MHz

9 配置软件

我们可以利用 SmartRF[®] Studio 软件 [8] 对 CC1100E 进行配置。强烈推荐使用 SmartRF[®] Studio 软件, 以获得最佳寄存器设置以及性能和功能评估。图 10 显示了一幅 CC1100E 的 SmartRF[®] Studio 用户界面屏幕截图。

芯片复位后, 所有寄存器均具有如章节 29 中表所示的默认值。最佳的寄存器设置可能会与默认值有所不同, 重新设置以后, 所有与默认值不同的寄存器均需通过 SPI 用户界面进行编程。

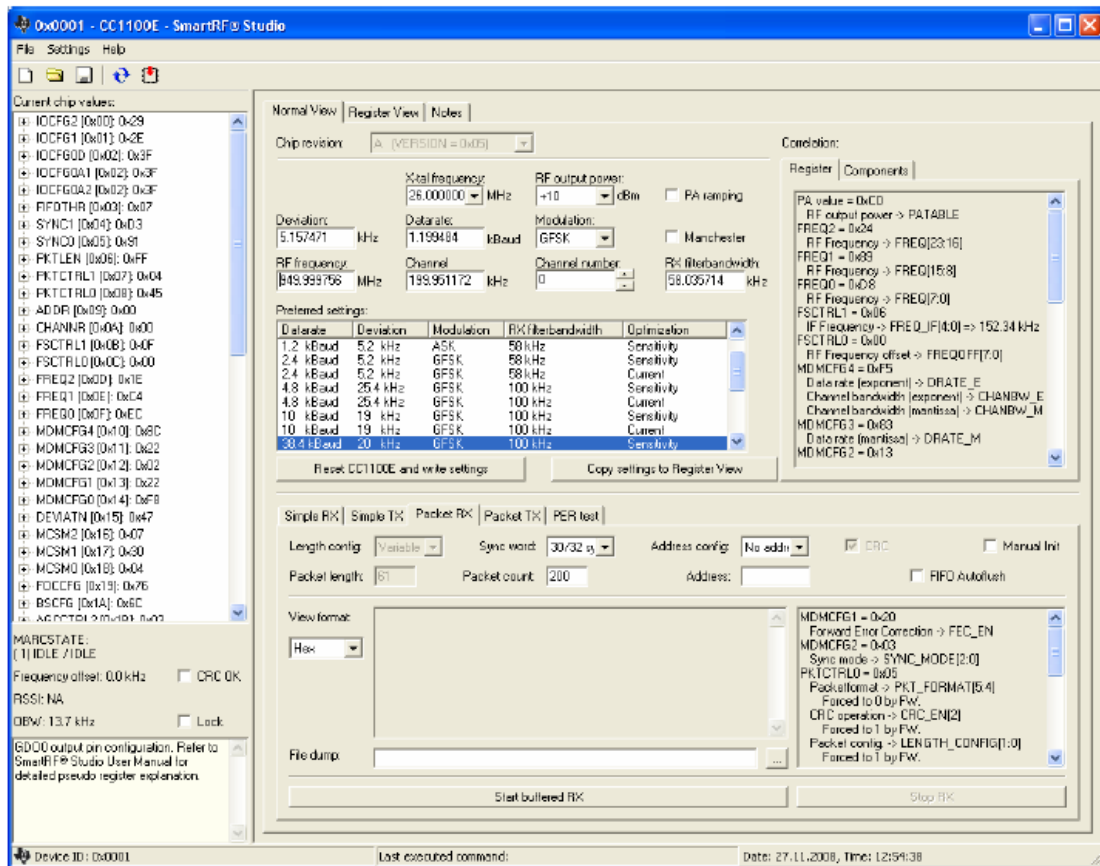


图 10 SmartRF® Studio[8] 用户界面

10 4-线串行配置及数据接口

通过一个简单的 4-线 SPI 兼容接口（SI、SO、SCLK 和 CSn）便可对 **CC1100E** 进行配置，此时 **CC1100E** 为从属器件。该接口还可以用于读取和写入缓冲数据。SPI 接口上的所有数据传输均以最高位开始。

SPI 接口上的所有事务均以 1 个报头字节作为开始，该字节包含一个 R/W; bit，一个突发存取位 (B)，以及一个 6 位地址 (A5 – A0)。

在 SPI 总线上传输数据期间，CSn 引脚必须保持低电平。在传输报头字节或读/写寄存器期间，如果 CSn 电平升高，那么传输就会被取消。图 11（请同时参考表 20）显示了 SPI 接口上地址和数据传输的时间。

拉低 CSn 电平时，在开始传输该报头字节以前，MCU 必须等待，直到 **CC1100E** SO 引脚变为低电平为止。这表明，晶体正在运行。除非芯片处在 SLEEP 或 XOFF 状态，否则 SO 引脚总会在 CSn 变为低电平以后立即变为低电平。

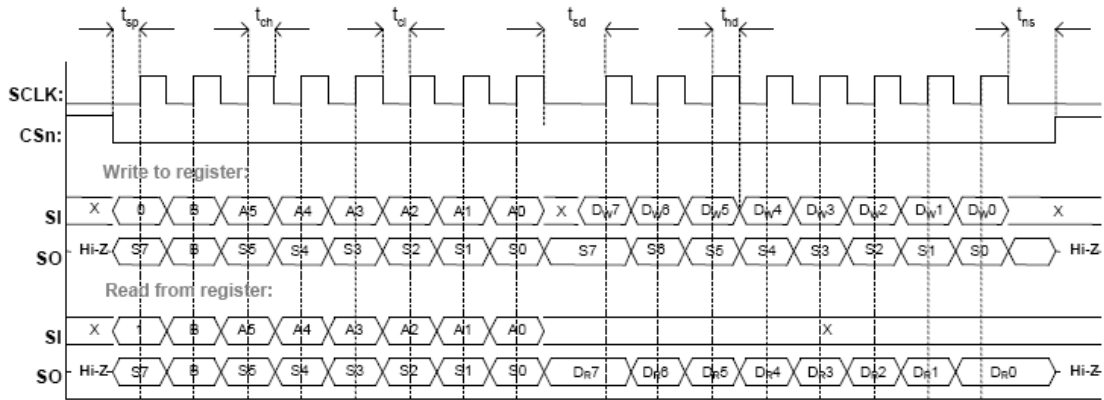


图 11 配置寄存器的读写操作

参数	描述	最小值	最大值	单位	
f _{SCLK}	SCLK 频率 在地址字节和数据字节之间（单存取），或在地址和数据之间以及每一个数据字节之间（突发存取），插入 100 ns 延迟	—	10	MHz	
	SCLK 频率，单存取 地址与数据字节之间无延迟	—	9		
	SCLK 频率，突发存取 地址与数据字节之间或数据字节之间均无延迟	—	6.5		
t _{sp,pd}	断电模式下，CSn 电平低至 SCLK 正边缘	150	—	μs	
t _{sp}	工作模式下，CSn 电平低至 SCLK 正边缘	20		ns	
t _{ch}	时钟高电平	50		ns	
t _{cl}	时钟低电平	50		ns	
t _{rise}	时钟上升时间	—	5	ns	
t _{fall}	时钟下降时间	—	5	ns	
t _{sd}	建立数据（负 SCLK 边缘）至 SCLK 正边缘 （t _{sd} 适用于地址和数据字节之间以及数据字节之间）	单字节存取	55	—	ns
		突发存取	76	—	
t _{hd}	在 SCLK 正边缘之后保持数据	20	—	ns	
t _{ns}	SCLK 负边缘到 CSn 高电平	20	—	ns	

表 20 SPI 接口时序要求

请注意：用户不读取 CHIP_RDYn 信号的情况下可使用表 20 中的最小 t_{sp,pd} 数值。当芯片从断电模式被唤醒时，SCLK 正边缘 CSn 低电平取决于所用晶体的启动时间。表 20 中的 150 μs 为晶体振荡器启动时间，该值是使用 NDK 晶振 AT-41CD2 在 CC1100E EM 参考设计（0 和 0）上测量得出的值。

10.1 芯片状态字节

当通过 SPI 接口发送报头字节、数据字节或指令选通脉冲时，芯片状态字节由 **CC1100E** 通过 SO 引脚发送。该状态字节包含一些关键的状态信号，对于 MCU 而言非常有用。第一个位 s7 为 CHIP_RDYn 信号；该信号在 SCLK 首个正边缘以前必须变为低电平。CHIP_RDYn 信号表明晶体正在运行。

6、5 和 4 位由 STATE 值组成。该值反映了芯片状态。IDLE 状态下，数字内核的 XOSC 和电源均为开启状态，但是所有其他模块都处在断电模式下。只有芯片处于这种状态时，才需要对频率和信道配置进行更新。当该芯片处于接收模式时，RX 将处于工作状态。同样，当该芯片处在发送模式时，则 TX 将处于工作状态。

状态字节中最后四位 (3:0) 中包含了 FIFO_BYTES_AVAILABLE。进行读取操作时（将报头字节中的 R/W;̄bit 设置为 1），FIFO_BYTES_AVAILABLE 域包含了可从 RX FIFO 读取的字节数。进行写入操作时（将报头字节中的 R/W;̄bit 设置为 0），FIFO_BYTES_AVAILABLE 字段包含了可写至 TX FIFO 的字节数。当 FIFO_BYTES_AVAILABLE=15 时，15 或更多字节均为可用字节/自由字节。表 21 为状态字节总结。

位	名称	描述																											
7	CHIP_RDYn	在电源和晶体稳定以前一直保持高电平，使用 SPI 接口时应始终为低电平。																											
6:4	STATE[2:0]	显示当前主状态机模式 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>值</th> <th>状态</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>IDLE</td> <td>IDLE 状态 (也报告一些过渡状态, SETTLING 或 CALIBRATE 除外)</td> </tr> <tr> <td>001</td> <td>RX</td> <td>接收模式</td> </tr> <tr> <td>010</td> <td>TX</td> <td>发送模式</td> </tr> <tr> <td>011</td> <td>FSTXON</td> <td>快速 TX 就绪</td> </tr> <tr> <td>100</td> <td>CALIBRATE</td> <td>频率合成器校准正在运行</td> </tr> <tr> <td>101</td> <td>SETTING</td> <td>PLL 正在建立</td> </tr> <tr> <td>110</td> <td>RXFIFO_OVERFLOW</td> <td>RX FIFO 溢出。读出所有有用数据，然后使用 SFRX 刷新 FIFO</td> </tr> <tr> <td>111</td> <td>TXFIFO_UNDERFLOW</td> <td>TX FIFO 下溢，使用 SFTX 进行确认</td> </tr> </tbody> </table>	值	状态	描述	000	IDLE	IDLE 状态 (也报告一些过渡状态, SETTLING 或 CALIBRATE 除外)	001	RX	接收模式	010	TX	发送模式	011	FSTXON	快速 TX 就绪	100	CALIBRATE	频率合成器校准正在运行	101	SETTING	PLL 正在建立	110	RXFIFO_OVERFLOW	RX FIFO 溢出。读出所有有用数据，然后使用 SFRX 刷新 FIFO	111	TXFIFO_UNDERFLOW	TX FIFO 下溢，使用 SFTX 进行确认
值	状态	描述																											
000	IDLE	IDLE 状态 (也报告一些过渡状态, SETTLING 或 CALIBRATE 除外)																											
001	RX	接收模式																											
010	TX	发送模式																											
011	FSTXON	快速 TX 就绪																											
100	CALIBRATE	频率合成器校准正在运行																											
101	SETTING	PLL 正在建立																											
110	RXFIFO_OVERFLOW	RX FIFO 溢出。读出所有有用数据，然后使用 SFRX 刷新 FIFO																											
111	TXFIFO_UNDERFLOW	TX FIFO 下溢，使用 SFTX 进行确认																											
3:0	FIFO_BYTES_AVAILABLE[3:0]	RX FIFO 中可用字节数或TX FIFO 中的自由字节																											

表 21 状态字节总结

10.2 寄存器存取

CC1100E 的配置寄存器位于 SPI 地址 0x00 到 0x2E 之间。第 61 页的表 39 列出了所有的配置寄存器。强烈推荐使用 SmartRF® Studio [8] 来生成最佳寄存器设置。从第 64 页开始的章节 29.1 和 29.2 详细介绍了每一个寄存器。

所有配置寄存器均能进行写入和读取操作。应该写入还是读取寄存器，均由 $R/W; \bar{\text{bit}}$ 控制。写入寄存器时，每当一个报头字节或数据字节通过 SI 引脚发送时状态字节便会通过 SO 引脚完成发送。当读取寄存器时，每当一个报头字节通过 SI 引脚发送时状态字节便会通过 SO 引脚完成发送。

通过在报头字节中设置突发位 (B)，我们便可高效地存取带连续地址的寄存器。地址位(A5 – A0) 在内部地址计数器内设置起始地址。每增加一个新的字节（每 8 个时钟脉冲），该计数器值便增加 1。突发存取可以是一次读取存取也可以是一次写入存取，且必须通过设置 CSn 为高电平来终止。

就 0x30- 0x3D 范围的寄存器地址而言，当突发位为 1 时，突发位用来在状态寄存器之间选择；而当突发位率为 0 时，突发位则用来在指令选通脉冲之间选择。请参见后面章节 10.3 的相关描述。因此，突发存取不能用于状态寄存器且为单访问。状态寄存器为只读。

10.3 SPI 读取

当寄存器域被无线电硬件（例如：MARCSTATE 或 TXBYTES）更新的同时通过 SPI 接口读取寄存器域时，对该寄存器的单字节读取存在一定的失败概率（虽然这种概率较低）。例如，假设使用了最大的数据速率，则单字节读取 TXBYTES 的失败概率大约为 80 ppm。更多详情请参见《CC1100E 勘误表说明》[5]。

10.4 指令选通脉冲

可以将指令选通脉冲看作是 **CC1100E** 的单字节指令。通过寻址一条指令选通脉冲寄存器，启动内部序列。这些指令用于关闭晶体振荡器，开启接收模式，开启无线唤醒模式等等。第 60 页的表 38 列出了 13 条指令选通脉冲。

请注意：在进入 IDLE 状态以前，一个 SIDLE 选通脉冲将会清除所有未执行的指令选通脉冲。这就意味着，例如，如果在无线电设备处于 RX 状态时发出一个 SIDLE 选通脉冲，那么该无线电设备进入 IDLE 状态以前发出的所有其它指令选通脉冲都会被忽略。

通过传输一个报头字节（无数据传输）即可实现指令选通脉冲寄存器的存取。也就是说，只有 $R/W; \bar{\text{bit}}$ 、突发存取位（设置为 0）和 6 个地址位（0x30 到 0x3D 之间）被写入。 $R/W; \bar{\text{bit}}$ 可以是 1 也可以是 0，其决定了应如何解释状态字节中的 FIFO_BYTES_AVAILABLE 域。

写指令选通脉冲时，该状态字节通过 SO 引脚发送。

一条指令选通脉冲之后可能会有未拉高 CSn 电平的其它 SPI 存取。但是，如果发送 SRES 选通脉冲期间，不得不等待 SO 电平再变低，然后再发送下一个报头字节，如图 12 所示。

该指令选通脉冲会被立即执行，但 CSn 电平变高时执行的 SPWD 和 SXOFF 除外。

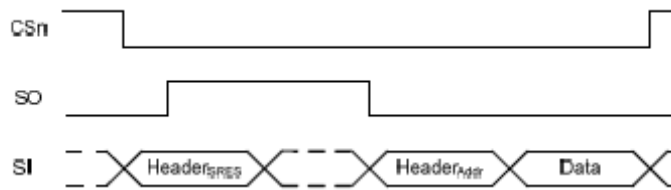


图 12 SRES 指令选通脉冲

10.5 FIFO 存取

64 字节 TX FIFO 和 64 字节 RX FIFO 均通过 0x3F 地址进行存取。当 R/W;̄bit 为 0 时，TX FIFO 被存取，而 R/W;̄bit 为 1 时则 RX FIFO 被存取。

TX FIFO 为只写存取，而 RX FIFO 为只读存取。

突发位用于确定 FIFO 存取是单字节存取还是突发存取。单字节存取方法希望报头字节突发位设置为 0 并具有一个数据字节。数据字节之后，等待一个新的报头字节；因此，CSn 可保持低电平。突发存取方法希望有一个报头字节以及连续数据字节，直到通过设置 CSn 为高电平来终止该存取。

下列报头字节将对 FIFO 进行存取：

- 0x3F：单字节存取 TX FIFO
- 0x7F：突发存取 TX FIFO
- 0xBF：单字节存取 RX FIFO
- 0xFF：突发存取 RX FIFO

当对 TX FIFO 进行写入操作时，每个新数据字节的状态字节（见章节 10.1）均为 SO 上的输出，如图 11 所示。该状态字节可用于检测对 TX FIFO 写数据时的 TX FIFO 下溢。

请注意：状态字节包含将其写入 TX FIFO 过程以前自由的字节数。当可写入 TX FIFO 的最后一个字节在 SI 上发送时，与此同时在 SO 上接收到的状态字节将表明 TX FIFO 中存在一个自由字节。

TX FIFO 可能会由于发布了一条 SFTX 指令选通脉冲而被刷新。同样，一条 SFRX 指令选通脉冲也会刷新 RX FIFO。SFTX 或 SFRX 指令选通脉冲仅在 IDLE、TXFIFO_UNDERFLOW 或 RXFIFO_OVERFLOW 状态下才能发出。当进入 SLEEP 状态时，两种 FIFO 都将被刷新。

图 13 对不同的寄存器存取类型作了一个简要介绍。

10.6 PATABLE 存取

0x3E 地址用于存取 PATABLE，而 PATABLE 是用来选择 PA 功率控制设置的。在接收此地址之后，SPI 要求有高达 8 个数据字节。通过对 PATABLE 编程，能实现受控的 PA 功率斜坡上升和斜坡下降，以及用于降低带宽的 ASK 调制整形。如欲了解建议波形/PA 斜坡顺序的更多详情，请参见 SmartRF® Studio [8]。另外，如欲了解输出功率编程的更多详情，请参见第 52 页章节 24。

PATABLE 是一个 8 字节表，其定义了 PA 控制设置，以用于这 8 个 PA 功率值（由 3 位值 FRENDO.PA_POWER 进行选择）中的每一个值。从最低位 (0) 到最高位 (7) 完成对该表的读写，一次读写一字节。指数计数器用来控制对该表的存取。每读取或写入该表中的一个字节，计数器就加 1，并在 CSn 为高电平时，计数器设置为最小指数值。当达到最大值时，计数器由零重新开始计数。

对 PATABLE 的存取可以是单字节也可以是突发存取，具体情况取决于突发位。当使用突发存取时，指数计数器的值将增加；达到 7 时计数器重新从 0 开始。R/W; bit 控制存取是写入存取还是读取存取。

如果向 PATABLE 写入一个字节，并且要读取该值，那么在读取存取以前必须将 CSn 设置为高电平，以将指数计数器重新设置为 0。

请注意，当 PATABLE 进入睡眠状态时，其所存储的内容将会丢失，第一个字节除外（指数 0）。

更多详情请参见《设计说明 DN501》[17]。

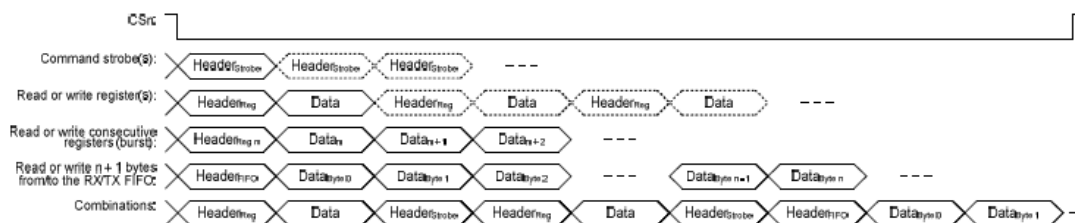


图 13 寄存器存取类型

11 微控制器接口和引脚配置

在一个典型系统中，CC1100E 将与一个微控制器相连接。该微控制器必须能够：

- 将 CC1100E 编程至不同的模式
- 读取、写入缓冲数据
- 通过 4 线 SPI 总线配置接口 (SI、SO、SCLK 和 CSn) 回读状态信息。

11.1 配置接口

微控制器使用了 4 个针对 SPI 配置接口 (SI、SO、SCLK 和 CSn) 的 I/O 引脚。第 25 页章节 10 已经介绍了 SPI。

11.2 一般控制和状态引脚

CC1100E 具有二个专用的可配置引脚（GDO0 和 GDO2）和一个共用引脚（GDO1），该共用引脚能输出对控制软件有用的内部状态信息。这些引脚可用于对 MCU 产生中断。如欲了解可编程控制信号的更多详情，请参见 54 页章节 26。

GDO1 与 SPI 接口的 SO 引脚共用一个引脚，因此 GDO1/SO 的默认设置为 3 状态输出。通过选择任意其他的编程选项，GDO1/SO 引脚将变为一般引脚。当 CSn 为低电平时，此引脚的功能将始终与一般 SO 引脚一样。

在同步和异步串行模式下，处于发送模式时，GDO0 引脚被用作串行 TX 数据输入引脚。

GDO0 引脚还可以用作片上模拟温度传感器。通过使用外部 ADC 测量 GDO0 引脚的电压便可计算出温度。第 15 页章节 4.7 有温度传感器的相关规范。在默认的 PTEST 寄存器设置为 (0x7F) 情况下，只有频率合成器被开启（例如：MANCAL、FSTXON、RX 和 TX 状态），该温度传感器输出才有效。要在 IDLE 状态中使用该模拟温度传感器，就必需向 PTEST 寄存器写入 0xBF。在退出 IDLE 状态以前，PTEST 寄存器应被储存为其默认值 (0x7F)。

11.3 可选无线控制特性

通过重复使用 SPI 接口的 SI、SCLK 和 CSn，**CC1100E** 实现了一种可选的无线控制方式。这个特性允许对无线电设备主要状态进行简单的 3 引脚控制：SLEEP、IDLE、RX 和 TX。利用 MCSM0.PIN_CTRL_EN 配置位即可激活这种可选功能。

状态变化控制如下：

- 如果 CSn 为高电平，则根据表 22 将 SI 和 SCLK 设置为理想状态。
- 当 CSn 变为低电平时，SI 和 SCLK 的状态被闭锁，并根据引脚配置内部产生一条指令选通脉冲。

只能用后者功能来改变状态。这就是说，如果 SI 和 SCLK 设置为 RX 且 CSn 电平固定，则 RX 不会被重新启动。当 CSn 为低电平时，SI 和 SCLK 为一般的 SPI 功能。

所有引脚控制指令选通脉冲均被立即执行，但 SPWD 选通脉冲除外。SPWD 选通脉冲一直延迟到 CSn 变为高电平为止。

CSn	SCLK	SI	功能
1	X	X	不受 SCLK/SI 影响的芯片
↓	0	0	产生 SPWD 选通脉冲
↓	0	1	产生 STX 选通脉冲

↓	1	0	产生 SIDLE 选通脉冲
↓	1	1	产生 SRX 选通脉冲
0	SPI 模式	SPI 模式	SPI 模式（若处于 SLEEP/XOFF 下，则唤醒进入 IDLE 状态）

表 22 可选引脚控制编码

12 数据速率编程

发送时所使用的数据速率，或接收时所需要的数据速率均由 MDMCFG3.DRATE_M 和 MDMCFG4.DRATE_E 配置寄存器编程控制。该数据速率可由下列公式计算得出。如下式所示，编程的数据速率取决于晶体频率。

$$R_{DATA} = \frac{(256 + DRATE_M) \cdot 2^{DRATE_E}}{2^{28}} \cdot f_{XOSC}$$

下面的方法可用来找到对应于给定数据速率的匹配值：

$$DRATE_E = \left\lceil \log_2 \left(\frac{R_{DATA} \cdot 2^{20}}{f_{XOSC}} \right) \right\rceil$$

$$DRATE_M = \frac{R_{DATA} \cdot 2^{28}}{f_{XOSC} \cdot 2^{DRATE_E}} - 256$$

如果 DRATE_M 靠近其最近的寄存器且变为 256，则增加 DRATE_E，并使用 DRATE_M=0。可以根据下面的表 23 以最小步长在 0.8kBaud~500kBaud 之间对数据速率进行设置。

最低数据速率 (kBaud)	典型数据速率 (kBaud)	最高数据速率 (kBaud)	数据速率步长 (kBaud)
0.8	1.2/2.4	3.17	0.0062
3.17	4.8	6.35	0.0124
6.35	9.6	12.7	0.0248
12.7	19.6	25.4	0.0496
25.4	38.4	50.8	0.0992
50.8	76.8	101.6	0.1984
101.6	153.6	203.1	0.3967
203.1	250	406.3	0.7935
406.3	500	500	1.5869

表 23 数据速率步长

13 接收机信道滤波器带宽

接收机信道滤波器为可编程的，以满足不同信道宽度的要求。MDMCFG4.CHANBW_E 和 MDMCFG4.CHANBW_M 配置寄存器控制接收机信道滤波器带宽，随同晶体振荡器频率而进行调节。

下列公式表明了寄存器设置与信道滤波器带宽之间的关系：

$$BW_{channel} = \frac{f_{XOSC}}{8 \cdot (4 + CHANBW_M) \cdot 2^{CHANBW_E}}$$

表 24 列出了 **CC1100E** 所支持的信道滤波器带宽。

为了获得最佳性能, 应该对信道滤波器带宽加以选择, 以使信号带宽最多占 80% 的信道滤波器带宽。晶体误差引起的信道中心容差也应该从该信道滤波器带宽中减去。下面的例子对此进行了诠释:

将信道滤波器带宽设置为 500 kHz 后, 信号应该处于 500kHz 的 80% 之内, 即 400 kHz。假设发送器件和接收器件频率均为 915MHz, ± 20 ppm 频率波动, 则总的频率波动为 915MHz 的正负 40ppm, 即 ± 38.2 kHz。如果整个发送信号带宽将在 400 kHz 内被接收, 那么发送信号带宽应该为 $400\text{kHz} - 2 \cdot 38.2$ kHz 的最大值, 即 323.6 kHz。

通过补偿发送器和接收机之间的频率偏移, 可以减少滤波器带宽, 并提高灵敏度。详情请参见 DN005 [16] 和章节 14.1。

MDMCFG4.CHANBW_M	MDMCFG4.CHANBW_E			
	00	01	10	11
00	812	406	203	102
01	650	325	162	81
10	541	270	135	68
11	464	232	116	58

表 24 信道滤波器带宽 [kHz] (假设为一个 26 MHz 的晶体)

14 解调器、符号同步器与数据判定

CC1100E 包含了一个高级的高度可配置解调器。信道滤波和频率偏移补偿以数字方式进行。为了生成 RSSI 电平 (详情请参见章节 17.3), 应对信道内的信号电平进行评估。为了提高性能, 数据滤波也包括在其中。

14.1 频率偏移补偿

CC1100E 拥有非常高的频率精度 (请参见表 13)。这一特性可用于补偿频率偏移和漂移。

当使用 2-FSK、GFSK 或 MSK 调制时, 通过估算接收数据的中心点, 该解调器将在某些极限值范围内对发送器和接收机之间出现的偏移进行补偿。FOCCFG 寄存器控制频率偏移补偿配置。通过补偿发送器与接收机之间的大频率偏移, 可提高灵敏度, 请参见 DN005 [16]。

作为信道带宽的一部分, 利用 FOCCFG.FOC_LIMIT 配置寄存器, 可选择该算法的跟踪范围。

如果设置了 `FOCCFG.FOC_BS_CS_GATE` 位，则偏移补偿器将冻结，直到载波监听置位 (`assert`) 为止。当无线电设备长期处于没有数据流量的 `RX` 状态下时，这可能会有所帮助，因为在跟踪噪声时该算法可能会漂移至边界。

跟踪环路有两个增益系数，其会影响建立时间和算法的噪声灵敏度。`FOCCFG.FOC_PRE_K` 在检测到同步字以前设置该增益，而 `FOCCFG.FOC_POST_K` 在找到同步字以后才选择增益。

请注意：`ASK` 或 `OOK` 调制不支持频率偏移补偿。

估计出的频率偏移值在 `FREQEST` 状态寄存器中非常有用，它可以用于永久频率偏移补偿。通过将来自 `FREQEST` 的值写入 `FSCTRL0.FREQOFF`，频率合成器将根据该估计频率偏移自动调节。`DN015 [12]` 对这种永久频率补偿算法作了更详细的介绍。

14.2 位同步

位同步算法从输入符号中提取时钟。该算法要求对期望数据速率如 31 页章节 12 中描述的那样进行配置。为了校准输入符号速率的错误，需不断执行重新同步。

14.3 字节同步

字节同步是通过一个连续的同步字搜索完成的。同步字是一个 16 位可配置字段（重复可得到 32 位），其在数据包起始时在发送模式下由调制器自动插入。首先发送同步字的 `MSB`。解调器使用该字段在位流中搜寻字节边界。同步字还可起到系统标识符的作用，因为如果 `RX` 中的该同步字检测在寄存器 `MDMCFG2` 中被激活（请参见章节 17.1），那么就只有带有正确预定义同步字的数据包才能被接收。同步字检测器与用户配置的 16 位或 32 位同步字相关联。该相关阈值可设置为 15/16 位匹配、16/16 位匹配或 30/32 位匹配。使用下述前导质量指示器机制和/或载波监听条件，可进一步限定同步字。同步字由 `SYNC1` 和 `SYNC0` 寄存器配置。

为了减少错误检测同步字的可能性，可以使用一种叫做前导质量指示 (`PQI`) 的机制用来限定同步字。一个检测到的同步字要想被接收，则其必须超过前导质量的阈值。更多详情请参见第 39 页章节 17.2。

15 数据包处理硬件支持

CC1100E 提供了对数据包导向无线协议的内置硬件支持。

在发送模式下，可对数据包处理器进行配置，以添加如下要素到存储于 `TX FIFO` 内的数据包中：

- 一个可编程前导字节数
- 一个二字节（同步）字
- 可将其复制以生成一个 4 字节同步字（推荐）。不可能只插入前导或者只插入一个同步字
- 通过数据字段计算的 CRC 校验和。

建议设置为 4 字节前导和 4 字节同步字，建议前导长度为 8 字节的 500 kBaud 数据速率除外。另外，数据字段和可选 2 字节 CRC 校验和可执行下列操作：

- 利用 PN9 序列进行数据白化
- 通过使用数据交错和编码（卷积码）实现前向纠错 (FEC)

接收模式下，数据包处理支持功能将通过执行如下操作（如果已开启）解析数据包：

- 前导检测
- 同步字检测
- CRC 计算与 CRC 校验
- 一字节地址检查
- 数据包长度检查（对可编程最大长度进行长度字节检查）
- 去白
- 去交错与解码

可以选择将两个带有 RSSI 值、链路质量指示以及 CRC 状态的状态字节（请参见表 25 和表 26）都加入 RX FIFO 中。

位	字段名称	描述
7:0	RSSI	RSSI 值

表 25 接收数据包状态字节 1（数据后添加的第一个字节）

位	字段名称	描述
7	CRC_OK	1: 接收数据 OK（或 CRC 关闭）的 CRC 0: 接收数据中的 CRC 错误
6:0	LQI	表示链路质量

表 26 接收数据包状态字节 2（数据后添加的第二个字节）

请注意：控制数据包处理特性的寄存器域只有在 **CC1100E** 处于 IDLE 状态下时才可更改。

15.1 数据白化

从无线通信角度来看，无线数据传输的理想情况是随机和 DC 自由。这就带来

了在占用带宽上最为均匀的功率分配的问题，同时也带来了接收机统一工作条件下（无数据相关性）的调节环路。

实际数据通常会包含许多 0 和 1 的长序列。在这种情况下，通过在发送以前白化数据，以及在接收机中去白数据，便可提高性能。

有了 **CC1100E**，这项工作可自动地完成。通过设置 `PKTCTRL0.WHITE_DATA=1`，除前导和同步字以外的所有数据在发送前将通过一个 9 位伪随机 (PN9) 序列进行异或运算，如图 14 所示。在接收机端，数据由相同的伪随机序列进行异或运算。同样，将白化数据反过来运算，便可在接收机中得到原始数据。PN9 序列被全部初始化为 1。

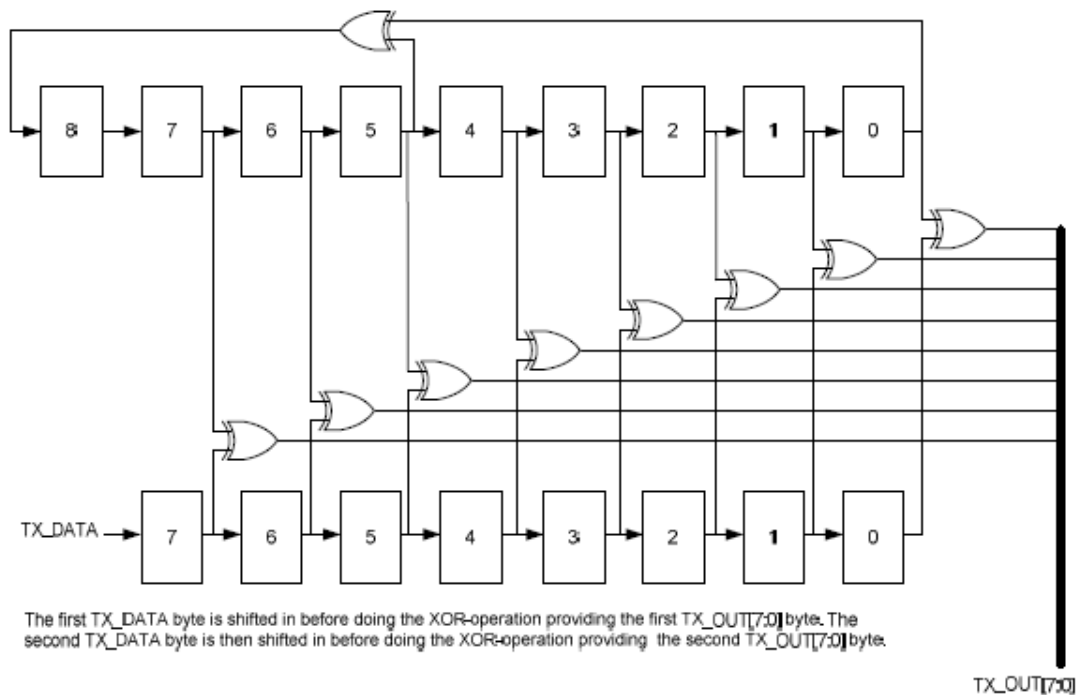


图 14 TX 模式下的数据白化

15.2 数据包格式

可以对数据包格式进行配置，其由如下各项组成（请参见图 15）：

- 前导
- 同步字
- 可选长度字节
- 可选地址字节
- 有效负载
- 可选 2 字节 CRC

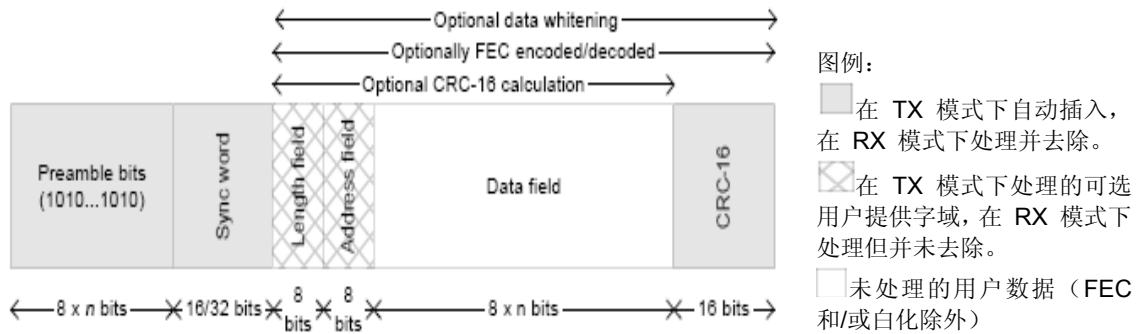


图 15 数据包格式

前导的形式是一个交互的 0、1 序列（01010101……）。前导的最小长度是可以通过 MDMCFG1.NUM_PREAMBLE 的值进行编程的。当开启 TX 模式时，调制器将开始发送前导。当编程的前导字节数被发送完毕时，调制器就开始发送同步字，然后发送来自 TX FIFO 的数据（如果是有效数据的话）。若 TX FIFO 为空，调制器将继续发送前导字节，直到第一个字节被写入 TX FIFO 为止。调制器随后将发送同步字，然后发送数据字节。

同步字是设置于 SYNC1 和 SYNC0 两个寄存器中的 2 字节值。同步字提供了输入数据包的字节同步。一个一字节同步字可通过设置前导形式的 SYNC1 值来仿真。通过设置 MDMCFG2.SYNC_MODE=3 或 7 亦可能仿真一个 32 位同步字。该同步字随后将被重复 2 次。

CC1100E 可支持固定数据包长度协议和可变数据包长度协议。可变或固定数据包长度模式可用于长达 255 字节的数据包。对更长的数据包而言，必须使用无长度限制的数据包模式。

通过设置 PKTCTRL0.LENGTH_CONFIG=0，可选择固定数据包长度模式。理想的数据包长度由 PKTLEN 寄存器来设置。

在可变数据包长度模式下，即 PKTCTRL0.LENGTH_CONFIG=1，通过同步字后面的第一个字节来配置数据包长度。数据包长度被定义为有效负载数据，但不包括长度字节和可选 CRC。PKTLEN 寄存器用于设置 RX 模式中允许的最大数据包长度。任何长度字节值大于 PKTLEN 的接收数据包将被丢弃。

PKTCTRL0.LENGTH_CONFIG=2 时，数据包长度设置为无限，发送和接收工作将继续进行，直到手动关闭为止。如下节所述，其可用于支持那些 **CC1100E** 本不支持的不同长度配置的数据包格式。您应该确定，TX 模式在任何字节前部分发送过程中都没有关闭。详情请参见 **CC1100E** 勘误表说明[5]。

请注意：支持的最小数据包长度（不包括可选长度字节和 CRC）为有效负载数据的一个字节。

15.2.1 任意长度域配置

可在接收和发送期间对数据包长度寄存器 PKTLEN 重新编程。结合固定数据包长度模式 (PKTCTRL0.LENGTH_CONFIG=0)，此举实现了支持可变长度数据包以外不同长度域配置的可能性（在可变包长度模式下，长度字节就是同步字之后的第一个字节）。在接收之初，数据包长度设置为一个较大的值。MCU 读出足够的字节以解释数据包中的长度域。然后，根据这个值来设定 PKTLEN 值。当数据包处理器中的字节计数器相当于 PKTLEN 寄存器时，便到达了数据包的末端。因此，在内部计数器到达数据包长度值之前，MCU 必须要能够编程正确的长度值。

15.2.2 数据包长度>255

数据包自动控制寄存器 PKTCTRL0 可以在 TX 和 RX 模式下完成重新编程，这样一来就使得发送和接收长于 256 字节的数据包成为可能，并且还可以利用数据包处理硬件支持。在数据包一开始，必须激活无限数据包长度模式 (PKTCTRL0.LENGTH_CONFIG=2)。在 TX 端，将 PKTLEN 寄存器设置为 $\text{mod}(\text{length}, 256)$ 。在 RX 端，MCU 读取足够的字节以解释数据包中的长度域，并将 PKTLEN 寄存器设置为 $\text{mod}(\text{length}, 256)$ 。当数据包剩余字节少于 256 字节时，MCU 关闭无限数据包长度模式，并开启固定数据包长度模式。当内部字节计数器达到 PKTLEN 值时，则发送或接收终止（无线电设备进入由 TXOFF_MODE 或 RXOFF_MODE 决定的状态）。另外，还可使用自动 CRC 添加/校验（通过设置 PKTCTRL0.CRC_EN=1）。

例如，当发送一个 600 字节的数据包时，MCU 应完成如下步骤：

- 设置 PKTCTRL0.LENGTH_CONFIG=2
- 预编程 PKTLEN 寄存器为 $\text{mod}(600, 256) = 88$
- 发送至少 345 字节（ $600 - 255$ ），例如填充 64 字节 TX FIFO 六次（发送了 384 字节）。
- 设置 PKTCTRL0.LENGTH_CONFIG=0
- 数据包计数器达到 88 时结束发送。总计发送了 600 字节。

数据包处理器的内部字节计数器从 0 计数到 255，然后再从 0 开始计数。

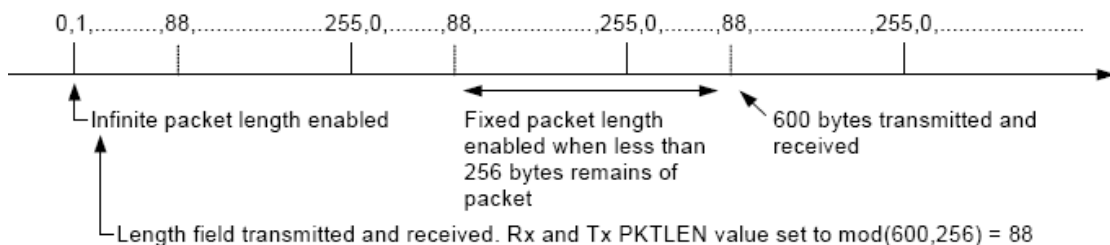


图 16 数据包长度>255

15.3 接收模式下的数据包滤波

CC1100E 支持三种不同类型的数据包滤波：地址滤波，最大长度滤波，CRC 滤

波。

15.3.1 地址滤波

设置 `PKTCTRL1.ADR_CHK` 为 0 以外的任何值便可开启数据包地址滤波器。该包处理器引擎会将数据包中的目标地址字节与 `ADDR` 寄存器中的编程节点地址，以及 `PKTCTRL1.ADR_CHK=10` 时的 `0x00` 广播地址或者 `PKTCTRL1.ADR_CHK=11` 时的 `0x00` 和 `0Xff` 广播地址进行比较。如果接收到的地址匹配一个有效地址，则接收该数据包，并将其写入 `RX FIFO`。如果地址匹配失败，则丢弃该数据包，并重新启动接收模式（与 `MCSM1.RXOFF_MODE` 设置无关）。

当使用无限数据包长度模式并且地址滤波开启时，如果接收到的地址匹配一个有效地址，那么 `0xFF` 便会被写入 `RX FIFO`，之后是地址字节，最后是有效负载数据。

15.3.2 最大长度滤波

在可变数据包长度模式下，即 `PKTCTRL0.LENGTH_CONFIG=1`，`PKTLEN.PACKET_LENGTH` 寄存器值用于设置最大允许的数据包长度。如果接收到的长度字节具有一个比该允许的长度更大值，则丢弃该数据包，并且重新启动接收模式（与 `MCSM1.RXOFF_MODE` 设置无关）。

15.3.3 CRC 滤波

如果 CRC 校验失败，则设置 `PKTCTRL1.CRC_AUTOFLUSH=1` 来开启数据包滤波。如果 CRC 校验失败，CRC 自动刷新功能将会刷新整个 `RX FIFO`。自动刷新 `RX FIFO` 以后，后面的状态则取决于 `MCSM1.RXOFF_MODE` 的设置。

当使用自动刷新功能时，可变数据包长度模式下的最大数据包长度为 63 字节，而固定数据包长度模式下则为 64 字节。请注意，开启 `PKTCTRL1.APPEND_STATUS` 之后，最大允许的数据包长度减小 2 字节，目的是在 `RX FIFO` 中为数据包末尾添加的 2 个状态字节留出空间。由于 CRC 校验失败时整个 `RX FIFO` 被刷新，之前接收到的数据包必须在接收当前数据包以前从 `FIFO` 读取出来。在 CRC 校验为 OK 以前，MCU 不能读取当前数据包。

15.4 发送模式下的数据包处理

必须要将即将要被发送的有效负载写入 `TX FIFO` 中。开启可变数据包长度以后，长度字节必须最先被写入。长度字节具有一个与数据包有效负载相当的值得值（包括可选地址字节）。如果接收机端开启了地址识别，则写入 `TX FIFO` 的第二个字节必须为地址字节。

如果开启了固定数据包长度，则写入 `TX FIFO` 的第一个字节应为地址字节（假设接收机使用了地址识别）。

调制器会首先发送编程的前导字节数。如果 TX FIFO 中的数据可用，则调制器会发送 2 字节（可选 4 字节）同步字，之后是 TX FIFO 中的有效负载。如果开启了 CRC，则在所有取自 TX FIFO 的数据上计算校验和，并在有效负载之后以 2 个额外字节发送该结果。如果 TX FIFO 在发送完全部数据包以前变为空，那么该无线电设备将进入 TXFIFO_UNDERFLOW 状态。退出该状态的唯一方法是发出一个 SFTX 选通脉冲。

在出现下溢以后对 TX FIFO 进行写操作并不会重启 TX 模式。

如果开启了数据白化功能，则同步字之后的所有数据将被白化。这一工作在可选 FEC/交错以前便完成。可将 PKTCTRL0.WHITE_DATA 设置为 1 来开启数据白化功能。

如果开启了 FEC/交错，同步字之后的所有数据将被调制以前编码的交错和 FEC 加密编码。将 MDMCFG1.FEC_EN 设置为 1 便可开启 FEC。

15.5 接收模式下的数据包处理

在接收模式下，解调器和数据包处理器将会搜索一个有效的前导和同步字。如果找到，解调器就获得了位和字节同步机制，并将接收第一个有效负载字节。

若 FEC/交错开启，则 FEC 解码器将开始对第一个有效负载字节进行解码。交错器将在任何其他数据处理过程之前对这些位进行解密。

如果白化功能开启了，则在这个阶段数据将被去白。

当可变数据包长度模式开启时，则第一个字节为长度字节。数据包处理器把这个值作为数据包长度存储，并接收该长度字节显示数目的字节。如果使用了固定数据包长度模式，则数据包处理器将会接受编程数目的字节。

接下来，数据包处理器随意地校验地址，并在地址匹配时才继续进行接收。若自动 CRC 校验开启，则数据包处理器会计算 CRC，并将其与附加 CRC 校验和相匹配。

在有效负载末端，数据包处理器将随意写入 2 个包含 CRC 状态、链路质量指示和 RSSI 值的额外数据包状态字节（请参见表 25 和表 26）。

15.6 固件中的数据包处理

在固件中执行数据包导向无线协议时，MCU 需要知道一个数据包何时被接收到/发送出去。另外，数据包长度大于 64 字节时，需要在 RX 模式下读取 RX FIFO，需要在 TX 模式下重填 TX FIFO。这就是说，MCU 需要知道能够写入 RX FIFO 和 TX FIFO 或从 RX FIFO 和 TX FIFO 读取的字节。获得该必要状态信息的解决方案有如下两种：

a) 中断驱动法

当通过设置 `IOCFGx.GDOx_CFG=0x06` 接收到/发送出一个同步字或接收到/发送出一个完整数据包时, 在 RX 和 TX 模式下均可使用 GDO 引脚来实现中断。另外, `IOCFGx.GDOx_CFG` 寄存器具有两种配置, 可用作中断源, 从而提供 RX FIFO 和 TX FIFO 中分别有多少个字节的相关信息。`IOCFGx.GDOx_CFG=0x00` 和 `IOCFGx.GDOx_CFG=0x01` 两种配置与 RX FIFO 相关, 而 `IOCFGx.GDOx_CFG=0x02` 和 `IOCFGx.GDOx_CFG=0x03` 则与 TX FIFO 相关。

b) SPI 轮询

可以某个给定速率对 `PKTSTATUS` 寄存器轮询, 以获取 GDO2 和 GDO0 当前值的相关信息。可以某个给定速率对 `RXBYTES` 和 `TXBYTES` 寄存器轮询, 以获取 RX FIFO 和 TX FIFO 中所含字节数的相关信息。另外, 在 SPI 总线上每发送一个报头字节、数据字节或指令选通脉冲时, 可从 MISO 线路上返回的芯片状态字节读取到 RX FIFO 和 TX FIFO 中所含的字节数。

推荐使用中断驱动方法, 因为高速 SPI 轮询可降低 RX 灵敏度。而且, 如章节 10.3 及《CC1100E 勘误表说明》[5] 所述, 当使用 SPI 轮询时, 存在一定的概率 (虽然这种概率较低): 单字节读取寄存器 `PKTSTATUS`、`RXBYTES` 和 `TXBYTES` 将会失败。读取芯片状态字节时情况相同。请参考 TI 网站上的软件示例 ([9] 和 [10])。

16 调制格式

CC1100E 可支持幅移、频移和相移调制格式。可在 `MDMCFG2.MOD_FORMAT` 寄存器中设置您想要的调制格式。

另外, 也可以选择使用调制器对数据流进行曼彻斯特编码, 以及使用解调器对其进行解码。将 `MDMCFG2.MANCHESTER_EN` 设置为 1 便可激活该选项。

请注意: 使用 FEC/交错器选项或使用 MSK 调制的同时不支持曼彻斯特编码。

16.1 频移键控

CC1100E 具备了使用高斯型 2-FSK (GFSK) 的可能性。利用一个 $BT = 1$ 的高斯滤波器便可对 2-FSK 信号进行波形整形, 从而产生一个 GFSK 调制信号。这种频谱整形特性可改善相邻信道功率 (ACP) 和占用带宽。

在一些带突发频移的“真正的”2-FSK 系统中, 从本质上来说, 频谱较宽。通过让频移“更软化”, 可使频谱大大变窄。因此, 使用 GFSK 可在相同带宽中传输更高的数据速率。

当使用 2-FSK/GFSK 调制时, `DEVIATN` 寄存器规定了 RX 模式中输入信号的预计频率偏差, 并且应与可靠、稳健地完成解调的 TX 偏差一样。

利用 DEVIATN 寄存器中的 DEVIATION_M 和 DEVIATION_E 值对频率偏差进行编程。该值为指数/尾数形式，最终的偏差可由下式得出：

$$f_{dev} = \frac{f_{XOSC}}{2^{17}} \cdot (8 + DEVIATION_M) \cdot 2^{DEVIATION_E}$$

表 27 为符号编码。

格式	符号	编码
2-FSK/G	'0'	-偏差
FSK	'1'	+偏差

表 27 2-FSK/GFSK 调制的符号编码

16.2 最小转换键控

使用 MSK1 时，整个传输（前导、同步字和有效负载）都将被 MSK 调制。

相移在恒定的转换时间内完成。可通过 DEVIATN.DEVIATION_M 设置，修改用于改变相位的符号周期部分。

¹ 相当于用半正弦整形偏移 QPSK（数据编码可能会有所不同）。

这相当于改变该符号的形成。使用 MSK 时，DEVIATN 寄存器设置在 RX 模式中不起作用。

使用 MSK 时，应通过将 MDMCFG2 MANCHESTER_EN 设置为 0 来禁用曼彻斯特编码/解码。

CC1100E 中实施的 MSK 调制格式就是对同步字和数据进行了转化（例如，相对于信号发生器）。

16.3 振幅调制

CC1100E 可支持两种不同的振幅调制方式：开关键控 (OOK) 和幅移键控 (ASK)。

OOK 调制只是简单地开、关 PA，从而相应地调制得到 1 和 0。

CC1100E 支持的 ASK 变量允许对调制深度进行编程（1 和 0 之间的差别度），以及脉冲振幅的整形。脉冲整形产生了一个更多带宽限制的输出频谱。

使用 OOK/ASK 时，SmartRF[®] Studio [8] 首选 FSK/MSK 设置的 AGC 设置并非最佳。DN022 [15] 介绍了一些如何从 SmartRF[®] Studio [8] 的首选设置中找到最佳 OOK/ASK 设置的指导方法。当使用 OOK/ASK 时，DEVIATN 寄存器设置在 TX 或 RX 模式中都不起作用。

17 接收信号限定符和链路质量信息

CC1100E 有数个限定符，这些限定符可用于提高检测到有效同步字的可能性：

- 同步字限定符
- 前导质量阈值
- RSSI
- 载波监听
- 空闲信道评估
- 链路质量指示器

17.1 同步字限定符

如果在 MDMCFG2 寄存器中启用了 RX 模式下的同步字检测功能，则 **CC1100E** 不会开始填充 RX FIFO，并在检测到同步字以前执行章节 15.3 所述的数据包滤波。可通过 MDMCFG2.SYNC_MODE 来对同步字限定符模式进行设置，表 28 对其进行了总结。表 28 中的载波监听将在章节 17.4 中详细介绍。

MDMCFG2.SYNC_MODE	同步字限定符模式
000	无前导/同步
001	检测到 15/16 同步字位
010	检测到 16/16 同步字位
011	检测到 30/32 同步字位
100	无阈值以上前导/同步+载波监听
101	阈值以上 15/16+载波监听
110	阈值以上 16/16+载波监听
111	阈值以上 30/32+载波监听

表 28 同步字限定符模式

17.2 前导质量阈值 (PQT)

前导质量阈值 (PQT) 同步字限定符增加了这样一个要求：接收的同步字必须以一个高于编程阈值质量的前导开始。

前导质量阈值的另一种用途是作为可选 RX 终止定时器的限定符。详情请参见第 49 页章节 19.7。

每接收到一个与前一位不同的位时，前导质量评估器便会将内部计数器加 1，同时每接收到一个与最近的位相同的位时，该计数器便减 8。

利用寄存器域 PKTCTRL1.PQT 可配置该阈值。该计数器的计数器阈值 $4 \cdot PQT$ 用来控制同步字检测。将该阈值设置为 0，则会禁用该同步字的前导质量限定符。

将 IOCFGx.GDOx_CFG 设置为 8，便可在其中的一个 GDO 引脚上观测到一个“前导质量达到”信号，也可以校验 PKTSTATUS 寄存器中 PQT_REACHED 位来确定前导质量是否达到。该信号/位表明接收到的信号超出了 PQT。

17.3 RSSI

RSSI 值是对当前信道中信号功率电平的评估值。该值基于 RX 信号链中当前的增益设置和信道中测得的信号电平。

在 RX 模式下，RSSI 值能连续地从 RSSI 状态寄存器中读取，直到解调器检测到一个同步字为止（同步字检测有效）。此时，RSSI 读取值被冻结，直到下一次芯片进入 RX 状态为止。

请注意：从无线电设备进入 RX 模式到 RSSI 寄存器中出现一个有效的 RSSI 值需要一些时间。请参见，关于如何估算 RSSI 响应时间的详情，请参见 DN505 [13]。

RSSI 值以 dBm 为单位，精度为 ½ dB。RSSI 更新速率 f_{RSSI} 取决于接收机滤波器带宽（章节 13 对 BW_{channel} 进行了定义）和 AGCCTRL0.FILTER_LENGTH。

$$f_{RSSI} = \frac{2 \cdot BW_{channel}}{8 \cdot 2^{FILTER_LENGTH}}$$

如果开启了 PKTCTRL1.APPEND_STATUS，则数据包的最后一个 RSSI 值便自动地被添加到有效负载之后附加的第一个字节。

从 RSSI 状态寄存器中读取的 RSSI 值为一个 2 的补数。可使用下列步骤将 RSSI 读数转换为一个绝对功率电平 (RSSI_dBm)：

- 1) 读取 RSSI 状态寄存器
 - 2) 将读数从一个十六进制数转换为一个十进数 (RSSI_dec)
 - 3) 如果 RSSI_dec ≥ 128, 则 RSSI_dBm = (RSSI_dec - 256)/2 – RSSI_offset
 - 4) 另外, 如果 RSSI_dec < 128, 则 RSSI_dBm = (RSSI_dec)/2 – RSSI_offset。
- 表 29 列举了 RSSI_offset 的一些典型值。图 17 和图 18 为 RSSI 读数的典型曲线图，其为不同数据速率下输入功率级的一个函数。

数据速率 (kBaud)	RSSI_offset [dB], 490 MHz	RSSI_offset [dB], 955 MHz
1.2	75	75
38.4	75	75
76.8	N/A	79
250	79	N/A

表 29 典型的 RSSI_offset 值

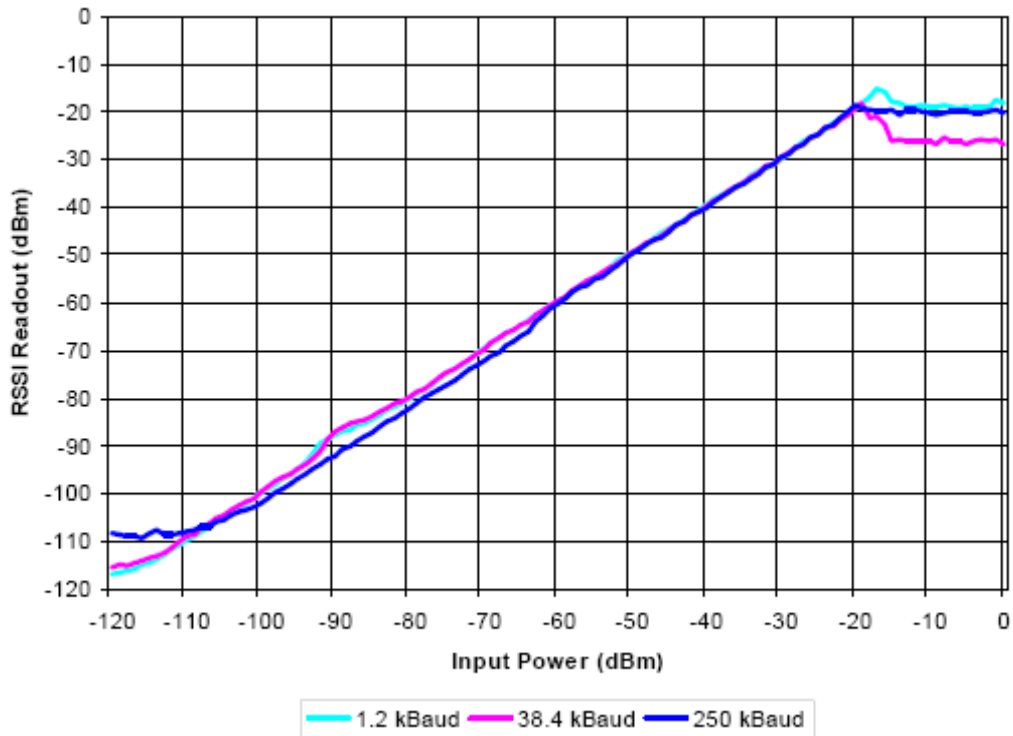


图 17 480 MHz 时不同数据速率下典型 RSSI 值与输入功率电平的关系

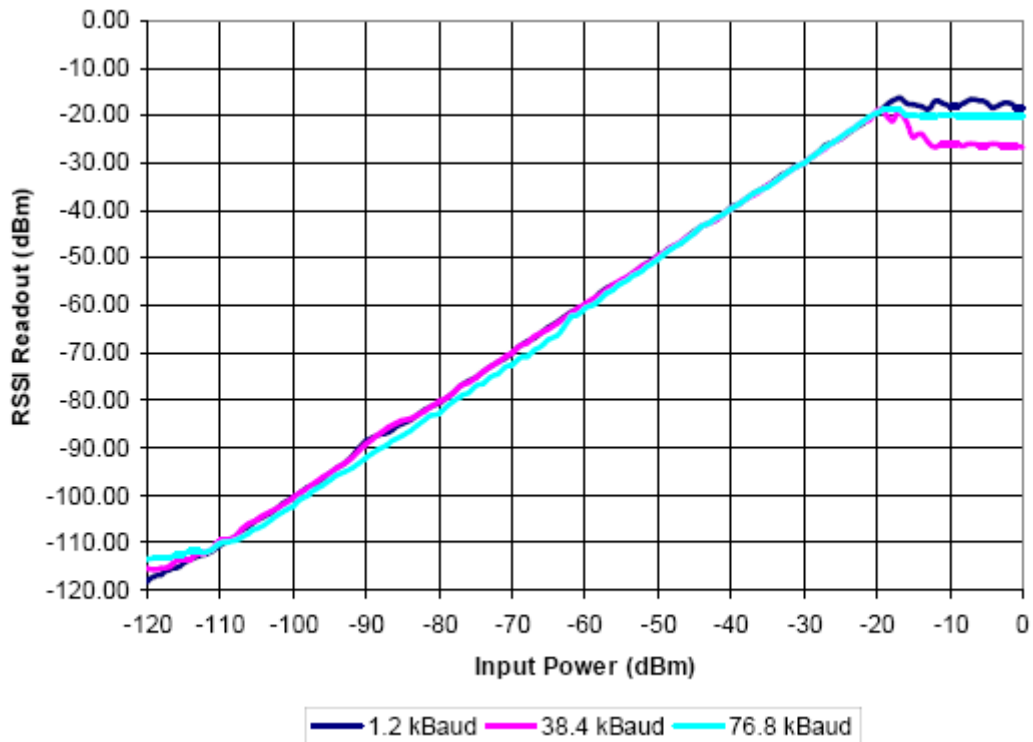


图 18 955 MHz 时不同数据速率下典型 RSSI 值与输入功率电平的关系

17.4 载波监听 (CS)

载波监听 (CS) 可用作一个同步字限定符, 也可用于空闲信道评估。基于下面 2

种能够单独调节的条件便可判断 CS 是否有效:

当 RSSI 大于可编程绝对阈值时 CS 有效, 而 RSSI 小于该可编程绝对阈值 (有滞后) 时则 CS 无效。详情请参见章节 17.4.1。

在 RSSI 采样值从一个到下一个采样值过程中 RSSI 增加可编程 dB 数时置位 CS; 在 RSSI 降低至相同的 dB 数时则取消 CS。该设置不依赖于绝对信号电平, 因此, 在具有时变噪声底限的环境中对检测信号十分有用。

载波监听可用作一个同步字限定符, 该限定符要求信号电平要高于能允许同步字搜索进行的阈值, 并且通过设置 MDMCFG2 来设定该阈值。将 IOCFGx.GDOx_CFG 设置为 14, 便可在其中的一个 GDO 引脚上和状态寄存器位 PKTSTATUS.CS 中观测到该载波监听信号。

载波监听的其它用途包括 TX-if-CCA 功能 (请参见第 43 页章节 17.5) 和可选快速 RX 终止 (请参见第 49 页章节 19.7)。

CS 可用于避免 ISM 频带中其它 RF 源的干扰。

17.4.1 CS 绝对阈值

与 RSSI 值相关的该绝对阈值取决于下列寄存器域:

- AGCCTRL2.MAX_LNA_GAIN
- AGCCTRL2.MAX_DVGA_GAIN
- AGCCTRL1.CARRIER_SENSE_ABS_THR
- AGCCTRL2.MAGN_TARGET

对于给定的 AGCCTRL2.MAX_LNA_GAIN 和 AGCCTRL2.MAX_DVGA_GAIN 设置而言, 利用 CARRIER_SENSE_ABS_THR 可对该绝对阈值以 1 dB 步长进行 ± 7 dB 调节。

MAGN_TARGET 设置是阻断容差/选择性和灵敏度之间的一个折衷。该值对进入解调器的信道中的理想信号电平进行设置。增加该值可降低阻断空间, 从而提高灵敏度。强烈推荐使用 SmartRF® Studio [8] 来生成正确的 MAGN_TARGET 设置。表 30 和表 31 分别列举了 2.4 kBaud 和 250 kBaud 数据速率下 CS 阈值的典型 RSSI 读取值。默认设置 CARRIER_SENSE_ABS_THR=0 (0 dB) 和 MAGN_TARGET=3 (33 dB) 得到了使用。就其它数据速率而言, 用户必须生成一些类似的表才能找出 CS 绝对阈值。

		MAX_DVGA_GAIN[1:0]			
		00	01	10	11
MAX_LNA_GAIN	000	-97.5	-91.5	-85.5	-79.5
	001	-94	-88	-82.5	-76

	010	-90.5	-84.5	-78.5	-72.5
	011	-88	-82.5	-76.5	-70.5
	100	-85.5	-80	-73.5	-68
	101	-84	-78	-72	-66
	110	-82	-76	-70	-64
	111	-79	-73.5	-67	-61

表 30 2.4 kBaud、955 MHz 下使用默认 MAGN_TARGET 设置时 CS 阈值的典型 RSSI 值 (单位 dBm)

		MAX_DVGA_GAIN[1:0]			
		00	01	10	11
MAX_LNA_GAIN[2:0]	000	-90.5	-84.5	-78.5	-72.5
	001	-88	-82	-76	-70
	010	-84.5	-78.5	-72	-66
	011	-82.5	-76.5	-70	-64
	100	-80.5	-74.5	-68	-62
	101	-78	-72	-66	-60
	110	-76.5	-70	-64	-58
	111	-74.5	-68	-62	-56

表 31 250 kBaud、955 MHz 下使用默认 MAGN_TARGET 设置时 CS 阈值的典型 RSSI 值 (单位 dBm)

如果该阈值设置较高,即只需要强信号,那么就on应该首先降低 MAX_LNA_GAIN 值然后再降低 MAX_DVGA_GAIN 值来调高阈值。由于避免了最大增益设置,所以这样可降低接收机前端功耗。

17.4.2 CS 相对阈值

相对阈值检测测量信号电平出现的突变。这一设置与绝对信号电平无关,因此有助于检测具有时变噪声底限的环境中的信号。寄存器域 AGCTRL1.CARRIER_SENSE_REL_THR 用于启用/禁用相对 CS 阈值,以及选择 6 dB、10 dB 或 14 dB RSSI 变化的阈值。

17.5 空闲信道评估 (CCA)

空闲信道评估 (CCA) 用于表明当前信道是空闲还是忙碌。通过设置 IOCFGx.GDOx_CFG=0x09,可在所有 GDO 引脚上看到当前 CCA 状态。

确定 CCA 时, MCSM1.CCA_MODE 选用该模式。

CC1100E 处于 RX 状态下,当发出 STX 或 SFSTXON 指令选通脉冲时,只有满足空闲信道要求的情况下才会进入 TX 或 FSTXON 状态。否则,芯片就会保持 RX 状态不变。如果随后信道可用,那么在通过 SPI 发送一条新的指令选通脉冲以前该无线电设备都不会进入 TX 或 FSTXON 状态。这种特性被称为“TX-if-CCA”。可对 4 种 CCA 要求进行如下编程:

- 总是保持一种模式（CCA 关闭，总是进入 TX）
- 若 RSSI 低于阈值
- 除非当前接收一个数据包
- 上述二者（RSSI 低于阈值，当前没有接收一个数据包）

17.6 链路质量指示器 (LQI)

链路质量指示器是接收信号当前质量的一种度量标准。若启用 PKTCTRL1.APPEND_STATUS，该值便自动加至有效负载之后添加的末字节。还可以从 LQI 状态寄存器中读取到该值。在紧跟同步字后面的 64 个符号上，通过累加理想群组与接收信号之间的误差值，LQI 可提供对接收信号解调容易程度的评估。最好是将 LQI 用作链路质量的相对测量（值越大表明链路质量越高），因为该值有赖于调制格式。

18 交错前向纠错

18.1 前向纠错 (FEC)

CC1100E 内置前向纠错 (FEC) 支持。设置 MDMCFG1.FEC_EN=1，可启用该选项。只有固定数据包长度模式支持 FEC，即 PKTCTRL0.LENGTH_CONFIG=0 时。FEC 可用于数据字段和 CRC 字，以降低接近灵敏度极限工作时的总误码率。为了发送数据增加了冗余，这样在遇到比特误差时接收机便可恢复原始数据。

FEC 的使用实现了更低信噪比 (SNR) 下的正确数据接收，从而增加了接收机带宽保持不变条件下的通信距离。另外，给定 SNR 时，也可使用 FEC 来降低误码率 (BER)。误包率 (PER) 与误码率 BER 的关系如下：

$$PER = 1 - (1 - BER)^{packet_length}$$

因此，使用较低的 BER 也可顺利发送更长的数据包，或给定长度数据包的更多部分。最终，在现实的 ISM 无线通信环境中，瞬态和时变现象将会产生许多随机误差，即使在相对较好的接收条件下。FEC 会屏蔽这些误差，结合编码数据交错，甚至能够相对地纠正错误接收的一些长周期（突发误差）。

CC1100E 采用的 FEC 技术为卷积编码，其由 k 个输入位和 m 个最新输入位生成 n 位，从而形成一个能在每个编码状态（m 位窗口）之间承受一定数量位误差的编码流。

卷积编码器是一个强制长度 m=4 的 1/2 比率编码。该编码器对 1 个输入位进行编码，产生 2 个输出位；因此，有效数据速率被减半。这就是说，使用 FEC 时为了在相同有效数据速率下发送数据，就必需使用 2 倍于无线数据速率的速率。这就要求更高的接收机带宽，从而降低灵敏度。换句话说就是，使用 FEC 改善数据接收与高接收机带宽带来的灵敏度降低，是相互矛盾的两个方面。详情请参见《设计说明 DN504》[18]。

18.2 交错

由于干扰和时变信号强度，通过无线信道接收的数据通常会遇到突发误差。为了增强误差生成数倍比特的稳健性，启用 FEC 时可使用交错。反交错之后，接收位流中误差的持续范围将会变为分散的单一误差。

CC1100E 采用矩阵交错，如图 19 所示。片上交错与反交错缓冲为 4×4 矩阵。在发送器中， $\frac{1}{2}$ 比率卷积编码器的数据位被写入该矩阵的行，而待发送的位序列则从该矩阵的列读取出来。相反，在接收机中，接收到的符号被写入矩阵的行，而传送给卷积解码器的数据则从矩阵的列读取出来。

使用 FEC 和交错时，需要至少一个额外字节来终止。另外，无线发送数据的数量必须是交错缓冲器大小（2 字节）的倍数。

因此，数据包控制硬件自动在数据包末端插入一个或两个额外字节，这样待交错的数据总长度便为一个偶数。注意，用户看不见这些额外字节，因为它们在接收数据包进入 RX FIFO 以前便被去掉了。

当使用 FEC 和交错时，最小数据有效负载为 2 字节。

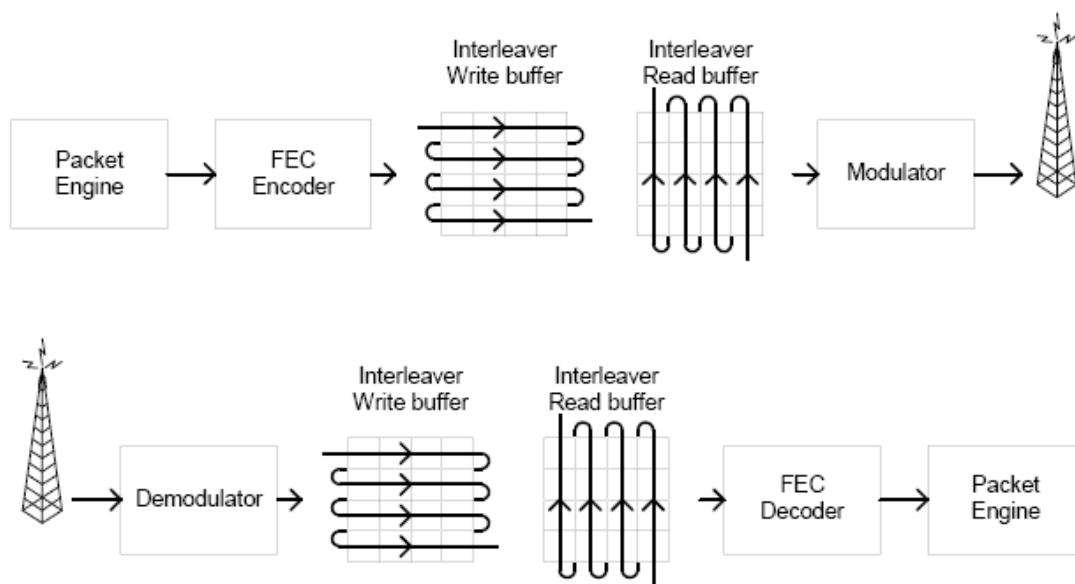


图 19 矩阵交错的基本原则

19 无线控制



表 20 完整的无线控制状态图

CC1100E 拥有一个内置状态机，其可用于在不同工作状态（模式）之间切换。通过使用指令选通脉冲或内部事件（例如：TX FIFO 下溢等）来改变状态。

第 24 页图 9 显示了一个简化状态图，同时配有典型的用途和电流消耗。图 20 显示了完整的无线控制状态图。编号请参考 MARCSTATE 状态寄存器中可读的状态编号。该寄存器主要是用于测试。

19.1 上电启动序列

当电源开启时，必须复位系统。通过下列两种序列中的一种便可以完成这项工作：自动上电复位 (POR) 或手动复位。自动上电复位或手动复位之后，同时推荐改变输出在 GDO0 引脚上的信号。默认设置是输出一个 CLK_XOSC/192 频率的时钟信号。然而，为了优化 TX 和 RX 模式中的性能，应该从这些设置中另外选择一种 GDO 设置，如第 55 页表 36 所示。

19.1.1 自动 POR

CC1100E 集成了一个上电复位电路。为了使上电复位能够正常工作，必须遵循表 16 所述的最低要求。**CHIP_RDYn** 变低时，完成内部上电序列。**CSn** 电平被拉低时，可在 **SO** 引脚上观测到 **CHIP_RDYn**。**CHIP_RDYn** 的更多详情请参见章节 10.2。

CC1100E 复位完成后，芯片将处于 **IDLE** 状态，同时晶体振荡器开始工作。如果芯片拥有足够的时间让该晶体振荡器在上电复位以后稳定，那么 **SO** 引脚将会在 **CSn** 电平变低后立即变低。如果 **CSn** 电平在复位完成以前变低，则 **SO** 引脚会在变低之前先变高，其表明晶体振荡器还没有稳定，如图 21 所示。

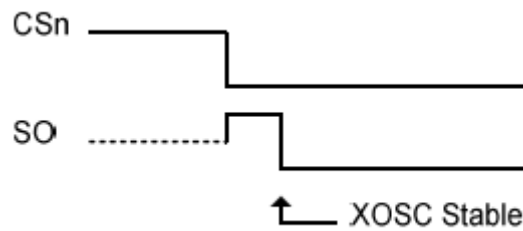


图 21 上电复位

19.1.2 手动复位

另一种 **CC1100E** 全局复位方法使用 **SRES** 指令选通脉冲。通过发出这种选通脉冲，所有内部寄存器和状态均被设置为默认值，即 **IDLE** 状态。手动上电序列如下所示（请参见图 22）：

- 设置 **SCLK=1** 和 **SI=0**，以避免引脚控制模式下潜在的问题（请参见 30 页章节 11.3）
- 选通脉冲 **CSn** 低电平/高电平
- 保持 **CSn** 为低电平，随后为高电平，保持 **CSn** 为高电平至少持续 40 μ s
- 拉低 **CSn**，等待 **SO** 变低 (**CHIP_RDYn**)。
- 通过 **SI** 线发送 **SRES** 选通脉冲
- 当 **SO** 再次变低时，复位完成，芯片处于 **IDLE** 状态。
-

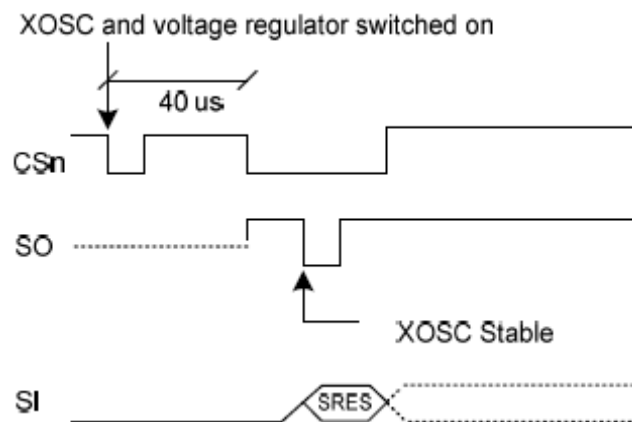


图 22 使用 SRES 完成上电复位

请注意，仅在电源首次开启时才要求上述复位过程。如果用户想随后再复位 **CC1100E**，只需发送一条 **SRES** 指令选通脉冲便可。

19.2 晶体控制

晶体振荡器 (**XOSC**) 可以为自动控制，也可以是始终开启（如果已对 **MCSM0.XOSC_FORCE_ON** 完成了设置）。

在自动模式下，发送 **SXOFF** 或 **SPWD** 指令选通脉冲可关闭 **XOSC**；随后，状态机进入 **XOFF** 或者 **SLEEP** 状态。该方法仅在 **IDLE** 状态下有效。当 **CSn** 获得释放时（变高），**XOSC** 关闭。当 **CSn** 变低时，**XOSC** 会再次自动开启。然后，状态机转入 **IDLE** 状态。**SPI** 接口的 **SO** 引脚必须在准备使用 **SPI** 接口（如第 27 页章节 10.1 所述）以前被拉低。

如果强制开启 **XOSC**，则晶体将始终保持开启，即使是在 **SLEEP** 状态下也是如此。

晶体振荡器开启时取决于晶体 **ESR** 和负载电容。第 14 页章节 4.4 给出了该晶体振荡器的电气规范。

19.3 稳压器控制

数字内核的稳压器受无线控制器控制。当芯片进入 **SLEEP** 状态，即最低电流消耗状态时，稳压器就被关闭。通过 **SPI** 接口发送一条 **SPWD** 指令选通脉冲，并且在释放 **CSn** 之后，出现这种情况。之后，芯片处于 **SLEEP** 状态。再次将 **CSn** 设置为低可开启该调节器和晶体振荡器，并使芯片进入 **IDLE** 状态。

当开启无线唤醒时，**WOR** 模块会控制稳压器，如章节 19.5 所述。

19.4 有源模式

CC1100E 有两种有源模式：接收模式和发送模式。这两种模式可通过使用 **SRX** 和 **STX** 指令选通脉冲直接由 **MCU** 激活，也可以通过无线唤醒自动激活。

必须定期对频率合成器进行校准。**CC1100E** 具有一个手动校准选项（使用 **SCAL** 选通脉冲），以及三个由 **MCSM0.FS_AUTOCAL** 设置控制的自动标准选项：

- 由 **IDLE** 模式进入 **RX** 或 **TX** 模式（或者 **FSTXON**）时进行标准
- 由 **RX** 或 **TX** 模式进入 **IDLE** 模式时自动标准
- 由 **RX** 或 **TX** 模式进入 **IDLE** 模式时每 4 次自动校准一次

如果通过发送一条 **SIDLE** 选通脉冲使无线电设备从 **TX** 或 **RX** 模式进入 **IDLE** 模式，则不进行标准。校准会占用一定数量的 **XOSC** 周期，校准时间的相关详情请参见表 32。

当 **RX** 被激活时，芯片保持在接收模式下，直到成功接收到数据包或者 **RX** 终

止定时器超时（请参阅章节 19.7）。使用 PQT、CS、最大同步字长度和同步字限定符模式可降低检测到伪同步字的概率，请参阅章节 17。成功接收到数据包后，无线控制器进入 MCSM1.RXOFF_MODE 设置的状态。可能的结果为：

- IDLE
- FSTXON：频率合成器开启，TX 频率下准备就绪。利用 STX 激活 TX
- TX：开始发送前导
- RX：开始搜索新的数据包

请注意：在 MCSM1.RXOFF_MODE=11 且已接收到数据包的情况下，即使从未退出 RX 模式，在有效 RSSI 值再次出现在 RSSI 寄存器中以前也会需要一定的时间。该时间与 DN505 [13] 所述的 RSSI 响应时间相同。

同样，当 TX 模式被激活时，芯片将保持在 TX 状态下，直到当前数据包已被成功发送。之后，状态会随 MCSM1.TXOFF_MODE 设置而改变。可能的结果与 RX 模式时一样。

通过使用指令选通脉冲，MCU 可手动地将状态从 RX 模式进入 TX 模式，反之亦然。若无线控制器当前处在发送状态且使用 SRX 选通脉冲，则当前发送将被终止，并会进入 RX。

若使用 STX 或 SFSTXON 指令选通脉冲时，无线控制器处于 RX 模式，就会用到“TX-if-CCA”功能。若信道没处于空闲状态，则芯片将保持在 RX 模式下。MCSM1.CCA_MODE 设置控制了空闲信道评估的条件。详情请参见第 43 页章节 17.5。

可始终使用 SIDLE 指令选通脉冲来强制无线控制器进入 IDLE 状态。

19.5 无线唤醒 (WOR)

可选无线唤醒 (WOR) 功能使 **CC1100E** 能够定期地从 SLEEP 唤醒，并在没有 MCU 交互作用的情况下监听输入数据。

当通过 SPI 接口发送 SWOR 选通脉冲指令，CSn 获得释放时，**CC1100E** 将会进入 SLEEP 状态。RC 振荡器必须在 SWOR 选通脉冲可用以前启用，因为它是 WOR 定时器的时钟源。片上定时器会将 **CC1100E** 设置到 IDLE 状态，然后再设置到 RX 状态。RX 状态下一段可编程时间之后，芯片就会回到 SLEEP 状态，除非接收到数据包。如欲了解超时工作的详情，请参见图 23 和章节 19.7。

将 **CC1100E** 设置到 IDLE 状态，以退出 WOR 模式。

可将 **CC1100E** 设定为：通过 GDO 引脚，在接收到数据包之后发信号给 MCU。如果接收到数据包，则 MCSM1.RXOFF_MODE 会决定该接收数据包末端的行为。若 MCU 读取了数据包，则可通过 SWOR 选通脉冲把芯片从

IDLE 状态转回到 SLEEP 状态。

请注意：在 SLEEP 状态下 FIFO 会丢失其存储的内容

WOR 定时器有两个事件，即事件 0 和事件 1。在启用了 WOR 的 SLEEP 状态下，达到事件 0 将会开启数字调节器，并启动晶体振荡器。事件 1 在事件 0 之后等待一个编程时间后发生。

利用 WOREVT1.EVENT0 和 WOREVT0.EVENT0 给定的一个尾数值和一个 WORCTRL.WOR_RES 设置的指数值，设定两个连续事件 0 之间的时间。方程式如下：

$$t_{Event0} = \frac{750}{f_{XOSC}} \cdot EVENT0 \cdot 2^{S-WOR_RES}$$

通过 WORCTRL.EVENT1 编程事件 1 的超时时间。图 23 显示了事件 0 时间超时和事件 1 时间超时之间的时间关系。

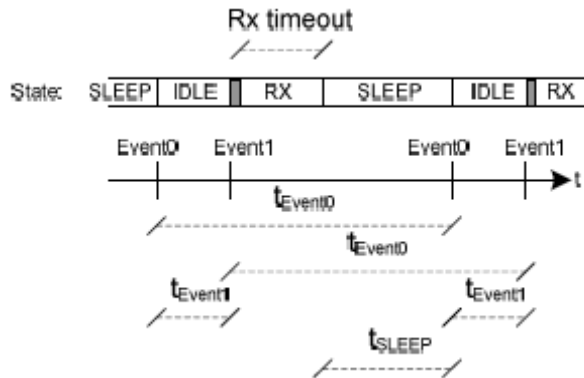


图 23 事件 0 和事件 1 的关系

可对 **CC1100E** 进入 SLEEP 状态到下一个事件 0 的时间进行编程，即图 23 中的 tSLEEP，其在使用 26 MHz 晶体时应大于 11.08 ms，使用 27 MHz 晶体时应大于 10.67 ms。如果 tSLEEP 小于 11.08 (10.67) ms，则连续事件 0 可能会过早

$$\frac{750}{f_{XOSC}} \cdot 128 \text{ seconds}$$

出现。《应用手册 AN047》 [7] 详细介绍了工作原理以及使用 WOR 时涉及的各种寄存器，并且强调了使用 WOR 模式的一些重要方面。

19.5.1 RC 振荡器与定时

用于 WOR 功能的低功耗 RC 振荡器频率随温度和电源电压变化而变化。为了尽可能地维持频率精度，只要可能就对 RC 振荡器进行校准，也即 XOSC 正在运行且芯片未处于 SLEEP 状态的时候。当开启电源和 XOSC 时，WOR 定时器所用时钟就成为一个 XOSC 分频时钟。当芯片进入睡眠状态时，RC 振荡器将使用最后一个有效校准结果。RC 振荡器的频率被锁为由 750 分割的主晶

体频率。

在一些无线电设备较为经常唤醒的应用中（一般为每秒钟数次），可能会在进行一次 RC 振荡器校准后便关闭校准，以降低电流消耗。通过设置 `WORCTRL.RC_CAL=0` 可达到上述效果，同时它还要求从寄存器 `RCCTRL0_STATUS` 和 `RCCTRL1_STATUS` 中读取 RC 振荡器校准值，并将其分别写回 `RCCTRL0` 和 `RCCTRL1`。若关闭 RC 振荡器校准，则在温度和/或电源电压改变的情况下不得不再次将其手动开启。详情请参见《应用手册 AN047》[7]。

19.6 定时

无线控制器控制 **CC1100E** 中大部分定时，例如：合成器校准、PLL 锁定时间和 RX/TX 转向时间等。从 IDLE 到 RX 以及从 IDLE 到 TX 的时间是恒定的，取决于自动校准设置。RX/TX 和 TX/RX 转向时间也是恒定的。校准时间为恒定的 18739 个时钟周期。表 32 显示了一些主状态转换的晶体时钟周期定时。

上电时间和 XOSC 启动时间均为可变量，但在表 11 所示的极限值范围内。

请注意，在跳频展频或多信道协议中，校准时间可从 721 μs 降至大约 150 μs 。章节 28.2 对此进行了解释。

描述	XOSC 周期	26MHz 晶体
IDLE 到 RX, 无校准	2298	88.4 μs
IDLE 到 RX, 有校准	~21037	809 μs
IDLE 到 TX/FSTXON, 无校准	2298	88.4 μs
IDLE 到 TX/FSTXON, 有校准	~21037	809 μs
TX 向 RX 转换	560	21.5 μs
RX 向 TX 转换	250	9.6 μs
RX 或 TX 到 IDLE, 无校准	2	0.1 μs
RX 或 TX 到 IDLE, 有校准	~18739	721 μs
手动校准	~18739	721 μs

表 32 状态转换定时

19.7 RX 终止定时器

CC1100E 拥有一段可编程时间之后 RX 自动终止的可选功能。这种功能的主要用途是无线唤醒，但也可用于其它一些应用。RX 状态下终止定时器开始起作用。利用 `MCSM2.RX_TIME` 设置可对超时编程。当超出时限，无线控制器便会检查保持 RX 状态的条件；若条件不满足，则 RX 终止。

可编程条件如下：

- `MCSM2.RX_TIME_QUAL=0`：若发现同步字则继续接收

- **MCSM2.RX_TIME_QUAL=1**: 若发现同步字, 或者前导质量超出阈值 (PQT), 则继续接收

如果系统希望发送在开始接收机时开始, 则可使用 **MCSM2.RX_TIME_RSSI** 功能。然后, 若首个有效载波监听采样表明无载波 (**RSSI** 在阈值以下), 无线控制器便会终止 **RX**。如欲了解载波监听的更多详情, 请参见第 41 页章节 17.4。

就 **ASK/OOK** 调制而言, 仅在 8 个符号周期以后才将缺少载波监听视为有效。因此, 当符号“1”之间的距离为 8 或更小时, 可在 **ASK/OOK** 中使用 **MCSM2.RX_TIME_RSSI** 功能。

如果由于使用 **MCSM2.RX_TIME_RSSI** 功能时无载波监听导致 **RX** 终止, 或者使用 **MCSM2.RX_TIME** 超时功能时没有发现同步字, 那么在 **WOR** 禁用的情况下芯片通常会返回 **IDLE**, 而在 **WOR** 开启的情况下返回 **SLEEP**。然而, **RX** 终止时, 则由 **MCSM1.RXOFF_MODE** 设置来决定进入哪种状态。这就是说, 芯片不会在接收到同步字后自动返回到 **SLEEP**。因此, 使用 **WOR** 模式时, 推荐不断地唤醒同步字检测微控制器。通过选择其中一个可编程 **GDO** 输出引脚上的输出信号 6 (请参见第 55 页表 36), 并对微控制器编程使其唤醒该 **GDO** 引脚的一个边缘触发型中断, 可达到这种效果。

20 数据 FIFO

CC1100E 包含两个 64 字节的 **FIFO**, 一个用于接收数据, 另一个用于将要发送的数据。**SPI** 接口用于从 **RX FIFO** 读取, 以及向 **TX FIFO** 写入。章节 10.5 详细介绍了 **SPI FIFO** 存取。**FIFO** 控制器将会检测 **RX FIFO** 中的溢出, 以及 **TX FIFO** 中的下溢。

向 **TX FIFO** 写入操作时, 由 **MCU** 负责防止 **TX FIFO** 溢出。**TX FIFO** 溢出会导致 **TX FIFO** 内容出现误差。

同样, 当从 **RX FIFO** 读取时, **MCU** 必须避免读取 **RX FIFO** 越过其空值, 因为 **RX FIFO** 下溢会导致 **RX FIFO** 数据读取误差。

当传送 **SPI** 报头时, **SO** 引脚可用的芯片状态字节包含读取存取的 **RX FIFO** 填充等级, 以及写入存取的 **TX FIFO** 填充等级。更多详情请参见 27 页章节 10.1。

RX FIFO 和 **TX FIFO** 中的字节数也可分别从状态寄存器 **RXBYTES.NUM_RXBYTES** 和 **TXBYTES.NUM_TXBYTES** 中读取出来。若刚好在通过 **SPI** 接口读取 **RX FIFO** 最后一个字节的同时, 一个接收到的数据字节被写入 **RX FIFO** 中, 那么 **RX FIFO** 指示器便不会得到适当的更新, 同时最后一个读取字节将会被复制。为了避免出现这一问题, 在收到数据包最后一个字节以前不得刷新 **RX FIFO**。

数据包长度小于 64 字节时，建议等到接收到全部数据包以后，再从 RX FIFO 读取。

若数据包长度大于 64 字节，则 CU 必须确定能够从 RX FIFO (RXBYTES.NUM_RXBYTES-1) 中读取的字节数量。可使用下列软件程序：

- 1、以至少 2 倍于接收 RF 字节速率的速率反复读取 RXBYTES.NUM_RXBYTES，直到相同的值返回两次为止；将该值存储于 n 中。
- 2、若 $n < \text{数据包剩余字节数} \#$ ，则从 RX FIFO 中读取 $n-1$ 个字节。
- 3、重复执行步骤 1 和 2，直到 $n = \text{数据包剩余字节数} \#$ 。
- 4、从 RX FIFO 中读取剩余字节。

4 位 FIFOTH.RX_FIFO_THR 设置用来编程 FIFO 的阈值点。

表 33 列出了 16 FIFO_THR 设置和相应的 RX 和 TX FIFO 阈值。该阈值在 RX FIFO 和 TX FIFO 相反的方向上被编码。在阈值达到时，这给溢出和下溢条件以相等的裕度。

FIFO_THR	Bytes in TX FIFO	Bytes in RX FIFO
0 (0000)	61	4
1 (0001)	57	8
2 (0010)	53	12
3 (0011)	49	16
4 (0100)	45	20
5 (0101)	41	24
6 (0110)	37	28
7 (0111)	33	32
8 (1000)	29	36
9 (1001)	25	40
10 (1010)	21	44
11 (1011)	17	48
12 (1100)	13	52
13 (1100E)	9	56
14 (1110)	5	60
15 (1111)	1	64

表 33 FIFO_THR 设置及相应 FIFO 阈值

FIFO 中的字节数等于或高于编程阈值时，信号便会断言。在 GDO 引脚上可看到该信号（请参见第 55 页表 36）。

图 24 显示了 FIFO_THR=13 情况下阈值信号触发时 RX FIFO 和 TX FIFO 的字节数。图 25 显示了 GDO 引脚上的信号，此时各个 FIFO 在阈值以上被填充，随后在 FIFO_THR=13 时下降至阈值以下。

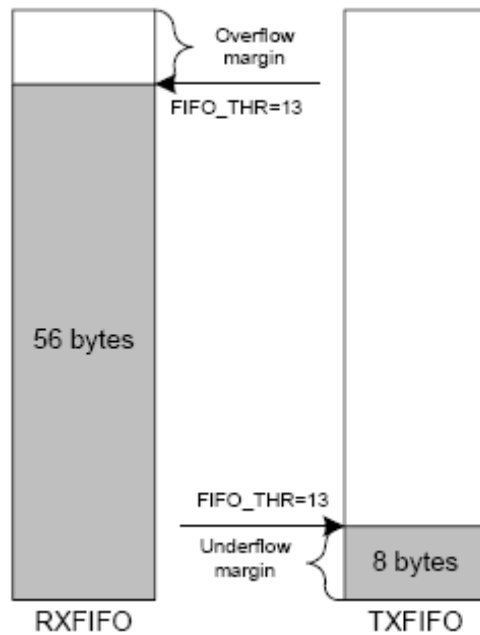


图 24 阈值 FIFO 示例

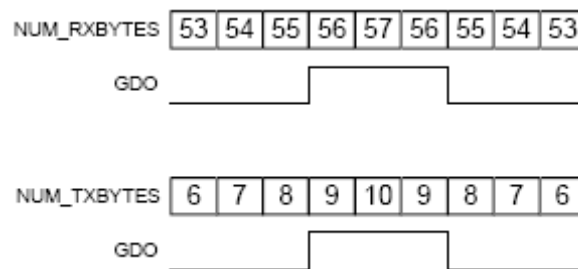


图 25 FIFO 的字节数与 GDO 信号的对比关系 (RX 下 GDOx_CFG=0x00, TX 下 GDOx_CFG=0x02, FIFO_THR=13)

21 频率编程

CC1100E 的频率编程是专为最少化信道导向系统中所需的编程工作而设计。

为了建立一个具有一定信道数量的系统，需要利用 MDMCFG0.CHANSPC_M 和 MDMCFG1.CHANSPC_E 寄存器对理想信道间隔编程。信道间隔寄存器分别为尾数和指数。基本频率或起始频率由位于 FREQ2、FREQ1 和 FREQ0 寄存器中的 24 位频率字设置。通常将该字设置为即将使用的最低信道频率的中心。

理想的信道数量由 8 位信道数量寄存器 CHANNR.CHAN 设定。寄存器 CHANNR.CHAN 为信道偏移的倍数。合成载波频率为：

$$f_{carrier} = \frac{f_{XOSC}}{2^{16}} \cdot (FREQ + CHAN \cdot ((256 + CHANSPC_M) \cdot 2^{CHANSPC_E-2}))$$

利用 26 MHz 晶体时，最大的信道间隔为 405 kHz。例如，为了获得 1 MHz 的信道间隔，一种解决方法是使用 333 kHz 信道间隔，并选择所有 CHANNR.CHAN 的第 3 条信道。

使用 FSCTRL1.FREQ_IF 寄存器，可对首选的 IF 频率进行编程。IF 频率可由下式得出：

$$f_{IF} = \frac{f_{XOSC}}{2^{10}} \cdot FREQ_IF$$

请注意，SmartRF® Studio 软件 [8] 会根据信道间隔和信道滤波器带宽，自动计算出最佳 FSCTRL1.FREQ_IF 寄存器设置。

频率合成器运行时，若频率编程寄存器被改变，则合成器可能会做出非理想的响应。因此，应仅在无线电设备处于 IDLE 状态下时才对频率编程更新。

22 VCO

VCO 为完全片上集成。

22.1 VCO 和 PLL 自校准

随着温度和电源电压的改变，VCO 特性和理想工作频率也随之改变。为了保证稳定的运行，CC1100E 包含了频率合成器自校准电路。该校准必须定期进行，且必须在开启电源之后和使用新的频率（或信道）之前进行。完成 PLL 校准的 XOSC 周期数如第 49 页表 32 所示。

可以自动校准也可以手动校准。合成器可以在每次开启或关闭时自动校准，由 MCSM0.FS_AUTOCAL 寄存器设置进行配置。在手动模式下，处于 IDLE 模式时当 SCAL 指令选通脉冲开启后，校准开始。

请注意：在 SLEEP 模式下校准值得以保持，这样从 SLEEP 模式唤醒后校准仍然有效，除非电源电压或温度发生了显著变化。

为了检查 PLL 是否锁定，用户可将寄存器 IOCFGx.GDOx_CFG 编程为 0x0A，并将 GDOx 引脚上可用的锁定检测器输出用作 MCU 的一个中断（x = 0、1 或 2）。GDOx 引脚上的正转换意味着 PLL 处于锁定状态。作为一种替代方法，用户也可以读取寄存器 FSCAL1。如果该寄存器内容不同于 0x3F，则 PLL 处于锁定状态。也可参见《CC1100E 勘误表说明》[5]。

为了更加稳健地运行，若 PLL 非首次锁定，则源代码应包括一次校验，以使 PLL 被重新校准，直到实现 PLL 锁定。

23 稳压器

CC1100E 包含了若干个可生成低压模块所需电源电压的片上线性稳压器。用户看不到这些稳压器，可将其视为各个模块不可分割的一部分。然而，用户必须保证不超出表 1 和表 17 中的绝对最大额定值和规定引脚电压。

通过将 CSn 引脚设置为低电平，数字内核的稳压器开启，同时晶体振荡器启动。SPI 接口上的 SO 引脚必须在 SCLK 的第一个正边缘以前变为低电平（表 20

列出了建立时间)。

若将芯片编程至断电模式（发送 SPW 选通脉冲），则 CSn 变为高电平后电源便会关闭。待 CSn 变为低电平时，电源和晶体振荡器将会再次开启。

数字内核的稳压器要求一个外部去耦电容。

稳压器输出只能用于驱动 **CC1100E**。

24 输出功率编程

器件的 RF 输出功率电平具有两个可编程等级，如图 26 所示。专用 PATABLE 寄存器可保持高达 8 个用户选择输出功率设置。3 位 FRENDO.PA_POWER 值选择使用 PATABLE 入口 (entry)。该两级功能在传输开始和结束时提供了灵活的 PA 功率斜坡上升或斜坡下降，以及 ASK 调制整形。PATABLE 中从指数 0 到 FRENDO.PA_POWER 值的所有 PA 功率设置都会用到。

通过设置 FRENDO.PA_POWER=0，可以在数据包开始和结束阶段关闭功率斜坡，然后将 PATABLE 中的理想输出功率编程为指数 0。

若使用了 OOK 调制，则应分别将逻辑 0 和逻辑 1 功率电平编程为指数 0 和指数 1。

表 33 包含了各种输出电平和频带的建议 PATABLE 设置。**DN013 错误! 未发现参考源**，给出了不同频带的完整 PATABLE 设置表。不推荐使用从 0x61 到 0x6F 的 PA 设置。

表 34 包含了默认 PATABLE 设置 (0xC6) 的输出功率和电流消耗。

如欲了解 PATABLE 编程的更多详情，请参见第 29 页章节 10.6。如果您想对其它入口进行写入操作而不是 PATABLE[0]，则必须在突发模式下对 PATABLE 进行编程。

请注意：进入 SLEEP 状态后，PATABLE 中的所有内容（不包括首字节（指数 0））都将丢失。

输出功率 (dBm)	480 MHz		955 MHz	
	设置	电流消耗, 典型 值 (mA)	设置	电流消耗, 典型 值 (mA)
-30	0x04	12.5	0x30	13.0
-20	0x0E	13.0	0x14	12.9
-15	0x1C	13.5	0x18	13.6
-10	0x26	14.9	0x24	14.6
-5	0x2B	16.9	0x28	16.2
0	0x60	16.6	0x60	16.5

5	0x86	19.8	0x86	19.1
7	0xCB	24.6	0xC7	26.3
10 (9)	0xC2	29.6	0xC0	30.9

表 34 各种输出功率电平和频带的最佳 PATABLE 设置

默认功率设置	480 MHz		955 MHz	
	输出功率 (dBm)	电流消耗, 典型值 (mA)	输出功率 (dBm)	电流消耗, 典型值 (mA)
0xC6	8.8	26.9	7.3	26.7

表 35 默认 PATABLE 设置的输出功率和电流消耗

25 整形与 PA 斜坡

使用 ASK 调制时，多达 8 个功率设置用于整形。该调制器包含一个计数器，当传输一个 1 时加 1，传输一个 0 时减 1。计数器计数频率为符号速率的 8 倍。计数器分别在 FRENDO.PA_POWER 和 0 时达到饱和。该计数器值用作索引，以在功率表中查找。因此，为了利用整个表格，当 ASK 有效时，FRENDO.PA_POWER 应为 7。ASK 信号的整形取决于 PATABLE 的配置。图 27 显示了一些 ASK 整形的例子。

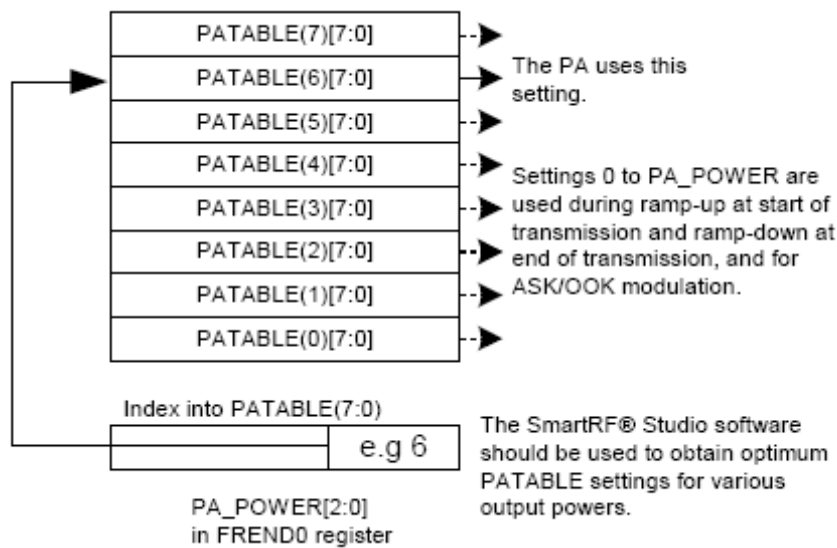


图 26 PA_POWER 和 PATABLE

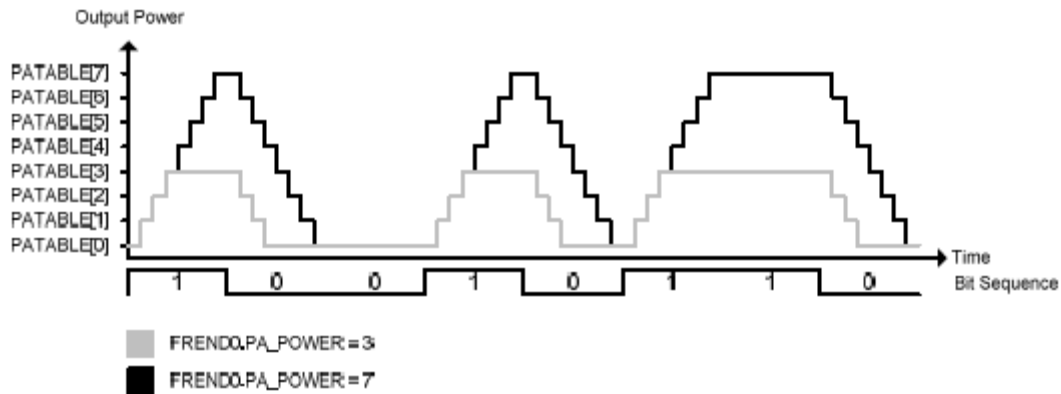


图 27 ASK 信号整形

26 通用引脚/测试输出控制引脚

GDO0、GDO1 和 GDO2 三个数字输出引脚均为一般控制引脚，分别通过 IOCFG0.GDO0_CFG、IOCFG1.GDO1_CFG 和 IOCFG2.GDO2_CFG 来配置。表 36 显示了可在 GDO 引脚上监控到的不同信号。这些信号可用作 MCU 的输入。

GDO1 与 SPI 接口上的 SO 引脚相同，因此该引脚的输出编程仅在 CSn 为高电平时才有效。GDO1 的默认值为 3 态输出，当 SPI 接口与其它器件共用时才有效。

GDO0 的默认值为 125kHz-146kHz 时钟输出（XOSC 频率除以 192）。由于 XOSC 在上电复位时被开启，因此，只使用一个晶体其就能用于系统的 MCU 计时。当 MCU 上电工作时，通过对 IOCFG0.GDO0_CFG 进行写入操作，便能改变时钟频率。

通过将值 128 (0x80) 写入 IOCFG0 寄存器，便可启用片上模拟温度传感器。此时，GDO0 引脚上的电压便与温度成正比例关系。有关温度传感器的相关规范，请参见第 15 页章节 4.7。

如果 IOCFGx.GDOx_CFG 设置低于 0x20，并且 IOCFGx.GDOx_INV 为 0 (1)，则在 SLEEP 状态下 GDO0 和 GDO2 引脚会被硬连线为 0 (1)，而 GDO1 引脚被硬连线为 1 (0)。这些信号都会被硬连线，直到 CHIP_RDYn 信号变为低电平为止。

如果 IOCFGx.GDOx_CFG 设置为 0x20 或更高，则 GDO 引脚也会按照 SLEEP 状态下的编程工作。例如，如果 IOCFG1.GDO1_CFG=0x2E，则所有状态下 GDO1 均为高阻抗。

GDOx_CFG[5:0]	描述
0 (0x00)	与 RX FIFO 相关：达到或超出 RX FIFO 阈值填充 RX FIFO 时置位。当 RX FIFO 刷新至相同阈值以下时取消置位。

1 (0×01)	与 RX FIFO 相关: 达到或超出 RX FIFO 阈值填充 RX FIFO 时置位, 或到达数据包结尾时置位。RX FIFO 为空时取消置位。
2 (0×02)	与 TX FIFO 相关: 达到或超出 TX FIFO 阈值填充 TX FIFO 时置位。低于 TX FIFO 相同阈值以下时取消置位。
3 (0×03)	与 TX FIFO 相关: 当 TX FIFO 满时置位。当 TX FIFO 刷新至 TX FIFO 阈值以下时取消置位。
4 (0×04)	RX FIFO 溢出后置位。FIFO 被刷新后取消置位。
5 (0×05)	TX FIFO 下溢后置位。FIFO 被刷新后取消置位。
6 (0×06)	发送/接收到同步字时置位, 并在数据包的末尾取消置位。在 RX 模式下, 可选地址校验失败或 RX FIFO 溢出时引脚将取消置位。TX 下, 在 TX 模式下, FIFO 下溢时引脚将取消置位。
7 (0×07)	接收到 CRC OK 的数据包时置位。从 RX FIFO 读取第一个字节时取消置位。
8 (0×08)	达到前导质量。PQI 超出编程 PQT 值时置位。
9 (0×09)	空闲信道评估。RSSI 电平低于阈值时为高 (取决于当前 CCA_MODE 设置)。
10 (0×0A)	锁定检测器输出。若锁定检测器具有一个正转换或恒定逻辑高电平, 则 PLL 处于锁定状态。为了检查 PLL 锁定, 应将锁定检测器用作 MCU 中断。
11 (0×0B)	串行时钟。同步串行模式下与数据同步。 在 RX 模式下, 当 GDOx_INV=0 时, 由 CC1100E 在下降边缘上建立数据。在 TX 模式下, 当 GDOx_INV=0 时, 由 CC1100E 在串行时钟上升边缘上对数据采样。
12 (0×0C)	串行同步数据输出。用于同步串行模式。
13 (0×0D)	串行数据输出。用于异步串行模式。
14 (0×0E)	载波监听。若 RSSI 电平高于阈值, 则为高。
15 (0×0F)	CRC OK。末尾的 CRC 比较匹配。当进入/重启 RX 模式时空闲。
16 (0×10)	保留—用于测试。
17 (0×11)	保留—用于测试。
18 (0×12)	保留—用于测试。
19 (0×13)	保留—用于测试。
20 (0×14)	保留—用于测试。
21 (0×15)	保留—用于测试。
22 (0×16)	RX_HARD_DATA[1]。可同 RX_SYMBOL_TICK 一起用于备用串行 RX 输出。
23 (0×17)	RX_HARD_DATA[0]。可同 RX_SYMBOL_TICK 一起用于备用串行 RX 输出。
24 (0×18)	保留—用于测试。
25 (0×19)	保留—用于测试。
26 (0×1A)	保留—用于测试。

27 (0x1B)	PA_PD。请注意：PA_PD 在 SLEEP 和 TX 状态下将具有相同的信号电平。在一些使用 SLEEP 状态的应用中，为了控制外部 PA 或 RX/TX 开关，推荐改用 GDOx CFGx=0x2F。	
28 (0x1C)	LNA_PD。请注意：LNA_PD 在 SLEEP 和 RX 状态下将具有相同的信号电平。在一些使用 SLEEP 状态的应用中，为了控制外部 LNA 或 RX/TX 开关，推荐改用 GDOx CFGx=0x2F。	
29 (0x1D)	RX_SYMBOL_TICK。可与 RX_HARD_DATA 一起用于备用串行 RX 输出。	
30 (0x1E)	保留—用于测试。	
31 (0x1F)	保留—用于测试。	
32 (0x20)	保留—用于测试。	
33 (0x21)	保留—用于测试。	
34 (0x22)	保留—用于测试。	
35 (0x23)	保留—用于测试。	
36 (0x24)	WOR_EVNT0。	
37 (0x25)	WOR_EVNT1。	
38 (0x26)	保留—用于测试。	
39 (0x27)	CLK_32k。	
40 (0x28)	保留—用于测试。	
41 (0x29)	CHIP_RDYn。	
42 (0x2A)	保留—用于测试。	
43 (0x2B)	XOSC_STABLE	
44 (0x2C)	保留—用于测试。	
45 (0x2D)	GDO0_Z_EN_N。该输出为 0 时，GDO0 配置为输入(串行 TX 数据)。	
46 (0x2E)	高阻抗 (3 状态)	
47 (0x2F)	HW 到 0 (通过设置 GDOx_INV=0 实现 HW1)。可用于控制外部 LNA/PA 或 RX/TX 开关。	
48 (0x30)	CLK_XOSC/1	<p>请注意：虽然有 3 个 GDO 引脚，但是只有一个 CLK_XOSC/n 可在任何时候被选为输出。若要在一个 GDO 引脚上监控 CLK_XOSC/n，则其它两个 GDO 引脚的值必须低于 0x30。GDO0 默认值为 CLK_XOSC/192。</p> <p>为了最佳化 RF 性能，无线设备处在 RX 或者 TX 模式下时不能使用这些信号。</p>
49 (0x31)	CLK_XOSC/1.5	
50 (0x32)	CLK_XOSC/2	
51 (0x33)	CLK_XOSC/3	
52 (0x34)	CLK_XOSC/4	
53 (0x35)	CLK_XOSC/6	
54 (0x36)	CLK_XOSC/8	
55 (0x37)	CLK_XOSC/12	
56 (0x38)	CLK_XOSC/16	
57 (0x39)	CLK_XOSC/24	
58 (0x3A)	CLK_XOSC/32	
59 (0x3B)	CLK_XOSC/48	
60 (0x3C)	CLK_XOSC/64	
61 (0x3D)	CLK_XOSC/96	
62 (0x3E)	CLK_XOSC/128	

63 (0x3F)	CLK_XOSC/192	
-----------	--------------	--

表 36 GDOx 信号选择 (x = 0、1 或 2)

27 异步及同步串行工作

CC1100E 集成了数种操作特性和模式，以提供对先前的 **Chipcon** 产品和其他现有 RF 通信系统的向后兼容性。对于新系统而言，建议使用内置数据包处理特性，因为它们能提供更加稳健的通信，极大地减轻微控制器的负担，并可以简化软件开发。

27.1 异步串行运行

CC1100E 集成了异步传输，以向后兼容那些已经在使用异步数据传输的系统。

开启了异步传输以后，**CC1100E** 中集成的几种 MCU 支持机制将会失效，例如：数据包处理硬件、FIFO 缓冲等等。异步传输模式不允许使用数据白化器、交错器和 FEC，同时也不能使用曼彻斯特编码。异步传输不支持 MSK。

将 PKTCTRL0.PKT_FORMAT 设置为 3，以开启异步串行模式。在 TX 模式下，GDO0 引脚用于数据输入 (TX 数据)。可通过 GDO0、GDO1 或 GDO2 进行数据输出，其由 IOCFG0.GDO0_CFG、IOCFG1.GDO1_CFG 和 IOCFG2.GDO2_CFG 字段设置。

CC1100E 调制器对异步输入的等级进行采样，速率是编程数据速率的 8 倍。异步数据流的定时要求为，位周期误差必须小于编程数据率的 1/8。

27.2 同步串行运行

将 PKTCTRL0.PKT_FORMAT 设置为 1，以开启同步串行模式。在同步串行模式下，数据通过一个 2 线串行接口传输。**CC1100E** 提供了一个时钟，用于在数据输入线上建立新数据，或在数据输出线上采样数据。数据输入 (TX 数据) 位于 GDO0 引脚之上。当 TX 有效时，该引脚自动配置为一个输入。TX 时延为 8 比特。数据输出引脚可以为任何 GDO 引脚，其由 IOCFG0.GDO0_CFG、IOCFG1.GDO1_CFG 和 IOCFG2.GDO2_CFG 字段设置。从接收开始到数据出现在接收机数据输出引脚的时间为 9 比特。

前导和同步字插入/检测可能处于激活状态也可能处于非激活状态，这取决于由 MDMCFG2.SYNC_MODE 设置的同步模式。

如果前导和同步字失效，则所有其它数据包处理器特性和 FEC 也将失效。此时，MCU 必须用软件处理前导和同步字插入及检测。

如果前导和同步字插入/检测保持开启，则所有数据包处理特性和 FEC 均可用。除非地址滤波特性在同步串行模式下不可用。

在同步串行模式下使用数据包处理特性时，**CC1100E** 会插入并检测前导和同步

字,同时 MCU 会只提供/获得数据有效负载。这相当于推荐的 FIFO 运行模式。

一种备用的串行 RX 输出选项是,对所有 GD0 引脚进行 RX_SYMBOL_TICK 和 RX_HARD_[1:0] 配置,请参见表 36。RX_HARD_[1:0] 为硬判决符号。RX_HARD_[1:0] 包含了 4-ary 调制格式的数据,而 RX_HARD_DATA [1] 则包含了 2-ary 调制格式的数据。RX_SYMBOL_TICK 信号为符号时钟,并且每当硬、软数据输出端出现一个新的符号时,它便在一半符号周期内保持较高强度。该选项可用于同步接口,也可以用于异步接口。

28 系统因素和系统指南

28.1 SRD 规定

国际规定和国家法律都对无线电接收机和发送器的使用做了规定。**CC1100E** 专为中国和日本的开放式 470-510 MHz 和 950-960 MHz 频带而设计。

28.1.1 ARIB STD—T96

ARIB STD-T96 [6] 规定了在日本 950-956 MHz 频带下使用 **CC1100E** 的一些适用管理规定。

对于那些针对 ARIB STD-T96 的应用,需要将 FSCAL3 [7:4] 设置为 0xA,将 FSCAL0 设置为 0x07,以获得最佳性能。

CC1100E 可支持 ARIB STD-T96 定义的一个 (200 kHz)、两个 (400 kHz) 和三个 (600 kHz) 单位信道的运行,但是一般用在二、三个单位信道的无线系统中。数据速率高于 100 kbps 时,频率偏差相对于默认设置而言应更小,以满足 ARIB STD-T96 发射规范。

表 37 显示了在 0 dBm 输出功率下使用 **CC1100E** 参考设计根据 ARIB STDT96 测量的发射频谱模板典型裕度。通过相应降低输出功率,可获得更高的裕度。

请注意,是否符合规定取决于总体系统性能。用户应确保系统符合相关规定。

数据速率 (kbps)	偏差 (kHz)	典型灵敏度 (dBm)	典型裕度 (dB)	
			400 kHz	600 kHz
1.2	5.2	-111	3	4
4.8	25.4	-110	1.5	5.5
10	19	-106	3	4.5
38.4	20	-103	1.5	6.5
76.8	32	-100	3	6
100	47	-100	1	5.5
175	41	-91	2.5	5.5
200	100	-96	N/A	2
200	38	-89	1.5	4.5
250	70	-93	N/A	2.5

表 37 使用 CC1100E 参考设计、25 \square 和 3V (FSCAL3 [7:4] 设置为 0xA, FSCAL0 设置为 0x07) 的 ARIB STD-T96 的 CC1100E 典型性能值

28.2 跳频和多信道系统

在工业、办公和家庭环境中，有许多系统共用 470 MHz 和 950 MHz 频带。因此，推荐使用跳频扩展频谱 (FHSS) 或多信道协议，因为频率分集使系统在面对来自工作在相同频带下的其它系统的干扰时更加稳健。FHSS 还可防止多路径衰减。

CC1100E 特别适合 FHSS 或多信道系统，因为其具有灵敏的频率合成器和高效的通信接口。利用数据包处理支持和数据缓冲也可让这些系统从中受益，因为这些特性会极大地缓解主机控制器的负担。

当为 CC1100E 实施跳频时，每一个频率都要求充电泵电流、VCO 电流和 VCO 电容阵列校准数据。从芯片获得该校准数据的方法有三种：

1) 每一次跳跃均为校准跳频。PLL 校准时间大约为 720 μ s。每一次跳频之间的消隐期约为 810 μ s。

2) 每一次跳跃均为无校准快速跳频，其可以通过在启动时执行必要的校准，并将产生的 FSCAL3、FSCAL2 和 FSCAL1 寄存器值存入 MCU 存储器中来完成。必须要找到 VCO 电容阵列校准 FSCAL1 寄存器值，以供所有将要使用的 RF 频率使用。FSCAL2 和 FSCAL3 中的 VCO 电流校准值和充电泵电流校准值与其 RF 频率无关，因此，相同值可以用于这两个寄存器的所有 RF 频率。在每个跳频之间，校准过程可通过写入下一个 RF 频率对应的 FSCAL3、FSCAL2 和 FSCAL1 寄存器值来恢复。PLL 开启时间大约为 90 μ s。每次跳频间隔的消隐期大约为 90 μ s。

3) 启动时对单频进行校准。接下来，将 0 与入 FSCAL3 [5:4]，以关闭充电泵校准。对 FSCAL3 [5:4] 进行写入操作以后，利用 MCSM0.FS_AUTOCAL=1，为每一次新的跳频发送选通脉冲 SRX (或者 STX)。这也就是说，完成了 VCO

电流和 VCO 电容校准，但是充电泵电流校准却没有完成。当充电泵电流校准被关闭时，校准时间从大约 720 μs 减少至约 150 μs 。这样，每次跳频间隔的消隐期便约为 240 μs 。

这便在消隐时间和在非易失性存储器中存储校准数据所需存储空间之间得到了一个折衷方案。上述解决方案 2) 的消隐期最短，但却要求更多的存储空间来存储校准数据。这种方案还要求电源电压和温度不能变化太大，以此获得一款稳健的解决方案。解决方案 3) 的消隐期比方案 1) 的消隐期短了约为 570 μs 。

TEST0.VCO_SEL_CAL_EN 的推荐设置随频率变化而变化。这就是说，不管您使用什么校准方法，在进行校准以前您都必须一直使用 SmartRF[®] Studio [8] 来得到特定频率的正确设置。

请注意：在 SLEEP 状态下，TESTn 寄存器 (n = 0、1 或 2) 中的内容将会丢失，因此从 SLEEP 状态返回时必需重写这些寄存器。

28.3 数据突发传输

CC1100E 较高的最大数据速率可用于突发传输。通过使用较高的无线数据速率可以实现低平均数据速率链路(例如: 10 kBaud)。高数据速率(例如: 500 kBaud)下的突发数据缓冲和传输将缩短有效模式的时间，从而极大地降低平均电流消耗。缩短有效模式时间可以降低相同频率范围内同其它系统冲突的可能性。

请注意：相对于低数据速率，高数据速率突发模式下灵敏度和传送距离都降低了。

28.4 连续传输

在一些数据流应用中，**CC1100E** 可用于 500 kBaud 有效数据速率下的连续传输。由于这种调制是通过一个闭环 PLL 实现的，因此没有传输长度的限制(一些收发机中使用的开环调制通常不允许此类连续数据流，同时会降低有效数据速率)。

28.5 低成本系统

CC1100E 具有 1.2-500 kBaud 多信道性能，无需任何外部 SAW 或环路滤波器，因此可制造出超低成本的系统。

CC1100E EM 参考设计 ([3] 和 0) 中使用了一个 HC-49 型 SMD 晶体。该晶体封装会对成本产生较大的影响。在小尺寸空间紧张的 PCB 设计中，可能会使用更小但却更为昂贵的晶体。

28.6 电池供电系统

在一些低功耗应用中，当 **CC1100E** 未启用时，则应该使用关闭了晶体振荡器内核的 SLEEP 状态。如果启动时间至关重要的话，则可以在 SLEEP 状态下保持晶体振荡器内核部分运行。在低功耗应用中，应该使用 WOR 功能。

28.7 增加输出功率

在一些应用中，延长链路距离可能是必要的。添加一个外部功率放大器是最为有效的方法。应将功率放大器放在天线和平衡-不平衡转换器及匹配电路之间。需要两个 T/R 开关以在 RX 模式下断开 PA，详情见图 28。

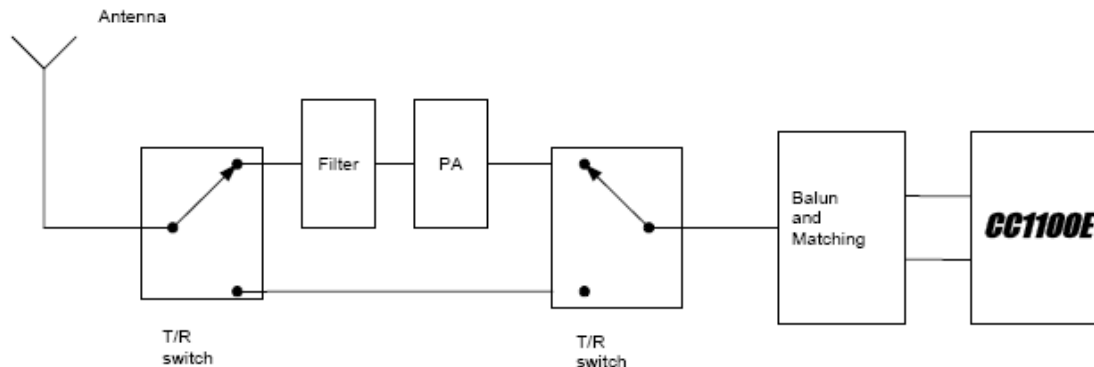


图 28 带外部功率放大器的 CC1100E 使用框图

29 配置寄存器

CC1100E 的配置是通过对 8 位寄存编程完成的。使用 SmartRF® Studio software [8] 可以很容易地找到基于所选系统参数的最佳配置数据。下列各表给出了这些寄存器的完整描述。芯片复位以后，所有寄存器的设置均为表中所示的默认值。最佳寄存器设置可能不同于默认值。因此，复位以后，所有应该与默认值不同的寄存器需要通过 SPI 接口来对其进行编程。

表 38 列举了 13 个指令选通脉冲寄存器。存取这些寄存器将会使内部状态或模式发生改变。表 39 列举了 47 个标准 8 位配置寄存器。这些寄存器中，许多只能用于测试，在 CC1100E 的正常运行中不需要对它们进行写入操作。

表 40 中还列举了 12 个状态寄存器。它们均为只读寄存器，包含了 CC1100E 的状态信息。

这两个 FIFO 均可通过一个 8 位寄存器存取。写入操作对 TX FIFO 完成写入操作，而读取操作则从 RX FIFO 中进行读取。

报头字节传输期间，并且在向一个寄存器或 TX FIFO 写入数据的同时，一个状态字节通过 SO 线路被返回。第 27 页表 21 对该状态字节进行了描述。

表 41 总结了 SPI 地址空间。通过将基址添加至左边，而将突发及读/写位加于顶端，列举出了要使用的地址。请注意，基址以上且 0x2F 以下时，突发位具有不同的含义。

地址	选通脉冲名称	描述
0x30	SRES	复位芯片
0x31	SFSTXON	开启和校准频率合成器（若 MCSM0.FSAUTOCAL=1）。如果是在 RX 模式下（有 CCA）：转到只有合成器工作的等待状态（用于快速 RX/TX 转换）
0x32	SXOFF	关闭晶体振荡器

0x33	SCAL	校准频率合成器并将其关闭。在不设置手动校准模式（MCSM0.FS_AUTOICAL=0）的情况下，SCAL 能从空闲模式选通。
0x34	SRX	开启 RX。若上一状态 IDLE 且 MCSM0.FS_AUTOICAL=1 则首先运行校准。
0x35	STX	空闲状态：开启 TX。若 MCSM0.FS_AUTOICAL=1 首先运行校准。若在 RX 状态且 CCA 开启：若信道为空则进入 TX
0x36	SIDLE	退出 RX/TX 模式，关闭频率合成器并退出无线唤醒模式（若可用）
0x38	SWOR	若 WORCTRL.RC_PD=0，则运行章节 19.5 所述自动 RX 轮询序列（无线唤醒）
0x39	SPWD	当 CSn 为高电平时进入断电模式。
0x3A	SFRX	刷新 RX FIFO 缓冲器，仅在 IDLE 或 RXFIFO_OVERFLOW 状态下才发送 SFRX。
0x3B	SFTX	刷新 TX FIFO 缓冲器，仅在 IDLE 或 RXFIFO_OVERFLOW 状态下才发送 SFTX。
0x3C	SWORRST	复位实时时钟为事件 1 值
0x3D	SNOP	无操作。可能用于存取芯片状态字节。

表 38 指令选通脉冲

地址	寄存器	描述	SLEE 状态中能否保持	页码详情
0x00	IOCFG2	GDO2 输出引脚配置	是	64
0x01	IOCFG1	GDO1 输出引脚配置	是	64
0x02	IOCFG0	GDO0 输出引脚配置	是	64
0x03	FIFOTHR	RX FIFO 和 TX FIFO 阈值	是	65
0x04	SYNC1	同步字，高字节	是	66
0x05	SYNC0	同步字，低字节	是	66
0x06	PKTLEN	数据包长度	是	66
0x07	PKTCTRL1	数据包自动控制	是	66
0x08	PKTCTRL0	数据包自动控制	是	67
0x09	ADDR	器件地址	是	67
0x0A	CHANNR	信道数量	是	67
0x0B	FSCTRL1	频率合成器控制	是	68
0x0C	FSCTRL 0	频率合成器控制	是	68
0x0D	FREQ2	频率控制字，高字节	是	68
0x0E	FREQ1	频率控制字，中间字节	是	68
0x0F	FREQ0	频率控制字，低字节	是	68
0x10	MDMCFG4	调制解调器配置	是	69
0x11	MDMCFG3	调制解调器配置	是	69
0x12	MDMCFG2	调制解调器配置	是	70
0x13	MDMCFG1	调制解调器配置	是	71
0x14	MDMCFG0	调制解调器配置	是	71

0x15	DEVIATN	调制解调器偏差设置	是	72
0x16	MCSM2	主无线控制状态机配置	是	73
0x17	MCSM1	主无线控制状态机配置	是	74
0x18	MCSM0	主无线控制状态机配置	是	75
0x19	FOCCFG	频率偏移补偿配置	是	76
0x1A	BSCFG	位同步配置	是	77
0x1B	AGCTRL2	AGC 控制	是	78
0x1C	AGCTRL1	AGC 控制	是	79
0x1D	AGCTRL0	AGC 控制	是	80
0x1E	WOREVT1	高字节事件 0 超时	是	80
0x1F	WOREVT0	低字节事件 0 超时	是	81
0x20	WORCTRL	无线唤醒控制	是	81
0x21	FREND1	前端 RX 配置	是	82
0x22	FREND0	前端 TX 配置	是	82
0x23	FSCAL3	频率合成器校准	是	82
0x24	FSCAL2	频率合成器校准	是	83
0x25	FSCAL1	频率合成器校准	是	83
0x26	FSCAL0	频率合成器校准	是	83
0x27	RCCTRL1	RC 振荡器配置	是	83
0x28	RCCTRL0	RC 振荡器配置	是	83
0x29	FSTEST	频率合成器校准控制	否	84
0x2A	PTEST	生产测试	否	84
0x2B	AGCTEST	AGC 测试	否	84
0x2C	TEST2	各种测试设置	否	84
0x2D	TEST1	各种测试设置	否	84
0x2E	TEST0	各种测试设置	否	85

表 39 配置寄存器一览表

地址	寄存器	描述	页码详情
0x30 (0xF0)	PARTNUM	CC1100E 组件数目	85
0x31 (0xF1)	VERSION	当前版本编号	85
0x32 (0xF2)	FREQEST	频率偏移估计	85
0x33 (0xF3)	LQI	链路质量解调器评估	85
0x34 (0xF4)	RSSI	接收信号强度指示	85
0x35 (0xF5)	MARCSTATE	控制状态机状态	86
0x36 (0xF6)	WORTIME1	WOR 定时器高字节	86
0x37(0xF7)	WORTIME0	WOR 定时器低字节	86
0x38 (0xF8)	PKTSTATUS	当前 GDOx 状态和数据包状态	87
0x39 (0xF9)	VCO_VC_DAC	PLL 校准模块的当前设置	87
0x3A (0xFA)	TXBYTES	TX FIFO 中的下溢和字节数	87
0x3B (0xFB)	RXBYTES	RX FIFO 中的下溢和字节数	87
0x3C (0xFC)	RCCTRL1_STATUS	最终 RC 振荡器校准结果	87

0x3D (0xFD)	RCCTRL0_STATUS	最终 RC 振荡器校准结果	88
-------------	----------------	---------------	----

表 40 状态寄存器一览表

	Write		Read		
	Single Byte +0x00	Burst +0x40	Single Byte +0x80	Burst +0xC0	
0x00			IOCFG2		R/W configuration registers, burst access possible
0x01			IOCFG1		
0x02			IOCFG0		
0x03			FIFO1HR		
0x04			SYNC1		
0x05			SYNC0		
0x06			PKTLEN		
0x07			PKTCTRL1		
0x08			PKTCTRL0		
0x09			ADDR		
0x0A			CHANNR		
0x0B			FSCTRL1		
0x0C			FSCTRL0		
0x0D			FREQ2		
0x0E			FREQ1		
0x0F			FREQ0		
0x10			MDMCFG4		
0x11			MDMCFG3		
0x12			MDMCFG2		
0x13			MDMCFG1		
0x14			MDMCFG0		
0x15			DEVIATN		
0x16			MCSM2		
0x17			MCSM1		
0x18			MCSMU		
0x19			FOCCFG		
0x1A			BSCFG		
0x1B			AGCCTRL2		
0x1C			AGCCTRL1		
0x1D			AGCCTRL0		
0x1E			WOREV11		
0x1F			WOREV10		
0x20			WORCTRL		
0x21			FREND1		
0x22			FREND0		
0x23			FSCAL3		
0x24			FSCAL2		
0x25			FSCAL1		
0x26			FSCAL0		
0x27			RCCTRL1		
0x28			RCCTRL0		
0x29			FSTEST		
0x2A			PTEST		
0x2B			AGCTEST		
0x2C			TEST2		
0x2D			TEST1		
0x2E			IESIU		
0x2F					
0x30	SRES		SRES	PARTNUM	Command Strobes, Status registers (read only) and multi-byte registers
0x31	SFSTXON		SFSTXON	VERSION	
0x32	SXOFF		SXOFF	FREQREQ	
0x33	SCAL		SCAL	LQI	
0x34	SRX		SRX	RSSI	
0x35	STX		STX	MARCSTATE	
0x36	SIDLE		SIDLE	WORTIME1	
0x37				WORTIME0	
0x38	SWOR		SWOR	PKISIAIUS	
0x39	SPWD		SPWD	VCO_VC_DAC	
0x3A	SFRX		SFRX	TXBYTES	
0x3B	SFTX		SFTX	RXBYTES	
0x3C	SWORRST		SWORRST	RCCTRL1_STATUS	
0x3D	SNOP		SNOP	RCCTRL0_STATUS	
0x3E	PAIABLE	PAIABLE	PAIABLE	PAIABLE	
0x3F	TX FIFO	TX FIFO	RX FIFO	RX FIFO	

表 41 SPI 地址空间

29.1 配置寄存器详情—SLEEP 状态下带保存值的寄存器

0×00: IOCFG2-GDO2 输出引脚配置

位	字段名称	复位	R/W	描述
7			R0	未使用
6	GDO2_INV	0	R/W	将输出反相，即选择有效的低电平 (1)/高电平 (0)
5:0	GDO2_CFG [5:0]	46 (0×29)	R/W	默认值为 CHIP_RDY (请参见第 55 页表 36)。

0×01: IOCFG1-GDO1 输出引脚配置

位	字段名称	复位	R/W	描述
7	GDO_DS	0	R/W	在 GDO 引脚上设置高电平 (1) 或低电平 (0) 输出驱动信号强度
6	GDO1_INV	0	R/W	将输出反相，即选择有效的低电平 (1)/高电平 (0)
5:0	GDO1_CFG [5:0]	46 (0×2E)	R/W	默认值为 三态 (请参见第 55 页表 36)

0×02: IOCFG0-GDO0 输出引脚配置

位	字段名称	复位	R/W	描述
7	TEMP_SENSOR_ENABLE	0	R/W	开启模拟温度传感器。使用温度传感器时在所有其他寄存器位中写入 0。
6	GDO0_INV	0	R/W	将输出反相，即选择有效的低电平 (1)/高电平 (0)
5:0	GDO0_CFG [5:0]	63 (0×3F)	R/W	默认值为 CLK_XOSC/192 (请参见第 55 页表 36)。 为了优化 RF 性能，推荐在初始化时关闭时钟输出。

0×03: FIFOTHR—RX FIFO 和 TX FIFO 阈值

位	字段名称	复位	R/W	描述
7		0	R/W	保留，写 0，以兼容将来的扩展

6	ADC_RETENTION	0	R/W	<p>0: 从 SLEEP 唤醒时, TEST1=0x31, TEST2=0x88</p> <p>1: 从 SLEEP 唤醒时, TEST1=0x35, TEST2=0x81</p> <p>请注意, 设置 ADC_RETENTION 位导致 TEST 寄存器的改变仅在模拟部件 “内部” 可见。从 SLEEP 模式唤醒时, 读取自 TEST 寄存器的值会始终为复位值。</p> <p>若唤醒时想要一个 325kHz 以下的 RX 滤波器带宽的设置, 则在转入 SLEEP 模式以前应将 ADC_RETENTION 位设置为 1。</p>																																																
5:4	CLOSE_IN_RX [1:0]	0 (00)	R/W	<p>更多详情, 请参见 DN010[11]</p> <table border="1" data-bbox="836 857 1348 1070"> <thead> <tr> <th>设置</th> <th>RX 衰减, 典型值</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>0dB</td> </tr> <tr> <td>1 (01)</td> <td>6dB</td> </tr> <tr> <td>2 (10)</td> <td>12dB</td> </tr> <tr> <td>3 (11)</td> <td>18dB</td> </tr> </tbody> </table>	设置	RX 衰减, 典型值	0 (00)	0dB	1 (01)	6dB	2 (10)	12dB	3 (11)	18dB																																						
设置	RX 衰减, 典型值																																																			
0 (00)	0dB																																																			
1 (01)	6dB																																																			
2 (10)	12dB																																																			
3 (11)	18dB																																																			
3:0	FIFO_THR [3:0]	7 (0111)	R/W	<p>为 TX FIFO 和 RX FIFO 设置阈值。当 FIFO 中的字节数等于或者高于该阈值时视作超出阈值。</p> <table border="1" data-bbox="836 1211 1348 1928"> <thead> <tr> <th>设置</th> <th>TX FIFO 中的字节</th> <th>RX FIFO 中的字节</th> </tr> </thead> <tbody> <tr><td>0 (0000)</td><td>61</td><td>4</td></tr> <tr><td>1 (0000)</td><td>57</td><td>8</td></tr> <tr><td>2 (0010)</td><td>53</td><td>12</td></tr> <tr><td>3 (0011)</td><td>49</td><td>16</td></tr> <tr><td>4 (0100)</td><td>45</td><td>20</td></tr> <tr><td>5 (0101)</td><td>41</td><td>24</td></tr> <tr><td>6 (0110)</td><td>37</td><td>28</td></tr> <tr><td>7 (0111)</td><td>33</td><td>32</td></tr> <tr><td>8 (1000)</td><td>29</td><td>36</td></tr> <tr><td>9 (1001)</td><td>25</td><td>40</td></tr> <tr><td>10 (1010)</td><td>21</td><td>44</td></tr> <tr><td>11 (1011)</td><td>17</td><td>48</td></tr> <tr><td>12 (1100)</td><td>13</td><td>52</td></tr> <tr><td>13 (1100E)</td><td>9</td><td>56</td></tr> <tr><td>14 (1110)</td><td>5</td><td>60</td></tr> </tbody> </table>	设置	TX FIFO 中的字节	RX FIFO 中的字节	0 (0000)	61	4	1 (0000)	57	8	2 (0010)	53	12	3 (0011)	49	16	4 (0100)	45	20	5 (0101)	41	24	6 (0110)	37	28	7 (0111)	33	32	8 (1000)	29	36	9 (1001)	25	40	10 (1010)	21	44	11 (1011)	17	48	12 (1100)	13	52	13 (1100E)	9	56	14 (1110)	5	60
设置	TX FIFO 中的字节	RX FIFO 中的字节																																																		
0 (0000)	61	4																																																		
1 (0000)	57	8																																																		
2 (0010)	53	12																																																		
3 (0011)	49	16																																																		
4 (0100)	45	20																																																		
5 (0101)	41	24																																																		
6 (0110)	37	28																																																		
7 (0111)	33	32																																																		
8 (1000)	29	36																																																		
9 (1001)	25	40																																																		
10 (1010)	21	44																																																		
11 (1011)	17	48																																																		
12 (1100)	13	52																																																		
13 (1100E)	9	56																																																		
14 (1110)	5	60																																																		

0×04: SYNC1—同步字，高字节

位	字段名称	复位	R/W	描述
7:0	SYNC [15:8]	211 (0xD3)	R/W	16 位同步字的 8MSB

0×05: SYNC1—同步字，低字节

位	字段名称	复位	R/W	描述
7:0	SYNC [7:0]	145 (0x91)	R/W	16 位同步字的 8LSB

0×06: PKTLEN—数据包长度

位	字段名称	复位	R/W	描述
7:0	PACKET_LENGTH	255 (0xFF)	R/W	表示开启固定数据包长度模式的数据包长度。若使用了可变数据包长度模式，则该值表示最大允许数据包长度。

0×07: PKTCTRL1—数据包自动控制

位	字段名称	复位	R/W	描述										
7:5	PQT [2:0]	0 (0×00)	R/W	前导质量评估器阈值。该前导质量评估器在每次接收到的位与上一个位不同时将内部计数器加 1，在每次接收到的位与上一个位相同时将内部计数器减 8。 该计数器的 4-PQT 阈值用来控制同步字检测。当 PQT=0 时，同步字通常会被接受。										
4		0	R0	未使用										
3	CRC_AUTOFLUSH	0	R/W	当 CRC 不为 OK 时，开启自动 RX FIFO 刷新。这就要求 RX FIFO 中只有一个数据包，且数据包长度不能超过 RX FIFO 的大小。										
2	APPEND_STATUS	1	R/W	当开启时，2 个状态字节将附加在数据包的有效负载上。状态字节包含 RSSI 和 LQI 值，以及 CRC OK 标记。										
1:0	ADR_CHK[1:0]	0 (00)	R/W	接收数据包的地址校验配置控制 <table border="1"> <thead> <tr> <th>设置</th> <th>地址校验配置</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>无地址校验</td> </tr> <tr> <td>1 (01)</td> <td>地址校验，无广播</td> </tr> <tr> <td>2 (10)</td> <td>地址校验以及 0 (0×00) 广播</td> </tr> <tr> <td>3 (11)</td> <td>地址校验以及 0 (0×00) 和 (0×FF) 广播</td> </tr> </tbody> </table>	设置	地址校验配置	0 (00)	无地址校验	1 (01)	地址校验，无广播	2 (10)	地址校验以及 0 (0×00) 广播	3 (11)	地址校验以及 0 (0×00) 和 (0×FF) 广播
设置	地址校验配置													
0 (00)	无地址校验													
1 (01)	地址校验，无广播													
2 (10)	地址校验以及 0 (0×00) 广播													
3 (11)	地址校验以及 0 (0×00) 和 (0×FF) 广播													

0×08: PKTCTRL0—数据包自动控制

位	字段名称	复位	R/W	描述												
7			R0	未使用												
6	WHITE_DATA	1	R/W	打开/关闭数据白化 0: 白化关闭 1: 白化开启												
5:4	PKT_FORMAT[1:0]	0 (00)	R/W	RX 和 TX 数据的格式 <table border="1"> <thead> <tr> <th>设置</th> <th>数据包格式</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>标准模式, 使用 RX 和 TX 的 FIFO</td> </tr> <tr> <td>1 (01)</td> <td>同步串行模式, GDO0 引脚上的输入数据和任意 GDOx 引脚上的输出数据。</td> </tr> <tr> <td>2 (10)</td> <td>随机 TX 模式, 使用 PN9 发生器发送随机数据。用于测试。</td> </tr> <tr> <td>3 (11)</td> <td>异步串行模式, GDO0 引脚上的输入数据和任意 GDOx 引脚上的输出数据。</td> </tr> </tbody> </table>	设置	数据包格式	0 (00)	标准模式, 使用 RX 和 TX 的 FIFO	1 (01)	同步串行模式, GDO0 引脚上的输入数据和任意 GDOx 引脚上的输出数据。	2 (10)	随机 TX 模式, 使用 PN9 发生器发送随机数据。用于测试。	3 (11)	异步串行模式, GDO0 引脚上的输入数据和任意 GDOx 引脚上的输出数据。		
设置	数据包格式															
0 (00)	标准模式, 使用 RX 和 TX 的 FIFO															
1 (01)	同步串行模式, GDO0 引脚上的输入数据和任意 GDOx 引脚上的输出数据。															
2 (10)	随机 TX 模式, 使用 PN9 发生器发送随机数据。用于测试。															
3 (11)	异步串行模式, GDO0 引脚上的输入数据和任意 GDOx 引脚上的输出数据。															
3		0	R0	未使用												
2	CRC_EN	1	R/W	1: TX 模式下的 CRC 校准和 RX 模式下的 CRC 校验 0: TX 和 RX 模式下关闭 CRC												
1:0	LENTH_CONFIG[1:0]	1 (01)	R/W	配置数据包长度 <table border="1"> <thead> <tr> <th>设置</th> <th>数据包长度配置</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>固定数据包长度模式。在 PKTLEN 寄存器中配置的长度</td> </tr> <tr> <td>1 (01)</td> <td>可变数据包长度模式。通过同步字后首字节配置的数据包长度</td> </tr> <tr> <td>2 (10)</td> <td>度</td> </tr> <tr> <td>3 (11)</td> <td>无限数据包长度模式</td> </tr> <tr> <td></td> <td>保留</td> </tr> </tbody> </table>	设置	数据包长度配置	0 (00)	固定数据包长度模式。在 PKTLEN 寄存器中配置的长度	1 (01)	可变数据包长度模式。通过同步字后首字节配置的数据包长度	2 (10)	度	3 (11)	无限数据包长度模式		保留
设置	数据包长度配置															
0 (00)	固定数据包长度模式。在 PKTLEN 寄存器中配置的长度															
1 (01)	可变数据包长度模式。通过同步字后首字节配置的数据包长度															
2 (10)	度															
3 (11)	无限数据包长度模式															
	保留															

0×09: ADDR—器件地址

位	字段名称	复位	R/W	描述
---	------	----	-----	----

7:0	DEVICE_ADD [7:0]	0 (0x00)	R/W	数据包过滤时使用的地址。可选广播地址为 0 (0x00) 和 255 (0xff)。
-----	------------------	----------	-----	--

0x0A: CHANNR—信道数量

位	字段名称	复位	R/W	描述
7:0	CHAN[7:0]	0 (0x00)	R/W	8 位无符号信道数，其与信道空间设置相乘，再添加到基波频率上

0x0B: FSCTRL1—频率合成器控制

位	字段名称	复位	R/W	描述
7:6			R0	未使用
5		0	R/W	保留
4:0	FREQ_IF[4:0]	15 (0x0F)	R/W	RX 中使用的理想 IF 频率。从 RX 的 FS 基波频率中减去后，控制解调器的数字复合混频器。 $f_{IF} = \frac{f_{XOSC}}{2^{10}} \cdot FREQ_IF$ 假定晶体为 26.0MHz，则由默认值得到 IF 频率为 381kHz。

0x0C: FSCTRL0—频率合成器控制

位	字段名称	复位	R/W	描述
7:0	FREQOFF[7:0]	0 (0x00)	R/W	在被频率合成器使用前添加到基波频率上的频率偏移（2s-补数）。 分辨率为 $F_{XTAL}/2^{14}$ (1.59kHz-1.65kHz)；范围为 $\pm 202\text{kHz}$ 到 $\pm 210\text{kHz}$ ，具体取决于 XTAL 频率。

0x0D: FREQ2—频率控制字，高字节

位	字段名称	复位	R/W	描述
7:0	FREQ[23:22]	0 (0x00)	R	FREQ[23:22] 始终为 0 (FREQ2 寄存器在 26MHz-27MHz 晶体下低于 36)
5:0	FREQ[21:16]	30 (0x1E)	R/W	FREQ[23:0] 为 $F_{XOSC}/2^{16}$ 增量下频率合成器的基波频率。 $f_{carrier} = \frac{f_{XOSC}}{2^{16}} \cdot FREQ[23:0]$

0x0E: FREQ1—频率控制字，中间字节

位	字段名称	复位	R/W	描述
---	------	----	-----	----

7:0	FREQ[15:8]	196 (0XC4)	R/W	参考 FREQ2 寄存器
-----	------------	------------	-----	--------------

0×0F: FREQ0—频率控制字，低字节

位	字段名称	复位	R/W	描述
7:0	FREQ[7:0]	236 (0XEC)	R/W	参考 FREQ2 寄存器

0×10: MDMCFG4—调制解调器配置

位	字段名称	复位	R/W	描述
7:6	DRATE_M[7:0]	34 (0x22)	R/W	

0×11: MDMCFG3—调制解调器配置

位	字段名称	复位	R/W	描述
7:0	CHANBW_E[1:0]	2 (0x02)	R/W	<p>用户指定符号速率的尾数。符号速率用一个 9 位尾数和 4 位指数的无符号浮点数字配置。第九位是一个隐藏的“1”。所得数据速率为：</p> $R_{DATA} = \frac{(256 + DRATE_M) \cdot 2^{DRATE_E}}{2^{28}} \cdot f_{XOSC}$ <p>假定晶体为 26.0MHz，则由默认值得到的数据速率为 115.051kBaud（最接近 115.2kBaud 的设置）。</p>

0×12: MDMCFG2—调制解调器配置

位	字段名称	复位	R/W	描述
7	DEM_DCFILT_OFF	0	R/W	<p>在解调器之前关闭数字 DC 阻断滤波器。</p> <p>0=开启（较高灵敏度）。</p> <p>1=关闭（电流优化）。仅适用于≤250kBaud 的数据速率。</p> <p>关闭 DC 阻断滤波器后，推荐使用的 IF 频率发生改变。请使用 SmartRF® Studio[8] 来计算出正确的寄存器设置。</p>

6:4	MOD_FORMAT[2:0]	0 (000)	R/W	无线信号的调制格式														
				<table border="1"> <thead> <tr> <th>设置</th> <th>调制格式</th> </tr> </thead> <tbody> <tr> <td>0 (000)</td> <td>2-FSK</td> </tr> <tr> <td>1 (001)</td> <td>GFSK</td> </tr> <tr> <td>2 (010)</td> <td>-</td> </tr> <tr> <td>3 (011)</td> <td>ASK/OOK</td> </tr> <tr> <td>4 (100)</td> <td>-</td> </tr> <tr> <td>5 (101)</td> <td>-</td> </tr> <tr> <td>6 (110)</td> <td>-</td> </tr> <tr> <td>7 (111)</td> <td>MSK</td> </tr> </tbody> </table> <p>ASK 仅支持 -1dBm 的输出功率 MSK 仅支持 26kBaud 以上的数据速率</p>	设置	调制格式	0 (000)	2-FSK	1 (001)	GFSK	2 (010)	-	3 (011)	ASK/OOK	4 (100)	-	5 (101)	-
设置	调制格式																	
0 (000)	2-FSK																	
1 (001)	GFSK																	
2 (010)	-																	
3 (011)	ASK/OOK																	
4 (100)	-																	
5 (101)	-																	
6 (110)	-																	
7 (111)	MSK																	
3	MANCHESTER_EN	0	R/W	<p>开启曼彻斯特编码/解码。</p> <p>0=关闭 1=开启</p>														
2:0	SYNC_MODE[2:0]	2 (010)	R/W	<p>复合同步字限定符模式。</p> <p>值 0 (000) 和 4 (100) 可禁用 TX 中的前导和同步字传输，以及 RX 中的前导和同步字检测</p> <p>值 1 (001)、2 (010)、5 (101) 和 6 (110) 可启用 TX 中的前导和同步字传输，以及 RX 中的前导和同步字检测。当使用设置 1 (001) 或 5 (101) 时，RX 下，只需要匹配 16 位中的 15 位即可。值 3 (011) 和 7 (111) 可在 TX 下启用重复同步字传输，以及 RX 下启用 32 位同步字检测（只需要匹配 32 位中的 30 位）。</p>														
				<table border="1"> <thead> <tr> <th>设置</th> <th>同步字限定符模式</th> </tr> </thead> <tbody> <tr> <td>0 (000)</td> <td>无前导/同步字</td> </tr> <tr> <td>1 (001)</td> <td>检测到 15/16 同步字位</td> </tr> <tr> <td>2 (010)</td> <td>检测到 16/16 同步字位</td> </tr> <tr> <td>3 (011)</td> <td>检测到 30/32 同步字位</td> </tr> <tr> <td>4 (100)</td> <td>无前导/同步，阈值以上载波监听</td> </tr> <tr> <td>5 (101)</td> <td>15/16+阈值以上载波监听</td> </tr> <tr> <td>6 (110)</td> <td>16/16+阈值以上载波监听</td> </tr> <tr> <td>7 (111)</td> <td>30/32+阈值以上载波监听</td> </tr> </tbody> </table>	设置	同步字限定符模式	0 (000)	无前导/同步字	1 (001)	检测到 15/16 同步字位	2 (010)	检测到 16/16 同步字位	3 (011)	检测到 30/32 同步字位	4 (100)	无前导/同步，阈值以上载波监听	5 (101)	15/16+阈值以上载波监听
设置	同步字限定符模式																	
0 (000)	无前导/同步字																	
1 (001)	检测到 15/16 同步字位																	
2 (010)	检测到 16/16 同步字位																	
3 (011)	检测到 30/32 同步字位																	
4 (100)	无前导/同步，阈值以上载波监听																	
5 (101)	15/16+阈值以上载波监听																	
6 (110)	16/16+阈值以上载波监听																	
7 (111)	30/32+阈值以上载波监听																	

0x13: MDMCFG1—调制解调器配置

位	字段名称	复位	R/W	描述
---	------	----	-----	----

7	FEC_EN	0	R/W	为数据包有效负载开启交错前向纠错 (FEC) 0=关闭 1=开启 (仅支持固定数据包长度模式, 即 PKTCTRL0.LENGTH_CONFIG=0)																		
6:4	NUM_PREAMBLE[2:0]	2 (010)	R/W	设置将要传输的最低前导字节数 <table border="1"> <thead> <tr> <th>设置</th> <th>前导字节数</th> </tr> </thead> <tbody> <tr><td>0 (000)</td><td>2</td></tr> <tr><td>1 (001)</td><td>3</td></tr> <tr><td>2 (010)</td><td>4</td></tr> <tr><td>3 (011)</td><td>6</td></tr> <tr><td>4 (100)</td><td>8</td></tr> <tr><td>5 (101)</td><td>12</td></tr> <tr><td>6 (110)</td><td>16</td></tr> <tr><td>7 (111)</td><td>24</td></tr> </tbody> </table>	设置	前导字节数	0 (000)	2	1 (001)	3	2 (010)	4	3 (011)	6	4 (100)	8	5 (101)	12	6 (110)	16	7 (111)	24
设置	前导字节数																					
0 (000)	2																					
1 (001)	3																					
2 (010)	4																					
3 (011)	6																					
4 (100)	8																					
5 (101)	12																					
6 (110)	16																					
7 (111)	24																					
3:2			R0	未使用																		
1:0	CHANSPC_E[1:0]	2 (10)	R/W	2 位指数信道间隔																		

0×14: MDMCFG0—调制解调器配置

位	字段名称	复位	R/W	描述
7:0	CHANSPC_M[7:0]	248 (0xF8)	R/W	信道频率间隔的 8 位尾数。该信道频率间隔与信道数 CHAN 相乘, 再添加到基波频率上。其为无符号信道数, 格式为: $\Delta f_{CHANNEL} = \frac{f_{XOSC}}{2^{18}} \cdot (256 + CHANSPC_M) \cdot 2^{CHANSPC_E}$ 假定晶体频率为 26.0MHz, 则由默认值得到信道间隔为 199.951kHz (最接近 200kHz 的设置)。

0×15: DEVIATN—调制解调器偏差设置

位	字段名称	复位	R/W	描述
7			R0	未使用。
6:4	DEVIATION_E[2:0]	4 (100)	R/W	偏差指数
3			R0	未使用
2:0	DEVIATION_M[2:0]	4 (111)	R/W	TX

				2-FSK/ GFSK	<p>以一个尾数-指数格式规定“0” (-DEVIATN) 和 “1” (+DEVIATN) 载波的额定频率偏差，其可以作为一个带 MSB 含义 1 的 4 位值。最终频率偏差为：</p> $f_{dev} = \frac{f_{XOSC}}{2^{17}} \cdot (8 + DEVIATION_M) \cdot 2^{DEVIATION_E}$ <p>假定晶体频率为 26.0MHz，则由默认值得到偏差为 ±47.607kHz。</p>
				MSK	<p>相位改变期间 (“0”: +90 度, “1”: -90 度), 规定一部分符号周期 (1/8-8/8)。使用 MSK 时, 请参考 SmartRFR® Studio 软件[8], 获得正确的 DEVIATN 设置。</p>
				ASK/OOK	该设置无效
				RX	
				2-FSK/ GFSK	<p>规定输入信号的预计频率偏差, 必须大致适合于进行可靠和稳健的解调。</p>
				MSK/ ASK/OOK	该设置无效

0×16: MCSM2—主无线控制状态机配置

位	字段名称	复位	R/W	描述
7:5			R0	未使用
4	RX_TIME_RSSI	0	R/W	根据 RSSI 测量 (载波监听) 执行 RX 终止。就 ASK/OOK 调制而言, 如果第一个 8 符号周期内没有载波监听, 则 RX 超时。
3	RX_TIME_QUAL	0	R/W	RX_TIME 定时器超时的情况下, RX_TIME_QUAL=0 时, 芯片检查是否找到同步字, 或在 RX_TIME_QUAL=1 时检查是找到了同步字还是设置了 PQI。
2:0	RX_TIME[2:0]	7 (111)	R/W	在 WOR 模式和标准 RX 运行时, RX 中的同步字搜索时限。该时限与经编程的事件 0 有关。

由 $EVENT0\text{-}C(RX_TIME, WOR_RES) \cdot 26/X$ 可得到以 μs 为单位的 RX 时限, 其中下表给出了 C, X 是以 MHz 为单位的晶体振荡器频率:

设置	WOR_RES = 0	WOR_RES = 1	WOR_RES = 1	WOR_RES = 1
0(000)	3.6058	18.0288	32.4519	46.8750
1(001)	1.8029	9.0144	16.2260	23.4375
2(010)	0.9014	4.5072	8.1130	11.7188
3(011)	0.4507	2.2536	4.0565	5.8594
4(100)	0.2254	1.1268	2.0282	2.9297
5(101)	0.1127	0.5634	1.0141	1.4648
6(110)	0.0563	0.2817	0.5071	0.7324
7(111)	直到数据包结束			

作为一个例子, 事件 $0=34666$, $WOR_RES=0$, $RX_TIME=6$, 就相当于 1.96 ms RX 时限, 1 s 轮询间隔, 以及 0.195% 占空比。请注意, 使用 WOR 时 WOR_RES 应该为 0 或 1, 这是由于使用 $WOR_RES > 1$ 会得到一个非常低的占空比。在一些未使用 WOR 的应用中, 所有 WOR_RES 设置均可使用。

使用 WOR 的占空比约为:

设置	WOR RES=0	WOR RES=1
0 (000)	12.505%	1.95%
1 (001)	6.250%	9765ppm
2 (010)	3.125%	4883ppm
3 (011)	1.563%	2441ppm
4 (100)	0.781%	NA
5 (101)	0.391%	NA
6 (110)	0.195%	NA
7 (111)	NA	

请注意, 要使用设置 0-6 就必须开启 RX 振荡器, 这是由于时限对 RC 振荡器周期进行计数。不需要开启 WOR 模式。

超时计数器精度被限定为: $RX_TIME=0$ 时, 超时计数由 13 MSB 的事件 0 给定, 从而降至 $RX_TIME=6$ 时的 7MSB 事件 0。

0x17: MCSM1—主无线控制状态机配置

位	字段名称	复位	R/W	描述
7:6			R0	未使用

5:4	CCA_MODE[1:0]	3 (11)	R/W	选择 CCA_MODE；表现在 CCA 信号中	
				设置	空闲信道指示
				0 (00)	始终
				1 (01)	若 RSSI 在阈值之下
				2 (10)	当前接收一个数据包除外
				3 (11)	若 RSSI 在阈值之下，当前接收一个数据包除外
3:2	RXOFF_MODE[1:0]	0 (00)	R/W	请选择接收到一个数据包后会发生的状况	
				设置	完成数据包接收后的下一状态
				0 (00)	IDLE
				1 (01)	FSTXON
				2 (10)	TX
				3 (11)	保持在 RX 模式
不能将 RXOFF_MODE 设置为 TX 或 FSTXON，同时使用 CCA。					
1:0	TXOFF_MODE[1:0]	0 (00)	R/W	请选择发送一个数据包后 (TX) 会发生的情况	
				设置	完成数据包发送后的下一状态
				0 (00)	IDLE
				1 (01)	FSTXON
				2 (10)	保持在 TX (开始发送前导)
				3 (11)	RX

0x18: MCSM0—主无线控制状态机配置

位	字段名称	复位	R/W	描述	
7:6			R0	未使用	
5:4	FS_AUTOCAL[1:0]	0 (00)	R/W	当进入 TX 或 RX 或返回到 IDLE 后自动进行校准	
				设置	何时进行自动校准
				0 (00)	从不进行自动校准 (使用 SCAL 选通脉冲手动校准)
				1 (01)	当从 IDLE 转到 RX 或 TX (或 FSTXON)
				2 (10)	当从 RX 或 TX 自动返回 IDLE 时
				3 (11)	当从 RX 或 TX 返回 IDLE 时，每 4 次自动校准一次
在一些自动无线唤醒 (WOR) 应用中，使用设置 3 (11) 能大大减少电流消耗。					

3:2	PO_TIMEOUT	1 (01)	R/W	<p>编程 6 位纹波计数器必须在 XOSC 稳定以后 CHP_RDY_N 变低以前终止的次数。</p> <p>在断电模式下，若 XOSC 开启（稳定），则应设置 PO_TIMEOUT，以使调节的数字电源电压有时间在 CHP_RDYn 变低以前实现稳定（建议设置 PO_TIMEOUT=2）。稳压器的典型启动时间为 50μs。</p> <p>若 XOSC 在断电模式下关闭，并且在等待晶体稳定的同时调节后的数字电源电压有足够的时间稳定，则 PO_TIMEOUT 可以为 0。</p> <p>为了实现稳健的运行，建议使用 PO_TIMEOUT=2。</p> <table border="1"> <thead> <tr> <th>设置</th> <th>终止计数</th> <th>XOSC 开始后的时限</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>1</td> <td>大约 2.3μs – 2.4μs</td> </tr> <tr> <td>1 (01)</td> <td>16</td> <td>大约 37μs – 39μs</td> </tr> <tr> <td>2 (10)</td> <td>64</td> <td>大约 149μs – 155μs</td> </tr> <tr> <td>3 (11)</td> <td>256</td> <td>大约 597μs – 620μs</td> </tr> </tbody> </table> <p>确切的时限取决于晶体频率。</p>	设置	终止计数	XOSC 开始后的时限	0 (00)	1	大约 2.3μs – 2.4μs	1 (01)	16	大约 37μs – 39μs	2 (10)	64	大约 149μs – 155μs	3 (11)	256	大约 597μs – 620μs
设置	终止计数	XOSC 开始后的时限																	
0 (00)	1	大约 2.3μs – 2.4μs																	
1 (01)	16	大约 37μs – 39μs																	
2 (10)	64	大约 149μs – 155μs																	
3 (11)	256	大约 597μs – 620μs																	
1	PIN_CTRL_EN	0	R/W	开启引脚无线控制选项															
0	XOSC_FORCE_ON	0	R/W	强制 XOSC 在 SLEEP 状态保持开启															

0×19: FOCCFG—频率偏移补偿配置

位	字段名称	复位	R/W	描述										
7:6			R0	未使用										
5	FOC_BS_CS_GATE	1	R/W	若设置完成，解调器冻结频率偏移补偿以及时钟恢复反馈环路，直到 CS 信号变高为止。										
4:3	FOC_PRE_K[1:0]	2 (10)	R/W	<p>在检测到同步字以前要使用的频率补偿环路增益</p> <table border="1"> <thead> <tr> <th>设置</th> <th>同步字以前的频率补偿环路</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>K</td> </tr> <tr> <td>1 (01)</td> <td>2K</td> </tr> <tr> <td>2 (10)</td> <td>3K</td> </tr> <tr> <td>3 (11)</td> <td>4K</td> </tr> </tbody> </table>	设置	同步字以前的频率补偿环路	0 (00)	K	1 (01)	2K	2 (10)	3K	3 (11)	4K
设置	同步字以前的频率补偿环路													
0 (00)	K													
1 (01)	2K													
2 (10)	3K													
3 (11)	4K													
2	FOC_POST_K	1	R/W	<p>检测到同步字以后要使用的频率补偿环路增益</p> <table border="1"> <thead> <tr> <th>设置</th> <th>同步字以后的频率补偿环路增益</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>与 FOC_PRE_K 一样</td> </tr> <tr> <td>1</td> <td>K/2</td> </tr> </tbody> </table>	设置	同步字以后的频率补偿环路增益	0	与 FOC_PRE_K 一样	1	K/2				
设置	同步字以后的频率补偿环路增益													
0	与 FOC_PRE_K 一样													
1	K/2													

1:0	FOC_LIMIT[1:0]	2 (10)	R/W	<p>频率偏移补偿算法的饱和点:</p> <table border="1"> <tr> <td>设置</td> <td>饱和点 (最大补偿偏移)</td> </tr> <tr> <td>0 (00)</td> <td>± 0 (无频率偏移补偿)</td> </tr> <tr> <td>1 (01)</td> <td>$\pm 0BW_{\text{CHAN}}/8$</td> </tr> <tr> <td>2 (10)</td> <td>$\pm 0BW_{\text{CHAN}}/4$</td> </tr> <tr> <td>3 (11)</td> <td>$\pm 0BW_{\text{CHAN}}/2$</td> </tr> </table> <p>ASK/OOK 不支持频率偏移补偿; 这些调制格式下通常使用 FOC_LIMIT=0。</p>	设置	饱和点 (最大补偿偏移)	0 (00)	± 0 (无频率偏移补偿)	1 (01)	$\pm 0BW_{\text{CHAN}}/8$	2 (10)	$\pm 0BW_{\text{CHAN}}/4$	3 (11)	$\pm 0BW_{\text{CHAN}}/2$
设置	饱和点 (最大补偿偏移)													
0 (00)	± 0 (无频率偏移补偿)													
1 (01)	$\pm 0BW_{\text{CHAN}}/8$													
2 (10)	$\pm 0BW_{\text{CHAN}}/4$													
3 (11)	$\pm 0BW_{\text{CHAN}}/2$													

0x1A: BSCFG—位同步配置

位	字段名称	复位	R/W	描述										
7:6	BS_PRE_KI[1:0]	1 (01)	R/W	<p>检测到同步字以前将要使用的时钟恢复反馈环路积分增益 (用于纠正数据速率偏移):</p> <table border="1"> <tr> <td>设置</td> <td>同步字以前的时钟恢复环路积分增益</td> </tr> <tr> <td>0 (00)</td> <td>K_I</td> </tr> <tr> <td>1 (01)</td> <td>$2K_I$</td> </tr> <tr> <td>2 (10)</td> <td>$3K_I$</td> </tr> <tr> <td>3 (11)</td> <td>$4K_I$</td> </tr> </table>	设置	同步字以前的时钟恢复环路积分增益	0 (00)	K_I	1 (01)	$2K_I$	2 (10)	$3K_I$	3 (11)	$4K_I$
设置	同步字以前的时钟恢复环路积分增益													
0 (00)	K_I													
1 (01)	$2K_I$													
2 (10)	$3K_I$													
3 (11)	$4K_I$													
5:4	BS_PRE_KP[1:0]	2 (10)	R/W	<p>检测到同步字以前将要使用的时钟恢复反馈环路比例增益</p> <table border="1"> <tr> <td>设置</td> <td>同步字以前和时钟恢复环路比例增益</td> </tr> <tr> <td>0 (00)</td> <td>K_P</td> </tr> <tr> <td>1 (01)</td> <td>$2K_P$</td> </tr> <tr> <td>2 (10)</td> <td>$3K_P$</td> </tr> <tr> <td>3 (11)</td> <td>$4K_P$</td> </tr> </table>	设置	同步字以前和时钟恢复环路比例增益	0 (00)	K_P	1 (01)	$2K_P$	2 (10)	$3K_P$	3 (11)	$4K_P$
设置	同步字以前和时钟恢复环路比例增益													
0 (00)	K_P													
1 (01)	$2K_P$													
2 (10)	$3K_P$													
3 (11)	$4K_P$													
3	BS_POST_KI	1	R/W	<p>检测到同步字以后将要使用的时钟恢复反馈环路积分增益</p> <table border="1"> <tr> <td>设置</td> <td>同步字以后的时钟恢复环路积分增益</td> </tr> <tr> <td>0</td> <td>与 BS_PRE_KI 一样</td> </tr> <tr> <td>1</td> <td>$K_I/2$</td> </tr> </table>	设置	同步字以后的时钟恢复环路积分增益	0	与 BS_PRE_KI 一样	1	$K_I/2$				
设置	同步字以后的时钟恢复环路积分增益													
0	与 BS_PRE_KI 一样													
1	$K_I/2$													
2	BS_POST_KP	1	R/W	<p>检测到同步字以后将要使用的时钟恢复反馈环路比例增益</p> <table border="1"> <tr> <td>设置</td> <td>同步字以后的时钟恢复环路比例增益</td> </tr> <tr> <td>0</td> <td>与 BS_PRE_KP 一样</td> </tr> <tr> <td>1</td> <td>K_P</td> </tr> </table>	设置	同步字以后的时钟恢复环路比例增益	0	与 BS_PRE_KP 一样	1	K_P				
设置	同步字以后的时钟恢复环路比例增益													
0	与 BS_PRE_KP 一样													
1	K_P													

1:0	BS_LIMIT[1:0]	0 (00)	R/W	数据速率偏移补偿算法的饱和点:										
				<table border="1"> <tr> <td>设置</td> <td>数据速率偏移饱和 (最大数据速率差异)</td> </tr> <tr> <td>0 (00)</td> <td>±0 (无数据速率偏移补偿)</td> </tr> <tr> <td>1 (01)</td> <td>±3.125%数据速率偏移</td> </tr> <tr> <td>2 (10)</td> <td>±6.25%数据速率偏移</td> </tr> <tr> <td>3 (11)</td> <td>±12.5%数据速率偏移</td> </tr> </table>	设置	数据速率偏移饱和 (最大数据速率差异)	0 (00)	±0 (无数据速率偏移补偿)	1 (01)	±3.125%数据速率偏移	2 (10)	±6.25%数据速率偏移	3 (11)	±12.5%数据速率偏移
设置	数据速率偏移饱和 (最大数据速率差异)													
0 (00)	±0 (无数据速率偏移补偿)													
1 (01)	±3.125%数据速率偏移													
2 (10)	±6.25%数据速率偏移													
3 (11)	±12.5%数据速率偏移													

0×1B: AGCTRL2—AGC 控制

位	字段名称	复位	R/W	描述																		
7:6	MAX_DVGA_GAIN[1:0]	0 (00)	R/W	降低最大允许的 DVGA 增益																		
				<table border="1"> <tr> <td>设置</td> <td>允许的 DVGA 设置</td> </tr> <tr> <td>0 (00)</td> <td>可使用所有增益设置</td> </tr> <tr> <td>1 (01)</td> <td>不可使用最高增益设置</td> </tr> <tr> <td>2 (10)</td> <td>不可使用 2 个最高增益设置</td> </tr> <tr> <td>3 (11)</td> <td>不可使用 3 个最高增益设置</td> </tr> </table>	设置	允许的 DVGA 设置	0 (00)	可使用所有增益设置	1 (01)	不可使用最高增益设置	2 (10)	不可使用 2 个最高增益设置	3 (11)	不可使用 3 个最高增益设置								
设置	允许的 DVGA 设置																					
0 (00)	可使用所有增益设置																					
1 (01)	不可使用最高增益设置																					
2 (10)	不可使用 2 个最高增益设置																					
3 (11)	不可使用 3 个最高增益设置																					
5:3	MAX_LNA_GAIN[2:0]	0 (000)	R/W	设置相对于最大可能增益的最大允许 LNA+LNA2 增益																		
				<table border="1"> <tr> <td>设置</td> <td>最大允许 LNA+LNA2 增益</td> </tr> <tr> <td>0 (000)</td> <td>最大可能 LNA+LNA2 增益</td> </tr> <tr> <td>1 (001)</td> <td>约为最大可能 LNA+LNA2 增益以下 2.6dB</td> </tr> <tr> <td>2 (010)</td> <td>约为最大可能 LNA+LNA2 增益以下 6.1dB</td> </tr> <tr> <td>3 (011)</td> <td>约为最大可能 LNA+LNA2 增益以下 7.4dB</td> </tr> <tr> <td>4 (100)</td> <td>约为最大可能 LNA+LNA2 增益以下 9.2dB</td> </tr> <tr> <td>5 (101)</td> <td>约为最大可能 LNA+LNA2 增益以下 11.5dB</td> </tr> <tr> <td>6 (110)</td> <td>约为最大可能 LNA+LNA2 增益以下 14.6dB</td> </tr> <tr> <td>7 (111)</td> <td>约为最大可能 LNA+LNA2 增益以下 17.1dB</td> </tr> </table>	设置	最大允许 LNA+LNA2 增益	0 (000)	最大可能 LNA+LNA2 增益	1 (001)	约为最大可能 LNA+LNA2 增益以下 2.6dB	2 (010)	约为最大可能 LNA+LNA2 增益以下 6.1dB	3 (011)	约为最大可能 LNA+LNA2 增益以下 7.4dB	4 (100)	约为最大可能 LNA+LNA2 增益以下 9.2dB	5 (101)	约为最大可能 LNA+LNA2 增益以下 11.5dB	6 (110)	约为最大可能 LNA+LNA2 增益以下 14.6dB	7 (111)	约为最大可能 LNA+LNA2 增益以下 17.1dB
设置	最大允许 LNA+LNA2 增益																					
0 (000)	最大可能 LNA+LNA2 增益																					
1 (001)	约为最大可能 LNA+LNA2 增益以下 2.6dB																					
2 (010)	约为最大可能 LNA+LNA2 增益以下 6.1dB																					
3 (011)	约为最大可能 LNA+LNA2 增益以下 7.4dB																					
4 (100)	约为最大可能 LNA+LNA2 增益以下 9.2dB																					
5 (101)	约为最大可能 LNA+LNA2 增益以下 11.5dB																					
6 (110)	约为最大可能 LNA+LNA2 增益以下 14.6dB																					
7 (111)	约为最大可能 LNA+LNA2 增益以下 17.1dB																					

2:0	MAGN_TARGET[2:0]	3 (011)	R/W	这些位设置数字信道滤波器平均振幅的目标值 (1 LSB=0 dB)
				设置
				0 (000) 24 Db
				1 (001) 27 dB
				2 (010) 30 dB
				3 (011) 33 dB
				4 (100) 36 dB
				5 (101) 38 dB
				6 (110) 40 dB
				7 (111) 42 dB

0x1C: AGCTRL1—AGC 控制

位	字段名称	复位	R/W	描述
7			R0	未使用
6	AGC_LNA_PRIORITY	1	R/W	在 LNA 和 LNA 2 增益调节方法之间进行选择。选择 1 时，LNA 增益首先降低。选择 0 时，在 LNA 降低以前 LNA 2 降至最小。
5:4	CARRIER_SENSE_REL_THR[1:0]	0 (00)	R/W	设置置位载波监听的相对变化阈值
				设置 载波监听相对阈值
				0 (00) 禁用相对载波监听阈值
				1 (01) RSSI 值增加 6dB
				2 (10) RSSI 值增加 10dB
				3 (11) RSSI 值增加 14dB
3:0	CARRIER_SENSE_ABS_THR[3:0]	0 (0000)	R/W	设置置位载波监听的绝对 RSSI 阈值。以 1dB 作为步长设置 2-补数阈值，其和 MAGN_TARGET 设置相关。
				设置 载波监听绝对阈值 (AGC 未降低增益时等于信道滤波器振幅)
				-8 (1000) 禁用绝对载波监听阈值
				-7 (1001) MAGN_TARGET 设置以下 7dB
				...
				-1 (1111) MAGN_TARGET 设置以下 1dB
				0 (0000) 为 MAGN_TARGET 设置
				1 (0001) MAGN_TARGET 设置以上 1dB
				...
				7 (0111) MAGN_TARGET 设置以上 7dB

0x1D: AGCTRL0—AGC 控制

位	字段名称	复位	R/W	描述
---	------	----	-----	----

7:6	HYST_LEVEL[1:0]	2 (10)	R/W	设置振幅偏差的滞后等级（决定增益变化的内部 AGC 信号）											
				<table border="1"> <thead> <tr> <th>设置</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>无滞后，小非对称停滞区域，高增益</td> </tr> <tr> <td>1 (01)</td> <td>低滞后，小非对称停滞区域，中等增益</td> </tr> <tr> <td>2 (10)</td> <td>中滞后，中非对称停滞区域，中等增益</td> </tr> <tr> <td>3 (11)</td> <td>大滞后，大非对称停滞区域，低增益</td> </tr> </tbody> </table>	设置	描述	0 (00)	无滞后，小非对称停滞区域，高增益	1 (01)	低滞后，小非对称停滞区域，中等增益	2 (10)	中滞后，中非对称停滞区域，中等增益	3 (11)	大滞后，大非对称停滞区域，低增益	
设置	描述														
0 (00)	无滞后，小非对称停滞区域，高增益														
1 (01)	低滞后，小非对称停滞区域，中等增益														
2 (10)	中滞后，中非对称停滞区域，中等增益														
3 (11)	大滞后，大非对称停滞区域，低增益														
5:4	WAIT_TIME[1:0]	1 (01)	R/W	通过增益调节设置信道滤波器采样数，直到 AGC 算法开始累积新的采样为止。											
				<table border="1"> <thead> <tr> <th>设置</th> <th>信道滤波器采样</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>8</td> </tr> <tr> <td>1 (01)</td> <td>16</td> </tr> <tr> <td>2 (10)</td> <td>24</td> </tr> <tr> <td>3 (11)</td> <td>32</td> </tr> </tbody> </table>	设置	信道滤波器采样	0 (00)	8	1 (01)	16	2 (10)	24	3 (11)	32	
设置	信道滤波器采样														
0 (00)	8														
1 (01)	16														
2 (10)	24														
3 (11)	32														
3:2	AGC_FREEZE[1:0]	0 (00)	R/W	控制何时应冻结 AGC 增益											
				<table border="1"> <thead> <tr> <th>设置</th> <th>功能</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>正常工作。只要需要就会调节增益</td> </tr> <tr> <td>1 (01)</td> <td>检测到同步字时冻结增益设置</td> </tr> <tr> <td>2 (10)</td> <td>手动冻结模拟增益设置，并继续调节数字增益</td> </tr> <tr> <td>3 (11)</td> <td>手动冻结模拟和数字增益设置。用于手动控制增益。</td> </tr> </tbody> </table>	设置	功能	0 (00)	正常工作。只要需要就会调节增益	1 (01)	检测到同步字时冻结增益设置	2 (10)	手动冻结模拟增益设置，并继续调节数字增益	3 (11)	手动冻结模拟和数字增益设置。用于手动控制增益。	
设置	功能														
0 (00)	正常工作。只要需要就会调节增益														
1 (01)	检测到同步字时冻结增益设置														
2 (10)	手动冻结模拟增益设置，并继续调节数字增益														
3 (11)	手动冻结模拟和数字增益设置。用于手动控制增益。														
1:0	FILTER_LENGTH[1:0]	1 (01)	R/W	设置信道滤波器振幅的平均长度。设置 OOK/ASK 接收的 OOK/ASK 判定边界。											
				<table border="1"> <thead> <tr> <th>设置</th> <th>信道滤波器采样</th> <th>OOK/ASK 判定边界</th> </tr> </thead> <tbody> <tr> <td>0 (00)</td> <td>8</td> <td>4dB</td> </tr> <tr> <td>0 (00)</td> <td>16</td> <td>8dB</td> </tr> <tr> <td>0 (00)</td> <td>32</td> <td>12dB</td> </tr> <tr> <td>0 (00)</td> <td>64</td> <td>16dB</td> </tr> </tbody> </table>	设置	信道滤波器采样	OOK/ASK 判定边界	0 (00)	8	4dB	0 (00)	16	8dB	0 (00)	32
设置	信道滤波器采样	OOK/ASK 判定边界													
0 (00)	8	4dB													
0 (00)	16	8dB													
0 (00)	32	12dB													
0 (00)	64	16dB													

0x1E: WOREVT1—高字节事件 0 超时

位	字段名称	复位	R/W	描述
7:0	EVENT0[15:8]	135 (0x87)	R/W	事件 0 超时寄存器的高字节 $t_{Event0} = \frac{750}{f_{XOSC}} \cdot EVENT0 \cdot 2^{5-WOR_RES}$

0x1F: WOREVT0—低字节事件 0 超时

位	字段名称	复位	R/W	描述
7:0	EVENT0[7:0]	107 (0x6B)	R/W	事件 0 超时寄存器的低字节 假定晶体频率为 26.0 MHz，则由事件 0 默认值得到的时限为 1.0s。

0x20: WORCTRL—无线唤醒控制

位	字段名称	复位	R/W	描述																		
7	RC_PD	1	R/W	向 RC 振荡器发送断电模式信号。当写入 0 时，执行自动初始化校准																		
6:4	EVENT1[2:0]	7 (111)	R/W	寄存器模块的超时设置。事件 1 超时解码。RC 振荡器时钟频率等于 $F_{XOSC}/750$ ，即 34.7-36kHz，具体取决于晶体频率。下表列出了事件 1 超时之前事件 0 之后时钟周期数。 <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>设置</th> <th>t_{Event1}</th> </tr> </thead> <tbody> <tr><td>0 (000)</td><td>4 (0.111 – 0.115 ms)</td></tr> <tr><td>1 (001)</td><td>6 (0.167 – 0.173 ms)</td></tr> <tr><td>2 (010)</td><td>8 (0.222 – 0.230 ms)</td></tr> <tr><td>3 (001)</td><td>12 (0.333 – 0.346 ms)</td></tr> <tr><td>4 (100)</td><td>16 (0.444 – 0.462 ms)</td></tr> <tr><td>5 (101)</td><td>24 (0.667 – 0.692 ms)</td></tr> <tr><td>6 (110)</td><td>32 (0.889 – 0.923 ms)</td></tr> <tr><td>7 (111)</td><td>48 (1.333 – 1.385 ms)</td></tr> </tbody> </table>	设置	t_{Event1}	0 (000)	4 (0.111 – 0.115 ms)	1 (001)	6 (0.167 – 0.173 ms)	2 (010)	8 (0.222 – 0.230 ms)	3 (001)	12 (0.333 – 0.346 ms)	4 (100)	16 (0.444 – 0.462 ms)	5 (101)	24 (0.667 – 0.692 ms)	6 (110)	32 (0.889 – 0.923 ms)	7 (111)	48 (1.333 – 1.385 ms)
设置	t_{Event1}																					
0 (000)	4 (0.111 – 0.115 ms)																					
1 (001)	6 (0.167 – 0.173 ms)																					
2 (010)	8 (0.222 – 0.230 ms)																					
3 (001)	12 (0.333 – 0.346 ms)																					
4 (100)	16 (0.444 – 0.462 ms)																					
5 (101)	24 (0.667 – 0.692 ms)																					
6 (110)	32 (0.889 – 0.923 ms)																					
7 (111)	48 (1.333 – 1.385 ms)																					
3	RC_CAL	1	R/W	开启 (1) 或关闭 (0) RC 振荡器校准。																		
2			R0	未使用																		
1:0	WOR_RES	0 (00)	R/W	控制事件 0 精度以及 WOR 模块的最大时限和正常 RX 运行下的最大时限： <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>设置</th> <th>精度 (1LSB)</th> <th>最大时限</th> </tr> </thead> <tbody> <tr><td>0 (00)</td><td>1 个周期 (28-29) μs</td><td>1.8-1.9 秒</td></tr> <tr><td>1 (01)</td><td>2^5 个周期 (0.89-0.92ms)</td><td>58-61 秒</td></tr> <tr><td>2 (10)</td><td>2^{10} 个周期 (28-30ms)</td><td>31-32 分钟</td></tr> <tr><td>3 (11)</td><td>2^{15} 个周期 (0.91-0.94s)</td><td>16.5-17.2 小时</td></tr> </tbody> </table> <p>请注意，使用 WOR 时 WOR_RES 应为 0 或 1，因为 WOR_RES>1 将得到一个非常低的占空比。</p> <p>在正常 RX 运行中，可以使所有的 WOR_RES 设置。</p>	设置	精度 (1LSB)	最大时限	0 (00)	1 个周期 (28-29) μ s	1.8-1.9 秒	1 (01)	2^5 个周期 (0.89-0.92ms)	58-61 秒	2 (10)	2^{10} 个周期 (28-30ms)	31-32 分钟	3 (11)	2^{15} 个周期 (0.91-0.94s)	16.5-17.2 小时			
设置	精度 (1LSB)	最大时限																				
0 (00)	1 个周期 (28-29) μ s	1.8-1.9 秒																				
1 (01)	2^5 个周期 (0.89-0.92ms)	58-61 秒																				
2 (10)	2^{10} 个周期 (28-30ms)	31-32 分钟																				
3 (11)	2^{15} 个周期 (0.91-0.94s)	16.5-17.2 小时																				

0x21: FREND1—前端 RX 配置

位	字段名称	复位	R/W	描述
7:6	LNA_CURRENT[1:0]	1 (01)	R/W	调节前端 LNA PTAT 电流输出
5:4	LNA2MIX_CURRENT[1:0]	1 (01)	R/W	调节前端 PTAT 输出
3:2	LODIV_BUF_CURRENT_RX[1:0]	1 (01)	R/W	调节 RX LO 缓冲器的电流 (混频器的 LO 输入)
1:0	MIX_CURRENT[1:0]	2 (10)	R/W	调节混频器电流

0x22: FREND0—前端 TX 配置

位	字段名称	复位	R/W	描述
7:6			R0	未使用

5:4	LODIV_BUF_CURRENT_TX[1:0]	1 (0x01)	R/W	调节当前 TX LO 缓冲器 (PA 的输入)。SmartRF® Studio 软件 [8] 给出了该字段中要使用的值。
3			R0	未使用
2:0	PA_POWER[2:0]	0 (0x00)	R/W	选择 PA 功率设置。该值为 PATABLE 的一个索引,可以通过多达 8 个不同 PA 设置来对其编程控制。在 OOK/ASK 模式下,当发送一个“1”时选用 PATABLE 索引。当发送一个“0”时,在 OOK/ASK 下使用 PATABLE 索引 0。从索引“0”到 PA_POWER 的 PATABLE 设置用于 ASK TX 整形,以及所有 TX 调制格式下的发送开始/结束时的功率斜坡上升/斜坡下降。

0×23: FSCAL3—频率合成器校准

位	字段名称	复位	R/W	描述
7:6	FSCAL3[7:6]	2 (0x02)	R/W	频率合成器校准配置。SmartRF® Studio 软件给出了校准以前需写入该字段中的值。
5:4	CHP_CURR_CAL_EN[1:0]	2 (0x02)	R/W	当为 0 时,关闭充电泵校准级。
3:0	FSCAL3[3:0]	9 (1001)	R/W	频率合成器校准结果寄存器。规定充电泵输出电流的数字位矢量,基于一个指数级: $I_{OUT}=I_0 \cdot 2^{FSCAL3[3:0]/4}$ 。通过对所有频率进行预校准并保存得到的 FSCAL3、FSCAL2 和 FSCAL1 寄存器值,可以完成每次跳跃的快速无校准跳频。每次跳频之间,可通过写入下个 RF 频率的相应 FSCAL3、FSCAL2 和 FSCAL1 寄存器值来代替校准。 请注意,对于针对 ARIB STD-T96 FSCAL3[7:4] 的 950-956MHz 运行而言,则需要设置为 0xA。

0×24: FSCAL2—频率合成器校准

位	字段名称	复位	R/W	描述
7:6			R0	未使用

5	VCO_CORE_H_EN	0	R/W	选择高 (1) /低 (0) VCO
4:0	FSCAL2[4:0]	10 (0x0A)	R/W	频率合成器校准结果寄存器。VCO 电流校准结果和优先值。 通过对所有频率进行预校准并保存得到的 FSCAL3、FSCAL2 和 FSCAL1 寄存器值，可以完成每次跳跃的快速无校准跳频。每次跳频之间，可通过写入下个 RF 频率的相应 FSCAL3、FSCAL2 和 FSCAL1 寄存器值来代替校准。

0x25: FSCAL1—频率合成器校准

位	字段名称	复位	R/W	描述
7:6			R0	未使用
5:0	FSCAL1[5:0]	32 (0x20)	R/W	频率合成器校准结果寄存器。VCO 粗调谐的电容器阵列设置。 通过对所有频率进行预校准并保存得到的 FSCAL3、FSCAL2 和 FSCAL1 寄存器值，可以完成每次跳跃的快速无校准跳频。每次跳频之间，可通过写入下个 RF 频率的相应 FSCAL3、FSCAL2 和 FSCAL1 寄存器值来代替校准。

0x26: FSCAL0—频率合成器校准

位	字段名称	复位	R/W	描述
7			R0	未使用
6:0	FSCAL0[6:0]	13 (0x0D)	R/W	频率合成器校准控制。使用 SmartRF® Studio 软件，可以得到该寄存器中需要用到的值。 请注意，对于针对 ARIB STD-T96 的 950-956MHz 运行而言，需要将 FSCAL0 设置为 0x07。

0x27: RCCTRL1—RC 振荡器配置

位	字段名称	复位	R/W	描述
7		0	R0	未使用
6:0	RCCTRL1[6:0]	65 (0x41)	R/W	RC 振荡器配置

0x28: RCCTRL0—RC 振荡器配置

位	字段名称	复位	R/W	描述
7		0	R0	未使用
6:0	RCCTRL0[6:0]	65 (0x00)	R/W	RC 振荡器配置

29.2 配置寄存器详情—SLEEP 状态下模糊编程的寄存器

0x29: FSTEST—频率合成器校准控制

位	字段名称	复位	R/W	描述
7:0	FSTEST[7:0]	89 (0x59)	R/W	仅用于测试。不得对该寄存器进行写操作。

0x2A: PTEST—生产测试

位	字段名称	复位	R/W	描述
7:0	PTEST[7:0]	127 (0x7F)	R/W	向该寄存器写入 0xBF 可使片上温度传感器在 IDLE 状态可用。默认 0x7F 值应在退出 IDLE 状态以前被写回。除此以外，该寄存器仅能用于测试。

0x2B: AGCTEST—AGC 测试

位	字段名称	复位	R/W	描述
7:0	AGCTEST[7:0]	63 (0x3F)	R/W	仅用于测试。不得对该寄存器进行写操作。

0x2C: TEST2—各种测试设置

位	字段名称	复位	R/W	描述
7:0	TEST2[7:0]	136 (0x88)	R/W	<p>使用 SmartRF® Studio 软件[8]，可得到该寄存器中要用到的值。当从 SLEEP 模式唤醒时，该寄存器被强制设置为 0x88 或 0x81，具体取决于 FIFOTHR.ADC_RETENTION 的配置。</p> <p>请注意，不管 ADC_RETENTION 的设置如何，当从 SLEEP 模式唤醒时该寄存器中读取的值始终为复位值（0x88）。ADC_RETENTION 设置产生的一些位反向仅在模拟部件“内部”可见。</p>

0x2D: TEST1—各种测试设置

位	字段名称	复位	R/W	描述
7:0	TEST1[7:0]	49 (0x31)	R/W	<p>使用 SmartRF® Studio 软件[8]，可得到该寄存器中要用到的值。当从 SLEEP 模式唤醒时，该寄存器被强制设置为 0x31 或 0x35，具体取决于 FIFOTHR.ADC_RETENTION 的配置。</p> <p>请注意，不管 ADC_RETENTION 的设置如何，当从 SLEEP 模式唤醒时该寄存器中读取的值始终为复位值（0x31）。ADC_RETENTION 设置产生的一些位反向仅在模拟部件“内部”可见。</p>

0x2E: TEST0—各种测试设置

位	字段名称	复位	R/W	描述
---	------	----	-----	----

7:2	TEST0[7:2]	2 (0x02)	R/W	使用 SmartRF® Studio 软件[8]，可得到该寄存器中要用到的值。
1		1	R/W	当值为 1 时，开启 VCO 选择校准级
0		1	R/W	使用 SmartRF® Studio 软件[8]，可得到该寄存器中要用到的值。

29.3 状态寄存器详情

0x30 (0xF0): PARTNUM—芯片 ID

位	字段名称	复位	R/W	描述
7:0	PARTNUM[7:0]	0 (0x00)	R	芯片部件号

0x31 (0xF1): VERSION—芯片 ID

位	字段名称	复位	R/W	描述
7:0	VERSION[7:0]	5 (0x05)	R	芯片版本号

0x32 (0xF2): FREQEST—解调器的频率偏移估计

位	字段名称	复位	R/W	描述
7:0	FREQOFF_EST		R	载波的估计频率偏移（2 的补数）。精度为 $F_{XTAL}/2^{14}$ （1.59-1.65kHz）；范围为 $\pm 202\text{kHz}$ 到 $\pm 210\text{kHz}$ ，具体取决于 XTAL 频率。 频率偏移补偿仅支持 2-FSK、GFSK 和 MSK 调制。当使用 ASK 或 OOK 调制时该寄存器将读取 0。

0x33 (0xF3): LQI—链路质量的解调器评估

位	字段名称	复位	R/W	描述
7	CRC OK		R	末尾的 CRC 比对匹配。进入/重启 RX 模式时空闲。
6:0	LQI_EST[6:0]		R	链路质量指示器对接收信号解调容易程度进行评估。对同步字之后的 64 个以上的符号进行计算。

0x34 (0xF4): RSSI—接收信号强度指示

位	字段名称	复位	R/W	描述
7:0	RSSI		R	接收信号强度指示器

0x35 (0xF5): MARCSTATE—主无线控制状态机状态

位	字段名称	复位	R/W	描述
7:5			R0	未使用

4:0	MARC_STATE[4:0]		R	主无线控制 FSM 状态		
				值	状态名称	状态 (45 页图 20)
				0 (0x00)	SLEEP	SLEEP
				1 (0x01)	IDLE	IDLE
				2 (0x02)	XOFF	XOFF
				3 (0x03)	VCOON_MC	MANCAL
				4 (0x04)	REGON_MC	MANCAL
				5 (0x05)	MANCAL	MANCAL
				6 (0x06)	VCOON	FS_WAKEUP
				7 (0x07)	REGON	FS_WAKEUP
				8 (0x08)	STARTCAL	CALIBRATE
				9 (0x09)	BWBOOST	SETTLING
				10 (0x0A)	FS_LOCK	SETTLING
				11 (0x0B)	IFADCON	SETTLING
				12 (0x0C)	ENDCAL	CALIBRATE
				13 (0x0D)	RX	RX
				14 (0x0E)	RX_END	RX
				15 (0x0F)	RX_RST	RX
				16 (0x10)	TXRX_SWITCH	TXRX_SETTLING
				17 (0x11)	RXFIFO_OVERFLOW	RXFIFO_OVERFLOW
				18 (0x12)	TXON	FSTXON
				19 (0x13)	TX	TX
				20 (0x14)	TX_END	TX
				21 (0x15)	RXTX_SWITCH	RXTX_SETTLING
22 (0x16)	TXFIFO_UNDERFLOW	TXFIFO_UNDERFLOW				
<p>请注意：不可回读 SLEEP 或 XOFF 状态数，因为设置 CSn 低会使芯片从 SLEEP 或 XOFF 状态进入 IDLE 模式。</p>						

0x36 (0xF6): WORTIME1—WOR 时间的高字节

位	字段名称	复位	R/W	描述
7:0	TIME[15:8]		R	WOR 模块中定时器值的高字节

0x37 (0xF7): WORTIME1—WOR 时间的高字节

位	字段名称	复位	R/W	描述
7:0	TIME[7:0]		R	WOR 模块中定时器值的低字节

0x38 (0xF8): WORTIME1—当前 GDOx 状态和数据包状态

位	字段名称	复位	R/W	描述
7	CRC_OK		R	末尾的 CRC 比对匹配。进入/重启 RX 模式时空闲。
6	CS		R	载波监听
5	PQT_REACHED		R	达到前导质量
4	CCA		R	信道空闲

3	SFD		R	检测到同步字。同步字发送/接收后置位，并在数据包结尾取消置位。在 RX 模式下，当可选地址校验失败或无线电设备进入 RX_OVERFLOW 状态时该位将会取消置位。在 TX 模式下，若无线电设备进入 TX_UNDERFLOW 状态，则该位将取消置位。
2	GDO2		R	当前 GDO2 值。请注意：读取操作得到的是非反相值，与 IOCFG2.GDO2_INV 设置无关。 不推荐通过读取 GDO2_CFG=0x0A 的 PKTSTATUS[2] 来检查 PLL 锁定。
1			R0	未使用
0	GDO0		R	当前 GDO0 值。请注意：读取操作得到的是非反相值，与 IOCFG0.GDO0_INV 设置无关。 不推荐通过读取 GDO0_CFG=0x0A 的 PKTSTATUS[0] 来检查 PLL 锁定。

0x39 (0xF9): VCO_VC_DAC—PLL 校准模块的当前设置

位	字段名称	复位	R/W	描述
7:0	VCO_VC_DAC[7:0]		R	状态寄存器仅用于测试。

0x3A (0xFA): TXBYTES—下溢和字节数

位	字段名称	复位	R/W	描述
7	TXFIFO_UNDERFLOW		R	
6:0	NUM_TXBYTES		R	TX FIFO 中的字节数

0x3B (0xFB): TXBYTES—溢出和字节数

位	字段名称	复位	R/W	描述
7	TXFIFO_OVERFLOW		R	
6:0	NUM_RXBYTES		R	RX FIFO 中的字节数

0x3C (0xFC): RCCTRL1_STATUS—最近的 RC 振荡器校准结果

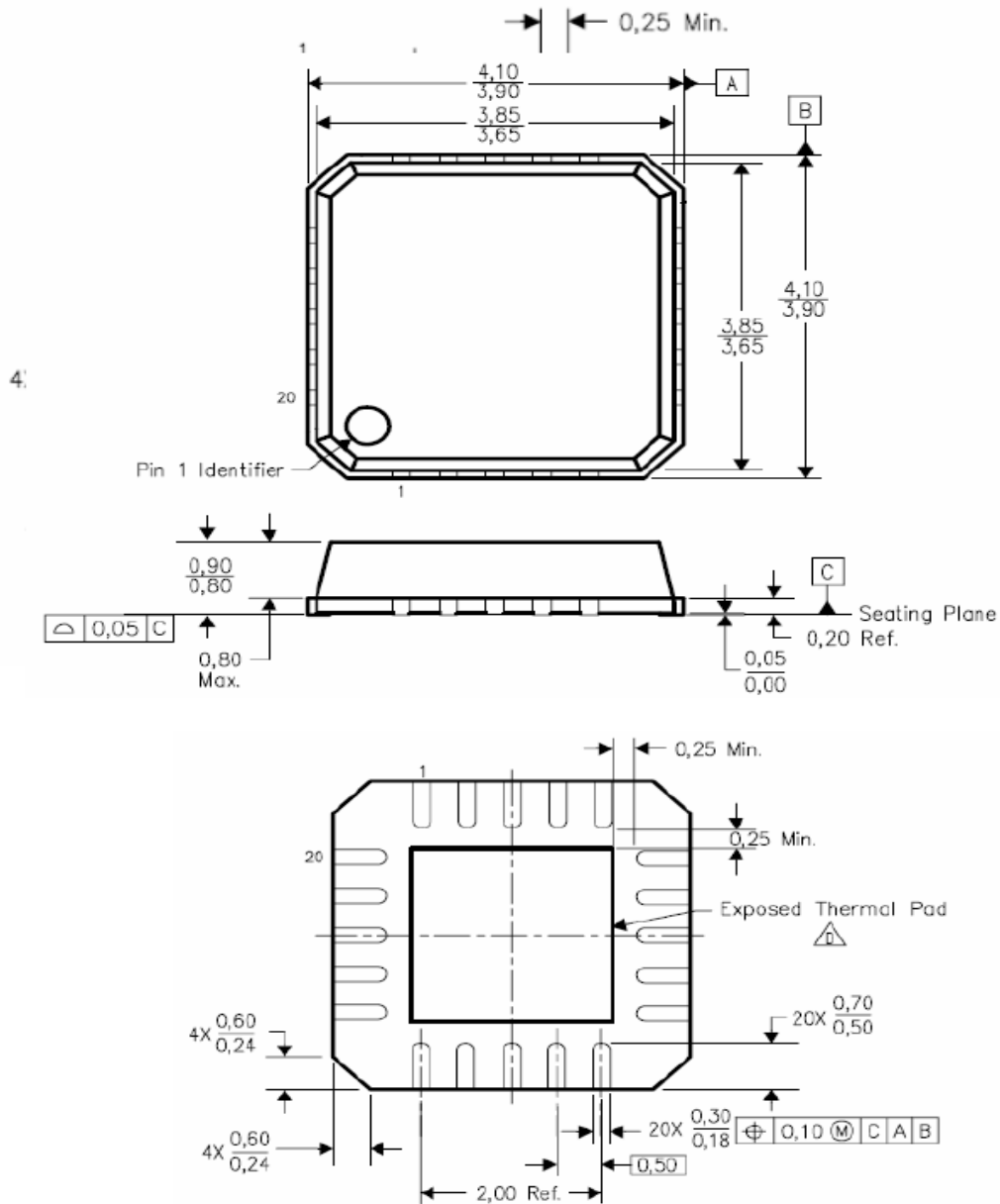
位	字段名称	复位	R/W	描述
7			R0	未使用
6:0	RCCTRL1_STATUS[6:0]		R	包含 RC 振荡器校准程序最后一次运行的值 使用详情，请参见 AN047 [7]

0x3D (0xFD): RCCTRL0_STATUS—最近的 RC 振荡器校准结果

位	字段名称	复位	R/W	描述
7			R0	未使用

6:0	RCCTRL0_STATUS[6:0]		R	包含 RC 振荡器校准程序最后一次运行的值 使用详情, 请参见 AN047 [7]
-----	---------------------	--	---	--

30 封装描述 (QFN 20)



注释: A、所有线性尺寸单位均为毫米。形位公差执行美国 ASME Y14.5-1994 标准。
 B、该图若有变化, 恕不另行通知。
 C、QFN (无引线四方扁平封装) 封装结构。
 D、封装散热焊盘必须焊至电路板以获得较好的散热和机械性能。如欲了解外露散热焊盘外形尺寸的相关详情, 请参见《产品产明书》。

图 29 封装外形尺寸图

30.1 封装 (QFN 20) 的建议 PCB 布局

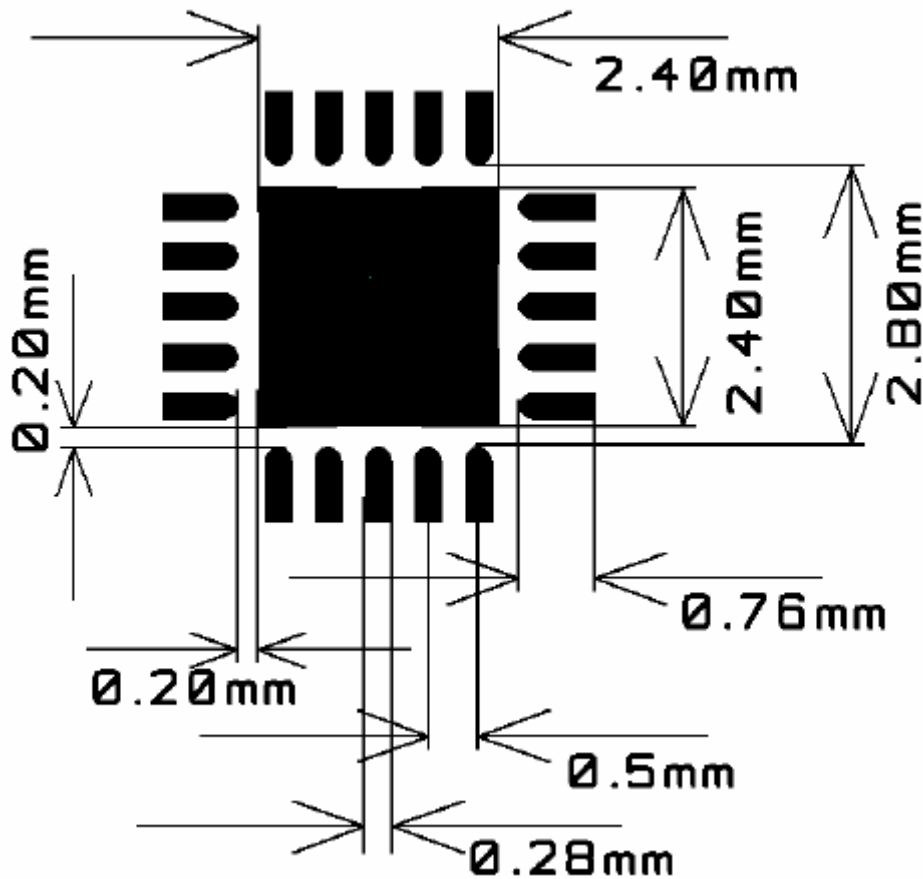


图 30 QFN 20 封装的建议 PCB 布局

请注意：图 30 只是一幅示意图，并非实际比例图。有 5 个 10 密耳（千分之一英寸）的过孔对称地分布在封装下方的接地焊盘上。请参见 **CC1100EEM** 参考设计 ([3] 和 [4])。

30.2 焊接信息

必须遵照 IPC/JEDEC J-STD-020 规范中无铅回流焊的相关建议。

30.3 订购信息

可订购的器件	状态 (1)	封装 类型	封装 示意图	引脚	包装数 量	环保计划 (2)	铅涂层	MSL 峰 值温度 (3)
CC1100ERTKR	Active	QFN	RTK	20	3000	绿色环保 (RoHS 和 无 Sb/Br)	Cu NiPdAu	等级 3-260C 1年

CC1100ERTKT	Active	QFN	RTK	20	250	绿色环保 (RoHS 和无 Sb/Br)	Cu NiPdAu	等级 3-260C 1年
-------------	--------	-----	-----	----	-----	-------------------------------	-----------	--------------------

可订购的评估板	描述	最低订货数量
CC1100E-EMK470	CC1100E 评估板套件, 470-510MHz	1
CC1100E-EMK950	CC1100E 评估板套件, 950-960MHz	1

表 42 订购信息

(1) 市场状态值定义如下:

ACTIVE: 推荐在新设计中使用的器件。

LIFEBUY: TI 已宣布该器件将停产, 但在使用寿命购买期间有效。

NRND: 建议不要在新设计中使用此类器件。TI 还在生产此类器件以支持现有客户, 但建议不要在新设计中使用。

PREVIEW: 已宣布推出此类器件, 但还未投入量产。可能有也可能没有样片。

OBSOLETE: TI 已停产此类器件。

(2) 环保计划—计划的环保分类: 无铅 (RoHS)、无铅 (RoHS 豁免) 或绿色环保 (RoHS 和无 Sb/Br) —如欲了解最新信息以及更多产品内容详情, 请访问: <http://www.ti.com/productcontent>。

TBD: 未对无铅/绿色转换计划定义。

无铅 (RoHS): TI 所说的“无铅 (lead-free)”或“无铅 (Pb-free)”是指, 符合目前所有 6 种物质 RoHS 规定的半导体产品, 包括均质材料中铅含量不超过总重 0.1% 的规定。在需要高温焊接的情况下, TI 无铅产品可适用于许多特定无铅工艺。

无铅 (RoHS 豁免): 这种组件具有一定的 RoHS 豁免, 具体包括 1) 芯片和封装之间使用的铅覆晶封装焊点, 或 2) 裸片和引线框架之间使用的铅裸片粘合剂。上述组件也被称作无铅 (RoHS 达标)。

绿色环保 (RoHS 和无 Sb/Br): TI 定义的“绿色环保”是指, 无铅 (RoHS 达标), 并且无溴 (Br) 和锑 (Sb) 阻燃剂 (均质材料中 Br 或 Sb 含量不超过总重的 0.1%)

(3) **MSL, 峰值温度**—根据 JEDEC 工业标准分类制定的湿度灵敏度水平等级, 以及峰值焊接温度。

重要信息和免责声明: 本文提供的信息均仅代表截止其出版时 TI 的所知所信。TI 的所知所信基于第三方提供的信息, 并不对此类信息的准确性作任何陈述或保证。我们正努力更好地整合第三方信息。TI 已经并将继续采取合理的步骤来提供具有代表性且准确的信息, 但是可能没有对收到的材料和化学物质实施破坏性试验或化学分析。TI 及其供应商均考虑到信息专有权问题, 因此可能不会发布 CAS 编号和其它限制性信息。

在任何情况下, 对于本文中此类信息引起的 TI 所承担的责任都不应超过其一年向客户出售部件的总买价。

参考文献

- [1] CC1101 产品说明书
- [2] CC1100 产品说明书
- [3] CC1100E EM 470 MHz 参考设计
- [4] CC1100E EM 950 MHz 参考设计
- [5] CC1100E 勘误表说明
- [6] ARIB STD-T96 1.0 版
- [7] AN047 CC1100/CC2500—无线唤醒 (swra 126.pdf)
- [8] SmartRF® Studio (swrc046.zip)
- [9] CC1100、CC1101、CC1100E、CC2500 样片库 (swrc021.zip)
- [10] CC1100/CC1150DK、CC1101DK 以及 CC2500/CC2550DK 样片和库用户手册 (swru109.pdf)
- [11] CC1101 (和 CC1100E) 的 DN010 短距离接收 (Close-in Reception) (swra147.pdf)
- [12] DN015 永久性频率偏移补偿 (swra159.pdf)
- [13] DN505 RSSI 解释与时序 (swra114.pdf)
- [14] AN058 天线选择指南 (swra161.pdf)
- [15] DN022 CC11xx OOK/ASK 寄存器设置 (swra215.pdf)
- [16] DN005 CC11xx 灵敏度与频率偏移和晶体精度的关系 (swra122.pdf)
- {17} DN501 PATABLE 存取
- [18] DN504 FEC 实施

31 一般信息

31.1 文档历史记录

修订	日期	描述/更改
SWRS082	2009 年 4 月	首次发布产品说明书

表 43 文档历史记录

封装信息

可订购的器件	状态(1)	封装类型	封装示意图	引脚	包装数量	环保计划(2)	铅/焊球涂层	MSL 峰值温度(3)
CC1100ERTKR	PREVIEW	QFN	RTK	20	3000	TBD	致电 TI	致电 TI
CC1100ERTKT	PREVIEW	QFN	RTK	20	250	TBD	致电 TI	致电 TI

(1) 市场状态值定义如下:

ACTIVE: 推荐在新设计中使用的器件。

LIFEBUY: TI 已宣布该器件将停产, 但在使用寿命购买期间有效。

NRND: 建议不要在新设计中使用此类器件。TI 还在生产此类器件以支持现有客户, 但建议不要在新设计中使用。

PREVIEW: 已宣布推出此类器件, 但还未投入量产。可能有也可能没有样片。

OBSOLETE: TI 已停产此类器件。

⁽²⁾ 环保计划—计划的环保分类：无铅 (RoHS)、无铅 (RoHS 豁免) 或绿色环保 (RoHS 和无 Sb/Br) —如欲了解最新信息以及更多产品内容详情，请访问：
<http://www.ti.com/productcontent>。

TBD: 未对无铅/绿色转换计划定义。

无铅 (RoHS): TI 所说的“无铅 (lead-free)”或“无铅 (Pb-free)”是指，符合目前所有 6 种物质 RoHS 规定的半导体产品，包括均质材料中铅含量不超过总重 0.1% 的规定。在需要高温焊接的情况下，TI 无铅产品可适用于许多特定无铅工艺。

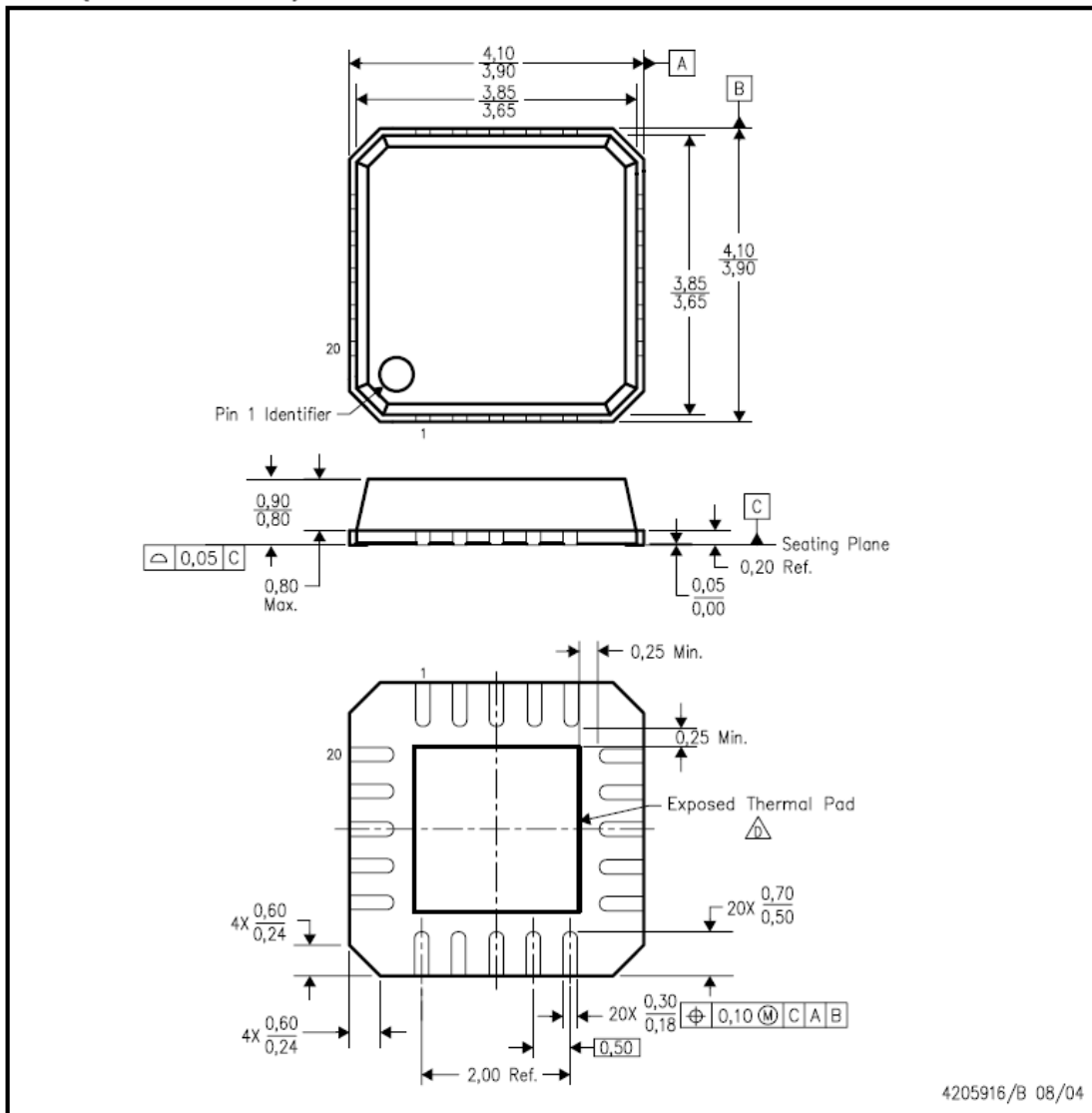
无铅 (RoHS 豁免): 这种组件具有一定的 RoHS 豁免，具体包括 1) 芯片和封装之间使用的铅覆晶封装焊点，或 2) 裸片和引线框架之间使用的铅裸片粘合剂。上述组件也被称作无铅 (RoHS 达标)。

绿色环保 (RoHS 和无 Sb/Br): TI 定义的“绿色环保”是指，无铅 (RoHS 达标)，并且无溴 (Br) 和锑 (Sb) 阻燃剂 (均质材料中 Br 或 Sb 含量不超过总重的 0.1%)

⁽³⁾ **MSL, 峰值温度**—根据 JEDEC 工业标准分类制定的湿度灵敏度水平等级，以及峰值焊接温度。

重要信息和免责声明: 本文提供的信息均仅代表截止其出版时 TI 的所知所信。TI 的所知所信基于第三方提供的信息，并不对此类信息的准确性作任何陈述或保证。我们正努力更好地整合第三方信息。TI 已经并将继续采取合理的步骤来提供具有代表性且准确的信息，但是可能没有对收到的材料和化学物质实施破坏性试验或化学分析。TI 及其供应商均考虑到信息专有权问题，因此可能不会发布 CAS 编号和其它限制性信息。

在任何情况下，对于本文中此类信息引起的 TI 所承担的责任都不应超过其一年向客户出售部件的总买价。



注释：A、所有线性尺寸单位均为毫米。形位公差执行美国 ASME Y14.5-1994 标准。

B、该图若有变化，恕不另行通知。

C、QFN（无引线四方扁平封装）封装结构。

D、封装散热焊盘必须焊至电路板以获得较好的散热和机械性能。如欲了解外露散热焊盘外形尺寸的相关详情，请参见《产品产明书》。

重要声明

德州仪器 (TI) 及其子公司保留随时纠正、修改、增强、改进其产品与服务、进行其它变动以及终止任何产品或服务的权利，恕不另行通知。下订单前，客户应了解最新的相关信息，并确保所获取信息的及时性与完整性。所有产品的销售均受在订单确认时 TI 所提供的销售条款与条件的约束。

根据 TI 的标准担保原则，TI 担保其硬件产品的性能符合销售时的适用规范。测试与其它质量控制方法仅适用于 TI 认为符合相关保证原则的范围。除非政府强制要求，无需测试每种产品的任何参数。

TI 不负责提供应用帮助，也不对客户产品设计负责。客户对采用 TI 组件的各自产品与应用负责。为最大限度地降低客户产品及应用相关的风险，客户应提供适当的设计与操作保护。

无论明示或暗示，在其任何专利权、版权、屏蔽作品权 (mask work right) 或与采用了 TI 产品或服务的任何集成、机器或工艺相关的知识产权中，TI 均不担保或表示给予任何许可权。TI 公开的、有关第三方产品或服务的信息不得视为 TI 许可使用这种产品或服务，也不得视为 TI 的任何保证或授权。该信息的使用应根据第三方的专利或其它知识产权获得许可，或者需要根据 TI 的专利或其它知识产权获得 TI 的许可。

只有在没有任何改动并且附带全部相关保证、条件、限制及通知的情况下，才能从 TI 的数据文件或数据表中复制信息。在改动情况下复制相关信息是不正当而且是欺骗性商业行为。TI 对修改后的文件不负任何责任。

如果产品或服务的再销售带有 TI 明示无效的、超出产品或服务相关参数的说明，或者附带的说明超出了相关暗示保证，则属不正当的欺骗性商业行为。TI 对此类说明不负任何责任。

您可从以下 URL 获得有关其它 TI 产品与应用解决方案的信息：

产品	应用范围
放大器 amplifier.ti.com	音频 www.ti.com/audio
数据转换器 dataconverter.ti.com	车载系统 www.ti.com/automotive
DSP dsp.ti.com	宽带 www.ti.com/broadband
接口产品 interface.ti.com	数控 www.ti.com/digitalcontrol
逻辑产品 logic.ti.com	军事领域 www.ti.com/military
电源管理 power.ti.com	光网络 www.ti.com/opticalnetwork
微控制器 microcontroller.ti.com	安全性 www.ti.com/security
	电话系统 www.ti.com/telephony
视频与成像 www.ti.com/video	
无线应用 www.ti.com/wireless	

通讯地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

版权所有© 2009 年，德州仪器

重要声明

德州仪器 (TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的 TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合 TI 标准保修的适用规范。仅在 TI 保修的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 产品或服务的组合设备、机器、流程相关的 TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的数据手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售 TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关 TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

可访问以下 URL 地址以获取有关其它 TI 产品和应用解决方案的信息:

产品

放大器	http://www.ti.com.cn/amplifiers
数据转换器	http://www.ti.com.cn/dataconverters
DSP	http://www.ti.com.cn/dsp
接口	http://www.ti.com.cn/interface
逻辑	http://www.ti.com.cn/logic
电源管理	http://www.ti.com.cn/power
微控制器	http://www.ti.com.cn/microcontrollers

应用

音频	http://www.ti.com.cn/audio
汽车	http://www.ti.com.cn/automotive
宽带	http://www.ti.com.cn/broadband
数字控制	http://www.ti.com.cn/control
光纤网络	http://www.ti.com.cn/optical network
安全	http://www.ti.com.cn/security
电话	http://www.ti.com.cn/telecom
视频与成像	http://www.ti.com.cn/video
无线	http://www.ti.com.cn/wireless

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2006, Texas Instruments Incorporated

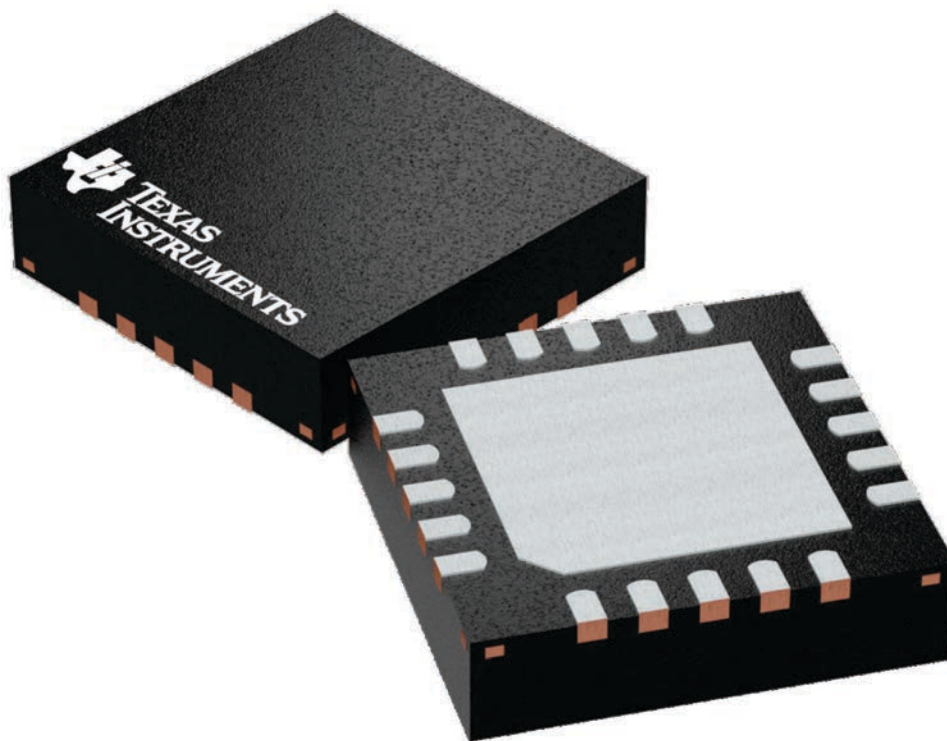
GENERIC PACKAGE VIEW

RGP 20

VQFN - 1 mm max height

4 x 4, 0.5 mm pitch

VERY THIN QUAD FLATPACK

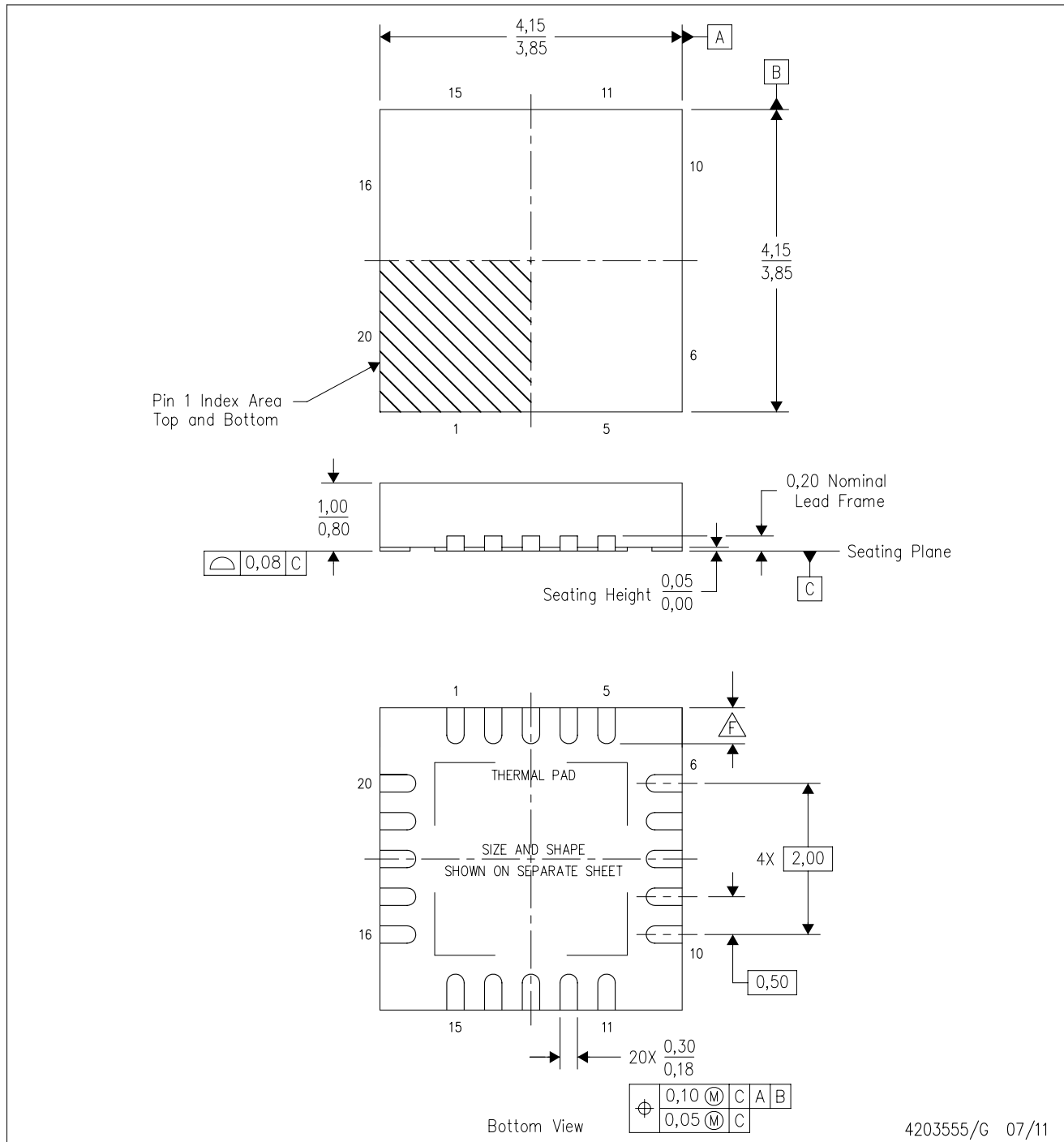


Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224735/A

RGP (S-PVQFN-N20)

PLASTIC QUAD FLATPACK NO-LEAD



- NOTES:
- All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - This drawing is subject to change without notice.
 - QFN (Quad Flatpack No-Lead) package configuration.
 - The package thermal pad must be soldered to the board for thermal and mechanical performance.
 - See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
- Check thermal pad mechanical drawing in the product datasheet for nominal lead length dimensions.

THERMAL PAD MECHANICAL DATA

RGP (S-PVQFN-N20)

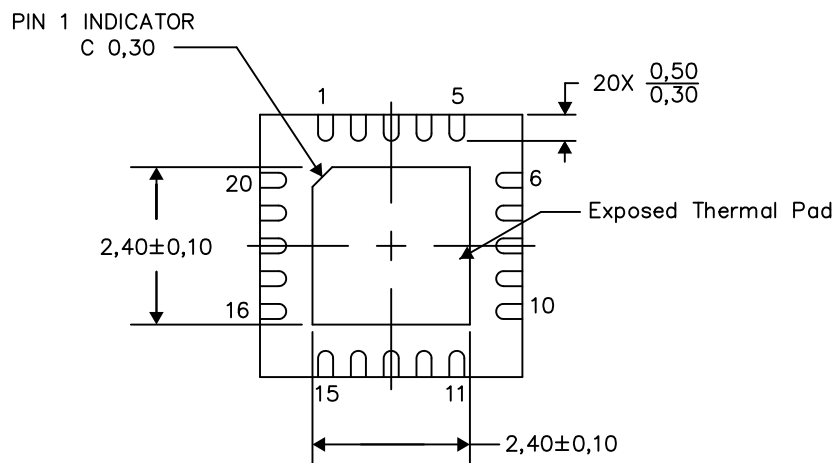
PLASTIC QUAD FLATPACK NO-LEAD

THERMAL INFORMATION

This package incorporates an exposed thermal pad that is designed to be attached directly to an external heatsink. The thermal pad must be soldered directly to the printed circuit board (PCB). After soldering, the PCB can be used as a heatsink. In addition, through the use of thermal vias, the thermal pad can be attached directly to the appropriate copper plane shown in the electrical schematic for the device, or alternatively, can be attached to a special heatsink structure designed into the PCB. This design optimizes the heat transfer from the integrated circuit (IC).

For information on the Quad Flatpack No-Lead (QFN) package and its advantages, refer to Application Report, QFN/SON PCB Attachment, Texas Instruments Literature No. SLUA271. This document is available at www.ti.com.

The exposed thermal pad dimensions for this package are shown in the following illustration.



Bottom View

Exposed Thermal Pad Dimensions

4206346-7/AA 11/13

NOTES: A. All linear dimensions are in millimeters

重要声明和免责声明

TI 提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 或 [ti.com.cn](https://www.ti.com.cn) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122

Copyright © 2021 德州仪器半导体技术（上海）有限公司