



## 目录

<b>1</b>	<b>特性</b> .....	<b>1</b>	6.22	上电复位 (POR) 与 FAULT 标志阈值 .....	13
<b>2</b>	<b>应用</b> .....	<b>1</b>	6.23	其他 .....	13
<b>3</b>	<b>说明</b> .....	<b>1</b>	6.24	典型特征 .....	13
<b>4</b>	<b>修订历史记录</b> .....	<b>2</b>	<b>7</b>	<b>详细 说明</b> .....	<b>16</b>
<b>5</b>	<b>引脚配置和功能</b> .....	<b>3</b>	7.1	概述 .....	16
<b>6</b>	<b>技术规格</b> .....	<b>6</b>	7.2	功能框图 .....	17
6.1	绝对最大额定值 .....	6	7.3	特性 说明 .....	17
6.2	ESD 额定值 .....	6	7.4	器件功能模式 .....	42
6.3	建议的工作条件 .....	7	7.5	命令和响应协议 .....	46
6.4	热性能信息 .....	7	7.6	寄存器映射 .....	61
6.5	电气特性: 电源电流 .....	7	<b>8</b>	<b>应用和实现</b> .....	<b>94</b>
6.6	VP 5.3V 电源稳压电压 .....	8	8.1	应用信息 .....	94
6.7	VDD18 1.8V 内部数字电源 .....	8	8.2	典型应用 .....	106
6.8	V5VAO 模拟电源 .....	8	8.3	初始化设置 .....	111
6.9	VM -5V 集成电荷泵 .....	8	<b>9</b>	<b>电源相关建议</b> .....	<b>113</b>
6.10	模数转换器 (ADC): 模拟前端 .....	8	9.1	NPN LDO 电源 .....	113
6.11	ADC: VSENSEn 电芯测量输入 .....	9	<b>10</b>	<b>布局布线</b> .....	<b>115</b>
6.12	ADC: V <sub>MODULE</sub> 输入 .....	9	10.1	布局布线指南 .....	115
6.13	ADC: 电路板装配后 <sup>(6)</sup> : VSENSEn 电芯测量输入 .....	10	10.2	布局示例 .....	115
6.14	ADC: AUXn 通用输入 .....	10	10.3	电路板结构和精度 .....	116
6.15	ADC: 内部温度测量及热关断 (TSD) .....	11	<b>11</b>	<b>器件和文档支持</b> .....	<b>118</b>
6.16	被动均衡控制输出 .....	11	11.1	器件支持 .....	118
6.17	数字输入/输出: 基于 VIO 的单端 I/O .....	11	11.2	文档支持 .....	118
6.18	数字输入/输出: 菊花链垂直总线 .....	11	11.3	社区资源 .....	119
6.19	数字输入/输出: 唤醒 .....	12	11.4	商标 .....	119
6.20	EEPROM .....	12	11.5	静电放电警告 .....	119
6.21	二级保护 – 窗口比较器 .....	12	11.6	Glossary .....	119
			<b>12</b>	<b>机械、封装和可订购信息</b> .....	<b>120</b>

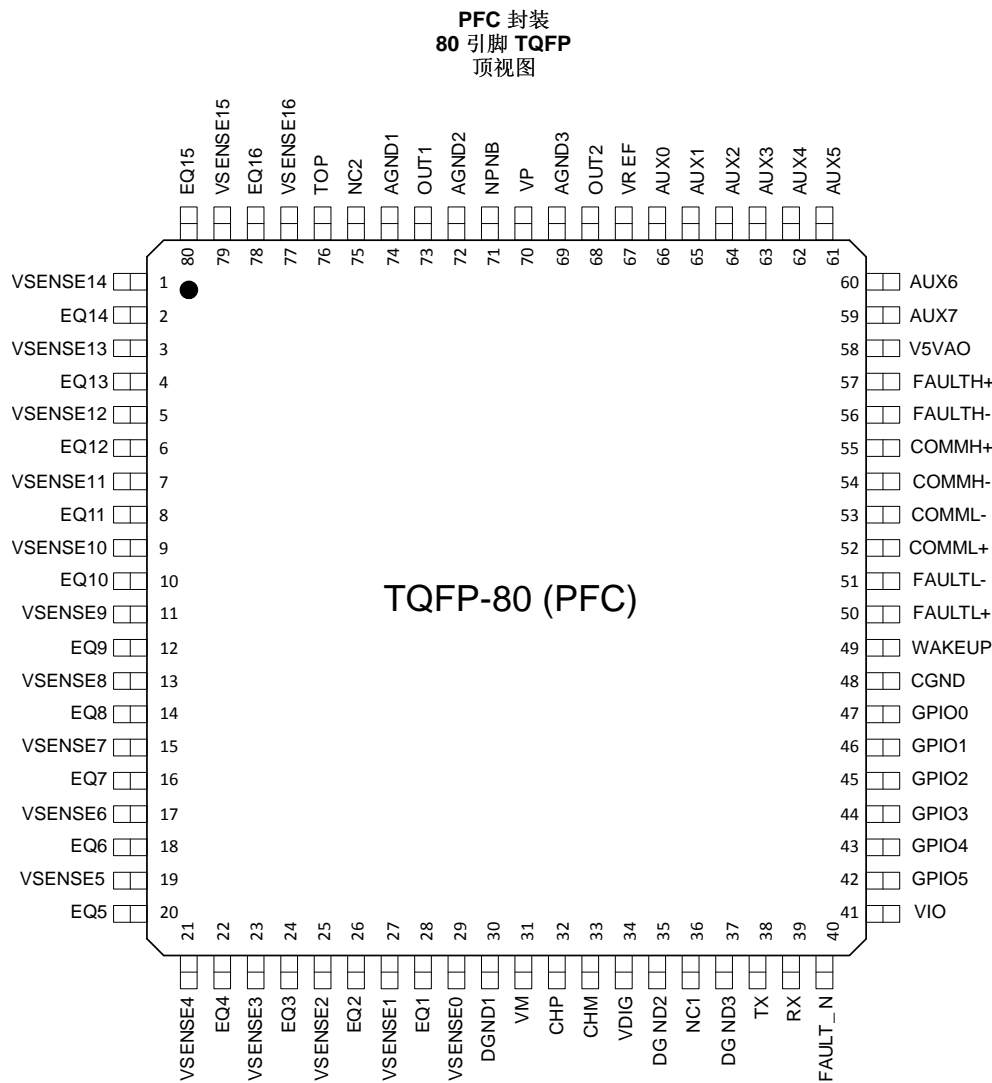
## 4 修订历史记录

注: 之前版本的页码可能与当前版本有所不同。

Changes from Revision A (September 2015) to Revision B	Page
• 已更新 <b>特性</b> 列表 .....	1
• 已更改 <b>说明</b> 的第 3 段 .....	1

Changes from Original (April 2015) to Revision A	Page
• 更新 VCHERR25NB 和 VCHERR 的值, 删除注释 3 (ADC: VSENSEn 电芯测量输入 .....	9
• 更改了 V <sub>COMP_REF_45</sub> 的测试条件 (二级保护 – 窗口比较器 表中), 由“通过 ADC 测量”更改为“通过 ADC 测量 (HREF - HREF_GND)” .....	12
• 更改了 VDD18, 首次采样从“CMD_OVS_GPER”改为“大约 30μs” (表 2 .....	24
• 表 3 .....	24
• 已更改文本, 从“鉴于可能的最低模块电压 (V <sub>BATmin</sub> ) 为 16V”更改为“鉴于可能的最低模块电压 (V <sub>BATmin</sub> ) 为 12V” (NPN LDO 电源部分 .....	113
• 添加章节 <b>电路板结构和精度</b> .....	116

## 5 引脚配置和功能



引脚功能

名称		类型 <sup>(1)</sup>	说明
引脚	编号		
AGND1	74	P	模拟地 <sup>(2)</sup> 。连接接地层。
AGND2	72	P	VREF 的模拟地 <sup>(2)</sup> 。内部短接到 AGND3，在印刷电路板 (PCB) 布局上也做同样的外部连接。连接接地层。
AGND3	69	P	VREF 的模拟地 <sup>(2)</sup> 。内部短接到 AGND2，在 PCB 布局上也做同样的外部连接。连接接地层。
AUX0	66	AI	以地为参考的通用模拟测量输入。
AUX1	65	AI	以地为参考的通用模拟测量输入。
AUX2	64	AI	以地为参考的通用模拟测量输入。
AUX3	63	AI	以地为参考的通用模拟测量输入。
AUX4	62	AI	以地为参考的通用模拟测量输入。
AUX5	61	AI	以地为参考的通用模拟测量输入。
AUX6	60	AI	以地为参考的通用模拟测量输入。
AUX7	59	AI	以地为参考的通用模拟测量输入。
CGND	48	P	通信接地 <sup>(2)</sup> 。连接接地层。

**引脚功能 (接下页)**

名称		类型 <sup>(1)</sup>	说明
引脚	编号		
CHM	33	P	电荷泵飞跨电容连接。在此引脚与 CHP 之间接一个 22nF 陶瓷电容 <sup>(3)</sup> 。
CHP	32	P	电荷泵飞跨电容连接。在此引脚与 CHM 之间接一个 22nF 陶瓷电容 <sup>(3)</sup> 。
COMMH-	54	DIO	到菊花链中上一级相邻模块 COMML- 引脚的反相高侧差分连接。不用时将此引脚保持未连接状态。
COMMH+	55	DIO	到菊花链中上一级相邻模块 COMML+ 引脚的同相高侧差分连接。不用时将此引脚保持未连接状态。
COMML-	53	DIO	到菊花链中下一级相邻模块 COMMH- 引脚的反相低侧差分连接。不用时将此引脚保持未连接状态。
COMML+	52	DIO	到菊花链中下一级相邻模块 COMMH+ 引脚的同相低侧差分连接。不用时将此引脚保持未连接状态。
DGND1	30	P	数字地 <sup>(2)</sup> 。连接接地层。
DGND2	35	P	数字地 <sup>(2)</sup> 。连接接地层。
DGND3	37	P	数字地 <sup>(2)</sup> 。连接接地层。
EQ1	28	DO	电芯均衡控制输出，用于驱动对电芯 1 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ2	26	DO	电芯均衡控制输出，用于驱动对电芯 2 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ3	24	DO	电芯均衡控制输出，用于驱动对电芯 3 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ4	22	DO	电芯均衡控制输出，用于驱动对电芯 4 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ5	20	DO	电芯均衡控制输出，用于驱动对电芯 5 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ6	18	DO	电芯均衡控制输出，用于驱动对电芯 6 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ7	16	DO	电芯均衡控制输出，用于驱动对电芯 7 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ8	14	DO	电芯均衡控制输出，用于驱动对电芯 8 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ9	12	DO	电芯均衡控制输出，用于驱动对电芯 9 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ10	10	DO	电芯均衡控制输出，用于驱动对电芯 10 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ11	8	DO	电芯均衡控制输出，用于驱动对电芯 11 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ12	6	DO	电芯均衡控制输出，用于驱动对电芯 12 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ13	4	DO	电芯均衡控制输出，用于驱动对电芯 13 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ14	2	DO	电芯均衡控制输出，用于驱动对电芯 14 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ15	80	DO	电芯均衡控制输出，用于驱动对电芯 15 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
EQ16	78	DO	电芯均衡控制输出，用于驱动对电芯 16 进行均衡的外部 N-FET。不用时可将此引脚保持未连接状态。
FAULT_N	40	DO	单端低电平有效故障输出。不用时将此引脚保持未连接状态。
FAULTH-	56	DI	到菊花链中上一级相邻模块 FAULTL- 引脚的反相高侧差分连接。不用时将此引脚保持未连接状态。
FAULTH+	57	DI	到菊花链中上一级相邻模块 FAULTL+ 引脚的同相高侧差分连接。不用时将此引脚保持未连接状态。
FAULTL-	51	DO	到菊花链中下一级相邻模块 FAULTH- 引脚的反相低侧差分连接。不用时将此引脚保持未连接状态。
FAULTL+	50	DO	到菊花链中下一级相邻模块 FAULTH+ 引脚的同相低侧差分连接。不用时将此引脚保持未连接状态。
GPIO0	47	DIO	通用 I/O。可选择使用此引脚作为外部 FAULT 输入或地址分配。当配置为输入时，GPIO 引脚不允许悬空。
GPIO1	46	DIO	通用 I/O。可选择使用此引脚作为外部 FAULT 输入或地址分配。当配置为输入时，GPIO 引脚不允许悬空。
GPIO2	45	DIO	通用 I/O。可选择使用此引脚作为外部 FAULT 输入或地址分配。当配置为输入时，GPIO 引脚不允许悬空。
GPIO3	44	DIO	通用 I/O。可选择使用此引脚作为外部 FAULT 输入或地址分配。当配置为输入时，GPIO 引脚不允许悬空。

**引脚功能 (接下页)**

名称		类型 <sup>(1)</sup>	说明
引脚	编号		
GPIO4	43	DIO	通用 I/O。可选择使用此引脚作为外部 FAULT 输入或地址分配。当配置为输入时，GPIO 引脚不允许悬空。
GPIO5	42	DIO	通用 I/O。可选择使用此引脚作为外部 FAULT 输入。当配置为输入时，GPIO 引脚不允许悬空。
NC1	36	NC	不要连接此引脚。此引脚必须保持悬空，才能正常工作。
NC2	75	NC	不要连接此引脚。此引脚必须保持悬空，才能正常工作。
NPNB	71	AO	内部稳压器控制器输出引脚。连接到外部 NPN 晶体管的基极。不用时保持未连接状态。
OUT1	73	AO	模拟多路复用器输出。此引脚与 AGND 之间接一个 390pF 滤波电容器，类型为 C0G 或 NP0。外部连接 OUT2 引脚。内部连接 OUT2 引脚。
OUT2	68	AI	ADC 输入引脚。外部连接 OUT1 引脚。内部连接 OUT1 引脚。
RX	39	DI	单端 UART 接收输入。此引脚必须： <ul style="list-style-type: none"> <li>• 由 UART 信号驱动，或者</li> <li>• 上拉到 VIO</li> </ul> 任何时候都不允许此引脚悬空。
TOP	76	P	电源输入及模块电压测量引脚。通过一个串联电阻连接到模块的顶部电芯。在 TOP 和接地层之间需要接一个去耦电容 <sup>(3)</sup> 。详细信息请参见 TOP 引脚连接。TOP 引脚连接去耦电容应当尽量靠近引脚放置。RC 形成的低通滤波器和 VSENSE 电路所用的低通滤波器的 tau 值应当接近。关于器件选型的详细信息，请参见 VP 稳压输出或者应用和实现。
TX	38	DO	单端 UART 发送输出。不用时将此引脚保持未连接状态。
V5VAO	58	P	连接至内部始终开启的 5V 电源。利用一个连接到接地层的 4.7μF 电容 <sup>(3)</sup> 进行去耦。去耦电容应当尽量靠近引脚放置。此引脚不应用于为外部回路供电。
VDIG	34	P	5.3V 数字电源输入。引脚 VDIG 和 VP 之间始终连接 1Ω 电阻。利用并联到接地层的 4.7μF 和 0.1μF 两个电容 <sup>(3)</sup> 进行去耦。去耦电容应当尽量靠近 VDIG 引脚放置。
VIO	41	P	为 IO 供电的 3V 至 5V 电源输入。将此引脚连接到用于驱动 GPIO、FAULT_N、RX 及 TX 引脚的源/接收器的同一电源。对于级联中除底层器件外的所有器件，通常应在此引脚连接到 VP/VDIG。在底层（或单个）器件里，此引脚和微控制器的 I/O 引脚通常由同一电源驱动。 如果 VP/VDIG 接作电源，则此引脚应通过一个连接到数字接地层的 0.1μF 电容 <sup>(3)</sup> 进行去耦。在 VP 和 VIO 之间放置一个 1Ω 串联电阻。去耦电容应当尽量靠近 VIO 引脚放置。 如果使用其他电源，则此引脚应通过并联的 10μF 和 0.1μF 两个电容 <sup>(3)</sup> 进行去耦。
VM	31	P	内部 -5V 电荷泵输出。利用并联到接地层的 4.7μF 和 0.1μF 两个电容 <sup>(3)</sup> 进行去耦。去耦电容应当尽量靠近引脚放置。
VP	70	P	5.3V 稳压模拟电源输入/检测引脚。 连接到外部 NPN 晶体管发射极，并采用以下方式进行去耦：将一个 0.1μF 电容 <sup>(3)</sup> 连接到 AGND，同时将一个 4.7μF 电容 <sup>(3)</sup> 和一个 0.390Ω 电阻串联到 GND。去耦电容应当尽量靠近 VP 引脚放置。 引脚 VDIG 和 VP 之间始终连接 1Ω 电阻。
VREF	67	P	VREF 输出滤波器引脚。利用并联到接地层的 0.1μF 和 1.8μF (25V+) 两个电容 <sup>(3)</sup> 进行去耦。去耦电容应当尽量靠近此引脚放置。为保证测量精度，不要将外部负载加在此引脚上。
VSENSE0	29	AI	连接到第 1 个电芯的负极引脚。
VSENSE1	27	AI	通道 1。连接到第 1 个电芯的正极引脚。
VSENSE2	25	AI	通道 2。连接到第 2 个电芯的正极引脚。
VSENSE3	23	AI	通道 3。连接到第 3 个电芯的正极引脚。
VSENSE4	21	AI	通道 4。连接到第 4 个电芯的正极引脚。
VSENSE5	19	AI	通道 5。连接到第 5 个电芯的正极引脚。
VSENSE6	17	AI	通道 6。连接到第 6 个电芯的正极引脚。
VSENSE7	15	AI	通道 7。连接到第 7 个电芯的正极引脚。
VSENSE8	13	AI	通道 8。连接到第 8 个电芯的正极引脚。
VSENSE9	11	AI	通道 9。连接到第 9 个电芯的正极引脚。
VSENSE10	9	AI	通道 10。连接到第 10 个电芯的正极引脚。
VSENSE11	7	AI	通道 11。连接到第 11 个电芯的正极引脚。
VSENSE12	5	AI	通道 12。连接到第 12 个电芯的正极引脚。
VSENSE13	3	AI	通道 13。连接到第 13 个电芯的正极引脚。
VSENSE14	1	AI	通道 14。连接到第 14 个电芯的正极引脚。
VSENSE15	79	AI	通道 15。连接到第 15 个电芯的正极引脚。

**引脚功能 (接下页)**

名称		类型 <sup>(1)</sup>	说明
引脚	编号		
VSENSE16	77	AI	通道 16。连接到第 16 个电芯的正极引脚。
WAKEUP	49	DI	唤醒输入。不用时将此引脚拉低或接地。任何时候都不允许此引脚悬空。

(1) 关键字: AI = 模拟输入; AO = 模拟输出; DI = 数字输入; DO = 数字输出; DIO= 数字 I/O; P = 电源; NC = 未连接。

(2) 外部连接的引脚, 在设计中作为公共接地端或 GND。详细信息请参见 [接地](#)。

(3) 除非另外注明, 否则所有电容均采用 X7R 或更佳的类型。

## 6 技术规格

### 6.1 绝对最大额定值

在指定环境温度范围内 (除非另外注明) <sup>(1)(2)</sup>

		最小值	最大值	单位
VP		-0.3	6	V
VDIG		-0.3	6	V
VIO		-0.3	6	V
AUX0–7	两个 MAX 值中的较小值	-0.3	6 或者 (VP + 0.3)	V
COMMH+, COMMH-, COMML+, COMMH-, FAULTH+, FAULTH-, FAULTL+, FAULTL-	两个 MAX 值中的较小值	-0.3	6 或者 (V5VAO + 0.3)	V
	仅针对这八个引脚的交流脉冲规范 <sup>(3)</sup> : V <sub>pk</sub> 最大值 ≤ 6.5V, 持续 100ns 或更短, 100kHz ≤ f ≤ 400MHz	-0.3	6.5	V <sub>pk</sub>
GPIO0–5	两个 MAX 值中的较小值	-0.3	6 或者 (VIO + 0.3)	V
RX	两个 MAX 值中的较小值	-0.3	6 或者 (VIO + 0.3)	V
TOP <sup>(4)</sup>		-0.3	88	V
TOP 与 VSENSE16 的差值 <sup>(4)(5)</sup>	(VSENSE16 + 5.5 V) ≥ TOP ≥ (VSENSE16 – 1 V)	(VSENSE16 – 1 V)	(VSENSE16 + 5.5 V)	V
VSENSE0		-0.3	0.3	V
VSENSEn – VSENSEn–1	n = 1 到 16	-0.3	5.5	V
	n = 1 到 16, 占空比为 0.1%	-0.3	6.5	
WAKEUP		-0.3	6	V
T <sub>A</sub>	自然通风环境温度范围	-40	105	°C
T <sub>J</sub>	结温范围	-40	125	°C
T <sub>stg</sub>	存储温度	-65	150	°C

(1) 超出绝对最大额定值下列出的应力值可能会对器件造成永久损坏。上述数值仅是工作条件最大值, 我们建议不要使器件工作在 [建议的工作条件](#) 最大值甚至超过最大值的条件下。器件长时间工作在绝对最大值条件下, 其可靠性可能受到影响。

(2) 除非另外注明, 电压都是参考器件共用引脚 (AGND1–3、DGND1–3、CGND), 且这些引脚绑定在一起 (器件 VSS 或 GND)。

(3) 根据设计确定, 未经生产测试。

(4) TOP 引脚必须始终满足规定的条件。

(5) 在少于 16 电芯的配置中, 必须将最高的电芯短接至其上方未用的 VSENSEn 引脚。例如, 在 14 电芯的配置中, 必须将引脚 VSENSE14、VSENSE15 和 VSENSE16 短接。

### 6.2 ESD 额定值

			值	单位
V <sub>(ESD)</sub> 静电放电	人体模型 (HBM), 符合 AEC Q100-002 <sup>(1)</sup>	所有引脚	±2000	V
		除引脚 1、20、21、40、41、60、61、76 和 80 外的所有引脚	±500	
	充电器件模型 (CDM), 符合 AEC Q100-011	引脚 76	±450	
		边角引脚 (1、20、21、40、41、60、61 和 80)	±750	

(1) AEC Q100-002 指示应当按照 ANSI/ESDA/JEDEC JS001 规范执行 HBM 应力测试。



### 6.3 建议的工作条件

$T_A = 25^\circ\text{C}$ ,  $TOP = 57.6\text{V}$ ; 最小/最大值对应的条件为  $T_A = -40^\circ\text{C}$  至  $105^\circ\text{C}$ ,  $TOP = 12\text{V}$  至  $79.2\text{V}$  (除非另外注明)

			最小值	标称值	最大值	单位
$V_{TOP}$	电源电压	$TOP - GND$ ( $V_{SENSE16} = TOP$ )	12	—	79.2	V
$V_{IO}$	数字接口电压		2.7	—	5.5	V
$V_{TOP\_DELTA}$	最大差值, $TOP$ 到最高电芯 <sup>(1)(2)</sup>	$V_{SENSE16} - TOP$	—	0	300	mV
$I_{IO}$	输出电流, 任一引脚	GPIO0、GPIO1、GPIO2、GPIO3、GPIO4、GPIO5、TX、FAULT_N	—	—	5	mA
$I_{IO\_T}$	输出电流, 总和	GPIO0 + GPIO1 + GPIO2 + GPIO3 + GPIO4 + GPIO5 + TX + FAULT_N	—	—	20	mA

- (1)  $V_{SENSE}$  输入测量精度在  $V_{TOP\_DELTA}$  超限时会下降。差值不能超出**绝对最大额定值**表中的限值。  
 (2) 在少于 16 电芯的配置中, 必须将最高的电芯短接至其上方未用的  $V_{SENSEn}$  引脚。例如, 在 14 电芯的配置中, 必须将引脚  $V_{SENSE14}$ 、 $V_{SENSE15}$  和  $V_{SENSE16}$  短接。

### 6.4 热性能信息

热指标 <sup>(1)</sup>		bq76PL455A-Q1		单位
		TQFP (PFC)		
		80 引脚		
$R_{\theta JA, High K}$	结至环境热阻	44.3		$^\circ\text{C/W}$
$R_{\theta JC(top)}$	结至外壳 (顶部) 热阻	6.4		$^\circ\text{C/W}$
$R_{\theta JB}$	结至电路板热阻	21.5		$^\circ\text{C/W}$
$\Psi_{JT}$	结至顶部的特征参数	0.2		$^\circ\text{C/W}$
$\Psi_{JB}$	结至电路板的特征参数	21		$^\circ\text{C/W}$
$R_{\theta JC(bottom)}$	结至外壳 (底部) 热阻	—		$^\circ\text{C/W}$

- (1) 有关传统和新热指标的更多信息, 请参见《半导体和 IC 封装热指标》应用报告, [SPRA953](#)。

### 6.5 电气特性: 电源电流<sup>(1)</sup>

除非另外注明, 以下内容适用于下列各表中的所有电气特性: 表中典型值对应的条件为  $V_P = V_{DIG} = 5.3\text{V}$ ,  $V_{IO} = 5\text{V}$ ,  $T_A = 25^\circ\text{C}$  以及  $V_{CELL} = 3.6\text{V}$  ( $V_{CELL} = V_{SENSEn} - V_{SENSEn-1}$ ;  $n = 1$  至  $16$ )、 $TOP = 57.6\text{V}$ 。最小值/最大值对应的条件为  $V_P = V_{DIG} = 5.3\text{V}$ ,  $V_{IO} = 5\text{V}$ ,  $-40^\circ\text{C} \leq T_A \leq 105^\circ\text{C}$ ,  $1\text{V} < V_{CELL} < 4.95\text{V}$ ,  $12\text{V} \leq TOP < 79.2\text{V}$  以及  $GND = 0\text{V}$ 。

参数	测试条件	最小值	典型值	最大值	单位
$I_{IDLE}$	来自被监视电芯的总输入电流。 电源状态: 空闲 <sup>(2)</sup>	4	5	7	mA
$I_{TOP\_IDLE}$	流进 $TOP$ 引脚的输入电流, 空闲模式 电源状态: 空闲 <sup>(2)</sup>	250	350	450	$\mu\text{A}$
$I_{SLEEP}$	从被监视电芯流进 $TOP$ 引脚的总输入电流 电源状态: 关断 <sup>(3)</sup> $V_P = V_{DIG} = V_{IO} = 0\text{V}$ , $TOP = 57.6$	—	22	50	$\mu\text{A}$
$I_{ACTIVE}^{(4)}$	通信时来自被监视电芯的总输入电流。 电源状态: 空闲加通信 <sup>(5)</sup> , 差分通信电容 $70\text{pF}$ , GPIO 无负载。	—	8	—	mA
$I_{VIO\_IDLE}$	$V_{IO}$ 输入电流 电源状态: 空闲 <sup>(2)</sup>	—	40	—	$\mu\text{A}$
$I_{SLP\_DELTA}^{(4)}$	级联中器件间的 $I_{SHUTDOWN}$ 差值 针对所有器件, $T_A = 25^\circ\text{C} \pm 5^\circ\text{C}$	—	4	10	$\mu\text{A}$

- (1) 所有内部上拉和下拉电阻均已禁用, 它们的电流未包括在此表所列参数中。  
 (2) 空闲模式的定义为: 器件处于唤醒状态, 通信准备就绪, 但未进行通信。  
 (3) 关断模式定义为: 测试条件, 没有通信, 不存在唤醒信号, 没有  $FAULT$  心跳。  
 (4) 由特征数据指定。  
 (5)  $ACTIVE$  模式的定义为:  $UART$ , 差分通信链路, 且  $FAULT$  心跳处于工作状态。

## 6.6 VP 5.3V 电源稳压电压

所述特性对应的条件：电路中使用晶体管，额定值为  $BV_{CEO} > 100V$ ，电流为  $5mA$  时  $\beta \geq 100$ ，基极-集电极电容  $C \leq 35pF$ ， $I_{COLLECTOR} > 100mA$ ， $R_{COLLECTOR} = 400\Omega$ 。

参数	测试条件	最小值	典型值	最大值	单位
VP <sub>VR</sub>	稳压后的电压	5.1	5.3	5.5	V
I <sub>NPNB</sub>	外部 NPN 基极驱动电流	0.5	—	—	mA
VP <sub>SD_DLY</sub>	进入关断模式之前的 VP/VDIG 延迟 <sup>(1)</sup>	30	75	160	ms

(1) 从 VP 降至阈值以下到元件进入关断模式的时间，或者从元件尝试退出关断模式（唤醒）到再次进入关断模式的时间。

## 6.7 VDD18 1.8V 内部数字电源<sup>(1)</sup>

参数	测试条件	最小值	典型值	最大值	单位
VDD18 <sub>VO</sub>	VDD18 输出电压 <sup>(1)</sup> 通过内部 ADC 测量	1.7	1.8	1.9	V

(1) 仅限内部节点，禁止外部访问。此参数仅用于内部测量及验证用途。

## 6.8 V5VAO 模拟电源

参数	测试条件	最小值	典型值	最大值	单位
V5VAO <sub>SD</sub>	输出电压 电源状态：关断， VP = VDIG = VIO = 0V	4	4.7	5.3	V
V5VAO <sub>IDLE</sub>	输出电压 电源状态：空闲 <sup>(1)</sup> ，空载	VDIG - 0.5	—	VDIG	V

(1) 空闲模式下，VDIG 在内部连接到 V5VAO。

## 6.9 VM -5V 集成电荷泵

参数	测试条件	最小值	典型值	最大值	单位
VM <sub>VM_ON</sub>	VM 输出电压	-5.5	-5	-4.5	V
f <sub>CP</sub>	电荷泵开关频率	—	375	—	kHz
VM <sub>TRIP</sub>	VM 低压监视跳变点	—	-3.8	—	V
VM <sub>VO</sub>	从 ADC VM 监视器读回的测量值	-5.56	-5	-4.54	V

## 6.10 模数转换器 (ADC)：模拟前端

所述所有 ADC 技术规格均针对表 3 中的采样周期和寄存器设置。OUT1 引脚上有一个 390pF 电容。

参数	测试条件	最小值	典型值	最大值	单位
OUT1 <sub>RANGE</sub>	引脚 OUT1 模拟前端/电平转换器输出电压范围	0	—	VP	V
R <sub>OUT_PIN</sub>	OUT1 引脚内部串联电阻	1	1.2	1.35	kΩ



## 6.11 ADC: VSENSEn 电芯测量输入

参数		测试条件	最小值	典型值	最大值	单位
V <sub>CELL_VR</sub>	输入电压范围	V <sub>CELL</sub> = VSENSEn - VSENSEn-1, n=1 至 16	1	—	4.95	V
VCHERR25NB	25°C 时的总体通道测量精度	VSENSE = 3.6V	—	±0.75	—	mV
VCHERR	总体通道测量精度, 温度范围为 0°C 至 65°C <sup>(1)(2)</sup>	VSENSE = 1.5 V	-2.00	—	2.00	mV
		VSENSE = 2.0 V	-2.50	—	2.50	
		VSENSE = 3.3 V	-3.75	—	3.75	
		VSENSE = 3.6V	-4.25	—	4.25	
		VSENSE = 4.2 V	-4.75	—	4.75	
VCHERR	总体通道测量精度, 温度范围为 -40°C 至 105°C <sup>(1)(2)</sup>	VSENSE = 4.5 V	-5.00	—	5.00	mV
		VSENSE = 1.5 V	-3.50	—	3.50	
		VSENSE = 2.0 V	-4.00	—	4.00	
		VSENSE = 3.3 V	-5.75	—	5.75	
		VSENSE = 3.6V	-6.25	—	6.25	
I <sub>SENSE_SEL</sub> <sup>(3)(4)</sup>	VSENSEn 输入电流, n = 1 至 16	VSENSEn-1 引脚; 在所选通道上	—	2	7.6	μA
		未选通道	—	< ±100	—	nA
I <sub>SENSE_NSEL</sub>		关断模式下的 VSENSEn 输入电流	—	< ±100	—	nA
R <sub>SENSE_SEL</sub> <sup>(4)</sup>	VSENSE 输入电阻	已选用于转换的通道, 进行差分测量 [VSENSEn - VSENSE(n-1)]	—	1	—	MΩ
OWDSR	开路检测分流电阻	开路测试模式, TSTCONFIG[4] = 1 所有奇数 (CBENBL = 0xAA); 或者所有偶数 (CBENBL = 0x55) 电芯压榨电阻接通 (仅可交替选择这些电阻)	4	—	—	kΩ
LT_Drift <sub>VCHAN</sub>	长期漂移 (全通道路径)	VSENSE = 4.5V, T <sub>A</sub> = 65°C <sup>(5)</sup>	—	18.47	—	ppm/1000 小时
		VSENSE = 4.5V, T <sub>A</sub> = 105°C <sup>(6)</sup>	—	50.24	—	
V <sub>ADC_REF_25</sub>	ADC 基准		—	2.5	—	V
ERR <sub>ADC_REF_25</sub>	ADC 基准误差	0°C ≤ T <sub>A</sub> ≤ 65°C	-3.5	—	3.5	mV
		-40°C ≤ T <sub>A</sub> ≤ 105°C	-4.5	—	4.5	mV

- 进行平均值计算时测得的误差。
- 提供用户可调节增益和偏移寄存器, 以便进一步对 VSGAIN 和 VSOFFSET 分别进行误差调整。
- 当 bq76PL455A-Q1 处于空闲工作模式, 但不转换任何 ADC 输入通道时, 该元件在最高通道使能的情况下, 使多路复用器选通于被 CHAN 寄存器选中作转换的最高通道上。
- 流入 VSENSEn 的电流 = I<sub>SENSE\_SEL</sub> + V<sub>CELL</sub> / R<sub>SENSE\_SEL</sub>。
- 在 65°C 的应力温度下, 根据前 500 小时运行寿命测试进行计算。
- 在 105°C 的应力温度下, 根据前 500 小时运行寿命测试进行计算。

## 6.12 ADC: V<sub>MODULE</sub> 输入

参数		测试条件	最小值	典型值	最大值	单位
V <sub>MODULE_VR</sub>	输入电压范围	测量 TOP 到 GND (AGND1)	V <sub>TOP</sub> MIN	—	V <sub>TOP</sub> MAX	V
V <sub>MODULE_ERR105</sub>	所有内部源的总误差	T <sub>A</sub> = -40°C 至 105°C	-650	±100	650	mV

### 6.13 ADC: 电路板装配后<sup>(6)</sup>: VSENSE<sub>n</sub> 电芯测量输入

参数	测试条件	最小值	典型值	最大值	单位
V <sub>CELL_VR</sub>	输入电压范围	V <sub>CELL</sub> = VSENSE <sub>n</sub> - VSENSE <sub>n-1</sub> , n = 1 至 16			V
V <sub>CHERR65NB</sub>	总体通道测量精度, 温度范围为 0°C 至 65°C <sup>(1)(2)(3)</sup>	VSENSE = 1.5 V		3	mV
		VSENSE = 2.5 V	-3.5	3.5	
		VSENSE = 3.6V	-5	5	
		VSENSE = 4.5 V	-7.6	7.6	
V <sub>CHERR105NB</sub>	总体通道测量精度, 温度范围为 -40°C 至 105°C <sup>(1)(2)(3)</sup>	VSENSE = 1.5 V	-4.5	4.5	mV
		VSENSE = 2.5 V	-6.3	6.3	
		VSENSE = 3.6V	-8.4	8.4	
		VSENSE = 4.5 V	-11.1	11.1	
LT_Drift <sub>VCHAN</sub>	长期漂移 (全通道路径)	VSENSE = 4.5V, T <sub>A</sub> = 65°C <sup>(4)</sup>	—	18.47	ppm/1000 小时
		VSENSE = 4.5V, T <sub>A</sub> = 105°C <sup>(5)</sup>	—	50.24	

- (1) 进行平均值计算时测得的误差。
- (2) 提供用户可调节增益和偏移寄存器，以便进一步对 VSGAIN 和 VSOFFSET 分别进行误差调整。
- (3) 根据特征数据计算并按统计方法预测出的最差情况。包括持续 3 个周期 (25°C -> -40°C -> 25°C -> 105°C -> 25°C) 以上的 IR 回流和热迟滞所导致的不准确性
- (4) 在 65°C 的应力温度下，根据前 500 小时运行寿命测试进行计算。
- (5) 在 105°C 的应力温度下，根据前 500 小时运行寿命测试进行计算。
- (6) 有关构建电路板叠层的相关信息，请参见 [电路板结构和精度](#)

### 6.14 ADC: AUX<sub>n</sub> 通用输入

参数	测试条件	最小值	典型值	最大值	单位
V <sub>AUX_VR</sub>	输入电压范围 <sup>(1)</sup>	VP/VDIG = 5.3V			V
V <sub>AUXERR65</sub>	全 AUX 通道测量精度 <sup>(2)</sup>	VAUX = 0.05V, 0°C ≤ T <sub>A</sub> ≤ 65°C	-3	0.1	3
		VAUX = 4.95V, 0°C ≤ T <sub>A</sub> ≤ 65°C	-10	0.1	10
V <sub>AUXERR105</sub>	全 AUX 通道测量精度 <sup>(2)</sup>	VAUX = 0.05V, -40°C ≤ T <sub>A</sub> ≤ 105°C	-4.5	0.1	4.5
		VAUX = 4.95 V, -40°C ≤ T <sub>A</sub> ≤ 105°C	-12.5	0.1	12.5

- (1) 根据设计确定，未经生产测试。
- (2) 根据特征数据计算并按统计方法预测出的最差情况。未经生产测试。

## ADC: AUXn 通用输入 (接下页)

参数	测试条件	最小值	典型值	最大值	单位
$I_{DCL\_AUX}$	直流泄漏电流	未选用于转换的通道, TESTAUXPU = 0	< ±0.1	—	µA
$R_{IN\_AUX}^{(1)}$	等效输入电阻	在采集模式下已选通道	> 3	—	MΩ
$C_{AUX}^{(1)}$	输入电容	已选通道	30	—	pF
$R_{AUX\_PU}$	每个 AUXn 输入的内部开关上拉电阻, 由 VP 引脚供电	TESTAUXPU[n] = 1; n = 0 至 7	26	46	kΩ

## 6.15 ADC: 内部温度测量及热关断 (TSD)

参数	测试条件	最小值	典型值	最大值	单位
$T_{INT\_AD}^{(1)}$	模拟芯片的内部温度精度	-7	3	13	°C
$T_{INT\_DD}^{(1)}$	数字芯片的内部温度精度	-34	8	54	°C
$TSD_1^{(2)}$	热关断, 模拟芯片和数字芯片的结温	115	140	—	°C

- (1) 根据特征数据确定, 未经生产测试。  
 (2) 根据设计确定, 未经生产测试。

## 6.16 被动均衡控制输出

参数 <sup>(1)</sup>	测试条件	最小值	典型值	最大值	单位
$EQ_{SR\_OFF}$	输出电阻, 内部与驱动器串联	EQn = 0 (OFF)	1.5	1.8	kΩ
$EQ_{SR\_ON}$		EQn = 1 (ON)	2.3	2.9	kΩ
$EQ_{VMIN}^{(2)}$	均衡所需的电芯电压	1.8	—	—	V
$VS1_{MIN}$	用于均衡的 VSENSE1 最低电压 <sup>(3)</sup>	1.8	—	—	V

- (1) 更多功能信息, 请参见 [被动均衡](#)。  
 (2) 在输入开路开路条件下, 如果 TSTCONFIG[EQ\_SQUEEZE\_EN] = 1 并导致电池电压低于 EQVmin, 则可能需要关断器件电源以禁用汲取电阻。  
 (3) 为保证任意或全部 EQn 输出正常工作所需的 VSENSE1 最低电压。如果 VSENSE1 降到该值以下, 则任意或所有其他 EQ 输出在有请求时可能会无法置为有效。反之则不成立。当设为 OFF 状态时, 输出不会意外置为有效。

## 6.17 数字输入/输出: 基于 VIO 的单端 I/O

参数	测试条件	最小值	典型值	最大值	单位
$V_{OH}$	逻辑电平输出电压高 FAULT_N、TX、GPIO $I_{LOAD} = 5mA$	$VIO - 0.7$	—	$VIO$	V
$V_{OL}$	逻辑电平输出电压低 FAULT_N、TX、GPIO $I_{LOAD} = 5mA$	DGND	—	0.7	V
$V_{IH}$	逻辑电平输入电压高 RX、GPIO	$VIO - 0.7$	—	—	V
$V_{IL}$	逻辑电平输入电压低 RX、GPIO	—	—	0.7	V
$C_{DIG\_IN}$	输入电容 <sup>(1)</sup> RX、GPIO	—	5	—	pF
$R_{PU}$	GPIO0..5 上拉电阻	13	17	25	kΩ
$R_{PD}$	GPIO0..5 下拉电阻	16	22	31	kΩ
$I_{LKG}$	输入泄漏拉/灌电流 RX、GPIOx	—	< ±1	—	µA
$RXTX_{BAUD}$	RX/TX 信号速率 <sup>(2)(3)</sup>	125	—	1000	Kbaud
$ERR_{BAUD\_RX}$	输入波特率误差 <sup>(1)</sup>	-3%	—	3%	
$ERR_{BAUD\_TX}$	输出波特率误差 <sup>(1)</sup>	-1.5%	—	1.5%	
$t_{COMM\_BREAK}$	通信清除 (中断) <sup>(1)</sup>	10	—	15	位周期
$t_{COMM\_RESET}$	通信复位 <sup>(1)</sup>	200	—	—	µs

- (1) 根据设计确定, 未经生产测试。  
 (2) 默认值: 通信复位时为 RX = TX = 250kBd, POR 时为 (工厂设置的) EEPROM 设置。  
 (3) 仅为离散速率, 不是连续变量。

## 6.18 数字输入/输出: 菊花链垂直总线

参数	测试条件	最小值	典型值	最大值	单位
$V_{OH\_DCC\_TX}$	逻辑电平输出电压高 已加载单驱动, $I_{LOAD} = 5mA$	VDIG-1	—	VDIG	V
$V_{OL\_DCC\_TX}$	逻辑电平输出电压低 已加载单驱动, $I_{LOAD} = 5mA$	GND	—	1	V

## 数字输入/输出：菊花链垂直总线 (接下页)

参数	测试条件	最小值	典型值	最大值	单位	
$T_{PD}$	内部传播延迟, COMML 到 COMMH <sup>(1)</sup>	—	<60	—	ns	
$T_{DCC\_BIT\_TIME}$	差分通信位时间 <sup>(1)</sup>	—	250	—	ns	
$f_{WAKE\_TONE}$	唤醒信号频率 <sup>(1)</sup>	在差分引脚 COMMH+/COMMH- 上传输的唤醒信号占空比为 50%		—	100	kHz
$t_{WAKE\_TONE}$	唤醒信号持续时间 <sup>(1)</sup>	在差分引脚 COMMH+/COMMH- 上传输唤醒信号		—	1	ms

(1) 根据设计确定, 未经生产测试。

## 6.19 数字输入/输出：唤醒

参数	测试条件	最小值	典型值	最大值	单位		
$V_{IH\_WAKEUP}$	唤醒高输入电压	2.3	—	—	V		
$V_{IL\_WAKEUP}$	唤醒低输入电压	—	—	0.7	V		
$t_{WAKEUP\_HOLD}^{(1)}$	唤醒保持时间 (高脉冲宽度)	脉冲驱动 0-1-0		100	—	μs	
$t_{WAKEUP\_DLY}$	WAKEUP 引脚置为有效和传输唤醒信号之间的延迟	含典型组件的典型应用电路, 详见 <i>应用和实现</i> 部分。		—	1.2	ms	
$t_{WAKE\_TONE\_DELAY\_DC}$	开始接收唤醒信号与传输唤醒信号之间的延迟 <sup>(2)</sup>	满足 POR 退出条件 [VDD18V <sub>O</sub> > 1.7V] 之后。		—	—	1.2	ms
$t_{WAKEUP\_TO\_DCOMM}$	从传输唤醒信号到差分通信就绪所需的延迟 <sup>(3)</sup>	—	—	—	1.1	ms	
$t_{WAKEUP\_TO\_UART}$	从传输唤醒信号到 UART 通信就绪所需的延迟 <sup>(3)</sup>	—	—	—	200	μs	

(1) 短于 100μs 的脉冲可能唤醒器件, 但必须保持 100μs 的时间才能确保启动。

(2) 环境噪声会影响唤醒信号检测。

(3) 根据设计确定, 未经生产测试。

## 6.20 EEPROM

在自然通风温度范围内运行 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位		
$EE_{PGM}^{(1)}$	EEPROM 总编程时间 <sup>(2)</sup>	禁止在编程周期内对器件进行写操作		—	210	500	ms
$EE_{CYCLES}$	擦除/编程周期 <sup>(2)</sup>	—	—	—	—	5	次
$EE_{RETN}$	数据保存时间 <sup>(2)(3)</sup>	10	—	—	—	—	年

(1) 程序 EEPROM 温度 ( $T_A$ ) 介于 0°C 和 30°C 之间。

(2) 根据设计确定, 未经生产测试。

(3) 擦除/编程周期不超过  $EE_{CYCLES}$ 。

## 6.21 二级保护 – 窗口比较器

在自然通风温度范围内运行 (除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位		
$OV_{RANGE}$	过压比较器寄存器设置值限值 <sup>(1)</sup>	2	—	5.175	V		
$UV_{RANGE}$	欠压比较器寄存器欠压设置值限值 <sup>(1)</sup>	0.7	—	3.875	V		
$OVUV_{STEP}$	阈值步长分辨率	—	25	—	mV		
$ERR_{CMP\_UV}$	总 UV 阈值误差 (包含 $ERR_{VCOMP\_REF\_45}$ )	$V_{in} = 0.7V$ 至 $3.875V$		-50	—	50	mV
$ERR_{CMP\_UV\_EXT}$	范围扩展位置 1 时的 UV 阈值误差	$COMP\_UV[CMP\_TST\_SHF\_UV] = 1$		-100	—	100	mV
$ERR_{COMP\_OV}$	总 OV 阈值误差 (包含 $ERR_{VCOMP\_REF\_45}$ )	$V_{in} = 2V$ 至 $5.175V$		-50	—	50	mV
$ERR_{COMP\_OV\_EXT}$	范围扩展位置 1 时的 OV 阈值误差	$COMP\_OV[CMP\_TST\_SHF\_OV] = 1$		-60	—	60	mV
$V_{COMP\_HYST}$	阈值迟滞	迟滞使能: $DEVCONFIG[COMP\_HYST\_EN] = 1$		50	85	130	mV
$T_{COMP\_UV}$	UVP 响应时间	过驱动电压 = 100mV		—	20	—	μs
$T_{COMP\_OV}$	OVP 响应时间	过驱动电压 = 100mV		—	20	—	μs
$V_{COMP\_REF\_45}$	比较器基准电压	通过 ADC 测量 (HREF - HREF_GND)		—	4.5	—	V
$ERR_{VCOMP\_REF\_45}$	比较器基准误差	$0^\circ C \leq T_A \leq 65^\circ C$ , 通过 ADC 测量		-22	-7	9.5	mV
		$-40^\circ C \leq T_A \leq 105^\circ C$ , 通过 ADC 测量		-27	-7	15	mV

(1) 正常范围规范。可通过  $COMP\_UV[CMP\_TST\_SHF\_UV]$  和  $COMP\_OV[CMP\_TST\_SHF\_OV]$  位扩展范围。更多 请参见, 请参见表 7 中的寄存器位说明。

## 6.22 上电复位 (POR) 与 FAULT 标志阈值

参数		测试条件	最小值	典型值	最大值	单位
VP <sub>FLT_TRIP</sub>	VP_FAULT 电压阈值, 模拟芯片	VP 下降	4.3	4.5	4.7	V
		VP 上升	4.3	4.5	4.7	
VM <sub>FLT_TRIP</sub>	VM_FAULT 电压阈值, 模拟芯片	VM 下降 (超出阈值)	-4.2	-4	-3.8	V
		VM 上升 (超出阈值)	-3.9	-3.8	-3.7	
DDIE <sub>POR</sub>	VP/VDIG POR 电压阈值, 数字芯片	电压下降, VP 连接到 VDIG	3.9	4.15	4.4	V
		电压上升, VP 连接到 VDIG	4.1	4.5	4.7	
V5VAO <sub>SD</sub>	V5VAO 关断电压阈值, 数字芯片	V5VAO 下降	1.8	2.3	2.8	V
		V5VAO 上升	—	2.5	—	V
VIO <sub>POR</sub>	VIO POR 电压阈值, 数字芯片	VIO 下降	2.1	2.3	2.5	V
		VIO 上升	2.3	2.5	2.7	
VIO <sub>SD_DLY</sub>	进入关断模式之前的 VIO 延迟	VIO ≤ VIO <sub>POR</sub>	35	57	100	ms

## 6.23 其他

参数		测试条件	最小值	典型值	最大值	单位
f <sub>OSC</sub>	主振荡器频率 (±1.5%)		47.28	48	48.72	MHz
f <sub>HBEAT</sub>	引脚 FAULTL± 的故障音 (心跳) 频率	不存在故障状态, 已使能心跳	—	10	—	kHz
HB <sub>PULSE</sub>	引脚 FAULTL± 的故障心跳脉冲宽度	不存在故障状态, 已使能心跳	—	125	—	ns
t <sub>CKSUM_USER</sub>	完成用户空间校验和测试所需的时间 <sup>(1)</sup>		—	—	5	ms
t <sub>CKSUM_TI</sub>	完成 TI 空间校验和测试所需的时间 <sup>(1)</sup>		—	—	5	ms
t <sub>CKSUM_PER</sub>	自动校验和更新周期 <sup>(1)</sup>		—	2	—	μs
t <sub>ADCFullTest</sub>	完成完整 ADC 测试所需的时间 <sup>(1)</sup>		—	—	450	ms
t <sub>ADCTest</sub>	完成简单 ADC 测试所需的时间 <sup>(1)</sup>		—	—	15	ms
V <sub>HREF_GND_FAULT</sub>	4.5V 基准接地故障的电压阈值 <sup>(1)</sup>		—	0.96	—	V
V <sub>HREF_FAULT_OV</sub>	4.5V 基准故障的过压阈值 <sup>(1)</sup>		—	4.75	—	V
V <sub>HREF_FAULT_UV</sub>	4.5V 基准故障的欠压阈值 <sup>(1)</sup>		—	4.25	—	V

(1) 根据设计确定, 未经生产测试。

## 6.24 典型特征

测试条件如下: 典型工作电路, V<sub>TOP</sub> = 60V, 16 节电池, T<sub>A</sub> = 25°C (除非另有说明)

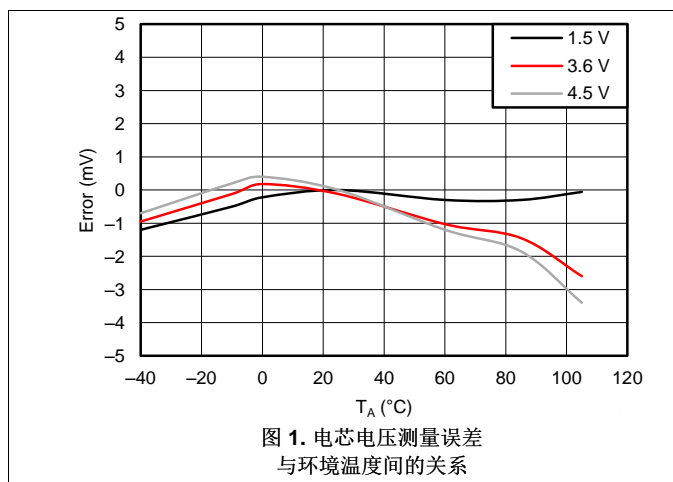


图 1. 电芯电压测量误差与环境温度间的关系

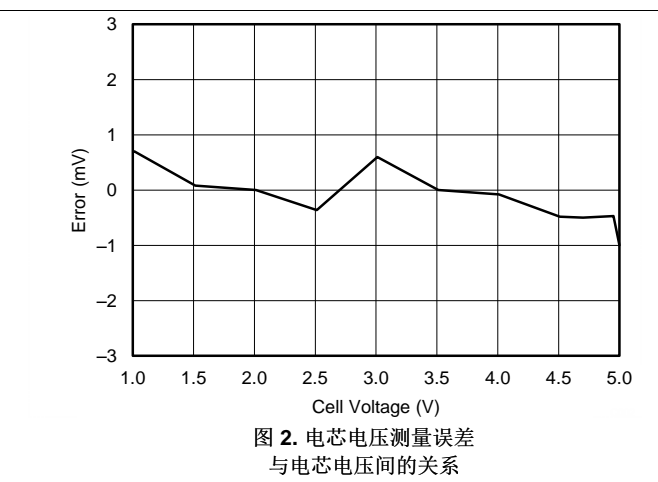


图 2. 电芯电压测量误差与电芯电压间的关系

典型特征 (接下页)

测试条件如下：典型工作电路，V<sub>TOP</sub> = 60V，16 节电池，T<sub>A</sub> = 25°C（除非另有说明）

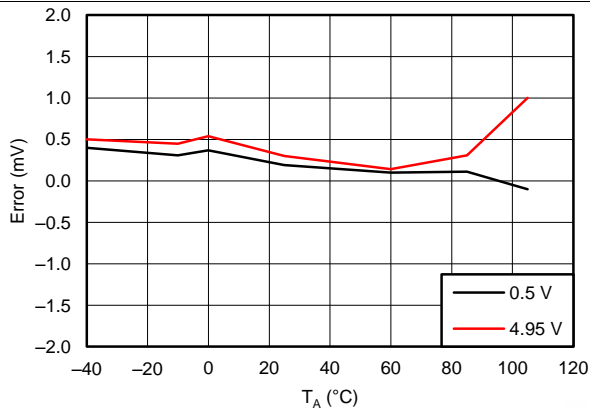


图 3. AUX 测量误差与环境温度间的关系

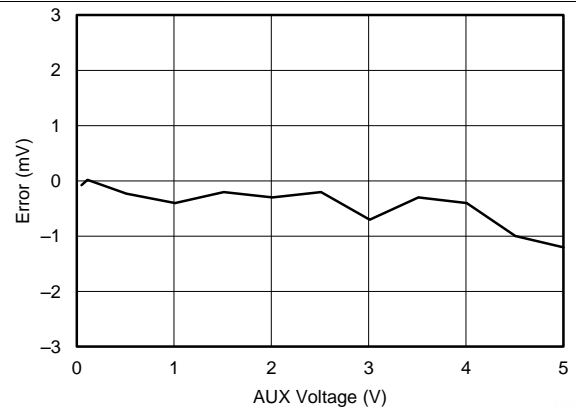


图 4. AUX 测量误差与 AUX 电压间的关系

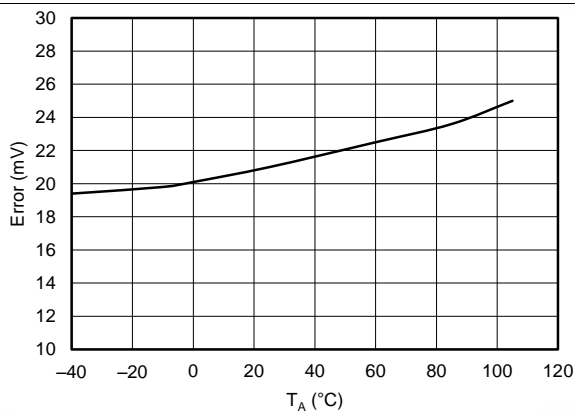


图 5. 过压比较器误差与环境温度间的关系

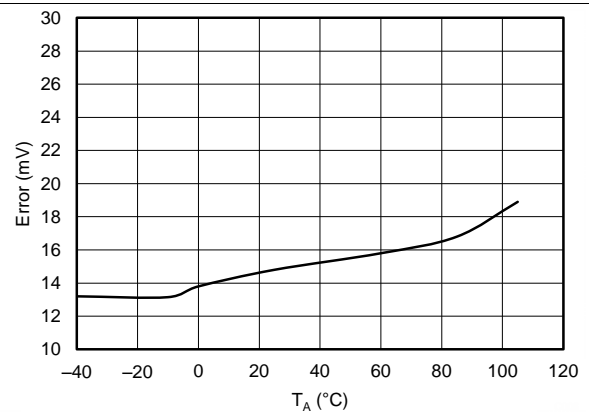


图 6. 欠压比较器误差与环境温度间的关系

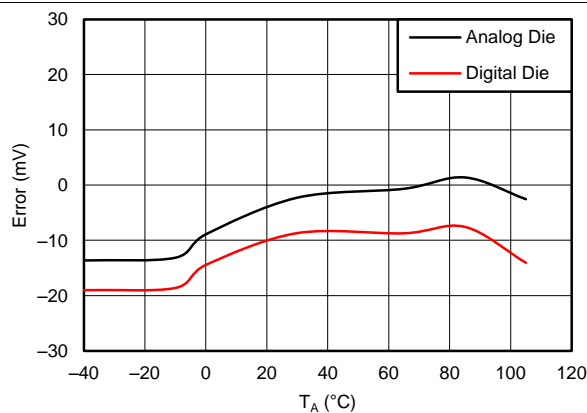


图 7. 芯片温度测量误差与环境温度间的关系

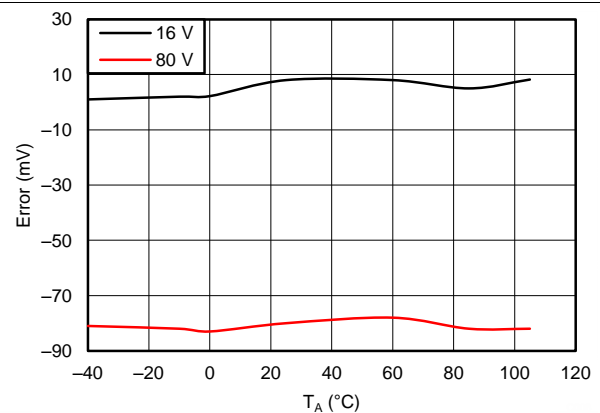


图 8. 级联电池测量误差与环境温度间的关系



典型特征 (接下页)

测试条件如下：典型工作电路，VTOP = 60V，16 节电池，TA = 25°C（除非另有说明）

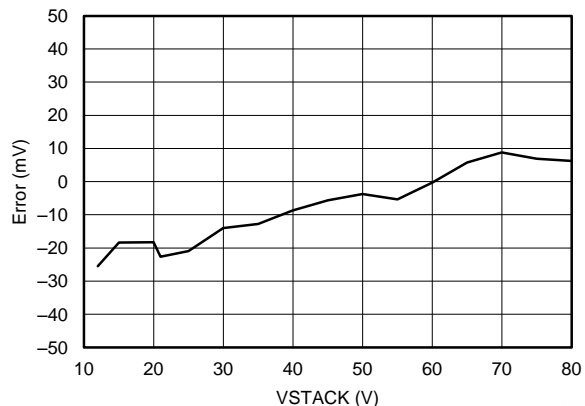


图 9. 总电压电池测量误差与叠层电池电压间的关系

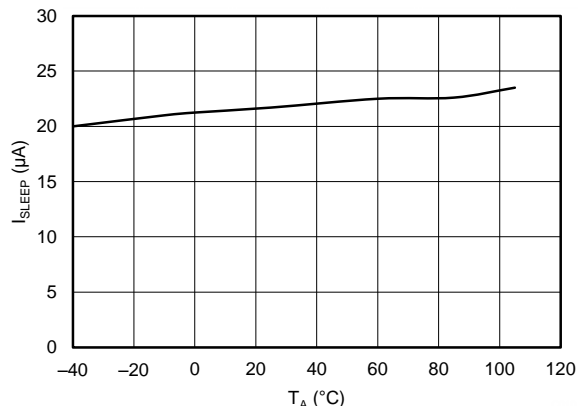


图 10. 休眠电流与环境温度间的关系

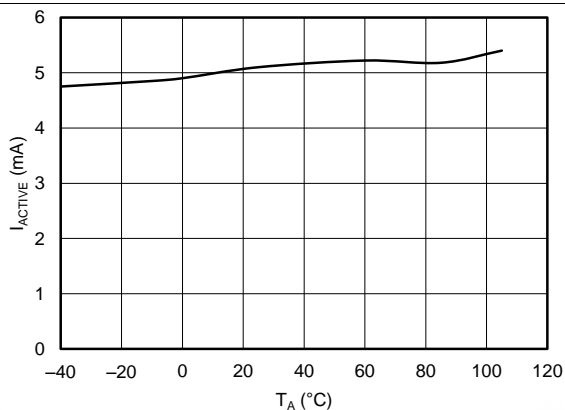


图 11. 工作电流与环境温度间的关系

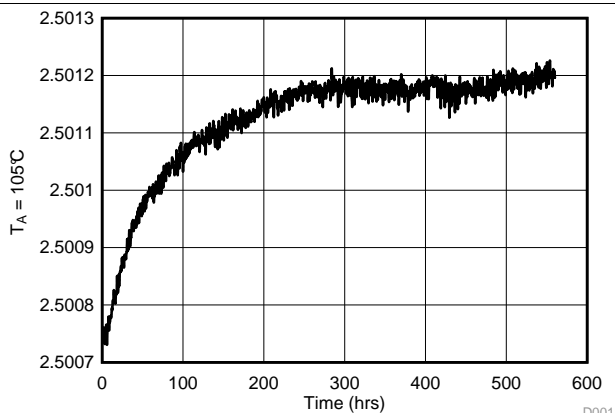


图 12. 温度为 105°C 时的 ADC VREF 长期偏移

D001

## 7 详细 说明

### 7.1 概述

bq76PL455A-Q1 是一款集成式 16 节电池监测、保护和电池均衡器件，专为高可靠性汽车 应用 而设计，带有许多内置自检 功能。

借助高速差分通信接口，最多可将 16 个 bq76PL455A-Q1 器件串联在一起。该特性已通过评估，符合大电流注入（BCI）标准。此电容隔离型通信链路能够有效抑制共模噪声。bq76PL455A-Q1 通过高速通用异步收发器 (UART) 接口与主机通信。bq76PL455A-Q1 提供了多达 6 个通用可编程数字 I/O 端口以及通常用于监测外接温度传感器的 8 个 AUX ADC 输入。可以对数字 I/O 端口的配置进行设置，以根据寄存器 GP\_FLT\_IN 中设定的条件生成故障信号。通过进一步配置，还可以在 FAULT\_N 输出引脚上指示故障。

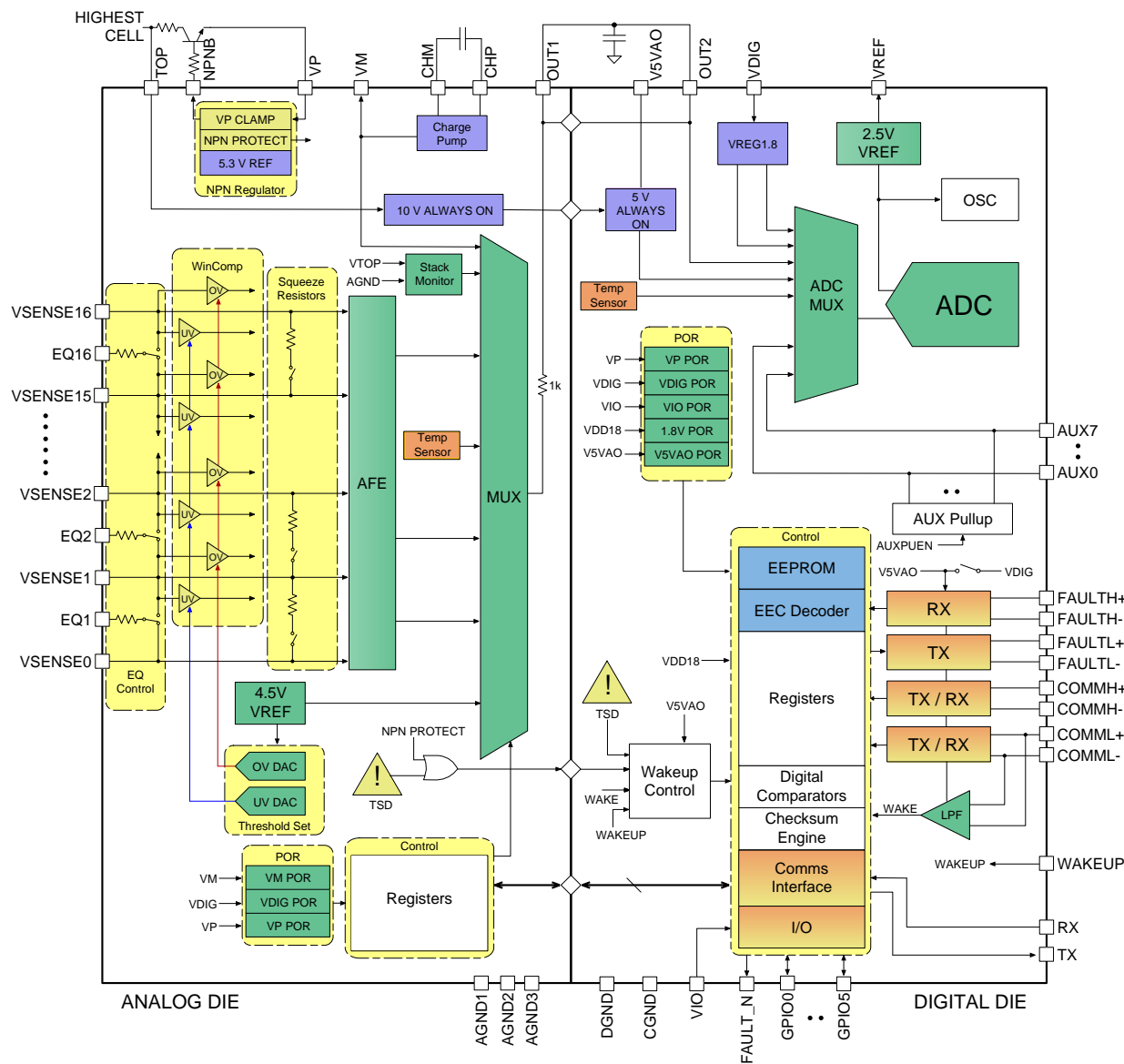
bq76PL455A-Q1 专为高可靠性汽车 应用而设计，内置有许多功能模块和自诊断测试 功能，包括在模拟和数字模块中定义的单故障条件。主机微控制器通过一条单独的通信路径接收故障通知。此器件包含用户可选的自检 功能，可以对器件内部的功能模块进行诊断，例如过热自动关断，校准完整性等等。bq76PL455A-Q1 安全手册 (SLUUB67) 可通过申请获取，此参考手册可供用户参考并帮助他们评估 bq76PL455A-Q1 内置的测试 功能。

此器件内置有辅助保护模块，可单独感测和报告过压和欠压状态，每个电芯输入配有两个专用的可编程比较器。这两个比较器单独使用另一个可测试的内部带隙基准。

bq76PL455A-Q1 器件提供了用于直接驱动外部 N-FET 的引脚以及功率电阻，从而通过功率电阻实现被动均衡。均衡功能配置可对开关命令做出响应，或者在规定的一段时间内运行。

此器件通过连接的串联电池组供电，并且所需的全部电压均由内部产生。

## 7.2 功能框图



## 7.3 特性说明

### 7.3.1 模块说明

#### 7.3.1.1 电源

bq76PL455A-Q1 由内部产生的稳定电压供电运行。内部稳压器的输入为用于监视器件的电芯组。电源由串联电芯两端的引脚提供，以便将电芯失衡的可能性降至最低。在大多数应用中，bq76PL455A-Q1 采用内部电源供电运行。

特性说明 (接下页)

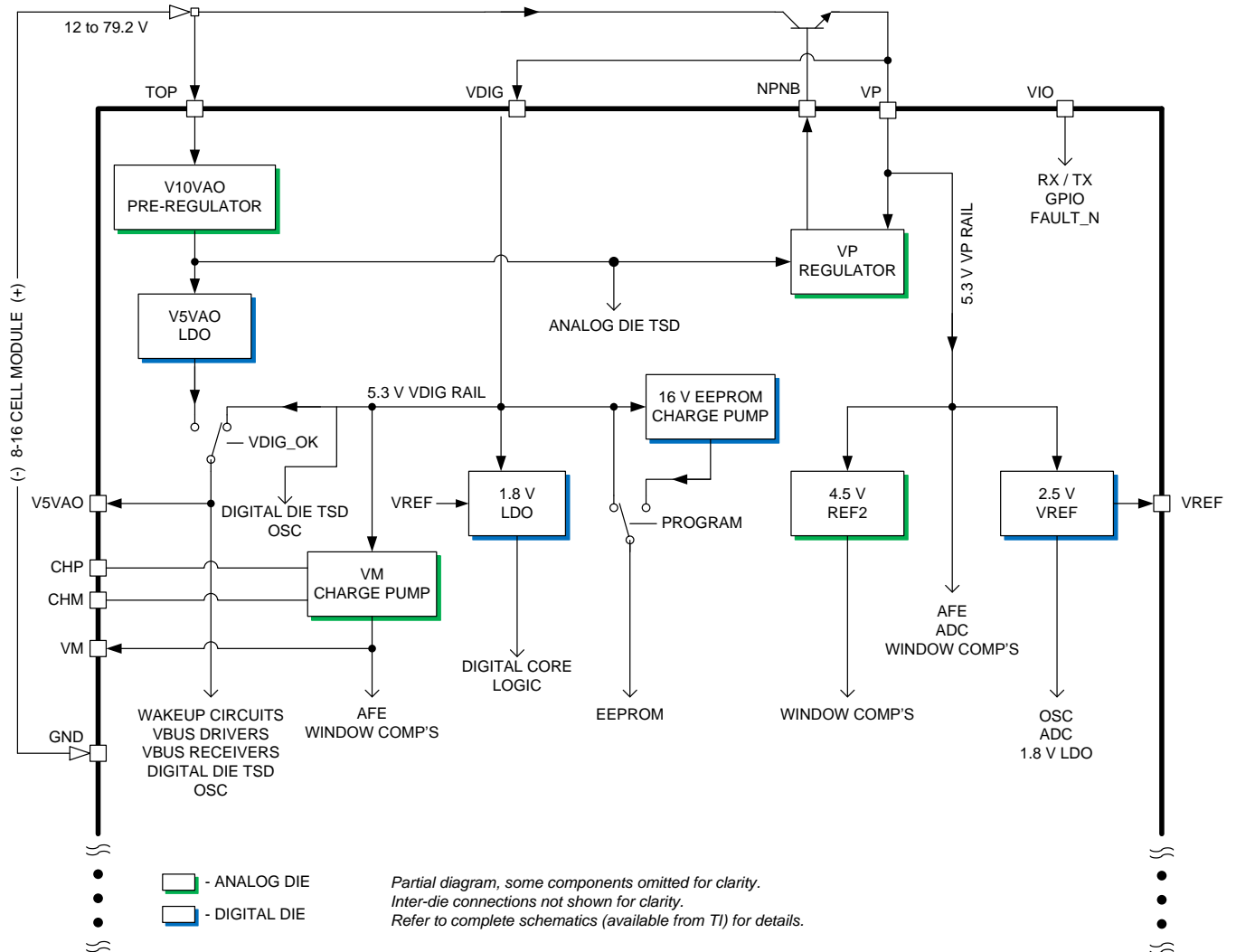


图 13. 电源流向图

特性说明 (接下页)

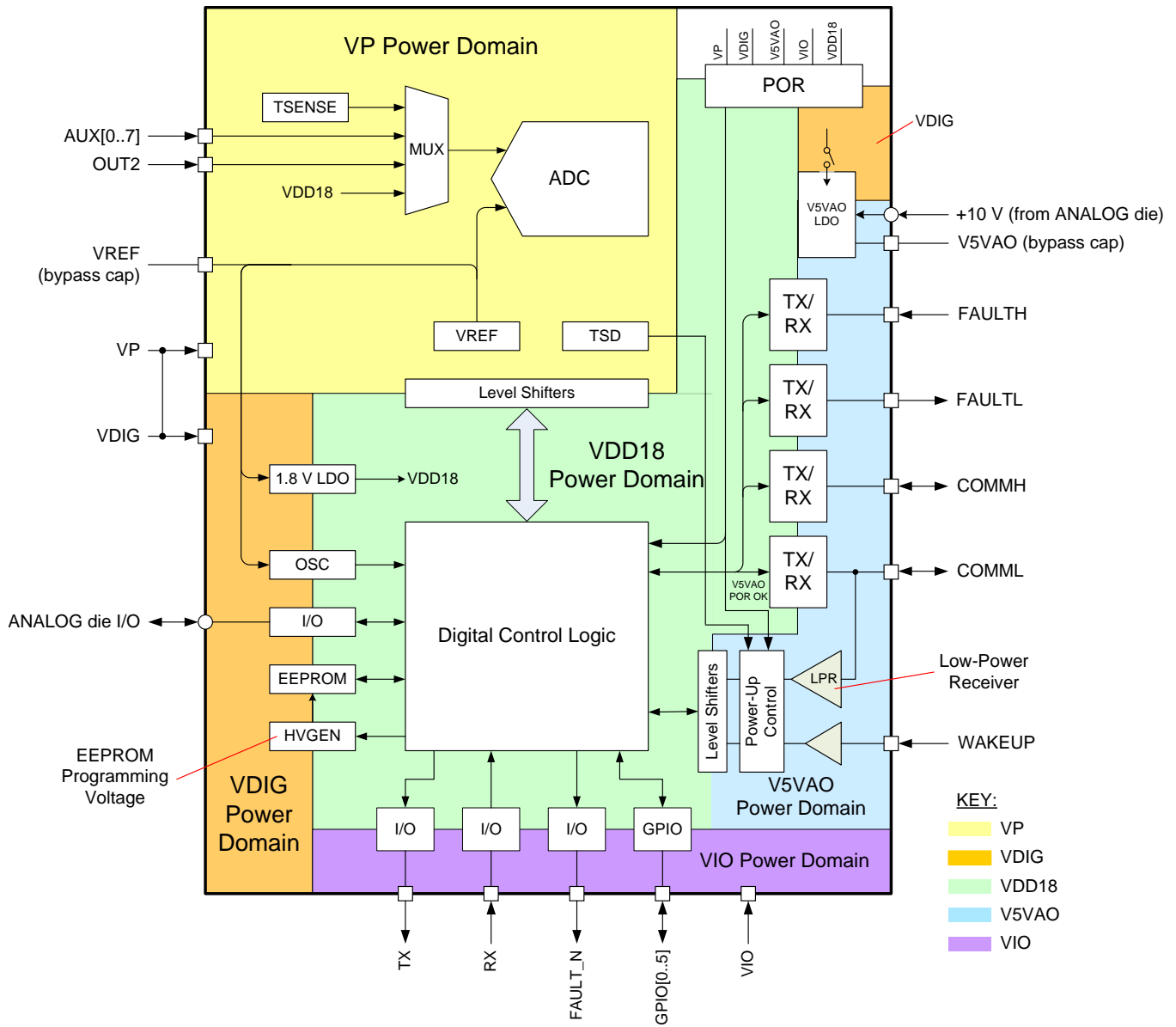


图 14. 数字芯片电源域

特性说明 (接下页)

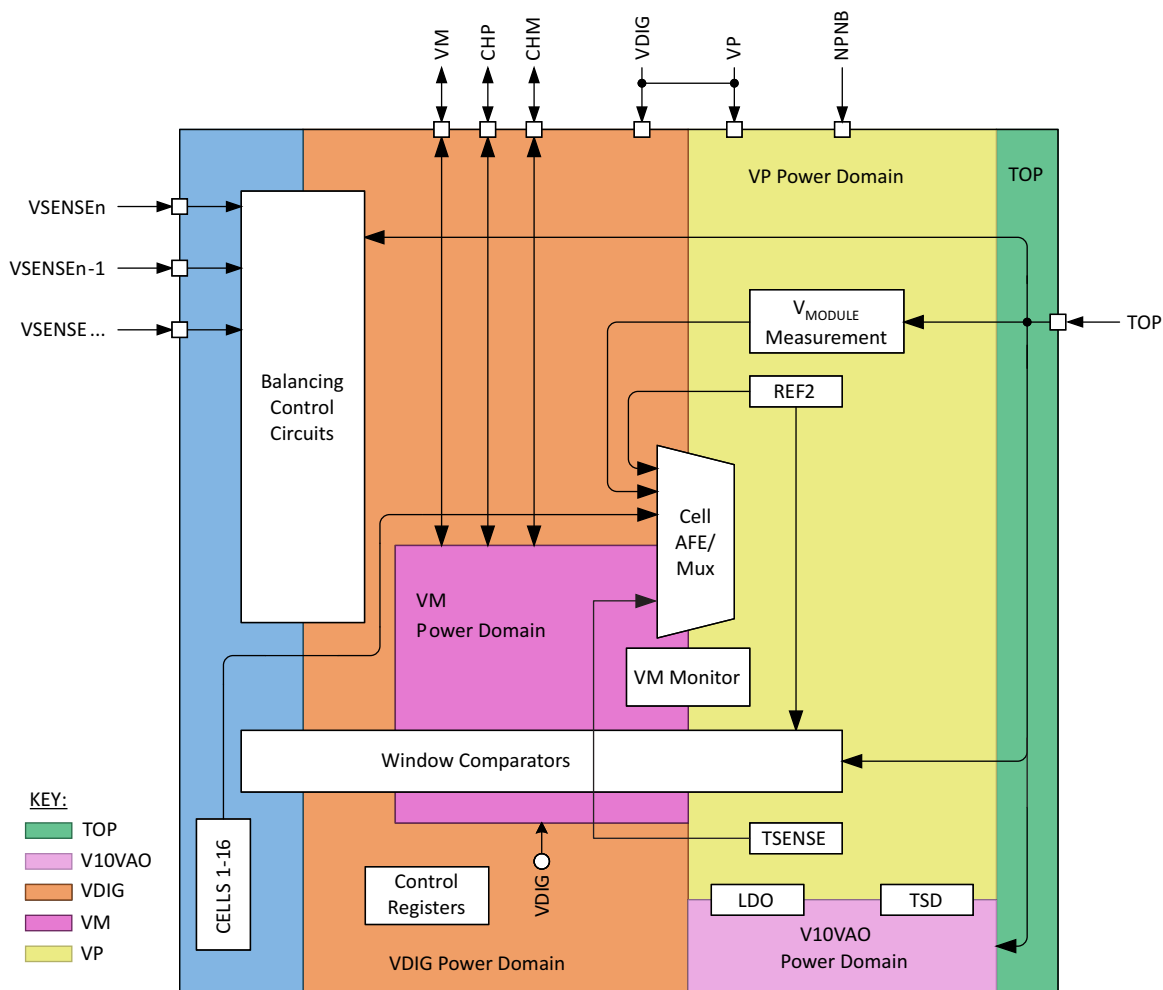


图 15. 模拟芯片电源域

7.3.1.1.1 TOP 引脚连接

bq76PL455A-Q1 通过 TOP 引脚与电芯模块电池组顶端连接，通常外接串联电阻和电容并接地，以构成低通滤波器。低通滤波器设计的时间常数通常与 VSENSE 输入引脚的时间常数近似。最小推荐值为 100Ω 和 0.1μF。详细信息，请参见应用和实现部分。

7.3.1.1.2 V10VAO

V10VAO 是一个仅供内部使用的前置稳压器，由 TOP 引脚供电并且始终开启。此稳压器为 V5VAO 模块、模拟芯片 TSD 模块以及 VP 控制和稳压器电路供电。不供外部使用。

7.3.1.1.3 V5VAO

V5VAO 是一个始终开启的电源，确保持续为差分通信电路 (COMML+/-) 和 WAKEUP 输入供电。这样一来，便可保证 IC 能够一直检测 WAKEUP 信号，并通过差分通信接收到唤醒指令。V5VAO 由内部稳压器和 VDIG 电源组合供电。如果 VDIG 降到正常工作电压以下（启动期间），V5VAO 则由内部稳压器供电。一旦 VDIG 达到稳定电压，V5VAO 就直接由 VDIG 供电。



**特性 说明 (接下页)**

**注**

V5VAO 的负载能力只够满足内部 IC 需求，不得连接到外部电路。

**7.3.1.1.4 VP 稳压输出**

bq76PL455A-Q1 电源直接由连接的电芯提供。电流从 n 节电池组的顶部和底部两端提供，因此流经每节电芯的电流是相同的。集成的线性稳压器利用一个外部 NPN 晶体管（Zetex ZXTN4004K 或类似产品）在引脚 VP 上生成一个标称值为 5.3V 的电源轨。VP 既是电源输入，也是该电源的感测节点。NPNB 引脚控制稳压器的外部 NPN 晶体管。VP 到 GND 之间必须外接电容或电阻电容组合，详细信息请参见[引脚配置和功能](#)。VP 必须外接 VDIG，也可选择连接到 VIO。这两种连接都串联一个 1Ω 电阻，并单独进行去耦。在关机模式下，此稳压器处于关闭状态。

**表 1. 推荐的 NPN 晶体管特性**

参数	说明	测试条件	典型值	单位
$BV_{CEO}$	集电极-发射极电压 <sup>(1)</sup>		100	V
Beta $\beta$	增益	5mA	> 100	
$C_{CB}$	集电极-基极电容		$\leq 35$	pF
P	功率处理 <sup>(2)</sup>	有关集电极电阻的详细信息， 请参见下文。	500	mW
IC	集电极电流额定值		> 100	mA

(1) 根据实际使用的最大电芯电压选择该值，并根据工作条件和温度适当降额。

(2) 根据工作条件和温度适当降额。

在 NPN 集电极和 TOP 引脚之间添加一个集电极电阻，用以降低正常和系统故障状态下的 NPN 功耗。该电阻值的选择取决于电池组最低电压、bq76PL455A-Q1 VP/VDIG 总负载电流以及任一由 VP/VDIG 直接或间接供电的外部 I/O 电路的负载电流。此外，建议在集电极和 AGND 之间直接添加一个 1μF 去耦电容。

**7.3.1.1.5 VDIG 电源输入**

VDIG 为数字电压电源输入。该输入始终与 VP 引脚相连，正常情况下由 NPN 供电。VDIG 也可以选择由外部电源驱动，但仍然必须与 VP 相连。这一点在所有工作模式下均适用。VDIG 源由 VP 通过一个 1Ω 电阻提供。VDIG 通过引脚上一个单独的电容去耦。

**7.3.1.1.6 VDD18 稳压器**

该内部稳压器可生成 1.8V 数字电源，仅供内部器件使用。1.8V 电源不需要外部电容，而且没有引脚和外部连接。如果 VDD18 上出现故障造成电压降至稳定电压以下，则可能导致 UART 通信错误。如果故障因 LDO\_TEST 所致，可通过复位或关断/唤醒器件使其恢复正常工作。

**7.3.1.1.7 VIO 电源输入**

VIO 是用于为数字 I/O 引脚 TX、RX、FAULT\_N 和 GPIO<sub>n</sub> 供电的电压电源输入。VIO 可连接到外部稳压电源轨，与诸如微控制器的 I/O 器件共用该电源轨。或者，VIO 源也可由 VP 通过一个 1Ω 电阻提供。VIO 通过引脚上一个单独的电容去耦。

如果 VIO 未获得供电，器件将保持复位状态并在一段短暂的延迟之后进入关机模式。这为非级联系统提供了一种很好的复位机制。在关机模式下，器件一旦上电，SHDN\_STS[GTSD\_PD\_STAT] 位便会置 1。该标志位是该条件与在芯片过热情况下触发数字芯片热关断的逻辑“或”运算结果。

### 7.3.1.1.8 VM 电荷泵

此内部电荷泵用于为模拟前端 (AFE) 及其他模拟电路提供偏置。为了生成一个供内部使用的 -5V 电源轨，需要在 CHP 和 CHM 引脚之间外接飞跨电容，并在 VM 引脚上连接储能电容。该电荷泵 (VM) 在空闲模式下始终开启，在关机模式下始终关闭。VM 需要稳定运行的振荡器，并且直到其他电源电压均超过各自的 POR 阈值时才会启动。VM 电荷泵将在 COMH 上的唤醒指令开始时开始斜升。

### 7.3.2 模拟前端 (AFE)/电平转换器

bq76PL455A-Q1 AFE 最多能够监测 16 节电芯。为此，提供了 17 个 VSENSE 输入，分别标记为 VSENSE0 至 VSENSE16。bq76PL455A-Q1 器件经过设置可对串联的全部或部分电芯进行采样。采样总是选择从顶端电芯开始，到底端电芯结束。测量期间，AFE 选择被逻辑模块寻址的电芯，并将被检测的电芯电压（增益为 1）向下转换为以地到基准的 OUT1 引脚。关于 AFE 输出 (OUT1) 的元件选择，请参见本文中的相关部分。

AFE 的模拟输出通过一个内部 1.2kΩ 串联电阻连接到 OUT1。OUT1 从外部连接到 OUT2。在 AFE 和 ADC 之间进行此外部连接时，需要放置一个外部滤波电容以构成 RC 滤波器，从而降低噪声带宽。该滤波电容将延长 ADC 输入信号的稳定时间。可以在 ADC 采样时间、滤波和精度之间进行权衡。为实现最佳测量精度，AFE 输出必须稳定在 1/4 ADC LSB 以内。

### 7.3.3 ADC

bq76PL455A-Q1 器件中的 ADC 是一款 14 位逐次逼近寄存器 (SAR) ADC。该 ADC 具有 3.44μs 的固定转换（保持）时间，采样间隔或转换间隔可由用户选择。采样间隔决定相邻两次转换之间的采样（跟踪）稳定时间，这段时间通常用于使 OUT1 引脚上的输入电容在两次转换之间稳定下来，以及内部稳定用途。

数字芯片上提供有 ADC 输入多路复用器，借此可连接到：

- OUT1 上的 AFE（模拟芯片）多路复用器输出，用于测量：
  - 最多 16 条电芯电压通道
  - V<sub>MODULE</sub> 电压
  - 模拟芯片的内部温度
  - REF2 模拟芯片基准
  - 模拟芯片上的 VM (-5V) 电荷泵生成的电压源
- 数字芯片上的测量通道：
  - 8 条 AUX 输入通道
  - 数字芯片上的 VDD18 1.8V 电压源
  - 数字芯片的内部温度

在两种平均值计算模式下，ADC 可设置为获取单个采样或多个采样。该选择通过 OVERSMPL[CMD\_OVS\_CYCLE] 设置。

#### 7.3.3.1 通道选择寄存器

通过设置 CHANNELS 和 NCHAN 寄存器中的位来选择测量的通道。每条通道均可设为单独测量。用户可编程的校正因数可用于电芯和 AUX 通道。对于不同类型输入（即电芯、AUX 和内部测量），转换时间可由用户单独编程。

NCHAN 寄存器设置供器件使用的 VSENSE 通道（电芯输入）数量。未使用通道从通道 16 开始依次往下。该寄存器用于设置使用的电芯数量，例如，14 节电芯编程为 0x0E。该寄存器还可设置屏蔽未使用通道的电芯过压和欠压故障，以及关机与通道关联的 UV 和 OV 比较器。空闲通道（两次采样间隔之间多路复用器所在的通道）设为该寄存器中的值。这使得 OUT1 引脚能够保持住滤波电容电压，从而确保在下一个周期首先被采样。

### 7.3.3.2 平均值计算

用于 ADC 平均测量的过采样次数可编程为 2、4、8、16 或 32 次。bq76PL455A-Q1 器件对各个采样进行算术平均值计算，然后输出一个 16 位（14 位 + 2 个附加位，附加位由平均值计算产生）平均测量值。无法获取用于计算平均值的各个采样值。

如图 16 所示，ADC 首先对所有选定的电芯电压进行平均值计算，然后对所有选定的 AUX 输入通道进行平均值计算，接着按图中顺序对 CHANNELS 寄存器选定的任意剩余通道进行平均值计算。根据 OVERSMPL 寄存器中 CMD\_OVS\_CYCLE 位的状态，按照下列程序之一对电压和 AUX 通道进行过采样：

- 当 CMD\_OVS\_CYCLE = 1（循环平均值计算）时，每条通道采样一次，依次完成对全部通道的采样后，再执行新一轮过采样
- 当 CMD\_OVS\_CYCLE = 0（非循环平均值计算）时，每条通道采样多次，依次更换通道，从而完成对全部通道的采样。

图 16 的左右两部分分别显示了这两种过采样。

进行过采样时，可参考表 2 给出的首次采样后每条通道的过采样周期设置。首次采样可编程不同的周期（请参见表 2），不同周期时的所有后续采样如表 3 所示。首次采样周期和后续采样周期彼此独立。

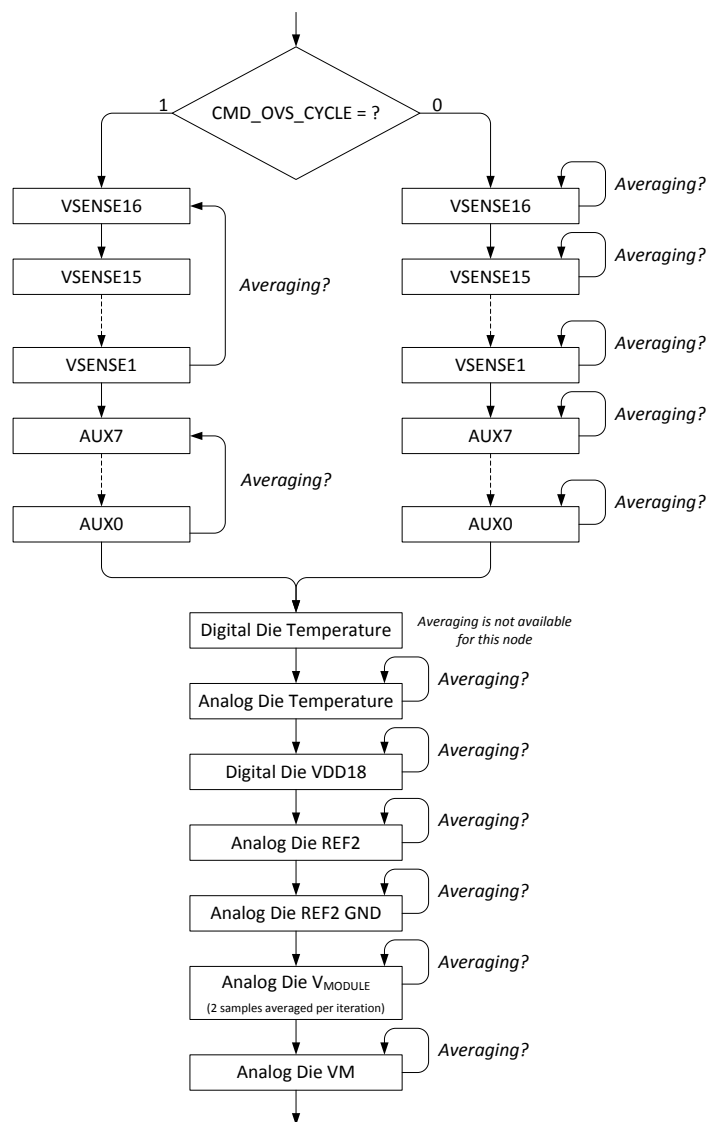


图 16. 采样/过采样（平均值计算）顺序

**表 2. 通道采样周期设置**

通道	首次采样	其他采样（平均值计算）	
		CMD_OVS_CYCLE=0	CMD_OVS_CYCLE=1
VSENSEn (n=1..16)	ADC_PERIOD_VOL	CMD_OVS_HPER	ADC_PERIOD_VOL
AUXn (n=0..7)	ADC_PERIOD_AUXn	CMD_OVS_GPER	ADC_PERIOD_AUXn
DIGITAL DIE TEMP <sup>(1)</sup>	大约 50μs	不可用	不可用
ANALOG DIE TEMP	ADC_PERIOD_TEMP	CMD_OVS_HPER	CMD_OVS_HPER
VDD18	大约 30μs )	CMD_OVS_GPER	CMD_OVS_GPER
ANALOG DIE VREF	ADC_PERIOD_REF	CMD_OVS_HPER	CMD_OVS_HPER
MODULE MONITOR <sup>(2)</sup>	ADC_PERIOD_MON	CMD_OVS_HPER	CMD_OVS_HPER
VM	ADC_PERIOD_VM	CMD_OVS_HPER	CMD_OVS_HPER

(1) 过采样（平均值计算）不适用于该测量。

(2) TSTCONFIG[MODULE\_MON\_EN] 决定进行 2 次转换还是 1 次转换。

ADC\_PERIOD\_VOL 位设置指定通道的两次 ADC 采样之间的间隔，不管过采样与否。当 CMD\_OVS\_CYCLE = 1 时，电芯通道和 AUX 通道的过采样周期保持在固定值，分别为 CELL\_SPER[ADC\_PERIOD\_VOL] 和 AUX\_SPER[ADC\_PERIOD\_AUX] 设定的单采样周期。而当 CMD\_OVS\_CYCLE = 0 时，电芯通道的过采样周期由 CMD\_OVS\_HPER 位设置，AUX 通道的过采样周期由 CMD\_OVS\_GPER 位设置。

在 OVERSMPL 寄存器中，CMD\_OVS\_HPER 位必须编程为 12.6μs，CMD\_OVS\_GPER 位可编程为 4.13μs 到 12.6μs 之间的值。

每次采样执行完初始采样周期之后，所有其他通道的过采样周期由 CMD\_OVS\_GPER 和 CMD\_OVS\_HPER 位设置，如表 2 所示。

通过写入 CMD 寄存器来启动电压采样程序。这通常通过向 CMD 寄存器发送一个 BROADCAST Write\_With\_Response\_Command 来完成。使用 BROADCAST 版本的同步采样通道命令可使级联中的所有器件同时采样。也就是说，所有器件同时开始对其各自的电芯采样，接着对各自的 AUX 采样，等等。

### 7.3.3.3 推荐的采样周期

关于推荐的初始设置，请参见表 3。允许采用其他设置；更多信息请参见[应用和实现](#)。

删除了 中的 TSD (DIG) 行和注 4

**表 3. 推荐的 ADC 采样周期和设置**

测量参数	周期 <sup>(1)</sup>		周期寄存器 <sup>(2)</sup>	
	首次采样	第 2-8 次采样	名称	出厂值
VCELL	60μs	12.6μs	CELL_SPER	0xBC
VAUX	12.6μs	12.6μs	AUX_SPER	0x44444444
VMODULE	1000μs	12.6μs	TEST_SPER	0xF999
Die Temp (ANL)	100μs	12.6μs	CELL_SPER	0xBC
Die Temp (DIG)	50μs <sup>(3)</sup>	不可用	不可用	不可用
VM	30μs	12.6μs	TEST_SPER	0xF999
VDD18	30μs	12.6μs	不可用	不可用
REF2	30μs	12.6μs	TEST_SPER	0xF999

(1) 采样周期和平均值计算模式将影响器件精度。模数转换器 (ADC): 模拟前端中的“电气特性，ADC”规定了器件精度以及实现规定精度所需的寄存器设置（包括采样周期）。允许采用其他设置。如果不采用电气特性表中规定的设置，器件精度不能得到保证。

(2) 使用的其他寄存器设置：OVERSMPL = 0x7B；PWRCONFIG = 0x80

(3) 该参数不可编程。虽然未进行平均值计算，但设计中存在一段针对 ADC 测量芯片温度的固有延迟。

### 7.3.3.4 VSENSE 输入通道

VSENSE 输入通道测量各电芯电压，测量范围为 1V 到 4.95V。每个输入应外接一个低通滤波器 (LPF) 来降低输入噪声，并连接一个齐纳二极管，以便在随机热插拔电芯时保护器件。LPF 典型值范围：电阻 100Ω 至 1kΩ，电容 0.1μF 至 1μF。由于系统级噪声或串联电阻过多的 IR 损耗，超出该范围取值时会降低测量精度。

把不用的输入短接到顶端电芯。例如，在 14 节电芯系统中，将不用的 VSENSE15 和 VSENSE16 输入连接到 VSENSE14。通道按从低到高的顺序使用，VSENSE0 接到底部电芯的 (-) 引脚。

这些通道 ADC 转换返回的值通过以下公式转换为电压：

$$V_{CELL} = [(2 \times VREF) / 65535] \times READ\_ADC\_VALUE \quad (1)$$

总的通道测量精度受多种因素影响，包括但不限于 IR 回流引起的变化、板级应力、外部元件的电流泄露以及采样方法等。强烈建议最终用户按照 [应用和实现](#) 部分所述执行“增益”和“偏移”校准。

### 7.3.3.5 AUXn 输入通道

AUXn 输入通道用于测量外部模拟电压，测量范围约为 0V ~ 5V。这些通道的典型用途是使用热敏电阻测量温度。为达到最佳工作性能，AUXn 输入通道需要一个简单的外部低通滤波器来降低高频噪声。其 RC 值取决于用户的应用需求。

这些通道 ADC 转换返回的值通过以下公式转换为电压：

$$V_{AUX} = [(2 \times VREF) / 65535] \times READ\_ADC\_VALUE \quad (2)$$

### 7.3.3.6 V<sub>MODULE</sub> 测量结果转换为电压

V<sub>MODULE</sub> 是测得的从 TOP 引脚到 GND 的电压。该值由一个内部电阻分压器进行 1/25 分压。置位 TSTCONFIG[MODULE\_MON\_EN] 可使能 V<sub>MODULE</sub> 电压的测量。使能或禁止测量以协助自检。设置为 0 时，通道测量结果应接近 0V。

该通道 ADC 转换返回的值可通过以下公式转换为电压：

$$V_{MODULE} = (((2 \times VREF) / 65535) \times READ\_ADC\_VALUE) \times 25 \quad (3)$$

### 7.3.3.7 数字芯片温度测量

将 CHANNELS[CMD\_TSEL] 置 1 后，会在执行正常 ADC 测量序列的过程中对数字芯片温度进行测量。报告结果是来自于温度传感器的电压，并非实际温度。

虽然该通道未执行平均值计算，但会按照配置的过采样流程，执行同样的采样时序。

FAULT\_SYS[INT\_TEMP\_FAULT] 会根据当前存储的测量结果和阈值持续进行更新。在正常温度范围内采样温度可以清除故障。

转换公式：

$$\text{内部数字芯片温度 } ^\circ\text{C} = (V_{ADC} - 2.287) \times 131.944 \quad (4)$$

#### 7.3.3.7.1 自动温度采样

初始化完成后，内部定时器会控制数字芯片温度传感器每秒采样一次。不执行任何过采样。当出现对数字芯片温度传感器进行采样的某个命令或自动检测周期时，定时器会复位。命令会中断自动温度采样，但是如果该命令不对数字芯片温度进行采样，则自动温度采样将在该命令结束时立即进行。这样会导致采样值在没有采样请求的情况下出现变化。

#### 7.3.3.8 模拟芯片温度测量

将 CHANNELS[CMD\_HTSEL] 置 1 后，可将模拟芯片温度测量编程设置为正常 ADC 测量序列的一部分。报告结果是来自于温度传感器的电压，并非实际温度。



不对该测量值执行内部阈值校验。为进行自检，微控制器应将该测量值同转换的数字芯片温度进行比较，并判断它们报告的温度是否相同。模拟芯片温度测量比数字芯片温度测量更加精确。因此，应将数字芯片温度测量值视为是对模拟芯片温度监控器所测温度的大致估算。主机固件必须考虑两种测量值之间存在的偏移。

转换公式：

$$\text{内部模拟芯片温度 } ^\circ\text{C} = (V_{\text{ADC}} - 1.8078) \times 147.514$$

其中

$$\bullet V_{\text{ADC}} = [(2 \times V_{\text{REF}}) / 65535] \times \text{READ\_ADC\_VALUE} \quad (5)$$

### 7.3.3.9 VM 测量结果转换为电压

不会对该测量值执行内部阈值校验。期望微控制器检查该测量值是否处于正确范围内。

该通道 ADC 转换返回的值可通过以下公式转换为电压：

$$\text{VVM} = -2 \times [(2 \times V_{\text{REF}}) / 65535] \times \text{READ\_ADC\_VALUE} \quad (6)$$

### 7.3.3.10 V5VAO、VDIG、VDD18 测量结果转换为电压

这些通道 ADC 转换返回的值可通过以下公式转换为电压：

$$V_{\text{ADC}} = [(2 \times V_{\text{REF}}) / 65535] \times \text{READ\_ADC\_VALUE} \quad (7)$$

这些测量值不会执行内部阈值校验。期望微控制器检查这些测量值是否处于正确范围内。

### 7.3.3.11 自动监测

自动监测会对 AM\_CHAN 寄存器中的用户自定义通道组进行周期性采样。转换结果不在通信通道上自动传输，但可通过微控制器读取。自动监测会自动检测非屏蔽故障条件，而不需要发送转换命令。当自动监测运行时，部件将完全供电并在空闲状态下保持唤醒。自动监测不影响二级保护比较器运行。

故障检测可完全正常工作，与自动监测模式禁用时一样。

#### 注

在开始请求 ADC 采样、运行校验和测试等任何新操作之前，务必禁用自动监测功能。

启用后，自动监测仅在 ADC 转换期间将 STATUS[AUTO\_MON\_RUN] 置 1。

通过将 AM\_PER[AUTO\_MON\_PER] 设为非零值可启用自动监测功能。当 AM\_PER[AUTO\_MON\_PER] 非零时，将 STATUS[AUTO\_MON\_RUN] 置 1 也可重新启动自动监测功能。这可以使自动监测功能测量周期与系统操作保持同步，并且/或者使级联的 IC 之间保持同步。

### 7.3.4 热关断

当任一芯片上的两个热关断 (TSD) 传感器之一或全部检测到过温条件时，会产生热关断。这两个传感器在无交互的情况下独立运行，并且独立于模拟和数字芯片传感器。每个传感器都拥有一个单独的寄存器状态指示标志。当出现 TSD 故障时，该部件立即进入关断状态。要唤醒该部件，请执行正常的唤醒程序。bq76PL455A-Q1 不会自动退出关断状态。直到温度下降到低于 TSD 阈值时，才可以将其唤醒。一旦唤醒，SHDN\_STS[GTSD\_PD\_STAT] 或 (SHDN\_STS[ANALOG\_PD\_STAT]&& SHDN\_STS[HTSD\_PD\_STAT]) 位将置 1。

### 7.3.5 电压基准 (ADC)

VREF 引脚接收 ADC 的精确内部电压基准。该基准需要在引脚 VREF 和 AGND 之间并联两个 X7R 或性能更好的滤波电容；有关建议值及 PCB 布局注意事项，请参见[应用和实现](#)。



### 7.3.6 电压基准 (REF2)

窗口比较器有一个 4.5V 内部电压基准。该基准不接到外部引脚。要检查该基准，请通过 CHANNELS[CMD\_REFSEL] 位将其选中。

### 7.3.7 被动均衡

16 个内部驱动器通过标记为 EQ1...EQ16 的引脚，分别独立控制各电芯的电芯均衡。当器件通过寄存器 CBENBL 发出均衡命令后，bq76PL455A-Q1 将 EQ(N) 输出置为有效，切换到 VSENSE(N) 轨并接通 Q<sub>BAL</sub>。寄存器位置为无效时，EQ<sub>n</sub> 位切换到 VSENSE<sub>n-1</sub> 轨，关断 Q<sub>BAL</sub>，并将均衡电流降为零。为使均衡操作正常工作，必须设置 TSTCONFIG[EQ\_SQUEEZE\_EN] = 0 以禁用断线检测 (OWD) 功能。

若 CBCONFIG[BAL\_CONTINUE] 设为“0”，则出现故障时 bq76PL455A-Q1 会禁用均衡功能。相应的 CBENBL 寄存器位会清零以指示这种事件。不过，存在一种例外情况。由 FALUT\_DEV[USER\_CKSUM\_FLT] 位指示的用户校验和故障不会禁用均衡功能。下文描述了相关情形：

- **BAL\_CONTINUE = 0:** CBENBL 设为 0 并且禁用均衡功能，直到故障清除，故障状态位清零。将丢失有关均衡对象的信息。CBCONFIG 中的 BAL\_TIME 位没有任何变化。于是 CBENBL 必须重新写入所需均衡操作。
- **BAL\_CONTINUE = 1:** CBENBL 和 CBCONFIG 不受任何影响，并且所有正在进行的均衡继续执行。

更改 CBENBL 寄存器会产生校验和故障并导致 FAULT\_DEV[USER\_CKSUM\_ERR] 置 1。这可能是为启用电芯均衡功能而执行置位的结果，也可能是由于故障或 CBTIME 结束而导致寄存器复位的结果。

仅当 CBENBL 中任一位置 1 时，内部均衡控制电路才会上电。有关选择外部被动均衡组件的详细信息，请参见 [被动电芯均衡电路](#)。

### 7.3.8 通用输入/输出 (GPIO)

bq76PL455A-Q1 具备 6 个 GPIO 引脚。地址为 0x78–7D 的寄存器 GPIO\_xxx 控制 GPIO 行为。每个引脚都可编程为输入或输出引脚。

每个 GPIO 引脚可拥有一个内部上拉或下拉电阻，使引脚在外部电路断电时保持确定状态。上拉或下拉电阻配置处于 GPIO\_PU 及 GPIO\_PD 寄存器中。上拉/下拉电阻在内部连接到电源 VIO。电阻值可参见 [数字输入/输出：唤醒](#) 部分的电气特性表。

GPIO 引脚也能触发故障条件。经过编程的 GPIO 可通过将寄存器 GPIO\_FLT\_IN 的相应位置 1 来触发故障指示。

FAULT\_GPI 寄存器和 DEVCONFIG[UNLATCHED\_FAULT] 位控制器件对已启用 GPIO 引脚触发的故障的响应行为。用于触发故障时，GPIO\_DIR 寄存器中的常用引脚配置为输入。

### 7.3.9 到主机微控制器的 UART 接口

UART 接口遵循标准串行协议 8-N-1，其发送的信息依次为 1 个起始位、8 个数据位以及 1 个停止位。总共 10 位组成一个字符时间。已接收的数据位将进行 16 次过采样，以提高通信可靠性。

UART 通过 TX 引脚发送数据，通过 RX 引脚接收数据。当发送器空闲时（未发送数据），TX = 1。RX 输入引脚处于相同的空闲状态，RX = 1。不用时（即，菊花链中的非底层器件），可使用连接 VIO 的上拉电阻使 RX 线保持高电平。存在 VIO 时，不允许 RX 引脚悬空。

#### 7.3.9.1 UART 发送器

通过 TX\_HOLDOFF 寄存器可将发送器配置为在接收最后一位以及开始传输之前等待指定的时长。TX\_HOLDOFF 寄存器指定 bq76PL455A-Q1 将会等待的位周期数，为微控制器在传输结束时切换总线方向留出时间。

### 7.3.9.2 UART 接收器

UART 接口设计在半双工模式下工作。因此，器件在 TX 引脚传输数据时将忽略 RX。为避免向菊花链接口发送数据时发生冲突，主机微控制器必须等到器件向微控制器传输的所有字节接收完毕，才能尝试向菊花链接口发送数据或命令。如果微控制器未等到前一事件的响应接收完毕就开始新事件，则通信可能会被挂起且微控制器可能需要发送通信清除（见[通信清除（中断）检测](#)）或通信复位（见[通信复位检测](#)）以恢复正常通信。

### 7.3.9.3 波特率选择

到微控制器的通信通道的波特率在 COMCONFIG[BAUD] 寄存器中设置，包括 125k/250k/500k/1M。通信复位之后的默认速率为 250k。POR 之后的默认速率通过 EEPROM 中存储的 COMCONFIG[BAUD] 寄存器的值选定。

当该寄存器中的值改变后，新波特率将在接收完某个包含新设置和 CRC 的有效数据包之后生效。下一数据包将采用新波特率发送，并且器件传输的所有数据包都将以新速率发送。可以随时改变波特率，也可以选择将新波特率存储在 EEPROM 中，作为 POR 后的新默认值。更改波特率之后，在采用新波特率发送第一个数据包之前要等待至少 10 $\mu$ s。

COMCONFIG[BAUD] 寄存器中的值仅影响 TX 和 RX 引脚用于微控制器通信的波特率。菊花链垂直通信总线波特率为一个更高频率的固定值，并且用户不可修改。级联中的所有器件与底层器件的波特率设置必须相同，这样才能从级联器件中读取数据。

### 7.3.9.4 通信清除（中断）检测

利用通信清除来复位接收器，以寻找帧起始并重新同步。

接收器不断监视 RX 线是否符合中断 (<BRK>) 条件。如果 RX 线保持低电平的时间不短于  $t_{\text{COMM\_BREAKmin}}$  位周期（大约 1 个字符时间），则检测出中断。若发送超过  $t_{\text{COMM\_BREAKmax}}$  位周期，可能导致识别为通信复位，而不是预期的通信清除。检测出中断后，会将 STATUS[COMM\_CLEAR] 标志置 1。

### 7.3.9.5 通信复位检测

如果 RX 线保持低电平的时间大约超过  $t_{\text{COMM\_RESETmin}}$ ，则检测出通信复位。发送通信复位的主要目的是在波特率被误改或未知时恢复器件。波特率无条件复位为 250kb/s 的出厂默认值，与 EEPROM COMCONFIG 寄存器中存储的值无关。这会将波特率设置为已知的固定值（250k 波特）并会将 STATUS[COMM\_RESET] 标志置 1。

### 7.3.9.6 通信超时

根据来自于 UART 或差分级联通信的有效数据包缺失情况，可以对两个超时值进行编程。这两个时间可在通信超时 (CTO) 寄存器的两位字段中设置。有效数据包的定义为任何包含有效 CRC 的数据包。

#### 7.3.9.6.1 通信超时故障

寄存器 CTO[COMM\_TMOUT\_PER] 设置任一通信接口的有效通讯的最大间隔时间，会产生 COMM\_TIMEOUT 故障。

为了能够在关断产生之前检测到通信超时故障，务必将 CTO[COMM\_TMOUT\_PER] 设置得小于 CTO[COMM\_PD\_PER]。

#### 7.3.9.6.2 通信超时断电（关断）

当 UART 或差分级联通信接口无有效通信的时间超过此时间后，CTO[COMM\_PD\_PER] 会强迫器件关断。

### 7.3.10 级联菊花链通信

在级联配置中，主微控制器首先使用 UART 通信接口与 bq76PL455A-Q1 器件通信，请参见图 17。然后，通信采用专用差分通信协议通过由 COMMH+/- 和 COMML+/- 引脚互连组成的 AC 耦合差分链路转发到所连从 bq76PL455A-Q1 器件的菊花链。

菊花链中的每个器件可对信号驱动电平起缓冲作用。信号不会被重新同步时钟或滤波；信号通过器件后不会发生变化并且无论目标器件如何，所有级联都可以看见所有数据序列。在向菊花链中下一个器件传送前，不会对数据包进行验证。单独寻址或组寻址器件在接到数据包并验证地址、消息内容及 CRC 正确无误后，将立即执行该命令（例如，开始 ADC 转换）。

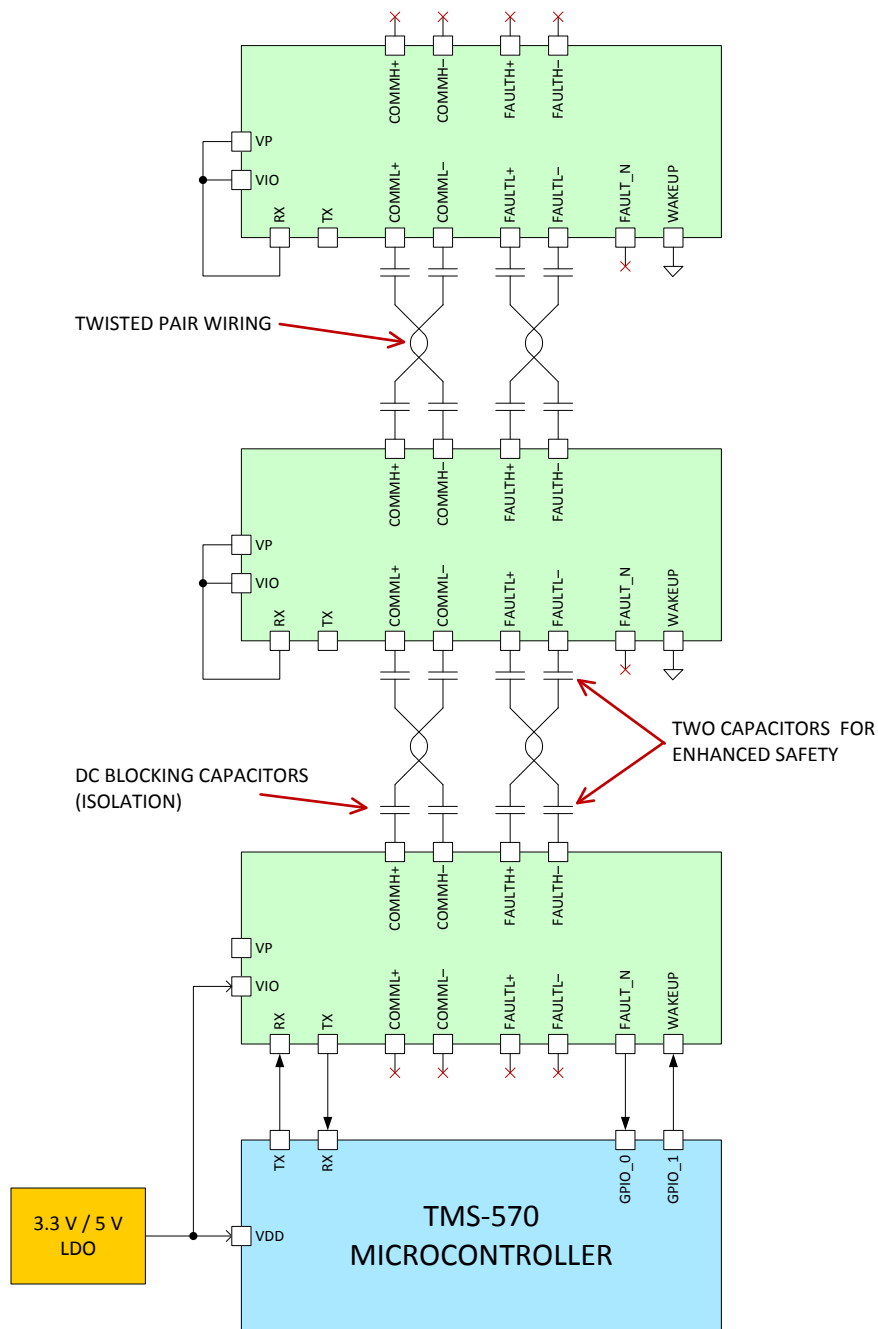


图 17. 简化的级联通信连接

### 7.3.10.1 差分通信

bq76PL455A-Q1 采用两个差分通信链路，分别执行不同任务。发送器和接收器使用的硬件相似。COMMH+/- 和 COMMML+/- 引脚对上用于数据和命令（垂直总线或 VBUS）的通信链路是双向的，其中 FAULTH+/- 引脚仅作为接收器， FAULTL+/- 引脚仅作为发送器。

## 注

无法禁用 UART 接收器 (RX)、COMMH+/- 发送器及 COMML+/- 接收器。

底层器件以可变波特率（从 125kb/s 到 1Mb/s）通过 UART 发送和接收数据。VBUS 菊花链采用专用异步协议，以 4Mb/s 的固定标称数据速率工作。每 10 位作为一个字节发送，速率为每位 250ns 或每字节 2.5μs。底层器件采用单端串行接口选择的波特率，在连接主机系统的单端接口上重发与差分串行接口往来的数据。菊花链中所有 bq76PL455A-Q1 器件应设置为相同的波特率，以使器件之间的时序保持一致。

VBUS 接口采用 UART 协议的修改版本，以便与 UART 协议相互转换。传输一位（包括两个半位）需要 250ns。这实际上是一个相移键控 4MHz 信号，因此传输结果有 4MHz 和 2MHz 两个成分。更多信息请参见图 18。

### 7.3.10.2 协议描述

差分 VBUS 采用异步字节传输协议，含有一个起始位、八个数据位和一个可选的帧位。起始位始终为零。数据以 LSB 形式串数，并且每一位均以周期对称的形式出现，使得发送信号不存在直流分量。零采用前半位周期低、后半位周期高的形式传输。一采用前半位周期高、后半位周期低的形式传输。帧位为一会导致该字节被丢弃并且字节中止标志 (FAULT\_COM[ABORT\_H 或 ABORT\_L]) 置 1。由于在差分口上传递的数据对应于正在从单端UAR口上接收到的数据。

每当 bq76PL455A-Q1 检测到帧位为零的字节，都会将其解释为帧初始化字节。若前一帧未完成，则 FAULT\_COM[FRAM\_ERR] 置 1。

若检测到起始位，接收器会在第四个时钟沿上对输入进行采样以生成该位。由于位后面总是紧随补码，两者将进行对比，如果它们不对应，则补码错误标志 (FAULT\_COM[COMP\_ERR\_H 或 COMP\_ERR\_L]) 置 1。当某个帧内第一次发生补码错误时，会假设该位（不是补码）的第一次采样正确。（若该选择是错误的，则应检测到 CRC 故障。）如果某个帧内多次发生补码错误，则补码故障标志 (FAULT\_COM[COMP\_FLT\_H 或 COMP\_FLT\_L]) 置 1，并忽略该帧。由于器件忽略了帧的其余部分，当下一帧到达时会发生 FRAM\_ERR 错误。

接收字节时，接收器会在每个下降沿重新同步。至少每 3 位应出现一个下降沿。若在期望的第四位采样点未检测到下降沿，则沿错误标志 (FAULT\_COM[EDGE\_ERR\_H 或 EDGE\_ERR\_L]) 置 1，并且接收器将丢弃帧并返回空闲状态。

如果 bq76PL455A-Q1 器件在低侧接口 (COMML+/-) 检测到八个连续的边沿错误，而未接收到任何有效字节，则通讯模块将复位，复位方式与 SOFT\_RESET 相同。以便允许下方级联芯片发出的唤醒信号能够成功唤醒该器件。

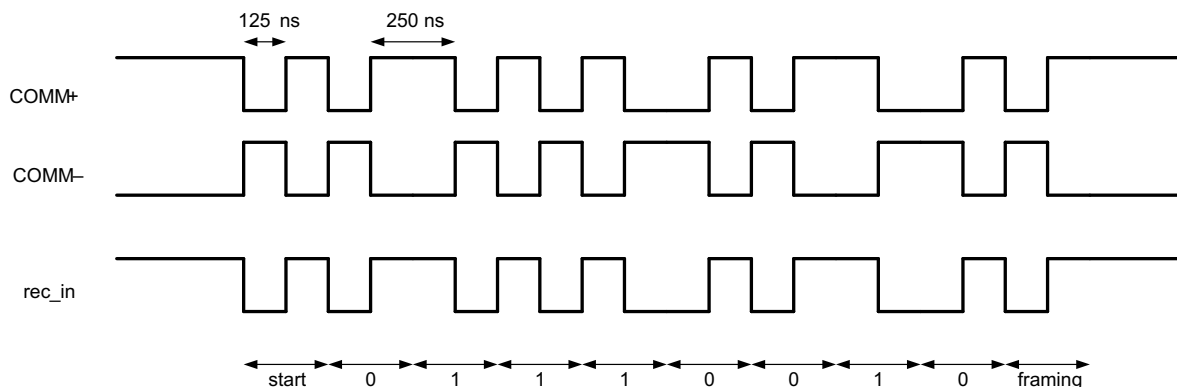


图 18. VBUS 数据示例，发送 0x4E

### 7.3.11 寄存器及 EEPROM

#### 7.3.11.1 差错校验和纠正 (ECC) EEPROM

某些选定寄存器的寄存器值永久存储在 EEPROM 中。所有寄存器还以易失性存储单元的形式存在于相同的地址，称为影子寄存器。易失性寄存器用于读取、写入及器件控制。有关 EEPROM 中包含的寄存器列表，请参见表 7。

唤醒时，bq76PL455A-Q1 首先会将寄存器汇总中的默认值加载到所有影子寄存器中。随后，bq76PL455A-Q1 将 EEPROM 的差错校验和纠正 (ECC) 评估结果中的相关 EEPROM 内容有条件地加载到这些寄存器中。

EEPROM 以 64 位块的形式加载到影子寄存器中，每个块存储有自己的差错校验和纠正 (ECC) 值。ECC 检查 EEPROM 存储数据中的单位（单错纠正）或双位（双错检测）变更。

每个块的 ECC 单独计算。系统会纠正单位错误，但只检测双位错误，不会纠正。ECC 良好的块被加载。出现错误的块被纠正，FAULT\_DEV[USER\_ECC\_COR] 或 FAULT\_DEV[FACT\_ECC\_COR] 位置位，标志差错纠正事件。该块在纠正单位错误后加载到影子寄存器中。由于逐块进行评估，因此，可能出现多个块存在每块单个可校准错误但仍可正确加载的情况。可存在多位错误并被全部纠正，但前提每个块仅存在一个错误。

但器件不会加载 ECC 对比结果不良（同一块中两个位错误）的块，且 FAULT\_DEV[USER\_ECC\_ERR] 或 FAULT\_DEV[FACT\_ECC\_ERR] 位置位，以标志故障位错误事件。默认值保留在寄存器中。这样可确保正确加载某些块（无故障或单位纠错值），而不加载另一些块。每当出现任一 FAULT\_DEV[\*\_ECC\_ERR] 置位但错误条件未通过软复位清除时，表示器件发生故障，不可使用。

#### 7.3.12 FAULT 检测和信号指示

层叠器件中的每个 bq76PL455A-Q1 通过一个与 UART 链路分离的专用差分 FAULT 链路，将任何监测到的激活/锁存故障条件通知给主微控制器。FAULTH+/- 和 FAULTL+/- 引脚实现的 AC 耦合差分信号机制类似于通信引脚 COMML+/- 和 COMMH+/-，但这种机制只使用简单的心跳信号，分别通过重复脉冲的出现与缺失来指示正常或故障状况。低占空比心跳信号会在检测到故障时停止，此时故障条件会将其中一个 FAULT\_\* 寄存器中的一个位置位。已屏蔽的故障不影响心跳信号的生成。

7.3.12.1 故障流原理图

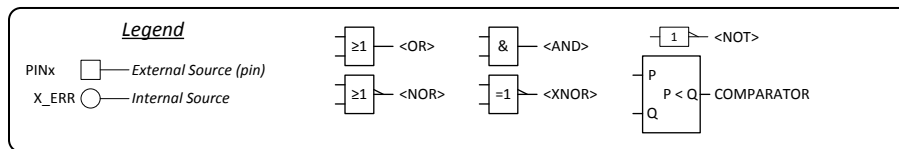
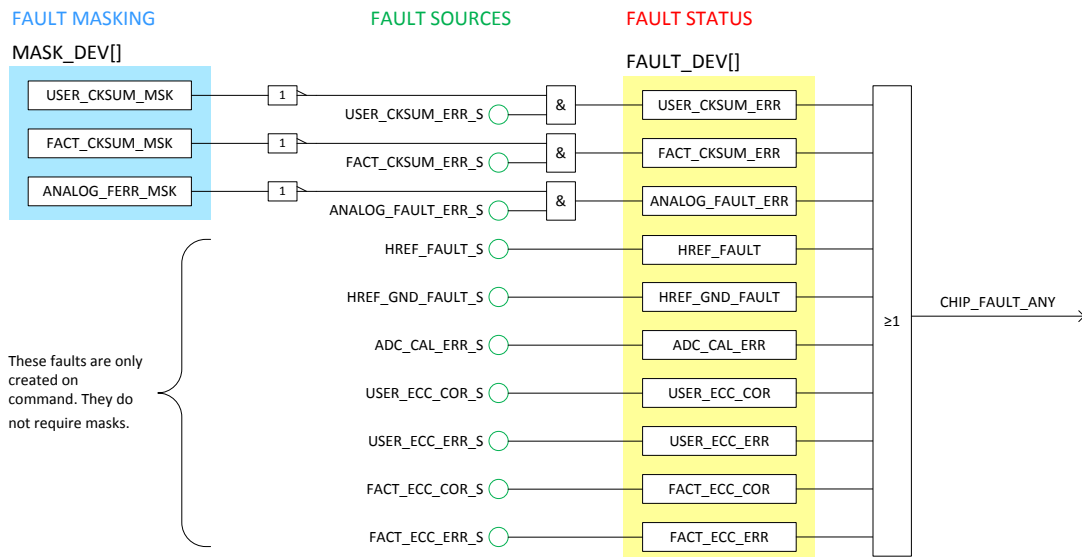
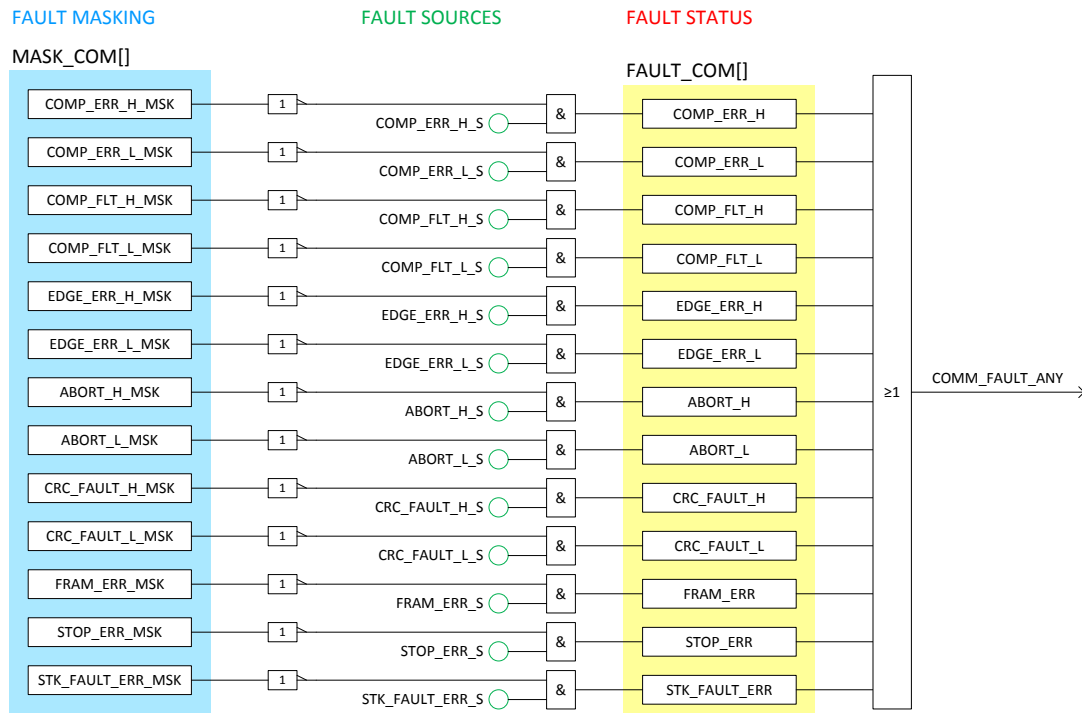


图 19. 数字量故障

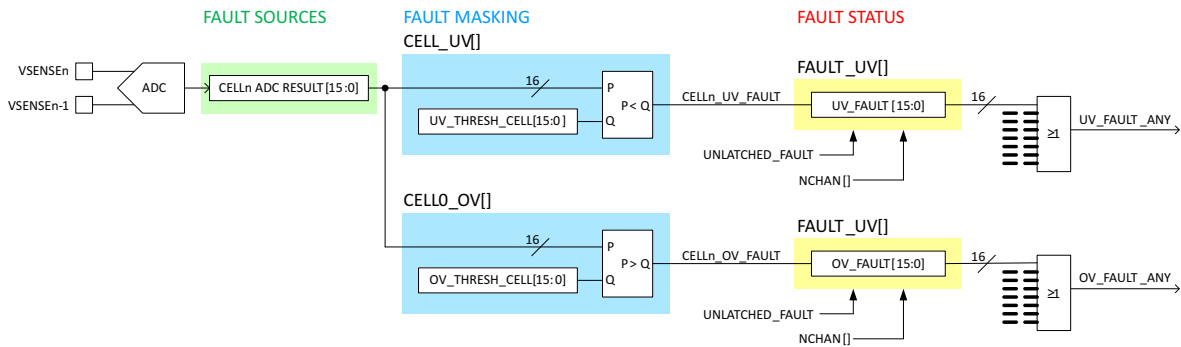
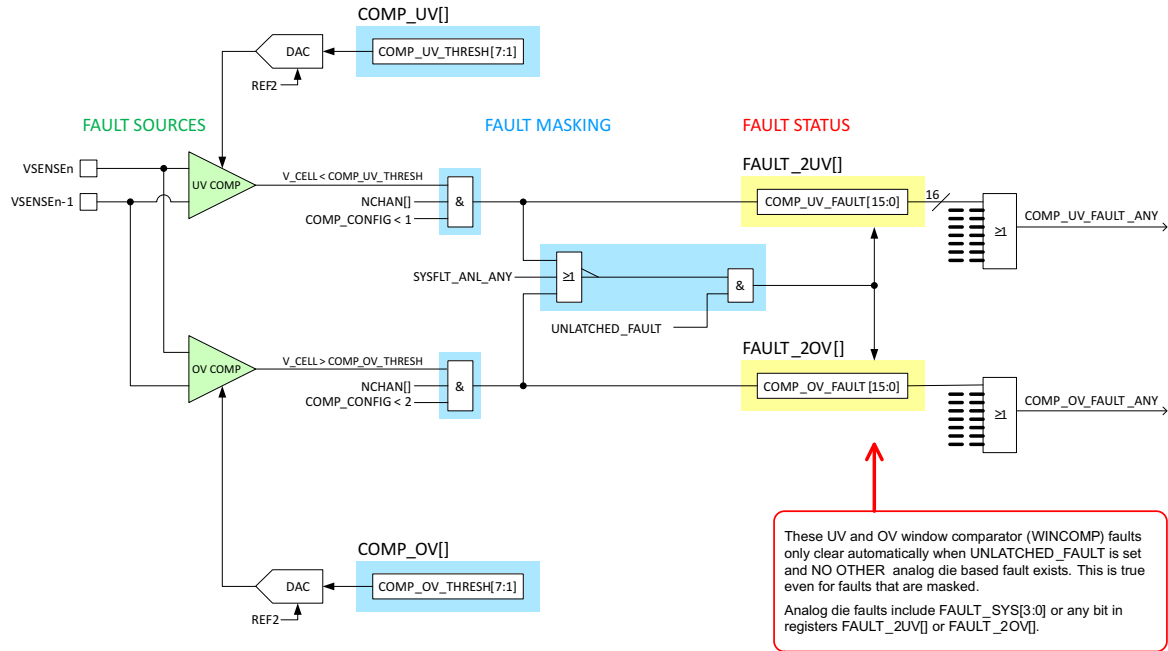


图 20. 模拟量故障



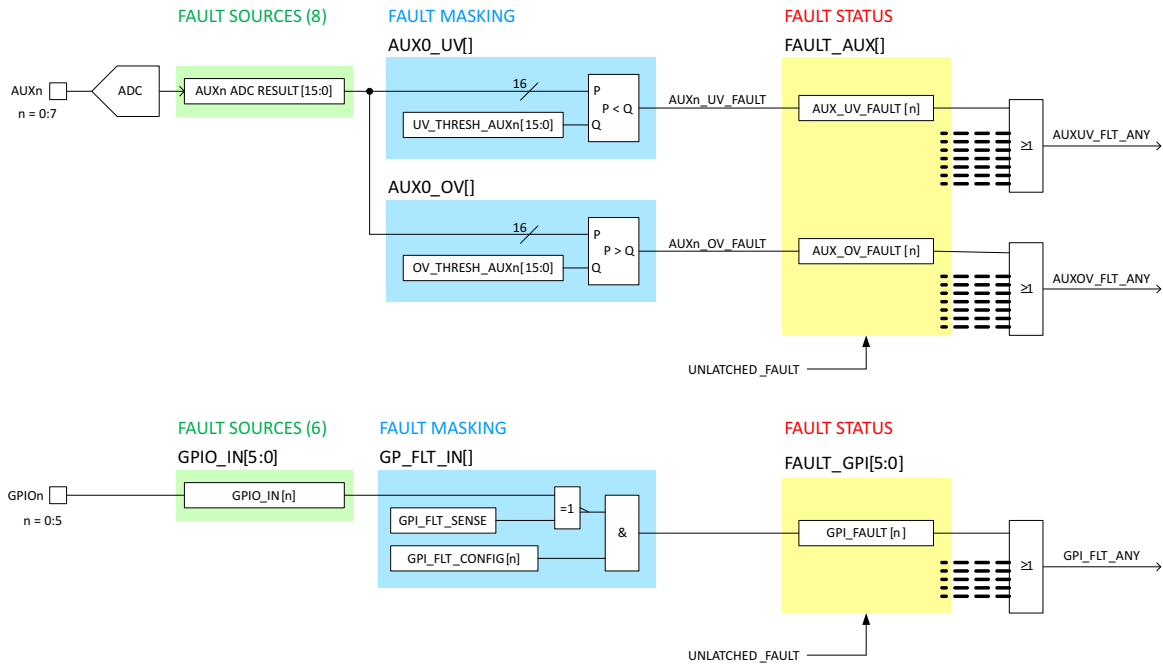


图 21. AUX 和 GPIO 引脚故障

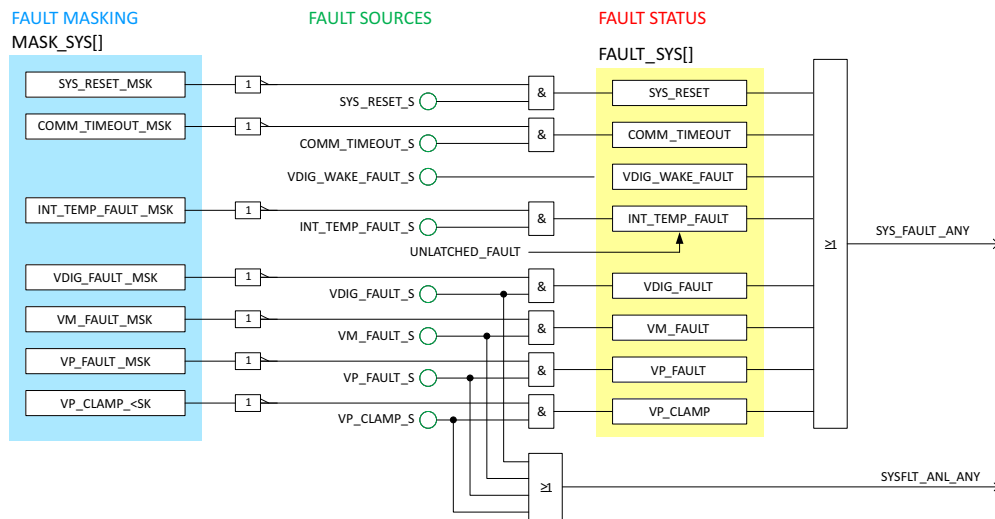


图 22. 系统故障



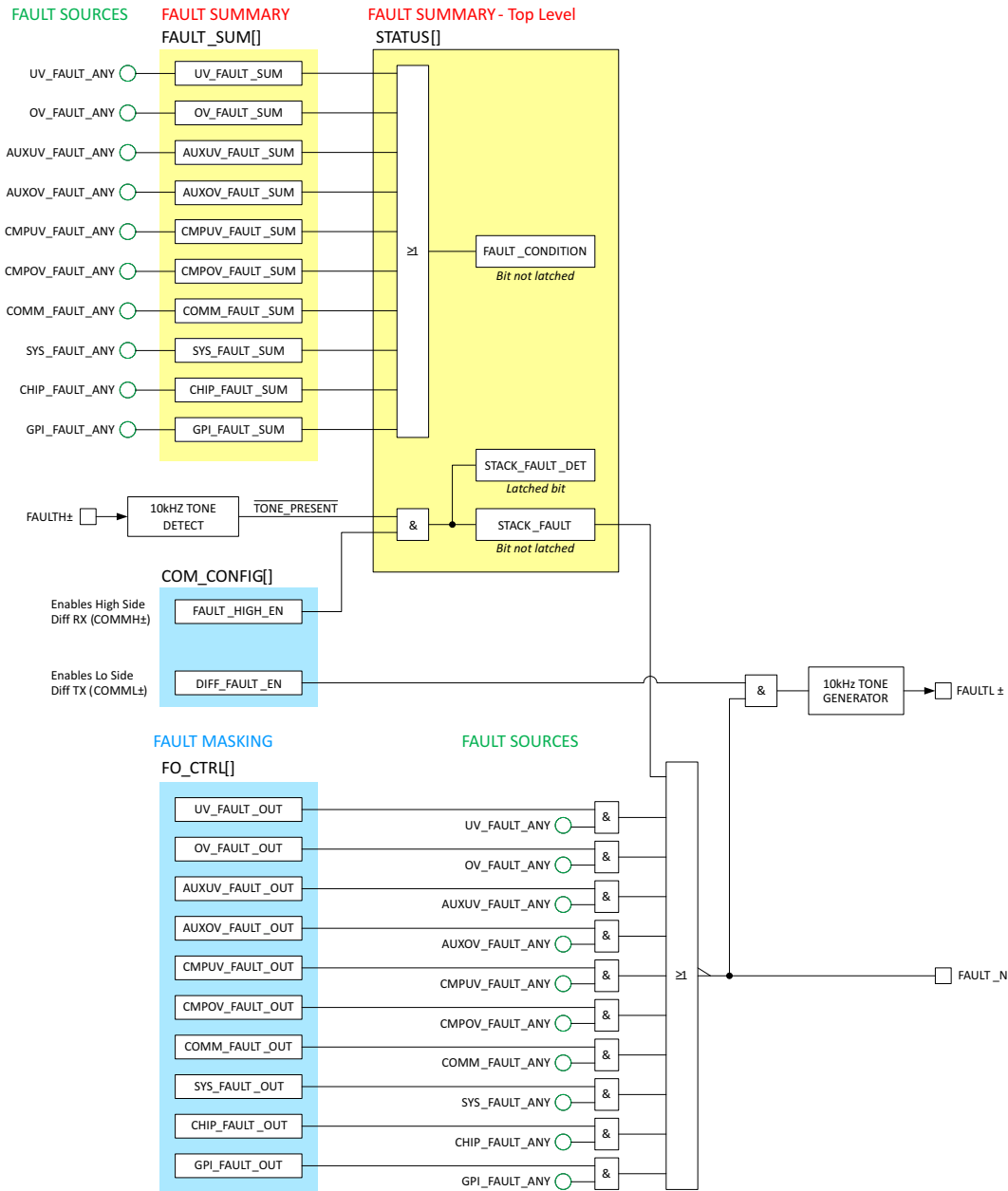


图 23. 顶层故障结构

### 7.3.12.2 FAULT 信号指示

如果系统中不存在已启用但未屏蔽的故障，FAULT 总线会以固定频率传输简单的心跳脉冲信号。屏蔽故障时并不会清除预先存在的故障条件。检测到故障的器件会停止向下行链路中的 IC 传输心跳信号。IC 会在下方通信栈中检测这种故障条件，并将 FAULT\_N 引脚置为有效，前提是在 COMCONFIG 中将芯片配置为检测心跳信号缺失情况。FAULT\_N 只有在 COMCONFIG 中的 UART\_EN 位置位时才会置为有效。

IC 间的差分信号线通过一个隔直电容隔离，这种机制类似于差分通信 VBUS 菊花链。电容额定值通常至少是级联电压的两倍，这样可提供足够的均衡裕量来处理系统故障，防止器件受到局部危险电压损伤。一个电容即足以确保器件的正常运行。但系统设计人员可选择使用两个电容，即电缆或 PCB 接线的每端一个，用于增加安全系数。在这种情况下，需使用正常要求两倍的电容值，从而两个串联电容与单个电容有相同的值。

心跳信号来自于器件的主振荡器，并通过级联中的每个器件单独生成这些信号。下层的器件之间不会复制或重新传输超上层器件的信号值。级联中的每个器件单独检测指示存在故障心跳问题的 **FAULT\_COM[STK\_FAULT\_ERR]**，并且在某些故障条件下，只有部分器件能检测到。

**FAULT\_N** 引脚信号可指示源自内部源以及级联内上层的 IC（如果使能）的故障。若在 **FO\_CTRL** 寄存器中使能故障源，**FAULT\_N** 引脚可指示内部故障。若通过 **COMCONFIG[FAULT\_HIGH\_EN]** 使能，**FAULT\_N** 引脚可指示上层级联器件的故障。在复位或关断条件下，**FAULT\_N** 引脚始终输出低电平信号。

### 7.3.12.3 故障检测

可以在寄存器 **MASK\_COMM**、**MASK\_SYS** 和 **MASK\_DEV** 中屏蔽故障源。屏蔽故障可防止标志后来被置位，但不会清除已经置位的故障标志。

每当触发未屏蔽故障条件时，器件就会在地址 **0x52–63** 的相应 **FAULT\_\*** 寄存器中置位一位。

当器件检测到未屏蔽故障，或者使能故障通信后来自上层器件的心跳信号停止时，**FAULT\_N** 引脚下拉为低电平，将故障情况通知给用户电路或微控制器。如果 **COMCONFIG** 中的 **UART\_EN** 位已置位，级联中检测到任何此类情况每个器件都会将 **FAULT\_N** 引脚拉低。**FAULT\_N** 引脚拉低的同时心跳信号会停止。

通常，在 **RESET**、**POR** 或正常唤醒后，用户固件必须清除 **FAULT\_SYS[SYS\_RESET]** 才能启动心跳信号。如果存在已使能的级联通信接口，心跳信号将在清除 **SYS\_RESET** 并在北侧接口 **FAULTH** 引脚上接收到四个周期的心跳信号后启动。这通常需要约 **400µs** 的时间，并且会导致 **STATUS[STACK\_FAULT]** 标志被清除。

故障通过 **FAULTL** 引脚向级联下方传输。级联中两个相邻 **bq76PL455A-Q1** 器件中的下层器件会监视 **FAULTH** 引脚上是否存在上层器件传播而来的故障。

当 **COMCONFIG[FAULT\_HIGH\_EN] = 1** 时，逻辑会监视接收器的下降沿。欠频率条件下，**STATUS[STACK\_FAULT\_DET]** 和 **STATUS[STACK\_FAULT]** 标志会被置位。注意，这样就可以在间隔脉冲丢失的情况下不报告错误。

过频条件下，**FAULT\_COM[STK\_FAULT\_ERR]** 标志被置位。一旦高侧故障引脚恢复正确的信号，随即便可再次清除该故障。

在以下任一条件下，故障心跳信号会停止且 **FAULT\_N** 引脚置位：

- 故障心跳信号在高侧故障接口 **FAULTH** 引脚上停止（如果未配置为将其忽略）
- 器件中的某些自动功能检测到故障；即，二级保护器 **VSENSE** 比较器、校验和故障、自动内部温度采样等
- 自动监视器采样得到超出范围并导致故障的值
- 采样命令返回超出范围并导致故障的值
- 内部自检失败

#### 注

**STK\_FAULT\_ERR** 在某些条件下可能无法清除。

1. 如果检测到 **STK\_FAULT\_ERR** 且之后高侧故障引脚上未出现任何脉冲边沿（上层芯片发生故障条件时便属于此类情况），则可能无法清除 **STK\_FAULT\_ERR** 标志。
2. 已屏蔽的 **STK\_FAULT\_ERR** 在初始化期间不会被清除。因此，启动期间会有一个约 **4.5µs** 的视窗，期间如果高侧故障接收器检测到超过四个下降沿，即使 **STK\_FAULT\_ERR** 已屏蔽也会被置位。

#### 7.3.12.3.1 故障输出控制

**FO\_CTRL** 允许成组已启用的故障在相应位置置位后驱动引脚。当该寄存器位置位后，出现任何指定类型的故障都会导致已启用的故障输出（**FAULTL**、**FAULT\_N**）置为有效，即 **FAULT\_N** 驱动为低电平，**FAULTL** 引脚上的心跳信号停止。

在该寄存器中启用以下故障组（有关位位置的详细信息，请参见 [FO\\_CTRL 0x6E-6F \(110-111\) 故障输出控制](#)）：

- 任意 UV 故障 (VSENSE 输入)
- 任意 OV 故障 (VSENSE 输入)
- 任意 UV 故障 (AUX 输入)
- 任意 OV 故障 (AUX 输入)
- 任意 UV 故障 (窗口比较器)
- 任意 OV 故障 (窗口比较器)
- 任意通信故障 (请参见 FAULT\_COM)
- 任意系统故障 (请参见 FAULT\_SYS)
- 任意器件故障 (请参见 FAULT\_DEV)
- 任意 GPIO 故障 (请参见 FAULT\_GPI)

### 7.3.12.3.2 故障屏蔽

以下寄存器可单独或成组启用或屏蔽故障源。屏蔽故障可防止其被置位，但不会清除现有故障位。

- MASK\_COMM - 通信相关故障
- MASK\_SYS - 电源、过热等系统故障
- MASK\_DEV - 内部寄存器校验和故障等
- GP\_FLT\_IN - GPIO 输入电平故障
- NCHAN - 屏蔽未使用通道的故障，关闭未使用通道的窗口比较器

### 7.3.12.4 故障锁存

当 UNLATCHED\_FAULT 置位时，某些故障寄存器中的位（相关寄存器，请参见以下文本和 [寄存器详细信息](#)）将在故障条件解除后自动清零。连续置位故障将在条件解除后清零。通过事件置位的故障将在事件发生后清除（比如采样通道将在完成通道采样后清零）。在此模式下，对所相关故障寄存器执行写操作没有任何作用。检测到未锁存故障并将其清除后，会导致相关标志位 FAULT\_N 和 FAULTL 出现瞬态行为。

DEVCONFIG[UNLATCHED\_FAULT] 位的变化应该只在没有故障位置位时发生。当 UNLATCHED\_FAULT 位发生变化且故障位 = 1 时，故障位的锁存/未锁存状态并不明确。

以下寄存器中的故障位不受 DEVCONFIG[UNLATCHED\_FAULT] 位影响且始终被锁存：

- FAULT\_COM - 所有位
- FAULT\_SYS - 除 INT\_TEMP\_FAULT 外的所有位
- FAULT\_DEV - 所有位

DEVCONFIG[UNLATCHED\_FAULT] 位置位后可防止以下寄存器中的故障位被锁存：

- FAULT\_UV - 超出欠压 VSENSE ADC 限值
- FAULT\_OV - 超出过压 VSENSE ADC 限值
- FAULT\_AUX - 超出 AUX<sub>n</sub>\_UV 或 AUX<sub>n</sub>\_OV 中的可编程 AUX 阈值
- FAULT\_2UV - 超出欠压 VSENSE 次级保护比较器限值
- FAULT\_2OV - 超出 VSENSE 次级保护比较器限值
- FAULT\_SYS - 仅限 INT\_TEMP\_FAULT 位
- FAULT\_GPI - GPIO (可编程) 逻辑输入电平触发一个故障

#### 7.3.12.4.1 未锁存故障模式下的特别注意事项

在未锁存模式下，若 FAULT\_2UV 和 FAULT\_2OV 寄存器检测到并记录二级保护器（窗口比较器）故障且存在一个或多个其他模拟量芯片故障（VP\_FAULT、VDIG\_FAULT 或 VM\_FAULT），则这些故障在所有故障清除后才能清除，即使故障条件已解除也是如此。也就是说，它们会保持锁存状态，直到这些故障全部清除。

如果这些故障（FAULT\_SYS[VP\_FAULT、VP\_CLAMP、VM\_FAULT 或 VDIG\_FAULT]）存在，可以假设比较器运行不正常/停止报告故障，因为它们会停止运行，而不是故障条件已解除。

### 7.3.12.5 故障状态和故障复位

以下寄存器可单独或成组读取或复位故障状态。

- **STATUS** - 所有故障与级联故障条件之和存储在此寄存器中，某些故障信息位在此复位。该寄存器位于故障层级结构顶层。
- **FAULT\_SUM** - 故障组按此寄存器中的各个标志分类汇总，并可在此进行读取或复位。该寄存器位于故障层级结构第 2 层。
- **FAULT\_UV** - 超出欠压 VSENSE ADC 限值。该寄存器位于故障层级结构第 3 层。
- **FAULT\_OV** - 超出过压 VSENSE ADC 限值。该寄存器位于故障层级结构第 3 层。
- **FAULT\_AUX** - 超出 AUXn\_UV 或 AUXn\_OV 中的可编程 AUX 阈值。该寄存器位于故障层级结构第 3 层。
- **FAULT\_2UV** - 超出欠压 VSENSE 次级保护比较器限值。该寄存器位于故障层级结构第 3 层。
- **FAULT\_2OV** - 超出过压 VSENSE 次级保护比较器限值。该寄存器位于故障层级结构第 3 层。
- **FAULT\_SYS** - 系统级故障：电源、过热、通信超时和复位。该寄存器位于故障层级结构第 3 层。
- **FAULT\_GPI** - GPIO（可编程）逻辑输入电平触发一个故障。该寄存器位于故障层级结构第 3 层。
- **FAULT\_COM** - 通信故障。该寄存器位于故障层级结构第 3 层。
- **FAULT\_DEV** - 器件故障。该寄存器位于故障层级结构第 3 层。

### 7.3.12.6 校验和故障

为发现寄存器变化，bq76PL455A-Q1 会计算校验和并与存储的值相比，在后台持续检查寄存器内容。

bq76PL455A-Q1 检测变化的频率为大约每 2μs 一次。这些变化可能是有意的（即微控制器写入的变化）或者无意的（由于出现意外器件或系统故障），在某些情况下，也可能因自动化操作所致（平衡定时器超时）。将在 TI 空间以及 USER 空间对寄存器执行此检测。这包括大多数因微控制器导致变化的寄存器；如需了解相关位置的准确列表，请参见 [寄存器汇总](#)

CSUM\_RSLT 寄存器保存当前计算的校验和值。它将该值与寄存器 CSUM 中存储的校验和值进行比较。为更新存储的值，需读出 CSUM\_RSLT 中的当前值并将其写回 CSUM 寄存器，或者按 [计算用户校验和](#) 所示计算该值。通过适当设置 MAGIC1 和 MAGIC2，然后设置 DEV\_CTRL[WRITE\_EEPROM]，可将校验和存储到 EEPROM 中的 CSUM。MAGIC1 和 MAGIC2 的相应值在本文档 [寄存器详细信息](#) 章节 请参见 WRITE\_EEPROM 位字段描述中说明。

若 CSUM 和 CSUM\_RSLT 不匹配，FAULT\_DEV[USER\_CKSUM\_ERR] 标志将置位，直到相关错误条件得到纠正。该故障标志未锁存，在不匹配条件解除后即可自我清除。

对 TI EEPROM 空间连续监视的方式与同时对 USER 空间监视的方式类似。如果检测到寄存器变化，FAULT\_DEV[FACT\_CKSUM\_ERR] 标志置位。此时，用户固件应执行相关器件的软复位。该故障标志不会自我清除。对该位写 1 可将其清除。如果软复位无法纠正问题，请勿再使用该器件。

#### 7.3.12.6.1 校验和测试

每个校验和（TI 与 USER 空间）的测试模式都会导致校验和计算中的每个输入位（即校验和计算涉及的寄存器位）翻转两次（每个时钟一次），而且 TEST\_CSUM 寄存器中包含校验和故障输出的变化次数。这有助于确保之前介绍的后台校验和检测正确发现所有处在错误状态的位。

用户的固件通常作为自检和验证的一部分，可发起测试。TESTCTRL[CKSUM\_TEST\_RUN] 位置位即可启动对 TI 或 USER 空间寄存器进行测试。有关位设置的详细信息，请参见 [TESTCTRL 0x20–21 \(32–33\) 测试控制](#)。

#### 注

其他故障可在运行该步骤的过程中置位，但可将其忽略。

#### 7.3.12.6.1.1 计算用户校验和

用户校验和是通过用户数据空间中的所有数据值算得的一个 32 位值。计算过程是对寄存器和常量连接的 32 位值进行 32 位加法操作。如下所示，该计算过程包含指定地址的数据或 0:

```

cust_cksum_calc =
{0, 0, 0, a3} +
{a4, a5, a6, a7} +
{0, 0, a10, a11} +
{0, a13, a14, a15} +
{a16, a17, a18, a19} +
{a20, a21, 0, 0} +
{0, 0, a30, a31}+
{0, 0, a34, a35}+
{a36, a37, 0, 0} +
{a40, 0, 0, 0}+
{0, 0,a50, a51}+
{a52, a53, a54, a55} +
{0, a61, a62, a63} +
{a64, a65, a66, a67} +
{a68, 0, 0, 0}+
{a104, a105, a106, a107} +
{a108, 0, a110, a111} +
{a120, a121, a122, a123} +
{0, a125, 0, 0}+
{a140, a141, a142, a143} +
{a144, a145, a146, a147} +
{a148, a149, a150, a151} +
{a152, a153, a154, a155} +
{a156, a157, a158, a159} +
{a160, a161, a162, a163} +
{a164, a165, a166, a167} +
{a168, a169, a170, a171} +
{a172, a173, a174, a175} +
{a176, a177, 0, 0} +
{a200, a201, a202, a203} +
{a204, a205, a206, a207} +
{0, 0, a210, a211} +
{a212, a213, a214, a215} +
{a216, a217, a218, a219} +
{a220, a221, a222, a223} +
{a224, a225, a226, a227};
    
```

---

**注**

在示例代码中，a\_ 是指寄存器地址编号。例如：a3 = 寄存器地址 0x03。

---

### 7.3.12.7 AUXn OV/UV 阈值故障

AUXn 输入引脚可触发故障指示。每个 AUXn 输入的 OV 和 UV 阈值可在 AUXn\_OV 和 AUXn\_UV 寄存器中单独设置。每个 AUXn 通道转换的结果将与这些设置值进行比较。当超出阈值时（小于 AUXn\_UV 或大于 AUXn[OV]），FAULT\_N 和 FAULTL 引脚如果已使能，则置为有效。如需终止一个或多个通道中不必要的 FAULT 引脚置为有效（但其他通道需要），请将这些通道的阈值电压设置为其最小值和最大值，或者只转换所需通道。

FAULT\_AUX[AUX\_UV\_FAULT、AUX\_OV\_FAULT] 将根据当前存储的 ADC 结果和阈值连续置位。这样即可通过更改阈值来检测阈值和故障，而无需对通道进行采样。

示例：

设计需要将 AUX0 和 AUX1 欠压阈值设为 1V，将 AUX0 和 AUX1 过压阈值设为 3V，另外还要求 AUX2...AUX7 发生 AUX UV 或 OV 时不激活任何 FAULT 引脚。设置以下条件：

```

AUX0_UV = 1V, AUX0_OV = 3V
AUX1_UV = 1V, AUX1_OV = 3V
AUX2_UV = 0V, AUX2_OV = 5V
AUX3_UV = 0V, AUX3_OV = 5V
AUX4_UV = 0V, AUX4_OV = 5V
AUX5_UV = 0V, AUX5_OV = 5V
AUX6_UV = 0V, AUX6_OV = 5V
AUX7_UV = 0V, AUX7_OV = 5V
    
```



### 7.3.12.8 次级保护器：判定电池 UV/OV 的模拟量窗口比较器

共有 32 个模拟量比较器成对连接构成 16 个通道的窗口比较器，可提供电池电压监测功能，与主采集路径分离并与主 ADC 路径并联。通过 NCHAN 寄存器中使能的通道数配置该模拟量窗口检测到的故障数。在 AFE 或 ADC 发生故障时，模拟量比较器仍能够标志（寄存器可选）超出欠压和过压比较器阈值的情况。

为避免不必要的比较器故障，通过两个内部 DAC 分别设置过压 (COMP\_OV) 和欠压 (COMP\_UV) 阈值。DAC 使用 REF2 (4.5V) 基准电压，其电路与 2.5V (VREF) ADC 基准电压分离。OV 阈值范围可以为 2V 至 5.175V，步长为 25mV。UV 阈值范围可以为 0.7V 至 3.875V，步长为 25mV。

#### 注

当电池电压很接近比较器阈值时，启用或禁用电池均衡可能会导致瞬时比较器故障。

使用 DEVCONFIG[COMP\_CONFIG] 寄存器使能 OV 和 UV 故障、仅 OV 故障或者无故障。无法使能仅 UV 故障。

#### 注

如果正常运行期间比较器禁用后重新启用（比如启动后出现这种情况），器件将指示 OV 故障，并且必须手动清除。

#### 7.3.12.8.1 窗口比较器特别注意事项

如图 24 所示，每个 VSENSE 引脚串联一个大约 100Ω 的电阻，从而隔离了 AFE 与次级保护电路（窗口比较器）。这种隔离方式可检测影响 AFE 和次级保护电路的常规故障。

器件中的压榨功能可帮助检测感测线开路（相对被监测电池）条件。压榨功能启用后，可在相邻 VSENSE 输入间形成一个约 5kΩ 电阻，并通过约 100Ω 的串联电阻形成额外的压降。这样会导致施加到上方窗口比较器块以及下方应用了压榨电阻的输入端的电压明显升高。只有比较器可检测到电压升高，AFE 则检测不到。从而即使外部检测引脚的电压测量值正常，也可能导致触发 OV 比较器故障（取决于 OV 阈值）。

#### CAUTION

如果在断线条件下使用断线检测功能并且连接外部齐纳二极管的连接断开，则会导致内部器件受损。

强烈建议在纠正开路条件后对 bq76PL455A-Q1 进行全面诊断测试。特别注意，需根据 AFE 的精度验证窗口比较器的精度，确保符合参数化规范。如果出现不合规情况，请立即卸下相关的 bq76PL455A-Q1 器件。

在图 24 的示例中，若启用 VSENSE<sub>n-1</sub> 至 VSENSE<sub>n</sub> 之间的 Squeeze 电阻，将导致电池 n-1 和电池 n+1 的比较器检测到电压明显升高。对于电池 n 的电池电压（本例中约为 3.6V），连接窗口比较器块（而不是 AFE）的内部线路上还会出现约  $(3.6V / 5K \times 100 \times 2) = 144mV$  的压降。这也会导致被断线检测电池上下的电池表现约 72mV 的电压升高。输入电阻更大（比如 1kΩ）时，将凸显该错误源，但可能导致意外触发窗口比较器（具体取决于阈值设置），并且还将更改本例中的计算方式。

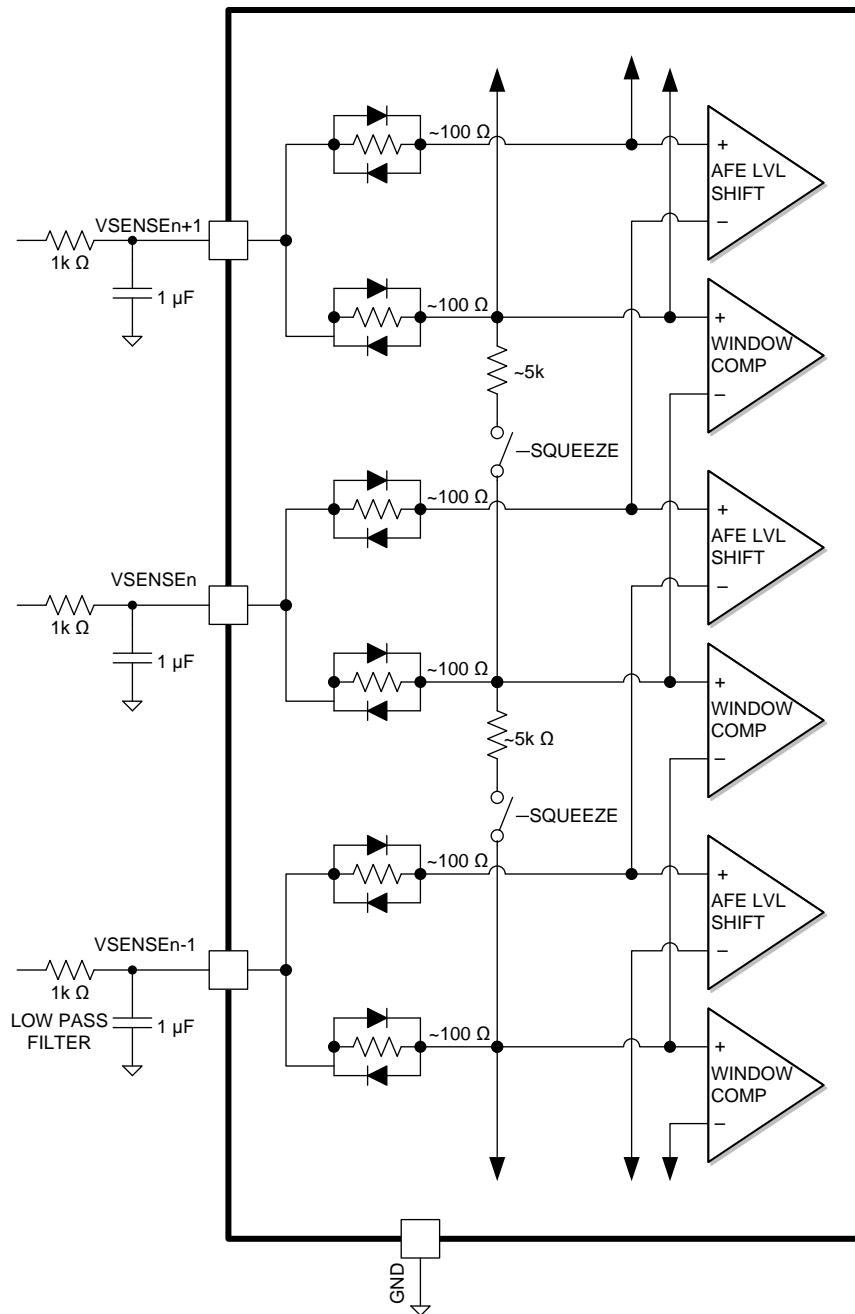


图 24. 窗口比较器输入配置概述

### 7.3.12.9 通信故障

在正常数据通信期间，噪声可能导致位数据流错误。根据 MASK\_COMM 和 MASK\_SYS 寄存器中的掩码设置，这些错误可能引发故障。

- UART 通信故障详情请参见 [到主机微控制器的 UART 接口](#)
- 差分 (VBUS) 通信故障 请参见 [属于协议描述 请参见 \(请参见\) 协议描述](#)



### 7.3.12.10 通信超时计数器

使用 `COMM_TIM_CNT` 设置并读取超时计数器的 24 位最高有效位，检查通信超时计数器。超时计数器通过一个 4kHz 时钟源驱动。为辅助此项测试，可设置 `CCNT_RST_OFF`，确保用于计数器置位或监视的通信不会复位计数器。计数器值可使用 `COMM_TIM_CNT` 设置，以加快时间长时的测试。不可访问的位均可通过写入该寄存器来置位为“1”，以快速测试计数器翻转。

### 7.3.13 内置测试功能

为使用内置测试功能，需设置各个寄存器中的位。关于如何确定这些位，在相应寄存器及其位的描述中介绍，请参见 [寄存器详细信息](#)。

#### 7.3.13.1 安全手册和 FMEDA

*bq76PL455A-Q1* 的安全手册 ([SLUUB67](#)) 可从 [ti.com](#) 下载。请联系您的 TI 销售联系人或应用工程师以获取 *bq76PL455A-Q1* FMEDA ([SLUUB93](#))。

## 7.4 器件功能模式

*bq76PL455A-Q1* 器件有三种电源状态（模式）：

- 关断（休眠） - 最低功耗状态，长时间不活动时使用，以延长电池寿命。
- 空闲 - 。
- 活动 - 通信时的最高功耗状态；即空闲加通信活动。

### 7.4.1 关断

关断状态是器件的最低功耗状态。在此状态下，电源关闭，对大多数内部块禁用监视。通常，关断状态适用于长时间不活动场景，此时电池未充电或放电。器件必须在 `WAKEUP` 引脚接收高电平信号，或者通过纵向通信总线接收唤醒信号来过渡到空闲状态。

要进入关断模式，需移除 `VP`、`VDIG` 的外部电压源以及 `AUX` 引脚和其它 I/O 引脚的所有输入电压源。`VIO` 可在关断模式下保持，`GPIO` 则基于 `VIO` 保持。在关断模式下，`VP` 和 `VDIG` 必须保持关闭或禁用，以避免电源通过 `ESD` 结构回供给 *bq76PL455A-Q1*。当 `VIO` 为低电平时，*bq76PL455A-Q1* 将立即复位。保持 `VIO` 超过 `VIOSD_DLY MAX` 会导致器件进入关断模式。

`WAKEUP` 引脚必须保持低电平状态才能使器件进入并保持关断状态（将引脚设为低电平不会使器件进入关断状态）。如果 `WAKEUP` 引脚保持高电平状态，器件将循环断电并立即接通。如果 `WAKEUP` 引脚浮空，则运行难料，因此务必使该引脚保持确定状态。尽管这对器件不会造成损坏，但可能导致系统出现异常行为。

如果未使用 `NPN` 电路（外部电源），`VP` 和 `VDIG` 应在进入关断模式后立即关闭。`VP` 和 `VDIG` 下拉为低电平也可以使器件进入关断模式。

发生以下任何情况时，器件将进入关断模式：

- 用户通过命令将 `DEV_CTRL[PWRDN]` 置为有效（通常该命令以广播形式发出），请求关断。*bq76PL455A-Q1* 基板上的 `WAKEUP` 引脚必须保持低电平状态。
- 出现因寄存器 `CTO[COMM_PD_PER]` 中的定时器设置导致的通信超时，原因是：
  - 设定时间内未接收到有效数据帧（数据包），或者
  - 无论是否接收到有效数据帧，`TSTCONFIG[CCNT_RST_OFF]` 都置位并定时器过期，通常这属于 `BIST` 的一部分。
- 在最后一次关断且 `VDIG` 下降到其关断阈值 (`DDIEPOR`) 以下后的一段时间内，`TSTCONFIG[VDIG_TEST]` 置位。若置位后再清除 `TSTCONFIG[VDIG_TEST]`，即使该位将读为 0，也不会禁用此控制。在器件进入关断模式前都不会禁用。
- 两个热关断 (`TSD`) 电路之一检测到过热条件（每个芯片上有一个传感器单独运行，并且使用单独的寄存器标志指示）。
- `VIO` 低于其 `VIOPOR` 阈值的时间超过 `VIOSD_DLY`。

## 器件功能模式 (接下页)

- V5VAO 低于 V5VAO<sub>SD</sub> POR 阈值。
- 内部 VP 稳压器开启并尝试驱动 NPNB 信号，但 VP 保持低于内部 VP POR 阈值的时间超过 VP<sub>SD\_DLY</sub>。

### 注

一旦进入关断状态，该器件必须重新唤醒才能继续正常运行。请参见[从关断状态唤醒的行为](#)。

### 7.4.2 唤醒

出现以下任一情况时，bq76PL455A-Q1 器件将唤醒并进入空闲状态：

- WAKEUP 引脚为高电平
- COMML 引脚接收到唤醒信号

### 7.4.3 从关断状态唤醒的行为

WAKEUP 引脚可将器件从关断状态过渡到空闲状态。它在任何层叠位置都可以做到这一点。不过，从微控制器驱动时，通常只有基底器件使用该引脚。该引脚通过电平控制，通常处于低（逻辑零）电平。当该器件处于关断状态且 WAKEUP 引脚变为高电平时，器件会从关断状态过渡到空闲状态。应用高电平信号后，WAKEUP 引脚必须置为无效然后返回低电平状态，才能允许器件再次进入关断状态。在状态变化时，bq76PL455A-Q1 会将其 COMMH+ 和 COMMH- 引脚上的一个差分唤醒信号快速发送到下一个更高的 bq76PL455A-Q1，由该器件的 COMML+ 和 COMML- 引脚进行接收。

### 注

WAKEUP 引脚通常保持置为无效（低电平）状态。如果该引脚置为有效（高电平），在器件接收到进入关断状态的命令时，它将立即重新唤醒并进入空闲状态。为防止意外的状态转换，该引脚不得浮空。如果驱动该引脚的器件没有电源，应确保该引脚没有浮空。

级联底部器件（最南端）从 COMMH 引脚发出唤醒信号以响应 WAKEUP 引脚置为有效。紧邻的上层器件在 COMML 引脚接收 WAKEUP 信号。该器件唤醒，并将 WAKEUP 信号发送到其紧邻的上层器件。WAKEUP 信号在级联中以这种方式向上传播，直到唤醒其中的所有器件。当器件处于关断状态时，COMML 引脚处于接收模式，不再进行传输。

### 7.4.4 上电复位 (POR) 或唤醒

IC 的状态机在唤醒时完全复位。唤醒会导致 VP/DIG 输出使能，从而激活 VDD18，为部分模拟量电路以及全部核心逻辑电路(包括寄存器和 EEPROM)供电。这是有效的器件 POR 操作。所有寄存器将装入存储在 EEPROM 中的值。未从 EEPROM 加载的寄存器复位为表 7 指示的默认值。

### 注

因故发生复位后，某些故障需要在采样后才有效 (=0)。FAULT\_UV、FAULT\_OV 和 FAULT\_AUX 寄存器中的所有故障位均无效。此外，FAULT\_DEV[HREF\_FAULT、HREF\_GND\_FAULT] 位也无效。读取故障寄存器不会导致对这些位进行采样或更新。必须给器件发送对所有通道采样的命令，才能更新上述故障位，使其生效。

## 器件功能模式 (接下页)

注意，对各种复位源如 POR、软复位或从下层器件接收到唤醒信号等，这一顺序都相同。

1. 外部 NPN 稳压电路接通。VP、VDIG（如果连接到 VP，还包括 VIO）开始斜升。如果 VIO 由外部电源（比如微控制器 I/O 电源）供电，则 VIO 必须稳定且大于其 POR 阈值。
2. 一旦 VDIG 达到其 POR 阈值，内部 1.8V（内部数字电源 VDD）稳压器即开始斜升。一旦 VDIG 达到 POR 阈值，VREF 和内部 1.8V 电源 (VDD18) 启动。VDD (1.8V) 电源的基准为 VREF，这样它就不会在 VREF 达到其最终电压前达到最终工作电压。
3. 一旦 VP、VDIG、VIO 和 VDD 全部达到各自的 POR 阈值，则振荡器启动。
4. 振荡器开始运行后，有限状态机 (FSM) 随即启动并开始将唤醒信号从高侧接口 (COMMH±) 发出。
5. FSM 再等待约 10μs 以准备好 EEPROM。
6. 从 EEPROM 加载所有系统寄存器。
7. 相关信息会传播到模拟芯片寄存器，除非稳压器电源断电。
8. 如果 GPIO 寻址已使能 (DEVCONFIG[ADDR\_SEL] = 0，则会对 GPIO[4:0] 引脚采样来确定器件的通信地址并将其记录到 ADDR。
9. 采样内部数字芯片的温度通道。此操作将预加载温度值，确保基于温度的校准正常运行。初始化期间不会对其他通道采样，对这些通道采样后才能生成相关故障。
10. 清除所有可能发生的屏蔽故障。其中包括基于阈值屏蔽的故障。
11. 开始监视 UART 通信。
12. 初始化模拟芯片故障。（同时并行执行后续步骤，无须等待以下子序列完成。）
  - (a) 等到模拟芯片不报告任何 VM 故障，或者用户对 STATUS[SYS\_INIT] 写“1”。
  - (b) 使能所有模拟芯片故障寄存器。
  - (c) 设置 STATUS[SYS\_INIT] = 0。
  - (d) 如果 AM\_PER[AUTO\_MON\_PER] 不为 0，则立即开始首个采样周期。
13. 等待唤醒信号完成。
14. 开始监视差分通信。
15. 一旦主机控制器清除 FAULT\_SYS[SYS\_RESET] 故障，若外部 NPN 稳压器已禁用（即 DEVCFIG[REG\_DISABLE] = 1），即关闭该稳压器的电路。

当上述系统初始化序列正在进行时 (SYS\_INIT 读为“1”)，许多故障无法正确报告，采样命令可能不会正常运作。另外还需注意，中止初始化序列（写“1”到 SYS\_INIT）可能导致报告错误故障并在模拟通道采样时报告无效结果，直到 VM 电压增大到稳定为止。

此外，一旦 VM 故障清除（或者用户中止初始化序列），使能 UART 通信以及完成初始化过程都会出现延迟。

## 器件功能模式 (接下页)

### 7.4.5 计算唤醒时序

以下序列假定微控制器电源电路提供 VIO 电源。主机控制器发起序列，VIO 上升到稳定状态。（如果 VIO 连接到稳压器，该序列也不会改变。不过，若是某些其它源提供 WAKEUP，但微控制器提供 VIO 电源，则 VIO 电源需要在 WAKEUP 的 VIOSD\_DLY 时间内达到 POR 阈值，否则器件将返回关断状态。）

1. 用户将底板底层器件上的 WAKEUP 引脚置为有效。
2. 此时，VP 稳压器将开启并且 VP/VDIG 电源斜升。VP/VDIG 达到 POR 阈值所需的时间各不相同，具体取决于设计人员的元件选型。（注意：VP/VDIG/VIO 必须全部达到各自的 POR 阈值。）一旦 VP 达到其 POR 阈值，VREF 也需斜升到其工作电压。
3. 从达到 POR 阈值到从高侧接口开始发送唤醒信号的时间即为  $t_{WAKEUP\_DLY}$ 。
4. 从开始传输唤醒信号到允许器件通信的时间为  $t_{WAKEUP\_TO\_UART}$ 。

#### 注

如果该器件没有级联，则此时即可开始与器件通信。如果还与其它器件级联，用户仍可在此时开始与底部器件进行通信。不过，这可能导致上层级联的 bq76PL455A-Q1 器件内的错误标志置位。

5. 从下方器件（第 3 步末尾）的高侧传输唤醒信号到打开当前电路板稳压器的时间即为  $(t_{WAKE\_TONE\_DLY\_DC} - t_{WAKEUP\_DLY})$ 。
6. 稳压器打开后开始斜升 VP/VDIG/VREF/VIO 电源。与底层器件相同，此时间取决于电路板。
7. 从达到 POR 阈值到级联上方相邻级联器件的高侧接口开始发出的唤醒信号所需时间即为  $t_{WAKEUP\_DLY}$ 。注意，为方便计算，将 #5 和 #7 组合可得  $t_{WAKE\_TONE\_DLY\_DC}$ 。
8. 从高侧接口发出唤醒信号到允许与该器件通信的时间为  $t_{WAKEUP\_TO\_DCOMM}$ 。

如果级联中还有其他器件，则需相应执行步骤 5–8。

为计算从 WAKEUP 置为有效到级联准备好通信的总时间，需定义以下内容：

- $t_{BOT\_RAMP}$ ，底板电源斜升所需的时间。必须使用上述步骤来确定底板的唤醒时间。
- $t_{STACK\_RAMP}$ ，所有级联板的电源斜升所需的时间。
- $n_{STACK\_BOARDS}$ ，级联板总数（不包括底板）

如果只有一个器件，则在允许通信前所需的 WAKEUP 延时为：

$$t_{BOT\_RAMP} + t_{WAKEUP\_DLY} + t_{WAKEUP\_TO\_UART} \quad (8)$$

另外，如果有多个器件级联，则在允许通信前的 WAKEUP 延时为：

$$t_{BOT\_RAMP} + t_{WAKEUP\_DLY} + n_{STACK\_BOARDS} * (t_{STACK\_RAMP} + t_{WAKE\_TONE\_DLY\_DC}) + t_{WAKEUP\_TO\_DCOMM} \quad (9)$$

通常，一旦底部 UART 接口准备好通信，即可开始与上层级联器件与行通信。不过，上层级联器件需在相应延迟时间后才会响应。这样也可能导致上述器件中的通信错误标志置位。如前文所述，准备好级联通信的最快方法（假设所有器件均在 EEPROM 中烧写了其级联位置和配置）可能是连续发送读请求到顶层器件，直到其响应并清除因此产生的所有通信错误。

如果在 UART 接口未就绪前尝试与底部器件通信，则该器件可能发生不同步。为纠正此问题，需发送 comm\_clear 命令。差分接口上的器件不需要执行此操作，因为它们发送每个帧时会重新与底部芯片同步。因此，只有底部芯片可能失去同步。

### 7.4.6 软复位

将 DEV\_CTRL 寄存器中的 SOFT\_RESET 位置位不会关断器件电源，但会按上电复位 (POR) 或唤醒中的序列完全复位并重启状态机。复位器件上方的所有级联器件将在关断状态下唤醒，在唤醒状态下复位。

## 器件功能模式 (接下页)

### 7.4.7 空闲模式下的唤醒行为

bq76PL455A-Q1 器件在已唤醒状态下接收到 WAKEUP 信号时，会执行复位。该器件需要接收到 WAKEUP 信号的系列脉冲才能开始复位进程。发送该信号音会将休眠状态下的器件唤醒，将空闲状态下的器件复位。从而在级联中的器件先前若处于关断或空闲状态时，可通过给发送唤醒信号来复位这些器件并使其进入空闲状态。这是另一种复位所有级联器件的状态的方法。

该器件将对器件链北侧的其他器件生成一个唤醒信号音，作为复位序列的一部分。因此，该器件上方接收到唤醒信号的每个器件都会复位。

## 7.5 命令和响应协议

该协议支持单个主机（如微控制器）与一个或多个 bq76PL455A-Q1 器件通信。主机可发起主机与一个或多个 bq76PL455A-Q1 器件之间的所有事务。bq76PL455A-Q1 在没有接收到主机发来的命令帧之前，不会向主机发送数据。

---

### 注

发起方发送每个命令帧后，必须总是等待所有预期响应返回（出错时会超时），然后再发出新的命令帧。

除非另有说明，否则短语无响应写操作以及写操作是等效同义词。

除非另有说明，否则短语有响应写操作以及读操作是等效同义词。

---

### 7.5.1 事务帧 描述

事务帧格式包括命令帧和响应帧。事务帧中有五个字段类型：

1. 帧初始化
2. 器件地址或组 ID
3. 寄存器地址
4. 数据
5. 循环冗余校验 (CRC)

注意，每个事务帧并非包含全部字节类型。

## 命令和响应协议 (接下页)

### 7.5.1.1 帧初始化字节

帧初始化字节始终为帧的首字节。在所有情况下，帧长度均可通过该初始字节确定。注意，位 7 标识每个帧为命令帧还是响应帧。对于这两类帧 Init 类型，初始化字节的定义如下：

	7	6	5	4	3	2	1	0
命令帧 Init	FRM_TYPE = 1	REQ_TYPE			ADDR_SIZE	DATA_SIZE		
响应帧 Init	FRM_TYPE = 0	RESP_BYTES-1						

帧初始化字节各个字段的描述如表 4 所示。

**表 4. 帧初始化字节字段**

	值 (二进制)	说明
FRM_TYPE	0	响应帧
	1	命令帧
REQ_TYPE	000	有响应的单个器件写操作
	001	无响应的单个器件写操作
	010	有响应的组写操作
	011	无响应的组写操作
	100	保留
	101	保留
	110	有响应的广播写操作
	111	无响应的广播写操作
ADDR_SIZE <sup>(1)</sup>	0	8 位寄存器地址
	1	16 位寄存器地址
DATA_SIZE <sup>(2)</sup>	000	0 字节
	001	1 字节
	010	2 字节
	011	3 字节
	100	4 字节
	101	5 字节
	110	6 字节
	111	8 字节
RESP_BYTES-1		响应帧所含数据字节数 - 1

(1) 建议 ADDR\_SIZE = 0。所有用户寄存器均可使用 8 位寄存器地址寻址。

(2) 不支持 7 字节数据大小。



### 7.5.1.2 器件地址/组 ID 字节

器件地址或组 ID 字节定义命令指向的器件或器件组。只有在器件地址寄存器（寄存器地址 10）或组 ID 寄存器（寄存器地址 11）中包含匹配值的器件才会响应该命令。命令帧中的 REQ\_TYPE 字段决定解析该字节的方法。

注

器件地址/组 ID 字节不存在于广播命令帧中。

	7	6	5	4	3	2	1	0
器件地址或组 ID	接收通信的器件标识符（始终为一个字节）							

### 7.5.1.3 寄存器地址字节

寄存器地址可以为一个或两个字节长。对于单字节地址 (ADDR\_SIZE = 0)，不发送 MSB 并假定其为 0。

	7	6	5	4	3	2	1	0
寄存器地址 (MSB)	目标寄存器							
寄存器地址 (LSB)								

### 7.5.1.4 数据字节

数据字节的解析基础是所发送命令帧的类型以及命令帧中所指定的目标寄存器。

对于指向命令寄存器（地址 2）的命令帧，数据中包含命令、最高响应器件地址以及外加命令通道选择寄存器（地址 3-6）和平均值寄存器（地址 7）的新数据。

对于指向其他寄存器的命令帧：

- 如果 REQ\_TYPE 为无响应写操作，数据字节包含要写入寄存器的值
- 如果 REQ\_TYPE 为有响应写操作，数据字节包含从寄存器返回的值

	7	6	5	4	3	2	1	0
Data[0] ... Data[n]	数据字节（字节数应与帧初始化字节中的 DATA_SIZE 字段匹配）							

注

不允许包含七个数据字节的事务。

### 7.5.1.5 CRC 字节

	7	6	5	4	3	2	1	0
CRC(MSB)	16 位 CRC（CRC-16-IBM - 请参见 <a href="#">CRC 说明</a> ）							
CRC(LSB)								



## 7.5.2 CRC 说明

标准 CRC-16-IBM 算法使用以下 CRC 生成多项式：

$$X_{16} + X_{15} + X_2 + 1$$

通常，CRC（循环冗余校验）代表多项式长除法类似过程的余数，其中待校验数据帧除以该生成多项式。附加到帧的 CRC 即为余数。根据此过程，在器件接收一帧时，接收方通过整个帧（包括发送的 CRC）计算的 CRC 将为零，表示传输和接收正确。结果非零表示出现通信错误。

发送方的 CRC 计算以位流顺序跨越整个发送帧（CRC 除外）进行。确定执行 CRC 算法的位流顺序时务必注意：协议字节连续发送，并且首先发送最低有效位。

本节结尾介绍一个可直接使用的高效 8 位并行 C 函数。以下伪代码算法更简洁地描述了利用 CRC-16-IBM 生成多项式逐位实现 CRC 算法的过程。

```
CRC='0000_0000_0000_0000'
DIN={(frame in bit-stream order), '0000_0000_0000_0000'};
for n=0 to length_in_bits(DIN)-1{
    CRC15:0=[(CRC0^DINn), CRC15, (CRC14^CRC0), CRC13:2, (CRC1CRC0)];
};
```

在以上表示法中，下标表示帧数据位流或 16 位 CRC 值(当前正在被计算的)中以零开始的位的序号；单引号 (') 中的字符串表示二进制常量；插入符号 (^) 表示单个位异或运算；花括号 - 逗号 ({a, b, ... c}) 表达式表示逐位连接。下划线 ( ) 只用于增强可读性，可忽略。

16 位 CRC 初始化为全部为 0 位。DIN 帧以位流顺序发送或接收，结尾附带十六个 0 位。表达式 *length\_in\_bits (DIN)* (输入字节数 + 2) × 8。for 循环用于以位流顺序循环访问，一次访问一个 DIN 位。CRC<sub>15:0</sub> 为待传输的 16 位 CRC (对于接收到的数据帧，则为要校验的 CRC)。注意，CRC 等式右侧的逐位连接总长度也是 16 位。

CRC 等式中的位数 (for 循环内) 已选定，因此数学形式的 X<sub>16</sub> 请参见 (比如指定的 CRC-16-IBM 生成多项式)，对应于伪代码中脚本表示法中的位 0。在伪代码中，位 0 为最低有效位，位于连接的右侧。Bit0 是总线上串行通信传输的第一个位。根据这种表示法与所选算法的组合，器件在存储器中存储数值的方式将是算法得出的最终 CRC 字节顺序的逆转。另外，本文档通篇有关帧的描述中带有 CRC (MSB) 标记的字节为伪代码和 C 函数生成的 CRC 的低位字节，带有 CRC (LSB) 标记的字节为所生成的高位字节。按这种方式排列所生成 CRC 字的好处在于不需要在位级逆转顺序。

以下示例可帮助算法实现人员确认最终实施结果是否正确。在本例中，发起方（微控制器）生成一个命令帧的 CRC。以下为所使用的帧示例：

	7	6	5	4	3	2	1	0
命令帧 Init	1	001 (二进制)			0	001 (二进制)		
器件地址					03			
寄存器地址					07			
数据					05			
CRC (MSB)					1E			
CRC (LSB)					CF			

例如，在执行之前介绍的伪代码中 for 循环时，CRC 为 0，DIN (十六进制字节) 为 91、03、07、05、00、00。按照位流顺序，即为：

```
DIN = '1000_1001_1100_0000_1110_0000_1010_0000_0000_0000_0000_0000'
```

执行 for 循环时，按如下方式基于每个 DIN 后续位得出 CRC 值：

n	DINn	CRC15:0	n	DINn	CRC15:0	n	DINn	CRC15:0
0	1	1000 0000 0000 0000	16	1	0010 0001 1100 1001	32	0	0100 1010 0001 0101
1	0	0100 0000 0000 0000	17	1	0011 0000 1110 0101	33	0	1000 0101 0000 1011
2	0	0010 0000 0000 0000	18	1	0011 1000 0111 0011	34	0	1110 0010 1000 0100
3	0	0001 0000 0000 0000	19	0	1011 1100 0011 1000	45	0	0111 0001 0100 0010
4	1	1000 1000 0000 0000	20	0	0101 1110 0001 1100	36	0	0011 1000 1010 0001
5	0	0100 0100 0000 0000	21	0	0010 1111 0000 1110	37	0	1011 1100 0101 0001
6	0	0010 0010 0000 0000	22	0	0001 0111 1000 0111	38	0	1111 1110 0010 1001
7	1	1001 0001 0000 0000	23	0	1010 1011 1100 0010	39	0	1101 1111 0001 0101
8	1	1100 1000 1000 0000	24	1	1101 0101 1110 0001	40	0	1100 1111 1000 1011
9	1	1110 0100 0100 0000	25	0	1100 1010 1111 0001	41	0	1100 0111 1100 0100
10	0	0111 0010 0010 0000	26	1	0100 0101 0111 1001	42	0	0110 0011 1110 0010
11	0	0011 1001 0001 0000	27	0	1000 0010 1011 1101	43	0	0011 0001 1111 0001
12	0	0001 1100 1000 1000	28	0	1110 0001 0101 1111	44	0	1011 1000 1111 1001
13	0	0000 1110 0100 0100	29	0	1101 0000 1010 1110	45	0	1111 1100 0111 1101
14	0	0000 0111 0010 0010	30	0	0110 1000 0101 0111	46	0	1101 1110 0011 1111
15	0	0000 0011 1001 0001	31	0	1001 0100 0010 1010	47	0	1100 1111 0001 1110

计算得出的 CRC 值为“1100\_1111\_0001\_1110”。16 位 CRC 包含两个字节，由该算法以倒序生成。这两个字节在命令帧中的正确顺序是，MSB 在前，LSB 在后（“0001\_1110”后为“1100\_1111”，十六进制表示分别为 1E、CF）。这样做的目的是，这两个字节从每个字节的最低有效位开始连续传输。

实施 CRC 算法时需格外小心，确保位序惯例在整个包括 CRC 的帧内一致。实现人员应对照所使用算法生成的数据，检查本文档中的多个示例，以确保实施过程正确。传递到 UART 的最终命令帧为：

	命令帧字节
命令帧 Init	91
器件地址	03
寄存器地址	07
数据	05
CRC (MSB)	1E
CRC (LSB)	CF

帧检查算法与此类似。比如，要检查该帧，一种实现方法是只计算 CRC 的前四个字节（不包括 CRC）并将其与接收到的 CRC 值进行比较。另外，也可利用 CRC 算法的循环特性，传递全部六个字节后验证结果是否为 0。在这种情况下，最初无需用十六个零来填充 DIN。其计算过程如下，最终得到的 CRC 值为 0，表示校验成功：

n	DINn	CRC15:0	n	DINn	CRC15:0	n	DINn	CRC15:0
0	1	1000_0000_0000_0000	16	1	0010_0001_1100_1001	32	0	0100_1010_0001_0101
1	0	0100_0000_0000_0000	17	1	0011_0000_1110_0101	33	1	0000_0101_0000_1011
2	0	0010_0000_0000_0000	18	1	0011_1000_0111_0011	34	1	0010_0010_1000_0100
3	0	0001_0000_0000_0000	19	0	1011_1100_0011_1000	45	1	1001_0001_0100_0010
4	1	1000_1000_0000_0000	20	0	0101_1110_0001_1100	36	1	1100_1000_1010_0001
5	0	0100_0100_0000_0000	21	0	0010_1111_0000_1110	37	0	1100_0100_0101_0001
6	0	0010_0010_0000_0000	22	0	0001_0111_1000_0111	38	0	1100_0010_0010_1001
7	1	1001_0001_0000_0000	23	0	1010_1011_1100_0010	39	0	1100_0001_0001_0101
8	1	1100_1000_1000_0000	24	1	1101_0101_1110_0001	40	1	0100_0000_1000_1011
9	1	1110_0100_0100_0000	25	0	1100_1010_1111_0001	41	1	0000_0000_0100_0100
10	0	0111_0010_0010_0000	26	1	0100_0101_0111_1001	42	1	1000_0000_0010_0010
11	0	0011_1001_0001_0000	27	0	1000_0010_1011_1101	43	1	1100_0000_0001_0001
12	0	0001_1100_1000_1000	28	0	1110_0001_0101_1111	44	0	1100_0000_0000_1001
13	0	0000_1110_0100_0100	29	0	1101_0000_1010_1110	45	0	1100_0000_0000_0101
14	0	0000_0111_0010_0010	30	0	0110_1000_0101_0111	46	1	0100_0000_0000_0011
15	0	0000_0011_1001_0001	31	0	1001_0100_0010_1010	47	1	0000_0000_0000_0000

网上有很多适用于生成和检查 CRC 的好算法资源和有效技巧。以下按字节操作的 C 语言例程经过开发和验证，可作为参考。使用此函数唯一需要注意的是，返回的 CRC 值低位字节为 CRC (MSB)，而高位字节为 CRC (LSB)。

```

uint16 crc_16_ibm(uint8 *buf, uint16 len) {
    uint16 crc = 0;
    uint16 j;

    while (len--) {
        crc ^= *buf++;

        for (j = 0; j < 8; j++)
            crc = (crc >> 1) ^ ((crc & 1) ? 0xa001 : 0);
    }
    return crc;
}
    
```

### 7.5.3 事务帧示例

为了介绍不同命令和响应格式，以下段落列举了几个有代表性的事务帧类型。所有数值均为十六进制（除非另外注明）。示例中的 CRC 值正确，实现人员可使用它们来验证 CRC 算法。除非另外特别说明，所有示例均使用 8 位寄存器寻址。

**bq76PL455A-Q1** 软件设计参考 (SLVA617) 应用手册中例举了包含匹配命令和响应帧的更多通信示例。

命令帧通常分为两大类：

1. 可生成一个或多个响应帧的命令帧
2. 不生成响应帧的命令帧

帧初始化字节中的 REQ\_TYPE 字段决定了命令帧所属的类别。类别 1 包含有响应的单个器件写操作、有响应的组写操作以及有响应的广播写操作这三种请求类型。类别 2 包含无响应的单个器件写操作、无响应的组写操作以及无响应的广播写操作这三种请求类型。

可生成响应帧的命令帧可能会生成多个响应帧。这取决于具体命令帧以及命令帧寻址的器件数。对于单个命令帧，在接收到多个响应帧的情况下，每个响应帧都是一个包含帧初始化字节、数据字节和 CRC 字节的完整帧。对于任何单个命令帧，单个器件都不会通过多个响应帧进行响应。

寻址命令寄存器（地址 2）时，需特别注意。当发送的命令帧生成该寄存器的响应帧时，响应帧的长度取决于命令通道选择寄存器（地址 3-6）的内容。对多个器件寻址时，每个器件的响应帧长度可能各不相同，具体取决于所寻址器件的配置。此外，预期响应可能会有延迟，具体取决于存储在电压和内部温度采样周期寄存器（地址 62）、AUX 采样周期寄存器（地址 63-66）以及测试采样周期寄存器（地址 67-68）中的配置信息。上述寄存器都会影响通道采样周期。

### 7.5.3.1 有响应的单个器件写操作命令帧

有响应的单个器件写操作帧中数据字段的解析取决于命令的目标寄存器。

如果目标寄存器为命令寄存器（地址 2），则数据字节可能包含命令、命令通道选择寄存器的新内容以及平均值寄存器的新内容。如果有响应的单个器件写操作命令帧忽略了命令通道寄存器和平均值寄存器的数据，则会使用这些寄存器中之前配置的数值。如果该命令帧中包含了这些数据，则将其写入相应寄存器后即可用于所请求的采样。

如果目标寄存器不是命令寄存器，则数据字节的解析为 bq76PL455A-Q1 请求的字节数减一，从命令帧的寄存器地址字节中提供的寄存器地址开始。

帧初始化字节中的 DATA\_SIZE 字段应写入命令帧中的数据字节数。

#### 7.5.3.1.1 有响应的单个器件写操作写入命令寄存器（地址 2）

在这种情况下，帧初始化字节中 DATA\_SIZE 字段的值通常为 001（1 字节）、101（5 字节）或 110（6 字节）。这些变型对应以下命令：

1. 仅发送采样命令请求并期望 bq76PL455A-Q1 使用采样控制寄存器中预编程的采样值。
2. 发送采样命令请求以及通道选择寄存器（地址 3-6）的值，但期望 bq76PL455A-Q1 使用平均值寄存器（地址 7）中的预编程值。命令帧中的数据字节将覆盖通道选择寄存器。
3. 发送采样命令请求以及通道选择寄存器（地址 3-6）和平均值寄存器（地址 7）的值。命令帧中的数据字节将覆盖相应的通道选择寄存器以及平均值寄存器。

此类命令帧的响应帧长度与根据通道选择寄存器（地址 3-6）中预编程的数据或命令帧中传入 bq76PL455A-Q1 的数据选择的通道数直接相关。

下文列举了三个示例。这三个示例全部面向器件地址为 00 的器件，此地址通常为单个器件的地址，或器件级联中最低器件的地址。

##### 7.5.3.1.1.1 数据仅包含命令

针对此示例，假设存在下列启动条件：

1. 执行命令前通道选择寄存器的内容：0FFF5500
2. 执行命令前平均值计算寄存器的内容：00

	7	6	5	4	3	2	1	0
命令帧 Init	1	000（二进制）			0	001（二进制）		
器件地址	00							
寄存器地址	02							
数据（命令）	00							
CRC (MSB)	29							
CRC (LSB)	5C							

请注意，帧初始化字节的 **DATA\_SIZE** 字段为 **001**。这意味着此命令帧包含一个数据字节。这一数据字节包含命令寄存器的命令（在这种情况下为 **00**）。有关命令寄存器的更多详细信息，请参见 [寄存器详细信息](#) 中的命令寄存器。

此示例命令帧的预期响应帧应包含 **35** 个字节：一个帧初始化字节，**32** 个数据字节（所选的十六个通道每通道两个字节），以及两个 **CRC** 字节。

**CHANNELS** 寄存器和 **OVERSMPL** 寄存器的内容将保持不变。

#### 7.5.3.1.1.2 数据包含命令和通道选择

针对此示例（表 5），假设存在下列启动条件：

1. 执行命令前通道选择寄存器的内容：**0FFF5500**
2. 执行命令前平均值计算寄存器的内容：**00**

表 5. 命令和通道选择示例

	7	6	5	4	3	2	1	0
命令帧 Init	1	000（二进制）			0	101（二进制）		
器件地址					00			
寄存器地址					02			
数据（命令）					00			
数据（通道选择 MSB）					FF			
数据（通道选择）					FF			
数据（通道选择）					01			
数据（通道选择 LSB）					00			
CRC (MSB)					C8			
CRC (LSB)					09			

请注意，帧初始化字节的 **DATA\_SIZE** 字段为 **5**（二进制 **101**）。这意味着此命令帧包含五个数据字节。第一个数据字节包含命令寄存器的命令（在这种情况下为 **00**）。第二个数据字节至第五个数据字节包含通道选择数据，器件会将此数据作为此命令的一部分写入通道选择寄存器。有关寄存器使用情况的更多详细信息，请参见 [寄存器详细信息](#)。

此示例命令帧的预期响应帧应包含 **37** 个字节：一个帧初始化字节，**34** 个数据字节（所选的十七个通道每通道两个字节），以及两个 **CRC** 字节。

通道选择寄存器的内容会发生变化。得到的寄存器内容如下所示：

1. 执行命令后通道选择寄存器的内容：**FFFF0100**
2. 执行命令后平均值计算寄存器的内容：**00**

#### 7.5.3.1.1.3 数据包含命令、通道选择和平均值计算选择

针对此示例，假设存在下列启动条件：

1. 执行命令前通道选择寄存器的内容：**0FFF5500**
2. 执行命令前平均值计算寄存器的内容：**00**

表 6. 命令、通道选择以及平均值计算选择示例

	7	6	5	4	3	2	1	0
命令帧 Init	1	000（二进制）			0	110（二进制）		
器件地址					00			
寄存器地址					02			

**表 6. 命令、通道选择以及平均值计算选择示例 (接下页)**

	7	6	5	4	3	2	1	0
数据 (命令)	00							
数据 (通道选择 MSB)	FF							
数据 (通道选择)	FF							
数据 (通道选择)	0F							
数据 (通道选择 LSB)	00							
数据 (平均值计算选择)	7B							
CRC (MSB)	3D							
CRC (LSB)	86							

请注意，帧初始化字节的 **DATA\_SIZE** 字段为 6（二进制 110）。这意味着此命令帧包含六个数据字节。第一个数据字节包含命令寄存器的命令（在这种情况下为 00）。第二个数据字节至第五个数据字节包含通道选择数据，**bq76PL455A-Q1** 器件会将此数据作为此命令的一部分写入通道选择寄存器。第六个数据字节包含平均值计算配置数据，器件会将此数据作为此命令的一部分写入平均值计算寄存器。有关寄存器使用情况的更多详细信息，请参见 [寄存器详细信息](#)。

此示例命令帧的预期响应帧应包含 43 个字节：一个帧初始化字节，40 个数据字节（所选的二十个通道每通道两个字节），以及两个 CRC 字节。

通道选择寄存器和平均值计算寄存器的内容会发生变化。得到的寄存器内容如下所示：

1. 执行命令后通道选择寄存器的内容：FFFF0F00
2. 执行命令后平均值计算寄存器的内容：7B

#### 7.5.3.1.2 面向非命令寄存器的带响应单个器件写操作

在这种情况下，帧初始化字节 **DATA\_SIZE** 字段的值通常为 001（1 字节）。此值的含义为响应帧中预期的数据字节数减一。例如，如果预期将要读取通道选择寄存器所包含的四个字节，则包含的数据字节数为 03（四减一）。

下文列举了两个示例。此部分的所有示例均面向器件地址为 00 的器件，此地址通常为单个器件的地址，或器件叠层中最低器件的地址。

##### 7.5.3.1.2.1 向单个寄存器请求四个字节的的数据

此命令示例请求四个字节的的数据，所有数据都来自同一寄存器。在本示例的情况中，此四个字节的的数据将来自地址为 3 – 6 的通道选择寄存器。四字节寄存器的最高有效字节将成为响应帧的第一个数据字节。

	7	6	5	4	3	2	1	0
命令帧 Init	1	000（二进制）			0	001（二进制）		
器件地址	00							
寄存器地址	03							
数据（所需字节数 - 1）	03							
CRC (MSB)	68							
CRC (LSB)	CD							



请注意，帧初始化字节的 **DATA\_SIZE** 字段为 001。这意味着此命令帧包含一个数据字节。此数据字节数为所需响应字节数减一。

响应帧将包含七个字节：一个帧初始化字节、四个数据字节以及两个 **CRC** 字节。

### 7.5.3.1.2.2 跨寄存器边界请求多个字节

可跨寄存器边界向多个寄存器请求数据。执行此类读取操作时，保留的寄存器地址也会包括在要读取的寄存器块中。若对保留的寄存器地址执行读操作，将始终返回零，且务必将这些字节数计入所请求的数据字节数中。在本示例中，请求来自三个寄存器的数据 [通道选择寄存器（地址 3 – 6），平均值计算寄存器（地址 7）以及器件地址寄存器（地址 10）]。这些寄存器包含六个字节的数据；然而，由于平均值计算寄存器（地址 7）和器件地址寄存器（地址 10）之间存在两个保留的寄存器地址（地址 8 和 9），必须请求八个字节的数据。

	7	6	5	4	3	2	1	0
命令帧 Init	1	000（二进制）			0	001（二进制）		
器件地址					01			
寄存器地址					03			
数据（所需字节数 – 1）					07			
CRC (MSB)					38			
CRC (LSB)					CE			

#### 注

帧初始化字节中的 **DATA\_SIZE** 字段为 1，指示此命令帧包含一个数据字节。此数据字节指示响应中预期的字节数（减一）。

响应帧将包含十一个字节：一个帧初始化字节、八个数据字节以及两个 **CRC** 字节。

### 7.5.3.2 无响应的单个器件写操作的命令帧

**FRM\_TYPE = 1** 且 **REQ\_TYPE = 1** 时，表示执行无响应的单个器件写命令。在本示例中，寄存器地址长度为 8 位 (**ADDR\_SIZE = 0**) 且写入的数据长度为 1 字节 (**DATA\_SIZE**)。将不会返回任何响应帧。

本示例中的命令向平均值计算寄存器（地址 7）写入一个字节的值。

针对此示例，假设存在下列启动条件：

1. 执行命令前平均值计算寄存器的内容：00

	7	6	5	4	3	2	1	0
命令帧 Init	1	001（二进制）			0	001（二进制）		
器件地址					03			
寄存器地址					07			
数据（目标寄存器的新数据）					05			
CRC (MSB)					1E			
CRC (LSB)					CF			

平均值计算寄存器的内容会发生变化。所得的平均值计算寄存器内容为：05。

要向 bq76PL455A-Q1 写入一个字节以上的数据，应更新帧初始化字节中的 **DATA\_SIZE** 字段，且应向命令帧添加额外的数据字节。此类型的单个命令帧可写入多达 8 个数据字节。

### 7.5.3.3 Group\_Write\_With\_Response 命令帧

对于带响应组写操作的命令帧，确定其格式的方式有多种，并且根据命令帧配置的不同，数据字节表示的含义也不同。



带响应组写命令面向命令寄存器（地址 2），且具有多种不同的配置。对命令寄存器（地址2）的带响应组写命令有多种不同的配置。这些配置不同与针对除命令寄存器外的其它的寄存器的带响应组写命令的两种配置。下文列出了这些不同配置的基本示例。

需要注意的是，所定义的组中的各器件必须为地址连续的器件。地址最低的器件应最靠近主机（即，地址越高，在堆栈中的位置越高）。器件将按照地址下降的顺序对带响应命令帧的组写操作进行响应。如果某一地址不存在，器件将停止响应。建议使用的组中仅包含地址连续的器件。要建立组 ID，需将指定组中所有器件的组 ID 寄存器（地址 11）编程为相同的值。

**注**

对于下列配置示例，假设地址为 00–03 的四个器件组成菊花链，其中地址 01 和地址 02 的器件属于组 ID 01，地址 00 和地址 03 的器件属于组 ID 00。

**7.5.3.3.1 配置 1：命令帧包括采样参数时针对命令寄存器的带响应组写操作**

为响应此示例中的命令帧，指定组中的各 bq76PL455A-Q1 将新的采样参数写入 CHANNELS 寄存器和 OVERSMPL 寄存器，对数据参数中定义的通道进行采样，存储结果并发送包含采样数据的响应帧。在本示例中，由于寻址组中存在两个器件，所以用户预计会收到两个完整的响应帧。

	7	6	5	4	3	2	1	0
命令帧 Init	1	010（二进制）			0	110（二进制）		
组 ID					01			
寄存器地址					02			
数据（命令）					02			
数据（通道选择 MSB）					FF			
数据（通道选择）					FF			
数据（通道选择）					55			
数据（通道选择 LSB）					00			
数据（平均值计算设置）					00			
CRC (MSB)					04			
CRC (LSB)					59			

有关如何解读响应的详细信息，请参见 [寄存器详细信息](#)。下表概括介绍了本示例中数据字节的意义。

字节（十六进制）	字节（二进制）	说明
A6	1 010 0 110	命令帧，带响应组写操作 = REQ_TYPE，8 位寄存器寻址，6 个数据字节 = DATA_SIZE
01	00000001	目标组 ID = 01
02	00000010	目标寄存器 = 02（命令寄存器）
02	000 00010	高三位定义发送至命令寄存器的命令，低 5 位为响应组中最高器件的地址
FF	11111111	选择通道 16 至 9
FF	11111111	选择通道 8 至 1
55	01010101	选择 AUX6、AUX4、AUX2 和 AUX0
00	00000000	请勿选择温度或其他通道
00	00000000	未进行平均值计算
04	00000100	CRC
59	01011001	CRC

**7.5.3.3.2 配置 2: 命令帧不包括采样参数时针对命令寄存器的带响应组写操作**
**注**

采样参数来自自己存储于 CHANNELS 寄存器和 OVERSMPL 寄存器中的值。

为响应本示例中的采样命令帧，指定组中的各 bq76PL455A-Q1 将对当前存储于命令通道选择寄存器（地址 3–6）中的值所标识的通道进行采样，并且使用平均值计算寄存器（地址 7）中当前平均值计算设置对其采样。

	7	6	5	4	3	2	1	0
命令帧 Init	1	010 (二进制)			0	001 (二进制)		
组 ID					01			
寄存器地址					02			
数据 (命令)					02			
CRC (MSB)					F2			
CRC (LSB)					9D			

有关如何解读响应的详细信息，请参见 [寄存器详细信息](#)。下表概括介绍了本示例中数据字节的意义。

字节 (十六进制)	字节 (二进制)	说明
A1	1 010 0 001	命令帧，带响应组写操作 = REQ_TYPE, 8 位寄存器寻址, 1 个数据字节 = DATA_SIZE
01	00000001	目标组 ID = 01
02	00000010	目标寄存器 = 02 (命令寄存器)
02	000 00010	高三位定义发送至命令寄存器的命令，低 5 位为响应组中最高器件的地址
F2	11110010	CRC
9D	10011101	CRC

**7.5.3.3.3 配置 3: 针对非命令寄存器的带响应组写操作**
**注**

此配置使用两个字节进行寻址，并将其用作响应大小。

本示例中的采用命令帧将读取当前存储于命令通道选择（地址 3 – 6）寄存器中的数据。数据字节的含义列于下表左侧列中。帧初始化字节中的 DATA\_SIZE 字段指示命令帧中的数据字节数。

	7	6	5	4	3	2	1	0
命令帧 Init	1	010 (二进制)			0	010 (二进制)		
组 ID					01			
寄存器地址					03			
数据 (响应组中最高器件的地址)					02			
数据 (预期的响应数据字节数 - 1)					03			
CRC (MSB)					49			
CRC (LSB)					44			

有关如何解读响应的详细信息，请参见 [寄存器详细信息](#)。下表概括介绍了本示例中数据字节的意义。

字节 (十六进制)	字节 (二进制)	说明
A2	1 010 0 001	命令帧，带响应组写操作 = REQ_TYPE, 8 位寄存器寻址, 2 个数据字节 = DATA_SIZE
01	00000001	目标组 ID = 01
03	00000011	目标寄存器 = 03 (命令通道选择寄存器)

字节（十六进制）	字节（二进制）	说明
02	00000010	目标组中最高器件的地址
03	00000011	响应中预期数据字节数 - 1（本示例中为 4 字节）
49	01001001	CRC
44	01000100	CRC

本示例中的命令帧将从其所针对的两个器件中的每个器件生成一个响应帧。每个响应帧将包含存储于响应的 bq76PL455A-Q1 命令通道选择寄存器的数据。寻址组中地址最高的 bq76PL455A-Q1 的响应帧将最先到达。如果组 01 中器件地址为 02 的器件所存储的数据为 FFFF8000（十六进制），组 ID 01 中器件地址为 01 的器件存储的数据为 FFFF0100（十六进制），则响应帧将如下表所示。

	7	6	5	4	3	2	1	0
响应帧 Init	0	0000011（二进制）						
数据	FF							
数据	FF							
数据	80							
数据	00							
CRC (MSB)	25							
CRC (LSB)	E4							

	7	6	5	4	3	2	1	0
响应帧 Init	0	0000011（二进制）						
数据	FF							
数据	FF							
数据	01							
数据	00							
CRC (MSB)	45							
CRC (LSB)	B4							

两个响应帧中，第一个响应帧到达后第二个响应帧将立即到达，因此响应通常看起来是一个连续响应。因此，务必记住，每个响应器件将通过一个完整的响应帧进行响应，响应帧中包括其自身的帧初始化字节、数据字节和 CRC 字节。

#### 7.5.3.3.4 配置 4：针对非命令寄存器的带响应组写操作

##### 注

此配置使用一个字节进行寻址，并将其用作响应大小。

与配置 3 的示例相同，本示例中的采样命令帧将读取命令通道选择（地址 3 - 6）寄存器当前存储的值，但执行此功能的消息将短一个字节。预期响应帧与配置 3 示例中的预期响应帧相同。

	7	6	5	4	3	2	1	0
命令帧 Init	1	010（二进制）			0	001（二进制）		
组 ID	01							
寄存器地址	03							
数据（响应组中最高器件的地址）	62							
CRC (MSB)	F3							
CRC (LSB)	25							

有关如何解读数据的详细信息，请参见[寄存器详细信息](#)。下表概括介绍了本示例中数据字节的意义。

字节（十六进制）	字节（二进制）	说明
A1	1 010 0 001	命令帧，带响应组写操作 = REQ_TYPE，8 位寄存器寻址，1 个数据字节 = DATA_SIZE
01	00000001	目标组 ID = 01
03	00000011	目标寄存器 = 03（命令通道选择寄存器）
62	011 00010	高三位为响应中预期数据字节数 - 1，低 5 位为响应组中最高器件的地址
F3	11110011	CRC (MSB)
25	00100101	CRC (LSB)

**注**

尽管不建议这样做，但每种配置还可使用 16 位寄存器寻址，这将向命令帧增加额外的一个字节，作为寄存器地址的 MSB。

### 7.5.3.4 无响应组写操作的命令帧

FRM\_TYPE = 1 且 REQ\_TYPE = 3（011 二进制）时表明执行的是无响应组写命令。在本示例中，寄存器地址长度为 8 位 (ADDR\_SIZE = 0) 且写入的数据长度为 1 字节 (DATA\_SIZE)。将不会返回任何响应帧。

为了响应此示例命令帧，目标组中各 bq76PL455A-Q1 会将数据字节中的值写入目标寄存器（本示例中，写入平均值计算寄存器）。如需有关此示例命令帧效果的详细信息，请参见[寄存器详细信息](#)。

	7	6	5	4	3	2	1	0
命令帧 Init	1	011（二进制）			0	001（二进制）		
组 ID					01			
寄存器地址					07			
数据					7B			
CRC (MSB)					34			
CRC (LSB)					EF			

### 7.5.3.5 带响应广播写入操作的命令帧

与带响应单个器件写入和组写操作命令帧相同，当目标寄存器为命令寄存器（地址 2）时，与目标为其他寄存器时相比，带响应广播写入命令帧字节的含义将会不同。当命令帧面向命令寄存器时，将由各个目标 bq76PL455A-Q1 器件的通道选择寄存器内容确定响应帧长度。

广播写入命令帧不包含器件地址/组 ID 字节。这是其与“带响应组写操作”部分所列示例的主要区别。

除了上文所述内容之外，带响应命令帧的广播写入操作的构成方式可与带响应的组写操作，[Group\\_Write\\_With\\_Response 命令帧](#) 的各个配置示例类似。

与带响应组写操作的命令帧相同，带响应广播写入操作的命令帧可采用两种格式之一来指示最高响应器件的地址以及各个目标器件响应中的预期字节数。其中一种格式使用一个字节来指定响应链最高电路板的地址和所需响应字节数。另一种格式使用两个字节分别指定最高响应器件的地址和所需响应字节数（首先指定地址，之后指定字节数 - 1）。

下文的两个命令帧给出了每种格式的示例。

使用两个字节的示例（对通信配置寄存器执行读操作）：

	7	6	5	4	3	2	1	0
命令帧 Init	1	110（二进制）			0	010（二进制）		

	7	6	5	4	3	2	1	0
寄存器地址	10							
数据 (最高响应器件的地址)	03							
数据 (响应数据字节数 - 1)	01							
CRC (MSB)	F6							
CRC (LSB)	8D							

有关如何解读数据的详细信息，请参见[寄存器详细信息](#)。下表概括介绍了本示例中数据字节的意义。

字节 (十六进制)	字节 (二进制)	说明
E2	11100010	命令帧，带响应广播写入 = REQ_TYPE，8 位寄存器寻址，2 个数据字节 = DATA_SIZE
10	00010000	目标寄存器地址 (通信配置寄存器)
03	00000011	最高 (第一个) 响应器件的地址
01	00000001	响应中预期数据字节数 - 1 (即，2 个字节)
F6	11110110	CRC (MSB)
8D	10001101	CRC (LSB)

使用一个字节的示例 (对通信配置寄存器执行读操作)：

	7	6	5	4	3	2	1	0
命令帧 Init	1	110 (二进制)			0	001 (二进制)		
寄存器地址	10							
数据 (数据大小和最高响应器件的地址)	22							
CRC (MSB)	DC							
CRC (LSB)	1F							

有关如何解读数据的详细信息，请参见[寄存器详细信息](#)。下表概括介绍了本示例中数据字节的意义。

字节 (十六进制)	字节 (二进制)	说明
E1	11100001	命令帧，带响应广播写入操作 = REQ_TYPE，8 位寄存器寻址，1 个数据字节 = DATA_SIZE
10	00010000	目标寄存器地址 (通信配置寄存器)
22	001 00010	高三位为响应中预期字节数 - 1，低 5 位为最高响应器件的地址
DD	11011101	CRC
EF	11101111	CRC

### 7.5.3.6 无响应广播写入操作的命令帧

FRM\_TYPE = 1 且 REQ\_TYPE = 7 (111 二进制) 时表明执行的是无响应广播写入命令。

在本示例中，寄存器地址长度为 8 位 (ADDR\_SIZE = 0) 且写入的数据长度为 1 字节 (DATA\_SIZE)。请注意，由于此命令面向所有器件，所以命令帧中不存在器件地址/组 ID 字节。

将不会返回任何响应帧。

	7	6	5	4	3	2	1	0
命令帧 Init	1	111 (二进制)			0	001 (二进制)		
寄存器地址	C8							
数据	12							
CRC (MSB)	86							
CRC (LSB)	3E							

此示例向所有目标器件暂存寄存器中地址为 200 (C8 十六进制) 的一个字节写入 12 (十六进制)。有关更改寄存器值所产生影响的详细信息，请参见 [寄存器详细信息](#)。

#### 7.5.4 响应帧

FRM\_TYPE = 0 时表明为响应帧。请注意，帧初始化字节的位 6 至位 0 采用的格式与命令帧格式不同，如 [帧初始化字节](#) 所描述。

本示例中，响应数据长度为 3 个字节 (RESP\_BYTES – 1 = 2)。可支持从 1 个字节至 128 个字节的数据长度。由于此处介绍的协议用于单发起者 (微控制器) 系统，所以发起者始终是响应帧的预期目标。

如果命令帧面向多个器件，则首先向发起者返回目标组中地址最高的器件的响应，之后是下一个最高地址的器件的响应，以此类推，直至目标组中的所有器件全部响应。各个器件将通过完整的响应帧进行响应，其中包括帧初始化字节、一个或多个数据字节以及两个 CRC 字节。

如果命令帧面向多个器件，且该命令帧的目标寄存器为命令寄存器，则响应时可能存在延迟。此延迟是因目标 bq76PL455A-Q1 器件需要一定的时间进行采样并对新采样的数据进行存储以及响应而造成的。响应延迟将取决于采样周期和各个目标器件的通道选择配置。

	7	6	5	4	3	2	1	0
响应帧 Init	0 (二进制)	0000010 (二进制)						
数据				9B				
数据				8C				
数据				7D				
CRC (MSB)				D4				
CRC (LSB)				B6				

## 7.6 寄存器映射

### 7.6.1 约定和符号

在整篇文档中使用了以下约定。

- 指明特定软件寄存器的关键词“全部大写”。
- 多字节寄存器中的各个字节可单独寻址。此格式为大端序格式，最高有效字节存储于最低物理地址中。数据按地址从最低到最高的顺序返回。
- 标有“保留”字样的位置不得执行写操作，且始终返回 0。
- 除非另有说明，标有“保留”字样的位应写入 0。

#### 注

若不遵守上述两条声明，可能引起器件的意外操作。

#### 7.6.1.1 寄存器的使用

除命令寄存器 (CMD) 外，其他所有寄存器的工作方式都相同。对于除 CMD 外的其他所有寄存器，读操作将返回存储于所寻址寄存器中的值，写操作将向所寻址寄存器写入一个新值。

命令寄存器 (CMD) 是一种用于接受命令的特殊寄存器。向 CMD 写入值将使 bq76PL455A-Q1 执行特定操作，其中可能包括生成 bq76PL455A-Q1 的响应。例如，向 CMD 写入同步采样命令将生成包含任意所选通道的转换值的响应。

## 寄存器映射 (接下页)

---

### 注

在当前命令完成且已完整接收任意请求的响应或出现超时后，才能写入新命令。

除非另有说明，寄存器中所有未使用的位应始终写为 0。

---

寄存器空间可按字节寻址。读取或写入操作可覆盖任意字节数。多字节寄存器（16 位或 32 位等）可按每次一个字节对各个字节执行读取操作，也可以按整个寄存器进行读取操作。多字节寄存器的最高有效字节存储于低地址中。

用户固件不应显示为“保留”的地址和 [寄存器汇总](#) 中没有给出的地址执行写入操作。除非另有说明，保留的寄存器地址在读取操作时返回零。



**寄存器映射 (接下页)**
**7.6.2 寄存器汇总**

关键字: **ADDR** = 地址; **R** = 读; **W** = 写; **R/W** = 读/写; **EE** = EEPROM: 不可用 = 值仅为易失性存储且不包含于 EEPROM 中; '-' 表示位置保留以供以后使用; (十六进制值) 表示编程写入 EEPROM 位置的默认值, 其将在成功进行复位初始化后复制到相关的易失性寄存器中; **CSUM** = 校验和; **Y** = 校验和计算中所涉及的值; **N** = 计算中不涉及的值。

**表 7. 寄存器汇总**

地址 十六进制	地址 十进制	位	名称	说明	默认 (十六进制)		读/写	CSUM <sup>(3)</sup>
					RAM <sup>(1)</sup>	EE <sup>(2)</sup>		
00-01	0-1	16	SREV	硅片版本	0806	不可用	R	N
02	2	8	CMD	命令	00	不可用	W	N
03-06	3-6	32	通道	命令通道选择	0000 0000	FFFF 0000	读/写	Y
07	7	8	OVERSMPL	命令平均值计算 (过采样)	00	7B	读/写	Y
08-09	8-9	16	保留	保留供将来使用	00	—	读/写	N
0A	10	8	ADDR	器件地址	00	00	读/写	Y
0B	11	8	GROUP_ID	(器件) 组标识符	00	00	读/写	Y
0C	12	8	DEV_CTRL	器件控制	20	不可用	读/写	N
0D	13	8	NCHAN	使能用于转换的通道数	00	10	读/写	Y
0E	14	8	DEVCONFIG	器件配置	00	10	读/写	Y
0F	15	8	PWRCONFIG	电源配置	00	80	读/写	Y
10-11	16-17	16	COMCONFIG	通信配置	1000	1080	读/写	Y
12	18	8	TXHOLDOFF	UART 发送器延缓	00	00	读/写	Y
13	19	8	CBCONFIG	电池均衡 (均衡) 配置	00	00	读/写	Y
14-15	20-21	16	CBENBL	使能电池均衡	0000	不可用	读/写	Y
16-1D	22-29	64	保留	保留供将来使用	00	—	读/写	N
1E-1F	30-31	16	TSTCONFIG	内置自检 (BIST) 配置	0000	不可用	读/写	Y
20-21	32-33	16	TESTCTRL	BIST 控制	0000	不可用	读/写	N
22-24	34-36	24	TEST_ADC	ADC BIST 控制	0000	不可用	读/写	Y
25	37	8	TESTAUXPU	测试控制—AUX 上拉电阻	00	不可用	读/写	Y
26-27	38-39	16	保留	保留供将来使用	00	—	读/写	N
28	40	8	CTO	通信超时	00	DC	读/写	Y
29-2B	41-43	24	CTO_CNT	通信超时计数器	0000	不可用	读/写	N
2C-31	44-49	40	保留	保留供将来使用	0000	—	读/写	N
32	50	8	AM_PER	自动监视周期	00	0	读/写	Y
33-36	51-54	32	AM_CHAN	自动监视通道选择	0000	0000	读/写	Y
37	55	8	AM_OSMPL	自动监视平均值计算	00	00	读/写	Y
38-3C	56-60	40	保留	保留供将来使用	0000	—	读/写	N
3D	61	8	SMPL_DLY1	初始采样延迟	00	0	读/写	Y
3E	62	8	CELL_SPER	电芯和芯片温度测量周期	00	BC	读/写	Y
3F-42	63-66	32	AUX_SPER	AUX 通道采样周期	0000 0000	4444 4444	读/写	Y
43-44	67-68	16	TEST_SPER	ADC 测试采样周期	0000	F999	读/写	Y
45-4F	69-79	88	保留	保留供将来使用	00	—	读/写	N
50	80	8	SHDN_STS	关断恢复状态	00	不可用	R	N
51	81	8	STATUS	器件状态	81 <sup>(4)</sup>	不可用	读/写	N
52-53	82-83	16	FAULT_SUM	故障汇总	0100 <sup>(4)</sup>	不可用	读/写	N
54-55	84-85	16	FAULT_UV	欠压故障	0000 <sup>(4)</sup>	不可用	读/写	N
56-57	86-87	16	FAULT_OV	过压故障	0000 <sup>(4)</sup>	不可用	读/写	N
58-59	88-89	16	FAULT_AUX	超出 AUX 阈值故障	0000 <sup>(4)</sup>	不可用	读/写	N
5A-5B	90-91	16	FAULT_2UV	比较器 UV 故障	0000 <sup>(4)</sup>	不可用	读/写	N

**寄存器映射 (接下页)**
**表 7. 寄存器汇总 (接下页)**

地址 十六进制	地址 十进制	位	名称	说明	默认 (十六进制)		读/写	CSUM <sup>(3)</sup>
					RAM <sup>(4)</sup>	EE <sup>(2)</sup>		
5C–5D	92-93	16	FAULT_2OV	比较器 OV 故障	0000 <sup>(4)</sup>	不可用	读/写	N
5E–5F	94-95	16	FAULT_COM	通信故障	0000 <sup>(4)</sup>	不可用	读/写	N
60	96	8	FAULT_SYS	系统故障	80 <sup>(4)</sup>	不可用	读/写	N
61-62	97-98	16	FAULT_DEV	器件故障	0000 <sup>(4)</sup>	不可用	读/写	N
63	99	8	FAULT_GPI	通用输入 (GPIO) 故障	00 <sup>(4)</sup>	不可用	读/写	N
64-67	100-103	32	保留	保留供将来使用	00	—	读/写	N
68-69	104-105	16	MASK_COMM	通信故障屏蔽寄存器	0000	0000	读/写	Y
6A	106	8	MASK_SYS	系统故障屏蔽寄存器	0	00	读/写	Y
6B–6C	107-108	16	MASK_DEV	芯片故障屏蔽寄存器	0000	0000	读/写	Y
6D	109	8	保留	保留供将来使用	0	—	读/写	N
6E–6F	110-111	16	FO_CTRL	故障输出控制	0000	FFC0	读/写	Y
70-77	112-119	64	保留	保留供将来使用	0	—	读/写	N
78	120	8	GPIO_DIR	GPIO 方向控制	00	00	读/写	Y
79	121	8	GPIO_OUT	GPIO 输出控制	00	00	读/写	Y
7A	122	8	GPIO_PU	GPIO 上拉电阻控制	00	00	读/写	Y
7B	123	8	GPIO_PD	GPIO 下拉电阻控制	00	00	读/写	Y
7C	124	8	GPIO_IN	GPIO 输入值	00	不可用	R	N
7D	125	8	GP_FLT_IN	GPIO 输入 0/1 故障有效状态	00	00	读/写	Y
7.00E–81	126-129	32	保留	保留供将来使用	00	—	读/写	N
82-85	130-133	32	MAGIC1	用于使能 EEPROM 写操作的“魔术”值	0000 0000	不可用	W	N
86–8B	134-139	48	保留	保留供将来使用	00	—	读/写	N
8C	140	8	COMP_UV	比较器欠压阈值	00	00	读/写	Y
8D	141	8	COMP_OV	比较器过压阈值	00	FE	读/写	Y
8E–8F	142-143	16	CELL_UV	电芯欠压阈值	0000	0000	读/写	Y
90-91	144-145	16	CELL_OV	电芯过压阈值	0000	FFFC	读/写	Y
92-93	146-147	16	AUX0_UV	AUX0 欠压阈值	0000	0000	读/写	Y
94-95	148-149	16	AUX0_OV	AUX0 过压阈值	0000	FFFC	读/写	Y
96-97	150-151	16	AUX1_UV	AUX1 欠压阈值	0000	0000	读/写	Y
98-99	152-153	16	AUX1_OV	AUX1 过压阈值	0000	FFFC	读/写	Y
9A–9B	154-155	16	AUX2_UV	AUX2 欠压阈值	0000	0000	读/写	Y
9C–9D	156-157	16	AUX2_OV	AUX2 过压阈值	0000	FFFC	读/写	Y
9E–9F	158-159	16	AUX3_UV	AUX3 欠压阈值	0000	0000	读/写	Y
A0–A1	160-161	16	AUX3_OV	AUX3 过压阈值	0000	FFFC	读/写	Y
A2–A3	162-163	16	AUX4_UV	AUX4 欠压阈值	0000	0000	读/写	Y
A4–A5	164-165	16	AUX4_OV	AUX4 过压阈值	0000	FFFC	读/写	Y
A6–A7	166-167	16	AUX5_UV	AUX5 欠压阈值	0000	0000	读/写	Y
A8–A9	168-169	16	AUX5_OV	AUX5 过压阈值	0000	FFFC	读/写	Y
AA–AB	170-171	16	AUX6_UV	AUX6 欠压阈值	0000	00000	读/写	Y
AC–AD	172-173	16	AUX6_OV	AUX6 过压阈值	0000	FFFC	读/写	Y
AE–AF	174-175	16	AUX7_UV	AUX7 欠压阈值	0000	00000	读/写	Y
B0-B1	176-177	16	AUX7_OV	AUX7 过压阈值	0000	FFFC	读/写	Y
B2–BD	178-189	96	保留	保留供将来使用	0000	—	读/写	N
BE–C5	190-197	64	LOT_NUM	器件批号	00...	出厂值 <sup>(5)</sup>	R	N
C6–C7	198-199	16	SER_NUM	器件序列号	00...	出厂值 <sup>(5)</sup>	R	N
C8–CF	200-207	64	SCRATCH	用户定义的数据	00...	00...	读/写	Y
D0-D1	208-209	16	保留	保留供将来使用	00	—	读/写	N
D2	210	8	VSOFFSET	ADC 电压偏移校正	00	00	读/写	Y

## 寄存器映射 (接下页)

表 7. 寄存器汇总 (接下页)

地址 十六进制	地址 十进制	位	名称	说明	默认 (十六进制)		读/写	CSUM <sup>(3)</sup>
					RAM <sup>(1)</sup>	EE <sup>(2)</sup>		
D3	211	8	VSGAIN	ADC 电压增益校正	00	00	读/写	Y
D4-D5	212-213	16	AX0OFFSET	AUX0 ADC 偏移校正	0000	0000	读/写	Y
D6-D7	214-215	16	AX1OFFSET	AUX1 ADC 偏移校正	0000	0000	读/写	Y
D8-D9	216-217	16	AX2OFFSET	AUX2 ADC 偏移校正	0000	0000	读/写	Y
DA-DB	218-219	16	AX3OFFSET	AUX3 ADC 偏移校正	0000	0000	读/写	Y
DC-DD	220-221	16	AX4OFFSET	AUX4 ADC 偏移校正	0000	0000	读/写	Y
DE-DF	222-223	16	AX5OFFSET	AUX5 ADC 偏移校正	0000	0000	读/写	Y
E0-E1	224-225	16	AX6OFFSET	AUX6 ADC 偏移校正	0000	0000	读/写	Y
E2-E3	226-227	16	AX7OFFSET	AUX7 ADC 偏移校正	0000	0000	读/写	Y
E4-E5	228-229	16	保留	保留供将来使用	00	—	读/写	N
E6-ED	230-237	64	TSTR_ECC	ECC 测试结果	00...	不可用	R	N
EE-EF	238-239	16	保留	保留供将来使用	0	—	读/写	N
F0-F3	240-243	32	CSUM	保存的校验和值	1234 5678	C9B0 12F7	读/写	N
F4-F7	244-247	32	CSUM_RSLT <sup>(6)</sup>	校验和读出	C9B0 12F7	不可用	R	N
F8-F9	248-249	16	TEST_CSUM	校验和测试结果	0000	不可用	R	N
FA	250	8	EE_BURN	EEPROM 烧写计数; 递增计数器	FA	Y	R	N
FB	251	8	保留	保留供将来使用	00	—	读/写	N
FC-FF	252-255	32	MAGIC2	用于使能 EEPROM 写操作的“魔术”值	0000 0000	不可用	W	N

(1) 器件复位或 POR 时加载的初始值。

(2) 用户可改写 EEPROM 中存储的出厂值。该值在初始复位或 POR 后加载 (请参见注<sup>(1)</sup>)，前提是块的 ECC 有效或可纠正。

(3) CSUM: “用户”校验和计算中包括 (“Y”) 或不包括 (“N”) 此寄存器。

(4) 唤醒后显示的值，并且仅存在 FAULT\_SYS[SYS\_RESET] 故障状态。

(5) 出厂时编程的值因器件而异。

(6) 该寄存器值由校验和中包含的全部寄存器值的内容间接设置。该值在校验和中包含的寄存器发生变化时更新。

表 8. 寄存器 (按字母表顺序排列)

名称	说明	十六进制地址	十进制地址
ADDR	器件地址	0A	10
AM_CHAN	自动监视通道选择	33-36	51-54
AM_OSMPL	自动监视平均值计算	37	55
AM_PER	自动监视周期	32	50
AUX_SPER	AUX 通道采样周期	3F-42	63-66
AUX0_OV	AUX0 过压阈值	94-95	148-149
AUX0_UV	AUX0 欠压阈值	92-93	146-147
AUX1_OV	AUX1 过压阈值	98-99	152-153
AUX1_UV	AUX1 欠压阈值	96-97	150-151
AUX2_OV	AUX2 过压阈值	9C-9D	156-157
AUX2_UV	AUX2 欠压阈值	9A-9B	154-155
AUX3_OV	AUX3 过压阈值	A0-A1	160-161
AUX3_UV	AUX3 欠压阈值	9E-9F	158-159
AUX4_OV	AUX4 过压阈值	A4-A5	164-165
AUX4_UV	AUX4 欠压阈值	A2-A3	162-163
AUX5_OV	AUX5 过压阈值	A8-A9	168-169
AUX5_UV	AUX5 欠压阈值	A6-A7	166-167
AUX6_OV	AUX6 过压阈值	AC-AD	172-173

**表 8. 寄存器（按字母表顺序排列）（接下页）**

名称	说明	十六进制地址	十进制地址
AUX6_UV	AUX6 欠压阈值	AA-AB	170-171
AUX7_OV	AUX7 过压阈值	B0-B1	176-177
AUX7_UV	AUX7 欠压阈值	AE-AF	174-175
AX0OFFSET	AUX0 ADC 偏移校正	D4-D5	212-213
AX1OFFSET	AUX1 ADC 偏移校正	D6-D7	214-215
AX2OFFSET	AUX2 ADC 偏移校正	D8-D9	216-217
AX3OFFSET	AUX3 ADC 偏移校正	DA-DB	218-219
AX4OFFSET	AUX4 ADC 偏移校正	DC-DD	220-221
AX5OFFSET	AUX5 ADC 偏移校正	DE-DF	222-223
AX6OFFSET	AUX6 ADC 偏移校正	E0-E1	224-225
AX7OFFSET	AUX7 ADC 偏移校正	E2-E3	226-227
CBCONFIG	电池均衡（均衡）配置	13	19
CBENBL	使能电池均衡	14-15	20-21
CELL_OV	电芯过压阈值	90-91	144-145
CELL_SPER	电芯和芯片温度测量周期	3E	62
CELL_UV	电芯欠压阈值	8E-8F	142-143
通道	命令通道选择	03-06	3-6
CMD	命令	02	2
COMCONFIG	通信配置	10-11	16-17
COMP_OV	比较器过压阈值	8D	141
COMP_UV	比较器欠压阈值	8C	140
CSUM	保存的校验和值	F0-F3	240-243
CSUM_RSLT	校验和读出	F4-F7	244-247
CTO	通信超时	28	40
CTO_CNT	通信超时计数器	29-2B	41-43
DEV_CTRL	器件控制	0C	12
DEVCONFIG	器件配置	0E	14
EE_BURN	EEPROM 烧写计数；递增计数器	FA	250
FAULT_AUX	超出 AUX 阈值故障	58-59	88-89
FAULT_COM	通信故障	5E-5F	94-95
FAULT_2OV	比较器 OV 故障	5C-5D	92-93
FAULT_2UV	比较器 UV 故障	5A-5B	90-91
FAULT_DEV	器件故障	61-62	97-98
FAULT_GPI	通用输入 (GPIO) 故障	63	99
FAULT_OV	过压故障	56-57	86-87
FAULT_SUM	故障汇总	52-53	82-83
FAULT_SYS	系统故障	60	96
FAULT_UV	欠压故障	54-55	84-85
FO_CTRL	故障输出控制	6E-6F	110-111
GP_FLT_IN	GPIO 输入 0/1 故障有效状态	7D	125
GPIO_DIR	GPIO 方向控制	78	120
GPIO_IN	GPIO 输入值	7C	124
GPIO_OUT	GPIO 输出控制	79	121
GPIO_PD	GPIO 下拉电阻控制	7B	123
GPIO_PU	GPIO 上拉电阻控制	7A	122
GROUP_ID	（器件）组标识符	0B	11
LOT_NUM	芯片批次标识符	BE-C5	190-197

**表 8. 寄存器（按字母表顺序排列）（接下页）**

名称	说明	十六进制地址	十进制地址
MAGIC1	用于使能 EEPROM 写操作的“魔术”值	82-85	130-133
MAGIC2	用于使能 EEPROM 写操作的“魔术”值	FC-FF	252-255
MASK_COMM	通信故障屏蔽寄存器	68-69	104-105
MASK_DEV	芯片故障屏蔽寄存器	6B-6C	107-108
MASK_SYS	系统故障屏蔽寄存器	6A	106
NCHAN	使能用于转换的通道数	0D	13
OVERSMPL	命令平均值计算（过采样）	07	7
PWRCONFIG	电源配置	0F	15
保留	保留供将来使用	08-09	8 月 9 日
保留	保留供将来使用	16-1D	22-29
保留	保留供将来使用	26-27	38-39
保留	保留供将来使用	2C-31	44-49
保留	保留供将来使用	32	50
保留	保留供将来使用	33-36	51-54
保留	保留供将来使用	37	55
保留	保留供将来使用	38-3C	56-60
保留	保留供将来使用	45-4F	69-79
保留	保留供将来使用	64-67	100-103
保留	保留供将来使用	6D	109
保留	保留供将来使用	70-77	112-119
保留	保留供将来使用	7.00E-81	126-129
保留	保留供将来使用	86-8B	134-139
保留	保留供将来使用	B2-BD	178-189
保留	保留供将来使用	D0-D1	208-209
保留	保留供将来使用	E4-E5	228-229
保留	保留供将来使用	EE-EF	238-239
保留	保留供将来使用	FB	251
SCRATCH	用户定义的数据	C8-CF	200-207
SER_NUM	器件序列号	C6-C7	198-199
SHDN_STS	关断恢复状态	50	80
SMPL_DLY1	初始采样延迟	3D	61
SREV	硅片版本	00-01	0-1
STATUS	器件状态	51	81
TEST_ADC	ADC BIST 控制	22-24	34-36
TEST_CSUM	校验和测试结果	F8-F9	248-249
TEST_SPER	ADC 测试采样周期	43-44	67-68
TESTAUXPU	测试控制—AUX 上拉电阻	25	37
TESTCTRL	BIST 控制	20-21	32-33
TSTCONFIG	内置自检 (BIST) 配置	1E-1F	30-31
TSTR_ECC	ECC 测试结果	E6-ED	230-237
TXHOLDOFF	UART 发送器延缓	12	18
VSGAIN	ADC 电压增益校正	D3	211
VSOFFSET	ADC 电压偏移校正	D2	210

### 7.6.3 寄存器详细信息

**注**

术语“无响应写操作”、“写操作”(Write) 为等效的同义词。“读操作”(Read) 与“带响应写操作”是等效的同义词。

#### 7.6.3.1 SREV 0x00-01 (0-1) 器件版本

此寄存器提供 bq76PL455A-Q1 器件所使用的数字和模拟芯片版本。

位	名称	说明
[15:8]	DDIE_VER	数字芯片版本号 (字节地址 0)
[7:0]	ADIE_VER	模拟芯片版本号 (字节地址 1)

#### 7.6.3.2 CMD 0x02 (2) 命令

直接对该寄存器发送 Write\_With\_Response 请求, 会导致执行指定命令, 相应的结果会返回响应。返回的字节数将根据 CHANNELS 寄存器中所选的位确定。CHANNELS 寄存器中的部分位会返回多个值, 请参见 CHANNELS 寄存器下方的说明。

**注**

此事务将返回命令结果, 而不是读取寄存器值的结果。

无法读取该寄存器中写入的最后一个值。间接读取此寄存器将获得一个未定义的值。

如果发送至该寄存器的命令未在同一帧写入 CHANNELS 寄存器或 OVERSMPL 寄存器, 则使用这两个寄存器中的当前值。如果命令在同一帧写入 CHANNELS 或 OVERSMPL 寄存器, 之后将命令发送至寄存器, 则新的寄存器值将覆盖当前寄存器值, 且使用新的寄存器值执行命令。

请求的值按照其在 CHANNELS 寄存器中出现的顺序首先返回 MSB, 从 MSB 开始 (电芯 16、电芯 15 ...)。

CHANNELS 寄存器中未选择的位将不具有返回值。

位	名称	说明
[7:6]	保留	将这些位写为 0。
[5]	RQST (带自动监视)	注: 使用此命令前禁用自动采样 (自动监视), 避免自动值覆盖同步采样值, 以及避免返回数据集出现意外延迟。 = 0 同步采样通道 - 如果通过带响应写操作请求设置此命令, 则将对值进行采样并将其返回。如果通过无响应写操作请求设置, 则将只对值进行采样并存储起来。 = 1 读取采样值 - 如果通过 Write_With_Response 请求设置此命令, 则将返回当前采样值集。响应将等待至任何正在进行的采样完成后执行 (手动请求或自动监视), 因此返回值将来自同一采样集。(如果自动监视仅采样所请求通道的子集, 则数据可能来自两个采样集。为了避免这种情况, 在请求新的采样前禁用自动监视)。 如果通过 Write_Without_Response 请求设置此命令, 则不起作用。
[5]	RQST (不带自动监视)	= 0 同步采样通道 - 如果通过带响应写操作请求设置此命令, 则将对值进行采样并将其返回。如果通过无响应写操作请求设置, 则将只对值进行采样并存储起来。 = 1 读取采样值 - 如果通过 Write_With_Response 请求设置此命令, 则将返回当前采样值集。响应将等待至任何正在进行的采样完成后执行, 因此返回值将来自同一采样集。 如果通过 Write_Without_Response 请求设置此命令, 则不起作用。
[4:0]	resp_addr	如果通过 Broadcast_Write_With_Response 或 Group_Write_With_Response 请求进行设置, 器件将按顺序作出响应。这些位设置响应组/集中最高器件的地址。该值对其他事务类型不起作用。



### 7.6.3.3 CHANNELS 0x03–06 (3–6) 通道选择

将指定位置 1 后，执行命令寄存器中的 CMD（命令）时将包括对应的通道。

位	名称	说明
[31:16]	CMD_VSEL	此位掩码决定执行命令时使用的电池电芯电压。CMD_VSEL[0] (bit 16) 对应于电芯 1，bit 31 对应于电芯 16。 对于此字段中的每一位： 0 = 不包含此电芯电压。 1 = 包含此电芯电压。
[15:8]	CMD_ASEL	此位掩码决定执行命令时使用的辅助通道。CMD_ASEL[0] (bit 8) 对应于 AUX0。 对于此字段中的每一位： 0 = 不包含此 AUX 通道。 1 = 包含此 AUX 通道。
[7]	CMD_GTSEL	数字芯片温度。通常作为自检的一部分。
[6]	CMD_HTSEL	模拟芯片温度。通常作为自检的一部分。
[5]	CMD_V18SEL	VDD18 内部数字电源。通常作为自检的一部分。
[4]	RSVD	保留 - 始终写 0。
[3]	RSVD	保留 - 始终写 0。
[2]	CMD_REFSEL	执行命令时包括 4.5V 模拟芯片基准（窗口比较器基准）。此位通过基准 MUX 选择 4.5V 基准和接地输出。采样和报告电压将为 4.5V，之后接地。此命令通常用于自检。
[1]	CMD_MODULESEL	执行命令时包括电芯总和 (VMODULE) 监视器。获取该值需执行两次转换，但仅存储和报告两次转换结果的平均值。TSTCONFIG[MODULE_MON_EN] 用于使能模块测量。当 TSTCONFIG[MODULE_MON_EN] = 0，但 CMD_MODULESEL = 1 时，将测量接地端。此选择通常用于自检。
[0]	CMD_VMMONSEL	VM（负电源电荷泵）电压监视器。TST_CONFIG[VM_MON_EN] 用于使能测量。此选择通常用于自检。

### 7.6.3.4 OVERSMPL 0x07 (7) 命令过采样

位	名称	说明
[7]	CMD_OVS_CYCLE	此位仅适用于电压和 AUX 平均值计算（过采样）。 = 0 对通道进行平均值计算的方法是每条通道采样多次，依次更换通道，从而完成对全部通道的采样。每条通道首次采样的初始采样周期采用相应的 ADC_PERIOD_VOL 和 ADC_PERIOD_AUXx 时间周期设置，后续的平均值计算采用相应的 CMD_OVS_HPER 和 CMD_OVS_GPER 周期设置。 = 1 对通道进行平均值计算的方法是每条通道采样一次，依次完成对全部通道的采样后，再执行新一轮采样。全部电压平均值计算均在 AUX 采样开始前完成，全部 AUX 平均值计算则在进行任何其他操作之前完成。电压采样前的稳定时间由 ADC_PERIOD_VOL 设置，而 AUX 采样前的稳定时间由 ADC_PERIOD_AUXx 设置。
[6:5]	CMD_OVS_HPER	= 3 CMD_OVS_HPER 设置以下各项的平均值计算周期： <ul style="list-style-type: none"> <li>模拟芯片的内部温度测量</li> <li>模拟芯片的 4.5V 电压基准</li> <li>VM 监视器</li> <li>电芯总和 (V<sub>MODULE</sub>) 监视器</li> </ul> 当 CMD_OVS_CYCLE = 0 时，该值也设置全部电芯电压通道的平均值计算周期。 这些位必须设为 3 (0b11)，即选择 12.6μs 作为平均值计算周期。其他设置保留，不得使用。
[4:3]	CMD_OVS_GPER	CMD_OVS_GPER 设置以下各项的平均值计算周期： <ul style="list-style-type: none"> <li>数字芯片的内部温度测量。请注意，尽管 CMD_OVS_GPER 位设置数字芯片的内部温度测量时序，但平均值计算不用于此测量。</li> <li>VDD18</li> </ul> 当 CMD_OVS_CYCLE = 0 时，该值也设置全部辅助通道的平均值计算周期。 = 0      4.13μs = 1      5.96μs = 2      8.02μs = 3      12.6μs: 在大多数设计中，建议使用此设置以获得最佳精度。有关使用其他设置的详细信息，请参见应用和实现部分。



位	名称	说明
[2:0]	CMD_OVSMP	这些位设置每个 ADC 转换值在被存储之前进行平均值计算的次数。每个转换信号都将按照请求的次数进行采样、计算平均值，结果将收敛舍入为 16 位。 = 0 单个采样（不进行平均值计算） = 1 对 2 个采样进行平均值计算。 = 2 对 4 个采样进行平均值计算。 = 3 对 8 个采样进行平均值计算。 = 4 对 16 个采样进行平均值计算。 = 5 对 32 个采样进行平均值计算。 = 6–7 保留，不使用该值。

### 7.6.3.5 ADDR 0x0A (10) 器件地址

位	名称	说明
[7:5]	RSVD	保留 - 始终写为零。
[4:0]	DEV_ADDR	这些位设置器件将响应的器件地址。仅当 AUTO_ADDRESS 设置为 1 时才可对这些位执行写操作。其他情况下，将忽略对这些位的写操作。也可通过 EEPROM 或使用 GPIO 位存储和加载这些地址。详细内容见正文。

### 7.6.3.6 GROUP\_ID 0x0B (11) 组 ID

位	名称	说明
[7:4]	RSVD	保留 - 始终写为零。
[3:0]	GROUP_ID	这些位设置器件应组广播请求而响应的组标识符的低 4 位。组标识符的高 4 位固定为 0，不可更改。

### 7.6.3.7 DEV\_CTRL 0x0C (12) 器件控制

位	名称	说明
[7]	SOFT_RESET	写入“1”将使器件返回复位状态，重新运行其初始化序列。此位将自清零，被读取时始终返回“0”。
[6]	PWRDN	写入“1”将导致器件关断。这通常广播至整个 IC 级联，以同时关断全部 bq76PL455A-Q1 器件。
[5]	STACK_WAKE	写入“1”时，唤醒音将通过高侧通信接口在级联中向上发送至下一个器件。 请注意，该位置 1 时将阻止与级联中高位置的器件通信，直到唤醒音序列完成为止。完成级联唤醒序列所需的时间取决于级联中的器件状态和数量。 此位将自清零，在唤醒音序列执行过程中将返回“1”，在唤醒音序列完成后将返回“0”。
[4]	WRITE_EEPROM	如果在 MAGIC1 设为 0x8C2DB194 且 MAGIC2 设为 0xA375E60F 时置 1，EEPROM 将保存（被编程为）当前寄存器值。 此位将自清零，在编程周期内将返回“1”，在编程周期结束后将返回“0”。不得在编程周期内对该位执行写操作。 正常 EEPROM 烧写需要设置 COMM_PD_PER >= 3。当 COMM_PD_PER < 3 时，用户应使器件执行以下步骤： 1. 设置 CCNT_RST_OFF = 1 2. 设置 COMM_TIM_CNT = 0x1000 3. 正常烧写 编程周期内不得对寄存器进行写操作。 编程周期内不得关断器件。
[3]	AUTO_ADDRESS	如果 ADDR_SEL = 0，写入“1”将使器件对 GPIO 引脚进行采样并将结果存储于 DEV_ADDR 中。 如果 ADDR_SEL = 1，写入“1”将使器件进入自动寻址模式。 当 ADDR_SEL = 1 时，此位自清零，并将在接收到下一个帧后设为“0”，即使该帧未设置 DEV_ADDR。 当 ADDR_SEL = 0 时，此位自清零，并将始终读为 0。
[2:0]	RSVD	保留 - 始终写为零

### 7.6.3.8 NCHAN 0x0D (13) 通道数

位	名称	说明
[7:5]	RSVD	保留 - 始终写为零。

位	名称	说明
[4:0]	NUM_CHAN	<p>此寄存器设置器件将使用的 VSENSE 通道（电池输入）数。未使用通道从通道 16 开始依次往下。空闲通道（采样间隔中 MUX“所在”的通道）设置为该值。</p> <p>不建议将其设为 0。如果设为 0，则空闲通道 = VSENSE1。</p> <p>该值屏蔽未使用通道的电芯过压和欠压故障，以及关断与通道关联的比较器。</p> <p>16 以上的值保留，不得使用。</p>

### 7.6.3.9 DEVCONFIG 0x0E (14) 器件配置

位	名称	说明
[7:6]	保留	这些位必须始终设为 0。
[5]	REG_DISABLE	<p>0 = 使能内部稳压器（通过 NPN 驱动 VP/VDIG）。这是正常工作模式。</p> <p>1 = 禁用内部稳压器（NPN 驱动）。在这种情况下，bq76PL455A-Q1 VP、VDIG 和 VIO 必须由外部提供。REG_DISABLE = 1 通常仅用于某些系统诊断测试。</p> <p>无论该位状态为何，只要 FAULT_SYS[SYS_RESET] = 1，稳压器便始终使能。</p>
[4]	ADDR_SEL	<p>0 = 使用 GPIO 输入设置地址。</p> <p>1 = 使用自动寻址设置地址。</p> <p>注：更改此位不会改变当前器件地址。</p>
[3:2]	COMP_CONFIG	<p>0 = 使能过压 (OV) 和欠压 (UV) 比较器。</p> <p>1 = 使能 OV 比较器，禁用 UV 比较器。</p> <p>2 = 禁用比较器。</p> <p>3 = 保留</p>
[1]	COMP_HYST_EN	<p>0 = 禁用比较器迟滞。</p> <p>1 = 使能比较器迟滞。</p>
[0]	UNLATCHED_FAULT	<p>0 = 故障锁存，通过写入故障寄存器清零。</p> <p>1 = 故障未锁存，自动清零。</p> <p>此设置仅适用于部分故障寄存器。详细信息请参见各个故障寄存器说明。</p> <p>应确保仅在无故障位置 1 (= 1) 时更改 UNLATCHED_FAULT 位。如果在某个故障位 = 1 时更改 UNLATCHED_FAULT 位，故障位的锁存/未锁存状态会不明确。</p>

### 7.6.3.10 PWRCONFIG (0x0F) (15) 电源配置

位	名称	说明
[7]	AFE_PCTL	<p>强烈建议将此位设为 1。</p> <p>每次请求采样时，电芯电压采样将延迟 100μs，与 AFE 是否已上电无关。这不但可以为 AFE 上电留出时间，而且确保了多个器件间保持采样同步。</p> <p>寄存器更改在执行下一次 AFE 采样后生效。</p>
[6:0]	RSVD	保留 - 始终写为零。

### 7.6.3.11 COMCONFIG 0x10–11 (16–17) 通信配置

位	名称	说明
[15:14]	RSVD	保留 - 始终写/读为零。
[13:12]	BAUD	<p>0 = 125Kbaud</p> <p>1 = 250Kbaud</p> <p>2 = 500Kbaud</p> <p>3 = 1Mbaud</p> <p>通信复位时，此寄存器将复位为 250Kbaud。</p>
[11:8]	RSVD	保留 - 始终写/读为零。
[7]	UART_EN	<p>0 = 禁用单端发送器和 FAULT_N 输出。禁用时，TX 将驱动高电平，FAULT_N 将驱动低电平。信号为非三态信号。</p> <p>1 = 使能单端发送器接口</p>
[6]	COMM_HIGH_EN	<p>0 = 禁用高侧差分接收器接口</p> <p>1 = 使能高侧差分接收器接口</p>

**bq76PL455A-Q1**

ZHCSEK2B –APRIL 2015–REVISED DECEMBER 2015

[www.ti.com.cn](http://www.ti.com.cn)

位	名称	说明
[5]	DIFF_COMM_EN	0 = 禁用差分低侧发送接口 1 = 使能差分低侧发送接口
[4]	FAULT_HIGH_EN	0 = 禁用高侧故障差分接收器接口 1 = 使能高侧故障差分接收器接口
[3]	DIFF_FAULT_EN	0 = 禁用差分故障输出心跳 1 = 使能差分故障输出心跳
[2:0]	RSVD	保留 - 始终写/读为零。

**7.6.3.12 TXHOLDOFF 0x12 (18) UART 发送器延缓**

位	名称	说明
[7:0]	TX_HOLDOFF	这些位用于设置接收到停止位后，发送器需要等待多少个位周期数后才能发送响应数据。

### 7.6.3.13 CBCONFIG 0x13 (19) 均衡配置

位	名称	说明
[7:4]	BAL_TIME	<p>这些位用于设置均衡功能在被自动禁用之前处于使能状态的时间。其独立于通信超时计数器，且不由通信复位。此计数器在 BALANCE_EN 寄存器被写入非零值时复位。</p> <p>0 = 直到停止（禁用定时器）            1 = 1 秒            2 = 1 分钟            3 = 2 分钟            4 = 5 分钟            5 = 10 分钟            6 = 15 分钟            7 = 20 分钟            8 = 30 分钟            9 = 60 分钟            10–15 = 保留</p>
[3]	BAL_CONTINUE	<p>该位用于控制发生故障时 CBENBL[BALANCE_EN] 位的处理方式。</p> <p>0 = 除 CUST_CKSUM_ERR 外的任意故障位置 1 时，CBENBL 都设为 0。            1 = 发生故障时，CBENBL 保持不变。</p>
[2:0]	RSVD	保留 - 始终写/读为零。

### 7.6.3.14 CBENBL 0x14–15 (20–21) 均衡使能

位	名称	说明
[15:0]	BALANCE_EN	<p>当 EQ_SQUEEZE_EN = 0 时，这些位控制均衡通道。当 EQ_SQUEEZE_EN = 1 时，这些位控制开路检测 (OWD) 中所使用的断线检测电阻。</p> <p>BALANCE_EN[0] 控制引脚 EQ1（用于均衡电芯 1），bit1 控制 EQ2，依此类推。</p> <p>对于每个位：</p> <p>0 = 此通道禁用均衡功能（或断线检测）。            1 = 此通道使能均衡功能（或断线检测）。</p> <p>如果 BAL_CONTINUE = 0，并且任何故障位（CUST_CKSUM_ERR 除外）置 1，则此寄存器中的全部位都将设置为“0”，并且将忽略写操作。忽略 CUST_CKSUM_ERR。</p> <p>如果 BAL_CONTINUE = 1，则故障位对此寄存器不起作用。</p>

### 7.6.3.15 TSTCONFIG 0x1E–1F (30–31) 测试配置

位	名称	说明
[15:12]	RSVD	保留 - 始终写/读为零。
[11:8]	LDO_TEST	这些位直接控制 VDD18 LDO 测试。设置为 0 时进行正常操作。欲了解更多信息，请联系德州仪器 (TI) 的销售代表。
[7]	CCNT_RST_OFF	<p>如果此位置 1，则接收到有效通信数据包时通信计数器不复位，以便对通信超时计数器进行测试。</p> <p>请勿在该位置 1 时更改 COMM_PD_PER：</p> <ul style="list-style-type: none"> <li>如果 COMM_PD_PER 在该位置 1 时意外被设置为小于 COMM_TIM_CNT 的值，则通信超时可能会消失，并且在通信中断后长达 70 分钟内不会出现。</li> <li>如果 COMM_PD_PER 在该位置 1 时被意外执行写操作，则可以向 COMM_TIM_CNT 写入一个新值（新值要小于超时的值）加以避免。</li> </ul>
[6]	VDIG_TEST	<p>此位用于在 VDIG<sub>DDIEPOR</sub> 被触发时使器件进入关断模式（作为全套自检功能的一部分）。</p> <p>注：如果在此位置 1 后将其清零，即使此位读为 0，也不会禁用此控制。在器件进入关断模式前都不会禁用。</p>
[5]	RSVD	保留 - 始终写为零。
[4]	EQ_SQUEEZE_EN <sup>(1)</sup>	此位用于控制 VSENSE 输入两端连接的内部电阻，以及更改 CBENBL 寄存器的行为。当线路损坏时，应用电阻将导致 VSENSE <sub>n</sub> 电容上存储的电荷全部释放。此位通常用于系统测试。使用该功能时，通常将 CBCONFIG[BAL_CONTINUE] 设置为“1”。
[3]	RSVD	保留 - 始终写为零

(1) 有关使用此功能的更多注意事项，请参见 [窗口比较器特别注意事项](#) 部分。

位	名称	说明
[2]	VM_MON_EN	0 = 禁用 VM (-5V 电荷泵) 监视器, 因此可用 CMD_VMMONSEL 测量监视器地。 1 = 使能 VM 监视器, 因此可用 CMD_VMMONSEL 对其进行测量。 此位通常用于自检。
[1]	RSVD	保留 - 始终写为零。
[0]	MODULE_MON_EN	0 = 禁用 V <sub>MODULE</sub> 监视器, 因此可使用 CMD_MODULESEL 测量监视器地。 1 = 使能 V <sub>MODULE</sub> 监视器, 因此可使用 CMD_MODULESEL 对其进行测量。 此位通常用于自检。

### 7.6.3.16 TESTCTRL 0x20–21 (32–33) 测试控制



位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零。
[9:8]	CKSUM_TEST_RUN	0 = 不执行任何操作。 1 = 执行“用户”空间校验和测试。 2 = 执行 TI 空间校验和测试。 3 = 保留 此位通常用于自检。 此位自清零, 并将在测试运行时返回编程的值, 在测试完成后返回“0”。 在此测试过程中, 每个测试的寄存器位改变两次, 并且对故障线路的翻转计数。 注: 1) 应避免在测试运行过程中对器件执行写操作, 轻则被忽略, 重则影响测试结果。 2) 执行此测试可能引发应忽略的意外故障情况。 3) 该测试中不涉及用户寄存器 ADDR、COMCONFIG 和 CBENBL。ADDR 和 COMCONFIG 中的变化将通过通信故障和/或故障测试检测。CBENBL 寄存器应手动进行测试。 4) 运行此测试之前, 确保 CBENBL = 0, 否则将产生无效结果。 5) 运行此测试前应禁用自动监视。 寄存器 TEST_CSUM[CKSUM_TEST] 中的预期结果为: 用户空间测试: 0x0596 (1430) – [测试 715 个寄存器位] TI 空间测试: 0x0778 (1912) – [测试 956 个寄存器位]
[7:5]	ECC_TEST	0 = 不执行任何操作。 1 = 将用户空间寄存器可纠正的错误加载至 ECC_TEST_RSLT(x)。 2 = 将用户空间寄存器不可纠正的错误加载至 ECC_TEST_RSLT(x)。 3 = 将 TI 空间寄存器可纠正的错误加载至 ECC_TEST_RSLT(x)。 4 = 将 TI 空间寄存器不可纠正的错误加载至 ECC_TEST_RSLT(x)。 5–7 = 保留 此位通常用于自检。
[4]	ADC_FCAL_TEST	此测试可用于确认 ADC 是否正常工作。使用寄存器 FAULT_DEV[ADC_CAL_ERR] (0x61[4]) 报告测试通过与否。 0 = 不执行任何操作。 1 = 对 ADC 执行完全校准测试。 此位自清零, 并将在测试运行时返回“1”, 在测试完成后返回“0”。 注: 如果在 ADC_PCAL_TEST 置 1 时写入“1”, 器件将停止部分校准而开始执行完全校准。ADC_PCAL_TEST 位将清零。
[3]	ADC_PCAL_TEST	此测试可用于确认 ADC 是否正常工作, 方法是通过执行简短的校准测试并将结果与存储的 TI 出厂测试结果进行比较。不会覆盖原始结果。 0 = 不执行任何操作 1 = 对 ADC 执行部分校准测试。 此位自清零, 并将在测试运行时返回“1”, 在测试完成后返回“0”。 注: 如果在 ADC_FCAL_TEST 置 1 时写入“1”, 器件将忽略该命令, 并且 ADC_PCAL_TEST 位将清零。

位	名称	说明
[2]	GTSD_TRIP	此位将直接强制触发数字芯片的热关断。将此位置 1 会使器件复位： 0 = 正常工作 1 = 在整个温度范围内仿真（触发热关断） 此位通常用于自检。
[1]	HTSD_TRIP	此位将直接强制触发模拟芯片的热关断。将此位置 1 会使器件复位： 0 = 正常工作 1 = 在整个温度范围内仿真（触发热关断） 此位通常用于自检。
[0]	NPN_OC_TRIP	0 = 正常工作，未触发 NPN 保护检查 1 = 仿真 NPN 保护检查（触发掉电） 将此位置 1 会使器件复位。 此位通常用于自检。

### 7.6.3.17 TEST\_ADC 0x22–24 (34–36) ADC 输出测试

位	名称	说明
[23]	ADC_OUTTST_EN	此位置 1 时，将运行 ADC 转换，但 ADC_TEST_OUT 值将替代 ADC 输出值。 此测试通常用于自检。
[22:20]	RSVD	保留 - 始终写为零。
[19:14]	RSVD	保留 - 始终读/写为零。
[13:0]	ADC_TEST_OUT	这 14 位采用二进制补码格式，使能时用于设置将使用的错误 ADC 输出值。默认值 0x0000 代表中间值（标称值为 2.5000V）。最大正值（标称值为 4.9997V）为 0x1FFF，最大负值为 0x2000（标称值为 0.0000V）。请注意，此处编程的值仍然应用通道修整值。

### 7.6.3.18 TESTAUXPU 0x25 (37) AUX 上拉测试控制

位	名称	说明
[7:0]	AUX_PULLUP_EN	这些位用于使能 AUX 输入上的上拉电阻以进行自检或系统配置。位零对应于 AUX0。将位置 1 (1) 使能电阻。将位清零 (0) 禁用电阻。

### 7.6.3.19 CTO 0x28 (40) 通信超时

位	名称	说明
[7:4]	COMM_PD_PER	此寄存器设置系统在未收到有效通信帧多长时间后自动断电。 0 = 禁用通信断电 1 = 0.1 秒 2 = 0.5 秒 3 = 1 秒 4 = 2 秒 5 = 5 秒 6 = 10 秒 7 = 30 秒 8 = 1 分钟 9 = 2 分钟 10 = 5 分钟 11 = 10 分钟 12 = 30 分钟 13 = 1 小时 14–15 = 保留  注：如果有必要触发故障，此设置应大于 COMM_TMOUTPER 设置（如下），以便代码在器件进入“关断”模式之前有时间寻址到它。

位	名称	说明
[3:0]	COMM_TMOUTPER	<p>此寄存器设置系统在未收到有效通信帧多长时间后将 FAULT_SYS[COMM_TIMEOUT] 故障位置 1。</p> <p>0 = 禁用通信超时故障            1 = 0.1 秒            2 = 0.5 秒            3 = 1 秒            4 = 2 秒            5 = 5 秒            6 = 10 秒            7 = 30 秒            8 = 1 分钟            9 = 2 分钟            10 = 5 分钟            11 = 10 分钟            12 = 30 分钟            13 = 1 小时            14–15 = 保留</p> <p>注：如果有必要触发故障，此设置应小于 COMM_PD_PER 设置，以便代码在器件进入关断模式（作为测试的一部分）之前有时间寻址到它。</p>

### 7.6.3.20 CTO\_CNT 0x29–2B (41–43) 通信超时计数器

位	名称	说明
[23:0]	COMM_TIM_CNT	<p>此寄存器设置并报告依赖 4kHz 时钟源运行的通信超时递增计数器的当前值。此计数器用于 COMM_PD_PER 和 COMM_TMOUTPER。可通过写入这些位来设置通信超时计数器的当前值。仅当 CCNT_RST_OFF 置 1 时，才能从该寄存器读取到有用数据。</p>



**7.6.3.21 AM\_PER 0x32 (50) 自动监视周期**

位	名称	说明
[7:4]	RSVD	保留 - 始终写/读为零。
[3:0]	AUTO_MON_PER	<p>此寄存器设置系统自动监视配置参数的周期。</p> <p>0 = 关闭自动监视  1 = 1 毫秒  2 = 2 毫秒  3 = 5 毫秒  4 = 10 毫秒  5 = 50 毫秒  6 = 100 毫秒  7 = 200 毫秒  8 = 500 毫秒  9 = 1 秒  10 = 2 秒  11 = 5 秒  12 = 10 秒  13 = 1 分钟  14 = 30 分钟  15 = 1 小时</p> <p>如果将此周期设置为小于采样选定值所需的时间，系统将按顺序连续对请求的通道进行采样。对这些位执行写操作时，将复位自动监视周期定时器并启动自动监视功能。</p>

**7.6.3.22 AM\_CHAN 0x33–36 (51–54) 自动监视通道选择**

位	名称	说明
[31:16]	AUTO_MON_VSEL	<p>此位掩码决定 AUTO_MON_PER 非零时监视的电池电芯电压。AUTO_MON_VSEL[0] 对应于电芯 1。</p> <p>对于每个位：  0 = 不包含此电芯电压。  1 = 包含此电芯电压。</p>
[15:8]	AUTO_MON_ASEL	<p>此位掩码决定 AUTO_MON_PER 非零时监视的辅助通道。AUTO_MON_ASEL[0] 对应于 AUX0。</p> <p>对于每个位：  0 = 不包含此 AUX 通道。  1 = 包含此 AUX 通道。</p>
[7]	AUTO_MON_GTSEL	<p>此位决定 AUTO_MON_PER 非零时是否监视内部数字芯片温度。</p> <p>0 = 不包含内部温度。  1 = 包含内部温度。</p>
[6:3]	RSVD	保留 - 始终写/读为零。
[2]	AUTO_MON_REFSEL	<p>此位决定执行命令时是否包含模拟芯片上的 4.5V 基准。此位通过基准 MUX 选择 4.5V 基准和接地输出。首先采样基准输出电压，然后采样接地输出。</p> <p>0 = 不包含 4.5V 基准。  1 = 包含 4.5V 基准。</p>
[1:0]	RSVD	保留 - 始终写/读为零

**7.6.3.23 AM\_PER 0x37 (55) 自动监视过采样**

位	名称	说明
[7]	AUTO_OVS_CYCLE	<p>此位仅适用于电压和 AUX 平均值计算（过采样）。</p> <p>对通道进行平均值计算的方法是每条通道采样多次，依次更换通道，从而完成对全部通道的采样。各个通道首次采样的初始采样周期根据各自的 ADC_PERIOD_VOL 和 ADC_PERIOD_AUXx 时间周期设置确定。随后根据各自的 AUTO_OVS_HPER 和 AUTO_OVS_GPER 周期设置进行平均值计算。</p> <p>对通道进行平均值计算的方法是每条通道采样一次，依次完成对全部通道的采样后，再执行新一轮采样。全部电压平均值计算均在 AUX 采样开始前完成，全部 AUX 平均值计算则在进行任何其他操作之前完成。电压采样前的稳定时间由 ADC_PERIOD_VOL 设置，而 AUX 采样前的稳定时间由 ADC_PERIOD_AUXx 设置</p> <p>= 0</p> <p>= 1</p>
[6:5]	AUTO_OVS_HPER	<p>AUTO_OVS_HPER 设置以下各项的平均值计算周期：</p> <p>模拟芯片的内部温度测量， 模拟芯片的 4.5V 电压基准， VM 监视器， 电芯总和 (V<sub>MODULE</sub>) 监视器。</p> <p>当 AUTO_OVS_CYCLE = 0 时，该值也设置全部电压通道的平均值计算周期。</p> <p>这些位必须设置为 3 (0b11)，以便在用户将 AM_OSMPL[AUTO_MON_OVSMP] 设置为非零值时选择 12.6μs 作为平均值计算周期。其他设置保留，不得使用。</p> <p>= 0 保留，请勿使用</p> <p>= 1 保留，请勿使用</p> <p>= 2 保留，请勿使用</p> <p>= 3 12.6μs</p>
[4:3]	AUTO_OVS_GPER	<p>AUTO_OVS_GPER 设置数字芯片和 VDD18 的内部温度测量的平均值计算周期。</p> <p>当 AUTO_OVS_CYCLE = 0 时，该值也设置全部辅助通道的平均值计算周期。</p> <p>这些位应设置为 3 (0b11)，以便在用户将 AM_OSMPL[AUTO_MON_OVSMP] 设置为非零值时选择 12.6μs 作为平均值计算周期。</p> <p>= 0 4.13μs</p> <p>= 1 5.96μs</p> <p>= 2 8.02μs</p> <p>= 3 12.6μs 在大多数设计中，建议使用此设置以获得最佳精度。有关使用其他设置的详细信息，请参见应用和实现部分。</p>
[2:0]	AUTO_MON_OVSMP	<p>这些位设置每个 ADC 转换值在被存储之前进行平均值计算的次数。每个转换信号都将按照请求的次数进行采样、计算平均值，结果将收敛舍入为 16 位。</p> <p>= 0 单个采样（不进行平均值计算）</p> <p>= 1 对 2 个采样进行平均值计算。</p> <p>= 2 对 4 个采样进行平均值计算。</p> <p>= 3 对 8 个采样进行平均值计算。</p> <p>= 4 对 16 个采样进行平均值计算。</p> <p>= 5 对 32 个采样进行平均值计算。</p> <p>= 6–7 保留，不使用该值。</p>

**7.6.3.24 SMPL\_SLY1 0x3D (61) 初始采样延迟**

位	名称	说明
[7]	RSVD	保留 - 始终写/读为零。
[6:4]	INIT_VOL_DLY	<p>该值指定从“将 MUX 切换至第一个电芯电压”到“对通道进行采样”的延迟。即使使用过采样，也仅针对每次采样请求应用一次该延迟。</p> <p>0 = 无延迟 (推荐值<sup>(1)</sup>) *                      1 = 2µs                      2 = 5µs                      3 = 10µs                      4 = 20µs                      5 = 50µs                      6 = 100µs                      7 = 200µs</p> <p>该值在所有电芯电压返回值几乎相同时才有效，因为它容许一个稳定延迟和较短的通道间延迟。                      请参见<a href="#">应用和实现</a>部分按照特定设计标准要求使用非零设置。</p>
[3]	RSVD	保留 - 始终写/读为零
[2:0]	INIT_AUX_DLY	<p>该值指定从“将 MUX 切换至第一个辅助通道”到“对通道进行采样”的延迟。即使使用过采样，也仅针对每次采样请求应用一次该延迟。</p> <p>0 = 无延迟 (推荐值<sup>(1)</sup>) *                      1 = 2µs                      2 = 5µs                      3 = 10µs                      4 = 20µs                      5 = 50µs                      6 = 100µs                      7 = 200µs</p> <p>该值在所有 AUX 电压返回值几乎相同时才有效，因为它容许一个稳定延迟和较短的通道间延迟。                      请参见<a href="#">应用和实现</a>部分按照特定设计标准要求使用非零设置。</p>

(1) 推荐设置: 0x00

**7.6.3.25 Cell\_CSPER 0x3E (62) 电芯电压和内部温度采样间隔**

位	名称	说明
[7:4]	ADC_PERIOD_VOL	该值设置将用于电芯电压的 ADC 采样间隔。
[3:0]	ADC_PERIOD_HTEMP	该值设置将用于模拟芯片内部温度通道的 ADC 采样间隔。相关设置请参见表 9。

**表 9. ADC 采样间隔，寄存器 62–68**

采样 <sup>(1)</sup>		注
周期 <sup>(1)</sup> (μs)	ADC_PERIOD_*	
4.13	0	不推荐用于模拟芯片通道
5.96	1	
8.02	2	
10.0	3	
12.6	4	正常
14.9	5	正常
17.4	6	正常
19.9	7	正常
24.9	8	正常
30.0	9	正常
40.1	A	正常
60.0	B	正常
100	C	正常
200	D	正常
500	E	正常
1000	F	正常

(1) 采样间隔和平均值计算模式将影响器件精度。

**7.6.3.26 AUX\_SPER 0x3F–42 (63–66) AUX 采样周期**

位	名称	说明
[31:28]	ADC_PERIOD_AUX0	该值设置将用于指定 AUX 通道的 ADC 采样间隔。相关设置请参见表 9。
[27:24]	ADC_PERIOD_AUX1	
[23:20]	ADC_PERIOD_AUX2	
[19:16]	ADC_PERIOD_AUX3	
[15:12]	ADC_PERIOD_AUX4	
[11:8]	ADC_PERIOD_AUX5	
[7:4]	ADC_PERIOD_AUX6	
[3:0]	ADC_PERIOD_AUX7	

**7.6.3.27 TEST\_SPER 0x43–44 (67–68) 测试采样周期**

位	名称	说明
[15:12]	ADC_PERIOD_MOD	该值设置将用于模块监视器的 ADC 采样间隔。相关设置请参见表 9。
[11:8]	RSVD	保留 - 为保持与默认配置的兼容性，用户应将这些位编程为“1001”（二进制）。
[7:4]	ADC_PERIOD_REF	该值设置将用于 4.5V 模拟基准的 ADC 采样间隔。相关设置请参见表 9。
[3:0]	ADC_PERIOD_VM	该值设置 VM 监视器所使用的 ADC 采样间隔。相关设置请参见表 9。

### 7.6.3.28 SHDN\_STS 0x50 (80) 关断恢复状态

SHDN\_STS 寄存器仅用于设计调试。应用软件不得将此寄存器中的信息用于系统操作。

位	名称	说明
[7]	GCL_PD_STAT	该位在控制逻辑断电后置 1。它指示控制器请求关断。这是由向 DEV_CTRL[PWRDN] 位写入 1 或者通信断电超时结束引起的。
[6]	GTSD_PD_STAT	该位指示关断是由数字 TSD（热关断）引起，还是因 VIO 长时间保持低电平导致。
[5]	V5VAO_PD_STAT	该位通过将 V5VAO 降至 V5VAO POR 电压 V5VAO <sub>SD</sub> 进行置 1。这通常表明 TOP 引脚的电压被移除并重新施加。
[4]	ANALOG_PD_STAT	该位在模拟芯片请求关断时置 1。有关具体原因的详细信息，请参见 bit 0:1（如下）。正常工作时，如果该位置 1，NPN_PD_STAT (bit [1]) 或 HTSD_PD_STAT (bit [0]) 必有一个也置 1。
[3:2]	RSVD	保留 - 始终读为零。
[1]	NPN_PD_STAT	（VP 稳压器电路）外部 NPN 花费过长时间才使 VP 进入正常工作范围时，该位置 1。该位仅在 ANALOG_PD_STAT 置 1 时有效，否则应将其忽略。
[0]	HTSD_PD_STAT	当模拟芯片发生 TSD 时，该位置 1。该位仅在 ANALOG_PD_STAT 置 1 时有效，否则应将其忽略。

### 7.6.3.29 DEVCONFIG 0x51 (81) 器件状态

位	名称	说明
[7]	FAULT_CONDITION	写入“1”：不起作用 写入“0”：不起作用 读为“1”：当前有一个或多个故障寄存器中的故障位置 1。这其中不包括该寄存器中的位，即使它们影响故障输出。
[6]	STACK_FAULT	写入“1”：不起作用 写入“0”：不起作用 读为“1”：当前在差分故障输入上检测到故障。 故障输出中始终包含该位的状态。如果 COMCONFIG[FAULT_HIGH_EN] == 0，则屏蔽此故障。当故障状态消失后，此故障位将自清零。
[5]	STACK_FAULT_DET	写入“1”：将此位复位为零。 写入“0”：不起作用 读为“1”：在差分故障输入上检测到故障。 该位为 STACK_FAULT 的锁存版本，用于指示自该位上次复位后出现了一些级联故障。 该位的状态不影响故障输出，而是用于提供相关信息和调试瞬态故障。如果 COMCONFIG[FAULT_HIGH_EN] == 0，则屏蔽此故障。
[4]	COMM_CLEAR	写入“1”：将此位复位为零。 写入“0”：不起作用 读为“1”：检测到通信清除。 该位的状态不影响故障输出，
[3]	COMM_RESET	写入“1”：将此位复位为零。 写入“0”：不起作用 读为“1”：检测到通信复位。 该位的状态不影响故障输出，
[2]	AUTO_MON_RUN	写入“1”：如果寄存器 AM_PER[AUTO_MON_PER] 非零，则立即启动自动监视周期。 写入“0”：不起作用 读为“1”：自动监视当前正在运行 ADC 转换。 如果在某一自动监视周期正在运行时尝试启动另一个自动监视周期，将不起作用。
[1]	NEW_DATA	该只读位置 1 时指示 ADC 转换数据可用。对该位执行写操作不起作用。 该位通过读取任意转换结果（采样）数据进行复位。 该位可用于告知自上一个报告采样数据的命令后是否收集了一些新数据。该位仅指示自上一次报告后是否收集了一些采样数据，而不会跟踪被报告或采样的通道。该位将不会由自动内部温度采样或初始化采样置 1。

位	名称	说明
[0]	SYS_INIT	写入“1”：停止等待 VM 并继续进行初始化。 写入“0”：不起作用 读为“0”：系统完成初始化。 读为“1”：正在进行系统初始化。 该位可用于加速唤醒序列。器件精度可能会受到影响，直到 VM 处于正确范围内时达到规定值。 当快速唤醒器件进行自检或者执行可能引起关断或复位的测试时，该位会很有用。将该位置 1，允许代码在等待 VM 斜升的同时执行其他功能。

### 7.6.3.30 FAULT\_SUM 0x52–53 (82–83) 故障汇总

位	名称	说明
[15]	UV_FAULT_SUM	对于其中的每一位： 写入“1”：将全部此类型的故障条件复位。 写入“0”：不起作用 读为“1”：当前有一个或多个此类型的故障位置 1。 这些位始终反映其他故障寄存器中各位的状态，可能锁存也可能未锁存，具体取决于 DEVCONFIG[UNLATCHED_FAULT] 位的设置。
[14]	OV_FAULT_SUM	
[13]	AUXUV_FAULT_SUM	
[12]	AUXOV_FAULT_SUM	
[11]	CMPUV_FAULT_SUM	
[10]	CMPOV_FAULT_SUM	
[9]	COMM_FAULT_SUM	
[8]	SYS_FAULT_SUM	
[7]	CHIP_FAULT_SUM	
[6]	GPI_FAULT_SUM	保留 - 始终读为零。
[5:0]	RSVD	

### 7.6.3.31 FAULT\_UV 0x54–55 (84–85) 电芯过压故障

位	名称	说明
[15:0]	UV_FAULT	对于此位掩码中的各个位： 写入“1”：复位故障条件。 写入“0”：不起作用 读为“1”：相应电池通道的存储结果小于 UV_THRES_CELL。UV_FAULT[0] 对应于电芯 1。 如果 UNLATCHED_FAULT 置 1，此寄存器将自清零。

### 7.6.3.32 FAULT\_OV 0x56–57 (86–87) 电芯欠压故障

位	名称	说明
[15:0]	OV_FAULT	对于此位掩码中的各个位： 写入“1”：复位故障条件。 写入“0”：不起作用 读为“1”：相应电池通道的存储结果大于 OV_THRES_CELL。OV_FAULT[0] 对应于电芯 1。 如果 UNLATCHED_FAULT 置 1，此寄存器将自清零。

### 7.6.3.33 FAULT\_AUX 0x58–59 (88–89) 辅助低于/高于阈值故障

位	名称	说明
[15:8]	AUX_UV_FAULT	对于此位掩码中的各个位： 写入“1”：复位故障条件。 写入“0”：不起作用 读为“1”：相应辅助通道的存储结果小于 UV_THRES_AUX*。AUX_UV_FAULT[0] 对应于 AUX0。 如果 UNLATCHED_FAULT 置 1，此寄存器将自清零。
[7:0]	AUX_OV_FAULT	对于此位掩码中的各个位： 写入“1”：复位故障条件。 写入“0”：不起作用 读为“1”：相应辅助通道的存储结果大于 OV_THRES_AUX*。AUX_OV_FAULT[0] 对应于 AUX0。 如果 UNLATCHED_FAULT 置 1，此寄存器将自清零。

**7.6.3.34 FAULT\_2UV 0x5A–5B (90–91) 比较器欠压故障**

位	名称	说明
[15:0]	CMPUV_FAULT	<p>对于此位掩码中的各个位：            写入“1”：复位故障条件。            写入“0”：不起作用            读为“1”：相应电池电芯比较器检测到欠压条件。CMPUV_FAULT[0] 对应于电芯 1。</p> <p>UNLATCHED_FAULT 置 1 时，这些比较器故障仅在没有其他模拟芯片故障时自动清零。被屏蔽的故障也是如此。</p> <p>模拟芯片故障包括 FAULT_SYS[0:3] 或者 FAULT_2UV 或 FAULT_2OV 寄存器中的任意位。</p>

**7.6.3.35 FAULT\_2OV 0x5C–5D (92–93) 比较器过压故障**

位	名称	说明
[15:0]	CMPOV_FAULT	<p>对于此位掩码中的各个位：            写入“1”：复位故障条件。            写入“0”：不起作用            读为“1”：相应电池电芯比较器检测到过压条件。CMPOV_FAULT[0] 对应于电芯 1。</p> <p>UNLATCHED_FAULT 置 1 时，这些比较器故障仅在没有其他模拟芯片故障时自动清零。被屏蔽的故障也是如此。</p> <p>模拟芯片故障包括 FAULT_SYS[0:3] 或者 FAULT_2UV 或 FAULT_2OV 寄存器中的任意位。</p>

**7.6.3.36 FAULT\_COM 0x5E–5F (94–95) 通信故障**

位	名称	说明
[15]	COMP_ERR_H	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：高侧接口的某一位无法与其补码比较。该位仅用于通知用途；帧由通信接口逻辑处理。
[14]	COMP_ERR_L	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：低侧接口的某一位无法与其补码比较。该位仅用于通知用途；帧由通信接口逻辑处理。
[13]	COMP_FLT_H	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：由于两个或更多补码错误 (COMP_ERR_H) 而导致高侧接口 (COMMH) 上的某个帧停止。
[12]	COMP_FLT_L	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：由于两个或更多补码错误 (COMP_ERR_L) 而导致低侧接口 (COMML) 上的某个帧停止。
[11]	EDGE_ERR_H	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在高侧接口上未检测到下降沿（通过第 4 位）。
[10]	EDGE_ERR_L	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在低侧接口上未检测到下降沿（通过第 4 位）。
[9]	ABORT_H	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在高侧差分接口上检测到值为“1”的帧位。 一个数据字节被停止和忽略。若在高侧接口上发生，则通常为通信问题所致。向底层芯片的 UART 接口发送 COMM_RESET 或 COMM_CLEAR 时，将在低侧接口上引发此故障。 当在高侧发生时，可能已导致该芯片无法在广播或组响应中返回其帧（虽然微控制器在读取该位之前应该已经检测到）。
[8]	ABORT_L <sup>(1)</sup>	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在低侧差分接口上检测到值为“1”的帧位。 一个数据字节被停止和忽略。当 COMM_RESET 或 COMM_CLEAR 被发送至级联基础器件上的 UART 接口时，ABORT_L 也在级联中的器件上读为“1”。

(1) COMM\_CLEAR 将引发基础器件上的 STOP\_ERR 和 COMM\_CLEAR 故障以及级联中高侧芯片上的 ABORT\_L 故障。COMP\_ERR\_L、COMP\_FLT\_L 和 EDGE\_ERR\_L 故障并不会在级联配置中的基础器件上发生。更多详细信息,请参见 [协议描述](#) 部分。



位	名称	说明
[7]	CRC_FAULT_H	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在高侧接口上检测到 CRC 故障。 帧被丢弃。若在高侧发生，则可能导致该芯片无法在广播或组响应中返回其帧。
[6]	CRC_FAULT_L	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在低侧接口（单端 UART 或差分 VBUS）上检测到 CRC 故障。 帧被丢弃。
[5]	FRAME_ERR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：检测到帧错误。 这表明该芯片在完成上一帧之前在差分通信接口上接收到了帧起始。
[4]	RSVD	保留 - 始终读为零
[3]	STOP_ERR <sup>(1)</sup>	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：UART 接收器在单端低侧接口上检测到无效的停止位。 该错误仅会出现在使用 UART 接口的芯片上。COMM_CLEAR 和 COMM_RESET 也会引发该故障。 该错误特定于 UART 接口。
[2:1]	RSVD	保留 - 始终读为零
[0]	STK_FAULT_ERR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“0”：级联故障输入 (FAULTH±) 噪声过大或运行频率错误。 <i>注：STK_FAULT_ERR 标志在某些条件下可能无法清除。如果检测到 STK_FAULT_ERR 且之后高侧故障引脚上未出现任何脉冲边沿（上层芯片发生故障条件时便属于此类情况），则可能无法清除 STK_FAULT_ERR 标志。一旦高侧故障引脚恢复正确的信号，随即便可再次清除该故障。</i> <i>已屏蔽的 STK_FAULT_ERR 在初始化期间不会被清除。因此，启动期间会有一个约 5μs 的时窗，期间如果高侧故障接收器检测到超过四个下降沿，即使 STK_FAULT_ERR 已屏蔽也会被置位。</i>

### 7.6.3.37 FAULT\_SYS 0x60(96) 系统故障

位	名称	说明
[7]	SYS_RESET	写入“1”：将此位复位为零。 写入“0”：不起作用 读为“1”：检测到系统复位。
[6]	COMM_TIMEOUT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：检测到通信超时。
[5]	VDIG_WAKE_FAULT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：VDIG 电源已唤醒为高电平。这可能在 NPN 晶体管泄漏并在 VP/VDIG 关断时阻止 VDIG 断开的情况下发生。在芯片复位（在这种情况下，VDIG 电源仍然接通）或在 VDIG 关断时间过长而不会使供电时间缩短时也会发生。该位用于允许在关断期间检测电源的泄漏电流。 该位仅在器件初始化期间被器件检查。一旦清零，直至模块被复位后才会被再次置 1。
[4]	INT_TEMP_FAULT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：数字芯片中温度过高 如果 UNLATCHED_FAULT 置 1，此位将自清零。
[3]	VDIG_FAULT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在模拟芯片中检测到 VDIG 电源故障。
[2]	VM_FAULT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在模拟芯片中检测到 VM 电源故障。

位	名称	说明
[1]	VP_FAULT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在模拟芯片中检测到 VP 电源故障。
[0]	VP_CLAMP	写入“1”：复位故障条件。 写入“0”：不起作用 读为“1”：已对 NPNB 引脚进行监视和钳位以防止其过压。

### 7.6.3.38 FAULT\_DEV 0x61-62(97-98) 芯片故障

位	名称	说明
[15]	USER_CKSUM_ERR	写入“1”：不起作用 写入“0”：不起作用 读为“1”：在寄存器中检测到校验和错误。当故障条件消失后，此故障将自清零。
[14]	FACT_CKSUM_ERR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：在工厂寄存器中检测到校验和错误。
[13]	ANALOG_FAULT_ERR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：模拟芯片报告错误，但并不能告知是什么错误（并未检测到错误条件）。这可能是由单一事件扰乱而导致，也可能是器件已损坏。若持续发生，则应使器件停止服务。
[12]	HREF_FAULT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：模拟芯片 4.5V 基准测量超出范围。
[11]	HREF_GND_FAULT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：模拟芯片基准地测量超出范围。
[10:5]	RSVD	保留 - 始终读为零
[4]	ADC_CAL_ERR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：ADC 测试（ADC_FCAL_TEST 或 ADC_PCAL_TEST）失败。
[3]	USER_ECC_COR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：当从 EEPROM 加载用户空间时，ECC 故障被纠正。
[2]	USER_ECC_ERR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：当从 EEPROM 加载时检测到不可纠正的 ECC 故障。模块中的寄存器（并非所有寄存器）均已加载默认值。
[1]	FACT_ECC_COR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：当从 EEPROM 加载工厂空间时 ECC 故障被纠正。
[0]	FACT_ECC_ERR	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：当从厂寄存器加载时检测到不可纠正的 ECC 故障。模块中的寄存器（并非所有寄存器）均已加载默认值。器件运行异常且可能已损坏。功能、行为和结果可疑，不得使用。

### 7.6.3.39 FAULT\_GPI 0x63(99) GPI 故障

位	名称	说明
[7:6]	RSVD	保留 - 始终读为零。

位	名称	说明
[5:0]	GPI_FAULT	写入“1”：复位此故障条件。 写入“0”：不起作用 读为“1”：GPIO 输入（在 GPI_FAULT_CONFIG 中配置成故障输入）已发出故障条件信号。 如果 UNLATCHED_FAULT 置 1，此寄存器将自清零。

### 7.6.3.40 MASK\_COMM 0x68-69(104-105) 通信故障屏蔽

位	名称	说明
[15]	COMP_ERR_H_MSK	对于其中的每一位： 0 = 不屏蔽该故障。 1 = 屏蔽该故障。
[14]	COMP_ERR_L_MSK	
[13]	COMP_FLT_H_MSK	
[12]	COMP_FLT_L_MSK	
[11]	EDGE_ERR_H_MSK	
[10]	EDGE_ERR_L_MSK	
[9]	ABORT_H_MSK	
[8]	ABORT_L_MSK	
[7]	CRC_FAULT_H_MSK	
[6]	CRC_FAULT_L_MSK	
[5]	FRAM_ERR_MSK	
[4]	RSVD	保留 - 始终写/读为零
[3]	STOP_ERR_MSK	0 = 不屏蔽该故障。 1 = 屏蔽该故障。
[2:1]	RSVD	保留 - 始终写/读为零
[0]	STK_FAULT_ERR_MSK	0 = 不屏蔽该故障。 1 = 屏蔽该故障。 已屏蔽的 STK_FAULT_ERR 在初始化期间不会被清除。因此，启动期间会有一个约 5μs 的时窗，期间如果高侧故障接收器检测到超过四个下降沿，即使 STK_FAULT_ERR 已屏蔽也会被置位。

### 7.6.3.41 MASK\_SYS 0x6A(106) 系统故障屏蔽

位	名称	说明
[7]	SYS_RESET_MSK <sup>(1)</sup>	对于其中的每一位： 0 = 不屏蔽该故障。 1 = 屏蔽该故障。
[6]	COMM_TIMEOUTMSK	
[5]	RSVD	保留 - 始终写/读为零
[4]	INT_TEMP_FAULT_MSK	对于其中的每一位： 0 = 不屏蔽该故障。 1 = 屏蔽该故障。
[3]	VDIG_FAULT_MSK	
[2]	VM_FAULT_MSK	
[1]	VP_FAULT_MSK	
[0]	VP_CLAMP_MSK	

(1) 若 SYS\_RESET\_MSK 被设为 1,则应将该设置烧写入 EEPROM, 以便提供有用的信息。

### 7.6.3.42 MASK\_DEV 0x6B–6C(107-108) 芯片故障屏蔽

位	名称	说明
[15]	USER_CKSUM_MSK	对于其中的每一位： 0 = 不屏蔽该故障。 1 = 屏蔽该故障。
[14]	FACT_CKSUM_MSK	
[13]	ANALOG_FERR_MSK	
[12:0]	RSVD	保留 - 始终写/读为零

**7.6.3.43 FO\_CTRL 0x6E-6F (110-111) 故障输出控制**

位	名称	说明
[15]	UV_FAULT_OUT	对于其中的每一位： 0 = 故障输出中不包括这些故障。 1 = 故障输出中包括这些故障。
[14]	OV_FAULT_OUT	
[13]	AUXUV_FAULT_OUT	
[12]	AUXOV_FAULT_OUT	
[11]	CMPUV_FAULT_OUT	
[10]	CMPOV_FAULT_OUT	
[9]	COMM_FAULT_OUT	
[8]	SYS_FAULT_OUT	
[7]	CHIP_FAULT_OUT	
[6]	GPI_FAULT_OUT	
[5:0]	RSVD	保留 - 始终写/读为零

**7.6.3.44 GPIO\_DIR 0x78(120) 通用 IO 方向**

位	名称	说明
[7:6]	RSVD	保留 - 始终写/读为零
[5:0]	GPO_EN	该位掩码选择 GPIO 引脚用作 GPI 还是 GPO: 0: 输入 1: 输出 GPO_EN[0] 对应于 GPIO0。

**7.6.3.45 GPIO\_OUT 0x79(121) 通用输出**

位	名称	说明
[7:6]	RSVD	保留 - 始终写/读为零
[5:0]	GPO	当相应位 GPO_EN = 1 时, 该位掩码将每个 GPIO 引脚设置为输出状态。GPO[0] 对应于 GPIO0。 0: GPIO 输出为 0。 1: GPIO 输出为 1。

**7.6.3.46 GPIO\_PU 0x7A(122) 通用上拉**

位	名称	说明
[7:6]	RSVD	保留 - 始终写/读为零
[5:0]	GPO_PU	将任一位置为 1 可接通相应的 GPIO 上拉电阻。 注: 不要在寄存器 GPIO_PD 中对应的 GPO_PD 位设为 1 时将任一位置 1。

**7.6.3.47 GPIO\_PD 0x7B(123) 通用下拉**

位	名称	说明
[7:6]	RSVD	保留 - 始终写/读为零
[5:0]	GPO_PD	将任一位置为 1 可接通相应的 GPIO 下拉电阻。 注: 不要在寄存器 GPIO_PU 中对应的 GPO_PU 位设为 1 时将任一位置 1。

**7.6.3.48 GPIO\_IN 0x7C(124) 通用输入**

[7:6]	RSVD	保留 - 始终读为零
[5:0]	GPI	报告 GPIO 引脚的当前值。GPI[0] 对应于 GPIO0。

**7.6.3.49 GP\_FLT\_IN 0x7D(125) 通用故障输入**

位	名称	说明
[7]	RSVD	保留 - 始终读为零
[6]	GPI_FAULT_SENSE	0 = 若为低电平, GPIO 故障输入将产生故障。 1 = 若为高电平, GPIO 故障输入将产生故障。
[5:0]	GPI_FAULT_CONFIG	该位掩码设置被视为故障输入的 GPIO 引脚。 请注意: 该设置并不妨碍 I/O 引脚被器件驱动。该功能可用于自检的一部分。

**7.6.3.50 MAGIC1 0x82-85(130-133) Magic1**

位	名称	说明
[31:0]	MAGIC1	用于使能 EEPROM 编程的魔术值。该值必须写在单独的帧中。读取始终返回零。

**7.6.3.51 COMP\_UV 0x8C(140) 比较器欠压阈值**

位	名称	说明
[7:1]	CMP_UV_THRES	这些位设置比较器欠压阈值, 步长为 25mV。取值范围由 CMP_TST_SHF_UV 位确定。

位	名称	说明
[0]	CMP_TST_SHF_UV	该位设置过压比较器的工作电压范围。 0 = 0.7V 至 3.875V 的正常范围 1 = 2.0V 至 5.175V 的偏移范围（用于自检）

### 7.6.3.52 COMP\_OV 0x8D(141) 比较器过压阈值

位	名称	说明
[7:1]	CMP_OV_THRES	这些位设置比较器过压阈值，步长为 25mV。取值范围由 CMP_TST_SHF_OV 位确定。
[0]	CMP_TST_SHF_OV	该位设置欠压比较器的工作电压范围。 0 = 2.0V 至 5.175V 的正常范围 1 = 0.7V 至 3.875V 的偏移范围（用于自检）。

### 7.6.3.53 CELL\_UV 0x8E–8F(142-143) 电芯欠压阈值

位	名称	说明
[15:2]	UV_THRES_CELL	本寄存器设置将用于所有 ADC 电芯电压测量的 16 位欠压阈值的高 14 位。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.54 CELL\_OV 0x90-91(144-145) 电芯过压阈值

位	名称	说明
[15:2]	OV_THRES_CELL	本寄存器设置将用于所有 ADC 电芯电压测量的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.55 AUX0\_UV 0x92-93(146-147) AUX0 欠压阈值

位	名称	说明
[15:2]	UV_THRES_AUX0	该寄存器包含将用于 AUX0 采样的欠压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.56 AUX0\_OV 0x94-95(148-149) AUX0 过压阈值

位	名称	说明
[15:2]	OV_THRES_AUX0	该寄存器包含将用于 AUX0 采样的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.57 AUX1\_UV 0x96-97(150-151) AUX1 欠压阈值

位	名称	说明
[15:2]	UV_THRES_AUX1	该寄存器包含将用于 AUX1 采样的欠压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.58 AUX1\_OV 0x98-99(152-153) AUX1 过压阈值

位	名称	说明
[15:2]	OV_THRES_AUX1	该寄存器包含将用于 AUX1 采样的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.59 AUX2\_UV 0x9A-9B(154-155) AUX2 欠压阈值

位	名称	说明
[15:2]	UV_THRES_AUX2	该寄存器包含将用于 AUX2 采样的欠压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。

位	名称	说明
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.60 AUX2\_OV 0x9C-9D(156-157) AUX2 过压阈值

位	名称	说明
[15:2]	OV_THRES_AUX2	该寄存器包含将用于 AUX2 采样的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.61 AUX3\_UV 0x9E-9F(158-159) AUX3 欠压阈值

位	名称	说明
[15:2]	UV_THRES_AUX3	该寄存器包含将用于 AUX3 采样的欠压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.62 AUX3\_OV 0xA0-A1(160-161) AUX3 过压阈值

位	名称	说明
[15:2]	OV_THRES_AUX3	该寄存器包含将用于 AUX3 采样的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.63 AUX4\_UV 0xA2-A3(162-163) AUX3 欠压阈值

位	名称	说明
[15:2]	UV_THRES_AUX4	该寄存器包含将用于 AUX4 采样的欠压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.64 AUX4\_OV 0xA4-A5(164-165) AUX4 过压阈值

位	名称	说明
[15:2]	OV_THRES_AUX4	该寄存器包含将用于 AUX4 采样的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.65 AUX5\_UV 0xA6-A7(166-167) AUX5 欠压阈值

位	名称	说明
[15:2]	UV_THRES_AUX5	该寄存器包含将用于 AUX5 采样的欠压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.66 AUX5\_OV 0xA8-A9(168-169) AUX5 过压阈值

位	名称	说明
[15:2]	OV_THRES_AUX5	该寄存器包含将用于 AUX5 采样的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

### 7.6.3.67 AUX6\_UV 0xAA-AB(170-171) AUX6 欠压阈值

位	名称	说明
[15:2]	UV_THRES_AUX6	该寄存器包含将用于 AUX6 采样的欠压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零



**7.6.3.68 AUX6\_OV 0xAC-AD(172-173) AUX6 过压阈值**

位	名称	说明
[15:2]	OV_THRES_AUX6	该寄存器包含将用于 AUX6 采样的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

**7.6.3.69 AUX7\_UV 0xAE-AFB(174-175) AUX7 欠压阈值**

位	名称	说明
[15:2]	UV_THRES_AUX7	该寄存器包含将用于 AUX7 采样的欠压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

**7.6.3.70 AUX7\_OV 0xB0-B1(176-177) AUX7 过压阈值**

位	名称	说明
[15:2]	OV_THRES_AUX7	该寄存器包含将用于 AUX7 采样的过压阈值。这是与 0V 到 5V 范围内的电压成比例的偏移二进制值。
[1:0]	RSVD	保留 - 始终写/读为零

**7.6.3.71 LOT\_NUM 0xBE-C5(190-197) 器件批号**

位	名称	说明
[63:0]	LOT_NUM(x)	器件批号

**7.6.3.72 SER\_NUM 0xC6-C7(198-199) 器件序列号**

位	名称	说明
[15:0]	SERIAL_NUM	器件序列号

**7.6.3.73 SCRATCH 0xC8-CF(200-207) 临时寄存器**

位	名称	说明
[63:0]	SCRATCH(x)	该寄存器包含可供主机微控制器读写的用户定义的数据（例如，装配后的校准系数）。

**7.6.3.74 VSOFFSET 0xD2(210) 电芯偏移校正**

位	名称	说明
[7:0]	CCOFFSET	用于 VSENSE 电芯电压通道的用户偏移调整寄存器。该二进制补码值将被添加到所有电芯电压通道中。取值范围大约为 -9.77mV 至 9.69mV，共 255 个值可供选择。偏移值大约等于 $(5\text{ V} \times \text{CCOFFSET} / 2^{16})$ 。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

**7.6.3.75 VSGAIN 0xD3(211) 电芯增益校正**

位	名称	说明
[7:0]	CCGAIN	用于 VSENSE 电芯电压通道的用户增益调整寄存器。该值为二进制补码值（正值代表增益 >1.0，负值代表增益 <1.0），应用于所有电芯电压通道。 取值范围大约为 -9.77mV 至 9.69mV，共 255 个值可供选择。增益校正大约等于 $(\text{输入值} \times (1 + \text{CCGAIN} / 2^{16}))$ 。它可用于补偿由用户设计（例如较大的输入电阻值）或 PCB 安装所引起的增益错误。

**7.6.3.76 AX0OFFSET 0xD4-D5(212-213) AUX0 偏移校正**

位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零

位	名称	说明
[9:0]	AUX_COFFSET0	用于 AUX0 输入的用户偏移调整寄存器。该二进制补码值将添加到 AUX 通道中。取值范围大约为 -38.99 mV 至 39.06 mV，共 1023 个值可供选择。偏移值大约等于 $(5\text{ V} \times \text{AUXCOFFSET0} / 2^{16})$ 。有关详细信息，请参见 <a href="#">AUX 通道装配后校准调整</a> 部分。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

### 7.6.3.77 AX1OFFSET 0xD6-D7(214-215) AUX1 偏移校正

位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零
[9:0]	AUX_COFFSET1	用于 AUX0 输入的用户偏移调整寄存器。该二进制补码值将添加到 AUX 通道中。取值范围大约为 -38.99 mV 至 39.06 mV，共 1023 个值可供选择。偏移值大约等于 $(5\text{ V} \times \text{AUXCOFFSET1} / 2^{16})$ 。有关详细信息，请参见 <a href="#">AUX 通道装配后校准调整</a> 部分。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

### 7.6.3.78 AX2OFFSET 0xD8-D9(216-217) AUX2 偏移校正

位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零
[9:0]	AUX_COFFSET2	用于 AUX0 输入的用户偏移调整寄存器。该二进制补码值将添加到 AUX 通道中。取值范围大约为 -38.99 mV 至 39.06 mV，共 1023 个值可供选择。偏移值大约等于 $(5\text{ V} \times \text{AUXCOFFSET2} / 2^{16})$ 。有关详细信息，请参见 <a href="#">AUX 通道装配后校准调整</a> 部分。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

### 7.6.3.79 AX3OFFSET 0xDA-DB(218-219) AUX3 偏移校正

位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零
[9:0]	AUX_COFFSET3	用于 AUX0 输入的用户偏移调整寄存器。该二进制补码值将添加到 AUX 通道中。取值范围大约为 -38.99 mV 至 39.06 mV，共 1023 个值可供选择。偏移值大约等于 $(5\text{ V} \times \text{AUXCOFFSET3} / 2^{16})$ 。有关详细信息，请参见 <a href="#">AUX 通道装配后校准调整</a> 部分。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

### 7.6.3.80 AX4OFFSET 0xDC-DD(220-221) AUX4 偏移校正

位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零
[9:0]	AUX_COFFSET4	用于 AUX0 输入的用户偏移调整寄存器。该二进制补码值将添加到 AUX 通道中。取值范围大约为 -38.99 mV 至 39.06 mV，共 1023 个值可供选择。偏移值大约等于 $(5\text{ V} \times \text{AUXCOFFSET4} / 2^{16})$ 。有关详细信息，请参见 <a href="#">AUX 通道装配后校准调整</a> 部分。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

### 7.6.3.81 AX5OFFSET 0xDE-DF(222-223) AUX5 偏移校正

位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零
[9:0]	AUX_COFFSET5	用于 AUX0 输入的用户偏移调整寄存器。该二进制补码值将添加到 AUX 通道中。取值范围大约为 -38.99 mV 至 39.06 mV，共 1023 个值可供选择。偏移值大约等于 $(5\text{ V} \times \text{AUXCOFFSET5} / 2^{16})$ 。详细内容见正文。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

### 7.6.3.82 AX6OFFSET 0xE0-E1(224-225) AUX6 偏移校正

位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零
[9:0]	AUX_COFFSET6	用于 AUX0 输入的用户偏移调整寄存器。该二进制补码值将添加到 AUX 通道中。取值范围大约为 -38.99 mV 至 39.06 mV，共 1023 个值可供选择。偏移值大约等于 $(5\text{ V} \times \text{AUXCOFFSET6} / 2^{16})$ 。详细内容见正文。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

**7.6.3.83 AX7OFFSET 0xE2-E3(226-227) AUX7 偏移校正**

位	名称	说明
[15:10]	RSVD	保留 - 始终写/读为零
[9:0]	AUX_COFFSET7	用于 AUX0 输入的用户偏移调整寄存器。该二进制补码值将添加到 AUX 通道中。取值范围大约为 -38.99 mV 至 39.06 mV，共 1023 个值可供选择。偏移值大约等于 $(5 \text{ V} \times \text{AUXCOFFSET7} / 2^{16})$ 。详细内容见正文。它可用于补偿由用户设计或 PCB 安装所引起的偏移量。

**7.6.3.84 TSTR\_ECC 0xE6-ED (230-237) ECC 测试结果 [1:0]**

位	名称	说明
[31:0]	ECC_TEST_RSLT(x)	这些值显示使用 TEST_CTRL[ECC_TEST] 位运行 ECC 测试的测试结果。 可纠正的用户 ECC 测试的预期输出为 0x18C3 FF8A 68A9 8069。 可纠正的工厂 ECC 测试的预期输出为 0xCC72 D182 80BA 9767。 不可纠正的用户和工厂 ECC 测试的预期输出为 0x0000 0000 0000 0000。

**7.6.3.85 CSUM 0xF0-F3 (240-243) 校验和**

位	名称	说明
[31:0]	USER_CKSUM	该寄存器包含为寄存器编程的校验和。请参见表 7 中的“CS”列了解涉及哪些寄存器。当该值与 <a href="#">CSUM_RSLT 0xF4-F7(244-247) 校验和读出</a> 所示的内部计算值不匹配时，FAULT_DEV[USER_CKSUM_ERR] 标志将置 1。

**7.6.3.86 CSUM\_RSLT 0xF4-F7(244-247) 校验和读出**

位	名称	说明
[31:0]	USER_CKSUM_RD	该寄存器包含寄存器当前的内部计算校验和。

**7.6.3.87 TEST\_CSUM 0xF8-F9(248-249) 校验和测试结果**

位	名称	说明
[15:0]	CKSUM_TEST	该寄存器包含用户空间或 TI 空间校验和测试的最新测试结果。TESTCTRL[CKSUM_TEST_RUN] 所触发的测试的结果将出现在 CKSUM_TEST 寄存器中。预期结果由 CKSUM_TEST_RUN 位提供描述。

**7.6.3.88 EE\_BURN 0xFA(250) EEPROM 烧写计数**

位	名称	说明
[7:0]	EE_BURN_CNT	该寄存器包含 EEPROM 烧写计数。每次 EEPROM 被编程时递增。

**7.6.3.89 MAGIC2 0xFC-FF (252-255) Magic2**

位	名称	说明
[31:0]	MAGIC2	用于使能 EEPROM 编程的魔术值。该值必须写在单独的帧中。读取始终返回零。

## 8 应用和实现

### 注

以下应用部分的信息不属于 TI 组件规范，TI 不担保其准确性和完整性。客户应负责确定 TI 组件是否适用于其应用。客户应验证并测试其设计是否能够实现，以确保系统功能。

### 8.1 应用信息

#### 8.1.1 特殊引脚注意事项

##### 8.1.1.1 未使用的 VSENSE 输入（少于 16 节电芯的设计）

VSENSE 输入从 VSENSE0 开始，最高为 VSENSE16。这些输入必须按升序使用，所有未使用的输入与使用的最高 VSENSE\_input 的输入连接在一起。例如，在 13 节电芯的设计中，未使用输入 VSENSE14、VSENSE15 和 VSENSE16。为了确保正常工作，这些 VSENSE 输入必须与 VSENSE13 连接在一起。使用的最高 VSENSE 通过输入低通滤波器的电阻与电芯连接。例如，VSENSE13 经由 100Ω 电阻与电芯 13 连接；之后引脚 VSENSE14、VSENSE15 和 VSENSE16 连接至引脚 VSENSE13。

这里使用的 100Ω 电阻仅作为示例，所有的输入都应使用设计者为满足电路实现的滤波要求所选择的电阻。图 25 给出了未使用的 VSENSE 输入的正确连接。

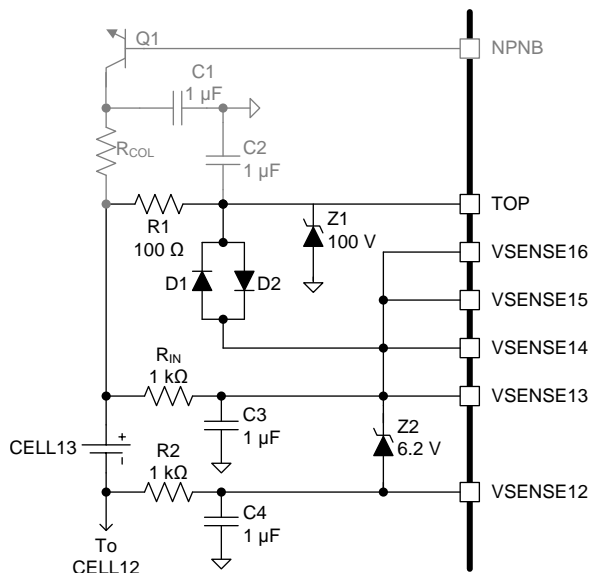


图 25. 少于 16 节电芯的连接示例（为了清晰起见，省略了部分组件）

##### 8.1.1.2 未使用的 AUX 输入

未使用的 AUX 输入可悬空、连接到 VSS 或者通过标称值为 10kΩ 至 1MΩ 的电阻上拉至 VP/VDIG。要将 AUX 输入上拉至 VP，可使能 TESTAUXPU 寄存器，以从内部提供电阻。

##### 8.1.1.3 TOP 和 VSENSE16 引脚

为了确保 TOP 与 VSENSE16 之间的电压在热插拔或其他异常条件下不超出绝对最大额定值和建议的工作条件，请用两个背靠背信号二极管将 VSENSE16 输入（和任何未使用的 SENSE 输入）连接至 TOP 引脚。选择额定电流足够高的二极管，以便能够耐受电线断开时的持续电流和热插拔时的浪涌电流。使用 Vf 较高的二极管，例如超快速或快速二极管。请勿使用诸如肖特基二极管的低 Vf 二极管，因为 TOP 上的噪声可能会耦合到 VSENSE16 引脚上（或最高采样线）。

应用信息 (接下页)

TOP 输入还必须包括一个低通滤波器（使用  $0.1\mu\text{F}$  的电容和  $100\Omega$  至  $300\Omega$  的电阻构成）来避免电芯连接（热插拔）过程中的电压应力。图 26 给出了正确的 VSENSE-TOP 连接。此外，将瞬态抑制二极管 (TVS) 连接至 TOP，以将电压钳位在  $88\text{V}$  以下，并在热插拔和其他瞬态事件中防止 TOP 上发生过压。

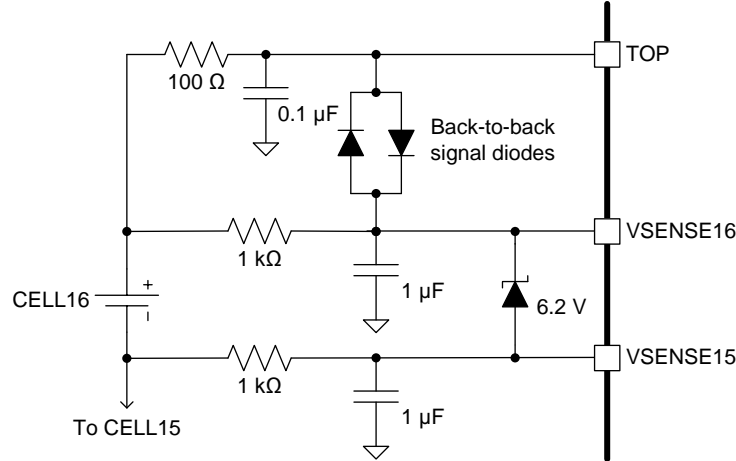


图 26. 连接 TOP 与 VSENSE16 引脚

8.1.1.4 AGND1 和 VSENSE0 引脚

为了确保 VSENSE0 与 AGND1 之间的电压在热插拔或其他异常条件下不超出绝对最大额定值和建议的工作条件，请用两个背靠背信号二极管将 VSENSE0 输入连接至 AGND1 引脚。选择额定电流足够高的二极管，以便能够耐受电线断开时的持续电流和热插拔时的浪涌电流。使用 Vf 较高的二极管，例如超快速或快速二极管。请勿使用诸如肖特基二极管的低 Vf 二极管，因为 AGND 上的噪声可能会耦合到 VSENSE0 输入上。此外，在 VSENSE0 与 AGND1 之间连接一个  $1\mu\text{F}$  的电容。图 27 给出了正确的 VSENSE-AGND1 连接。

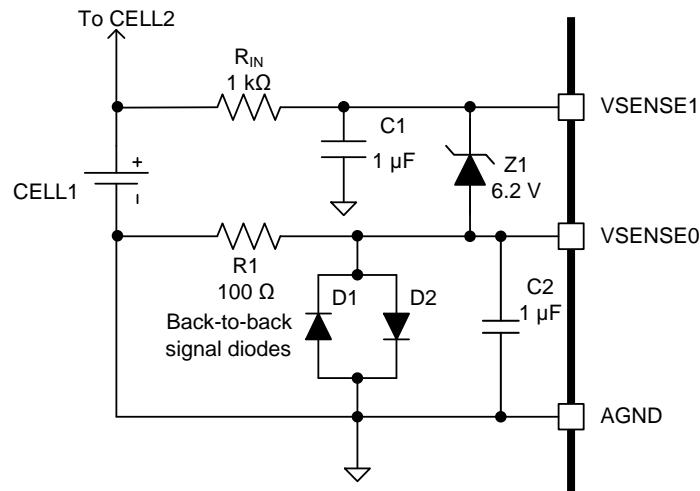
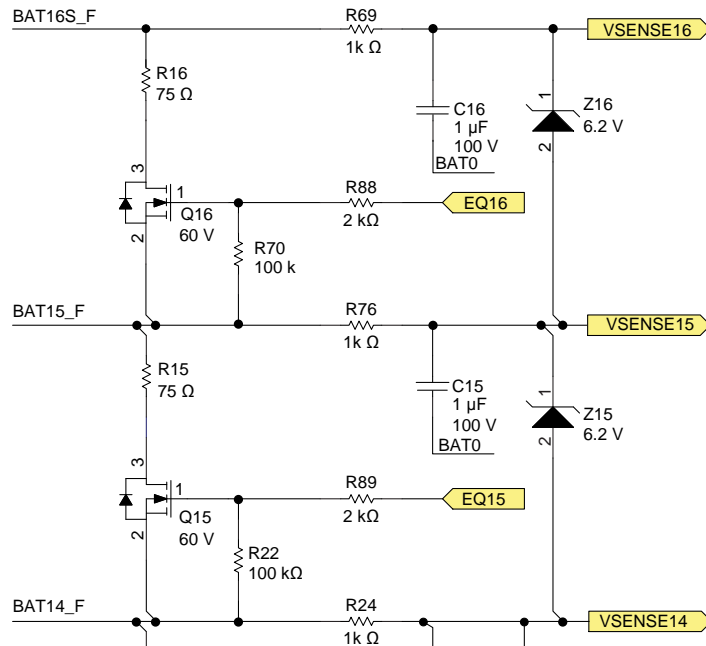


图 27. 连接 AGND1 与 VSENSE0 引脚

应用信息 (接下页)

8.1.1.5 各 VSENSE 间的连接

为了确保各 VSENSE\_input (VSENSE0 至 VSENSE1、VSENSE1 至 VSENSE2 等等) 在热插拔或其他异常条件下不超过绝对最大额定值和 建议的工作条件, 必须在 VSENSE 输入引脚之间连接齐纳二极管, 并尽量靠近输入。建议每个输入连接一个齐纳二极管。齐纳二极管提供过压保护, 并在热插拔期间为浪涌电流提供一条路径。图 28 给出了正确的 VSENSE-VSENSE 连接。



BATOS 是 CELL1 负极引脚的感测点。BAT0 是用于级联电池的负极引脚的电源层。

图 28. 电芯电压感测电路

## 应用信息 (接下页)

选择满足以下条件的齐纳二极管：

1. 防止 bq76PL455-Q1 输入的瞬态电压超过 5.5V。当瞬态电压超过 5.5V 时，必须将其钳位在 6.5V 以下，累积的持续时间不得超过器件 10 年寿命的 0.1%。
2. 齐纳二极管在正常的电池电芯电压水平下的最大反向电流 ( $I_z$ ) 尽可能低，以便将静态系统电流消耗保持在较低水平。此外，任何经由齐纳二极管的泄漏会影响总体通道精度测量，因为它增加了滤波器电阻两端的压降。
3. 齐纳二极管必须能够承受 bq76PL455A-Q1 在故障期间时所产生的瞬时或持续电流。这些故障事件包括电缆连接/断开、浪涌、或反向电池电压。无论故障和电流方向如何，都不得超过齐纳二极管的最大功耗，从而保持在最大工作条件下。

另外，每个 VSENSE 输入均需要串联电阻和旁路电容。串联电阻（图 28 中的 R132 和 R138）具有两个功能：

1. 保护 AFE 输入在热插拔时不受浪涌电流的影响。这一要求将输入串联 R 限制在最低 100Ω。尽可能将该电阻保持在较低值，以便最大限度减小输入电压偏移，输入电压偏移还会随温度漂移。这些要求将电阻最大值限制在 1kΩ。AFE 前端输入偏置电流所导致的误差与电阻值成正比。电压测量误差的计算公式如下：

$$\text{电压测量误差} = 2 \times R \times I_{\text{SENSE}} \quad (10)$$

2. 电阻与电容（图 28 中的 R132 和 C61）构成 RC 滤波器，用于滤除 AFE 输入上的高频噪声。该滤波器的截止频率是可调的，具体取决于系统中预期的噪声频率。选用 0.1μF 以上的电容，连接在 VSENSE 输入与电池组 GND（图 28 中的 BAT0）之间。截止频率的计算公式如下：

$$f_c = \frac{1}{2\pi R1C1} \text{ Hz} \quad (11)$$

3. 确保 RC 过滤器组件尽可能靠近器件。电容的位置非常重要，必须优先考虑以实现最佳性能。
4. 为满足各类应用超低滤波器截止频率的应用，在 VSENSE 线之间连接差分电容，以提供大部分的 AFE 输入滤波。这些差分电容的偏置电压是相同的（或非常接近），因此提高了抗混叠性能。

此外，还需要附加组件以提高 bq76PL455A-Q1 在电气环境嘈杂的汽车应用中的 EMC 性能。

- 在电芯输出和 VSENSE 输入的串联电阻之间使用与电芯输入串联的铁氧体磁珠或低值电感。磁珠与低值电容之间必须彼此靠近。
- 在每个电芯输入与电池组（图 29 中的 BAT0）之间添加一个 0.0033μF 的电容。电容值根据 PCB 布局布线要求和应用的现场条件进行调整。



## 应用信息 (接下页)

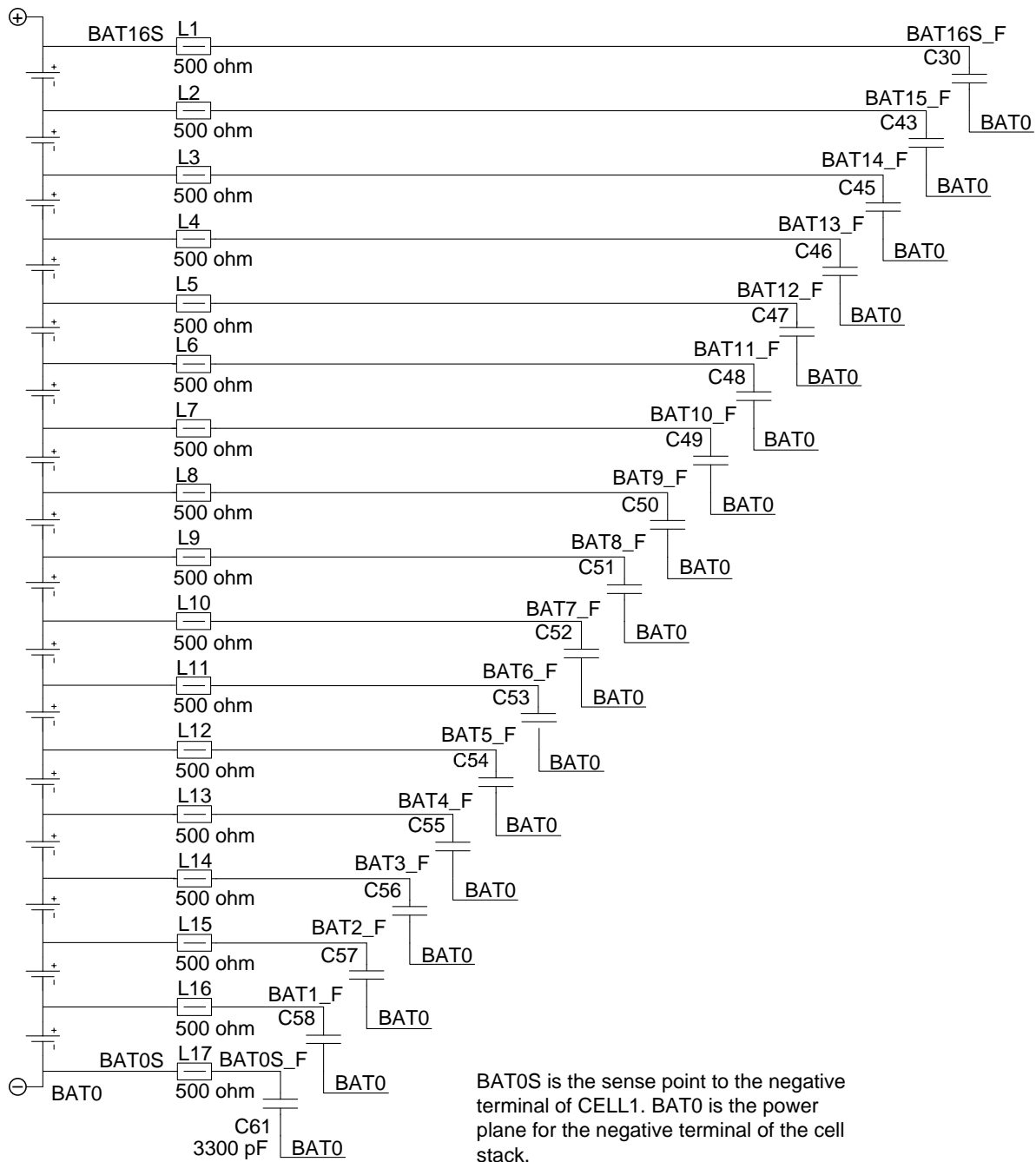


图 29. 电芯输入上的 EMC 滤波器

AUX\_ 输入为单端输入，因此容易受到噪声环境的影响。为了在非常嘈杂的环境下获得更为精确的结果，建议使用两个 AUX\_ 输入构成伪差分测量电路。图 30 给出了一个示例。在本例中，AUX1 用于测量电路连接的高侧，而 AUX0 用于测量电路连接的低侧。然后，从 AUX1 测量结果中减去 AUX0 测量结果，从而得到更为精确的差分测量结果。

应用信息 (接下页)

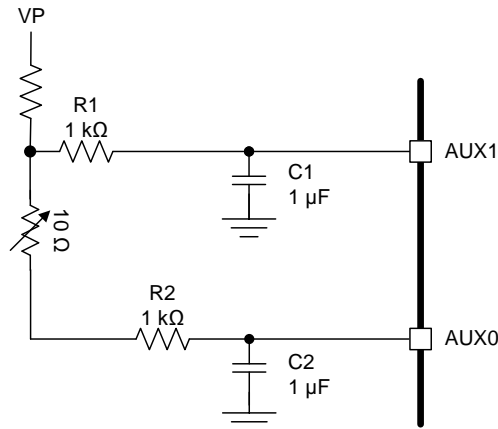


图 30. 差分 AUX\_ 示例

8.1.1.6 AUX\_ 连接

VAUX 连接需要连接串联电阻和旁路滤波电容，用以确保获得最佳结果。在测量点与 VAUX 输入之间连接一个 1kΩ 电阻，并用 1µF 的电容将 VAUX 旁路到 GND。图 31 给出了连接示例。

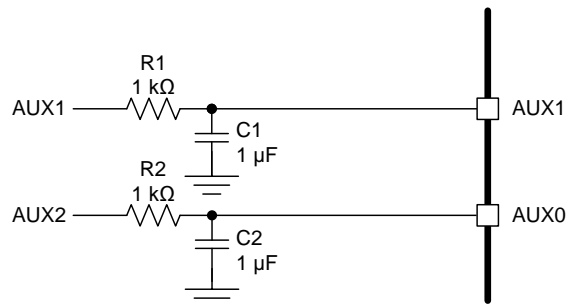


图 31. AUX\_ 滤波器组件

8.1.2 通信总线

8.1.2.1 单端通信 (UART)

bq76PL455A-Q1 与主机控制器之间采用 UART 通信协议进行通信。UART 接口需要进行以下配置：

1. COMML- 通过 100kΩ 电阻下拉到 DGND。
2. COMML+ 通过 100kΩ 电阻上拉到 V5VAO。
3. FAULT\_N 具有 50k 的下拉电阻，用以确保在 VIO 不存在时产生故障。当发生意外关断时，FAULT\_N 会通过下拉电阻通知主机控制器。
4. TX 和 RX 通过 100kΩ 电阻上拉到 VIO。不要将 TX 和 RX 悬空。必须将 TX 拉高，以防止空闲状态期间触发无效的通信帧（TX 为高电平时）。使用串行电缆连接主机控制器时，在主机侧连接 TX 上拉电阻，在 bq76PL455A-Q1 侧连接 RX 上拉电阻。

8.1.2.2 菊花链通信差分通信

为满足各类应用多个 bq76PL455A-Q1 器件的应用，提供有一条后端差分通信总线，使得主机控制器仅利用一个 UART 接口即可连接多达 16 个器件。在这种配置中，各个 bq76PL455A-Q1 器件之间以菊花链形式连接。对于较高级联位置的器件（不使用 UART 接口，仅使用差分通信），需要进行以下配置。

## 应用信息 (接下页)

1. FAULT\_N 具有 50kΩ 的下拉电阻，用以确保在 VIO 不存在时产生故障。
2. TX 和 RX 应通过 100kΩ 电阻上拉到 VIO。不要将 TX 和 RX 悬空。

### 8.1.2.2.1 同一 PCB 上的级联器件

当同一 PCB 上存在多个以菊花链形式连接的 bq76PL455A-Q1 器件时，请使用图 32 中的电路以确保后端通信达到最佳性能。

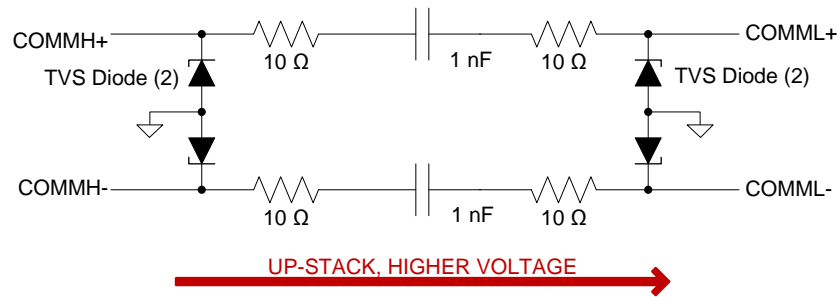


图 32. 同一 PCB 上各器件之间进行菊花链通信所需的组件

### 8.1.2.2.2 用电缆隔开的级联器件

许多应用会要求将多组以菊花链形式连接的 bq76PL455A-Q1 器件用电缆隔开。电缆会使应用面临更多挑战。推荐的电路如图 33 和图 34 所示。

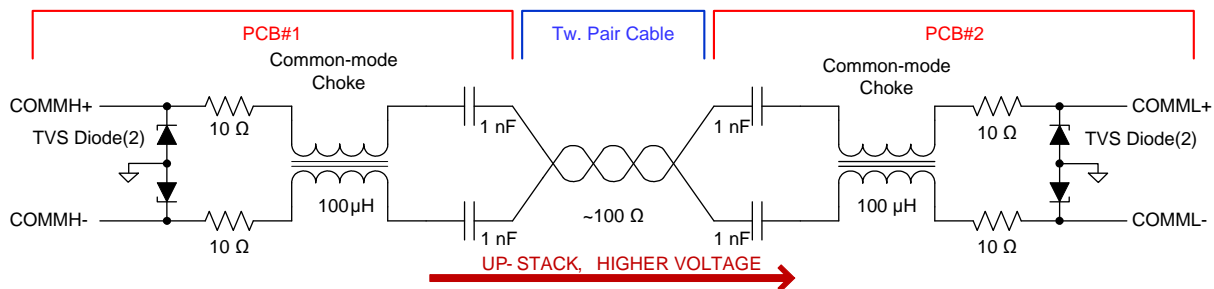


图 33. 各 PCB 之间进行菊花链通信所需的组件

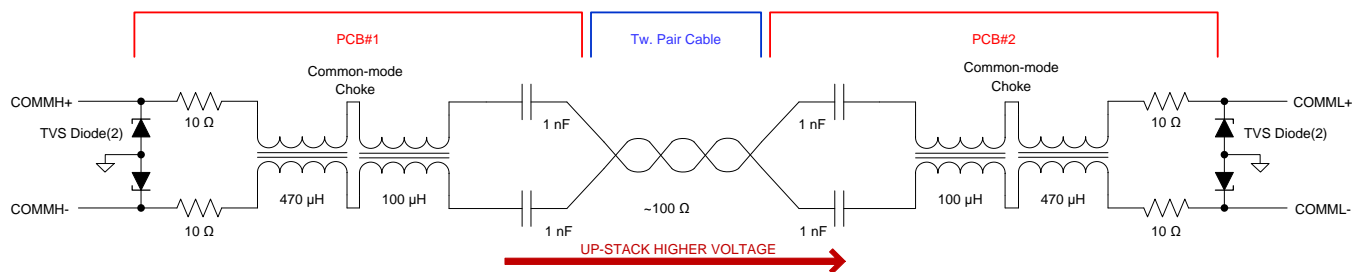


图 34. 在嘈杂环境下各 PCB 之间进行菊花链通信所需的组件

### 8.1.2.2.3 菊花链通信电缆

选择和设计通信电缆时，应确保所有 COMML±、COMMH± 或 FAULT\_N± 线 (IC 之间) 上的电容总和不超过 140pF，以便支持尽可能多的级联 IC。

电缆电容的计算公式如下：

## 应用信息 (接下页)

$$\text{unshielded twisted pair cable } C = \frac{2.2\epsilon}{\log\left(\frac{1.3D}{f \times d}\right)}$$

其中

- C = 互电容, pF/ft
  - $\epsilon$  = 绝缘介电常数 (例如: PVC = 5)
  - f = 绞线系数 (例如: 1 股 = 1, 7 股 = 0.939, 19 股 = 0.97, 37 股 = 0.98)
  - D = 绝缘体的直径 (英寸)
  - d = 导体的直径 (英寸)
- (12)

用于基准测试的非屏蔽双绞线电缆 (α 线 3050 系列, Digi-Key 部件编号 +A2015W-1000-ND) 具有以下规格:

$$\epsilon = 5 \text{ (PVC)}$$

$$f = 0.939 \text{ (7 股)}$$

$$D = 0.056''$$

$$d = 0.024'' \text{ (} 0.056'' - 2 \times 0.016'' \text{ 绝缘厚度)}$$

$$\text{导体 DCR} = 25\Omega/1000\text{ft}$$

∴ (因此) 产生的电容  $\approx 21.6\text{pF/ft}$ 。

差分电缆的最佳选择是针对 CAN 设计的汽车级非屏蔽双绞线, 例如 [Waytek SAE J1939/15 CAN](#) 数据总线电缆。该电缆的电容约为 17pF/ft。

共模滤波器 (请参见 [共模滤波器](#)) 所产生的输入电容也必须包含在总电容预算中。仅使用一个 TVS 二极管, 因为连接在差分对两端。使用以下公式计算允许的电缆长度:

$$\text{allowable cable length in ft} = \frac{140\text{pF} - 2 \times \text{common mode filter} - 1 \times \text{TVS diode capacitance}}{\text{cable capacitance/ft}} \quad (13)$$

#### 8.1.2.2.4 TVS 二极管

差分 I/O 上需要连接 TVS 二极管, 用以在热插拔事件期间保护通信接口信号, 以及在工作期间吸收高压瞬态信号。尽可能选择电容值较低的 TVS 二极管, 因为线路上的任何电容都会影响通信信号的上升时间。参考设计中采用的电容是 NXP PESD5V0U1UA,  $C_d$  最大值为 2.6pF。

#### 8.1.2.2.5 电阻

每条 COMML±、COMMH± 或 FAULT\_N± 线的总电阻必须小于 20Ω (各 bq76PL455A-Q1 器件之间的信号连接的每一端上均为 10Ω)。在热插拔事件中, 需要用该串联电阻限制浪涌电流。

#### 8.1.2.2.6 共模滤波器

为确保正常运行, 至少要使用汽车级 50-100μH 共模滤波器。为了在嘈杂的环境中达到最佳性能, 需使用双共模滤波器 (100μH 和 470μH)。

对于单共模滤波器应用, 推荐使用 TDK 51μH、2.8kΩ 扼流器 (部件编号: ACT45B-510-2P-TL003)。该器件的输入电容约为 18pF。

对于双共模滤波器应用, 推荐使用 TDK 100μH、5.8kΩ 扼流器 (部件编号: ACT45B-101-2P-TL003) 和 Würth 470μH、2.2kΩ 扼流器 (部件编号: 744242471)。总电容约为 40pF。

## 应用信息 (接下页)

### 8.1.2.2.7 隔离电容

各 IC 之间的差分信号线通过隔直电容隔离开来。该电容必须具有足够高的额定电压，以便在系统发生故障致使器件暴露于本地危险电压下时提供安全裕量。推荐选择一个额定电压至少为电池组电压两倍的电容。一个电容即足以确保器件的正常运行。但可以使用两个电容（电缆或 PCB 接线的每端各一个）来增加安全系数。在这些应用中，电容必须是典型要求的两倍，以便在信号路径中保持所需的电容值。为应用连接的电容至少为 1nF，并且具有  $\pm 10\%$  或更好的容限值以及适当的额定电压。在嘈杂环境下，推荐使用 2nF。

### 8.1.2.2.8 未使用的差分通信引脚

未使用的级联通信引脚（COMMH+/-、COMML+/-、FAULTH+/-、FAULTL+/-）内部具有端接电阻，未使用时无需外接上拉或下拉电阻。如果不使用这些未使用的引脚，将它们保持未连接状态即可。COMMH 驱动器不能被禁用。

## 8.1.3 ADC

### 8.1.3.1 空闲（停止）通道误差

在各采集周期之间，多路复用器会闲置在通过 CHANNELS 寄存器使能为进行转换的最高 VSENSE 通道上，以便在下一个采样周期首先采样该 VSENSE 通道。

停止会对空闲通道引入了一个非常小的误差，因为器件的输入阻抗会通过外部电阻（LP 滤波器的一部分）产生较小的 IR 压降。当使用大于 100Ω 的 VSENSE 串联电阻时，误差会增大。在此应用中，将 AFE\_CTL 位设为 1 可最大限度地改善误差问题。当 AFE\_PCTL 置 1 时，每次收到电芯电压采样请求，无论 AFE 的电源状态如何，电芯电压采样均会延迟 100μs。这样可以使多个芯片之间的采样保持同步。对该位的更改在执行下一次 AFE 采样后才会生效。

### 8.1.3.2 VSENSE 通道装配后校准调整

使用装配后校准调整，可以在制造过程中的焊接和/或烘烤阶段之后进一步提高器件精度。ADC 增益和偏移校正因数可在 bq76PL455A-Q1 中进行编程设定，以便进行装配后的校准。这两个因数的总调整范围为 -9.77mV 到 9.69mV。

这些增益和偏移校正对于 VSENSE 通道而言属于全局校正，将应用于所有 VSENSE 通道。AUX 通道并不接受这些校正。这些校正应用于原始的 ADC 值，并且是在应用工厂存储的偏移和增益校正之后。

使用稳定的高精度 DC 电源和/或电压表在室温 (RT) 下进行校正过程。寄存器包含带符号的二进制补码值。任一寄存器中的零值表示无校正。每种校正过程测量两个电压点 VIN1 和 VIN2。可以使用电芯的最小和最大期望值；但需确保最低的 VIN<sub>MIN</sub> 值不低于 2V，并且最高的 VIN<sub>MAX</sub> 不高于 4.5V。

为了确保能够在大多数设计中获得最佳结果，VIN1 和 VIN2 在每个输入上的激励（源）电压上的任何误差得到校正后使用由 VSENSE1-16 各通道测得的平均电压。

#### 8.1.3.2.1 增益误差校正

增益误差校正：-9.77mV 到 9.69mV，共 255 个值可供选择（8 位），在寄存器 VSGAIN 中选择

步骤：

1. 施加电压 VIN1，从 ADC 读回 VOUT1，并记录这两个电压值。
2. 施加电压 VIN2，从 ADC 读回 VOUT2，并记录这两个电压值。
3. 计算斜率，公式为  $m = (VOUT2 - VOUT1) / (VIN2 - VIN1)$ 。
4. 求得 5V 电压下以 16 位 LSB 表示的增益误差校正 (GEC)（无论 VIN<sub>x</sub> 值如何，均使用 5V）。

## 应用信息 (接下页)

$$GEC = \left( \frac{1}{m} - 1 \right) * \frac{5}{\left( \frac{5}{2^{16}} \right)} = \left( \left( \frac{1}{m} \right) - 1 \right) * 2^{16} \quad (14)$$

## 注

舍弃 16 位值的高 8 位后，最终的 GEC 应为一个介于 -128 和 +127 之间的 8 位二进制补码值。超出这一范围时，则表明可能出现错误。如果使用这样的值，则需要使 8 位值结果达到饱和（-128 或 +127）并根据需要修改符号。

该增益调整与输入有关——满量程输入的 9mV 校正相当于半量程输入的 4.5mV 校正。

5. 向 VSGAIN 寄存器写入 8 位值。
6. 执行 [偏移误差校正](#) 中所述的步骤。

**8.1.3.2.2 偏移误差校正**

偏移误差校正：-9.77mV 到 9.69mV，共 255 个值可供选择（8 位），在寄存器 VSOFFSET 中选择过程：（使用 [增益误差校正](#) 过程中得到的 m、VIN1、和 VOUT1。）

1. 求得偏移误差校正 (OEC)。

$$OEC = \frac{VIN1 - \left( \frac{1}{m} \right) * VOUT1}{\frac{5}{2^{16}}} = \left( VIN1 - \left( \frac{1}{m} \right) * VOUT1 \right) * \frac{2^{16}}{5} \quad (15)$$

## 注

舍弃 16 位值的高 8 位后，最终的 OEC 应为一个介于 -128 和 +127 之间的 8 位二进制补码值。超出这一范围时，则表明可能出现错误。如果必须使用这样的值，则应使 8 位值结果达到饱和（-128 或 +127）并根据需要修改符号。

2. 向 VSOFFSET 寄存器写入 8 位值。
3. 通过适当设置 MAGIC1 和 MAGIC2，然后设置 DEV\_CTRL[WRITE\_EEPROM]，将新值保存到 EEPROM 中。执行这种（或任何）更改后，还将需要重新计算 EEPROM 校验和并保存。

**8.1.3.3 AUX 通道装配后校准调整**

使用装配后校准调整，可以在制造过程中的焊接和/或烘烤阶段之后进一步提高 AUX 通道精度。调整过程与 VSENSE 通道校正的步骤类似，但有以下三点不同之处：

- AUX 通道只有偏移校正，没有增益校正。
- 每个 AUX 通道都具有单独的偏移校正寄存器，而非共用一个全局校正寄存器。
- 校正范围扩展为 -39.06mV 至 38.99mV，共 1023 个值可供选择（10 位）。

使用稳定的高精度 DC 电源和/或电压表在室温 (RT) 下进行校正过程。寄存器包含 10 位带符号的二进制补码值。任意寄存器中的零值表示无校正。每个校正过程测量两个电压点。该过程可使用电芯的最小和最大期望值。但需确保最低的 VIN<sub>MIN</sub> 值不低于 2.0V，并且最高的 VIN<sub>MAX</sub> 不高于 4.5V。

尽管 bq76PL455A-Q1 并不提供 AUX 增益误差校正，但是主机控制器可以使用为 VSENSE 通道计算的斜率值（GEC 的一部分）执行所需的校正。该过程可使用存储在 VSGAIN 中的值，也可以使用单独存储在 bq76PL455A-Q1 的其中一个 SCRATCH 寄存器中的值。如果该过程使用存储在 bq76PL455A-Q1 中的值，这就允许分布式系统中每个器件都有不同的值。或者，也可以选择使用微控制器的存储器来存储该值。由于增益误差校正主要校正 VREF 误差，因此对于 AUX 通道来说，单个增益误差校正足矣。



## 应用信息 (接下页)

**AUX 偏移误差校正:** -39.06mV 到 38.99mV, 共 1023 个值可供选择 (10 位), 在寄存器 AX0OFFSET 至 AX7OFFSET 中选择, 每个 AUX 输入通道对应一个 16 位寄存器。

过程: (根据需要, 使用 *VSENSE 增益误差校正* 过程中得到的 *m*, 或者使用任意 AUX 通道单独重新计算)

1. 施加电压  $V_{INn}$ , 从 ADC  $V_{OUTn}$  读回, 其中“n”为 AUX 通道编号。记录这两个电压值。
2. 求得 AUX 偏移校正 (AOC)。计算公式与 *VSENSE 偏移校正 (OEC)* 相同, 不过可调整范围更大。

$$AOC_n = \frac{V_{INn} - \left(\frac{1}{m}\right) * V_{OUTn}}{\frac{5}{2^{16}}} = \left( V_{INn} - \left(\frac{1}{m}\right) * V_{OUTn} \right) * \frac{2^{16}}{5} \quad (16)$$

### 注

舍弃 16 位值的高 6 位后, 最终的 AOC 应为一个介于 -512 和 +511 之间的 10 位二进制补码值。超出这一范围时, 则表明可能出现错误。如果必须使用这样的值, 则应使 10 位值结果达到饱和 (-512 或 +511) 并根据需要修改符号。

3. 将 10 位值写入 16 位  $AX_nOFFSET$  寄存器, 其中“n”为 AUX 通道编号。
4. 对每个 AUX 通道 0-7 重复执行步骤 1-3。
5. 通过适当设置 *MAGIC1* 和 *MAGIC2*, 然后设置  $DEV\_CTRL[WRITE\_EEPROM]$ , 将新值保存到 EEPROM 中。执行这种 (或任何) 更改后, 还将需要重新计算 EEPROM 校验和并保存。

## 8.1.4 器件寻址

### 8.1.4.1 使用存储的地址

作为复位过程的一部分, EEPROM 将恢复 ADDR 中的值。如果  $DEVCONFIG[ADDR\_SEL] == 0$ , 则该值被从 GPIO 采样的值覆盖。

### 8.1.4.2 GPIO 寻址

当  $DEVCONFIG[ADDR\_SEL] == 0$  时, 器件使用从  $GPIO[4:0]$  采样的地址来设置 ADDR。该地址在复位过程中进行采样, 或者通过设置  $DEV\_CTRL[AUTO\_ADDRESS]$  进行采样。

### 8.1.4.3 自动寻址

对级联芯片使用自动寻址功能之前, 必须将所有器件唤醒为通信做准备。达到此状态所需的步骤在本文档的其他部分进行了详细说明, 而每个器件通常需要几毫秒的时间。

在由单个器件组成的超简单级联系统中, 可以为该器件使用地址 0x00 (或任何其他有效的地址)。在由多个器件组成的级联中, 第一个器件也可以使用地址 0x00。

当  $DEVCONFIG[ADDR\_SEL] == 1$  且  $DEV\_CTRL[AUTO\_ADDRESS] == 1$  时, 器件进入自动寻址模式。在这种模式下, 器件会关闭高侧通信发射器一个帧的时间 (因此接收到的下一帧不会从高侧差分接口输出), 并允许写入  $ADDR[DEV\_ADDR]$ 。期望下一帧将设置部件的地址。通常情况下, 地址是不可写的, 因此器件可以使用广播写事务, 且将只影响等待地址的一个部件。接收到帧后, 再次禁止写入  $ADDR[DEV\_ADDR]$ , 并重新使能高侧发射器。

要自动寻址 bq76PL455A-Q1 器件级联, 微控制器应当:

1. 广播写  $DEV\_CTRL[AUTO\_ADDRESS] = 1$
2. 广播写连续的地址至  $ADDR[DEV\_ADDR]$ , 直至为所有部件都分配了有效地址。



## 应用信息 (接下页)

好的做法是在通过读回芯片寄存器地址把所有芯片检查一下，这至少能够确定寻址功能是否正常。后续的读写操作取决于是否已正确寻址级联中的器件或执行任何用户发起的测试，如校验和测试。

### 8.1.5 自动监视功能

在自动监视模式下，bq76PL455A-Q1 仅自动采样并存储采样值以及设置故障。该功能的主要用途是在无定期通信的情况下监视故障情况。它不会自动发出采样值。请确保在请求 ADC 采样之前禁用自动监视。

### 8.1.6 均衡

如果部件配置为在故障条件下禁用均衡，则在均衡使能的情况下发生故障后（`CBCONFIG[BAL_CONTINUE] = 1` && `CBENBL ≠ 0`），会立即出现一个禁止写入部件的大约  $2\mu\text{s}$  的窗口。如果用户尝试在此窗口中执行写操作，将不会起作用。通常情况下，用户应验证所有命令均已正确处理。

## 8.2 典型应用

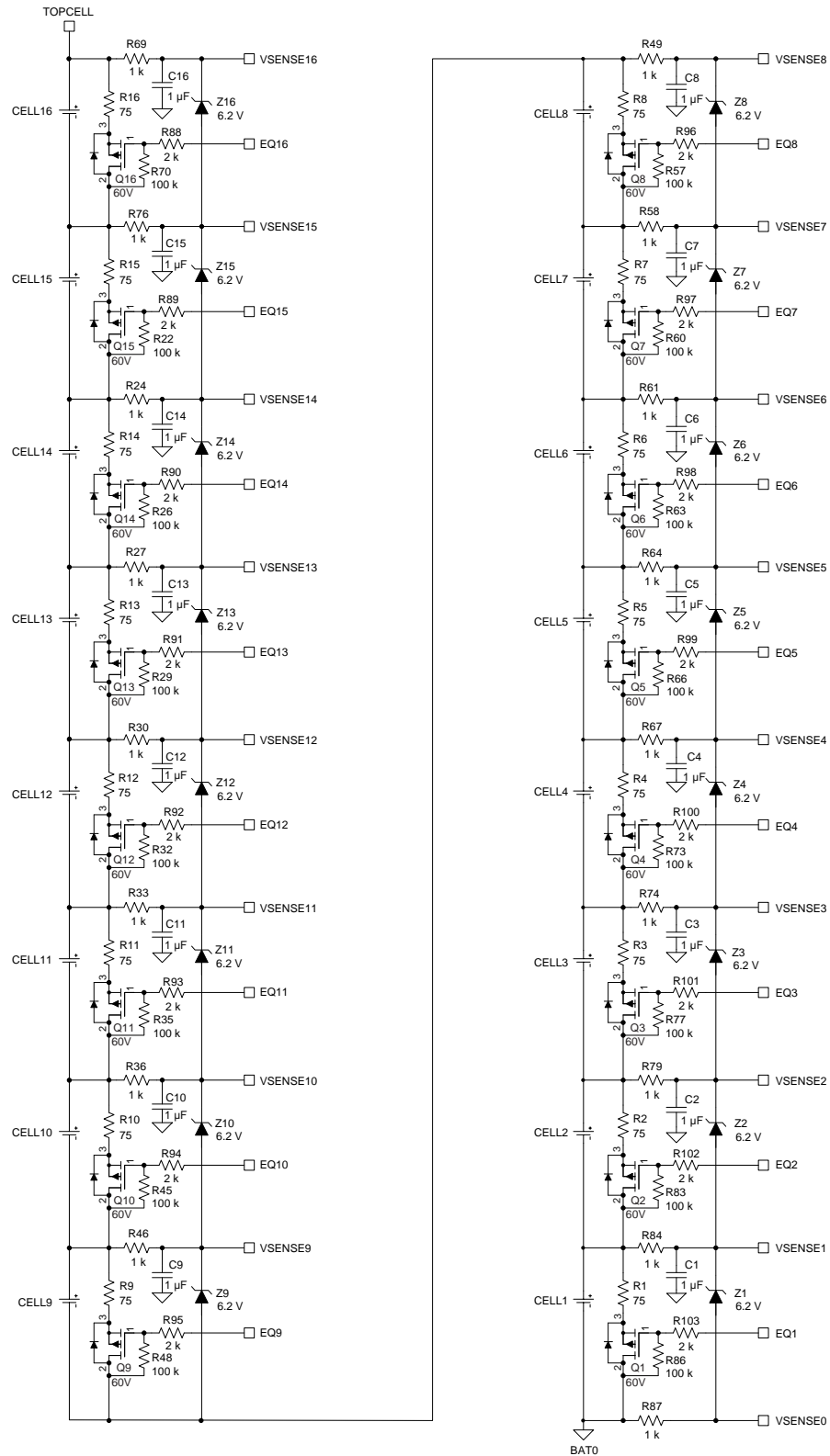


图 35. 电芯连接

典型应用 (接下页)

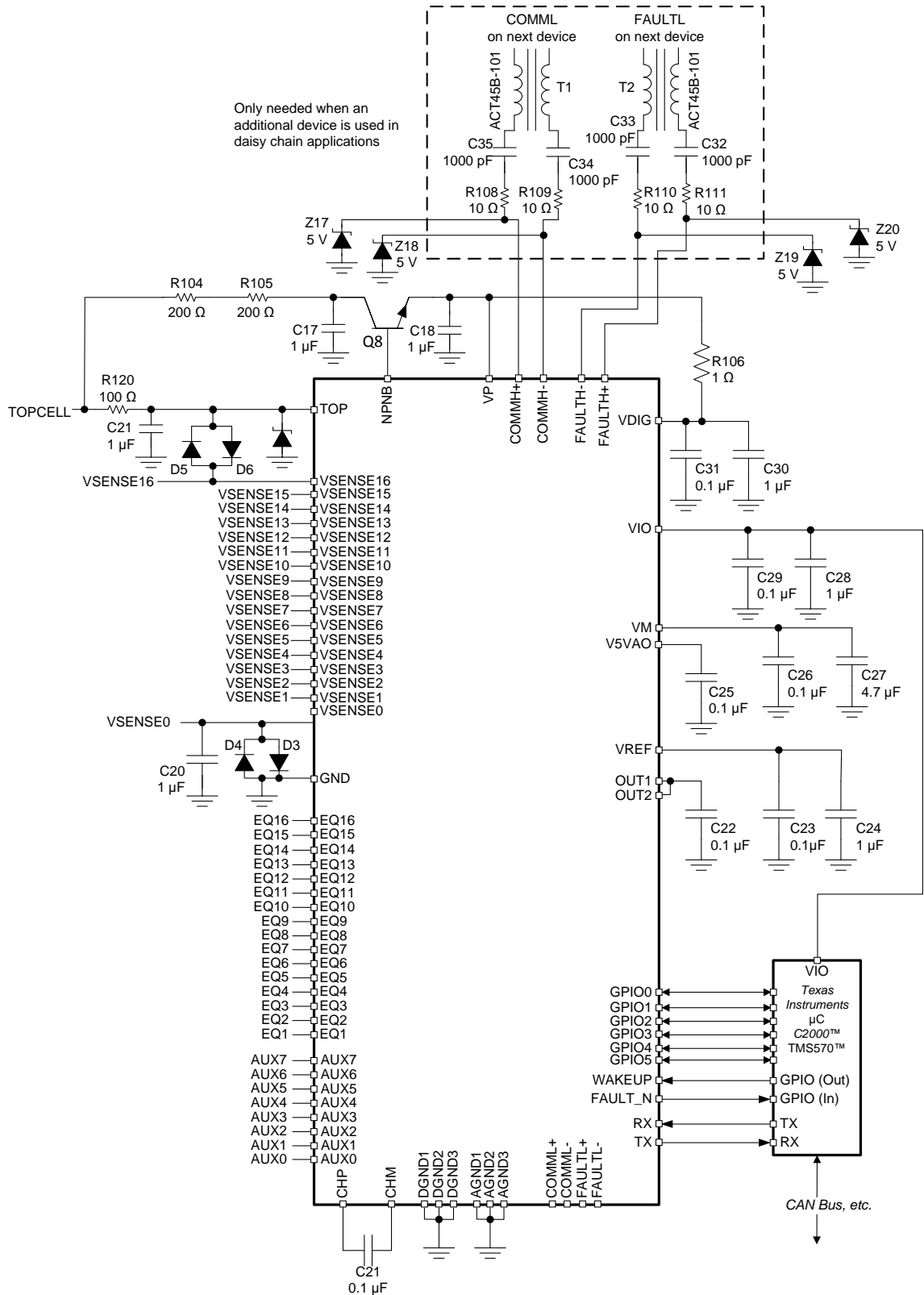


图 36. 主器件

典型应用 (接下页)

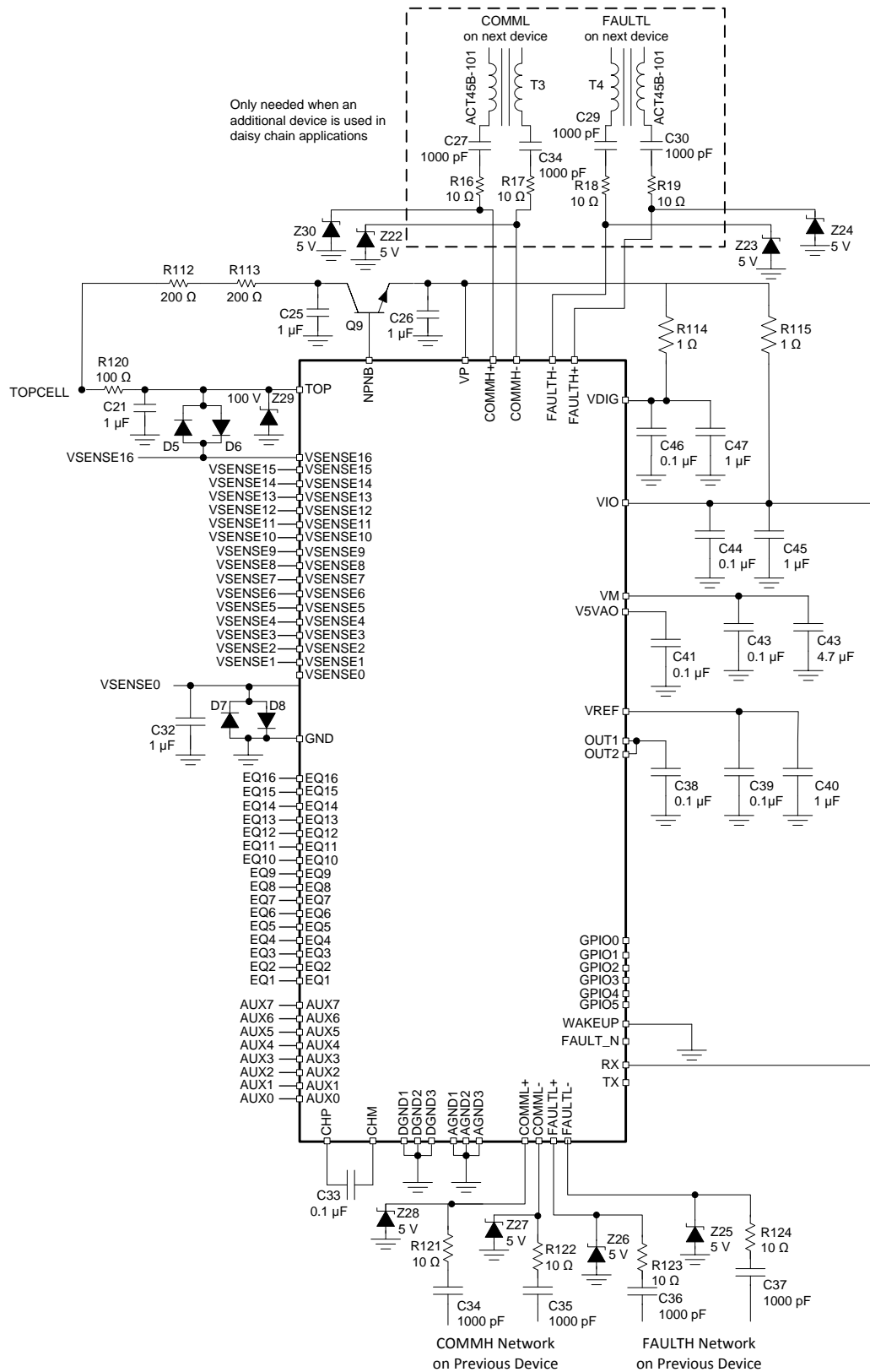


图 37. 附加器件

## 典型应用 (接下页)

### 8.2.1 设计要求

为了使 bq76PL455A-Q1 发挥最佳性能，必须留意外部元件的选择以及安装器件及相关元件的 PCB 的设计。

### 8.2.2 详细设计流程

下文章节更详细地介绍应考虑的设计注意事项。

#### 8.2.2.1 电压基准

去耦电容（或所示原理图中的 C60 和 C39 之和），不大于 2 $\mu$ F，最低温度稳定性等级为 X7R（COG/NPO 性能更佳）。

#### 8.2.2.2 OUT1 电容选择

可使用平均值计算模式、采样周期、平均值计算采样间隔来确定 OUT1 电容的值。

##### 8.2.2.2.1 OVERSMPL[CMD\_OVS\_CYCLE] = 0

当 OVERSMPL[CMD\_OVS\_CYCLE] = 0 时，在进入下一通道之前对每个通道采样 n 次。该位仅影响 VSENSE 和 AUX 通道。建议采用的 OUT1 电容典型值为 390pF，COG/NPO 型或性能更佳的电容。

##### 8.2.2.2.2 OVERSMPL[CMD\_OVS\_CYCLE] = 1

当 OVERSMPL[CMD\_OVS\_CYCLE] = 1 时，所有通道都按顺序进行采样，然后反复循环，直至达到额外的过采样数量。该位仅影响 VSENSE 和 AUX 通道。有关合适的 OUT1 电容选择和默认配置简介，请参见输出滤波器选择部分（*bq76PL455EVM* 和 *GUI 用户手册*，[SLUUAT2](#)）。

#### 8.2.2.3 被动电芯均衡电路

[图 38](#) 给出了级联电池中两个电芯的均衡电路。所有电芯都需要使用该电路实现被动均衡。

## 典型应用 (接下页)

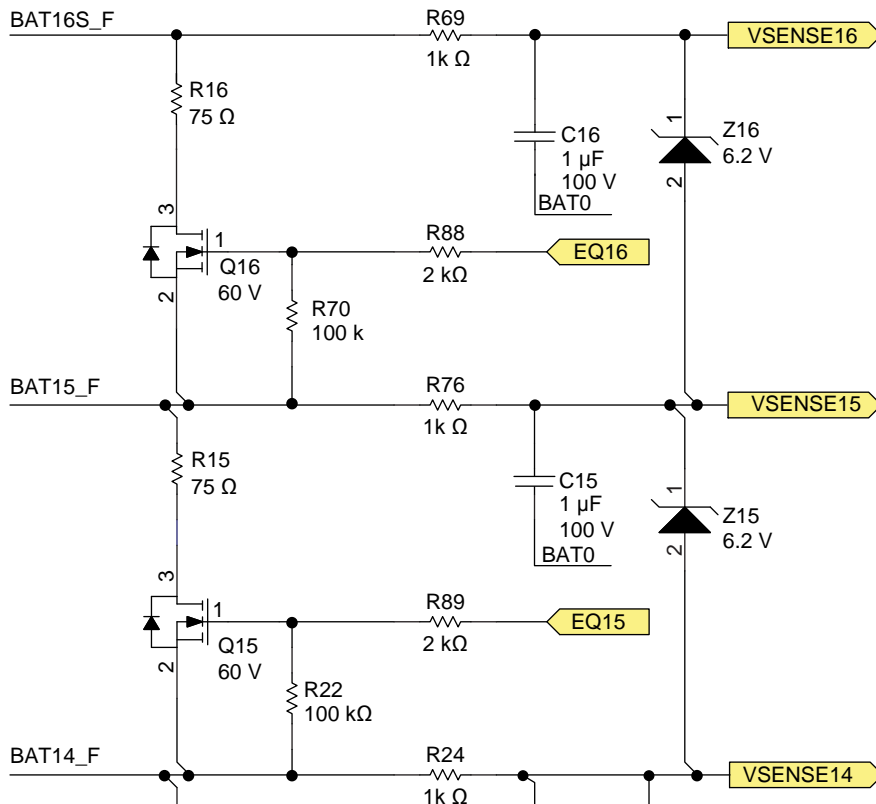


图 38. 电芯均衡电路

**8.2.2.4 均衡 FET**

基于以下标准选择均衡 FET (Q15 和 Q16) :

1.  $V_{DS}$  必须基于由电池组电压确定的降额要求进行选择。
2.  $V_{GS}$  必须尽可能大并且从栅极到源极最好具有 ESD 保护。这会在热插拔过程中保护部件。
3.  $V_{GS}$  阈值仅在放电电阻在低电池电压下接通时才需要考虑。

建议采用 2V7002K, 因为其  $V_{DS}$  为 60V、 $V_{GS}$  为  $\pm 20V$ , 并且栅极已通过内部齐纳二极管进行 ESD 保护。

对于本应用的放电电流,  $R_{DS}$  值几乎没有意义。

FET 的功耗取决于所选择的放电电流以及最坏条件下 (通常是高温下) FET 的电阻值。  $I^2R$  为所消耗的功率。若采用非常小的封装, 选型时务必谨慎。

$V_{GS}$  电阻 (R77 和 R85) 用于确保 FET 的栅极关断, 并且不会浮入线性或接通状态, 从而避免在 FET 损坏或 PCB 断电的情况下电芯上产生过高的漏电流。

EQ 引脚与 FET 栅极之间的串联电阻会在热插拔或其他瞬态事件期间限制电流进入 FET。

**8.2.2.5 均衡电阻**

均衡电阻 (R15 和 R16) 设置所需的均衡电流。使用时, 与电芯串联的电阻 (顶部和底部, 在齐纳二极管的前面) 在此计算中必须考虑在内。这些电阻必须适当选型, 以处理连续电芯均衡的散热。

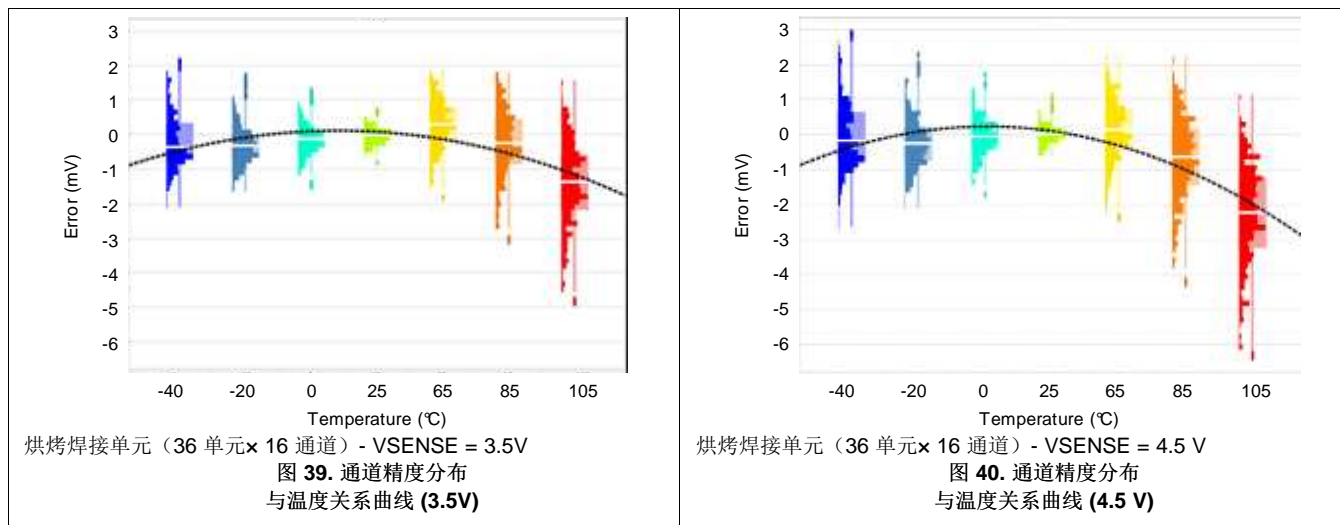
## 典型应用 (接下页)

### 8.2.2.6 WAKEUP 引脚

WAKEUP 引脚输入需要使用下拉电阻，以确保其不会悬空而且不会造成意外唤醒（高电平有效）。

### 8.2.3 应用曲线

对于图 39 和图 40，已在 25°C 进行增益和偏移校准。



## 8.3 初始化设置

### 8.3.1 工厂配置汇总

当 bq76PL455A-Q1 出厂时，其 EEPROM 存储器配置适用于许多应用，但可能需要根据具体设计进行一些调整。

出厂时的配置（请参见寄存器汇总）：

1. 地址设置为 0x00。
2. 所有数字和通信故障已使能。
3. 所有模拟故障（OV、UV）已禁止（屏蔽）。
4. 发生的故障若未被屏蔽，将控制 FAULT\_N 和 FAULTL± 输出。
5. 将采样设置为 8 次采样计算平均值，第一次采样 60μs，其他（7 次）采样 12.6μs。该设置需要在引脚 OUT1 连接 390pF 的电容。
6. 所有 16 个 VSENSE 输入已使能以进行转换而没有任何 AUX 通道已使能以进行转换。
7. 未对 VSENSE 或 AUX ADC 通道应用任何用户可设置的增益或偏移校正—这些用于对 ADC 结果进行装配后或生产线结束校正。
8. UART 接口以 25kbaud 的速率启用。
9. GPIO 引脚已编程为输入，未使能任何上拉或下拉电阻，输入处于悬空状态。这些引脚应重新编程为输出，或使能带有上拉/下拉的输入（如果外部不提供）。这些引脚不允许作为悬空输入，因为流过的电流过大时可能出现不可预知的运行状态。
10. 自动监视功能已禁止。



## 初始化设置 (接下页)

### 8.3.2 器件设置/用户配置汇总

简略概括了级联器件的启动步骤。更多详细信息请参见 [bq76PL455A-Q1 软件设计参考 \(SLVA617\)](#)，其中包括经过验证的通信序列。

1. 使用 **GPIO** 引脚或自动寻址设置级联中各器件的地址。
  - (a) 确保所有的器件已唤醒且准备好接收自动寻址使能命令。
  - (b) 接通链上所有器件上的下游通信驱动器。
  - (c) 将所有器件置于自动寻址学习模式。
  - (d) 从零开始按升序向所有可能的 **bq76PL455A-Q1** 器件地址发送新地址。
  - (e) 从地址零开始按顺序从各新编址的器件读回存储于器件地址寄存器中的值。成功响应的最后一个 **bq76PL455A-Q1** 为串行链中最后一个器件。若可能器件的范围事先已知，则可缩短步骤 **d** 和 **e** 的执行时间。将要寻址的数量限制为预期数量。
  - (f) 断开链上最后一个（顶部）器件上的高侧通信接收器。
  - (g) 断开链上除最低器件之外的其他所有器件的单端发送器。
  - (h) 从级联器件的顶部开始，清除所有现有故障。务必从级联的顶部开始清除故障，以防止较高单元的故障在其沿级联器件向下传播时重新使能。
2. 配置 **AFE**（通道选择和故障阈值）

从以菊花链方式连接的器件中读取电压之前，应正确配置各级联器件的 **AFE**，以按所需的时序扫描所需的通道。正确配置每个器件后，则可开始从各器件读取电压。

以下所列步骤应作为一个整体针对各级联器件执行，从顶部器件开始连续执行，最后针对级联中最底部的器件执行。通常，这种配置已预先在工厂初始化及测试过程中完成，并且所需的配置参数已存储于各器件的 **EEPROM** 中。

- (a) 根据您的设计需求配置 **GPIO** 引脚
  - (b) 配置初始采样延迟
  - (c) 配置电压和内部采样间隔/周期
  - (d) 配置过采样率
  - (e) 选择要进行采样的电芯数和所需通道
  - (f) 设置过压和欠压阈值
  - (g) 检查和清除因采用此配置而可能引发的故障
3. 从以菊花链形式连接的器件中读取电压

将 **bq76PL455A-Q1** 器件联网后，其中的各器件会监测串联电池组的一部分，务必尝试尽可能同步捕获各子串联电池组的电压。若级联系统中的所有器件并行进行采样，则可获得快照。

#### 从以菊花链形式连接的器件中读取电压的各步骤汇总

向网络中的所有器件广播“采样并发送”命令：这会使所有器件开始并行采样，并且，采样完成后，器件会从带有被采样数据的最高地址开始立即按顺序响应。或者，可采用以下由两个步骤构成的过程获得相似的效果：

- (a) 向网络中的所有器件广播一个触发命令，以开始对选定的电芯、辅助通道和温度进行采样。
- (b) 按顺序分别查询各器件，获取在上一快照读取操作期间采集的数据。

## 9 电源相关建议

bq76PL455A-Q1 由其监测的电芯供电。bq76PL455A-Q1 由此输入生成另外 VP 和 VDIG 电源供正常工作使用。为获得最佳性能，在组件选型时可遵从下文所述准则。

### 9.1 NPN LDO 电源

VP1 是 bq76PL455A-Q1 外部 LDO 电源的输入。图 41 给出了典型的电路。

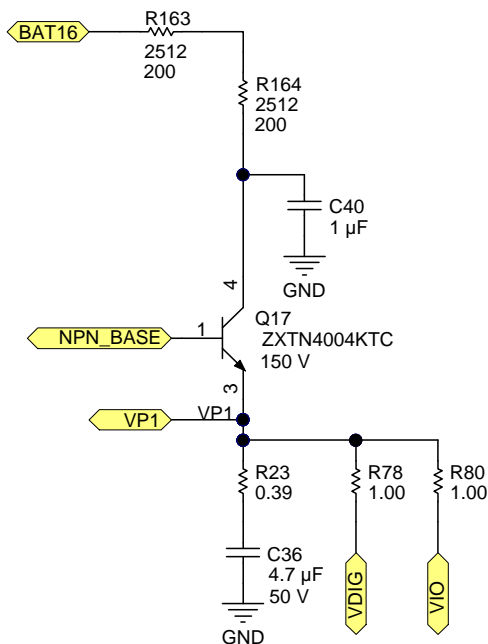


图 41. 电源电路原理图

基于以下标准选择 NPN 晶体管：

1. 集电极-发射极击穿电压 ( $BV_{CEO}$ ) > 100V (或模块电压再加任何降额)
2. 预期负载电流下的 DC 增益 ( $\beta$  或约等于  $h_{fe}$  (AC 增益)) > 100
3. 在典型的基极电压范围内集电极-基极电容 < 35pF
4. 工作功耗 > 500mW (假设与集电极之间串联 1k $\Omega$  电阻)
5. 工作电流 > 100mA

图 29 中串联电阻 R163 和 R164 的用途如下：

1. 限制发生故障事件时的电流
2. 将稳压器中的一些固定功耗从晶体管转移到电阻上
3. 与晶体管集电极上的输入电容相结合，用作滤波器

可使用以下公式计算所需的电阻：

$$R_{max} = \frac{(\text{min module voltage} - (VP_{MAX} + V_{CE\_SAT}))}{\text{max expected transistor current}}$$

其中

- $V_{CE\_SAT} = V_{CEmin}$  ( $V_{BE(on)}$  下)，来自晶体管数据表。 (17)

鉴于可能的最低模块电压 ( $V_{BATmin}$ ) 为 12V，使用  $VP_{max} = 5.5V$ ， $V_{CE\_SAT} = 0.25V$  (来自晶体管数据表)，并且最大负载电流 (bq76PL455A-Q1  $I_{ACTIVEmax}$ + 连接至 VP 的任意附加负载)  $\approx 7mA$ ，可得  $R_{max} \approx 1.464 k\Omega$ 。) )

## NPN LDO 电源 (接下页)

VDIG 和 VIO 电源中的 R78 和 R80 串联电阻（分别）将大负载电容与稳压器进行了隔离，以帮助提升回路稳定性。

为实现稳定性，在 VP 电源上连接滤波器（R23 和 C36）。使用  $R23 = 390\text{m}\Omega$  和  $C36 = 4.7\mu\text{F}$ 。

### 9.1.1 外部电源

bq76PL455A-Q1 还支持为 VDIG 和 VIO 使用外部电源。将外部电源与这些输入相连，并在 DEVCONFIG 寄存器（地址 14）中设置 `REG_DISABLE = 1`，以此禁止内部稳压器。

### 9.1.2 关断模式下的电源处理

若不使用 NPN 电路（外部电源），则应在进入关断模式后立即断开 VP 和 VDIG。若断开 VP 和 VDIG 电源，会将器件置于关断模式。

在关断模式下，VIO 和间接连接至通信、故障、GPIO 和 AUX 输入的其他任何外部电源都必须切断或禁止，以避免通过内部 ESD 结构对器件反向供电。VIO 移除后，bq76PL455A-Q1 立即进入复位状态。

### 9.1.3 AFE 输出 RC 滤波器

bq76PL455A-Q1 AFE 输出需要使用 RC 滤波电路，该电路由  $1\text{k}\Omega$  串联电阻（器件内部）和 OUT1 上的外部电容（C44）构成。OUT1 和 OUT2 必须在外部连接在一起。简单的一阶 RC 滤波器可在集成 ADC 对信号进行转换之前滤除一定的噪声。各输入通道会根据通道转换时间按顺序进行转换。例如：在寄存器 62 中编程的 `ADC_PERIOD_VOL`（请参见 [寄存器映射](#)），并且 OUT1 和 OUT2 电压必须在此时间内快速变化并稳定为新的通道测量值。降低噪声后，RC 滤波器会减慢 OUT1 和 OUT2 电压到 ADC 的稳定速度，且必须选其用于在噪声消除和精度下降之间进行折衷。若选择的电容过高，将不利于 OUT1 在编程的通道转换时间内稳定至所需的精度。

理想情况下，为最大限度地提高测量精度，AFE 输出必须稳定至小于 ADC LSB 的 1/2 的范围内。最坏的情况是，AFE 输出不得不在系统可能的整个范围内移动。例如，若存在极端失衡的状态，或存在电芯感测连接断开的情况，摆幅可能超过 4.2V。在通常情况下，电芯与电芯之间的差异处于 100mV 以内，当选择新通道时，AFE 输出不需要很长的稳定时间。电容值基于最长的通道与通道电压转换时间和实际可用的稳定时间进行选择，此稳定时间取决于编程通道的转换周期和过采样模式（如果已设定过采样模式）。

在 ADC 转换周期为  $60\mu\text{s}$  以及  $8\times$  过采样（在切换通道之前位于同一通道 - `CMD_OVS_CYCLE = 0`）的情况下， $390\text{pF}$  的电容值可实现最佳精度。

为帮助选择用于其他采样周期和模式的 C44，或需要对多种通道类型混合进行采样时（例如：温度、内部测试电压以及外部电芯），请通过应用工程师 (FAE) 与德州仪器 (TI) 联系。

## 10 布局布线

### 10.1 布局布线指南

由于 bq76PL455A-Q1 测量电压的微小变化，在对输入至器件以及从器件输出的信号进行布局时必须十分谨慎，以免将噪声耦合到敏感输入上。对接地和电源连接以及通信信号进行布局时也应十分小心。

#### 10.1.1 接地

bq76PL455A-Q1 具有三个模拟地引脚：AGND1、AGND2 以及 AGND3。AGND1 是与集成线性稳压器控制器 VP 相关的通用模拟地，而 AGND2 和 AGND3 是用于 2.5V 基准、ADC、AFE 以及次级保护（窗口比较器）电路的安静模拟地。bq76PL455A-Q1 器件还具有三个用于数字内核的 DGND 引脚，以及一个用于差分通信 I/O 的 CGND 引脚。

在布局中形成一个良好的地线层对于实现部件的最佳性能至关重要。若在专用层上提供良好接地层，将提高测量精度，降低噪声，并实现所需的 ESD、EMI 和 EMC 性能。强烈建议 PCB 至少具有四层，其中一层完全用作连续的 VSS 层（热风焊盘除外）。尽量避免在这一层走线，以保持接地层结构的连续性。

器件的所有七个接地引脚应连接至接地层，且走线应尽可能短，以尽量降低杂散电感对噪声性能的影响。

如果在一个 PCB 组件上存在多个 bq76PL455A-Q1，则各器件都需要在其周边区域具有自己的接地层。这是因为各器件都有自己的 VSS 基准，级联的相邻 IC 的 VSS 与 VSS 之间相差 60V 以上。相邻 IC 可以存在于同一物理层，需要适当隔开，以符合爬电距离和间隙要求。

尽管将该层用作固态参考 GND，且所有的地都连接至该层，但好的布局方案仍然需要将所有去耦电容尽可能放在靠近其相关引脚的位置。这样会降低电感，并尽可能缩小回路面积，这反过来又利于电容尽可能有效地降低噪声。

在本文中，连接至接地层的接地端统称为地或 GND。

#### 10.1.2 差分通信

bq76PL455A-Q1 采用两个差分通信链路在级联各 IC 之间传输信号。采用差分链路可以实现卓越的抗噪性。然后，基础器件会将差分信号转换回单端信号。

务必保持各差分对的信号完整性，以最大程度地提高对外部源干扰信号的抗扰性。

1. 导线和 PCB 走线要尽可能短。不要超过数据表中的建议长度。
2. 对于两个节点 (IC) 之间的任一单信号对，各导线和走线的长度应相同。
3. 对于电缆，均需要使用非屏蔽双绞线。
4. 在同一层面上，PCB 走线应平行，走线之间应不存在任何其他走线或其他层。较长的走线应当避免有噪声的走线，和/或应以类似于双绞线的间隔进行走线。
5. 使用高质量的电容器在 IC 之间实现电压隔离，并作为平行走线布局的一部分，将它们放在物理位置彼此靠近的位置。

### 10.2 布局示例

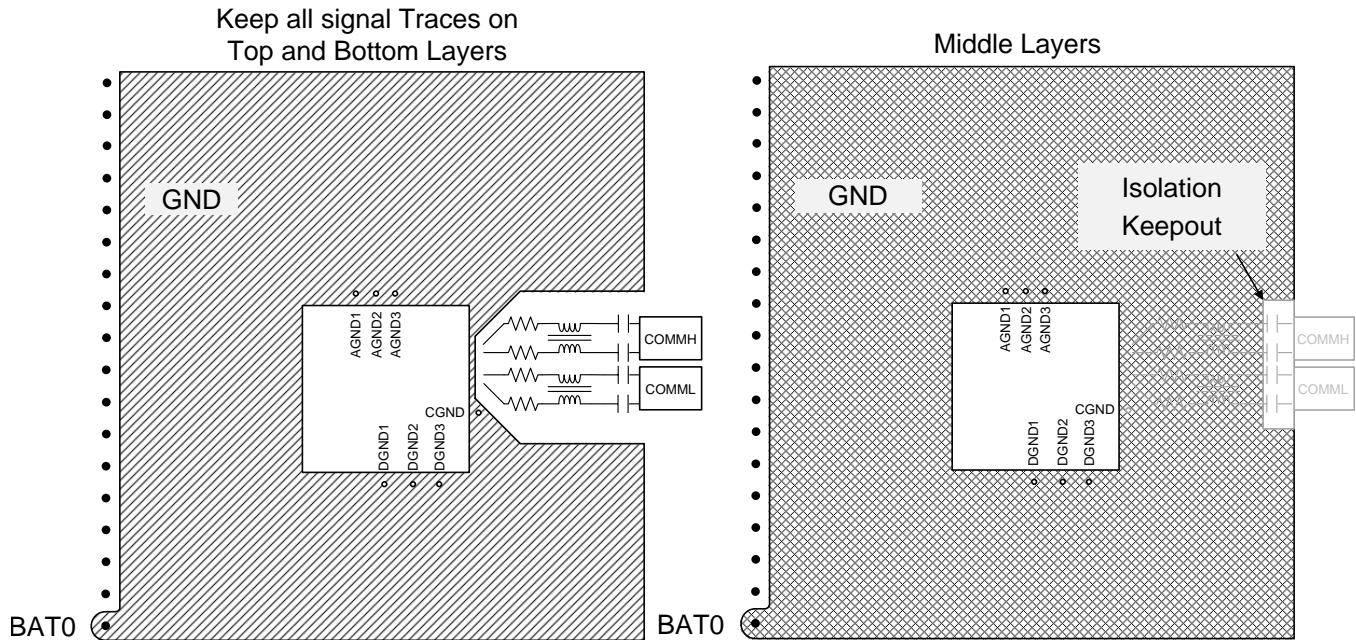
为确保最佳精度性能，建议遵从一些基本的 bq76PL455A-Q1 布局布线准则，以实现最佳的 EMI 和 BCI 性能。隔离电容必须放在靠近电路板边缘的位置。共模扼流器必须靠近菊花链电缆连接器，以在共模噪声进入电路板时为其提供高阻抗路径。将串联电阻和 TVS 二极管置于 bq76PL455A-Q1 附近。

建议在四层或更多层的电路板中，设计一个连续的接地层，且所有 AGND、DGND 以及 CGND 都直接与该层相连。常见 GND 层是以星形形式直接连接至 BAT0。若采用菊花链通信，则还应在靠近隔离电容的层区域设计出禁用区。以下是接地列表。

- AGND1 - 电源部分（含噪声的 GND）
- AGND2 - 前端输出 GND

**布局示例 (接下页)**

- AGND3 - ADC 输入 GND
- DGND1、DGND2、DGND3 - 数字 GND
- CGND - 通信数字 GND


**图 42. 简化的布局布线准则**
**10.3 电路板结构和精度**

**ADC: 电路板装配后<sup>(6)</sup>: VSENSEn 电芯测量输入**中提供的精度数值是根据以下电路板级联而得出的。结果可能会随电路板厚度、布局、焊接曲线等因素而发生变化。



电路板结构和精度 (接下页)

Layers	6	Board Size	12 x 18 <th>SIG</th> <td></td>	SIG	
Material	FR4 370	Quantity	1 <th>PLN</th> <td></td>	PLN	
Req. Thickness (imp mils)	125.0000 (+/- 12.5)	Calculated Thickness	125.6000	BLANK	
Lot #	Layer #	Solder Mask	LPI Mask	Thickness	
		Plating	1 oz	1.2000	
TOP	1	FOIL	1/2 oz	0.7000	
		Pre-Preg		5.8000	1080-FR4 370
GND	2	Core	1 oz	1.2000	1080-FR4 370
VCC	3	Core	31 mils, FR4 370	31.0000	
		Pre-Preg	1 oz	1.2000	
		Pre-Preg		5.8000	1080-FR4 370
		Core	0 oz	0.0000	1080-FR4 370
		Core	31 mils, FR4 370	31.0000	
		Pre-Preg	0 oz	0.0000	
New 80 V PLANE	4	Pre-Preg		5.8000	1080-FR4 370
		Core	1 oz	0.0000	1080-FR4 370
Copy of GND Layer 2	5	Core	31 mils, FR4 370	1.2000	
		Pre-Preg	1 oz	1.2000	
BOTTOM	6	Pre-Preg		5.8000	1080-FR4 370
		FOIL	1/2 oz	0.7000	1080-FR4 370
		Plating	1 oz	1.2000	
		Solder Mask	LPI Mask	0.4000	

图 43. 用于电路板级精度测量的电路板级联

## 11 器件和文档支持

### 11.1 器件支持

#### 11.1.1 开发支持

我们为您提供了评估模块 (EVM) 以及基于 PC 的相关图形用户界面 (GUI) 程序。有关评估模块及其相关界面软件的参考编号, 请参见 [相关文档](#)。

#### 11.1.2 器件特定术语

<b>AFE</b>	模拟前端。一组模拟信号调理电路, 使用运算放大器和滤波器搭建灵活可配置的电子元件功能模块, 用于将各种传感器连接到微控制器或模数转换器。
<b>电池</b>	由多节电芯串联和并联而成, 有一组高电压 (+) 和 (-) 输出, 用于为车辆供电。
<b>BIST</b>	内置自检。部件的一种功能, 可对关键模块和其他模块进行测试以确保正常工作。测试由用户控制, 可能包含外部组件。可选择使用内置自检功能对 bq76PL455A-Q1 所定义的内部功能实施诊断检查。
<b>BMS</b>	电池监视系统 (或电池管理系统), 在该系统中, 多个 bq76PL455A-Q1 连在一起后再与微控制器 ( $\mu\text{C}$ ) 相连, 以测量、监视和控制堆叠成电池组的各个电芯。
<b>电芯</b>	单节电芯或一组并联电芯。电芯连接到 VSENSE 输入, 串联形成模块、电芯叠层, 最终形成电池。
<b>菊花链</b>	一种监测器件的串联方式, 即 bq76PL455A-Q1 器件依次通过隔直器件和菊花链中的 bq76PL455A-Q1 集成电路 (IC) 传送通信信号, 来与基本器件通信。对于 bq76PL455A-Q1, 使用额定值适当的电容作为隔直器件。bq76PL455A-Q1 采用差分通信链路构成菊花链。“菊花链”通常仅指通信链路, 但有时用于指代器件和电芯的组合。
<b>差分信号</b>	差分信号通过两根电线同时发送数字信号及其补码。接收器对两种信号的差异敏感, 但对每种信号各自的绝对幅值不敏感。两根电线通常为双绞线, 因此任何干扰信号对它们的影响都是相同的, 即可看作共模信号。结果是, 差分信号的共模抑制比 (CMRR) 比单端信号大得多, 因此噪声抑制效果要好很多。
<b>LPF</b>	由一个 R/C 或多组 R/C 构成的低通滤波器, 其中电阻与信号串联, 电容位于负载侧且连接到“地”。每个 R/C 元件均提供一个时间常量 (即 $\tau$ )。
<b>模块</b>	多节串联电芯的集合, 由一个 bq76PL455A-Q1 监视。通常有 16 节电芯, 但实际可能不需要那么多。模块可串联形成叠层, 最终形成电池组。bq76PL455A-Q1 通常也以菊花链形式串联, 方便与微控制器通信。
<b>叠层</b>	多节电芯形成的模块的集合。在大多数应用中, 叠层电池和电池 是同义的。
<b>V<sub>CELL</sub></b>	一节电芯或一组并联电芯的电压, 该电压在两个 VSENSE 引脚 (例如 VSENSEn 和 VSENSEn-1) 两端测量。
<b>V<sub>MODULE</sub></b>	构成模块的多节串联电芯集合的电压。该电压在器件的 TOP 引脚至 GND 间测得。
<b>V<sub>STACK</sub></b>	构成叠层电池或电池组的多节串联电芯集合的电压。通常为高压。该电压并非通过 bq76PL455A-Q1 直接测量, 而是可将叠层电池中的各节电芯的电压相加或将叠层电池中的所有 V <sub>MODULE</sub> 电压相加计算得出。这两种算法的计算结果应近似相同。

### 11.2 文档支持

#### 11.2.1 相关文档

相关文档如下:

- 《bq76PL455A-Q1 软件设计参考》 (文献编号: [SLVA617](#))
- 《bq76PL455EVM 和 GUI 用户指南》 (文献编号: [SLUUBA7](#))
- 《bq76PL455A-Q1 安全手册》 (文献编号: [SLUUB67](#))
- 《bq76PL455-Q1 FMEDA》 (文献编号: [SLUUB93](#)); 欲获取文档, 请与 TI 取得联系
- 《半导体和 IC 封装热指标》 (文献编号: [SPRA953](#))
- 《JEDEC 标准 JESD51-2A, 集成电路散热测试方法环境条件 - 自然对流 (静止空气)》
- 《JEDEC 标准 JESD51-7, 含引线的表面贴装封装对应的高效导热性测试板》



## 文档支持 (接下页)

- 《JEDEC 标准 JESD51-8, 集成电路散热测试方法环境条件 - 结至电路板》

### 11.3 社区资源

The following links connect to TI community resources. Linked contents are provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

**TI E2E™ Online Community** *TI's Engineer-to-Engineer (E2E) Community*. Created to foster collaboration among engineers. At [e2e.ti.com](#), you can ask questions, share knowledge, explore ideas and help solve problems with fellow engineers.

**Design Support** *TI's Design Support* Quickly find helpful E2E forums along with design support tools and contact information for technical support.

### 11.4 商标

E2E is a trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

### 11.5 静电放电警告



ESD 可能会损坏该集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理措施和安装程序, 可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级, 大至整个器件故障。精密的集成电路可能更容易受到损坏, 这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 11.6 Glossary

[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

## 12 机械、封装和可订购信息

以下页中包括机械、封装和可订购信息。这些信息是针对指定器件可提供的最新数据。这些数据会在无通知且不对本文档进行修订的情况下发生改变。欲获得该数据表的浏览器版本，请查阅左侧的导航栏。

有关封装和订购的信息，请联系您的 TI 销售代表。

**PACKAGING INFORMATION**

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
BQ76PL455ATPFCRQ1	ACTIVE	TQFP	PFC	80	1000	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 105	76PL455ATQ1	<a href="#">Samples</a>
BQ76PL455ATPFCTQ1	ACTIVE	TQFP	PFC	80	250	RoHS & Green	NIPDAU	Level-3-260C-168 HR	-40 to 105	76PL455ATQ1	<a href="#">Samples</a>

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**

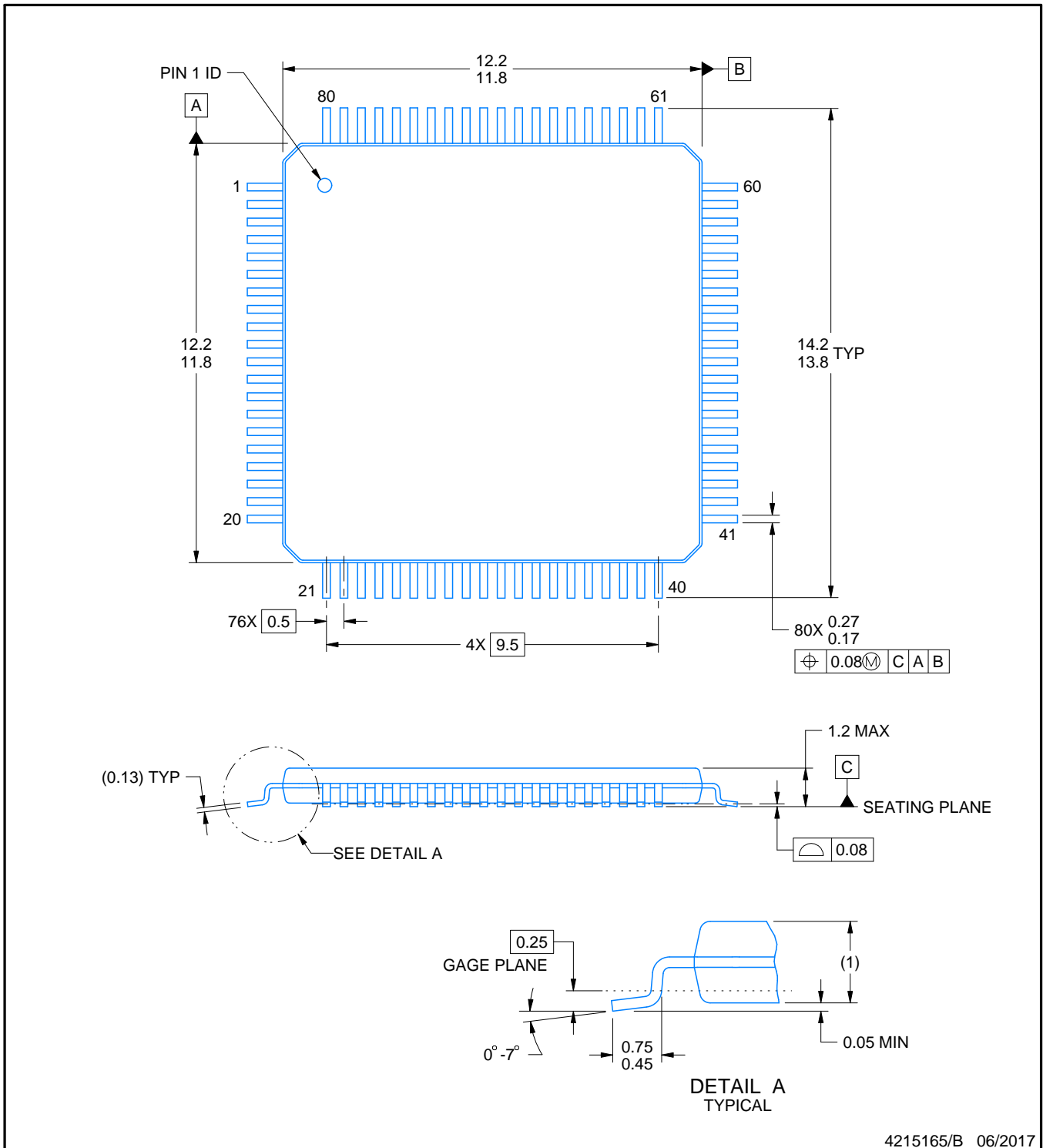
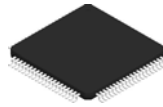

\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ76PL455ATPFCRQ1	TQFP	PFC	80	1000	330.0	24.4	15.0	15.0	1.5	20.0	24.0	Q2

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ76PL455ATPFCRQ1	TQFP	PFC	80	1000	350.0	350.0	43.0



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Reference JEDEC registration MS-026.

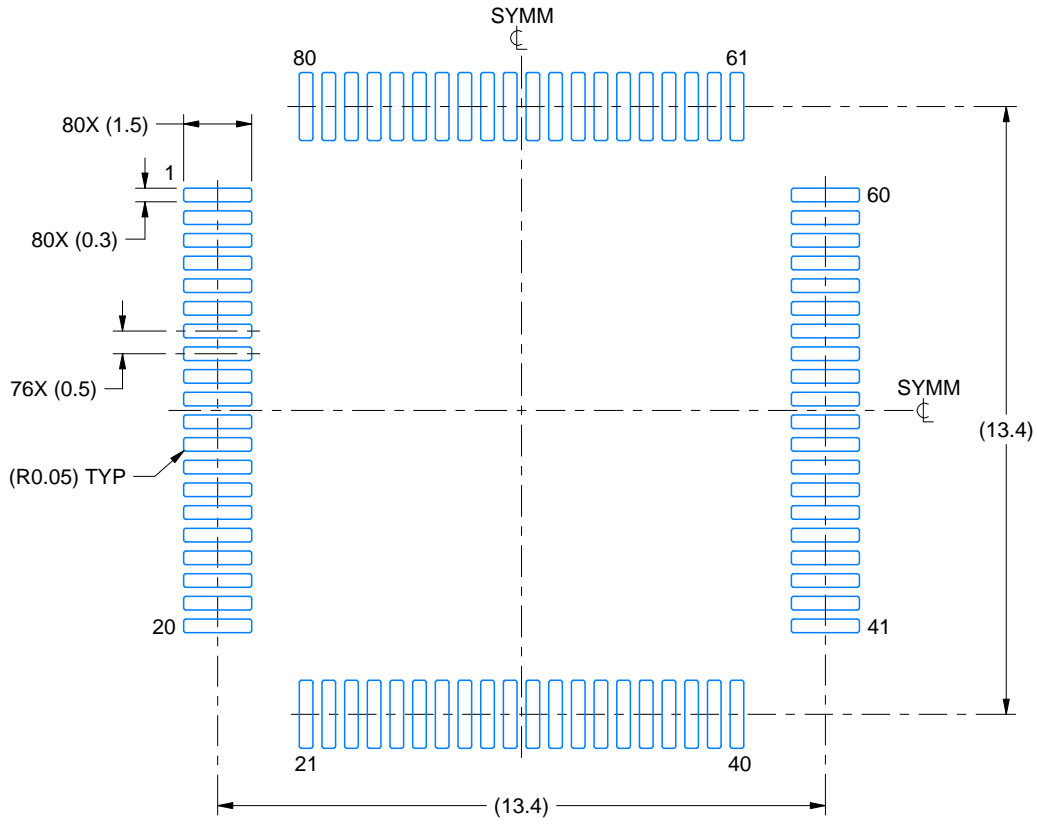


# EXAMPLE BOARD LAYOUT

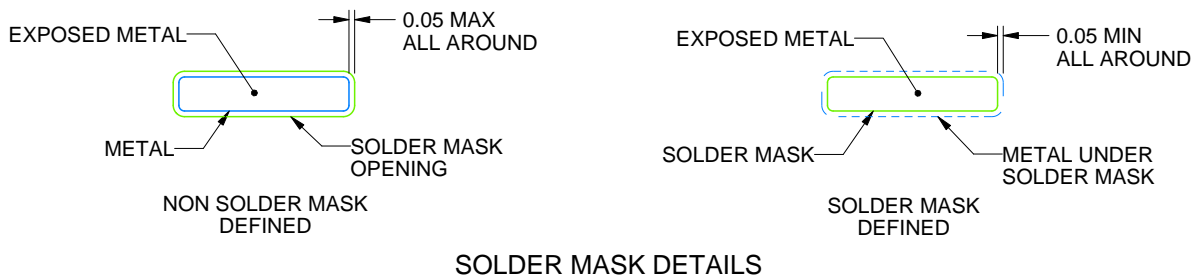
PFC0080A

TQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:6X



SOLDER MASK DETAILS

4215165/B 06/2017

NOTES: (continued)

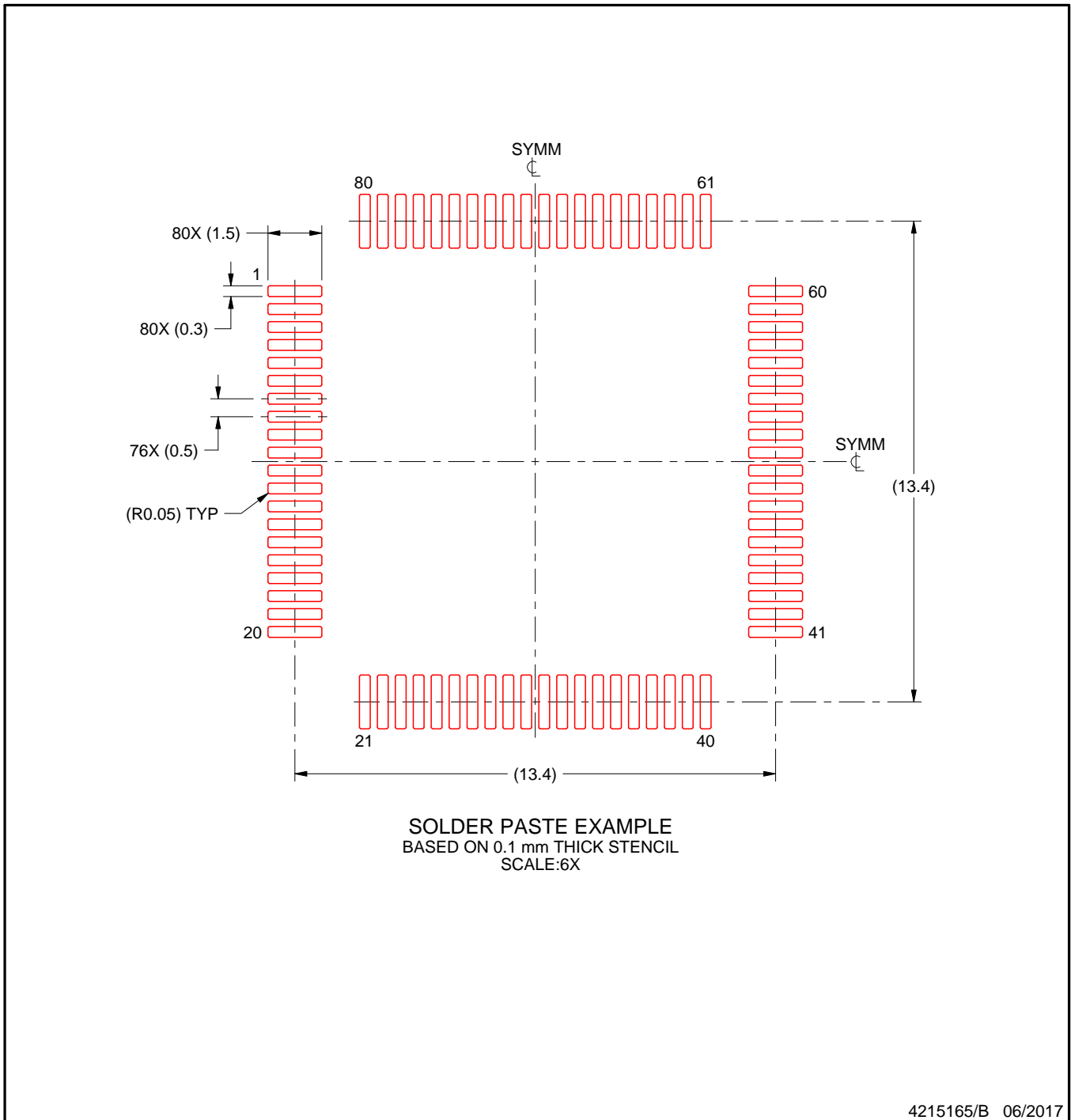
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
6. For more information, see Texas Instruments literature number SLMA004 ([www.ti.com/lit/slma004](http://www.ti.com/lit/slma004)).

# EXAMPLE STENCIL DESIGN

PFC0080A

TQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司