

特性

可编程器件电源(DPS)

FV、MI、MV、FNMV功能

5种内部电流范围（片内 R_{SENSE} ）

$\pm 5 \mu\text{A}$ 、 $\pm 25 \mu\text{A}$ 、 $\pm 250 \mu\text{A}$ 、 $\pm 2.5 \text{ mA}$ 、 $\pm 25 \text{ mA}$

2种外部高电流范围（外部 R_{SENSE} ）

EXTFORCE1: $\pm 1.2 \text{ A}$ （最大值）

EXTFORCE2: $\pm 500 \text{ mA}$ （最大值）

集成可编程电平

全部为16位DAC：驱动DAC、比较器DAC、箝位DAC、偏置DAC、OSD DAC、DGS DAC

可编程开尔文箝位和报警

片内集成偏置和增益校正寄存器

驱动DAC提供电源斜坡摆率可调

可编程压摆率特性：1 V/ μs 至0.3 V/ μs

DUTGND开尔文检测和报警

25 V FV跨度，可在-22 V至+25 V范围内非对称工作

概述

AD5560是一款高性能、高集成度器件电源，提供可编程的驱动电压和测量范围。该器件包括所需的DAC电平，用以设置驱动放大器的可编程输入，此外还包括箝位和比较器电路。片内集成用于DAC功能的偏置和增益校正功能。它提供多种可编程测量电流范围，包括五种内部固定范围和另外两种提供最高 $\pm 1.2 \text{ A}$ 和 $\pm 500 \text{ mA}$ 电流的外部可选范围（EXTFORCE1和EXTFORCE2）。大电流输出时可实现的电压范围受电源轨裕

片内集成比较器

GANG模式：可联合多个器件以提供更高的电流

带有Guard驱动放大器

支持系统PMU连接

电流箝位

带芯片温度传感器和关断特性

片内集成二极管测温阵列

可通过诊断寄存器访问内部节点

开漏报警标志（温度、电流箝位、开尔文报警）

SPI/MICROWIRE/DSP兼容型接口

64引脚(10 mm × 10 mm)TQFP封装，带裸露焊盘（顶部）

72引脚(8 mm × 8 mm)倒装芯片BGA封装

应用

自动测试设备(ATE)

器件电源

量和芯片最大功耗限制。通过并联或联合多个DPS器件，可以实现 $\pm 1.2 \text{ A}$ 以上的电流范围或高电流与高电压组合。发生过流、过温状况时，它会提供开漏报警输出，或者在SENSE、DUTGND线上提供开尔文报警。

该DPS的功能通过一个与SPI、QSPI™、MICROWIRE™、DSP接口标准兼容的简单3线式串行接口控制，接口时钟速度最高可达50 MHz。

Rev. E

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.

Tel: 781.329.4700 ©2008-2016 Analog Devices, Inc. All rights reserved.

[Technical Support](#)

www.analog.com/cn

目录

特性	1	处理并联负载电容	39
应用	1	DAC电平	39
概述	1	驱动和比较器DAC	39
修订历史	3	箝位DAC	39
功能框图	4	OSD DAC	40
技术规格	5	DUTGND DAC	40
时序特性	13	偏置DAC	40
时序图	13	偏置和增益寄存器	40
绝对最大额定值	15	基准电压源选择	41
ESD警告	15	校准	41
引脚配置和功能描述	16	其他校准	41
典型性能参数	20	系统级校准	41
术语	28	选择 AV_{DD}/AV_{SS} 电源轨	42
工作原理	29	选择 $HCAV_{SSx}$ 和 $HCAV_{DDx}$ 电源轨	42
驱动放大器	29	功耗	42
DAC基准电压(VREF)	29	封装组成和最大垂直力	43
检测开路(Open-Sense)检测(OSD)警报和箝位	29	压摆率控制	43
被测器件地(DUTGND)	29	串行接口	45
GPO	29	SPI接口	45
比较器	30	SPI写入模式	45
电流箝位	30	SDO输出	45
短路保护	30	RESET功能	45
Guard放大器	30	BUSY功能	45
补偿电容	30	LOAD功能	45
电流范围选择	31	寄存器更新速率	46
高电流范围	31	控制寄存器	47
组合模式的理想顺序	32	DPS和DAC寻址	47
组合模式补偿	32	回读模式	58
系统驱动/检测开关	32	DAC回读	58
芯片温度传感器和热关断	33	上电默认值	58
测量输出(MEASOUT)	33	使用 $HCAV_{DDx}$ 和 $HCAV_{SSx}$ 电源	60
V_{MID} 电压	33	上电顺序	60
驱动放大器稳定性	36	必需的外部组件	61
典型系统中的极点和零点	37	电源退耦	62
尽量减少外部补偿元件	37	应用信息	63
AD5560中的额外极点和零点	37	散热考虑	63
补偿策略	38	封装顶部的温度等高线图	64
针对已知电容使用自动补偿模式优化性能	38	外形尺寸	65
调整自动补偿模式	39	订购指南	66

修订历史

2016年5月—修订版D至修订版E

更改图14
 更改高电流范围部分31
 增加“校准”部分、“降低零电平误差”部分、“降低增益误差”部分、“校准示例”部分、“其他校准”部分和“系统级校准”部分41
 增加图58；重新排序42
 更改表2557

2012年8月—修订版C至修订版D

增加72引脚倒装芯片BGA（全篇）1
 增加图7和表5（重新排序）18
 增加“应用信息”部分62
 更新外形尺寸64
 更改“订购指南”部分65

2010年10月—修订版B至修订版C

更改表1的“驱动输出电压”参数和“负载瞬态响应”参数5
 更改图5229
 更改表932

2009年9月—修订版A至修订版B

更改表1的“测量电流”和“测量电压”参数 6
 更改“芯片温度传感器和热关断”部分 31
 更改表10和表11 32
 更改表18的位15 45
 更改表23的位[15:12] 50
 更改表25 54

2008年12月—修订版0至修订版A

更改图1 4
 更改表1 4
 更改表2 13
 更改表3 15
 更改“检测开路(Open-Sense)检测(OSD)警报和箝位” 27
 更改图53 30
 更改表13的 g_m 最大额定值 34
 更改表19 46
 更改表21中的位7、位8功能 48
 更改“电源退耦”部分 59

2008年11月—修订版0：初始版

功能框图

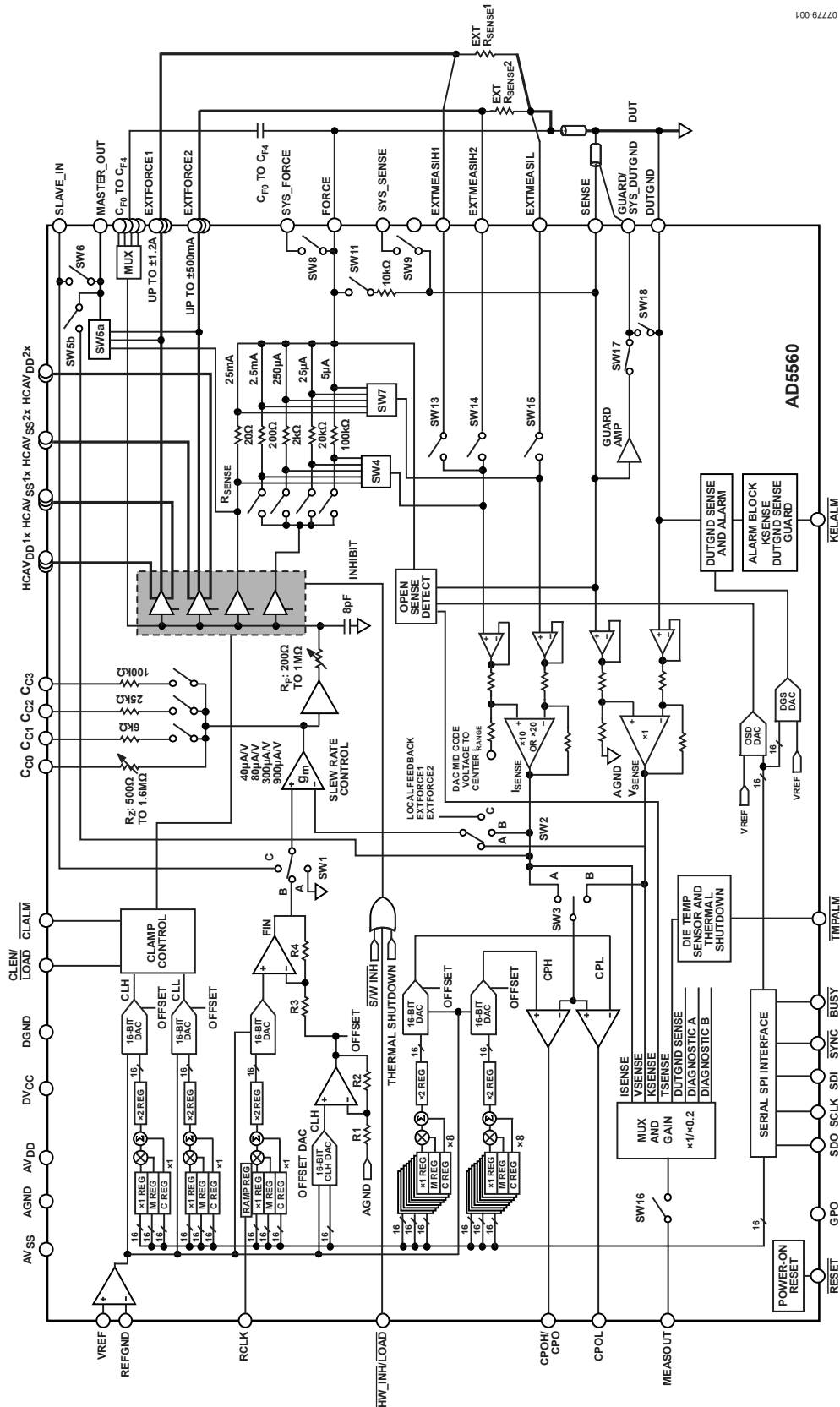


图1.

技术规格

$HCAV_{DDx} \leq (AV_{SS} + 33\text{ V})$, $HCAV_{DDx} \leq AV_{DD}$, $HCAV_{SSx} \geq AV_{SS}$, $AV_{DD} \geq 8\text{ V}$, $AV_{SS} \leq -5\text{ V}$, $|AV_{DD} - AV_{SS}| \geq 16\text{ V}$ 且 $\leq 33\text{ V}$, $DV_{CC} = 2.3\text{ V}$ 至 5.5 V , $V_{REF} = 5\text{ V}$, 增益(m)、偏置(c)和DAC偏置寄存器为默认值; $AGND = DGND = 0\text{ V}$; $T_j = 25^\circ\text{C}$ 至 90°C , 最大值规格, 除非另有说明。FSV为满量程电压, FSVR为满量程电压范围, FSC为满量程电流, FSCR为满量程电流范围。

表1.

参数	最小值	典型值	最大值	单位	测试条件/注释
电压驱动					
驱动输出电压 ¹					
EXTFORCE1	$AV_{SS} + 2.25$		$AV_{DD} - 2.25$	V	允许±500 mV外部 R_{SENSE} 压降
	$HCAV_{SS1x} + 1.75$		$HCAV_{SS1x} - 1.75$	V	允许±500 mV外部 R_{SENSE} 压降
	$HCAV_{SS1x} + 1.25$		$HCAV_{DD1x} - 1.25$	V	允许±500 mV外部 R_{SENSE} 压降; 上裕量/下裕量减小, 箝位必须使能 ²
EXTFORCE2	$AV_{SS} + 2.25$		$AV_{DD} - 2.25$	V	允许±500 mV外部 R_{SENSE} 压降
	$HCAV_{SS2x} + 1.75$		$HCAV_{DD2x} - 1.75$	V	允许±500 mV外部 R_{SENSE} 压降
	$HCAV_{SS2x} + 1.25$		$HCAV_{DD2x} - 1.25$	V	允许±500 mV外部 R_{SENSE} 压降; 上裕量/下裕量减小, 箝位必须使能 ²
FORCE	$AV_{SS} + 2.75$		$AV_{DD} - 2.75$	V	内部电流范围, 包括±500 mV内部 R_{SENSE} 压降
上裕量/下裕量 ¹	-2.75		+2.75	V	内部电流范围至 AV_{DD}/AV_{SS} , 包括±500 mV内部 R_{SENSE} 压降。
上裕量/下裕量 ¹	-2.25		+2.25	V	外部电流范围, EXTFORCE1/EXTFORCE2至 $HCAV_{DDx}$ 和 $HCAV_{SSx}$ 电源; 包括±500 mV外部 R_{SENSE} 压降。
驱动输出电压范围	-22		+25	V	可以是一个偏斜的范围, 但在电流范围的上裕量要求在最大功耗以内
电压驱动线性误差	-2		+2	mV	
电压驱动偏置误差	-50		+50	mV	未校准, 使用c寄存器进行校准, 在中间电平测量
电压驱动偏置误差温度系数 ¹		27		$\mu\text{V}/^\circ\text{C}$	标准偏差 = 23 $\mu\text{V}/^\circ\text{C}$
电压驱动增益误差	-25		+25	mV	未校准, 使用m寄存器进行校准
电压驱动增益误差温度系数 ¹		4		ppm/ $^\circ\text{C}$	标准偏差 = 3 ppm/ $^\circ\text{C}$
短路限流 ³					箝位断开
EXTFORCE1	-3.5	±2.7	+3.5	A	正负直流短路电流
EXTFORCE2	-1.25	±0.9	+1.25	A	正负直流短路电流
FORCE	-75	±50	+75	mA	±25 mA范围, 正负直流短路电流
	-20	±10	+20	mA	所有其他范围, 正负直流短路电流
有源 C_{Fx} 缓冲器	-64		+64	mA	
直流负载调整率 ¹	-1		+1	mV	EXTFORCE1范围, ±1 A负载电流变化
	-0.4		+0.4	mV	EXTFORCE2范围, ±0.5 A负载电流变化
负载瞬态响应 ¹		70		mV	1.2 A负载阶跃进入100 μF DUT电容(10 m Ω ESR), 自动补偿模式
		140		mV	1.2 A负载阶跃进入30 μF DUT电容(10 m Ω ESR), 自动补偿模式
NSD ¹		350		nV/ $\sqrt{\text{Hz}}$	在1 kHz时于FORCE输出端测量
测量电流范围					
内部检测电阻 ¹		100		k Ω	检测电阻调整到1%以内, 标称±500 mV V_{RSENSE}
		20		k Ω	±5 μA 电流范围
		2		k Ω	±25 μA 电流范围
		200		Ω	±250 μA 电流范围
		20		Ω	±2.5 mA电流范围
				Ω	±25 mA电流范围

参数	最小值	典型值	最大值	单位	测试条件/注释
测量电流范围		±5 ±25 ±250 ±2.5 ±25 ±500 ±1200		μA μA μA mA mA mA mA	额定电流范围, $V_{REF} = 5V$ 且MI增益 = 20, 或 $V_{REF} = 2.5V$ 且MI增益 = 5 使用内部检测电阻设置 使用内部检测电阻设置 使用内部检测电阻设置 使用内部检测电阻设置 使用内部检测电阻设置 EXTFORCE2, 由用户通过外部检测电阻设置, 受上裕量要求和最大功耗限制 EXTFORCE1, 由用户通过外部检测电阻设置, 受上裕量要求和最大功耗限制
测量电流					所有偏置DAC/电源组合设置, 所有增益设置都是测量电流 = ($I_{DUT} \times R_{SENSE} \times MI$ 增益), 除非另有说明
差分输入电压范围 ¹	-0.64 -0.7		+0.64 +0.7	V V	R_{SENSE} 上的最大电压, MI增益 = 20 R_{SENSE} 上的最大电压, MI增益 = 10
输出电压范围 ¹		25		V	仅测量电流模块 (内部节点)
偏置误差	-1		+1	% FSC	0 A时, MI增益 = 20, MEASOUT增益 = 1
偏置误差温度系数 ¹		-1		ppm FSC/°C	标准偏差 = 13 ppm/°C
偏置误差	-1.5		+1.5	% FSC	0 A时, MI增益 = 10, MEASOUT增益 = 1
偏置误差温度系数 ¹		-1		ppm FSC/°C	标准偏差 = 13 ppm/°C
偏置误差	-1.5		+1.5	% FSC	0 A时, MI增益 = 20, MEASOUT增益 = 0.2
偏置误差温度系数 ¹		3		ppm FSC/°C	标准偏差 = 13 ppm/°C
偏置误差	-3		+3	% FSC	0 A时, MI增益 = 10, MEASOUT增益 = 0.2
偏置误差温度系数 ¹		8		ppm FSC/°C	标准偏差 = 15 ppm/°C
增益误差	-2		+2	% FSC	内部电流范围, 所有增益设置
增益误差 ¹	-1		+1	% FSC	外部电流范围, 不包括 R_{SENSE}
增益误差温度系数 ¹		20		ppm/°C	标准偏差 = 5 ppm/°C
MEASOUT增益 = 1					所有电源条件
线性误差	-0.01		+0.01	% FSCR	MI增益 = 20和10
MEASOUT增益 = 0.2					标称电源 ($\pm 16.5V$, 0x8000偏置DAC)
线性误差	-0.06		+0.06	% FSCR	MI增益 = 20
线性误差	-0.05		+0.05	% FSCR	MI增益 = 10
MEASOUT增益 = 0.2					低电源 ($-25V/+8V$, 0xD4EB偏置DAC)
线性误差	-0.125		+0.125	% FSCR	MI增益 = 20
线性误差	-0.175		+0.175	% FSCR	MI增益 = 10
MEASOUT增益 = 0.2					高电源 ($-5V/+28V$, 0xD1D偏置DAC)
线性误差	-0.0875		+0.0875	% FSCR	MI增益 = 20
线性误差	-0.1		+0.1	% FSCR	MI增益 = 10
共模误差	-0.005		+0.005	%FSVR/V	DUT电压每V变化引起的测量输出的% FS变化
NSD ¹		900		nV/√Hz	MI增益 = 20, MEASOUT增益 = 1, 在1 kHz时于MEASOUT处测量, 输入接地
		550		nV/√Hz	MI增益 = 10, MEASOUT增益 = 1, 在1 kHz时于MEASOUT处测量, 输入接地
		170		nV/√Hz	MI增益 = 20, MEASOUT增益 = 0.2, 在1 kHz时于MEASOUT处测量, 输入接地
		110		nV/√Hz	MI增益 = 10, MEASOUT增益 = 0.2, 在1 kHz时于MEASOUT处测量, 输入接地
测量电压					MEASOUT增益1和MEASOUT增益0.2
测量电压范围 ¹	$AV_{SS} + 2.75$		$AV_{DD} - 2.75$	V	所有电压范围
增益误差	-0.1		+0.1	% FS	
增益误差温度系数 ¹		3		ppm/°C	标准偏差 = 2 ppm/°C
MEASOUT增益 = 1					
线性误差	-2		+2	mV	
偏置误差	-12		+12	mV	
偏置误差温度系数 ¹		2		μV/°C	标准偏差 = 12 μV/°C
NSD ¹		100		nV/√Hz	1 kHz时, 在MEASOUT处, 输入接地

参数	最小值	典型值	最大值	单位	测试条件/注释
MEASOUT增益 = 0.2 线性误差	-5.5		+5.5	mV	参照MV输入, 标称电源 ($\pm 16.5\text{ V}$, 0x8000 偏置DAC)
	-9		+24	mV	参照MV输入, 低电源 ($-25\text{ V}/+8\text{ V}$, 0xD4EB 偏置DAC)
	-4		+13	mV	参照MV输入, 高电源 ($-5\text{ V}/+28\text{ V}$, 0xD1D 偏置DAC)
偏置误差	-30		+20	mV	参照MV输出
偏置误差温度系数 ¹		10		$\mu\text{V}/^\circ\text{C}$	标准偏差 = $12\ \mu\text{V}/^\circ\text{C}$, 参照MV输出
NSD ¹		50		nV/ $\sqrt{\text{Hz}}$	1 kHz时, 在MEASOUT处, 输入接地
组合泄漏					包括 SYS_SENSE、SYS_FORCE、EXTFORCE1、EXTFORCE2、EXTMEASIH1、EXTMEASIH2、EXTMEASIL、FORCE和SENSE; 测量条件: $\overline{\text{PD}} = 1$, $\overline{\text{SW-INH}} = 0$ (上电且三态)
漏电流	-37.5		+37.5	nA	$T_j = 25^\circ\text{C}$ 至 70°C
	-30		+30	nA	
漏电流温度系数 ¹		± 0.1	± 0.4	nA/ $^\circ\text{C}$	
SENSE输入					
漏电流	-2.5		+2.5	nA	测量条件: $\overline{\text{PD}} = 1$, $\overline{\text{SW-INH}} = 0$ (上电且三态)
漏电流温度系数 ¹		± 0.01		nA/ $^\circ\text{C}$	
引脚电容 ¹		10		pF	
EXTMEASIH1、EXTMEASIH2、EXTMEASIL					
漏电流	-2.5		+2.5	nA	测量条件: $\overline{\text{PD}} = 1$, $\overline{\text{SW-INH}} = 0$ (上电且三态)
漏电流温度系数 ¹		± 0.01		nA/ $^\circ\text{C}$	
引脚电容 ¹		5		pF	
驱动输出、FORCE					
最大电流驱动 ¹	-30		+30	mA	测量条件: $\overline{\text{PD}} = 1$, $\overline{\text{SW-INH}} = 0$ (上电且三态)
漏电流	-10		+10	nA	
漏电流温度系数 ¹		± 0.03		nA/ $^\circ\text{C}$	
引脚电容 ¹		120		pF	
EXTFORCE1输出					
最大电流驱动 ¹	-1200		+1200	mA	通过外部检测电阻设置, 受上裕量和功耗限制
漏电流	-7.5		+7.5	nA	测量条件: $\overline{\text{PD}} = 1$, $\overline{\text{SW-INH}} = 0$ (上电且三态)
漏电流温度系数 ¹		± 0.03	± 0.06	nA/ $^\circ\text{C}$	
引脚电容 ¹		275		pF	
EXTFORCE2输出					
最大电流驱动 ¹	-500		+500	mA	通过外部检测电阻设置, 受上裕量和功耗限制
漏电流	-5		+5	nA	测量条件: $\overline{\text{PD}} = 1$, $\overline{\text{SW-INH}} = 0$ (上电且三态)
漏电流温度系数 ¹		± 0.02	± 0.05	nA/ $^\circ\text{C}$	
引脚电容 ¹		100		pF	
SYS_SENSE					
电压范围	AV_{SS}		AV_{DD}	V	SYS_SENSE高阻, 驱动放大器已被禁止 $\text{AV}_{\text{DD}} = 16.5\text{ V}$, $\text{AV}_{\text{SS}} = -16.5\text{ V}$
漏电流	-2.5		+2.5	nA	
漏电流温度系数 ¹		± 0.005	± 0.025	nA/ $^\circ\text{C}$	
路径导通电阻			280	Ω	
引脚电容 ¹		5		pF	

参数	最小值	典型值	最大值	单位	测试条件/注释
SYS_FORCE					
电压范围	AV_{SS}		AV_{DD}	V	
载流能力 ¹	-25		+25	mA	
漏电流	-2.5		+2.5	nA	SYS_FORCE高阻, 驱动放大器已被禁止
漏电流温度系数 ¹		±0.005	±0.025	nA/°C	
路径导通电阻			35	Ω	$AV_{DD} = 16.5\text{ V}$, $AV_{SS} = -16.5\text{ V}$
引脚电容 ¹		5		pF	
SYS_DUTGND					
电压范围	AV_{SS}		AV_{DD}	V	
路径导通电阻		300	400	Ω	$AV_{DD} = 16.5\text{ V}$, $AV_{SS} = -16.5\text{ V}$
电流箝位					
箝位精度	编程箝位值		编程箝位值 + 10	% FS	MI增益 = 20, 2 V的箝位间隔, 与AGND/0 A间隔1 V
	编程箝位值		编程箝位值 + 20	% FS	MI增益 = 10, 2 V的箝位间隔, 与AGND/0 A间隔1 V
VCLL至VCLH ¹	2			V	FSCR的10% (MI增益 = 20), FSCR的20% (MI增益 = 10), 限制措施用来防止两个箝位同时激活
VCLL至0 A ¹	1			V	FSCR的5% (MI增益 = 20), FSCR的10% (MI增益 = 10), 限制措施用来避免在达到编程电平之前侵犯FV
VCLH至0 A ¹	1			V	FSCR的5% (MI增益 = 20), FSCR的10% (MI增益 = 10), 限制措施用来避免在达到编程电平之前侵犯FV
箝位激活响应时间 ¹		20	100	μs	测量范围从BUSY变为低电平到箝位可见
箝位恢复 ¹		2	5	μs	测量范围从BUSY变为低电平到恢复可见
警报延迟 ¹		50		μs	CLALM设置标志的时间
驱动放大器					
压摆率 ¹		1		V/μs	最快压摆率, 通过串行接口控制
		0.312		V/μs	最慢压摆率, 通过串行接口控制
最大稳定负载电容 ¹			160	μF	
电压过冲/欠冲 ¹			5	%	编程值的百分比(≥1 V)
建立时间 (驱动放大器)	补偿寄存器1 = 0x4880 (229 nF至380 nF, ESR 74至140 mΩ)				至编程值的10 mV范围内
FV (1200 mA EXTFORCE1范围) ¹		16	25	μs	3.7 V阶跃, $R_{DUT} = 2.4\ \Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
FV (900 mA EXTFORCE1范围) ¹		18	30	μs	8 V阶跃, $R_{DUT} = 8.8\ \Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
FV (500 mA EXTFORCE2范围) ¹		34	53	μs	15 V阶跃, $R_{DUT} = 30\ \Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
FV (300 mA EXTFORCE2范围) ¹		25	50	μs	10 V阶跃, $R_{DUT} = 33.3\ \Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
FV (25 mA范围) ^{1,3}		125	180	μs	20 V阶跃, $R_{DUT} = 800\ \Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
FV (2.5 mA范围) ^{1,3}		300	500	μs	10 V阶跃, $R_{DUT} = 4\ \text{k}\Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
FV (250 μA范围) ^{1,3}		300	500	μs	10 V阶跃, $R_{DUT} = 40\ \text{k}\Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
FV (25 μA范围) ^{1,3}		400	600	μs	10 V阶跃, $R_{DUT} = 400\ \text{k}\Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
FV (5 μA范围) ^{1,3}		20	40	μs	1 V阶跃, $R_{DUT} = 200\ \text{k}\Omega$, $C_{DUT} = 0.22\ \mu\text{F}$, 满直流负载
	补偿寄存器1 = 0x8880 (1.7 μF至2.9 μF, ESR 74至140 mΩ)				
FV (180 mA EXTFORCE1范围) ¹		16	25	μs	3 V阶跃, $C_{DUT} = 2.2\ \mu\text{F}$, 满直流负载
FV (100 mA EXTFORCE2范围) ¹		60	80	μs	8 V阶跃, $C_{DUT} = 2.2\ \mu\text{F}$, 满直流负载
	补偿寄存器1 = 0xB880 (7.9 μF至13 μF, ESR 74至140 mΩ)				
FV (180 mA EXTFORCE1范围) ¹		55	70	μs	3 V阶跃, $C_{DUT} = 10\ \mu\text{F}$, 满直流负载
FV (100 mA EXTFORCE2范围) ¹		210	260	μs	8 V阶跃, $C_{DUT} = 10\ \mu\text{F}$, 满直流负载
	补偿寄存器1 = 0xC880 (13 μF至22 μF, ESR 74至140 mΩ)				
FV (180 mA EXTFORCE1范围) ¹		65	80	μs	3 V阶跃, $C_{DUT} = 20\ \mu\text{F}$, 满直流负载
FV (100 mA EXTFORCE2范围) ¹		310	370	μs	8 V阶跃, $C_{DUT} = 20\ \mu\text{F}$, 满直流负载

参数	最小值	典型值	最大值	单位	测试条件/注释
建立时间 (FV, 测量电流)	补偿寄存器1 = 0x4880 (229 nF至380 nF, ESR 74至140 mΩ)				至编程值的10 mV范围内
MI (1200 mA EXTFORCE1范围) ¹		30	40	μs	3.7 V阶跃, R _{DUT} = 2.4 Ω, C _{DUT} = 0.22 μF, 满直流负载
MI (900 mA EXTFORCE1范围) ¹		32	42	μs	8 V阶跃, R _{DUT} = 8.8 Ω, C _{DUT} = 0.22 μF, 满直流负载
MI (500 mA EXTFORCE2范围) ¹		69	95	μs	15 V阶跃, R _{DUT} = 30 Ω, C _{DUT} = 0.22 μF, 满直流负载
MI (300 mA EXTFORCE2范围) ¹		70	100	μs	10 V阶跃, R _{DUT} = 33.3 Ω, C _{DUT} = 0.22 μF, 满直流负载
MI (25 mA范围) ^{1,3}		650		μs	20 V阶跃, R _{DUT} = 800 Ω, C _{DUT} = 0.22 μF, 满直流负载
MI (2.5 mA范围) ^{1,3}		6400		μs	10 V阶跃, R _{DUT} = 4 kΩ, C _{DUT} = 0.22 μF, 满直流负载
仅MI缓冲器 ¹		10	15	μs	0.5 V阶跃, 使用MEASOUT高阻, 至最终值的10 mV以内
建立时间 (FV, 测量电压)	补偿寄存器1 = 0x4880 (229 nF至380 nF, ESR 74至140 mΩ)				至编程值的10 mV范围内
MV (1200 mA范围) ¹		16		μs	3.7 V阶跃, R _{DUT} = 2.4 Ω, C _{DUT} = 0.22 μF, 满直流负载
MV (900 mA范围) ¹		20		μs	8 V阶跃, R _{DUT} = 8.8 Ω, C _{DUT} = 0.22 μF, 满直流负载
MV (500 mA范围) ¹		34		μs	15 V阶跃, R _{DUT} = 30 Ω, C _{DUT} = 0.22 μF, 满直流负载
MV (300 mA范围) ¹		25		μs	10 V阶跃, R _{DUT} = 33.3 Ω, C _{DUT} = 0.22 μF, 满直流负载
MV (25 mA范围) ^{1,3}		125	180	μs	20 V阶跃, R _{DUT} = 800 Ω, C _{DUT} = 0.22 μF, 满直流负载
MV (2.5 mA范围) ^{1,3}		300	500	μs	10 V阶跃, R _{DUT} = 4 kΩ, C _{DUT} = 0.22 μF, 满直流负载
MV (250 μA范围) ^{1,3}		300	500	μs	10 V阶跃, R _{DUT} = 40 kΩ, C _{DUT} = 0.22 μF, 满直流负载
仅MV缓冲器 ¹		2	5	μs	10 V阶跃, 使用MEASOUT高阻, 至最终值的10 mV以内
建立时间 (FV, 安全模式)					至编程值的100 mV范围内
FV (1200 mA EXTFORCE1范围) ¹		25		μs	3.7 V阶跃, R _{DUT} = 3.1 Ω, C _{DUT} = 0.22 μF, 满直流负载
FV (180 mA EXTFORCE1范围) ¹		303		μs	3 V阶跃, R _{DUT} = 16 Ω, C _{DUT} = 0.22 μF至20 μF, 满直流负载
FV (100 mA EXTFORCE2范围) ¹		660		μs	8 V阶跃, R _{DUT} = 33.3 Ω, C _{DUT} = 0.22 μF至20 μF, 满直流负载
FV (25 mA范围) ^{1,3}		760	1000	μs	20 V阶跃, R _{DUT} = 400 Ω, C _{DUT} = 0.22 μF, 满直流负载
开关瞬变 范围变化瞬变 ¹			0.5	% FV	C _{DUT} = 10 μF, 从较高范围变为相邻的较低范围 (EXTFORCE1至EXTFORCE2除外)
	20			mV	C _{DUT} = 10 μF, 从较低范围(5 μA)变为较高范围 (EXTFORCE1)
			0.5	% FV	C _{DUT} = 100 μF, 在所有范围之间变化
DAC技术规格					
驱动/比较器/偏置DAC					
分辨率		16		位	
电压输出范围	-22		+25	V	V _{REF} = 5 V, 最小和最大值由偏置DAC设置
微分非线性 ¹	-1		+1	LSB	保证单调性
偏置DAC					
增益误差	-20		+20	mV	
箝位DAC					CLL < CLH
分辨率		16		位	
电压输出范围	-22		+25	V	V _{REF} = 5 V, 最小和最大值由偏置DAC设置
微分非线性 ¹	-1		+1	LSB	保证单调性
OSD DAC					
分辨率		16		位	
电压输出范围	0.62		5	V	V _{REF} = 5 V
微分非线性 ¹	-2		+2	LSB	
DGS DAC					
分辨率		16		位	
电压输出范围	0		5	V	V _{REF} = 5 V
微分非线性 ¹	-2		+2	LSB	
比较器DAC动态					
输出电压建立时间 ¹		3.5	6	μs	1 V变至1 LSB
压摆率 ¹		1		V/μs	
数模转换毛刺能量 ¹		10		nV-s	
毛刺脉冲峰值幅度 ¹		40		mV	

参数	最小值	典型值	最大值	单位	测试条件/注释
基准输入					
VREF直流输入阻抗	1			MΩ	100 MΩ (典型值)
VREF输入电流	-10		+10	μA	每路输入; 典型值±30 nA
VREF范围 ¹	2		5	V	
比较器					
误差	-7		+7	mV	直接在比较器端测量; 不包括测量模块误差 未校准
电压比较器					
传播延迟 ¹		0.25		μs	相对于测量电压
误差 ¹	-12		+12	mV	未校准
电流比较器					
传播延迟 ¹		0.25	1	μs	
误差 ¹	-1.5		+1.5	%	编程设置的电流范围的百分比, 未校准
测量输出, MEASOUT					
测量输出电压范围 ¹	-12.81		+12.81	V	MEASOUT增益 = 1, V _{REF} = 5 V, 偏置DAC = 0x8000
测量输出电压范围 ¹	-6.405		+6.405	V	MEASOUT增益 = 1, V _{REF} = 2.5 V
测量输出电压范围 ¹	0		5.125	V	MEASOUT增益 = 0.2, V _{REF} = 5 V, 偏置DAC = 0x8000
测量输出电压范围 ¹	0		2.56	V	MEASOUT增益 = 0.2, V _{REF} = 2.5 V
测量引脚输出阻抗			115	Ω	
输出漏电流	-100		+100	nA	当HW_INH为低电平时
输出电容 ¹		5		pF	
短路电流 ¹	-10		+10	mA	
检测开路检测/箝位/警报					
测量精度	-200		+200	mV	
箝位精度		600	900	mV	
警报延迟 ¹		50		μs	
DUTGND					
电压范围 ¹	-1		+1	V	
上拉电流		+50	+70	μA	上拉用于检测DUTGND开路, 可禁用
漏电流	-1		+1	μA	当上拉禁用时, DGS DAC = 0x3333 (1 V, V _{REF} = 5 V); 如果DUTGND电压远离比较器阈值之一, 可能存在更多漏电流
跳变点精度	-30		+10	mV	
警报延迟 ¹		50		μs	
Guard放大器					
电压范围 ¹	AV _{SS} + 2.25		AV _{DD} - 2.25	V	
电压范围 ¹			25	V	
输出偏置	-10		+10	mV	
短路电流 ¹	-20		+20	mA	
负载电容 ¹			100	nF	
输出阻抗		100		Ω	
警报延迟 ¹		200		μs	如果它从输入电平移动100 mV
芯片温度传感器					
精度 ¹	-10		+10	%	相对于温度变化
25°C时输出电压		1.54		V	
输出比例因子 ¹		4.7		mV/°C	
输出电压范围 ¹	1		2	V	

参数	最小值	典型值	最大值	单位	测试条件/注释
SPI接口逻辑					
逻辑输入					
输入高电压, V_{IH}	1.7/2.0			V	(2.3 V至2.7 V) / (2.7 V至5.5 V) 符合JEDEC标准的输入电平
输入低电压, V_{IL}			0.7/0.8	V	(2.3 V至2.7 V) / (2.7 V至5.5 V) 符合JEDEC标准的输入电平
输入电流, I_{INH}, I_{INL}	-1		+1	μ A	
输入电容, C_{IN}^1			10	pF	
CMOS逻辑输出					
输出高电压, V_{OH}	$DV_{CC} - 0.4$			V	SDO、CPOL、CPOH、GPO、CPO
输出低电压, V_{OL}			0.4	V	$I_{OL} = 500 \mu$ A
三态漏电流	-1		+1	μ A	SDO、CPOL、CPOH、CPO
输出电容 ¹	10	10	10	pF	SDO、CPOL、CPOH、CPO
开漏逻辑输出					BUSY、TMPALM、CLALM、KELALM
输出低电压, V_{OL}			0.4	V	$I_{OL} = 500 \mu$ A, $C_L = 50$ pF, $R_{PULLUP} = 1$ k Ω
输出电容 ¹			10	pF	
电源					
HCAV _{DD} 1x	4		28	V	$ HCAV_{DDX} - HCAV_{SSX} < 33$ V, $HCAV_{SSX} \geq AV_{SS}$, $HCAV_{DDX} \leq AV_{DD}$
HCAV _{SS} 1x	-25		-5	V	
HCAV _{DD} 2x	4		28	V	$ HCAV_{DDX} - HCAV_{SSX} < 33$ V, $HCAV_{SSX} \geq AV_{SS}$, $HCAV_{DDX} \leq AV_{DD}$
HCAV _{SS} 2x	-25		-5	V	
AV _{DD}	8		28	V	$ AV_{DD} - AV_{SS} < 33$ V
AV _{SS}	-25		-5	V	
DV _{CC}	2.3		5.5	V	
AI _{DD} ⁴			30	mA	所有输出范围
AI _{SS} ⁴	-30			mA	所有输出范围
DI _{CC}			3	mA	
AI _{DD} ⁴			27	mA	通道被禁止/三态, <u>HW_INH</u> 或 <u>SW_INH</u> 低电平
AI _{SS} ⁴	-27			mA	通道被禁止/三态, <u>HW_INH</u> 或 <u>SW_INH</u> 低电平
HCAI _{DD} 1			20	mA	所示的HCAV _{DD} X和HCAV _{SS} X电源电流不包括负载电流; 但对于功耗预算计算, 这里的电源电流是由负载消耗
HCAI _{DD} 1			0.5	mA	当使能时, 不包括负载情况
HCAI _{SS} 1	-20			mA	当禁用时
HCAI _{SS} 1	-0.5			mA	当使能时, 不包括负载情况
HCAI _{DD} 2			15	mA	当禁用时
HCAI _{DD} 2			0.25	mA	当使能时, 不包括负载情况
HCAI _{SS} 2	-15			mA	当禁用时
HCAI _{SS} 2	-0.25			mA	当使能时, 不包括负载情况
关断电流					
HCAI _{DD}			250	μ A	上电时或关断期间的电源电流
HCAI _{SS}	-250			μ A	
HCAI _{DD}			250	μ A	
HCAI _{SS}	-250			μ A	
AI _{DD}			5	mA	
AI _{SS}	-5			mA	
DI _{CC}			3	mA	
最大功耗					
EXTFORCE1			10	W	
EXTFORCE2			5	W	
上电过冲 ¹			5	%	编程值的百分比

参数	最小值	典型值	最大值	单位	测试条件/注释
电源灵敏度 ¹					DC至1 kHz
Δ电压驱动/ΔAV _{DD}		-65		dB	-30 dB (100 kHz)
Δ电压驱动/ΔAV _{SS}		-65		dB	-25 dB (100 kHz)
Δ电压驱动/ΔHCAV _{DDx}		-90		dB	-60 dB (100 kHz)
Δ电压驱动/ΔHCAV _{SSx}		-90		dB	-62 dB (100 kHz)
Δ测得电流/ΔAV _{DD}		-50		dB	-25 dB (100 kHz)
Δ测得电流/ΔAV _{SS}		-43		dB	-20 dB (100 kHz)
Δ测得电流/ΔHCAV _{DDx}		-90		dB	-60 dB (100 kHz)
Δ测得电流/ΔHCAV _{SSx}		-90		dB	-60 dB (100 kHz)
Δ测得电压/ΔAV _{DD}		-65		dB	-30 dB (100 kHz)
Δ测得电压/ΔAV _{SS}		-65		dB	-25 dB (100 kHz)
Δ测得电压/ΔHCAV _{DDx}		-90		dB	-60 dB (100 kHz)
Δ测得电压/ΔHCAV _{SSx}		-90		dB	-65 dB (100 kHz)
Δ电压驱动/ΔDV _{CC}		-80		dB	-46 dB (100 kHz)
Δ测得电流/ΔDV _{CC}		-80		dB	-36 dB (100 kHz)
Δ测得电压/ΔDV _{CC}		-80		dB	-46 dB (100 kHz)

¹ 通过设计和特性保证，但未经生产测试。

² 若要利用较低的上裕量/下裕量，须使能可编程箝位。

³ 箝位禁用。

⁴ 不包括AVDD/AVSS和HCAVDDx/HCAVSSx引脚之间的内部上拉电流。

时序特性

HCAV_{DDX} ≤ AV_{SS} + 33 V, HCAV_{SSX} ≥ AV_{SS}, AV_{DD} ≥ 8 V, AV_{SS} ≤ -5 V, |AV_{DD} - AV_{SS}| ≥ 16 V且≤ 33 V, V_{REF} = 5 V (除非另有说明, T_j = 25°C至90°C)。

表2. SPI接口

参数 ^{1,2,3}	DV _{CC} = 2.3 V至2.7 V	DV _{CC} = 2.7 V至3.3 V	DV _{CC} = 4.5 V至5.5 V	单位	描述
t _{UPDATE}	600	600	600	ns (最大值)	通道更新周期时间
t ₁	25	20	20	ns (最小值)	SCLK周期时间; 60/40占空比
t ₂	10	8	8	ns (最小值)	SCLK高电平时间
t ₃	10	8	8	ns (最小值)	SCLK低电平时间
t ₄	10	10	10	ns (最小值)	SYNC下降沿到SCLK下降沿建立时间
t ₅	15	15	15	ns (最小值)	最小SYNC高电平时间
t ₆	5	5	5	ns (最小值)	第24SCLK下降沿到SYNC上升沿
t ₇	5	5	5	ns (最小值)	数据建立时间
t ₈	4.5	4.5	4.5	ns (最小值)	数据保持时间
t ₉ ⁴	40	35	30	ns (最大值)	SYNC上升沿到BUSY下降沿
t ₁₀	1.5	1.5	1.5	μs (最大值)	BUSY低电平脉冲宽度, 针对DAC x1写操作
	280	280	280	ns (最大值)	BUSY低电平脉冲宽度, 针对其他寄存器写操作
t ₁₁	25	20	10	ns (最小值)	RESET脉冲宽度低
t ₁₂	400	400	400	μs (最大值)	BUSY低电平表示的RESET时间
t ₁₃	250	250	250	ns (最小值)	SYNC回读模式下的高电平时间的最小值
t ₁₄ ^{5,6}	45	35	25	ns (最大值)	SCLK上升沿到SDO有效
t ₁₅	30	30	30	ns (最大值)	SYNC上升沿到SDO高阻态
LOAD时序					
t ₁₆	20	20	20	ns (最小值)	LOAD脉冲宽度低
t ₁₇	150	150	150	ns (最小值)	BUSY上升沿到驱动输出响应时间
t ₁₈	0	0	0	ns (最小值)	BUSY上升沿到LOAD下降沿
t ₁₉	150	150	150	ns (最小值)	LOAD上升沿到驱动输出响应时间
	150	150	150	ns (最小值)	LOAD上升沿到电流范围响应

- ¹ 通过设计和特性保证, 未经生产测试。
- ² 所有输入信号均指定t_{tr} = t_r = 2 ns (10%到90%的DV_{CC}) 并从1.2 V电平开始计时。
- ³ 参见图4和图5。
- ⁴ 用图2所示负载电路测量。
- ⁵ 用图3所示负载电路测量。
- ⁶ 为使回读模式正常运行, 需要较长的SCLK周期时间; 请查阅时序图和时序规格。

时序图

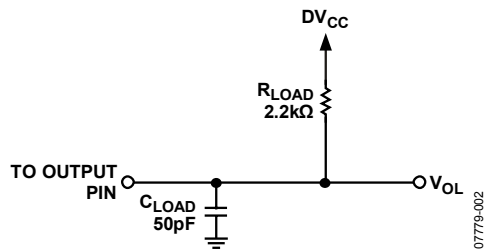


图2. 用于开漏的负载电流

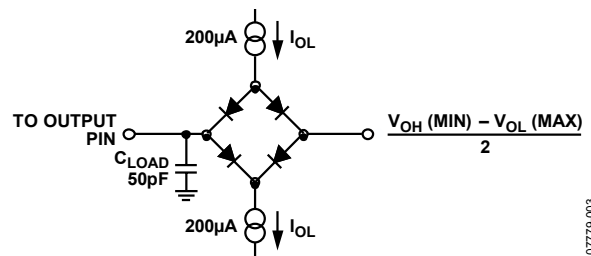


图3. 用于CMOS的负载电路

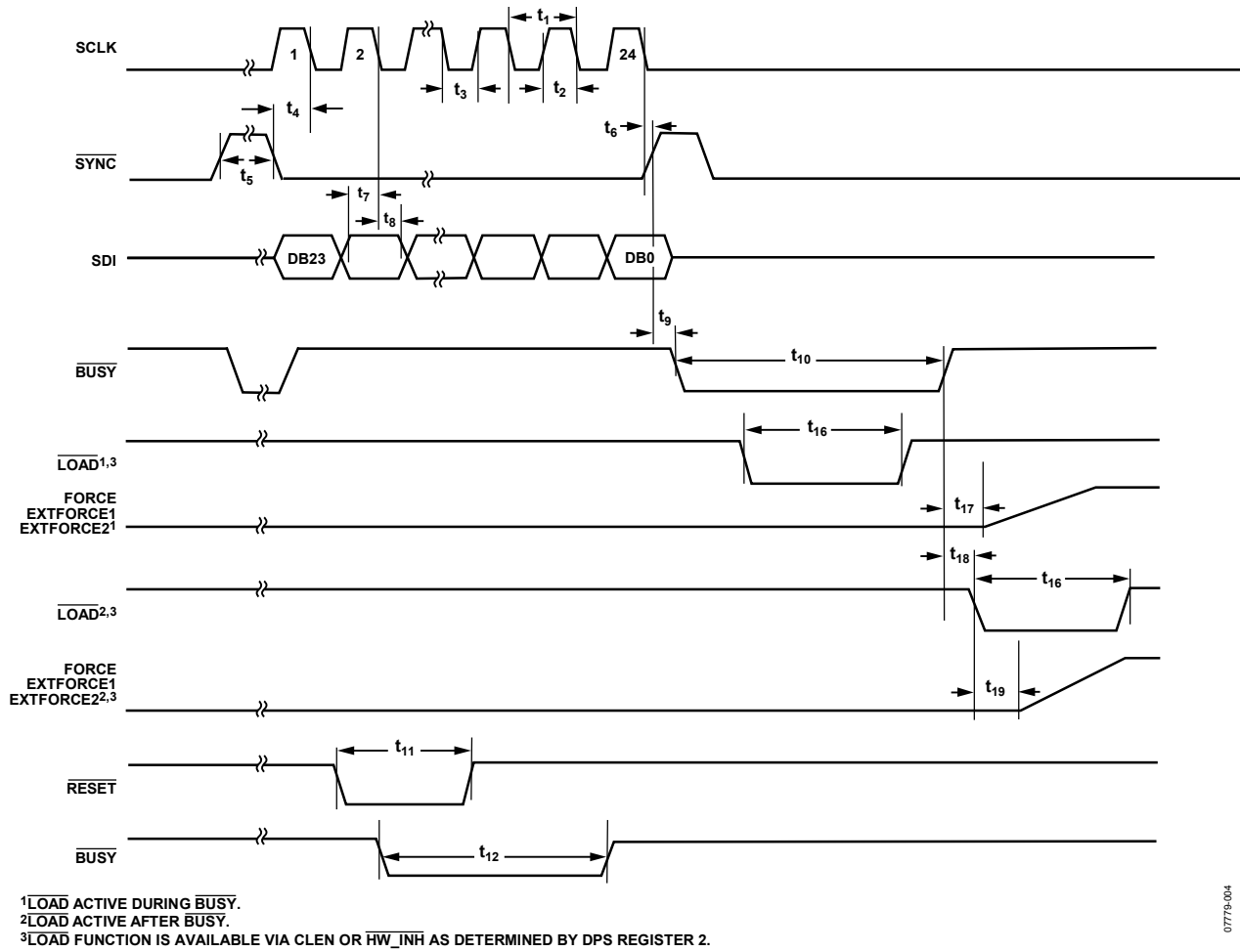


图4. SPI写操作时序

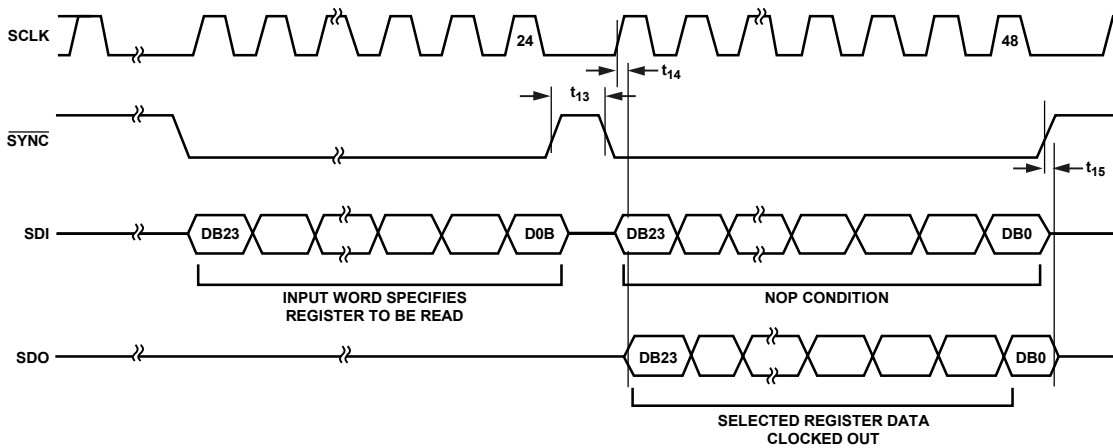


图5. SPI读操作时序

绝对最大额定值

表3.

参数	额定值
AV _{DD} 至AV _{SS}	34 V
AV _{DD} 至AGND	-0.3 V至+34 V
AV _{SS} 至AGND	-34 V至+0.3 V
HCAV _{DDX} 至HCAV _{SSX}	34 V
HCAV _{DDX} 至AGND	-0.3 V至+34 V
HCAV _{SSX} 至AGND	-34 V至+0.3 V
HCAV _{DDX} 至AV _{SS}	-0.3 V至AV _{SS} + 34 V
HCAV _{DDX} 至AV _{DD}	-0.3 V至AV _{DD} + 0.3 V
HCAV _{SSX} 至AV _{SS}	+0.3 V至AV _{SS} - 0.3 V
DV _{CC} 至DGND	-0.3 V至+7 V
AGND至DGND	-0.3 V至+0.3 V
REFGND至AGND	-0.3 V至+0.3 V
数字输入至DGND	-0.3 V至DV _{CC} + 0.3 V
模拟输入至AGND	AV _{SS} - 0.3 V至AV _{DD} + 0.3 V
EXTFORCE1和EXTFORCE2至AGND ¹	AV _{DD} - 28 V
存储温度	-65°C至+125°C
工作结温	25°C至90°C
回流温度曲线	J-STD 20 (JEDEC)
结温	150°C (最大值)
功耗	10 W最大值 (EXTFORCE1级) 5 W最大值 (EXTFORCE2级)
ESD	
HBM	1500 V
FICDM	500 V

¹ 当EXTFORCE1或EXTFORCE2级使能且电源电压差 $|AV_{DD} - AV_{SS}| > 28$ V时，应注意任何时候都不得将这些引脚短路连至AV_{SS}电压，否则可能损坏器件。

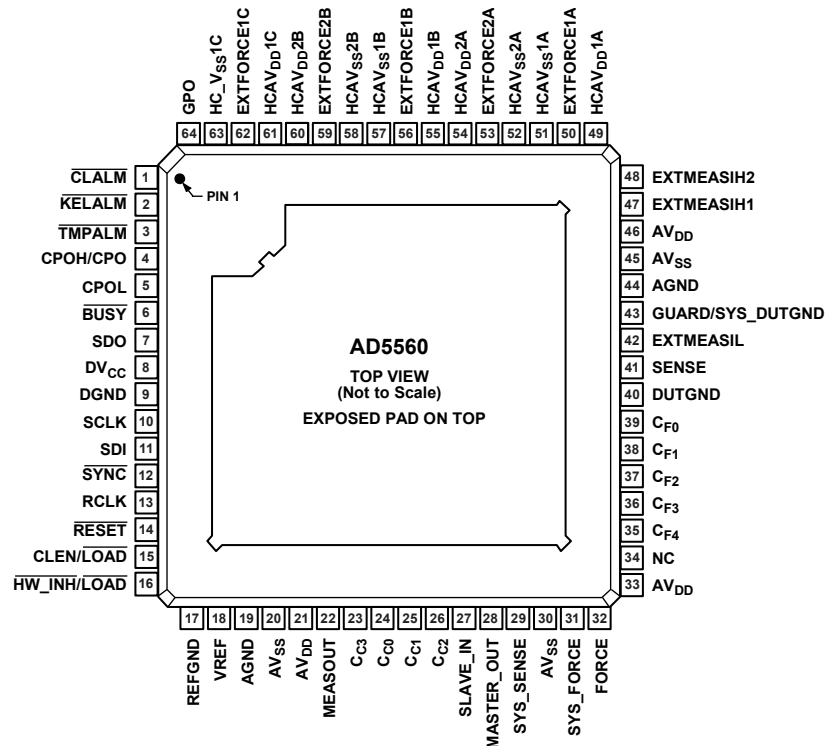
注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最大值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

ESD警告

**ESD (静电放电) 敏感器件。**

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES

1. NC = NO CONNECT.
2. EXPOSED PAD ON TOP OF PACKAGE. EXPOSED PAD IS INTERNALLY CONNECTED TO MOST NEGATIVE POINT, AV_{SS}.

0779-006

图6. TQFP_EP引脚配置

表4. TQFP_EP引脚功能描述

引脚编号	引脚名称	描述
1	CLALM	箝位警报输出。开漏输出，低电平有效；该引脚可编程为锁存或不锁存。
2	KELALM	用于SENSE和DUTGND的开尔文警报引脚，开漏低电平有效。该引脚可编程为锁存或不锁存。
3	TMPALM	温度警报标志。开漏输出，低电平有效；该引脚可编程为锁存或不锁存。
4	CPOH/CPO	比较器高电平输出(CPOH)或窗口比较器输出(CPO)。
5	CPOL	比较器低电平输出。
6	BUSY	开漏低电平有效输出。该引脚指示DAC通道校准引擎的状态。
7	SDO	串行数据输出。该引脚用于回读DAC和DPS寄存器信息以进行诊断。
8	DV _{CC}	数字电源。
9	DGND	数字地参考点。
10	SCLK	时钟输入，下降沿有效。
11	SDI	串行数据输入。
12	SYNC	帧同步，低电平有效。
13	RCLK	斜坡模式时钟逻辑输入。如果使用斜坡功能，应对该输入施加最大833 kHz的时钟信号以驱动斜坡电路。如果不使用，应将RCLK接低电平。
14	RESET	逻辑输入。该引脚用于将器件的所有内部节点复位为其上电复位值。
15	CLEN/LOAD	箝位使能。该输入允许用户使能或禁用箝位电路。此引脚可配置为LOAD功能，以允许多个器件同步。可以选择CLEN或HW_INH作为LOAD输入（参见系统控制寄存器，地址0x1）。
16	HW_INH/LOAD	硬件禁止输入，用以禁用驱动放大器。此引脚可配置为LOAD功能，以允许多个器件同步。可以选择CLEN或HW_INH作为LOAD输入（参见系统控制寄存器，地址0x1）。
17	REFGND	所施加基准电压源的精确接地。

引脚编号	引脚名称	描述
18	VREF	DAC通道的基准电压输入，输入范围2 V至5 V。
19, 44	AGND	模拟地。
20, 30, 45	AV _{SS}	负模拟电源电压。这些引脚为DAC和其他高压电路（如测量模块）供电。
21, 33, 46	AV _{DD}	正模拟电源电压。这些引脚为DAC和其他高压电路（如测量模块）供电。
22	MEASOUT	多路复用DUT电压检测、DUT电流检测、开尔文检测或温度输出；以AGND为基准。
23	C _{C3}	补偿电容输入3。
24	C _{C0}	补偿电容输入0。
25	C _{C1}	补偿电容输入1。
26	C _{C2}	补偿电容输入2。
27	SLAVE_IN	组合多个DPS器件时为从机输入。
28	MASTER_OUT	组合多个DPS器件时为主机输出。
29	SYS_SENSE	外部检测信号输出。
31	SYS_FORCE	外部驱动信号输入。
32	FORCE	内部电流范围的输出驱动引脚。
34	NC	不连接。
35	C _{F4}	前馈电容4。
36	C _{F3}	前馈电容3。
37	C _{F2}	前馈电容2。
38	C _{F1}	前馈电容1。
39	C _{F0}	前馈电容0。
40	DUTGND	被测器件地。
41	SENSE	输入检测线路。
42	EXTMEASIL	外部高电流范围的低端电流测量输入。
43	GUARD/SYS_DUTGND	Guard放大器输出引脚或被测器件系统接地引脚。寻址详细信息参见表19中的DPS寄存器2。
47	EXTMEASIH1	外部高电流范围1的高端电流测量输入。
48	EXTMEASIH2	外部高电流范围2的高端电流测量输入。
49, 55, 61	HCAV _{DD} 1A, HCAV _{DD} 1B, HCAV _{DD} 1C	高电流正模拟电源电压，用于EXTFORCE1范围。
50, 56, 62	EXTFORCE1A, EXTFORCE1B, EXTFORCE1C	输出驱动。该引脚用于高电流范围1，其最大值为±1.2 A。
51, 57, 63	HCAV _{SS} 1A, HCAV _{SS} 1B, HCAV _{SS} 1C	高电流负模拟电源电压，用于EXTFORCE1范围。
52, 58	HCAV _{SS} 2A, HCAV _{SS} 2B	高电流负模拟电源电压，用于EXTFORCE2范围。
53, 59	EXTFORCE2A, EXTFORCE2B	输出驱动。该引脚用于高电流范围2，其最大值为±500 mA。
54, 60	HCAV _{DD} 2A, HCAV _{DD} 2B	高电流正模拟电源电压，用于EXTFORCE2范围。
64	GPO	额外逻辑输出位。非常适合于外部功能，例如在DUT上切换退耦电容。
65	EP	裸露焊盘内部连接到AV _{SS} 。

	9	8	7	6	5	4	3	2	1
A	EXTFORCE1A	EXTFORCE1A	EXTFORCE2A	EXTFORCE1B	EXTFORCE1B	EXTFORCE2B	EXTFORCE1C	EXTFORCE1C	GPO
B	HCAV _{DD} 1A	HCAV _{SS} 1A	HCAV _{DD} 2A	HCAV _{DD} 1B	HCAV _{SS} 1B	HCAV _{DD} 2B	HCAV _{DD} 1C	HCAV _{SS} 1C	CLALM
C	HCAV _{DD} 1A	HCAV _{SS} 1A	HCAV _{SS} 2A	HCAV _{DD} 1B	HCAV _{SS} 1B	HCAV _{SS} 2B	HCAV _{DD} 1C	HCAV _{SS} 1C	KELALM
D	AV _{DD}	EXTMEASIH1	EXTMEASIH2	3 × 3 ARRAY IS VOID OF BALLS			CPOL	CPOH/CPO	TMPALM
E	AV _{SS}	AGND	GUARD/ SYS_DUTGND				DV _{CC}	SDO	BUSY
F	DUTGND	EXTMEASIL	SENSE				SDI	SCLK	DGND
G	C _{F0}	C _{F2}	SYS_FORCE	SYS_SENSE	C _{C0}	AV _{SS}	RESET	RCLK	SYNC
H	C _{F1}	C _{F3}	SLAVE_IN	MASTER_OUT	C _{C1}	MEASOUT	AV _{DD}	VREF	CLEN/ LOAD
J	C _{F4}	AV _{DD}	FORCE	C _{C2}	C _{C3}	AV _{SS}	AGND	REFGND	HW_INH/ LOAD

0779-062

图7. 倒装芯片BGA引脚配置，底部 (BGA球可见)

表5. 倒装芯片BGA引脚功能描述

引脚编号	引脚名称	描述
A1	GPO	额外逻辑输出位。非常适合于外部功能，例如在DUT上切换退耦电容。
A2, A3	EXTFORCE1C	输出驱动。这些引脚用于高电流范围1，其最大值为±1.2 A。
A4	EXTFORCE2B	输出驱动。该引脚用于高电流范围2，其最大值为±500 mA。
A5, A6	EXTFORCE1B	输出驱动。这些引脚用于高电流范围1，其最大值为±1.2 A。
A7	EXTFORCE2A	输出驱动。该引脚用于高电流范围2，其最大值为±500 mA。
A8, A9	EXTFORCE1A	输出驱动。这些引脚用于高电流范围1，其最大值为±1.2 A。
B1	CLALM	箝位警报输出。开漏输出，低电平有效；该引脚可编程为锁存或不锁存。
B2, C2	HCAV _{SS} 1C	高电流负模拟电源电压，用于EXTFORCE1范围。
B3, C3	HCAV _{DD} 1C	高电流正模拟电源电压，用于EXTFORCE1范围。
B4	HCAV _{DD} 2B	高电流正模拟电源电压，用于EXTFORCE2范围。
B5, C5	HCAV _{SS} 1B	高电流负模拟电源电压，用于EXTFORCE1范围。
B6, C6	HCAV _{DD} 1B	高电流正模拟电源电压，用于EXTFORCE1范围。
B7	HCAV _{DD} 2A	高电流正模拟电源电压，用于EXTFORCE2范围。
B8, C8	HCAV _{SS} 1A	高电流负模拟电源电压，用于EXTFORCE1范围。
B9, C9	HCAV _{DD} 1A	高电流正模拟电源电压，用于EXTFORCE1范围。
C1	KELALM	用于SENSE和DUTGND的开尔文警报引脚，开漏低电平有效。该引脚可编程为锁存或不锁存。
C4	HCAV _{SS} 2B	高电流负模拟电源电压，用于EXTFORCE2范围。
C7	HCAV _{SS} 2A	高电流负模拟电源电压，用于EXTFORCE2范围。

引脚编号	引脚名称	描述
D1	TMPALM	温度警报标志。开漏输出，低电平有效；该引脚可编程为锁存或不锁存。
D2	CPOH/CPO	比较器高电平输出(CPOH)或窗口比较器输出(CPO)。
D3	CPOL	比较器低电平输出。
D7	EXTMEASIH2	外部高电流范围2的高端电流测量输入。
D8	EXTMEASIH1	外部高电流范围1的高端电流测量输入。
D9,H3, J8	$\overline{AV_{DD}}$	正模拟电源电压。这些引脚为DAC和其他高压电路（如测量模块）供电。
E1	\overline{BUSY}	开漏低电平有效输出。该引脚指示DAC通道校准引擎的状态。
E2	SDO	串行数据输出。该引脚用于回读DAC和DPS寄存器信息以进行诊断。
E3	DV _{CC}	数字电源。
E7	GUARD/SYS_DUTGND	Guard放大器输出引脚或被测系统器件接地引脚。寻址详细信息参见表19中的DPS寄存器2。
E8	AGND	模拟地。
E9, G4, J4	$\overline{AV_{SS}}$	负模拟电源电压。这些引脚为DAC和其他高压电路（如测量模块）供电。
F1	DGND	数字地参考点。
F2	SCLK	时钟输入，下降沿有效。
F3	SDI	串行数据输入。
F7	SENSE	输入检测线路。
F8	EXTMEASIL	外部高电流范围的低端电流测量输入。
F9	DUTGND	被测器件地。
G1	\overline{SYNC}	帧同步，低电平有效。
G2	RCLK	斜坡模式时钟逻辑输入。如果使用斜坡功能，应对该输入施加最大833 kHz的时钟信号以驱动斜坡电路。如果不使用，应将RCLK接低电平。
G3	\overline{RESET}	逻辑输入。该引脚用于将器件的所有内部节点复位为其上电复位值。
G5	C _{C0}	补偿电容输入0。
G6	SYS_SENSE	外部检测信号输出。
G7	SYS_FORCE	外部驱动信号输入。
G8	C _{F2}	前馈电容2。
G9	C _{F0}	前馈电容0。
H1	$\overline{CLEN/LOAD}$	箝位使能。该输入允许用户使能或禁用箝位电路。此引脚可配置为 \overline{LOAD} 功能，以允许多个器件同步。可以选择 \overline{CLEN} 或 $\overline{HW_INH}$ 作为 \overline{LOAD} 输入（参见系统控制寄存器，地址0x1）。
H2	VREF	DAC通道的基准电压输入，输入范围2 V至5 V。
H4	MEASOUT	多路复用DUT电压检测、DUT电流检测、开尔文检测或温度输出；以AGND为参考。
H5	C _{C1}	补偿电容输入1。
H6	MASTER_OUT	组合多个DPS器件时为主机输出。
H7	SLAVE_IN	组合多个DPS器件时为从机输入。
H8	C _{F3}	前馈电容3。
H9	C _{F1}	前馈电容1。
J1	$\overline{HW_INH/LOAD}$	硬件禁止输入，用以禁用驱动放大器。此引脚可配置为 \overline{LOAD} 功能，以允许多个器件同步。可以选择 \overline{CLEN} 或 $\overline{HW_INH}$ 作为 \overline{LOAD} 输入（参见系统控制寄存器，地址0x1）。
J2	REFGND	所施加基准电压源的精确接地。
J3	AGND	模拟地。
J5	C _{C3}	补偿电容输入3。
J6	C _{C2}	补偿电容输入2。
J7	FORCE	内部电流范围的输出驱动引脚。
J9	C _{F4}	前馈电容4。

典型性能参数

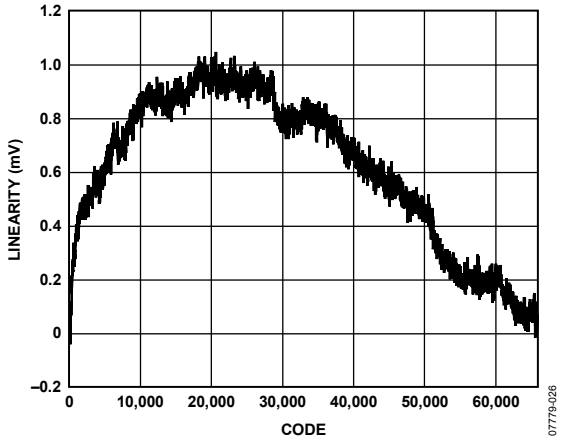


图8. 电压驱动线性度与数字码的关系, $V_{REF} = 5V$, 无负载

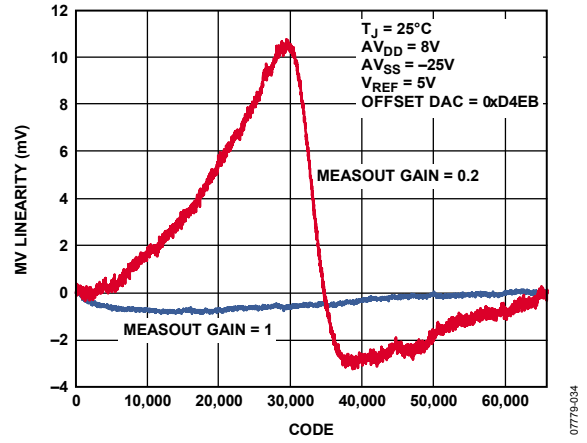


图11. 测量电压线性度与数字码的关系 (MEASOUT增益为1, MEASOUT增益 = 0.2, 负偏斜电源)

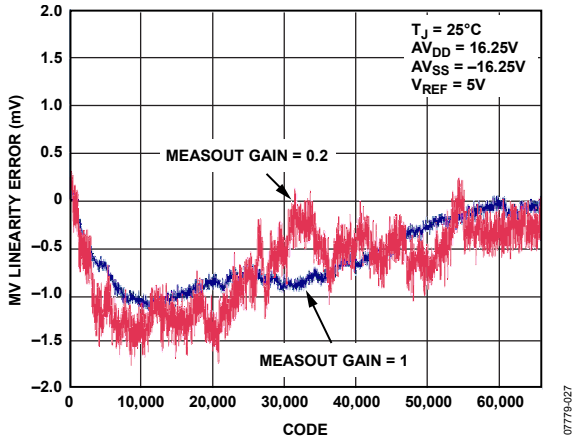


图9. 测量电压线性度与数字码的关系 (MEASOUT增益 = 1, MEASOUT增益 = 0.2, 标称电源)

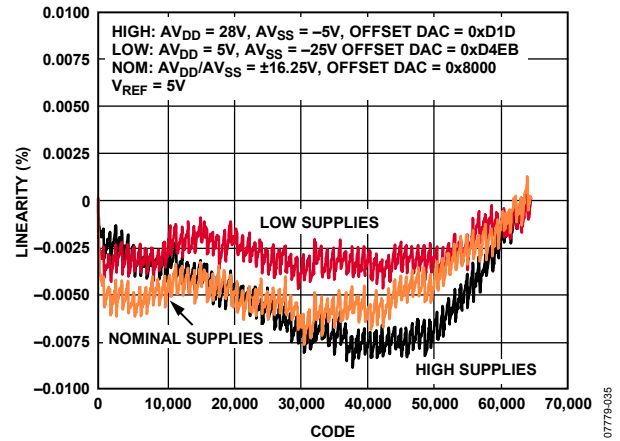


图12. 测量电流线性度与数字码的关系 (MEASOUT增益 = 1, MI增益 = 20), $T_j = 25^\circ C$

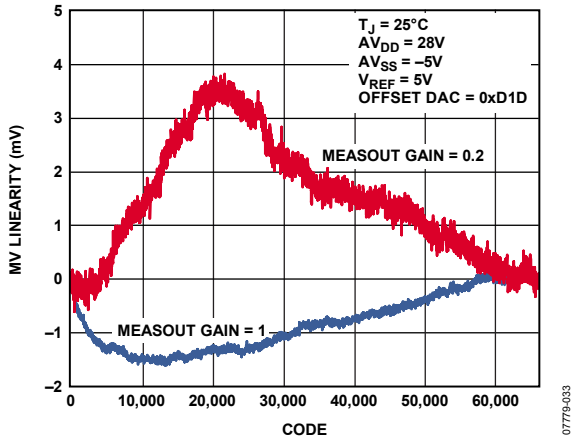


图10. 测量电压线性度与数字码的关系 (MEASOUT增益1, MEASOUT增益 = 0.2, 正偏斜电源)

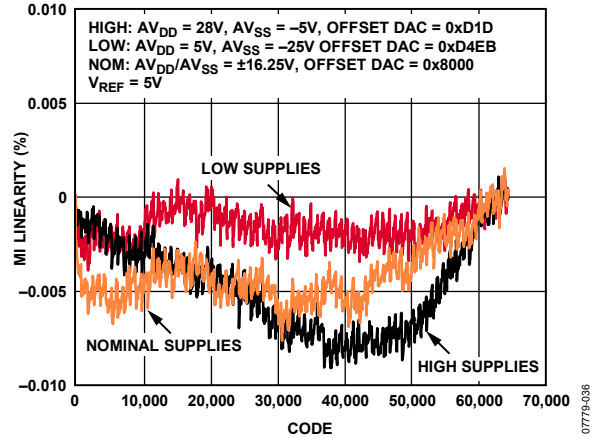


图13. 测量电流线性度与数字码的关系 (MEASOUT增益 = 1, MI增益=10)

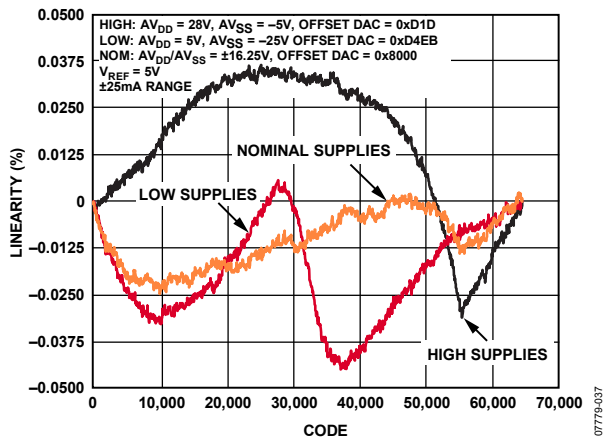


图14. 测量电流线性度与数字码的关系 (MEASOUT增益 = 0.2, MI增益 = 20)

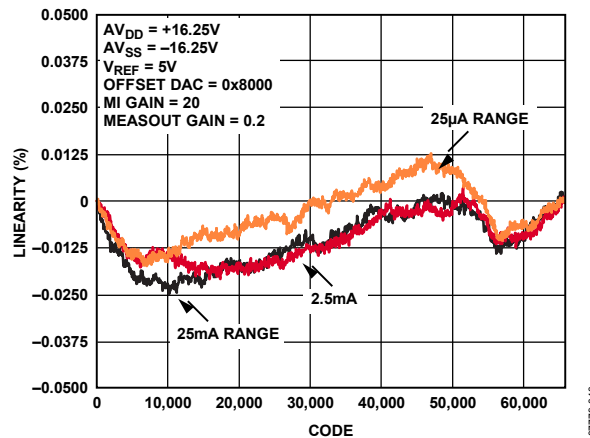


图17. 测量电流线性度与I_RANGE的关系 (MEASOUT增益 = 0.2, MI增益 = 20)

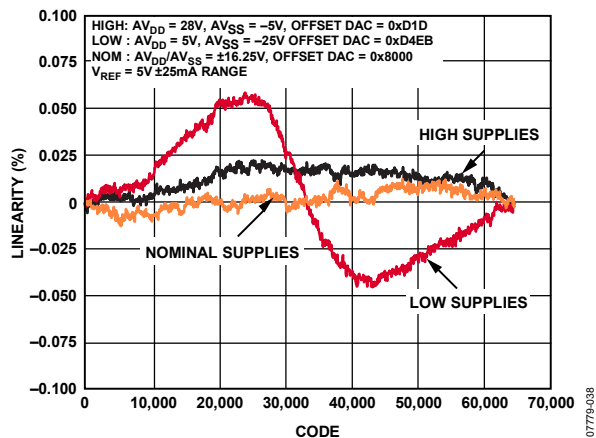


图15. 测量电流线性度与数字码的关系 (MEASOUT增益 = 0.2, MI增益 = 10)

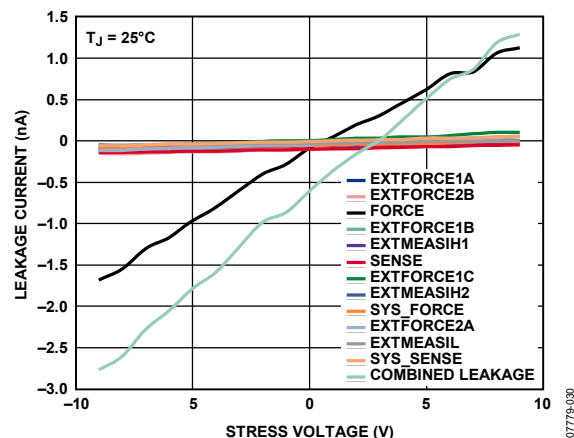


图18. 漏电流与Stress电压的关系 (驱动和组合泄漏)

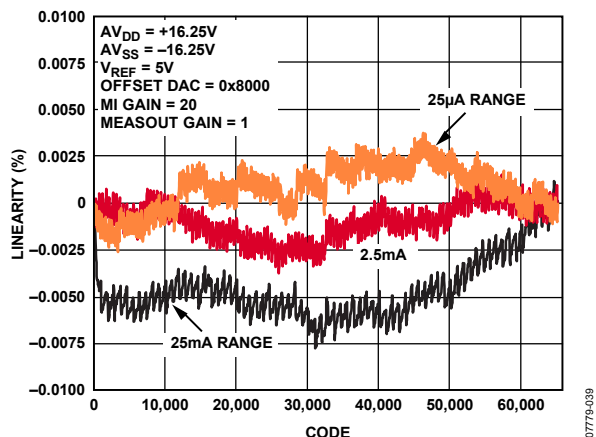


图16. 测量电流线性度与I_RANGE的关系 (MEASOUT增益 = 1, MI增益 = 20)

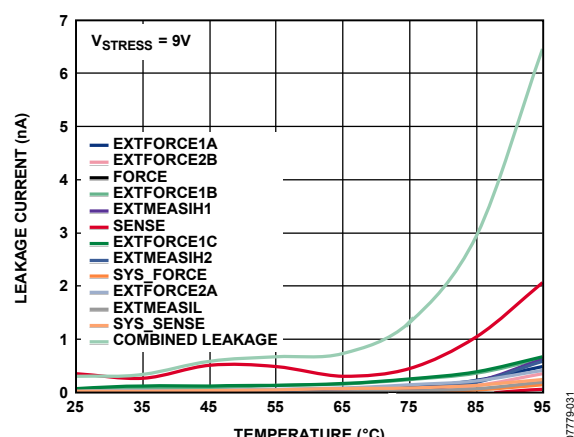


图19. 漏电流与温度的关系 (驱动和组合泄漏), V_STRESS = 9 V

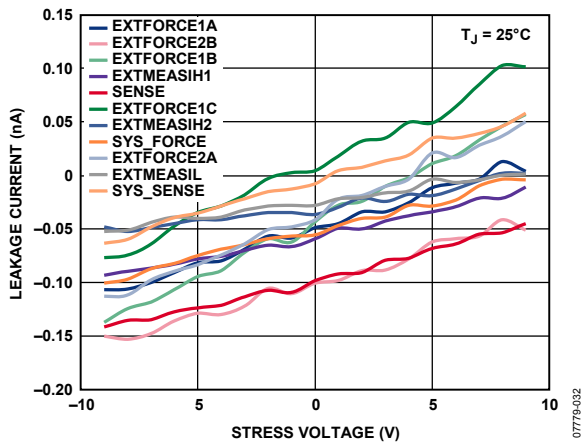


图20. 漏电流与Stress电压的关系

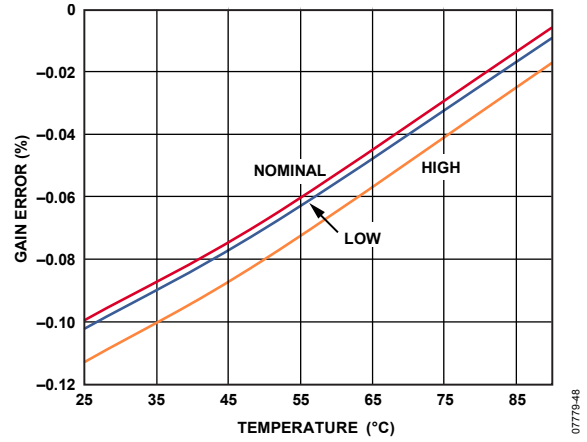


图23. MI正增益误差与温度的关系, MI增益 = 20, MEASOUT增益 = 1

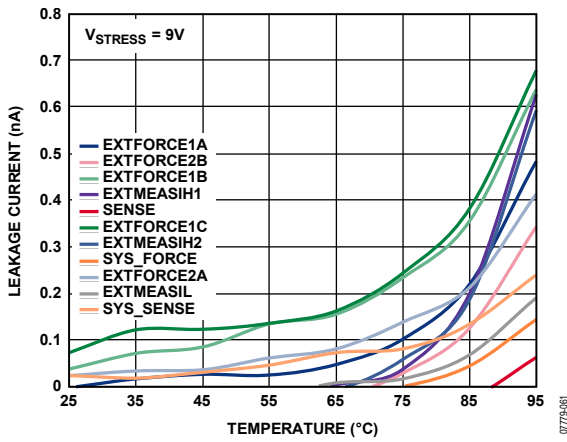


图21. 漏电流与温度的关系, $V_{STRESS} = 9V$

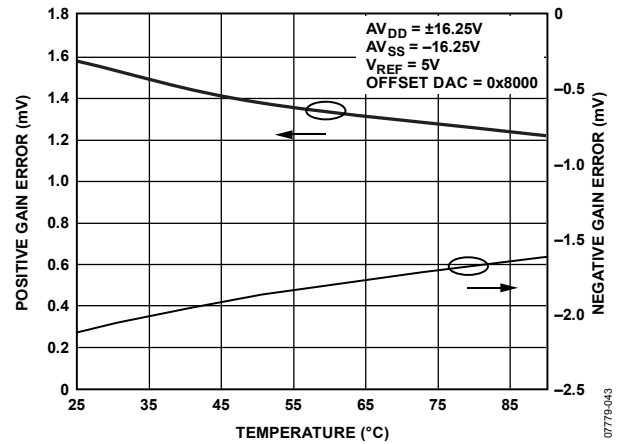


图24. FV增益误差与温度的关系

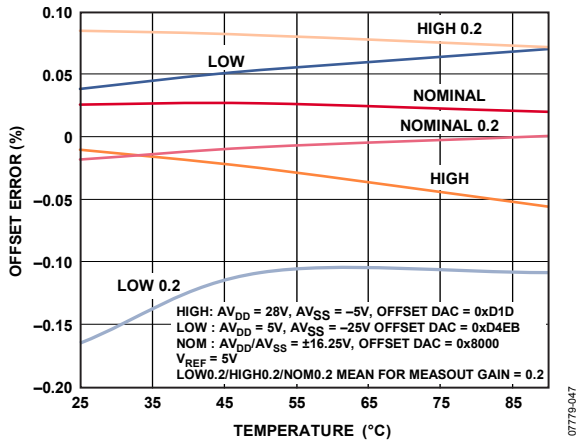


图22. MI偏置误差与温度的关系, MI增益 = 20, MEASOUT增益 = 1和0.2

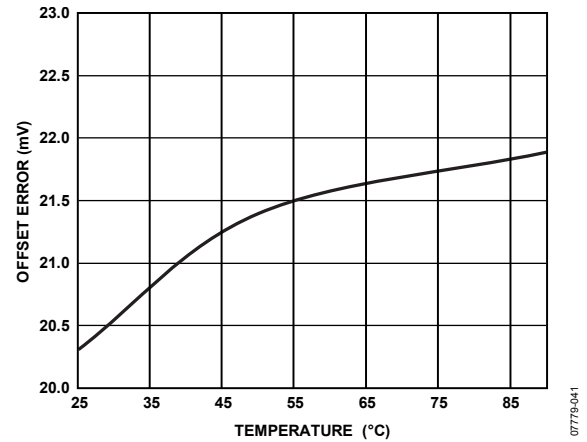


图25. FV偏置误差与温度的关系

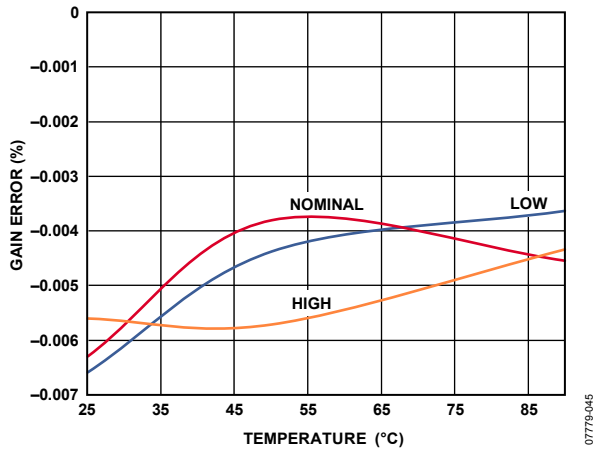


图26. MV增益误差与温度的关系, MEASOUT增益 = 1

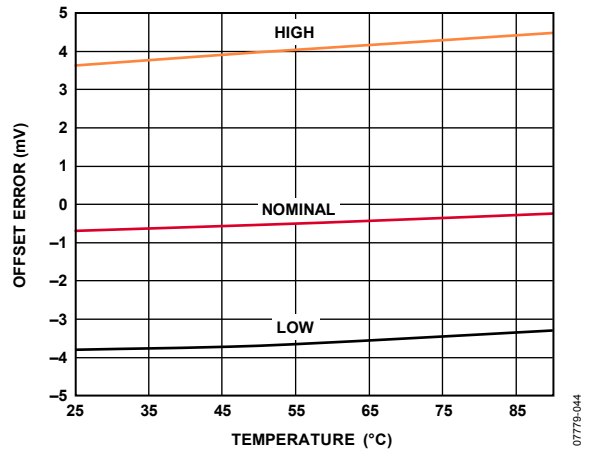


图29. MV偏置误差与温度的关系, MEASOUT增益 = 0.2

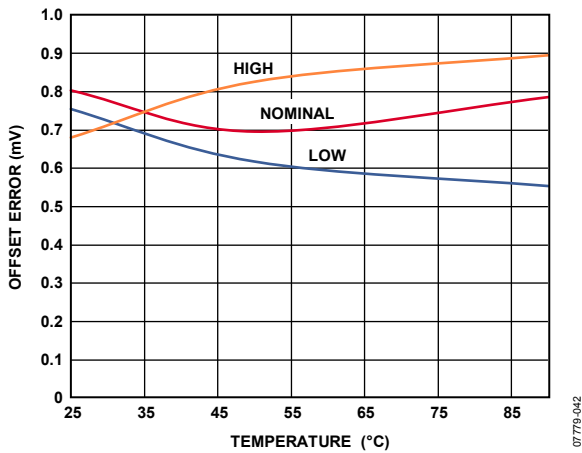


图27. MV偏置误差与温度的关系, MEASOUT增益 = 1

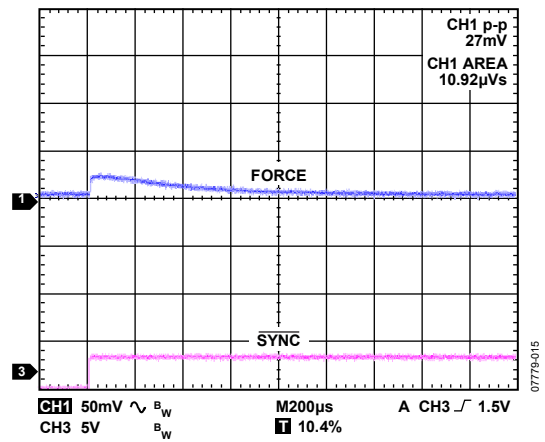


图30. 范围变化2.5 mA至25 mA, 安全模式, 2.5 mA I_{LOAD} , 10 μ F负载

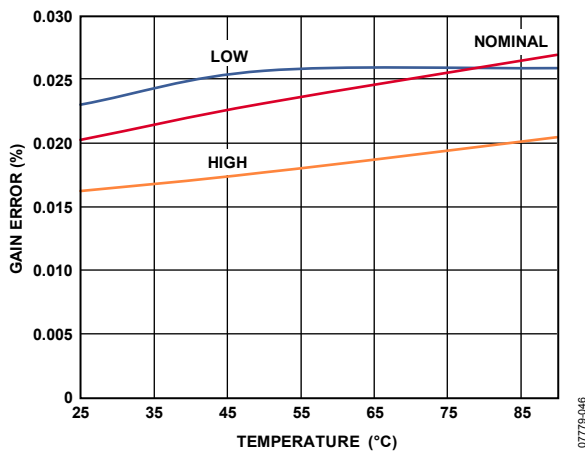


图28. MV增益误差与温度的关系, MEASOUT增益 = 0.2

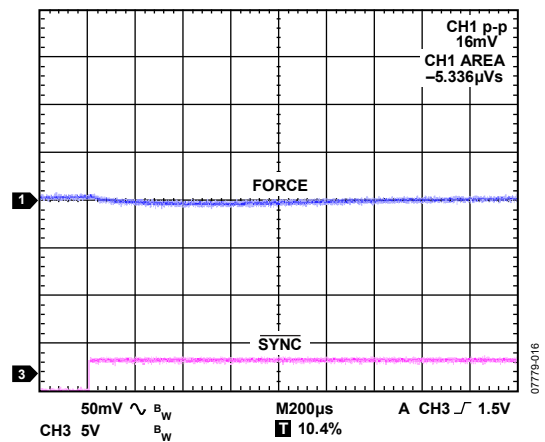


图31. 范围变化25 mA至2.5 mA, 安全模式, 2.5 mA I_{LOAD} , 10 μ F负载

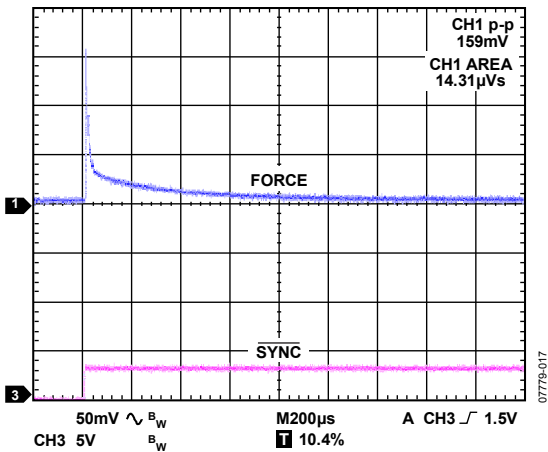


图32. 范围变化25 mA至EXTFORCE2, 安全模式, 25 mA I_{LOAD} , 10 μ F 负载

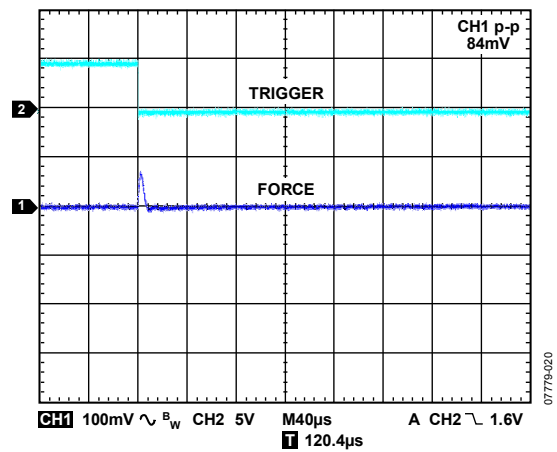


图35. 自动补偿模式90%至10% I_{LOAD} 变化, EXTFORCE2范围, 10 μ F 负载

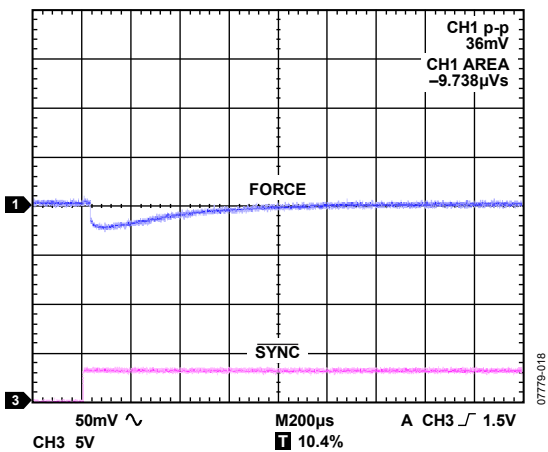


图33. 范围变化EXTFORCE2至25 mA, 安全模式, 25 mA I_{LOAD} , 10 μ F 负载

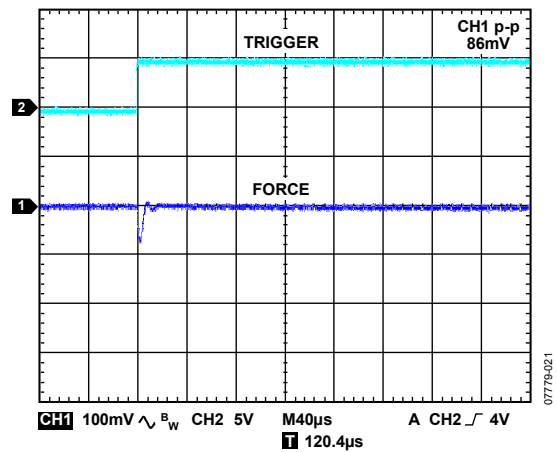


图36. 自动补偿模式10%至90% I_{LOAD} 变化, EXTFORCE2范围, 10 μ F 负载

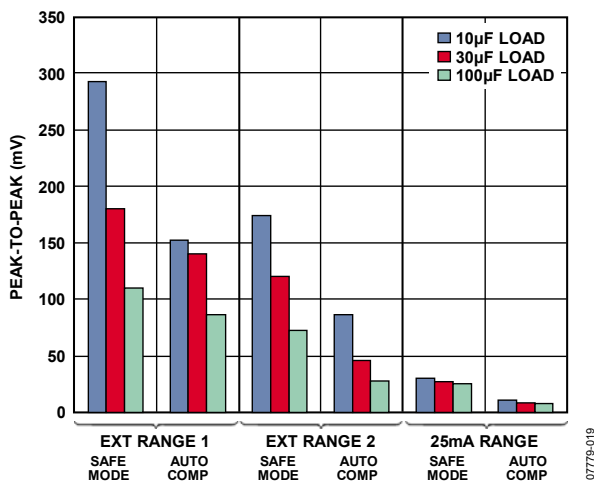


图34. 反冲/下垂 响应与 I_{RANGE} 的关系, 补偿和 C_{LOAD} , 10%到90%到10% I_{LOAD} 变化

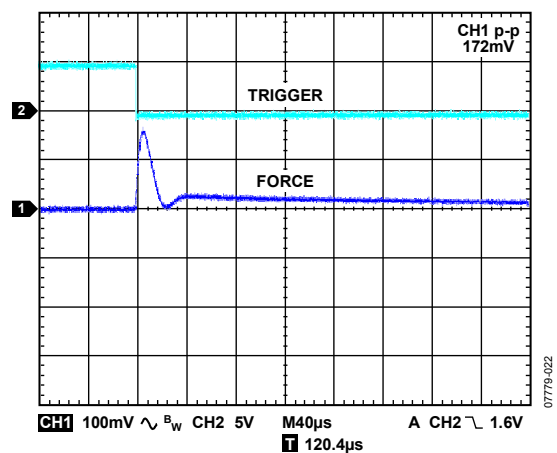


图37. 安全模式80%至10%, EXTFORCE2范围, 10 μ F 负载

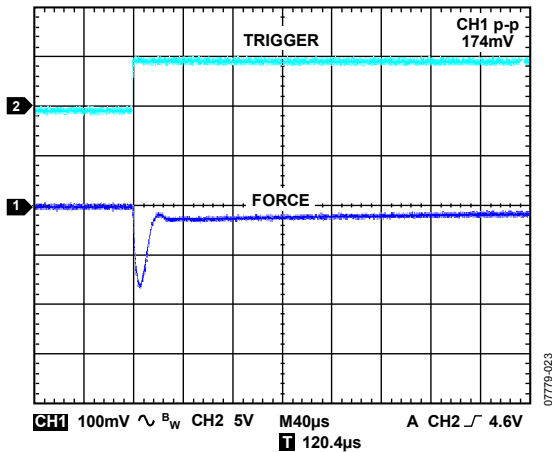


图38. 安全模式10%至90%，EXTFORCE2范围，10 µF负载

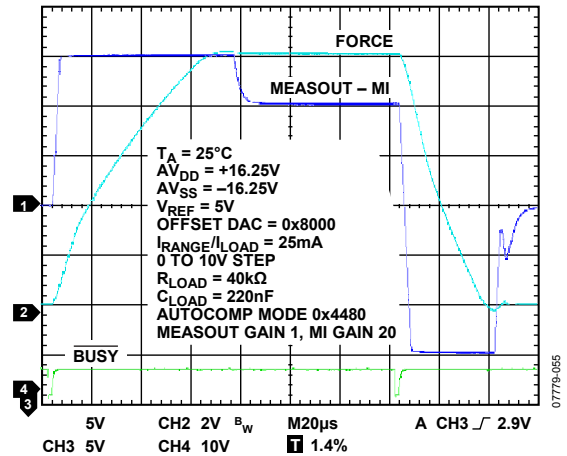


图41. 瞬态响应FVMI模式，25 mA范围，自动补偿模式

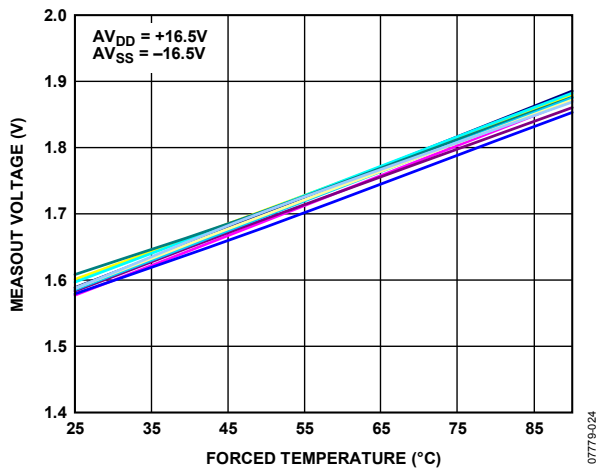


图39. MEASOUT TSENSE温度传感器与温度的关系 (多器件)

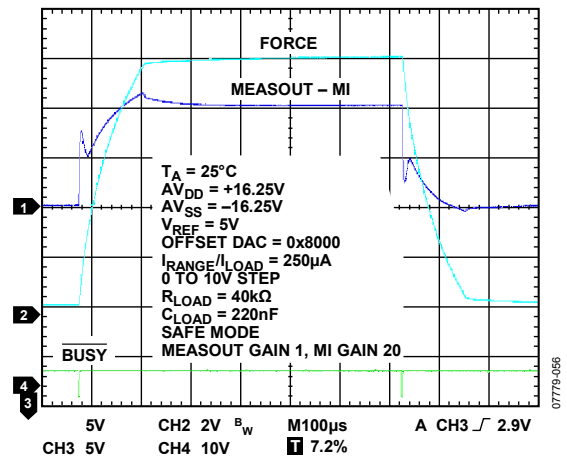


图42. 瞬态响应FVMI模式，25 mA范围，安全模式

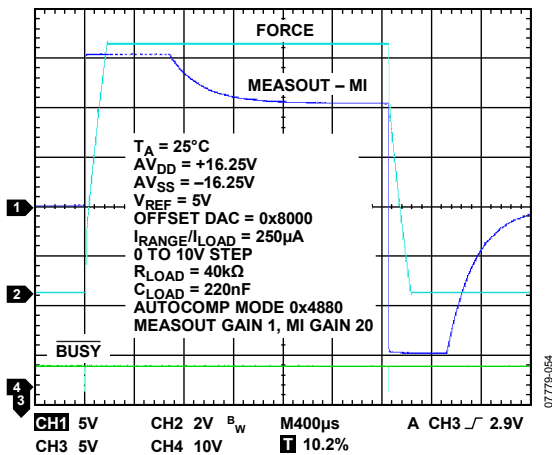


图40. 瞬态响应FVMI模式，±250µA范围，自动补偿模式

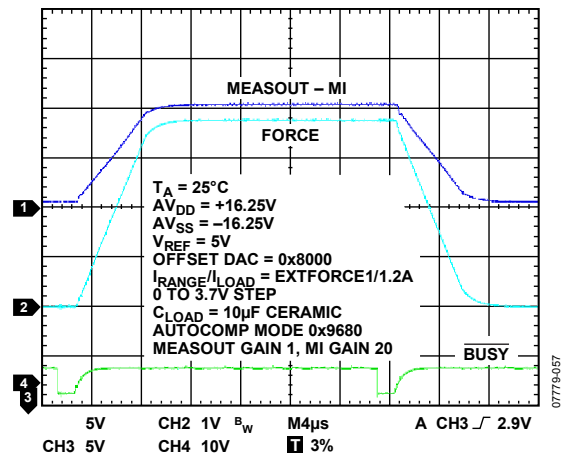


图43. 瞬态响应FVMI模式，EXTFORCE1范围，自动补偿模式

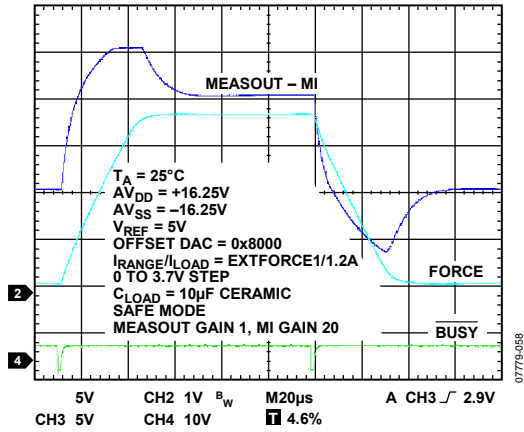


图44. 瞬态响应FVMI模式, EXTFORCE1范围, 安全模式

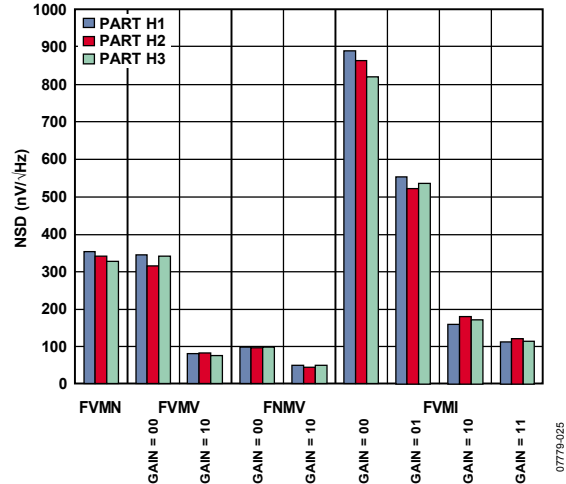


图47. NSD与放大器级和增益设置的关系(1 kHz)

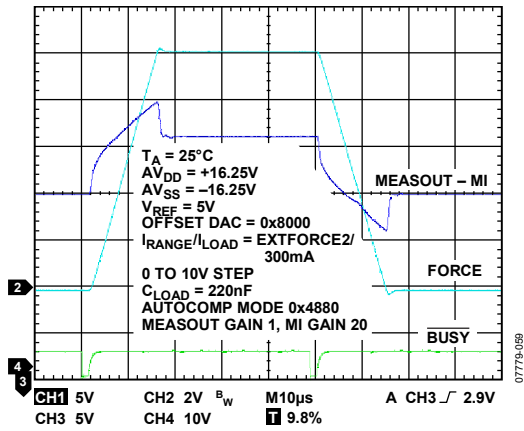


图45. 瞬态响应FVMI模式, EXTFORCE2范围, 自动补偿模式

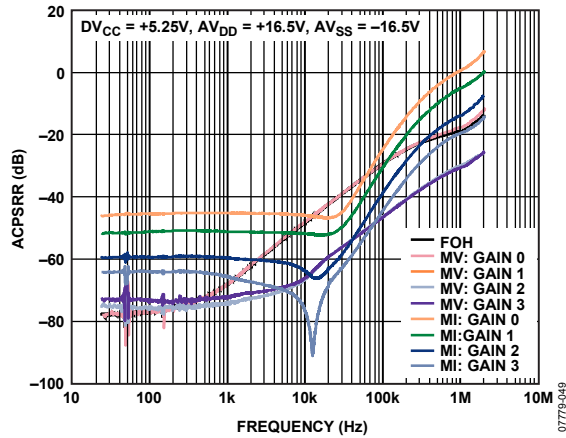


图48. AV_{DD}的ACPSRR与频率的关系

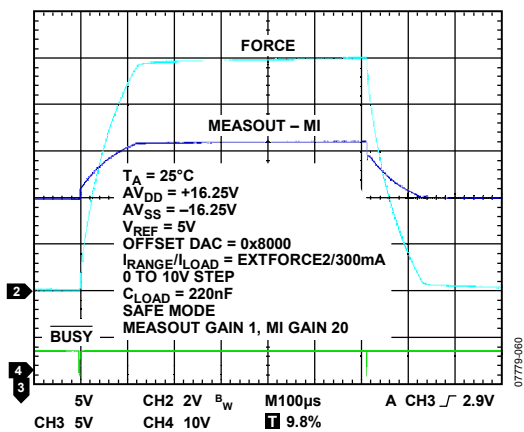


图46. 瞬态响应FVMI模式, EXTFORCE2范围, 安全模式

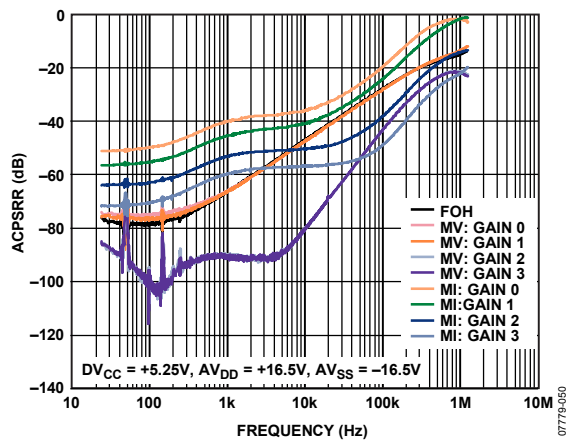


图49. AV_{SS}的ACPSRR与频率的关系

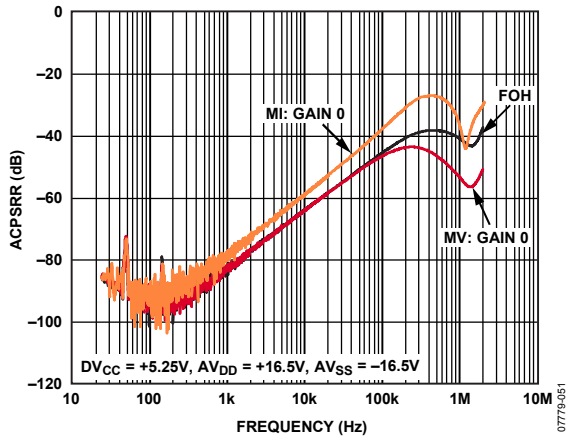


图50. DV_{CC} 的ACPSRR与频率的关系

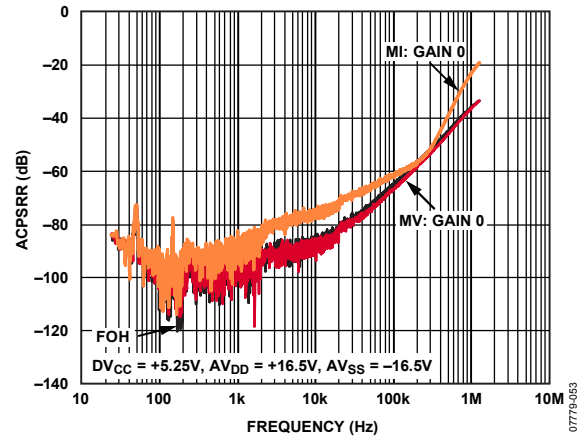


图52. $HCAV_{SSx}$ 的ACPSRR与频率的关系

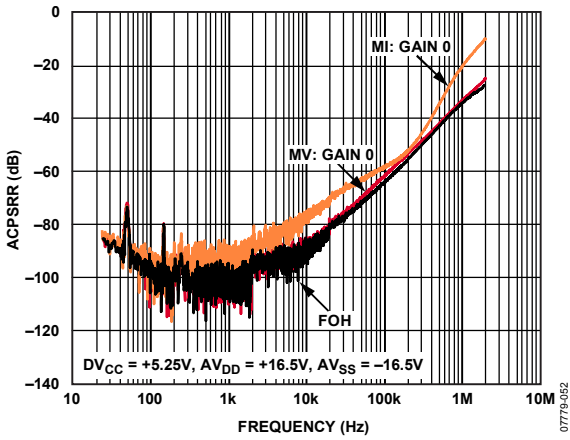


图51. $HCAV_{DDx}$ 的ACPSRR与频率的关系

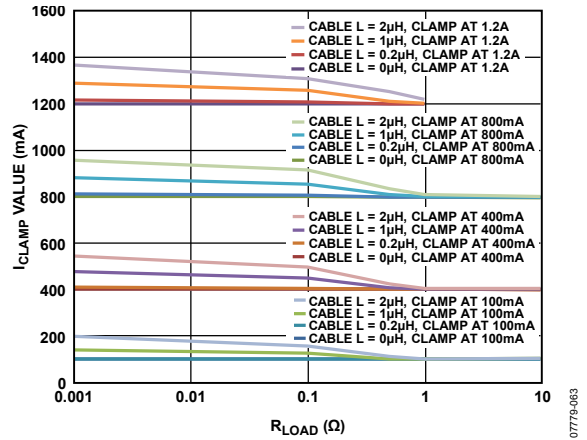


图53. I_{CLAMP} 值与 R_{LOAD} 的关系 - 在1 Ohm 下校准

术语

偏置误差

偏置误差是用于衡量中量程或零电流条件下，实际电压与理想电压之间差值的指标，以毫伏(mV)或满量程范围的百分比(%FSR)表示。

增益误差

增益误差指满量程误差与零电平误差之间的差异，以满量程范围的百分比(%FSR)表示。

$$\text{增益误差} = \text{满量程误差} - \text{零量程误差}$$

其中：

*满量程误差*是满量程条件下，实际电压与理想电压之间的差值。
*零量程误差*是在零量程条件下实际电压与理想电压之间的差值。

线性误差

线性误差也称两点线性度，用于衡量相对于通过满量程范围两点直线的最大偏差；在调整偏置误差和增益误差后进行测量，其单位为毫伏(mV)。

共模(CM)误差

CM误差是放大器输出端因共模输入电压引起的误差，以每伏满量程范围的百分比(%FSVR/V)表示。

箝位限值

箝位限值是指箝位开始完全起作用并限制箝位电压或电流的位置。

漏电流

漏电流是在连接到输出引脚的电路处于高阻态时在输出引脚上测得的电流。

压摆率

压摆率指输出电压的变化率，以伏/微秒(V/μs)表示。

差分非线性(DNL)

DNL指任意两个相邻码之间所测得变化值与理想的1 LSB变化值之间的差异。最大±1 LSB的额定DNL可确保单调性。

输出电压建立时间

输出电压建立时间是指对于一个满量程输入变化，DAC输出建立为指定电平所需的时间量。

数模转换脉冲干扰

数模转换毛刺能量指主编码转换时注入模拟输出的能量，定义为毛刺的面积，用纳伏/秒(nV-sec)表示。通过在0x7FFF和0x8000之间切换DAC寄存器数据来测量。

交流电源抑制比(ACPSRR)

ACPSRR用于衡量器件避免将电源电压引脚上的噪声和杂散信号耦合到开关输出端的能力。器件上的直流电压通过0.2 V p-p正弦波进行调制。输出端信号的幅度与调制幅度的比值称为交流电源抑制比。单位为dB。

V_{STRESS}

V_{STRESS} 是在泄漏测试期间施加到每个引脚的Stress电压。

工作原理

AD5560是一款单通道器件电源，适用于半导体自动测试设备。使用该器件所需的所有DAC电平均可在芯片上获得。

该器件包含可编程模式，可驱动引脚电压并测量相应的电流(FVMI)；电流测量范围很宽，高达 ± 1.2 A。电压检测放大器允许测量DUT电压。测得的电流或电压通过MEASOUT模拟引脚输出。

驱动放大器

驱动放大器是单位增益放大器，其将电压直接驱动到被测器件(DUT)。这种高带宽放大器可以抑制放大器输出端负载瞬变引起的毛刺。放大器的电源轨上裕量和下裕量要求为2.25 V；当满量程电流流过时，所选检测电阻上可能还有 ± 500 mV的压降需要考虑到。

该放大器设计用于驱动高达 ± 1.2 A的高电流，并支持将多个AD5560器件的输出组合在一起，提供超过 ± 1.2 A的电流。

可以对该驱动放大器进行补偿，以确保其在驱动高达160 μ F的DUT电容时保持稳定。

当为带有较大退耦电容的DUT供电时，该器件能够提供超过 ± 1.2 A的瞬态电流。箝位使能引脚(CLEN)允许禁用箝位电路，使得放大器能够对此大电容快速充电。

进行低电流测量时，可以使用额外的控制位(GPO)来切换DUT退耦电容。

HW_INH功能

硬件禁止引脚(HW_INH/LOAD)允许禁用驱动放大器，使输出变为高阻态。此功能也可通过串行接口使用(参见DPS寄存器1中的SW_INH位，地址0x2)。

此引脚也可以配置为LOAD功能，以允许多个器件同步。请注意，也可以选择CLEN或HW_INH用作LOAD功能。

DAC基准电压(VREF)

一个模拟基准输入VREF为所有DAC电平提供必要的基准电压，以产生所需的直流电平。

检测开路(OPEN-SENSE)检测(OSD)警报和箝位

当驱动放大器的驱动和检测线路相互断开时，OSD电路可以保护DUT免受过压影响。

该模块执行与驱动和检测线路相关的三个功能。

- 它将检测线路箝位在驱动线路的可编程阈值电平(加上 V_{BE})范围内，可编程阈值由OSD DAC电平设置。这会限制FORCE

引脚上可能出现的最大或最小电压；它可以被驱动到不高于 $[V(F_{IN} \text{ DAC}) + \text{阈值} + V_{BE}]$ 且不低于 $[V(F_{IN} \text{ DAC}) - \text{阈值} - V_{BE}]$ 的电平。

- 如果驱动线路与检测线路的差值超过阈值电压(OSD DAC电平)，则会触发KELALM上的警报。
- 它将V(驱动 - 检测)电压转换为相对于AGND的电平，以便可以通过MEASOUT引脚进行测量。

OSD电平可在0.62 V至5 V范围内编程(16位OSD DAC加一个二极管压降)。5 V OSD DAC可通过串行接口访问(参见表24的DAC寄存器寻址部分)。使用SW11可将一个10 k Ω 电阻连接在FORCE和SENSE引脚之间。当DUT未就位时，该10 k Ω 电阻可保持驱动/检测连接。当进行测量时，它不应连接，因为这会破坏OSD电路识别FORCE和SENSE之间开路的作用。此外，检测路径有一个2.5 k Ω 串联电阻；因此，如果10 k Ω 开关闭合，在高电流范围内误差可能会变得明显。

被测器件地(DUTGND)

DUTGND为DUT的接地电平。

DUTGND开尔文检测

当DUTGND引脚上的电压与AGND线路相差太多(大于DGS DAC的默认设置1 V)时，KELALM会设置一个标志。该警报触发器可通过串行接口进行编程。警报功能的阈值可使用DUTGND SENSE DAC(DGS DAC)进行编程(参见表24)。

DUTGND引脚有50 μ A上拉电阻，允许警报功能检测DUTGND是否开路。将禁用DUTALM位设置为高电平(寄存器0x6，位10)会禁用50 μ A上拉电阻，并禁用警报功能。警报功能还可以设置为锁存或不锁存(寄存器0x6，位11)。

开尔文警报(KELALM)

当检测或DUTGND线路发生开路时，开漏低电平有效开尔文警报引脚会设置一个标志以通知用户；它可以编程为锁存或不锁存(寄存器0x6，位13、位11、位7)。警报标志的延迟时间为50 μ s。

GPO

GPO引脚可用作外部切换功能的额外控制位，例如在进行低电流测量时切换DUT退耦电容。

而且，GPO引脚内部连接到一个散布在AD5560上的热二极管阵列。诊断寄存器（地址0x7）详细说明了二极管的寻址和位置。这些二极管可用于诊断目的，确定芯片上和包含许多AD5560器件的电路板上的热梯度。选定时，这些二极管的阳极连接到GPO，阴极连接到AGND。AD5560评估板使用ON Semiconductor® ADT7461温度传感器来分析芯片上不同点的温度。

比较器

DUT测量值由两个比较器（CPOL、CPOH）监控。这些比较器对于快速进行“通过不通过”测试很有利。

表6. 比较器输出功能

测试条件	CPOL	CPOH
$(V_{DUT} \text{ 或 } I_{DUT}) > CPH$		0
$(V_{DUT} \text{ 或 } I_{DUT}) < CPH$		1
$(V_{DUT} \text{ 或 } I_{DUT}) > CPL$	1	
$(V_{DUT} \text{ 或 } I_{DUT}) < CPL$	0	
$CPH > (V_{DUT} \text{ 或 } I_{DUT}) > CPL$	1	1

为了尽量减少返回控制器的比较器输出线路，可以将比较器功能更换为窗口比较器，其通过单个引脚CPO提供输出。该引脚与CPOH共用，当通过串行接口配置时，它提供关于测得的DUT电流或电压是在CPL和CPH DAC电平设置的窗口内还是窗口外的信息（参见表24）。

表7. CPO模式下的比较器输出功能

测试条件	CPO输出
$(V_{DUT} \text{ 或 } I_{DUT}) > CPL \text{ 且 } < CPH$	1
$(V_{DUT} \text{ 或 } I_{DUT}) < CPL \text{ 或 } > CPH$	0

电流箝位

芯片上包含高低电流箝位，用于在发生短路时保护DUT。CLH和CLL电平由16位DAC电平设置。箝位的作用是将驱动放大器提供的电流限制在设定水平以内。箝位电路将检测电阻两端的电压（乘以仪表放大器增益10或20）和编程设置的箝位限值进行比较，若超出上限或下限则激活箝位电路，从而确保DUT电流永远不会超过编程设置的箝位限值+满量程电流的10%。

如果超出箝位电平，则会通过锁存的开漏 \overline{CLALM} 引脚设置标志，相应的警报信息可通过SPI接口回读。

箝位电平不应设置为相同的电平，而应设置为至少相差2 V（与MI增益设置无关）。这相当于相差FSCR的10%（MI增益 = 20时）或FSCR的20%（MI增益 = 10时）。它们与0 A电平也应相差1 V。

箝位寄存器将CLL箝位限制在0x0000至0x7FFF范围内；任何超过此值的数字码都被视为0x7FFF。类似地，CLH箝位寄存器限制在0x8000至0xFFFF范围内（见表24）。

箝位警报功能(\overline{CLALM})

当达到箝位限值时， \overline{CLALM} 开漏输出会设置一个标志以通知用户；它可以编程为锁存或不锁存。

箝位使能功能($\overline{CLEN/LOAD}$)

当用大DUT电容为一个器件供电时，引脚15（CLEN）允许用户禁用箝位功能，从而可以提高对该器件的电流驱动，进而加快负载电容的充电时间。CLEN为高电平有效。

此引脚也可以配置为LOAD功能，以允许多个器件同步。请注意，也可以选择CLEN或HW_INH用作LOAD功能。

短路保护

AD5560驱动放大器级每级都有内置的短路保护，如技术规格部分所述。当电流箝位被禁用时，用户必须尽量缩短器件处于短路状态的持续时间（对于所有电流范围）。

Guard放大器

Guard放大器允许用户将要驱动的同轴电缆的屏蔽层驱动到与DUT处电压驱动相同的电平，确保电缆上的轴心与屏蔽层电压降最小，从而最大限度地减少电缆绝缘泄漏引起的误差。

Guard放大器也有警报功能，当保护输出短路时，它会通过开漏KELALM引脚设置标志。警报标志的延迟时间为200 μ s。

Guard放大器输出（GUARD/SYS_DUTGND，引脚43）也可以配置为与SYS_DUTGND引脚相同的功能；为此，必须通过软件将guard放大器置于三态（参见表19的DPS寄存器2）。

补偿电容

驱动放大器可以驱动高达160 μ F的DUT电容。器件提供了四个外部补偿电容(C_{Cx})输入，以确保最大负载电容情况下的稳定性，同时确保建立时间得到优化。此外，器件还提供了五个 C_{Fx} 电容输入，用于跨过检测电阻，以进一步优化稳定性和建立时间性能。AD5560有三种补偿模式：安全模式、自动补偿模式和手动补偿模式，所有这些模式的详细说明参见“驱动放大器稳定性”部分。

使用上述一种模式时，对于从0 pF到160 μ F的任何容性负载，使用建议的补偿电容能够实现最佳性能。

虽然有四个补偿输入引脚和五个前馈电容输入引脚，但只有当用户打算驱动宽范围DUT负载电容时，才会使用到所有电容。在所有不同电压范围和测试条件的组合下，如果DUT负载电容是已知的且固定的，那么可能只需要一组 C_{Cx} 和 C_{Fx} 电容。

表8. 建议的补偿电容选择

电容	值
C_{C0}	100 pF
C_{C1}	100 pF
C_{C2}	330 pF
C_{C3}	3.3 nF
C_{F0}	4.7 nF
C_{F1}	22 nF
C_{F2}	100 nF
C_{F3}	470 nF
C_{F4}	2.2 μ F

C_{Cx} 和 C_{Fx} 引脚的电压范围与FORCE口预期的电压范围相同；因此，电容的选择应考虑到这一点。 C_{Fx} 电容可以具有10%的容差；这种额外的变化会直接影响建立时间，特别是在低电流范围内测量电流时。 C_{Cx} 的容差应 $\leq 5\%$ 。

电流范围选择

集成的薄膜电阻可最大限度地减少外部元件，并支持轻松选择 $\pm 5\mu$ A至 ± 25 mA的电流范围。使用外部电流检测电阻时，可以实现两个更高的电流范围：EXTFORCE1可以驱动高达 ± 1.2 A的电流，而EXTFORCE2可以驱动高达 ± 500 mA的电流。当满量程电流流过时，所选检测电阻上的压降为 ± 500 mV。

测量电流的放大器有两个增益设置，10和20。这两个增益设置允许用户通过或大或小的电压摆幅实现额定电流范围。增益为20的设置适用于5 V基准电压源，增益为10的设置适用于2.5 V基准电压源。两种组合都可确保实现额定电流范围。其他VREF/增益设置组合只能用于实现较小的电流范围。试图实现比额定范围更大的电流范围可能会超出了AD5560的预期工作范围。

R_{SENSE} 两端的最大保证电压为 ± 0.64 V（增益为20）或 ± 0.7 V（增益为10）。

电流范围选择

对于超过1200 mA的电流，可以使用组合模式，即把多个器件组合在一起以获得更高的电流。在组合模式下，环路由主AD5560控制。对于此模式，该环路可驱动最大160 μ F的电容。有两种方法可将通道组合在一起，具体说明参见“主器件和从器件处于电压驱动(FV)模式”部分和“主器件处于FV模式、从器件处于电流驱动(FI)模式”部分。

主器件和从器件处于电压驱动(FV)模式

所有器件均处于电压驱动(FV)模式。一个器件充当主器件，其他器件充当从器件。通过这种方式连接，可以将任何器件配置为主器件。这里，主器件的MASTER_OUT引脚连接到驱动放大器的输出，并且它为各从驱动放大器提供输入（通过SLAVE_IN引脚）。所有器件都在外部连接到DUT。为了平均分配电流，每条连接到DUT的路径之间必须有良好的匹配。DPS寄存器2的设置为：主器件 = 0x0000，从器件 = 0x0400。从器件应禁用箝位。

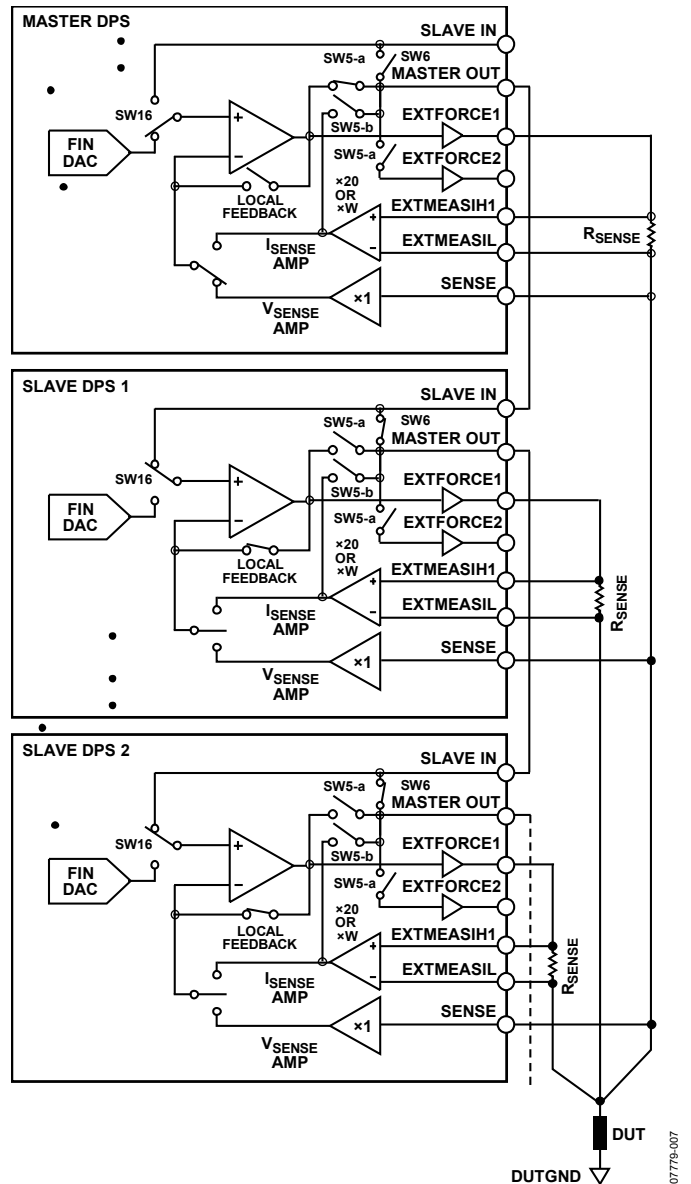


图54. 高电流组合模式的简化框图

主器件处于FV模式、从器件处于电流驱动(FI)模式

主器件处于FV模式，所有从器件处于电流驱动(FI)模式。主器件的电流测量输出(MASTER_OUT)施加于所有从器件的输入(SLAVE_IN)，从器件充当跟随器。在组合模式的所有器件中，所有通道平均分配电流。因为从器件是电流驱动的，所以DUT路径匹配并不是那么重要。DPS寄存器2的设置为：主器件 = 0x0200，从器件 = 0x0600。从器件应禁用箝位。

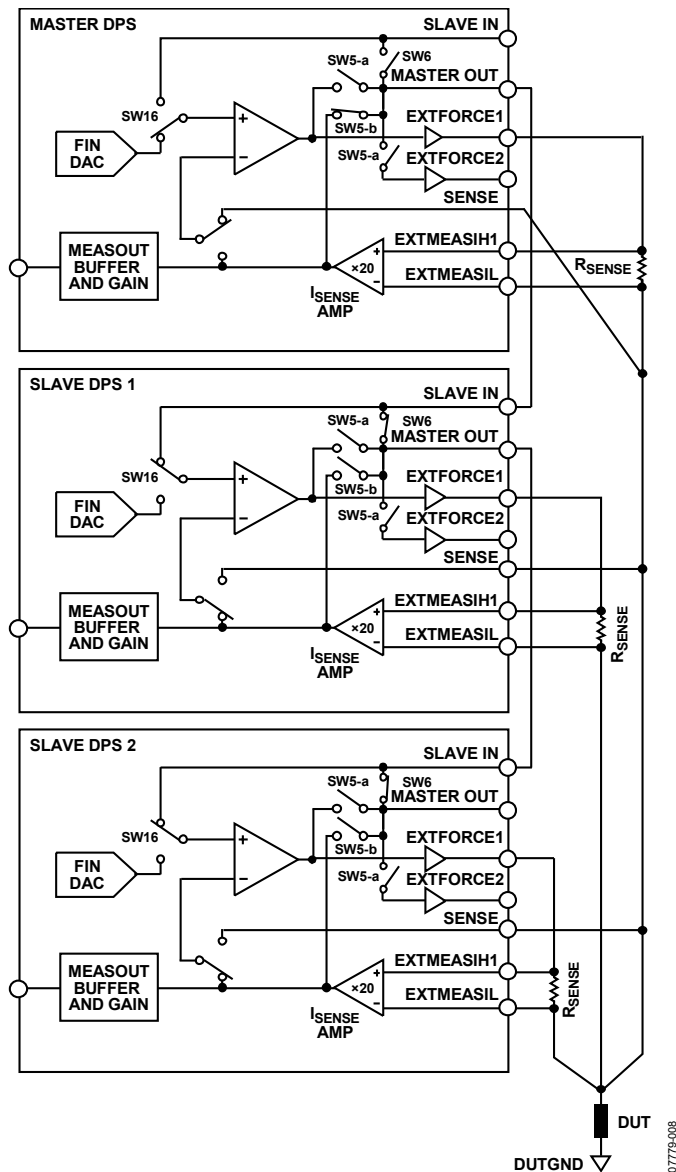


图55. 组合模式的简化框图，使用FV/FI组合

EXTFORCE1、EXTFORCE2或 ± 25 mA范围可用于组合模式。因此，可以将器件组合以获得高电压/高电流组合或低电压/高电流组合。

例如，组合5个使用25 mA范围的25 V/25 mA器件可实现25 V/625 mA范围，而5个使用EXTFORCE2路径的15 V/200 mA器件可实现15 V/1 A范围。同样，组合4个使用EXTFORCE1路径的3.5 V/1.2 A器件可产生3.5 V/4.8 A DPS。

组合模式的理想配置顺序

采用以下步骤使器件进入和退出组合模式：

1. 选择主器件并驱动0 V输出，对应零电流。
2. 选择从器件DPS 1并将其置于从器件模式（通过SW-INH或HW_INH将从器件保持在高阻模式，直到准备好组合为止）。
3. 选择以电流或电压模式进行组合。
4. 对从器件链中的每个器件重复步骤2和步骤3。
5. 将所需输出电压配置到主器件。其他器件按编程设置复制电压或电流。

要想解除组合模式，应将主器件再次设置为驱动0 V输出。移除器件的过程应与步骤1到步骤5相反。

请注意，这在实践中可能并非总能驱动得了负载；因此，在驱动负载时也可以组合和解除组合。只需确保从器件处于高阻模式，同时将其配置为所需范围和组合设置。

组合模式仅适用于 ± 25 mA范围和两个高电流范围EXTFORCE1和EXTFORCE2。因此，在低电流下需要精确测量时，用户应从组合中移除从器件，并移动到适当的较低电流范围以进行测量。同样，如果需要，从器件可以回到组合中。

组合模式补偿

组合时，应从器件设置为最快响应。

当从器件处于FI模式时，AD5560驱动放大器会覆盖其他补偿设置而强制执行 $C_{Fx} = 0$ 、 $R_z = 0$ 和 $g_{mx} \leq 1$ 。这是在驱动放大器内部完成的；因此，回读不会显示驱动放大器内部的信号，实际上发生了变化。

系统驱动/检测开关

系统驱动/检测开关可轻松连接中央或系统参数测量单元(PMU)，以进行校准或其他测量。

被测系统器件地(SYS_DUTGND)开关与GUARD/SYS_DUTGND引脚（引脚43）共用。寻址详细信息参见表19中的DPS寄存器2。

芯片温度传感器和热关断

AD5560有三种类型的温度传感器。

- 第一种是MEASOUT引脚上提供的温度传感器，其以电压表示。标称25°C时，此传感器的读数为1.54 V；其温度系数为4.7 mV/°C。此传感器在关断模式下有效。

$$\text{芯片温度} = (V_{\text{MEASOUT}}(T_{\text{SENSE}}) - 1.54)/0.0047 + 25^\circ\text{C}$$

基于25°C时的典型温度传感器输出电压和输出比例因子。

- 第二种类型的温度传感器与器件中的热关断特性有关。这里，传感器位于使能功率驱动级的中间，用于触发热关断。热关断特性仅检测功率级，其检测的功率驱动级由具体工作的输出级决定。

如果选择<25 mA的范围，则监控EXTFORCE1传感器。EXTFORCE1功率级本身由三个相同的输出级组成，但热关断仅由其中一级(EXTFORCE1B)激活。类似地，EXTFORCE2级由两个相同的输出级组成，但热关断仅由其中一级(EXTFORCE2A)激活。

热关断电路监控这些传感器，如果芯片温度超过可编程阈值温度(100°C、110°C、120°C、130°C(默认值))，器件将会通过禁止驱动放大器级、清除DPS寄存器1中的SW-INH并通过开漏TMPALM引脚(其可编程为锁存或不锁存)设置过温事件标志来保护自己。通过在诊断寄存器中加以选择，这些温度传感器可以通过MEASOUT引脚读取(表23，VPTAT为低电平或VPTAT为高电平)。读数以电压表示并与温度成比例。这些电压必须参考VTSD基准电压(见表23)，后者也是通过MEASOUT提供。这组传感器在关断模式下无效。

$$\text{Die Temp}_y = \{(V_{\text{PTAT}_x} - V_{\text{TSD_low}})/(V_{\text{TSD_high}} - V_{\text{TSD_low}})/(Temp_{\text{high}} - Temp_{\text{low}})\} + Temp_{\text{low}}$$

其中：

x 、 y 为(高，NPN)和(低，PNP)。

$$Temp_{\text{low}} = -273^\circ\text{C}。$$

$$Temp_{\text{high}} = +130^\circ\text{C}。$$

- 第三组温度传感器是散布在芯片上的温度二极管阵列。这些二极管允许用户评估芯片不同部分的温度，对于确定芯片上的温度梯度以。当器件工作在高功耗时，对于查看具体部分的温度非常有用。有关热二极管阵列和位置的更多信息，请参见表23中的诊断寄存器部分。

这些二极管可以复用输出到GPO引脚上。诊断寄存器(地址0x7)详细说明了二极管的寻址和位置。这些二极管可用于诊断目的，确定芯片上和包含许多AD5560器件的电路板上的热梯度。选定时，各二极管的阳极连接到GPO，阴极连接到AGND。AD5560评估板使用ON Semiconductor ADT7461温度传感器来分析芯片上不同点的温度。

注意，当发生热关断时，由于驱动放大器被禁止或处于三态，所以需要用户干预来重新激活器件。必须清除温度警报标志，方法是对寄存器地址0x44(警报状态和清除警报状态寄存器，表25)发出读取命令，然后对DPS寄存器1执行新的写操作(SW-INH = 1)以重新使能驱动放大器。

另请参阅“散热考虑”部分。

测量输出(MEASOUT)

测得的DUT电压、电流(DUT电流的电压表示)、 K_{SENSE} 或芯片温度通过MEASOUT提供(相对于AGND)。默认MEASOUT范围是指电压测量和电流测量的电压输出范围(标称值为±12.81 V，取决于基准电压和偏置DAC)，并且需要考虑超范围以支持系统误差校正。

串行接口允许用户选择另一个MEASOUT范围($1.025 \times V_{\text{REF}}$ ，相对于AGND)；该范围适用于输入范围较小的ADC。

为了支持系统误差校正，驱动功能还有额外的增益。如果按预期使用此超范围，MEASOUT的输出范围将相应进行调整。

MEASOUT线路可以通过串行接口置于三态。

使用低电源电压时，要确保所需的电压驱动范围有足够的上下裕量。

V_{MID} 电压

测量电流放大器模块使用中间码电压(V_{MID})使电流范围的中心为0 A。为了确保实现额定电流范围，可以使用默认值以外的偏置DAC设置。 V_{MID} 对应于0x8000或DAC中间码值，即偏置DAC设置所设定的电压范围的中间值(参见表15和图56)。

$$V_{\text{MID}} = 5.125 \times V_{\text{REF}} \times (32,768/2^{16}) - (5.125 \times V_{\text{REF}} \times (\text{OFFSET_DAC_CODE}/2^{16}))$$

或

$$V_{\text{MID}} = 5.125 \times V_{\text{REF}} \times ((32,768 - \text{Offset DAC})/2^{16})$$

V_{MIN} 是电路其他部分使用的另一个重要电压电平。当使用MEASOUT增益0.2时， V_{MIN} 电平用于调整电压范围；因此，在选择电源轨时，确保有足够的下裕量非常重要，这样就不会侵犯 V_{MIN} 电平（这里使用的高压DAC放大器需要大约2 V的

下裕量，相对于 AV_{SS} ）。详情参见“选择AVDD/AVSS电源轨”部分。

$$V_{MIN} = -5.125 \times VREF \times (OFFSET_DAC_CODE/2^{16})$$

表9. MEASOUT输出范围

MEASOUT功能 GAIN1 = 0, MEASOUT增益 = 1			转换函数	输出电压范围 ¹		
				偏置DAC = 0x0	偏置DAC = 0x8000	偏置DAC = 0xE000
测量电压(MV)			$\pm V_{DUT}$	0 V至25.62 V	± 12.81 V	-22.42 V至+3.2 V
测量电流(MI)	GAIN0 = 0	MI增益= 20	$(I_{DUT} \times R_{SENSE} \times 20) + V_{MID}$	0 V至25.62 V	± 12.81 V	-22.42 V至+3.2 V
	GAIN0 = 1	MI增益= 10	$(I_{DUT} \times R_{SENSE} \times 10) + V_{MID}$	0 V至12.81 V ($V_{REF} = 2.5$ V)	± 6.4 V ($V_{REF} = 2.5$ V)	-11.2 V至+1.6 V ($V_{REF} = 2.5$ V)

¹ 除非另有说明， $VREF = 5$ V。

表10.

MEASOUT功能 GAIN1 = 1, MEASOUT增益 = 0.2			转换函数	输出电压范围 ^{1,2}
测量电压(MV)				
测量电压 (MV)	GAIN0 = 0	MI增益= 20	$(I_{DUT} \times R_{SENSE} \times 20 \times 0.2) + 0.5125 \times VREF$	0 V至5.12 V (± 2.56 V, 以2.56 V为中心) (包括超范围)
	GAIN0 = 1	MI增益= 10	$(I_{DUT} \times R_{SENSE} \times 10 \times 0.2) + 0.5125 \times VREF$	1.28 V至3.84 V (± 1.28 V, 以2.56 V为中心) 0 V至2.56 V (± 1.28 V, 以1.28 V为中心) ($V_{REF} = 2.5$ V)

¹ 除非另有说明， $VREF = 5$ V。

² 偏置DAC设置不影响输出电压范围。

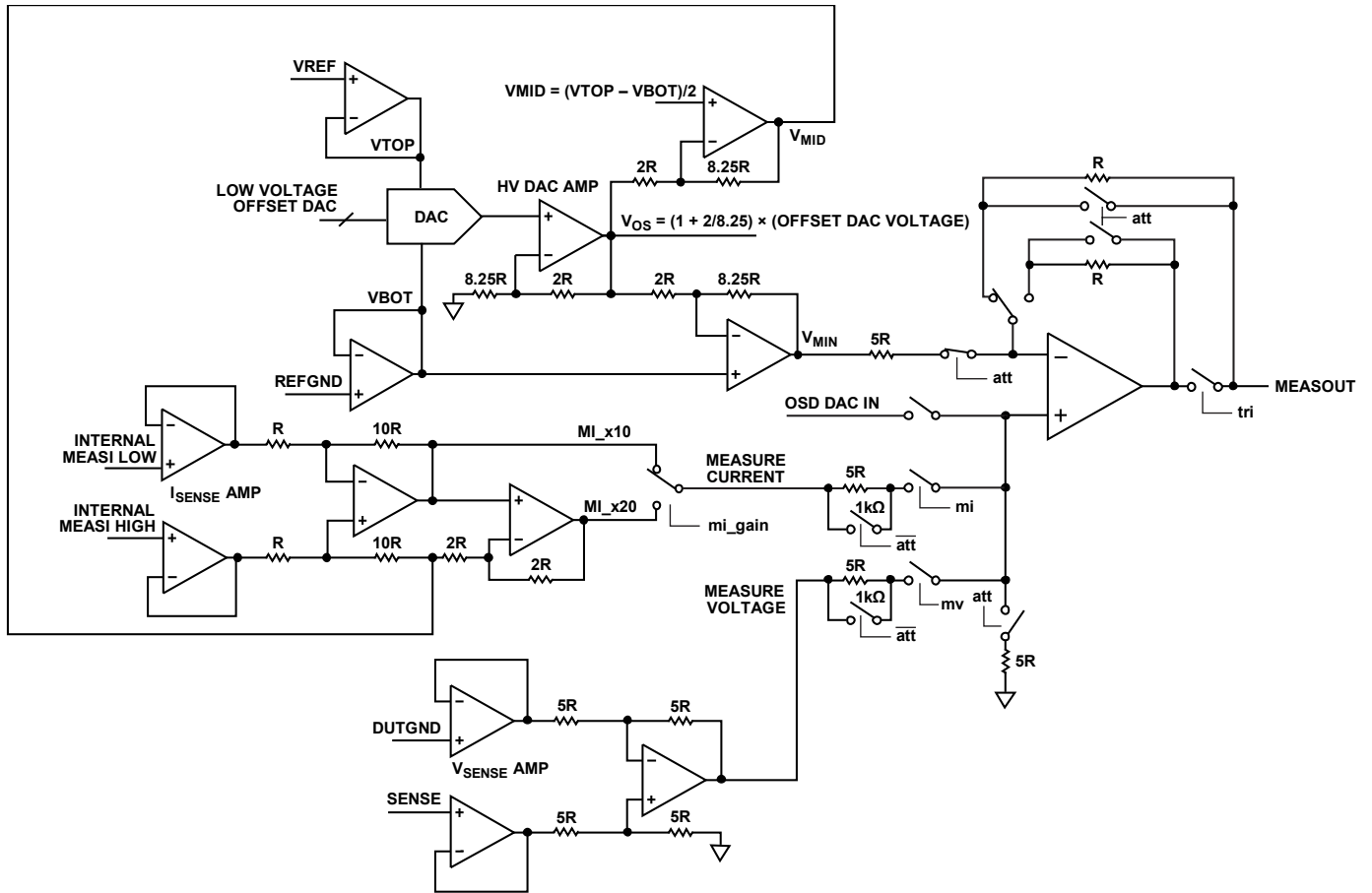
表11. 可配合AD5560使用的ADC和ADC驱动器¹

产品型号	分辨率	采样速率	通道	AIN范围 ²	接口	ADC驱动器	多路复用器 ³	封装
AD7685	16	250 kSPS	1	0 V至VREF	串行、SPI	ADA4841-1、 ADA4841-2、	ADG704、 ADG708	MSOP、LFCSP
AD7686	16	500 kSPS	1	0 V至VREF	串行、SPI	ADA4841-1、 ADA4841-2、	ADG704、 ADG708	MSOP、LFCSP
AD7693	16	500 kSPS	1	-VREF至+VREF	串行、SPI	ADA4841-1、 ADA4841-2、 ADA4941-1	ADG1404、 ADG1408、 ADG1204	MSOP、LFCSP
AD7610	16	250 kSPS	1	双极性10 V, 双极性5 V, 单极性10 V, 单极性5 V	串行、并行	AD8021	ADG1404、 ADG1408、 ADG1204	LFCSP、LQFP
AD7655	16	1 MSPS	4	0 V至5 V	串行、SPI	ADA4841-1、 ADA4841-2、 AD8021		LQFP、LFCSP

¹ 适合与AD5560一起使用的ADC、ADC驱动器和多路复用器的一部分。更多选择请访问<http://www.analog.com/cn>。

² 不要让MEASOUT输出范围超过ADC的AIN范围。

³ 为了在多个DPS通道之间共享ADC，请注意多路复用器并非绝对必要，因为AD5560 MEASOUT路径具有三态模式。



NOTES

1. att: ATTENUATION FOR EXTERNAL MEASOUT × 0.20 FOR OUTPUT VOLTAGE RANGE 0V TO 5.125V (WITH OVERRANGE) (VREF = 5V).
 tri: TRISTATE MODE
 mv: MEASURE VOLTAGE
 mi: MEASURE CURRENT
 mi_gain: MEASURE I GAIN SELECTION

图56. MI、MV和MEASOUT模块，展示了增益设置和偏置DAC影响

07779-009

驱动放大器稳定性

驱动放大器有三种配置模式：安全模式、自动补偿模式和手动补偿模式。手动补偿模式优先级最高，其次是安全模式，再次是自动补偿模式。

安全模式

通过补偿寄存器1（见表20）选择，该模式可确保驱动放大器在所有条件下保持稳定。在负载未知的情况下，此模式很有用，但会导致响应缓慢。这是AD5560的上电默认模式。

自动补偿模式

使用此模式时，用户输入 C_R 和ESR值，AD5560针对这些负载条件确定最合适的补偿方案。选择的补偿是为了实现交流响应与稳定性的最佳平衡。

手动补偿模式

此模式允许访问所有内部可编程参数以配置极点/零点，这会影响环路的动态性能。这些变量列于表12和表13中。

图57显示了驱动放大器模块的更多细节。

表12. 外部变量

名称	描述	最小值	最大值
C_R	ESR有影响的DUT电容	10 nF	160 μ F
R_C	与 C_R 串联的ESR	1 m Ω	10 Ω
C_D	ESR可忽略不计的DUT电容	100 pF	10 nF
R_D	DUT处的负载电阻	\sim 2 Ω	无限大
I_R	电流范围	\pm 5 μ A	\pm 1.2 A

表13. 内部变量

名称	描述	最小值	最大值
R_Z	与 C_{C0} 串联的电阻，其贡献一个零点	500 Ω	1.6 M Ω
R_p	接8 pF的电阻，贡献一个额外的极点	200 Ω	1 M Ω
$C_{C0}:C_{C3}$	确保无条件稳定的电容	100 pF	100 nF
$C_{F0}:C_{F4}$	优化不同 C_R 、 C_D 的交流性能的电容器	4.7 nF	10 μ F
g_{mx}	驱动放大器输入级的跨导	40 μ A/V	900 μ A/V

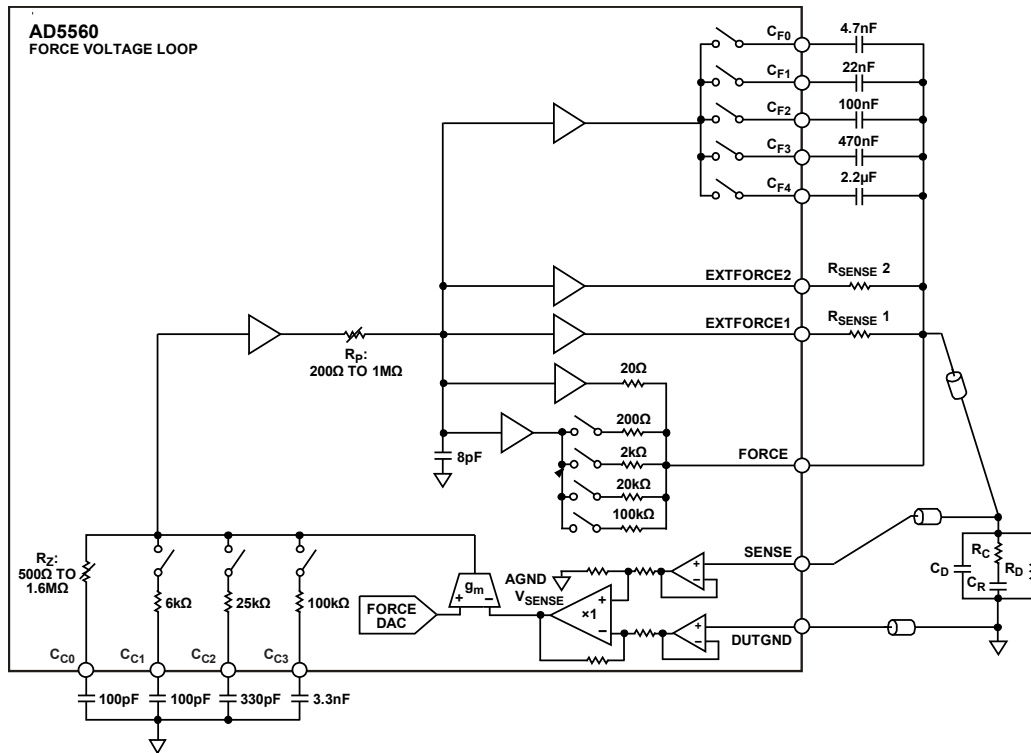


图57. 驱动放大器环路框图

典型系统中的极点和零点

典型闭环系统的反馈路径中有一个主导极点,提供-20 dB/十倍频程的增益滚降和90°相移,使得在有保守的90°相位裕量的地方增益降至0 dB。

AD5560有补偿选项来帮助应对DPS所面临的各种负载条件。

尽量减少外部补偿元件

请注意,根据负载条件的范围,并非所有外部电容都是必需的。

C_{F_x} 引脚

外部 C_{F_x} 引脚有五个。自动补偿模式会使用所有五个引脚,根据所驱动的负载选择合适的电容。为减少元件数量,可以只将一个电容(例如 C_{F_2})连接到 C_{F_2} 、 C_{F_1} 和 C_{F_0} 引脚。因此,当选择最小的三个外部电容中的任何一个时,使用的实际电容是相同的,因为它连接到所有三个引脚。这样做的缺点是较大的 C_{F_2} 电容会大于最佳值,并且可能增加整个电路的建立时间(特别是测量电流)。

C_{C_x} 引脚

为使AD5560在0 pF至160 μ F的任何未知电容下保持稳定,所有四个 C_{C_x} 电容都是必需的。但是,如果负载范围为0 pF至20 μ F,则可以省略 C_{C_3} 。同样,如果负载范围为0 pF至2.2 μ F,则可以省略 C_{C_2} 和 C_{C_3} 。自动补偿模式下只需要 C_{C_0} 。

请注意,安全模式可使器件在0 pF至160 μ F的任何负载下保持稳定,故会接入所有四个 C_{C_x} 电容。只有当所有四个电容都存在时,才能确保160 μ F的稳定性。否则,能够保持稳定的最大电容将降至20 μ F、2.2 μ F或220 nF,具体取决于缺少哪些电容。

AD5560中的额外极点和零点

C_{C_0} 的影响

C_{C_0} 始终开启。除 C_{C_0} 外,还可以连接 C_{C_3} 、 C_{C_2} 和 C_{C_1} 以减慢驱动放大器环路。在 ± 500 mA范围内,考虑一个较小负载电容,当仅连接 C_{C_0} 时,交流增益与相位响应的关系导致相位裕量约为90°,单位增益带宽(UGB)约为400 kHz。

C_{F_x} 的影响

AD5560的输出经过检测电阻到达DUT。与负载电容耦合后,该检测电阻可作为低通滤波器,导致相移增加和相位裕量降低(特别是在低电流范围内,这种情况下检测电阻较大)。

将一个电容与该检测电阻并联可为DUT提供交流前馈路径。因此,在高频时,DUT通过 C_{F_x} 电容而不是通过检测电阻驱动。

注意,每个 C_{F_x} 输出都有大约3 Ω 的输出阻抗。与低电流范围的检测电阻相比,这非常小,但对于最高电流范围则不然。因此, C_{F_x} 电容在低电流范围下最有效,但在较高电流范围下效益减小。

如驱动放大器示意图所示(见图57),有一个极点在 $1/(R_{SENSE} \times [C_{F_x} + C_R])$,有一个零点在 $1/[R_{SENSE} \times C_{F_x}]$ 。因此,每个 C_{F_x} 输出的输出阻抗(约为1 Ω)会限制使用 C_{F_x} 电容所获得的改进程度。对于大负载电容, $-1/[1 \Omega \times CR]$ 处还有一个极点,高于该极点时相位改善消失。如果DUT还有电缆电阻,或者 C_{F_x} 有相当大的ESR,则应将其加到1 Ω 上来计算极点频率。

如果选择的 C_{F_x} 大于负载电容,它将对建立时间的长短起主导作用,导致整个电路的建立时间变慢。另外,它会直接影响测量电流所需的时间($R_{SENSE} \times C_{F_x}$)。

R_Z 的影响

当负载电容已知时, R_Z 可用来优化AD5560的响应。 C_{F_x} 缓冲器具有大约1 Ω 的输出阻抗,好比有一些额外的电阻加到了DUT上。仍可能有一个与该电阻和负载电容 C_R 相关的输出极点, $[R_0 \times C_R]$ (其中 R_0 = 检测电阻、 C_{F_x} 输出阻抗、 C_{F_x} 电容ESR和DUT电缆电阻的串联/并联组合)。这对于任何电流范围下的较大负载电容都是特别明显的。通过设置 R_Z (与 C_{C_0} 串联)来设置环路响应中的零点,可以抵消此极点。高于频率 $1/[C_{C_0} \times R_Z]$ 时,串联电阻和电容开始呈阻性而非容性, C_{C_0} 贡献的90°相移和20 dB/十倍频程不再适用。注意,为了利用 R_Z 零点抵消负载极点,必须知道负载极点确实存在。添加零点以抵消不存在的极点会导致振荡(如果预期的负载电容不存在)。此外,建议避免产生低于极点频率的零点频率;相反,零点频率可以比计算得到的极点频率高2倍或3倍。

R_p 的影响

当存在一个具有相当大ESR的负载电容时, R_p 可用来确保电路稳定性。高于频率 $1/[C_R \times R_C]$ 时,DUT开始呈阻性。DUT电容的ESR R_C 在该频率处贡献一个零点。当用户利用 R_Z 零点抵消负载极点时,负载电容 C_R 可以用来稳定系统。正如在这些情况下缺少 C_R 可能引起振荡一样,使用非零 R_Z 时,ESR R_C 的存在会引起稳定性问题。这种情况在有较大 C_R 和较大 R_C 时最有可能发生。

R_p 电阻就是为了解决此问题。同样，谨慎的做法是不用 R_z 抵消精确一致的极点/零点，而是允许零点为极点频率的2倍到3倍。使用 R_z 抵消负载极点时最好采取非常保守的做法。选择高零点频率以避免增益曲线中的平坦部位来扩展带宽，并在选择 R_p 产生极点时保守一些。比如将 R_z 零点设置为精确抵消频率的5倍， R_p 极点设置为精确抵消频率的2倍左右。这里的最佳解决方案是使用低ESR的高质量电容来避免这种复杂性。

补偿策略

确保未知电容的稳定性达到最大值

如果AD5560必须在从负载电容到上限的负载电容范围内保持稳定，则应选择手动补偿模式，并在补偿寄存器2中，根据表14所列的最大负载电容设置参数。

表14. 针对未知值到某个最大值的负载电容范围的建议补偿设置

电容		$g_{m[1:0]}$	$R_{p[2:0]}$	$R_{z[2:0]}$	$C_{c[3:1]}$	$C_{f[2:0]}$
最小值	最大值					
0	0.22 μ F	2	0	0	000	2
0	2.2 μ F	2	0	0	001	3
0	10 μ F	2	0	0	010	4
0	20 μ F	2	0	0	011	4
0	160 μ F	2	0	0	111	4

表14假设 C_{cx} 和 C_{fx} 电容值是表8中建议的值。

在从负载电容到较大负载电容的各种负载电容情况下使电路保持稳定，意味着负载电容较小时，电路会有过度补偿，而负载电容较大时，电路会补偿不足，或者两者兼而有之。之前的选择设置以及建议的电容值是两者之间的折衷。对于最大负载电容降低相位裕量，可以增加系统带宽，这意味着在负载电流瞬态条件下性能会更好。缺点是在较大DAC阶跃期间会有更多过冲。若要以建立时间为代价来降低过冲，可能需要在进行较大DAC阶跃之前临时切换到大约5倍或10倍的电容范围。

针对已知电容使用自动补偿模式优化性能

为在特定电容条件下获得良好性能，自动补偿模式须决定应选择何种 g_{mx} 、 C_{cx} 、 C_{fx} 、 R_z 和 R_p 值。DUT电容及其ESR都需要知道。为避免产生振荡，不应高估电容，且不应低估ESR。使用手动补偿寄存器时，采取以下步骤确定补偿设置（此算法是自动补偿方法所基于的算法）：

- 使用 C_R （带串联ESR的负载电容）和 R_C （该负载电容的ESR）作为输入。
- 假设 C_R 未被高估且 R_C 也未被低估。（不过，当ESR R_C 明确具有频率相关性时，出现在谐振频率附近的最低的 R_C 可能有更好的表现。但是，不要低估此ESR）。
 - C_{C0} 为建议使用的100 pF。
 - C_{Fx} 电容值为建议值，可以扩大到2.2 μ F (C_{F4})。为使小容性负载有更快建立时间，应使用较小的 C_{Fx} 值，如 C_{F3} 和 C_{F2} 。如果不包含某个电容，应将相应的 C_{Fx} 引脚短接至所需要的电容。
 - 从AD5560到DUT（例如电缆）有大约1 Ω 的寄生电阻 R_C ； $R_C = 1 \Omega$ 。
- 选择 $g_{m[1:0]} = 2$ 且 $C_{c[3:1]} = 000$ 。这使得驱动放大器的输入级具有 $g_{mx} = 300 \mu$ A/V；取消选择补偿电容 C_{C1} 、 C_{C2} 、 C_{C3} ，使得只有 C_{C0} 有效。
- 从0到4选择 $C_{f[2:0]}$ 值，以选择小于 R_C 的最大 C_{Fx} 电容。
- 如果 $C_R < 100$ nF，则设置 $R_{z[2:0]} = 0$ ， $R_{p[2:0]} = 0$ 。算法结束。
- 使用以下步骤计算到DUT的阻性阻抗 R_0 ：
 - 根据选定的电流范围，使用 $R_S = 0.5 V/I_{RANGE}$ 计算检测电阻 R_S 。
 - 通过 C_{Fx} 电容计算输出阻抗 R_F ，如下所示：

$$R_F = 1.2 \Omega + (C_{Fx} \text{ 电容的ESR})$$
 - 通过大容性负载的 C_{Fx} 缓冲器计算 R_{FM} ，其为 R_F 的修改值，考虑到了频率相关的峰值，如下所示：

$$R_{FM} = R_F / (1 + [2 \times (C_{Fx} / 2.2 \mu\text{F})])$$
 也就是说，当所选择的 C_{Fx} 电容与2.2 μ F相比较小时， R_{FM} 最多比 R_F 小3倍。
然后计算

$$R_0 = R_C + (R_S || R_{FM})$$
 其中 R_C 值来自步骤2中的假设。
- 如果 $R_C > (R_0/5)$ ，那么ESR足以使DUT呈阻性。选择 $R_{z[2:0]} = 0$ ， $R_{p[2:0]} = 0$ 。算法结束。
- 根据 $F_{ug} = g_{mx} / 2\pi C_{C0}$ 计算单位增益频率(F_{ug})，即驱动放大器的理想单位增益频率。使用先前建议的值 ($g_{m[1:0]} = 2$ ， $g_{mx} = 300 \mu$ A/V且 $C_{C0} = 100$ pF)， F_{ug} 计算结果为480 kHz。
- 使用 $F_p = 1 / (2\pi R_0 C_{C0})$ 计算负载极点频率 F_p 。

10. 使用 $F_z = 1/(2\pi R_C C_r)$ 计算ESR零点频率 F_z 。
11. 如果 $F_p > F_{ug}$, 则负载极点高于AD5560的带宽。选择 $R_{z[2:0]} = 0$ 、 $R_{p[2:0]} = 0$ 将其忽略。算法结束。
12. 如果 $R_C < (R_0/25)$, 则ESR可以忽略不计。尝试用 R_z 零点抵消负载极点。选择 $2 \times F_p$ 的理想零点频率以提供一些安全裕度, 然后选择 $R_{z[2:0]}$ 值以获得对数尺度上最接近的频率。算法结束。
13. 否则, 这将是一个麻烦的窗口, 其中不能忽略负载极点和负载零点。使用以下步骤:
 - 为抵消 F_p 处的负载极点, 应选择 $6 \times F_p$ 的理想零点频率 (这比之前建议的 $2 \times F_p$ 更保守, 但更有可能因为计算错误而出错)。然后选择 $R_{z[2:0]}$ 值以提供对数尺度上最接近该理想频率 $6 \times F_p$ 的零点。
 - 为抵消 F_z 处的ESR零点, 应选择 $2 \times F_z$ 的理想极点频率。
 - 然后选择 $R_{p[2:0]}$ 值以提供对数尺度上最接近该理想频率 $2 \times F_z$ 的极点。算法结束。

调整自动补偿模式

自动补偿算法假设从AD5560到DUT有 1Ω 的电阻 (R_C)。如果特定应用的电阻与此相去很远, 那么自动补偿算法可能不是最优的。

如果使用自动补偿算法作为起点, 高估 C_r 电容并低估ESR R_C 可能会使得响应速度更快, 但可能引起振荡。低估 C_r 并高估 R_C 更有可能减慢速度并降低相位裕量, 但不会产生振荡。

两害相权, 通常建议以简单为妙。与其插入相似频率的极点和零点, 不如根本不添加。设置 $R_{p[2:0]} = R_{z[2:0]} = 0$ 以将其推到AD5560带宽之外。

处理并联负载电容

如果负载电容由两个ESR不同的并联电容组成, 则单位增益带宽下的总复阻抗非常有可能以较大的电容及其ESR为主。假设不存在较小电容一般更安全且更简单。

较复杂的替代方案是计算预期单位增益带宽下的总阻抗, 并利用它来计算在该特定频率下具有相同复阻抗的等效串联 C_r 和 R_C 。

DAC电平

该器件包含运行所需的所有专用DAC电平: 一个16位DAC用于驱动放大器, 两个16位DAC用于钳位高电平和低电平, 两个16位DAC用于比较器高电平和低电平, 一个16位DAC用于设置可编程开路检测电压, 一个16位偏置DAC用于偏置或偏移片内多个DAC (FORCE、CLL、CLH、CPL、CPH)。

驱动和比较器DAC

主驱动放大器DAC的架构由一个16位R-2R DAC组成, 而比较器DAC为电阻串DAC后接输出缓冲放大器。这种电阻串结构保证了DAC的单调性。载入DAC寄存器的16位二进制数字码决定抽取电阻串上哪个节点的电压以供给输出放大器。

比较器DAC的布置类似。驱动和比较器DAC具有25.62 V的范围, 包括超范围, 支持通过校准消除偏置和增益误差。

这些16位DAC的转换函数为

$$V_{OUT} = 5.125 \times VREF \times \left(\frac{DAC_CODE}{2^{16}} \right) - 5.125 \times VREF \times \left(\frac{OFFSET_DAC_CODE}{2^{16}} \right) + DUTGND$$

其中DAC CODE为X2 (参见“偏置和增益寄存器”部分)。

箝位DAC

箝位DAC的架构由一个16位电阻串DAC和一个输出缓冲放大器组成。这种电阻串结构保证了DAC的单调性。载入DAC寄存器的16位二进制数字码决定抽取电阻串上哪个节点的电压以供给输出放大器。

箝位DAC具有25.62 V的范围, 包括超范围, 支持通过校准消除偏置和增益误差。

这些16位DAC的转换函数为

$$V_{CLH}, V_{CLL} = 5.125 \times V_{REF} \times \left(\frac{DAC\ CODE}{2^{16}} \right) - 5.125 \times V_{REF} \times \left(\frac{OFFSET_DAC_CODE}{2^{16}} \right) + DUTGND$$

箝位电流值的转换函数为

$$I_{CLL}, I_{CLH} = \frac{5.125 \times V_{REF} \times \left(\frac{DAC\ CODE - 32768}{2^{16}} \right)}{R_{SENSE} \times MI_AMP_GAIN}$$

其中：

R_{SENSE} 为检测电阻。

MI_AMP_GAIN 为MI放大器的增益（10或20）。

OSD DAC

OSD DAC是一个16位DAC功能，同样是一个保证单调性的电阻串DAC。载入DAC寄存器的16位二进制数字码决定抽取电阻串上哪个节点的电压以供给输出放大器。OSD功能用于设置驱动和检测线路之间的电压差，达到该电压差时警报电路就会设置错误标志。OSD DAC的范围为0.62 V至5 V。转换函数如下：

$$V_{OUT} = V_{REF} \times \left(\frac{DAC\ CODE}{2^{16}} \right) \quad (1)$$

偏置DAC不会影响OSD DAC输出范围。

DUTGND DAC

同样，DUTGND DAC (DGS)是一个16位DAC，使用电阻串DAC来保证单调性。载入DAC寄存器的16位二进制数字码决定抽取电阻串上哪个节点的电压以供给输出放大器。该功能用于设置DUTGND和AGND线路之间的电压差，达到该电压差时警报电路就会设置错误标志。

DUTGND DAC的范围为0 V至5 V。该16位DAC的转换函数如式1所示。

偏置DAC不会影响OSD DAC输出范围。

偏置DAC

除偏置和增益调整外，还有一个16位偏置DAC，用于偏移片内各DAC的输出。因此，根据可用的裕量，驱动放大器的输入可以关于DUTGND对称地或非对称地布置，但总是在25 V的电压范围内。它包括一些额外的增益以允许使用m（增益）和c（偏置）寄存器进行系统误差校正。

可用电压范围为-22 V至+25 V。加载到偏置DAC的满量程不能提供有用的输出电压范围，因为输出放大器受可用下裕量限制。表15显示了偏置DAC对器件中其他DAC（箝位、比较器和驱动DAC）的影响。

表15. 偏置DAC与其他DAC的关系， $V_{REF} = 5\ V$

偏置DAC数字码	DAC数字码 ¹	DAC输出电压范围
0	0	0.00
0	32,768	12.81
0	65,535	25.62
...
32,768	0	-12.81
32,768	32,768	0.00
32,768	65,535	12.81
...
57,344	0	-22.42
57,344	32,768	-9.61
57,344	65,535	3.20
...
65,355	...	下裕量限制

¹ 所示的DAC数字码是针对16位驱动DAC。

偏置和增益寄存器

各DAC电平均包含独立的偏置和增益控制寄存器，允许用户通过数字方式调整偏置和增益。通过这些寄存器，用户能够使用内部m和c寄存器（其保存校正系数）通过校准消除整个信号链（包括DAC）中的误差。

DAC的数字输入转换函数可表示为

$$x_2 = [x_1 \times (m + 1)/2^n] + (c - 2^{n-1})$$

其中：

x_2 为载入DAC的数据字。

x_1 为写入DAC输入寄存器的16位数据字。

m 为增益寄存器中的数字码（默认数字码 = $2^{16} - 1$ ）。

n 为DAC的分辨率（ $n = 16$ ）。

c 为偏置寄存器中的数字码（默认数字码 = 2^{15} ）。

驱动放大器DAC的偏置和增益寄存器

驱动放大器输入(F_{IN}) DAC电平包含独立的偏置和增益控制寄存器，允许用户以数字方式调整偏置和增益。针对电压驱动范围有一组寄存器： x_1 、m和c。

比较器DAC的偏置和增益寄存器

比较器DAC电平包含独立的偏置和增益控制寄存器，允许用户通过数字方式调整偏置和增益。有七组寄存器，它们由 x_1 、m和c组合而成，五个内部电流驱动范围每个一组，两个外部高电流范围每个一组。

箝位DAC的偏置和增益寄存器

箝位DAC电平包含独立的偏置和增益控制寄存器，允许用户通过数字方式调整偏置和增益。一组寄存器涵盖 V_{SENSE} 范围、五个内部电流驱动范围和两个外部高电流范围。箝位DAC x_1 寄存器及其相关的偏置和增益寄存器均为16位。

基准电压源选择

施加于VREF引脚的电压决定施加在驱动放大器、箝位和比较器输入端的输出电压范围和量程以及电流范围。

该器件可以使用2 V至5 V的基准电压输入。但是，对于大多数应用，5 V的基准电压输入能够满足所有电压范围要求。DAC放大器增益为5.125，其使得DAC输出量程为25.625 V。DAC可使用增益和偏置寄存器来校准系统误差。此外，增益寄存器可用于将DAC输出范围降低到所需的电压驱动范围。

使用5 V基准电压并将m（增益）寄存器设置为四分之一量程或0x4000，则输出电压范围为6.25 V。因为驱动DAC具有18位分辨率，即使只有四分之一的输出电压范围，在该6.25 V范围内仍然可以实现16位分辨率。

测量电流放大器有两个增益设置，10和20。这两个增益设置允许用户通过大或小的电压摆幅实现额定电流范围。20倍增益设置适用于5 V基准电压源，10倍增益设置适用于2.5 V基准电压源。两种组合都可确保实现额定电流范围。其他VREF/增益设置组合只应当用于实现较小的电流范围。有关配合AD5560使用的建议基准电压源，请参见表27。

校准

校准需要确定每种模式下每个通道的增益和偏置，并覆盖各个DAC的m和c寄存器中的默认值。

降低零电平误差

零电平误差可以通过下述方法来降低：

1. 将输出尽可能设为最低值。
2. 测量实际输出电压，将其与所需值进行比较，这是零电平误差。
3. 计算与该零电平误差相当的LSB数，将此数与c寄存器的默认值相加或相减。

减少增益误差

可以通过以下方式减少增益误差：

1. 测量零电平误差。
2. 将输出尽可能设为最高值。
3. 测量实际输出电压，将其与所需值进行比较，此为增益误差。
4. 计算与该增益误差相当的LSB数，并从m寄存器的默认值中减去此数。注意，只能减少正增益误差。

校准示例

标称偏置系数 = 32,768 (0x8000)

标称增益系数 = 65,535 (0xFFFF)

例如，增益误差 = 0.5%，偏置误差 = 100 mV。

增益误差(0.5%)校准如下：

$$65,535 \times 0.995 = 65,207$$

因此，将代码1111 1110 1011 0111 (0xFEB7)加载到m寄存器。

偏置误差(100 mV)校准如下：

$$\text{LSB大小} = 10.25/65,535 = 156 \mu\text{V}$$

100 mV偏置下的偏置系数 = $100 / 0.156 = 641 \text{ LSB}$

因此，将代码0111 1101 0111 1111 (0x7D7F)加载到c寄存器。

其他校准

校准部分中描述的技术通常足以减少零电平误差和增益误差。但是，这些技术存在一些限制，可能导致无法充分降低误差。例如，偏置(c)寄存器只能用于减少由负零电平误差引起的偏置，而不能降低正偏置。同样，如果最大电压低于理想值，即增益误差为负，则增益(m)寄存器不能用于增加增益以补偿误差。通过提高基准电压值可以克服这些限制。

系统级校准

有许多方法可以在上电时校准器件。以下示例展示了如何在未连接DUT或DUT板的情况下校准器件的FIN DAC寄存器（寄存器0x8至寄存器0xA）。驱动和测量电路的校准程序如下：

1. 校准电压驱动（两点校准）。
 - a. 将零电平写入FIN DAC寄存器（寄存器0x8至寄存器0xA）。
 - b. 将SYS_FORCE连接到FORCE（通过SW8），将SYS_SENSE连接到SENSE（通过SW9），然后闭合内部驱动/检测开关(SW11)。
 - c. 使用系统PMU测量FORCE/SENSE电压，得到与所需值之间的误差。
 - d. 类似地，将满量程加载到FIN DAC寄存器（寄存器0x8至寄存器0xA），并测量FORCE/SENSE电压与所需值之间的误差。
 - e. 计算m和c值。
 - f. 将这些值加载到适当的FIN DAC m和c寄存器（寄存器0x9和寄存器0xA）。
2. 校准测量电压（两点校准）。
 - a. 将SYS_FORCE连接到FORCE（通过SW8），将SYS_SENSE连接到SENSE（通过SW9），然后闭合内部驱动/检测开关（通过SW11）。

- b. 通过SYS_FORCE驱动FORCE上的电压，并测量MEASOUT的电压。差值为实际电压驱动与MEASOUT电压之间的误差。
3. 校准测量电流（两点校准）。
 - a. 在FV模式下，将零电平写入FIN DAC寄存器（寄存器0x8至寄存器0xA）。
 - b. 断开FORCE引脚和SENSE引脚的连接。将SYS_FORCE连接到FORCE（通过SW8），并将SYS_SENSE连接到SENSE（通过SW9）。
 - c. 将SYS_FORCE引脚连接到外部电流表，将其另一端连接到SYS_SENSE引脚。
 - d. 将SYS_SENSE引脚连接到精密电阻(R_{DUT})， $R_{DUT} = R_{SENSE} \times$ 电流范围的20倍，并将其另一端子连接到地（见图58）。
 - e. 通过将 ± 10 V驱动到FIN DAC寄存器（寄存器0x8至寄存器0xA），测量电流表读数和MEASOUT读数之间的误差。
 - f. 对所有电流范围重复步骤3a到步骤3e。
4. 同样，校准比较器和箝位DAC，并加载适当的增益和偏置寄存器。校准这些DAC需要进行若干逐次逼近计算，以确定比较器跳变或箝位啮合的位置。

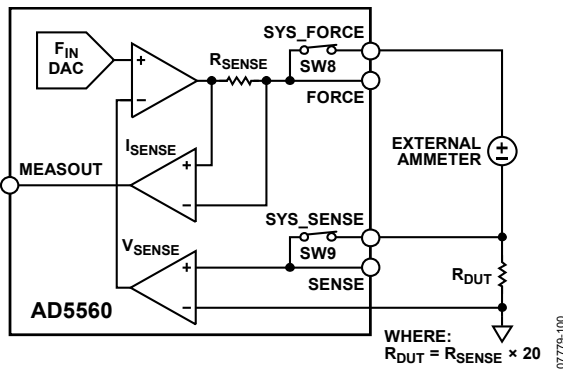


图58. 测量电流校准

选择 AV_{DD}/AV_{SS} 电源轨

如“技术规格”部分所述，器件的最小电源变化为 $|AV_{DD} - AV_{SS}| \geq 16$ V且 ≤ 33 V， $AV_{DD} \geq 8$ V， $AV_{SS} \leq -5$ V。为使AD5560电路正常工作，电源轨不仅要考虑电压驱动范围，还要考虑内部DAC最小电压电平以及上裕量/下裕量。

DAC放大器将 V_{REF} 放大5.125倍，偏置DAC使该范围以选定的某点为中心。由于DAC最小电压(V_{MIN})用于电路的其他部分（MEASOUT增益为0.2），因此根据以下条件选择 AV_{SS} 非常重要：

$$AV_{SS} \leq -5.125 \times (V_{REF} \times (OFFSET_DAC_CODE/2^{16})) - AV_{SS_Headroom} - V_{DUTGND} - (R_{CABLE} \times I_{LOAD})$$

其中：

$AV_{SS_Headroom}$ 为2.75 V上裕量（包括 R_{SENSE} 压降）。

V_{DUTGND} 为DUTGND的预期电压范围。

R_{CABLE} 为电缆/路径电阻。

I_{LOAD} 为最大负载电流。

选择 AV_{DD} 时，务必考虑额定电流范围。测量电流模块的增益为20或10，必须有足够的上裕量/下裕量才能正常工作。

对于所有范围的满量程额定电流， V_{RSENSE} 标称值为 ± 0.5 V。如果放大20倍，在满量程电流和默认偏置DAC设置下，测量电流放大器输出（内部节点）电压范围将是 ± 10 V。除了 ± 0.5 V V_{RSENSE} 外，测量电流模块还需要 ± 2.25 V的上裕量/下裕量才能正常工作。

为简单起见，当 $V_{REF} = 5$ V时，最小 $|AV_{DD} - AV_{SS}| = 31.125$ V ($V_{REF} \times 5.125 +$ 上裕量 + 下裕量)；否则，上裕量/下裕量问题可能会造成意想不到的影响。这里还未考虑电缆损耗或DUTGND的影响。

类似地，当 $V_{REF} = 2.5$ V时，最小 $|AV_{DD} - AV_{SS}| = 18.3$ V；当 $V_{REF} = 2$ V时，最小 $|AV_{DD} - AV_{SS}| = 16$ V。

AD5560设计为在大容性负载下能够快速建立；因此，当压摆时，器件从 AV_{DD}/AV_{SS} 电源消耗2倍至3倍电流范围的电流。选择的电源轨应能够为每个DPS通道提供足够的电流以进行压摆。

选择HCAV $_{SSx}$ 和HCAV $_{DDx}$ 电源轨

HCAV $_{SSx}$ 和HCAV $_{DDx}$ 电源的选择由EXTFORCE1和EXTFORCE2输出范围决定。选择电源轨必须考虑上裕量/下裕量、DUTGND电压范围、电缆损耗、电源容差和 V_{RSENSE} 。如果二极管与HCAV $_{SSx}$ 和HCAV $_{DDx}$ 电源引脚串联使用（如图60所示），则二极管压降也应计入电源轨计算中。

AD5560设计为在高电流范围和大容性负载下能够快速建立；因此，当压摆时，器件从HCAV $_{SSx}$ and HCAV $_{DDx}$ 电源消耗2倍至3倍电流范围的电流。选择电源轨时，应确保其能够为每个DPS通道提供足够的电流以进行压摆。

AD5560的所有输出级都是对称的，它们可以供应和吸收额定电流。电源设计/旁路应考虑这一点。

功耗

EXTFORCE1级允许的最大功耗为10 W，而EXTFORCE2级为5 W。请注意确保器件能够充分散热。使能内部电流范围时，静态电流约为0.8 W；使能外部电流范围EXTFORCE1或EXTFORCE2时，静态电流约为1 W。该器件的额定工作温度可达90°C结温(T_J)。

封装组成和最大垂直力

TQFP封装的裸露焊盘和引线经过100%锡表面处理。裸露焊盘内部连接到 AV_{SS} 。单根引线的仿真最大容许受力为0.18磅；封装的总容许受力为11.5磅。所述的最大受力可能导致引线永久性弯曲。受力较小时，其他封装失效（芯片、模具、板）可能首先发生。

压摆率控制

使用AD5560时，有两种方法可以实现不同的压摆率。一种方法是使用可编程压摆率特性，其提供8种可编程压摆率。另一种方法是使用斜坡特性和外部时钟。

可编程压摆率

通过串行接口可选择8种可编程压摆率模式，用户可以选择不同的压摆率来使DUT上电。不同压摆率是通过驱动DAC输出放大器的内部补偿的变化来实现的。可用的压摆率有1.000 V/ μ s、0.875 V/ μ s、0.750 V/ μ s、0.625 V/ μ s、0.5 V/ μ s、0.4375 V/ μ s、0.35 V/ μ s和0.313 V/ μ s。

斜坡功能

AD5560含有一个斜坡功能，支持用户向DUT施加上升或下降的电压斜坡。用户提供时钟RCLK来控制时序。

此功能通过串行接口控制，需要对多个寄存器编程以确定结束值、斜坡大小和时钟分频器寄存器，进而确定更新速率。

FIN DAC x1寄存器的内容是斜坡起始值。用户必须加载结束码寄存器和步长寄存器。符号由FIN DAC x1寄存器和结束码之间的差异生成；然后将步长值与FIN DAC x1相加或相减，并进行校准和存储。用户必须为RCLK引脚提供时钟，以将新代码加载到DAC。步长为10 mV且 C_{DUT} 在 $<0.2\mu$ F的最低范围时，输出建立时间为1.2 μ s。

当输出稳定后，下一步是为下一个斜坡时钟做好准备。这里要用到校准引擎，因此存在1.2 μ s的校准延迟。

斜坡时序有两种控制方式：通过用户提供的时钟(RCLK)和通过时钟分频器寄存器。这使得用户在斜坡步进的频率上具有很大的灵活性。斜坡通常在 $(2 \times \text{时钟分频器} + 2)$ 个时钟周期之后开始，但由于RCLK的异步性，可能会有 ± 1 个时钟延迟。时钟分频器 = 1时，外部时钟最大可达833 kHz。可以使用更快的RCLK速度，但最快斜坡速率与DAC校准引擎相关联。

斜坡速率较慢时，可以使用较慢的RCLK。

步长为16 LSB的倍数。如果结束代码之前的代码不是此步长的倍数，则最后一步会较小。如果必须在斜坡期间的任何阶段中断斜坡功能，应写入中断斜坡命令。FIN DAC x1在当前值停止斜坡并返回正常操作。

最快斜坡速率为0.775 V/ μ s（对于5 V基准电压源和833 kHz时钟，使用2032 LSB步长且分频器 = 1）。

最慢斜坡速率为24 μ V/ μ s（对于5 V基准电压源和833 kHz时钟，使用16 LSB步长且分频器 = 255）。使用较慢的SCLK可以实现更慢的斜坡。斜坡继续到发生以下任何一种情况为止：

- 达到结束码。
- 从用户收到中断斜坡命令。
- 如果任何使能的警报被触发，斜坡将停止以允许用户处理激活的警报。

当器件处于斜坡模式时，接口支持的唯一命令是中断斜坡。在斜坡期间不应向器件写入任何其他命令，否则会被忽略。

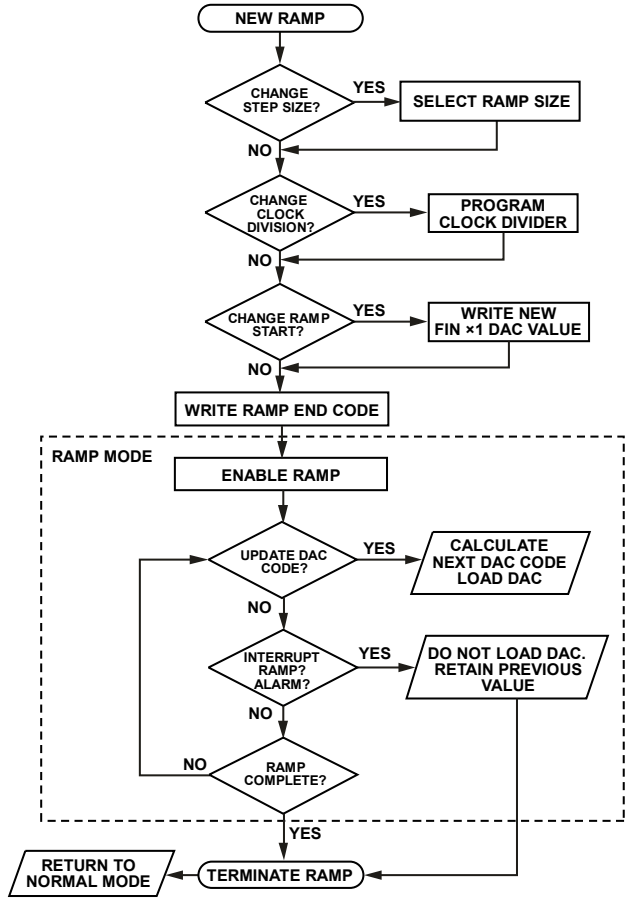


图59. 斜坡功能流程图

串行接口

AD5560包含一个SPI兼容接口，其工作频率最高可达50 MHz。为了最大限度地降低器件功耗和片内数字噪声，该接口仅在对器件执行写操作时，即在 $\overline{\text{SYNC}}$ 的下降沿才完全上电。

SPI接口

采用2.3 V至3.6 V DV_{CC} 电源工作时，该串行接口兼容2.5 V LVTTTL。它由以下四个引脚控制：

- $\overline{\text{SYNC}}$ （帧同步输入）
- SDI（串行数据输入引脚）
- SCLK（将数据输入和输出器件）
- SDO（用于数据回读的串行数据输出引脚）

SPI写入模式

AD5560允许通过串行接口将数据写入串行接口可直接访问的每个寄存器，即除DAC寄存器外的所有寄存器。

串行字长24位。串行接口可以采用连续式和突发式（选通式）串行时钟工作。应用于SDI的串行数据通过施加于SCLK的时钟脉冲输入AD5560。 $\overline{\text{SYNC}}$ 的第一个下降沿启动写周期。SCLK必须经过至少24个时钟下降沿以输入24位数据之后，才能再次将 $\overline{\text{SYNC}}$ 拉高。

寻址的输入寄存器在 $\overline{\text{SYNC}}$ 的上升沿更新。若需进行其他串行转移，必须将 $\overline{\text{SYNC}}$ 再次拉低。

SDO输出

AD5560的SDO输出是一个较弱/慢速输出驱动器。如果使用回读或菊花链功能，必须降低SCLK的频率以便SDO可以正常工作。SCLK频率取决于所使用的 DV_{CC} 电源电压；有关详细信息，请参阅表2和以下示例：

最大SCLK = 12 MHz，则 $\text{DV}_{\text{CC}} = 2.3 \text{ V}$ 至 2.7 V 。

最大SCLK = 15 MHz，则 $\text{DV}_{\text{CC}} = 2.7 \text{ V}$ 至 3.3 V 。

最大SCLK = 20 MHz，则 $\text{DV}_{\text{CC}} = 4.5 \text{ V}$ 至 5.5 V 。

RESET功能

RESET是一个对电平敏感的输入。拉低RESET线路可以将所有内部寄存器的内容复位到其上电复位状态。 $\overline{\text{RESET}}$ 的下降沿启动复位过程； $\overline{\text{BUSY}}$ 在持续时间内处于低电平，当RESET过程完成时返回高电平。该过程最多需要 $300 \mu\text{s}$ 。当 $\overline{\text{BUSY}}$ 处于低电平以处理RESET命令时，不要写入串行接口。当 $\overline{\text{BUSY}}$ 返回高电平时，恢复正常工作，RESET引脚的状态被忽略，直到其再次变为低电平为止。

BUSY功能

$\overline{\text{BUSY}}$ 是一个数字开漏输出，用于指示AD5560的状态。所有写操作都会在一定时间内将 $\overline{\text{BUSY}}$ 输出驱动为低电平；但是，使用校准引擎的事件（例如所有DAC x1写操作）会在计算完成时将其驱动到更低电平并保持更长时间。

对于DAC，用户每次将新数据写入对应的x1寄存器时，器件都会计算载入DAC数据寄存器的内部数据(x2)的值。在计算x2期间， $\overline{\text{BUSY}}$ 输出变为低电平，x2写操作是流水线式；因此，当 $\overline{\text{BUSY}}$ 还是低电平时，仍然可以对器件执行x2写操作（参见“寄存器更新速率”部分）。DAC输出在 $\overline{\text{BUSY}}$ 变为高电平时立即更新。

对其他寄存器的写操作必须以不同方式处理，并且应注意 $\overline{\text{BUSY}}$ 引脚或定时。当 $\overline{\text{BUSY}}$ 为低电平时，用户可以继续将新数据写入任何控制寄存器、m寄存器或c寄存器，但不应完成写入过程（ $\overline{\text{SYNC}}$ 返回高电平），要等到 $\overline{\text{BUSY}}$ 信号返回高电平为止。

$\overline{\text{BUSY}}$ 在上电复位期间，以及在RESET引脚上检测到低电平时，也会变为低电平。

$\overline{\text{BUSY}}$ 写入系统控制寄存器、补偿寄存器、警报寄存器和诊断寄存器；m或c寄存器不涉及校准引擎，因此会加快对器件的写操作速度。

LOAD功能

AD5560允许使用LOAD功能同步更新多个器件。此功能没有专用引脚，但CLEN或HW_INH引脚可以用作LOAD输入（在系统控制寄存器中选择，地址0x1，位[8:7]）。

当选定为LOAD功能时，该引脚不再执行之前的功能（每个引脚的上电默认功能为CLEN或HW_INH）。

LOAD功能控制以下寄存器：

- 0x8 FIN DAC x2寄存器
- 0xD CLL DAC x2寄存器
- 0x10 CLH DAC x2寄存器
- 0x4补偿寄存器1
- 0x5补偿寄存器2
- 0x2 DPS寄存器1（仅电流范围，位[13:11]）

但是，有一种替代方法可以实现更新并使用CLEN和HW_INH引脚的正常功能。

如果系统控制寄存器（地址0x1）的位[8:7]为高电平，则CLEN和HW_INH正常工作，更新要等到BUSY变为高电平（这样，简单地将BUSY引脚连接在一起便可同步多个通道）。

寄存器更新速率

如前所述，每次用户将新数据写入对应的x1寄存器时，都会计算x2寄存器的值。该计算分三个阶段进行。前两个阶段各需要

600 ns，第三阶段需要300 ns。当对其中一个x1寄存器的写操作完成时，计算过程即开始。用户可以对另一个寄存器执行写操作，只要该写操作在第一阶段计算完成（即第一个写操作完成后600 ns）之后结束即可。

控制寄存器

DPS和DAC寻址

串行字赋值由24位组成，如表16所示。所有写入寄存器的值都可以回读。有一些是只读寄存器（地址0x43和地址0x44）。DAC x2寄存器不能回读。

无操作(NOP)命令在器件内不执行任何功能。此代码在执行不需要更改DAC或DPS寄存器的回读功能时可能很有用。

表16. 串行字赋值

B23	[B22:B16]	[B15:B0]
R/W	地址位	数据位

表17. 读或写寄存器寻址

地址	寄存器	默认值	数据位, MSB优先							
0x0	NOP	0x0000	NOP命令; 不执行任何操作。							
0x1	系统控制寄存器	0x0000	位	名称	功能					
15			TMP[1:0]	热关断位。TMP1、TMP0允许用户设置热关断工作温度。	TMP	操作				
14							0	在T _J 为130°C关断（上电时的默认值）		
							1	在T _J 为120°C关断		
							2	在T _J 为110°C关断		
							3	在T _J 为100°C关断		
13			Gain[1:0]	MEASOUT输出范围。MEASOUT范围默认为电压和电流测量的电压驱动范围（即±12.81 V），其中包括一定的超范围裕量以支持误差校正。使用增益位可缩小MEASOUT范围，这样便可使用非对称电源或使用较小输入范围ADC。MEASOUT增益设置不会转换低压温度传感器信号(TSENSE)。	增益	MEASOUT增益	MI增益			
12								0	1	20
								1	1	10
								2	0.2	20
	3	0.2						10		
	为了支持系统误差校正，驱动功能有一个额外的0.125倍增益；，如果按照预期使用该误差校正，MEASOUT的输出范围将相应地调整（见表9）。									
11	FINGND	若向FINGND写入1，则将驱动放大器的正输入切换到GND；若写入0，则驱动放大器的输入连接到驱动DAC的输出。								
10	CPO	若向CPO位写入1，则使能简单窗口比较器功能。在此模式下，只有一个比较器输出可用(CPOH/CPO)。它提供两位的信息。比较值要么在窗口以内，要么在窗口以外；对于每个DPS器件，用户可以只将一条线路带回控制器。								
9	PD	该位用于关断驱动放大器模块。请注意，放大器必须上电但禁止（SW_INH或HW_INH），以满足泄漏规格。0值会关断此模块（默认）。								
8	LOAD	对以下LOAD功能栏中列出的寄存器的更新，要到活动LOAD引脚被拉低（对于LOAD 3，则要到BUSY变为高电平）才会发生。	LOAD	LOAD功能						
7					0	默认操作，CLEN和HW_INH正常工作。				
					1	CLEN引脚为LOAD输入。				
					2	HW_INH引脚为LOAD输入。				
					3	该器件检测到BUSY开漏引脚，要等到其变为高电平才会更新。无LOAD硬件引脚。CLEN和HW_INH正常工作。				
6:0	未用	设为0。								

表18. DPS寄存器1

地址	默认值	数据位, MSB优先				
0x2	0x0000	位	名称	功能		
		15	SW-INH	此位为高电平时使能驱动放大器, 为低电平时禁用放大器。此位和HW_INH硬件禁止引脚进行“与”运算。		
		14	保留	保留, 置0。		
		13	I[2:0]	电流范围寻址。这些位用于选择所需的电流范围。		
		12				
		11			I	操作
		0			±5 μA电流范围。	
		1			±25 μA电流范围。	
		2			±250 μA电流范围。	
		3			±2.5 mA电流范围。	
		4			±25 mA电流范围。	
		5	外部范围2。			
		6	外部范围1。			
		7	保留。			
10	CMP[1:0]	比较器功能。CMP1用作比较器输出使能, 而CMP0选择是比较DUT电流还是电压; 默认情况下, 比较器在上电时为高阻态。				
9			CMP	操作		
0			比较器输出高阻态。			
1			比较器输出高阻态。			
2	比较DUT电流。					
3	比较DUT电压。					
8	ME[3:0]	位ME[3:0]用于选择所需的测量模式, 允许禁用MEASOUT线路; 连接到温度传感器或使能它进行测量。ME[3]是MEASOUT使能/禁用位; 高电平时, MEASOUT使能。ME[2:0]可用于预选测量参数。当许多MEASOUT线路连接在一起并传送到一个公共ADC时, 由于测量缓冲器的压摆时间缩短, 该功能可以在通道之间实现更快的测量时间。有关诊断功能的详细信息, 参见诊断寄存器(地址0x7)。				
7			ME[2:0]	操作		
6			0	MEASOUT高阻态。		
5			1	MEASOUT连接到I _{SENSE} 。		
			2	MEASOUT连接到V _{SENSE} 。		
			3	MEASOUT连接到K _{SENSE} 。		
			4	MEASOUT连接到TSENSE。		
			5	MEASOUT连接到DUTGND SENSE。		
	6	MEASOUT连接到诊断功能: DIAG A (见地址0x7)。				
	7	MEASOUT连接到诊断功能: DIAG B (见地址0x7)。				
4	CLEN	箝位使能; 设置为高电平时使能箝位; 设置为低电平时禁用箝位。此位和硬件CLEN引脚进行“或”运算。				
3:0	未用	设为0。				

表19. DPS寄存器2

地址	默认值	数据位, MSB优先					
0x3	0x0000	位	名称	功能			
		15	SF0	系统驱动和检测线路寻址, SF0。位SF0指定将系统驱动和检测线路切换到DUT上的驱动和检测引脚的各种不同组合。			
			保护高阻态 (位7)	SF0	SYS_SENSE引脚	SYS_FORCE引脚	GUARD/SYS_DUTGND引脚
			0	0	开路	开路	保护
			0	1	检测	强制	保护
			1	0	开路	开路	开路
			1	1	检测	强制	DUTGND
		14	SR[2:0]	压摆率控制, SR2、SR1、SR0。选择主DAC输出放大器的压摆率。			
		13		SR	操作		
		12		0	1 V/μs		
				1	0.875 V/μs		
				2	0.75 V/μs		
				3	0.62 V/μs		
				4	0.5 V/μs		
5	0.43 V/μs						
6	0.35 V/μs						
7	0.3125 V/μs						
11	GPO	通用输出位。GPO位可用于任何功能, 例如断开退耦电容以帮助加快低电流测试。					
10	从机, 组合模式	组合多个器件可提高可用的驱动电流。使用这些位可以选择组合模式, 并将器件置于从机模式或主机模式。在默认操作中, 各器件都是主机 (一个一组)。图54显示了在此模式下如何配置器件。					
9		从机	操作				
		0	主机: MASTER_OUT = 内部连接到有效EXTFORCE1/EXTFORCE2输出				
		1	主机: MASTER_OUT = 主机MI				
		2	从机FV内部连接到EXTFORCE1/EXTFORCE2以闭合FVAMP环路				
3	从机FI						
8	INT10K	将该位置于高电平, 用户即可在驱动和检测线路之间连接一个10 kΩ的内部检测短路电阻 (闭合SW11)。该电阻实际上由4 kΩ串联电阻、2 kΩ开关和另一个4 kΩ电阻组成。使用SW11可将一个10 kΩ电阻连接在FORCE和SENSE引脚之间。当DUT未就位时, 该10 kΩ电阻可保持驱动/检测连接。当进行测量时, 它不应连接, 因为这会破坏OSD电路识别FORCE和SENSE之间开路的作用。此外, 检测路径有一个2.5 kΩ串联电阻; 因此, 如果10 kΩ开关闭合, 在高电流范围内误差可能会变得明显。					
7	保护高阻态	将该位置于高电平时, guard放大器处于高阻态。如果GUARD/SYS_DUTGND引脚执行SYS_DUTGND功能, 则需要这样做。					
6:0	未用	设为0。					

AD5560有三种补偿模式。上电默认模式是AD5560为这些负载情况选择最合适的补偿方案。SAFEMODE已使能。这可确保器件在任何负载下都能保持稳定。使用补偿寄存器1配置器件为自动补偿模式，用户输入CDUT和ESR位，AD5560为这些负载情况选择最合适的补偿方案。

表20. 补偿寄存器1

地址	默认值	数据位, MSB优先																																																						
0x4	0x0000	位	名称	功能																																																				
		15	CDUT[3:0]	使用这些控制位告知器件有多少容性负载，以便器件可以优化所使用的补偿。不要高估CDUT，否则可能导致振荡。低估CDUT会产生不是最优但稳定的性能。																																																				
		14			<table border="1"> <thead> <tr> <th>CDUT</th> <th>CDUT最小值</th> <th>CDUT最大值</th> </tr> </thead> <tbody> <tr><td>0</td><td>0 nF</td><td>50 nF</td></tr> <tr><td>1</td><td>50 nF</td><td>83 nF</td></tr> <tr><td>2</td><td>83 nF</td><td>138 nF</td></tr> <tr><td>3</td><td>138 nF</td><td>229 nF</td></tr> <tr><td>4</td><td>229 nF</td><td>380 nF</td></tr> <tr><td>5</td><td>380 nF</td><td>630 nF</td></tr> <tr><td>6</td><td>630 nF</td><td>1.1 μF</td></tr> <tr><td>7</td><td>1.1 μF</td><td>1.7 μF</td></tr> <tr><td>8</td><td>1.7 μF</td><td>2.9 μF</td></tr> <tr><td>9</td><td>2.9 μF</td><td>4.8 μF</td></tr> <tr><td>10</td><td>4.8 μF</td><td>7.9 μF</td></tr> <tr><td>11</td><td>7.9 μF</td><td>13 μF</td></tr> <tr><td>12</td><td>13 μF</td><td>22 μF</td></tr> <tr><td>13</td><td>22 μF</td><td>36 μF</td></tr> <tr><td>14</td><td>36 μF</td><td>60 μF</td></tr> <tr><td>15</td><td>60 μF</td><td>160 μF</td></tr> </tbody> </table>	CDUT	CDUT最小值	CDUT最大值	0	0 nF	50 nF	1	50 nF	83 nF	2	83 nF	138 nF	3	138 nF	229 nF	4	229 nF	380 nF	5	380 nF	630 nF	6	630 nF	1.1 μF	7	1.1 μF	1.7 μF	8	1.7 μF	2.9 μF	9	2.9 μF	4.8 μF	10	4.8 μF	7.9 μF	11	7.9 μF	13 μF	12	13 μF	22 μF	13	22 μF	36 μF	14	36 μF	60 μF	15	60 μF	160 μF
CDUT	CDUT最小值	CDUT最大值																																																						
0	0 nF	50 nF																																																						
1	50 nF	83 nF																																																						
2	83 nF	138 nF																																																						
3	138 nF	229 nF																																																						
4	229 nF	380 nF																																																						
5	380 nF	630 nF																																																						
6	630 nF	1.1 μF																																																						
7	1.1 μF	1.7 μF																																																						
8	1.7 μF	2.9 μF																																																						
9	2.9 μF	4.8 μF																																																						
10	4.8 μF	7.9 μF																																																						
11	7.9 μF	13 μF																																																						
12	13 μF	22 μF																																																						
13	22 μF	36 μF																																																						
14	36 μF	60 μF																																																						
15	60 μF	160 μF																																																						
		13																																																						
		12																																																						
		11	ESR[3:0]	使用这些控制位告知器件有多少ESR与CDUT串联，以便器件可以优化所使用的补偿。不要低估ESR，否则可能导致振荡。高估ESR会产生不是最优但稳定的性能。																																																				
		10			<table border="1"> <thead> <tr> <th>ESR</th> <th>ESR最小值</th> <th>ESR最大值</th> </tr> </thead> <tbody> <tr><td>0</td><td>0 mΩ</td><td>1 mΩ</td></tr> <tr><td>1</td><td>1 mΩ</td><td>1.8 mΩ</td></tr> <tr><td>2</td><td>1.8 mΩ</td><td>3.4 mΩ</td></tr> <tr><td>3</td><td>3.4 mΩ</td><td>6.3 mΩ</td></tr> <tr><td>4</td><td>6.3 mΩ</td><td>12 mΩ</td></tr> <tr><td>5</td><td>12 mΩ</td><td>21 mΩ</td></tr> <tr><td>6</td><td>21 mΩ</td><td>40 mΩ</td></tr> <tr><td>7</td><td>40 mΩ</td><td>74 mΩ</td></tr> <tr><td>8</td><td>74 mΩ</td><td>140 mΩ</td></tr> <tr><td>9</td><td>140 mΩ</td><td>250 mΩ</td></tr> <tr><td>10</td><td>250 mΩ</td><td>460 mΩ</td></tr> <tr><td>11</td><td>460 mΩ</td><td>860 mΩ</td></tr> <tr><td>12</td><td>860 mΩ</td><td>1500 mΩ</td></tr> <tr><td>13</td><td>1500 mΩ</td><td>2900 mΩ</td></tr> <tr><td>14</td><td>2900 mΩ</td><td>5400 mΩ</td></tr> <tr><td>15</td><td>6400 mΩ</td><td>10,000 mΩ</td></tr> </tbody> </table>	ESR	ESR最小值	ESR最大值	0	0 mΩ	1 mΩ	1	1 mΩ	1.8 mΩ	2	1.8 mΩ	3.4 mΩ	3	3.4 mΩ	6.3 mΩ	4	6.3 mΩ	12 mΩ	5	12 mΩ	21 mΩ	6	21 mΩ	40 mΩ	7	40 mΩ	74 mΩ	8	74 mΩ	140 mΩ	9	140 mΩ	250 mΩ	10	250 mΩ	460 mΩ	11	460 mΩ	860 mΩ	12	860 mΩ	1500 mΩ	13	1500 mΩ	2900 mΩ	14	2900 mΩ	5400 mΩ	15	6400 mΩ	10,000 mΩ
ESR	ESR最小值	ESR最大值																																																						
0	0 mΩ	1 mΩ																																																						
1	1 mΩ	1.8 mΩ																																																						
2	1.8 mΩ	3.4 mΩ																																																						
3	3.4 mΩ	6.3 mΩ																																																						
4	6.3 mΩ	12 mΩ																																																						
5	12 mΩ	21 mΩ																																																						
6	21 mΩ	40 mΩ																																																						
7	40 mΩ	74 mΩ																																																						
8	74 mΩ	140 mΩ																																																						
9	140 mΩ	250 mΩ																																																						
10	250 mΩ	460 mΩ																																																						
11	460 mΩ	860 mΩ																																																						
12	860 mΩ	1500 mΩ																																																						
13	1500 mΩ	2900 mΩ																																																						
14	2900 mΩ	5400 mΩ																																																						
15	6400 mΩ	10,000 mΩ																																																						
		9																																																						
		8																																																						
		7	SAFEMODE	SAFEMODE = 0会覆盖补偿寄存器1中的值，使驱动放大器在大多数负载条件下保持稳定。如果不知道DPS在驱动什么，这种模式很有用，但会导致响应速度极慢。上电或复位时的默认操作是SAFEMODE。 SAFEMODE设置始终为： $g_{m[1:0]} = 2$ ， $R_{P[2:0]} = 0$ ， $R_{Z[2:0]} = 0$ ， $C_{C[3:1]} = 111$ ， $C_{F[2:0]} = 5$ ， $C_{C0} = 1$ 。 此位置于高电平可使能自动补偿。																																																				
		6:0	保留	设为0。																																																				

表21. 补偿寄存器2

地址	默认值	数据位, MSB优先																													
0x5	0x0110	位	名称	功能																											
		15	手动补偿	AD5560可手动配置来补偿驱动放大器, 以适应宽范围的负载条件。该位为高电平时, 手动补偿模式有效, 并且它会覆盖补偿寄存器1的设置。在手动补偿模式下, 回读会返回加载到驱动放大器和加载到该寄存器的补偿设置。类似地, 当处于自动补偿模式时, 回读该寄存器地址会返回驱动放大器的补偿设置。但是, 在安全模式下回读此寄存器地址不会反映SAFEMODE设置。SAFEMODE设置为: $g_{m[1:0]} = 2$, $R_p[2:0] = 0$, $R_z[2:0] = 0$, $C_{C[3:1]} = 111$, $C_{F[2:0]} = 5$, $C_{C0} = 1$ 。																											
		14 13 12	$R_z[2:0]$	设置 R_z 的值以在以下频率时增加一个零点。该计算假定 $C_{C0} = 100$ pF。 <table border="1"> <thead> <tr> <th>R_z</th> <th>$R_{zx}(\Omega)$</th> <th>F_z (Hz)</th> </tr> </thead> <tbody> <tr><td>0¹</td><td>500</td><td>3.2 M</td></tr> <tr><td>1</td><td>1.6 k</td><td>1 M</td></tr> <tr><td>2</td><td>5 k</td><td>320 k</td></tr> <tr><td>3</td><td>16 k</td><td>100 k</td></tr> <tr><td>4</td><td>50 k</td><td>32 k</td></tr> <tr><td>5</td><td>160 k</td><td>10 k</td></tr> <tr><td>6</td><td>500 k</td><td>3.2 k</td></tr> <tr><td>7</td><td>1.6 M</td><td>1 k</td></tr> </tbody> </table>	R_z	$R_{zx}(\Omega)$	F_z (Hz)	0 ¹	500	3.2 M	1	1.6 k	1 M	2	5 k	320 k	3	16 k	100 k	4	50 k	32 k	5	160 k	10 k	6	500 k	3.2 k	7	1.6 M	1 k
R_z	$R_{zx}(\Omega)$	F_z (Hz)																													
0 ¹	500	3.2 M																													
1	1.6 k	1 M																													
2	5 k	320 k																													
3	16 k	100 k																													
4	50 k	32 k																													
5	160 k	10 k																													
6	500 k	3.2 k																													
7	1.6 M	1 k																													
		11 10 9	$R_p[2:0]$	设置 R_p 的值以增加一个额外的极点。内部8 pF电容形成一个RC滤波器, 在以下频率之一时产生一个极点。 <table border="1"> <thead> <tr> <th>$R_p[2:0]$</th> <th>$R_p(\Omega)$</th> <th>F_p (Hz)</th> </tr> </thead> <tbody> <tr><td>0¹</td><td>200</td><td>100 M</td></tr> <tr><td>1</td><td>675</td><td>29 M</td></tr> <tr><td>2</td><td>2280</td><td>8.7 M</td></tr> <tr><td>3</td><td>7700</td><td>2.6 M</td></tr> <tr><td>4</td><td>26 k</td><td>760 k</td></tr> <tr><td>5</td><td>88 k</td><td>220 k</td></tr> <tr><td>6</td><td>296 k</td><td>67 k</td></tr> <tr><td>7</td><td>1 M</td><td>20 k</td></tr> </tbody> </table>	$R_p[2:0]$	$R_p(\Omega)$	F_p (Hz)	0 ¹	200	100 M	1	675	29 M	2	2280	8.7 M	3	7700	2.6 M	4	26 k	760 k	5	88 k	220 k	6	296 k	67 k	7	1 M	20 k
$R_p[2:0]$	$R_p(\Omega)$	F_p (Hz)																													
0 ¹	200	100 M																													
1	675	29 M																													
2	2280	8.7 M																													
3	7700	2.6 M																													
4	26 k	760 k																													
5	88 k	220 k																													
6	296 k	67 k																													
7	1 M	20 k																													
		8 7	$g_{m[1:0]}$	设置驱动放大器输入级的跨导。电压驱动环路的增益带宽(GBW)等于 g_{mx}/C_{C0} 。以下值假定 $C_{C0} = 100$ pF。 <table border="1"> <thead> <tr> <th>g_{mx}</th> <th>$g_{mx}(\mu A/V)$</th> <th>GBW (Hz)</th> </tr> </thead> <tbody> <tr><td>0</td><td>40</td><td>64 k</td></tr> <tr><td>1</td><td>80</td><td>130 k</td></tr> <tr><td>2¹</td><td>300</td><td>480 k (默认)</td></tr> <tr><td>3</td><td>900</td><td>1.3 M</td></tr> </tbody> </table>	g_{mx}	$g_{mx}(\mu A/V)$	GBW (Hz)	0	40	64 k	1	80	130 k	2 ¹	300	480 k (默认)	3	900	1.3 M												
g_{mx}	$g_{mx}(\mu A/V)$	GBW (Hz)																													
0	40	64 k																													
1	80	130 k																													
2 ¹	300	480 k (默认)																													
3	900	1.3 M																													
		6 5 4	$C_f[2:0]$	这些位确定接入哪个前馈电容 C_{Fx} 。 <table border="1"> <thead> <tr> <th>C_{Fx}</th> <th>操作</th> </tr> </thead> <tbody> <tr><td>0</td><td>无</td></tr> <tr><td>1</td><td>C_{F0}</td></tr> <tr><td>2</td><td>C_{F1}</td></tr> <tr><td>3</td><td>C_{F2}</td></tr> <tr><td>4</td><td>C_{F3}</td></tr> <tr><td>5¹</td><td>C_{F4}</td></tr> <tr><td>6</td><td>无</td></tr> <tr><td>7</td><td>无</td></tr> </tbody> </table>	C_{Fx}	操作	0	无	1	C_{F0}	2	C_{F1}	3	C_{F2}	4	C_{F3}	5 ¹	C_{F4}	6	无	7	无									
C_{Fx}	操作																														
0	无																														
1	C_{F0}																														
2	C_{F1}																														
3	C_{F2}																														
4	C_{F3}																														
5 ¹	C_{F4}																														
6	无																														
7	无																														
		3	C_{C3}	C_{C3} 与100 k Ω 串联 ¹																											
		2	C_{C2}	C_{C2} 与25 k Ω 串联 ¹																											
		1	C_{C1}	C_{C1} 与6 k Ω 串联 ¹																											
		0	保留	0																											

¹ 此项对应于SAFEMODE设置 (SAFEMODE是上电默认设置)。

寄存器0x6允许用户使能或禁用任何不需要的警报标志。如果禁用，相应开漏引脚将不会设置特定警报的标志；但是，两个警报状态寄存器（地址0x43和地址0x44）中的警报状态仍然可用。

表22. 警报设置寄存器

地址	默认值	数据位, MSB优先		
		位	名称	功能
0x6	0x0000	15	锁存TMPALM	将此锁存位设置为高电平时，开漏TMPALM警报引脚设置为锁存输出；保持低电平时，警报引脚不锁存（默认）。
		14	禁用TMPALM	将此位设置为高电平时，禁用开漏TMPALM警报引脚；保持低电平时，保持使能状态（默认）。
		13	锁存OSALM	将此锁存位设置为高电平时，OSALM设置为开漏KELALM引脚上的锁存警报；保持低电平时，警报引脚不锁存（默认）。
		12	禁用OSALM	将此位设置为高电平时，禁用OSALM警报功能在开漏KELALM引脚上设置标志；保持低电平时，保持使能状态（默认）。禁用GRDALM、DUTALM和OSALM警报功能共用一个开漏KELALM警报引脚。这些位允许用户选择是否希望将所有或选定信息通过警报引脚设置标志。
		11	锁存DUTALM	将此锁存位设置为高电平时，DUTALM设置为开漏KELALM引脚上的锁存警报；保持低电平时，警报引脚不锁存（默认）。
		10	禁用DUTALM	将此位设置为高电平时，禁用DUTALM警报功能在开漏KELALM引脚上设置标志。保持低电平时，保持使能状态（默认）。禁用GRDALM、DUTALM和OSALM警报功能共用一个开漏KELALM警报引脚。这些位允许用户选择是否希望将所有或任意信息通过警报引脚设置标志。DUTGND引脚具有50μA上拉电阻，可检测DUTGND路径中的错误。该位设置为高电平也会禁用50μA上拉。
		9	锁存CLALM	将此锁存位设置为高电平时，开漏CLALM箝位警报引脚设置为锁存输出；保持低电平时，警报引脚不锁存（默认）。
		8	禁用CLALM	将此位设置为高电平时，禁用开漏CLALM警报引脚；保持低电平时，保持使能状态（默认）。
		7	锁存GRDALM	将此锁存位设置为高电平时，GRDALM设置为开漏KELALM引脚上的锁存警报；保持低电平时，警报引脚不锁存（默认）。
		6	禁用GRDALM	将此位设置为高电平时，禁用GRDALM警报功能在开漏KELALM引脚上设置标志；保持低电平时，保持使能状态（默认）。禁用GRDALM、DUTALM和OSALM警报功能共用一个开漏KELALM警报引脚。这些位允许用户选择是否希望将所有或任意信息通过KELALM警报引脚设置标志。
		5:0		未用

表23. 诊断寄存器

地址	默认值	数据位, MSB优先																																																
0x7	0x0000	15	DIAG select[3:0] DIAG select选择可通过MEASOUT提供的一组诊断信号。首先, 使用MEASOUT寻址 (DPS寄存器1) 选择要通过MEASOUT提供的DIAG A或DIAG B节点。 <table border="1"> <thead> <tr> <th>DIAG Select</th> <th>选定的测量模块</th> <th>DIAG A</th> <th>DIAG B</th> </tr> </thead> <tbody> <tr> <td>0:3</td> <td>禁用</td> <td>禁用</td> <td>禁用</td> </tr> <tr> <td>4</td> <td rowspan="4">驱动放大器</td> <td>禁用</td> <td>禁用</td> </tr> <tr> <td>5</td> <td>EXTFORCE1A</td> <td>EXTFORCE2A</td> </tr> <tr> <td>6</td> <td>FINP</td> <td>FINM</td> </tr> <tr> <td>7</td> <td>输出2.5 mA</td> <td>输出25 mA</td> </tr> <tr> <td>8</td> <td rowspan="4">测量模块</td> <td>VPTAT低</td> <td>VPTAT高</td> </tr> <tr> <td>9</td> <td>VTSD低 (-273°C的基准电压)</td> <td>VTSD高 (+130°C的基准电压)</td> </tr> <tr> <td>10</td> <td>MI</td> <td>VMID代码</td> </tr> <tr> <td>11</td> <td>MV</td> <td>VMIN代码</td> </tr> <tr> <td>12</td> <td rowspan="4">DAC模块</td> <td>FORCE DAC</td> <td>VOS DAC</td> </tr> <tr> <td>13</td> <td>CLL DAC</td> <td>CLH DAC</td> </tr> <tr> <td>14</td> <td>CPL DAC</td> <td>CPH DAC</td> </tr> <tr> <td>15</td> <td>OSD DAC</td> <td>DGS DAC</td> </tr> </tbody> </table> <p>VPTAT低/VPTAT高是已使能驱动级中间的温度传感器器件, 其提供的电压电平可以映射回VTSD低和VTSD高基准点以获得温度值。这些传感器用于热关断功能。参见“芯片温度传感器和热关断”部分。 VMID代码是DAC的中间量程电压; 偏置DAC对此电压电平有直接影响。 VMIN代码是DAC的零电平电压; 偏置DAC对其同样有直接影响。</p>	DIAG Select	选定的测量模块	DIAG A	DIAG B	0:3	禁用	禁用	禁用	4	驱动放大器	禁用	禁用	5	EXTFORCE1A	EXTFORCE2A	6	FINP	FINM	7	输出2.5 mA	输出25 mA	8	测量模块	VPTAT低	VPTAT高	9	VTSD低 (-273°C的基准电压)	VTSD高 (+130°C的基准电压)	10	MI	VMID代码	11	MV	VMIN代码	12	DAC模块	FORCE DAC	VOS DAC	13	CLL DAC	CLH DAC	14	CPL DAC	CPH DAC	15	OSD DAC	DGS DAC
		DIAG Select		选定的测量模块	DIAG A	DIAG B																																												
0:3	禁用	禁用		禁用																																														
4	驱动放大器	禁用		禁用																																														
5		EXTFORCE1A		EXTFORCE2A																																														
6		FINP		FINM																																														
7		输出2.5 mA		输出25 mA																																														
8	测量模块	VPTAT低		VPTAT高																																														
9		VTSD低 (-273°C的基准电压)		VTSD高 (+130°C的基准电压)																																														
10		MI		VMID代码																																														
11		MV		VMIN代码																																														
12	DAC模块	FORCE DAC		VOS DAC																																														
13		CLL DAC		CLH DAC																																														
14		CPL DAC		CPH DAC																																														
15		OSD DAC		DGS DAC																																														
11	TSENSE select[3:0] 以下数字码用于选择三组八个温度二极管中的一组。选定温度二极管的D+可通过GPO引脚获得, D-在AGND上。 这些温度二极管位于芯片的冷却部分和驱动级中。二极管[16:23]位于驱动放大器NPN (用于提供电流的功率输出器件) 中。类似地, 二极管[24:31]位于驱动放大器PNP器件 (用于吸收电流的输出器件) 中。 <table border="1"> <thead> <tr> <th>TSENSE Select</th> <th>选定的散热模块</th> <th>连接传感器</th> </tr> </thead> <tbody> <tr> <td>0:7</td> <td>N/A - 正常GPO操作</td> <td>未连接传感器</td> </tr> <tr> <td>8</td> <td rowspan="8">冷却模块</td> <td>高电流驱动器的冷端, 数字模块的热端</td> </tr> <tr> <td>9</td> <td>25 mA输出级</td> </tr> <tr> <td>10</td> <td>敏感测量电路的最热部分和驱动放大器的冷却部分</td> </tr> <tr> <td>11</td> <td>驱动放大器模块的最冷端</td> </tr> <tr> <td>12</td> <td>DAC的最冷端</td> </tr> <tr> <td>13</td> <td>MEASOUT提供的TSENSE旁边</td> </tr> <tr> <td>14</td> <td>DAC的最热部分</td> </tr> <tr> <td>15</td> <td>数字模块的冷端</td> </tr> <tr> <td>16</td> <td rowspan="8">驱动放大器 PNP</td> <td>1A-1</td> </tr> <tr> <td>17</td> <td>1A-2</td> </tr> <tr> <td>18</td> <td>2A (对于EXTFORCE2范围, 与VPTAT低的位置相似)</td> </tr> <tr> <td>19</td> <td>1B-1 (对于EXTFORCE1范围, 与VPTAT低的位置相似)</td> </tr> <tr> <td>20</td> <td>1B-2</td> </tr> <tr> <td>21</td> <td>2B</td> </tr> <tr> <td>22</td> <td>1C-1</td> </tr> <tr> <td>23</td> <td>1C-2</td> </tr> </tbody> </table>	TSENSE Select	选定的散热模块	连接传感器	0:7	N/A - 正常GPO操作	未连接传感器	8	冷却模块	高电流驱动器的冷端, 数字模块的热端	9	25 mA输出级	10	敏感测量电路的最热部分和驱动放大器的冷却部分	11	驱动放大器模块的最冷端	12	DAC的最冷端	13	MEASOUT提供的TSENSE旁边	14	DAC的最热部分	15	数字模块的冷端	16	驱动放大器 PNP	1A-1	17	1A-2	18	2A (对于EXTFORCE2范围, 与VPTAT低的位置相似)	19	1B-1 (对于EXTFORCE1范围, 与VPTAT低的位置相似)	20	1B-2	21	2B	22	1C-1	23	1C-2									
TSENSE Select		选定的散热模块	连接传感器																																															
0:7		N/A - 正常GPO操作	未连接传感器																																															
8		冷却模块	高电流驱动器的冷端, 数字模块的热端																																															
9			25 mA输出级																																															
10			敏感测量电路的最热部分和驱动放大器的冷却部分																																															
11			驱动放大器模块的最冷端																																															
12			DAC的最冷端																																															
13			MEASOUT提供的TSENSE旁边																																															
14			DAC的最热部分																																															
15			数字模块的冷端																																															
16		驱动放大器 PNP	1A-1																																															
17			1A-2																																															
18			2A (对于EXTFORCE2范围, 与VPTAT低的位置相似)																																															
19	1B-1 (对于EXTFORCE1范围, 与VPTAT低的位置相似)																																																	
20	1B-2																																																	
21	2B																																																	
22	1C-1																																																	
23	1C-2																																																	

地址	默认值	数据位, MSB优先						
		位	名称	功能				
0x7	0x0000			24	驱动放大器 NPN	1A-1		
				25		1A-2		
				26		2A (对于EXTFORCE2范围, 与VPTAT高的位置相似)		
				27		1B-1 (对于EXTFORCE1范围, 与VPTAT高的位置相似)		
				28		1B-2		
				29		2B		
				30		1C-1		
				31		1C-2		
		6	Test Force AMP[1:0]	这些寄存器位用于禁用驱动放大器的各级。它们可用于确保每个并联级的连通性。使能驱动级还取决于选定的电流范围。				
		5		电流范围		测试驱动放大器	使能的级	
	EXTFORCE1	0		所有级				
	EXTFORCE1	1		EXTFORCE1C				
	EXTFORCE1	2		EXTFORCE1B				
	EXTFORCE1	3		EXTFORCE1A				
	EXTFORCE2	0		所有级				
	EXTFORCE2	1		保留				
	EXTFORCE2	2		EXTFORCE2B				
	EXTFORCE2	3		EXTFORCE2A				
4:0	保留		设为0。					

表24. 其他寄存器

地址	寄存器	默认值	数据位, MSB优先
0x8	FIN DAC x1	0x8000	x1 DAC寄存器; D15至D0, MSB优先。
0x9	FIN DAC m	0xFFFF	m寄存器; D15至D0, MSB优先。
0xA	FIN DAC c	0x8000	c寄存器; D15至D0, MSB优先。
0xB	Offset DAC x	0x8000	D15至D0。
0xC	OSD DAC x	0x1FFF	D15至D0。
0xD	CLL DAC x1	0x0000	D15至D0; 低箝位电平只能为负; MSB始终为0以确保这一点。
0xE	CLL DAC m	0xFFFF	D15至D0。
0xF	CLL DAC c	0x8000	D15至D0。
0x10	CLH DAC x1	0xFFFF	D15至D0; 高箝位电平只能为正; MSB始终为1以确保这一点。
0x11	CLH DAC m	0xFFFF	D15至D0。
0x12	CLH DAC c	0x8000	D15至D0。
0x13	CPL DAC x1 5 μ A range	0x0000	D15至D0。
0x14	CPL DAC m 5 μ A range	0xFFFF	D15至D0。
0x15	CPL DAC c 5 μ A range	0x8000	D15至D0。
0x16	CPL DAC x1 25 μ A range	0x0000	D15至D0。
0x17	CPL DAC m 25 μ A range	0xFFFF	D15至D0。
0x18	CPL DAC c 25 μ A range	0x8000	D15至D0。
0x19	CPL DAC x1 250 μ A range	0x0000	D15至D0。
0x1A	CPL DAC m 250 μ A range	0xFFFF	D15至D0。
0x1B	CPL DAC c 250 μ A range	0x8000	D15至D0。
0x1C	CPL DAC x1 2.5 mA range	0x0000	D15至D0。
0x1D	CPL DAC m 2.5 mA range	0xFFFF	D15至D0。
0x1E	CPL DAC c 2.5 mA range	0x8000	D15至D0。
0x1F	CPL DAC x1 25 mA range	0x0000	D15至D0。
0x20	CPL DAC m 25 mA range	0xFFFF	D15至D0。
0x21	CPL DAC c 25 mA range	0x8000	D15至D0。
0x22	CPL DAC x1 EXT Range 2	0x0000	D15至D0。
0x23	CPL DAC m EXT Range 2	0xFFFF	D15至D0。
0x24	CPL DAC c EXT Range 2	0x8000	D15至D0。
0x25	CPL DAC x1 EXT Range 1	0x0000	D15至D0。
0x26	CPL DAC m EXT Range 1	0xFFFF	D15至D0。
0x27	CPL DAC c EXT Range 1	0x8000	D15至D0。
0x28	CPH DAC x 1 5 μ A range	0xFFFF	D15至D0。
0x29	CPH DAC m 5 μ A range	0xFFFF	D15至D0。
0x2A	CPH DAC c 5 μ A range	0x8000	D15至D0。
0x2B	CPH DAC x1 25 μ A range	0xFFFF	D15至D0。
0x2C	CPH DAC m 25 mA range	0xFFFF	D15至D0。
0x2D	CPH DAC c 25 μ A range	0x8000	D15至D0。
0x2E	CPH DAC x1 250 μ A range	0xFFFF	D15至D0。
0x2F	CPH DAC m 250 μ A range	0xFFFF	D15至D0。
0x30	CPH DAC c 250 μ A range	0x8000	D15至D0。
0x31	CPH DAC x1 2.5 mA range	0x0000	D15至D0。
0x32	CPH DAC m 2.5 mA range	0xFFFF	D15至D0。
0x33	CPH DAC c 2.5 mA range	0x8000	D15至D0。
0x34	CPH DAC x1 25 mA range	0xFFFF	D15至D0。
0x35	CPH DAC m 25 mA range	0xFFFF	D15至D0。
0x36	CPH DAC c 25 mA range	0x8000	D15至D0。
0x37	CPH DAC x1 EXT Range 2	0xFFFF	D15至D0。
0x38	CPH DAC m EXT Range 2	0xFFFF	D15至D0。
0x39	CPH DAC c EXT Range 2	0x8000	D15至D0。
0x3A	CPH DAC x1 EXT Range 1	0xFFFF	D15至D0。
0x3B	CPH DAC m EXT Range 1	0xFFFF	D15至D0。

地址	寄存器	默认值	数据位, MSB优先
0x3C	CPH DAC c EXT范围1	0x8000	D15至D0。
0x3D	DGS DAC	0x3333	D15至D0 DUTGND SENSE DAC, 0 V至5 V范围。
0x3E	斜坡结束码	0x0000	D15至D0; 这是斜坡结束码。斜坡起始码是FIN DAC寄存器中的代码。
0x3F	斜坡步长	0x0001	0000 0000 D6至D0。 D6:D0设置斜坡步长, 每个码的增量为16 LSB; 基准电压为5 V时, 16 LSB = 6.1 mV。 例如: 000 0000 = 16 LSB (6.1 mV)步长 000 0001 = 16 LSB (6.1 mV)步长 ... 111 1111 = 2032 LSB (775 mV)步长
0x40	RCLK分频器	0x0001	0000 0000 D7至D0。 D7:D0设置RCLK分频器。 0000 0000 = ÷ 1 0000 0001 = ÷ 1 0000 0010 = ÷ 2 0000 0011 = ÷ 3 ... 1111 1111 = ÷ 255
0x41	使能斜坡	0x0000	0xFFFF使能。
0x42	中断斜坡	0x0000	0x0000中断。

表25. 警报状态和清除警报状态寄存器

地址	寄存器	默认值	数据位, MSB优先		
0x43	报警状态	0x0000	该寄存器为只读寄存器, 提供有关警报功能和比较器输出状态的信息。		
			位	名称	功能
			15	LTMPALM	已锁存温度警报位; 如果为低电平, 该位表示发生了警报事件。
			14	TMPALM	未锁存警报位; 如果为低电平, 这些位表示警报事件仍然存在。
			13	LOSALM	已锁存开路检测警报位; 如果为低电平, 表示发生了警报事件。
			12	OSALM	未锁存开路检测警报位; 如果为低电平, 表示警报事件仍然存在。
			11	LDUTALM	已锁存DUTGND开尔文检测警报; 如果为低电平, 表示发生了警报事件。
			10	DUTALM	未锁存DUTGND开尔文检测警报; 如果为低电平, 表示警报事件仍然存在。
			9	LCLALM	已锁存箝位警报; 如果为低电平, 表示发生了警报事件。
			8	CLALM	未锁存箝位警报; 如果为低电平, 表示警报事件仍然存在。
			7	LGRDALM	已锁存保护警报; 如果为低电平, 表示发生了警报事件。
			6	GRDALM	未锁存保护警报; 如果为低电平, 表示警报事件仍然存在。
			5	CPOL	根据比较器输出引脚, 比较器输出处于低电平状态。
			4	CPOH	根据比较器输出引脚, 比较器输出处于高电平状态。
3:0	未用	必须为零。			
0x44	警报状态和清除警报	0x0000	该寄存器为只读寄存器, 提供有关警报功能和比较器输出状态的信息。读取该寄存器还会自动清除任何已锁存的警报引脚或比特位。		
			位	名称	功能
			15	LTMPALM	已锁存温度警报位; 如果为低电平, 该位表示发生了警报事件。
			14	TMPALM	未锁存警报位; 如果为低电平, 这些位表示警报事件仍然存在。
			13	LOSALM	已锁存开路检测警报位; 如果为低电平, 表示发生了警报事件。
			12	OSALM	未锁存开路检测警报位; 如果为低电平, 表示警报事件仍然存在。
			11	LDUTALM	已锁存DUTGND开尔文检测警报; 如果为低电平, 表示发生了警报事件。
			10	DUTALM	未锁存DUTGND开尔文检测警报; 如果为低电平, 表示警报事件仍然存在。
			9	LCLALM	已锁存箝位警报; 如果为低电平, 表示发生了警报事件。
			8	CLALM	未锁存箝位警报; 如果为低电平, 表示警报事件仍然存在。
			7	LGRDALM	已锁存保护警报; 如果为低电平, 表示发生了警报事件。
			6	GRDALM	未锁存保护警报; 如果为低电平, 表示警报事件仍然存在。
			5	CPOL	根据比较器输出引脚, 比较器输出处于低电平状态。
			4	CPOH	根据比较器输出引脚, 比较器输出处于高电平状态。
3:0	未用	必须为零。			
0x45	CPL DAC x1	0x0000	D15至D0。V _{SENSE} 比较器低阈值。		
0x46	CPL DAC m	0xFFFF	D15至D0。V _{SENSE} 比较器低增益。		
0x47	CPL DAC c	0x8000	D15至D0。V _{SENSE} 比较器低偏置。		
0x48	CPH DAC x1	0xFFFF	D15至D0。V _{SENSE} 比较器高阈值。		
0x49	CPH DAC m	0xFFFF	D15至D0。V _{SENSE} 比较器高增益。		
0x4A	CPH DAC c	0x8000	D15至D0。V _{SENSE} 比较器高偏置。		
0x4B到0x7F	保留		保留。		

回读模式

AD5560 允许通过串行接口从串行接口可直接访问的每个寄存器，即除DAC寄存器（x2校准寄存器）外的所有寄存器回读数据。要回读寄存器的内容，必须将1写入 $\overline{R/W}$ 位，寻址相应的寄存器，并用全零填充数据位。

写入写命令后，来自所选寄存器的数据载入内部移位寄存器，并在下一次SPI操作期间通过SDO引脚提供。

地址0x43和地址0x44是唯一的只读寄存器。读取功能为用户提供有关警报状态和比较器输出结果的详细信息。

对寄存器0x44（警报状态和清除警报寄存器（见表25））执行读取命令后，已锁存警报引脚（引脚1、引脚2、引脚3）和比特位上的警报标志会被清除。

用于回读的SCLK频率不能以SPI接口的最高速度运行。有关详细信息，请参阅“时序特性”部分。

DAC回读

DAC x1、DAC m和DAC c寄存器可通过串行接口进行回读。但不能访问已校准的x2寄存器。

上电默认值

在上电期间，上电状态机会将所有内部寄存器复位为默认值，并且 \overline{BUSY} 变为低电平。 \overline{BUSY} 上升沿表示上电事件已完成且接口已使能。 \overline{RESET} 引脚在上电事件中不起任何作用。

上电期间，所有对应0 V的DAC x1寄存器都被清零；校准寄存器默认值对应于满量程的m和零电平的c。

DPS和系统控制寄存器的默认状态如相关表格所示（参见表17至表26）。

在 \overline{RESET} 功能期间，所有寄存器都会复位为上电默认值。

表26. AD5560开关真值表¹

寄存器	位名称	位	SW1	SW2	SW3	SW4	SW7	SW13	SW14	SW15	SW5	SW6	SW8	SW9	SW11	SW16	
系统控制 寄存器	Gain0、Gain1		X	X	X	X	X	X	X	X	X	X	X	X	X	X	
	FINGND	0	B	X	X	X	X	X	X	X	X	X	X	X	X	X	X
		1	A	X	X	X	X	X	X	X	X	X	X	X	X	X	X
	CPO		X	X	X	X	X	X	X	X	X	X	X	X	X	X	
PD ^{2,3}		X	X	X	X	X	X	X	X	X	X	X	X	X	X	On	
DPS 寄存器1	SW-INH ²	0 ⁴	X	c	X	X	X	X	X	X	X	X	X	X	X	X	X
		1 ⁵	X	a	X	X	X	X	X	X	X	X	X	X	X	X	X
	I2、I1、I0	000	X	X	X	On	On	Off	Off	Off	Off	X	X	X	X	X	X
		001	X	X	X	On	On	Off	Off	Off	Off	X	X	X	X	X	X
		010	X	X	X	On	On	Off	Off	Off	Off	X	X	X	X	X	X
		011	X	X	X	On	On	Off	Off	Off	Off	X	X	X	X	X	X
		100	X	X	X	On	On	Off	Off	Off	Off	X	X	X	X	X	X
		101	X	X	X	Off	Off	Off	On	On	On	X	X	X	X	X	X
		110	X	X	X	Off	Off	On	Off	On	On	X	X	X	X	X	X
	CMP1、CMPO	00	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
		01	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
		10	X	X	a	X	X	X	X	X	X	X	X	X	X	X	X
		11	X	X	b	X	X	X	X	X	X	X	X	X	X	X	X
	ME3、ME2、 ME1、ME0	000	X	X	X	X	X	X	X	X	X	X	X	X	X	X	Off
		001	X	X	X	X	X	X	X	X	X	X	X	X	X	X	On
		010	X	X	X	X	X	X	X	X	X	X	X	X	X	X	On
		011	X	X	X	X	X	X	X	X	X	X	X	X	X	X	On
		100	X	X	X	X	X	X	X	X	X	X	X	X	X	X	On
		101	X	X	X	X	X	X	X	X	X	X	X	X	X	X	On
		110	X	X	X	X	X	X	X	X	X	X	X	X	X	X	On
111		X	X	X	X	X	X	X	X	X	X	X	X	X	X	On	
SF0	0	X	X	X	X	X	X	X	X	X	X	X	Off	Off	X	X	
	1	X	X	X	X	X	X	X	X	X	X	X	On	On	X	X	
从机， 组合模式	00 ⁶	b	a	X	X	X	X	X	X	X	a	Off	X	X	X	X	
	01 ⁷	b	a	X	X	X	X	X	X	X	b	Off	X	X	X	X	
	10 ⁸	c	c	X	X	X	X	X	X	X	Off	On	X	X	X	X	
	11 ⁹	c	b	X	X	X	X	X	X	X	Off	On	X	X	X	X	
INT10K	0	X	X	X	X	X	X	X	X	X	X	X	X	X	Off	X	
	1	X	X	X	X	X	X	X	X	X	X	X	X	X	On	X	
硬件引脚	HW_INH ²		X	c	X	X	X	X	X	X	X	X	X	X	X	X	
	CLEN		X	X	X	X	X	X	X	X	X	X	X	X	X	X	

¹ X = 无关；该开关不受特定位置状态的影响。² 低电平有效。³ 关断模式；用于低功耗。⁴ 驱动放大器输出三态，低漏电模式；围绕放大器所做的反馈。⁵ FV模式。⁶ 主机：MASTER_OUT = 内部连接到有效EXTFORCE1/EXTFORCE2/25 mA输出。⁷ 主机：MASTER_OUT = 主机MI。⁸ 从机FV：内部连接到EXTFORCE1/EXTFORCE2/25 mA以闭合FVAMP环路。⁹ 从机FI。

使用HCAV_{DDx}和HCAV_{SSx}电源

第一组电源AV_{DD}和AV_{SS}为DAC电平和相关电路供电。对于低电流范围（使用内部检测电阻的范围，最大25 mA），它们还为驱动放大器级供电。

第二组电源HCAV_{SS1}和HCAV_{DD1}用于最大限度地降低AD5560器件在EXTFORCE1范围（最高±1.2 A）下的功耗。同样，HCAV_{SS2}和HCAV_{DD2}电源用于EXTFORCE2范围（最高±500 mA）。这些电源必须小于或等于AV_{DD}和AV_{SS}电源。在低电压下驱动大电流时，确保电源轨处于最低电压，这样可以大大降低功耗。

因此，HCAV_{SSx}和HCAV_{DDx}可以根据设定电压范围的要求切换到外部不同的电源轨。然而，高电流输出级的设计意味着这些电源总是必须处于比驱动电压更高的电压，而与所用的电流范围无关。因此，根据电源切换的电平，可能需要将外部二极管

与HCAV_{DDx}和HCAV_{SSx}各电源串联，如图60所示。电源之间有内部上拉电阻（见图60）。在此使用二极管支持更灵活地使用电源，并能最大限度地减少所需的电源切换量。在示例中，AV_{DD}和AV_{SS}电源可以支持高电压需求，而HCAV_{DDx}和HCAV_{SSx}电源支持低电压、更高电流范围。二极管的选择应考虑载流要求。HCAV_{DDx}和HCAV_{SSx}电源的选择必须允许这种额外的压降。

上电顺序

当电源连接到AD5560时，在施加正或负电源之前，必须将AGND和DGND引脚连接到相关的接地层。在大多数应用中，这不是问题，因为电源的接地引脚通过接地层与AD5560的接地引脚相连。AV_{DD}和AV_{SS}电源必须先于HCAV_{DDx}和HCAV_{SSx}电源施加或同时施加，如表3所示。围绕DV_{CC}电源并没有已知的上电顺序，但建议按照绝对最大额定值所示予以施加（见表3）。

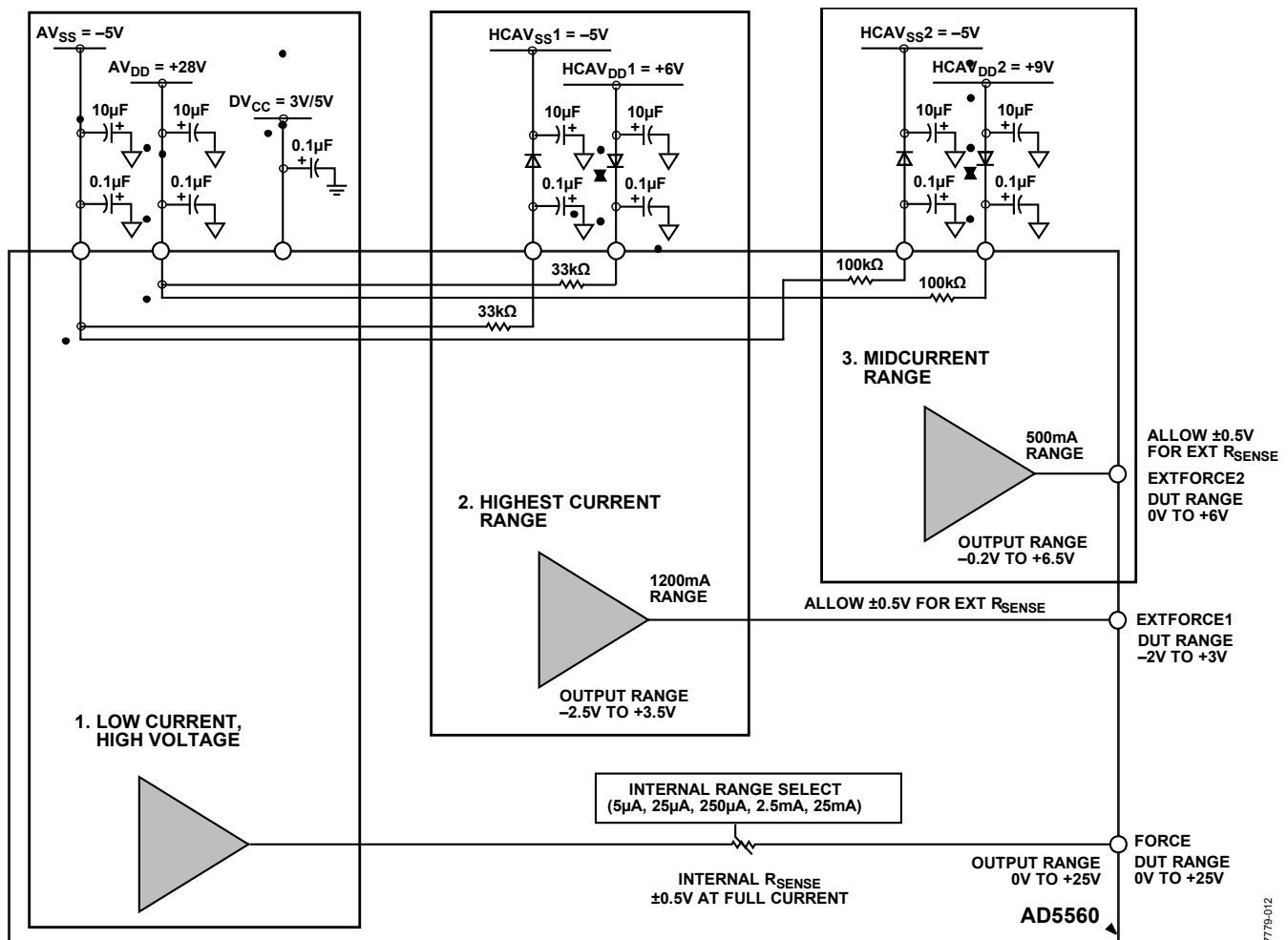


图60. 在AD5560中使用额外电源轨以实现多个电压/电流范围的示例

必需的外部组件

必要的最少外部组件如图61中的框图所示。退耦很大程度上取决于所用电源的类型、电路板布局以及系统中的噪声。因此，实际需要的退耦可能较少。虽然有四个补偿输入引脚和五个前

馈电容输入引脚，但只有当用户打算驱动很多不同的DUT负载电容时，才能使用所有电容输入。如果DUT负载电容是已知的，并且对于电压范围和测试条件的所有组合，负载电容不会改变，那么可能只需要一组 C_{Cx} 和 C_{Fx} 电容。

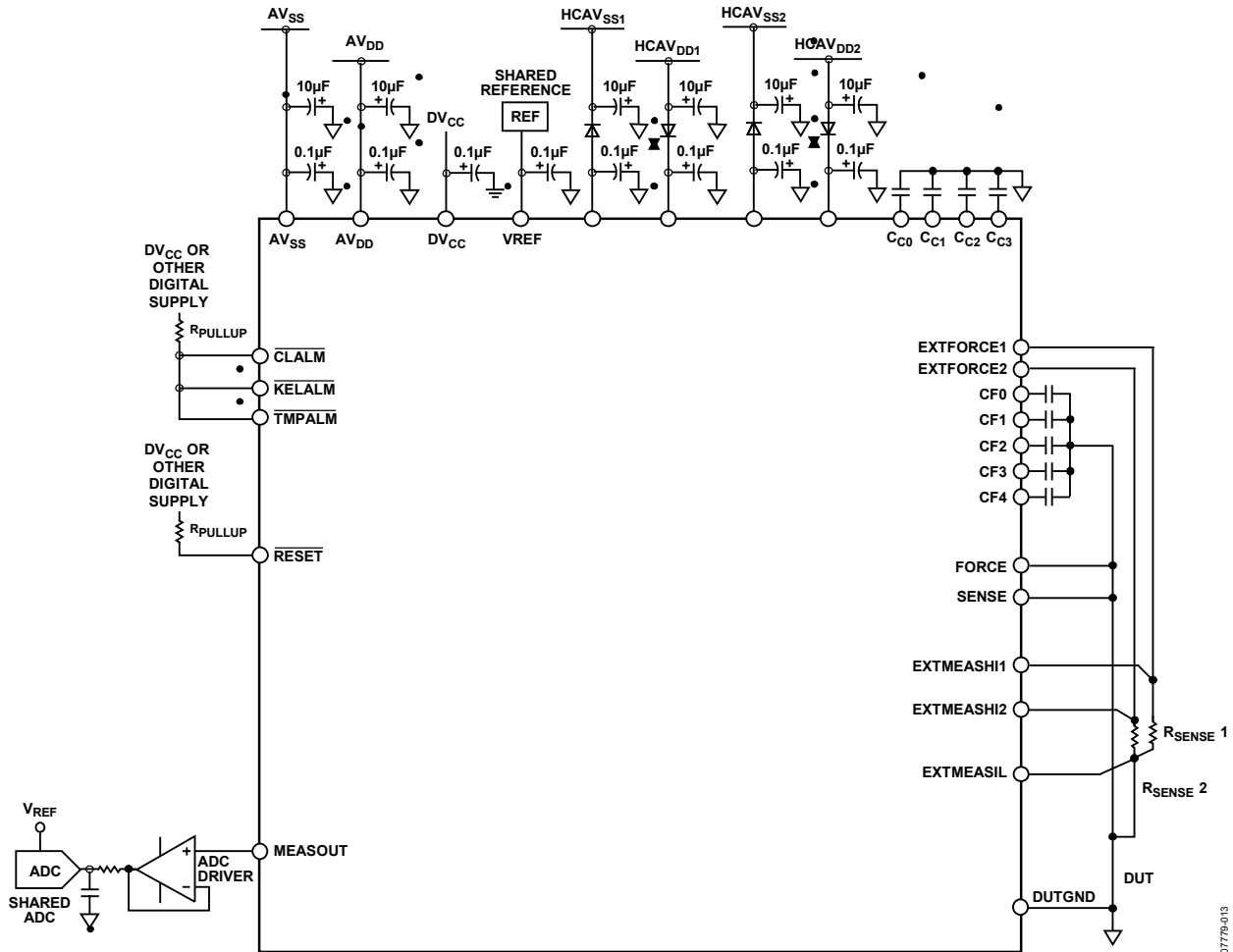


图61. 配合DPS使用所需的外部元件

表27. 建议与AD5560一起使用的基准电压源¹

产品型号	电压(V)	初始精度%	基准输出温度系数 (ppm/°C, 最大值) A/B级	REF输出电流(mA)	电源电压范围(V)	封装
ADR431	2.5	±0.04	10/3	30	4.5至18	MSOP、SOIC
ADR435	5	±0.04	10/3	30	7至18	MSOP、SOIC
ADR441	2.5	±0.04	10/3	10	3至18	MSOP、SOIC
ADR445	5	±0.04	10/3	10	5.5至18	MSOP、SOIC

¹ 适用于AD5560的可能基准电压源的一部分。有关更多选择，请参阅<http://www.analog.com/cn/references>。

电源退耦

在任何注重精度的电路中，精心考虑电源和接地回路布局都有助于确保达到规定的性能。AD5560所在的印刷电路板在设计时应将模拟部分与数字部分分离，并限制在电路板的特定区域内。如果AD5560所在的系统中有多个器件需要AGND至DGND的连接，则应只在一个点进行连接。星形接地点应尽可能靠近器件。AD5560中的DGND连接应被视为AGND并返回到AGND层。有关混合信号应用退耦的更多信息，请参考ADI公司的指南MT 031。

对于具有多个引脚（ AV_{SS} 、 AV_{DD} 、 DV_{CC} ）的电源，建议将这些引脚连接在一起并将每个电源退耦一次。

AD5560应当具有足够大的10 μF 电源退耦电容，其与每个电源上的0.1 μF 电容并联，并且尽可能靠近器件，最好是正对着该器件。10 μF 电容应为钽电容。0.1 μF 电容应具有低有效串联电阻(ESR)和低有效串联电感(ESL)，如高频时提供低阻抗接地路径的普通陶瓷电容，以便处理内部逻辑开关所引起的瞬态电流。

应避免在器件下方布设数字线路，否则会将噪声耦合至器件。应允许模拟接地层布设在AD5560下方，以避免噪声耦合。AD5560的电源线路应采用尽可能宽的走线，以提供低阻抗路径，并减小电源线路上的毛刺效应。快速开关数字信号应利用数字地屏蔽起来，以免向电路板上的其它器件辐射噪声，并且绝不应靠近参考输入。必须将所有VREF线路上的噪声降至最低。避免数字信号与模拟信号走线交叠。电路板相对两层上的走线应当彼此垂直，这样做有助于减小电路板上的馈通效应。像所有薄型封装一样，必须避免弯曲封装，并且在组装过程中必须避免封装表面上出现点负载压力。

另外请注意，AD5560的裸露焊盘内部连接到负电源 AV_{SS} 。

应用信息

散热考虑

表28. TQFP_EP的热阻¹

冷却	气流(LFPM)	θ_{JA} ²	θ_{JC} (均匀) ³	θ_{JC} (局部) ⁴ 理想TIM ⁶	θ_{JC} (局部) w/TIM ⁶	θ_{JCP} w/TIM ⁵	单位
无散热器	0	39				N/A	°C/W
	200	37.2					°C/W
	500	35.7					°C/W
散热器 ⁷	0	12.2				N/A	°C/W
	200	11.1	1.0	2.8	4.91		°C/W
	500	9.5					°C/W
冷板 ⁸	N/A	N/A	1.0	2.8	4.91	7.5	°C/W

¹ 所有数值都是仿真得到，并假设采用JEDEC 4层测试板。

² θ_{JA} 为从最热的结到环境空气的热阻。

³ θ_{JC} (均匀) 为从结到封装顶部的热阻，假设总功率均匀分布。

⁴ θ_{JC} (局部) 为从结到封装顶部中心的热阻，假设总功率 = 8.5 W (1 W均匀分布，7.5 W在驱动级中——局部加热)。

⁵ θ_{JCP} 为从最热的结到无限冷板的热阻，考虑热界面材料(TIM)。

⁶ 理想TIM假设封装顶部与无限冷板完美接触。w/TIM假设TIM厚度为0.5 mm，热导率为2.56 W/m/k。

⁷ 在强制对流下 θ_{CA} 额定性能约为5.3°C/W的散热器，在500LFM下得出 T_J 约为111°C。封装的热性能取决于散热器和环境条件。

⁸ 附加的无限冷板应 $\leq 26^\circ\text{C}$ ，以保持 $T_J < 90^\circ\text{C}$ ，给定总功率 = 8.5 W。封装的热性能取决于散热器和环境条件。

⁹ 估算结温可以使用以下公式：

$$T_J = T_{amb} + \theta_{JA} \times Power$$

$$T_J = T_{cold\ plate} + \theta_{JCP} \times Power$$

$$T_J = T_{top} + \theta_{JC} \times Power$$

表29. 倒装芯片BGA的热阻¹

冷却	气流(LFPM)	θ_{JA} ²	θ_{JC} (均匀) ³	θ_{JC} (局部) ⁴ 理想TIM ⁶	θ_{JC} (局部) w/TIM ⁶	θ_{JCP} ⁵ w/TIM	单位
无散热器	0	40.8				N/A	°C/W
	200	38.1					°C/W
	500	36					°C/W
散热器 ⁸	0	18				N/A	°C/W
	200	11.8	0.05	1.6	4.6		°C/W
	500	9					°C/W
冷板 ⁹	N/A	N/A	0.05	1.6	4.6	6.5	°C/W

¹ 所有数值都是仿真得到，并假设采用JEDEC 4层测试板。

² θ_{JA} 为从最热的结到环境空气的热阻。

³ θ_{JC} (均匀) 为从结到封装顶部的热阻，假设总功率均匀分布。

⁴ θ_{JC} (局部) 为从结到封装顶部中心的热阻，假设总功率 = 8.5 W (1 W均匀分布，7.5 W在功率级中——局部加热)。

⁵ θ_{JCP} 为从最热的结到无限冷板的热阻，考虑热界面材料(TIM)。

⁶ 理想TIM假设封装顶部与无限冷板完美接触。w/TIM假设TIM厚度为0.4 mm，热导率为3.57 W/m/k。

⁷ 在强制对流下 θ_{CA} 额定性能约为4.9°C/W的散热器，在500LFM下得出 T_J 约为112°C。封装的热性能取决于散热器和环境条件。

⁸ 附加的无限冷板应 $\leq 30^\circ\text{C}$ ，以保持 $T_J < 90^\circ\text{C}$ ，给定总功率 = 8.5 W。封装的热性能取决于散热器和环境条件。

⁹ 估算结温可以使用以下公式：

$$T_J = T_{amb} + \theta_{JA} \times Power$$

$$T_J = T_{cold\ plate} + \theta_{JCP} \times Power$$

$$T_J = T_{top} + \theta_{JC} \times Power$$

封装顶部的温度等高线图

TQFP_EP封装

由于局部加热效应，封装上表面的温度梯度较陡。因此， θ_{JC} 值高度依赖于壳温测量的位置。图62显示了TQFP_EP的芯片温度等高线图的顶部。

BGA封装

由于局部加热效应，封装上表面的温度梯度较陡。因此， θ_{JC} 值高度依赖于壳温测量的位置。图63显示了倒装芯片BGA的芯片温度等高线图的顶部。

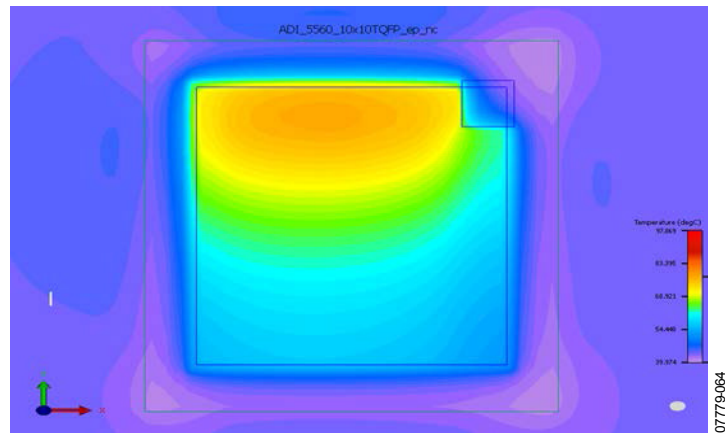


图62. 64引脚TQFP_EP的温度等高线图

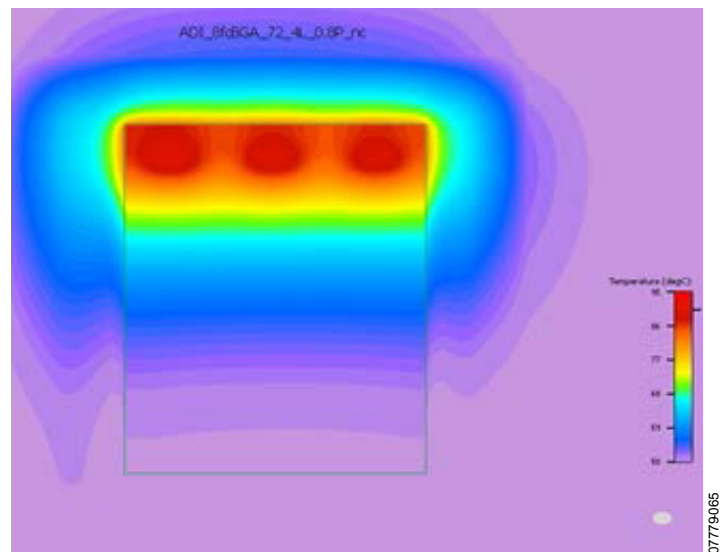
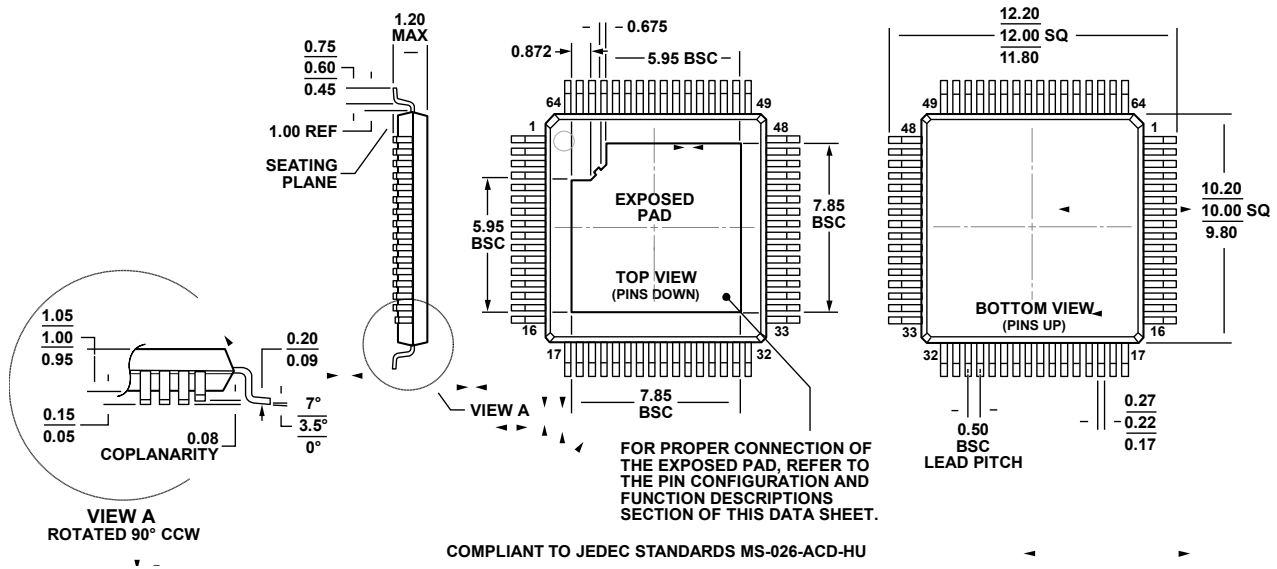


图63. 倒装芯片BGA的温度等高线图

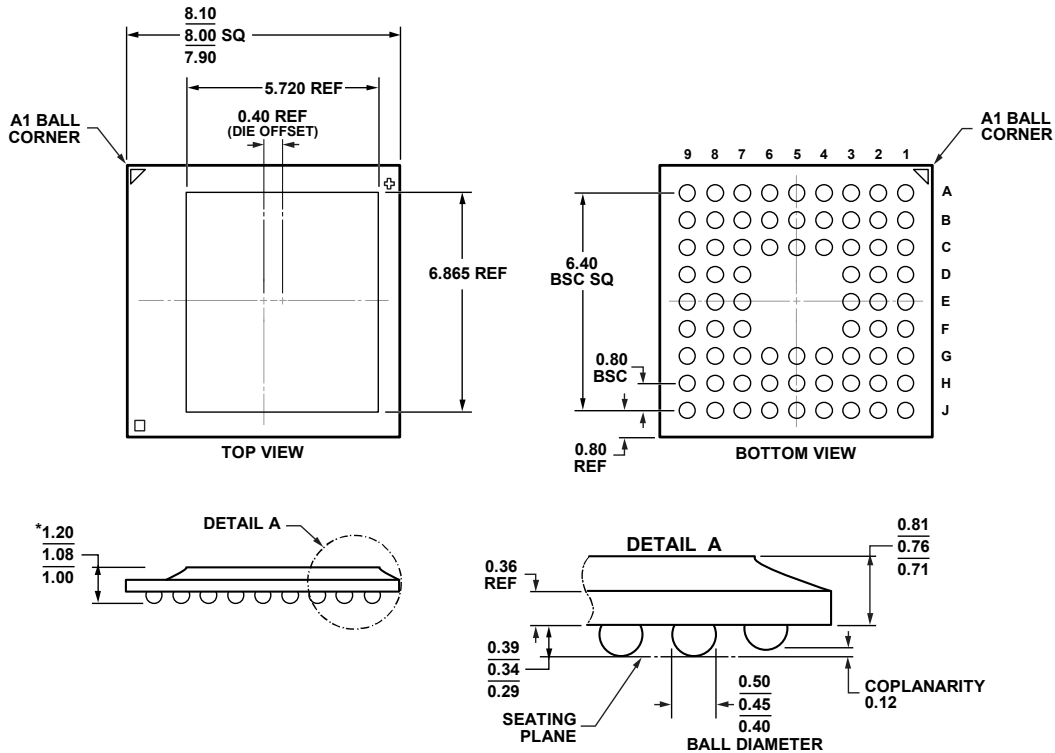
外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-026-ACD-HU

图64. 64引脚薄型四方扁平封装，裸露焊盘[TQFP_EP]
(SV-64-3)

尺寸单位: mm



*COMPLIANT TO JEDEC STANDARDS MO-225 WITH EXCEPTION TO PACKAGE HEIGHT.

图65. 72引脚芯片级封装球栅阵列[CSP_BGA]
(BC-72-2)

尺寸单位: mm

订购指南

型号 ¹	温度范围 ²	封装描述	封装选项
AD5560JSVUZ	T _j = 25°C至+90°C	带裸露焊盘的64引脚薄型四方扁平封装(TQFP_EP)	SV-64-3
AD5560JSVUZ-REEL	T _j = 25°C至+90°C	带裸露焊盘的64引脚薄型四方扁平封装(TQFP_EP)	SV-64-3
AD5560JBCZ	T _j = 25°C至+90°C	72引脚芯片级封装球栅阵列(CSP-BGA)	BC-72-2
AD5560JBCZ-REEL	T _j = 25°C至+90°C	72引脚芯片级封装球栅阵列(CSP-BGA)	BC-72-2
EVAL-AD5560EBUZ		评估套件	

¹ Z = 符合RoHS标准的兼容器件。

² T_j = 结温。