

### 产品特性

PSRR性能: 54 dB (100 kHz)

独立于 $V_{OUT}$ 的超低噪声

3  $\mu\text{V rms}$ , 0.1 Hz至10 Hz

9.5  $\mu\text{V rms}$ , 0.1 Hz至100 kHz

9  $\mu\text{V rms}$ , 10 Hz至100 kHz

17  $\mu\text{V rms}$ , 10 Hz至1 MHz

低压差: 150 mV (200 mA负载)

最大输出电流: 200 mA

输入电压范围: 2.2 V至5.5 V

低静态电流、低关断电流

初始精度:  $\pm 1\%$

在整个线路、负载与温度范围内的精度:  $-2.5\%/+1.5\%$

5引脚TSOT封装和6引脚LFCSP封装

### 应用

ADC/DAC电源

RF、VCO、PLL电源

后置DC-DC调节

### 概述

ADM7160是一款超低噪声、低压差线性稳压器，采用2.2 V至5.5 V电源供电，最大输出电流为200 mA。在200 mA负载下压差仅为150 mV，不仅可提高效率，而且能使器件在很宽的输入电压范围内工作。

ADM7160采用新颖的电路拓扑结构，实现了超低噪声性能，而无需旁路电容，非常适合对噪声敏感的模拟前端和RF应用。ADM7160在提供超低噪声性能的同时，并不影响其电源抑制(PSRR)或线路与负载瞬态响应性能。

限流和热过载保护电路可以防止器件在不利条件下受损。

ADM7160的EN输入引脚还内置一个下拉电阻。

### 应用电路

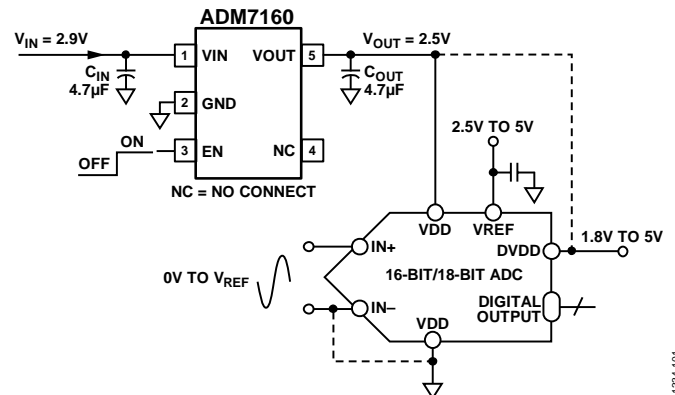


图1. ADM7160为16位/18位ADC供电

ADM7160经过专门设计，利用1  $\mu\text{F}$ 、 $\pm 30\%$ 小型陶瓷输入和输出电容便可稳定工作，符合高性能、空间受限应用的要求。

ADM7160采用紧凑型5引脚TSOT和6引脚LFCSP两种封装，提供16个固定输出电压选项(范围从1.1 V到3.3 V)。LFCSP不仅提供一种超紧凑的解决方案，而且散热性能出色，在小尺寸薄型电路板空间中满足高达200 mA输出电流的应用需求。

Rev. A

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700 ©2013–2014 Analog Devices, Inc. All rights reserved.  
[Technical Support](#) [www.analog.com](http://www.analog.com)

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

## 目录

产品特性 .....	1	典型性能参数 .....	7
应用 .....	1	工作原理 .....	13
应用电路 .....	1	使能特性 .....	13
概述 .....	1	软启动 .....	14
修订历史 .....	2	限流和热过载保护 .....	14
技术规格 .....	3	应用信息 .....	15
推荐规格：输入和输出电容 .....	4	电容选择 .....	15
绝对最大额定值 .....	5	散热考虑 .....	16
热数据 .....	5	PCB布局考量 .....	19
热阻 .....	5	典型应用电路 .....	20
ESD警告 .....	5	外形尺寸 .....	21
引脚配置和功能描述 .....	6	订购指南 .....	22

## 修订历史

### 2014年4月—修订版0至修订版A

更改订购指南 .....	22
--------------	----

### 2013年6月—修订版0：初始版

## 技术规格

除非另有说明,  $V_{IN} = (V_{OUT} + 0.4 \text{ V})$  或  $2.2 \text{ V}$  (取较大者);  $EN = V_{IN}$ ,  $I_{LOAD} = 10 \text{ mA}$ ,  $C_{IN} = C_{OUT} = 1 \mu\text{F}$ ,  $T_A = 25^\circ\text{C}$ 。

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入电压范围	$V_{IN}$	$T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	2.2		5.5	V
工作电源电流	$I_{GND}$	$I_{LOAD} = 0 \mu\text{A}$ $I_{LOAD} = 0 \mu\text{A}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{LOAD} = 100 \mu\text{A}$ $I_{LOAD} = 100 \mu\text{A}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{LOAD} = 10 \text{ mA}$ $I_{LOAD} = 10 \text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{LOAD} = 200 \text{ mA}$ $I_{LOAD} = 200 \text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		10 20 60 265	20 40 90 350	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$
关断电流	$I_{GND-SD}$	$EN = GND$ $EN = GND$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		0.2	1.0	$\mu\text{A}$ $\mu\text{A}$
输出电压精度	$V_{OUT}$	$I_{LOAD} = 10 \text{ mA}$ $100 \mu\text{A} < I_{LOAD} < 200 \text{ mA}$ , $V_{IN} = (V_{OUT} + 0.4 \text{ V})$ 至 $5.5 \text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $V_{OUT} < 1.8 \text{ V}$ $V_{OUT} \geq 1.8 \text{ V}$	-1 -3 -2.5		+1 +2 +1.5	% % %
温度系数	温度系数	$V_{OUT} = 2.5 \text{ V}$ , $T_J = 25^\circ\text{C}$ 至 $85^\circ\text{C}$		29		ppm/ $^\circ\text{C}$
线性调整率	$\Delta V_{OUT}/\Delta V_{IN}$	$V_{IN} = (V_{OUT} + 0.4 \text{ V})$ 至 $5.5 \text{ V}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	-0.05		+0.05	%/V
负载调整率 $V_{OUT} < 1.8 \text{ V}$  $V_{OUT} \geq 1.8 \text{ V}$	$\Delta V_{OUT}/\Delta I_{LOAD}$	$I_{LOAD} = 100 \mu\text{A}$ 至 $200 \text{ mA}$ $I_{LOAD} = 100 \mu\text{A}$ 至 $200 \text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{LOAD} = 100 \mu\text{A}$ 至 $200 \text{ mA}$ $I_{LOAD} = 100 \mu\text{A}$ 至 $200 \text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		0.006 0.003	0.012 0.008	%/mA %/mA %/mA %/mA
压差 <sup>1</sup>	$V_{DROPOUT}$	$I_{LOAD} = 10 \text{ mA}$ $I_{LOAD} = 10 \text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ $I_{LOAD} = 200 \text{ mA}$ $I_{LOAD} = 200 \text{ mA}$ , $T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$		10 150	30 230	mV mV mV mV
启动时间 <sup>2</sup>	$t_{START-UP}$	$V_{OUT} = 3.3 \text{ V}$		180		$\mu\text{s}$
限流阈值 <sup>3</sup>	$I_{LIMIT}$	$T_J = 0^\circ\text{C}$ 至 $125^\circ\text{C}$	220	300	400	mA
欠压闭锁 输入电压上升 输入电压下降 迟滞	UVLO UVLO <sub>RISE</sub> UVLO <sub>FALL</sub> UVLO <sub>HYS</sub>	$T_J = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$	1.28		1.96	V V mV
热关断 热关断阈值 热关断迟滞	$TS_{SD}$ $TS_{SD-HYS}$	$T_J$ 上升		150	15	$^\circ\text{C}$ $^\circ\text{C}$
EN输入 EN输入逻辑高电平 EN输入逻辑低电平 EN输入下拉电阻	$V_{IH}$ $V_{IL}$ $R_{EN}$	$2.2 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$ $2.2 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$ $V_{IN} = V_{EN} = 5.5 \text{ V}$	1.2		0.4	V V M $\Omega$
输出噪声	OUT <sub>NOISE</sub>	$V_{IN} = 5 \text{ V}$ , $V_{OUT} = 2.5 \text{ V}$ 0.1 Hz 至 10 Hz 0.1 Hz 至 100 kHz 10 Hz 至 100 kHz 10 Hz 至 1 MHz		3 9.5 9 17		$\mu\text{V rms}$ $\mu\text{V rms}$ $\mu\text{V rms}$ $\mu\text{V rms}$

# ADM7160

参数	符号	测试条件/注释	最小值	典型值	最大值	单位	
电源抑制比 $V_{IN} = V_{OUT} + 0.5\text{ V}$	电源抑制比 (PSRR)	$I_{LOAD} = 100\text{ mA}$					
		100 kHz, $V_{IN} = 3.8\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		49		dB	
		500 kHz, $V_{IN} = 3.8\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		43		dB	
		1 MHz, $V_{IN} = 3.8\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		43		dB	
		100 kHz, $V_{IN} = 3.0\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		46		dB	
		500 kHz, $V_{IN} = 3.0\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		44		dB	
		1 MHz, $V_{IN} = 3.0\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		44		dB	
		$V_{IN} = V_{OUT} + 1\text{ V}$	100 kHz, $V_{IN} = 4.3\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		54		dB
			500 kHz, $V_{IN} = 4.3\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		46		dB
			1 MHz, $V_{IN} = 4.3\text{ V}$ , $V_{OUT} = 3.3\text{ V}$		46		dB
			100 kHz, $V_{IN} = 3.5\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		49		dB
			500 kHz, $V_{IN} = 3.5\text{ V}$ , $V_{OUT} = 2.5\text{ V}$		47		dB
1 MHz, $V_{IN} = 3.5\text{ V}$ , $V_{OUT} = 2.5\text{ V}$			47		dB		

<sup>1</sup> 压差定义为将输入电压设置为标称输出电压时的输入至输出电压差。该规格仅适用于高于2.2 V的输出电压。

<sup>2</sup> 启动时间定义为EN上升沿到 $V_{OUT}$ 达到其标称值90%的时间。

<sup>3</sup> 限流阈值定义为输出电压降至额定典型值90%时的电流。例如，3.0 V输出电压的电流限值定义为引起输出电压降至3.0 V的90%(即2.7 V)的电流。

## 推荐规格：输入和输出电容

$T_A = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 。

表2.

参数	符号	最小值	典型值	最大值	单位
最小输入和输出电容 <sup>1</sup>	$C_{MIN}$	0.7			$\mu\text{F}$
电容ESR	$R_{ESR}$	0.001	0.2		$\Omega$

<sup>1</sup> 在所有工作条件下，输入和输出电容至少应大于0.7  $\mu\text{F}$ 。选择器件时必须考虑应用的所有工作条件，确保达到最小电容要求。配合任何LDO调节器使用时，建议使用X7R型和X5R型电容，不建议使用Y5V和Z5U电容。更多信息参见“输入和输出电容特性”部分。

# 绝对最大额定值

表3.

参数	额定值
VIN至GND	-0.3 V至+6.5 V
VOUT至GND	-0.3 V至VIN
EN至GND	-0.3 V至+6.5 V
存储温度范围	-65°C至+150°C
工作结温范围	-40°C至+125°C
工作环境温度范围	-40°C至+125°C
焊接条件	JEDEC J-STD-020

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

## 热数据

绝对最大额定值仅适合单独应用，但不适合组合使用。超过结温限值，可致ADM7160损坏。监控环境温度并不能保证T<sub>J</sub>不会超出额定温度限值。

在功耗高、PCB热阻差的应用中，可能需要降低最大环境温度。在功耗适中、PCB热阻较低的应用中，只要结温处于额定限值以内，最大环境温度可以超过最大限值。

器件的结温(T<sub>J</sub>)取决于环境温度(T<sub>A</sub>)、器件的功耗(P<sub>D</sub>)和封装的结至环境热阻(θ<sub>JA</sub>)。T<sub>J</sub>根据以下公式计算：

$$T_J = T_A + (P_D \times \theta_{JA})$$

封装的结至环境热阻(θ<sub>JA</sub>)基于使用4层板的建模和计算方法。θ<sub>JA</sub>的值主要取决于应用和电路板布局。在最大功耗较高的应用中，需要特别注意热板设计。θ<sub>JA</sub>的值可能随PCB材料、布局和环境条件不同而异。

θ<sub>JA</sub>额定值基于一个4层、4英寸 × 3英寸印刷电路板(PCB)。有关板结构的详细信息，请参考JEDEC JESD51-7和JESD51-9。有关LFCSP封装的更多信息，请参考应用笔记AN-772“引脚架构芯片级封装(LFCSP)设计与制造指南”。

Ψ<sub>JB</sub>是结至板热特性参数，单位为°C/W。封装的Ψ<sub>JB</sub>基于使用4层板的建模和计算方法。

JEDEC JESD51-12——“报告和使用电子封装热信息指南”中声明，热特性参数与热阻不是一回事。Ψ<sub>JB</sub>衡量沿多条热路径流动的器件功率，而θ<sub>JB</sub>只涉及一条路径。因此，Ψ<sub>JB</sub>热路径包括来自封装顶部的对流和封装的辐射，这些因素使得Ψ<sub>JB</sub>在现实应用中更有用。

最高结温(T<sub>J</sub>)可由板温度(T<sub>B</sub>)和功耗(P<sub>D</sub>)通过下式计算：

$$T_J = T_B + (P_D \times \Psi_{JB})$$

有关Ψ<sub>JB</sub>的更详细信息，请参考JEDEC JESD51-8和JESD51-12。

## 热阻

θ<sub>JA</sub>和Ψ<sub>JB</sub>针对最差条件，即器件焊接在电路板上以实现表贴封装。

表4. 热阻

封装类型	θ <sub>JA</sub>	Ψ <sub>JB</sub>	单位
5引脚TSOT封装	170	43	°C/W
6引脚LFCSP	63.6	28.3	°C/W

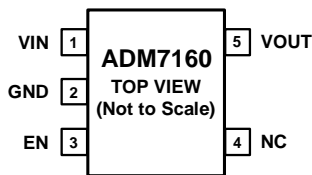
## ESD警告



### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述

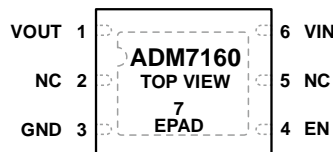


**NOTES**

1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

11334-003

图2. 引脚配置(5引脚TSOT)



**NOTES**

1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.
2. THE EXPOSED PAD MUST BE CONNECTED TO GROUND. THE EXPOSED PAD ENHANCES THE THERMAL PERFORMANCE OF THE PACKAGE.

11334-004

图3. 引脚配置(6引脚LFCSP)

表5. 引脚功能描述

引脚编号		引脚名称	说明
TSOT	LFCSP		
1	6	VIN	稳压器输入电源。使用1 μF或更大的电容旁路VIN至GND。
2	3	GND	地。
3	4	EN	使能输入。将EN接到高电平，稳压器启动；将EN接到低电平，稳压器关闭。若要实现自动启动，请将EN接VIN。
4	2, 5	NC	不连接。请勿连接该引脚。
5	1	VOUT	调节输出电压。使用1 μF或更大的电容旁路VOUT至GND。
N/A	7	EPAD	裸露焊盘。裸露焊盘必须接地。裸露焊盘可提高封装的热性能。

# 典型性能参数

除非另有说明,  $V_{IN} = 2.9V$ ,  $V_{OUT} = 2.5V$ ,  $I_{LOAD} = 1mA$ ,  $C_{IN} = C_{OUT} = 4.7\mu F$ ,  $T_A = 25^\circ C$ 。

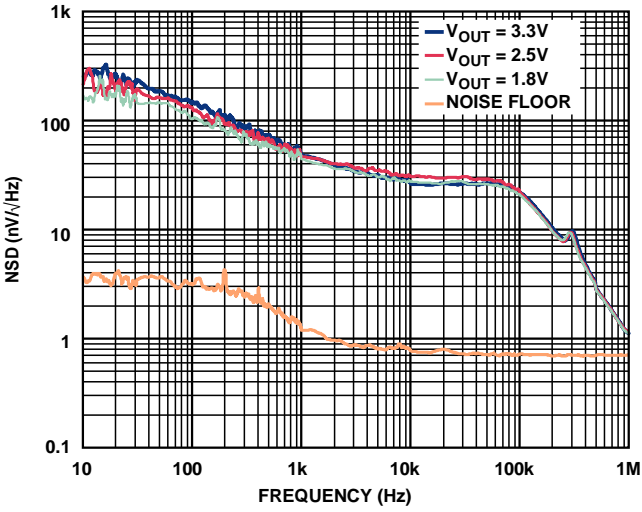


图4. 不同输出电压下的噪声频谱密度( $I_{LOAD} = 10mA$ )

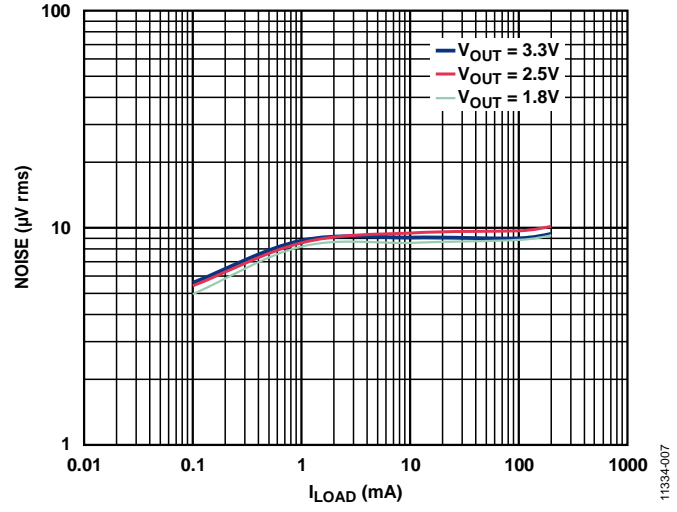


图7. RMS噪声与负载电流的关系(10 Hz至100 kHz)

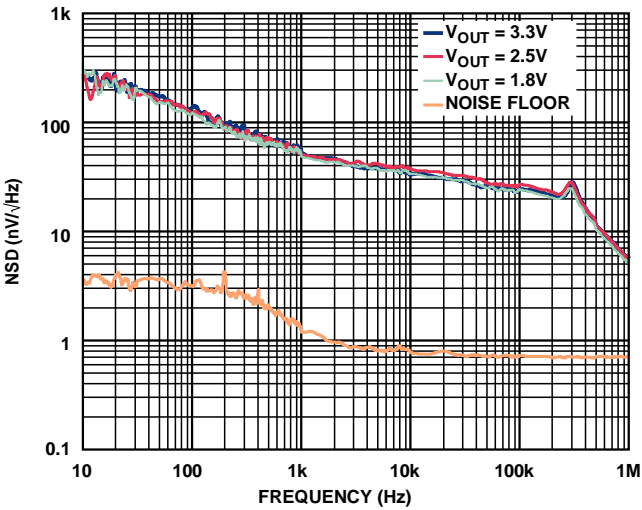


图5. 不同输出电压下的噪声频谱密度( $I_{LOAD} = 200mA$ )

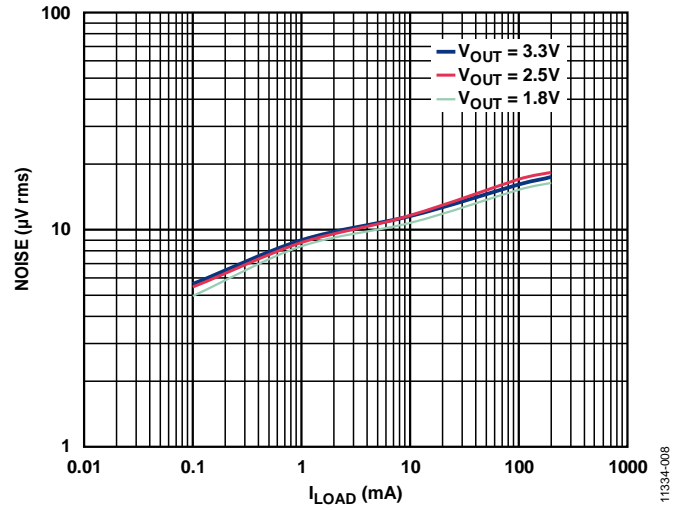


图8. RMS噪声与负载电流的关系(10 Hz至1 MHz)

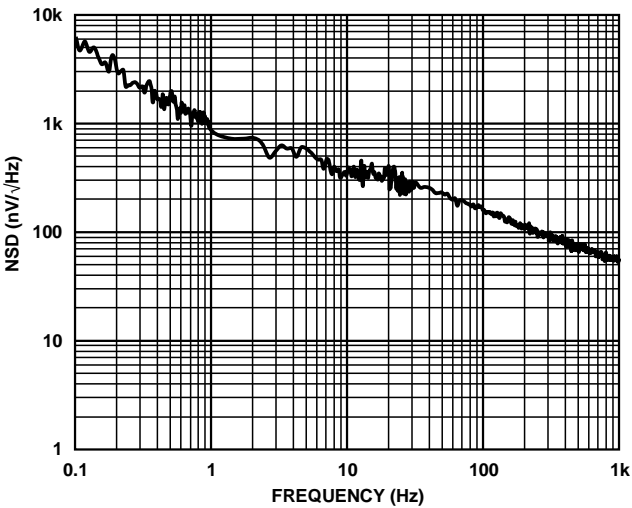


图6. 噪声频谱密度(0.1 Hz至1 kHz)

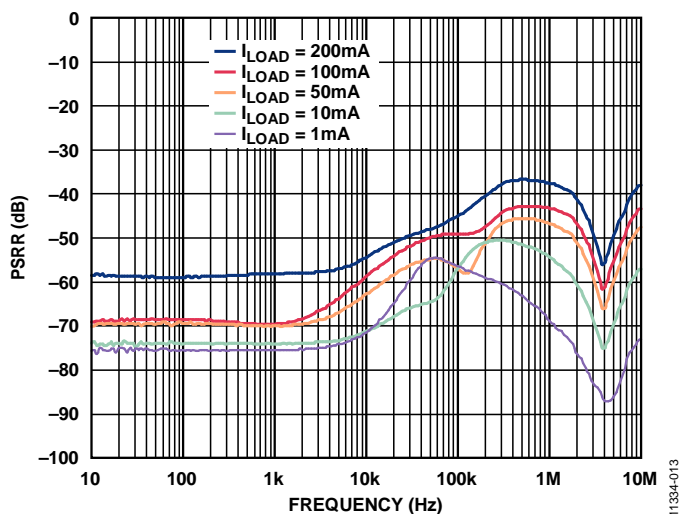


图9. PSRR与频率和负载电流的关系  
(500 mV裕量,  $V_{OUT} = 3.3 V$ )

11334-013

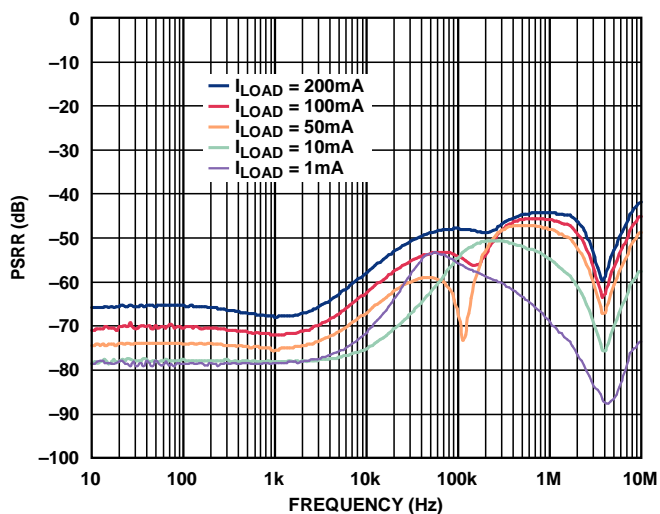


图12. PSRR与频率和负载电流的关系  
(1 V裕量,  $V_{OUT} = 3.3 V$ )

11334-012

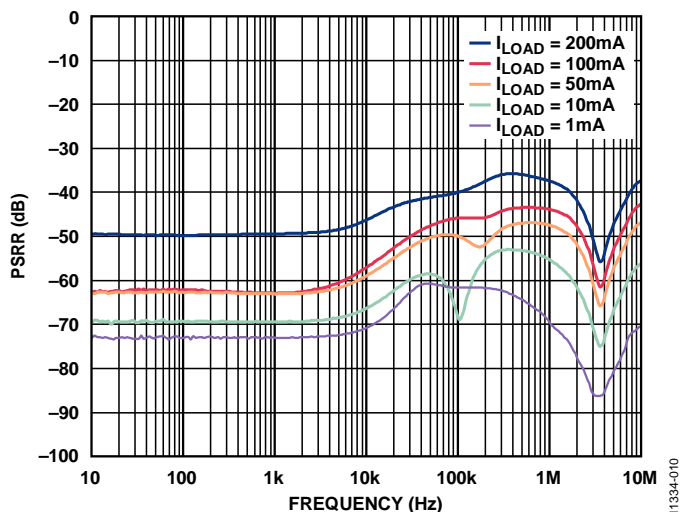


图10. PSRR与频率和负载电流的关系  
(500 mV裕量,  $V_{OUT} = 2.5 V$ )

11334-010

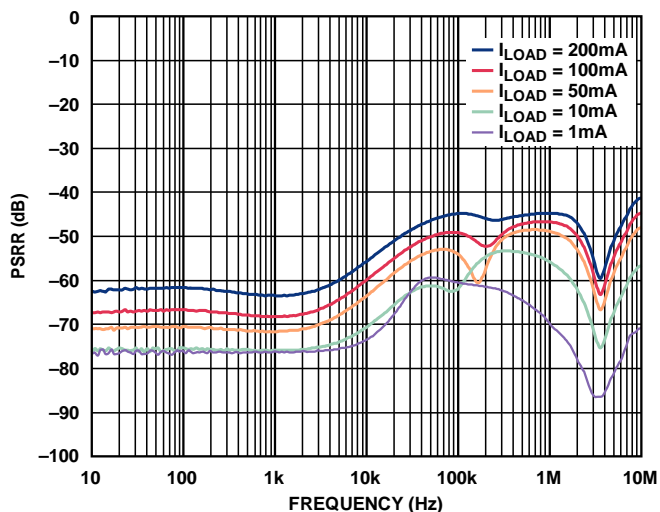


图13. PSRR与频率和负载电流的关系  
(1 V裕量,  $V_{OUT} = 2.5 V$ )

11334-009

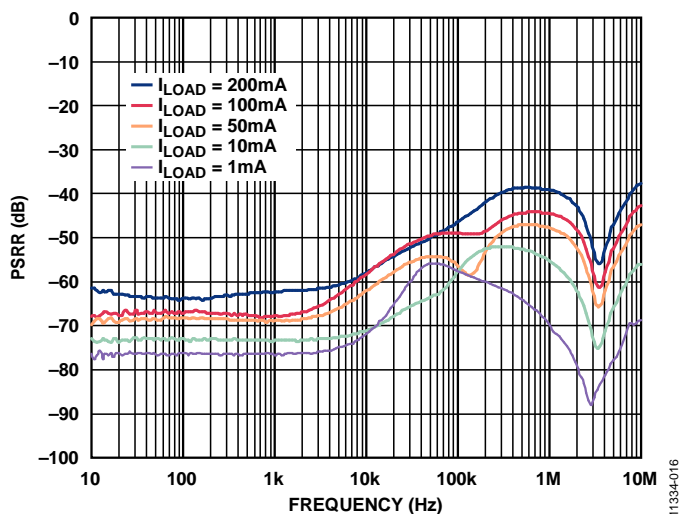


图11. PSRR与频率和负载电流的关系  
(500 mV裕量,  $V_{OUT} = 1.8 V$ )

11334-016

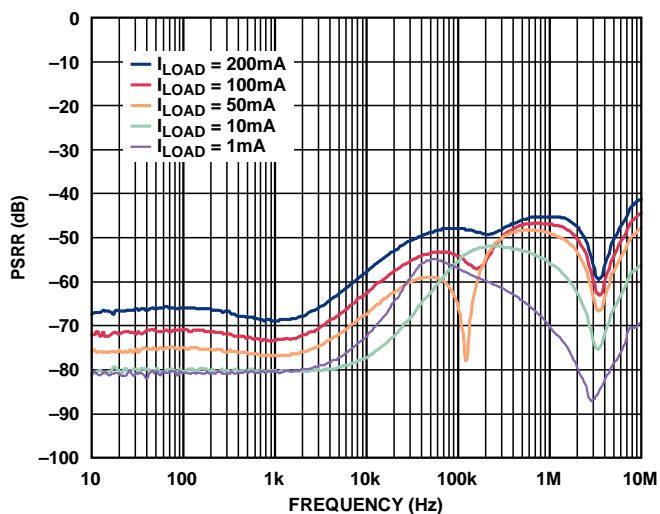


图14. PSRR与频率和负载电流的关系  
(1 V裕量,  $V_{OUT} = 1.8 V$ )

11334-015



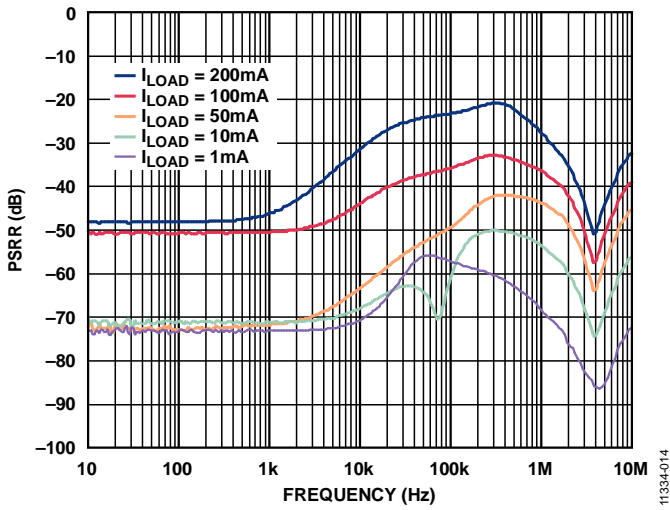


图15. PSRR与频率和负载电流的关系  
(300 mV裕量,  $V_{OUT} = 3.3\text{ V}$ )

11334-014

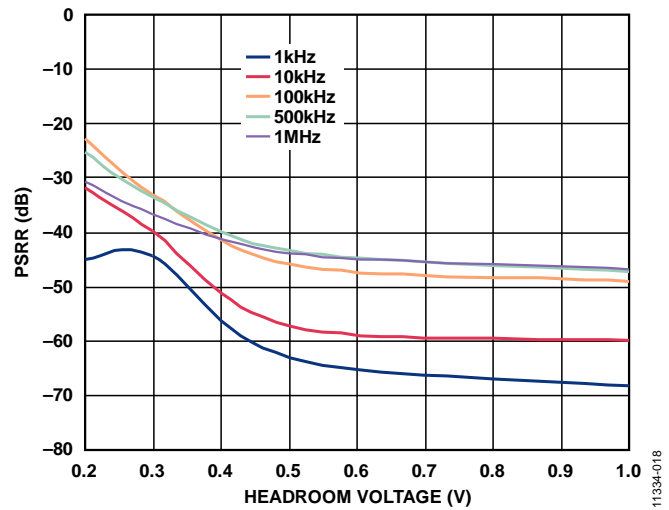


图18. 不同频率下PSRR与裕量电压的关系  
( $I_{LOAD} = 100\text{ mA}$ )

11334-018

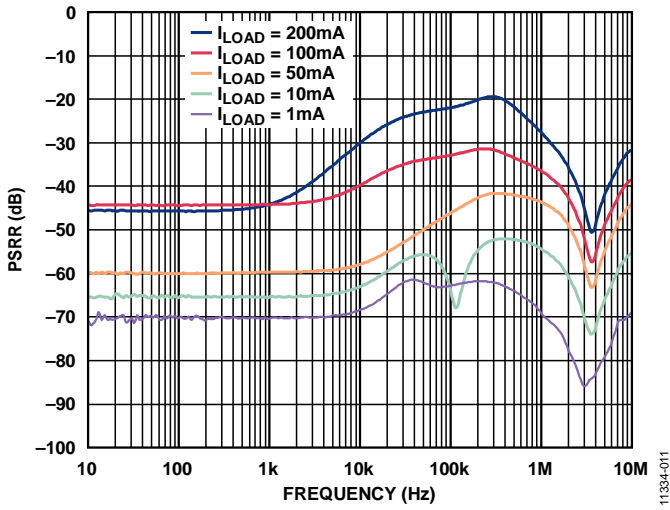


图16. PSRR与频率和负载电流的关系  
(300 mV裕量,  $V_{OUT} = 2.5\text{ V}$ )

11334-011

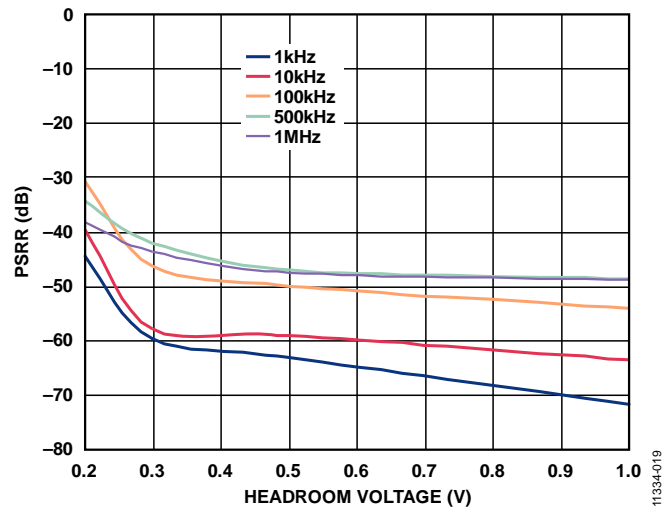


图19. 不同频率下PSRR与裕量电压的关系  
( $I_{LOAD} = 50\text{ mA}$ )

11334-019

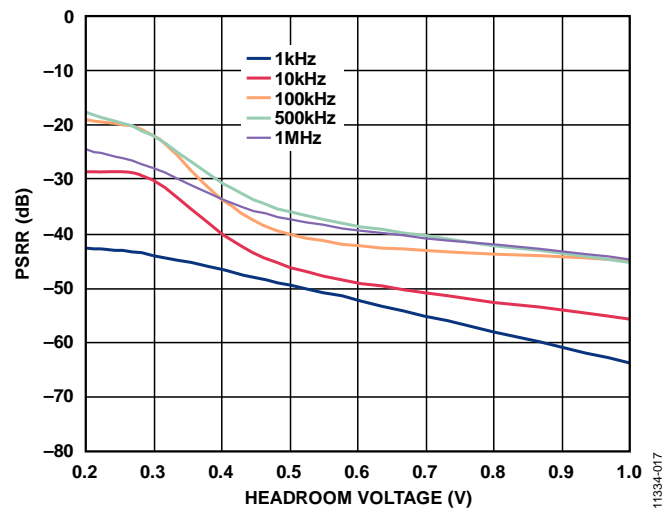


图17. 不同频率下PSRR与裕量电压的关系  
( $I_{LOAD} = 200\text{ mA}$ )

11334-017

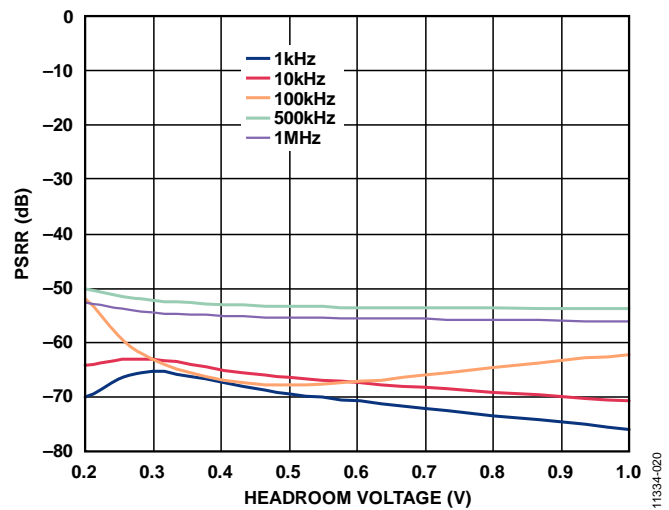


图20. 不同频率下PSRR与裕量电压的关系  
( $I_{LOAD} = 10\text{ mA}$ )

11334-020

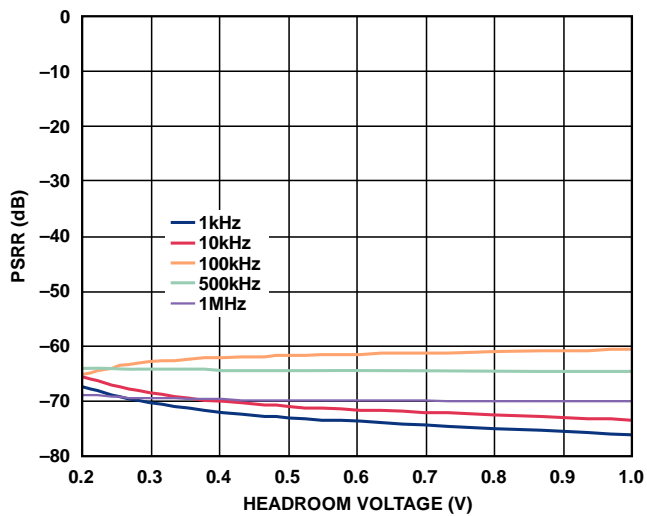


图21. 不同频率下PSRR与裕量电压的关系  
( $I_{LOAD} = 1\text{ mA}$ )

11334-021

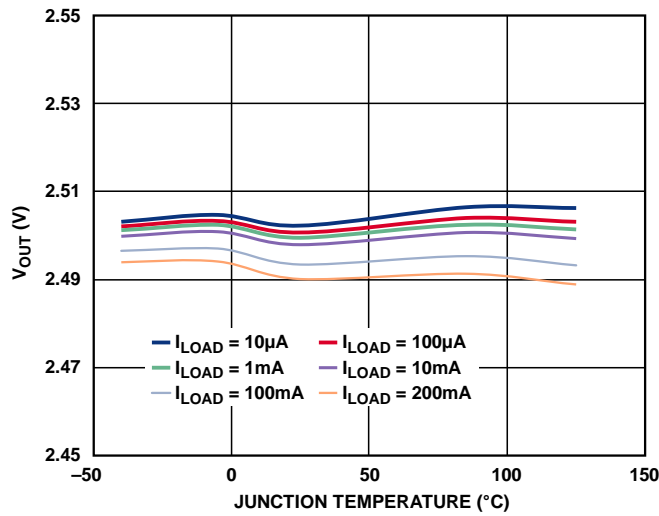


图24. 输出电压与结温的关系

11334-022

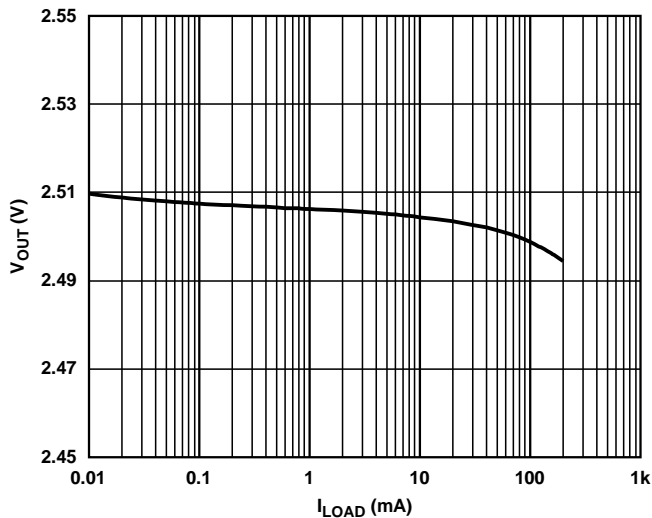


图22. 输出电压与负载电流的关系

11334-023

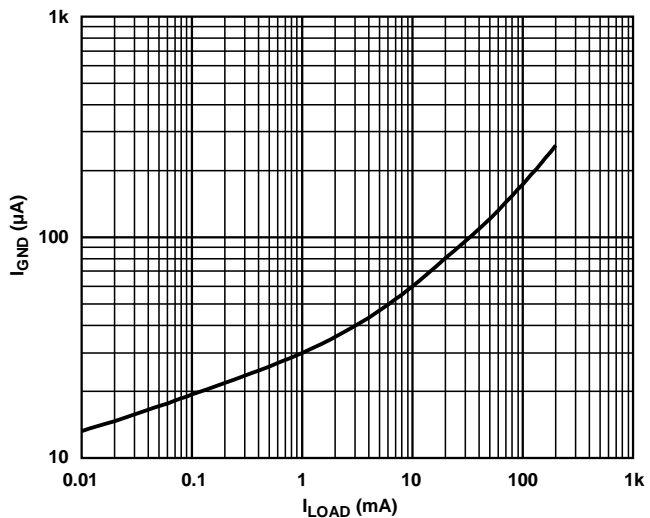


图25. 接地电流与负载电流的关系

11334-026

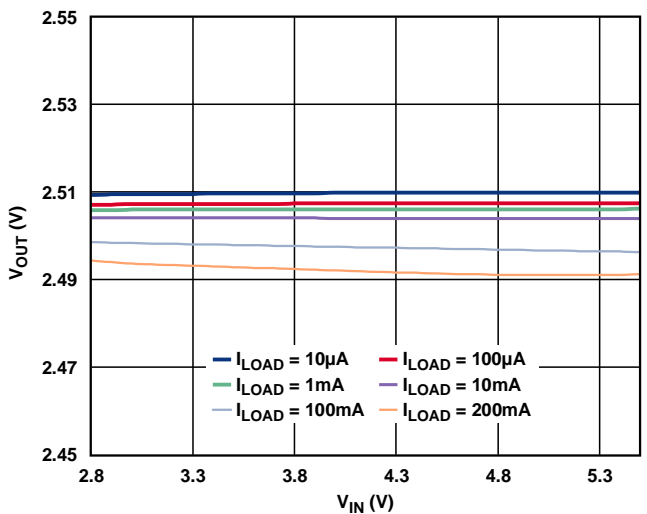


图23. 输出电压与输入电压的关系

11334-024

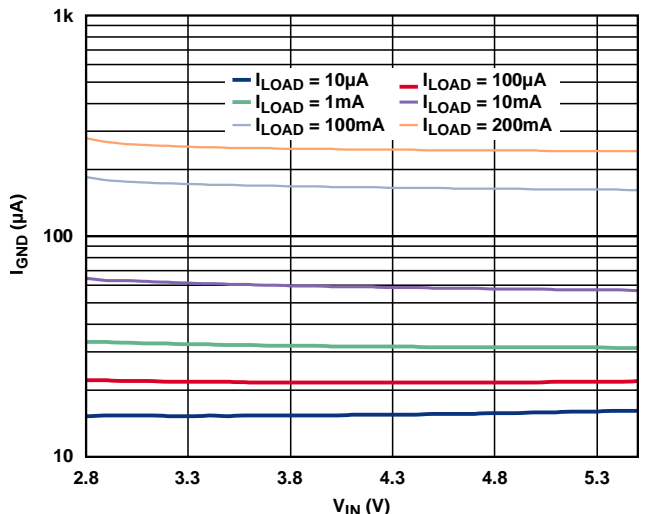


图26. 接地电流与输入电压的关系

11334-027

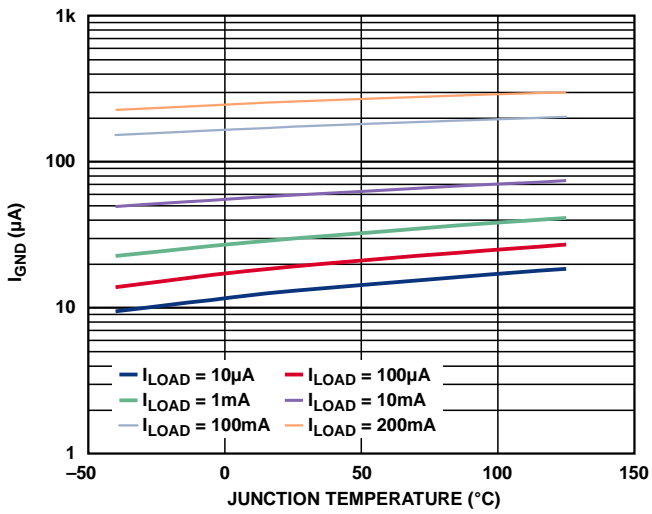


图27. 地电流与结温的关系

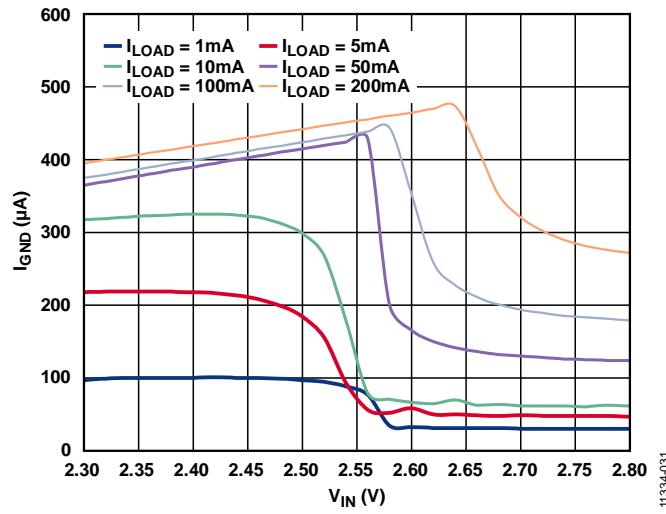


图30. 压差下接地电流与输入电压的关系

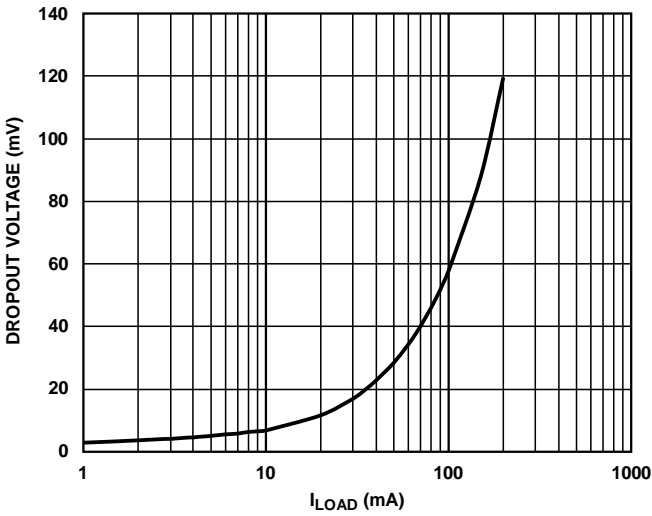


图28. 压差与负载电流的关系

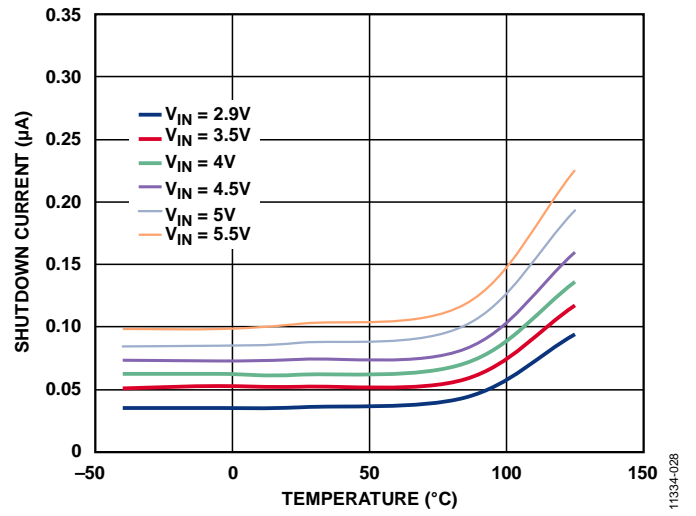


图31. 不同输入电压下关断电流与温度的关系

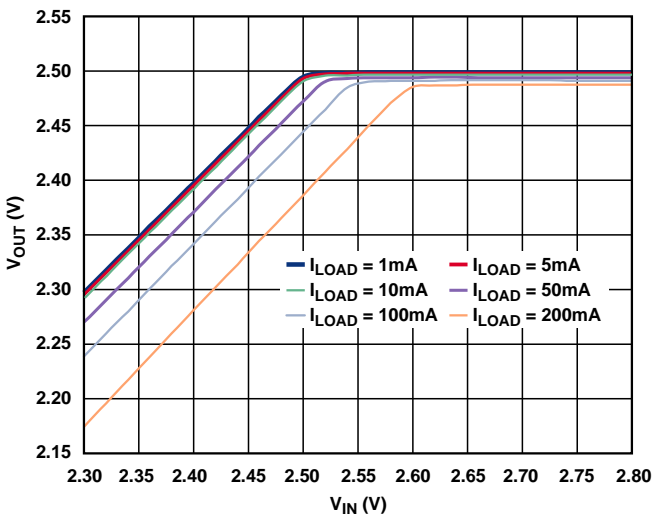


图29. 压差下输出电压与输入电压的关系

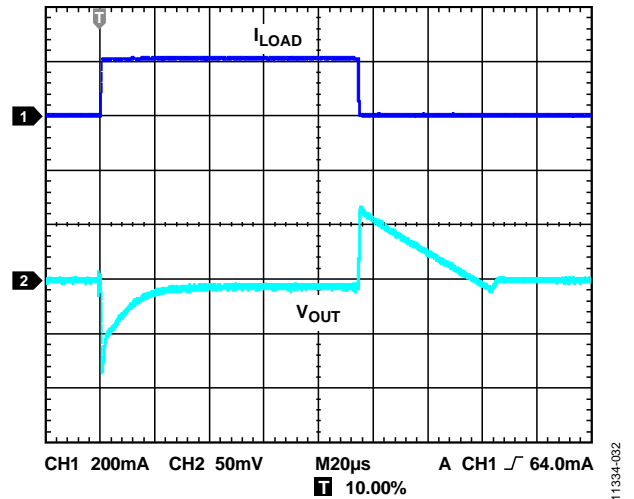


图32. 负载瞬态响应 ( $C_{IN}$  和  $C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 1 \text{ mA}$  至  $200 \text{ mA}$ )

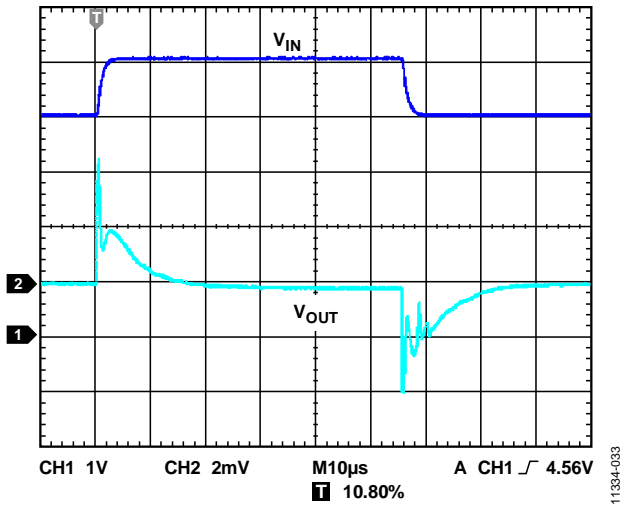


图33. 线路瞬态响应 ( $C_{IN}$ 和 $C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 200 \text{ mA}$ )

11334-033

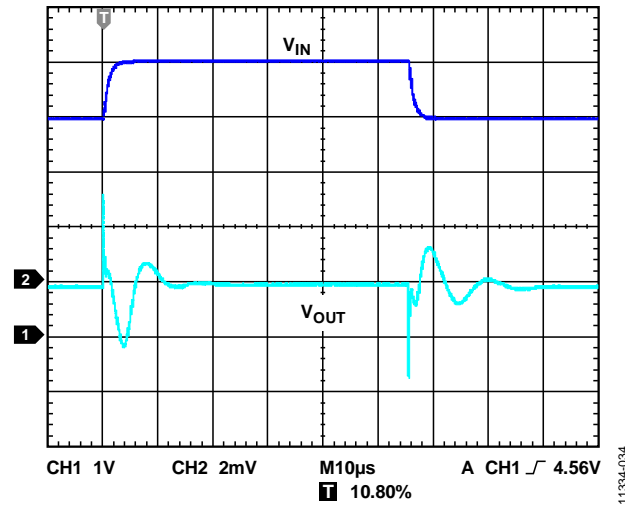


图34. 线路瞬态响应 ( $C_{IN}$ 和 $C_{OUT} = 1 \mu F$ ,  $I_{LOAD} = 1 \text{ mA}$ )

11334-034

## 工作原理

ADM7160是一款超低噪声、低静态电流、低压差线性调节器，采用2.2 V至5.5 V电源供电，最大输出电流为200 mA。ADM7160满载时具有265  $\mu\text{A}$ (典型值)的低静态功耗特性。关断电流典型值为200 nA。

ADM7160采用创新的设计技术，噪声性能出色，无需噪声旁路电容，适合对噪声敏感的模拟前端和RF应用。此外，ADM7160经过优化，利用1  $\mu\text{F}$ 陶瓷电容便可稳定工作。

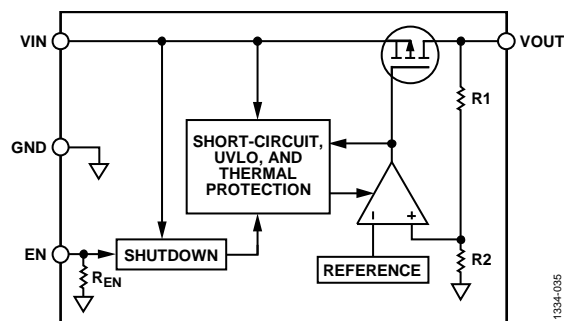


图35. 内部框图

ADM7160内置一个基准电压源、一个误差放大器、一个反馈分压器和一个PMOS调整管。输出电流经由PMOS调整管提供，其受误差放大器控制。误差放大器比较基准电压与输出端的反馈电压，并放大该差值。如果反馈电压低于基准电压，PMOS器件的栅极将被拉低，以便通过更多电流，提高输出电压。如果反馈电压高于基准电压，PMOS器件的栅极将被拉高，以便通过较少电流，降低输出电压。

当EN输入引脚处于开路时，该引脚内置的下拉电阻可将输入信号维持在低电平状态。

ADM7160可提供1.1 V至3.3 V范围内的16种输出电压选项。

## 使能特性

在正常操作条件下，ADM7160利用EN引脚使能和禁能VOUT引脚。EN为高电平时，VOUT开启；EN为低电平时，VOUT关闭。若要实现自动启动，可将EN接至VIN。

如图36所示，当EN上的上升电压越过有效阈值时，VOUT开启。当EN上的下降电压越过无效阈值时，VOUT关闭。EN引脚本身具有迟滞特性。该迟滞可以防止EN引脚上的噪声在经过阈值点时引起开关振荡。

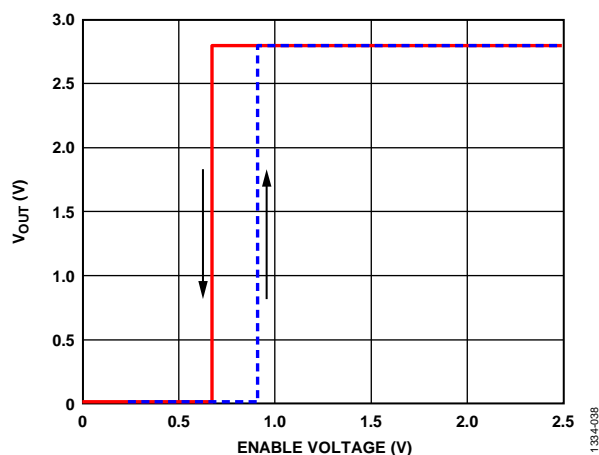


图36. EN引脚典型工作方式

EN引脚的有效/无效阈值是从VIN电压获得。因此，这些阈值会随输入电压而变化。图37显示输入电压从2.2 V变化到5.5 V时EN引脚的典型有效/无效阈值。

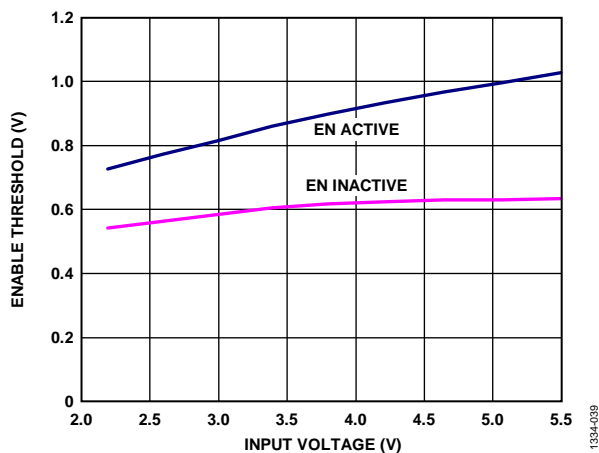


图37. EN引脚典型阈值与输入电压的关系

# ADM7160

## 软启动

ADM7160利用内置软启动功能，在输出使能时限制浪涌电流。当输入电压为3.3 V时，从通过EN有效阈值到输出达到其最终值90%的启动时间约为180  $\mu\text{s}$ 。如图38所示，启动时间取决于输出电压设置。

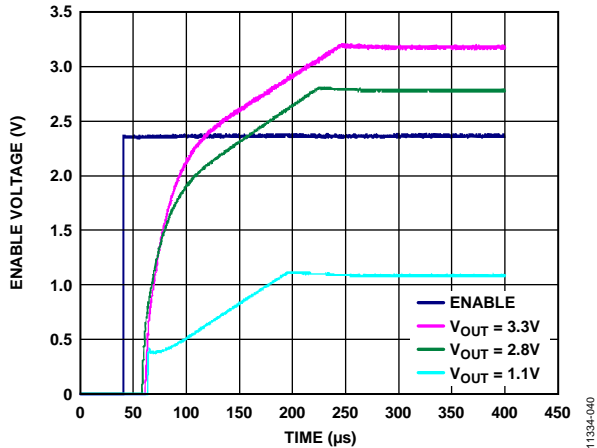


图38. 典型启动性能

## 限流和热过载保护

ADM7160内置限流和热过载保护电路，可防止功耗过大导致受损。当输出负载达到300 mA(典型值)时，ADM7160的限流电路就会起作用。当输出负载超过300 mA时，输出电压会被降低，以保持恒定的电流限制。

热过载保护电路将结温限制在150°C(典型值)以下。在极端条件下(即高环境温度和功耗)，当结温开始升至150°C以上时，输出就会关闭，从而将输出电流降至0 mA。当结温降至135°C以下时，输出又会开启，输出电流恢复为标称值。

考虑V<sub>OUT</sub>至地发生负载短路的情况。首先，ADM7160的限流功能起作用，因此，仅有300 mA电流传导至短路电路。如果结点的自发热量使其温度升至150°C以上，热关断功能就会激活，输出关闭，输出电流降至0 mA。当结温冷却下来，降至135°C以下时，输出开启，将300 mA电流传导至短路路径中，再次导致结温升至150°C以上。结温在135°C至150°C范围内的热振荡导致电流在300 mA和0 mA之间振荡；只要输出端存在短路，振荡就会持续下去。

限流和热过载保护旨在保护器件免受偶然过载条件影响。为保证器件稳定工作，必须从外部限制器件的功耗，使结温不会超过125°C。

## 应用信息

### 电容选择

#### 输出电容

ADM7160设计采用节省空间的小型陶瓷电容，不过只要注意等效串联电阻(ESR)值要求，也可以采用大多数常用电容。输出电容的ESR会影响LDO控制回路的稳定性。为了确保ADM7160稳定工作，推荐使用至少1  $\mu\text{F}$ 、ESR为1  $\Omega$ 或更小的电容。输出电容还会影响负载电流变化的瞬态响应。采用较大的输出电容值可以改善ADM7160对大负载电流变化的瞬态响应。图39显示输出电容值为1  $\mu\text{F}$ 时的瞬态响应。

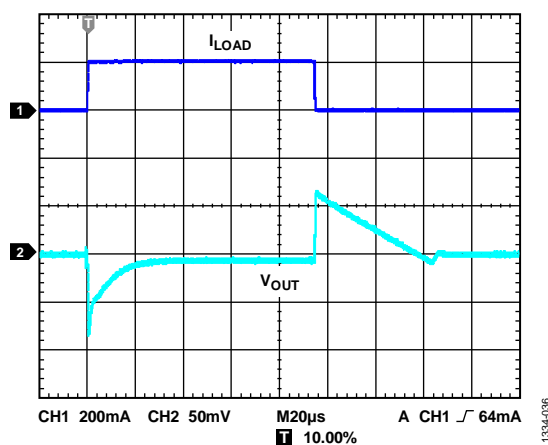


图39. 输出瞬态响应( $C_{OUT} = 1 \mu\text{F}$ )

#### 输入旁路电容

在VIN至GND之间连接一个1  $\mu\text{F}$ 电容可以降低电路对PCB布局布线的敏感性，特别是遇到长输入走线或高信号源阻抗时。如果要求输出电容大于1 F，应选用更高的输入电容。

#### 输入和输出电容特性

只要符合最小电容和最大ESR要求，ADM7160可用采用任何质量优良的陶瓷电容。陶瓷电容可采用各种各样的电介质制造，温度和所施加的电压不同，其特性也不相同。电容必须具有足够的电介质，以确保在必需的温度范围和直流偏置条件下电容值最低。推荐使用额定电压为6.3 V或10 V的X5R或X7R电介质。Y5V和Z5U电介质的温度和直流偏置特性不佳，建议不要使用。

图40所示为0402、1  $\mu\text{F}$ 、10 V、X5R电容的电容与电压偏置特性关系图。电容的电压稳定性受电容尺寸和电压额定值影响极大。一般来说，封装较大或电压额定值较高的电容具有更好的稳定性。X5R电介质的温度变化率在 $-40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$ 温度范围内约为 $\pm 15\%$ ，与封装或电压额定值没有函数关系。

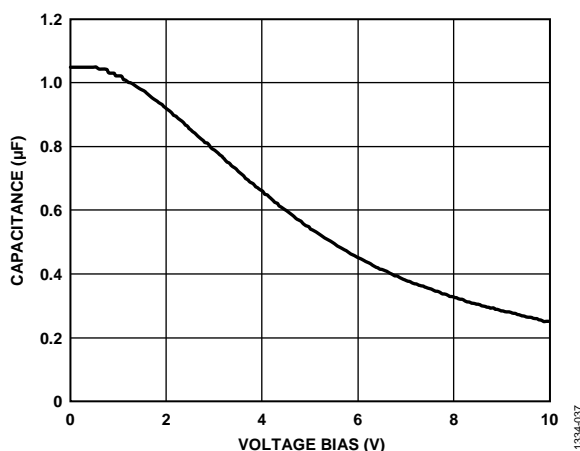


图40. 电容与电压偏置特性的关系

考虑电容随温度、元件容差和电压的变化，可以利用公式1确定最差情况下的电容。

$$C_{EFF} = C_{BIAS} \times (1 - TEMP_{CO}) \times (1 - TOL) \quad (1)$$

其中：

$C_{BIAS}$ 为工作电压下的有效电容。TEMP<sub>CO</sub>为最差的电容温度系数。TOL为最差的元件容差。

本例中，假定X5R电介质在 $-40^{\circ}\text{C}$ 至 $+85^{\circ}\text{C}$ 范围内的最差条件温度系数(TEMP<sub>CO</sub>)为15%。如图40所示，在1.8 V电压下，假定电容容差(TOL)为10%， $C_{BIAS} = 0.94 \mu\text{F}$ 。

将这些值代入公式1中可得到：

$$C_{EFF} = 0.94 \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 0.719 \mu\text{F}$$

因此，在选定输出电压条件下，本例中所选电容满足LDO调节器在温度和容差方面的最小电容要求。

为了保证ADM7160的性能，必须针对每一种应用来评估直流偏置、温度和容差对电容性能的影响。

# ADM7160

图41和42分别显示针对5引脚TSOT和6引脚LFCSP封装而言，VIN和VOUT引脚的4.7 μF电容连接情况。

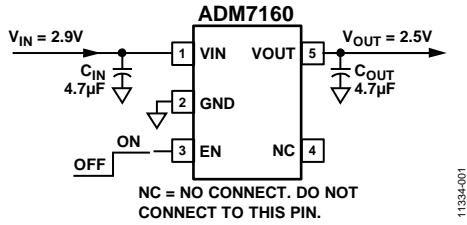


图41. 4.7 μF输入和输出电容情况下的5引脚TSOT

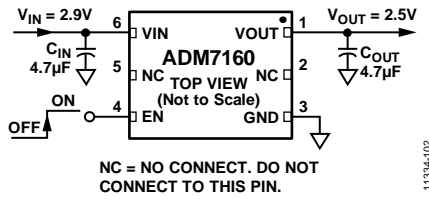


图42. 4.7 μF输入和输出电容情况下的6引脚LFCSP

## 散热考虑

ADM7160的效率很高，在多数应用中不会产生大量热量。然而，在环境温度高、电源电压与输出电压差很大的应用中，封装散发的热量可能导致芯片的结温超过最高结温125°C。

当结温超过150°C时，ADM7160进入热关断模式。只有当结温降至135°C以下时，调节器才会恢复工作，以防永久性受损。因此，为了保证器件在所有条件下具有可靠性能，必须对具体应用进行热分析。芯片的结温为环境温度与功耗所引起的封装温升之和，如公式2所示。

为保证器件可靠工作，ADM7160的结温不得超过125°C。为确保结温低于此最高结温，用户需要注意会导致结温变化的参数。这些参数包括环境温度、功率器件的功耗、结与周围空气之间的热阻( $\theta_{JA}$ )。 $\theta_{JA}$ 的值取决于所用的封装填充物以及将封装GND引脚和裸露焊盘(以LFCSP封装为例)焊接到PCB所用的覆铜数量。

表6给出了各种PCB覆铜尺寸时5引脚TSOT和6引脚LFCSP封装的典型 $\theta_{JA}$ 值。

表6. 典型 $\theta_{JA}$ 值

覆铜面积 (mm <sup>2</sup> )	$\theta_{JA}$ (°C/W)	
	TSOT	LFCSP
0 <sup>1</sup>	170	231.2
50	152	161.8
100	146	150.1
300	134	111.5
500	131	91.8

<sup>1</sup> 器件焊接在最小尺寸引脚走线上。

表7给出了5引脚TSOT和6引脚LFCSP封装的典型 $\Psi_{JB}$ 值。

表7. 典型 $\Psi_{JB}$ 值

封装	$\Psi_{JB}$ (°C/W)
TSOT	43
LFCSP	28.3

ADM7160的结温可通过下式计算：

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

其中：

$T_A$  是环境温度。

$\theta_{JA}$  为封装的结至环境热阻。

$P_D$  为芯片的功耗，通过下式计算：

$$P_D = [(V_{IN} - V_{OUT}) \times I_{LOAD}] + (V_{IN} \times I_{GND}) \quad (3)$$

其中：

$V_{IN}$  和  $V_{OUT}$  分别为输入和输出电压。

$I_{LOAD}$  为负载电流。

$I_{GND}$  为接地电流。

接地电流引起的功耗相当小，可忽略不计。因此，结温的计算公式可简化为：

$$T_J = T_A + \{[(V_{IN} - V_{OUT}) \times I_{LOAD}] \times \theta_{JA}\} \quad (4)$$

如等式4所示，针对给定的环境温度、输入至输出电压差和连续负载电流，为了确保结温不超过125°C，对PCB存在一个最小覆铜尺寸要求。

图43至图54显示了不同环境温度、负载电流、输入至输出电压差和PCB覆铜面积的结温计算结果。



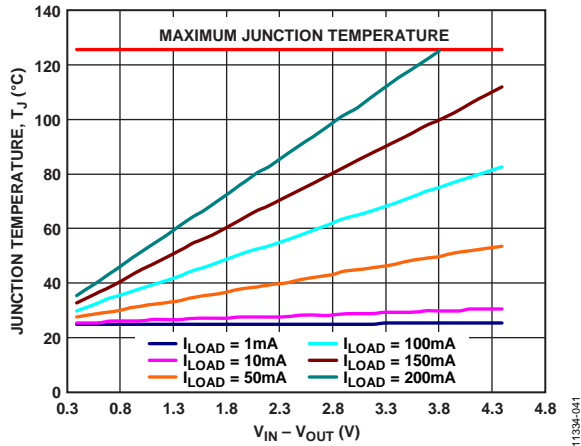


图43. TSOT, 500 mm<sup>2</sup> PCB覆铜, T<sub>A</sub> = 25 °C

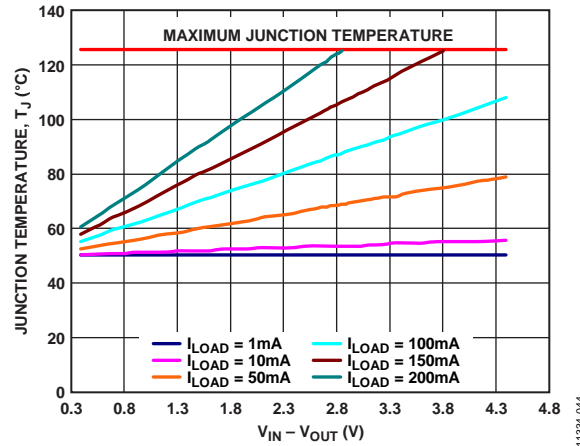


图46. TSOT, 500 mm<sup>2</sup> PCB覆铜, T<sub>A</sub> = 50 °C

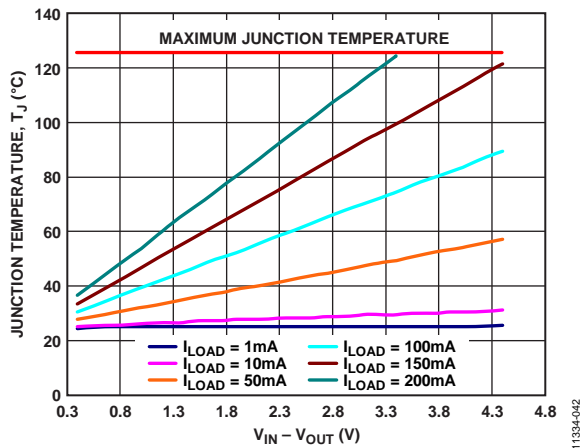


图44. TSOT, 100 mm<sup>2</sup> PCB覆铜, T<sub>A</sub> = 25 °C

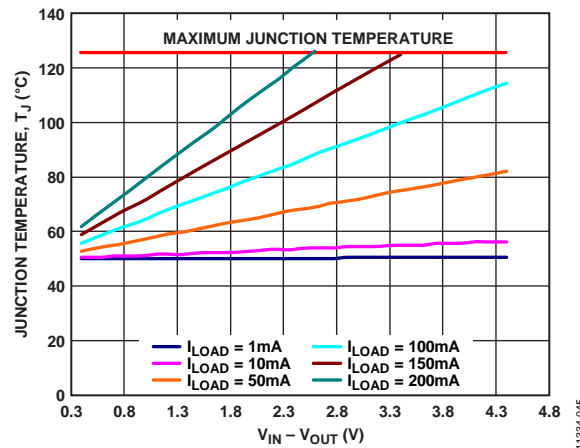


图47. TSOT, 100 mm<sup>2</sup> PCB覆铜, T<sub>A</sub> = 50 °C

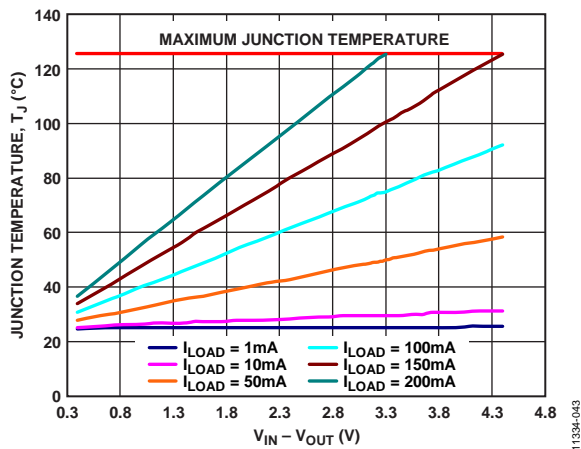


图45. TSOT, 50 mm<sup>2</sup> PCB覆铜, T<sub>A</sub> = 25 °C

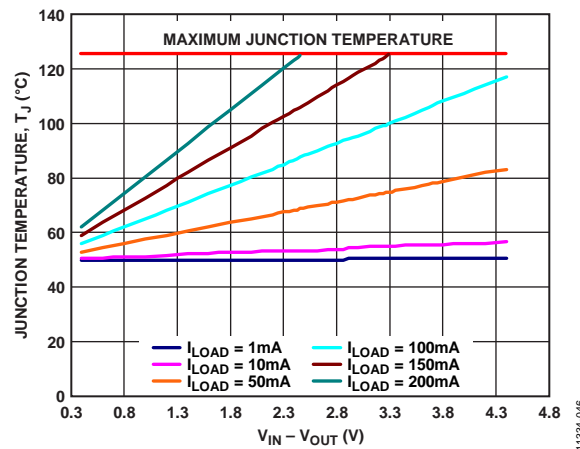


图48. TSOT, 50 mm<sup>2</sup> PCB覆铜, T<sub>A</sub> = 50 °C

# ADM7160

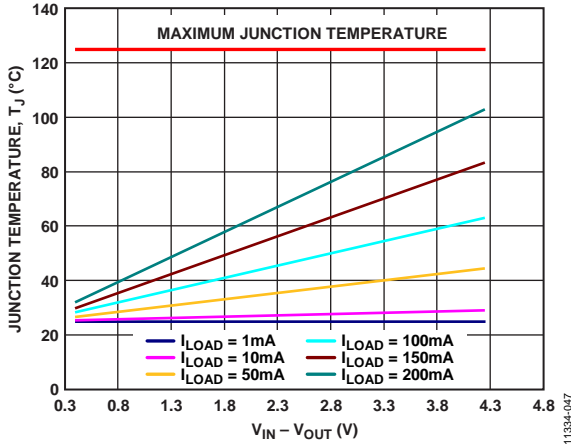


图49. LFCSP, 500 mm<sup>2</sup> PCB覆铜,  $T_A = 25^\circ C$

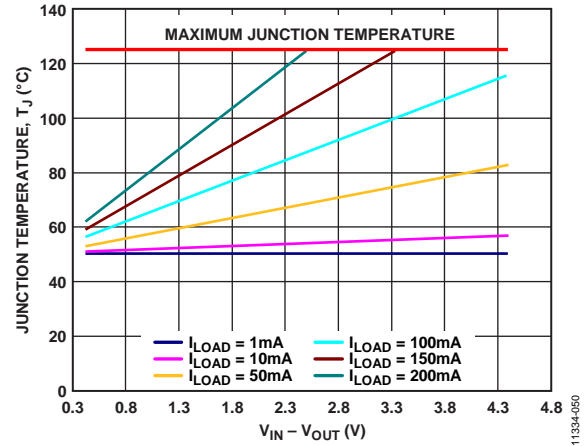


图52. LFCSP, 500 mm<sup>2</sup> PCB覆铜,  $T_A = 50^\circ C$

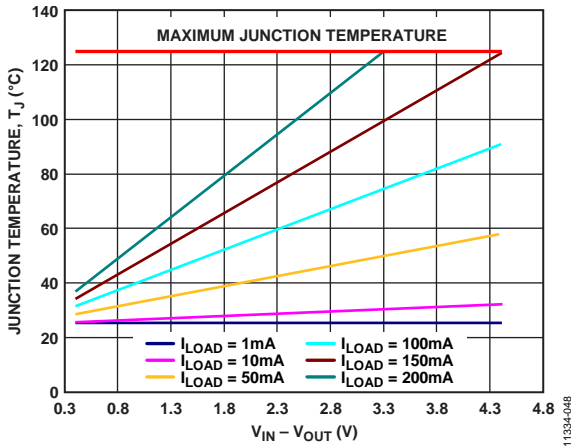


图50. LFCSP, 100 mm<sup>2</sup> PCB覆铜,  $T_A = 25^\circ C$

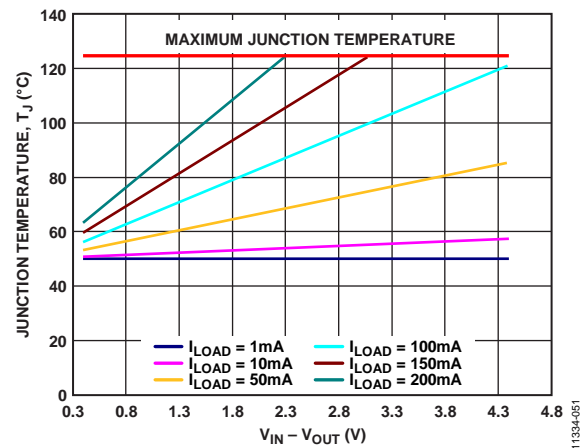


图53. LFCSP, 100 mm<sup>2</sup> PCB覆铜,  $T_A = 50^\circ C$

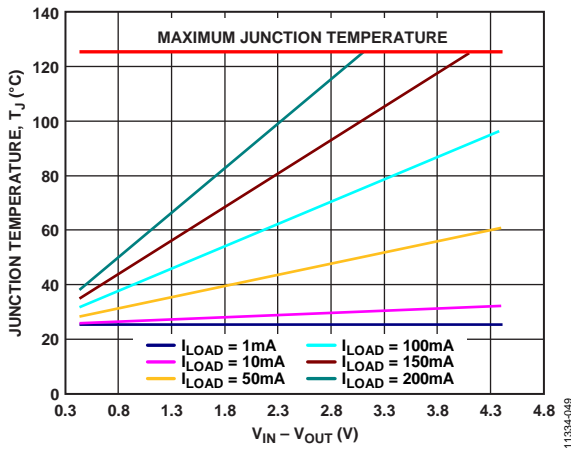


图51. LFCSP, 50 mm<sup>2</sup> PCB覆铜,  $T_A = 25^\circ C$

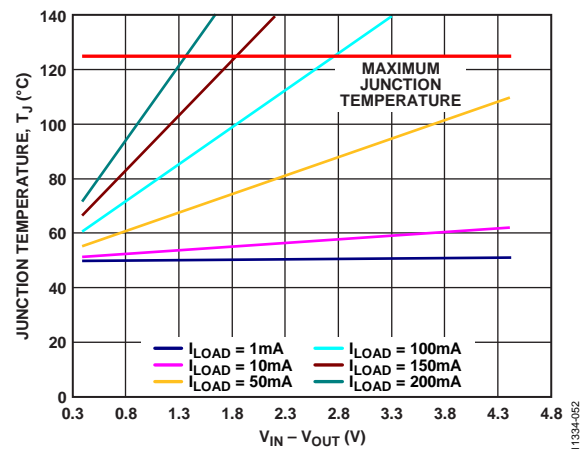


图54. LFCSP, 50 mm<sup>2</sup> PCB覆铜,  $T_A = 50^\circ C$

在已知板温的情况下，可以利用热特性参数( $\Psi_{JB}$ )来估算结温上升情况(见图55和图56)。最高结温( $T_J$ )可由板温度( $T_B$ )和功耗( $P_D$ )通过下式计算：

$$T_J = T_B + (P_D \times \Psi_{JB}) \quad (5)$$

5引脚TSOT封装的 $\Psi_{JB}$ 典型值为43°C/W，6引脚LFCSP封装为28.3°C/W。

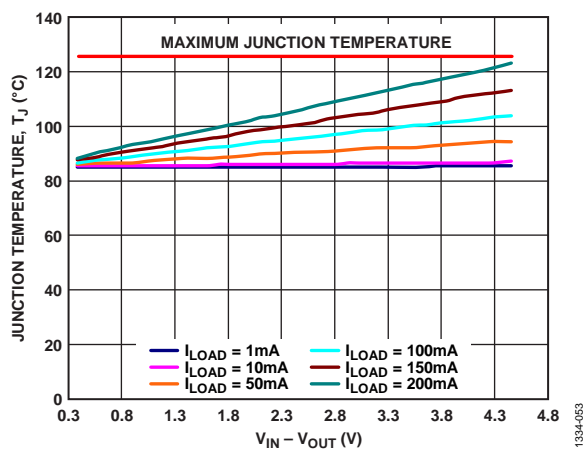


图55. TSOT,  $T_A = 85^\circ\text{C}$

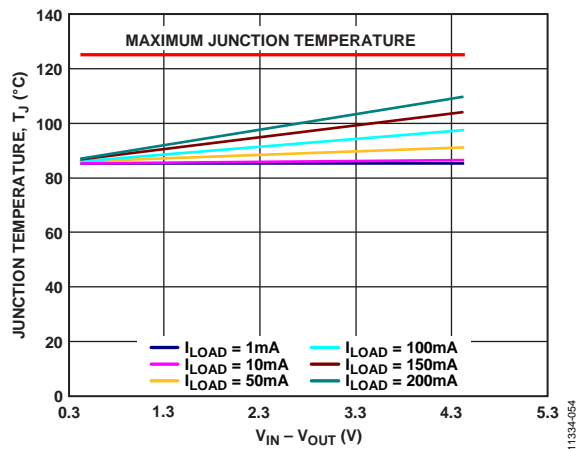


图56. LFCSP,  $T_A = 85^\circ\text{C}$

## PCB布局考虑

通过增加ADM7160引脚处的覆铜用量，可改善封装的散热性能。但是，如表6所示，这种增加存在效益递减的现象，当覆铜量达到某一数量点后，再继续增加覆铜的用量并不会带来明显的散热效益。

输入电容应尽可能靠近VIN和GND引脚放置。输出电容应尽可能靠近VOUT和GND引脚放置。在板面积受限的应用中，使用0402或0603尺寸的电容可实现最小尺寸解决方案。

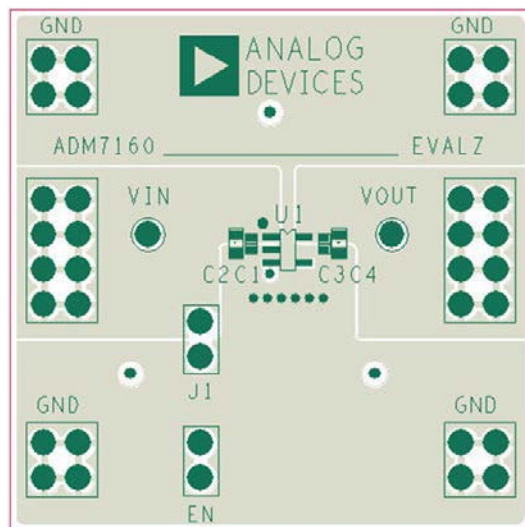


图57. PCB布局示例, TSOT封装

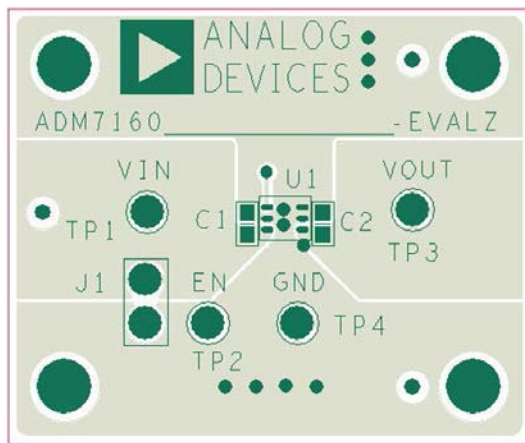


图58. PCB布局示例, LFCSP封装

# ADM7160

## 典型应用电路

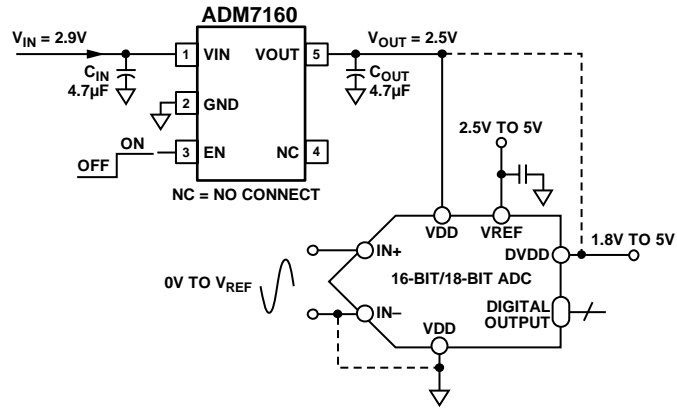


图59. ADM7160为16位/18位ADC供电

11334-101

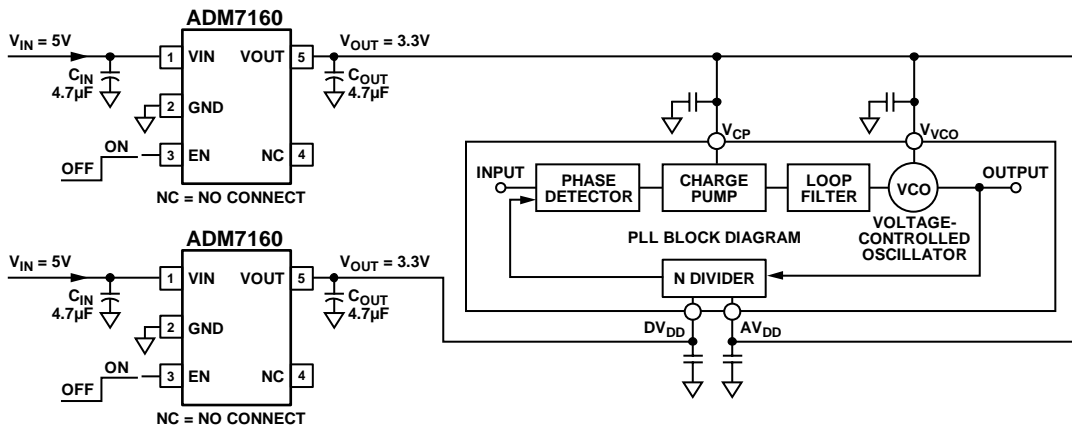


图60. ADM7160为PLL/VCO供电

11334-002



# ADM7160

## 订购指南

型号 <sup>1,2</sup>	温度范围	输出电压 (V)	封装描述	封装选项	标识
ADM7160AUJZ-1.8-R7	-40°C 至 +125°C	1.8	5引脚TSOT封装	UJ-5	LNH
ADM7160AUJZ-2.5-R7	-40°C 至 +125°C	2.5	5引脚TSOT封装	UJ-5	LNJ
ADM7160AUJZ-3.3-R7	-40°C 至 +125°C	3.3	5引脚TSOT封装	UJ-5	LNK
ADM7160AUJZ-1.8-R2	-40°C 至 +125°C	1.8	5引脚TSOT封装	UJ-5	LNH
ADM7160AUJZ-2.5-R2	-40°C 至 +125°C	2.5	5引脚TSOT封装	UJ-5	LNJ
ADM7160AUJZ-3.3-R2	-40°C 至 +125°C	3.3	5引脚TSOT封装	UJ-5	LNK
ADM7160ACPZN1.8-R7	-40°C 至 +125°C	1.8	6引脚LFCSP_UD	CP-6-3	LNH
ADM7160ACPZN2.5-R7	-40°C 至 +125°C	2.5	6引脚LFCSP_UD	CP-6-3	LNJ
ADM7160ACPZN3.3-R7	-40°C 至 +125°C	3.3	6引脚LFCSP_UD	CP-6-3	LNK
ADM7160ACPZN1.8-R2	-40°C 至 +125°C	1.8	6引脚LFCSP_UD	CP-6-3	LNH
ADM7160ACPZN2.5-R2	-40°C 至 +125°C	2.5	6引脚LFCSP_UD	CP-6-3	LNJ
ADM7160ACPZN3.3-R2	-40°C 至 +125°C	3.3	6引脚LFCSP_UD	CP-6-3	LNK
ADM7160CP-EVALZ			LFCSP_UD评估板		
ADM7160UJ-EVALZ			TSOT评估板		

<sup>1</sup> Z = 符合RoHS标准的器件。

<sup>2</sup> 如需其它电压选项，请联系当地的ADI公司办事处或代理商。

**注释**

**注释**