

### 特性

- 宽增益带宽积：18 MHz（典型值）
- 高压摆率：48 V/ $\mu$ s（典型值）
- 低电压噪声密度：3.3 nV/ $\sqrt{\text{Hz}}$ （1 kHz，典型值）
- 低峰峰值噪声：0.15  $\mu$ V p-p（0.1 Hz 至 10 Hz）
- 低输入偏置电流： $\pm 15$  pA（典型值， $T_A = 25^\circ\text{C}$ ）
- 低失调电压： $\pm 80$   $\mu$ V（最大值， $T_A = 25^\circ\text{C}$ ）
- 失调电压漂移： $\pm 1.2$   $\mu$ V/ $^\circ\text{C}$ （最大值， $T_A = -40^\circ\text{C}$  至  $85^\circ\text{C}$ ）
- 快速建立时间：700 ns（典型值，0.01%）
- 宽工作电压范围

双电源供电： $\pm 2.5$  V 至  $\pm 18$  V

单电源供电：5 V 至 36 V

输入电压范围包括 V-

轨到轨输出

高容性负载驱动能力

输出短路电流： $\pm 46$  mA

无相位反转

单位增益稳定

### 应用

PLL 滤波器放大器

跨阻放大器

光电二极管传感器接口

低噪声电荷放大器

### 概述

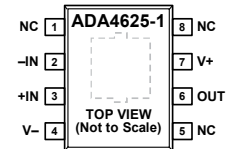
ADA4625-1 基于 ADI 公司高电压、单电源、轨到轨输出 (RRO) 精密结型场效应晶体管 (JFET) 输入运算放大器，将该产品类型提升到了市场上前所未有的速度和低噪声水平。

ADA4625-1 在高电压、高增益和低噪声应用中提供最佳性能。输入共模电压范围包括负电源，输出摆幅为轨到轨。这使得用户可以在低电压、单电源应用中最大限度地增大动态输入范围，而无需对接地检测使用单独的负电压电源。

宽带宽、低噪声和低输入偏置电流的结合使得 ADA4625-1 尤为适合锁相环 (PLL)、有源滤波放大器，并适合高调谐电压 ( $V_{\text{TUNE}}$ )、压控振荡器 (VCO) 和前置放大器，其中的低电平信号需要放大器同时提供高放大率和宽带宽。

### 引脚配置

#### PIN CONFIGURATION



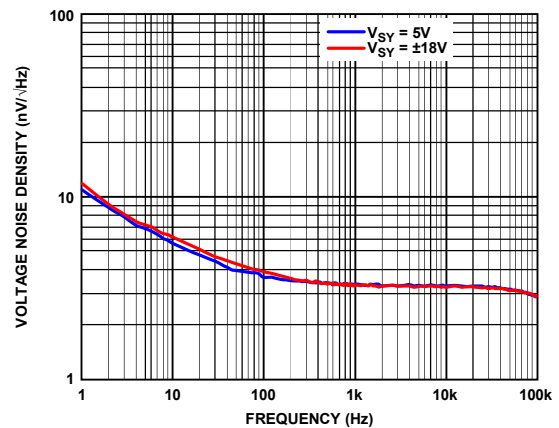
- NOTES
1. NC = NO CONNECTION. DO NOT CONNECT TO THIS PIN.
  2. EXPOSED PAD. CONNECT THE EXPOSED PAD TO GND, V+ OR V- PLANE, OR LEAVE IT FLOATING.

15893-001

图 1.

ADA4625-1 是单位增益稳定型器件，当输入范围超过任一电源轨 200 mV 时，不会发生反相。输出能够驱动高达 1000 pF 的负载和/或 600 $\Omega$  负载。

ADA4625-1 的额定工作温度范围为  $-40^\circ\text{C}$  至  $+125^\circ\text{C}$  扩展工业温度范围，工作电压范围为 +5 V 至 +36 V ( $\pm 2.5$  V 至  $\pm 18$  V)，额定电源电压为 +5 V 和  $\pm 18$  V。ADA4625-1 采用带裸露焊盘 (EPAD) 的 8 引脚 SOIC 封装。



15893-157

图 2. 电压噪声密度与频率的关系

表 1. 相关精密 JFET 运算放大器

单通道	双通道	四通道
不适用	AD823A	不适用
AD8510	AD8512	AD8513
AD8610	AD8620	不适用
ADA4610-1	ADA4610-2	ADA4610-4
ADA4622-1	ADA4622-2	ADA4622-4
ADA4627-1/ADA4637-1	不适用	不适用

Rev. 0

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.

Tel: 781.329.4700

©2017 Analog Devices, Inc. All rights reserved.

[Technical Support](#)

[www.analog.com/cn](http://www.analog.com/cn)

# ADA4625-1\*产品页面快速链接

内容最后更新日期：2017/10/31

---

## 类似器件

查看类似器件的参数搜索。

## 评估套件

- ADA4625-1 评估板

## 文档

### 数据手册

- ADA4625-1; 36 V、18 MHz、低噪声、快速建立、单电源、轨到轨输出、JFET 运算放大器 — 数据手册

### 用户指南

- UG-1201; 低噪声、快速建立、单电源、RRO、JFET 运算放大器 ADA4625-1 评估板用户指南

## 工具和仿真

- ADA4625-1 SPICE 宏模型

## 设计资源

- ADA4625-1材料声明
- PCN-PDN信息
- 质量和可靠性
- 原理图符号和PCB封装

## 讨论

查看在线技术支持论坛上关于ADA4625-1的所有讨论。

## 申请样片与购买

访问产品页面以查看定价。

## 技术支持

提交技术问题或查找所在区域的技术支持电话号码。

## 文档反馈

提交有关该数据手册的反馈。

---



## 目录

特性.....	1	输出级.....	20
应用.....	1	无相位反转.....	21
概述.....	1	电源电流.....	21
引脚配置.....	1	应用信息.....	22
修订历史.....	2	锁相环(PLL)的有源环路滤波器.....	22
技术规格.....	3	ADA4625-1的优势和设计示例.....	23
电气特性— $\pm 18$ V电源供电.....	3	跨阻放大器.....	24
电气特性—5 V电源供电.....	5	推荐电源解决方案.....	28
绝对最大额定值.....	7	输入过压保护.....	28
热阻.....	7	驱动容性负载.....	28
ESD警告.....	7	热管理.....	29
引脚配置和功能描述.....	8	外形尺寸.....	30
典型性能参数.....	9	订购指南.....	30
工作原理.....	20		
输入与增益级.....	20		

## 修订历史

2017年10月—修订版0：初始版

## 技术规格

### 电气特性—±18 V电源供电

除非另有说明，电源电压( $V_{SY}$ ) = ±18 V，共模电压( $V_{CM}$ ) = 输出电压( $V_{OUT}$ ) = 0 V， $T_A$  = 25°C。

表2.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入特性						
失调电压	$V_{OS}$	$-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$		±15	±80	μV
失调电压漂移	$\Delta V_{OS}/\Delta T$	$-40^{\circ}\text{C} < T_A < +85^{\circ}\text{C}$		±0.2	±1.2	μV/°C
输入偏置电流	$I_B$	$-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$		±0.5	±2.1	μV/°C
输入失调电流	$I_{OS}$	$-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$		±15	±75	pA
输入电压范围	IVR		-18.2			V
共模抑制比	CMRR	$V_{CM} = -18.2\text{ V至}+14.5\text{ V}$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$	97	115		dB
		$V_{CM} = -18.2\text{ V至}+12\text{ V}$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$	115	130		dB
大信号电压增益	$A_{VO}$	负载电阻( $R_L$ ) = 2 kΩ, $V_{OUT} = -17.5\text{ V至}+17.5\text{ V}$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$	140	150		dB
		$R_L = 600\ \Omega$ , $V_{OUT} = -15\text{ V至}+15\text{ V}$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$	135			dB
			130	135		dB
			115			dB
输入电容	$C_{DM}$	差模		8.6		pF
	$C_{CM}$	共模		11.3		pF
输入电阻	$R_{DM}$	差模		$10^{12}$		Ω
	$R_{CM}$	共模, $V_{CM}$ 从-18 V到+12 V		$10^{12}$		Ω
输出特性						
输出高电压	$V_{OH}$	$R_L = 2\text{ k}\Omega$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$	17.65	17.72		V
		$R_L = 600\ \Omega$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$	17.5			V
			17.0	17.28		V
			16.75			V
输出低电压	$V_{OL}$	$R_L = 2\text{ k}\Omega$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$		-17.74	-17.70	V
		$R_L = 600\ \Omega$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$			-17.5	V
				-17.4	-17.0	V
					-16.85	V
输出电流	$I_{OUT}$	电压差( $V_{DROPOUT}$ ) < 1 V		±33		mA
短路电流	$I_{SC}$			±46		mA
闭环输出阻抗	$Z_{OUT}$	$f = 1\text{ MHz}$ , 闭环增益( $A_V$ ) = +1		2		Ω
		$A_V = +10$		18		Ω
		$A_V = +100$		29		Ω
电源						
电源抑制比	PSRR	$V_{SY} = \pm 5\text{ V至}\pm 18\text{ V}$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$	105	120		dB
			102			dB
电源电流 (每个放大器)	$I_{SY}$	$V_{OUT} = 0\text{ V}$ $-40^{\circ}\text{C} < T_A < +125^{\circ}\text{C}$		4.0	4.5	mA
					5	mA

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
动态性能						
压摆率	SR	$V_{OUT} = \pm 10\text{ V}$ , $R_L = 2\text{ k}\Omega$ , $A_V = -1$ $V_{OUT} = \pm 10\text{ V}$ , $R_L = 2\text{ k}\Omega$ , $A_V = -5$		48 44		V/ $\mu\text{s}$ V/ $\mu\text{s}$
增益带宽积	GBP	$A_V = 100$		18		MHz
单位增益交越	UGC	$A_V = 1$		12.4		MHz
-3 dB带宽	-3 dB	$A_V = 1$		16		MHz
相位裕量	$\Phi_M$			88		度
建立时间	$t_s$	至0.1%, 输入电压( $V_{IN}$ ) = 10 V阶跃, $R_L = 2\text{ k}\Omega$ , 负载电容( $C_L$ ) = 15 pF, $A_V = -1$ 至0.01%, $V_{IN} = 10\text{ V}$ 阶跃, $R_L = 2\text{ k}\Omega$ , $C_L = 15\text{ pF}$ , $A_V = -1$		500 700		ns ns
电磁干扰(EMI)	EMIRR					
抑制比						
f = 1000 MHz				56		dB
f = 2400 MHz				93		dB
噪声性能						
峰峰值噪声	$e_N$ p-p	0.1 Hz至10 Hz		0.15		$\mu\text{V}$ p-p
电压噪声密度	$e_N$	f = 10 Hz f = 100 Hz f = 1 kHz		5.5 3.6 3.3		nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$
电流噪声密度	$i_N$	f = 1 kHz		4.5		fA/ $\sqrt{\text{Hz}}$
总谐波失真+噪声	THD + N	$A_V = 1$ , f = 10 Hz至20 kHz, $R_L = 2\text{ k}\Omega$ , $V_{IN} = 6\text{ V}_{RMS}$ (1 kHz时)				
带宽 = 80 kHz				0.0003		%
带宽 = 500 kHz				-109		dB
				0.0007		%
				-103		dB

## 电气特性—5 V电源供电

除非另有说明,  $V_{SY} = 5\text{ V}$ ,  $V_{CM} = 1.5\text{ V}$ ,  $V_{OUT} = V_{SY}/2$ ,  $T_A = 25^\circ\text{C}$ 。

表3.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
输入特性						
失调电压	$V_{OS}$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		$\pm 0.1$	$\pm 0.6$	mV
失调电压漂移	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$		$\pm 0.4$	$\pm 1.0$	mV
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		$\pm 0.7$	$\pm 2.6$	$\mu\text{V}/^\circ\text{C}$
输入偏置电流	$I_B$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		$\pm 15$	$\pm 50$	pA
输入失调电流	$I_{OS}$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		$\pm 2$	$\pm 50$	nA
输入电压范围	IVR	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$	-0.2		$\pm 150$	pA
共模抑制比	CMRR	$V_{CM} = 0\text{ V至}1.5\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	74	90		V
大信号电压增益	$A_{VO}$	$R_L = 2\text{ k}\Omega$ 接V-, $V_{OUT} = 0.35\text{ V至}4.65\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	130	145		dB
		$R_L = 600\ \Omega$ 接V-, $V_{OUT} = 0.5\text{ V至}4.5\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	120	130		dB
输入电容	$C_{DM}$	差模		12.1		dB
	$C_{CM}$	共模		16.3		pF
输入电阻	$R_{DM}$	差模		$10^{12}$		$\Omega$
	$R_{CM}$	共模, $V_{CM}$ 从0 V到1.5 V		$10^{12}$		$\Omega$
输出特性						
输出高电压	$V_{OH}$	$R_L = 2\text{ k}\Omega$ 接V- $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	4.75	4.82		V
		$R_L = 600\ \Omega$ 接V- $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	4.7	4.74		V
输出低电压	$V_{OL}$	$R_L = 2\text{ k}\Omega$ 接V+ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	4.65	4.74		V
		$R_L = 600\ \Omega$ 接V+ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	4.55	4.74		V
输出电流	$I_{OUT}$	$V_{DROPOUT} < 1\text{ V}$		0.17	0.22	V
短路电流	$I_{SC}$			0.25	0.3	V
闭环输出阻抗	$Z_{OUT}$	$f = 1\text{ MHz}$ , $A_V = +1$		0.25	0.3	V
		$A_V = +10$			0.45	V
		$A_V = +100$				V
电源						
电源抑制比	PSRR	$V_{SY} = 4.5\text{ V至}10\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	80	97		dB
电源电流 (每个放大器)	$I_{SY}$	$V_{OUT} = 0\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	75	3.9	4.3	dB
					4.8	mA

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
动态性能						
压摆率	SR	$V_{OUT} = 0.5\text{ V至}4.5\text{ V}$ , $R_L = 2\text{ k}\Omega$ , $A_V = -1$ $V_{OUT} = 0.5\text{ V至}4.5\text{ V}$ , $R_L = 2\text{ k}\Omega$ , $A_V = -5$		32 27		V/ $\mu$ s V/ $\mu$ s
增益带宽积	GBP	$A_V = 100$		16		MHz
单位增益交越	UGC	$A_V = 1$		11.2		MHz
-3 dB带宽	-3 dB	$A_V = 1$		16		MHz
相位裕量	$\Phi_M$			86		度
建立时间	$t_s$	至0.1%, $V_{IN} = 4\text{ V}$ 阶跃, $R_L = 2\text{ k}\Omega$ , $C_L = 15\text{ pF}$ , $A_V = -1$ 至0.01%, $V_{IN} = 4\text{ V}$ 阶跃, $R_L = 2\text{ k}\Omega$ , $C_L = 15\text{ pF}$ , $A_V = -1$		600 950		ns ns
EMI抑制比	EMIRR			56 87		dB dB
f = 1000 MHz f = 2400 MHz						
噪声性能						
峰峰值噪声	$e_N$ p-p	0.1 Hz至10 Hz		0.15		$\mu$ V p-p
电压噪声密度	$e_N$	f = 10 Hz f = 100 Hz f = 1 kHz		5.5 3.6 3.3		nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$
电流噪声密度	$i_N$	f = 1 kHz		4.5		fA/ $\sqrt{\text{Hz}}$
总谐波失真+噪声	THD + N	$A_V = 1$ , f = 10 Hz至20 kHz, $R_L = 2\text{ k}\Omega$ , $V_{IN} = 0.6\text{ V}_{RMS}$ (1 kHz时)				
带宽 = 80 kHz				0.0003		%
带宽 = 500 kHz				-109		dB
				0.0007		%
				-103		dB



## 绝对最大额定值

表4.

参数	额定值
电源电压	40 V
输入电压	(V-) - 0.2 V至(V+) + 0.2 V
差分输入电压	(V-) - 0.2 V至(V+) + 0.2 V
输入电流 <sup>1</sup>	±20 mA
存储温度范围	-65°C至+150°C
工作温度范围	-40°C至+125°C
结温范围	-65°C至+150°C
引脚温度, 焊接 (10秒)	300°C
静电放电(ESD)	
人体模型(HBM) <sup>2</sup>	1.25 kV
场感应充电器件模型(FICDM) <sup>3</sup>	1.25 kV

<sup>1</sup> 输入引脚与电源引脚之间连有箝位二极管。当输入信号超过电源轨0.3 V时, 输入电流应以20 mA为限。

<sup>2</sup> ESDA/JEDEC JS-001-2011适用标准。

<sup>3</sup> JESD22-C101 (JEDEC ESD FICDM标准) 适用标准。

注意, 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值, 不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下, 器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

## 热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待PCB散热设计。

表5. 热阻

封装类型 <sup>1,2</sup>	$\theta_{JA}$ <sup>3</sup>	$\theta_{JC}$	单位
RD-8-1	52.8	5.7	°C/W

<sup>1</sup> 值根据JEDEC标准JESD-51得出。

<sup>2</sup> 虽然裸露焊盘可以浮空, 但它必须连接到GND、V+或V-层, 以获得合适的热管理性能。

<sup>3</sup> 电路板布局会影响热特性, 比如 $\theta_{JA}$ 。若使用正确的热管理技巧, 则可获得更佳的 $\theta_{JA}$ 。更多信息请参考“热管理”部分。

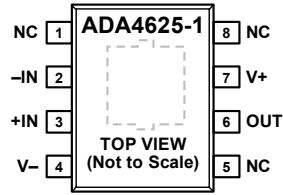
## ESD警告



### ESD (静电放电) 敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

### 引脚配置和功能描述



NOTES  
 1. NC = NO CONNECTION. DO NOT CONNECT TO THIS PIN.  
 2. EXPOSED PAD. CONNECT THE EXPOSED PAD TO GND, V+ OR V- PLANE, OR LEAVE IT FLOATING.

15893-002

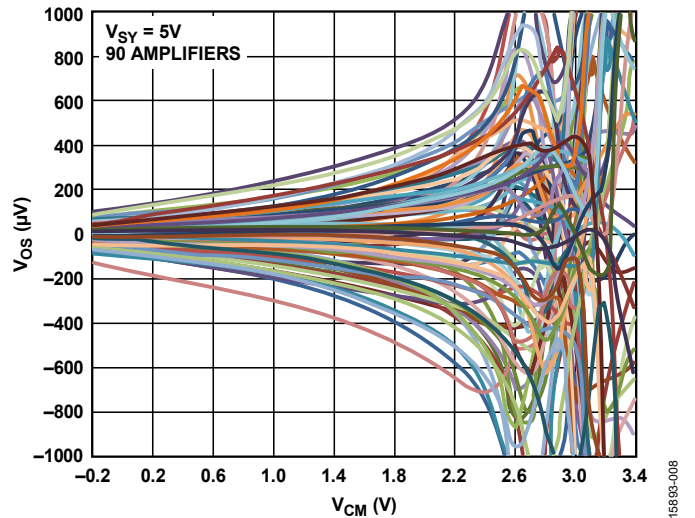
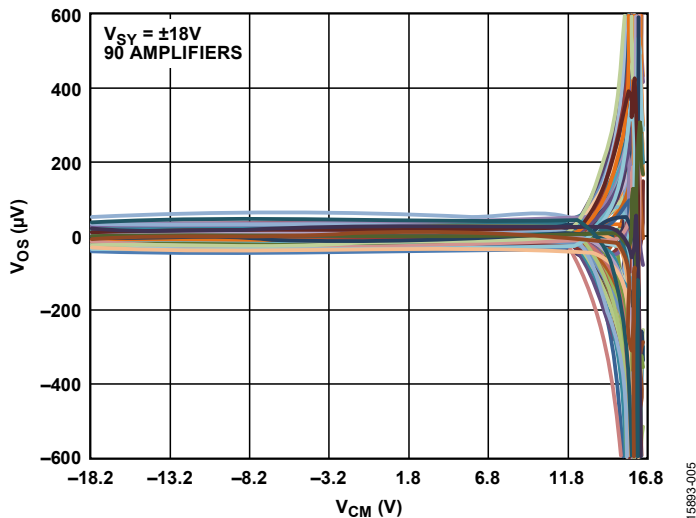
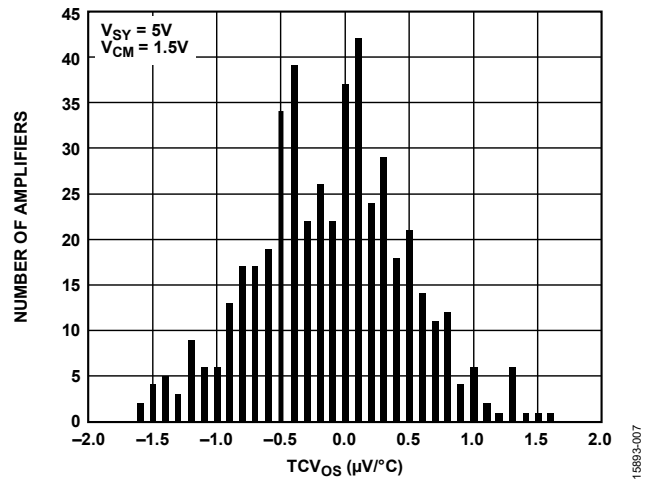
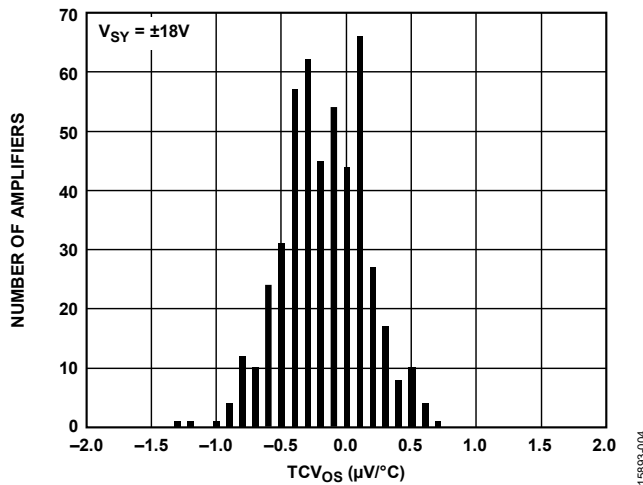
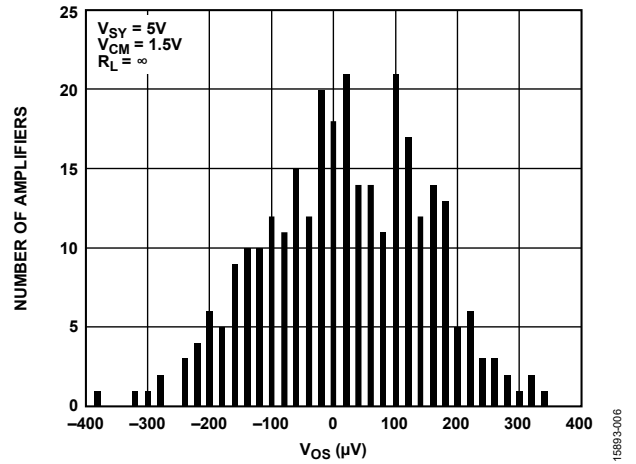
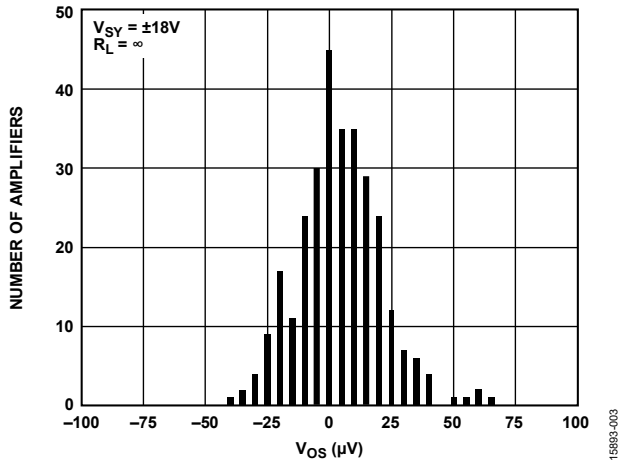
图3. 引脚配置

表6. 引脚功能描述

引脚编号	引脚名称	描述
1, 5, 8	NC	不连接。请勿连接到这些引脚。
2	-IN	反相输入。
3	+IN	同相输入。
4	V-	负电源电压。
6	OUT	输出。
7	V+	正电源电压。
	EPAD	裸露焊盘。裸露焊盘应连接到GND、V+或V-层，或保持浮空。

## 典型性能参数

除非另有说明,  $T_A = 25^\circ\text{C}$ ,  $V_{CM} = 0\text{ V}$ 。



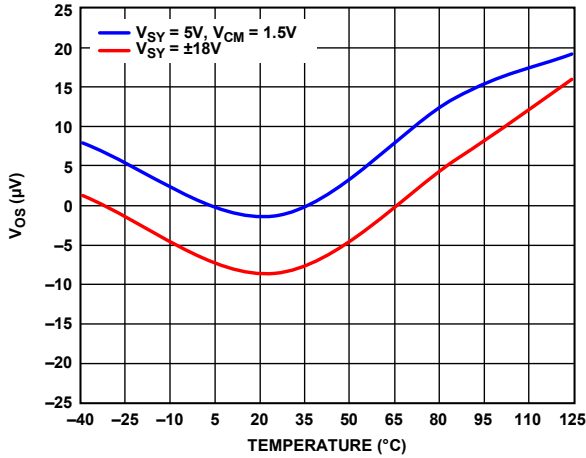


图10. Vos与温度的关系

158893-009

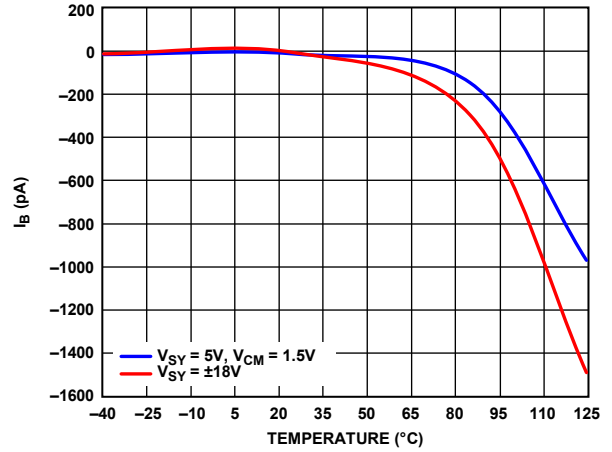


图13. IB与温度的关系

158893-012

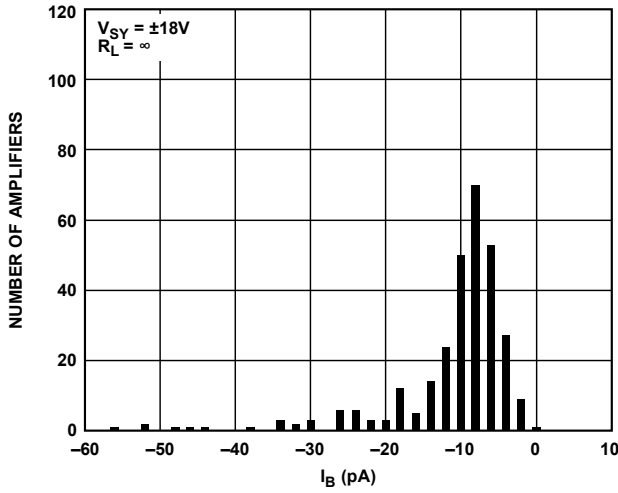


图11. 输入偏置电流( $I_B$ )分布,  $V_{SY} = \pm 18 V$

158893-010

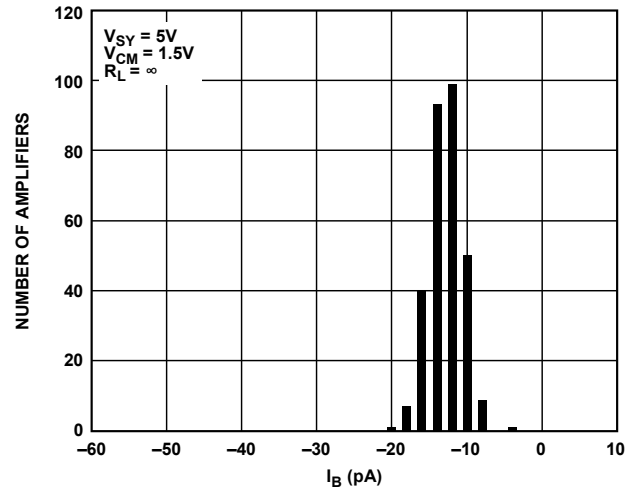


图14.  $I_B$ 分布,  $V_{SY} = 5 V$

158893-013

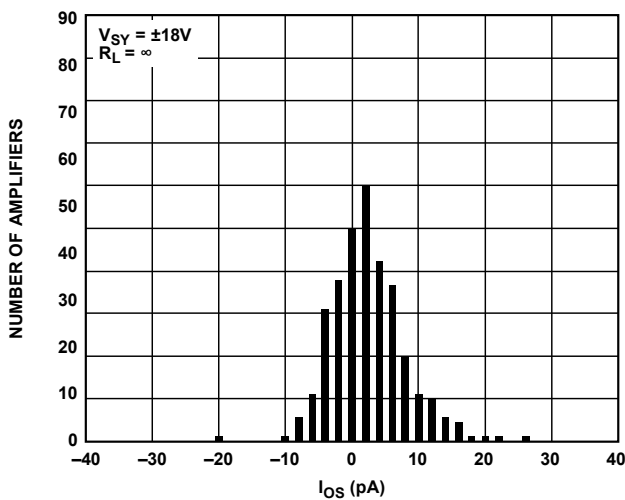


图12. 输入失调电流( $I_{OS}$ )分布,  $V_{SY} = \pm 18 V$

158893-011

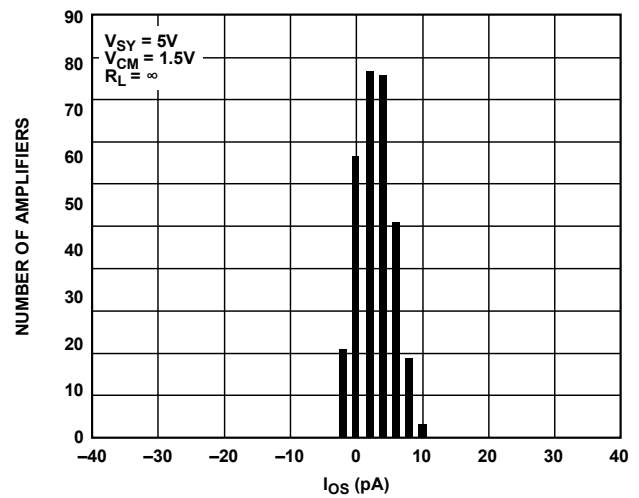


图15.  $I_{OS}$ 分布,  $V_{SY} = 5 V$

158893-014

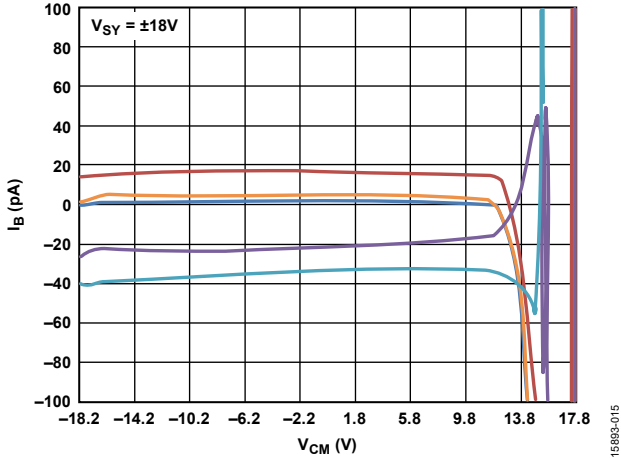


图16.  $I_B$ 与 $V_{CM}$ 的关系,  $V_{SY} = \pm 18 V$

15893-015

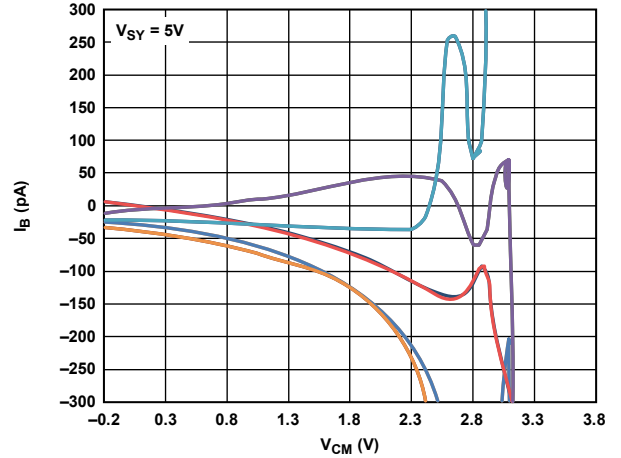


图19.  $I_B$ 与 $V_{CM}$ 的关系,  $V_{SY} = 5 V$

15893-018

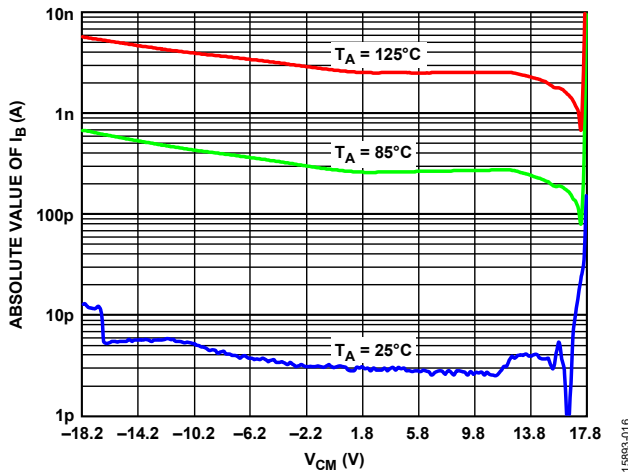


图17. 不同温度下 $I_B$ 绝对值与 $V_{CM}$ 的关系,  $V_{SY} = \pm 18 V$

15893-016

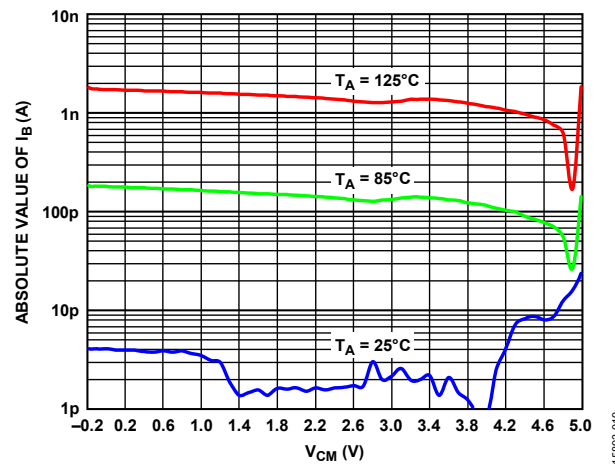


图20. 不同温度下 $I_B$ 绝对值与 $V_{CM}$ 的关系,  $V_{SY} = 5 V$

15893-019

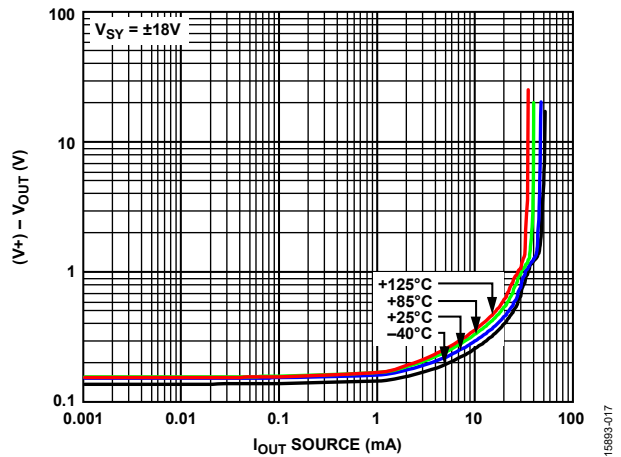


图18. 不同温度下电压差 $(V_+ - V_{OUT})$ 与输出电流 $(I_{OUT})$ 源的关系,  $V_{SY} = \pm 18 V$

15893-017

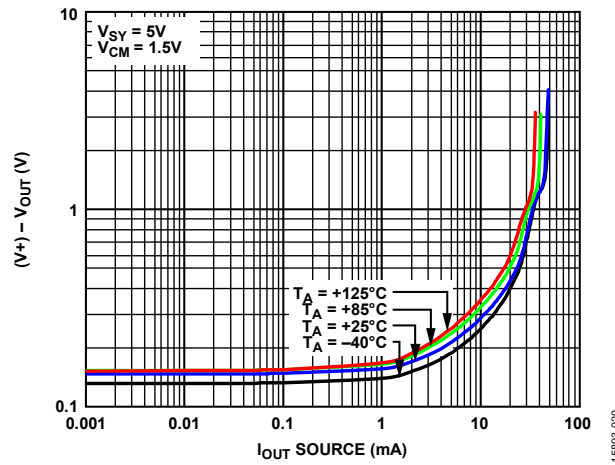


图21. 不同温度下 $(V_+ - V_{OUT})$ 与源电流 $I_{OUT}$ 的关系,  $V_{SY} = 5 V$

15893-020

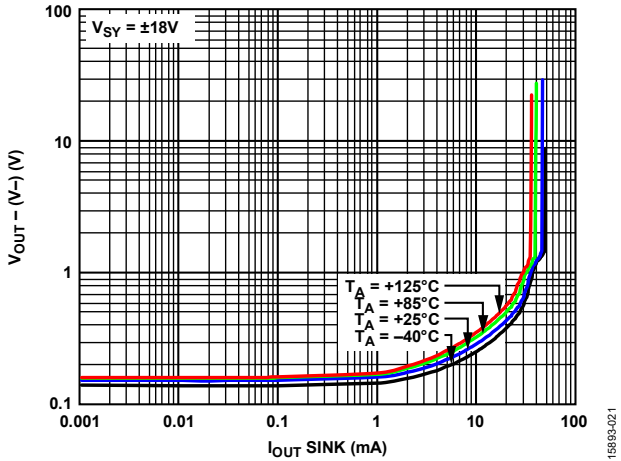


图22. 不同温度下电压差( $V_{OUT} - (V-)$ )与灌电流 $I_{OUT}$ 的关系,  $V_{SY} = \pm 18 V$

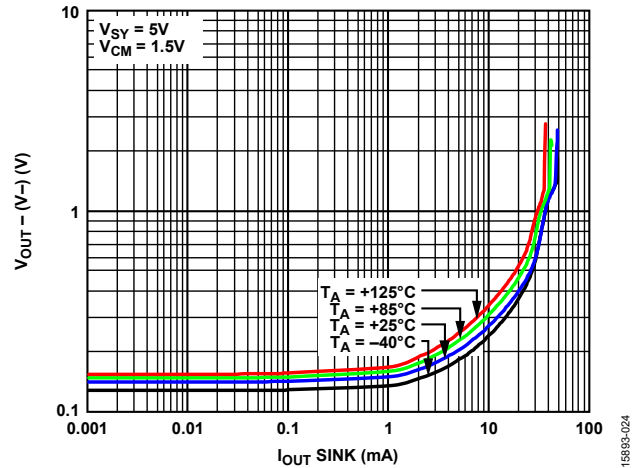


图25. 不同温度下( $V_{OUT} - (V-)$ )与灌电流 $I_{OUT}$ 的关系,  $V_{SY} = 5 V$

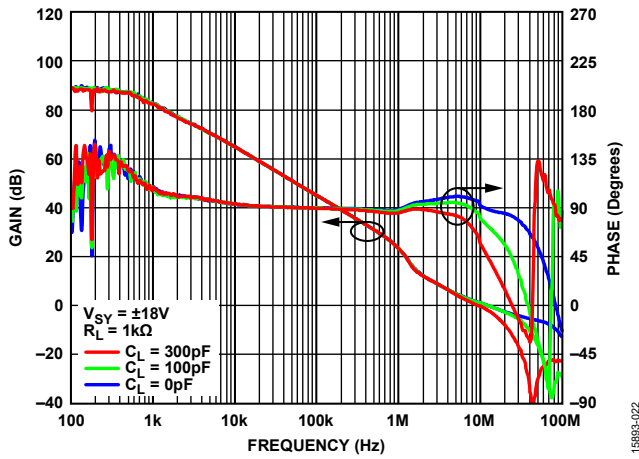


图23. 开环增益和相位与频率的关系,  $V_{SY} = \pm 18 V$

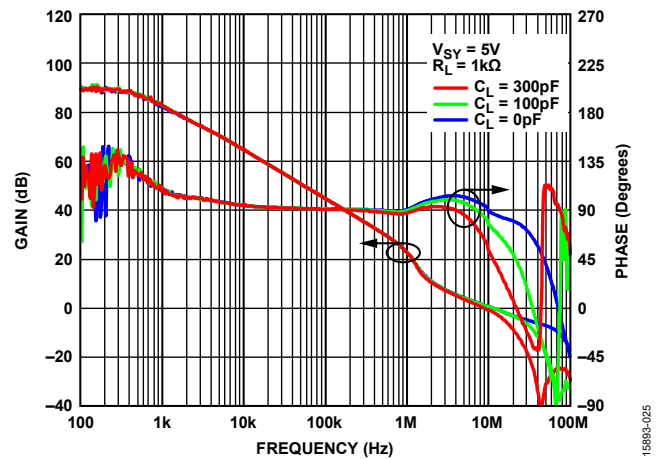


图26. 开环增益和相位与频率的关系,  $V_{SY} = 5 V$

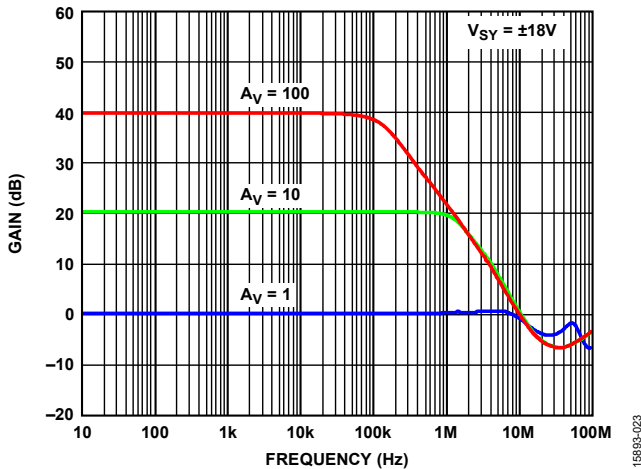


图24. 不同闭环增益下增益与频率的关系,  $V_{SY} = \pm 18 V$

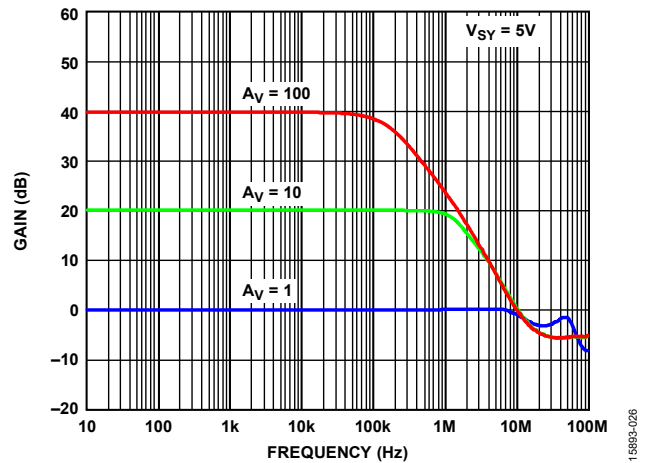


图27. 不同闭环增益下增益与频率的关系,  $V_{SY} = 5 V$

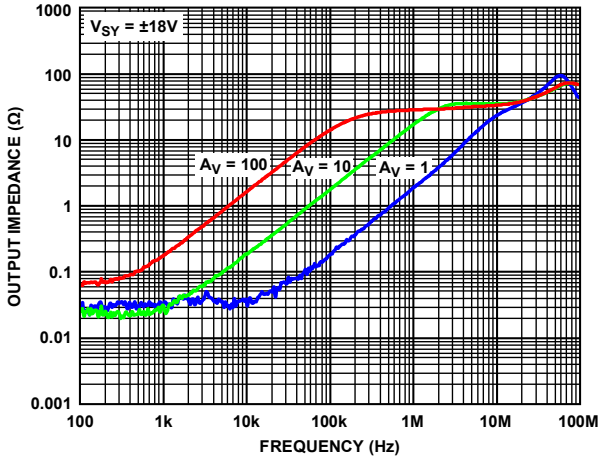


图28. 输出阻抗( $Z_{OUT}$ )与频率的关系,  $V_{SY} = \pm 18 V$

15893-027

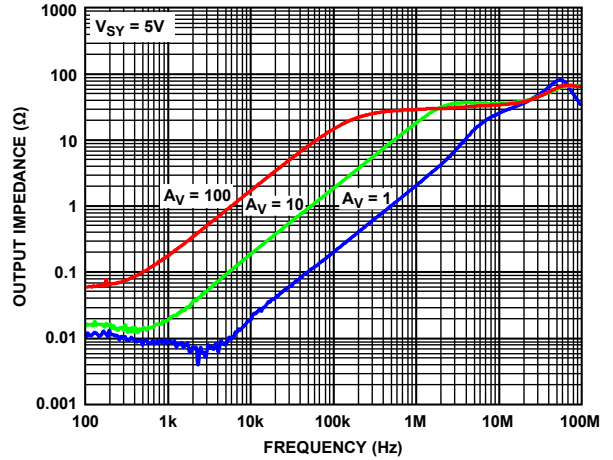


图31.  $Z_{OUT}$ 与频率的关系,  $V_{SY} = 5 V$

15893-030

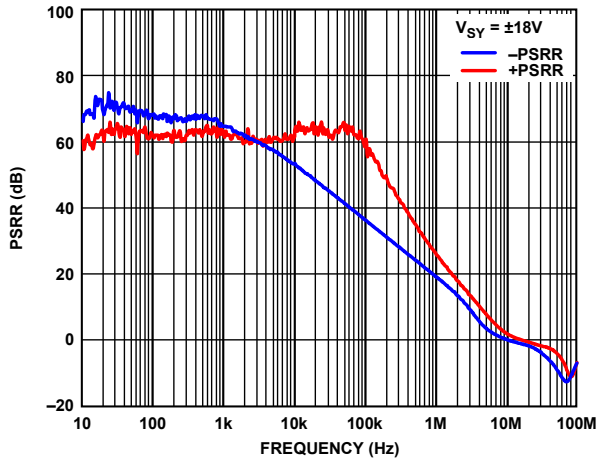


图29. 电源抑制比(PSRR)与频率的关系,  $V_{SY} = \pm 18 V$

15893-028

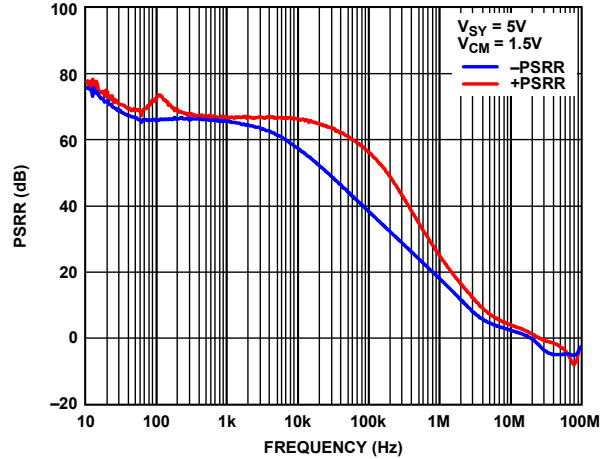


图32. PSRR与频率的关系,  $V_{SY} = 5 V$

15893-031

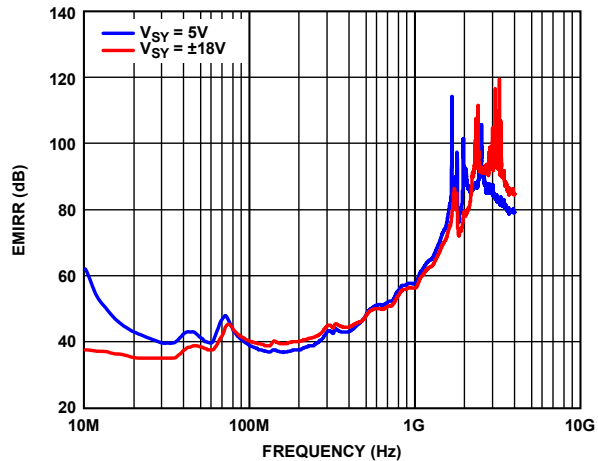


图30. EMI抑制比(EMIRR)与频率的关系

15893-029

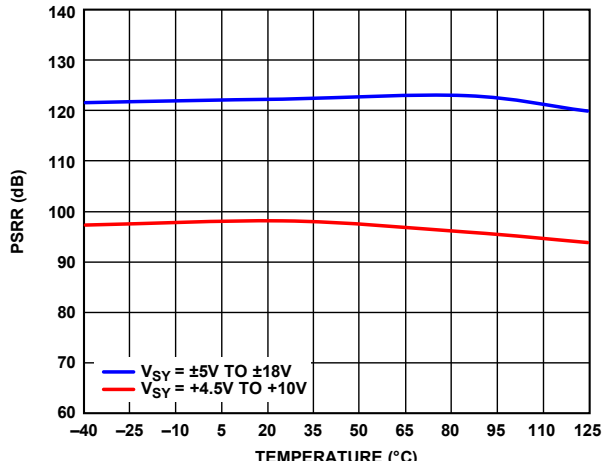


图33. PSRR与温度的关系

15893-032

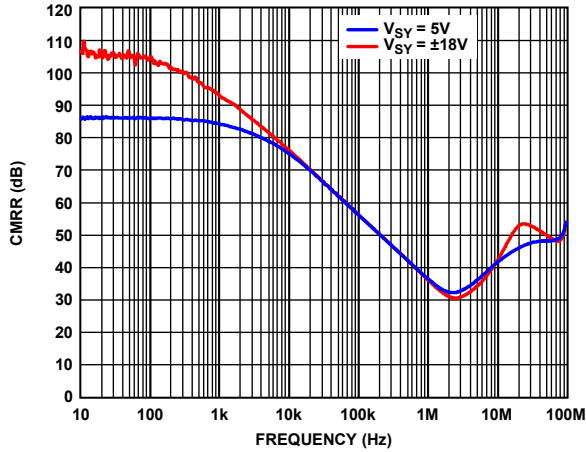


图34. 共模抑制比(CMRR)与频率的关系

15893-033

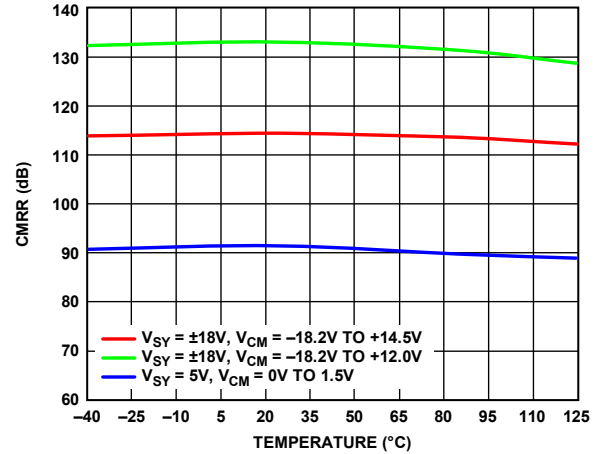


图37. CMRR与温度的关系

15893-036

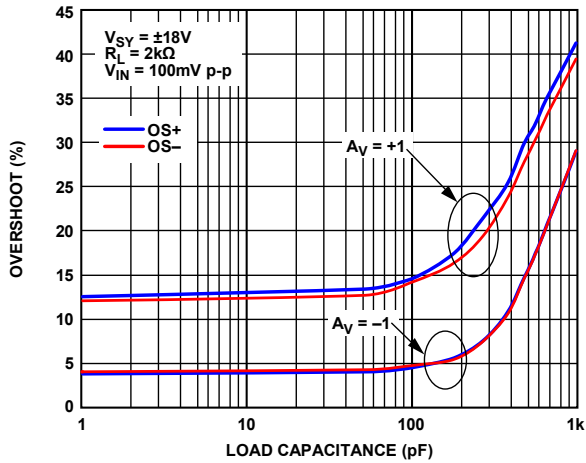


图35. 小信号过冲(OS±)与负载电容的关系,  $V_{SY} = \pm 18 V$

15893-034

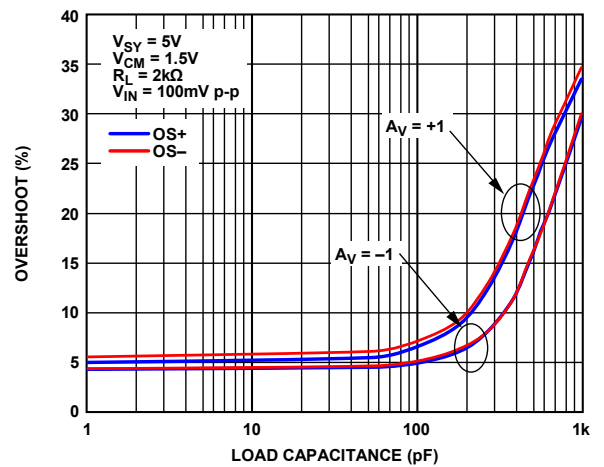


图38. OS±与负载电容的关系,  $V_{SY} = 5 V$

15893-037

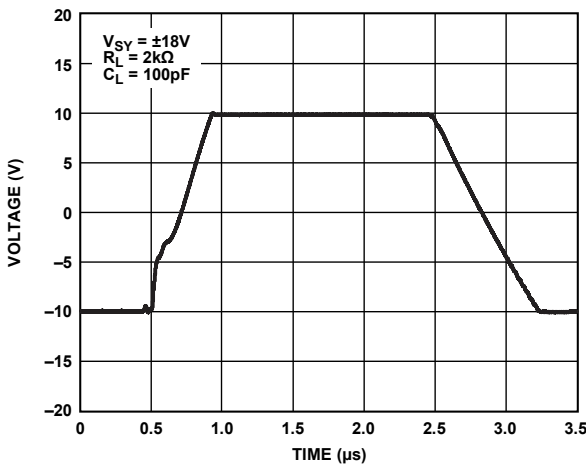


图36. 大信号瞬态响应,  $A_V = +1$ ,  $V_{SY} = \pm 18 V$

15893-035

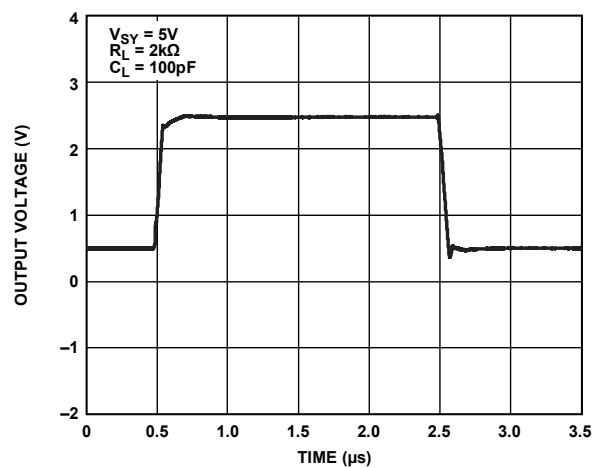


图39. 大信号瞬态响应,  $A_V = +1$ ,  $V_{SY} = 5 V$

15893-038



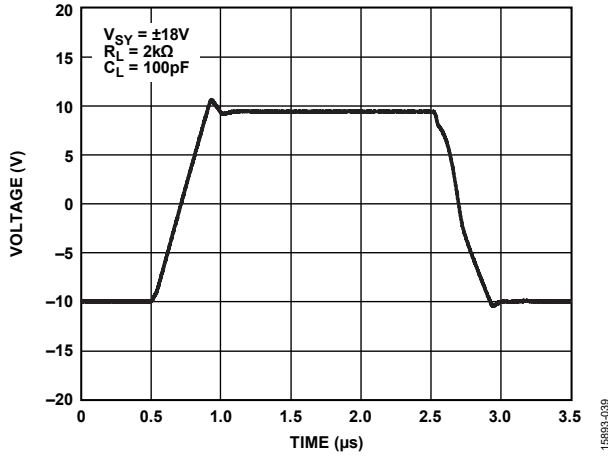


图40. 大信号瞬态响应,  $A_v = -1$ ,  $V_{SY} = \pm 18\text{ V}$

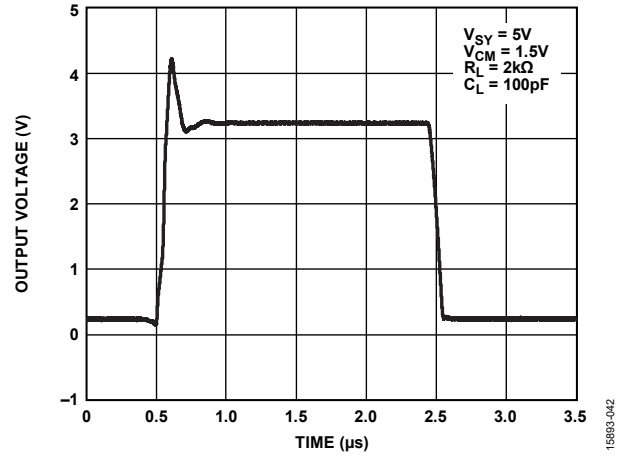


图43. 大信号瞬态响应,  $A_v = -1$ ,  $V_{SY} = 5\text{ V}$

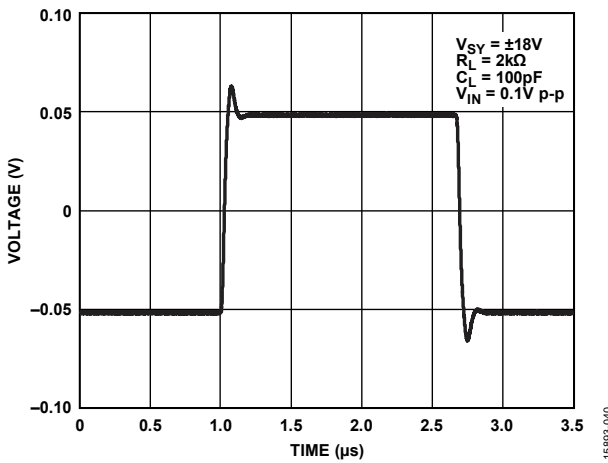


图41. 小信号瞬态响应,  $A_v = 1$ ,  $V_{SY} = \pm 18\text{ V}$

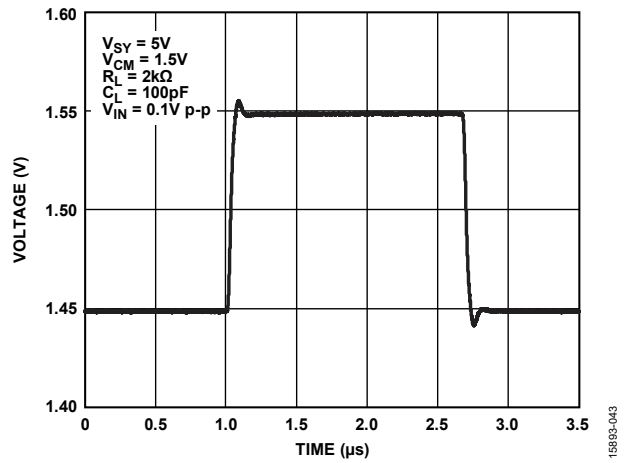


图44. 小信号瞬态响应,  $A_v = 1$ ,  $V_{SY} = 5\text{ V}$

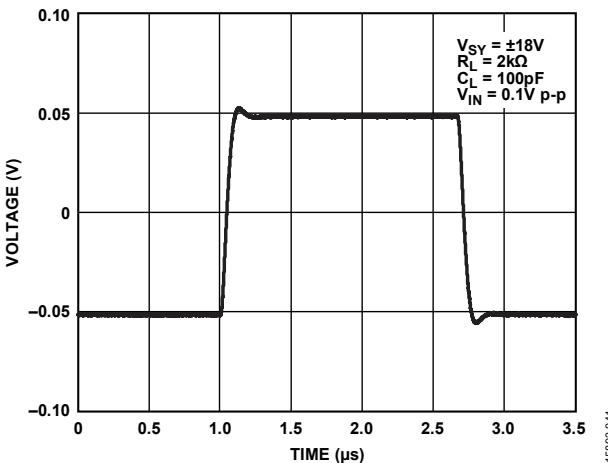


图42. 小信号瞬态响应,  $A_v = -1$ ,  $V_{SY} = \pm 18\text{ V}$

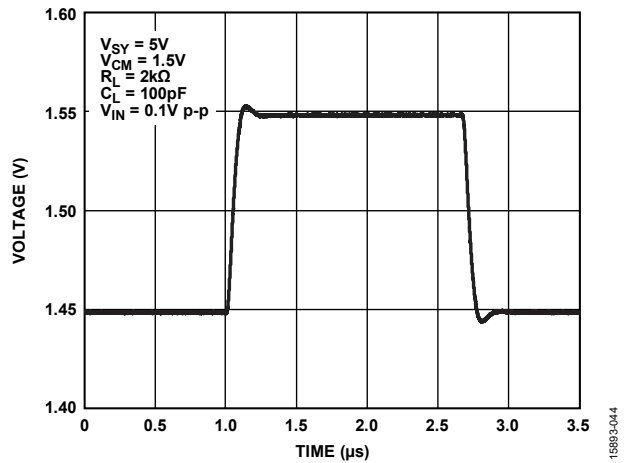


图45. 小信号瞬态响应,  $A_v = -1$ ,  $V_{SY} = 5\text{ V}$

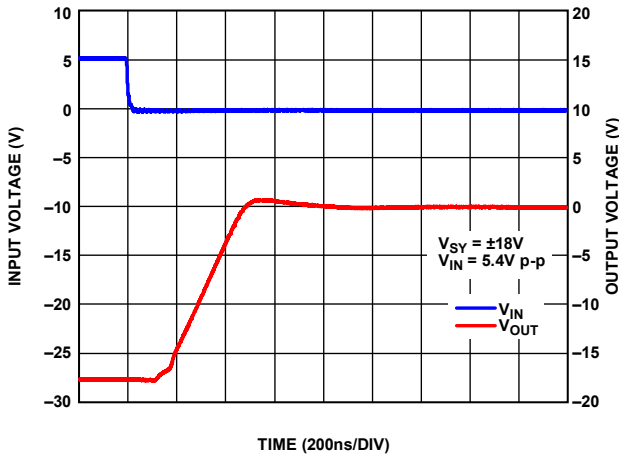


图46. 负过载恢复,  $A_v = -10$ ,  $V_{SY} = \pm 18V$

15893-045

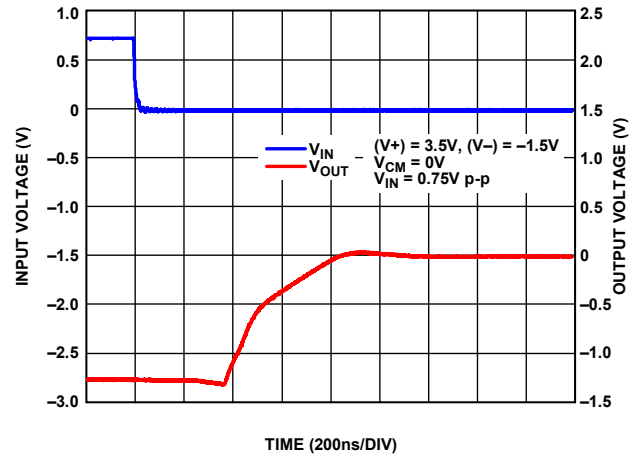


图49. 负过载恢复,  $A_v = -10$ ,  $V_{SY} = 5V$

15893-048

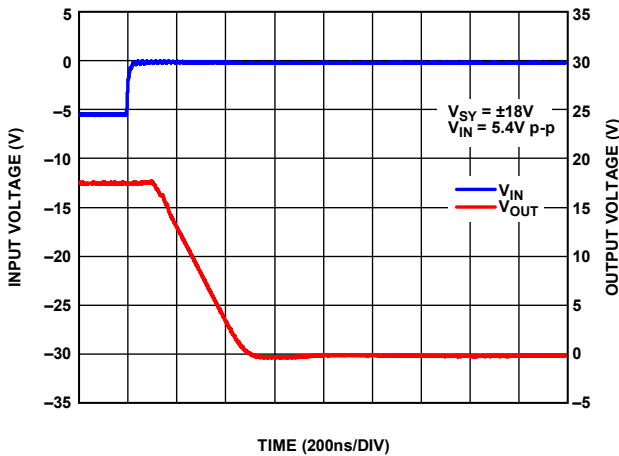


图47. 正过载恢复,  $A_v = -10$ ,  $V_{SY} = \pm 18V$

15893-046

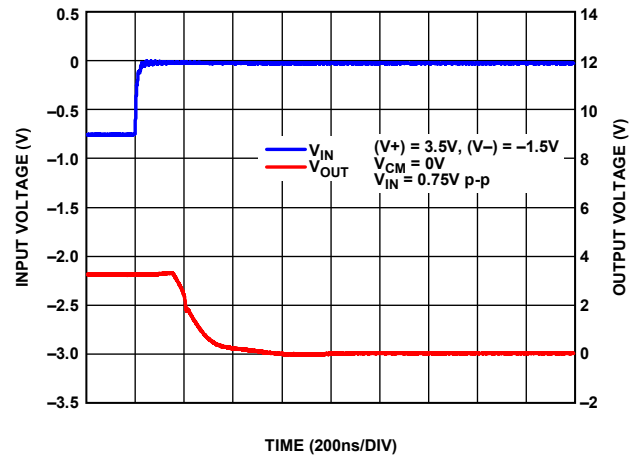


图50. 正过载恢复,  $A_v = -10$ ,  $V_{SY} = 5V$

15893-049

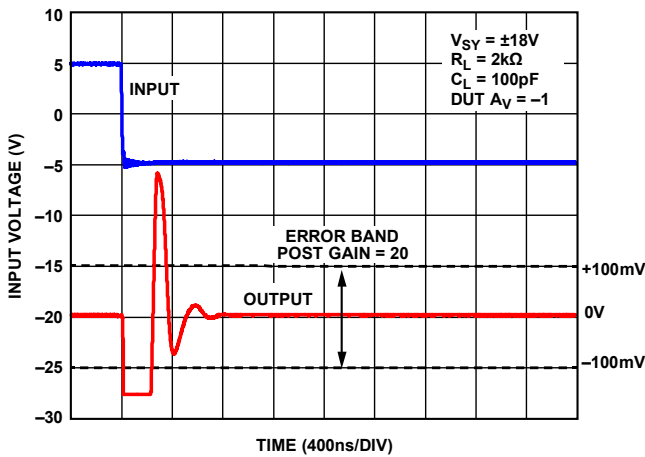


图48. 0.1% 负建立时间,  $V_{SY} = \pm 18V$

15893-047

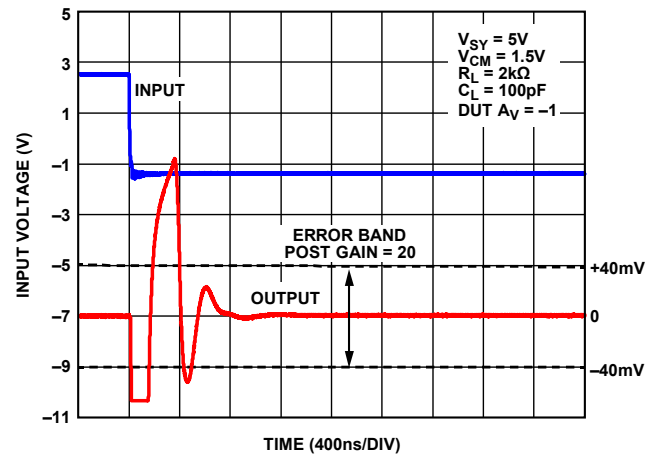


图51. 0.1% 负建立时间,  $V_{SY} = 5V$

15893-050

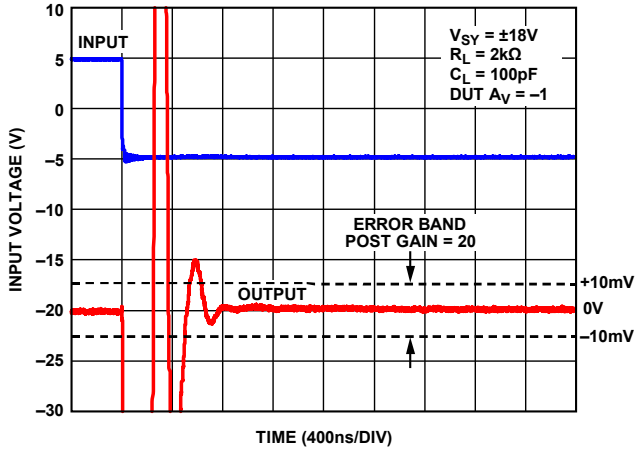


图52. 0.01%负建立时间,  $V_{SY} = \pm 18V$

15893-051

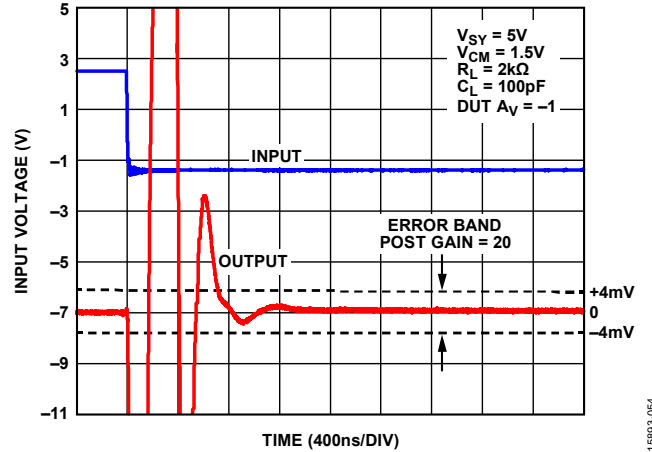


图55. 0.01%负建立时间,  $V_{SY} = 5V$

15893-054

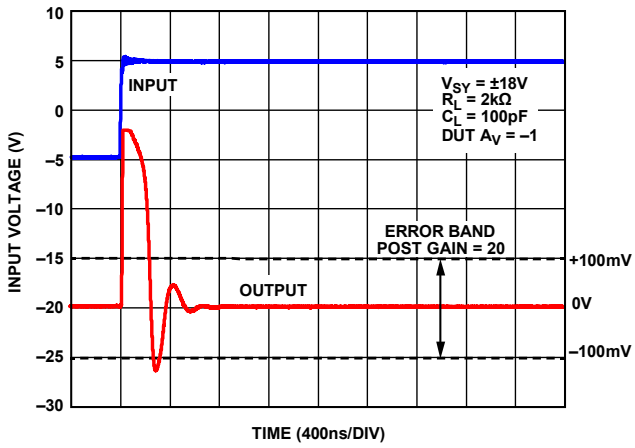


图53. 0.1%正建立时间,  $V_{SY} = \pm 18V$

15893-052

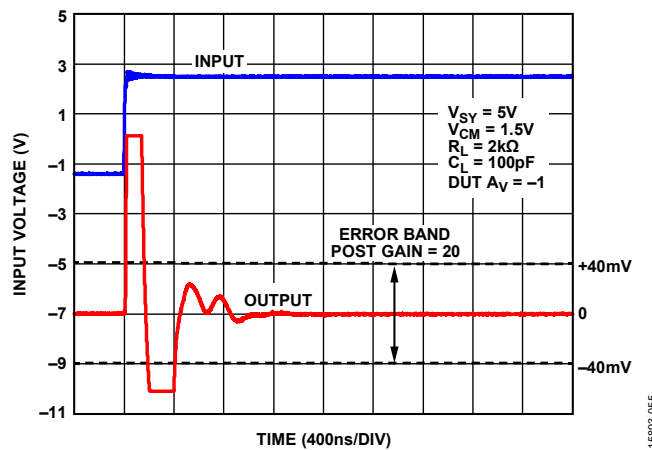


图56. 0.1%正建立时间,  $V_{SY} = 5V$

15893-055

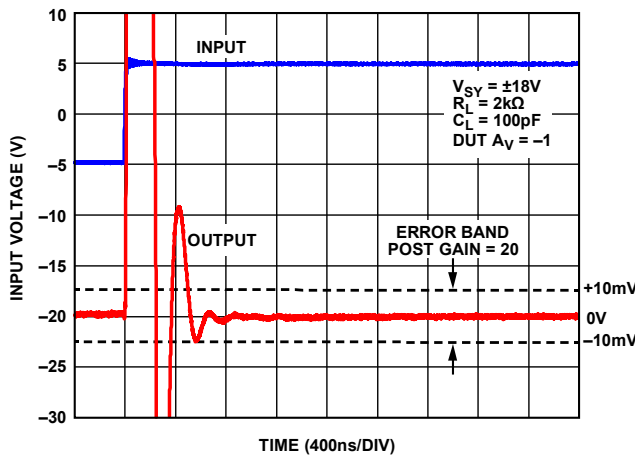


图54. 0.01%正建立时间,  $V_{SY} = \pm 18V$

15893-053

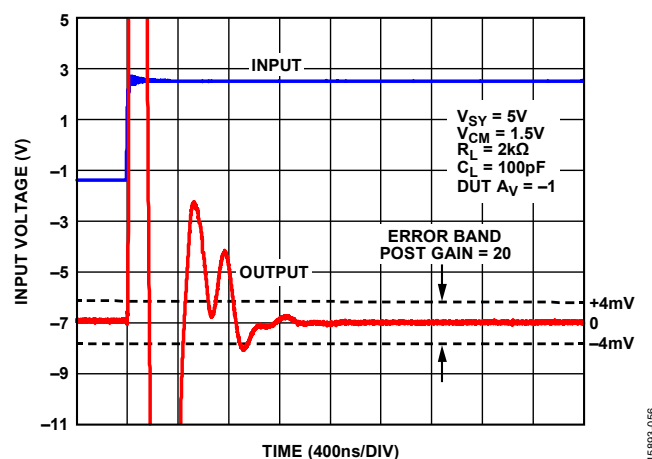


图57. 0.01%正建立时间,  $V_{SY} = 5V$

15893-056

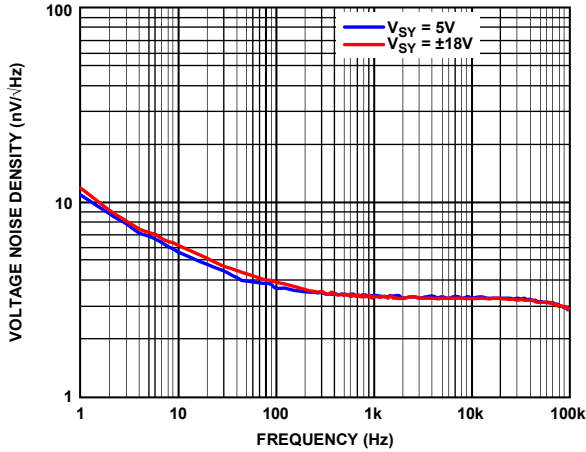


图58. 电压噪声密度与频率的关系

15893-057

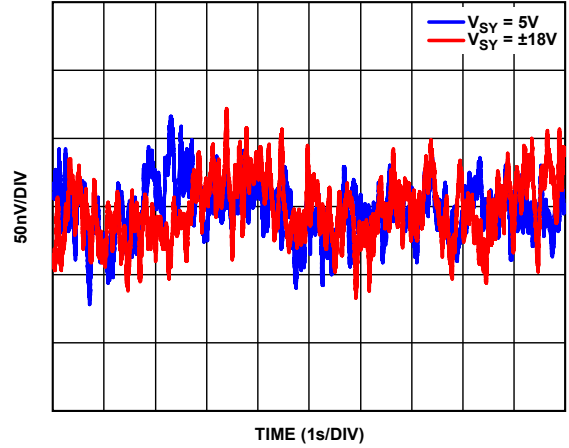


图61. 0.1 Hz至10 Hz噪声

15893-060

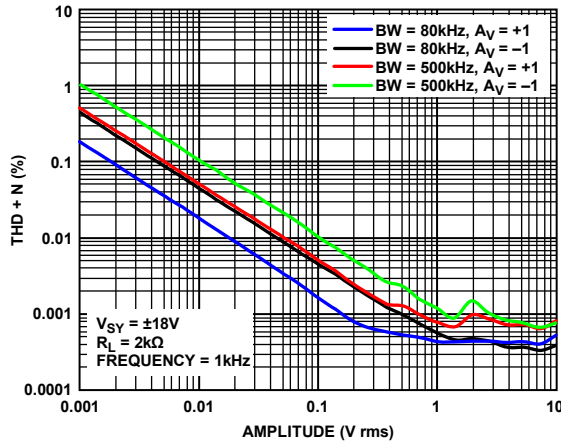


图59. 总谐波失真加噪声(THD + N)与幅度的关系,  
 $V_{SY} = \pm 18 V$  (BW指带宽)

15893-058

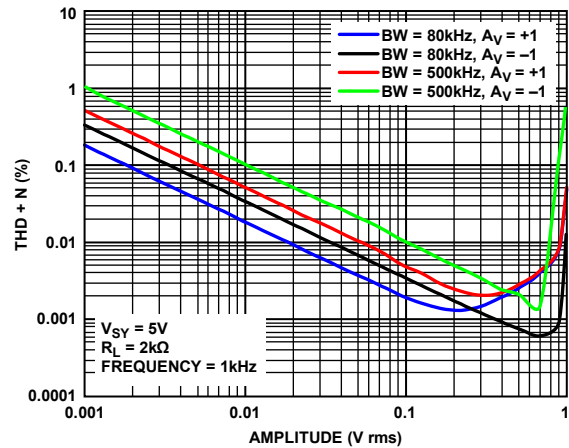


图62. THD+N与幅度的关系,  $V_{SY} = 5 V$  (BW指带宽)

15893-061

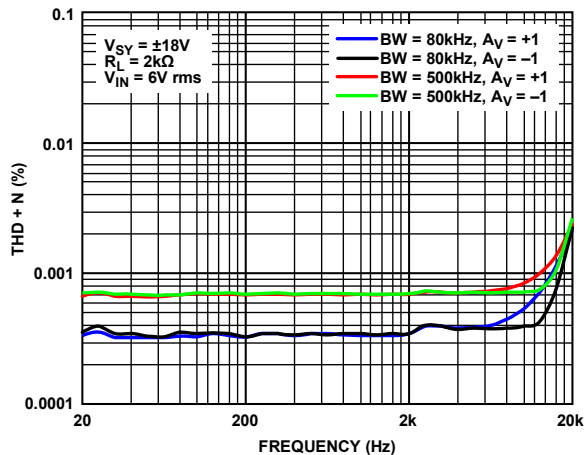


图60. THD+N与频率的关系,  $V_{SY} = \pm 18 V$  (BW指带宽)

15893-059

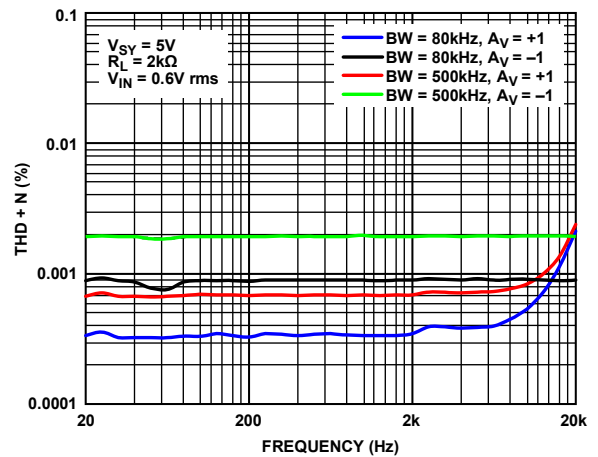


图63. THD+N与频率的关系,  $V_{SY} = 5 V$  (BW指带宽)

15893-062

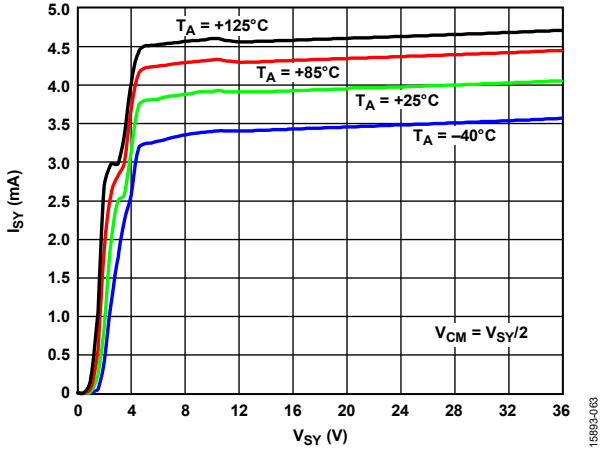


图64. 不同温度下电源电流( $I_{SY}$ )与 $V_{SY}$ 的关系

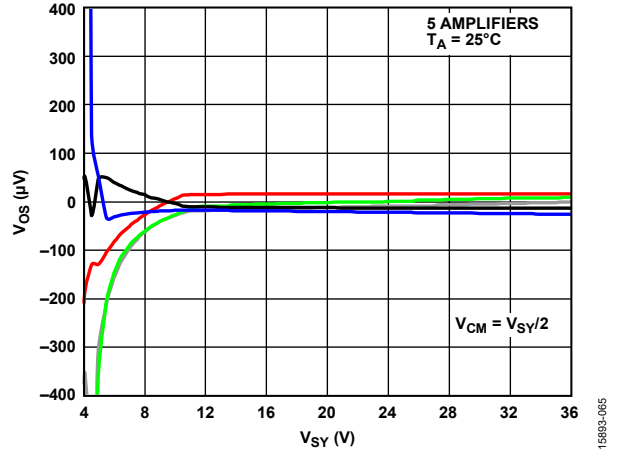


图66.  $V_{OS}$ 与 $V_{SY}$ 的关系

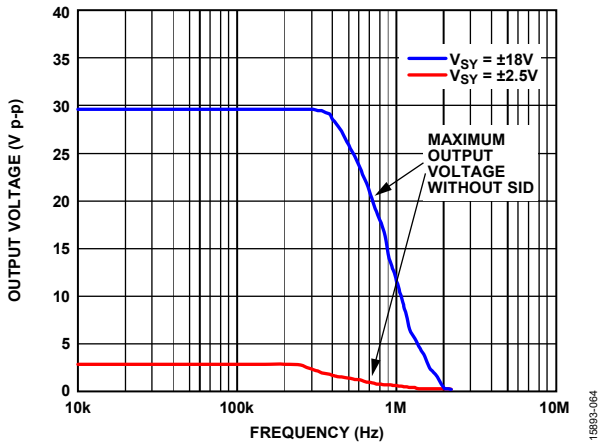


图65. 最大峰峰值输出电压 (无压摆率引起的失真(SID)时)与频率的关系

## 工作原理

图67显示了ADA4625-1的简化电路图。JFET输入级架构提供低输入偏置电流、高带宽、高增益、低噪声的优势，当施加的输入信号超过共模电压范围时也不会反相。输出级为轨到轨式，具有高驱动特性；无论灌电流还是拉电流，电压差均很低。

### 输入与增益级

为了实现高输入阻抗、低噪声、低失调和低失调漂移，ADA4625-1使用大输入N沟道JFET (M1和M2)。这些JFET工作时，S源极比G栅极高大约1.2 V。在最差情况下，源极仅比栅极高0.9 V。通过设计，输入尾电流( $I_{TAIL}$ )的正常运行范围延伸至 $V_{-}$ 之上0.6 V，使得ADA4625-1的输入共模范围低至 $V_{-}$ 之下0.2 V，并带有余量。阻性负载使噪声保持较低水平。BUFF1缓冲器驱动输入负载电阻 (R1和R2) 的顶端，使M1和M2两端的压降几乎保持不变，形成虚拟共源共栅。

+IN和-IN的输入电压之差将 $I_{TAIL}$ 通过M1和M2引导到R1和R2，产生一个差分电压。第一个电压转电流增益模块(GM1)将该差分电压转换为驱动电流镜(Q1和Q2)的差分电流( $I_1$ 和 $I_2$ )，进而在参考节点和增益节点之间产生一个差分电压。第二个电压转电流增益模块(GM2)的JFET输入使增益节点阻抗最大化，从而使ADA4625-1具有高增益。

### 输出级

GM2增益模块产生两对差分电流。一对驱动底部电流镜(Q3和Q4)和NPN输出晶体管(Q7)，另一对驱动顶部电流镜(Q5和Q6)和输出PNP晶体管(Q8)。共发射极输出晶体管(Q7和Q8)以轨到轨方式提供和吸收电流。GM2也会检测Q7和Q8的基极电压，并调整 $I_4$ 和 $I_6$ 电流；无输出负载时，Q7和Q8集电极电流为0.6 mA。此外，GM2箝位Q7和Q8的基极电压，因此二者不会完全断开。

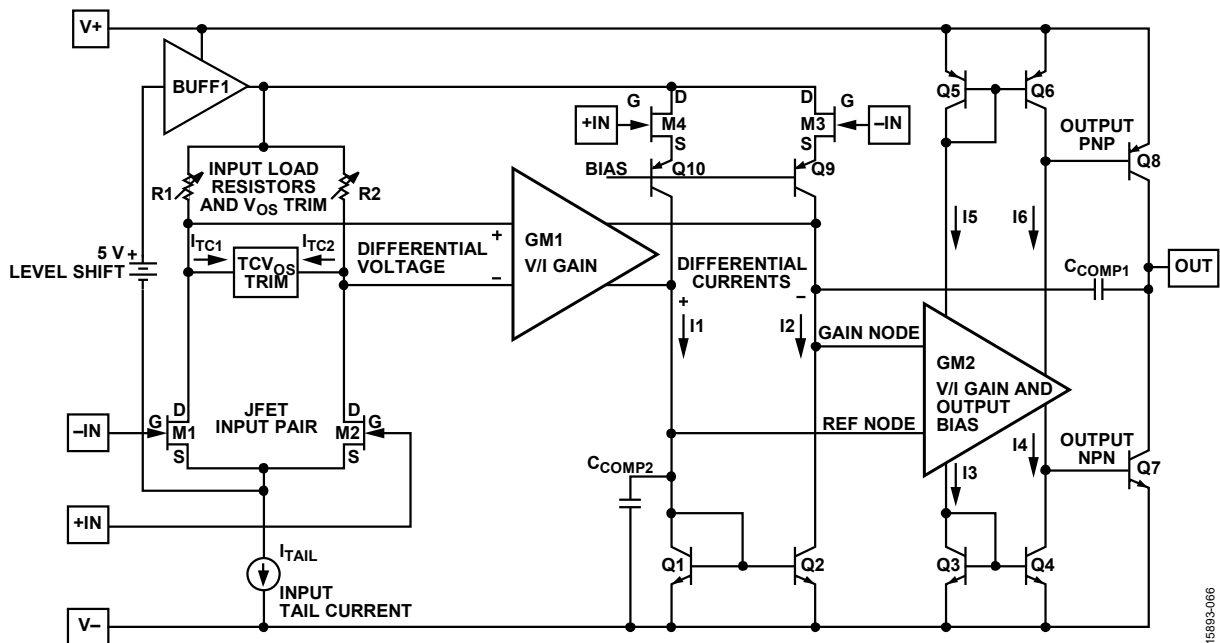


图67. 简化电路图

15893-066

### 无相位反转

无轨到轨输入(RRI)的轨到轨输出(RRO)放大器易于发生反相, 因为输出可能将输入驱动到正常共模范围之外, 导致输出沿着错误的方向变化并发生闩锁。为了防止反相, 任何时候都应控制输入。尽管 ADA4625-1 输入级 (M1、M2、R1 和 R2) 在 RRO 电压低至  $V^-$  之下 0.2 V 范围内可以正常工作, 但在  $V^+$  的 2.5 V 范围内, 它不能正常工作。ADA4625-1 通过实现一个输入对 (M3 和 M4) 将共模范围扩展到  $V^+$  之上 0.2 V, 从而保证无相位反转。M3 和 M4 在正常共模范围内无效。图 68 显示输入电压超过两个电源 200 mV, 而输出没有反相。

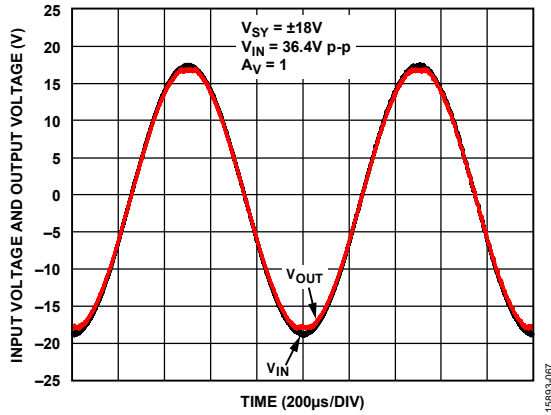


图68. 输入范围超过电源电压时无相位反转

### 电源电流

电源电流( $I_{SY}$ )是运算放大器在无负载情况下汲取的静态电流。图 69 和图 70 显示静态电流随共模输入电压而变化。 $V_{CM}$  较高时,  $I_{SY}$  与  $V_{CM}$  的关系曲线形状对应于 BUFF1 饱和和  $I_{TAIL}$  关闭。

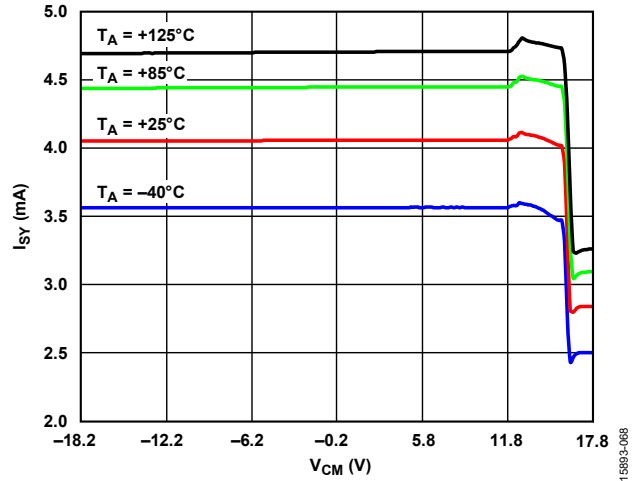


图69.  $I_{SY}$ 与 $V_{CM}$ 的关系,  $V_{SY} = \pm 18 V$

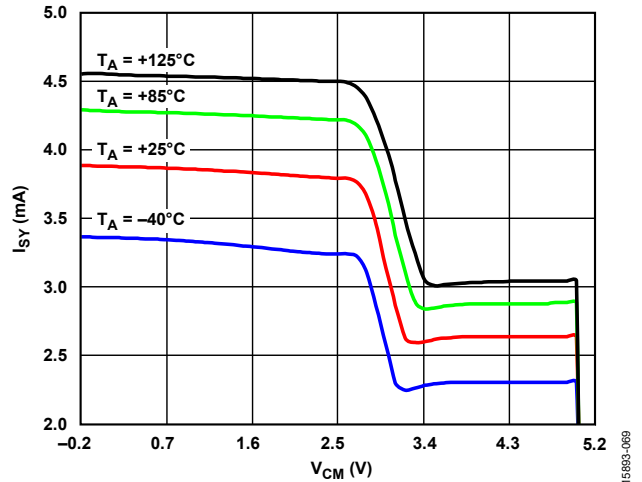


图70.  $I_{SY}$ 与 $V_{CM}$ 的关系,  $V_{SY} = 5 V$

## 应用信息

### 锁相环(PLL)的有源环路滤波器

#### PLL基本原理

PLL是一个集鉴相器(PD)、环路滤波器和压控振荡器(VCO)于一体的反馈系统。该反馈系统使得振荡器相对于参考信号保持恒定的频率(或相位角)。图71显示了基本PLL的功能框图。

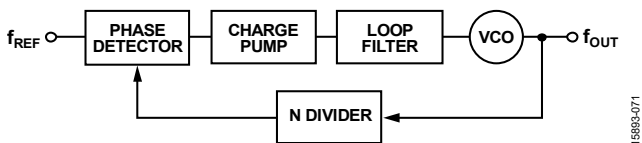


图71. 基本PLL

鉴相器检测输入参考信号和反馈信号之间的相位差。所得误差信号与输入信号和反馈信号的相位差成正比。电荷泵将PD误差信号转换为电流脉冲。通常需要环路滤波器电路来将来自电荷泵的拉电流和灌电流脉冲积分为电压并使之平坦，该电压进而驱动VCO。VCO根据调整端口的电压电平输出一定范围的频率。通过使频率N分频器可编程，VCO频率便能以整数步长或小数步长进行调整，由此可将PLL划分为整数N分频PLL或小数N分频PLL。PLL是一个负反馈回路，因此VCO的输出会根据需要进行调整，直到频率误差信号为零且PLL处于锁定状态。输出频率由下式给出： $f_{OUT} = N \times f_{REF}$ 。

图72显示了拉普拉斯变换格式的基本PLL模型框图，其中 $f_{REF}$ 是输入信号的频率， $f_{OUT}$ 是VCO输出信号的频率。由于相位差是频率差的积分，所以在PLL环路中有一个 $1/s$ 项。

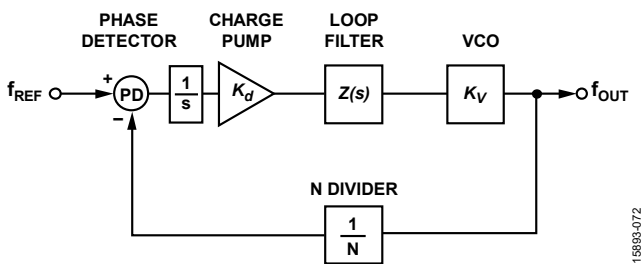


图72. 基本PLL模型

#### 环路滤波器

将误差信号变得平滑的环路滤波器是系统的关键部分。对于要求低相位噪声和宽调频范围的应用，VCO应设计为具有低增益和较大输入电压范围，以满足前述要求。当所需VCO调整电压高于电荷泵可以提供的最大电压时，应使用一个由运算放大器构成的有源环路滤波器，通过增益来适应更高的调整电压。图73和图74分别显示了反相和同相拓扑中的典型有源环路滤波器，并且配有预滤波。

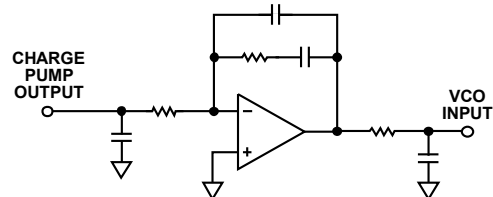


图73. 典型有源环路滤波器——反相拓扑

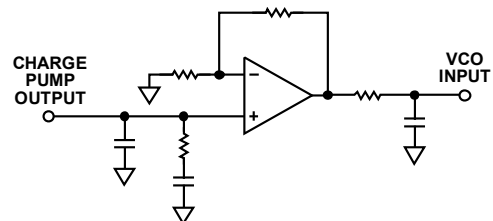


图74. 典型有源环路滤波器——同相拓扑

反相拓扑结构的优势是可以将电荷泵输出偏置在固定电压，通常为电荷泵电压的一半( $V_P/2$ )，这对杂散性能最有利。当使用反相拓扑结构时，应确保PLL IC允许鉴相器极性反相，以便运算放大器输出端提供极性正确的电压来驱动VCO。



**ADA4625-1的优势和设计示例**

有源滤波器的运算放大器选择会影响PLL的关键性能参数：频率范围、相位噪声、杂散频率和锁定时间。滤波器的输出直接影响所生成的频率和相位。低噪声是必不可少的，因为施加到VCO调谐端口的任何电压噪声都会被VCO增益放大并转换成相位噪声。由于运算放大器偏置电流必须来自PLL鉴相器/电荷泵，因此建议使用较低的输入偏置电流，充放电电流之间的任何不匹配或鉴相器输出端的任何泄漏都会引起纹波和参考杂散。

ADA4625-1具有18 MHz增益带宽积(GBP)、低输入偏置电流( $\pm 15$  pA)、低电压噪声密度(3.3 nV/ $\sqrt{\text{Hz}}$ )、超低电流噪声密度和低 $1/f$ 转折频率，因而是用于PLL有源环路滤波器的理想运算放大器。ADA4625-1具有接地检测输入，因此不需要负电压电源。轨到轨输出级对提高运算放大器偏置灵活性有利，PLL的输出范围得以有效地映射到VCO的输入范围。此外，5 V至36 V的宽工作电源范围使得ADA4625-1成为各种有源环路滤波器设计的出色选择。

图76显示了ADA4625-1用作ADF4159（一款13 GHz小数N分频频率合成器）的环路滤波器。由于ADA4625-1配置为反相有源环路滤波器，因此ADF4159的鉴相器极性被编程为负。VCO设置为将VCO/2输出反馈到ADF4159。环路滤波器具有

900 kHz的环路带宽(LBW)和 $58^\circ$ 的相位裕量，电荷泵电流为2.5 mA。进一步降低带宽可以改善相位噪声，但PLL锁定时间会延长。

图75显示了PLL环路滤波器传递函数。电容C1和电阻R1将鉴相器电流脉冲变成连续时间电压波形。频率低于R2C2零点时，放大器和R1C2形成一个积分器。在R2C2零点和R2C3极点之间，增益为R2/R1所设置的恒定值。在R2C3极点之上，放大器是一个积分器，直到R1C3成为放大器周围的前馈同相零点路径。电阻R3和电容C4在环路滤波器信号路径中增加一个极点。将R3C4极点设置在R2C3极点之下，可以降低R1C3前馈零点的影响。

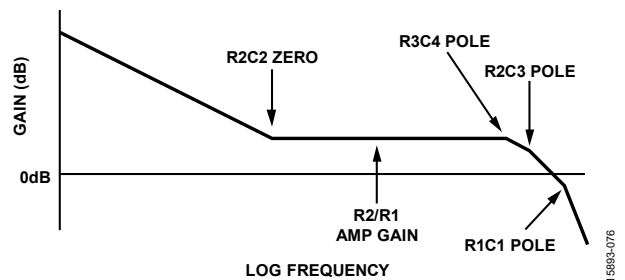


图75. PLL 环路滤波器传递函数

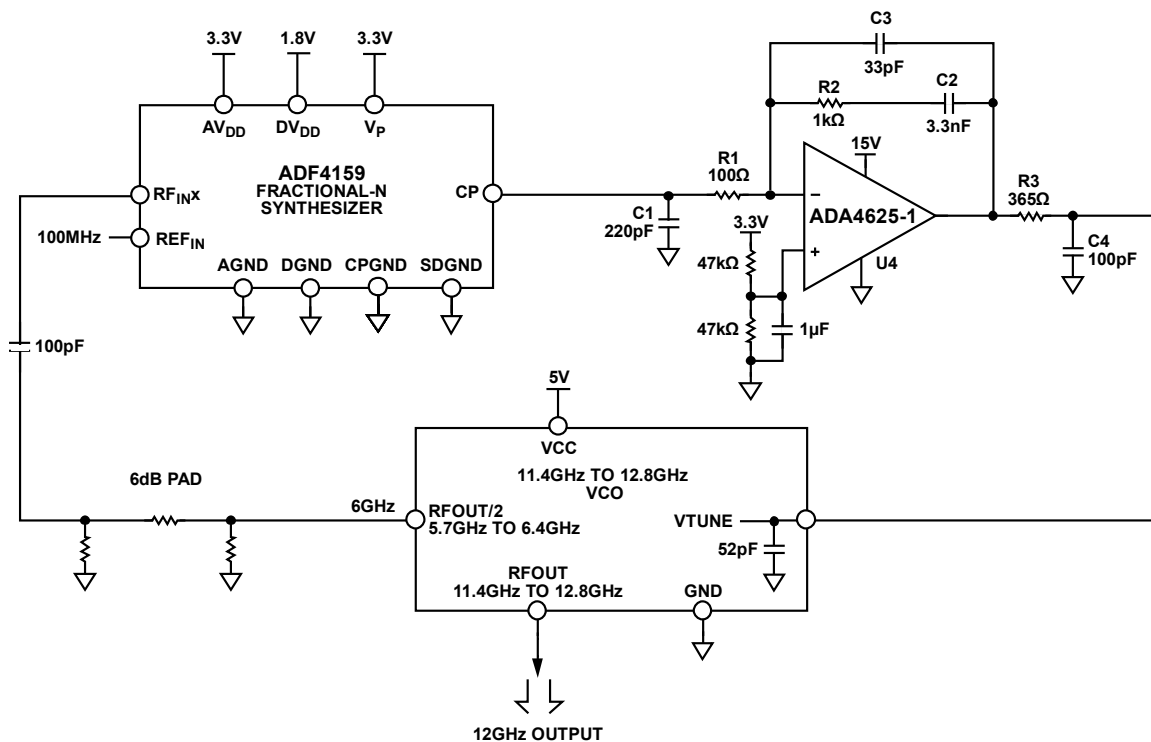


图76. ADF4159的ADA4625-1有源环路滤波器框图

环路增益在R2C2零点之上以及R2C3极点和R3C4极点之下经过0 dB的PLL是稳定的。电荷泵电流较低时，环路增益在R2C2零点之上经过0。电荷泵电流较高时，环路增益在R2C3极点和R3C4极点之下经过0（见图77）。

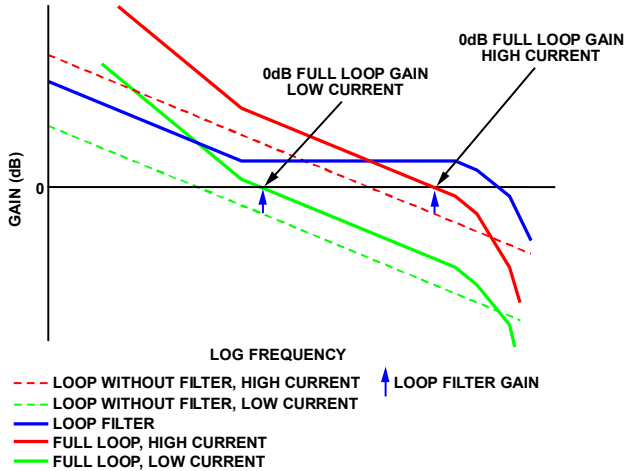


图77. PLL和环路滤波器的增益与频率的关系

图78显示了不同电荷泵电流(I<sub>CP</sub>)下，测得的相位噪声与相对于12 GHz载波的频率偏移之间的关系。一般来说，大多数操作的电荷泵电流在2.5 mA及以下。有关运行这些测试和按照要求设置软件的详细信息，请参阅UG-383用户指南。

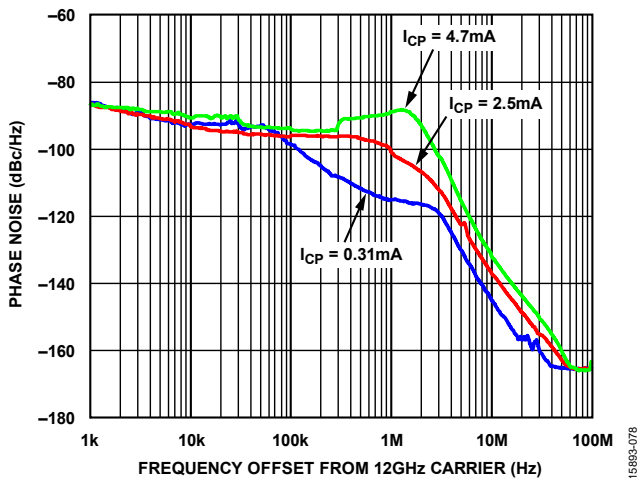


图78. 不同电荷泵电流 (I<sub>CP</sub>) 下相位噪声与相对于12 GHz载波的频率偏移之间的关系

ADI公司仿真工具ADIsimPLL支持设计和仿真PLL环路滤波器拓扑结构，其内置了ADI运算放大器库。该仿真工具能够准确预测PLL闭环相位噪声，并能模拟运算放大器噪声和其他PLL环路器件噪声的影响。欲了解有关ADIsimPLL设计工具的更多信息，请访问[www.analog.com/ADIsimPLL](http://www.analog.com/ADIsimPLL)。

### 跨阻放大器

ADA4625-1是低噪声跨阻放大器(TIA)应用的出色选择。其低电压和电流噪声使信噪比(SNR)达到最大，同时其低电压失调和输入偏置电流最大限度地减小了放大器输出端的直流误差。ADA4625-1具有真正的接地检测能力，是单电源供电应用的理想选择。此外，其轨到轨输出摆幅允许检测和放大宽范围的输入电流信号。图79显示ADA4625-1用作电流电压(I/V)转换器以及一个光电二极管的电气模型。

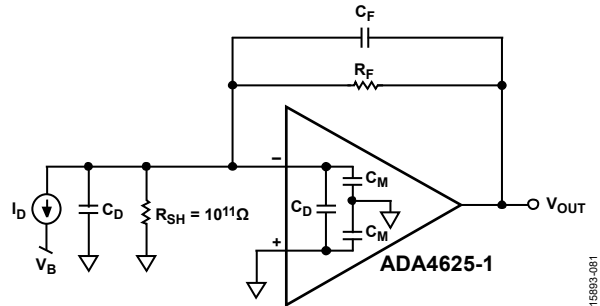


图79. 等效TIA电路

光电二极管可以在光伏模式（零偏置）或光导模式（在二极管上施加反向偏置）下工作。模式选择取决于应用的速度和暗电流要求以及光电二极管的选择。在光伏模式中，暗电流最小，对低频和/或低亮度应用（即PN光电二极管）有利。光导模式更适合需要更快速和线性响应的应用（即PIN光电二极管），但缺点是暗电流和噪声电流会增加。

以下传递函数描述了图79的跨阻增益：

$$V_{OUT} = \frac{I_D R_F}{1 + s C_D R_F} \tag{1}$$

其中：

V<sub>OUT</sub>为运算放大器的期望输出直流电压。

I<sub>D</sub>为光电二极管的输出电流。

R<sub>F</sub>和C<sub>F</sub>分别为反馈电阻和电容。R<sub>F</sub>和C<sub>F</sub>的并联组合设置信号带宽。

s为s平面。

R<sub>F</sub>的设置应使得最大可能输出电压与最大二极管电流输出电流相对应。由于信号电平随R<sub>F</sub>增加而增加，而R<sub>F</sub>引起的噪声随着电阻值的平方根而增加，因此采用全输出摆幅可最大限度地提高SNR。

区分信号增益与噪声增益(NG)很重要，因为噪声增益特性决定电路的稳定性。噪声增益与同相信号增益具有相同的传递函数，如下所示：

$$NG = \left(1 + \frac{R_F}{R_{SH}}\right) \times \frac{1 + s(R_F // R_{SH})(C_{IN} + C_F)}{1 + sR_F C_F} \quad (2)$$

其中：

$R_{SH}$ 为二极管分流电阻。

$C_{IN}$ 为总输入电容，即二极管分流电容( $C_D$ )、放大器输入电容( $C_{DM} + C_{CM}$ )与外部杂散电容之和。

$C_{IN}$ 和 $R_F$ 在噪声增益传递函数中产生一个零点，该零点频率( $f_Z$ )为：

$$f_Z = \frac{1}{2\pi(R_F // R_{SH})(C_{IN} + C_F)} \quad (3)$$

由于光电二极管分流电阻 $R_{SH} \gg R_F$ ，因此电路行为不受结电阻影响， $f_Z$ 简化为：

$$f_Z = \frac{1}{2\pi R_F (C_{IN} + C_F)} \quad (4)$$

图80显示了叠加在放大器开环增益上的TIA噪声增益。为使系统稳定，噪声增益曲线必须以小于20 dB/十倍频程的净斜率与开环增益相交。在图80中，虚线表示未补偿的噪声增益( $C_F = 0$  pF)与开环增益相交于频率( $f_X$ )处，斜率为20 dB/十倍频程，此时系统状态不稳定。

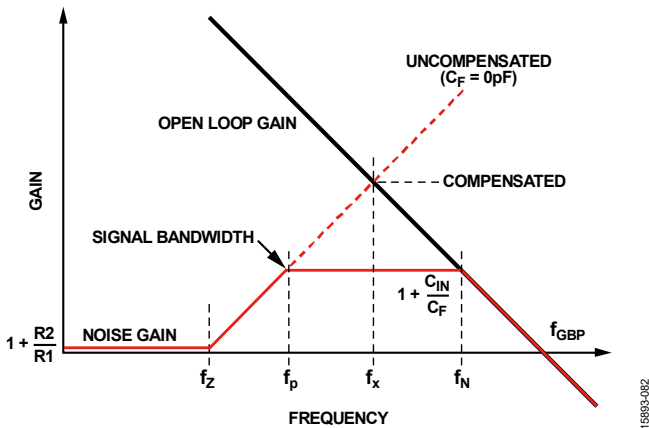


图80. 生成的TIA噪声增益和传输功能

由 $C_{IN}$ 引起的不稳定性可以通过增加 $C_F$ 以引入频率等于或低于 $f_X$ 的极点来补偿。极点频率计算如下：

$$f_p = \frac{1}{2\pi R_F C_F} \quad (5)$$

设置极点频率为 $f_X$ 可使信号带宽最大化并具有45°的相位裕量，足以保持稳定，如虚线所示。因为 $f_X$ 是 $f_Z$ 和放大器增益带宽积频率( $f_{GBP}$ )的几何平均值，所以 $f_X$ 计算如下：

$$f_X = \sqrt{f_Z f_{GBP}} \quad (6)$$

将式4和式5代入式6，产生 $f_X$ 的 $C_F$ 值为：

$$C_F = \frac{1 + \sqrt{1 + 8\pi R_F C_{IN} f_{GBP}}}{4\pi R_F f_{GBP}} \quad (7)$$

如果 $8\pi \times R_F \times C_{IN} \times f_{GBP} \gg 1$ ，那么式7简化为：

$$C_F = \sqrt{\frac{C_{IN}}{2\pi R_F f_{GBP}}} \quad (8)$$

增加 $C_F$ 还能设置 $f_p$ 时的信号带宽。将式8代入式5，并根据 $f_{GBP}$ 、 $R_F$ 和 $C_{IN}$ 整理信号带宽计算式：

$$f_p = \sqrt{\frac{f_{GBP}}{2\pi R_F C_{IN}}} \quad (9)$$

注意，可获得的信号带宽是时间常数 $R_F C_{IN}$ 和放大器的 $f_{GBP}$ 的函数。为了最大限度地提高信号带宽，应选择一个高带宽、低输入电容的运算放大器，并使光电二极管反向偏置以减小其结电容。

由于FET输入运算放大器的输入电流噪声可忽略不计，并且光电二极管的散粒噪声也可忽略不计(原因是并联电容具有滤波效应)，所以宽带光电二极管TIA电路中输出噪声的主要来源是放大器的输入电压噪声 $e_N$ 和 $R_F$ 产生的热噪声。

低频时，电路噪声增益为 $1 + R_F/R_{SH}$ 。频率等于或大于 $f_Z$ 时，噪声增益开始增加，达到 $1 + C_{IN}/C_F$ 时不再变化(见图80)。此外，噪声带宽频率 $f_N$ (其中补偿的噪声增益与开环增益相交)可以由下式估算：

$$f_N = \frac{C_F}{(C_{IN} + C_F)} f_{GBP} \quad (10)$$

设计示例

作为一个设计实例，图81显示了ADA4625-1在光电二极管前置放大器应用中配置为TIA放大器。假定光电二极管的 $C_D$ 为5 pF， $I_D$ 为200  $\mu$ A，所需的满量程 $V_{OUT}$ 为10 V，使用式1， $R_F$ 为50 k $\Omega$ 。

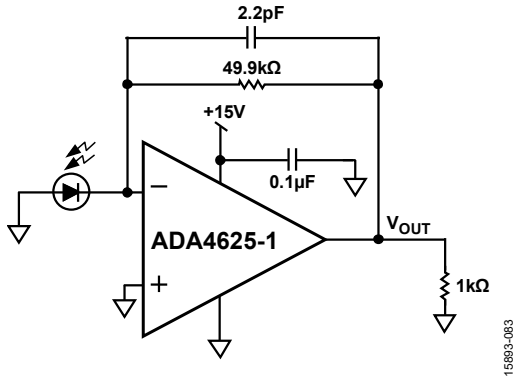


图81. 采用ADA4625-1的单电源TIA电路

ADA4625-1输入电容( $C_{CM} + C_{DM}$ )为19.9 pF；因此，总输入电容( $C_{IN}$ )为24.9 pF。将 $C_{IN} = 24.9$  pF、 $R_F = 50$  k $\Omega$ 和 $f_{GBP} = 18$  MHz代入式7和式9，得到反馈电容值( $C_F$ )和-3dB信号带宽( $f_B$ )分别为2.2 pF和1.45 MHz。

图82和图83显示了TIA电路的补偿。当信号带宽被最大化且 $C_F = 2.2$  pF时，系统带宽为1.45 MHz。将 $C_F$ 提升至3.9 pF时，带宽降低至0.82 MHz，但过冲大大减少（见图84）。实际上，可以略微改变 $C_F$ 的值，由此通过实验方式找到其最优值，从而优化输出脉冲响应。

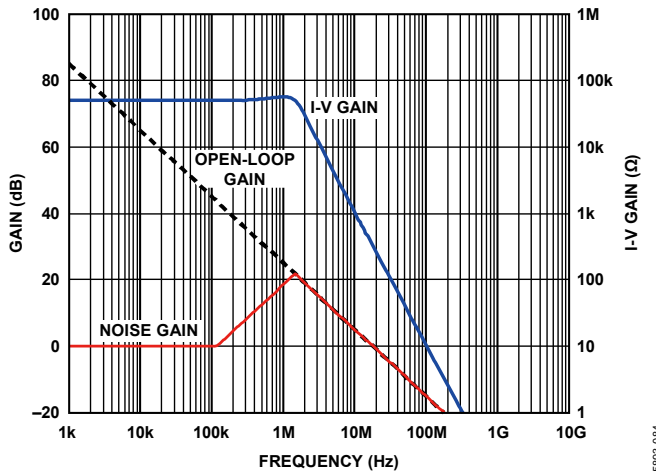


图82. 补偿TIA,  $C_F = 2.2$  pF

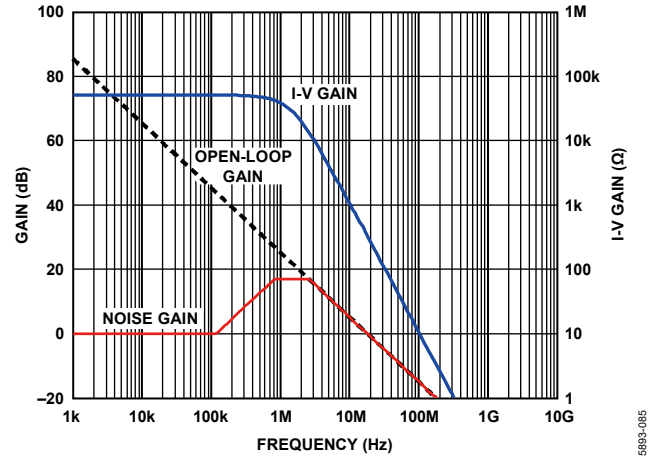


图83. 补偿TIA,  $C_F = 3.9$  pF

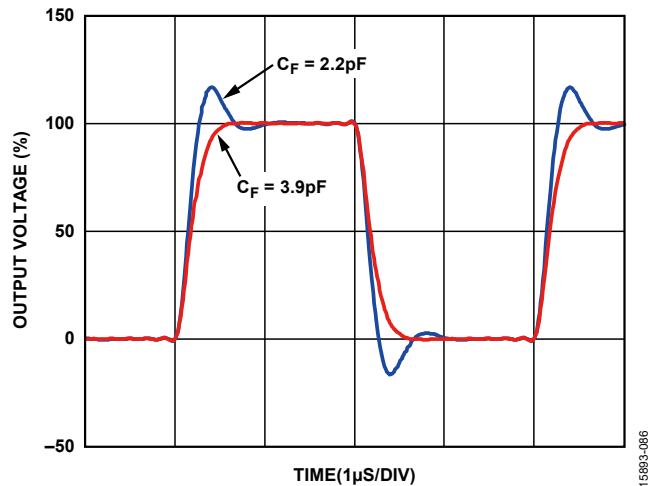


图84. 脉冲响应与 $C_F$ 的关系

表7显示了  $C_F = 2.2 \text{ pF}$  和  $C_F = 3.9 \text{ pF}$  的光电二极管放大器的噪声源和估计总输出噪声。

使用ADI公司的模拟光电二极管向导设计跨阻放大器电路以与光电二极管接口。

表7. 光电二极管前置放大器的RMS噪声贡献

噪声源	表达式	RMS噪声( $\mu\text{V}$ ) <sup>1</sup>	
		$C_F = 2.2 \text{ pF}$	$C_F = 3.9 \text{ pF}$
$R_F$	$\sqrt{4kTR_F \left( \frac{\pi}{2} f_p \right)}$ 其中: $k$ 为玻尔兹曼常数( $1.38 \times 10^{-23} \text{ J/K}$ )。 $T$ 表示绝对温度(K)。	43.2	32.5
电流噪声, $V_{ni,AMP}$	$i_F R_F \sqrt{\frac{\pi}{2} f_p}$	0.34	0.25
电压噪声, $V_{nv,AMP}$	$e_N \sqrt{\left( 1 + \frac{C_{IN}}{C_F} \right) \frac{\pi}{2} f_{GBP}}$	61.6	47.7
总噪声	$\sqrt{V_{nv,AMP}^2 + V_{ni,AMP}^2 + V_{R_f}^2}$	75.2	57.7

<sup>1</sup> RMS噪声:  $R_F = 49.9 \text{ k}\Omega$ ,  $C_{IN} = C_{CM} + C_{DM} = 19.9 \text{ pF}$ ,  $C_D = 5 \text{ pF}$ ,  $i_{IN} = 4.5 \text{ fA}/\sqrt{\text{Hz}}$ ,  $e_N = 3.3 \text{ nV}/\sqrt{\text{Hz}}$ 。

### 推荐电源解决方案

ADI公司提供广泛的电源管理产品，可满足大多数高性能信号链的需求。

对于双电源应用，ADA4625-1通常需要±15 V电源。低压差(LDO)线性稳压器（如正电源的ADP7118或ADP7142和负电源的ADP7182）有助于提高高频时的PSRR，并生成低噪声电源轨。此外，如果负电源不可用，ADP5070可以从正电源产生负电源。图85显示了ADA4625-1的电源解决方案配置示例。

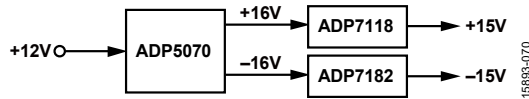


图85. ADA4625-1电源解决方案配置

表8. 推荐电源管理器件

产品	描述
ADP5070	具有独立正输出和负输出的DC-DC开关稳压器
ADP7118	20 V、200 mA、低噪声CMOS LDO线性稳压器
ADP7142	40 V、200 mA、低噪声CMOS LDO线性稳压器
ADP7182	-28 V、-200 mA、低噪声、线性稳压器

建议在ADA4625-1的每个电源引脚和地附近使用一个低ESR的0.1 μF旁路电容，以减少从电源耦合进来的误差。对于噪声较大的电源，请将额外的10 μF电容与0.1 μF电容并联，以获得更好的性能。

### 输入过压保护

ADA4625-1具有内部保护电路，在任一输入端上施加的电压可以高出电源电压0.2 V而不会产生有害影响。对于更高输入电压，需要串联一个电阻以限制输入电流。电阻值通过下式确定：

$$(V_{IN} - V_S)/R_S \leq 20 \text{ mA}$$

其中：

$V_{IN}$ 为输入电压。

$V_S$ 为 $V_+$ 或 $V_-$ 的电压。

$R_S$ 为串联电阻。

其偏置电流非常低，在最高125°C下小于5.5 nA，因此可将阻值较高的电阻与输入端串联。500 Ω电阻允许输入端耐受比电源高出10 V的电压，增加的失调电压小于2.75 μV。但请注意，增加的串联电阻( $R_S$ )可能会增加整体噪声并降低带宽，因为 $R_S$ 和放大器的输入电容会引入一个额外的极点。

### 驱动容性负载

运算放大器固有的输出电阻与容性负载相结合，形成放大器传递函数中的一个额外极点。为任何运算放大器的输出添加电容会导致额外的相位滞后。这种滞后会降低稳定性，并导致过冲或振荡，这是使用放大器驱动开关电容模数转换器(ADC)输入端时的常见情况。

ADA4625-1具有高相位裕量和低输出阻抗，在单位增益时能够直接驱动最高1 nF的容性负载而无需外部补偿，且无振荡。

关于其他考虑因素及不同电路解决方案，请参阅《模拟对话》文章 [应用工程师问答——25：运算放大器驱动容性负载](#)。

## 热管理

ADA4625-1可以在高达36 V的电源电压下工作，典型静态电流为4 mA。高负载会增加功耗并提升芯片结温。

ADA4625-1的最大安全功耗受限于芯片结温 ( $T_J$ ) 的升高情况。影响 $T_J$ 的因素有两个：器件功耗( $P_D$ )和封装周围的环境温度( $T_A$ )。它们之间的关系如等式11所示。

$$T_J = P_D \times \theta_{JA} + T_A \quad (11)$$

其中， $\theta_{JA}$ 为芯片和环境之间的热阻。放大器的总功耗等于输出级功耗加静态功耗。拉电流的功耗如式12所示，其中 $V_{SY}$ 为总电源电压( $V_+$ ) - ( $V_-$ )。

$$P_D = V_{SY} \times I_{SY} + ((V_+) - V_{OUT})I_{OUT} \quad (12)$$

计算灌电流时，应将式12中的 $((V_+) - V_{OUT})$ 替换为 $((V_-) - V_{OUT})$ 。

如果是对称电源且有以地为参考的负载，请使用下式计算放大器处理正弦信号的平均功耗。

$$P_{AVG, SINE} = (V_{SY} \times I_{SY}) + \left( \frac{2}{\pi} \times \frac{(V_+) \times V_{PEAK}}{R_L} \right) - \left( \frac{V_{PEAK}^2}{2 \times R_L} \right) \quad (13)$$

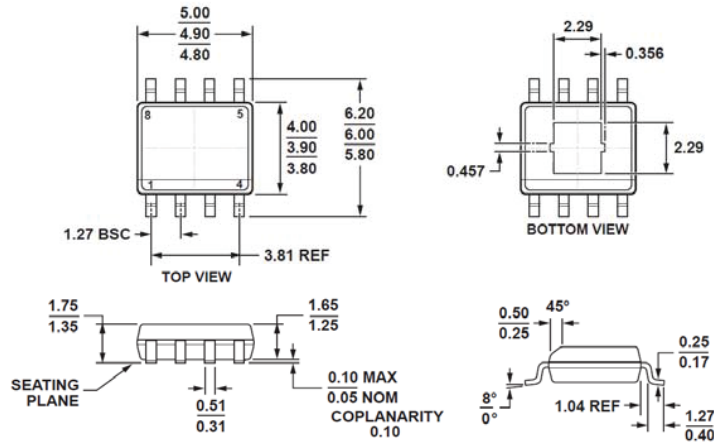
其中 $V_{PEAK}$ 是正弦波输出电压的峰值。

ADA4625-1的额定热阻 $\theta_{JA}$ 为52.8°C/W。良好的PCB布局 and 外部散热器可以降低结至环境温度，提高散热性能。

ADA4625-1的裸露焊盘内部浮空，可提供极大的灵活性和易用性。将裸露焊盘焊接到PCB板GND、 $V_+$ 或 $V_-$ 层，以获得最佳的传热性能。如果热量不是问题，裸露焊盘可以保持浮空。

将热过孔或热管纳入裸露焊盘的安装焊盘设计中，以降低整体 $\theta_{JA}$ 。

### 外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-012-AA

图86. 带裸露焊盘的8引脚标准小型封装[SOIC\_N\_EP]  
窄体  
(RD-8-1)  
图示尺寸单位: mm

### 订购指南

型号 <sup>1</sup>	封装温度	封装描述	封装选项
ADA4625-1ARDZ	-40°C 至+125°C	带裸露焊盘的 8 引脚标准小型封装[SOIC_N_EP]	RD-8-1
ADA4625-1ARDZ-R7	-40°C 至+125°C	带裸露焊盘的 8 引脚标准小型封装[SOIC_N_EP]	RD-8-1
ADA4625-1ARDZ-RL	-40°C 至+125°C	带裸露焊盘的 8 引脚标准小型封装[SOIC_N_EP]	RD-8-1
EVAL-ADA4625-1ARDZ		评估板	

<sup>1</sup>Z = 符合RoHS标准的器件。