

产品特性

高度集成的特性组合，以最少的外部元件提供高亮度LED驱动器解决方案

4个吸电流通道，电流可在125 μ A至500 mA之间调节

模拟和脉冲宽度调制(PWM)调光输入

模拟和PWM LED电流输出

LED通道间匹配：2%(最大值)

LED电流精度：5%(最大值)

采用3V至30V电源，从 V_{IN} 引脚供电；使用外部齐纳二极管可轻松达到更高的电压

工作时LED阳极供电电压最高可高达100V dc

反馈输出控制外部电源，以优化效率和安全性

多个ADP8140 IC可并联使用，控制一个电源

集成误差放大器以对隔离电源进行副边控制

可方便地连接温度热敏电阻或光传感器

为整个系统提供稳定的保护

电源过压保护

LED过温保护

LED短路保护

LED开路保护

IC过温保护

短路ISET保护

开路ISET和EN保护

低功耗待机模式

故障指示器输出

小型散热增强LFCSP封装(4 mm \times 4 mm)

应用

高亮度LED照明

大幅面LED背光

概述

ADP8140可提供最多4个LED驱动器的高电流控制能力。每个驱动器的最大吸电流能力为500 mA。采用一个外部电阻可针对全部4个驱动器对吸电流进行设置。

该器件具有反馈输出特性，可控制外部电源以优化效率。

Rev. 0

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

典型应用电路

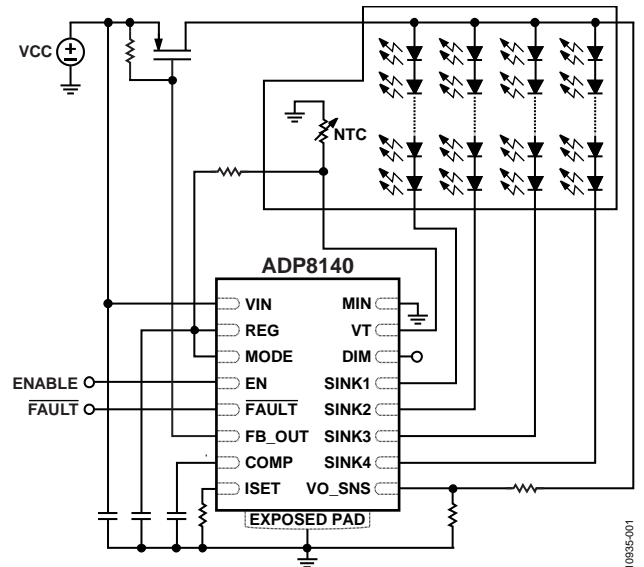


图1. ADP8140搭配分流调节器使用

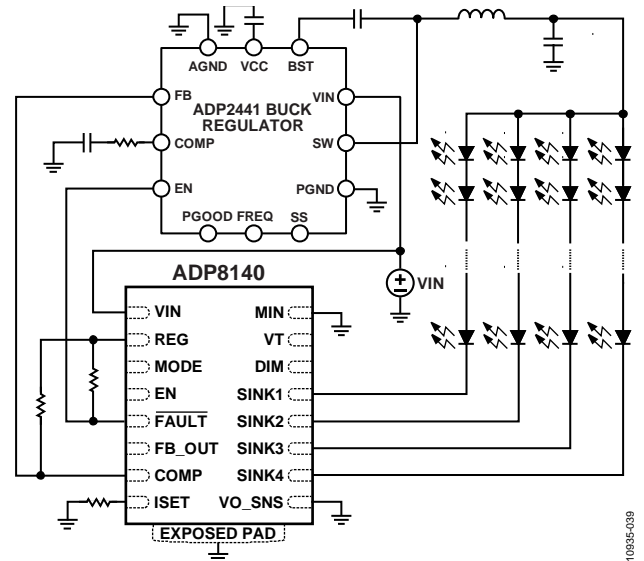


图2. ADP8140搭配降压调节器使用

ADP8140还能保护LED、电源和该器件本身，避免发生热事件、短路、过压和LED开路。多个ADP8140 IC可轻松并联，以驱动更多的LED串，或更高电流的LED。ADP8140采用小型散热增强引脚架构芯片级封装(LFCSP)。

目录

产品特性	1	MODE引脚操作	13
应用	1	功率控制模式	13
典型应用电路	1	调节LED电流	14
概述	1	采用DIM引脚降低LED电流	15
修订历史	2	采用VT引脚对LED进行调光	15
技术规格	3	故障保护	15
绝对最大额定值	6	LED开路和短路保护	16
最大温度范围	6	芯片温度保护	17
热阻	6	使用多个ADP8140 IC	17
ESD警告	6	ADP8140采用更高输入电压工作	18
引脚配置和功能描述	7	LED V_f 失配效应	18
典型性能参数	8	ADP8140功耗管理	19
工作原理	11	布局布线指南	19
启动序列	11	订购选项	19
电流吸收器	12	外形尺寸	23
功率控制操作	12	订购指南	23

修订历史

2015年2月—修订版0：初始版

技术规格

$V_{IN} = 12\text{ V}$, $EN = DIM = VT = 3.0\text{ V}$, $MIN = MODE = 0\text{ V}$ 。典型值是指 $T_j = 25^\circ\text{C}$ 条件下, 但不保证。除非另有说明, $T_j = -40^\circ\text{C}$ 至 $+125^\circ\text{C}$ 时, 保证最小限值和最大限值。

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
电源						
输入电压						
工作范围	V_{IN}		3.0		30.0	V
欠压闭锁	V_{UVLO}			2.85	2.95	V
静态电流						
待机期间	$I_{Q(STBY)}$	$EN = 0\text{ V}$, $V_{IN} = 3.3\text{ V}$ 至 30 V		200		μA
工作期间	$I_{Q(ACTIVE)}$	$EN = 3\text{ V}$, $V_{IN} = 3.3\text{ V}$ 至 30 V , $R_{SET} = 71.5\text{ k}\Omega$		4.1	4.5	mA
REG输出						
输出电压	V_{REG1} V_{REG2}	$V_{IN} = 3.3\text{ V}$ 至 30 V , $I_{REG} = 1\text{ mA}$ $V_{IN} = 3\text{ V}$, $I_{REG} = 1\text{ mA}$	2.85 2.85	3.0 2.95	3.15	V
源电流	I_{REGMAX}	$V_{IN} = 3.3\text{ V}$ 至 30 V	15			mA
负载调整率		$V_{IN} = 3.3\text{ V}$ 至 30 V , $I_{REG} = 0.1\text{ mA}$ 至 15 mA		0.75		mV/mA
反馈输出						
FB_OUT误差放大器(EA)精度	$V_{EA(450)}$ $V_{EA(350)}$		430 324	450 350	476 380	mV
FB_OUT NMOS下拉电流	I_{FB_PD}	$SINKx = 0\text{ V}$, $FB_OUT = 3\text{ V}$	12.0	15.0	18.0	mA
FB_OUT级增益	G_{FB}	在COMP上施加1.2 V和1.3 V电压, 测量FB_OUT电流($FB_OUT = 12\text{ V}$)	12500	17000	22000	μmho
FB_OUT故障电流	I_{FB_FC}	故障激活, $FB_OUT = 30\text{ V}$		0.04	1	μA
放大器跨导	$COMP_{GM}$		30	60	120	μmho
放大器跨导输出						
源电流	$COMP_{SOURCE}$	COMP引脚输出源电流		110		μA
吸电流	$COMP_{SINK}$	COMP引脚输出吸电流		1.5		mA
电阻	$COMP_{RO}$			20		$\text{M}\Omega$
低增益EA	G_{BUFF}	缓冲器模式下的增益($MODE = 30.1\text{ k}\Omega$ 至GND)	3.6	3.9	4.2	
低增益带宽		$MODE = 30.1\text{ k}\Omega$ 至GND		100		kHz
ISET						
精度	I_{LED_500} I_{LED_350} I_{LED_100} I_{LED_35}	$R_{SET} = 5.11\text{ k}\Omega$, $SINKx = 600\text{ mV}$ $R_{SET} = 7.32\text{ k}\Omega$, $SINKx = 600\text{ mV}$ $R_{SET} = 25.5\text{ k}\Omega$, $SINKx = 600\text{ mV}$ $R_{SET} = 71.5\text{ k}\Omega$, $SINKx = 600\text{ mV}$	475 332.5 95 33.0	500 350 100 35	525 367.5 105 37.5	mA
短路电流		$ISET = \text{GND}$	500	570	620	mA
开路电流		$ISET = \text{开路}$		15	17	mA
电流吸收器						
最大电流时的电流吸收器裕量电压	V_{HR_500} V_{HR_350}	$R_{SET} = 5.11\text{ k}\Omega$, $I_{LED} = 95\% \times I_{LED_500}$ $R_{SET} = 7.32\text{ k}\Omega$, $I_{LED} = 95\% \times I_{LED_350}$		320 210	430 324	mV
350 mV时的电流	I_{HR_350}	使用350 mV基准电压选项的最大保证电流	350			mA
吸电流匹配		匹配 = $(I_{SINK_MAX} - I_{SINK_MIN}) / (I_{SINK_MAX} + I_{SINK_MIN}) \times 100$				
500 mA电流时	$I_{MATCH500}$			0.2	2	%
350 mA电流时	$I_{MATCH350}$			0.25	2	%
100 mA电流时	$I_{MATCH100}$			0.25	2	%
35 mA电流时	$I_{MATCH35}$			0.3	2	%
SINKx漏电流	$I_{SINK(LKG)}$	$SINKx$ 引脚 = 4 V		8	12	μA

ADP8140

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
通道箝位阈值 低电平	$V_{CH_CLMP_LOW}$	触发 $V_{CH_CLMP_LOW}$ 的SINKx阈值, MIN引脚 = GND	7.4	7.75	8.1	V
高电平 通道箝位电流 低电平	$V_{CH_CLMP_HIGH}$	触发 $V_{CH_CLMP_HIGH}$ 的SINKx阈值	14.5	15.1	15.7	V
高电平 通道箝位迟滞 最低SINKx电流	I_{CLMP_LOW} I_{CLMP_HIGH} $V_{CH_CLMP_HYS}$	SINKx > CH_{CLMP_LOW} 时的通道下拉电流, $R_{SET} = 7.32\text{ k}\Omega$ SINKx > CH_{CLMP_HIGH} 时的通道下拉电流 触发任一通道箝位后的迟滞 DIM = 0 V且 $R_{SET} = 10\text{ k}\Omega$ 时的输出电流 (参见图15)	315	350	385	mA
输入控制						
输入阈值(低电平)	V_{IL}				0.6	V
输入阈值(高电平)	V_{IH}		1.1			V
EN输入电阻	R_{EN}	EN = 1.2 V		400		k Ω
MODE引脚上拉电流	I_M		15	20	24	μ A
MODE阈值1, 30.1 k Ω	V_{M1}	增加模式电压以进入直流缓冲器工作模式的阈值	0.35	0.4	0.45	V
MODE阈值2, 52.3 k Ω	V_{M2}	增加模式电压以进入PWM缓冲器工作模式的阈值	0.75	0.8	0.85	V
MODE阈值3	V_{M3}	增加模式电压以进入PWM EA工作模式的阈值	1.25	1.3	1.35	V
LED调整控制						
DIM和VT限值电压	V_{T_LIMIT}	产生100%输出电流的VT(和DIM, 如果MODE = GND的话)电压	1.9	2.0	2.1	V
调光精度	I_{LED_DIM1} I_{LED_DIM2} I_{LED_DIM3}	I_{LED_DIM1}/I_{LED_100} , VT = 1 V, MIN = 0 V, $R_{SET} = 25.5\text{ k}\Omega$ I_{LED_DIM2}/I_{LED_100} , DIM = 0.2 V, MODE = GND, $R_{SET} = 25.5\text{ k}\Omega$ I_{LED_DIM3}/I_{LED_100} , DIM = 50%, 140 Hz, MODE = REG, $R_{SET} = 25.5\text{ k}\Omega$	48	50	52	%
VT上拉电流源 DIM引脚频率范围		MODE = REG	0.14	0.6	1	μ A kHz
MIN比较器迟滞 MIN引脚PWM模式阈值	V_{MIN_HYS} V_{MIN_PWM}	VT从调整LED电流变为脉冲LED电流时的 MIN引脚电压	2.2	2.3	2.4	mV V
PWM延迟和上升/下降时间		从VT低变高(或高变低)到LED电流低变高 (或高变低)的延迟时间, MIN = REG		20		μ s
热折返(内部)						
热折返阈值	T_{FB_THRES}			135		$^{\circ}$ C
热关断阈值	T_{SD_THRES}			150		$^{\circ}$ C
热关断迟滞	T_{SD_HYS}			20		$^{\circ}$ C
故障检测						
FAULT阈值	V_{FAULT_TH}	FAULT比较器阈值	1.14	1.2	1.26	V
FAULT迟滞	V_{FAULT_HYS}	FAULT比较器迟滞		100		mV
FAULT滤波器	t_{FAULT}	VO_SNS和FAULT关断噪声滤波器		10		μ s
FAULT下拉电阻	\overline{FAULT}_{PD}	故障激活	7	15	20	Ω
VO_SNS						
阈值	$V_{VO_SNS_TH}$	VO_SNS比较器阈值	1.176	1.2	1.224	V
迟滞	$V_{VO_SNS_HYS}$	VO_SNS比较器迟滞		50		mV
漏电流	I_{VO_SNS}			50		nA
开路SINKx故障阈值	V_{SFD_OPEN}	VOUT_OVP故障后, 从反馈环路移除吸电流的 SINKx引脚电压阈值		80		mV

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
通道过压阈值	V_{CH_OVP}	触发CH_OVP故障的SINKx阈值	5.3	5.7	6.1	V
通道过压迟滞	$V_{CH_OVP_HYS}$	V_{CH_OVP} 触发后的迟滞		1.2		V
短路SINKx故障阈值	V_{SFD_SHORT}	CH_OVP故障后，从反馈环路移除吸电流的SINKx引脚电压阈值		525		mV

绝对最大额定值

表2.

参数	额定值
VIN、FB_OUT至GND	-0.3 V至+31 V
SINKx至GND	-0.3 V至+21 V
MODE、COMP、REG、MIN、DIM、VT、ISET至GND	-0.3 V至+3.6 V
EN、 $\overline{\text{FAULT}}$ 、VO_SNS至GND	-0.3 V至+6.0 V
工作环境温度范围	-40°C至+105°C ¹
工作结温范围	-40°C至+125°C
最高结温	150°C
存储温度范围	-45°C至+150°C
焊接条件	JEDEC J-STD-020
ESD(静电放电)	
人体模型(HBM)	±1.5 kV
充电器件模型(CDM)	±500 V

¹ 工作结温最高温度($T_{J(MAX)}$)优先于工作环境最高温度($T_{A(MAX)}$)。更多信息请参见“最大温度范围”部分。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

绝对最大额定值仅适合单独应用，但不适合组合使用。除非另有规定，所有电压均以GND为参考。

最大温度范围

工作结温最高温度($T_{J(MAX)}$)优先于工作环境最高温度($T_{A(MAX)}$)。因此，若存在ADP8140热阻不佳和高功耗(P_D)的情况，则最大环境温度可能需要减额。这些情况下，可通过下式计算环境温度最大值：

$$T_{A(MAX)} = T_{J(MAX)} - (\theta_{JA} \times P_{D(MAX)})$$

热阻

θ_{JA} (结至空气)针对最差条件，即器件焊接在电路板上以实现表贴封装。根据JEDEC51-9标准，采用自然对流冷却4层印刷电路板(PCB)确定 θ_{JA} 、 θ_{JB} (结至板)和 θ_{JC} (结至外壳)数值。LFCSP裸露焊盘必须焊接至GND。

表3. 热阻

封装类型	θ_{JA}	θ_{JB}	θ_{JC}	单位
16引脚 LFCSP	33.2	12.4	2.4	°C/W

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

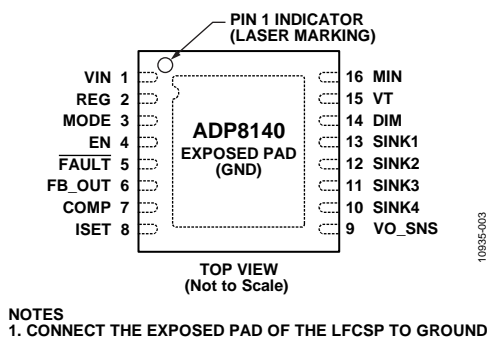


图3. 引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	描述
1	VIN	电源电压输入(3.0 V至30 V)。
2	REG	稳压3.0 V(典型值)源。在REG至地之间连接一个1.0 μ F(或更大)电容。
3	MODE	工作模式。如果MODE接地,则器件进入DC EA工作模式。如果MODE接REG,则器件进入PWM EA工作模式。如果MODE通过30.1 k Ω 电阻接地,则器件进入DC低增益缓冲器工作模式。如果MODE通过52.3 k Ω 电阻接地,则器件进入PWM低增益缓冲器工作模式。MODE引脚仅在上电时读取一次(当VIN超过3 V时)。施加电源后对MODE引脚的任何更改都会被忽略。更多信息请参见“MODE引脚操作”部分。
4	EN	使能输入。拉至高电平(高于 $V_{IH(MIN)}$)可使能器件。内部通过400 k Ω (典型值)电阻拉低EN。
5	FAULT	故障输出。此引脚必须连接外部上拉电阻。如果并联连接多个ADP8140 IC,则必须将所有FAULT引脚相连。
6	FB_OUT	反馈输出。FB_OUT引脚是外部功率级的控制信号。此引脚的作用取决于MODE设置。
7	COMP	EA的补偿引脚。COMP引脚是外部功率级的控制信号。COMP是双功能引脚。此引脚的作用取决于MODE设置。
8	ISET	输出电流设置。将一个电阻接地,以便设置输出电流。如果悬空该引脚,则吸电流设为15 mA。
9	VO_SNS	过压保护检测输入。将VO_SNS引脚通过一个电阻分压器与LED串的顶部相连,或将其接地以禁用过压检测。
10	SINK4	LED通道4的电流吸收器。
11	SINK3	LED通道3的电流吸收器。
12	SINK2	LED通道2的电流吸收器。
13	SINK1	LED通道1的电流吸收器。
14	DIM	调光输入。DIM引脚根据PWM信号或直流电压调整LED电流。此引脚的作用取决于MODE设置。
15	VT	电压阈值。VT是双功能引脚。若启动时 $MIN < 2.2 V$,则VT为模拟电流降低引脚。VT上的电压可调整LED电流。若MIN在启动时连接到REG,则施加于VT的PWM信号以脉冲方式输出LED电流。
16	MIN	最小电压阈值。若启动时 $MIN < 2.2 V$,则MIN电压设置VT引脚的最小电压阈值。低于MIN电压的VT电压将关闭功率级。若MIN在启动时连接到REG,则施加于VT的PWM信号以脉冲方式输出LED电流。
	EPAD (GND)	裸露焊盘(地)。将LFCSP的裸露焊盘连接至地。

典型性能参数

除非另有说明, $V_{IN} = 12\text{ V}$, $EN = DIM = VT = 3.0\text{ V}$, $MIN = MODE = 0\text{ V}$, $V_{SINKx} = 450\text{ mV}$, $T_A = 25^\circ\text{C}$ 。

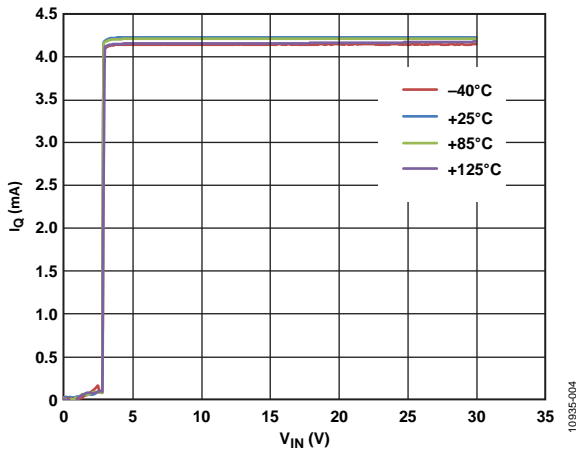


图4. 典型工作电流与 V_{IN} 的关系, $EN = 3\text{ V}$, $R_{SET} = 71.5\text{ k}\Omega$

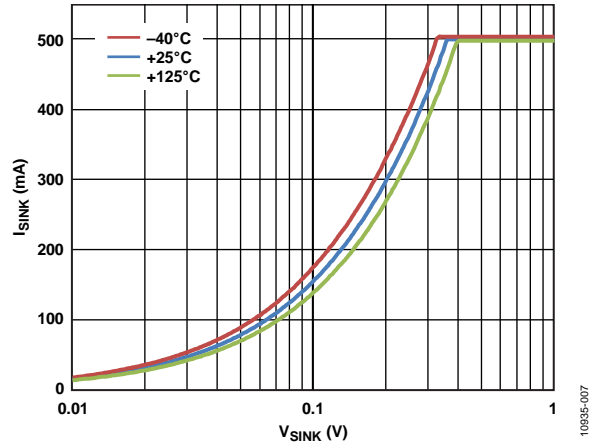


图7. 典型吸电流与吸电压的关系, $R_{SET} = 5.11\text{ k}\Omega$

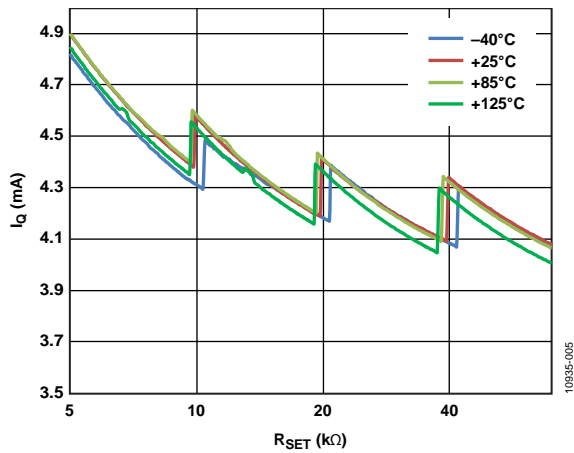


图5. 典型工作电流与 R_{SET} 的关系

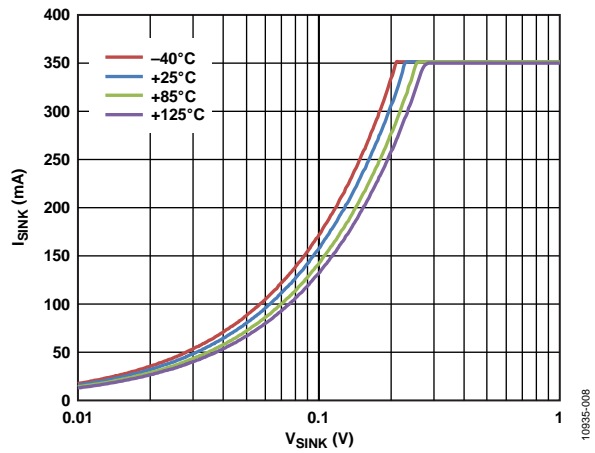


图8. 典型吸电流与吸电压的关系, $R_{SET} = 7.32\text{ k}\Omega$

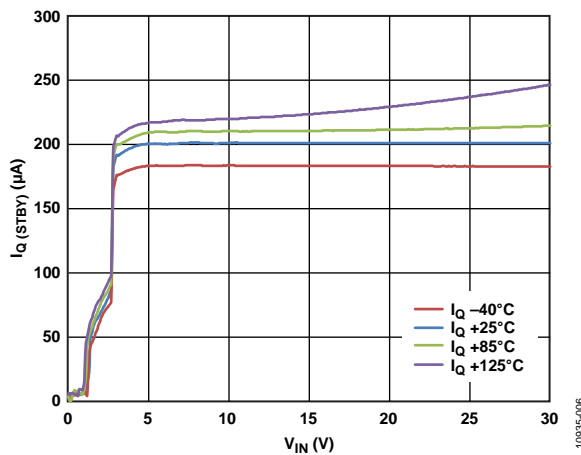


图6. 典型待机电流与 V_{IN} 的关系, $EN = 0\text{ V}$

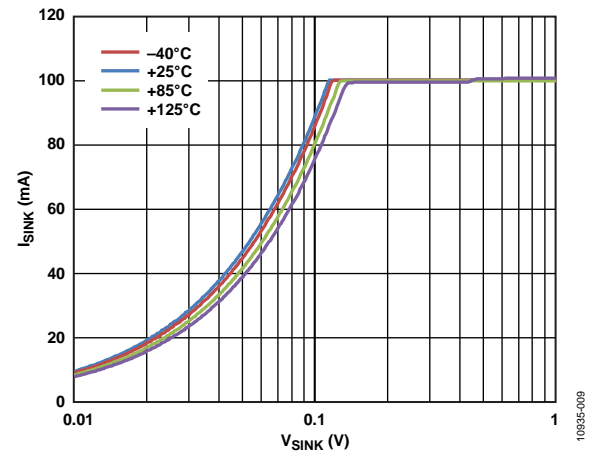


图9. 典型吸电流与吸电压的关系, $R_{SET} = 25.5\text{ k}\Omega$

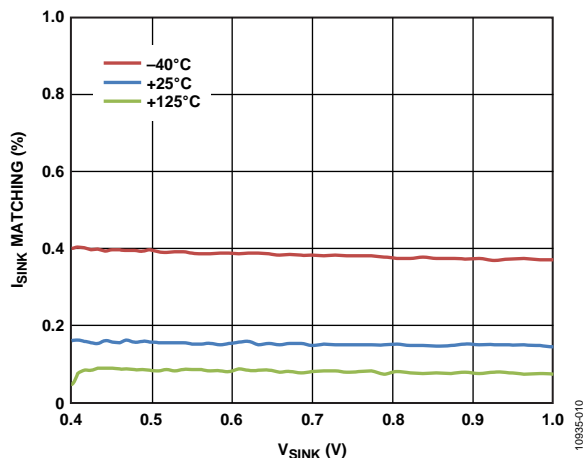


图10. 典型吸电流匹配与吸电压的关系, $R_{SET} = 5.11 \text{ k}\Omega$

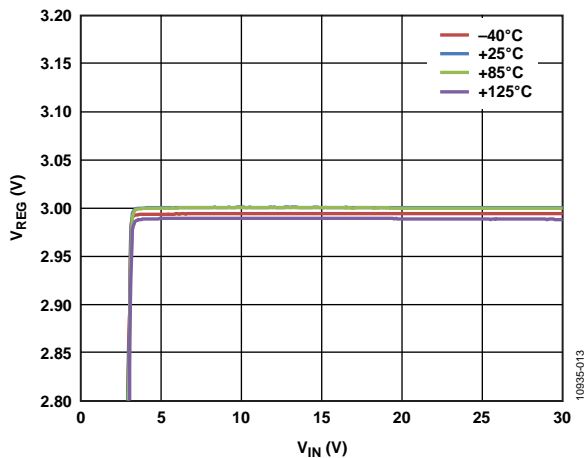


图13. REG电压与输入电压的关系

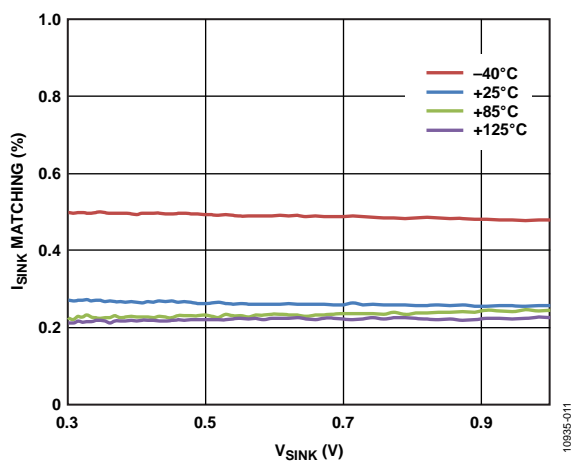


图11. 典型吸电流匹配与吸电压的关系, $R_{SET} = 7.32 \text{ k}\Omega$

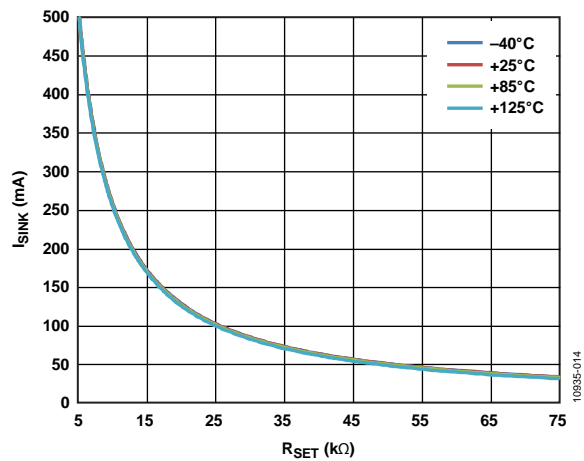


图14. 吸电流与 R_{SET} 的关系(DIM = 3 V)

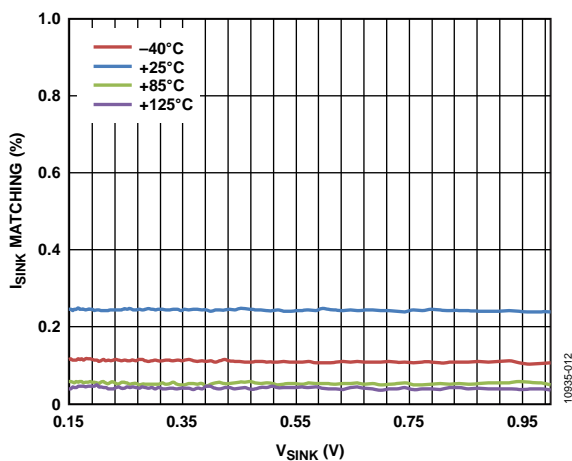


图12. 典型吸电流匹配与吸电压的关系, $R_{SET} = 25.5 \text{ k}\Omega$

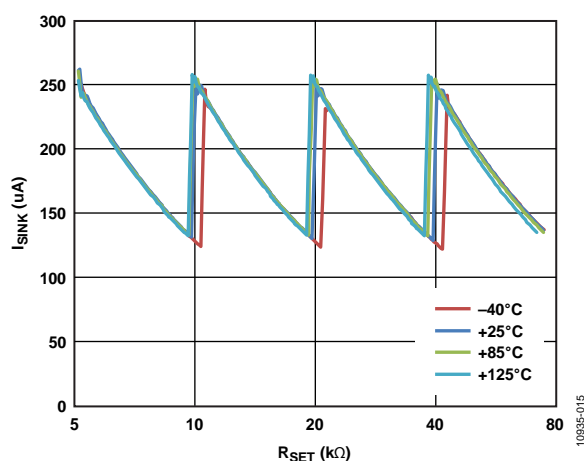


图15. 吸电流与 R_{SET} 的关系(DIM = 0 V)

ADP8140

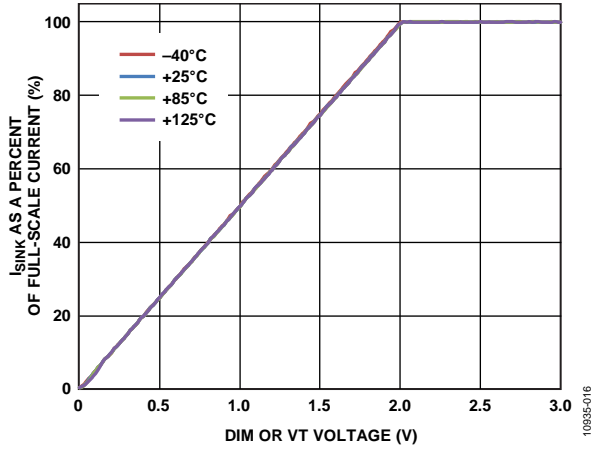


图16. 典型吸电流与DIM或VT电压的关系(MODE = 0, MIN = 0 V)

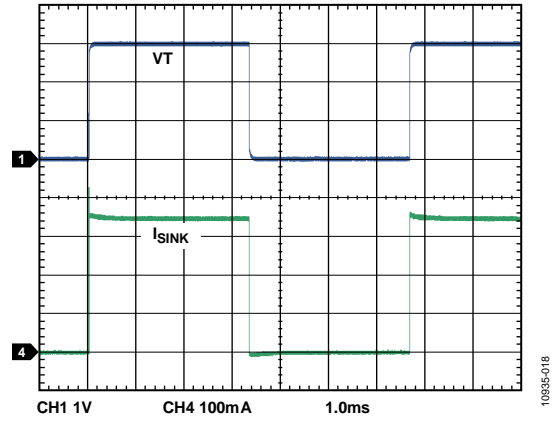


图18. VT引脚上典型吸电流PWM波形(MIN = 3 V)

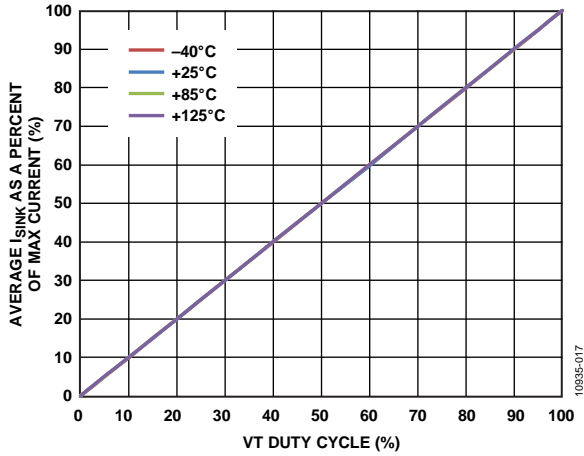


图17. 典型平均吸电流与VT占空比的关系 (MIN = 3 V, VT频率 = 120 Hz)

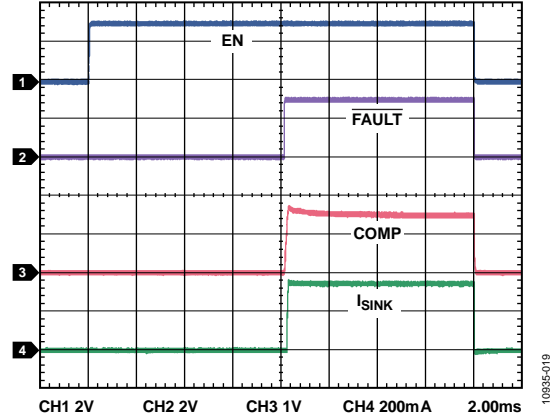


图19. 启动序列(参见图1设置)

工作原理

ADP8140可提供最多4个LED通道的高电流控制能力。每个驱动器的最大吸电流能力为500 mA。一个外部电阻编程设置全部4个通道的吸电流。该器件具有反馈输出特性，可控制外部电源以优化效率。ADP8140还能保护LED、电源和该器件本身，避免发生热事件、短路和LED开路。多个ADP8140 IC可轻松并联，以驱动更多的LED串，或更高电流的LED。

启动序列

如需启动ADP8140，必须对VIN施加超过UVLO阈值的电压，且EN引脚必须为高电平。然而，哪怕EN为低电平，

REG引脚也会在其输出端产生恒定的3.0 V(典型值)电压。如有必要，REG可用作低电流电源。在此情况下，由于EN为低电平，ADP8140功耗不超过200 μ A(典型值)。从EN到GND的400 k Ω (典型值)电阻确保ADP8140在EN引脚开路时关断。

当EN也变为高电平时，功率级启动，电流吸收器使能。EN变为高电平后存在约8 ms延迟。启动吸电流电路后，FAULT引脚释放，COMP和FB_OUT引脚开始正常工作。EN变为低电平后，SINKx引脚额外保持导通状态100 μ s，以释放来自功率级输出的电压。然后，器件进入低功耗工作模式。

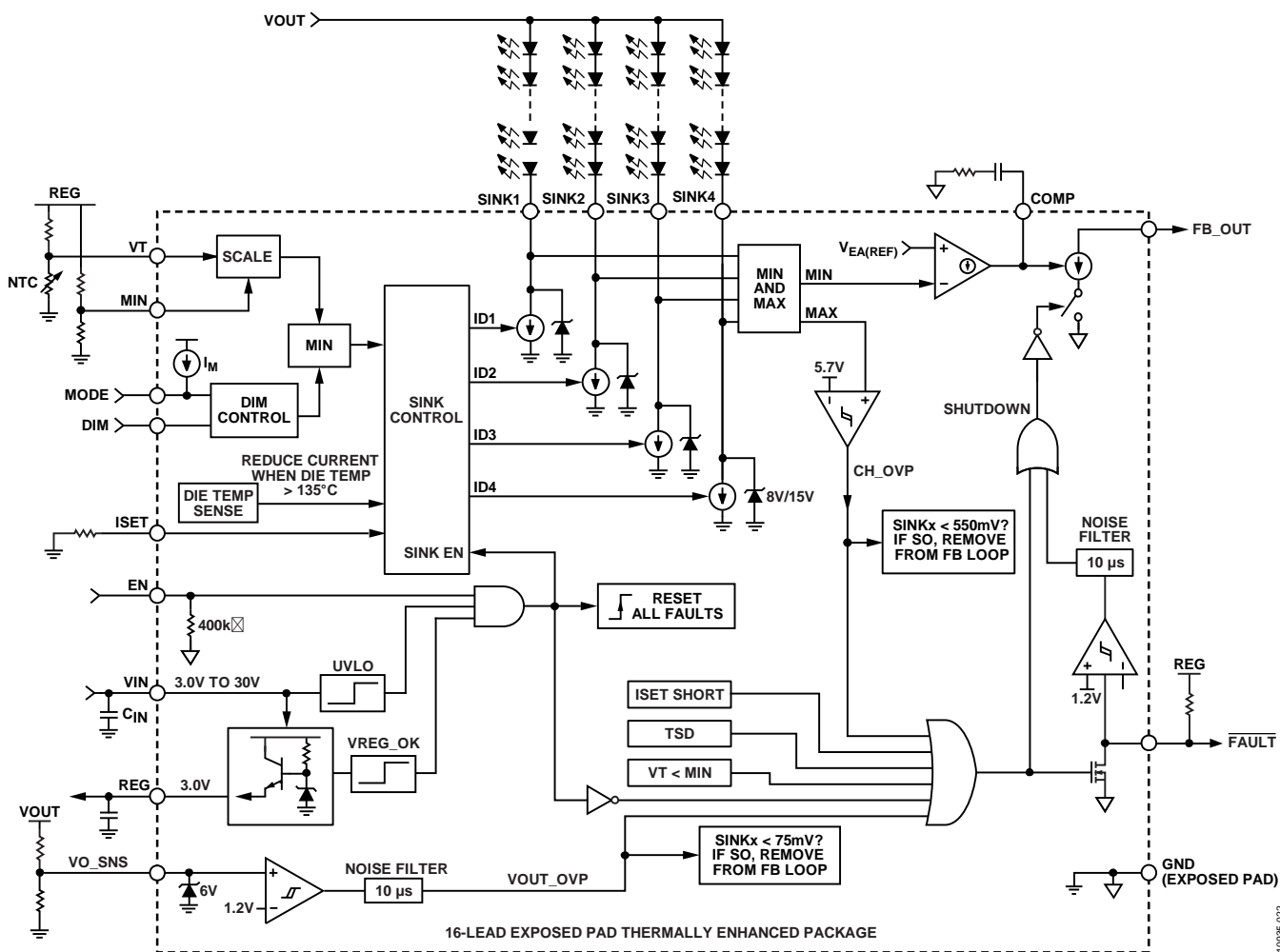


图20. 详细框图

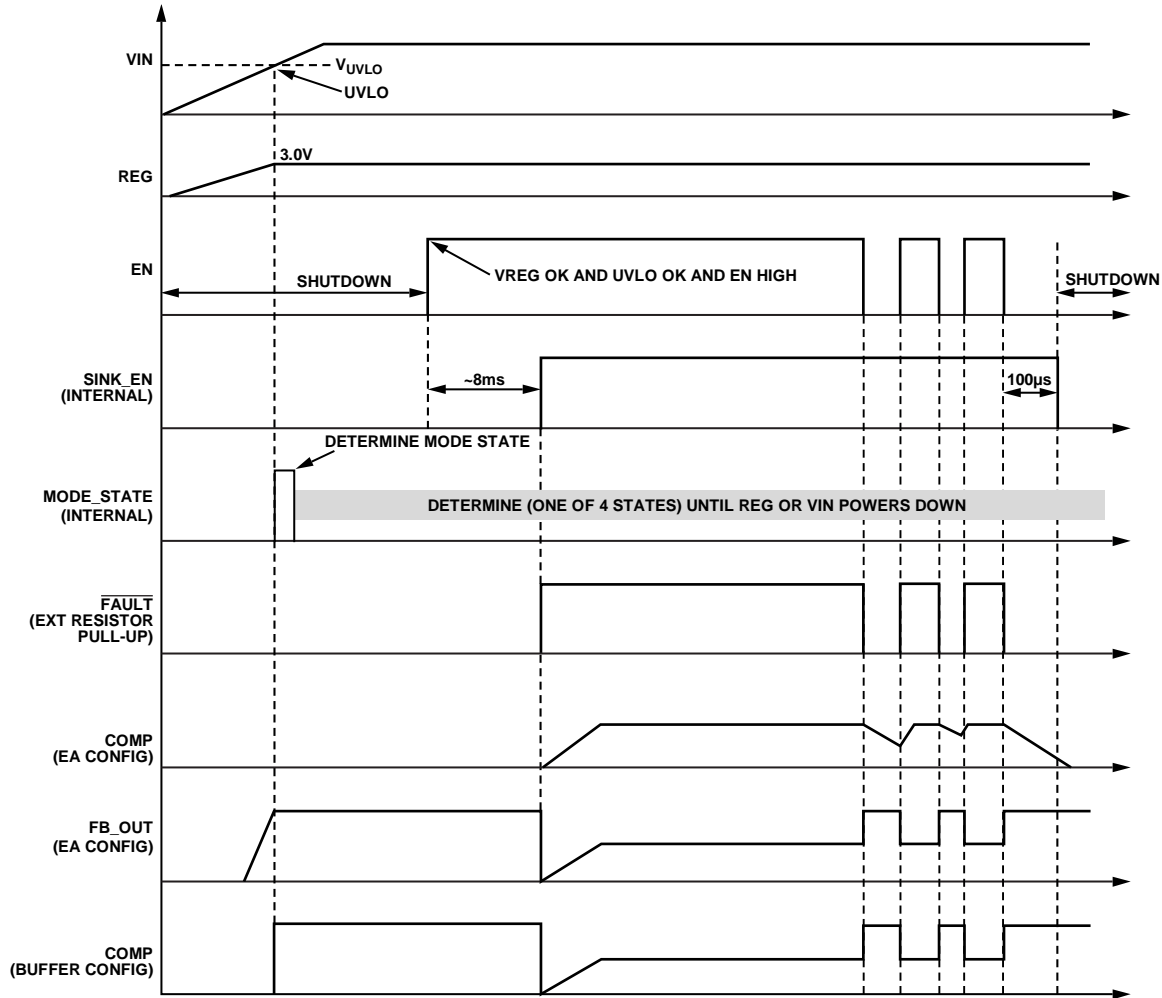


图21. 启动时序和信号

电流吸收器

ADP8140内部集成4个电流吸收器。每个电流吸收器均可提供125 µA至500 mA电流。为确保提供精确的稳压能力，电流吸收器电压必须大于其表1所给出的最大裕量电压。有关此裕量电压的更多信息，参见图7至图9。所有电流吸收器的最大电流都由外部电阻 R_{SET} 设置。使用公式1可确定 R_{SET} 的值。吸电流与 R_{SET} 的关系如图14所示。

$$R_{SET}(\text{k}\Omega) = \frac{2560}{I_{SINK}(\text{mA})} \quad (1)$$

可将多个吸收器并联组合，为每个LED串提供更高的电流。例如，可以短接两个吸收器，以驱动2串LED，每串最高1 A；或者将4个吸收器并联组合，以驱动最高2.0 A的1串LED。

必须将一个电阻连接到ISET引脚。然而，若ISET意外断开，则ADP8140默认设置每个吸收器的典型电流为15 mA。如果ISET意外短接到GND，ADP8140会将每个吸收器的电

流限制在570 mA(典型值)，并关断功率级($\overline{\text{FAULT}}$ 变为低电平，FB_OUT和COMP禁用)。

每个电流吸收器的最大额定电压为20 V。然而，通过LED驱动全部电流吸收器的最大输出电压却允许超过20 V。LED电压下降到足够低的程度，使得SINK_x电压仍然接近FB_OUT EA精度值 $V_{EA(\text{REF})}$ (其中REF为基准电压)。由于ADP8140控制功率级，当关闭或发生故障时，电压不存在。因此，ADP8140可安全地与产生超过100 V输出电压的电源配合使用。

功率控制操作

ADP8140通过COMP和FB_OUT引脚控制功率级。利用该功率级，IC可优化效率并保护LED。ADP8140可采用两种功率控制模式工作：误差放大器和低增益缓冲器。MODE引脚用来选择功率控制模式。

MODE引脚操作

MODE引脚用来设置4种工作模式中的一种。MODE引脚条件影响DIM引脚输出(参见“采用DIM引脚降低LED电流”部分)和功率控制模式(参见“功率控制模式”部分)。MODE引脚状态仅在上电时(当VIN越过UVLO阈值时)读取。此后, MODE引脚电压为0 V。上电后, MODE状态无法改变。

表5. MODE引脚设置的工作模式

MODE连接	DIM引脚模式	功率控制
GND	模拟电压	误差放大器
30.1 kΩ至GND	模拟电压	低增益缓冲器
52.3 kΩ至GND	PWM信号	低增益缓冲器
REG	PWM信号	误差放大器

功率控制模式

误差放大器功率控制

在误差放大器功率控制模式下, ADP8140将4个电流吸收器的最小电压施加到内部误差放大器的反相输入端。该误差放大器的输出连接FB_OUT反相缓冲器。

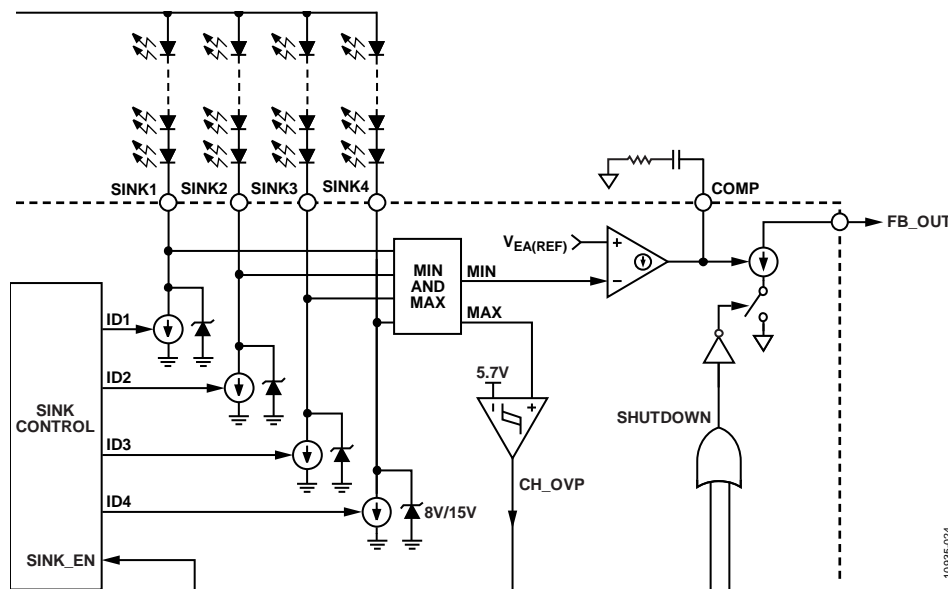


图22. 误差放大器功率控制

FB_OUT引脚输出电流可表示功率控制。较高的FB_OUT吸电流表示LED需要更多功率。较低的FB_OUT吸电流表示LED需要更少功率。该操作使得FB_OUT非常适用于一切无误差放大器的功率控制应用。其中有如下两个主要应用:

- 在隔离式电源的副边控制光耦合器。
- 控制PMOS晶体管, 以便调节固定输出电源的功率。

取决于所用的功率级, 必须将一个RC网络连接到COMP引脚。COMP引脚连接FB_OUT跨导放大器的输出。要选择COMP电阻和电容值, 可使用一款免费仿真工具ADIsimPE, 请访问: www.analog.com/ADIsimPE。

利用这款工具以及其所包括的ADP8140电路模型, 很容易针对不同的设置模拟和调整环路控制与稳定性。

ADP8140

低增益缓冲器功率控制

在低增益缓冲器功率控制模式下，ADP8140将4个电流吸收器的最小电压乘以 G_{BUFF} （典型值为3.9，见表1），并输出至COMP引脚。这种模式使得ADP8140可以轻松控制几乎所有开关模式电源(SMPS)控制IC，如降压调节器或升压控制器。常见例子如图32至图36所示。

此模式下，COMP引脚连接到SMPS控制器的反馈(FB)输入。FB_OUT引脚可以悬空，或连接GND。不应将其连接COMP或其它任何引脚。FAULT引脚连接到SMPS IC的EN信号。这样可以确保发生故障时，电源会立即关断。

R1、R2和R3的值设置SINKx引脚的最小裕量电压和SMPS FB输入接收的最大电压。可利用www.analog.com/ADP8140处提供的一个电子表格来帮助进行计算。另外，也可从下式开始计算这些值：

$$R2 = R1 \times \left(\frac{3.9 \times V_{\text{HR}}}{\text{FB_REF}} - 1 \right)$$

其中：

FB_REF为SMPS IC的内部误差放大器基准电压，典型值为600 mV或1.2 V。然而，不同IC有不同值，应参阅IC数据手册。

V_{HR} 为ADP8140电流吸收器需要的最小裕量电压(参见图7至图9)。此值取决于ISET引脚设置的最大吸电流。

R1值应足够小，使得COMP引脚上的内部250 kΩ下拉电阻不会影响总电阻。例如，若 $R1 = 10 \text{ k}\Omega$ 、 $V_{\text{HR}} = 325 \text{ mV}$ 且 $\text{FB_REF} = 600 \text{ mV}$ ，则

$$R2 = 10 \text{ k}\Omega \times \left(\frac{3.9 \times 0.325}{0.6} - 1 \right) = 11.1 \text{ k}\Omega$$

接下来，选择R3以设置施加于SMPS FB输入的最大电压。

$$R3 = \frac{V_{\text{REG}} \times R1}{\text{FB_MAX}} - R1 - R2$$

其中， FB_MAX 为SMPS FB输入期望的最大电压。因此，若 $\text{FB_MAX} = 720 \text{ mV}$ ，则

$$R3 = \frac{3 \text{ V} \times 10 \text{ k}\Omega}{0.720} - 10 \text{ k}\Omega - 11.1 \text{ k}\Omega = 20.6 \text{ k}\Omega$$

确保 FB_MAX 远大于FB_REF最大工作点。留一些额外的裕量是有益的。

调节LED电流

ADP8140提供了多种调光方法。调光输入可以是模拟电压或PWM信号。LED输出电流既可按比例缩放(直流调光)，也可根据PWM输入信号以脉冲方式开启和关闭。两个调光引脚DIM和VT提供不同的功能，但可同时使用，这就为控制LED电流提供了极大的灵活性。

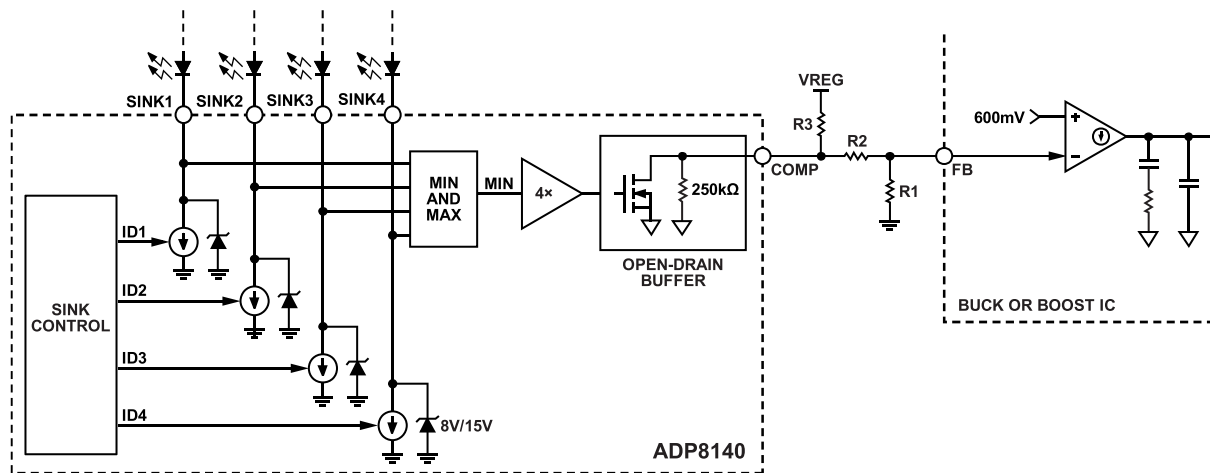


图23. 低增益缓冲器功率控制

采用DIM引脚降低LED电流

DIM引脚可通过模拟电压或PWM信号来调整输出电流。[ADP8140](#)对DIM引脚的响应取决于MODE引脚条件。

若启动时MODE引脚连接到GND或30.1 kΩ电阻，则DIM引脚用作模拟电压输入。因此，大于等于2 V的DIM电压不会影响输出电流。若DIM电压为0 V，则输出电流下降到125 μA(参见图15)。0 V至2 V之间的任意DIM电压可线性调整输出电流。

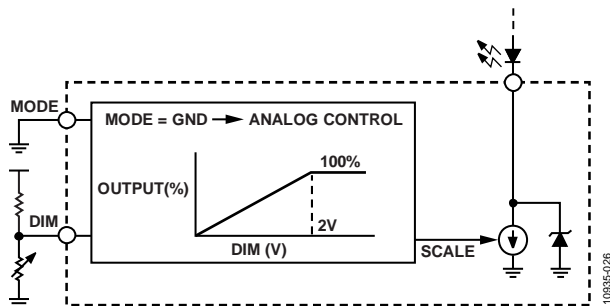


图24. 通过在DIM引脚上施加一个模拟电压来降低输出电流

若启动时MODE连接到REG或52.3 kΩ电阻，则会在内部对施加于DIM引脚上的PWM占空比进行滤波，并用其调整输出电流。DIM引脚频率的设置范围是140 Hz到40 kHz。较低频率的PWM信号可向[ADP8140](#)提供关于所施加占空比的更多信息，使得占空比分辨率更高，相当于电流吸收器数模转换器(DAC)的LED电流步长更小。

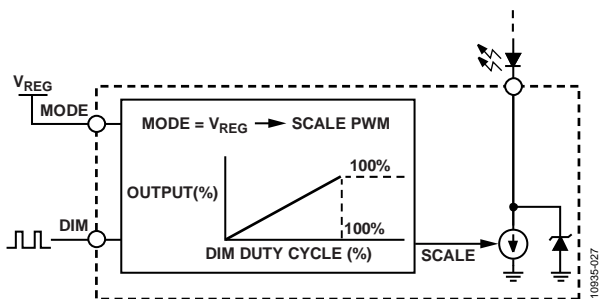


图25. 通过DIM引脚对电流吸收器进行脉宽调制，从而降低平均输出电流

当DIM = 0 V或0%占空比时，最小输出电流与设置的 R_{SET} 值成函数关系。此最小值的范围是125 μA到250 μA，具体大小取决于 R_{SET} 值。其典型值与 R_{SET} 的函数关系参见“典型性能参数”部分的图15。

采用VT引脚对LED进行调光

VT引脚有两种工作模式，由MIN引脚的配置决定。

若MIN在启动时连接到REG，则施加于VT引脚的PWM输入以脉冲方式控制LED电流吸收器。若PWM输入为高电

平，则电流变为ISET和DIM引脚所决定的值。若PWM输入为低电平，则电流变为图15所示的最小电流。此小电流允许LED轻微偏置，并使关断状态与开启状态的压差最小，从而大大缩短功率输送环路的响应时间。

这种模式下，7.75 V SINKx箱位禁用。当该箱位禁用时，在LED关断期间，SINKx引脚上的电压可上升至最高15.1 V(典型值)。

若 $MIN < 2.2$ V，则VT引脚上的电压线性调整LED电流。2 V(典型值)以上的VT电压产生100%的ISET设定电流。当VT小于2 V时，输出电流每20 mV降低1%。若VT引脚电压低于MIN引脚电压，则LED电源禁用。若VT引脚电压升至MIN阈值以上(加上一些迟滞)，则电源重新使能。如果VT引脚和DIM引脚均用于模拟调光，则提供较低LED电流的引脚用于设置LED电流。

为实现LED热保护，VT引脚可连接到外部NTC(负温度系数)电阻。该NTC电阻通常位于LED散热器上。NTC数值和网络中电阻值的选择决定了响应LED温度的VT电压斜率。MIN引脚上的电阻分压器设置功率级(FB_OUT和COMP)禁用的电平。

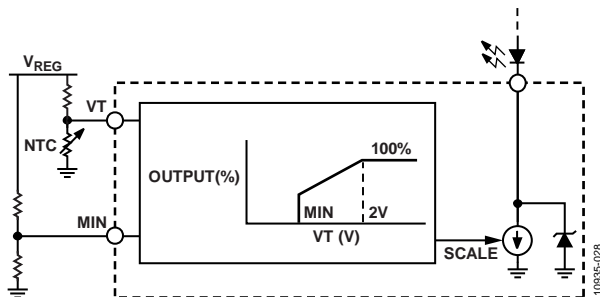


图26. 使用外部NTC实现LED热保护

故障保护

为了确保LED、[ADP8140](#) IC和电源的安全，[ADP8140](#)集成了丰富的检测和保护特性。

- 电源过压保护
- LED过温保护
- LED短路保护
- LED开路保护
- IC过温保护
- 短路ISET保护
- 开路ISET和EN保护

图27中的流程图总结了这些特性。

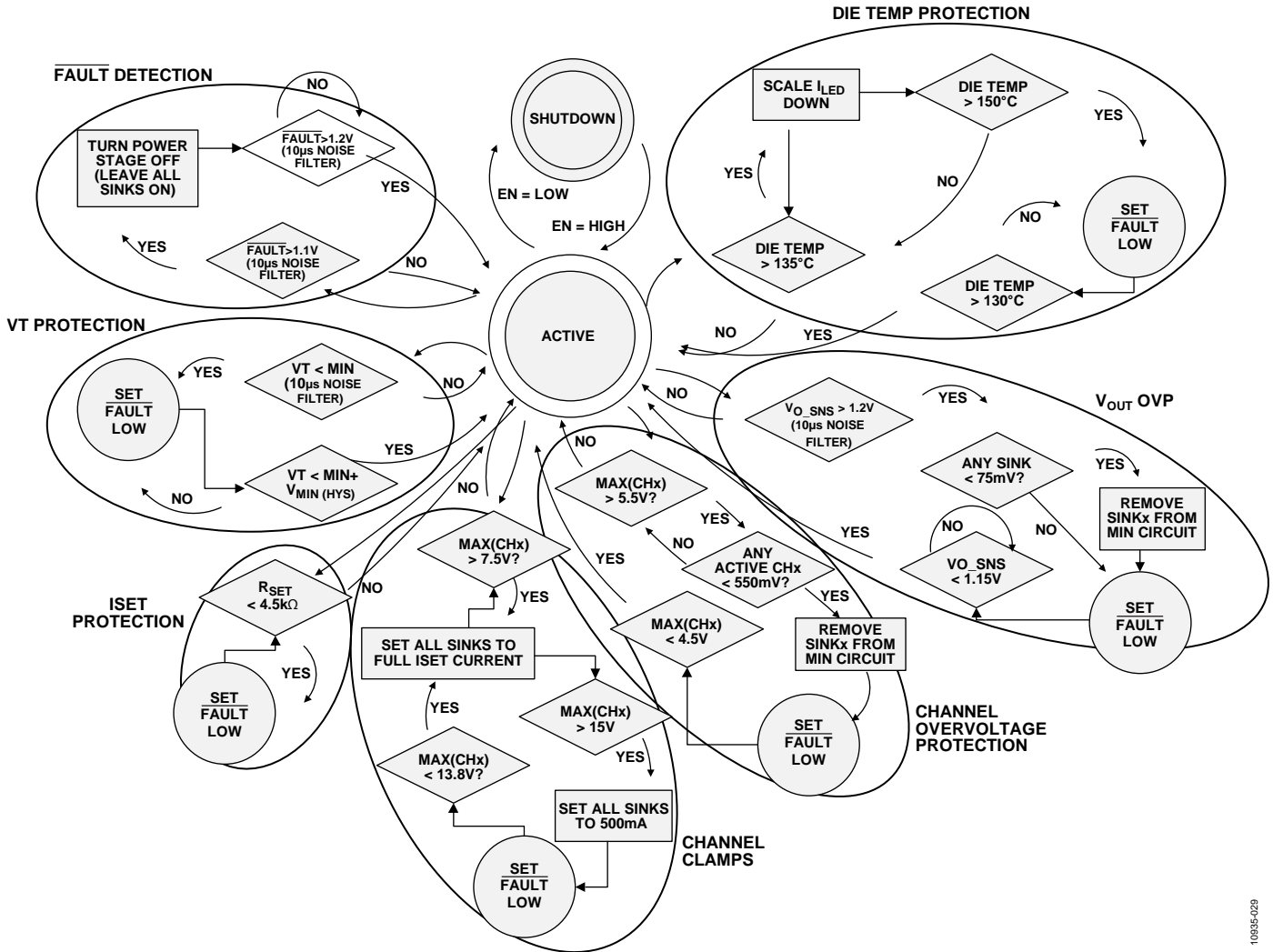


图27. 故障流程图

LED开路 and 短路保护

不良焊点或损坏的LED可能会导致LED开路故障。开路LED串联导致吸电流裕量下降到极低水平。反馈环路一般会将其解释为要求更多功率，这很快就会导致输出电压过高的情况。但在ADP8140上，VO_SNS引脚和SINKx引脚会检测出任何异常高的输出电压。

VO_SNS引脚通过外部电阻分压器检测电源的输出电压。然后，将VO_SNS与一个内部阈值进行比较(典型值为1.2V)。如果输出电压上升，致使VO_SNS引脚电压高于1.2V，则声明输出过压故障(VOUT_OVP)。VOUT_OVP故障期间，任何电压小于80mV(典型值)的吸收器都会从FB_OUT路径中移除。然后释放FB_OUT下拉NMOS，FAULT变为低电平，导致功率级关断。该事件期间，电流吸收型LED保持使能状态。当VO_SNS下降至1.15V(典型值)时，FB_OUT功能返回其正常工作状态，FAULT变为高电平。

此外，输出电压也可能上升到不足以触发VO_SNS引脚，但可能升高到足够导致SINKx引脚之一超过5.7V(典型值)，或者短路LED可能导致SINKx引脚超过此电平。为了防止产生过量功耗并损坏IC，当某个SINKx引脚上升至超过5.7V(典型值)时，便会声明一个通道过压故障(CH_OVP)。CH_OVP故障期间，任何电压小于525mV(典型值)的吸收器都会从FB_OUT路径中移除。然后释放FB_OUT下拉NMOS，导致功率级关断。该事件期间，电流吸收型LED保持使能状态。当SINKx电压下降至4.5V(典型值)时，FB_OUT功能返回其正常工作状态。

持续输出过压操作会降低效率，并可能影响无源器件的工作寿命。因此，当检测到过压条件时(VOUT_OVP或CH_OVP)，会识别所有开路的电流吸收型LED，并将其从反馈环路中移除。但吸收器始终保持使能，当开路或短路

LED条件消除时，吸收器便可调节电流。先拉低EN或VIN再拉高，可使所有吸收器回到反馈环路中。

VO_SNS还可用于监控输入电压。当通过电阻分压器连接到输入电压时，如果电源输入电压上升得过高，ADP8140会关断并禁用所有功率级。这有助于保护LED和功率级。

芯片温度保护

若LED串之间的电压失配很显著，则ADP8140内部会产生很高的功耗。如果该功耗上升造成ADP8140的芯片温度超过135°C(典型值)，IC就会自动开始降低全部四个吸电流电路的输出电流。如果芯片温度继续上升并超过150°C(典型值)，则ADP8140关断带COMP、FB_OUT和FAULT的功率级。当

温度下降至130°C(典型值)以下时，ADP8140重启动功率级。如果依然存在故障条件或高功耗情况，则重复该序列。

使用多个ADP8140 IC

可将多个ADP8140 IC并联连接，控制同一个电源。这种组合对于控制超过4串LED或驱动更高电流而言是有好处的。例如，使用两个ADP8140 IC可驱动4个LED串，每个1 A；或驱动2个LED串，每个2 A。

并联多个ADP8140 IC控制一个电源时，必须将所有FAULT和EN引脚相连。如果任意FAULT引脚变为低电平，则所有ADP8140 IC响应该事件。如果调光信号也连接了ADP8140 IC——虽然这样做并非必须——则大部分应用都将发挥最佳性能。

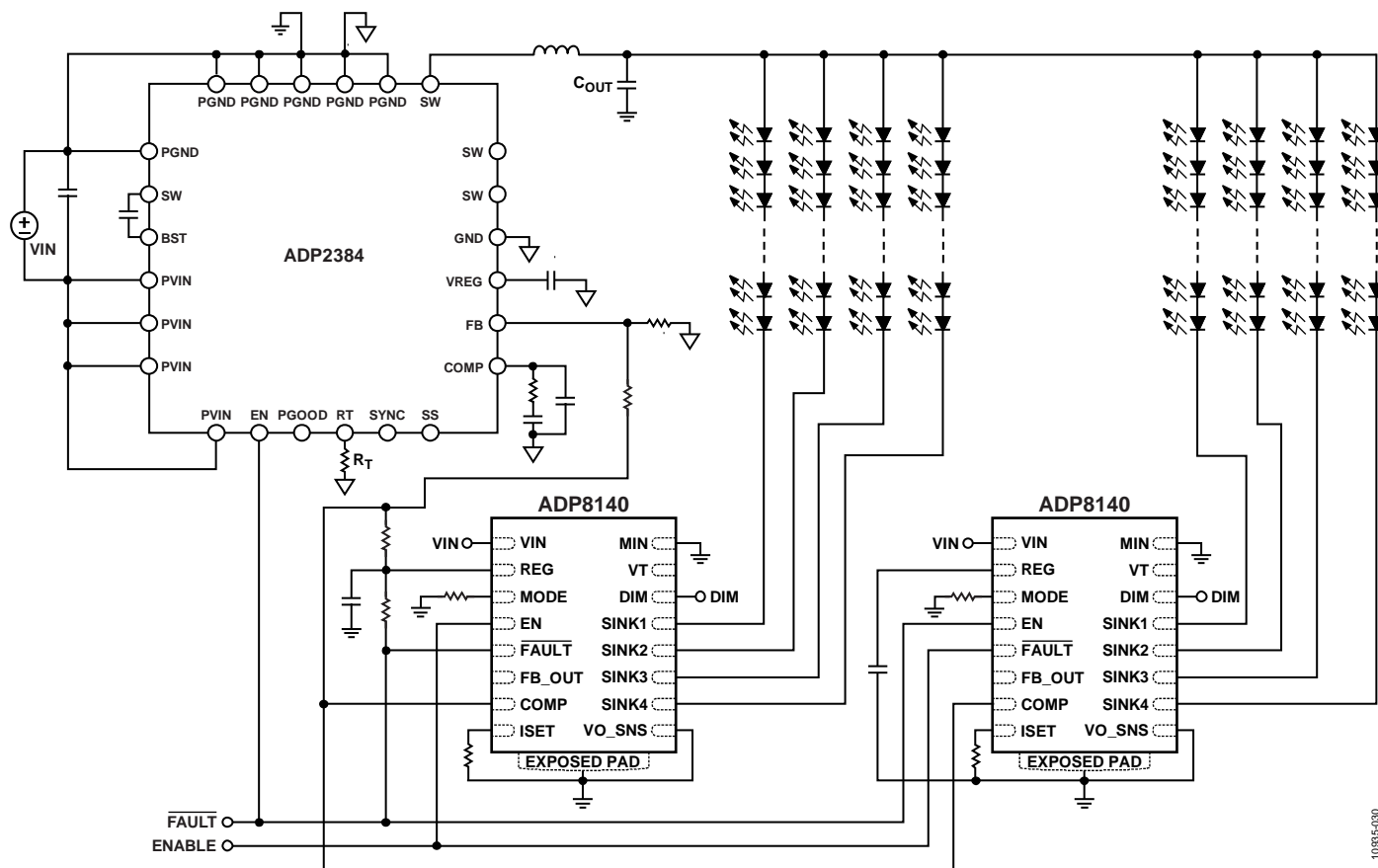


图28. 多个ADP8140 IC控制同一个电源(显示低增益缓冲器控制)

ADP8140

ADP8140采用更高输入电压工作

ADP8140可采用范围为3.0 V至30 V的输入电压(V_{IN})，但若采用适当的限流电路，则ADP8140可支持更高的电源电压。

有时候，在VIN引脚上放置一个齐纳二极管便足以限制VIN上的电压，并在输入电压与VIN引脚之间使用一个电阻便可限制电流。当待机功耗不成问题时，可以采用这种方法。

此外，如果电源电压范围较小，则在电源和VIN引脚之间放置一个额外的齐纳二极管可将VIN引脚上的电压偏移至30 V以下。该方法会使待机模式和激活模式增加少量功耗。

然而，更为可靠的电压限幅器是由一个齐纳二极管、一个NPN晶体管和两个电阻组成。正常工作期间，这一简单电路(如图29所示)可提供所需的工作 I_Q ，但也会降低ADP8140禁用时的待机电流。

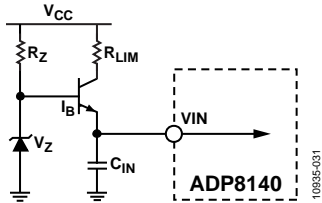


图29. 用于高输入电压的VIN限流电路

选择 V_Z ，使其远低于VIN引脚的绝对最大值30 V。利用此电路，VIN引脚电压调整为约等于 $V_Z - 0.7$ V。选择电阻 R_Z 以在ADP8140禁用时限制电流，而在ADP8140激活时能提供足够的电流来反向偏置齐纳二极管并驱动NPN晶体管。流过 R_Z 的电流由下式确定：

$$I_{RZ} = \left(\frac{V_{CC} - V_Z}{R_Z} \right)$$

通常在预期的 V_{CC} 最小值处，100 μ A电流便足够。甚至当 V_{CC} 取最大值时，这也只会增加数mW待机功耗。

R_{LIM} 可在发生瞬变时限制最大电流。数百 Ω 便已足够。

ADP8140激活后，此限幅电路造成的最差情况额外功耗为：

$$\Delta P_{DISS(ACTIVE)} = (V_{CC(MAX)} - V_{Z(MIN)} + 0.7 \text{ V}) \times I_Q = (48 \text{ V} - 24 \text{ V} + 0.7 \text{ V}) \times 3 \text{ mA} = 74 \text{ mW}$$

LED V_F 失配效应

ADP8140始终控制FB_OUT引脚，调整输出电压，以便为电流吸收器提供所需的最小裕量电压。其中一个电流吸收器调整至 $V_{EA(REF)}$ 。通常， $V_{EA(REF)}$ 为350 mV或450 mV(参见表1中的 $V_{EA(350)}$ 和 $V_{EA(450)}$)。其它三个SINKx引脚上的电压会根据LED正向电压 V_F 的分布而变。对于给定批次的LED， V_F 和 V_F 随温度的变化是相对恒定的。给定 V_F 分布，即可通过统计方法计算任意SINKx引脚的最大电压。例如，假设 V_F 平均值为3.5 V，且正态分布的标准差为70 mV。对该分布进行统计分析便可知任意SINKx引脚上的最大电压，如图30所示。注意在图30中，最大值定义为分布的平均值加6个标准差(σ)。

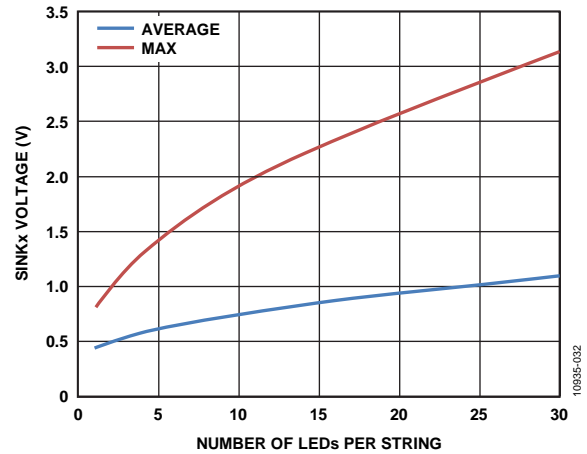


图30. SINKx引脚电压，给定 V_F 的正态分布，标准差为70 mV

各引脚的SINKx电压决定了ADP8140封装的功耗。具体而言，ADP8140的功耗可以表达为：

$$P_{DISS} = (V_{SINK1} + V_{SINK2} + V_{SINK3} + V_{SINK4}) \times I_{LED} \quad (2)$$

根据LED的 V_F 分布进行统计分析，可预测ADP8140的总功耗。对于公式2所用的同一分布以及350 mA LED电流，图31给出了平均和最大功耗。注意在图31中，最大值定义为分布的平均值加6个标准差。

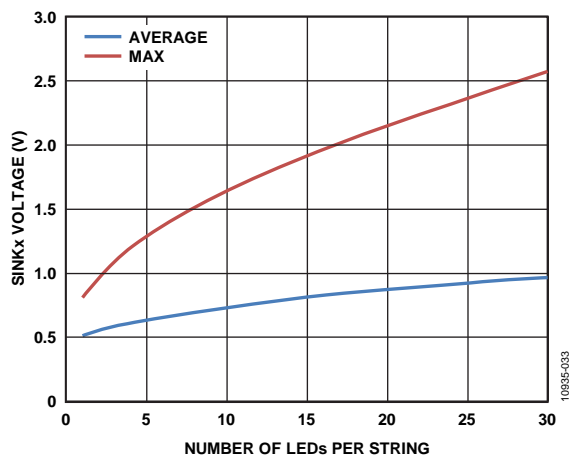


图31. 总功耗(所有4串), 给定 V_i 的正态分布, 标准差为70 mV, $I_{LED} = 350$ mA

ADP8140功耗管理

知道预计功耗之后, 下一步便是确定ADP8140封装是否能适当地耗散这一功耗。利用下式计算ADP8140能够耗散的最大功耗:

$$P_{DISS(MAX)} = (T_j - T_{BOARD}) / \theta_{JB} \\ = (135 - 105) / 12.4 = 2.4 \text{ W}$$

其中:

$T_j = 135^\circ\text{C}$, 即ADP8140最大结温(进入热折返之前)。

$T_{BOARD} = 105^\circ\text{C}$, 即板最大温度。

$\theta_{JB} = 12.4^\circ\text{C/W}$ (见表3)。

假定功耗100%通过裸露焊盘耗散至电路板。

如果工作条件与表3给出的 θ_{JB} 条件不一致, 则ADP8140封装的散热能力会不同。此外, 必须遵循“布局布线指南”部分的布局布线指南信息。

布局布线指南

为实现最佳性能, 应遵循如下布局布线原则:

- ADP8140的裸露焊盘必须正确连接到散热器。将裸露焊盘焊接到PCB, 并通过散热通孔阵列连接大面积接地金属平面。

- ADP8140设计为可方便地采用单面金属内核基板进行布局布线。如果使用FR4基板, 则必须在LFCSP裸露焊盘和电路板另一侧的大型接地走线之间使用散热通孔。
- REG电容应靠近IC放置。VIN电容的位置无关紧要。
- COMP电容和电阻应尽可能靠近IC放置。
- VO_SNS电阻(如使用)应靠近IC放置。
- 若对DIM或VT引脚施加模拟调光电压, 则应在这些引脚附近放置一个旁路电容, 用以降低调光信号上的噪声。

订购选项

ADP8140提供两个选项。选项之间的区别在于 $V_{EA(REF)}$ 电压和控制COMP/FB_OUT电压的吸收器数量。

图33至图36显示了ADP8140在各种配置中的使用示例: 采用PMOS调节级、用作副边控制器、采用降压或升压功率级以及采用一个功率级。

ADP8140ACPZ-1-R7

ADP8140ACPZ-1-R7的 $V_{EA(REF)}$ 为350 mV。因此, 若配合PMOS功率级使用该器件, 或将其用作副边控制器, 则各电流吸收器在350 mV裕量电压时最多可提供350 mA的LED电流。然而, 若利用它来控制SMPS IC, 则各电流吸收器最多可提供500 mA的LED电流。

所有四个电流吸收器的最小电压用于控制功率调节(COMP和FB_OUT)。

ADP8140ACPZ-2-R7

ADP8140ACPZ-2-R7的 $V_{EA(REF)}$ 为450 mV。因此, 任何配置下都可以将所有四个吸收器驱动到500 mA。

仅SINK1、SINK2和SINK3中的最小电压用于控制FB_OUT和COMP引脚。因此, 若系统中仅使用3个LED串, 则这是首选型号。SINK4可以浮空或连接到GND。注意, SINK4仍然使能, 若将其连接到一个LED串, 则它会将电流调节到与其它吸收器相同的水平。因此, SINK4可以与另一个SINKx引脚合并使用(例如驱动两个各1 A的LED串)。

ADP8140

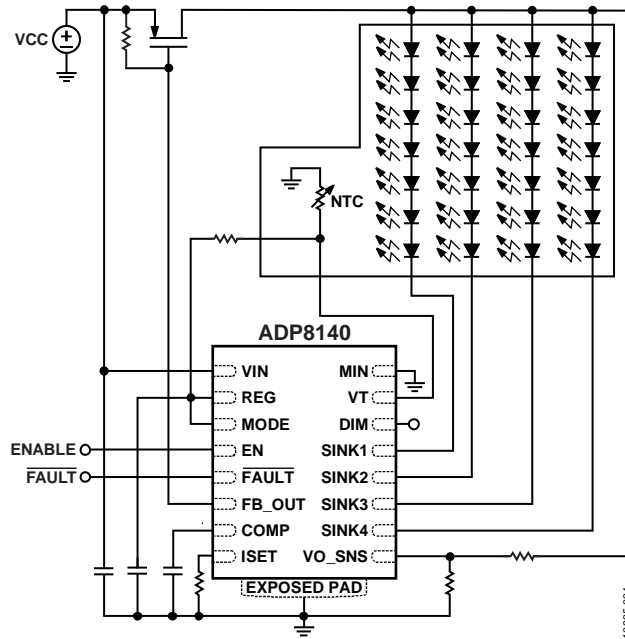


图32. 采用PMOS调节级的ADP8140

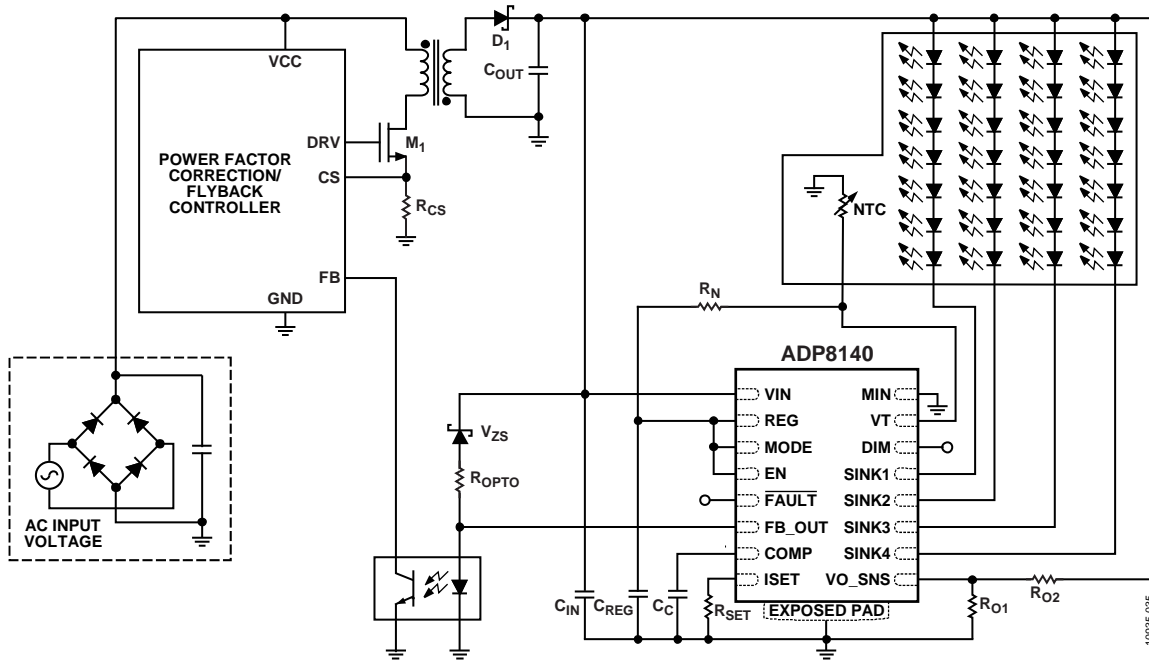


图33. ADP8140副边控制设计示例

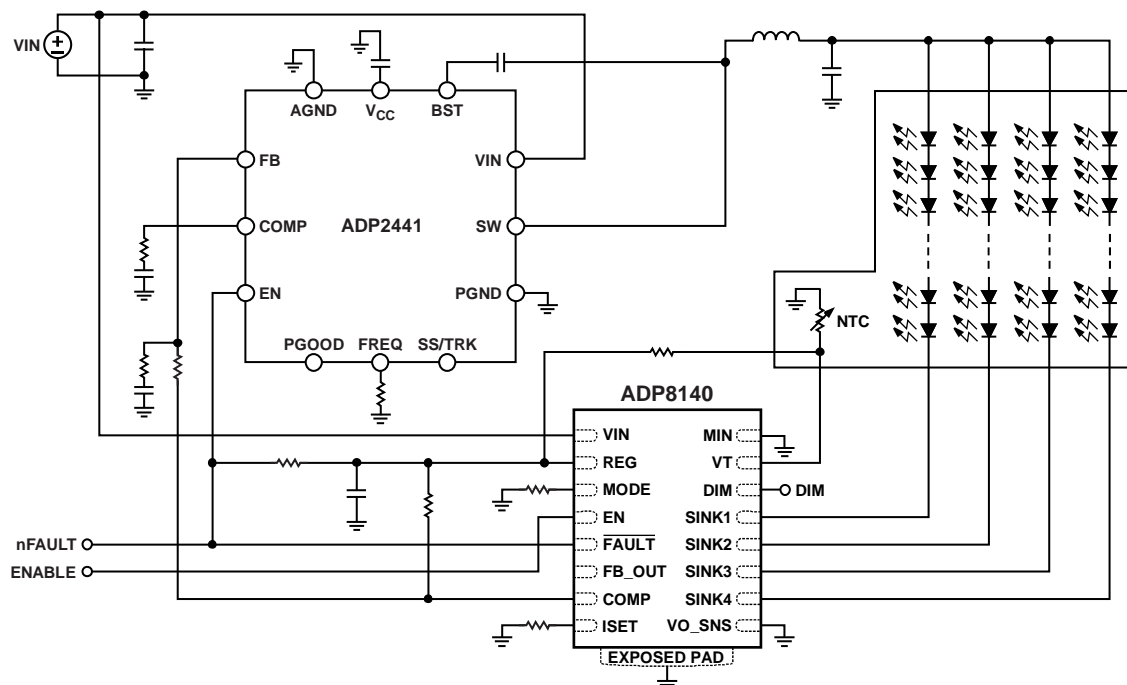


图34. 采用降压功率级的ADP8140

10935-036

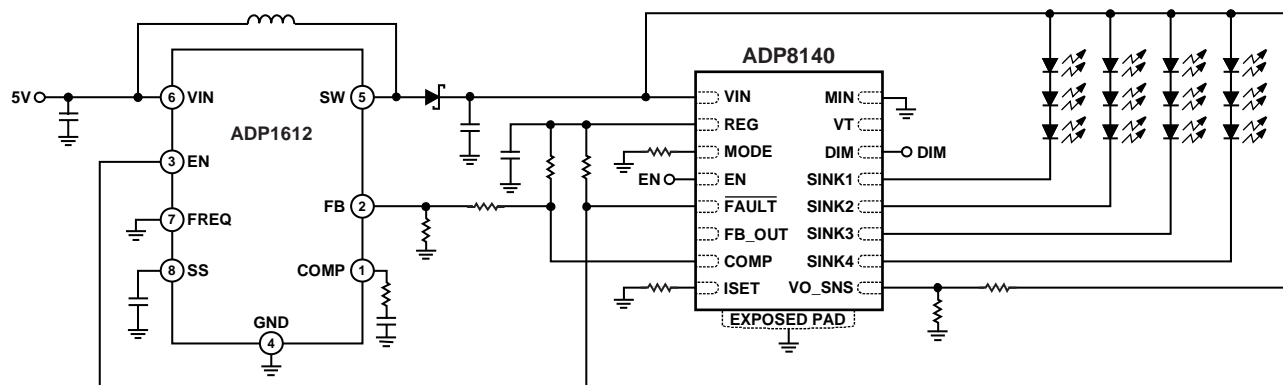


图35. 采用升压功率级的ADP8140

10935-037

ADP8140

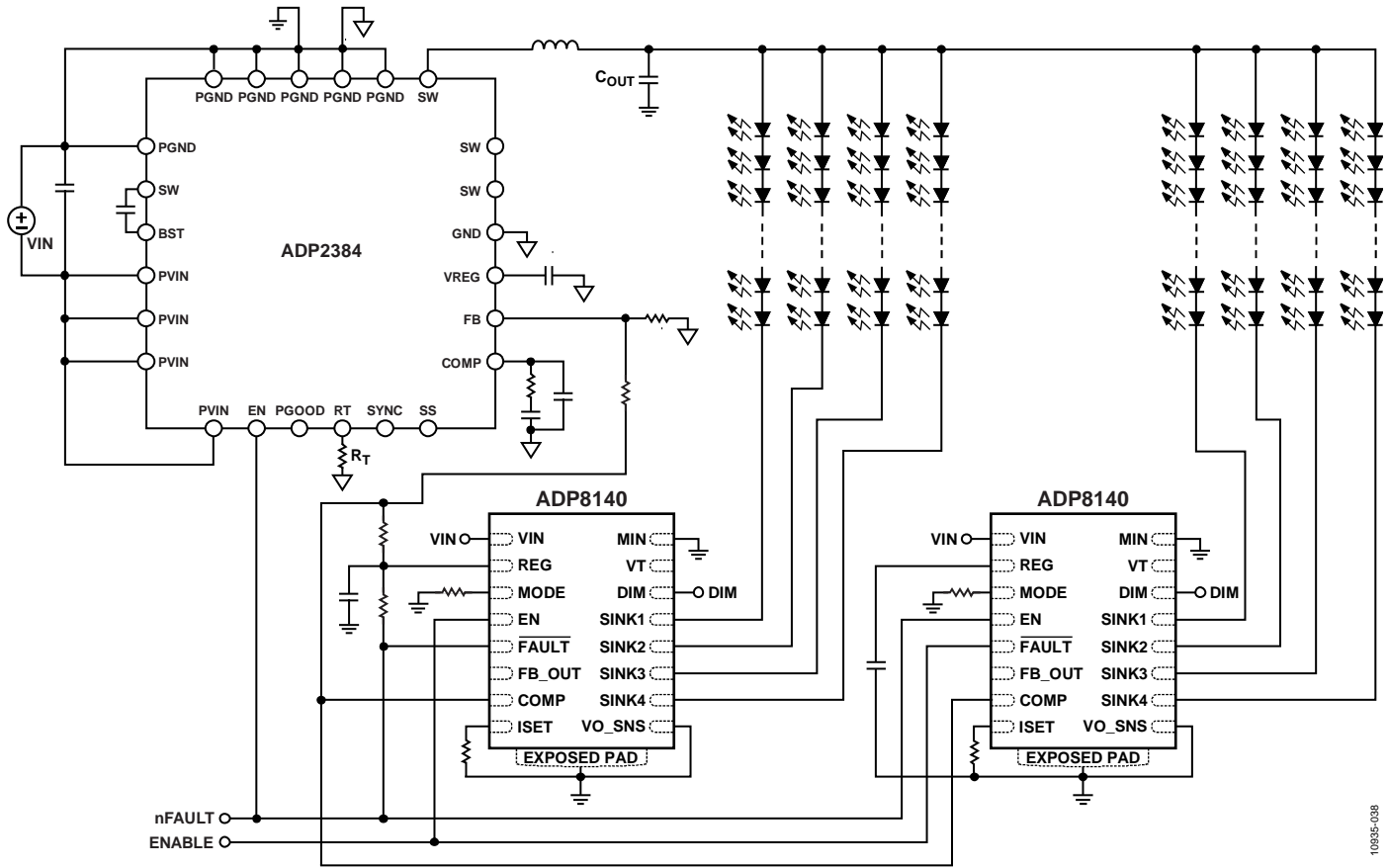
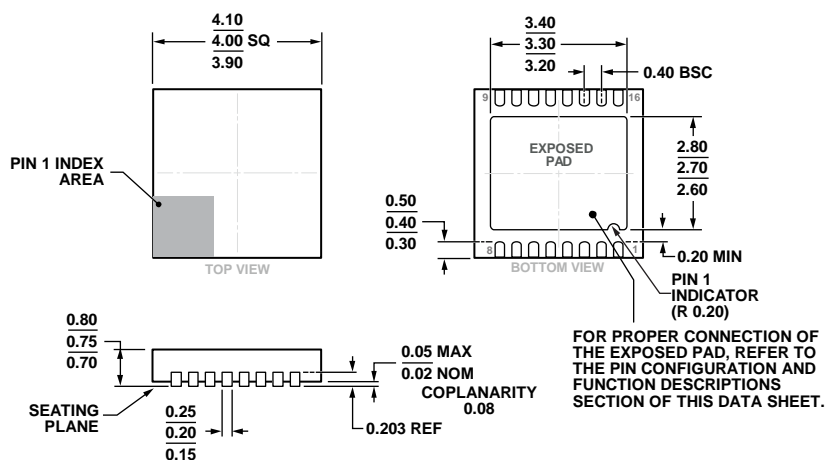


图36. 采用一个功率级的多个ADP8140 IC

10935-038

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-229-WGGE.

图37. 16引脚引脚架构芯片级封装[LFCSP_WD]
4 mm x 4 mm, 超薄体, 双排
(CP-16-29)
图示尺寸单位: mm

订购指南

型号 ^{1, 2, 3}	$V_{EA(REF)}$ (mV)	温度范围	封装描述	封装选项
ADP8140ACPZ-1-R7	350	-40°C至+125°C	16引脚LFCSP_WD, 7"卷带和卷盘	CP-16-29
ADP8140ACPZ-2-R7	450	-40°C至+125°C	16引脚LFCSP_WD, 7"卷带和卷盘	CP-16-29
ADP8140EB-EVALZ			ADP8140 PMOS评估板	
ADP8140CP-EVALZ			带LED和散热器的ADP8140EB-EVALZ	
ADP8140EB2-EVALZ			ADP8140降压评估板	
ADP8140CP2-EVALZ			带LED和散热器的ADP8140EB2-EVALZ	

¹ Z = 符合RoHS标准的兼容器件。

² ADP8140ACPZ-1-R7: SINK4功能正常。

³ ADP8140ACPZ-2-R7: SINK4调节电流但不控制FB_OUT和COMP。