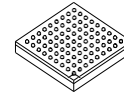


MIMX8MN6CVTIZAA MIMX8MN5CVTIZAA
MIMX8MN4CVTIZAA MIMX8MN3CVTIZAA
MIMX8MN2CVTIZAA MIMX8MN1CVTIZAA

适用于工业产品的 i.MX 8M Nano 应用处理器数 据手册



封装信息
塑料封装

FCBGA 14 x 14 mm, 0.5 mm 间距

订购信息

参见第 6 页的表 2

1 i.MX 8M Nano 简介

恩智浦 i.MX 8M Nano 应用处理器可带来全新图形和音频体验，具有非常先进的特定媒体功能，采用高性能处理技术，同时优化了功耗。

i.MX 8M Nano 系列处理器采用先进的四核 Arm[®] Cortex[®]-A53 内核，运行速度高达 GHz。通用型 Cortex[®]-M7 内核处理器的运行速度高达 600 MHz，适用于实时和低功耗处理。

i.MX 8M Nano 系列处理器提供额外的计算资源和外设：

- 用于安全启动、密码加速和 DRM 支持的高级安全模块
- 多种音频接口，包括 I2S、AC97、TDM 和 S/PDIF
- 通常用于消费型/工业市场的大量外设，包括 USB 和以太网

1	i.MX 8M Nano 简介.....	1
1.1	功能框图.....	5

表 1. 特性

子系统	特性
Cortex®-A53 MPCore 平台	四核对称 Cortex® -A53 处理器 <ul style="list-style-type: none"> • 32 KB L1 指令缓存 • 32 KB L1 数据缓存 • 采用 Arm® NEON™ 技术的媒体处理引擎 (MPE)，支持高级单指令多数据架构： • 支持 Arm® VFPv4-D16 架构的浮点单元 (FPU)
	支持 64 位 Arm® v8-A 架构
	512 KB 统一 L2 缓存
Cortex®-M7 内核平台	适用于客户应用的低功耗微控制器： <ul style="list-style-type: none"> • 低功耗待机模式 • 物联网功能（包括 Weave） • 管理 IR 或无线遥控器 • 机器学习推理应用（针对 i.MX 8M Nano 增强）
	Cortex® M7 CPU: <ul style="list-style-type: none"> • 256 KB 紧耦合内存 (TCM)
连接	一个带有集成 PHY 接口的 USB 2.0 OTG 控制器： <ul style="list-style-type: none"> • 支持扩频时钟
	三个超安全数字主机控制器 (uSDHC) 接口： <ul style="list-style-type: none"> • MMC 5.1 符合 HS400 DDR 信令，支持速率高达 400 MB/秒 • SD/SDIO 3.0 符合 200 MHz SDR 信令，支持高达 100 MB/sec 的速率 • 支持 SDXC（扩展容量）
	一个千兆以太网控制器，支持高能效以太网 (EEE)、以太网 AVB 和 IEEE 1588
	四个通用异步接收器/发送器 (UART) 模块
	四个 I ² C 模块
	三个 SPI 模块
片上存储器	Boot ROM(256 KB)
	片上 RAM(512 KB + 32 KB)
GPIO 和引脚多路复用	带有中断功能的通用输入/输出 (GPIO) 模块
	输入/输出多路复用控制器 (IOMUXC) 提供集中式焊盘控制
电源管理	带有可编程触发点的温度传感器
	灵活的电源域分区带有内部电源开关，支持高效的电源管理

表 1. 特性 (续)

子系统	特性
外部存储器接口	16 位 DRAM 接口: <ul style="list-style-type: none"> • LPDDR4-3200 • DDR4-2400 • DDR3L-1600
	8 位 NAND Flash, 支持 Raw MLC/SLC 器件, 高达 62 位的 BCH ECC, 并且符合 ONFi3.2(时钟速率高达 100 MHz, 数据传输速率高达 200 MB/sec)
	eMMC 5.1 Flash(3 个接口)
	SPI NOR Flash(3 个接口)
	QuadSPI 闪存, 支持 XIP (适用于低功耗模式下的 Cortex [®] -M7) 和两个相同闪存器件的并行读取模式
多媒体	图形处理单元: <ul style="list-style-type: none"> • GC7000UL, 支持 OpenCL 和 Vulkan • 2 个着色器 • 每秒 9980 万个三角形 • 每秒 0.6 千兆像素 • 9.6 GFLOPs 32 位/19.2 GFLOPs 16 位 • 支持 OpenGL ES1.1、2.0、3.0, OpenCL • 内核时钟频率为 600 MHz • 着色器时钟频率为 600 MHz
	LCDIF 显示控制器: <ul style="list-style-type: none"> • 通过 MIPI DSI 支持高达 1080p60 的显示
	MIPI 接口: <ul style="list-style-type: none"> • 4 通道 MIPI DSI 接口 • 4 通道 MIPI CSI 接口
	音频: <ul style="list-style-type: none"> • S/PDIF 输入和输出, 包括 Raw Capture 输入模式 • 五个外部同步音频接口 (SAI) 模块, 支持 I2S、AC97、TDM 和编解码器/DSP、DSD 接口, 包括一个带 4 个 TX 和 4 个 RX 通道的 SAI, 两个带 2 个 TX 和 2 个 RX 通道的 SAI, 以及两个带 1 个 TX 和 1 个 RX 通道的 SAI。所有端口支持 49.152 MHz BCLK。 • ASRC 支持处理 32 个音频通道、4 个上下文组、8 kHz 至 384 kHz 的采样率、1/16 至 8 倍的采样率转换比率。 • 脉冲密度调制 (PDM) 输入

表 1. 特性 (续)

子系统	特性
安全性	资源域控制器 (RDC): <ul style="list-style-type: none"> 支持 4 个域和最多 8 个 DDR 区域
	Arm® TrustZone® (TZ) 架构: <ul style="list-style-type: none"> Arm® Cortex-A53 MPCore TrustZone 支持
	采用 OCRAM 控制器的片上 RAM(OCRAM) 安全区域保护
	高度保证启动 (HAB)
	加密加速和保证模块 (CAAM): <ul style="list-style-type: none"> 支持 Widevine 和 PlayReady 内容保护 基于 RSA 和椭圆曲线 (ECC) 算法的公共密钥加密 (PKHA) 实时完整性检查器 (RTIC) DRM 支持, 用于 RSA、AES、3DES、DES 对旁路攻击的防御力 真正的随机数生成 (RNG) 制造保护支持
	安全非易失性存储 (SNVS): <ul style="list-style-type: none"> 安全实时时钟 (RTC)
	安全 JTAG 控制器 (SJC)
	系统调试
	跟踪端口接口单元 (TPIU) 支持片外实时跟踪
	嵌入式跟踪 FIFO (ETF) 具有 4KB 内部存储, 以提供跟踪缓冲
	统一跟踪功能, 用于四核 Cortex®-A53 和 Cortex®-M7 CPU
	交叉触发接口 (CTI)
	支持 4 引脚 (JTAG) 调试接口

备注

实际功能集取决于产品型号 (如表 2 所述)。某些特定产品型号可能并未启用某些功能, 如显示器和摄像头接口以及连接接口。

1.1 功能框图

图 1 显示了 i.MX 8M Nano 应用处理器系统的功能模块。

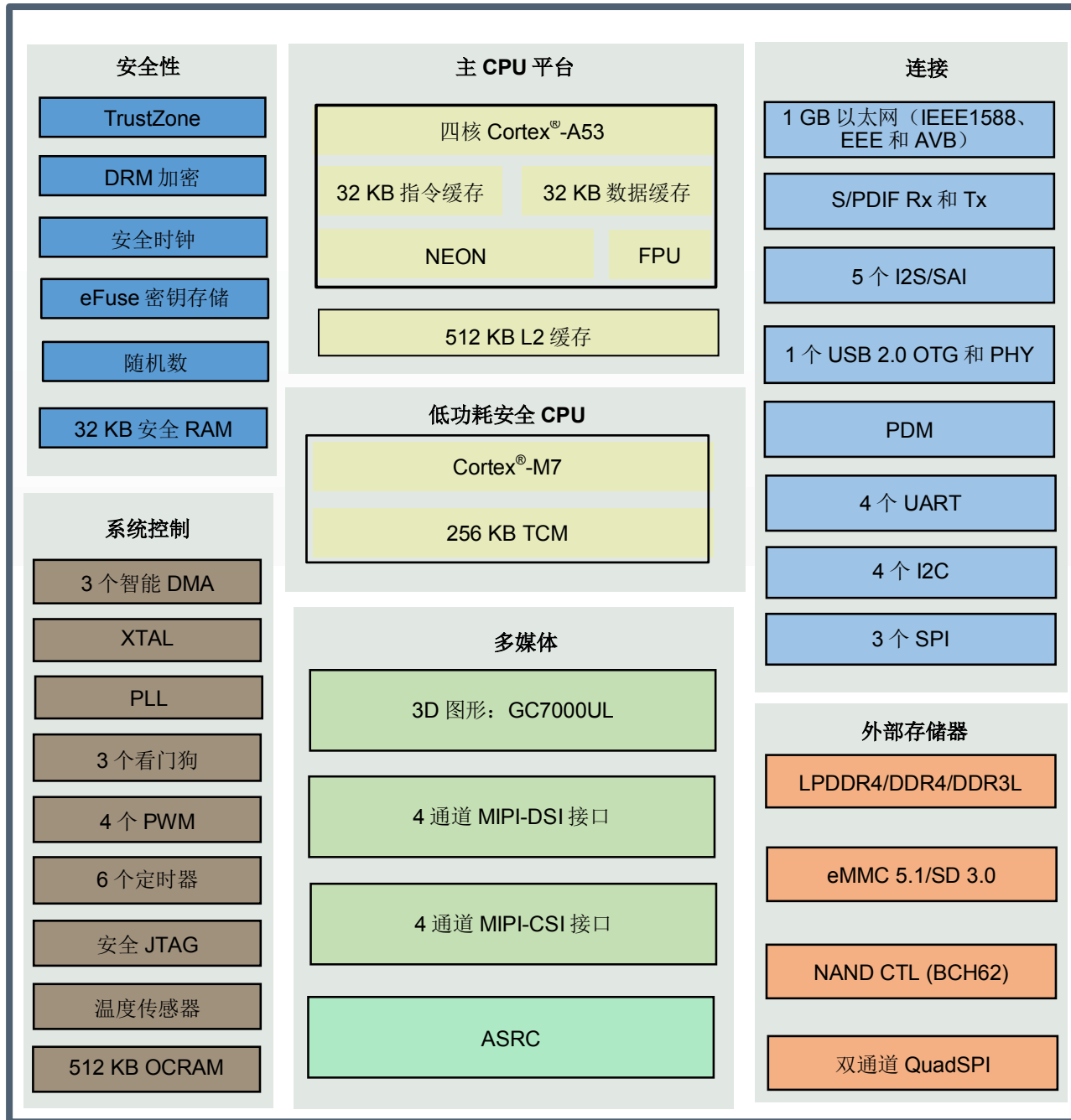


图 1. i.MX 8M Nano 系统框图