



内置高精度振荡、12位ADC、4个定时器、2路UART、1路I2C、1路SPI、16K Flash存储器、低失调OPA和256B可编程E2PROM的8位MCU，可集成驱动模块

主要特点

- **8位单周期8051内核CPU**
 - 兼容MCS51指令集。
 - 双DPTR，增加软件陷阱指令。
- **片上存储器**
 - 16K+64字节FLASH，数据保持时间大于10年，写周期>1000次。
 - 256字节EEPROM，数据保持时间大于10年，写周期>10000次。
 - 1024字节SRAM：256字节SRAM，768字节XRAM。
 - 支持在系统编程（ISP），仅需4个管脚（包括VDD和VSS在内）。
 - 支持FLASH/EEPROM的单字节写操作。
 - 支持FLASH分页加密，每512字节单独读写可控。
- **电源和复位**
 - 工作电压：VDD=1.8V~5.5V。
 - 内置上电复位电路（POR）。
 - 内置低压复位电路（LVR），8个复位点可选：1.8V、2.0V、2.5V、2.6V、2.8V、3.0V、3.5V、4.0V。
 - 内置低压检测电路（LVD），8个检测点可选：2.2V、2.4V、2.5V、2.7V、2.9V、3.1V、3.65V、4.5V。
 - 内置低功耗低压复位/检测电路（LPLVD），8个检测点可选：2V、2.2V、2.5V、2.8V、3V、3.5V、4V、4.5V。停机模式（Stop）下可用。
- **时钟系统**
 - 内置32KHz低频RCL。
 - 内置16MHz高精度RCH，精度±1.5%，T_A=-40°C~+105°C。
 - 支持外部输入外部高频振荡4~16MHz，或者外部低频振荡32.768KHz，两者复用同一组管脚，由信息区配置，默认为32.768KHz振荡。
 - 系统时钟分频：16/8/4/2/1/0.5/0.25MHz。
 - CPU最高主频为16MHz，16MHz@4.0~5.5V；8MHz@2.8~5.0V；4MHz@2.0~5.0V；Flash访问时钟周期数根据时钟频率和电压配置。
- **输入/输出**
 - 最大支持10个I/O（DFN12封装）、18个I/O（TSSOP20封装）或者22个I/O（SSOP24封装）。
 - 每个I/O都可设置成4种模式：悬空输入/上拉输入/推挽输出/开漏输出。
 - I/O驱动能力和斜率可调节。
 - P0/P1/P2均具有键盘中断唤醒功能。中断极性可设。
 - 4路外部中断输入，覆盖所有引脚，中断极性可设。
- **串行通信口**
 - 2路UART通讯口，可配置高精度波特率及同步工作模式。
 - 1路I2C，支持100Kbps和400Kbps传输速率。支持Stop模式下的地址匹配和系统唤醒。
 - 1路SPI通讯口，最高支持8M数据传输速率@MCLK=16MHz。

- **定时器**

- 2 个 16 位定时器 (T0、T1)，兼容传统 MCS51 功能。且 T0 支持方波输出，T1 支持 PWM 输出。
- 1 个带捕获功能的 16 位定时器 T2，支持 4 路捕获通道，支持 1 对互补 PWM 波输出，占空比可以任意配置，支持死区控制。
- 1 个高级控制定时器 (T3)：16 位精度，支持 4 路捕获通道，4 对互补 PWM 输出，支持刹车和死区控制。
- 1 个 8 位 WT 定时器，可产生四种频率蜂鸣信号：8K/4K/2K/1KHz，支持定时自动唤醒系统。
- 内置独立看门狗 (IWDG) 和窗口看门狗 (WWDG)。

- **模拟模块**

- 2 路轨到轨的模拟比较器 (ACMP)，内置 16 级电阻分压参考电平，内置基准电压可被选为电阻分压源。
- 内置 16 通道的 12 位精度 ADC，支持内部 OPA 输出，V_{BG} 电压和 V_{TS} 采样，支持外部 13 路外部信号采样。最高采样频率 1Mbps@4.5V，支持外部引脚触、定时器触发等多种工作模式。
- 内置 10 位精度 DAC。
- 内置 2 个轨到轨的运算放大器 OPA，内置调零功能，支持多种工作模式：固定放大模式 (25/50 倍)，自定义放大模式。
- 内置温度传感器 (V_{TS})，精度 4mV/°C。

- **工作模式**

- 正常工作 (Run) 模式。
- 休眠 (Sleep) 模式。
- 停机 (Stop) 模式。

- **工作温度**

- 环境温度：-40°C~+105°C。

- **NN 预驱模块特性**

- 高端悬浮自举电源设计，耐压高达 260V
- 集成三路独立半桥驱动
- 适应 5V、3.3V 输入电压
- 最高频率支持 500KHz
- 低端 VCC 电压范围 7V-20V
- 输出电流能力 IO+0.8A/-1.2A
- VCC 和 VB 带欠压保护
- 内建死区控制电路
- 自带闭锁功能，彻底杜绝上、下管输出同时导通
- HIN 输入通道高电平有效，控制高端 HO 输出
- LIN 输入通道高电平有效，控制低端 LO 输出

- **NP 预驱模块特性**

- 电源电压范围：8.0-40.0V
- 兼容 3.3/5/15V 输入逻辑
- 驱动三相 P+N 独立半桥
- 驱动电流：+300mA/-60mA (typ.)
- 输出栅极电压为 10V
- 集成死区时间：50ns (typ.)
- 集成过温保护功能
- 集成 5V/30mA LDO

● LCM08F18G(H)系列产品选型表

型号	处理器	存储器							定时器			模拟模块					串行通信			
		Flash ROM(Byte)	EEPROM(Byte)	RAM(Byte)	预驱	封装	I/O数	最高工作频率	电压范围	8/16/32位定时器	IWDG	WWDG	ADC	DAC	OPA	模拟比较器	内置温度传感器VTS	UART	SPI	IIC
LCM08F18G(H)S24	8位	16K	256	1K	-	SSOP24	22	16MHZ	1.8-5.5V	4x16bit	√	√	12bit x 10ch	1 x 10bit	2	√	√	2	1	1
LCM08F18G(H)T20	8位	16K	256	1K	-	TSSOP20	18	16MHZ	1.8-5.5V	4x16bit	√	√	12bit x 10ch	1 x 10bit	1	√	√	2	1	1
LCM08F18G(H)D12	8位	16K	256	1K	-	DFN12	10	16MHZ	1.8-5.5V	4x16bit	√	√	12bit x 5ch	1 x 10bit	1	√	√	2	1	1
LCP018BK32EU8(7)	8位	16K	256	1K	NN	QFN32	16	16MHZ	1.8-5.5V	4x16bit	√	√	12bit x 10ch	1 x 10bit	2	√	√	2	1	1
LCP018AH31XS8(7)	8位	16K	256	1K	NP	SSOP24	13	16MHZ	1.8-5.5V	4x16bit	√	√	12bit x 10ch	1 x 10bit	2	√	√	2	1	1

注：1. LCM08F18G 与 LCM08F18H 在 ADC 模块上存在差异，详情可见用户手册第 20 章 ADC 控制器。

2. LCP018BK32EU8、LCP018AH31XS8 采用的合封 MCU 为 LCM08F18G，LCP018BK32EU7、LCP018AH31XS 使用的合封 MCU 为 LCM08F18H，差异如注 1 描述。

目录

1. 产品描述.....	5
2. 引脚描述.....	9
2.1 引脚封装.....	9
2.2 引脚复用.....	11
2.3 引脚功能.....	14
3. 封装尺寸.....	18
4. 电气特性.....	22
4.1 LCM08F18G(H)系列特性.....	22
4.1.1 绝对最大值.....	22
4.1.2 推荐工作条件.....	23
4.1.3 直流电气特性.....	23
4.2 LCP018BK32EU8(7)预驱特性.....	27
4.2.1 极限参数.....	27
4.2.2 典型参数.....	27
4.3 LCP018AH31XS8(7)预驱特性.....	28
4.3.1 绝对最大额定值 (TA=25°C).....	28
4.3.2 推荐工作范围 (TA=25°C).....	28
4.3.3 电气特性(VCC= 24.0V, CL=1000pF, TA=25°C).....	29
4.3.4 动态电特性(VCC= 24.0V, CL=1000pF, TA=25 °C).....	29
5. 命名规则.....	31
5.1 LCM08F18G(H)系列命名规则.....	31
5.2 LCP018 系列命名规则.....	32
6. 历史版本.....	33

1. 产品描述

LCM08F18G(H)系列芯片是一款集成前端模拟信号处理的增强型 8 位 8051 内核微控制器(1T 工作模式), 指令集与标准的 80C51 完全兼容, 整体框图如图 1 所示。

LCP018BK32EU8(7)集成了三相独立半桥驱动模块, 可直接驱动 6 个 N 型 MOSFET, 整体框图如图 2 所示; LCP018AH31XS8(7)集成 3 个独立 PMOS 和 3 个 NMOS 栅极驱动模块, 整体框图如图 3 所示; LCM08F18G(H)S24、LCM08F18G(H)T20、LCM08F18G(H)D12 均为未集成驱动模块的 MCU 型号。

LCM08F18G(H)内置 16K 的 Flash 用于存储程序代码 (APROM), 256 字节 E2PROM 用于保存用户特定配置信息, 这两个区域支持在应用编程 (IAP) 功能, 即用户可在程序中配置程序区和 E2PROM 区。APROM 区还可划出 2K 区域, 作为引导代码区域 (LDROM), 该区域一旦划定以后, 和 APROM 区域均具有独立的地址空间、中断向量表, 任何时刻 CPU 只能工作在一个区域, 但可以通过 IAP 相互读写, LDROM 区通常存放用于系统编程 (ISP) 的引导代码 (Boot Code), 串口通常作为 ISP 编程的通讯接口。为了方便烧录和校验, 整个 Flash 区域支持两线 ICP 烧录 (在电路烧录), 并和调试接口复用。可通过加密位对 Flash 加密, 保障代码的安全。此外, LCM08F18G(H)还内置 256 字节 SRAM、768 字节 XRAM 及 256 字节 E2PROM, 最多可达 22 个标准管脚, 调试时钟引脚与 Reset 复用, 调试与下载程序只需占用 2 个引脚。

LCM08F18G(H)提供了丰富的功能模块, 包括:两个标准 16 位定时器 T0/T1, 兼容传统 MCS51 功能, T0 支持方波输出, T1 支持 PWM 输出。一个带有 4 路捕获功能和 1 对互补 PPG 输出功能的 16 位定时器 T2, 支持死区控制。一个高级定时器 T3 (Advanced Timer), 支持 4 通道捕获功能, 4 对互补 PWM 输出, 支持死区控制和其它模块的灵活同步。一个独立看门狗 (IWDT) 和一个窗式看门狗 (WWDT)。1 个 8 位 WT 定时器, 可产生 8K/4K/2K/1KHz 四种频率蜂鸣信号, 支持系统的低功耗自动唤醒。两个标准串行口 (UART), 支持波特率的灵活配置和同步工作模式。2 个内置低失调运算放大器 OPA, 支持 25/50 倍固定放大和用户的自定义放大。一个 SPI, 一个 I2C, 一个 16 通道的 12 位 ADC 和一个 DAC。支持 4 路外部中断和键盘 (KBI) 中断, 全引脚覆盖。

LCM08F18G(H)支持 3 组时钟源输入, 最高工作频率 16MHz, 所有时钟源支持软件切换立即生效 (on-the-fly)。3 组时钟源包括: 外部晶振(支持高低晶振), 32KHz 内部 RCL 振荡时钟和精度为 $\pm 1.5\%$ 的 16MHz 内部高频时钟。LCM08F18G(H)提供多个电源检测模块, 支持上电复位、低压复位、低压检测, 以及专门的低功耗低压检测模块, 用于停机 (Stop) 模式下, 电源电压的检测。

LCM08F18G(H)可运行在三种工作模式: 正常工作 (Run) 模式、休眠 (Sleep) 模式和停机 (Stop) 模式。正常工作模式时, 可以通过调节工作频率、关闭空闲模块等方式减少系统功耗。休眠 (Sleep) 模式时, 芯片主时钟关闭, 处理器停止运行但部分功能模块仍能够正常工作。停机 (Stop) 模式下芯片全部时钟关闭确保芯片功耗达到最低。高能效、丰富的功能模块使 LCM08F18G(H)可以灵活用于各种家电产品、无线充电、马达控制等应用场合。

LCM08F18G(H)整体框图如下：

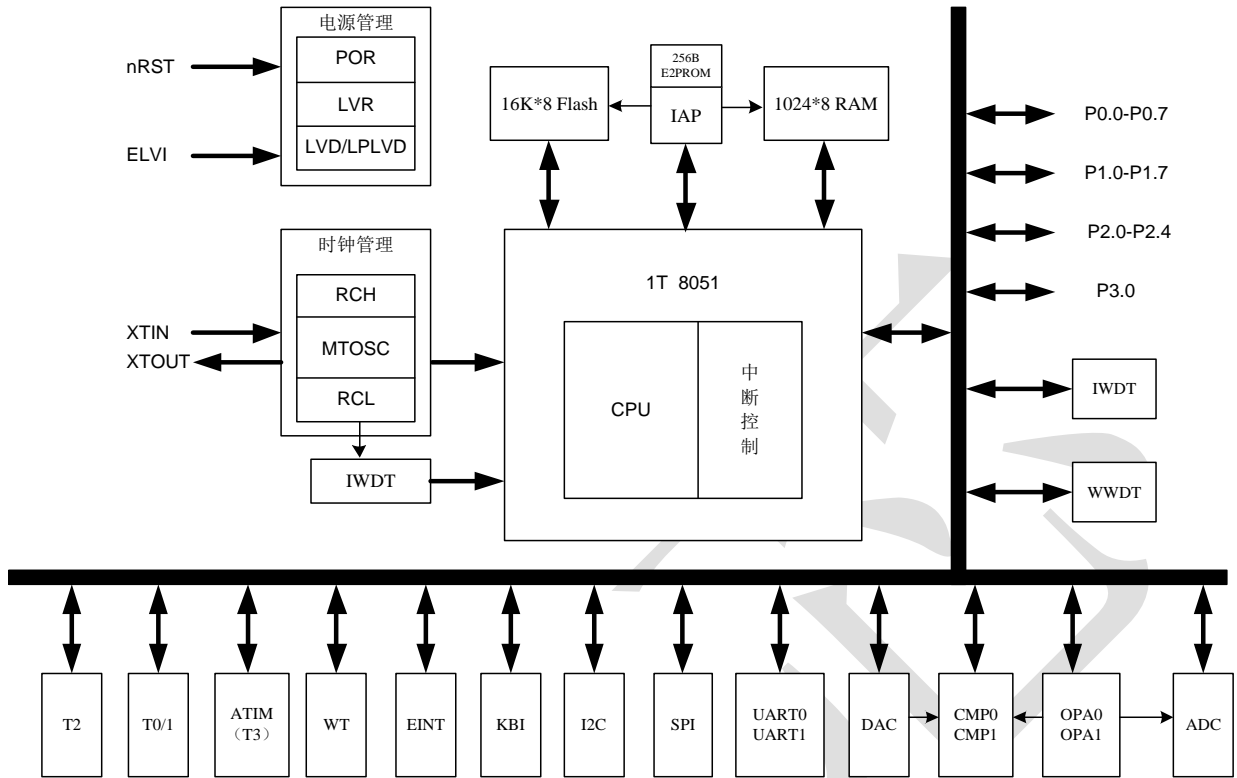


图 1 LCM08F18G(H)整体框图

LCP018BK32EU8(7)整体框图如下：

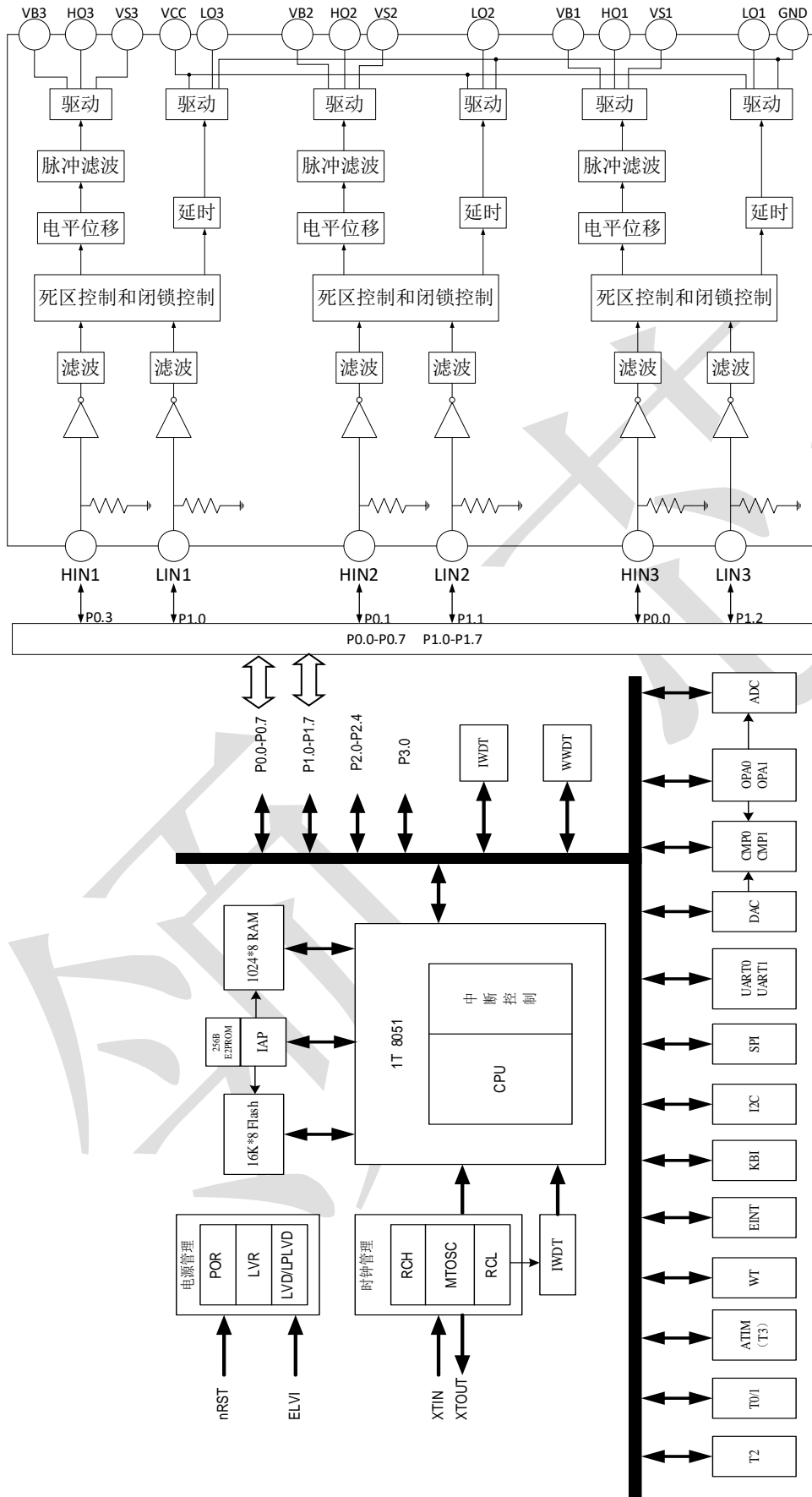


图 2 LCP018BK32EU8(7)整体框图

LCP018AH31XS8(7)整体框图如下:

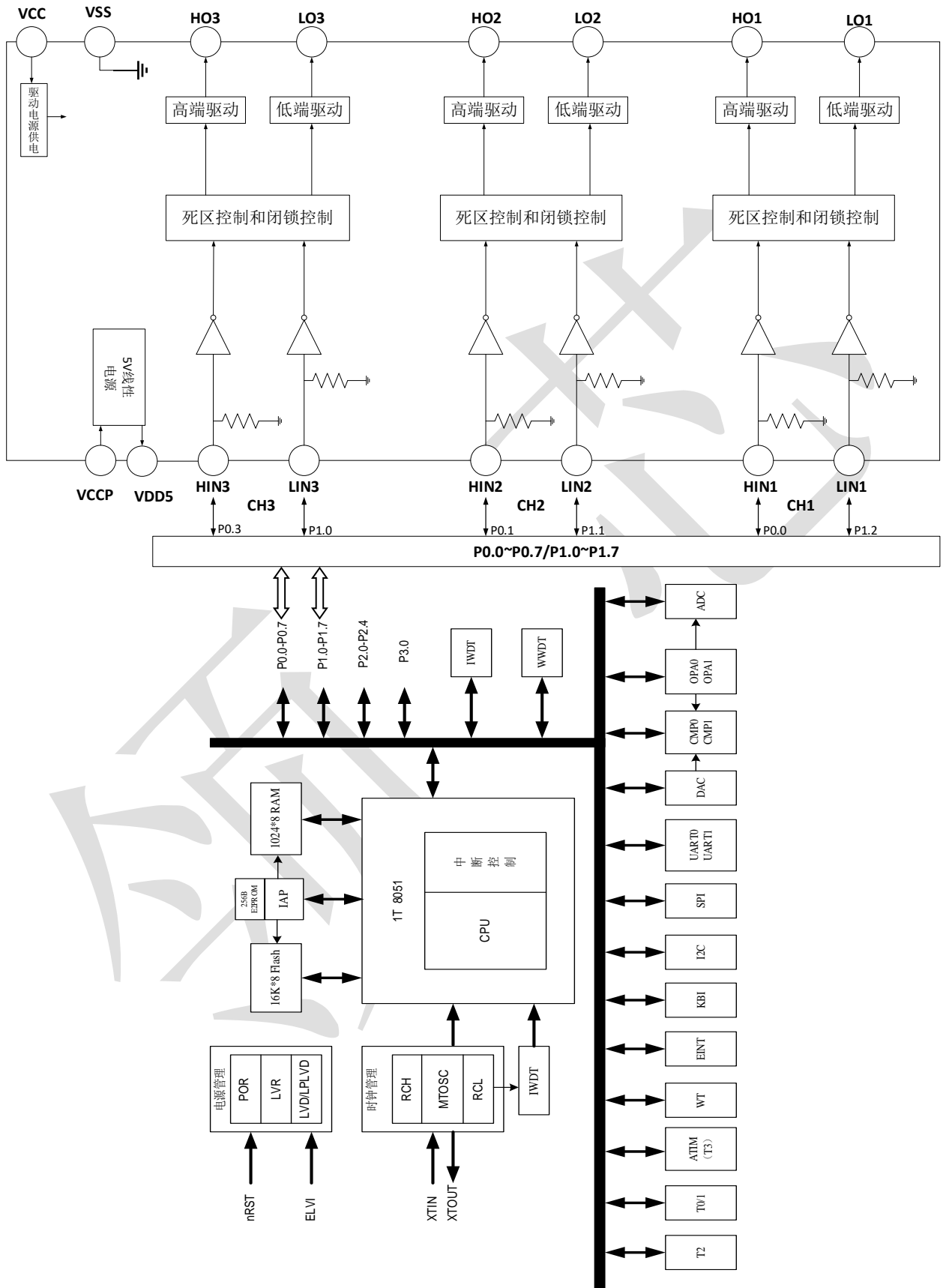


图 3 LCP018AH31XS8(7)框图

2. 引脚描述

2.1 引脚封装

LCM08F18G(H)T20 (TSSOP20 封装)

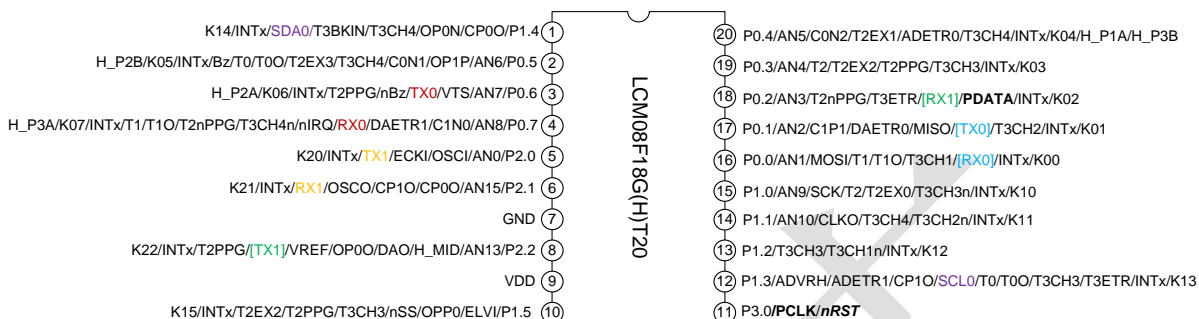


图 4 LCM08F18G(H)T20

LCM08F18G(H)S24 (SSOP24 封装)

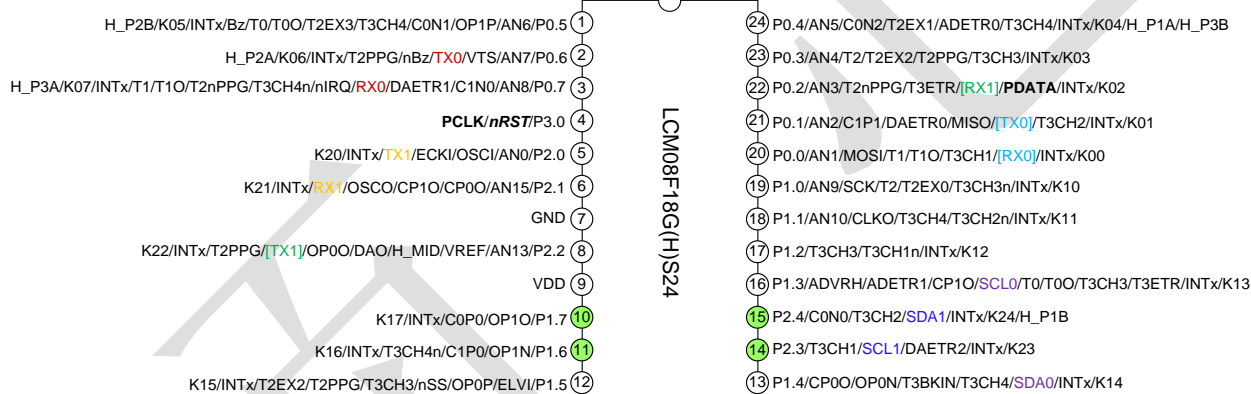


图 5 LCM08F18G(H)S24

LCM08F18G(H)D12 (DFN12 封装)

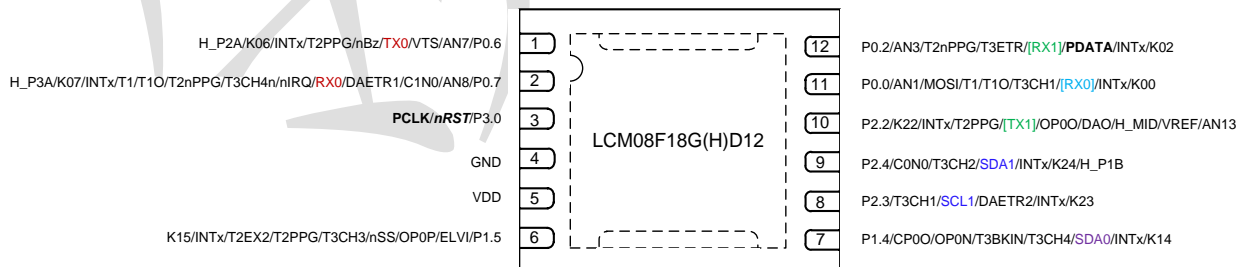


图 6 LCM08F18G(H)D12

LCP018BK32EU8(7) (QFN32 封装)

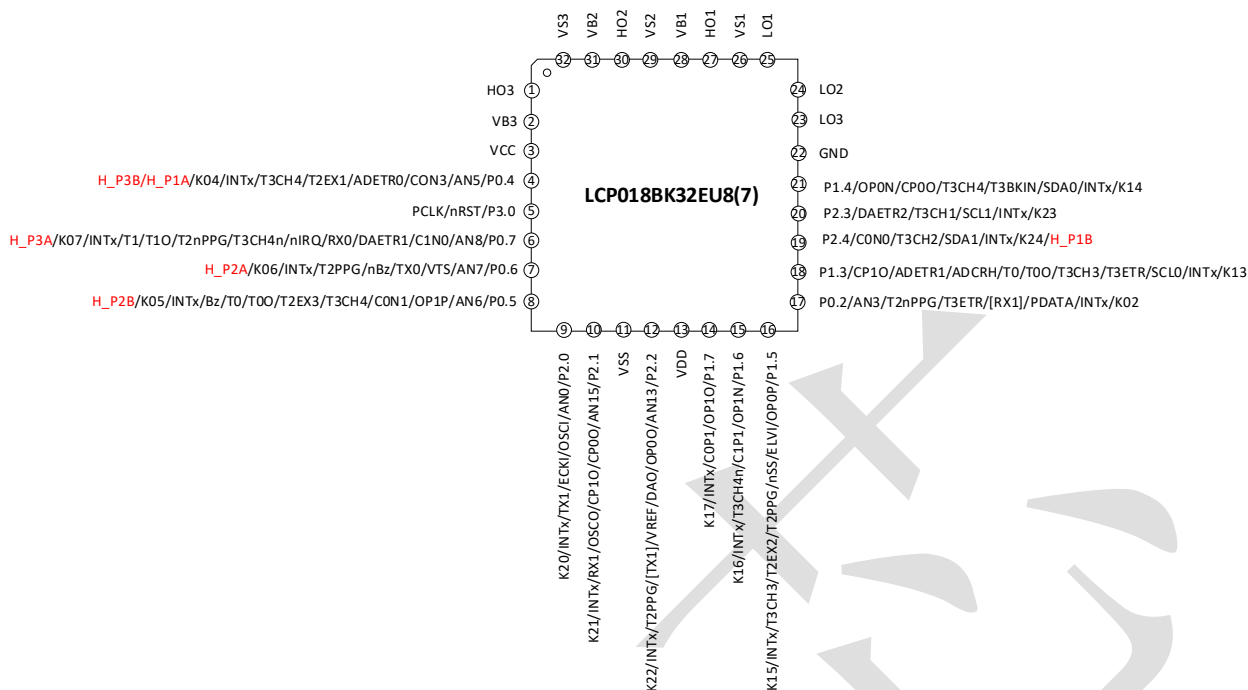


图 7 LCP018BK32EU8(7)

LCP018AH31XS8(7) (SSOP24 封装)

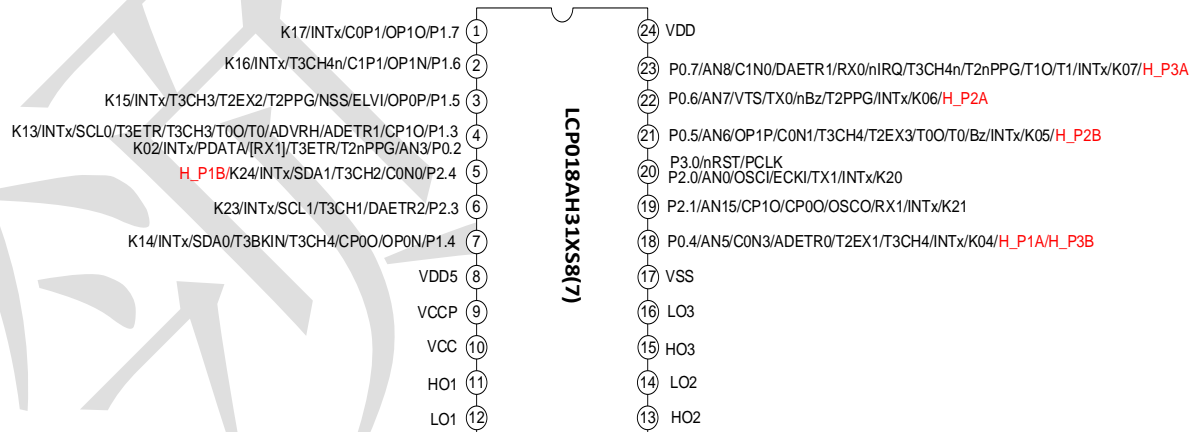


图 8 LCP018AH31XS8(7)

2.2 引脚复用

表 1 引脚复用

I/O	驱动能力 ^{注1} (mA) @3.3V		系统	定时器 0/1/2 /WT	高级 定时器 (T3)	键盘 中断	通信接 口	外部 中断	OPA	比较器	ADC /DAC	BMEF
	DS =0	DS =1										
P0.0	2	16	--	T1/T1O	T3CH1	KI00	MOSI/ RX0	INT0/ INT1/ INT3	--	--	AD1	--
P0.1	2	16	--	--	T3CH2	KI01	MISO/ TX0	INT0/ INT1/ INT3	--	C1P3	AD2/ DACETR0	--
P0.2	2	16	PDAT	T2nPWM	ETR	KI02	[RX1]	INT0/ INT1/ INT3	--	--	AD3	--
P0.3	2	16	--	T2/T2EX2 /T2PWM	T3CH3	KI03	--	INT0/ INT1/ INT3	--	--	AD4	--
P0.4	2	8	--	T2EX1	T3CH4	KI04	--	INT0/ INT1/ INT3	--	C0N3	AD5/ ADCETR0	H_P1A/ H_P3B
P0.5	2	8	--	T0/T0O/ T2EX3/BZ	T3CH4	KI05	--	INT0/ INT1/ INT3	OP1P	C0N1	AD6	H_P2B
P0.6	2	8	VTS	T2PWM/ nBUZ	--	KI06	TX0	INT0/ INT1/ INT3	--	--	AD7	H_P2A
P0.7	2	8	--	T1/T1O/ T2nPWM/ nIRQ	T3CH4n	KI07	RX0	INT0/ INT1/ INT3	--	C1N0	AD8/ DACETR1	H_P3A
P1.0	2	16	--	T2/T2EX0	T3CH3n	KI10	SCK	INT1/ INT3	--	--	AD9	--
P1.1	2	16	CLKO	--	T3CH4/ T3CH2n	KI11	--	INT1/ INT3	--	--	AD10	--
P1.2	2	16	--	--	T3CH3/ T3CH1n	KI12	--	INT1/ INT3	--	--	--	--
P1.3	2	16	ADVR H	T0/T0O	T3CH3 /ETR	KI13	SCL	INT1/ INT3	--	CP10	ADCETR1	--
P1.4	2	16	--	--	T3CH4 /TBRK	KI14	SDA	INT1/ INT3	OP0 N	CP00	--	--
P1.5	2	16	ELVI	T2EX2/ T2PWM	T3CH3	KI15	NSS	INT1/ INT3	OP0P	--	--	--

P1.6	2	8	--	--	T3CH4n	KI16	--	INT1/ INT3	OP1 N	C1P1	--	--
P1.7	2	8	--	--	--	KI17	--	INT1/ INT3	OP1 O	C0P1	--	--
P2.0	2	8	OSCI /CKI	--	--	KI20	TX1	INT1/ INT2/ INT3	--	--	AD0	--
P2.1	2	8	OSC O	--	--	KI21	RX1	INT1/ INT2/ INT3	--	CP0O/ CP1O	AD15	--
P2.2	2	8	VREF	T2PWM	--	KI22	[TX1]	INT1/ INT2/ INT3	OP0 O	--	AD13/ DACO	H_MID
P2.3	2	16	--	--	T3CH1	KI23	SCL	INT1/ INT2/ INT3	--	--	DACETR2	--
P2.4	2	16	--	--	T3CH2	KI24	SDA	INT1/ INT2/ INT3	--	C0N0	--	H_P1B
P3.0	2	8	RST/ PCLK	--	--	--	--	--	--	--	--	--
VDD	--	--	VDD	--	--	--	--	--	--	--	--	--
VSS	--	--	VSS	--	--	--	--	--	--	--	--	--
NN 预驱引脚												
HO1	--	--	--	--	--	--	--	--	--	--	高端驱动输出 1	
HO2	--	--	--	--	--	--	--	--	--	--	高端驱动输出 2	
HO3	--	--	--	--	--	--	--	--	--	--	高端驱动输出 3	
LO1	--	--	--	--	--	--	--	--	--	--	低端驱动输出 1	
LO2	--	--	--	--	--	--	--	--	--	--	低端驱动输出 2	
LO3	--	--	--	--	--	--	--	--	--	--	低端驱动输出 3	
VB1	--	--	--	--	--	--	--	--	--	--	高端悬浮电源 1	
VB2	--	--	--	--	--	--	--	--	--	--	高端悬浮电源 2	
VB3	--	--	--	--	--	--	--	--	--	--	高端悬浮电源 3	
VS1	--	--	--	--	--	--	--	--	--	--	高端悬浮地 1	
VS2	--	--	--	--	--	--	--	--	--	--	高端悬浮地 2	
VS3	--	--	--	--	--	--	--	--	--	--	高端悬浮地 3	
VCC	--	--	--	--	--	--	--	--	--	--	预驱电源供电	
GND	--	--	--	--	--	--	--	--	--	--	预驱模拟电源	
NP 预驱引脚												
VDD5	--	--	--	--	--	--	--	--	--	--	LDO 输出电压脚，外接电容	
VCCP	--	--	--	--	--	--	--	--	--	--	LDO 供电电源，加限流电阻后可与 VCC 短接	
VCC	--	--	--	--	--	--	--	--	--	--	预驱供电电源	

HO1	--	--	--	--	--	--	--	--	--	高端驱动输出 1
LO1	--	--	--	--	--	--	--	--	--	低端驱动输出 1
HO2	--	--	--	--	--	--	--	--	--	高端驱动输出 2
LO2	--	--	--	--	--	--	--	--	--	低端驱动输出 2
HO3	--	--	--	--	--	--	--	--	--	高端驱动输出 3
LO3	--	--	--	--	--	--	--	--	--	低端驱动输出 3
VSS	--	--	--	--	--	--	--	--	--	地

- 注：**
1. 该驱动能力以 3.3V 标准设计，5V 电压下可以达到更高的驱动能力，实际驱动能力请参考电气特性。
 2. 所有 I/O 的驱动能力都可以调节，请寄存器 GPIO_DS0~GPIO_DS3 的描述。
 3. 所有 I/O 的跳转 Rate 均可以按组设置，当使能 SlewRate 以后，可以减少 PAD 干扰，请参见 GPIO_SR 寄存器描述。

2.3 引脚功能

表 2 引脚功能描述

I/O	管脚属性	管脚描述	引脚位置
端口			
P0.0-P0.7	I/O	8 位双向 I/O 口，可位操作	P0.0~P0.7
P1.0-P1.7	I/O	8 位双向 I/O 口，可位操作	P1.0~P1.7
P2.0-P2.4	I/O	5 位双向 I/O 口，可位操作	P2.0~P2.4
P3.0	I/O	1 位双向 I/O 口，可位操作	P3.0
烧录			
[PCLK]	I	编程时钟输入脚，与复位引脚复用	P3.0
[PDATA]	I/O	编程数据输入输出脚	P0.2
系统			
nRST	I	外部复位脚，低电平有效	P3.0
CLKO	O	时钟输出	P1.1
INT0	I	外部中断 0	P0.0~P0.7
INT1	I	外部中断 1	P0.0~P0.7, P1.0~P1.7, P2.0~P2.4
INT2	I	外部中断 2	P2.0~P2.4
INT3	I	外部中断 3	P0.0~P0.7, P1.0~P1.7, P2.0~P2.4
ELVI	I	低压检测外部输入电压	P1.5
VREF	O	基准电压	P2.2
OSCI	I	外部晶振输入脚	P2.0
OSCO	O	外部晶振输出脚	P2.1
CLKI	I	外部时钟输入脚	P2.0
定时器 (T0, T1, T2)			
T0	I	T0 外部计数时钟输入	P0.5, P1.3
T0O	O	T0 方波输出	P0.5, P1.3
T1	I	T1 外部计数时钟输入	P0.0, P0.7
T1O	O	T1 PWM 输出	P0.0, P0.7
T2	I	T2 外部计数时钟输入	P0.3, P1.0
T2EX0~T2EX3	I	T2 捕获输入	P0.3~P0.5, P1.0, P1.5
T2PWM	O	T2 PWM 输出	P0.3, P0.6, P1.5, P2.2
T2nPWM	O	T2 PWM 方向输出	P0.2, P0.7
nIRQ	O	WT IRQ 输出	P0.7
BUZ	O	蜂鸣器正相输出	P0.5
nBUZ	O	蜂鸣器反相输出	P0.6
KBI			
KI00~KI07	I	P0 口 8 位键盘中断	P0.0~P0.7
KI10~KI17	I	P1 口 8 位键盘中断	P1.0~P1.7
KI20~KI24	I	P2 口 5 位键盘中断	P2.0~P2.4
通信接口 (UART0/1, I2C, SPI)			
TX0	O	UART0 数据输出脚	P0.1, P0.6,

I/O	管脚属性	管脚描述	引脚位置
RX0	I	UART0 数据输入脚	P0.0, P0.7,
TX1	O	UART1 数据输出脚	P2.0,P2.2
RX1	I	UART1 数据输入脚	P0.2,P2.1
SDA0	I/O	I2C 数据输入输出脚	P1.4
SCL0	I/O	I2C 时钟输入输出脚	P1.3
SDA1	I/O	I2C 数据输入输出脚	P2.4
SCL1	I/O	I2C 时钟输入输出脚	P2.3
NSS	I/O	SPI 片选信号	P1.5
MISO	I/O	SPI 主入从出	P0.1
MOSI	I/O	SPI 主出从入	P0.0
SCK	I/O	SPI 时钟	P1.0
高级定时器 (T3)			
T3CH1	I/O	高级定时器通道 1, 可作为捕获输入 1 和 PWM1 输出;	P0.0, P2.3
T3CH1n	O	高级定时器互补通道 1, 互补 PWM1 输出;	P1.2
T3CH2	I/O	高级定时器通道 2, 可作为捕获输入 2 和 PWM2 输出;	P0.1, P2.4
T3CH2n	O	高级定时器互补通道 2, 互补 PWM2 输出;	P1.1
T3CH3	I/O	高级定时器通道 3, 可作为捕获输入 3 和 PWM3 输出;	P0.3, P1.2, P1.3, P1.5
T3CH3n	O	高级定时器互补通道 3, 互补 PWM3 输出;	P1.0,
T3CH4	I/O	高级定时器通道 4, 可作为捕获输入 4 和 PWM4 输出;	P0.4, P0.5, P1.1, P1.4
T3CH4n	O	高级定时器通道 4, 互补 PWM4 输出	P0.7, P1.6
ETR	I	高级定时器外部触发	P0.2, P1.3
TBRK	I	高级定时器刹车 (Break) 输入	P1.4
模拟比较器 (ACMP0/1)			
C0P	I	比较器 0 正端输入	P1.7
C1P	I	比较器 1 正端输入	P1.6/P0.1
C0N	I	比较器 0 负端输入	P2.4/P0.5/P0.4
C1N	I	比较器 1 负端输入	P0.7
C0O	O	比较器 0 输出	P1.4/P2.1
C1O	O	比较器 1 输出	P1.3/P2.1
ADC 模数转换			
AD0~AD15	I	AD 电压采通道	P2.0,P0.0~P0.7;;P1.0, P1.1,P2.2,P2.1
ADVRH	I/O	ADC 正电压输出管脚, 受 ADPREF 寄存器控制	P1.3
ADCETRO/ ADCETR1	I	ADC 外部触发输入引脚	P0.4, P1.3
运算放大器 (OPA0,OPA1)			
OP0P	I	放大器 0 正端输入	P1.5
OP1P	I	放大器 1 正端输入	P0.5
OP0N	I	放大器 0 负端输入	P1.4
OP1N	I	放大器 1 负端输入	P1.6
OP0O	O	放大器 0 输出端	P2.2
OP1O	O	放大器 1 输出端	P1.7



I/O	管脚属性	管脚描述	引脚位置
反向电动势输入			
H_P1A	I	反向电动势 1 端输入 A	P0.4
H_P2A	I	反向电动势 2 端输入 A	P0.6
H_P3A	I	反向电动势 3 端输入 A	P0.7
H_P1B	I	反向电动势 1 端输入 B	P2.4
H_P2B	I	反向电动势 2 端输入 B	P0.5
H_P3B	I	反向电动势 3 端输入 B	P0.4
H_MID	O	反向电动势平均值输出	P2.2
DAC 数模转换			
DACO	P	DAC 电压输出端	P2.2
DACETR0/ DACETR1/ DACETR2	I	DAC 外部触发输入引脚	P0.1, P0.7, P2.3
Power supply			
VDD	P	电源电压	
VSS	P	地	
NN 预驱模块			
HIN1	I	高端输入脚 1	P0.3
HIN2	I	高端输入脚 2	P0.1
HIN3	I	高端输入脚 3	P0.0
LIN1	I	低端输入脚 1	P1.0
LIN2	I	低端输入脚 2	P1.1
LIN3	I	低端输入脚 3	P1.2
HO1	O	高端驱动输出脚 1	
HO2	O	高端驱动输出脚 2	
HO3	O	高端驱动输出脚 3	
LO1	O	低端驱动输出脚 1	
LO2	O	低端驱动输出脚 2	
LO3	O	低端驱动输出脚 3	
VB1	P	高端悬浮电源 1	
VB2	P	高端悬浮电源 2	
VB3	P	高端悬浮电源 3	
VS1	—	高端悬浮地 1	
VS2	—	高端悬浮地 2	
VS3	—	高端悬浮地 3	
VCC	P	驱动供电电源	
GND	—	地	
NP 预驱模块			
HIN1	I	高端输入脚 1	P0.3
HIN2	I	高端输入脚 2	P0.1
HIN3	I	高端输入脚 3	P0.0



I/O	管脚属性	管脚描述	引脚位置
LIN1	I	低端输入脚 1	P1.0
LIN2	I	低端输入脚 2	P1.1
LIN3	I	低端输入脚 3	P1.2
VDD5	P	LDO 输出电压脚，外接电容	
VCCP	P	LDO 电源供电脚，可以和 VCC 短接	
VCC	P	芯片供电电源	
HO1	O	高端驱动输出脚 1	
HO2	O	高端驱动输出脚 2	
HO3	O	高端驱动输出脚 3	
LO1	O	低端驱动输出脚 1	
LO2	O	低端驱动输出脚 2	
LO3	O	低端驱动输出脚 3	
GND	—	地	

注：管脚属性这一列中，P 表示电源管脚，I/O 表示通用输入/输出脚，I 表示输入脚，O 表示输出脚。

3. 封装尺寸

TSSOP20

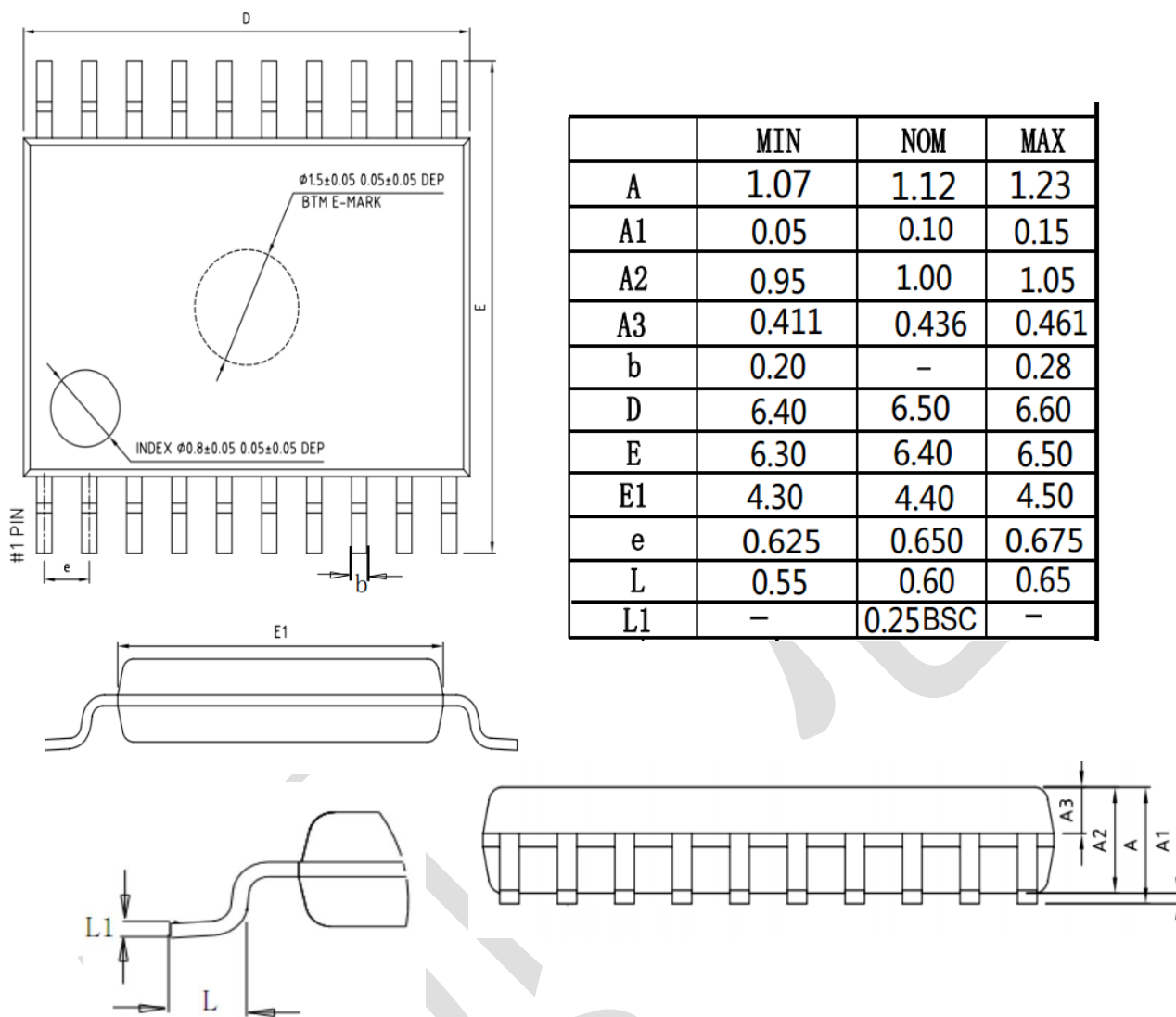


图 9 TSSOP20 外形尺寸

SSOP24

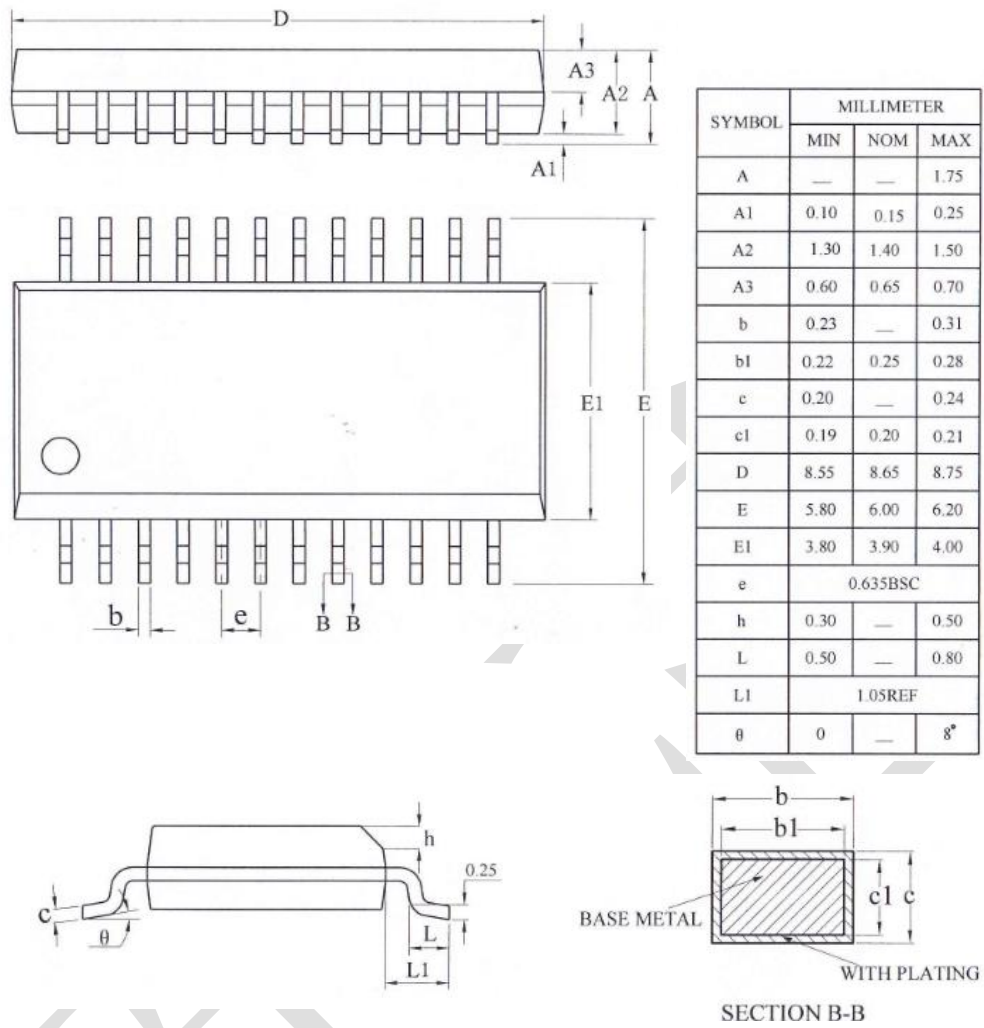
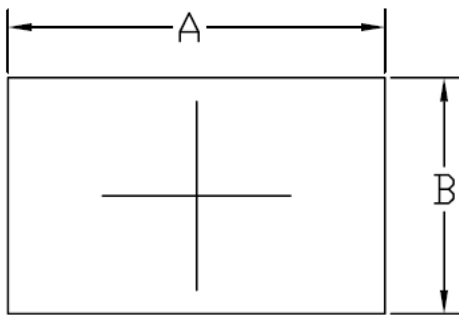


图 10 SSOP24 外形尺寸

DFN12



标注	尺寸	最小 (mm)	最大 (mm)
A		4.00 ± 0.1	
B		2.50 ± 0.1	
C		0.70	0.80
C1		0~0.050	
C2		0.203TYP	
D1		2.00TYP	
D2		2.50TYP	
E		0.200TYP	
E1		0.400TYP	
F		0.400TYP	

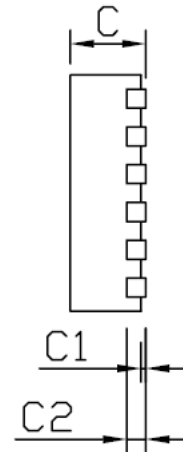
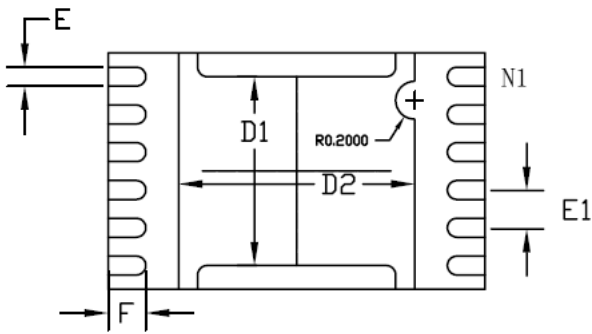


图 11 DFN12 外形尺寸

QFN32

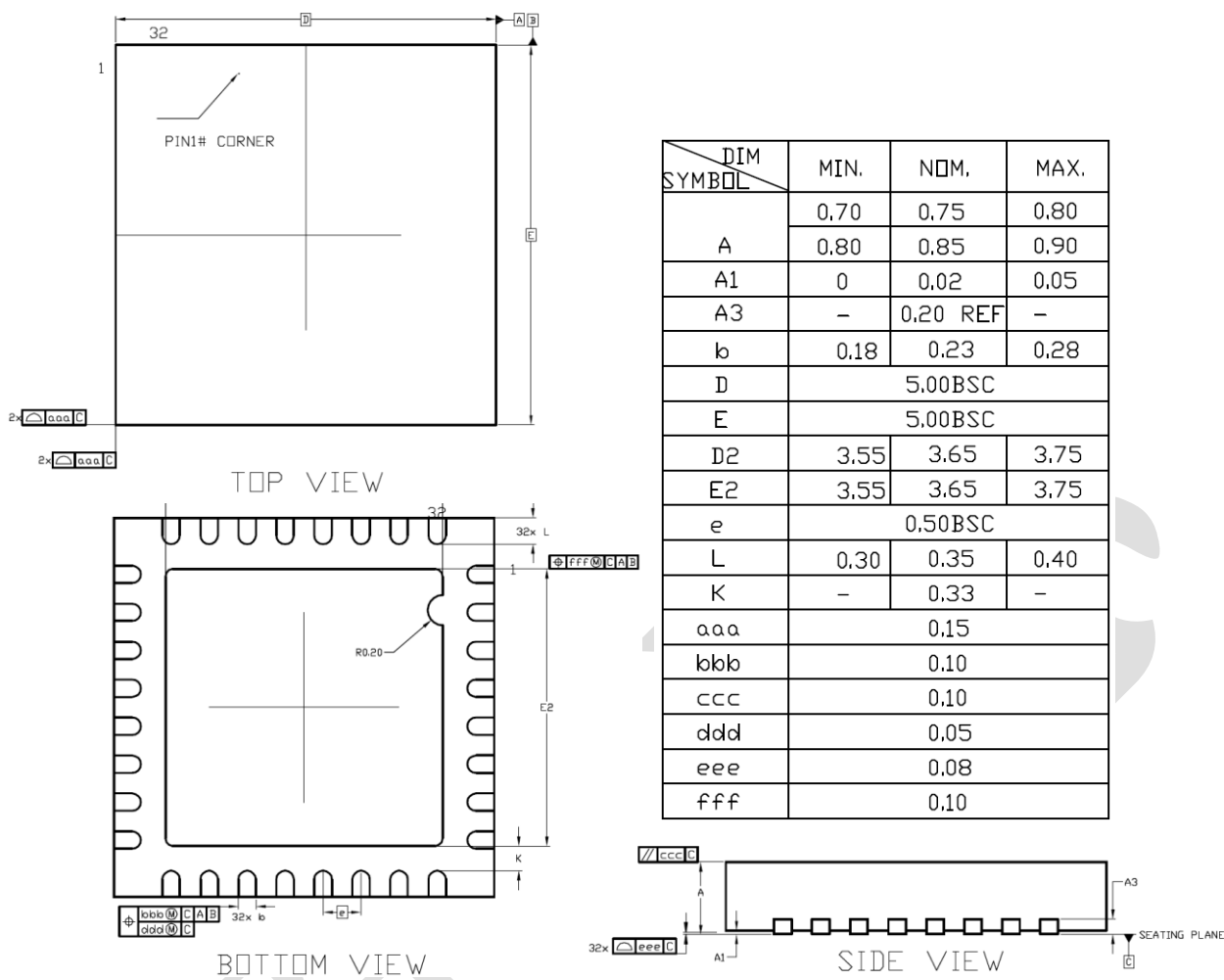


图 12 QFN32 外形尺寸

4. 电气特性

4.1 LCM08F18G(H)系列特性

4.1.1 绝对最大值

如果器件工作条件超过“绝对最大值”，就可能会对器件造成永久性损坏。这些值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其可靠性会受到影响。

表 3 电压特性

参数	符号	测试条件	最小值	典型值	最大值	单位
电源电压	V_{DD}	-	-0.3	-	5.5V	V
输入电压	V_{IN}	-	-0.3	-	$V_{DD}+0.3$	

注：所有电压都以 V_{SS} 为参考。

表 4 电流特性

参数	符号	测试条件	最小值	典型值	最大值	单位
流入 V_{DD} 的总电流	I_{VDD}	-	-	-	80	mA
流出 V_{SS} 的总电流	I_{VSS}	-	-	-	80	
管脚注入电流	I_{INJ}	$V_{IN} > V_{DD}$ 或 $V_{IN} < V_{SS}$	-4	-	4	
		$V_O > V_{DD}$ 或 $V_O < V_{SS}$	-4	-	4	
总注入电流	$\sum I_{INJ}$	-	-20	-	20	

表 5 热特性

参数	符号	测试条件	最小值	典型值	最大值	单位
环境温度	T_A	-	-40	-	105	°C
存储温度	T_{STG}	-	-55	-	125	
结温	T_J	-	-	-	125	
热阻	θ_{JA}	-	-	78	-	°C/W
总功耗	P_D	-	-	-	500	mW

表 6 ESD 保护和 Latch-up 免疫特性

参数	符号	测试条件	最小值	典型值	最大值	单位
HBM	V_{HBM}	MIL-STD-883H	± 4000	-	-	V
MM	V_{MM}	JESD22-A115	± 200	-	-	
CDM	V_{CDM}	JESD22-C101E	± 1000	-	-	
Latch-up 触发电流	I_{LAT}	JEDEC standard NO.78D 2011.11	± 100	-	-	mA
V_{DD} 过压	V_{LAT}		TBD	-	-	V

4.1.2 推荐工作条件

表 7 工作条件

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V _{DD}	-	1.8	-	5.5	V
CPU 时钟频率	F _{CPU} ^{注 1}	V _{DD} >1.8V	0	-	4	MHz
		V _{DD} >3.0V	-	-	16	
上电复位释放电压	V _{POR}	-	-	1.8	-	V
上电复位延迟时间	t _{PWRT}	-	1	20	-	ms
VDD 上升速率	S _{VDD}	确保能够产生内部上电复位信号	0.1	-	-	V/ms
RAM 保持电压	V _{DR}	T _A =-40~105°C	1.8	-	-	V

注 1: 不同电压条件下, 需要设置 Flash 的读时延

4.1.3 直流电气特性

本芯片典型工作电压 3.3V/5.0V, 除非特别指明, 否则典型值是在 VDD=3.3V、TA=25°C 条件的测试结果。直流电气特性还在不断完善中, TBD 部分将会逐步更新。

表 8 电流特性 (3.3V)

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电流	I _{Run}	MCLK=1MHz, RCH/16	-	2.0	-	mA
		MCLK=2MHz, RCH/8	-	2.4	-	
		MCLK=4MHz, RCH/4	-	3.0	-	
		MCLK=8MHz, RCH/2	-	4.8	-	
		MCLK=16MHz, RCH	-	6.6	-	
		MCLK 采用外部晶振 CRY, 工作时最小增益	-	+0.15	-	
待机电流	I _{Sleep}	MCLK=0.5MHz, RCH/32	-	0.5	-	mA
		MCLK=1MHz, RCH/16	-	0.6	-	
		MCLK=2MHz, RCH/8	-	0.68	-	
		MCLK=4MHz, RCH/4	-	0.77	-	
		MCLK=8MHz, RCH/2	-	1.0	-	
		MCLK=16MHz, RCH	-	1.4	-	
		MCLK 采用外部晶振 CRY, 工作时最小增益	-	+0.15	-	uA
停机电流	I _{Stop}	所有模块关闭	-	0.3	-	uA

注: 测量电流特性时遵循下列条件:

- * 所有 IO 都设置成输出低电平, 无负载, 对 SRAM 进行循环访问。
- * 除非特别指明, 所有外设都关闭。

表 9 电流特性 (5V)

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电流	I _{Run}	MCLK=1MHz, RCH/16	-	3.5	-	mA
		MCLK=2MHz, RCH/8	-	4.0	-	
		MCLK=4MHz, RCH/4	-	5.0	-	
		MCLK=8MHz, RCH/2	-	7.5	-	

参数	符号	测试条件	最小值	典型值	最大值	单位
		MCLK=16MHz, RCH	-	10.5	-	
		MCLK 采用外部晶振 CRY, 工作时最小增益	-	+0.17	-	
待机电流	I _{sleep}	MCLK=0.5MHz, RCH/32	-	0.75	-	mA
		MCLK=1MHz, RCH/16	-	0.95	-	
		MCLK=2MHz, RCH/8	-	1.0	-	
		MCLK=4MHz, RCH/4	-	1.2	-	
		MCLK=8MHz, RCH/2	-	1.57	-	
		MCLK=16MHz, RCH	-	2.25	-	
		MCLK 采用外部晶振 CRY, 工作时最小增益	-	+0.17	-	uA
停机电流	I _{stop}	所有模块关闭	-	0.4	-	uA

注：测量电流特性时遵循下列条件：

- * 所有 IO 都设置成输出低电平，无负载。
- * 除非特别指明，所有外设都关闭。

表 10 I/O 特性

参数	符号	测试条件	最小值	典型值	最大值	单位		
高电平输入电压	V _{IH}	所有 I/O	0.4*V _{DD}	-	V _{DD}	V		
低电平输入电压	V _{IL}	所有 I/O	-	-	0.3*V _{DD}	V		
输入迟滞	V _{HYS}	所有 I/O	-	TBD	-	mv		
输出管脚拉电流	I _{OH}	V _{DD} =3.3V, V _{OH} =0.7*V _{DD}	弱驱动 (DS=0)	T0 类型 ^{注1}	-	4.5	-	mA
				T4 类型	-	4.5	-	mA
				T8 类型	-	4.5	-	mA
			强驱动 (DS=1)	T0 类型	-	11	-	mA
				T4 类型	-	11	-	mA
				T8 类型	-	20	-	mA
		V _{DD} =5V, V _{OH} =0.7*V _{DD}	弱驱动 (DS=0)	T0 类型	-	9	-	mA
				T4 类型	-	9	-	mA
				T8 类型	-	9	-	mA
			强驱动 (DS=1)	T0 类型	-	20	-	mA
				T4 类型	-	25	-	mA
				T8 类型	-	45	-	mA
输出管脚灌电流	I _{OL}	V _{DD} =3.3V, V _{OL} =0.3*V _{DD}	弱驱动 (DS=0)	T0 类型	-	4.7	-	mA
				T4 类型	-	4.7	-	mA
				T8 类型	-	4.7	-	mA
			强驱动 (DS=1)	T0 类型	-	16	-	mA
				T4 类型	-	16	-	mA
				T8 类型	-	60	-	mA
		V _{DD} =5V, V _{OL} =0.3*V _{DD}	弱驱动 (DS=0)	T0 类型	-	9	-	mA
				T4 类型	-	9	-	mA
				T8 类型	-	9	-	mA
			强驱动	T0 类型	-	30	-	mA

参数	符号	测试条件		最小值	典型值	最大值	单位	
			(DS=1)	T4 类型	-	30	-	mA
				T8 类型	-	90	-	mA
总电流	I_{total}	-	所有端口	-	TBD	-	mA	
端口内置上拉电阻	R_{pu}	$V_{IN}=0V$	T0 类型	-	20	-	k Ω	
			T4 类型	-	30	-		
			T8 类型	-	30	-		
端口输入漏泄电流 (高温)	I_{IL}	$V_{SS} < V_{PIN} < V_{DD}$, $T_A=85^\circ C$		-	± 20	± 100	nA	
滤波宽度	$T_{PW}(I/O)$	外部复位脚		8	10	23	us	

注 1: T0 类型为与 RST 复用的 I/O(P3.0); T4,T8 I/O 功能相同, 其中 T8 为强驱动 I/O: P0.0, P0.1, P0.3, P1.0, P1.1, P1.2, P1.5

表 11 系统监控与复位特性

参数	符号	测试条件	最小值	典型值	最大值	单位
带隙基准电压	V_{BG}	1.8~5.5V, -10~85 $^\circ C$	1.24	1.25	1.26	V
		1.8~5.5V, 其他温度	1.21	1.25	1.29	
低压复位电压(LVR)	V_{LVR}	LVRS=000	-	1.8	-	V
		LVRS=001	-	2.0	-	
		LVRS=010	-	2.5	-	
		LVRS=011	-	2.6	-	
		LVRS=100	-	2.8	-	
		LVRS=101	-	3.0	-	
		LVRS=110	-	3.5	-	
LVR 释放迟滞电压	$V_{HYS(LVR)}$	-	-	100	-	mV
LVR 模块工作电流	I_{LVR}	SLEEP 模式开启	-	20	-	uA
LVD 检测电压	V_{LVD}	LVLS= 000	-	2.2	-	V
		LVLS= 001	-	2.4	-	
		LVLS= 010	-	2.5	-	
		LVLS= 011	-	2.7	-	
		LVLS= 100	-	2.9	-	
		LVLS= 101	-	3.1	-	
		LVLS= 110	-	3.65	-	
LVD 释放迟滞电压	$V_{HYS(LVD)}$	-	100	-	200	mV
LVD 模块工作电流	I_{LVD}	SLEEP 模式开启	-	40	-	uA
低功耗低压检测 (LPLVD)	V_{LVD}	LPLVDSET=000	-	2	-	V
		LPLVDSET=001	-	2.2	-	
		LPLVDSET=010	-	2.5	-	
		LPLVDSET=011	-	2.8	-	
		LPLVDSET=100	-	3.0	-	

参数	符号	测试条件	最小值	典型值	最大值	单位
		LPLVDSET=101	-	3.5	-	
		LPLVDSET=110	-	4	-	
		LPLVDSET=111	-	4.5	-	
LPLVD 释放迟滞电压	V _{HYS(LPLVD)}	-	100	-	270	
LVD 模块工作电流	I _{LPLVD}	Stop 模式下开启 LPLVD	-	2	-	uA

表 12 模拟比较器特性

参数	符号	测试条件	最小值	典型值	最大值	单位
典型值工作条件为 V _{DD} =3.3V, 温度=25°C, V _{cm} =V _{DD} /2						
输入失调电压* (CPP 上升沿)	V _{os}	-	-10	0	10	mV
输入共模电压	V _{cm}	响应时间<160ns	0	-	V _{DD}	V
共模抑制比	CMRR	室温 25°C	-	1	-	mV/V
比较器迟滞电压	V _{hyster}		-	15	-	mV
启动延迟时间	T _{str}		-	0.5	1	us
响应时间	上升沿	VDD 做分压电阻基准	-	100	200	ns
	下降沿		-	100	200	ns
工作电流	I _{cmp}	-	-	25	35	uA
CVREF 稳定时间	T _{scvr}	-	-	1	-	us

表 13 振荡与时钟特性

参数	符号	测试条件	最小值	典型值	最大值	单位
经过校准的 RCH 频率	F _{RCH}	1.8~5.5V, -10~50°C	15.8	16	16.2	MHz
		1.8~5.5V, -40~105°C	15.7	16	16.25	
RCH 工作电流	I _{RCH}	5.0V, 25°C	-	100	300	uA
RCL 频率	F _{RCL}	1.8~5.5V, -40~105°C	28	32	36	KHz
RCL 工作电流	I _{RCL}	-	-	0.4	-	uA

表 14 ADC 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
ADC 工作电压	V _{avdd}	1.8~5.5V, -40~105°C	2.0 ^{注1}	-	-	V
ADC 工作电流	I _{ADC}	5.0V, 25°C	-	1.5	-	mA
ADC 采样电压	V _s	-	5 ^{注2}	-	VREF	V
ADC 分辨率	N _R	-	12			位
ADC 采样率	V _{ain}	-	-	500	1000 ^{注3}	KSPS
ADC 使能时间	T _{adcen}	-	-	10	-	uS
DNL(Differential non-linearity error)	DNL	-	-	3	-	LSB
INL(Integral non-linearity error)	INL	-	-	+/-3	-	LSB
OE (Offset Error)	OE	-	-	+/-2	-	LSB

注 1: 当电压低于 2.7V 时, 建议采用 VDD 作为参考电压, 内部参考电压最低为 2.5V

注 2: 5mV 分辨精度样片要求 MCU 处理 Sleep 状态, 量产片正常工作模式即可

注 3: 分辨率降低到 10 位

4.2 NN 预驱（适用于 LCP018BK32EU8(7)）

4.2.1 极限参数

表 15 NN 预驱极限参数表

参数	符号	测试条件	最小值	最大值	单位
自举高端 VB 电源	VB1、VB2、VB3	-	-0.3	280	V
高端悬浮地端	VS1、VS2、VS3	-	VB-25	VB+0.3	V
高端输出	HO1、HO2、HO3	-	VS-0.3	VB+0.3	V
低端输出	LO1、LO2、LO3	-	-0.3	VCC+0.3	V
电源	VCC	-	-0.3	25	V
高通道逻辑信号输入电平	HIN1、HIN2、HIN3	-	-0.3	VCC+0.3	V
低通道逻辑信号输入电平	LIN1、LIN2、LIN3	-	-0.3	VCC+0.3	V
环境温度	T _A	-	-40	125	°C
储存温度	T _{STG}	-	-55	150	°C
结温	T _J	T=10s	-	300	°C

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

4.2.2 典型参数

无另外说明，在 T_A=25°C，VCC=12V，C_L=1nF 条件下。

表 16 NN 预驱典型参数表

参数	符号	测试条件	最小值	典型值	最大值	单位
电源	VDD	-	5	12	20	V
输入逻辑信号高电位	V _{in} (H)	所有输入控制信号	2.5	-	-	V
输入逻辑信号低电位	V _{in} (L)	所有输入控制信号	-0.3	0	1.0	V
输入逻辑信号高电平的电流	I _N (H)	V _{in} =5V	-	-	20	uA
输入逻辑信号低电平的电流	I _N (L)	V _{in} =0V	-15	-	-	uA
悬浮电源漏电流	I _{LK}	VB1/2/3=VS1/2/3=300V	-	0.1	1	uA
VBS 静态电流	I _{QBS}	V _{IN} 悬空	-	20	50	uA
VBS 动态电流	I _{PBS}	f=16KHz	-	100	200	uA
VCC 静态电流	I _{QCC}	V _{IN} 悬空	-	150	350	uA
VCC 动态电流	I _{PCC}	f=16KHz	-	400	600	uA
VS 静态负压	V _{SN}	-	-	-6	-	V
LIN 高电平输入偏置电流	I _{LINH}	V _{LIN} =5V	-	20	40	uA
LIN 低电平输入偏置电流	I _{LINL}	V _{LIN} =0V	-	-	2	uA
HIN 高电平输入偏置电流	I _{HINH}	V _{LIN} =5V	-	20	40	uA
HIN 低电平输入偏置电流	I _{HINL}	V _{LIN} =0V	-	-	2	uA
VCC 电源欠压关断特性						
VCC 开启电压	V _{CC} (on)	-	-	4.3	-	V
VCC 关断电压	V _{CC} (off)	-	-	4.2	-	V
VB 电源欠压关断特性						

VB 开启电压	VB (on)	-	-	4.1	-	V
VB 关断电压	VB (off)	-	-	4.0	-	V
输入下拉电阻	R _{IN}	-	-	240	-	KΩ
HO 下拉电阻	R _{HO}	-	-	70	-	KΩ
LO 下拉电阻	R _{LO}	-	-	70	-	KΩ
低端输出 LO 开关时间特性						
开延时	T _{on}	-	-	320	420	ns
关延时	T _{off}	-	-	120	220	ns
上升时间	T _r	-	-	35	70	ns
下降时间	T _f	-	-	25	50	ns
高端输出 HO 开关时间特性						
开延时	T _{on}	-	-	320	420	ns
关延时	T _{off}	-	-	120	220	ns
上升时间	T _r	-	-	35	70	ns
下降时间	T _f	-	-	25	50	ns
死区时间特性						
死区时间	DT	无负载电容 CL=0	100	200	300	ns
IO 输出最大驱动能力						
IO 输出拉电流	IO+	V _o =0V, V _{IN} =V _{IH} , PW≤10us	-	+0.8	-	A
IO 输出灌电流	IO-	V _o =12V, V _{IN} =V _{IL} , PW≤10us	-	-1.2	-	A

4.3 NP 预驱（适用于 LCP018AH31XS8(7)）

4.3.1 绝对最大额定值（T_A=25℃）

表 17 NP 预驱绝对最大额定值

参数	符号	最小值	最大值	单位
电源电压	VCC、VCCP	-0.3	40	V
高侧输出电压	VHO1、VHO2、VHO3	VCC	VCC-12	
低侧输出电压	VLO1、VLO2、VLO3	-0.3	12	
LDO输出电压	VDD5	-0.3	5.5	
逻辑输入电压	HIN1、HIN2、HIN3、 LIN1、LIN2、LIN3	-0.3	20	
工作温度	T _J	-40	150	℃
工作环境温度	T _A	-40	125	
存储温度	T _{stg}	-65	150	
热阻	θ _{JA}	-	260	℃/W

4.3.2 推荐工作范围（T_A=25℃）

表 18 NP 预驱推荐工作范围

参数	符号	最小值	最大值	单位

电源电压	VCC、VCCP	-0.3	36	V
高侧输出电压	VHO1、VHO2、VHO3	VCC	VCC-10	
低侧输出电压	VLO1、VLO2、VLO3	-0.3	10	
LDO 输出电压	VDD5	-0.3	5.0	
逻辑输入电压	HIN1、HIN2、HIN3、 LIN1、LIN2、LIN3	-0.3	15	
工作环境温度	T _A	-40	125	°C

4.3.3 电气特性 (VCC= 24.0V, C_L=1000pF, T_A=25°C)

表 19 NP 预驱电气特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电流						
VCC静态电流	I _{CC_ON}	-	-	500	-	uA
HIN1/HIN2/HIN3/LIN1/LIN2/LIN3 逻辑输入特性						
逻辑高电位	V _{INH}	-	2.5	-	-	V
逻辑低电位	V _{INL}	-	0	4.2	-	V
下拉电阻	R _{PD}	-	-	140	-	kΩ
输出驱动能力						
高侧上管输出电压	V _{HO}	HIN _x =5V, VCC≤10V	-	10	-	V
		HIN _x =5V	-	VCC-10	-	V
低侧下管输出电压	V _{LO}	LIN _x =5V, VCC≤10V	-	VCC	-	V
		LIN _x =5V	-	10	-	V
低侧/高侧上管输出峰值电流	I _{OHL}	V _O =0, V _{IN} =5V	-	300	-	mA
低侧/高侧下管吸收峰值电流	I _{OLL}	V _O =15V, V _{IN} =0V	-	60	-	mA
LDO 输出特性						
VDD输出电压	V _{DD}	-	4.7	5.0	5.3	V
保护特性						
VCC UVLO 上升保护阈值	V _{CCUV_R}	-	-	6.55	-	V
VCC UVLO 下降保护阈值	V _{CCUV_F}	-	-	6.05	-	V
VCC UVLO 迟滞	V _{CCUV_H}	-	-	500	-	mV
过温保护点	T _{TSD}	-	-	150	-	°C
过温保护迟滞	T _{HYS}	-	-	15	-	°C

4.3.4 动态电特性 (VCC= 24.0V, C_L=1000pF, T_A=25°C)

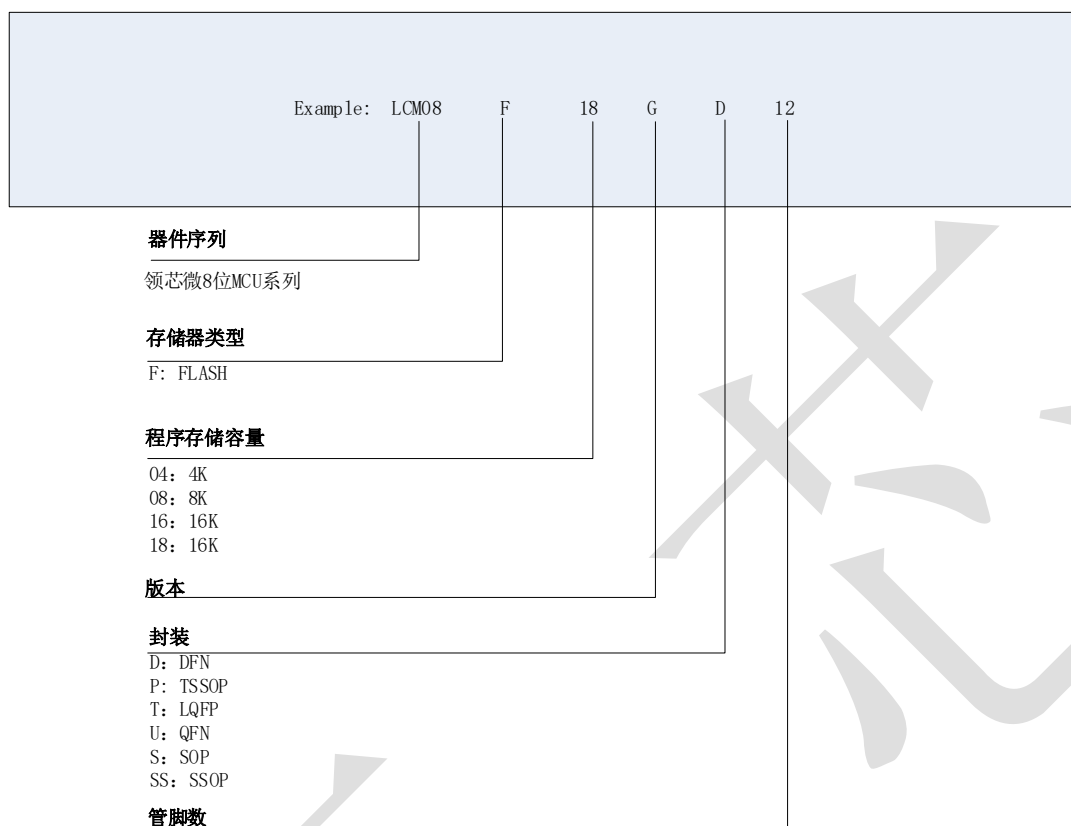
表 20 NP 预驱动态电特性

参数	符号	最小值	典型值	最大值	单位
开通延时	T _{OND}	-	80	-	ns

关断延时	T_{OFFD}	-	50	-	ns
上管上升时间	T_{HR}	-	35	-	ns
上管下降时间	T_{HF}	-	450	-	ns
下管上升时间	T_{LR}	-	240	-	ns
下管下降时间	T_{LF}	-	40	-	ns
死区时间	DT	-	50	-	ns

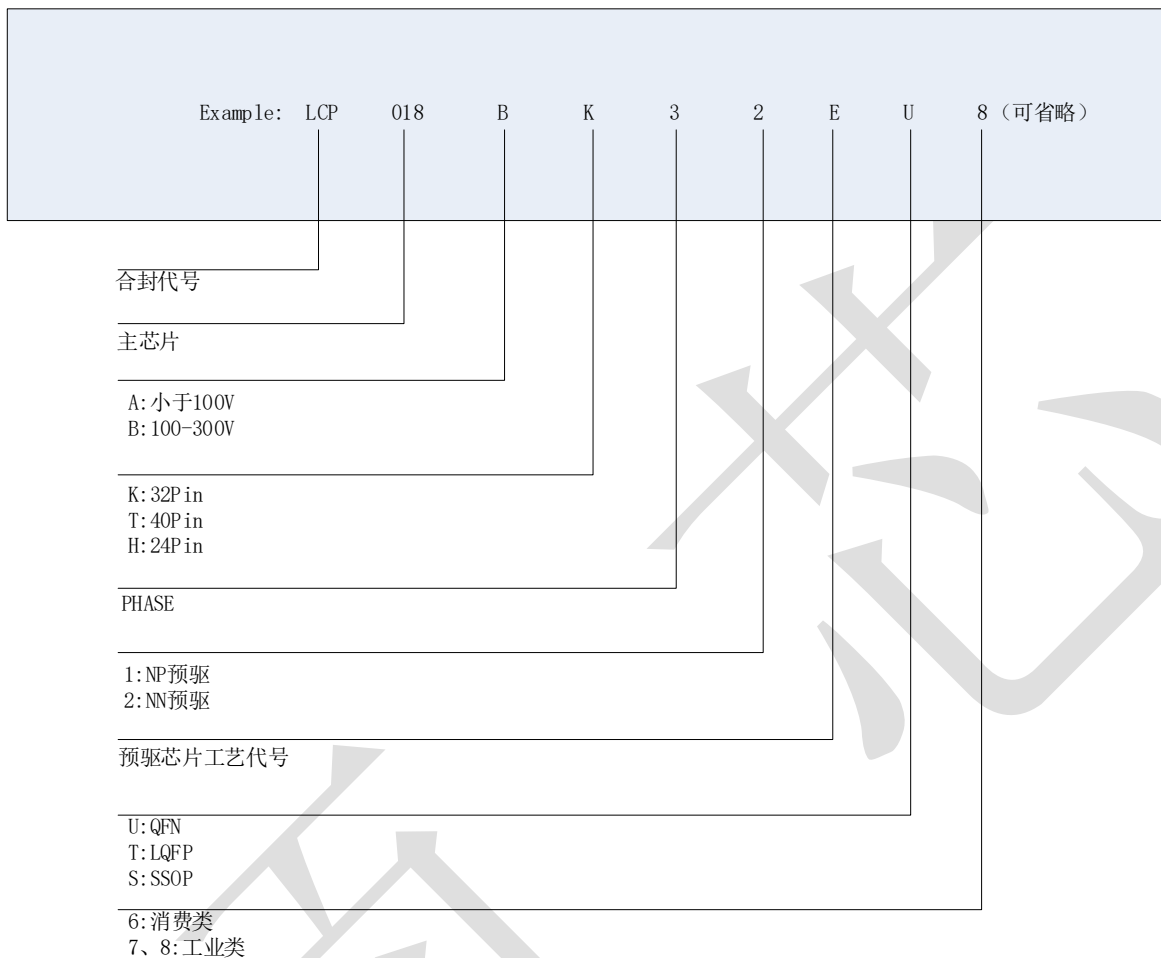
5. 命名规则

5.1 LCM08F18G(H)系列命名规则



5.2 集成预驱系列命名规则

适用于 LCP018BK32EU8(7)，LCP018AH31XS8(7)。



6. 历史版本

版本	日期	修改人	修改说明
Rev1.0	2019.01.14	M.D. & SHENYJ	草稿，发布前规格说明
Rev1.1	2019.6.25	M.D	添加电气特性
Rev1.2	2020.6.10	M.D	添加 TSSOP20 封装
Rev1.3	2020.09.16	WU.JH	修改引脚模拟复用（封装、复用、功能）
Rev1.4	2020.09.22	WU.JH	增加 H_MID 引脚说明，删除 Cache
Rev1.5	2020.12.21	WU.JH	1.LCM08F18GS24 封装 P16 键盘输入 K17 修正为 K16， 2.删除 Cache 电气特性部分的描述 3. LCM08F18 改为 LCM08F18G
Rev1.6	2020.12.21	WU.JH	1.依照实际测试修改电性能参数
Rev1.7	2021.01.05	WU.JH	1.1.4 版本后误用 TSSOP20 封装图，已修正 2.LCM08F18GT20 改为 LCM08F18T20
Rev1.7.1	2021.01.05	WU.JH	1.改正引脚功能中 T3 PWM 通道标号错误
Rev1.7.2	2021.03.11	WU.JH	1. F18T20 改为 F18GT20
Rev1.7.3	2021.03.22	WU.JH	1.根据实际测得数据修改电气特性表
Rev1.7.4	2021.03.31	WU.JH	1. 修改电流特性数据（WengFP 测得） 2. 增加 QFN12 封装 3. 名称改为《LCM08F18G 说明书》
Rev1.7.5	2021.03.31	WU.JH	1. 补充 QFN12 封装芯片名：LCM08F18GD12
Rev1.7.6	2021.04.01	WU.JH	1. QFN12LD 封装名改为 DFN12
Rev1.7.7	2021.04.29	WU.JH	1.补充工作温度
Rev1.7.8	2021.05.14	FU.MY	1.修改公司名称，添加 logo
Rev1.7.9	2021.05.17	FU.MY	1.修改 HBM 的值
Rev1.8.0	2021.07.08	FU.MY	1.修改引脚复用表
Rev1.8.1	2021.07.15	FU.MY	1.修改 ADVRH 描述
Rev1.8.2	2021.09.13	FU.MY	1.添加电压和频率的关系
Rev1.8.3	2022.02.15	FU.MY	1.统一 RCH 精度
Rev1.8.4	2022.05.05	L.YZ	1.将 LCM08F18G 与 LCM08F18H 说明书合并
Rev1.8.5	2022.05.27	F.MY	1.添加预驱模块内容 2.选型表下添加注释
Rev1.8.6	2022.06.21	L.YZ	1.修改表述错误和部分笔误

