

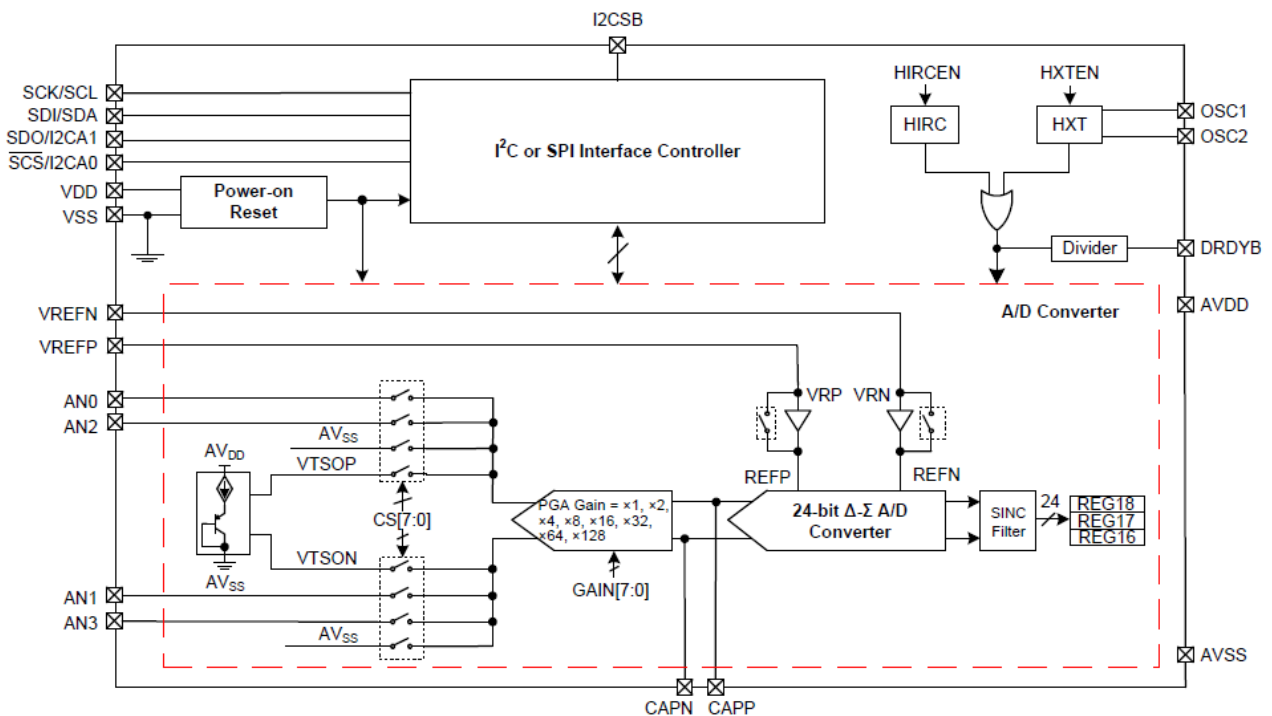
功能特性

- 寬工作電壓：2.7V~5.5V
- 內部可程式設計增益放大器 1~128
- 內部 I2C 和 SPI 介面用於外部通信
- 10Hz~1280Hz ADC 輸出資料傳輸率
- 內部溫度感測器用於補償
- INL 小於10ppm(PGA=128)
- 封裝類型：20-pin SSOP

應用場合

- 電子秤
- 液體/氣體化學分析
- 智能變換器
- 可攜式設備
- 儀器儀錶
- 健康監測設備
- 精密感測器

功能方塊圖



概述

CS5556 是一款內建可程式設計增益放大器PGA 的多通道24-bit 的Delta Sigma A/D 轉換器，專門為類比信號差分介面應用而設計。

該晶片具有低雜訊和高精度的性能，並可通過內部 I2C 或 SPI 匯流排與外部硬體進行通信。這種功能高度集成的 Delta Sigma 模數轉換器具有高精度和低功耗的規格，為與外部感測器的介面提供了卓越的解決方案，特別適用於電池供電應用。

目錄 TABLE OF CONTENTS

功能特性-----	1
功能方塊圖-----	1
概述-----	1
晶片引腳-----	3
極限參數-----	4
直流電氣特性-----	4
交流電氣特性-----	4
I2C 電氣特性-----	4
A/D 轉換器電氣特性-----	5
有效位數 (ENOB)-----	6
無雜訊位 (NOISE FREE) -----	6
上電復位特性-----	7
功能描述-----	7
內部寄存器-----	7
振盪器-----	8
振盪器控制寄存器-----	8
內部信號增益控制放大器 – PGA -----	9
PGA 增益設置 -----	9
A/D 轉換器操作-----	10
A/D 轉換器參考電壓 -----	12
A/D 轉換資料-----	12
溫度感測器-----	12
外部介面通信-----	13
I2C 序列介面-----	13
I2C 介面讀/ 寫操作-----	14
I2C 寄存器寫操作-----	14
I2C 寄存器讀操作-----	15
I2C 超時功能-----	15
SPI 序列介面-----	15
SPI 通信-----	17
SPI 介面讀/ 寫操作-----	18
SPI 介面寫操作 -----	18
SPI 介面讀操作 -----	18
應用電路-----	19
A D C 參考設定代碼-----	20
封裝信息 PACKAGING 封裝-----	21

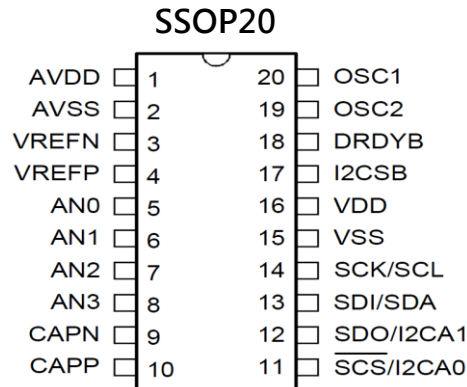
修訂追蹤

2020/7/10 初版

2021/2/15 修正版初版

晶片引腳

引腳圖



引腳說明

引腳順序	引腳名稱	類型	說明
1	AVDD	PWR	A/D 轉換器正電源電壓
2	AVSS	PWR	A/D 轉換器負電源電壓
3	VERFN	AI	A/D 轉換器負極參考輸入電壓
4	VERFP	AI	A/D 轉換器正極參考輸入電壓
5	AN0	AI	A/D 轉換器輸入通道 0
6	AN1	AI	A/D 轉換器輸入通道 1
7	AN2	AI	A/D 轉換器輸入通道 2
8	AN3	AI	A/D 轉換器輸入通道 3
9	CAPN	AI	A/D 轉換器負 Cap. 輸入
10	CAPP	AI	A/D 轉換器正 Cap. 輸入
11	A0	DI	I2C 從機位址選擇
	SCS	DI/DO	SIM : SPI 從機選擇
12	A1	DI	I2C 從機位址選擇
	SDO	DO	SIM : SPI 串列資料輸出
13	SDA	DI/DO	SIM : I2C 數據線
	SDI	DI	SIM : SPI 串列資料登錄
14	SCL	DI	SIM : I2C 時鐘線
	SCK	DI	SIM : SPI 串列時鐘
15	VSS	PWR	數位負電源電壓
16	VDD	PWR	數位正電源電壓
17	I2CSB	DI	低 : I2C · 高 : SPI
18	DRDYB	DO	數據就緒 : 變低表示有效資料 HIRC 或 HXT 時鐘輸出
19	OSC2	HXT	HXT 振盪器輸出
20	OSC1	HXT	HXT 振盪器輸入

引腳類型注釋

引腳類型	說明
DI	數位輸入
DO	數位輸出
DI/DO	數位輸入/ 輸出
AI	模擬輸入
HXT	高頻振盪器
PWR	電源

極限參數

供應電壓.....	VSS-0.3V~VSS+6.0V	儲存溫度.....	-50°C~125°C
IOL 總電流	80mA	總功耗.....	500mW
輸入電壓.....	VSS-0.3V~ VDD+0.3V	工作溫度.....	-40°C~85°C
IOH 總電流	-80mA		

注：這裡只強調額定功率，超過極限參數所規定的範圍將對晶片造成損害，無法預期晶片在上述標示範圍外的工作狀態，而且若長期在標示範圍外的條件下工作，可能影響晶片的可靠性。

直流電氣特性

工作溫度：-40°C~85°C，典型值 Ta=25°C

符號	參數	測試條件		最小值	典型值	最大值	單位
		VDD	條件				
VDD	工作電壓 (HXT)	—	fSYS=fHXT=4MHz	2.7	—	5.5	V
	工作電壓 (HIRC)	—	fSYS=fHIRC=4.9152MHz	2.7	—	5.5	V
IDD	工作電流 (HXT)	3V	無負載，所有外設關閉，	—	0.50	0.75	mA
		5V	fSYS=fHXT=4MHz	—	1.0	1.5	
	工作電流 (HIRC)	3V	無負載，所有外設關閉，	—	0.4	0.6	mA
		5V	fSYS=fHIRC=4.9152MHz	—	0.8	1.2	
ISTB	待機電流	3V	無負載，所有外設關閉	—	—	1	μA
		5V		—	—	2	μA

交流電氣特性

工作溫度：-40°C~85°C，典型值 Ta=25°C

符號	參數	測試條件		最小值	典型值	最大值	單位
		VDD	條件				
fSYS	系統時鐘 (HXT)	2.7V~5.5V	fSYS=fHXT=4MHz	—	4	—	MHz
	系統時鐘 (HIRC)	2.7V~5.5V	fSYS=fHIRC=4.9152MHz	—	4.9152	—	MHz
fHIRC	內部高速RC 振盪器 (HIRC)	3V	Ta=25°C	-2%	4.9152	+2%	MHz
		3V±0.3V	Ta=0°C~70°C	-5%	4.9152	+5%	MHz
		3V±0.3V	Ta=-40°C~85°C	-10%	4.9152	+10%	MHz
		2.4V~5.5V	Ta=0°C~70°C	-7%	4.9152	+7%	MHz
		2.4V~5.5V	Ta=-40°C~85°C	-10%	4.9152	+10%	MHz

I2C 電氣特性

工作溫度：-40°C~85°C，典型值 Ta=25°C

符號	參數	測試條件		最小值	典型值	最大值	單位
		VDD	條件				
fI2C	I ² C 標準模式 (100kHz) fSYS 頻率	—	無時鐘去抖	2	—	—	MHz
	I ² C 快速模式 (400kHz) fSYS 頻率	—	無時鐘去抖	5	—	—	MHz

A/D 轉換器電氣特性

所有規格均在以下條件下進行測試：Ta=-40°C~+85°C，AVDD=VDD=VREFP=+5V，VREFN=AVSS 和 VREF 緩衝器被除能，除非另有說明。

參數	測試條件	最小值	典型值	最大值	單位
	條件				
模擬輸入					
滿量程輸入電壓 (AINP-AINN)	—	±VREF/Gain			V
共模輸入範圍	Gain=1, 2	AVSS-0.1	—	AVDD+0.1	V
	Gain=4, 8, 16, 32, 64, 128	AVSS+1.5	—	AVDD-1.5	
差分輸入電流	Gain=128	—	±2	—	nA
系統性能					
解析度	未丟包	24	—	—	Bit
資料傳輸率	A/D 轉換器時鐘=4.9152MHz	10	—	1280	SPS
數位濾波器設置時間	完全設置	—	4	—	Conversions
非線性積分誤差(INL)	Gain=128	—	7	—	ppm
輸入失調誤差	Gain=128	—	±1.6	—	ppm
輸入偏移漂移	Gain=128	—	±4	—	nV/°C
增益誤差	Gain=128	—	±0.3	—	%
增益漂移	Gain=128	±2.3	±2.4	±2.5	ppm/°C
正模抑制比	外部振盪器 · fDATA=10SPS fin=50Hz 或60Hz, ±1Hz	—	130	—	dB
共模抑制比	@DC, Gain=128, ΔV=0.1V	—	110	—	dB
電源抑制比	@DC, Gain=128, ΔV=0.1V	—	120	—	dB
參考電壓輸入					
內部參考電壓輸入(VREF)	VREF=(VREFP-VREFN)×0.5	0.75	AVDD/2	(AVDD+0.1)/2	V
負端參考輸入(VREFN)	—	AVSS-0.1	—	VREFP-1.5	V
正端參考輸入(VREFP)	—	VREFN+1.5	—	AVDD+0.1	V
參考電壓輸入電流	—	—	10	—	nA
電源(A/D 轉換器功率可達5~10%)					
模擬電源電流	AVDD=5V · Gain=128	—	1350	2500	μA
	暫停	—	—	1	
數位電源電流	DVDD=5V · Gain=128	—	75	120	μA
	暫停	—	—	1	
數字					
輸入漏電流	0<VIN<VDD	—	—	±10	μA
A/D 轉換器時鐘輸入頻率	—	1.0000	4.9152	6.0000	MHz

有效位數 (ENOB)

VREFP-VREFN = 5V								
資料傳輸率 (SPS)	增益							
	1	2	4	8	16	32	64	128
10	22.8	22.8	22.8	22.7	22.7	22.4	21.8	20.9
20	22.3	22.2	22.2	22.2	22.2	22.0	21.4	20.5
40	21.5	21.5	21.5	21.5	21.4	21.2	20.8	20.1
80	20.9	20.9	20.9	20.8	20.8	20.6	20.3	19.6
160	20.1	20.1	20.1	20.1	20.1	20.0	19.7	19.1
320	19.3	19.3	19.3	19.3	19.2	19.2	19.0	18.5
640	18.3	18.3	18.3	18.3	18.3	18.2	18.1	17.7
1280	16.5	16.4	16.4	16.5	16.3	16.4	16.4	16.3

VREFP-VREFN = 3.3V								
資料傳輸率 (SPS)	增益							
	1	2	4	8	16	32	64	128
10	22.2	22.3	22.2	22.2	22.0	21.9	21.3	20.4
20	21.8	21.7	21.7	21.7	21.6	21.4	20.8	19.9
40	20.5	20.5	20.4	20.4	20.4	20.4	20.0	19.4
80	20.1	20.1	20.1	20.1	20.0	19.9	19.5	18.9
160	19.7	19.7	19.7	19.7	19.6	19.5	19.1	18.5
320	19.0	19.0	19.0	19.0	19.0	19.0	18.9	18.0
640	18.2	18.2	18.2	18.2	18.2	18.1	17.9	17.4
1280	16.4	16.4	16.4	16.4	16.4	16.3	16.3	16.2

無雜訊位 (NOISE FREE)

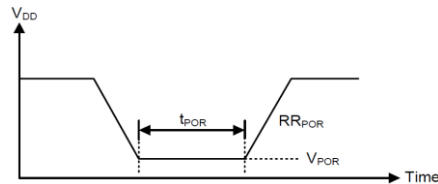
VREFP-VREFN = 5V								
資料傳輸率 (SPS)	增益							
	1	2	4	8	16	32	64	128
10	20.1	20.1	20.1	20	20	19.7	19.1	18.2
20	19.6	19.5	19.5	19.5	19.5	19.3	18.7	17.8
40	18.8	18.8	18.8	18.8	18.7	18.5	18.1	17.4
80	18.2	18.2	18.2	18.1	18.1	17.9	17.6	16.9
160	17.4	17.4	17.4	17.4	17.4	17.3	17	16.4
320	16.6	16.6	16.6	16.6	16.5	16.5	16.3	15.8
640	15.6	15.6	15.6	15.6	15.6	15.5	15.4	15
1280	13.8	13.7	13.7	13.8	13.6	13.7	13.7	13.6

VREFP-VREFN = 3.3V								
資料傳輸率 (SPS)	增益							
	1	2	4	8	16	32	64	128
10	19.5	19.6	19.5	19.5	19.3	19.2	18.6	17.7
20	19.1	19	19	19	18.9	18.7	18.1	17.2
40	17.8	17.8	17.7	17.7	17.7	17.7	17.3	16.7
80	17.4	17.4	17.4	17.4	17.3	17.2	16.8	16.2
160	17	17	17	17	16.9	16.8	16.4	15.8
320	16.3	16.3	16.3	16.3	16.3	16.3	16.2	15.3
640	15.5	15.5	15.5	15.5	15.5	15.4	15.2	14.7
1280	13.7	13.7	13.7	13.7	13.7	13.6	13.6	13.5

上電復位特性

工作溫度：-40°C~85°C · 典型值 Ta=25°C

符號	參數	測試條件		最小值	典型值	最大值	單位
		VDD	條件				
V _{POR}	上電重定電壓	—	—	—	—	100	mV
RR _{POR}	上電重定電壓速率	—	—	0.035	—	—	V/ms
t _{POR}	VDD 保持為V _{POR} 的最小時間	—	—	1	—	—	ms



功能描述

CS5556 是一款多通道的 24-bit Delta Sigma 型高精度 A/D 轉換器，其可以直接接入外部類比信號（來自感測器或其它控制信號）並直接將這些信號轉換成 24 位元的數位量。除了核心 A/D 轉換器電路外，該晶片還包括內部可程式設計增益放大器 PGA。

A/D 轉換器輸入信號的放大增益由 PGA 增益控制確定。設計者可以靈活選擇整體增益，為輸入信號提供所需的放大增益以實現特定的應用。A/D 轉換器輸入通道由 4 個單端 A/D 輸入通道或 2 組差分輸入通道組成。輸入信號在進入 24-bit Delta Sigma A/D 轉換器前可通過 PGA 進行放大。A/D 轉換器將資料輸出到 SINC 濾波器，然後會轉換成 24-bit 的資料，並將它們存儲到 3 個資料寄存器。

此外，該晶片還提供了一個溫度感測器來補償溫度引起的偏差。

內部寄存器

該晶片可通過一系列內部寄存器進行設置及操作。設備命令和資料可通過其內部 I2C 或 SPI 匯流排寫入設備並從設備中讀取。該列表總結了所有內部寄存器，其操作詳見功能描述中的相關章節。

地址	寄存器名稱	上電復位值	位							
			7	6	5	4	3	2	1	0
00H	REG0	0000 0000	CS7	CS6	CS5	CS4	CS3	CS2	CS1	CS0
01H	REG1	0000 0000	GAIN7	GAIN6	GAIN5	GAIN4	GAIN3	GAIN2	GAIN1	GAIN0
02H	REG2	0000 0001	DR2	DR1	DR0	D4	D3	D2	D1	D0
03H	REG3	0000 0001	D7	D6	D5	D4	D3	D2	D1	D0
04H	REG4	0010 0110	D7	D6	D5	D4	D3	D2	D1	D0
05H	REG5	0010 0000	D7	D6	D5	D4	D3	D2	D1	D0
06H	REG6	0000 0111	D7	D6	D5	D4	D3	D2	D1	D0
07H	REG7	0000 0001	D7	D6	D5	D4	D3	D2	D1	D0
08H	REG8	0001 0100	D7	D6	D5	D4	D3	D2	D1	D0
09H	REG16	XXXXXXXX	D7	D6	D5	D4	D3	D2	D1	D0
0AH	REG17	XXXXXXXX	D15	D14	D13	D12	D11	D10	D9	D8
0BH	REG18	XXXXXXXX	D23	D22	D21	D20	D19	D18	D17	D16
0CH	REG19	-----1	—	—	—	—	—	—	—	D0
0EH	SIMC0	-----0	—	—	—	—	—	—	—	SIMICF
0FH	SIMC2	0000 0000	—	—	CKPOLB	CKEG	MLS	CSEN	WCOL	—
10H	SIMTOC	0000 0000	SIMTOEN	SIMTOF	SIMTOS5	SIMTOS4	SIMTOS3	SIMTOS2	SIMTOS1	SIMTOS0
11H	HIRCC	-----000	—	—	—	—	—	HIRCO	HIRCF	HIRCEN
12H	HXTC	---- 0000	—	—	—	—	HXTO	HXTM	HXTF	HXTEN

*熱復位 -未定義 u 不改變 x 未知

振盪器

該晶片包含兩種振盪器，一個完全內部振盪器和一個外部晶體振盪器。振盪器選擇及相關操作是通過配置相關的控制寄存器。請注意，振盪器必須做出選擇，不允許同時使能這兩個振盪器。

類型	名稱	頻率	引腳
外部晶振	HXT	4MHz	OSC1/OSC2
內部高速 RC	HIRC	4.9152MHz	—

振盪器類型

振盪器控制寄存器

該晶片的振盪器由兩個控制寄存器控制，一個用於內部振盪器，一個用於外部振盪器。晶片使用哪個振盪器取決於寄存器配置。

HIRCC 寄存器 – 11H

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	HIRCO	HIRCF	HIRCEN
R/W	—	—	—	—	—	R/W	R	R/W
POR	—	—	—	—	—	0	0	1

Bit 7~3 未定義，讀為“0”

Bit 2 **HIRCO** : HIRC 時鐘輸出

- 0: 除能
- 1: 使能

當 HIRCO 設置為 1 時，HIRC 時鐘將 4096 分頻並通過 DRDYB 引腳輸出。

Bit 1 **HIRCF** : HIRC 振盪器穩定標誌位元

- 0: 未穩定
- 1: 穩定

該bit用於指示HIRC振盪器是否穩定。若HIRCEN置高以使能HIRC振盪器，則HIRC振盪器穩定需要 16 個系統時鐘。

Bit 0 **HIRCEN** : HIRC 振盪器使能控制位

- 0: 除能
- 1: 使能

如果 bit 位設置為高以使能內部 HIRC 振盪器，則 HXT 時鐘控制位元 HXTEN 必須清除為零以除能外部 HXT 振盪器。

HXTC 寄存器 – 12H

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	HXTO	HXTM	HXTF	HXTEN
R/W	—	—	—	—	R/W	R/W	R	R/W
POR	—	—	—	—	0	0	0	0

Bit 7~4 未定義，讀為“0”

Bit 3 **HXTO** : HXT 時鐘輸出

- 0: 除能
- 1: 使能

當 HXTO 設置為 1 時，HXT 時鐘將 4096 分頻並通過 DRDYB 引腳輸出。

Bit 2 HXTM : HXT 模式選擇位元

0 : HXT ≤ 10MHz (灌電流 / 源電流小)

1 : HXT > 10MHz (灌電流 / 源電流大)

該位元用於選擇 HXT 振盪器的工作模式。如果該位元清零，則低壓時振盪性能可能不佳，如果該位設置為 1，則不能保證振盪器頻率和電流。請注意，此位必須在 HXT 使能前正確地配置。當 HXTEN 位已置高以使能 HXT 振盪器，此時改變 HXTM 的值將是無效的。

Bit 1 HXTF : HXT 振盪器穩定標誌位元

0 : 未穩定

1 : 穩定

該位用於指示 HXT 振盪器是否穩定。HXTEN 位置高以使能 HXT 振盪器後，HXTF 位會先被清零，在 HXT 穩定後會被置高。

Bit 0 HXTEN : HXT 振盪器使能控制位

0 : 除能

1 : 使能

如果該位設置為高以使能外部 HXT 振盪器，則 HIRC 時鐘控制位元 HIRCEN 必須清零以除能內部 HIRC 振盪器。

內部信號增益控制放大器 – PGA

內部可程式設計增益放大器用於模數轉換前差分輸入信號的放大。A/D 轉換器的所有輸入信號必須通過 PGA。除了轉換器測量的外部模擬輸入外，還有幾個可以連接到轉換器的內部類比電壓線路。類似溫度感測器的一系列不同來源，通常用於校準目的。

PGA 輸入通道選擇

REG0 寄存器 – 00H

Bit	7	6	5	4	3	2	1	0
Name	CS7	CS6	CS5	CS4	CS3	CS2	CS1	CS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 CS7~CS0 : PGA 輸入通道對選擇

00010001 : ADCINPUT(+)=AN0 · ADCINPUT(-)=AN1

00100010 : ADCINPUT(+)=AN2 · ADCINPUT(-)=AN3

01100110 : ADCINPUT(+)=VTSOP · ADCINPUT(-)=VTSON (使用溫度感測器)

其它值 : 保留

PGA 增益設置

輸入到 A/D 轉換器的信號通過 PGA 時會被放大。輸入信號的預處理可使一個較優的信號範圍以較佳解析度獲得轉換值。PGA 增益可設置為 1~128，由 REG1 寄存器中的 GAIN[7:0] 位控制。

REG1 寄存器 – 01H

Bit	7	6	5	4	3	2	1	0
Name	GAIN7	GAIN6	GAIN5	GAIN4	GAIN3	GAIN2	GAIN1	GAIN0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7~0 **GAIN7~GAIN0** : A/D 轉換器增益選擇

00000000 : Gain = 1
 00000001 : Gain = 2
 00000010 : Gain = 4
 00000011 : Gain = 8
 00000100 : Gain = 16
 00000101 : Gain = 32
 00000110 : Gain = 64
 01000110 : Gain = 128
 其它值 : 保留

A/D 轉換器操作

A/D 轉換器接收了來自 PGA 輸出的差分類比信號，並通過 Delta Sigma 轉換器將其轉換成一個 24-bit 的數位值。由於 REG3 寄存器建議值為 0100_1111b，在 A/D 轉換器上電且 A/D 轉換器時鐘輸入使能後，由 A/D 轉換器轉換後的資料會被新的轉換資料不斷更新。A/D 轉換器輸出資料速率由 REG2 寄存器中的 DR2~DR0 位選擇。

A/D 轉換器控制寄存器說明

A/D 轉換器的整體操作由一系列控制寄存器控制。

REG2 寄存器 – 02H

Bit	7	6	5	4	3	2	1	0
Name	DR2	DR1	DR0	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	1

Bit 7~5 **DR2~DR0** : A/D 轉換器輸出資料速率選擇 (fADC=81.92kHz)

000 : fADC/64=1280Hz
 001 : fADC/128=640Hz
 010 : fADC/256=320Hz
 011 : fADC/512=160Hz
 100 : fADC/1024=80Hz
 101 : fADC/2048=40Hz
 110 : fADC/4096=20Hz
 111 : fADC/8192=10Hz
 Bit 4~0 **D4~D0** : 保留位
 該些位必須為 "00001"。

REG3 寄存器 – 03H

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	1

Bit 7~0 建議值 0100_1111b

REG4 寄存器 - 04H

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	1	0	0	1	1	0

Bit 7~0 建議值 0010_0000b

REG5 寄存器 - 05H

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	1	0	0	0	0	0

Bit 7~0 建議值 1010_0000b

REG6 寄存器 - 06H

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	1	1	1

Bit 7~0 建議值 1000_1111b

REG7 寄存器 - 07H

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	1

Bit 7~0 建議值 0100_1111b

REG8 寄存器 - 08H

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	1	0	1	0	0

Bit 7~0 建議值 0001_0000b

REG8 寄存器 - 08H

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	D0
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	1

Bit 7~0 建議值 0000_0001b

A/D 轉換器參考電壓

A/D 轉換器的差分參考電壓外部參考源提供，通過引腳 VREFP 和 VREFN 引腳輸入。

A/D 轉換資料

A/D 轉換器的資料儲存在寄存器 REG16、REG17 和 REG18 中。A/D 轉換資料與輸入電壓和 PGA 的設置有關。A/D 轉換輸出資料以二進位補數的形式表示，代碼的長度為 24 位元，最高位元為符號位元。最高位“0”表示輸出為正數，最高位“1”表示輸出為負數。最大值是 8388607，最小值是 -8388608。如果輸入信號大於最大值，轉換後的資料最大不超過8388607；如果輸入信號小於最小值，轉換後的資料最小不低於 -8388608。

REG16 寄存器 – 09H

Bit	7	6	5	4	3	2	1	0
Name	D7	D6	D5	D4	D3	D2	D1	D0
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 轉換資料寄存器 bit 7~bit 0

REG17 寄存器 – 0AH

Bit	7	6	5	4	3	2	1	0
Name	D15	D14	D13	D12	D11	D10	D9	D8
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 轉換資料寄存器 bit 15~bit 8

REG18 寄存器 – 0BH

Bit	7	6	5	4	3	2	1	0
Name	D23	D22	D21	D20	D19	D18	D17	D16
R/W	R	R	R	R	R	R	R	R
POR	x	x	x	x	x	x	x	x

“x”：未知

Bit 7~0 轉換資料寄存器 bit 23~bit 16

溫度感測器

該晶片提供了一個內部溫度感測器以補償溫度所產生的影響。PGA 輸入通道通過選擇連接到 VTSOP 或 VTSON，A/D 轉換器可以獲得溫度資訊，然後針對結果對 A/D 轉換資料做一些調整，以儘量減少溫度的影響。

外部介面通信

該晶片包含一個序列介面模組，其包括 I2C 和 SPI 介面，以實現與外部週邊硬體的簡單通信方法。SIM 功能始終處於使能狀態。由於兩種介面類別型共用引腳和寄存器，所以使用 I2CSB 引腳進行 SPI 或 I2C 類型的選擇。注意，上電復位後，I2CSB 引腳為低電平。

I2CSB	I2C/ SPI	SDI/ SDA	SCK/ SCL	SDO/ I2CA1	SCSB/ I2CA0
0	I2C	SDA	SCL	I2CA1	I2CA0
1	SPI	SDI	SCK	SDO	SCSB

I2C 序列介面

如果 I2CSB 引腳為低電平，該晶片將使用內部 I2C 介面和外部硬體進行通信。最初是由飛利浦公司研製，是適用於同步串列資料傳輸的雙線式低速序列介面。I2C 介面具有兩線通信，非常簡單的通信協定和在同一匯流排上和多個設備進行通信的能力的優點，使之在很多的應用場合中大受歡迎。

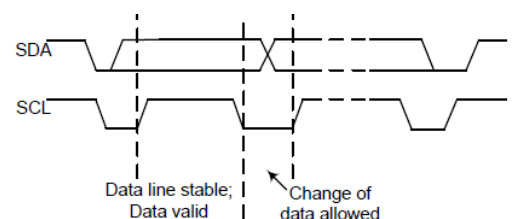
I2C 介面操作

I2C 序列介面是一個雙線的介面，有一條串列資料線 SDA 和一條串列時鐘線 SCL。由於可能有多個設備在同一條匯流排上相互連接，所以這些設備的輸出都是開漏型輸出。因此應在這些輸出口上都加上拉電阻。應注意的是，I2C 匯流排上的每個設備都沒有選擇線，但分別與唯一的位址一一對應，用於 I2C 通信。

如果有兩個設備通過雙向的 I2C 匯流排進行通信，那麼就存在一個主機和一個從機。主機和從機都可以用於傳輸和接收資料，但只有主機才可以控制匯流排動作，也只有主機才可以驅動時鐘線 SCL。那些處於從機模式的設備，將只能對主機作出回應，要在 I2C 匯流排上傳輸資料只有兩種方式，一是從機發送模式，二是從機接收模式。

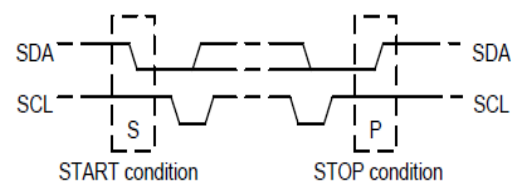
數據有效性

傳送資料時，在串列時鐘的高電平期間，SDA 線上的資料必須保持穩定。只有當 SCL 線上的時鐘信號處於低電平狀態時，SDA 資料狀態才能改變，如圖所示。



起始和停止條件

正常情況下，SCL 線為低時，SDA 線才會發生變化。然而，有兩個例外情況，即起始和停止操作，即 SCL 線將被主機強制拉高，而 SDA 線的狀態將會改變。如圖所示，當 SCL 線高時，SDA 線高到低的轉換表示開始操作，SDA 線低到高的轉換表示停止操作。



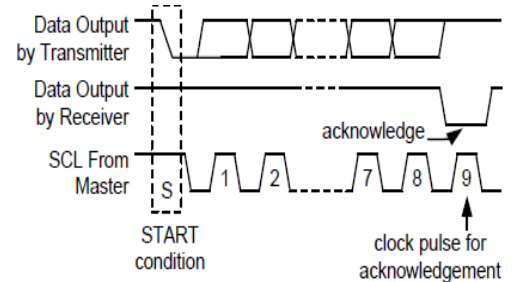
Byte格式

SDA 線上的每個位元組長度都必須是 8 位。每次傳輸可傳輸的位元組數不受限制。每個位元組後必須跟一個確認位。資料首先以最高有效位元 MSB 傳輸。



應答信號

每一個 8 位元位元組後面都在第 9 個 SCL 時鐘上跟隨一個確認位元。該確認位是接收器在接收到 8 位元資料後發出的應答信號(低電平)。主機產生一個額外的確認相關時鐘脈衝。一旦從機位址匹配，該從機接收器必須在接收到 8 位元資料後發出一個應答，ACK。在確認時鐘脈衝期間 SDA 線必須拉低，其在時鐘脈衝高電平期間保持穩定的低電平。



從機地址

從機位址是主機發送 START 信號後由主機發出的第一個位元組。第一個位元組的前七位元構成從機位址。第 8 位元定義資料讀/ 寫操作。當 R/W 位為 "1" 時，則表示讀操作。R/W 位為 "0" 時表示寫操作。I2C 匯流排上的所有從機都會偵測由主機發出的起始信號。發送起始信號後，緊接著主機會發送從機位址以選擇要進行資料傳輸的從機。從機隨後發出一個低電平應答信號(即第 9 位)。

I2C 位址選擇

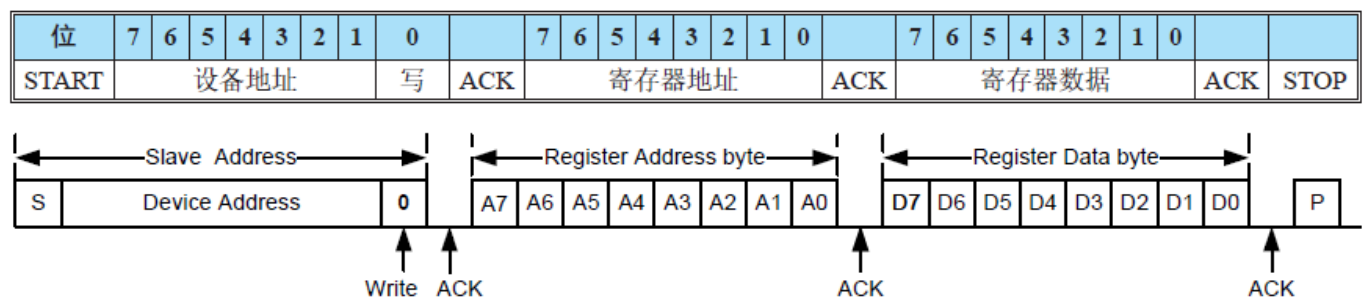
由於該晶片僅作為從機，其可能與其它 I2C 設備一起連接到相同的 I2C 匯流排，因此它需要一個特定的位址才能與外部主機進行通信。該從機位址是使用 I2CA0 和 I2CA1 引腳設置的，其允許 4 個不同的位址值。然而，由於 I2CA0 和 I2CA1 引腳與 SPI 介面引腳共用，因此它們的定址功能僅在 I2CSB 引腳為低電平時使能。當 I2CSB 引腳為高電平時，I2CA0 和 I2CA1 定址功能將被除能。注意，只有從機位址的高 7 位有效。

I2CA1	I2CA0	I2CA1	I2CA0	I2CA1	I2CA0	I2CA1	I2CA0
1	1	1	0	0	1	0	0
從機地址 0xD0		從機地址 0xC0		從機地址 0xB0		從機地址 0xA0	

I2C 介面讀/ 寫操作

I2C 寄存器寫操作

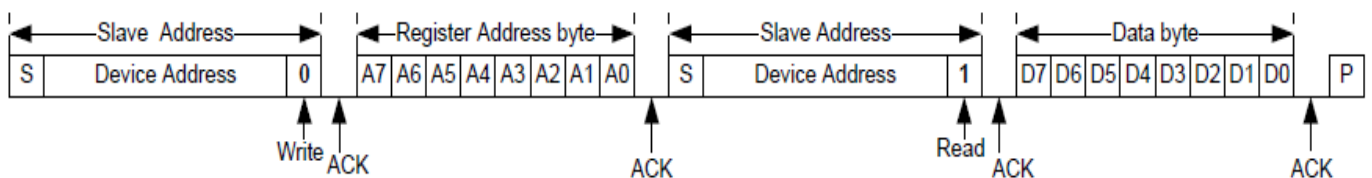
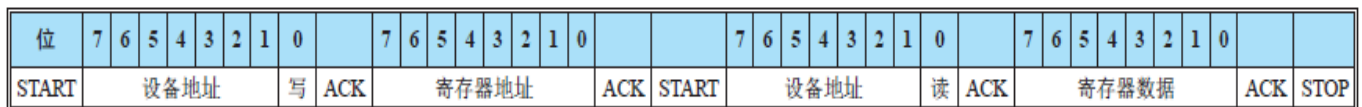
單個資料位元組寫操作需要一個 START 條件、一個帶有 R/W 位元的設備位址、一個有效的寄存器位址位元組、一個資料位元組和一個 STOP 條件。



I2C 介面單個資料位元組寫操作

I2C 寄存器讀操作

在I2C寄存器讀操作下，主機在設置從機位址後讀取從機返回的資料。跟隨R/W位(為0)後面的是確認位和寫入內部位址指標的寄存器位址位元組。讀操作的起始位址被配置後，另一個起始條件和從機位址傳輸到匯流排，後面跟隨著R/W位(為1)。然後在I2C匯流排上已定址從機首先以MSB優先發送傳輸資料。



I2C 介面單個資料位元組讀操作

I2C 超時功能

I2C 介面包括超時功能，由單個寄存器控制。該寄存器設置了系統時鐘單元總體功能的使能/除能以及超時時間。通過讀取 SIMTOF 位元來決定 I2C 匯流排是否超時。當 I2C 匯流排超時時，該位將自動置高，但需要通過應用程式手動清除。

SIMTOC 寄存器 – 10H

Bit	7	6	5	4	3	2	1	0
Name	SIMTOEN	SIMTOF	SIMTOS5	SIMTOS4	SIMTOS3	SIMTOS2	SIMTOS1	SIMTOS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

Bit 7 **SIMTOEN** : I2C 超時控制位

- 0 : 除能
- 1 : 使能

Bit 6 **SIMTOF** : I2C 超時標誌位元

- 0 : 未發生
 - 1 : 發生
- 該位置高時，超時功能發生，需由應用程式清除。

Bit 5~0 **SIMTOS5~SIMTOS0** : I2C 超時時間選擇位

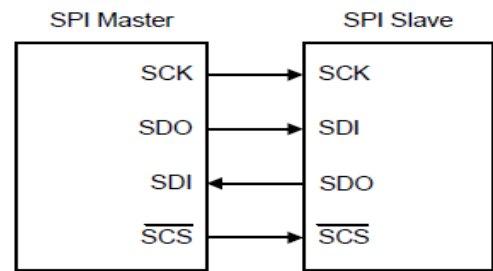
- I2C 超時時鐘源是 $f_{SUB}/32$ ，其中 $f_{SUB}=f_{SYS}/128$ 。
- I2C 超時時間計算方法： $(SIMTOS[5:0]+1) \times (32/f_{SUB})$

SPI 序列介面

如果 I2CSB 引腳為高電平，該晶片將使用其內部 SPI 介面與外部硬體通信。四線 SPI 介面最初是由摩托羅拉公司研製，是一個有相當簡單的通信協定的串列資料介面，這個協定可以簡化與外部硬體的程式設計要求。

SPI 介面操作

SPI 是一個四線介面，四線為：SDI、SDO、SCK 和 SCS。SDI 和 SDO 是串列資料的輸入和輸出線。SCK 是串列時鐘線，SCS 是從機的選擇線。SPI 介面是一個全雙工串列資料傳輸器，其可以作為主機 / 從機。由於該晶片僅作為從機。主機通過 I/O 引腳來選擇從機。



SPI 主 / 從機連接方式

SPI 寄存器說明

SPI 介面的整體操作由兩個寄存器控制。

SIMC0 寄存器 – 0EH

Bit	7	6	5	4	3	2	1	0
Name	—	—	—	—	—	—	—	SIMICF
R/W	—	—	—	—	—	—	—	R/W
POR	—	—	—	—	—	—	—	0

Bit 7~1 未定義，讀為“0”

Bit 0 **SIMICF**：SIM SPI 未完成標誌位元

0：SIM SPI 未完成未發生

1：SIM SPI 未完成發生

SIMICF 位由 SCS 引腳確定。當 SCS 引腳設置為高電平時，SPI 計數器將被清零。

SIMC2 寄存器 – 0FH

Bit	7	6	5	4	3	2	1	0
Name	—	—	CKPOLB	CKEG	MLS	CSEN	WCOL	—
R/W	—	—	R/W	R/W	R/W	R/W	R/W	—
POR	—	—	0	0	0	0	0	—

Bit 7~6 未定義，讀為“0”

Bit 5 **CKPOLB**：SPI 時鐘線的基礎狀態位元

0：當時鐘無效時，SCK 引腳為高電平

1：當時鐘無效時，SCK 引腳為低電平

此位元決定了時鐘線的基礎狀態，若此位元為高，當時鐘無效時 SCK 為低電平，若此位元為低，當時鐘無效時 SCK 為高電平。

Bit 4 **CKEG**：SPI 的 SCK 有效時鐘邊沿類型位元

CKPOLB=0

0：SCK 為高電平且在 SCK 上升沿抓取資料

1：SCK 為高電平且在 SCK 下降沿抓取資料

CKPOLB=1

0：SCK 為低電平且在 SCK 下降沿抓取資料

1：SCK 為低電平且在 SCK 上升沿抓取資料

CKEG 和 CKPOLB 位元用於設置 SPI 匯流排上時鐘信號輸入和輸出方式。這兩位必須在執行資料傳輸前被設置好，否則將產生錯誤的時鐘邊沿信號。CKPOLB 位元決定時鐘線的基本狀態，若時鐘無效且此位元為高，則 SCK 為低電平，若時鐘無效且此位元為低，則 SCK 為高電平。CKEG 位元決定有效時鐘邊沿類型，取決於 CKPOLB 的狀態。

Bit 3 MLS : SPI 資料移位元順序控制位元

0 : LSB 優先

1 : MSB 優先

資料移位元選擇位元，用於選擇資料傳輸時高位優先傳輸還是低位元優先傳輸。此位元設置為高時高位優先傳輸，為低時低位優先傳輸。

Bit 2 CSEN : SPI SCS 引腳控制位

0 : 除能

1 : 使能

CSEN 位用於 SCS 引腳的使能 / 除能控制。此位為低時，SCS 除能並處於浮空狀態。此位為高時，SCS 作為選擇腳。

Bit 1 WCOL : SPI 寫衝突標誌位元

0 : 無衝突

1 : 衝突

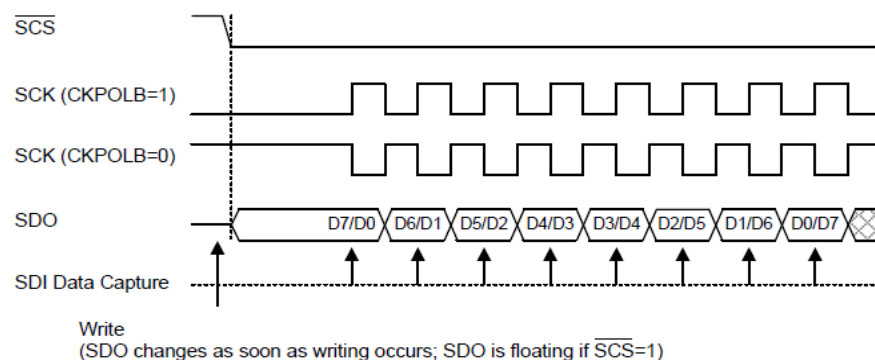
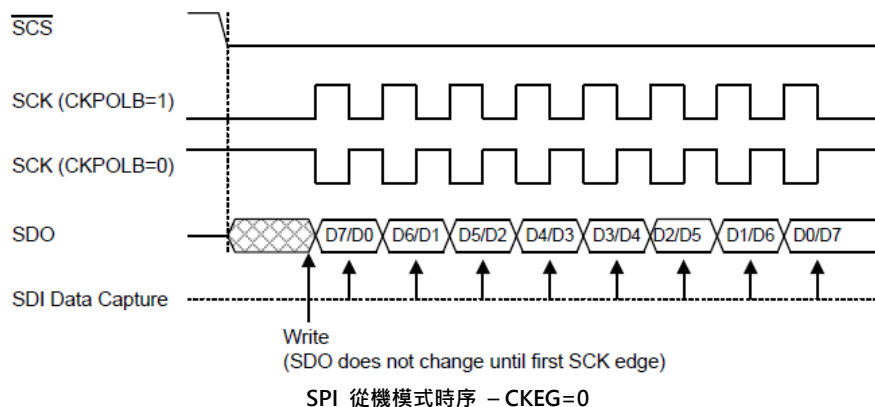
WCOL 標誌位元用於監測資料衝突的發生。此位為高時，表示在傳輸過程中有資料被寫入 SIMD 寄存器。若資料正在被傳輸時，此寫操作無效。此位元可被應用程式清零。

Bit 0 未定義，讀為 "0"

SPI 通信

通過應用程式使能 SPI 介面後，晶片處於從機模式下，在收到主機發來的時鐘信號後，在 SPI TX FIFO 中的任意資料都將通過 SDO 引腳被傳輸，SDI 引腳上的任意資料將被移位元到 SPI RX FIFO 中。

主機應在輸出時鐘信號之前先輸出一個 SCS 信號以使能從機，從機的資料傳輸功能也應在與 SCK 信號相關的適當時候準備就緒，這由 CKPOLB 和 CKEG 位決定。所附時序圖表明瞭在 CKPOLB 和 CKEG 位元各種設置情況下從機資料與 SCK 信號的關係。若 SPI 介面使用的時鐘源仍開啟，SPI 功能仍將繼續執行。



Note: For SPI slave mode, if CSEN=0, SPI is always enabled and ignores the \overline{SCS} level.

CS5556

SPI 介面讀/ 寫操作

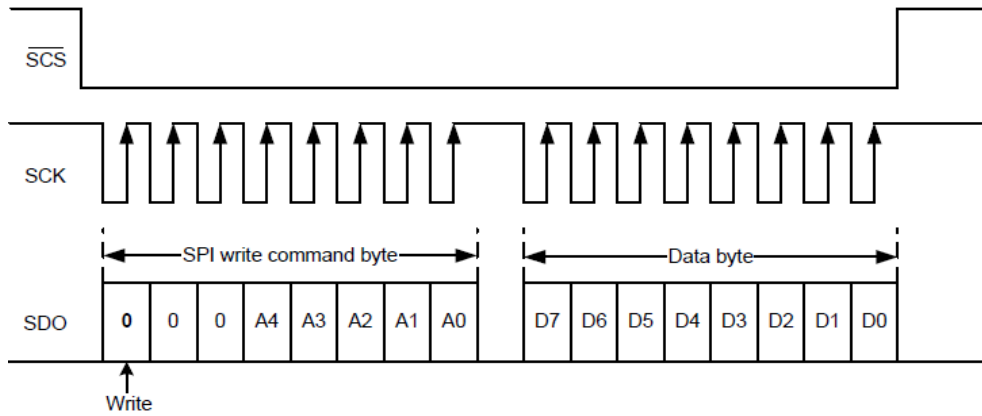
SPI 的第一個位元組是確定讀/ 寫和寄存器位址的命令。在命令後，近接著的位元組是資料。SPI 讀 / 寫命令字節如下所示。

位	7	6	5	4	3	2	1	0
名稱	SPIR/SPIW	—	—	SPIA4	SPIA3	SPIA2	SPIA1	SPIA0
說明	讀 = 1；寫 = 0	保留	保留	地址bit 4	地址bit 3	地址bit 2	地址bit 1	地址bit 0
狀態	1/0	0	0	1/0	1/0	1/0	1/0	1/0

SPI 介面寫操作

單個資料位元組寫操作由一個含有寄存器位址的SPI 寫命令和一個寫資料位元組組成。

SCS	7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0	SCS
高 → 低	寫	寄存器位址							寄存器資料							低 → 高	

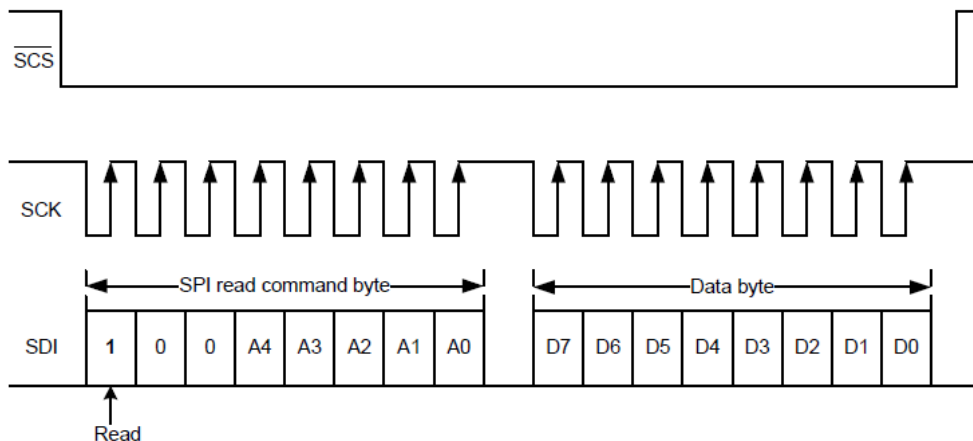


SPI 介面單個資料位元組寫操作

SPI 介面讀操作

在 SPI 介面讀操作下，當 SCS 引腳狀態由高變低時，主機發送 SPI 讀取命令後讀取設備資料。在 SPI 讀命令中，讀 / 寫控制位後是指定寫入內部位址指標的寄存器位址。然後在 SPI 匯流排上已定址從機首先以 MSB 優先發送傳輸資料。

SCS	7	6	5	4	3	2	1	0	SCS	7	6	5	4	3	2	1	0	SCS
高 → 低	讀	寄存器位址							低 → 高	寄存器資料							低 → 高	



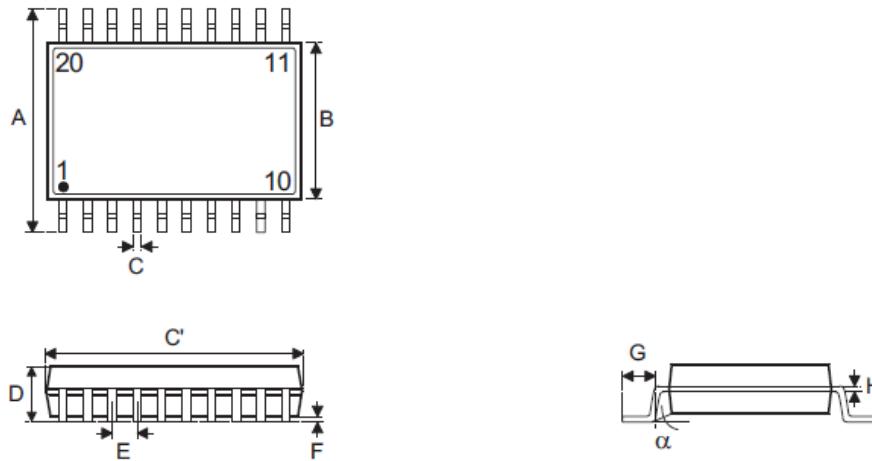
SPI 介面單個資料位元組讀操作

應用電路(電橋感測器上應用)

A D C 參考設定代碼

封装信息 PACKAGING 封装

20-pin SSOP (150mil) 外形尺寸



符号	尺寸 (单位: inch)		
	最小值	典型值	最大值
A	—	0.236 BSC	—
B	—	0.154 BSC	—
C	0.008	—	0.012
C'	—	0.341 BSC	—
D	—	—	0.069
E	—	0.025 BSC	—
F	0.004	—	0.010
G	0.016	—	0.050
H	0.004	—	0.010
α	0°	—	8°

符号	尺寸 (单位: mm)		
	最小值	典型值	最大值
A	—	6.00 BSC	—
B	—	3.90 BSC	—
C	0.20	—	0.30
C'	—	8.66 BSC	—
D	—	—	1.75
E	—	0.635 BSC	—
F	0.10	—	0.25
G	0.41	—	1.27
H	0.10	—	0.25
α	0°	—	8°