

LED 控制驱动电路

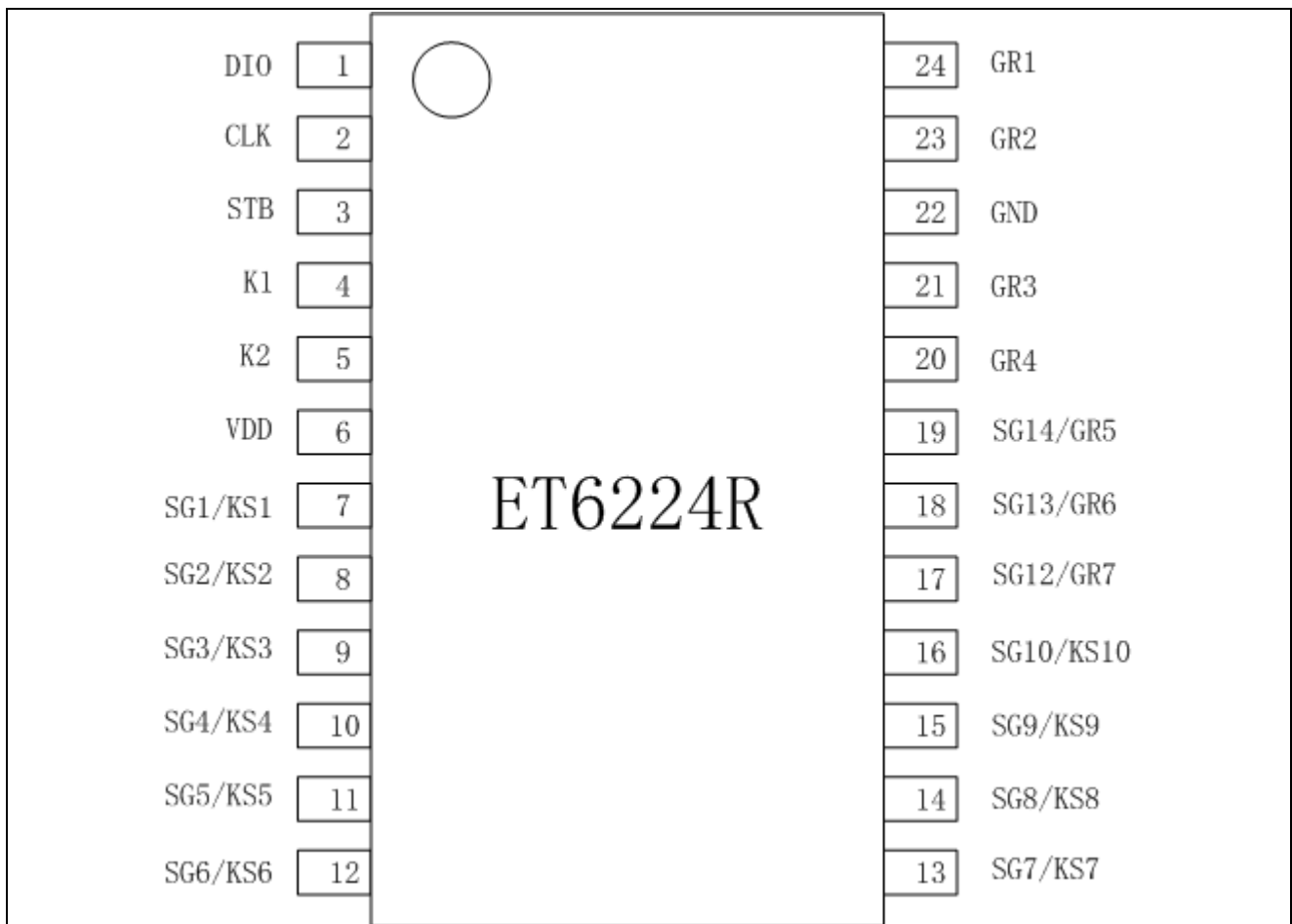
概述

ET6224R 是 LED 矩阵显示控制驱动电路。可实现驱动 7*10 到 4*13 不同规格的 LED 矩阵和 2*10 的按键矩阵。

功能特点

- CMOS 工艺，低功耗
- 显示模式：7*10 到 4*13
- 8 个层次的亮度调节
- 支持 2*10 按键矩阵
- 内置 RC 振荡电路
- 3 线串行接口
- 封装形式：SOP24(ET6224R), TSSOP24(ET6224RV), SSOP24 (ET6224RS)
- 编带包装：ET6224R-TP, ET6224RV-TP, ET6224RS-TP
- 符合 RoHS2.0 标准

管脚排列图

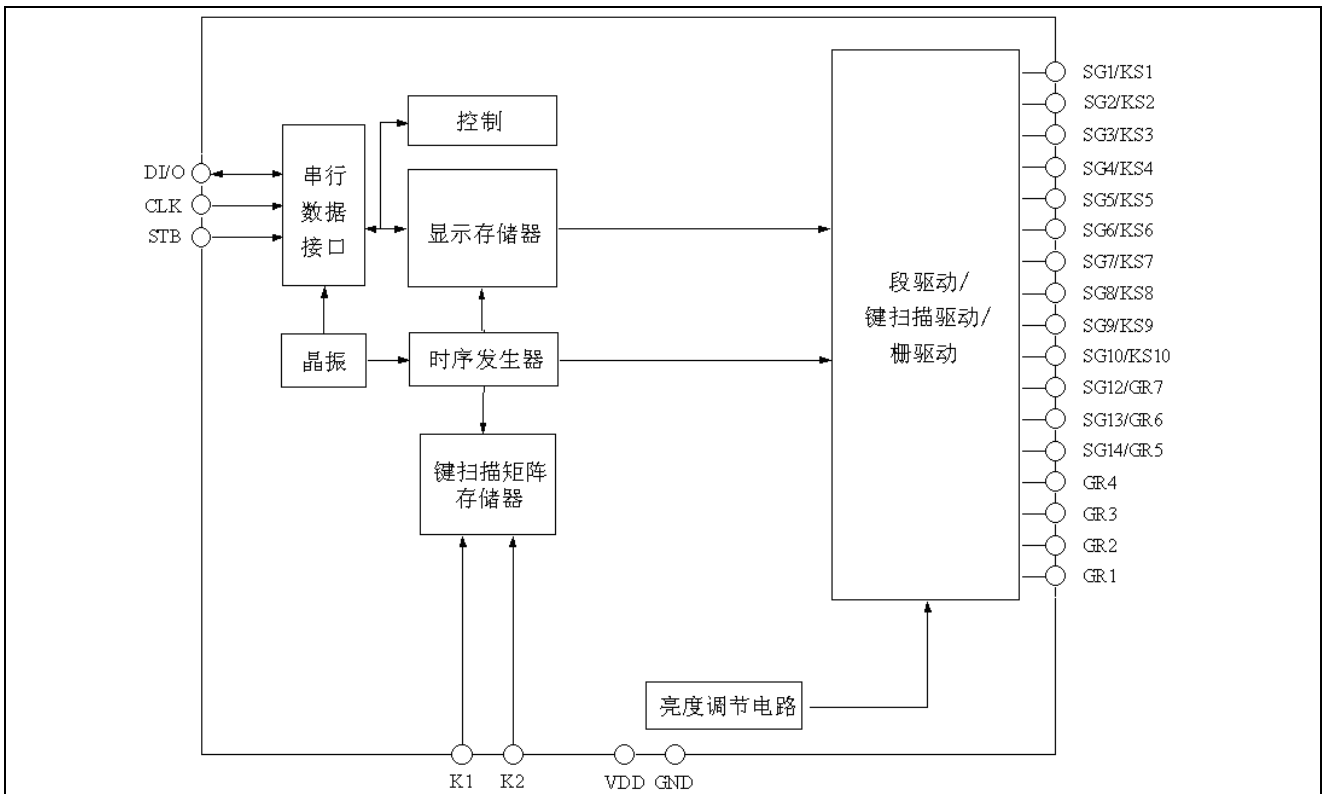


ET6224R

管脚说明

管脚编号	管脚名称	I/O	功能描述
1	DIO	I/O	串行接口的数据输入输出端口（开漏输出）
2	CLK	I	串行接口的时钟输入端口
3	STB	I	串行接口的选通端口
4,5	K1,K2	I	键扫描输入端口（内置下拉电阻）
6	VDD	—	电源输入端口
7~16	SG1/KS1~ SG10/KS10	O	段输出端口，接 LED 正极，也当作键扫描的输出端口
17~19	SG12/GR7~ SG14/GR5	O	段/位输出端口，通过寄存器选择段输出或者位输出
22	GND	—	接地端口
20,21,23,24	GR4~GR1	O	位输出端口，接 LED 负极

功能框图



功能说明

命令

在 STB 端口的状态由高变低后，由 DIN 端口输入命令的第一个字节（B0~B7）。假如数据或命令在传输时由于某些原因 STB 端口被设为高，则串行通讯被初始化，正在输入的数据/命令被视为无效。

ET6224R

命令 1: 显示模式设置命令

显示模式设置命令决定了所用到的段、位数（4~7 位，10~13 段）。必须执行一条显示设置命令来使显示继续。如果选择了相同的模式设置，命令不执行。

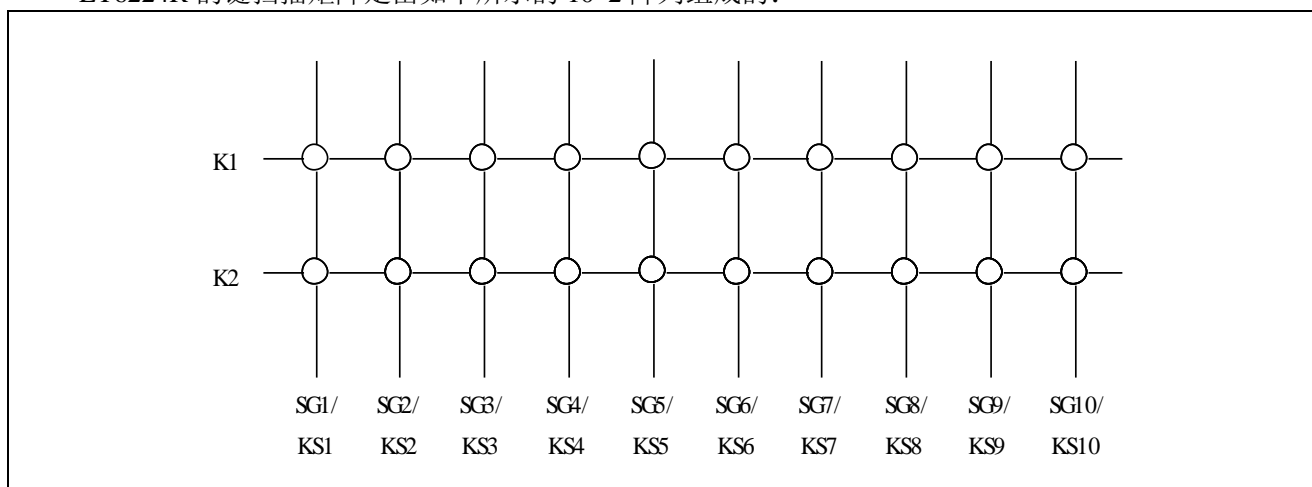
B7	B6	B5	B4	B3	B2	B1	B1	功能	描述
0	0	不相关位				0	0	显示段位设置	13 段×4 位
						0	1		12 段×5 位
						1	0		11 段×6 位
						1	1		10 段×7 位（默认值）

命令 2: 数据设置命令

B7	B6	B5	B4	B3	B2	B1	B1	功能	描述
0	1	不相关位		0				模式设置	工作模式
				1					测试模式
					0			地址模式	自动累加
					1				固定地址
						0	0	数据读写	写数据模式
						1	0		读按键键值数据

ET6224R 的键扫描矩阵和键扫描输入数据储存 RAM

ET6224R 的键扫描矩阵是由如下所示的 10*2 阵列组成的：



每一个键扫描输入的数据存储方式如下，通过 READ 命令读数据从低位开始输出。芯片 K 和 KS 引脚对应的按键按下时，对应的字节内的 BIT 位为“1”；

B0	B1	B2	B3	B4	B5	B6	B7	↓ 数据读出顺序
K1	K2	X	K1	K2	X	X	X	
SG1/KS1		SG2/KS2		0	0	BYTE1		
SG3/KS3		SG4/KS4		0	0	BYTE2		
SG5/KS5		SG6/KS6		0	0	BYTE3		
SG7/KS7		SG8/KS8		0	0	BYTE4		
SG9/KS9		SG10/KS10		0	0	BYTE5		

注释：B2、B5~B7 无定义。

ET6224R

命令 3: 地址设置命令

地址设置命令是用于设置显示存储器地址的。如果地址是 00H~0DH, 那么该地址有效。如果地址是 0EH 或是更高的地址, 则数据无效除非再次设定正确的地址。当电源上电时, 默认地址为 00H。

MSB			LSB			
1	1	不相关位	b3	b2	b1	b0

b0 到 b3 地址为 00H~0DH

显示模式和 RAM 地址

显示 RAM 存储器通过串行接口从外部 MCU 输入数据到 ET6224R。

ET6224R 的 RAM 地址如下所示 (8 位单元)。

SG1.....SG4	SG5.....SG8	SG9.....SG12	SG13.....SG14	
00H _L	00H _U	01H _L	01H _U	GR1
02H _L	02H _U	03H _L	03H _U	GR2
04H _L	04H _U	05H _L	05H _U	GR3
06H _L	06H _U	07H _L	07H _U	GR4
08H _L	08H _U	09H _L	09H _U	GR5
0AH _L	0AH _U	0BH _L	0BH _U	GR6
0CH _L	0CH _U	0DH _L	0DH _U	GR7
b0.....b3			b4.....b7	
xxH _L			xxH _U	
低 4 位			高 4 位	

命令 4: 显示控制命令

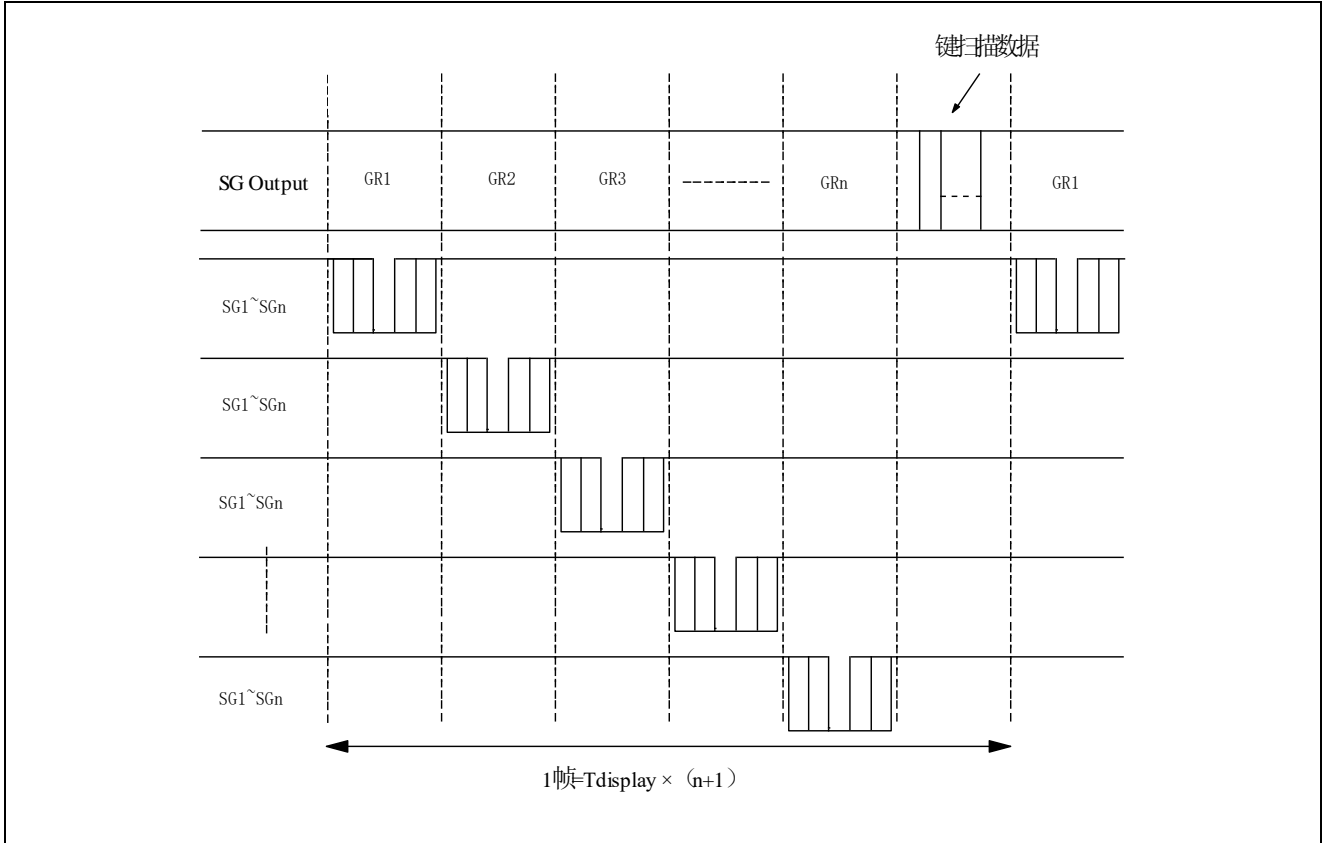
显示控制命令是控制显示开和关和设置显示亮度脉宽。当电源上电时, 默认设定 1/16 的脉宽并且显示关闭 (键扫描启动)。

B7	B6	B5	B4	B3	B2	B1	B0	功能	描述
1	0	不相关位	0					显示状态	显示关闭 (键扫描继续)
			1				显示开启		
				0	0	0	调光等级	占空比 1/16	
				0	0	1		占空比 2/16	
				0	1	0		占空比 4/16	
				0	1	1		占空比 10/16	
				1	0	0		占空比 11/16	
				1	0	1		占空比 12/16	
				1	1	0		占空比 13/16	
				1	1	1		占空比 14/16	

ET6224R

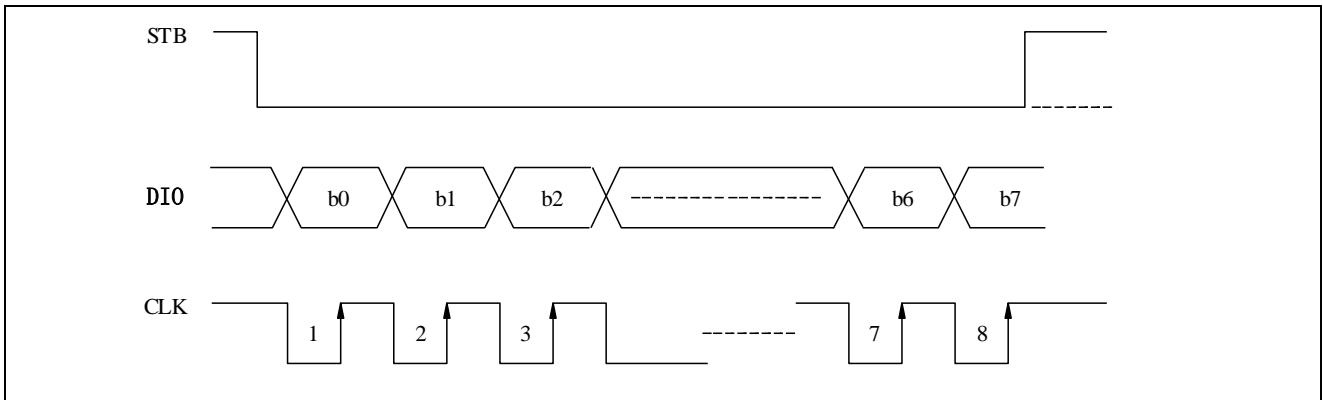
扫描和显示时序

键扫描和显示时序图如下所示。键扫描的一个周期包含 2 帧。10*2 矩阵的数据存储在 RAM 中。



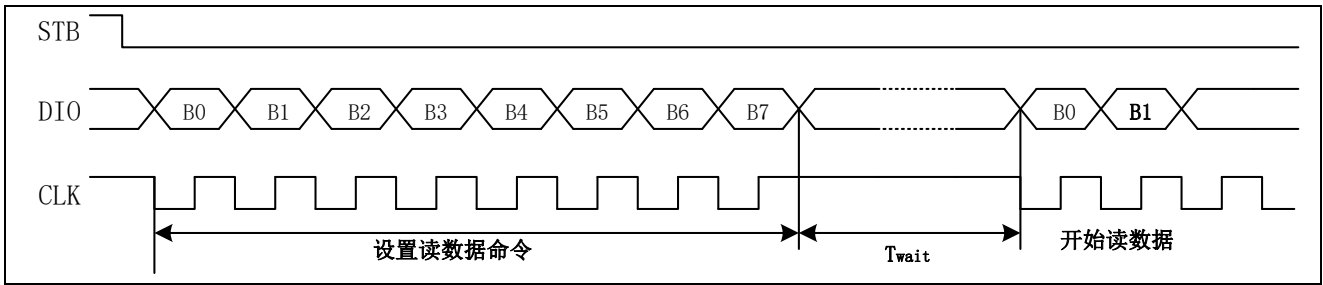
串行通讯格式

下图所示是 ET6224R 的串行通讯格式。DIO 端口是一个开漏输入输出端口，所以务必保证要外接一个上拉电阻（1K~10K）。



传输（数据读操作）

ET6224R

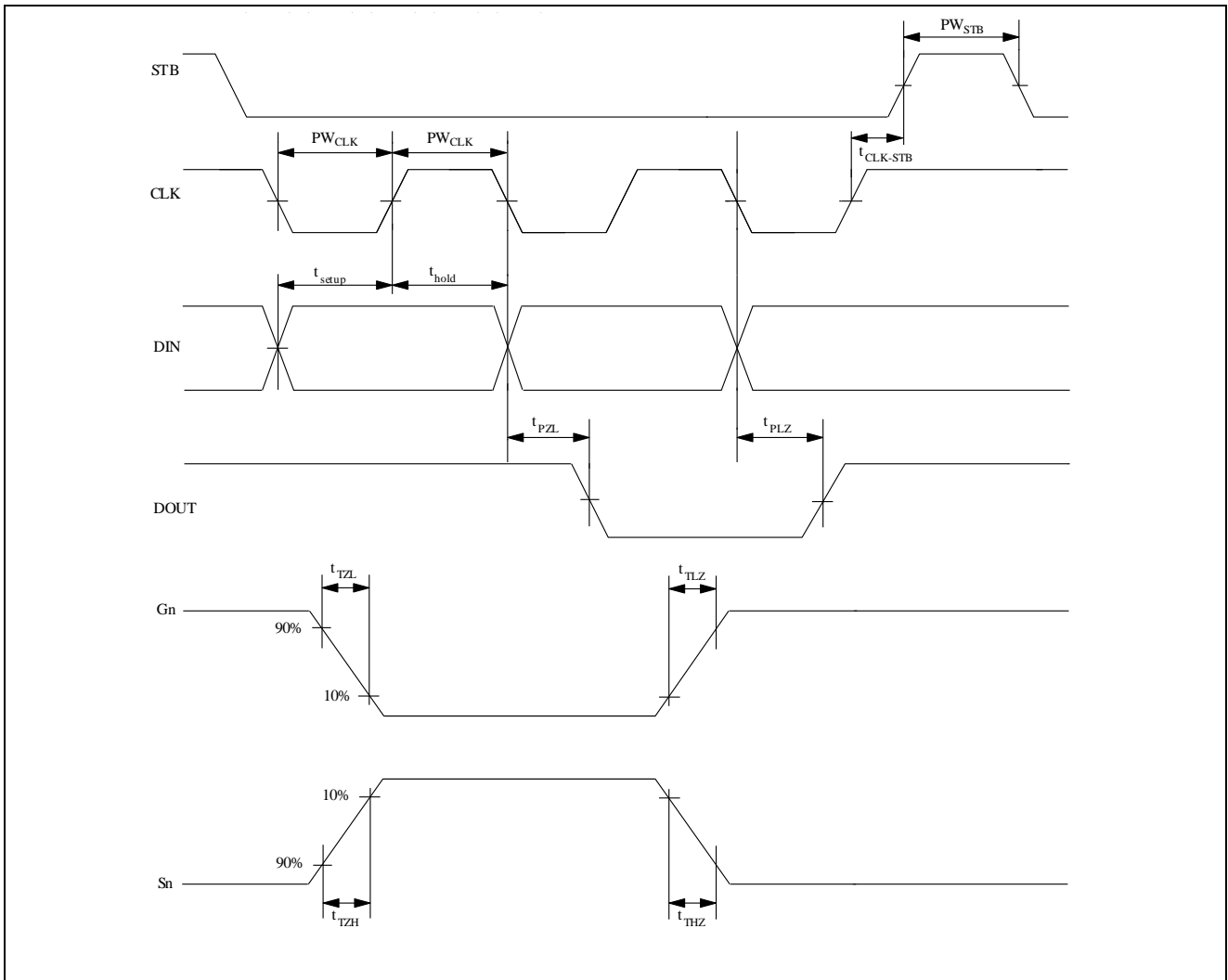


t_{wait} (等待时间) $\geq 1\mu s$

值得注意的是当读数据时，指令的第八个时钟的上升沿至随后读数据的第一个时钟的下降沿必须有大于或等于 $1\mu s$ 的等待时间 (t_{wait})。

转换特性波形

ET6224R 转换特性波形如下。



PW_{CLK} (时钟脉宽) $\geq 400ns$

t_{setup} (数据设置时间) $\geq 100ns$

$t_{CLK-STB}$ (时钟滤波时间) $\geq 1\mu s$

t_{TZH} (上升时间) $\leq 1\mu s$

t_{PLZ} (传输延迟时间) $\leq 300ns$

$t_{TLZ} < 1\mu s$

注：DIN 和 DOUT 分别为 DIO 的输入和输出状态。

PW_{STB} (滤波脉宽) $\geq 1\mu s$

t_{hold} (数据保持时间) $\geq 100ns$

t_{THZ} (下降时间) $\leq 10\mu s$

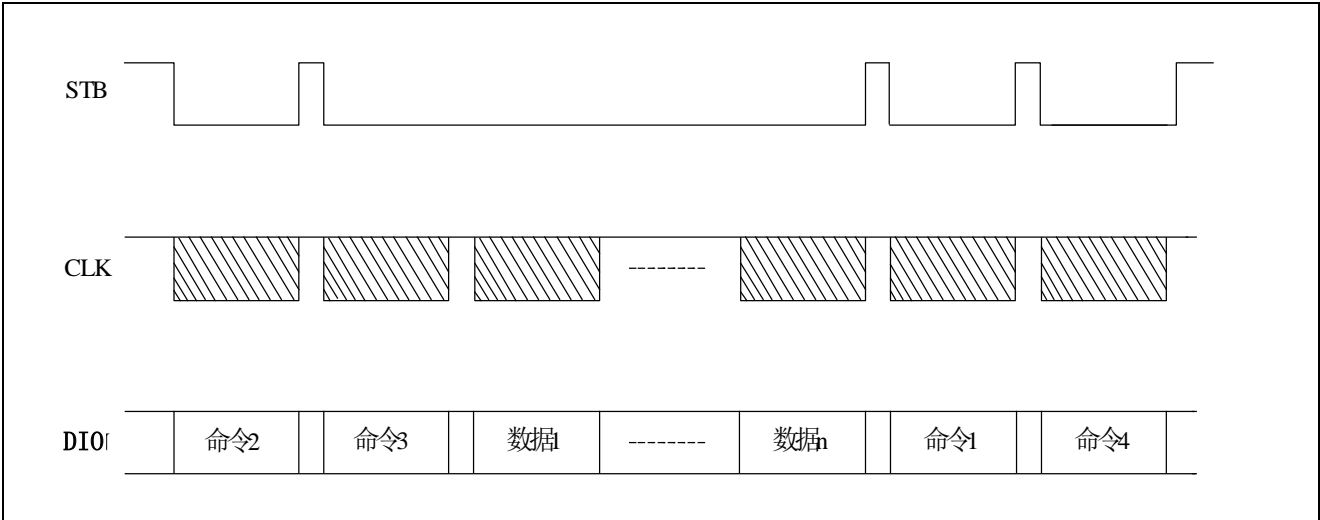
t_{PLZ} (传输延迟时间) $\leq 100ns$

$t_{TLZ} < 10\mu s$

ET6224R

应用

1. 输入显示数据



命令 1: 显示模式设置命令

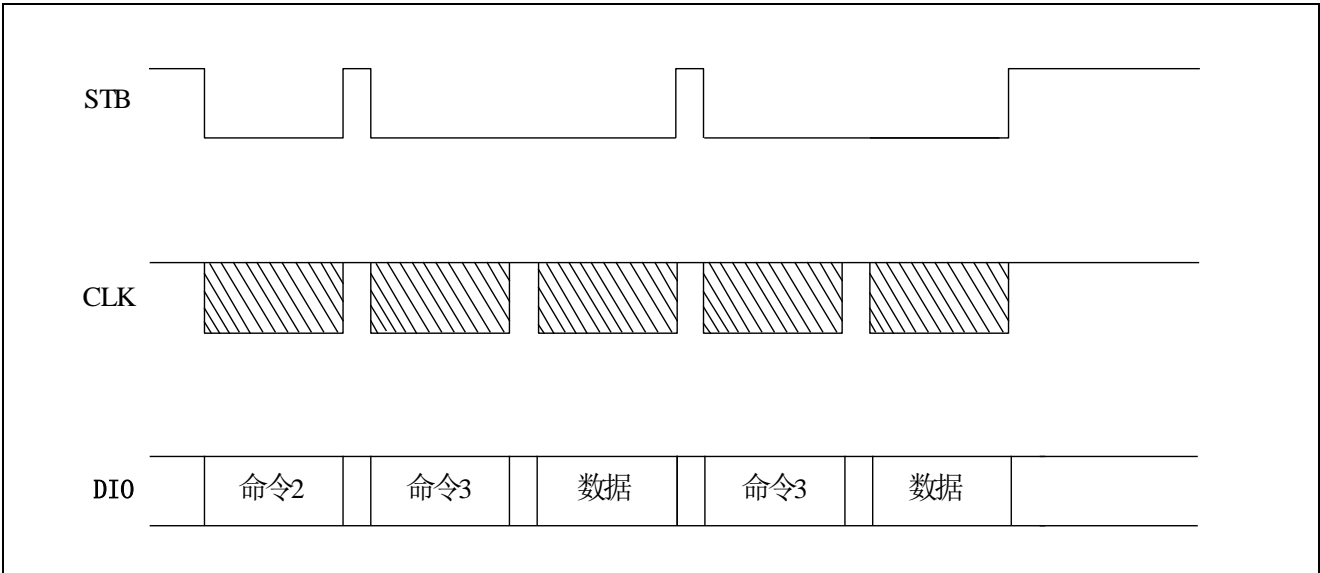
命令 2: 数据设置命令

命令 3: 地址设置命令

数据 1~n: 移动显示数据 (最大 14 个字节)

命令 4: 显示控制命令

2. 输入特定地址



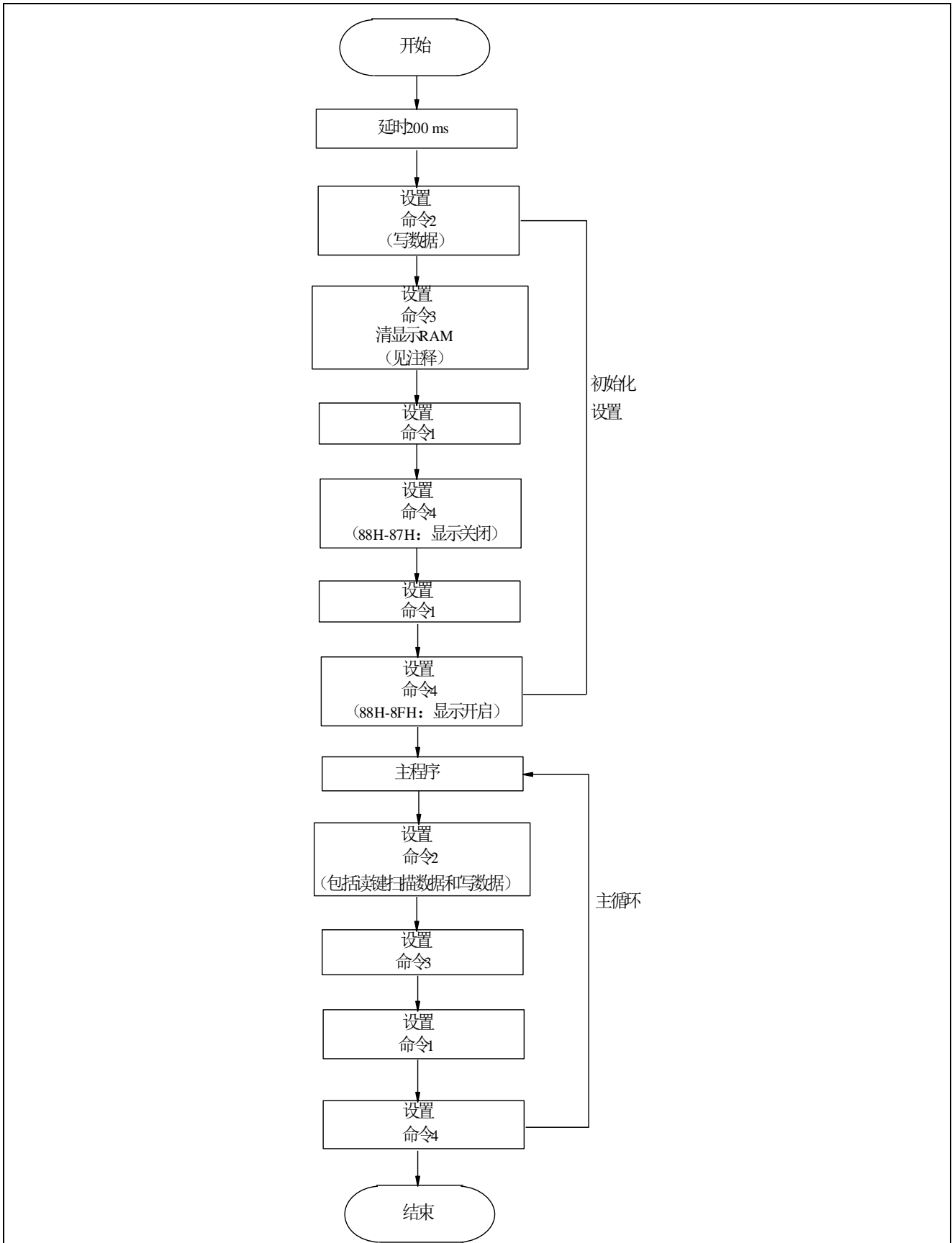
命令 2: 设置数据

命令 3: 设置地址

数据: 显示数据

ET6224R

软件流程图



ET6224R

注释:

1. 命令 1: 显示模式
2. 命令 2: 设置数据
3. 命令 3: 设置地址
4. 命令 4: 显示控制

当 IC 电源第一次上电时, 显示 RAM 中的内容并没有被定义, 因此务必在初始化设置中清空显示 RAM 中的内容。

极限参数

1. 最大额定值 (Ta = 25°C, GND = 0V)

参数	符号	范围	单位
提供电压	V _{DD}	-0.5~+7	V
逻辑输入电压	V _I	-0.5~V _{DD} +0.5	V
驱动输出电流	I _{OLGR}	+250	mA
	I _{OHSG}	-50	mA
最大输出电流	I _{TOTAL}	400	mA
工作温度	T _{opr}	-40~+85	°C
储存温度	T _{stg}	-55~+150	°C

2. 推荐的工作条件 (Ta = -20~+70°C, GND = 0V)

参数	符号	最小值	典型值	最大值	单位
逻辑电源电压	V _{DD}	4.5	5	5.5	V
动态电流 (见注释)	I _{DDdyn}	—	—	1	mA
高电平输入电压	V _{IH}	0.8V _{DD}	—	V _{DD}	V
低电平输入电压	V _{IL}	0	—	0.25V _{DD}	V

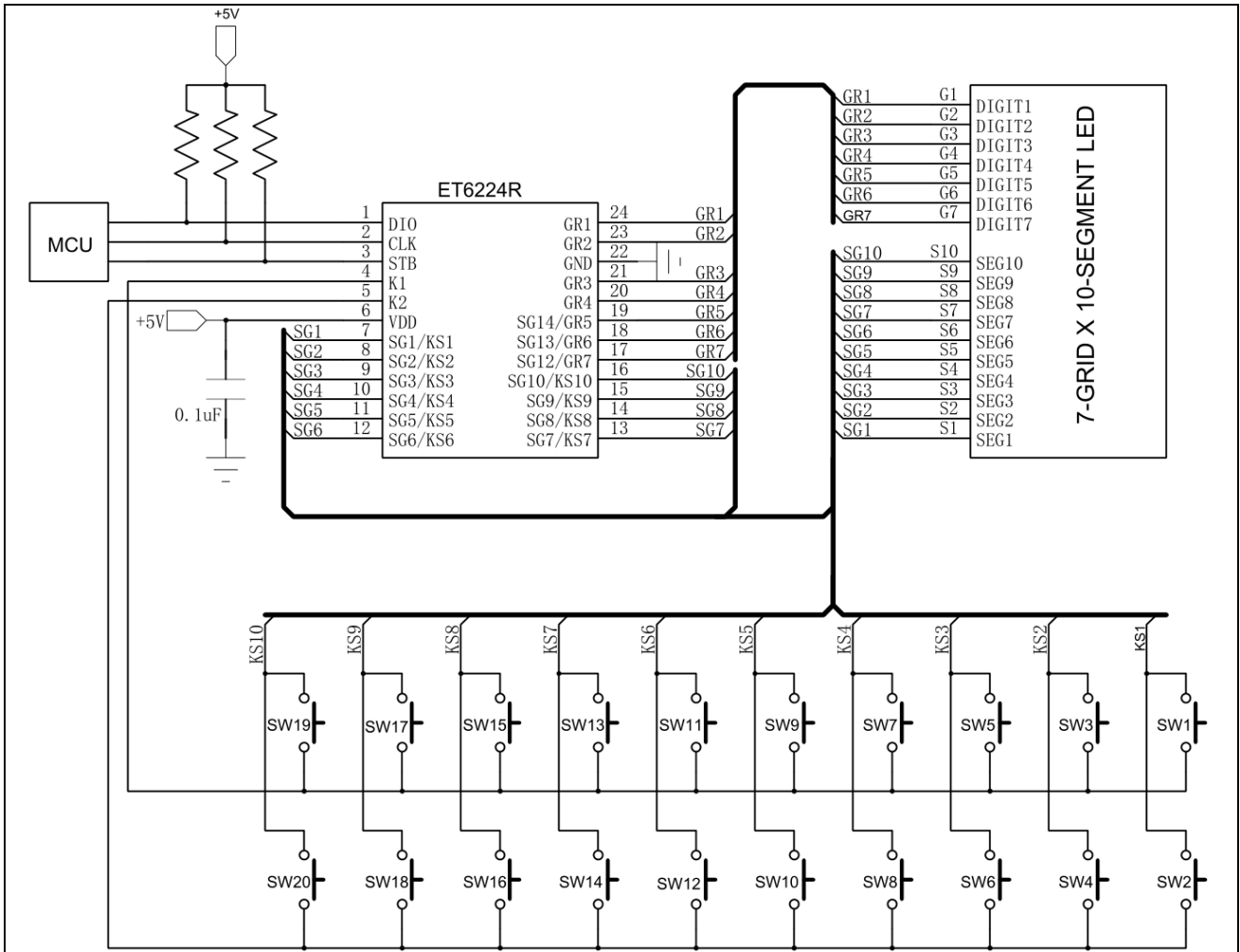
注: 测试条件: 设置显示控制命令=80H (显示关闭状态&无载入情况)

电参数 (V_{DD} = 5V, GND = 0V, Ta = 25°C)

参数	符号	测试条件	最小值	典型值	最大值	单位
高电平输出电流	I _{OHSG1}	SGn 端口, Vo=V _{DD} -2V	-40	-50	-60	mA
	I _{OHSG2}	SGn 端口, Vo=V _{DD} -3V	-50	-60	-70	mA
低电平输出电流	I _{OLGR}	GRn 端口, Vo=0.3V	80	100		mA
低电平输出电流	I _{OLDOUT}	Vo=0.4V	4	—	—	mA
高电平输入电压	V _{IH}	—	0.8V _{DD}	—	5	V
低电平输入电压	V _{IL}	—	0	—	0.25V _{DD}	V

ET6224R

参考应用线路图

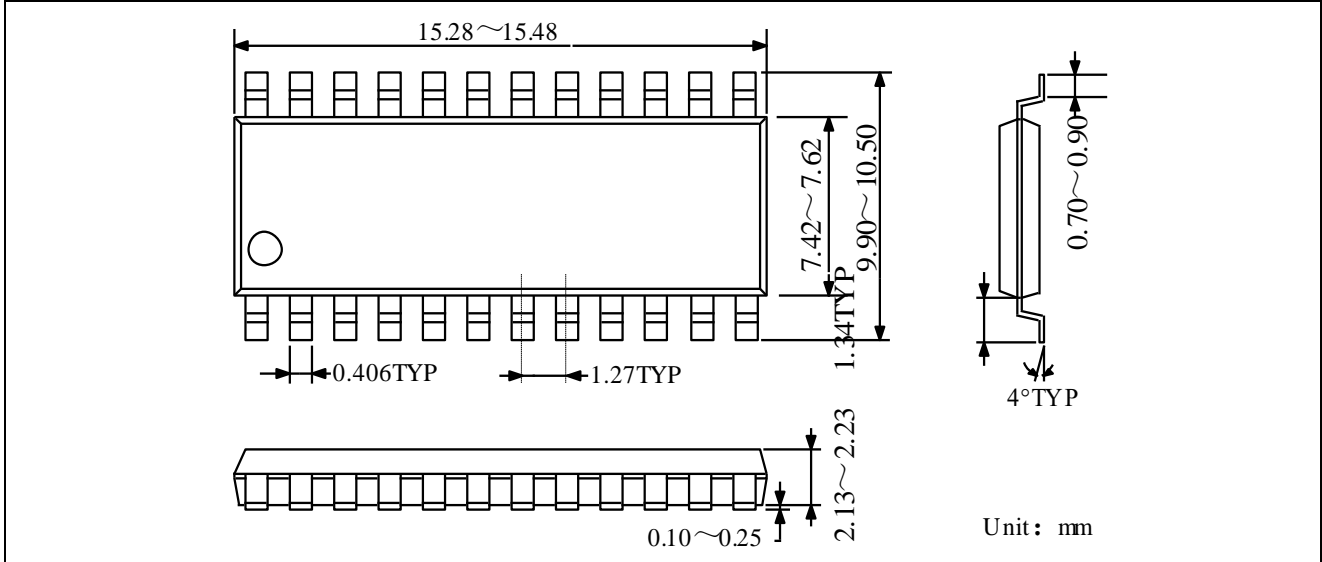


注：此电路仅供参考，滤波电容尽可能放置在接近 VDD 的地方。

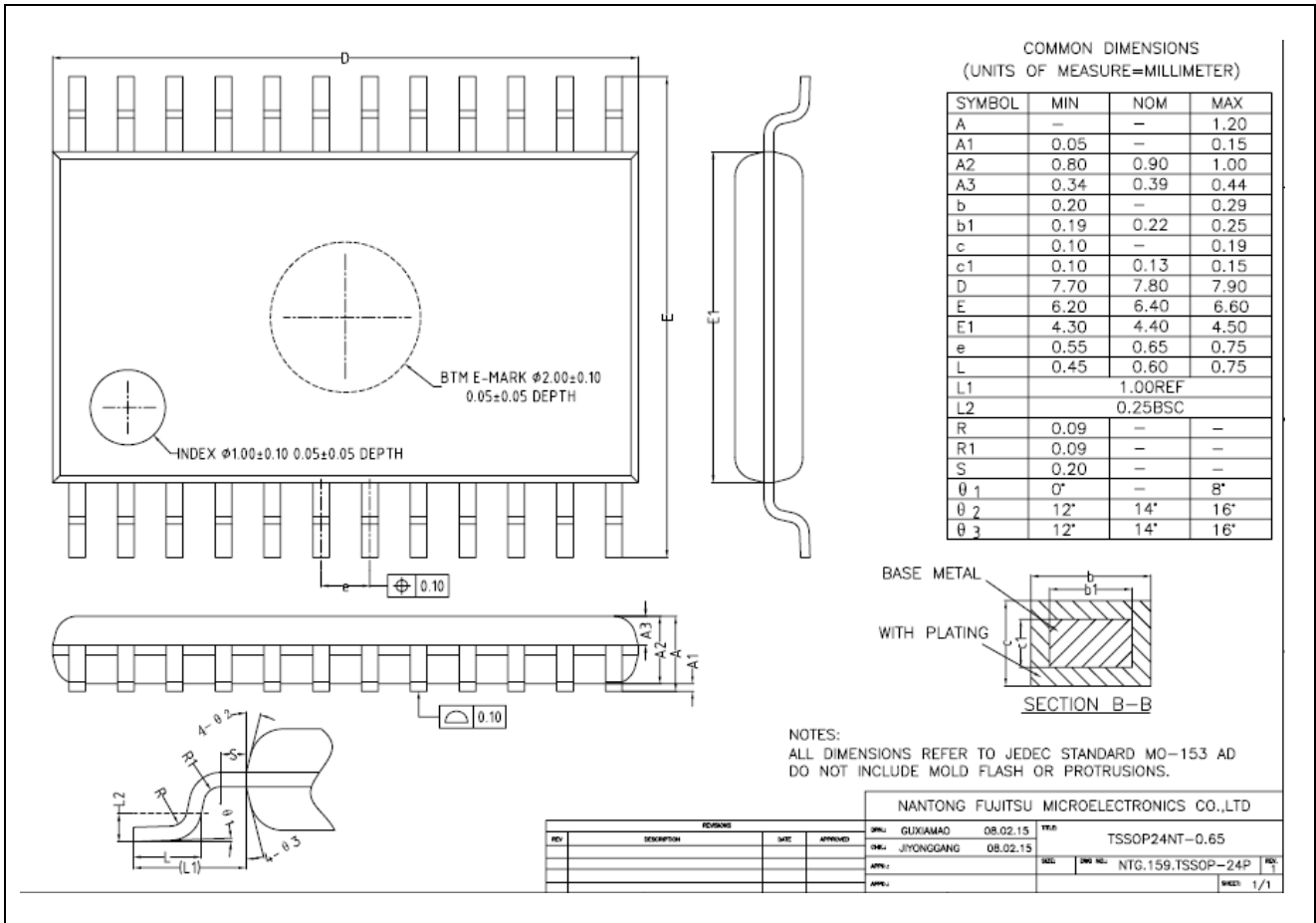
ET6224R

封装尺寸图

SOP24 (ET6224R)

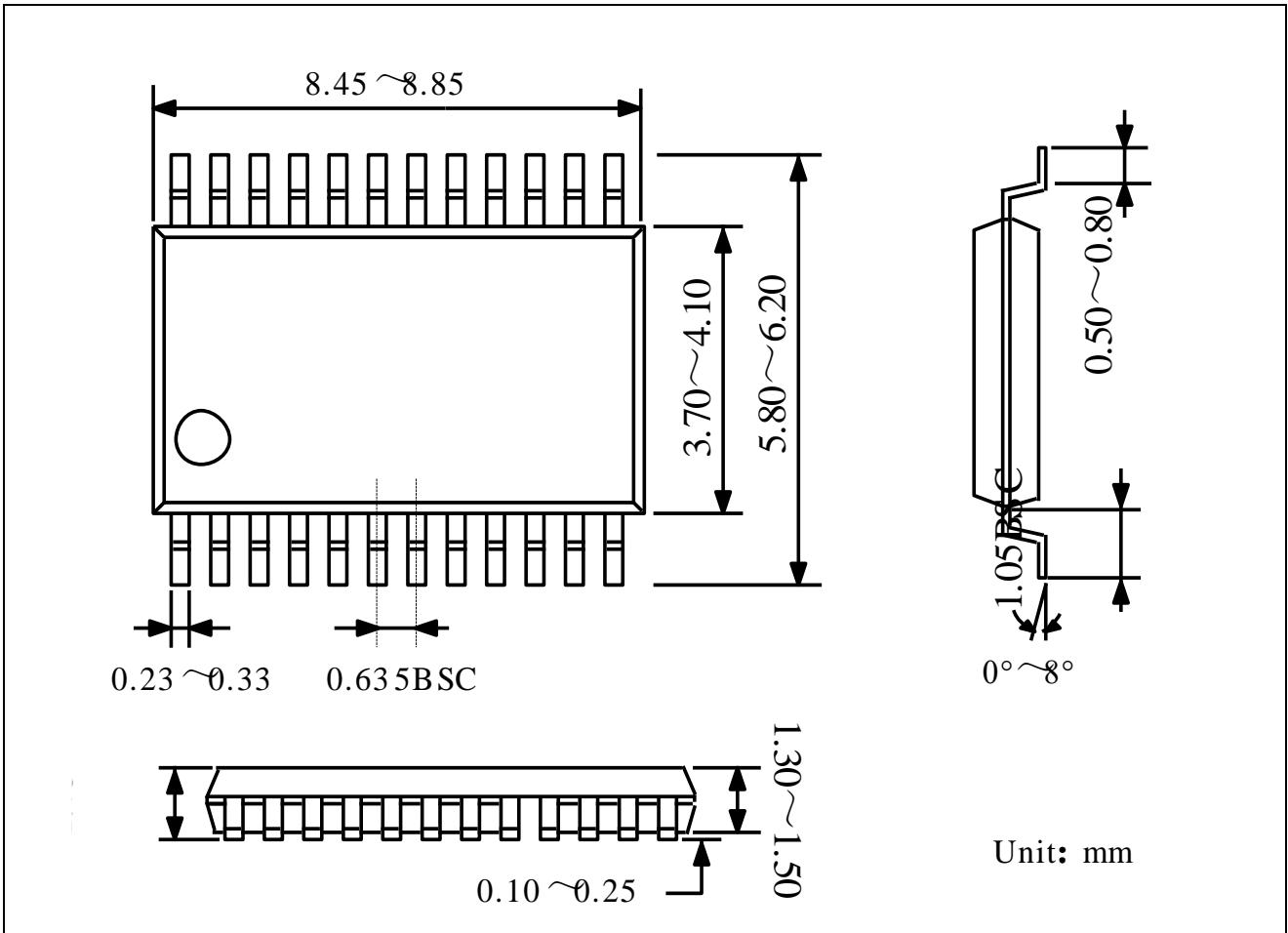


TSSOP24 (ET6224RV)



ET6224R

SSOP24 (ET6224RS)



历史版本

No.	Version	Date	Revision Item	Request	Function and characteristic checking	Package dimension checking	Typos checking
1	1.0	2020-02-24	增加历史版本信息	Shilj	Shilj	Liuju	Liuju