

Fortior Tech

FU6832

**MCU Embedded and
Configurable 3-Phase PMSM
Motor Controller**

Datasheet

目 录

目 录.....	2
1 系统介绍.....	19
1.1 特性.....	19
1.2 应用场景.....	21
1.3 概述.....	21
1.4 系统框图.....	22
1.4.1 FU6832L 功能框图	22
1.4.2 FU6832N 功能框图.....	23
1.4.3 FU6832S 功能框图	24
1.4.4 FU6832F 功能框图	25
1.5 Memory 空间.....	26
1.5.1 Program Memory.....	26
1.5.2 Data Memory	26
1.5.3 SFR.....	27
1.5.4 XSFR.....	28
2 引脚定义.....	31
2.1 FU6832 LQFP48 引脚列表.....	31
2.2 FU6832L 封装-LQFP48.....	35
2.3 FU6832 QFN32 引脚列表	36
2.4 FU6832N 封装-QFN32	39
2.5 FU6832 SSOP24 引脚列表.....	40
2.6 FU6832S 封装-SSOP24.....	41
2.7 FU6832 QFN24 引脚列表	42
2.8 FU6832F 封装-QFN24	44
3 封装信息.....	45
3.1 LQFP48_7X7	45
3.2 QFN32_4X4	46
3.3 SSOP24_8.65X3.9	47
3.4 QFN24_4X4	48
4 订购信息.....	49
5 电气特性.....	50

5.1	绝对最大额定值.....	50
5.2	全局电气特性.....	50
5.3	GPIO 电气特性	50
5.4	Pre-driver IO 电气特性.....	51
5.5	ADC 电气特性.....	51
5.6	参考电压电气特性.....	52
5.7	运算放大器电气特性.....	52
5.8	HALL/BEMF 电气特性.....	52
5.9	OSC 电气特性	53
5.10	复位电气特性.....	53
5.11	LDO 电气特性.....	53
5.12	封装热阻.....	53
6	复位控制.....	55
6.1	复位源(RST_SR)	55
6.2	复位使能.....	55
6.3	外部引脚复位、上电复位.....	55
6.4	低电压侦测复位.....	55
6.5	看门狗溢出复位.....	55
6.6	RSTFED 复位	55
6.7	软复位.....	56
6.8	复位寄存器.....	56
6.8.1	RST_SR (0xC9)	56
7	中断控制.....	58
7.1	简介.....	58
7.2	启动中断源.....	58
7.3	外部中断.....	58
7.4	中断说明.....	60
7.5	中断寄存器.....	61
7.5.1	IE (0xA8)	61
7.5.2	IPO (0xB8)	61
7.5.3	IP1 (0xC0)	61
7.5.4	IP2 (0xC8)	62
7.5.5	IP3 (0xD8)	62
7.5.6	TCON (0x88)	62
8	I2C(Inter-Integrated Circuit bus)	64

8.1	简介.....	64
8.2	操作说明.....	65
8.2.1	主机模式.....	65
8.2.2	从机模式.....	65
8.2.3	I2C 中断源	66
8.3	I2C 寄存器	66
8.3.1	I2C_CR (0x4028)	66
8.3.2	I2C_ID (0x4029)	66
8.3.3	I2C_DR (0x402A)	67
8.3.4	I2C_SR (0x402B)	67
9	SPI(Serial peripheral interface)	70
9.1	简介.....	70
9.2	操作说明.....	70
9.2.1	SPI 主方式.....	70
9.2.1.1	主方式配置.....	70
9.2.2	SPI 从方式.....	71
9.2.2.1	从方式配置.....	71
9.2.3	SPI 中断源.....	71
9.2.4	SPI 的工作方式.....	71
9.2.5	串行时钟时序.....	72
9.3	SPI 寄存器.....	74
9.3.1	SPI_CRO (0x4030)	74
9.3.2	SPI_CR1 (0x4031)	75
9.3.3	SPI_CLK (0x4032)	76
9.3.4	SPI_DR (0x4033)	76
10	UART(Universal Asynchronous Receiver / Transmitter)	77
10.1	简介.....	77
10.2	UART 操作说明.....	77
10.2.1	模式 0.....	77
10.2.2	模式 1.....	77
10.2.3	模式 2.....	77
10.2.4	模式 3.....	77
10.2.5	UART 中断源.....	78
10.3	UART1 寄存器.....	78
10.3.1	UT_CR (0x98)	78

10.3.2	UT_DR (0x99)	79
10.3.3	UT_BAUD (0x9A,0x9B)	79
10.4	UART2 寄存器.....	79
10.4.1	UT2_CR (0x8A)	79
10.4.2	UT2_DR (0x89)	80
10.4.3	UT2_BAUD (0x4042,0x4043)	80
11	LIN (Local Interconnect Network)	81
11.1	简介.....	81
11.2	LIN 从机操作说明	81
11.3	睡眠和唤醒.....	82
11.4	错误侦测与处理.....	82
11.5	其它事项.....	82
11.6	LIN 寄存器	83
11.6.1	LIN_CR(0x40E0).....	83
11.6.2	LIN_SR(0x40E1)	83
11.6.3	LIN_CSR(0x40E2).....	84
11.6.4	LIN_ID(0x40E3).....	85
11.6.5	LIN_SIZE(0x40E4)	85
11.6.6	LIN_BAUD(0x40E5,0x40E6).....	85
12	MDU.....	86
12.1	简介.....	86
12.2	特性.....	86
12.3	功能说明.....	86
12.3.1	操作方法.....	86
12.3.2	运算结果左移 1 位的 16 位有符号乘法.....	87
12.3.3	16 位有符号乘法.....	87
12.3.4	16 位无符号乘法.....	87
12.3.5	32 位/16 位的无符号除法	87
12.3.6	低通滤波器(LPF).....	88
12.3.7	坐标转换(Sin/Cos).....	88
12.3.8	反正切(Atan).....	88
12.4	寄存器.....	89
12.4.1	控制寄存器:MDU_CR(0xC1).....	89
12.4.2	模式配置寄存器:MDU_MD(0xCA).....	89
12.4.3	数据寄存器 A:MDU_A(0xC7,0xC6)	90

12.4.4	数据寄存器 B:MDU_B(0xC5,0xC4).....	90
12.4.5	数据寄存器 C:MDU_C(0xC3,0xC2).....	91
12.4.6	数据寄存器 D:MDU_D(0xCB).....	91
13	PI/PID.....	92
13.1	简介.....	92
13.2	特性.....	92
13.3	操作说明.....	92
13.4	PI 寄存器	93
13.4.1	PI_CR (0xF9)	93
13.4.2	PI0_KP (0x02E0, 0x02E1)	94
13.4.3	PI0_KI (0x02E2, 0x02E3)	94
13.4.4	PI0_UKMAX (0x02E4, 0x02E5)	95
13.4.5	PI0_UKMIN (0x02E6, 0x02E7)	95
13.4.6	PI0_EK1 (0x02E8, 0x02E9)	96
13.4.7	PI0_EK (0x02EA, 0x02EB)	96
13.4.8	PI0_UKH (0x02EC, 0x02ED)	97
13.4.9	PI0_UKL (0x02EE, 0x02EF)	97
13.4.10	PI1_KP (0x02D0, 0x02D1)	98
13.4.11	PI1_KI (0x02D2, 0x02D3)	98
13.4.12	PI1_UKMAX (0x02D4, 0x02D5)	99
13.4.13	PI1_UKMIN (0x02D6, 0x02D7)	99
13.4.14	PI1_EK1 (0x02D8, 0x02D9)	100
13.4.15	PI1_EK (0x02DA, 0x02DB)	100
13.4.16	PI1_UKH (0x02DC, 0x02DD)	101
13.4.17	PI1_UKL (0x02DE, 0x02DF)	101
13.4.18	PI2_KP (0x02BC, 0x02BD)	102
13.4.19	PI2_KI (0x02BE, 0x02BF)	102
13.4.20	PI2_UKMAX (0x02C0, 0x02C1)	103
13.4.21	PI2_UKMIN (0x02C2, 0x02C3)	103
13.4.22	PI2_EK1 (0x02C4, 0x02C5)	104
13.4.23	PI2_EK (0x02C6, 0x02C7)	104
13.4.24	PI2_UKH (0x02C8, 0x02C9)	105
13.4.25	PI2_UKL (0x02CA, 0x02CB)	105
13.4.26	PI2_KD (0x02CC, 0x02CD)	106
13.4.27	PI2_EK2 (0x02CE, 0x02CF)	106

13.4.28	PI3_KP (0x02A8, 0x02A9)	107
13.4.29	PI3_KI (0x02AA, 0x02AB)	107
13.4.30	PI3_UKMAX (0x02AC, 0x02AD)	108
13.4.31	PI3_UKMIN (0x02AE, 0x02AF)	108
13.4.32	PI3_EK1 (0x02B0, 0x02B1)	109
13.4.33	PI3_EK (0x02B2, 0x02B3)	109
13.4.34	PI3_UKH (0x02B4, 0x02B5)	110
13.4.35	PI3_UKL (0x02B6, 0x02B7)	110
13.4.36	PI3_KD (0x02B8, 0x02B9)	111
13.4.37	PI3_EK2 (0x02BA, 0x02BB)	111
14	FOC/SVPWM	112
14.1	FOC/SVPWM 操作说明	112
14.1.1	简介	112
14.1.2	参考输入	112
14.1.3	PI 控制器	112
14.1.4	坐标转换	113
14.1.4.1	PARK 逆变换	113
14.1.4.2	CLARKE 逆变换	113
14.1.4.3	CLARKE 变换	114
14.1.4.4	PARK 变换	114
14.1.5	SVPWM	114
14.1.5.1	七段式 SVPWM	115
14.1.5.2	五段式 SVPWM	116
14.1.6	过调制	116
14.1.7	死区补偿	116
14.1.8	电流电压采样	116
14.1.8.1	单电阻采样模式	116
14.1.8.2	双三电阻采样模式	117
14.1.8.3	电流采样基准	118
14.1.9	角度模式	118
14.1.9.1	爬坡强制角度	119
14.1.9.2	强拉角度	119
14.1.9.3	估算器角度	120
14.1.10	电机实时参数	121
14.1.10.1	顺风逆风检测	122

14.1.10.2	反电动势检测.....	122
14.1.10.3	功率	122
14.1.11	FG 输出产生	122
14.2	FOC 寄存器.....	123
14.2.1	FOC_CR0 (0x409F)	123
14.2.2	FOC_CR1 (0x40A0)	123
14.2.3	FOC_CR2 (0x40A1)	124
14.2.4	FOC_TSMIN (0x40A2)	125
14.2.5	FOC_TGLI (0x40A3)	125
14.2.6	FOC_TBLO (0x40A4)	125
14.2.7	FOC_TRGDLY (0x40A5)	126
14.2.8	FOC_CSO (0x40A6, 0x40A7)	126
14.2.9	FOC_RTSTEP (0x40A8, 0x40A9)	127
14.2.10	FOC_RTAEACC (0x40AA, 0x40AB)	127
14.2.11	FOC_EOMELPF (0x40AA, 0x40AB)	127
14.2.12	FOC_RTCECNT (0x40AC)	128
14.2.13	FOC_THECOR (0x40AD) BLDC 共用.....	128
14.2.14	FOC__EMF (0x40AE, 0x40AF)	128
14.2.15	FOC_THECOMP (0x40AE, 0x40AF)	129
14.2.16	FOC_DMAX (0x40B0, 0x40B1)	129
14.2.17	FOC_DMIN (0x40B2, 0x40B3)	129
14.2.18	FOC_QMAX (0x40B4, 0x40B5)	130
14.2.19	FOC_QMIN (0x40B6, 0x40B7)	130
14.2.20	FOC__UD (0x40B8, 0x40B9)	130
14.2.21	FOC__UQ (0x40BA, 0x40BB)	131
14.2.22	FOC__ID (0x40BC, 0x40BD)	131
14.2.23	FOC__IQ (0x40BE, 0x40BF)	131
14.2.24	FOC__IBET (0x40C0, 0x40C1)	132
14.2.25	FOC__VBET (0x40C2, 0x40C3)	132
14.2.26	FOC__VALP (0x40C4, 0x40C5)	133
14.2.27	FOC_UDCPS (0x40C2, 0x40C3)	133
14.2.28	FOC_UQCPS (0x40C4, 0x40C5)	133
14.2.29	FOC__IC (0x40C6, 0x40C7)	134
14.2.30	FOC__IB (0x40C8, 0x40C9)	134
14.2.31	FOC__IA (0x40CA, 0x40CB)	134

14.2.32	FOC__THETA (0x40CC, 0x40CD)	135
14.2.33	FOC__ETHETA (0x40CE, 0x40CF)	135
14.2.34	FOC__EALP (0x40D0, 0x40D1)	135
14.2.35	FOC__EBET (0x40D2, 0x40D3)	136
14.2.36	FOC__EOME (0x40D4, 0x40D5)	136
14.2.37	FOC__UQEX (0x40D6, 0x40D7)	136
14.2.38	FOC__KFG (0x40D6, 0x40D7)	137
14.2.39	FOC__POW (0x40D8, 0x40D9)	137
14.2.40	FOC__EOMEKLPF (0x40D8)	138
14.2.41	FOC__IAMAX (0x40DA, 0x40DB)	138
14.2.42	FOC__IBMAX (0x40DC, 0x40DD)	138
14.2.43	FOC__ICMAX (0x40DE, 0x40DF)	139
14.2.44	FOC__EFREQMAX (0x406F)	139
14.2.45	FOC__EKP (0x4074, 0x4075) BLDC 共用	140
14.2.46	FOC__EKI (0x4076, 0x4077) BLDC 共用	140
14.2.47	FOC__EBMFK (0x407C, 0x407D) BLDC 共用	140
14.2.48	FOC__KSLIDE (0x4078, 0x4079) BLDC 共用	141
14.2.49	FOC__EKLPFMIN (0x407A, 0x407B) BLDC 共用	141
14.2.50	FOC__OMEKLPF (0x407E, 0x407F)	141
14.2.51	FOC__FBASE (0x4080, 0x4081)	142
14.2.52	FOC__EFREQACC (0x4082, 0x4083) BLDC 共用	142
14.2.53	FOC__EFREQMIN (0x4084, 0x4085) BLDC 共用	143
14.2.54	FOC__EFREQHOLD (0x4086, 0x4087) BLDC 共用	143
14.2.55	FOC__EK3 (0x4088, 0x4089)	143
14.2.56	FOC__EK4 (0x408A, 0x408B)	144
14.2.57	FOC__EK1 (0x408C, 0x408D)	144
14.2.58	FOC__EK2 (0x408E, 0x408F)	144
14.2.59	FOC__IDREF (0x4090, 0x4091) BLDC 共用	145
14.2.60	FOC__IQREF (0x4092, 0x4093) BLDC 共用	145
14.2.61	FOC__DQKP (0x4094, 0x4095) BLDC 共用	146
14.2.62	FOC__DQKI (0x4096, 0x4097) BLDC 共用	146
14.2.63	FOC__UDCFLT (0x4098, 0x4099)	146
15	SPWM	148
15.1	SPWM 操作说明	148
15.1.1	简介	148

15.1.2	参考输入.....	148
15.1.3	PI 控制器	148
15.1.4	坐标转换.....	149
15.1.4.1	PARK 逆变换	149
15.1.4.2	PARK 变换	149
15.1.5	SPWM.....	149
15.1.5.1	单极性 SPWM.....	149
15.1.5.2	双极性 SPWM.....	150
15.1.6	电流电压采样.....	150
15.1.6.1	电流采样基准.....	150
15.1.7	角度模式.....	150
15.1.7.1	爬坡强制角度.....	150
15.1.7.2	强拉角度.....	151
15.1.8	电机实时参数.....	151
15.2	SPWM 寄存器.....	151
15.2.1	FOC_CR1 (0x40A0)	151
15.2.2	FOC_CR2 (0x40A1)	152
15.2.3	FOC_TRGDLY (0x40A5)	152
15.2.4	FOC_CSO (0x40A6, 0x40A7)	153
15.2.5	FOC_RTHERSTEP (0x40A8, 0x40A9)	153
15.2.6	FOC_RTHERACC (0x40AA, 0x40AB)	154
15.2.7	FOC_RTHERCNT (0x40AC)	154
15.2.8	FOC_DMAX (0x40B0, 0x40B1)	154
15.2.9	FOC_DMIN (0x40B2, 0x40B3)	155
15.2.10	FOC_QMAX (0x40B4, 0x40B5)	155
15.2.11	FOC_QMIN (0x40B6, 0x40B7)	155
15.2.12	FOC_UD (0x40B8, 0x40B9)	156
15.2.13	FOC_UQ (0x40BA, 0x40BB)	156
15.2.14	FOC_ID (0x40BC, 0x40BD)	156
15.2.15	FOC_IQ (0x40BE, 0x40BF)	157
15.2.16	FOC_IBET (0x40C0, 0x40C1)	157
15.2.17	FOC_VBET (0x40C2, 0x40C3)	158
15.2.18	FOC_VALP (0x40C4, 0x40C5)	158
15.2.19	FOC_UDCPS (0x40C2, 0x40C3)	158
15.2.20	FOC_UQCPS (0x40C4, 0x40C5)	159

15.2.21	FOC__IB (0x40C8, 0x40C9)	159
15.2.22	FOC__IA (0x40CA, 0x40CB)	159
15.2.23	FOC__THETA (0x40CC, 0x40CD)	160
15.2.24	FOC__IAMAX (0x40DA, 0x40DB)	160
15.2.25	FOC__IBMAX (0x40DC, 0x40DD)	160
15.2.26	FOC_IDREF (0x4090, 0x4091) BLDC 共用.....	161
15.2.27	FOC_IQREF (0x4092, 0x4093) BLDC 共用	161
15.2.28	FOC_DQKP (0x4094, 0x4095) BLDC 共用.....	162
15.2.29	FOC_DQKI (0x4096, 0x4097) BLDC 共用.....	162
15.2.30	FOC__UDCFLT (0x4098, 0x4099)	162
16	TIM1.....	164
16.1	Timer1 操作说明	164
16.1.1	Timer 计数单元	165
16.1.1.1	Timer clock 控制器	165
16.1.1.2	基本定时器.....	165
16.1.1.3	重载定时器.....	166
16.1.2	输入滤波和采样.....	166
16.1.2.1	滤波	167
16.1.2.2	采样	167
16.1.3	位置检测事件.....	168
16.1.4	写入时序事件.....	168
16.1.5	Timer1 中断	169
16.2	BLDC 方波应用	169
16.2.1	BLDC 的六步换相	169
16.2.2	BLDC 的工作原理	170
16.2.2.1	60 度基准	170
16.2.2.2	60 度强制换相.....	170
16.2.2.3	续流屏蔽.....	171
16.2.2.4	zcp 到换相的角度	171
16.2.2.5	逐波限流.....	171
16.3	Timer1 寄存器	171
16.3.1	TIM1_CR0 (0x4068)	171
16.3.2	TIM1_CR1 (0x4069)	172
16.3.3	TIM1_CR2 (0x406A)	172
16.3.4	TIM1_CR3 (0x406B)	173

16.3.5	TIM1_CR4 (0x406C)	173
16.3.6	TIM1_IER (0x406D)	174
16.3.7	TIM1_SR (0x406E)	175
16.3.8	TIM1_BCOR (0x4070, 0x4071)	176
16.3.9	TIM1_DBRx (x=1~7)(0x4074+2*x, 0x4075+2*x)	176
16.3.10	TIM1__BCNTR (0x4082, 0x4083)	177
16.3.11	TIM1__BCCR (0x4084, 0x4085)	178
16.3.12	TIM1__BARR (0x4086, 0x4087)	178
16.3.13	TIM1__RARR (0x4088, 0x4089)	179
16.3.14	TIM1__RCNTR (0x408A, 0x408B)	179
16.3.15	TIM1__ITRIP (0x4098, 0x4099)	179
17	TIM2.....	181
17.1	TIM2 操作说明	181
17.1.1	时钟控制器.....	181
17.1.2	TIM2__CNTR 的读写和计数.....	181
17.1.3	输出模式.....	182
17.1.3.1	TIM2__ARR/TIM2__DR 的读写	182
17.1.3.2	高/低电平输出模式	182
17.1.3.3	PWM 模式	182
17.1.3.4	中断事件.....	182
17.1.4	输入信号滤波和边沿检测.....	183
17.1.5	输入 timer 模式.....	183
17.1.6	输入 counter 模式.....	184
17.1.7	QEP&RSD 模式.....	185
17.1.7.1	RSD 的比较器采样	186
17.1.8	步进模式.....	187
17.2	TIM2 寄存器	189
17.2.1	TIM2_CR0(0xA1)	189
17.2.2	TIM2_CR1(0xA9)	190
17.2.3	TIM2__CNTR(0xAA,0xAB)	191
17.2.4	TIM2__DR(0xAC,0xAD)	191
17.2.5	TIM2__ARR(0xAE,0xAF)	192
18	TIM3/TIM4	192
18.1	TIM3/TIM4 操作说明	193
18.1.1	时钟控制器.....	193

18.1.2	TIMx_CNTR 的读写和计数.....	193
18.1.3	输出模式.....	194
18.1.3.1	高/低电平输出模式.....	194
18.1.3.2	PWM 模式.....	194
18.1.3.3	中断事件.....	194
18.1.4	输入信号滤波和边沿检测.....	195
18.1.5	输入 timer 模式.....	195
18.1.6	TIM4 的 FG 输出产生模式.....	196
18.2	TIM3/TIM4 寄存器.....	196
18.2.1	TIMx_CR0(0x9C/0x9E) (x=3/4).....	196
18.2.2	TIMx_CR1(0x9D/0x9F) (x=3/4).....	197
18.2.3	TIMx_CNTR(0xA2,0xA3/0x92,0x93) (x=3/4).....	198
18.2.4	TIMx_DR(0xA4,0xA5/0x94,0x95) (x=3/4).....	199
18.2.5	TIMx_ARR(0xA6,0xA7/0x96,0x97) (x=3/4).....	199
19	SYS_TICK.....	200
19.1	操作说明.....	200
19.2	寄存器.....	200
19.2.1	DRV_SR(0x4061).....	200
19.2.2	SYST_ARR(0x4064,0x4065).....	201
20	Driver.....	202
20.1	操作说明.....	202
20.1.1	简介.....	202
20.1.2	输出控制模块.....	202
20.1.2.1	计数比较模块.....	203
20.1.2.2	死区模块.....	203
20.1.2.3	输出使能与极性.....	204
20.1.2.4	主输出使能 MOE.....	205
20.1.2.5	中断.....	205
20.1.2.5.1	比较匹配中断.....	205
20.1.2.5.2	FG 中断.....	206
20.2	寄存器.....	206
20.2.1	DRV_CR (0x4062).....	206
20.2.2	DRV_SR(0x4061).....	207
20.2.3	DRV_OUT (0xF8).....	208
20.2.4	DRV_CMR(0x405C, 0x405D).....	208

20.2.5	DRV_ARR(0x405E,0x405F)	210
20.2.6	DRV_COMR(0x405A,0x405B)	210
20.2.7	DRV_DR(0x4058,0x4059)	211
20.2.8	DRV_DTR(0x4060)	211
20.2.9	DRV_CNTR(0x4066,0x4067)	212
21	WDT	213
21.1	WDT 使用注意事项	213
21.2	WDT 操作说明	213
21.3	WDT 寄存器	213
21.3.1	WDT_CR (0x4026)	213
21.3.2	WDT_ARR (0x4027)	213
21.3.3	CCFG1 (0x401E)	214
22	RTC 与时钟校准	215
22.1	RTC 基本功能框图	215
22.2	RTC 操作说明	215
22.3	RTC 寄存器	215
22.3.1	计数寄存器: RTC_TM (0x402C, 0x402D)	215
22.3.2	控制寄存器: RTC_STA (0x402E)	215
22.4	时钟校准	216
22.4.1	简介	216
22.4.2	寄存器	216
23	IO	218
23.1	IO 简介	218
23.2	IO 操作说明	218
23.3	IO 寄存器	219
23.3.1	P0_OE (0xFC)	219
23.3.2	P1_OE (0xFD)	219
23.3.3	P2_OE (0xFE)	219
23.3.4	P3_OE (0xFF)	220
23.3.5	P4_OE (0xE9)	220
23.3.6	P1_AN (0x4050)	220
23.3.7	P2_AN (0x4051)	221
23.3.8	P3_AN (0x4052)	221
23.3.9	P0_PU (0x4053)	222
23.3.10	P1_PU (0x4054)	222

23.3.11	P2_PU (0x4055)	222
23.3.12	P3_PU (0x4056)	222
23.3.13	P4_PU (0x4057)	223
23.3.14	PH_SEL (0x404C)	223
23.3.15	PH_SEL1 (0x404D)	224
23.3.16	PO (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xE8).....	224
24	ADC.....	226
24.1	ADC 简介.....	226
24.2	ADC 框图.....	226
24.3	ADC 操作说明.....	227
24.3.1	顺序扫描采样模式.....	227
24.3.2	触发采样模式.....	228
24.3.3	输出数据格式.....	229
24.4	ADC 寄存器.....	230
24.4.1	ADC_CR(0x4039).....	230
24.4.2	ADC_MASK={ ADC_MASKH, ADC_MASKL} (0x4036~0x4037)	230
24.4.3	ADC_SCYC={ADC_SCYCH[3:0],ADC_SCYCL}(0x4035[5:2],0x4038)	231
24.4.4	ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0300~0x0301)	232
24.4.5	ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0302~0x0303)	232
24.4.6	ADC2_DR={ADC2_DRH, ADC2_DRL} (0x0304~0x0305)	233
24.4.7	ADC3_DR={ADC3_DRH, ADC3_DRL}(0x0306~0x0307).....	233
24.4.8	ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0308~0x0309)	234
24.4.9	ADC5_DR={ADC5_DRH, ADC5_DRL} (0x030A~0x030B)	234
24.4.10	ADC6_DR={ADC6_DRH, ADC6_DRL} (0x030C~0x030D)	235
24.4.11	ADC7_DR={ADC7_DRH, ADC7_DRL} (0x030E~0x030F)	235
24.4.12	ADC8_DR={ADC8_DRH, ADC8_DRL} (0x0310~0x0311)	236
24.4.13	ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0312~0x0313)	236
24.4.14	ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0314~0x0315)	237
24.4.15	ADC11_DR={ADC11_DRH, ADC11_DRL} (0x0316~0x0317)	237
24.4.16	ADC12_DR={ADC12_DRH, ADC12_DRL} (0x0318~0x0319)	238
24.4.17	ADC13_DR={ADC13_DRH, ADC13_DRL} (0x031A~0x031B)	238
24.4.18	ADC14_DR={ADC14_DRH, ADC14_DRL} (0x031C~0x031D)	239
25	DAC.....	240
25.1	DAC 简介.....	240
25.2	DAC0 功能框图.....	240

25.3	DAC1 功能框图.....	241
25.4	DAC 寄存器.....	242
25.4.1	DAC_CR (0x4035)	242
25.4.2	DAC0_DR (0x404B)	242
25.4.3	DAC1_DR (0x404A)	242
26	DMA.....	243
26.1	DMA 功能与说明	243
26.2	DMA 寄存器	243
26.2.1	DMA0_CR0 (0x403A)	244
26.2.2	DMA1_CR0 (0x403B)	245
26.2.3	DMA0_LEN (0x403C)	246
26.2.4	DMA0_BA (0x403E、0x403F)	246
26.2.5	DMA1_LEN (0x403D)	247
26.2.6	DMA1_BA (0x4040、0x4041)	247
27	VREF.....	248
27.1	VREF 模块的操作说明	248
27.2	VREF 模块的寄存器	249
27.2.1	VREF_VHALF_CR(XRAM: 0x404F).....	249
28	VHALF.....	250
28.1	VHALF 模块的操作说明	250
28.2	VHALF 模块的寄存器	250
29	运放.....	251
29.1	简介.....	251
29.2	运放操作说明.....	251
29.2.1	母线电流采样运放 AMP0.....	251
29.2.1.1	AMP0 普通模式.....	251
29.2.1.2	AMP0 PGA 差分输入模式.....	252
29.2.2	相电流运放 (AMP1/AMP2)	252
29.2.2.1	AMP1.....	252
29.2.2.2	AMP2.....	253
29.3	运放寄存器.....	253
29.3.1	AMP_CR (0x404E)	253
29.3.2	AMP0_GAIN (0x4034)	253
30	比较器.....	255
30.1	比较器操作说明.....	255

30.1.1	比较器 CMP3	255
30.1.1.1	母线电流保护	256
30.1.1.2	逐波限流	257
30.1.2	比较器 CMP4	258
30.1.3	比较器 CMP0	258
30.1.4	比较器采样	261
30.1.5	比较器输出	262
30.2	比较器寄存器	263
30.2.1	CMP_CR0(0xD5)	263
30.2.2	CMP_CR1(0xD6)	263
30.2.3	CMP_CR2(0xDA)	264
30.2.4	CMP_CR3(0xDC)	266
30.2.5	CMP_CR4(0xE1)	266
30.2.6	CMP_SAMR(0x40AD)	267
30.2.7	CMP_SR(0xD7)	267
30.2.8	EVT_FILT(0xD9)	268
30.2.9	TSD_CR(0x402F)	270
31	电源模块	271
31.1	LDO	271
31.1.1	LDO 模块的操作说明	271
31.2	低压检测	271
31.2.1	简介	271
31.2.2	操作说明	272
31.2.3	寄存器	273
31.2.3.1	LVSR(0xDB)	273
32	FLASH	274
32.1	简介	274
32.2	操作说明	274
32.3	FLASH 寄存器	275
32.3.1	FLA_CR	275
32.3.2	FLA_KEY	275
33	CRC (循环冗余校验计算单元)	276
33.1	CRC 功能框图	276
33.2	CRC16 生成多项式	276
33.3	CRC16 基本逻辑图	276

33.4	操作说明.....	277
33.4.1	计算单个字节的 CRC	277
33.4.2	批量计算 ROM 数据 CRC	277
33.5	CRC 寄存器	279
33.5.1	控制寄存器: CRC_CR.....	279
33.5.2	输入数据寄存器: CRC_DIN	280
33.5.3	结果输出寄存器: CRC_DR.....	280
33.5.4	自动计算起点寄存器: CRC_BEG.....	280
33.5.5	自动计算块数寄存器: CRC_CNT.....	281
34	休眠模式.....	282
34.1	简介.....	282
34.2	PCON 寄存器	282
35	代码保护.....	283
35.1	简介.....	283
35.2	操作说明.....	283
36	修改记录 (Document Change List)	285
	Copyright Notice	286

1 系统介绍

1.1 特性

- 电源电压:

FU6832L/N/S/F:

单电源高压模式: VCC_MODE=0, 外部电源从 VCC 输入 5~28V, VDD5 由内部 LDO 产生

单电源低压模式: VCC_MODE=1, 外部电源从 VDD5 输入 3~5.5V, 同时将 VCC 与 VDD5 短接

双电源模式: VCC_MODE=1, 外部电源 1 从 VCC 输入 5~36V, 外部电源 2 从 VDD5 输入 5V

- 双核: 8051 内核和 ME

- 指令周期大多为 1T 或 2T

- 16kB Flash ROM、带 CRC 校验功能、支持程序自烧录和代码保护功能

- 256 bytes IRAM, 768 bytes XRAM

- ME: 比例积分/微分器(PI/PID)、BLDC 模块、FOC 模块、MDU 支持乘除法/低通滤波器(LPF)

/三角函数的计算

- 单周期 16*16 位乘法器, 16 周期 32 / 16 位除法器

- 4 级优先级中断、16 个中断源

- GPIO:

FU6832L: 35 个 GPIO

FU6832N: 22 个 GPIO

FU6832S: 13 个 GPIO

FU6832F: 13 个 GPIO

- 定时器:

2 个通用带抓捕功能可编程定时器

1 个支持 QEP 解码编程定时器

1 个 BLDC 电机专用定时器

1 个通用定时器

1 个 RTC 定时器

- 1 个 SPI

- 1 个 I2C

- 2 个 UART, 其中 UART2 支持 LIN Slave 模式和 Pin 功能转移

- 2 通道 DMA, 支持用于 I2C/SPI/UART 数据传输

- 模拟外设:

12 位 ADC, 1 μ S 转换时间, 可选择内部 VREF、外部 VREF 作参考电压

ADC 通道数:

FU6832L: 14 通道

FU6832N: 11 通道

FU6832S: 7 通道

FU6832F: 7 通道

内置 VREF 参考, 可配置 3V、4V、4.5V、VDD5 (FU6832N/S/F 只能选择 VDD5 为内部参考)

内置 VHALF(1/2 VREF)参考输出 (FU6832S/F 无此特性)

3 个独立运算放大器 (FU6832S/F 只包含 AMP0), 其中 AMP0 可配置可编程增益放大器

3 路模拟比较器

DAC: 1 路 9 位, 1 路 6 位

- 驱动类型:

3P3N Pre-driver 输出

- BLDC 控制支持自动换相、逐波限流, 支持 HALL、BEMF 位置检测

- FOC 驱动支持单电阻、双电阻、三电阻电流采样 (FU6832S/F 只支持单电阻电流采样)

- FOC 驱动支持过调制

- 时钟:

系统时钟为内置 24MHz \pm 2%精准时钟

内置 32.8kHz 低速时钟

- Watch-dog

- 两线制 FICE 协议提供在线仿真功能

1.2 应用场景

无感/有感 BLDC/PMSM、三相/单相感应电机、伺服电机。

油烟机、室内机、吊扇、落地扇、吸尘器、电吹风、工业风机、水泵、压缩机、电动车、电动工具、航模等。

1.3 概述

FU6832 系列是一款集成电机控制引擎(ME)和 8051 内核的高性能电机驱动专用芯片,ME 集成 FOC、MDU、LPF、PI、SVPWM/SPWM 等诸多硬件模块,可硬件自动完成电机 FOC/BLDC 运算控制;8051 内核用于参数配置和日常事务处理,双核并行工作实现各种高性能电机控制。其中 8051 内核大部分指令周期为 1T 或 2T,芯片内部集成有高速运算放大器、比较器、Pre-driver、高速 ADC、高速乘/除法器、CRC、SPI、I2C、UART、LIN、多种 TIMER、PWM 等功能,内置高压 LDO,适用于 BLDC/PMSM 电机的方波、SVPWM/SPWM、FOC 驱动控制。

FU6832 有不同封装形态: FU6832L(LQFP48)、FU6832N(QFN32)、FU6832S(SSOP24)、FU6832F(QFN24)

1.4 系统框图

1.4.1 FU6832L 功能框图

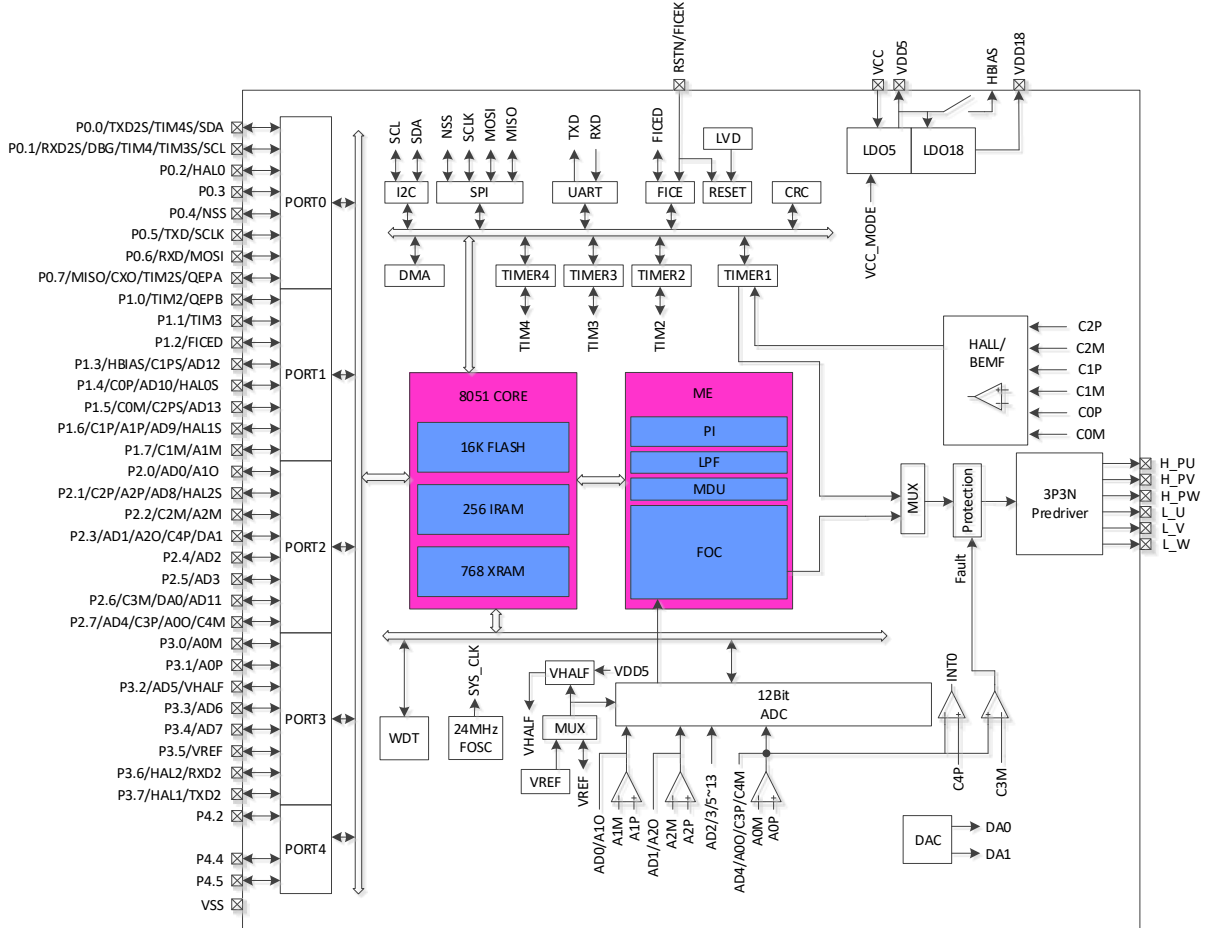
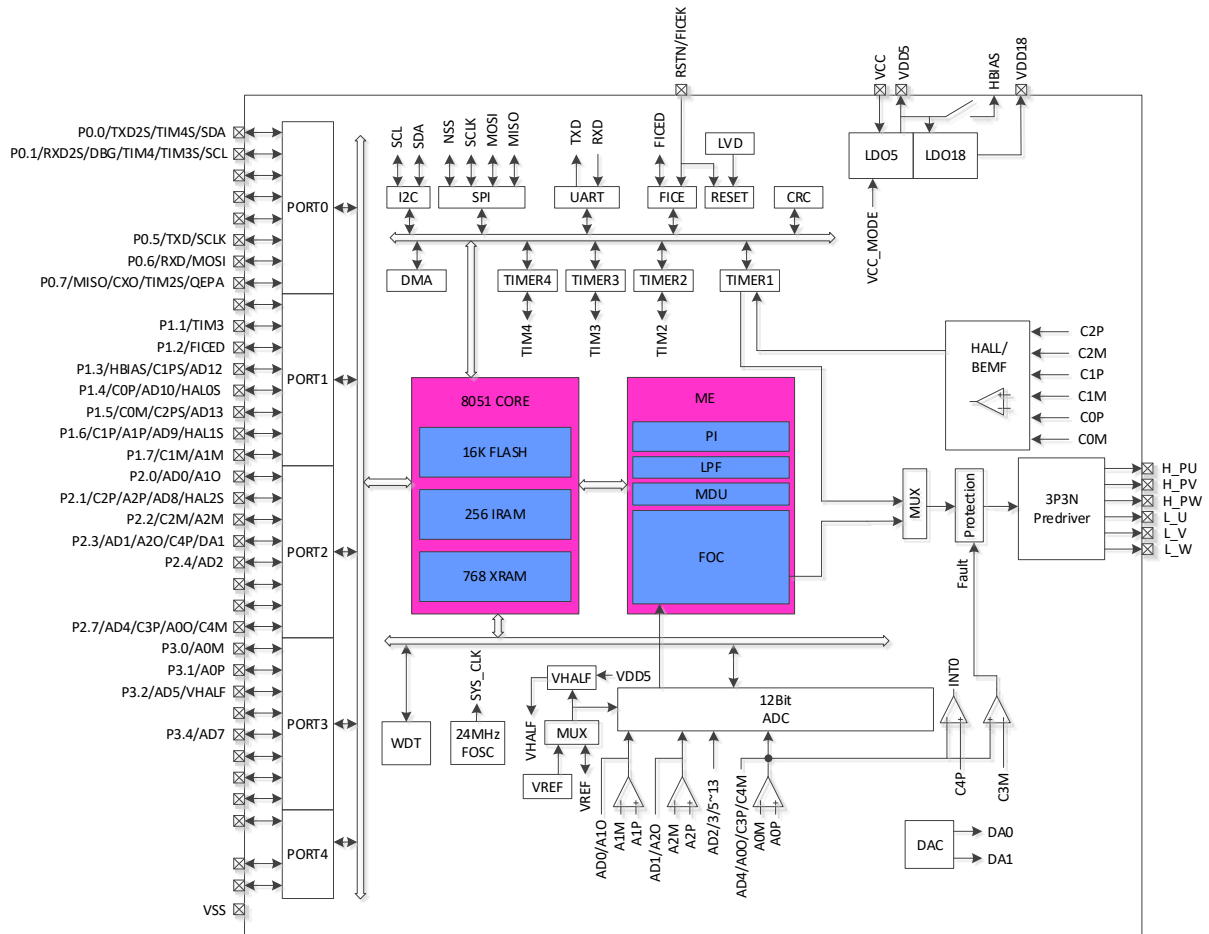
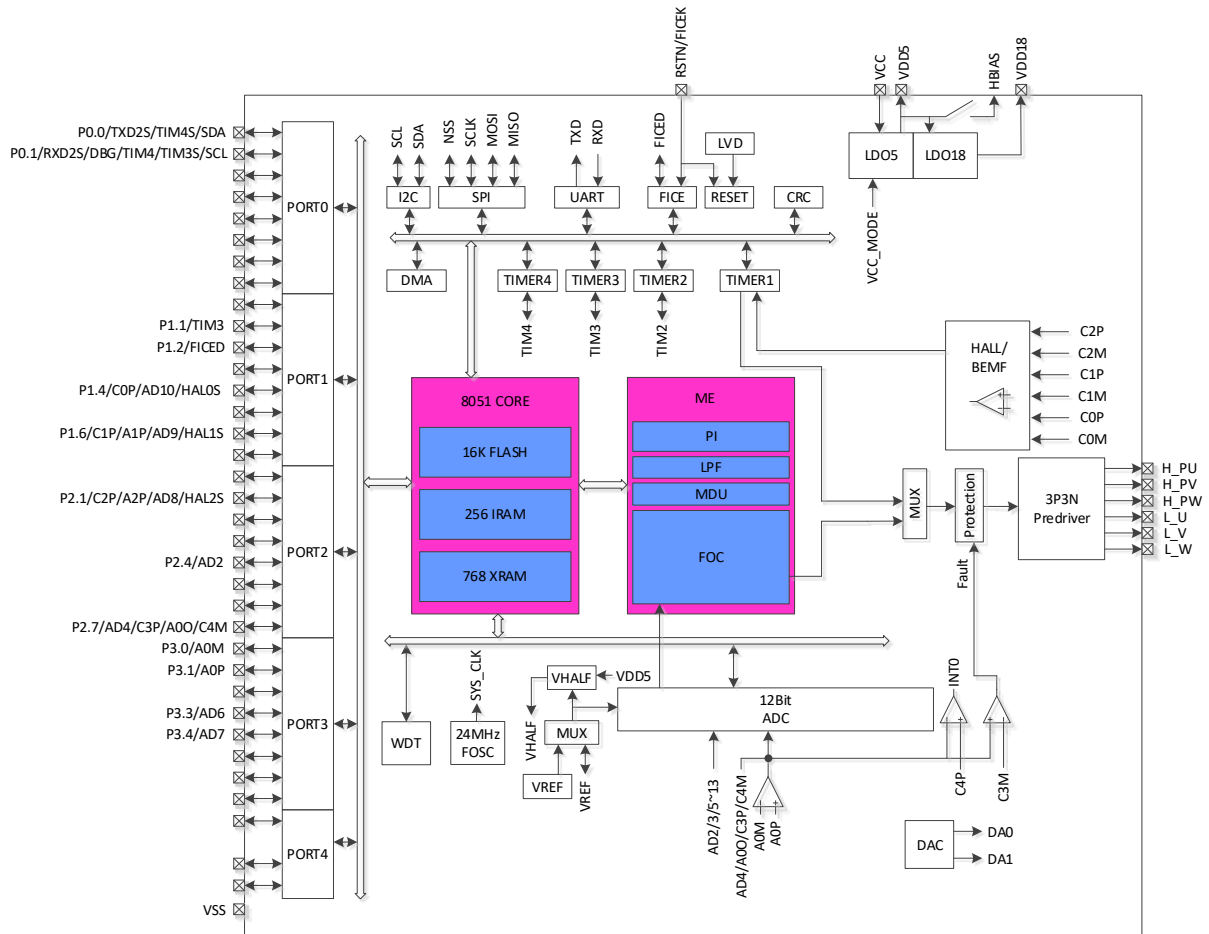
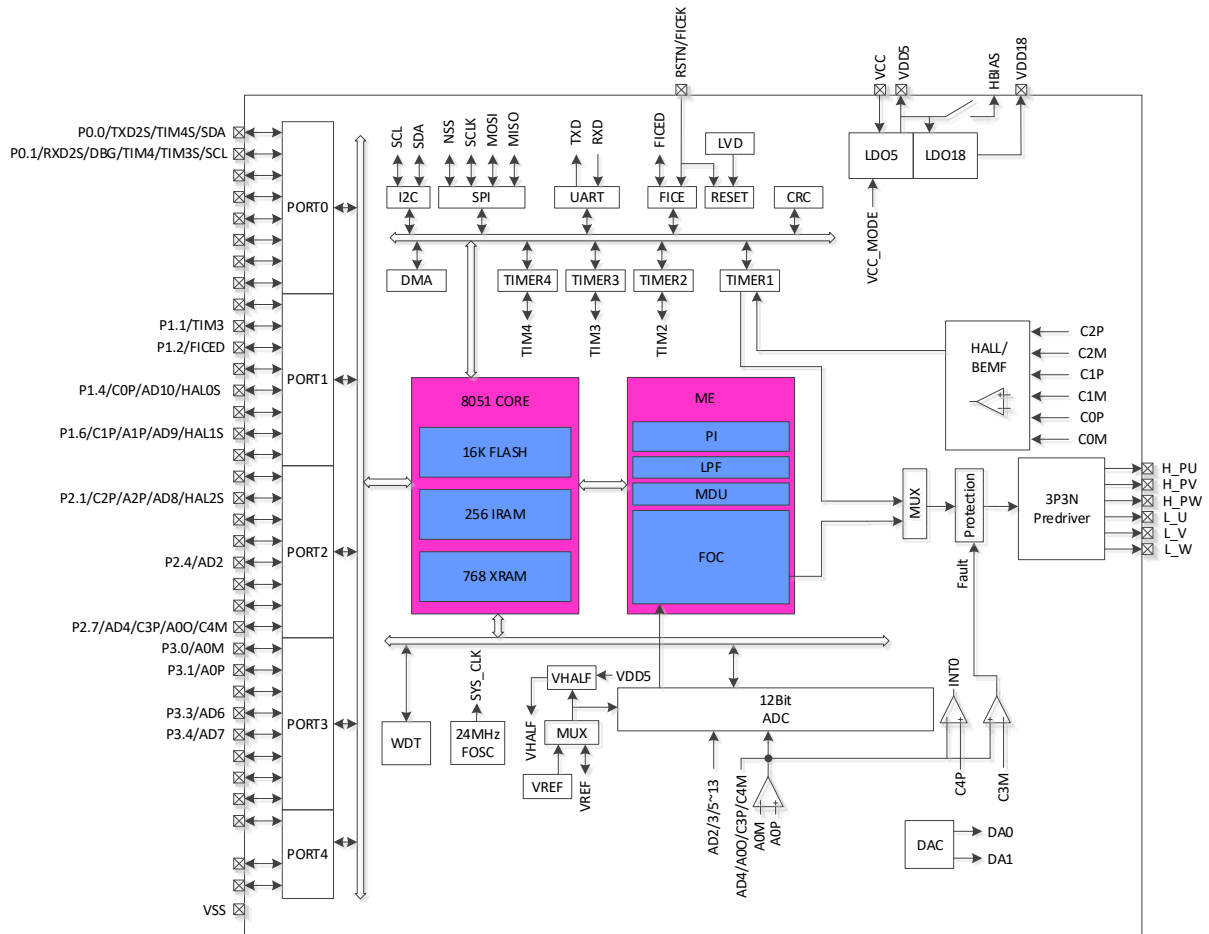


图 1-1 FU6832L 功能框图

1.4.2 FU6832N 功能框图

图 1-2 FU6832N 功能框图

1.4.3 FU6832S 功能框图

图 1-3 FU6832S 功能框图

1.4.4 FU6832F 功能框图

图 1-4 FU6832F 功能框图

1.5 Memory 空间

内部存储空间分为指令空间（Program Memory）和数据空间（Data Memory），两个空间独立编址。

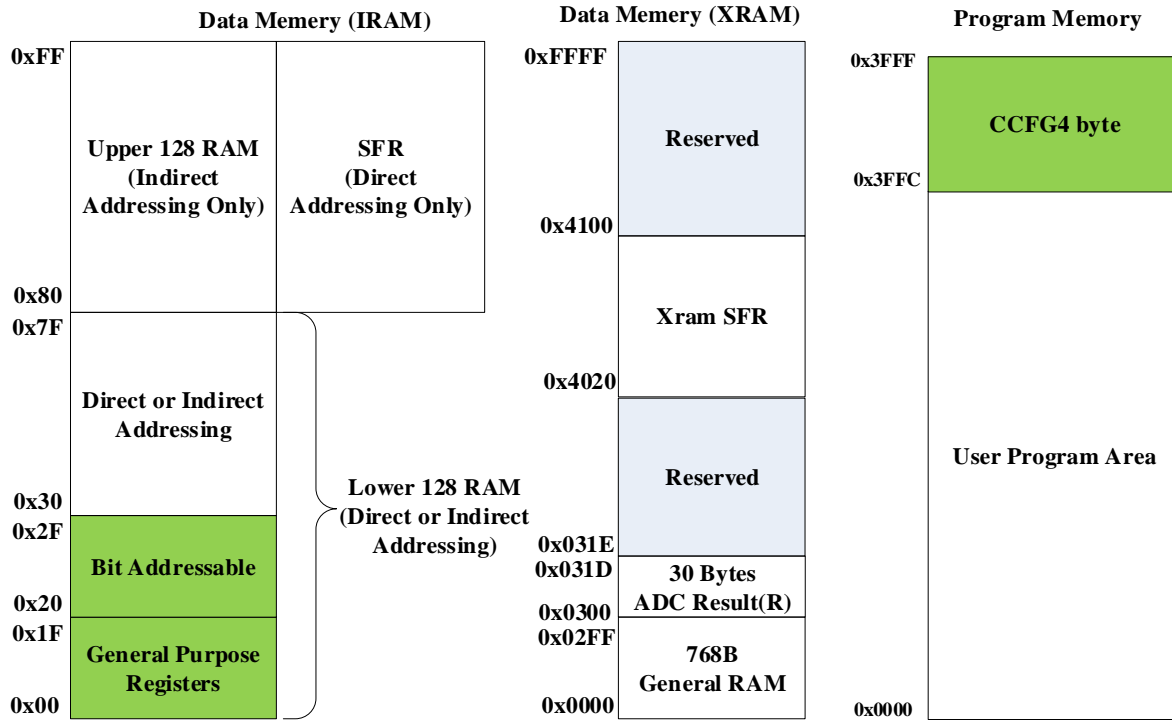


图 1-5 Memory 空间分配

1.5.1 Program Memory

指令空间可寻址范围 0x0000-0x3FFF，复位后 CPU 从 0x0000 开始执行。指令空间存储介质为 FLASH。

1.5.2 Data Memory

数据空间分为外部数据空间（External Data Memory）和内部数据空间（Internal Data Memory&SFRs）。

外部数据空间仅可通过 MOVX 指令访问，范围为 0x0000-0x02FF。

内部数据空间如图 1-5 所示。0x00-0x1F 包含 4 组，每组 8 个寄存器；0x20~0x2F 的 16Bytes 支持 bit 寻址操作；0x30-0x7F 支持直接寻址和间接寻址；0x80-0xFF 间接寻址时访问的是 RAM 空间，直接寻址时访问的是 SFRs。堆栈空间位于内部数据空间。

1.5.3 SFR

表 1-1 特殊功能寄存器(SFR) 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0xF8	DRV_OUT	PI_CR			P0_OE	P1_OE	P2_OE	P3_OE
0xF0	B							
0xE8	P4	P4_OE						
0xE0	ACC	CMP_CR4						
0xD8	IP3	EVT_FILT	CMP_CR2	LVSR	CMP_CR3			
0xD0	PSW	P1_IE	P1_IF	P2_IE	P2_IF	CMP_CR0	CMP_CR1	CMP_SR
0xC8	IP2	RST_SR	MDU_MD	MDU_D				
0xC0	IP1	MDU_CR	MDU_CL	MDU_CH	MDU_BL	MDU_BH	MDU_AL	MDU_AH
0xB8	IP0							
0xB0	P3							
0xA8	IE	TIM2_CR1	TIM2_CNTRL	TIM2_CNTRH	TIM2_DRL	TIM2_DRH	TIM2_ARRL	TIM2_ARRH
0xA0	P2	TIM2_CR0	TIM3_CNTRL	TIM3_CNTRH	TIM3_DRL	TIM3_DRH	TIM3_ARRL	TIM3_ARRH
0x98	UT_CR	UT_DR	UT_BAUDL	UT_BAUDH	TIM3_CR0	TIM3_CR1	TIM4_CR0	TIM4_CR1
0x90	P1		TIM4_CNTRL	TIM4_CNTRH	TIM4_DRL	TIM4_DRH	TIM4_ARRL	TIM4_ARRH
0x88	TCON	UT2_DR	UT2_CR					
0x80	P0	SP	DPL	DPH	FLA_KEY	FLA_CR		PCON

注 1: 地址低 4 位为 0 或 8 地址的寄存器可位寻址

注 2: 有双下划线的寄存器需要使用一变量将其值读出, 如果直接读取寄存器, 那么读出来的值是不正确的

1.5.4 XSFR

表 1-2 扩展特殊功能寄存器(XSFR) 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x40e0	LIN_CR	LIN_SR	LIN_CSR	LIN_ID	LIN_SIZE	LIN_BAUDH	LIN_BAUDL	
0x40d8	FOC__POWH/ FOC_EOMEKLPF	FOC__POWL	FOC__IAMAXH	FOC__IAMAXL	FOC__IBMAXH	FOC__IBMAXL	FOC__ICMAXH	FOC__ICMAXL
0x40d0	FOC__EALPH	FOC__EALPL	FOC__EBETH	FOC__EBETL	FOC__EOMEH	FOC__EOMEL	FOC__UQEXH/ FOC_KFGH	FOC__UQEXL/ FOC_KFGL
0x40c8	FOC__IBH	FOC__IBL	FOC__IAH	FOC__IAL	FOC__THETAH	FOC__THETAL	FOC__ETHETAH	FOC__ETHETAL
0x40c0	FOC__IBETH	FOC__IBETL	FOC__VBETH/ FOC_UDCPSH	FOC__VBETL/ FOC_UDCPSL	FOC__VALPH/ FOC_UQCPSH	FOC__VALPL/ FOC_UQCPSL	FOC__ICH	FOC__ICL
0x40b8	FOC__UDH	FOC__UDL	FOC__UQH	FOC__UQL	FOC__IDH	FOC__IDL	FOC__IQH	FOC__IQL
0x40b0	FOC__DMAXH	FOC__DMAXL	FOC__DMINH	FOC__DMINL	FOC__QMAXH	FOC__QMAXL	FOC__QMINH	FOC__QMINL
0x40a8	FOC__RTHESTEPH	FOC__RTHESTEPL	FOC__RTHEACCH	FOC__RTHEACCL	FOC__RTHECNT	FOC__THECOR/ CMP_SAMR	FOC__THECOMP	FOC__THECOMPL
			FOC__EOMELPFH	FOC__EOMELPFL				
0x40a0	FOC__CR1	FOC__CR2	FOC__TSMIN	FOC__TGLI	FOC__TBLO	FOC__TRGDLY	FOC__CSOH	FOC__CSOL
0x4098	FOC__UDCFLTH/ TIM1__ITRIPH	FOC__UDCFLT/ TIM1__ITRIPL						FOC__CR0
0x4090	FOC__IDREFH/ TIM1__IDREFH	FOC__IDREFL/ TIM1__IDREFL	FOC__IQREFH/ TIM1__IQREFH	FOC__IQREFL/ TIM1__IQREFL	FOC__DQKPH/ TIM1__DQKPH	FOC__DQKPL/ TIM1__DQKPL	FOC__DQKIH/ TIM1__DQKIH	FOC__DQKIL/ TIM1__DQKIL
0x4088	FOC__EK3H/ TIM1__RARRH	FOC__EK3L/ TIM1__RARRL	FOC__EK4H/ TIM1__RCNTRH	FOC__EK4L/ TIM1__RCNTRL	FOC__EK1H/ TIM1__BCCR	FOC__EK1L/ TIM1__BCCRL	FOC__EK2H/ TIM1__BARRH	FOC__EK2L/ TIM1__BARRL
0x4080	FOC__FBASEH/ TIM1__DBR7H	FOC__FBASEL/ TIM1__DBR7L	FOC__EFREQACCH/ TIM1__BCNTRH	FOC__EFREQACCL/ TIM1__BCNTRL	FOC__EFREQMINH/ TIM1__BCCR	FOC__EFRQMINL/ TIM1__BCCRL	FOC__EFREQHOLDH/ TIM1__BARRH	FOC__EFREQHOLDL/ TIM1__BARRL
0x4078	FOC__KSLIDEH/ TIM1__DBR3H	FOC__KSLIDEL/ TIM1__DBR3L	FOC__EKLPFMINH/ TIM1__DBR4H	FOC__EKLPFMINL/ TIM1__DBR4L	FOC__EBMFKH/ TIM1__DBR5H	FOC__EBMFKL/ TIM1__DBR5L	FOC__OMEKLPFH/ TIM1__DBR6H	FOC__OMEKLPFL/ TIM1__DBR6L
0x4070	TIM1__BCORH	TIM1__BCORL			FOC__EKPH/ TIM1__DBR5H	FOC__EKPL/ TIM1__DBR5L	FOC__EKIH/ TIM1__DBR6H	FOC__EKIL/ TIM1__DBR6L

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
					TIM1_DBR1H	TIM1_DBR1L	TIM1_DBR2H	TIM1_DBR2L
0x4068	TIM1_CR0	TIM1_CR1	TIM1_CR2	TIM1_CR3	TIM1_CR4	TIM1_IER	TIM1_SR	
0x4060	DRV_DTR	DRV_SR	DRV_CR		SYST_ARRH	SYST_ARRL	DRV_CNTRH	DRV_CNTRL
0x4058	DRV_DRH	DRV_DRL	DRV_COMRH	DRV_COMRL	DRV_CMRH	DRV_CMRL	DRV_ARRH	DRV_ARRL
0x4050	P1_AN	P2_AN	P3_AN	P0_PU	P1_PU	P2_PU	P3_PU	P4_PU
0x4048			DAC1_DR	DAC_DR	PH_SEL	PH_SEL1	AMP_CR	VREF_VHALF_CR
0x4040	DMA1_BAH	DMA1_BAL	UT2_BAUDL	UT2_BAUDH	CAL_CR0	CAL_CR1		
0x4038	ADC_SCYC	ADC_CR	DMA0_CR0	DMA1_CR0	DMA0_LEN	DMA1_LEN	DMA0_BAH	DMA1_BAL
0x4030	SPI_CR0	SPI_CR1	SPI_CLK	SPI_DR	AMP0_GAIN	DAC_CR	ADC_MASK_SYSCH	ADC_MASK_SYSCL
0x4028	I2C_CR	I2C_ID	I2C_DR	I2C_SR	RTC_TMH	RTC_TML	RTC_STA	TSD_CR
0x4020		CRC_DIN	CRC_CR	CRC_DR	CRC_BEG	CRC_CNT	WDT_CR	WDT_ARR
0x4018								
0x4010								
0x4008								
0x4000								
0x0318	AD12_DRH	AD12_DRL	AD13_DRH	AD13_DRL	AD14_DRH	AD14_DRL	--	--
0x0310	AD8_DRH	AD8_DRL	AD9_DRH	AD9_DRL	AD10_DRH	AD10_DRL	AD11_DRH	AD11_DRL
0x0308	AD4_DRH	AD4_DRL	AD5_DRH	AD5_DRL	AD6_DRH	AD6_DRL	AD7_DRH	AD7_DRL
0x0300	AD0_DRH	AD0_DRL	AD1_DRH	AD1_DRL	AD2_DRH	AD2_DRL	AD3_DRH	AD3_DRL
0x02f8								
0x02f0								
0x02e8	PI0_EK1		PI0_EK		PI0_UKH		PI0_UKL	
0x02e0	PI0_KP		PI0_KI		PI0_UKMAX		PI0_UKMIN	
0x02d8	PI1_EK1		PI1_EK		PI1_UKH		PI1_UKL	
0x02d0	PI1_KP		PI1_KI		PI1_UKMAX		PI1_UKMIN	
0x02c8	PI2_UKH		PI2_UKL		PI2_KD		PI2_EK2	
0x02c0	PI2_UKMAX		PI2_UKMIN		PI2_EK1		PI2_EK	

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x02b8	PI3_KD		PI3_EK2		PI2_KP		PI2_KI	
0x02b0	PI3_EK1		PI3_EK		PI3_UKH		PI3_UKL	
0x02a8	PI3_KP		PI3_KI		PI3_UKMAX		PI3_UKMIN	

注 1: 有双下划线的寄存器需要使用一变量将其值读出，如果直接读取寄存器，那么读出来的值是不正确的。

芯片 SFR 分为两部分，一部分映射在内部数据空间的 SFR 区域，一部分映射在外部数据空间。

2 引脚定义

2.1 FU6832 LQFP48 引脚列表

表 2-1 FU6832 LQFP48 引脚列表

PAD 名称	FU6832 LQFP48	I/O 类型	功能描述
P2. 2/ C2M/ A2M	1	DB/ AI/ AI	GPIO P2. 2, 可配置外部中断 1 输入 比较器 C2 负输入端 运放 A2 负输入端
P2. 3/ AD1/ A20/ C4P/ DA1	2	DB/ AI/ AO/ AI/ DO	GPIO P2. 3, 可配置外部中断 1 输入 ADC 通道 1 输入 运放 A2 输出端 比较器 4 正输入 DAC1 输出, 无 Buffer 输出
P2. 4/ AD2	3	DB/ AI	GPIO P2. 4, 可配置外部中断 1 输入 ADC 通道 2 输入, 母线电压信号输入
P2. 5/ AD3	4	DB/ AI	GPIO P2. 5, 可配置外部中断 1 输入 ADC 通道 3 输入
P2. 6/ C3M/ DA0/ AD11	5	DB/ AI/ AO/ AI	GPIO P2. 6, 可配置外部中断 1 输入 比较器 C3 的负输入端 DAC0 输出, 无 Buffer 输出 ADC 通道 11 输入
P2. 7/ AD4/ C3P/ A00/ C4M	6	DB/ AI/ AI/ AO/ AI	GPIO P2. 7, 可配置外部中断 1 输入 ADC 通道 4 输入, 用于母线电流采样 比较器 C3 的正输入端 运放 A0 输出端 比较器 C4 负输入端
P3. 0/ A0M	7	DB/ AI	GPIO P3. 0 运放 A0 负输入
P3. 1/ A0P	8	DB/ AI	GPIO P3. 1 运放 0 正输入
P3. 2/ AD5/ VHALF	9	DB/ AI/ AO	GPIO P3. 2 ADC 通道 5 输入 1/2 VREF 参考输出, 外接 1uF 电容
P3. 3/ AD6	10	DB/ AI	GPIO P3. 3 ADC 通道 6 输入
P3. 4/ AD7	11	DB AI	GPIO P3. 4 AD 通道 7 输入
P3. 5/ VREF	12	DB/ AI	GPIO P3. 5 ADC 外部参考电压输入或者内部 VREF 输出, 外接 1~4. 7uF 电容
P4. 4	13	DB	GPIO P4. 4

PAD 名称	FU6832	IO 类	功能描述
P4. 5	14	DB	GPIO P4. 5
P3. 6/ HAL2/ RXD2	15	DB/ DI/ DI	GPIO P3. 6 HALL2 逻辑电平输入 第 2 组 UART RXD 输入或 LIN RXD 输入
P3. 7/ HAL1 TXD2	16	DB/ DI/ DO	GPIO P3. 7 HALL1 逻辑电平输入 第 2 组 UART TXD 输出或 LIN TXD 输出
P0. 0/ TIM4S TXD2S/ SDA	17	DB/ DB/ DO/ DB	GPIO P0. 0, 可配置外部中断 0 输入 功能转移后 Timer4 输入或输出 第 2 组 UART 功能转移后 TXD 输出或 LIN 功能转移后 TXD 输出 I2C SDA, 集电极开路输出, 可配置 4.7k Ω 上拉电阻
P0. 1/ RXD2S/ DBG/TIM4/ TIM3S/ SCL	18	DB/ DI/ DO/ DB/ DB/ DB	GPIO P0. 1 第 2 组 UART 功能转移后 RXD 输入或 LIN 功能转移后 RXD 输入 Debug 端口 功能转移前 Timer4 输入或输出功能转移后 Timer3 捕获模式输入 I2C SCL 时钟, 集电极开路输出, 可配置 4.7k Ω 上拉电阻
P0. 2/ HAL0	19	DB/ DI	GPIO P0. 2 HALLO 逻辑电平输入
P0. 3	20	DB	GPIO P0. 3
P0. 4/ NSS	21	DB/ DB	GPIO P0. 4, 可配置输入上拉或下拉 SPI 的选择端口
P0. 5/ TXD/ SCLK	22	DB/ DO/ DB	GPIO P0. 5, 可配置输入上拉或下拉 功能转移前 UART1 数据发送端 SPI 接口时钟 CLK
P0. 6/ RXD/ MOSI	23	DB/ DI/ DB	GPIO P0. 6, 可配置输入上拉或下拉 功能转移前 UART1 数据接收端 SPI_MOSI, 主机模式输出或从机模式输入
P0. 7/ MISO/ CX0/ TIM2S/ QEPA	24	DB/ DB/ DO/ DB/ DI	GPIO P0. 7, 可配置输入上拉或下拉 SPI_MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出 QEP 编码 A 输入
P1. 0/ TIM2/ QEPB	25	DB/ DB/ DI	GPIO P1. 0, 可配置外部中断 1 输入, 可配置输入上拉或下拉 Timer2 功能转移前捕获模式输入或 PWM 模式输出 QEP 编码 B 输入
P1. 1/ TIM3	26	DB/ DB	GPIO P1. 1, 可配置外部中断 1 输入, 可配置输入上拉或下拉 功能转移前 Timer3 捕获模式输入
P4. 2	27	DB	GPIO P4. 2
H_PU	28	DO	3P3N 模式 Pre-driver 上桥 U 相电压输出, 内置 47k Ω 上拉电阻
H_PV	29	DO	3P3N 模式 Pre-driver 上桥 V 相电压输出, 内置 47k Ω 上拉电阻
H_PW	30	DO	3P3N 模式 Pre-driver 上桥 W 相电压输出, 内置 47k Ω 上拉电阻

PAD 名称	FU6832	IO 类	功能描述
L_U	31	DO	3P3N 模式 Pre-driver 下桥 U 相电压输出, 内置 25k Ω 下拉电阻
L_V	32	DO	3P3N 模式 Pre-driver 下桥 V 相电压输出, 内置 25k Ω 下拉电阻
L_W	33	DO	3P3N 模式 Pre-driver 下桥 W 相电压输出, 内置 25k Ω 下拉电阻
NC	34		NC Pin, 悬空
VCC	35	P	<p>电源输入, 电压范围由电源模式由 VCC_MODE 决定, 外接 10μF 或更大滤波电容。</p> <p>1. 单电源高压模式: VCC_MODE=0, 外部电源从 VCC 输入 5~24V, VDD5 由内部 LDO 产生;</p> <p>2. 单电源低压模式: VCC_MODE=1, 外部电源从 VDD5 输入. 3~5.5V, 同时将 VCC 与 VDD5 短接;</p> <p>3. 双电源模式: VCC_MODE=1, 外部电源 1 从 VCC 输入 5~24V, 外部电源 2 从 VDD5 输入 5V</p>
VSS	36	P	数字地
VDD5	37	P	<p>中压电源输入或内部 5V LDO 输出电源, 由 VCC_MODE 决定, 电源接法请参考 VCC 引脚描述, 外接 1~4.7μF 电容.</p> <p>中压电源输入或内部 5V LDO 输出电源, 由 VCC_MODE 决定</p> <p>VCC_MODE=0 时, 内部 LDO 输出 5V 电源;</p> <p>VCC_MODE=1 时, 从外部灌入 3~5.5V 电源</p>
NC	38	DB	NC
RSTN/ FICEK	39	DI/ DI	<p>外部复位输入, 内置上拉电阻, 施密特输入</p> <p>FICE 调试接口时钟端</p>
VDD18	40	P	1.8V LDO 输出电源, 外接 1~4.7 μ F 电容
P1.2/ FICED	41	DB/ DB	<p>GPIO P1.2, 可配置外部中断 1 输入</p> <p>FICE 数据端口</p>
P1.3/ HBIAS/ C1PS/ AD12	42	DB/ DO/ AI/ AI	<p>GPIO P1.3</p> <p>HALL 偏置电源, 内部通过开关连接 VDD5</p> <p>功能转移后比较器 C1 正输入端</p> <p>ADC 通道 12 输入</p>
P1.4/ COP/ AD10/ HAL0S	43	DB/ AI/ AI/ DI	<p>GPIO P1.4, 可配置外部中断 1 输入</p> <p>比较器 C0 正输入端</p> <p>ADC 通道 10 输入</p> <p>功能转移后 HALL0 逻辑电平输入</p>
P1.5/ COM/ C2PS/ AD13	44	DB/ AI/ AI/ AI	<p>GPIO P1.5, 可配置外部中断 1 输入</p> <p>比较器 C0 负输入端</p> <p>功能转移后比较器 C2 正输入端</p> <p>ADC 通道 13 输入</p>
P1.6/ C1P/ A1P/ AD9/ HAL1S	45	DB/ AI/ AI/ AI/ DI	<p>GPIO P1.6, 可配置外部中断 1 输入</p> <p>比较器 C1 正输入端</p> <p>运放 A1 正输入端</p> <p>ADC 通道 9 输入</p> <p>功能转移后 HALL1 逻辑电平输入</p>

PAD 名称	FU6832	IO 类	功能描述
P1. 7/ C1M/ A1M	46	DB/ AI/ AI	GPIO P1. 7, 可配置外部中断 1 输入 比较器 C1 负输入端 运放 A1 负输入端
P2. 0/ AD0/ A10	47	DB/ AI/ AO	GPIO P2. 0, 可配置外部中断 1 输入 ADC 通道 0 输入 运放 A1 输出端
P2. 1/ C2P/ A2P/ AD8/ HAL2S	48	DB/ AI/ AI/ AI/ DI	GPIO P2. 1, 可配置外部中断 1 输入 比较器 2 正输入端 运放 A2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入

注:

IO 类型说明:

DI = 数字输入,

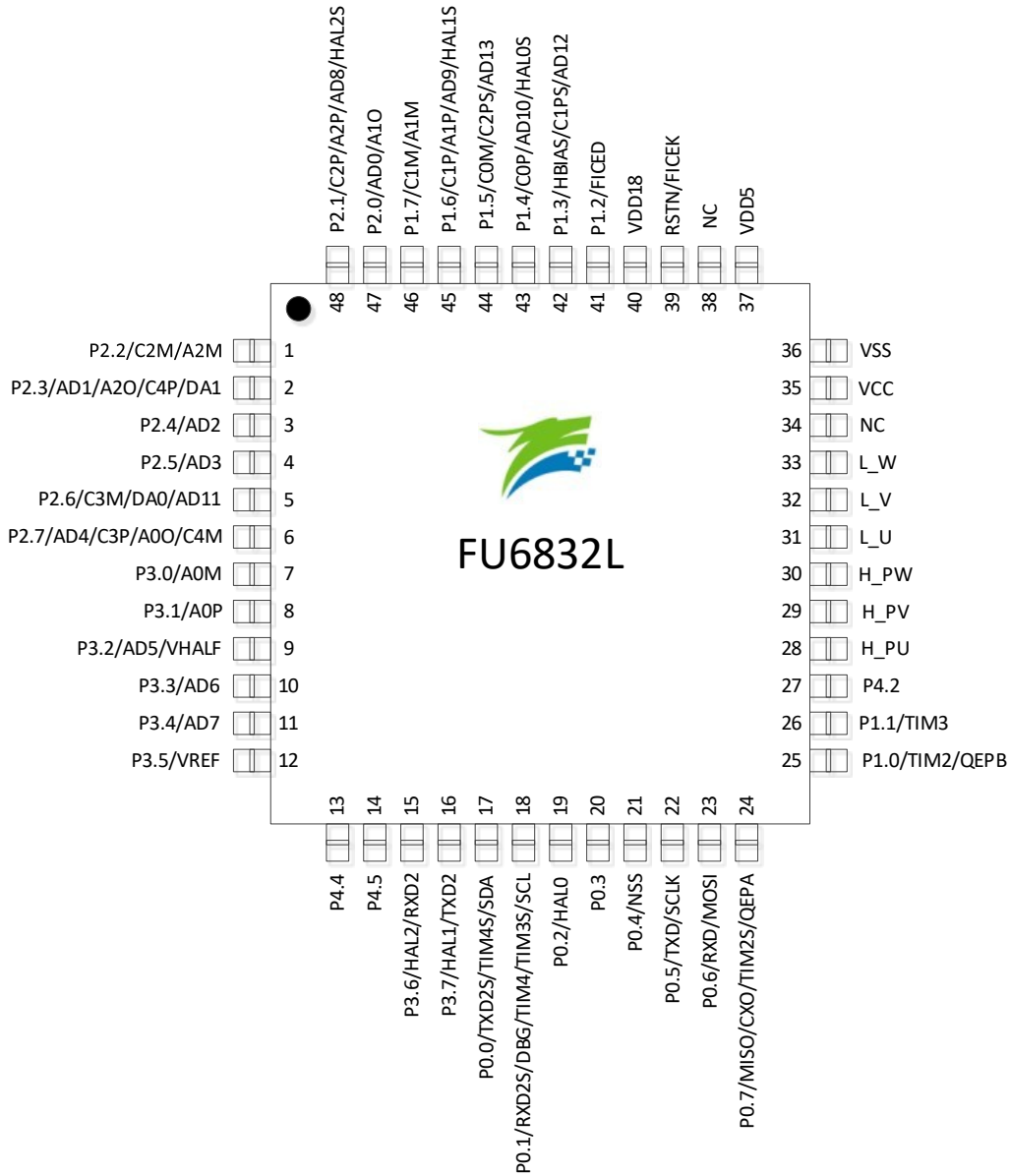
DO = 数字输出,

DB = 数字双向,

AI = 模拟输入,

AO = 模拟输出,

P = 电源

2.2 FU6832L 封装-LQFP48

图 2-1 FU6832L 封装-LQFP48

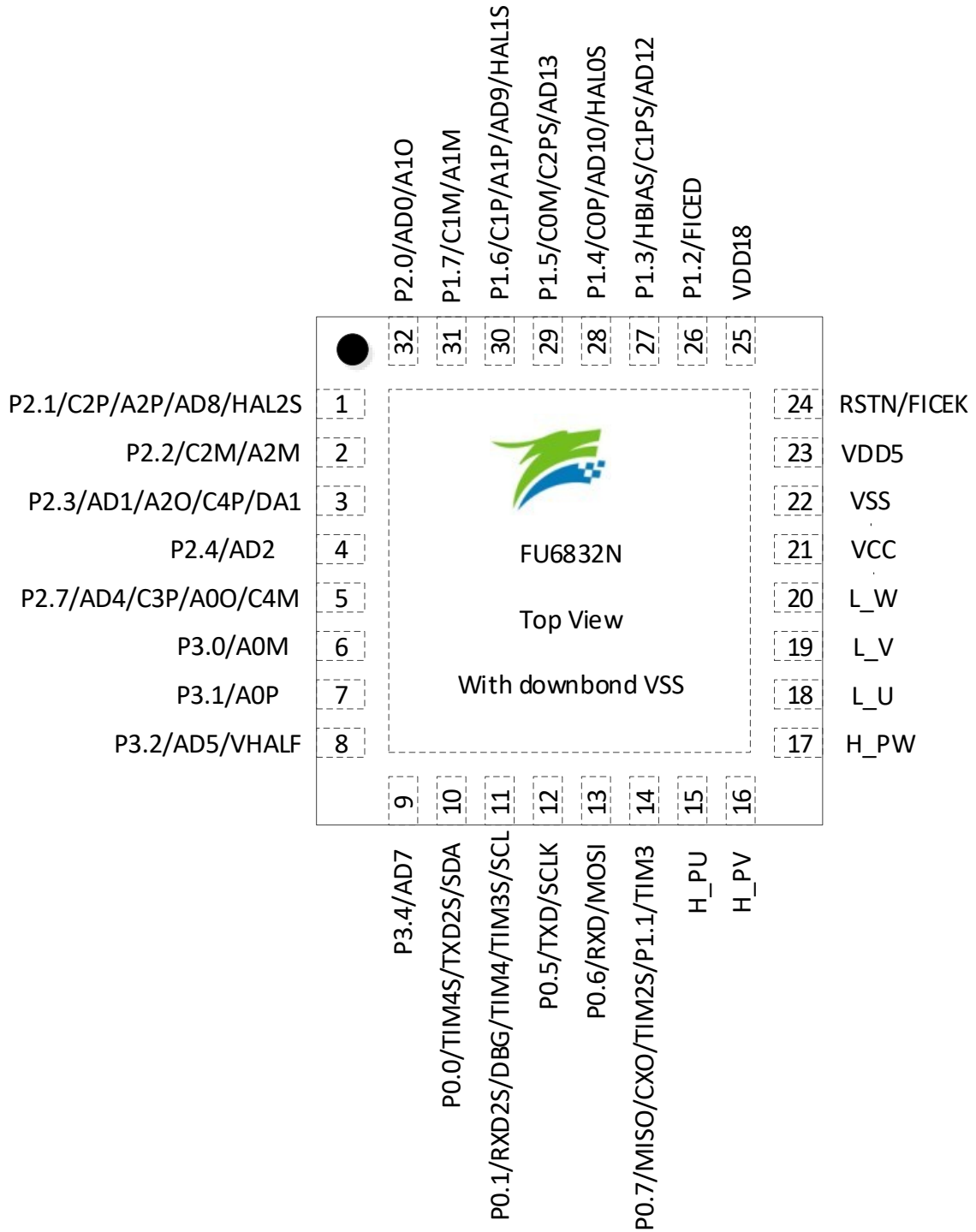
2.3 FU6832 QFN32 引脚列表

表 2-2 FU6832 QFN32 引脚列表

PAD 名称	FU6832 QFN32	IO 类型	功能描述
P2. 1/ C2P/ A2P/ AD8/ HAL2S	1	DB/ AI/ AI/ DI	GPIO P2. 1, 可配置外部中断 1 输入 比较器 2 正输入端 运放 A2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入
P2. 2/ C2M/ A2M	2	DB/ AI/ AI	GPIO P2. 2, 可配置外部中断 1 输入 比较器 C2 负输入端 运放 A2 负输入端
P2. 3/ AD1/ A20/ C4P/ DA1	3	DB/ AI/ AO/ AI/ DO	GPIO P2. 3, 可配置外部中断 1 输入 ADC 通道 1 输入 运放 A2 输出端 比较器 4 正输入 DAC1 输出, 无 Buffer 输出
P2. 4/ AD2	4	DB/ AI	GPIO P2. 4, 可配置外部中断 1 输入 ADC 通道 2 输入, 母线电压信号输入
P2. 7/ AD4/ C3P/ A00/ C4M	5	DB/ AI/ AI/ AO/ AI	GPIO P2. 7, 可配置外部中断 1 输入 ADC 通道 4 输入, 用于母线电流采样 比较器 C3 的正输入端 运放 A0 输出端 比较器 C4 负输入端
P3. 0/ A0M	6	DB/ AI	GPIO P3. 0 运放 A0 负输入
P3. 1/ A0P	7	DB/ AI	GPIO P3. 1 运放 0 正输入
P3. 2/ AD5/ VHALF	8	DB/ AI/ AO	GPIO P3. 2 ADC 通道 5 输入 1/2 VREF 参考输出, 外接 1uF 电容
P3. 4/ AD7	9	DB AI	GPIO P3. 4 AD 通道 7 输入
P0. 0/ TIM4S TXD2S/ SDA	10	DB/ DB/ DO/ DB	GPIO P0. 0, 可配置外部中断 0 输入 功能转移后 Timer4 输入或输出 第 2 组 UART 功能转移后 TXD 输出或 LIN 功能转移后 TXD 输出 I2C SDA, 集电极开路输出, 可配置 4.7K 上拉电阻
P0. 1/ RXD2S/ DBG/TIM4/ TIM3S/ SCL	11	DB/ DI/ DO/ DB/ DB/	GPIO P0. 1 第 2 组 UART 功能转移后 RXD 输入或 LIN 功能转移后 RXD 输入 Debug 端口 功能转移前 Timer4 输入或输出功能转移后 Timer3 捕获模式输入 I2C SCL 时钟, 集电极开路输出, 可配置 4.7K 上拉电阻

PAD 名称	FU6832	IO 类	功能描述
		DB	
P0. 5/ TXD/ SCLK	12	DB/ DO/ DB	GPIO P0. 5, 可配置输入上拉或下拉 功能转移前 UART1 数据发送端 SPI 接口时钟 CLK
P0. 6/ RXD/ MOSI	13	DB/ DI/ DB	GPIO P0. 6, 可配置输入上拉或下拉 功能转移前 UART1 数据接收端 SPI_MOSI, 主机模式输出或从机模式输入
P0. 7/ MISO/ CX0/ TIM2S/ P1. 1/ TIM3	14	DB/ DB/ DO/ DB/ DB/ DB	GPIO P0. 7, 可配置输入上拉或下拉 SPI_MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出 GPIO P1. 1, 可配置外部中断 1 输入, 可配置输入上拉或下拉 功能转移前 Timer3 捕获模式输入
H_PU	15	DO	3P3N 模式 Pre-driver 上桥 U 相电压输出, 内置 47k Ω 上拉电阻
H_PV	16	DO	3P3N 模式 Pre-driver 上桥 V 相电压输出, 内置 47k Ω 上拉电阻
H_PW	17	DO	3P3N 模式 Pre-driver 上桥 W 相电压输出, 内置 47k Ω 上拉电阻
L_U	18	DO	3P3N 模式 Pre-driver 下桥 U 相电压输出, 内置 25k Ω 下拉电阻
L_V	19	DO	3P3N 模式 Pre-driver 下桥 V 相电压输出, 内置 25k Ω 下拉电阻
L_W	20	DO	3P3N 模式 Pre-driver 下桥 W 相电压输出, 内置 25k Ω 下拉电阻
VCC	21	P	电源输入, 电压范围由电源模式由 VCC_MODE 决定, 外接 10uF 或更大滤波电容。
VSS	22	P	数字地
VDD5	23	P	中压电源输入或内部 5V LDO 输出电源, 由 VCC_MODE 决定, 电源接法请参考 VCC 引脚描述, 外接 1~4.7uF 电容。
RSTN/ FICEK	24	DI/ DI	外部复位输入, 内置上拉电阻, 施密特输入 FICE 调试接口时钟端
VDD18	25	P	1.8V LDO 输出电源, 外接 1~4.7uF 电容
P1. 2/ FICED	26	DB/ DB	GPIO P1. 2, 可配置外部中断 1 输入 FICE 数据端口
P1. 3/ HBIAS/ C1PS/ AD12	27	DB/ DO/ AI/ AI	GPIO P1. 3 HALL 偏置电源, 内部通过开关连接 VDD5 功能转移后比较器 C1 正输入端 ADC 通道 12 输入
P1. 4/ COP/ AD10/ HALOS	28	DB/ AI/ AI/ DI	GPIO P1. 4, 可配置外部中断 1 输入 比较器 C0 正输入端 ADC 通道 10 输入 功能转移后 HALLO 逻辑电平输入
P1. 5/ COM/ C2PS/ AD13	29	DB/ AI/ AI/ AI	GPIO P1. 5, 可配置外部中断 1 输入 比较器 C0 负输入端 功能转移后比较器 C2 正输入端 ADC 通道 13 输入

PAD 名称	FU6832	IO 类	功能描述
P1. 6/ C1P/ A1P/ AD9/ HAL1S	30	DB/ AI/ AI/ DI	GPIO P1. 6, 可配置外部中断 1 输入 比较器 C1 正输入端 运放 A1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入
P1. 7/ C1M/ A1M	31	DB/ AI/ AI	GPIO P1. 7, 可配置外部中断 1 输入 比较器 C1 负输入端 运放 A1 负输入端
P2. 0/ AD0/ A10	32	DB/ AI/ AO	GPIO P2. 0, 可配置外部中断 1 输入 ADC 通道 0 输入 运放 A1 输出端

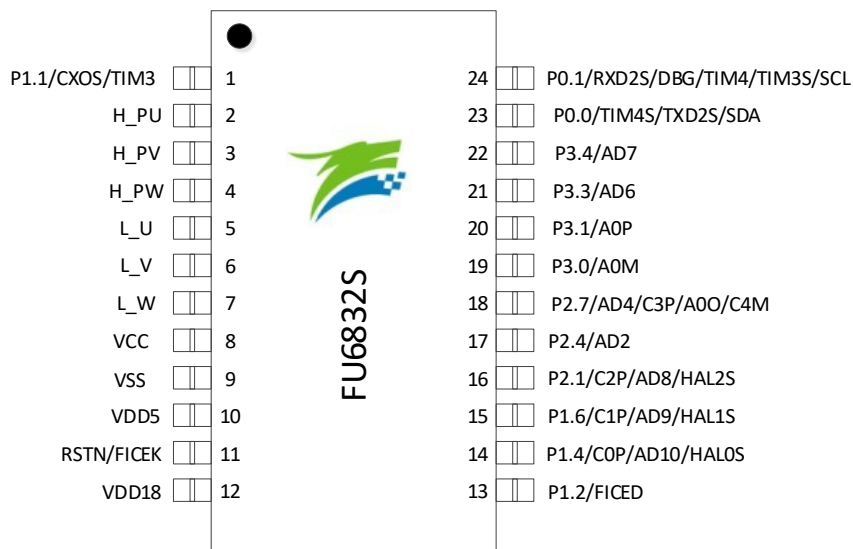
2.4 FU6832N 封装-QFN32


2.5 FU6832 SSOP24 引脚列表

PAD 名称	FU6832 SSOP24	I/O 类 型	功能描述
P1. 1/ CXOS TIM3	1	DB/ DO/ DB	GPIO P1. 1, 可配置外部中断 1 输入, 可配置输入上拉或下拉 比较器输出测试引脚 功能转移前 Timer3 捕获模式输入
H_PU	2	DO	3P3N 模式 Pre-driver 上桥 U 相电压输出, 内置 47k Ω 上拉电阻
H_PV	3	DO	3P3N 模式 Pre-driver 上桥 V 相电压输出, 内置 47k Ω 上拉电阻
H_PW	4	DO	3P3N 模式 Pre-driver 上桥 W 相电压输出, 内置 47k Ω 上拉电阻
L_U	5	DO	3P3N 模式 Pre-driver 下桥 U 相电压输出, 内置 25k Ω 下拉电阻
L_V	6	DO	3P3N 模式 Pre-driver 下桥 V 相电压输出, 内置 25k Ω 下拉电阻
L_W	7	DO	3P3N 模式 Pre-driver 下桥 W 相电压输出, 内置 25k Ω 下拉电阻
VCC	8	P	电源输入, 电压范围由电源模式由 VCC_MODE 决定, 外接 10uF 或更大 滤波电容。
VSS	9	P	数字地
VDD5	10	P	中压电源输入或内部 5V LDO 输出电源, 由 VCC_MODE 决定, 电源接法 请参考 VCC 引脚描述, 外接 1~4.7uF 电容。
RSTN/ FICEK	11	DI/ DI	外部复位输入, 内置上拉电阻, 施密特输入 FICE 调试接口时钟端
VDD18	12	P	1.8V LDO 输出电源, 外接 1~4.7uF 电容
P1. 2/ FICED	13	DB/ DB	GPIO P1. 2, 可配置外部中断 1 输入 FICE 数据端口
P1. 4/ COP/ AD10/ HAL0S	14	DB/ AI/ AI/ DI	GPIO P1. 4, 可配置外部中断 1 输入 比较器 C0 正输入端 ADC 通道 10 输入 功能转移后 HALLO 逻辑电平输入
P1. 6/ C1P/ AD9/ HAL1S	15	DB/ AI/ AI/ DI	GPIO P1. 6, 可配置外部中断 1 输入 比较器 C1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入
P2. 1/ C2P/ AD8/ HAL2S	16	DB/ AI/ AI/ DI	GPIO P2. 1, 可配置外部中断 1 输入 比较器 2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入
P2. 4/ AD2	17	DB/ AI	GPIO P2. 4, 可配置外部中断 1 输入 ADC 通道 2 输入, 母线电压信号输入
P2. 7/ AD4/ C3P/ A00/ C4M	18	DB/ AI/ AO/ AI	GPIO P2. 7, 可配置外部中断 1 输入 ADC 通道 4 输入, 用于母线电流采样 比较器 C3 的正输入端 运放 A0 输出端 比较器 C4 负输入端

PAD 名称	FU6832	IO 类	功能描述
P3.0/ A0M	19	DB/ AI	GPIO P3.0 运放 A0 负输入
P3.1/ A0P	20	DB/ AI	GPIO P3.1 运放 0 正输入
P3.3/ AD6	21	DB/ AI	GPIO P3.3 ADC 通道 6 输入
P3.4/ AD7	22	DB AI	GPIO P3.4 AD 通道 7 输入
P0.0/ TIM4S TXD2S/ SDA	23	DB/ DB/ DO/ DB	GPIO P0.0, 可配置外部中断 0 输入 功能转移后 Timer4 输入或输出 第 2 组 UART 功能转移后 TXD 输出或 LIN 功能转移后 TXD 输出 I2C SDA, 集电极开路输出, 可配置 4.7K 上拉电阻
P0.1/ RXD2S/ DBG/TIM4/ TIM3S/ SCL	24	DB/ DI/ DO/ DB/ DB/ DB	GPIO P0.1 第 2 组 UART 功能转移后 RXD 输入或 LIN 功能转移后 RXD 输入 Debug 端口 功能转移前 Timer4 输入或输出功能转移后 Timer3 捕获模式输入 I2C SCL 时钟, 集电极开路输出, 可配置 4.7K 上拉电阻

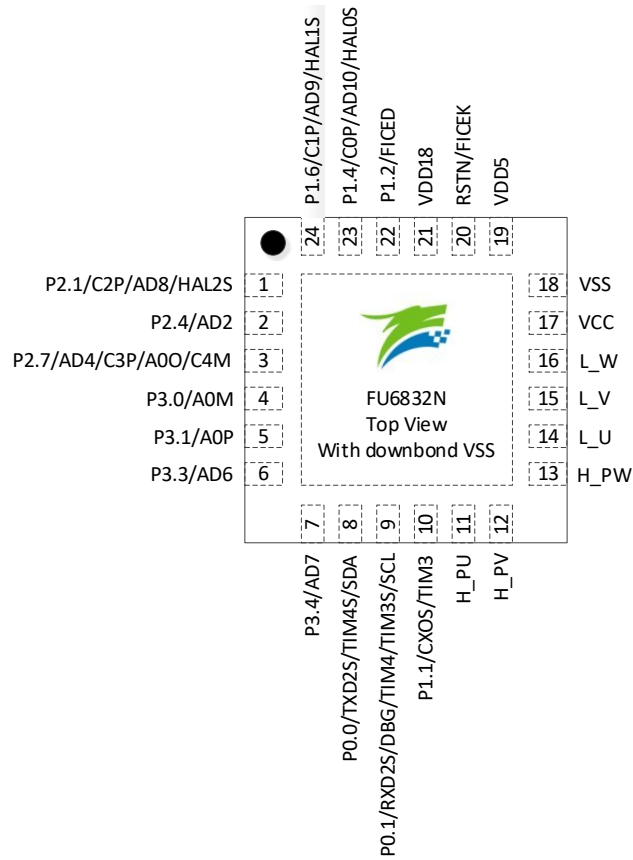
2.6 FU6832S 封装-SSOP24



2.7 FU6832 QFN24 引脚列表

PAD 名称	FU6832 QFN24	I/O 类型	功能描述
P2. 1/ C2P/ AD8/ HAL2S	1	DB/ AI/ AI/ DI	GPIO P2. 1, 可配置外部中断 1 输入 比较器 2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入
P2. 4/ AD2	2	DB/ AI	GPIO P2. 4, 可配置外部中断 1 输入 ADC 通道 2 输入, 母线电压信号输入
P2. 7/ AD4/ C3P/ A00/ C4M	3	DB/ AI/ AI/ AO/ AI	GPIO P2. 7, 可配置外部中断 1 输入 ADC 通道 4 输入, 用于母线电流采样 比较器 C3 的正输入端 运放 A0 输出端 比较器 C4 负输入端
P3. 0/ A0M	4	DB/ AI	GPIO P3. 0 运放 A0 负输入
P3. 1/ A0P	5	DB/ AI	GPIO P3. 1 运放 0 正输入
P3. 3/ AD6	6	DB/ AI	GPIO P3. 3 ADC 通道 6 输入
P3. 4/ AD7	7	DB AI	GPIO P3. 4 AD 通道 7 输入
P0. 0/ TIM4S TXD2S/ SDA	8	DB/ DB/ DO/ DB	GPIO P0. 0, 可配置外部中断 0 输入 功能转移后 Timer4 输入或输出 第 2 组 UART 功能转移后 TXD 输出或 LIN 功能转移后 TXD 输出 I2C SDA, 集电极开路输出, 可配置 4.7K 上拉电阻
P0. 1/ RXD2S/ DBG/TIM4/ TIM3S/ SCL	9	DB/ DI/ DO/ DB/ DB/ DB	GPIO P0. 1 第 2 组 UART 功能转移后 RXD 输入或 LIN 功能转移后 RXD 输入 Debug 端口 功能转移前 Timer4 输入或输出功能转移后 Timer3 捕获模式输入 I2C SCL 时钟, 集电极开路输出, 可配置 4.7K 上拉电阻
P1. 1/ CXOS TIM3	10	DB/ DO/ DB	GPIO P1. 1, 可配置外部中断 1 输入, 可配置输入上拉或下拉 比较器输出测试引脚 功能转移前 Timer3 捕获模式输入
H_PU	11	DO	3P3N 模式 Pre-driver 上桥 U 相电压输出, 内置 47k Ω 上拉电阻
H_PV	12	DO	3P3N 模式 Pre-driver 上桥 V 相电压输出, 内置 47k Ω 上拉电阻
H_PW	13	DO	3P3N 模式 Pre-driver 上桥 W 相电压输出, 内置 47k Ω 上拉电阻
L_U	14	DO	3P3N 模式 Pre-driver 下桥 U 相电压输出, 内置 25k Ω 下拉电阻
L_V	15	DO	3P3N 模式 Pre-driver 下桥 V 相电压输出, 内置 25k Ω 下拉电阻
L_W	16	DO	3P3N 模式 Pre-driver 下桥 W 相电压输出, 内置 25k Ω 下拉电阻

PAD 名称	FU6832	IO 类	功能描述
VCC	17	P	电源输入, 电压范围由电源模式由 VCC_MODE 决定, 外接 10uF 或更大滤波电容。
VSS	18	P	数字地
VDD5	19	P	中压电源输入或内部 5V LDO 输出电源, 由 VCC_MODE 决定, 电源接法请参考 VCC 引脚描述, 外接 1~4.7uF 电容。
RSTN/ FICEK	20	DI/ DI	外部复位输入, 内置上拉电阻, 施密特输入 FICE 调试接口时钟端
VDD18	21	P	1.8V LDO 输出电源, 外接 1~4.7uF 电容
P1.2/ FICED	22	DB/ DB	GPIO P1.2, 可配置外部中断 1 输入 FICE 数据端口
P1.4/ COP/ AD10/ HALOS	23	DB/ AI/ AI/ DI	GPIO P1.4, 可配置外部中断 1 输入 比较器 C0 正输入端 ADC 通道 10 输入 功能转移后 HALLO 逻辑电平输入
P1.6/ C1P/ AD9/ HAL1S	24	DB/ AI/ AI/ DI	GPIO P1.6, 可配置外部中断 1 输入 比较器 C1 正输入端 ADC 通道 9 输入 功能转移后 HALL1 逻辑电平输入

2.8 FU6832F 封装-QFN24


3 封装信息

3.1 LQFP48_7X7

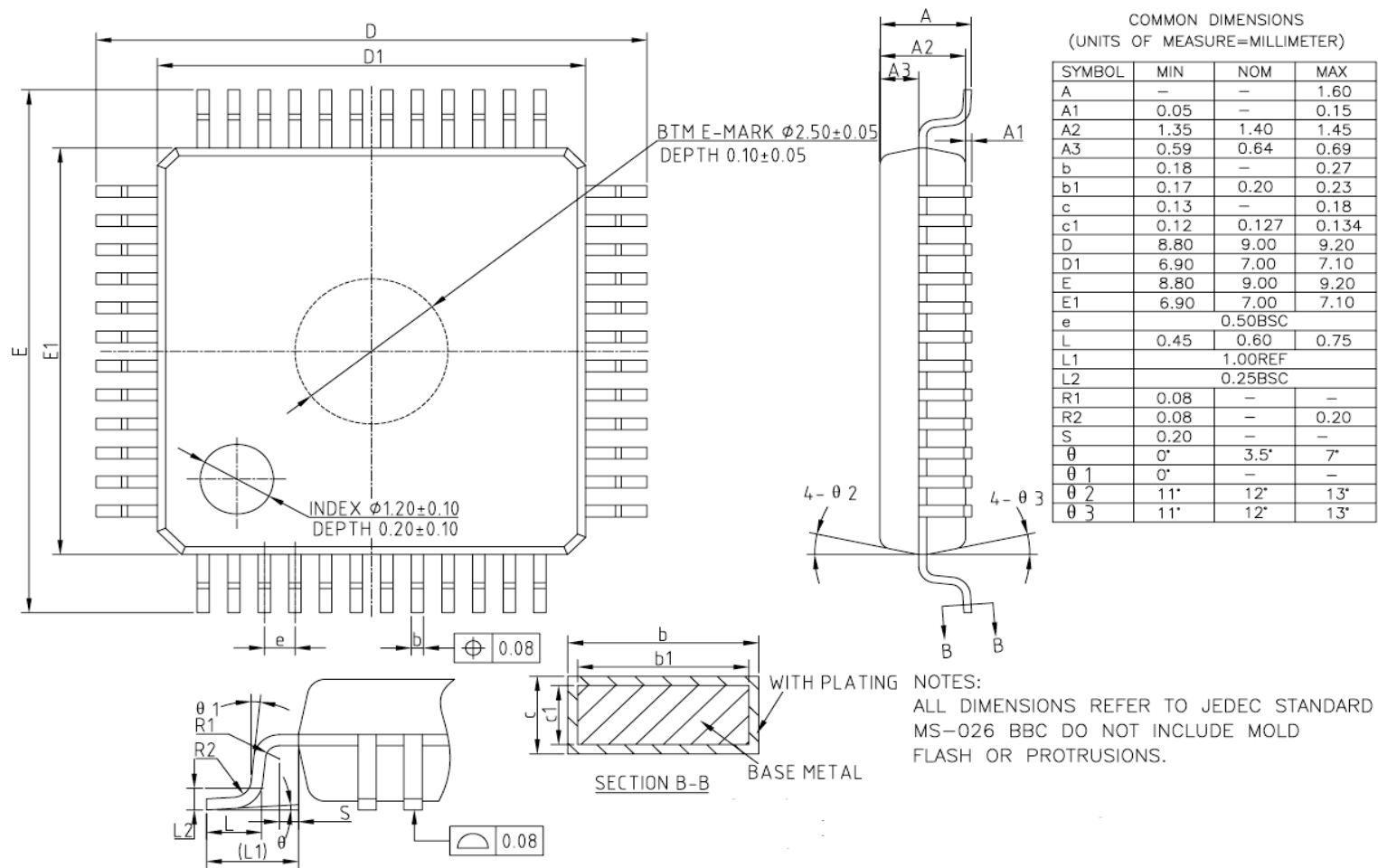


图 3-1 LQFP48_7X7 封装尺寸图

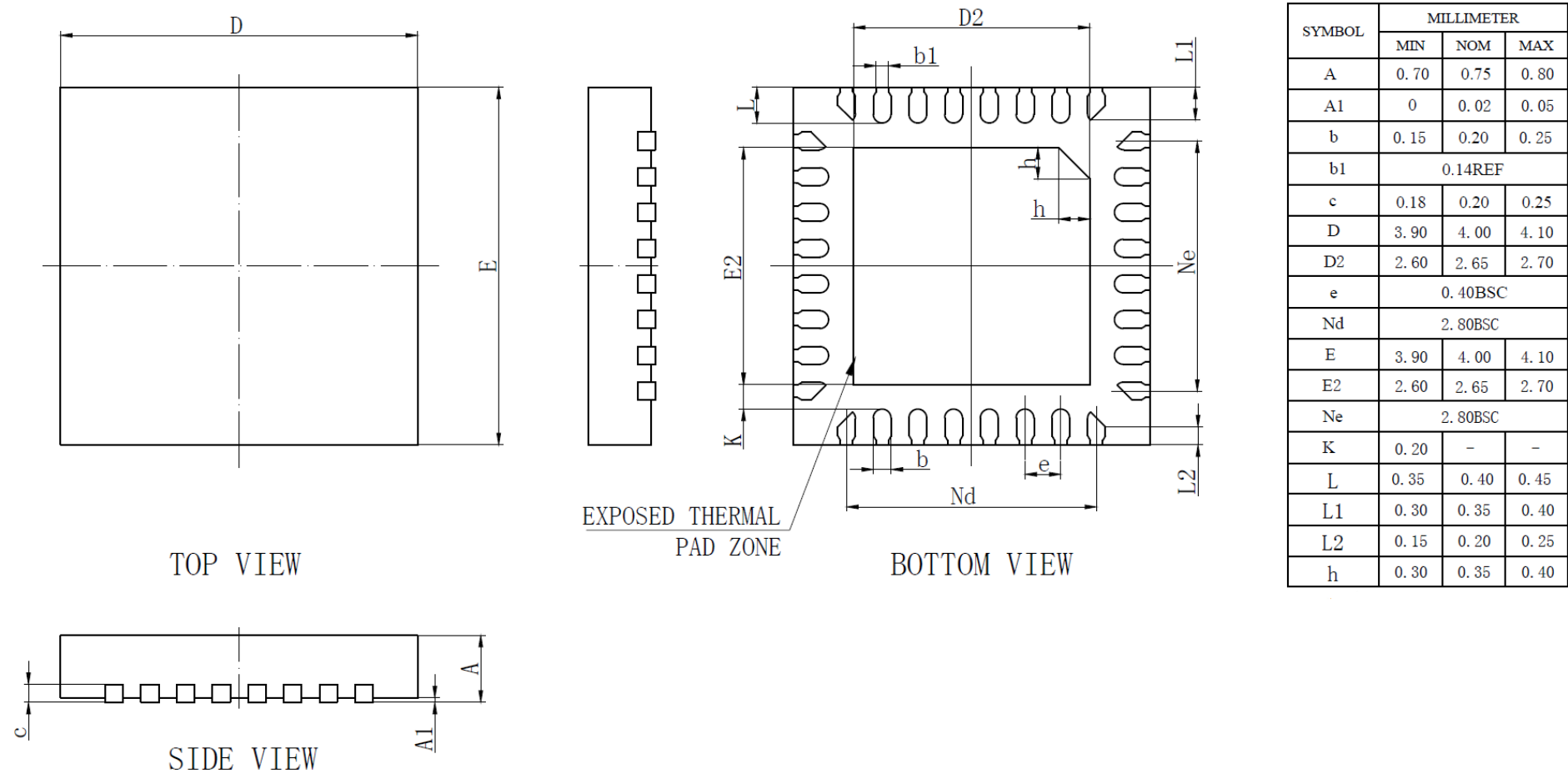
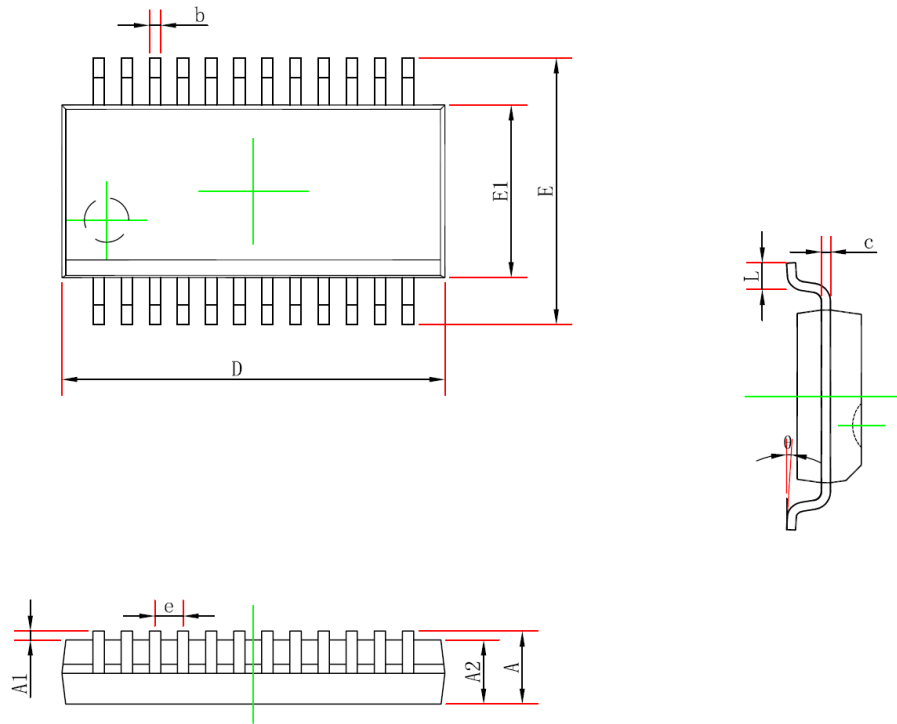
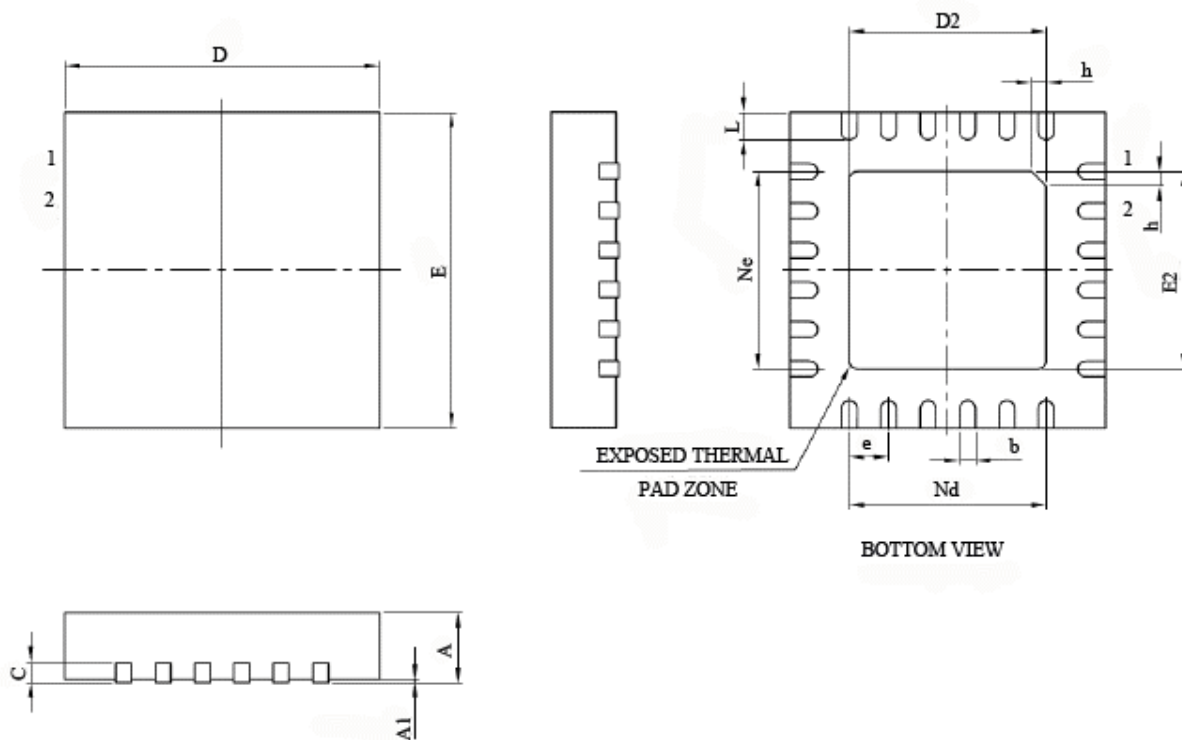
3.2 QFN32_4X4


图 3-2 QFN32_4X4 封装尺寸图

3.3 SSOP24_8.65X3.9


Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	—	1.750	—	0.069
A1	0.100	0.250	0.004	0.010
A2	1.250	—	0.049	—
b	0.203	0.305	0.008	0.012
c	0.102	0.254	0.004	0.010
D	8.450	8.850	0.333	0.348
E1	3.800	4.000	0.150	0.157
E	5.800	6.200	0.228	0.244
e	0.635 (BSC)		0.025 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

图 3-3 SSOP24_8.65X3.9 封装尺寸图

3.4 QFN24_4X4


Symbol	Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	-	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D2	2.35	2.50	2.65
e	0.50BSC		
Ne	2.50BSC		
Nd	2.50BSC		
E	3.90	4.00	4.10
E2	2.35	2.50	2.65
L	0.35	0.40	0.45
h	0.30	0.35	0.40
N	Pin Number = 24		

4 订购信息

表 4-1 产品型号选择

型号	MIPS (Peak)	FLASH (kByte)	XRAM (Byte)	时钟电路				驱动接口			驱动类型			I2C/UART/SPI/LIN	DMA	GPIO	定时器	模拟外设							无铅	封装	
				内部快时钟	外部快时钟	内部慢时钟	外部慢时钟	6N Pre-driver	3P3N Pre-driver	Gate Driver	方波	SVPWM	FOC					ADC			DAC		VREF	运放			比较器
																		个数	通道数	位数	个数	位数					
FU6832L	24	16	768	√	—	√	—	—	√	—	√	√	√	√	35	6	1	14	12	2	9\6	√	3	4	√	LQFP48 (7x7mm)	
FU6832N	24	16	768	√	—	√	—	—	√	—	√	√	√	√	22	6	1	11	12	2	9\6	√	3	4	√	QFN32 (4x4mm)	
FU6832S	24	16	768	√	—	√	—	—	√	—	√	√	√	√	13	6	1	7	12	2	9\6	√	1	4	√	SSOP24 (8.65x3.9)	
FU6832F	24	16	768	√	—	√	—	—	√	—	√	√	√	√	13	6	1	7	12	2	9\6	√	1	4	√	QFN24 (4x4mm)	

5 电气特性

5.1 绝对最大额定值

表 5-1 绝对最大额定值

参数	条件	最小值	典型值	最大值	单位
工作时环境温度 T_A		-40	—	85	°C
工作时环境温度 T_A	双电源模式, VCC_MODE=1,VDD5=5V,VCC<28V	-40	—	105	°C
	单电源模式, VCC_MODE=0,VCC<15V	-40	—	105	°C
工作时结温 T_J		-40	—	150	°C
储存温度		-65	—	150	°C
VCC 相对 VSS 的电压		-0.3	—	36	V
VDD5 相对 VSS 的电压		-0.3	—	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	—	VDD5+0.3	V

注意：超过表 5-1“绝对最大额定值”中所列的应力值可能会永久损坏器件。这仅为应力额定值，我们不建议器件运行在该规范范围以外。长期在最大额定值条件下工作可能会影响器件的可靠性。

5.2 全局电气特性

表 5-2 全局电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 5V \sim 28V$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压(3)	单电源高压模式	5	—	28	V
	双电源模式 VCC_MODE=1, VCC \geq VDD5, (2)	5	—	36	V
VDD5 工作电压	VCC 与 VDD5 连接, (2)	3	—	5.5	V
系统时钟		—	24	—	MHz
I _{VCC} 工作电流	(1)	—	20	—	mA
I _{VCC} 待机电流	(1)	—	6	—	mA
I _{VCC} 睡眠电流		—	50	150	uA

注：

1. 根据程序运行的设置发生变化
2. Flash 写入或擦除时 VDD5 必须保持在 5~5.5V
3. 根据不同批次的样品, VCC 电压上升速率范围 0.5V/us~0.1V/s

5.3 GPIO 电气特性

表 5-3 GPIO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $VCC = 5V \sim 28V$)

参数	条件	最小值	典型值	最大值	单位
----	----	-----	-----	-----	----

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF Load,从 10%上升至 90%时间, $T_A=25^{\circ}\text{C}$	—	15	—	nS
输出下降时间	50pF Load,从 90%下降至 10%时间, $T_A=25^{\circ}\text{C}$	—	13	—	nS
V_{OH} 输出高电压	$I_{OH}=4\text{mA}$	$V_{DD5}-0.7$	—	—	V
V_{OL} 输出低电压	$I_{OL}=8\text{mA}$	—	—	0.7	V
V_{IH} 输入高电压	(1)	$0.7*V_{DD5}$	—	—	V
V_{IL} 输入低电压		—	—	$0.2*V_{DD5}$	V
上拉电阻, 除 P0[2:0]、P1[6:3]、P2[1]、P3[7:6]外其他 GPIO		—	33	—	$k\Omega$
上拉电阻, P0[2:0]、P1[6:3]、P2[1]、P3[7:6]		—	5.6	—	$k\Omega$
下拉电阻, P01/P11		—	10	—	$k\Omega$

(1)当 $V_{DD5}=5\text{V}$ 时, V_{IH} 最小值可以为 $0.6*V_{DD5}$

5.4 Pre-driver IO 电气特性

表 5-4 Pre-driver IO 电气特性

(除非特别声明, $T_A = 25^{\circ}\text{C}$, $V_{CC} = 15\text{V}$, $V_{CC_MODE}=0$)

参数	条件	最小值	典型值	最大值	单位
上桥输出拉电流		—	150	—	mA
上桥输出灌电流		—	90	—	mA
下桥输出拉电流		—	150	—	mA
下桥输出灌电流		—	180	—	mA
上桥输出上升时间	1nF Load, 从 10%上升至 90%时间	—	25	—	nS
上桥输出下降时间	1nF Load, 从 90%下降至 10%时间	—	90	—	nS
下桥输出上升时间	1nF Load, 从 10%上升至 90%时间	—	115	—	nS
下桥输出下降时间	1nF Load, 从 90%下降至 10%时间	—	60	—	nS

5.5 ADC 电气特性

表 5-5 ADC 电气特性

(除非特别声明, $T_A = 25^{\circ}\text{C}$, $V_{CC} = 5\text{V}\sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
INL	12 位模式,(1)	—	2	—	LSB
DNL	12 位模式,(1)	—	1.5	—	LSB
OFFSET	12 位模式,(1)	—	6	—	LSB
SNR	$f_{IN} = 350\text{kHz}$, (1)	—	70.8	—	dB
ENOB	$f_{IN} = 350\text{kHz}$, (1)	—	10.5	—	Bit
SFDR	$f_{IN} = 350\text{kHz}$, (1)	—	68.2	—	dB

参数	条件	最小值	典型值	最大值	单位
THD	$f_{IN} = 350\text{kHz}, (1)$	—	67	—	dB
R_{IN} 输入电阻	(1)	—	800	—	Ω
C_{IN} 输入电容	(1)	—	30	—	pF
转换时间	(1)	—	13	—	ADCLK 个数
采样时间	(1)	3	—	63	ADCLK 个数

备注:

(1) ADCLK=12MHz

5.6 参考电压电气特性

表 5-6 VREF& VHALF

($T_A = -40 \sim 85^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VREF	VREFVSEL=00B	—	4.5	—	V
	VREFVSEL=01B	—	VDD5	—	V
	VREFVSEL=11B	—	4	—	V
	VREFVSEL=10B	—	3	—	V
VHALF		—	VREF/2	—	V

5.7 运算放大器电气特性

表 5-7 运算放大器电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
V_{ICMR} 共模输入范围		0	—	VDD5-1.5	V
V_{OS} 运放的失配电压	$T_A = 25^\circ\text{C}$	—	5	10	mV
A_{OL} 开环增益	$R_L = 100\text{k}\Omega$	—	80	—	dB
UGBW 单位增益带宽	$C_L = 40\text{pF}$	6	10	—	MHz
SR 运放的摆率	$C_L = 40\text{pF}$	10	15	—	V/ μs

5.8 HALL/BEMF 电气特性

表 5-8 HALL/BEMF 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE} = 0$)

参数	条件	最小值	典型值	最大值	单位
BEMF 内置电阻		5.4	6.8	8.2	$\text{k}\Omega$
BEMF 内置电阻间相对精度		—	1	—	%

5.9 OSC 电气特性

表 5-9 OSC 电气特性

 (T_A = -40~85℃, VCC = 5V~28V, VCC_MODE=0)

参数	条件	最小值	典型值	最大值	单位
内部快时钟频率		23.5	24	24.5	MHz
WDT 时钟频率		29	32.8	37	kHz

5.10 复位电气特性

表 5-10 复位电气特性

 (除非特别声明, T_A = 25℃, VCC = 5V~28V, VCC_MODE=0)

参数	条件	最小值	典型值	最大值	单位
FICEK Pin 脚复位低电平最小宽度		50			uS
VDD5 低电压复位电压	LVR_SEL[1:0] = 00	2.6	2.8	3.0	V
	LVR_SEL[1:0] = 01	2.8	3.0	3.2	V
	LVR_SEL[1:0] = 10	3.3	3.5	3.7	V
	LVR_SEL[1:0] = 11	3.6	3.8	4.0	V

5.11 LDO 电气特性

表 5-11 LDO 电气特性

 (除非特别声明, T_A = 25℃, VCC = 5V~28V, VCC_MODE=0)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	VCC = 7V~28V, VCC_MODE=0	4.7	5	5.3	V
VDD18 电压		1.65	1.85	2.0	V

5.12 封装热阻

表 5-12 LQFP48 封装热阻

参数	条件	值	单位
Θ _{JA} 芯片结温相对环境温度	(1), (3)	52.4	℃/W
	(2), (3)	72.2	℃/W
Θ _{JC} 芯片结温相对封装表面温度	(2), (3)	17	℃/W

表 5-13 QFN32 封装热阻

参数	条件	值	单位
Θ _{JA} 芯片结温相对环境温度	(1), (3)	47	℃/W
	(2), (3)	74	℃/W
Θ _{JC} 芯片结温相对封装表面温度	(1), (3)	20	℃/W

表 5-14 SSOP24 封装热阻

参数	条件	值	单位
Θ_{JA} 芯片节温相对环境温度	(1), (3)	75	°C/W

表 5-15 QFN24 封装热阻

参数	条件	值	单位
Θ_{JA} 芯片节温相对环境温度	(1), (3)	50	°C/W
Θ_{JC} 芯片节温相对封装表面温度	(1), (3)	25	°C/W

- (1) JEDEC 标准, 2S2P PCB
- (2) JEDEC 标准, 1S0P PCB
- (3) 实际应用条件不同, 会与测试结果有所出入

6 复位控制

6.1 复位源(RST_SR)

芯片有 7 个复位源：

- 上电复位 (RSTPOW)
- 外部引脚复位(RSTEXT)
- 低电压(RSTLVD)复位
- 看门狗复位(RSTWDT)
- Flash 非法操作复位(RSTFED)
- Debug 复位(RSTDBG)
- 软复位 (SOFTTR)

复位标志可查询，记录在寄存器 RST_SR 中。最近一次的复位会把相关的标志位置 1，把其他各位标志清 0。如果需要清除标志位，可以使用将 RST_SR[RSTCLR]置 1 清除

6.2 复位使能

复位使能参考相关配置寄存器。LV DENB、WDTRSTEN 控制位可分别实现对 LVD、WDT 复位源的使能。

6.3 外部引脚复位、上电复位

当芯片 RSTN 管脚为低超过 25us 时，芯片认为这是一次复位事件，复位后 MCU 从地址 0 开始执行程序。

6.4 低电压侦测复位

芯片的内部电路会对 VDD 进行监测，如果 VDD 电压降低到了复位阈值，内部监测电路将发出对应的复位信号，促使芯片发生复位。

相关配置寄存器可使能低电压侦测电路，以及低电压阈值。

6.5 看门狗溢出复位

使能看门狗定时器后，如果在其计数溢出之前没有及时喂狗，计数器溢出之后将会引发系统复位。这个复位源能够避免程序跑飞。看门狗溢出后复位模块将复位 MCU。

6.6 RSTFED 复位

FLASH 操作模块提供了软件用 MOVX“自写”、“自擦除”以及读取加密扇区 FLASH 的功能（见后述代码保护章节），如果软件试图用这一指令操作加密位所在的扇区以及加密扇区，那么将发出 FLASH 非法操作复位。FEDR 复位源固定使能，不可禁止。

6.7 软复位

通过程序配置 RST_SR[SOFTR]=1，芯片会立刻强制复位，复位后 RST_SR[SOFTR]标志位被置 1。

6.8 复位寄存器

6.8.1 RST_SR (0xC9)

表 6-1 RST_SR (0xC9)

位	7	6	5	4	3	2	1	0
名称	RSTPOW / RSTCLR	RSTEXT	RSTLVD	RSV	RSTWDT	RSTFED	RSTDBG	SOFTR
类型	R/W	R	R	R	R	R	R	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[7]	RSTPOW / RSTCLR	读： 上电复位标志 0：上次复位不是来自于上电复位 1：上次复位来自于上电复位 写： 清除模拟复位标志寄存器 写入 1 时清除 Bit[7:3] 复位标志。						
[6]	RSTEXT	外部复位标志 0：上次复位不是来自于外部复位 1：上次复位来自外部复位						
[5]	RSTLVD	低电压复位标志 0：上次复位不是来自于低电压复位 1：上次复位来自于低电压复位						
[4]	RSV	保留						
[3]	RSTWDT	看门狗溢出复位标志 0：上次复位不是来自于看门狗溢出复位 1：上次复位来自于看门狗溢出复位						
[2]	RSTFED	FLASH 代码保护复位标志 0：上次复位不是来自 FLASH 代码保护复位 1：上次复位来自 FLASH 代码保护复位						
[1]	RSTDBG	调试接口 (Debug) 复位标志 0：上次复位不是来自调试接口复位 1：上次复位来自调试接口复位						
[0]	SOFTR	软件复位。 写： 写 1 系统将发生复位，并启动 BOOT 过程 写 0 无意义 读： 0：上次复位不是由于此位被写 1 而复位 1：上次复位是由于此位被写了 1 而复位						

※寄存器类型说明

R/W 代表该位可读可写

R 代表只读

R/W0 代表可读，只可以写 0

R/W1 代表可读，只可以写 1

如无特殊说明，下文相同，不在重复申明

7 中断控制

7.1 简介

芯片内部有 16 个中断源。每个中断源有四级优先级，通过 IP0~IP3 寄存器进行配置，所有的中断源的详细列表如表 7-2 所示。每个中断源在 SFR 或者 XSFR 中都有一个或者多个相关的中断挂起标志。当外设或者外部源满足有效的中断条件时，相应的中断挂起标志硬件置 1。如果同时开启全局中断和特定的中断源，则在设置中断挂起标志时将产生一个 CPU 中断请求。

每个中断源都可以单独分配到四级优先级中任意一级，低优先级中断服务例程可以被高优先级中断抢占。高优先级中断不能被抢占。如果高优先级中断抢占了低优先级中断，低优先级中断将在高优先级中断完成后完成执行。每个中断在中断优先级寄存器中都有一个相关联的中断优先级位，中断优先级寄存器用于配置其优先级级别。低优先级是默认值。如果同时识别两个中断，则优先服务优先级更高的中断。如果两个中断具有相同的优先级级别，则使用固定的优先级顺序进行仲裁，优先级的顺序参见表 7-2 说明，标号越小的优先级越高；新的中断不能打断相同优先级的中断处理。

7.2 启动中断源

IE[EA]是全局中断使能，EA=0 时不响应任何中断。EA=1 时中断启用。

通过设置 SFR 或者 XSFR 中使用相关联的中断启用位，可以单独启用或禁用每个中断源。但是，必须首先通过将 EA 位设置为 1 来启用全局中断，然后才能识别单个中断。将 EA 位设置为 0 将禁用所有中断源，而不考虑单独的中断启用设置。注意，当 EA 位被设置为 0 时发生的中断将处于挂起状态，并且在 EA 位被设置为 1 之前不会被服务。

7.3 外部中断

外部中断共有 2 个中断源。

其中当设置 PORT0.0~PORT0.6 为数字 IO 输入，或者启用比较器 CMP4 时，可设置 EX0=1 使其作为外部中断 0 (INT0)。当设置 PORT1.0~1.7、PORT2.0~2.7 为数字 IO 输入时，可设置 EX1=1 及对应 P1IE/P2IE 使其共用外部中断 1 (INT1)。

外部中断 0 使能位 EX0，中断标志位 IF0，中断电平触发控制 IT0。由寄存器 LVSR 中的 EXT0CFG 指定外部中断 0 的来源，这些来源可以是 PORT0.0~PORT0.6 输入、比较器 CMP4 输出中的任一个，所有外部中断 0 的中断源共用一个中断入口、一个中断标志位。

外部中断 1 使能位 EX1，16 个 PIN 的中断使能由寄存器 P1IE、P2IE 控制。对应的中断标志位为 P1IF、P2IF，中断电平触发控制为 IT1。

表 7-1 外部中断 1 对应的 IO

SFR 地址	字段	名称	描述	R/W	复位值
0xD1	[7:0]	P1IE[7:0]	Port1 作为外部中断 1 时，各 PIN 中断使能	R/W	0x00
0xD2	[7:0]	P1IF[7:0]	Port1 作为外部中断 1 时，各 PIN 中断标志位。	R/W	0x00

			<p>软件写入 0 清零对应的中断标志位。</p> <p>注意：MCU 写 0 清对应标志位时，不需要清 0 的标志位必须写 1，否则可能产生误清中断的情况，推荐使用如下语句：<code>mov D2h, #0FEh</code>，以清 P1IF[0]</p>		
0xD3	[7:0]	P2IE[7:0]	Port2 作为外部中断 1 时，各 PIN 中断使能	R/W	0x00
0xD4	[7:0]	P2IF[7:0]	<p>Port2 作为外部中断 1 时，各 PIN 中断标志位。</p> <p>MCU 写 0 清对应的中断标志位。</p> <p>注意：MCU 写 0 清对应标志位时，不需要清 0 的标志位必须写 1，否则可能产生误清中断的情况，推荐使用如下语句：<code>mov D4h, #0FEh</code>，以清 P2IF[0]</p>	R/W	0x00

7.4 中断说明

表 7-2 中断说明

中断源	默认 优先级	向量地址	标志位	是否软 件清除	中断使能位	优先级 控制
复位	最高	0x0000	N/A	N/A	一直使能	最高
LVW 检测中断 (低电压预警中断)/ TSD 中断(温度侦测中 断)	0	0x0003	LVSR[0]/ TCON[5]	Y	CCFG1[6]/ IE[1]	IP0[1:0]
外部中断 INT0	1	0x000B	TCON[2]	Y	IE[0]	IP0[3:2]
外部中断 INT1 (IO 变化中断)	2	0x0013	P1IF[7:0]/ P2IF[7:0]	Y	IE[2]	IP0[5:4]
DRV 中断	3	0x001B	DRV_SR[5:4]	Y	DRV_SR[2:0]	IP0[7:6]
TIM2 中断	4	0x0023	TIM2_CR1[7:5]	Y	TIM2_CR1[4:3] TIM2_CR0[3]	IP1[1:0]
TIM1 中断	5	0x002B	TIM1_SR[4:0]	Y	TIM_IER[4:0]	IP1[3:2]
ADC 中断	6	0x0033	ADC_CR[0]	Y	ADC_CR[1]	IP1[5:4]
CMP0/1/2 中断	7	0x003B	CMP_SR[6:4]	Y	CMP_CR0[5:0]	IP1[7:6]
RTC	8	0x0043	RTC_STA[6]	Y	IE[6]	IP2[1:0]
TIM3 中断	9	0x004B	TIM3_CR1[7:5]	Y	TIM3_CR1[4:3] TIM3_CR0[3]	IP2[3:2]
Systick 中断	10	0x0053	DRV_SR[7]	Y	DRV_SR[6]	IP2[5:4]
TIM4 中断	11	0x005B	TIM4_CR1[7:5]	Y	TIM4_CR1[4:3] TIM4_CR0[3]	IP2[7:6]
CMP3 中断	12	0x0063	CMP_SR[7]	Y	CMP_CR0[7:6]	IP3[1:0]
I2C 中断/UART1 中断	13	0x006B	I2C_SR[0]/ UT_CR[1:0]	Y	I2C_CR[0]/ IE[4]	IP3[3:2]
SPI 中断/ UART2 中断/ LIN 中断	14	0x0073	SPI_CR1[7]/ UT2_RI/UT2_TI	Y	IE[3]/ UT2_BAUDH[5]	IP3[5:4]
DMA 中断	15	0x007B	DMA0_CR0[0] DMA1_CR0[0]	Y	DMA0_CR[2]	IP3[7:6]

7.5 中断寄存器

7.5.1 IE (0xA8)

表 7-3 IE (0xA8) 中断使能

位	7	6	5	4	3	2	1	0
名称	EA	RTCIE	RSV	ESO	SPIIE	EX1	TSDIE	EXO
类型	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	EA	全局中断使能 0:禁止 1:使能						
[6]	RTCIE	RTC 中断使能 0:禁止 1:使能						
[5]	RSV	保留						
[4]	ESO	UART1 中断使能 0:禁止 1:使能						
[3]	SPIIE	SPI 中断使能 0:禁止 1:使能						
[2]	EX1	外部中断 1 使能 0:禁止 1:使能						
[1]	TSDIE	温度感应侦测中断 TSD(Temperature sensor detect) 0:禁止 1:使能						
[0]	EXO	外部中断 0 使能 0:禁止 1:使能						

7.5.2 IP0 (0xB8)

表 7-4 IP0 (0xB8) 中断优先级寄存器 0

位	7	6	5	4	3	2	1	0
名称	PDRV		PX1		PX0		PLVW_TSD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PDRV	Driver 中断优化级控制						
[5:4]	PX1	INT1 (外部中断 1) 优化级控制						
[3:2]	PX0	INT0 (外部中断 0) 优化级控制						
[1:0]	PLVW_TSD	LVW (低电压告警) /TSD 中断优化级控制						

注：中断优化级控制值从 0~3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.3 IP1 (0xC0)

表 7-5 IP1 (0xC0) 中断优先级寄存器 1

位	7	6	5	4	3	2	1	0
名称	PCMP		PADC		PTIM1		PTIM2	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:6]	PCMP	CMPO/1/2 中断优化级控制
[5:4]	PADC	ADC 中断优化级控制
[3:2]	PTIM1	定时器 1 中断优化级控制
[1:0]	PTIM2	定时器 2 中断优化级控制

注：中断优化级控制值从 0~3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.4 IP2 (0xC8)

表 7-6 IP2 (0xC8) 中断优先级寄存器 2

位	7	6	5	4	3	2	1	0
名称	PTIM4		PSYSTICK		PTIM3		PRTC	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PTIM4	定时器 4 中断优化级控制						
[5:4]	PSYSTICK	SYSTICK 中断优化级控制						
[3:2]	PTIM3	定时器 3 中断优化级控制						
[1:0]	PRTC	RTC 中断优化级控制						

注：中断优化级控制值从 0~3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.5 IP3 (0xD8)

表 7-7 IP3 (0xD8) 中断优先级寄存器 3

位	7	6	5	4	3	2	1	0
名称	PDMA		PSPI_UT2		PI2C_UT1		PCMP3	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PDMA	DMA 中断优先级控制						
[5:4]	PSPI_UT2	SPI/UART2/LIN 中断优先级控制						
[3:2]	PI2C_UT1	I2C/UART1 中断优先级控制						
[1:0]	PCMP3	CMP3 中断优先级控制						

注：中断优化级控制值从 0~3 依次表示优化级从最低到最高，共 4 级优化级控制。

7.5.6 TCON (0x88)

表 7-8 TCON (0x88)

位	7	6	5	4	3	2	1	0
名称	RSV		TSDIF	IT1		IFO	ITO	
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:6]	RSV	RSV
[5]	TSDIF	TSD 温度感应侦测中断标志 0: 芯片未发生超过设定温度的中断 1: 芯片发生了超过设定温度的中断。软件写入 0 清此位为零 此标志位常与温度保护状态位(TSDF)配合使用，TSDIF 反应的是曾经发生过超过设定温度的状态。
[4:3]	IT1[1:0]	INT1 外部中断 1 电平触发控制 2' b00: 上升沿触发中断 2' b01: 下降沿触发中断 2' b1x: 电平改变（上升或下降）触发中断
[2]	IFO	INT0 外部中断 0 标志 0: INT0 未发生中断 1: INT0 发生了中断。软件写入 0 清此位为零
[1:0]	IT0[1:0]	INT0 外部中断 0 电平触发控制 2' b00: 上升沿触发中断 2' b01: 下降沿触发中断 2' b1x: 电平改变（上升或下降）触发中断

8 I2C(Inter-Integrated Circuit bus)

8.1 简介

I2C（内部集成电路总线）模块提供了符合工业标准的两线串口接口，是一种简单双向的同步串行总线，可用于 MCU 和外部 I2C 设备的通讯。总线由两根串行线组成：SDA（串行数据线）和 SCL（串行时钟线），这两根线是双向 I/O 线，所以总线的接口是开漏输出的，使用的时候需要通过上拉电阻至 VDD5，总线才能正常工作。

主要特性：

- 实现了 I2C 协议的标准模式（最高 100kHz），快速模式（最高 400kHz）以及快速+模式（最高 1MHz）。
- 既支持主机模式，也支持从机模式
- 支持 7 位地址模式和广播寻址。
- 支持 DMA 数据传输，可以有效减轻 CPU 的负担。

总线在空闲时 SDA 和 SCL 都是高电平，这是器件检测总线是否空闲的唯一依据，在传输过程中总线上有且只有一个主器件和至少一个从器件处于活跃状态，在这种情况下，其他器件如果想发起 I2C 通讯，都必须等待直到当前通讯结束，I2C 总线空闲才能控制总线。主器件用于启动总线传输数据，并且通过 SCL 向所有器件发送时钟信号，通过 SDA 发送从机地址和读写模式。如果总线上有器件匹配该地址，那么该器件将作为从器件。在总线上主从器件和数据收发的关系不是恒定的。如果主机要发送数据给从器件，则主机首先寻址从器件，然后主动发送数据至从器件，最后由主机终止数据传送，通讯过程如图 8-1 所示；如果主机要接收从器件的数据，首先由主器件寻址从器件，然后主机接收从器件发送的数据，最后由主机终止接收过程，通讯过程如图 8-2 所示。在这种情况下，主机负责产生定时时钟和终止数据传送。

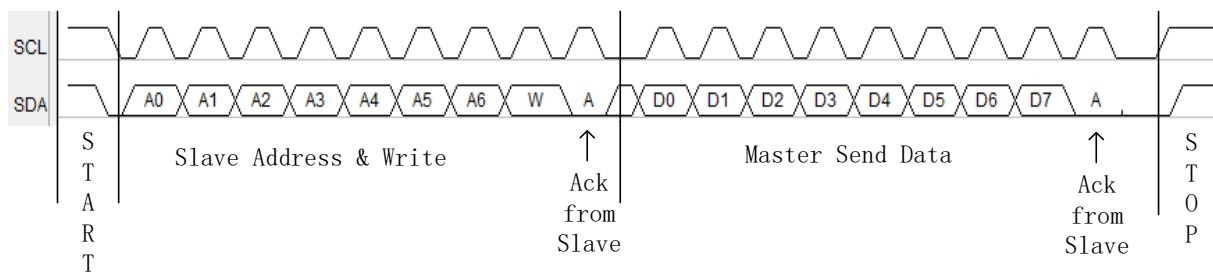


图 8-1 主器件向从器件发送数据

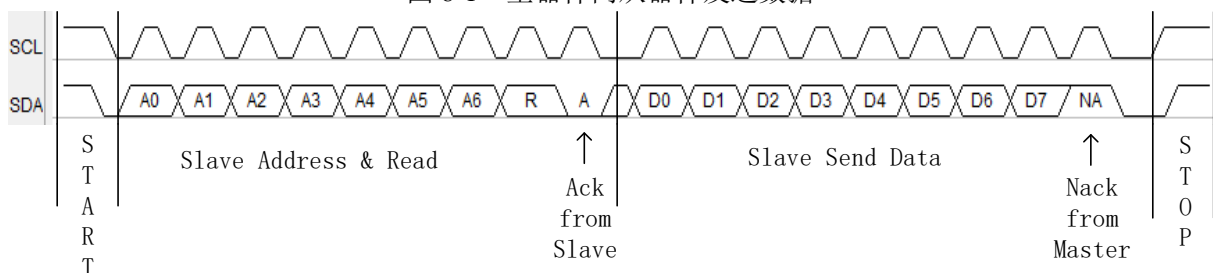


图 8-2 主器件接收从器件的数据

FU6832 系列的 I2C 能够设置为主机模式或从机模式，速度最快的达到 1MHz。使用 I2C 时，只需要配置好 I2C，通过每个设备唯一的地址进行识别，那么 I2C 通讯就只由启动信号（STA）、读

写信号（DMOD）、总线挂起信号（STR）和应答信号（NACK）停止信号（STP）来控制。

8.2 操作说明

8.2.1 主机模式

1. 置位 I2C_CR[I2CMS], 设置为主机模式;
2. 配置 I2C_CR [I2CSPD], 设置时钟 SCL 频率;
3. 配置 I2C_ID[I2CADD], 设置目标器件地址;
4. 配置 I2C_SR[DMOD], 设置读写方向;
5. 置位 I2C_CR[I2CEN], 使能 I2C;
6. 置位 I2C_SR[I2CSTA], 发送 START 和地址, 在接收到 ACK/NACK 后, I2C_SR[STR]被硬件置 1, SCL 被主机强制拉低;
7. 如果是发送数据, 在写 I2C_DR 寄存器后, 复位 I2C_SR[STR]以释放 SCL, 主机开始发送数据, 当数据发送完毕且接收到 ACK/NACK 后, I2C_SR[STR]硬件置 1, SCL 被主机强制拉低;
8. 如果是接收数据, 在复位 I2C_SR[STR]后, 主机开始接收数据, 当数据接受完毕后 I2C_SR[STR]硬件置 1, SCL 被主机强制拉低, 此时可先通过 I2C_SR[NACK]设置 ACK/NACK, 再向 I2C_SR[STR]写 0 释放 SCL 以发送 ACK/NACK 信号, 如果收到了新数据, I2C_SR[STR]硬件置 1, SCL 被主机强制拉低;
9. 如果要停止发送, 可以在 I2C_SR[STR]为 1 时置位 I2C_SR[I2CSTP], 当 I2C_SR[STR]复位时发送停止信号

8.2.2 从机模式

1. 配置 I2C_CR[I2CMS]=0, 设置为从机模式;
2. 配置 I2C_ID[I2CADD], 设置 slave 地址; 或者配置 I2C_ID[GC]=1, 使能广播模式;
3. 配置 I2C_CR[I2CEN]=1, 使能 I2C;
4. 等待接收 START 信号和地址, 接收到 START 信号和正确的地址后 SCL 被从机强制拉低, I2C_SR[I2CSTA]和 I2C_SR[STR]被硬件置 1, 此时可先通过 I2C_SR[NACK] 设置 ACK/NACK, 并通过 I2C_SR[DMOD]确认本次通讯是接收数据还是发送数据;
5. 如果是发送数据, 则写 I2C_DR 寄存器; 复位 I2C_SR[STR]以释放 SCL 后, 发送 ACK/NACK 后发送数据, 当数据发送完成且收到主机发来的 ACK/NACK 后, SCL 被从机强制拉低, I2C_SR[STR]硬件置 1
6. 如果是接收数据, 则在准备好接收数据后复位 I2C_SR[STR] 释放 SCL, 当从机接收完数据后, I2C_SR[STR]硬件置 1, SCL 被从机强制拉低, 在通过 I2C_SR[NACK]设置 ACK/NACK 后, 复位 I2C_SR[STR]释放 SCL 并发送 ACK/NACK, 如果收到了新数据, I2C_SR[STR]硬件置 1, SCL 被主机强制拉低;
7. RESTART 功能: 当从机在 busy 状态中接收到 START 信号, 则中止当前工作, 等待接收

地址

8.2.3 I2C 中断源

I2C 的中断源有：

1. I2C_SR[STR] = 1 时，该中断源在主机和从机模式下都有效
2. I2C_SR[I2CSTP] = 1 时，该中断源只在从机模式下有效

如果 I2C 中断使能位 I2C_CR[I2CIE]为 1，那么 I2C 会产生中断请求。

8.3 I2C 寄存器

8.3.1 I2C_CR (0x4028)

表 8-1 I2C_CR (0x4028)

位	7	6	5	4	3	2	1	0
名称	I2CEN	I2CMS	RSV			I2CSPD1	I2CSPD0	I2CIE
类型	R/W	R/W	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	功能						
[7]	I2CEN	I2C 使能 0: 禁止 I2C 1: 使能 I2C，相应 GPIO 切换为 I2C 模式，OPEN DRAIN 输出。I2C 上拉是否打开由其 IO 的 Pull-up 设置决定						
[6]	I2CMS	主/从机模式选择 0: 从机模式 1: 主机模式						
[5:3]	RSV	保留						
[2:1]	I2CSPD	I2C 速度配置，仅对主机模式下有效 00: 100kHz 传输速率 01: 400kHz 传输速率 10: 1MHz 传输速率 11: 不支持，保留						
[0]	I2CIE	中断控制 0: 禁止 I2C 进入中断 1: 允许 I2C 进入中断，中断请求由 I2C_SR. I2CIF 产生						

8.3.2 I2C_ID (0x4029)

表 8-2 I2C_ID (0x4029)

位	7	6	5	4	3	2	1	0
名称	I2CADD							GC
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

位	名称	功能
[7:1]	I2CADD	I2C 地址
[0]	GC	广播模式，只在从机模式下有效。 0: 不支持广播呼叫 1: 支持广播呼叫，即 0x00 地址也会响应

8.3.3 I2C_DR (0x402A)

表 8-3 I2C_DR (0x402A)

位	7	6	5	4	3	2	1	0
名称	I2C_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	I2C_DR	I2C 数据寄存器						

8.3.4 I2C_SR (0x402B)

表 8-4 I2C_SR (0x402B)

位	7	6	5	4	3	2	1	0
名称	I2CBSY	DMOD	RSV	I2CSTA	I2CSTP	STR	NACK	I2CIF
类型	R	R/W	R	R/W	R/W	R/WO	R/W	R
复位值	0	0	0	0	0	0	0	0
位	名称	功能						
7	I2CBSY	I2C 忙状态标志 当 I2CEN 为 0 时，BUSY 自动为 0。 主机模式： 发送 START 成功后，硬件置 '1'，发送 STOP 成功后，硬件清 '0'。 从机模式： 收到 START 加地址匹配成功后，硬件置 '1'，收到 STOP 后，硬件清 '0'						
6	DMOD	I2C 读或写标志 主机模式： 0: 写模式（主机端发数据，从机端收数据） 1: 读模式（主机端收数据，从机端发数据） 从机模式为只读： 0: 写模式（主机端发数据，从机端收数据） 1: 读模式（主机端收数据，从机端发数据）						
5	RSV	保留						
4	I2CSTA	主机模式： 软件置 '1'，硬件等 SCL、SDA 全为高后开始发送 START 和地址字节，当发送 START 和地址字节后硬件自动清 '0'。在发送或者接收数据的过程中，禁止 I2CSTA 写入，若要发送 RESTART，则需要在数据发送或接收完毕后置 I2CSTA 为 '1'。I2C_CR[I2CEN]=0 时，自动清零。 0: 非 START 和地址字节 1: 发送 START 或 RESTART 和地址字节 从机模式： 硬件收到 START 且地址字节匹配后置 '1'，软件写 0 清 '0' 如果从收到 START 但地址不匹配，I2CSTA 不会置 '1'，且后续所有事件会被忽略，直到收到下一个 START 事件。						

		<p>从机模式下，I2CSTA 和 I2CSTP 决定当前 I2C 数据情况：</p> <table border="1"> <thead> <tr> <th>START</th> <th>STOP</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>当前发送/接收的是数据字节</td> </tr> <tr> <td>0</td> <td>1</td> <td>当前收到的是 STOP</td> </tr> <tr> <td>1</td> <td>0</td> <td>当前收到的是 START + 地址字节</td> </tr> <tr> <td>1</td> <td>1</td> <td>当前先收到的是 STOP，然后收到 START + 地址字节</td> </tr> </tbody> </table> <p>注：当 I2CEN 为 ‘0’ 时，I2CSTA 会被硬件自动清 ‘0’ 。</p>	START	STOP	描述	0	0	当前发送/接收的是数据字节	0	1	当前收到的是 STOP	1	0	当前收到的是 START + 地址字节	1	1	当前先收到的是 STOP，然后收到 START + 地址字节
START	STOP	描述															
0	0	当前发送/接收的是数据字节															
0	1	当前收到的是 STOP															
1	0	当前收到的是 START + 地址字节															
1	1	当前先收到的是 STOP，然后收到 START + 地址字节															
3	I2CSTP	<p>主机模式： 在 I2CBSY 为 ‘1’ 时，软件才能有效写 ‘1’，接着硬件开始发送 STOP，当发送完 STOP 后硬件自动清 ‘0’；如果 I2CSTA 和 I2CSTP 同时写 ‘1’，且 I2CBSY 为 ‘1’，则 I2C 先发送 STOP，发送完 STOP 后再发 START 和地址字节，START 和地址字节发送完毕后 STR 硬件置 1。在发送或者接收数据的过程中，禁止 I2CSTP 写入，直至数据传输完毕。当 I2C_CR[I2CEN]=0 时，自动清零。 0：不发送 STOP 1：发送 STOP</p> <p>从机模式： 硬件收到 STOP 后置 ‘1’，软件写 0 清 ‘0’ 状态标志参考表 8 5 注：当 I2CEN 为 ‘0’ 时，I2CSTP 会被硬件自动清 ‘0’ 。</p>															
2	STR	<p>I2C 事件完成指示。 硬件置 ‘1’，软件写 0 清 ‘0’；当 I2CEN 为 ‘0’ 时，STR 会被硬件自动清 ‘0’。 主机模式： 当硬件发送完 START 加地址字节或 DATA 字节，STR 硬件置 ‘1’，同时 SCL 会被拉低，直至 STR 被清 ‘0’ 才释放 SCL。 如果 I2CSTA 和 I2CSTP 同为 ‘1’，则当硬件发送完 STOP、START 加地址字节后，STR 才会置 ‘1’。 从机模式： 当硬件接收完 START 加地址匹配或 DATA 字节后，STR 硬件置 ‘1’，同时 SCL 会被拉低，直至 STR 被清 ‘0’。</p>															
1	NACK	<p>I2C 每发送或接收完一字节后第 9 位（即响应位）的状况。I2CEN=0，自动清零。 0：ACK 1：NACK 主机读模式（I2CMS=1，DMOD=1），数据字节的响应位；从机写模式（I2CMS=0，DMOD=0），数据字节的响应位。I2C 收完数据的第 8bit 后将 SCL 下拉 0：第 9 位发送 ACK 1：第 9 位发送 NACK 主机写模式（I2CMS=1，DMOD=0），地址或数据字节的响应位；主机读模式（I2CMS=1，DMOD=1），地址字节的响应位；从机读模式（I2CMS=0，DMOD=1），数据字节的响应位： 0：第 9 位收到的是 ACK 1：第 9 位收到的是 NACK 注：无论 I2C 是主机模式还是从机模式，如果是 I2C 发送响应位，I2C 的 STR 是在字节的第 8 位接收完后置 ‘1’，同时 SCL 下拉为 ‘0’，NACK 位的值是表示即将发送的第 9 位；如果是 I2C 接收响应位，I2C 的 STR 是在字节的第 9 位接收完后置 ‘1’，同时 SCL 下拉为 ‘0’，NACK 位的值是表示当前收到的第 9 位</p>															
0	I2CIF	<p>I2C 中断请求标志位，清除 I2CIF 将允许 I2C 继续传输数据。 0：无 I2C 中断请求 1：有 I2C 中断请求 主机模式：</p>															

当 STR 为 ‘1’ 时，I2CIF 为 ‘1’，否则为 ‘0’。

从机模式：

当 I2CSTP 为 ‘1’ 或者 STR 为 ‘1’ 时，I2CIF 为 ‘1’，否则为 ‘0’。

9 SPI(Serial peripheral interface)

9.1 简介

串行外设接口 SPI 是一种高速全双工同步串行总线。FU6832 系列的 SPI 可以选择作为主机还是作为从机，可以使用 3 线或 4 线的传输方式，允许总线上存在多个主器件和从器件。完整的 SPI 由 4 根信号线组成，分别是 MOSI、MISO、SCLK、NSS。

MOSI 信号是 SPI 的数据信号，当 SPI 作为主机时输出数据信号，SPI 作为从机时接收数据信号。

MISO 信号是 SPI 的数据信号，当 SPI 作为主机时接收数据信号，SPI 作为从机时输出数据信号。当 SPI 被禁止或工作在 4 线从方式而未被选中时，MISO 引脚被置于高阻态。

SCLK 信号是 SPI 的时钟信号，是数据信号的传输基准信号，由主机发送。

NSS 信号是 SPI 设备的选通信号，SPI 使用 3 线模式工作时，NSS 信号将被禁用，NSS 端口将只是普通的 IO 口。当 SPI 工作在从机模式下时，NSS 端口可以被配置为输入端口，以检测来自主机的 NSS 信号；当 SPI 工作在单主机单从机模式下时，主机的 NSS 信号可以被配置为输出，用于启动从机的 SPI；当 SPI 工作在多主机模式下时，NSS 信号被配置为输入，以检测总线当前是否有其他主机正在通信，以避免两个以上主机进行数据传输时产生冲突；当 SPI 工作在单主机多从机模式下时，主机可以通过配置多个 IO 口作为 NSS 信号以选择不同的从机来进行通讯。

9.2 操作说明

9.2.1 SPI 主方式

当 SPI 模式选择位 SPI_CR0[SPIMS]为 1 时，SPI 将以主机模式工作。在该模式下，SPI 将会根据移位寄存器是否为空来控制 SPI 启动传输。当向 SPI_DR 写入数据时，该数据实际上被写入了发送缓冲器，此时发送缓冲器空标志 SPI_CR1[TXBMT]将会置 0，如果此时移位寄存器为空，那么发送缓冲器中的数据将会传送到移位寄存器，此时传输开始：SCK 输出时钟信号，MOSI 和 MISO 将会根据 SCK 信号将数据从高位逐位送出和收入，传输结束后 SPI_CR1[SPIIF]和 SPI_CR1[TXBMT]将会置 1，移位寄存器的数据将是 MISO 接收到的数据，该数据将会被送到接收缓冲器中，向 SPI_DR 读取数据时将得到接收缓冲器的数据。如果在 SPI_CR1[TXBMT]=0 的情况下向 SPI_DR 写入数据，那么写冲突标志位 SPI_CR1[WCOL]将会置 1，并且保持发送缓冲器中的数据。

9.2.1.1 主方式配置

1. 配置 SPI_CR1[NSSMOD]，设置 SPI 工作方式
2. 配置 SPI_CR1[CPOL]，设置时钟极性；
3. 配置 SPI_CR1[CPHA]，设置时钟相位；
4. 配置 SPI_CR1[SPIMS]=1，设置为主方式；
5. 配置 SPI_CLK，设置 SCK 频率；

6. 配置 SPI_CR1[SPIEN]=1, 使能 SPI;
7. 配置 SPI_DR, 写入要发送的数据, 每写一次, SPI 将传输一次。

9.2.2 SPI 从方式

当 SPI_CR0[SPIMS]为 0 时, SPI 将以从机模式工作。在该模式下, SPI 的 SCK 信号将由主机的 SPI 提供。当 SCK 信号未输入时, 发送缓冲器标志位初始状态, 当 SCK 信号输入时, 从机的 MOSI 和 MISO 将开始接收和发送数据, 当传输完成后, SPI_CR1[SPIIF]和 SPI_CR1[TXBMT] 将会置 1, 接收缓冲器空标志位 SPI_CR0[RXBMT]将会置 0, 以表示当前有未读取数据。如果 SPI_CR0[RXBMT]=0 且此时有新的数据准备送入接收缓冲器, 那么 SPI_CR1[RXOVR]将会置 1, 此时接收缓冲器中的数据不变; 当向 SPI_DR 写入数据时 SPI_CR1[TXBMT]置 0, 如果此时再写入数据, 那么 SPI_CR1[WCOL]将会置 1, 并且保持发送缓冲器中的数据。如果使用 4 线制的工作方式, 那么 NSS 信号将为输入信号, NSS 的下降沿将会复位位计数器。

9.2.2.1 从方式配置

1. 配置 SPI_CR1[NSSMOD], 设置 3 线从方式、4 线从方式
2. 配置 SPI_CR1[CPOL], 设置时钟极性;
3. 配置 SPI_CR1[CPHA], 设置时钟相位;
4. 配置 SPI_CR1[SPIMS]=0, 设置为从方式;
5. 配置 SPI_CR1[SPIEN]=1, 使能 SPI;
6. 配置 SPI_DR, 写入操作数据, 等待主机发送时钟信号。

9.2.3 SPI 中断源

如果 SPI 中断被允许 (IE 寄存器的 SPIIE=1), 在下述 4 个标志位被置 1 时将产生中断。

注意: 这 4 个标志位都必须用软件清 0。

1. 在每次字节传输结束, SPI 中断标志 SPIIF 被置 1。该标志适用于所有 SPI 方式。
2. 如果在发送缓冲器中的数据尚未被传送到移位寄存器时写 SPI_DR, 写冲突标志 WCOL 被置 1。发生这种情况时, 写 SPI_DR 的操作被忽略, 不会对发送缓冲器写入。该标志适用于所有 SPI 方式。
3. 当 SPI 被配置为工作于多主方式的主器件而 NSS 被拉为低电平时, 方式错误标志 MODF 被置 1。当发生方式错误时, SPIMS 和 SPIEN 位被清 0, 以禁止 SPI 并允许另一个主器件访问总线。
4. 当 SPI 被配置为从器件并且一次传输结束, 而接收缓冲器中还保持着上一次传输的数据未被读取时, 接收溢出标志 RXOVR 被置 1。新接收的字节将不被传送到接收缓冲器, 允许前面接收的字节被读取。引起溢出的数据字节丢失。

9.2.4 SPI 的工作方式

SPI 的工作方式有以下几种: 3 线 SPI, 4 线从方式/多主方式, 4 线单主方式。SPI 的工作方式

将通过 SPI_CR1[NSSMOD]进行设置。

当 SPI_CR1[NSSMOD]=00 时，SPI 将以 3 线制工作，NSS 端口将不会连接到 IO 口上，该工作方式可用于主从机模式。由于没有 NSS 信号作为器件选择信号，所以要求在总线上不能有多个从机存在，即只能进行点对点通信，主从机连接方式如图 9-1 所示。

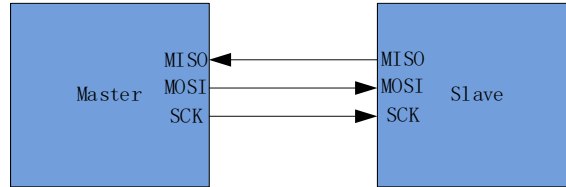


图 9-1 3 线单主方式和 3 线单从方式连接图

当 SPI_CR1[NSSMOD]=01 时，SPI 将以 4 线制工作，NSS 端口将作为输入端口检测选通信号，当 SPI_CR0[SPIMS]=1 时，该工作方式为多主机方式；当 SPI_CR0[SPIMS]=0 时，该工作方式为从机方式。对于多主机方式，当总线中的某个主机的 NSS 被拉低，那么这个主机将会将 SPI_CR1[MODF]置 1，同时变为从机模式，并且将 SPI 禁能。对于从机方式，当从机 NSS 被拉低两个系统周期后，SPI 将会启动传输。多主机的连线方式如图 9-2 所示。

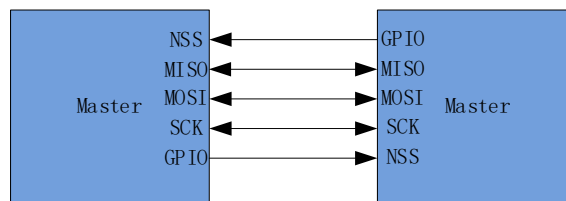


图 9-2 多主方式连接图

当 SPI_CR1[NSSMOD]=1x 时，SPI 将以 4 线制工作，这个工作方式只适用于主机模式。在这个工作方式下，NSS 信号为输出信号，可通过写入 SPI_CR1[NSSMOD0]的值来进行控制：当 SPI_CR1[NSSMOD0]=1 时 NSS 端口将输出高电平；当 SPI_CR1[NSSMOD0]=0 时 NSS 端口将输出低电平。单主机单从机的连接如图 9-3 所示。

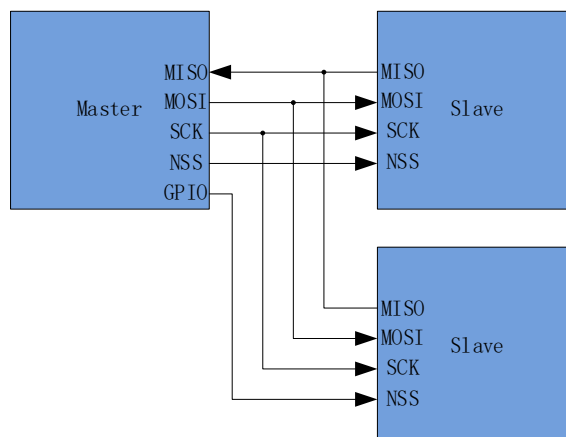


图 9-3 4 线单主方式和 4 线从方式连接图

9.2.5 串行时钟时序

使用 SPI 配置寄存器 SPI_CFG 中的时钟控制选择位可以在串行时钟相位和极性的 4 种组合中

选择其一。SPI_CFG 寄存器的 CPHA 位选择两种时钟相位（锁存数据所用的边沿）中的一种。SPI_CFG 寄存器的 CPOL 位在高电平有效和低电平有效的时钟之间选择。主器件和从器件必须被配置为使用相同的时钟相位和极性。注意：在改变时钟相位和极性期间应禁止 SPI（通过清除 SPIEN 位）。主方式下时钟和数据线的时序关系如图 9-4；从方式下时钟和数据线的时序关系如图 9-5 和图 9-6。

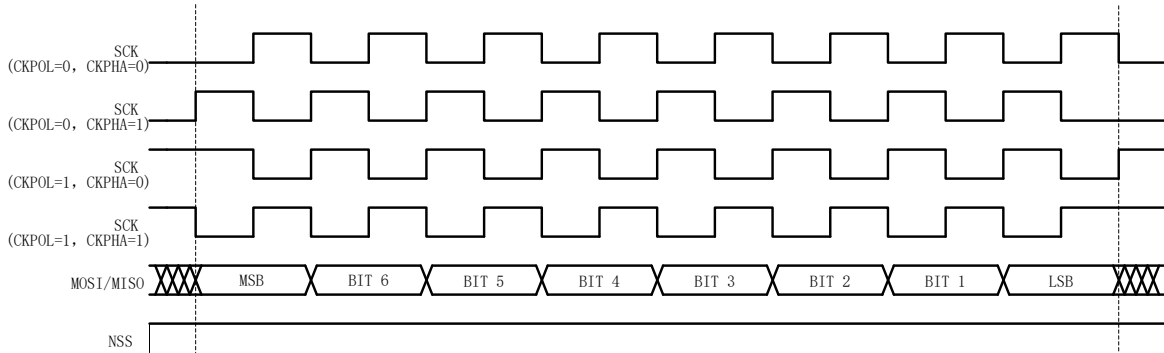


图 9-4 主方式数据/时钟时序图

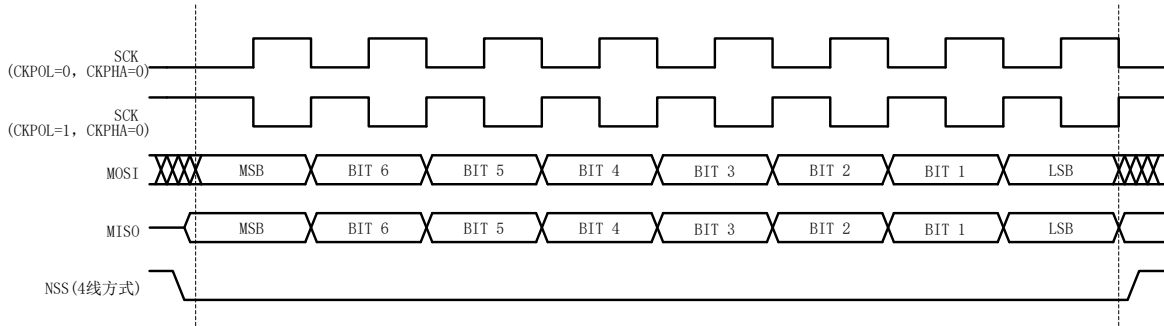


图 9-5 从方式数据/时钟时序图(CPHA=0)

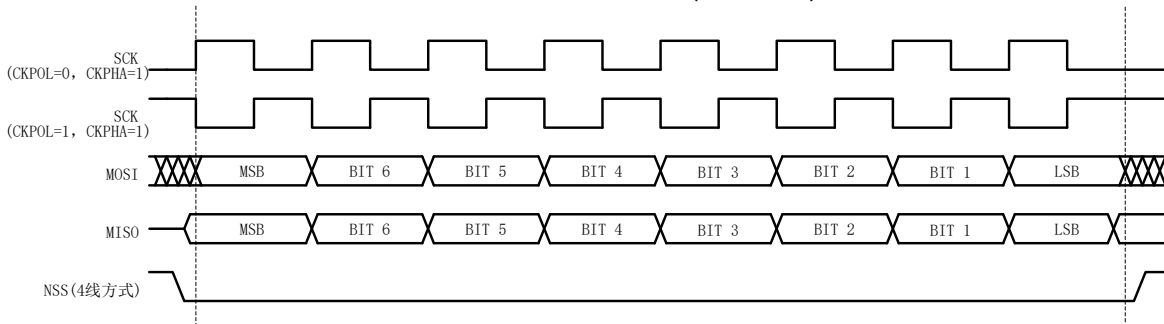


图 9-6 从方式数据/时钟时序图(CPHA=1)

9.3 SPI 寄存器

9.3.1 SPI_CR0 (0x4030)

表 9-1 SPI_CR0 (0x4030)

位	7	6	5	4	3	2	1	0
名称	SPIBSY	SPIMS	CPHA	CPOL	SLVSEL	NSSIN	SRMT	RXBMT
类型	R	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	1	0	1	1
字段	名称	描述						
[7]	SPIBSY	忙标志, 当一次 SPI 传输正在进行时 (主或从方式), 该位被置为逻辑 1						
[6]	SPIMS	主/从机配置 0: Slave (从机) 1: Master (主机)						
[5]	CPHA	时钟相位 0: 在 SCK 周期的第一个边沿采样数据 1: 在 SCK 周期的第二个边沿采样数据						
[4]	CPOL	时钟空闲电平 0: 空闲电平为低 1: 空闲电平为高						
[3]	SLVSEL	NSS 处理后的信号 当 NSS 引脚为低电平时该位被置 1, 表示 SPI 是被选中的从器件。当 NSS 引脚为高电平时 (未被选中为从器件) 该位被清 0。该位不指示 NSS 引脚的即时值, 而是该引脚输入的去噪信号。						
[2]	NSSIN	NSS 即时信号, 该位指示读该寄存器时 NSS 引脚的即时值。该信号未被去噪。						
[1]	SRMT	移位寄存器空标志 (只在从机模式时有效) 当所有数据都被移入/移出移位寄存器并且没有新数据可以从发送缓冲器读出或向接收缓冲器写入时, 该位被置 1。当数据字节被从发送缓冲器传送到移位寄存器或 SCK 发生变化时, 该位被清 0。 注: 在主方式时 SRMT = 1						
[0]	RXBMT	接收缓冲器空标志 (只在从机模式时有效) 当接收缓冲器被读取且没有新数据时, 该位被置 1。如果在接收缓冲器中有新数据未被读取, 则该位被清 0。 注: 在主方式时, RXBMT = 1						
相位模式/时钟极性: 00: 上升沿接收, 下降沿发送, 空闲电平为低 01: 上升沿发送, 下降沿接收, 空闲电平为高 10: 上升沿发送, 下降沿接收, 空闲电平为低 11: 上升沿接收, 下降沿发送, 空闲电平为高								

9.3.2 SPI_CR1 (0x4031)

表 9-2 SPI_CR1 (0x4031)

位	7	6	5	4	3	2	1	0
名称	SPIIF	WCOL	MODF	RXOVRN	NSSMOD1	NSSMOD0	TXBMT	SPIEN
类型	R/WO	R/WO	R/WO	R/WO	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	1	0
字段	名称	描述						
[7]	SPIIF	中断标志 当每次传输完一个数据 (8bit) 之后, 这位将由硬件拉高。此位必须由软件写 0 清 0						
[6]	WCOL	写冲突标志 当 TXBMT 为 0 时, 写入 SPI_DR 则将此位拉高, 表示数据传送期间对 SPI 数据寄存器进行了写操作。此位必须由软件写 0 清 0						
[5]	MODF	模式错误标志位 当检测到主机模式冲突的时候将此位置为 1 (NSS = 0, SPIMS = 1 且 NSSMOD[1:0]=01)。此位必须由软件写 0 清 0						
[4]	RXOVRN	接收溢出标志 (只在从机模式下有效) 当前传输的最后一位已经移入 SPI 移位寄存器, 而接收缓冲器中仍保存着前一次传输未被读取的数据时该位由硬件置为逻辑 1 (并产生一个 SPI 中断)。该位不会被硬件自动清 0, 必须用软件写 0 清 0						
[3:2]	NSSMOD	SPI 模式配置位: 00: 3 线从方式或 3 线主方式。NSS 信号不连到端口引脚。 01: 4 线从方式或多主方式 (默认值)。NSS 总是器件的输入。 1x: 4 线单主方式。NSS 被分配一个输出引脚并输出 NSSMOD0 的值。						
[1]	TXBMT	发送缓冲器空标志 当新数据被写入发送缓冲器时, 该位被清 0。当发送缓冲器中的数据被传送到 SPI 移位寄存器时, 该位被置 1, 表示可以向发送缓冲器写新数据。						
[0]	SPIEN	SPI 使能 0: 禁止 SPI 1: 使能 SPI						

9.3.3 SPI_CLK (0x4032)

表 9-3 SPI_CLK (0x4032)

位	7	6	5	4	3	2	1	0
名称	SPI_CLK							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	SPI_CLK	SPI 时钟配置寄存器 SPI 时钟频率设置，master 模式有效，仅在 SPIEN=0 时可写。 $fsck = sysclk/2x(SPI_CLK[7:0] + 1)$ for $0 \leq SPI_CLK \leq 255$ 例如： $sysclk = 24MHz, SPI_CLK=0x04,$ $fsck = 24000000/2x(4+1) = 2400kHz$						

9.3.4 SPI_DR (0x4033)

表 9-4 SPI_DR (0x4033)

位	7	6	5	4	3	2	1	0
名称	SPI_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	SPI_DR	SPI 数据寄存器 SPI_DR 寄存器用于发送和接收 SPI 数据。在主方式下，向 SPI_DR 写入数据时，数据被放到发送缓冲器并启动发送。读 SPI_DR 返回接收缓冲器的内容。						

10 UART(Universal Asynchronous Receiver / Transmitter)

10.1 简介

UART 提供了一个灵活方便的串行数据交换接口，数据帧可以通过全双工或者半双工方式进行传输。提供了波特率可编程配置，能产生系统所需要的发送和接收数据的特定频率。

此外，UART2 还可以支持 LIN Slave 模式。

UART 支持 DMA 功能传输数据，以实现高速率的数据通信。

10.2 UART 操作说明

10.2.1 模式 0

该模式的工作模式为单线制半双工。在该模式下 RXD 既为发送数据总线，又为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据 (UT_DR)、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 RXD 将输出 10 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，读取 UT_DR 会得到接收到的数据。

10.2.2 模式 1

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据 (UT_DR)、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 TXD 将输出 10 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，读取 UT_DR 会得到接收到的数据。

10.2.3 模式 2

该模式的工作模式为单线制半双工。在该模式下 RXD 既为发送数据总线，又为接收数据总线，收发数据为 11 位，即 1 位启动、9 位数据 (UT_DR+ UT_CR[RB8]/ UT_CR[TB8])、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD 将输出 11 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，UT_CR[RB8]将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

10.2.4 模式 3

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收

发数据为 11 位，即 1 位启动、9 位数据（UT_DR+ UT_CR[RB8]/ UT_CR[TB8]）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD 将输出 11 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，UT_CR[RB8]将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

10.2.5 UART 中断源

如果 UART 中断被允许（IE 寄存器的 ES0=1），在下述 2 个标志位被置 1 时将产生中断。

注意：这 2 个标志位都必须用软件清 0。

在 UART 发送完 1 组数据（模式 0，1 为 8bit；模式 2，3 为 9bit），发送完成中断标志 TI 硬件置 1

在 UART 接收完 1 组数据和 STOP 停止位后，接收完成中断标志 RI 硬件置 1

10.3 UART1 寄存器

10.3.1 UT_CR (0x98)

表 10-1 UT_CR (0x98)

位	7	6	5	4	3	2	1	0
名称	MOD		SM2	REN	TB8	RB8	TI	RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	MOD	模式控制 00: 模式 0:单线 8-bit UART，收发都采用 RXD Baud rate=24M / (16 / (1+ UT_BAUD[BAUD_SEL])) / (UT_BAUD+1) 01: 模式 1:双线 8-bit UART Baud rate=24M / (16 / (1+ UT_BAUD[BAUD_SEL])) / (UT_BAUD+1) 10: 模式 2:单线 9-bit UART，收发都采用 RXD Baud rate=24M / (16 / (1+ UT_BAUD[BAUD_SEL])) / (UT_BAUD+1) 11: 模式 3:双线 9-bit UART Baud rate=24M / (16 / (1+ UT_BAUD[BAUD_SEL])) / (UT_BAUD+1)						
[5]	SM2	0: 单机通讯； 1: 多机通讯；						
[4]	REN	0: 不允许串行输入操作； 1: 允许串行输入，软件清 0；						
[3]	TB8	设置在模式 2 与模式 3 下数据发送的第 9 位，此位根据实际由软件清 0 或置 1						
[2]	RB8	设置在模式 2 与模式 3 下数据接收的第 9 位，						
[1]	TI	发送完成中断标志，发送完毕后硬件将此位置 1，必须由软件清 0						

[0]	RI	接收完成中断标志，接收完毕后硬件将此位置 1，必须由软件清 0
-----	----	---------------------------------

10.3.2 UT_DR (0x99)

表 10-2 UT_DR (0x99)

位	7	6	5	4	3	2	1	0
名称	UT_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	UT_DR	发送/接收数据						

10.3.3 UT_BAUD (0x9A,0x9B)

表 10-3 UT_BAUDL (0x9A) UT_BAUDH (0x9B)

UT_BAUD (0x9A, 0x9B)								
UT_BAUDH (0x9B)								
位	7	6	5	4	3	2	1	0
名称	BAUD_SEL	RSV			UT_BAUDH			
类型	R/W	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UT_BAUDL (0x9A)								
位	7	6	5	4	3	2	1	0
名称	UT_BAUDL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
字段	名称	描述						
[15]	BAUD_SEL	倍频使能						
[11:0]	UT_BAUD	波特率设置						

10.4 UART2 寄存器

10.4.1 UT2_CR (0x8A)

表 10-4 UT2_CR (0x8A)

位	7	6	5	4	3	2	1	0
名称	UT2MOD		UT2SM2	UT2REN	UT2TB8	UT2RB8	UT2TI	UT2RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/WO	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	UT2MOD	模式控制 00: 模式 0:单线 8-bit UART, 收发都采用 RXD Baud rate=24M / (16 / (1+ UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD+1) 01: 模式 1:双线 8-bit UART Baud rate=24M / (16 / (1+ UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD+1)						

		10: 模式 2: 单线 9-bit UART, 收发都采用 RXD Baud rate=24M / (16 / (1+ UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD+1) 11: 模式 3: 双线 9-bit UART Baud rate=24M / (16 / (1+ UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD+1)
[5]	UT2SM2	0: 单机通讯; 1: 多机通讯;
[4]	UT2REN	0: 不允许串行输入操作; 1: 允许串行输入, 软件清 0 ;
[3]	UT2TB8	设置在模式 2 与模式 3 下数据发送的第 9 位, 此位根据实际由软件清 0 或置 1
[2]	UT2RB8	设置在模式 2 与模式 3 下数据接收的第 9 位
[1]	UT2TI	发送完成中断标志, 发送完毕后硬件将此位置 1, 必须由软件清 0
[0]	UT2RI	接收完成中断标志, 接收完毕后硬件将此位置 1, 必须由软件清 0

10.4.2 UT2_DR (0x89)

表 10-5 UT2_DR (0x89)

位	7	6	5	4	3	2	1	0
名称	UT2_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	UT2_DR	发送/接收数据						

10.4.3 UT2_BAUD (0x4042,0x4043)

表 10-6 UT2_BAUDH (0x4042) UT2_BAUDL (0x4043)

UT2_BAUD (0x4042, 0x4043)								
UT2_BAUDH (0x4042)								
位	7	6	5	4	3	2	1	0
名称	BAUD2_SEL	UART2CH	UART2IEN	RSV	UT2_BAUDH			
类型	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UT2_BAUDL (0x4043)								
位	7	6	5	4	3	2	1	0
名称	UT2_BAUDL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
字段	名称	描述						
[15]	BAUD2_SEL	倍频使能						
[14]	UART2CH	UART2 功能转移使能 0: UART2 端口功能不转移, P3.6 作为 UART2 的 RXD; P3.7 作为 UART2 的 TXD 1: UART2 端口功能转移, P0.1 作为 UART2 的 RXD; P0.0 作为 UART2 的 TXD						
[13]	UART2IEN	UART2 中断使能 0: 禁止 1: 使能						
[12]	RSV	保留						
[11: 0]	UT2_BAUD	波特率设置						

11 LIN (Local Interconnect Network)

11.1 简介

注意：本章假设您了解 LIN 协议。有关 LIN 协议的更多信息，包括规范，请参考 LIN 协会 (<http://www.lin-subbus.org>)。

LIN 是一个异步串行通信接口，主要用于汽车网络。该 LIN 控制器符合 2.2 规范(向下兼容)，复用 UART2 功能引脚（同时支持功能转移），实现了完整的 LIN 硬件接口，固定工作在从机模式，支持波特率自适应。

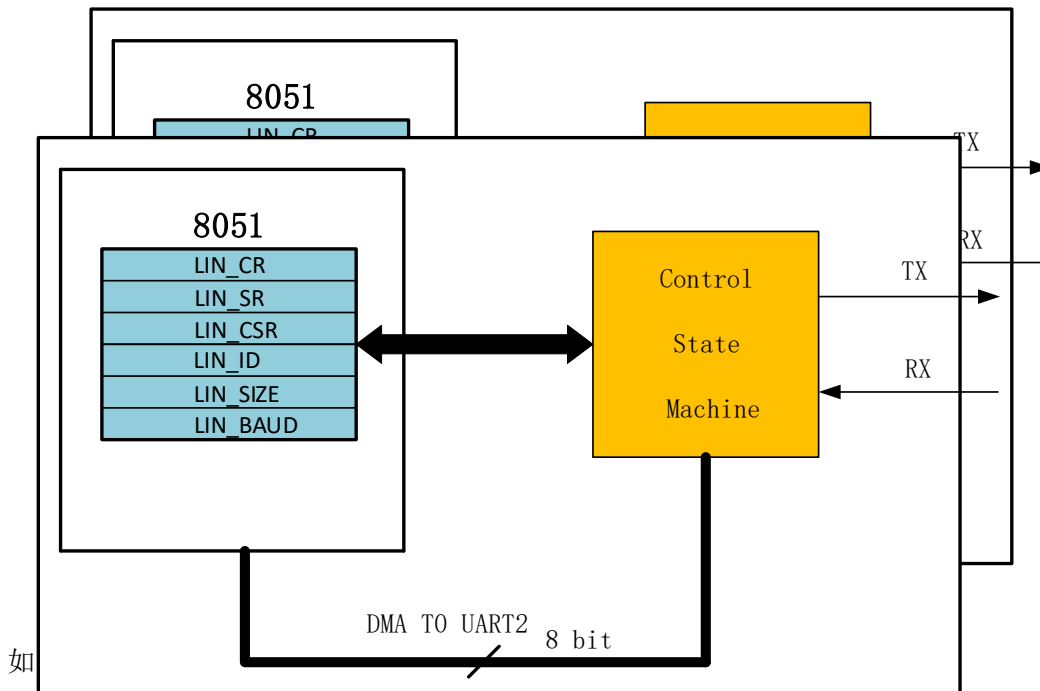


图 11-1 所示，该 LIN 控制器主要包括三个部分：

LIN 控制配置寄存器：通过 8051 内部的 XSFR 寻址，提供单片机核心与 LIN 控制器之间的接口

LIN 数据缓存：通过配置 DMA 0/1 \leftrightarrow UART2 可实现消息数据的传输和接收

控制状态机：包含用于序列化消息并控制控制器的总线计时的硬件

11.2 LIN 从机操作说明

LIN 工作在从机节点时，必须等待主机节点发送命令。

LIN 中断使能后，如表 7 所示 5 种情况会触发中断：

表 7 LIN 中断源及说明

中断源	说明	相关标志	清除中断源的标志
总线空闲	总线空闲超过 4s	LIN_SR[LINIDLE]	LIN_SR[LINIDLE]写 0
外部唤醒	接收到唤醒 wakeup 信号	LIN_CSR[LINSLP]	LIN_CSR[LINSLP]写 0

接收到帧头	当收到帧头且 ID 校验正确时	LIN_SR[LINREQ]	LIN_SR[LINACK]写 1 / LIN_SR[LINREQ]写 0 / 发现新的帧头
收发数据完成	从机接收或者发送数据完成	LIN_SR[LINDONE]	LIN_SR[LINDONE]写 0 / 发现新的帧头
出现错误	接收到错误请求： 同步错误， ID 校验错误， 数据校验错误	LIN_SR[ERRSYNC]， LIN_SR[ERRCHECK]， LIN_SR[ERRPRTY]	LIN_CSR[CLRERR]写 0 / 发现新的帧头

从机数据传输和接收流程

LIN 控制器检测 LIN 总线上主机发送的消息帧的报头（间隔和同步信号）。通过同步信号自动识别出主机传输数据的波特率。当从节点识别到 ID 后，如果 ID 校验正确，LIN_SR[LINREQ]被置 1，如果 ID 校验错误，就会发生 ID 校验错误，LIN_SR[ERRPRTY]被置 1。

如果当前帧是从机的传输操作，将 LIN_CR[LINRW]置 1；装载数据长度 LIN_SIZE 和 DMA 缓冲区数据；将 LIN_CSR[LINACK]置 1，响应帧头将数据传输至主机；

如果当前帧是从机的接收操作，将 LIN_CR[LINRW]清零，将 LIN_CSR[LINACK]置 1，响应帧头将接收主机发送的数据；

从机接收或发送数据完成后，LIN_SR[LINDONE]被置 1；

11.3 睡眠和唤醒

为了减少系统功耗，LIN 总线协议定义了睡眠模式。

从机接收到主机发送的睡眠请求命令并正确解析后，应用程序将 LIN_CSR[LINSLP]置 1 进入睡眠模式。

当从机 LIN 没有处于睡眠模式下，总线上空闲超过 4S 时，LIN_SR[IDLE]被置 1，应用程序可假定 LIN 总线进入休眠模式，将 LIN_CSR[LINSLP]置 1 进入睡眠模式。

当检测到 LIN 总线上主机节点或其它从机节点发送的唤醒信号后(LIN_CSR[LINWAKEUP]被置 1)，自动退出睡眠模式。从机也可以发送唤醒信号（将 LIN_CSR[LINWAKEUP]置 1）唤醒主机或者其它从机。

11.4 错误侦测与处理

从机检测到错误后，LIN_CSR[CLRERR]被置 1，会生成错误中断请求,同时停止当前帧的处理。应用程序可以通过 LIN_SR[ERRSYNC]/LIN_SR[ERRCHK]/LIN_SR[ERRPRTY]来判别是同步错误、数据校验错误或者 ID 校验错误。错误处理完成后将 LIN_CSR[CLRERR]标志位清零。

11.5 其它事项

从机 LIN 使能后，只要不处于睡眠模式，就可以检测新的帧头（包括同步间隔、同步场以及 PID）。

从机在接收/发送数据的过程中，如果需要终止当前帧处理，可以将 LIN_CSR[LINSTOP]置 1，然后标志位 LIN_SR[ABORT]会被置 1。

11.6 LIN 寄存器

11.6.1 LIN_CR(0x40E0)

LIN_CR (0x40E0)									
位	7	6	5	4	3	2	1	0	
名称	RSV				LINIE	CHKMOD	LINRW	AUTOSIZE	
类型	R				R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[7:4]	RSV	保留							
[3]	LINIE	LIN 中断使能 0: 不使能 1: 使能							
[2]	CHKMOD	校验模式配置 0: 增强校验 1: 标准校验							
[1]	LINRW	发送/接收选择位 0: 当前帧是一个接收操作 1: 当前帧是一个发送操作							
[0]	AUTOSIZE	使用 ID 位(LIN_ID[5:4]) 确定数据长度使能 0: 不使能 1: 使能 LIN_ID[5:4] 与数据长度的关系如下: 0x: 2 字节 10: 4 字节 11: 8 字节							

11.6.2 LIN_SR(0x40E1)

LIN_SR (0x40E1)								
位	7	6	5	4	3	2	1	0
名称	ERRSYNC	ERRCHK	ERRPRTY	ABORT	LINACT	LINIDLE	LINDONE	LINREQ
类型	R	R	R	R	R	R/WO	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	ERRSYNC	同步错误, 同步超时或同步过快, 在新帧到来或者 LIN[ERRCLR] 置 0 时, 该位清零 0: 没有发生同步错误 1: 检测到同步错误						
[6]	ERRCHK	数据校验错误, 在新帧到来或者 LIN[ERRCLR] 置 0 时, 该位清零 0: 没有发生数据校验错误 1: 检测到数据校验错误						
[5]	ERRPRTY	ID 校验错误, 在新帧到来或者 LIN[ERRCLR] 置 0 时, 该位清零 0: 没有发生 ID 校验错误 1: 检测到 ID 校验错误						
[4]	ABORT	传输被中断, 如果传输时收到帧头或者 LIN_CR[LIN_STOP] 置 1, 该位置 1						

[3]	LINACT	LIN 总线正在进行通信传输标志 0: 总线没有数据 1: 总线上有数据
[2]	LINIDLE	读: 0: 总线处于活动状态 1: 总线空闲超过 4s 写: 0: 清除 IDLE 中断
[1]	LINDONE	传输完成标志 完成收/发流程, 在新帧到来时, 该位自动清零, 也可以对该位写 0 进行手动清零
[0]	LINREQ	收到帧头标志 收到帧头后置 1, 当 LIN_CR[ACK]置 1 或收到新的帧头时, 该位自动清零, 也可以对该位写 0 进行手动清零

11.6.3 LIN_CSR(0x40E2)

LIN_CSR(0x40E2)								
位	7	6	5	4	3	2	1	0
名称	RSV		LINSLP	CLRERR	LINWAKUP	LINACK	LINSTOP	LINEN
类型	R	R	R/W	R/WO	R/W	W1	W1	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7: 6]	RSV	保留						
[5]	LINSLP	使能 LIN 进入睡眠状态 写: 0: LIN 从睡眠状态中退出 1: LIN 进入睡眠状态 读: 0: LIN 处于活动状态 1: LIN 处于睡眠状态						
[4]	CLRERR	读: 0: 没有错误产生 1: 检测到错误 写: 0: 清除错误标志						
[3]	LINWAKUP	读: 0: 没有收到唤醒信号 1: 检测到唤醒信号 写: 1: 发送唤醒信号						
[2]	LINACK	用于响应帧头, 在该位置 1 前必须将校验模式, 读写模式, 数据, 数据长度准备好						
[1]	LINSTOP	停止信号, 如果该位置 1, 那么 LIN 将会中断当前的数据收发工作, 等待新的帧头, 同时 LIN_SR[ABORT]置 1						
[0]	LINEN	LIN 使能						

0: 不使能
1: 使能

11.6.4 LIN_ID(0x40E3)

LIN_ID (0x40E3)								
位	7	6	5	4	3	2	1	0
名称	RSV		LIN_ID					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:0]	LIN_ID	LIN 接收到的 ID						

11.6.5 LIN_SIZE(0x40E4)

LIN_SIZE (0x40E4)								
位	7	6	5	4	3	2	1	0
名称	RSV				LIN_SIZE			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:4]	RSV	保留						
[3:0]	LIN_SIZE	接收发送数据帧长度						

11.6.6 LIN_BAUD(0x40E5,0x40E6)

LIN_BAUD (0x40E5, 0x40E6)								
LIN_BAUDH (0x40E5)								
位	7	6	5	4	3	2	1	0
名称	LIN_BAUD[15:8]							
类型	R							
复位值	0	0	0	0	0	1	0	0
LIN_BAUDL (0x40E6)								
位	7	6	5	4	3	2	1	0
名称	LIN_BAUD[7:0]							
类型	R							
复位值	1	0	1	0	1	1	1	1
字段	名称	描述						
[15:0]	LIN_BAUD	LIN 波特率寄存器 当前帧的波特率=24M/(LIN_BAUD + 1)						

12 MDU

12.1 简介

MDU 是一个计算协处理单元，主要协助单片机完成大数据量的复杂运算。MDU 除了提供乘法运算外，还提供三角函数和低通滤波器的运算。在实际使用中，MDU 模块可以在中断程序和主程序调用而计算结果互不干扰。

12.2 特性

MDU 具有以下特性：

- 支持中断嵌套调用
- 硬件加速，减少 CPU 负担
- 支持以下运算模式
 - 16 位有符号乘法
 - 16 位有符号乘法(左移 1 位)
 - 16 位无符号乘法
 - 32 位/16 位的无符号除法
 - 低通滤波器(LPF)
 - 坐标转换(sin/cos)
 - 反正切(Atan)

12.3 功能说明

12.3.1 操作方法

一个完整的 MDU 操作流程：

1. MDU_CR 的启动 MDU 运算 (MDURUN)位置 1
2. 配置 MUD_MD 寄存器，选择 MDU 的运算模式
3. 写入数据到 MDU_A、MDU_B、MDU_C、MDU_D，当 MDU 检测到 MDU_C[7:0]被写入数据时开始运算
4. 等待 MDU_CR 的 MDU 繁忙(MDUBUSY) 位置 0
5. MDU_CR 的终止 MDU 运算(MDUDONE) 位置 1

需要注意的是：

1. 在使用 MDU 之前，务必将 MDU_CR 的启动 MDU 运算 (MDURUN)位置 1，使用后务必将 MDU_CR 的终止 MDU 运算(MDUDONE) 位置 1，这两步操作将会保证当 MDU 被嵌套调用时数据互不影响。
2. 由于 MDU 检测到 MDU_C[7:0]被写入数据时 MDU 将会开始运算，所以要确保 MDU_C 的 [7:0]会在 MDU 的运算模式和其他数据都已写入后才写入

12.3.2 运算结果左移 1 位的 16 位有符号乘法

当 MDU_MD[2:0]=000 时,MDU 的运算模式为:运算结果左移 1 位的 16 位有符号乘法。如表 12-1 所示,使用时,分别向 MDU_A 和 MDU_C 写入 16 位有符号数据作为被乘数和乘数;积是一个 31 位有符号数据,这个积将会左移一位成为一个 32 位有符号数据,该数据的高 16 位通过 MDU_A 读取,低 16 位通过 MDU_B 读取。

表 12-1 结果左移 1 位的 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	--	积的低 16 位
MDU_C	乘数	--
MDU_D	--	--

12.3.3 16 位有符号乘法

当 MDU_MD[2:0]=001 时,MDU 的运算模式为:16 位有符号乘法。如表 12-2 所示,使用时,分别向 MDU_A 和 MDU_C 写入 16 位有符号数据作为被乘数和乘数。积是一个 31 位有符号数据,这个积的高 16 位通过 MDU_A 读取,低 16 位通过 MDU_B 读取。

表 12-2 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	--	积的低 16 位
MDU_C	乘数	--
MDU_D	--	--

12.3.4 16 位无符号乘法

当 MDU_MD[2:0]=010 时,MDU 的运算模式为:16 位无符号乘法。如表 12-3 所示,使用时,分别向 MDU_A 和 MDU_C 写入 16 位无符号数据作为被乘数和乘数。积是一个 32 位无符号数据,这个积的高 16 位通过 MDU_A 读取,低 16 位通过 MDU_B 读取。

表 12-3 16 位无符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	--	积的低 16 位
MDU_C	乘数	--
MDU_D	--	--

12.3.5 32 位/16 位的无符号除法

当 MDU_MD[2:0]=011 时,MDU 的运算模式为:32 位/16 位的无符号除法。如表 12-4 所示,被除数是一个无符号的 32 位数据,除数是一个无符号的 16 位数据,使用时,MDU_A 写入被除数的高 16 位,MDU_B 写入被除数的低 16 位,MDU_C 写入除数。运算结果为一个无符号 32 位的商和一个无符号 16 位的余数。商的高 16 位通过 MDU_A 读取,低 16 位通过 MDU_B 读取;余数通过 MDU_C 读取

表 12-4 无符号除法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被除数的高 16 位	商的高 16 位
MDU_B	被除数的低 16 位	商的低 16 位
MDU_C	除数	余数
MDU_D	--	--

12.3.6 低通滤波器(LPF)

当 MDU_MD[2:0]=110 时，MDU 的运算模式为：LPF。

LPF 的计算公式为

$$Y_k = Y_{k-1} + K \times (X_k - Y_{k-1})$$

如表 12-5 所示，当前输出值 Y_k 和上一次的输出值 Y_{k-1} 为 32 位有符号数据，输入值 X_k 为 16 位有符号数据，滤波系数 K 为 8 位无符号数据。使用时，MDU_B 写入 Y_{k-1} 的高 16 位，MDU_C 写入 Y_{k-1} 的低 16 位，MDU_D 写入 K ，MDU_A 写入 X_k 。运算结果为 Y_k ， Y_k 的高 16 位通过 MDU_B 读取，低 16 位通过 MDU_C 读取。

表 12-5 LPF 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	X_k	--
MDU_B	$Y_{k-1}[31:16]$	$Y_k[31:16]$
MDU_C	$Y_{k-1}[15:0]$	$Y_k[15:0]$
MDU_D	K	--

12.3.7 坐标转换(Sin/Cos)

当 MDU_MD[2:0]=100 时，MDU 的运算模式为：坐标转换(Sin/Cos)。

坐标转换的计算公式为

$$\sin_o = \cos_i \times \sin \theta + \sin_i \times \cos \theta$$

$$\cos_o = \cos_i \times \cos \theta - \sin_i \times \sin \theta$$

当 $\sin_i = 0$ 时，坐标转换即变成了以 \cos_o 为幅值的正余弦计算

$$\sin_o = \cos_i \times \sin \theta$$

$$\cos_o = \cos_i \times \cos \theta$$

如表 12-6 所示，输入值 \cos_i 、 \sin_i 和 θ 是 16 位有符号数据，输出值 \cos_o 和 \sin_o 也是 16 位有符号数据。使用时，向 MDU_A 写入 \cos_i ，MDU_B 写入 θ ，MDU_C 写入 \sin_i ，计算得到 \cos_o 和 \sin_o ， \cos_o 通过 MDU_A 读取， \sin_o 通过 MDU_C 读取。

表 12-6 Sin/Cos 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	\cos_i	\cos_o
MDU_B	θ	--
MDU_C	\sin_i	\sin_o
MDU_D	--	--

12.3.8 反正切(Atan)

当 MDU_MD[2:0]=101 时，MDU 的运算模式为：反正切(Atan)。

Atan 运算主要是根据输入的正余弦值来计算出幅值和角度。其计算公式为

$$U = \sqrt{\sin^2 \theta + \cos^2 \theta}$$

$$\theta = \tan^{-1} \left(\frac{\sin \theta}{\cos \theta} \right)$$

如表 12-7 Atan 模式下寄存器的含义所示, 输入值 \cos 、 \sin 是 16 位有符号数据, 输出值 U 和 θ 也是 16 位有符号数据。使用时, 向 MDU_A 写入 \cos , MDU_C 写入 \sin , 计算得到 U 和 θ , U 通过 MDU_A 读取, θ 通过 MDU_B 读取。

表 12-7 Atan 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	\cos	U
MDU_B	--	--
MDU_C	\sin	θ
MDU_D	--	--

12.4 寄存器

12.4.1 控制寄存器:MDU_CR(0xC1)

表 12-8 MDU_CR(0xC1)

位	7	6	5	4	3	2	1	0
名称	MDUBUSY	MDUDONE	MDURUN	RSV				
类型	R	W	W	R				
复位值	0	0	0	0				
字段	名称	描述						
[7]	MDUBUSY	MDU 繁忙标志 当 MDU_C[7:0]写入时, MDU 启动, 该位置 1 直到 MDU 完成工作						
[6]	MDUDONE	MDU 运算结束操作位 当 MDU 运算结束后, 可将该位写 1。当 MDU 在主程序和中断程序中使用, 该位必须写 1, 否则会导致计算结果错误						
[5]	MDURUN	MDU 运算开始位 在 MDU 开始配置之前, 可将该位写 1。当 MDU 在主程序和中断程序中使用, 该位必须写 1, 否则会导致计算结果错误。						
[4:0]	RSV	保留位						

12.4.2 模式配置寄存器:MDU_MD(0xCA)

表 12-9 MDU_MD(0xCA)

位	7	6	5	4	3	2	1	0
名称	RSV					MDUMOD[2:0]		
类型	R					R/W	R/W	R/W
复位值	0					0	0	0
字段	名称	描述						
[7:3]	RSV	保留位						
[2:0]	MDUMOD[2:0]	MDU 模式选择 000: 运算结果左移 1 位的 16 位有符号乘法 001: 运算结果不移位的 16 位有符号乘法 010: 16 位无符号乘法 011: 32 位/16 位的无符号除法 100: 坐标转换 (Sin/Cos)						

	101: 反正切 (Atan) 110: 低通滤波器 (LPF) 111: RSV
--	---

12.4.3 数据寄存器 A:MDU_A(0xC7,0xC6)

表 12-10 MDU_AH(0xC7) MDU_AL(0xC6)

MDU_A (0xC7, 0xC6)								
MDU_AH (0xC7)								
位	7	6	5	4	3	2	1	0
名称	MDU_A[15:8]							
类型	R/W							
复位值	0							
MDU_AL (0xC6)								
位	7	6	5	4	3	2	1	0
名称	MDU_A[7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						
[15:0]	MDU_A[15:0]	MDU 的 A 数据寄存器，在不同模式下该寄存器的内容为						
		MDU_MD[2:0]	输入的内容	输出的内容				
		000	被乘数	积的高 16 位				
		001	被乘数	积的高 16 位				
		010	被乘数	积的高 16 位				
		011	被除数的高 16 位	商的高 16 位				
		100	\cos_i	\cos_o				
		101	cos	U				
		110	X	--				

12.4.4 数据寄存器 B:MDU_B(0xC5,0xC4)

表 12-11 MDU_BH(0xC5) MDU_BL(0xC4)

MDU_B (0xC5, 0xC4)								
MDU_BH (0xC5)								
位	7	6	5	4	3	2	1	0
名称	MDU_B[15:8]							
类型	R/W							
复位值	0							
MDU_BL (0xC4)								
位	7	6	5	4	3	2	1	0
名称	MDU_B[7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						
[15:0]	MDU_B[15:0]	MDU 的 B 数据寄存器，在不同模式下该寄存器的内容为						
		MDU_MD[2:0]	输入的内容	输出的内容				
		000	—	积的低 16 位				

		001	—	积的低 16 位
		010	—	积的低 16 位
		011	被除数的低 16 位	商的低 16 位
		100	θ	—
		101	—	—
		110	$Y(k-1)$ [31:16]	Y_k [31:16]

12.4.5 数据寄存器 C:MDU_C(0xC3,0xC2)

表 12-12 MDU_CH(0xC3) MDU_CL(0xC2)

MDU_C (0xC3, 0xC2)								
MDU_CH (0xC3)								
位	7	6	5	4	3	2	1	0
名称	MDU_C[15:8]							
类型	R/W							
复位值	0							
MDU_CL (0xC2)								
位	7	6	5	4	3	2	1	0
名称	MDU_C[7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						
[15:0]	MDU_C[15:0]	MDU 的 C 数据寄存器，在不同模式下该寄存器的内容为						
		MDU_MD[2:0]	输入的内容		输出的内容			
		000	乘数		—			
		001	乘数		—			
		010	乘数		—			
		011	除数		余数			
		100	\sin_i		\sin_0			
		101	sin		θ			
110	$Y(k-1)$ [15:0]		Y_k [15:0]					

12.4.6 数据寄存器 D:MDU_D(0xCB)

表 12-13 MDU_D(0xCB)

位	7	6	5	4	3	2	1	0
名称	MDU_D[7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						
[7:0]	MDU_D[7:0]	MDU 的 D 数据寄存器，该寄存器只在 MDU_MD[2:0]=110 时使用，用于输入 K						

13 PI/PID

13.1 简介

PI/PID 调节器是一种线性控制器，它根据给定值与实际输出值构成控制偏差，将偏差的比例和积分/微分通过线性组合构成控制量，对被控对象进行控制。在电机控制系统中，可用于实现速度环和位置环。

PI 公式：

$$U(k) = U(k-1) + K_p * (E(k) - E(k-1)) + K_i * E(k) \text{ ----- } (U_{k_min} < U(k) < U_{k_max})$$

PID 公式：

$$U(k) = U(k-1) + K_p * (E(k) - E(k-1)) + K_i * E(k) + K_d * (E(k) - 2 * E(k-1) + E(k-2)) \text{ ----- } (U_{k_min} < U(k) < U_{k_max})$$

13.2 特性

PI 模块具有以下特性：

- 两个通用 PI 控制器（PI0 和 PI1）
 - 参数范围可调节
 - 可实现多次调用，但不支持嵌套
 - 运算结果 PI_UK 为 32 位
 - 取运算结果需查询 busy 位
- 两个通用 PID 控制器（PID2 和 PID3）
 - 参数范围可调节
 - 可实现多次调用，但不支持嵌套
 - 运算结果 PI_UK 为 32 位
 - 取运算结果需查询 busy 位

13.3 操作说明

1. PI/PID 操作之前需要先初始化写入数据。并且需要注意防止数据溢出。
2. 配置 PI_CR 寄存器的 PIxSTA=1，PI 启动，PIBUSY 位自动置一，软件读 PIBUSY 位，为 0 即计算完成，PI_UK 数据更新。
3. PI 的参数 PI_KP 的数据格式固定为 Q12，PI_KI 的数据格式为 Q15，其余寄存器的数据格式仍为 Q15。
4. U(k-1)和 E(k-1)默认为上一次的 U(k)和 E(k)，如果需要改变 E(k-1)的值，将值写进 PI_EK1 寄存器；如果需要改变 U(k-1)的值，将值写进 PI_UK 寄存器。

如果要同时多次使用 PI 调节，注意 PI 运算使用完后保存参数，以备下一次使用时正确初始化参数。在第一次使用 PI 运算时 PI 内部参数是保存上一次使用的运算结果，因此要进行正确的初始化操作：

```

PIx_EK1 = X;           //初始化 E(k-1)
PIx_UKH = Y1;         //初始化 U(k-1)的高 16 位
PIx_UKL = Y2;         //初始化 U(k-1)的低 16 位

```

13.4 PI 寄存器

13.4.1 PI_CR (0xF9)

表 13-1 PI_CR (0xF9)

位	7	6	5	4	3	2	1	0
名称	T2TSS	RSV	RSV	PIBSY	PI3STA	PI2STA	PI1STA	PI0STA
类型	R/W	R/W	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	T2TSS	TIM2 步进电机模式的输入模式选择 0: P10 为方向, P07 为脉冲计数 1: P10 为反向脉冲计数, P07 为正脉冲计数						
[6]	RSV	保留						
[5]	RSV	保留						
[4]	PIBSY	PI 忙状态 (只读) 0: PI 空闲中 1: PI 进行中						
[3]	PI3STA	PI3 使能 0: 禁止 1: 使能						
[2]	PI2STA	PI2 使能 0: 禁止 1: 使能						
[1]	PI1STA	PI1 使能 0: 禁止 1: 使能						
[0]	PI0STA	PI0 使能 0: 禁止 1: 使能						

13.4.2 PIO_KP (0x02E0, 0x02E1)

PIO_KP (0x02E0, 0x02E1)								
PIO_KP (0x02E0)								
位	7	6	5	4	3	2	1	0
名称	PIO_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_KP (0x02E1)								
位	7	6	5	4	3	2	1	0
名称	PIO_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_KP	PIO 的比例参数						

13.4.3 PIO_KI (0x02E2, 0x02E3)

PIO_KI (0x02E2, 0x02E3)								
PIO_KI (0x02E2)								
位	7	6	5	4	3	2	1	0
名称	PIO_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_KI (0x02E3)								
位	7	6	5	4	3	2	1	0
名称	PIO_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_KI	PIO 的积分参数						

13.4.4 PIO_UKMAX (0x02E4, 0x02E5)

PIO_UKMAX (0x02E4, 0x02E5)								
PIO_UKMAX (0x02E4)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKMAX (0x02E5)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_UKMAX	PIO 的输出允许的最大值						

13.4.5 PIO_UKMIN (0x02E6, 0x02E7)

PIO_UKMIN (0x02E6, 0x02E7)								
PIO_UKMIN (0x02E6)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKMIN (0x02E7)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_UKMIN	PIO 的输出允许的最小值						

13.4.6 PIO_EK1 (0x02E8, 0x02E9)

PIO_EK1 (0x02E8, 0x02E9)								
PIO_EK1 (0x02E8)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_EK1 (0x02E9)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_EK1	PIO 的上一个输入误差						

13.4.7 PIO_EK (0x02EA, 0x02EB)

PIO_EK (0x02EA, 0x02EB)								
PIO_EK (0x02EA)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_EK (0x02EB)								
位	7	6	5	4	3	2	1	0
名称	PIO_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_EK	PIO 的误差输入						

13.4.8 PIO_UKH (0x02EC, 0x02ED)

PIO_UKH (0x02EC, 0x02ED)								
PIO_UKH (0x02EC)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKH (0x02ED)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_UKH	PIO 的输出结果高 16 位						

13.4.9 PIO_UKL (0x02EE, 0x02EF)

PIO_UKL (0x02EE, 0x02EF)								
PIO_UKL (0x02EE)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKL (0x02EF)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_UKL	PIO 的输出结果低 16 位						

13.4.10 PI1_KP (0x02D0, 0x02D1)

PI1_KP (0x02D0, 0x02D1)								
PI1_KP (0x02D0)								
位	7	6	5	4	3	2	1	0
名称	PI1_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_KP (0x02D1)								
位	7	6	5	4	3	2	1	0
名称	PI1_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_KP	PI1 的比例参数						

13.4.11 PI1_KI (0x02D2, 0x02D3)

PI1_KI (0x02D2, 0x02D3)								
PI1_KI (0x02D2)								
位	7	6	5	4	3	2	1	0
名称	PI1_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_KI (0x02D3)								
位	7	6	5	4	3	2	1	0
名称	PI1_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_KI	PI1 的积分参数						

13.4.12 PI1_UKMAX (0x02D4, 0x02D5)

PI1_UKMAX (0x02D4, 0x02D5)								
PI1_UKMAX (0x02D4)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKMAX (0x02D5)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_UKMAX	PI1 的输出允许的最大值						

13.4.13 PI1_UKMIN (0x02D6, 0x02D7)

PI1_UKMIN (0x02D6, 0x02D7)								
PI1_UKMIN (0x02D6)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKMIN (0x02D7)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_UKMIN	PI1 的输出允许的最小值						

13.4.14 PI1_EK1 (0x02D8, 0x02D9)

PI1_EK1 (0x02D8, 0x02D9)								
PI1_EK1 (0x02D8)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_EK1 (0x02D9)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_EK1	PI1 的上一个输入误差						

13.4.15 PI1_EK (0x02DA, 0x02DB)

PI1_EK (0x02DA, 0x02DB)								
PI1_EK (0x02DA)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_EK (0x02DB)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_EK	PI1 的误差输入						

13.4.16 PI1_UKH (0x02DC, 0x02DD)

PI1_UKH (0x02DC, 0x02DD)								
PI1_UKH (0x02DC)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKH (0x02DD)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_UKH	PI1 的输出结果高 16 位						

13.4.17 PI1_UKL (0x02DE, 0x02DF)

PI1_UKL (0x02DE, 0x02DF)								
PI1_UKL (0x02DE)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKL (0x02DF)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_UKL	PI1 的输出结果低 16 位						

13.4.18 PI2_KP (0x02BC, 0x02BD)

PI2_KP (0x02BC, 0x02BD)								
PI2_KP (0x02BC)								
位	7	6	5	4	3	2	1	0
名称	PI2_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KP (0x02BD)								
位	7	6	5	4	3	2	1	0
名称	PI2_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_KP	PI2 的比例参数						

13.4.19 PI2_KI (0x02BE, 0x02BF)

PI2_KI (0x02BE, 0x02BF)								
PI2_KI (0x02BE)								
位	7	6	5	4	3	2	1	0
名称	PI2_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KI (0x02BF)								
位	7	6	5	4	3	2	1	0
名称	PI2_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_KI	PI2 的积分参数						

13.4.20 PI2_UKMAX (0x02C0, 0x02C1)

PI2_UKMAX (0x02C0, 0x02C1)								
PI2_UKMAX (0x02C0)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKMAX (0x02C1)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_UKMAX	PI2 的输出允许的最大值						

13.4.21 PI2_UKMIN (0x02C2, 0x02C3)

PI2_UKMIN (0x02C2, 0x02C3)								
PI2_UKMIN (0x02C2)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKMIN (0x02C3)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_UKMIN	PI2 的输出允许的最小值						

13.4.22 PI2_EK1 (0x02C4, 0x02C5)

PI2_EK1 (0x02C4, 0x02C5)								
PI2_EK1 (0x02C4)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EK1 (0x02C5)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_EK1	PI2 的上一个输入误差						

13.4.23 PI2_EK (0x02C6, 0x02C7)

PI2_EK (0x02C6, 0x02C7)								
PI2_EK (0x02C6)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EK (0x02C7)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_EK	PI2 的误差输入						

13.4.24 PI2_UKH (0x02C8, 0x02C9)

PI2_UKH (0x02C8, 0x02C9)								
PI2_UKH (0x02C8)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKH (0x02C9)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_UKH	PI2 的输出结果高 16 位						

13.4.25 PI2_UKL (0x02CA, 0x02CB)

PI2_UKL (0x02CA, 0x02CB)								
PI2_UKL (0x02CA)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKL (0x02CB)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_UKL	PI2 的输出结果低 16 位						

13.4.26 PI2_KD (0x02CC, 0x02CD)

PI2_KD (0x02CC, 0x02CD)								
PI2_KD (0x02CC)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KD (0x02CD)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_KD	PI2 的微分参数						

13.4.27 PI2_EK2 (0x02CE, 0x02CF)

PI2_EK2 (0x02CE, 0x02CF)								
PI2_EK2 (0x02CE)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK2 [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EK2 (0x02CF)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK2 [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_EK2	PI2 的上两个输入误差						

13.4.28 PI3_KP (0x02A8, 0x02A9)

PI3_KP (0x02A8, 0x02A9)								
PI3_KP (0x02A8)								
位	7	6	5	4	3	2	1	0
名称	PI3_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KP (0x02A9)								
位	7	6	5	4	3	2	1	0
名称	PI3_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_KP	PI3 的比例参数						

13.4.29 PI3_KI (0x02AA, 0x02AB)

PI3_KI (0x02AA, 0x02AB)								
PI3_KI (0x02AA)								
位	7	6	5	4	3	2	1	0
名称	PI3_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KI (0x02AB)								
位	7	6	5	4	3	2	1	0
名称	PI3_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_KI	PI3 的积分参数						

13.4.30 PI3_UKMAX (0x02AC, 0x02AD)

PI3_UKMAX (0x02AC, 0x02AD)								
PI3_UKMAX (0x02AC)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKMAX (0x02AD)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_UKMAX	PI3 的输出允许的最大值						

13.4.31 PI3_UKMIN (0x02AE, 0x02AF)

PI3_UKMIN (0x02AE, 0x02AF)								
PI3_UKMIN (0x02AE)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKMIN (0x02AF)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_UKMIN	PI3 的输出允许的最小值						

13.4.32 PI3_EK1 (0x02B0, 0x02B1)

PI3_EK1 (0x02B0, 0x02B1)								
PI3_EK1 (0x02B0)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EK1 (0x02B1)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_EK1	PI3 的上一个输入误差						

13.4.33 PI3_EK (0x02B2, 0x02B3)

PI3_EK (0x02B2, 0x02B3)								
PI3_EK (0x02B2)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EK (0x02B3)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_EK	PI3 的误差输入						

13.4.34 PI3_UKH (0x02B4, 0x02B5)

PI3_UKH (0x02B4, 0x02B5)								
PI3_UKH (0x02B4)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKH (0x02B5)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_UKH	PI3 的输出结果高 16 位						

13.4.35 PI3_UKL (0x02B6, 0x02B7)

PI3_UKL (0x02B6, 0x02B7)								
PI3_UKL (0x02B6)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKL (0x02B7)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_UKL	PI3 的输出结果低 16 位						

13.4.36 PI3_KD (0x02B8, 0x02B9)

PI3_KD (0x02B8, 0x02B9)								
PI3_KD (0x02B8)								
位	7	6	5	4	3	2	1	0
名称	PI3_KD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KD (0x02B9)								
位	7	6	5	4	3	2	1	0
名称	PI3_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_KD	PI3 的微分参数						

13.4.37 PI3_EK2 (0x02BA, 0x02BB)

PI3_EK2 (0x02BA, 0x02BB)								
PI3_EK2 (0x02BA)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK2 [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EK2 (0x02BB)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK2 [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_EK2	PI3 的上两个输入误差						

14 FOC/SVPWM

14.1 FOC/SVPWM 操作说明

14.1.1 简介

FOC/SVPWM 模块用于无感 FOC, 有感 FOC, 有感 SVPWM 应用场合, 由于 SVPWM 是 FOC 模块的子集, 以下 FOC/SVPWM 模块简称 FOC 模块。FOC 作为一个独立的模块, 在不工作的时候时钟停止。DRV_CR 寄存器的 FOC_EN 作为 FOC 模块的使能位, 在操作 FOC 模块之前, 必须将该位置一, 否则 FOC 模块无法工作, FOC 相关寄存器处于复位状态, 同时也无法写。

FOC 模块包含角度模块, PI 控制器, 坐标转换模块, 输出模块; 可以采用内部角度估算模块实现无 HALL FOC 控制; 也可以联合 MCU 处理 HALL 信号实现有 HALL FOC 控制。FOC 模块内部包含电流闭环, 用户通过给定 ID,IQ 的参考值, 就可以输出六路 PWM 驱动电机, 同时 ADC 自动采集电流作电流闭环。

A) 无 HALL FOC 控制: 采用角度估算模块估算角度用作坐标变换, 同时输出速度供 MCU 做速度闭环, 反电动势做启动检测;

B) 有 HALL FOC 控制 (单 HALL/双 HALL/三 HALL): FOC 模块提供角度输入接口, MCU 采集 HALL 信号进行处理, 得到角度, 将角度值给到 FOC 模块即可。

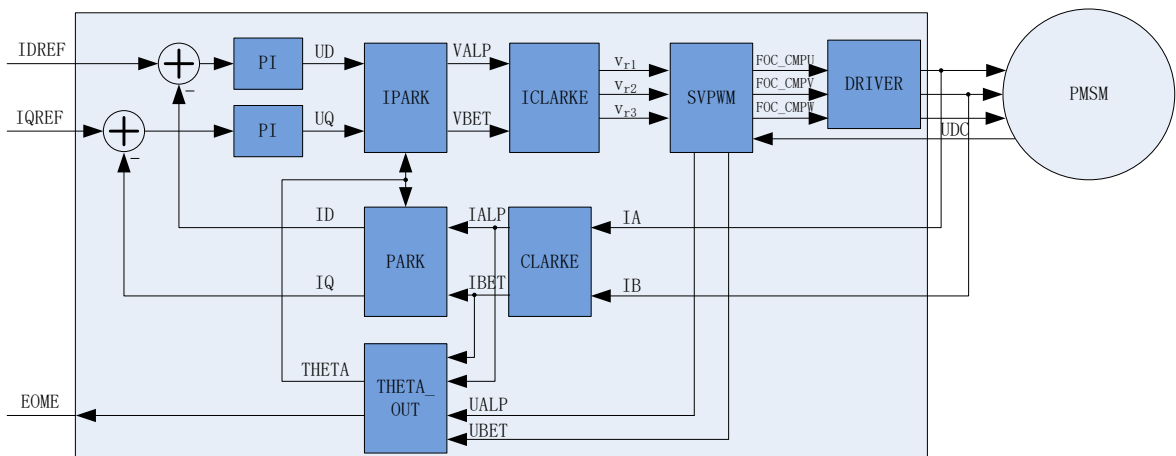


图 14-1 FOC 原理框图

14.1.2 参考输入

FOC 模块根据电流反馈作闭环控制, 因此采用 D 轴给定电流(IDREF)和 Q 轴给定电流(IQREF)作为参考输入。假如需要实现速度-电流双闭环控制, 需要根据 FOC 模块输出的速度 EOME 利用 MCU 或者 PI 模块对速度信号进行处理实现速度外环控制。

14.1.3 PI 控制器

FOC 模块里使用 4 个 PI 控制器, 分别应用于:

1、 转子磁通控制: D 轴的 PI 控制器, 参考电流 IDREF 减去反馈电流 ID 作为偏差输入, 比例系数 DKP 和积分系数 DKI 调节 PI 控制器性能, DMAX 和 DMIN 对输出进行限幅, 最后输出 D 轴电

压 UD。

2、 转子转矩控制：Q 轴的 PI 控制器，参考电流 IQREF 减去反馈电流 IQ 作为偏差输入，比例系数 QKP 和积分系数 QKI 调节 PI 控制器性能，QMAX 和 QMIN 对输出进行限幅，最后输出 Q 轴电压 UQ。

3、 角度估算：估算器的 PI 控制器，比例系数 EKP 和积分系数 EKI 调节 PI 控制器性能，最终输出估算角度 ETHETA。

4、 PLL 估算：PLL 估算器的 PI 控制器，比例系数 PLLKP 和积分系数 PLLKI 调节 PI 控制器性能，最终输出估算反电动势 EALPHA 和 EBETA。

14.1.4 坐标转换

14.1.4.1 PARK 逆变换

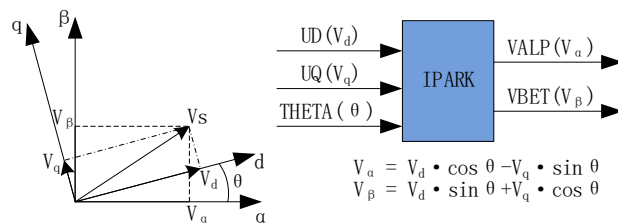


图 14-2 PARK 逆变换

经过 D 轴和 Q 轴的 PI 控制器后，可获得旋转 d-q 坐标系的电压矢量的两个分量 UD 和 UQ。这时需要经过逆变换将其重新变换到 3 相电压。首先，使用 PARK 逆变换将电压矢量从 2 轴旋转 d-q 坐标系变换到 2 轴静止 α - β 坐标系。

14.1.4.2 CLARKE 逆变换

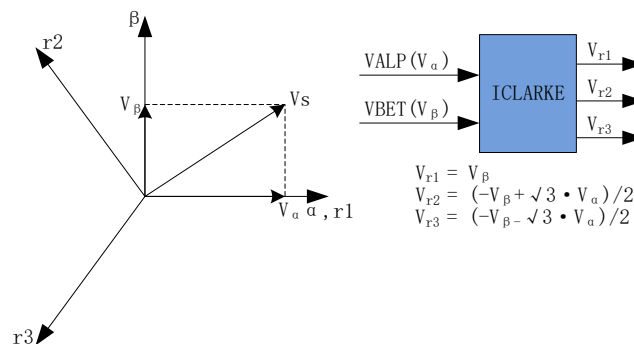


图 14-3 CLARKE 逆变换

通过 CLARKE 逆变换将电压矢量从静止 2 轴 α - β 坐标系变换到静止 3 轴 3 相定子参考坐标系。

14.1.4.3 CLARKE 变换

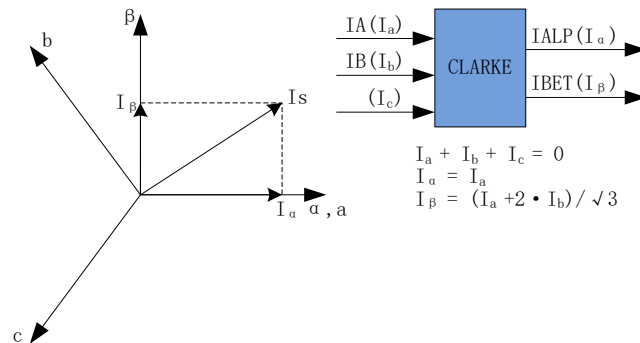


图 14-4 CLARKE 变换

CLARKE 变换将电流从一个 3 轴 2 维的定子坐标系变换到 2 轴 α - β 的定子坐标系。

14.1.4.4 PARK 变换

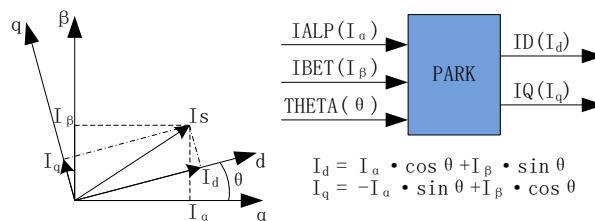


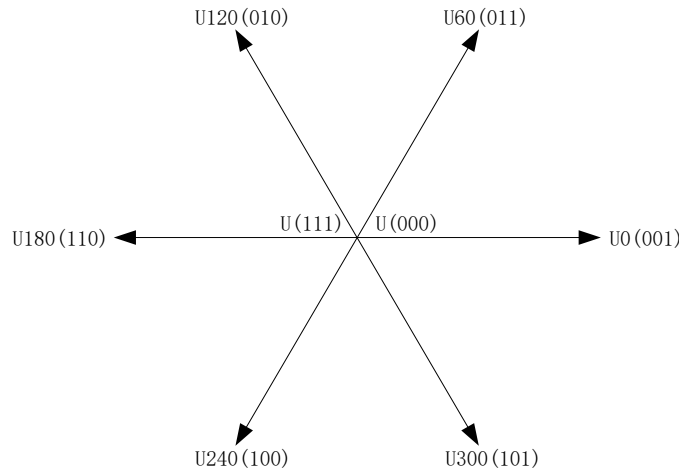
图 14-5 PARK 变换

PARK 变换将电流从 2 轴 α - β 的定子坐标系变换到随着转子磁通旋转的 2 轴 d-q 坐标系。

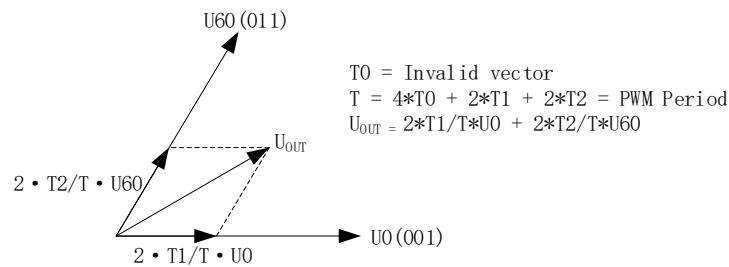
14.1.5 SVPWM

空间矢量脉宽调制(SVPWM)算法是 FOC 控制的一个重要组成部分，其主要思路是采用逆变器空间电压矢量的切换以获得准圆形旋转磁场，能明显减少逆变器输出电流的谐波分量及电机的谐波损耗，降低转矩脉动，而且有较高的利用率。

SVPWM 产生 3 相机电压信号的脉宽调制信号，每相脉宽的产生过程都可简化为几个一次方程。三相逆变器的每相输出都可为两种状态之一，即逆变器输出可连接到正极性 (+) 母线端或负极性 (-) GND 端，这使得三相逆变器输出共存在 $2^3 = 8$ 种可能的状态。其中三相输出全部连接到正极性 (+) 母线端或负极性 (-) GND 端的两种状态被视为无效状态，因为此时任意两相之间都不存在线电压。这两种状态在 SVPWM 星型图中被绘制为原点。其余六种状态表示为每两个相邻状态间旋转间隔为 60 度的矢量。


图 14-6 SVPWM 矢量控制

SVPWM 的过程允许通过两个相邻矢量各分量的和来表示任何空间电压矢量。假设 U_{OUT} 是期望的空间电压矢量，该矢量位于 U_{60} 和 U_0 之间的区间内。如果在给定 PWM 周期 T 期间， U_0 的输出时间为 $2 \cdot T_1/T$ ，而 U_{60} 的输出时间为 $2 \cdot T_2/T$ ，则整个周期的平均电压值为 U_{OUT} ， T_0 表示绕组上无有效电压的时间，即施加了无效矢量。


图 14-7 SVPWM 电压合成
表 14-1 空间矢量调制逆变器状态

C 相	B 相	A 相	V_{ab}	V_{bc}	V_{ca}	V_{ds}	V_{qs}	矢量
0	0	0	0	0	0	0	0	$U(000)$
0	0	1	V_{DC}	0	$-V_{DC}$	$2/3V_{DC}$	0	U_0
0	1	1	0	V_{DC}	$-V_{DC}$	$1/3V_{DC}$	$1/3V_{DC}$	U_{60}
0	1	0	$-V_{DC}$	V_{DC}	0	$-1/3V_{DC}$	$1/3V_{DC}$	U_{120}
1	1	0	$-V_{DC}$	0	V_{DC}	$-2/3V_{DC}$	0	U_{180}
1	0	0	0	$-V_{DC}$	V_{DC}	$-1/3V_{DC}$	$-1/3V_{DC}$	U_{240}
1	0	1	V_{DC}	$-V_{DC}$	0	$1/3V_{DC}$	$-1/3V_{DC}$	U_{300}
1	1	1	0	0	0	0	0	$U(111)$

14.1.5.1 七段式 SVPWM

在单电阻电流采样模式下，FOC 算法固定使用七段式 SVPWM 输出方式。双电阻电流采样模式下，配置 FOC_CR2 寄存器的 F5SEG=0，则选择七段式 SVPWM 输出方式。

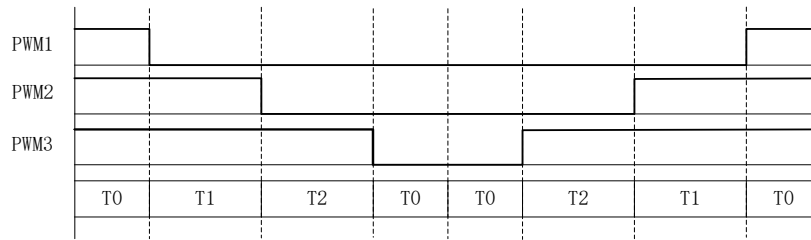


图 14-8 七段式 SVPWM 输出电平

14.1.5.2 五段式 SVPWM

五段式 SVPWM 输出方式只能在双电阻电流采样模式下使用，需要配置 FOC_CR2 寄存器的 F5SEG=1。

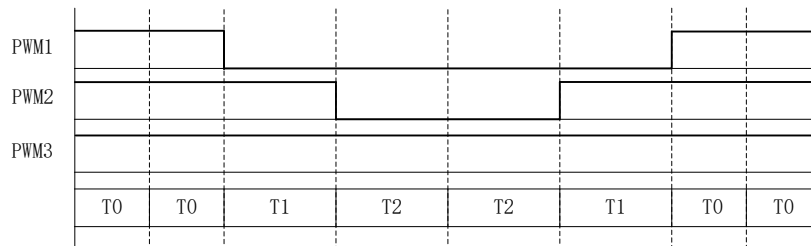


图 14-9 五段式 SVPWM 输出电平

14.1.6 过调制

单/双/三电阻模式下均可以使用过调制功能，配置 FOC_CR1 寄存器的 OVMDL 使能过调制功能。过调制使能后，输出会放大 1.15 倍，即 FOC_UD 和 FOC_UQ 和相关的限幅值 MAX/MIN 均放大 1.15 倍。

14.1.7 死区补偿

死区补偿只应用于双/三电阻模式下，配置 FOC_TSMIN 寄存器设置死区补偿值，补偿后的输出相对于补偿前会大一点，电流的正弦度会好一点。

14.1.8 电流电压采样

FOC 模块需要采集电机的母线电压和三相电流。当 FOC 模块工作之前，需要使能 ADC（配置 ADC_STA 寄存器的 ADCEN=1）和运放，并配置相关设置寄存器，但是不需要配置 ADC 通道和扫描方式。根据 FOC_CR1 寄存器的 CSM 可以选择单电阻电流采样，双电阻电流采样或者三电阻电流采样。在单电阻电流采样模式下默认通道 4 为母线电流 *itrip* 的采样通道；在双电阻电流采样模式下默认通道 0 为 *ia* 的采样通道，通道 1 为 *ib* 的采样通道；在三电阻电流采样模式下默认通道 0 为 *ia* 的采样通道，通道 1 为 *ib* 的采样通道，通道 4 为 *ic* 的采样通道。程序可以选择通道 2 或者通道 14 为母线电压的采样通道。

14.1.8.1 单电阻采样模式

配置 FOC_CR1 寄存器的 CSM=0，即选择单电阻电流采样模式。在单电阻电流采样模式下，

FOC 模块在计数器向上计数的区间对母线电流 i_{trip} （通道 4）进行两次采样，在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。

死区时间会影响电流采样的时间，FOC 模块会自动根据用户设置的死区时间对采样时间进行调整，保证在实际通电时间 $T1', T2'$ 的中间采样，同时，用户可以设置 FOC_TRGDLY 寄存器对采样时间进行提前或者延迟。假设 MCU 时钟为 24MHz(41.67ns)，FOC_TRGDLY= 5，则延迟 $41.67 \times 5 = 208\text{ns}$ ；FOC_TRGDLY 为 0xFB(-5)，则提前 208ns。

单电阻采样会存在采样窗口不够宽的情况，因此需要人为地凑出最小采样窗口，用户通过设置 TS (TS=最小窗口时间+死区时间)，FOC 模块根据 TS 对 PWM 波形进行调整。

14.1.8.2 双三电阻采样模式

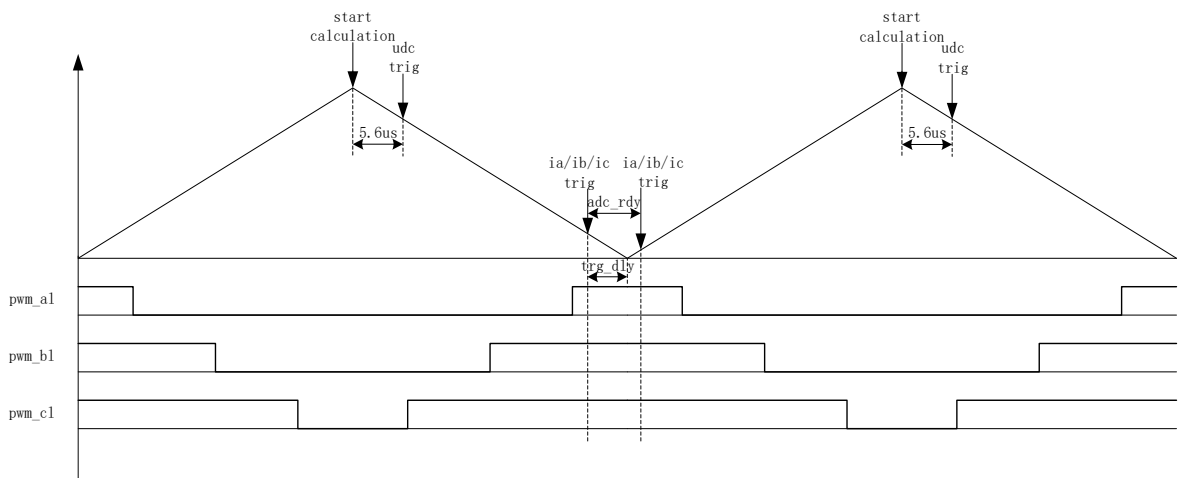


图 14-10 双三电阻电流顺序采样模式

配置 FOC_CR1 寄存器的 CSM=10/11 和 FOC_CR2 寄存器的 DSS=0，即选择双/三电阻电流顺序采样模式。在三电阻电流顺序采样模式下，通过 FOC_TRGDLY 寄存器设置对三相电流的其中一相（根据扇区决定是 $i_a/i_b/i_c$ 的其中一相）的采样时机，当采样完毕后迅速对另外一相进行采样，在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。在双电阻模式下，通过 FOC_TRGDLY 寄存器设置调整 i_a 的采样时机，当采样完毕后迅速对 i_b 进行采样。需要注意的是电流采样时机的设置应该使三相电流采样点均在零矢量区间（即 $pwm_al, pwm_bl, pwm_cl = 111$ ）。假设 MCU 时钟为 24MHz(41.67ns)，FOC_TRGDLY = 0xB2，则当 FOC 计数器向下计数，在下溢事件前 $41.67 \times 50 = 2.08\mu\text{s}$ 对 $i_a/i_b/i_c$ 采样，采样完毕后对另外一相 $i_a/i_b/i_c$ 采样。

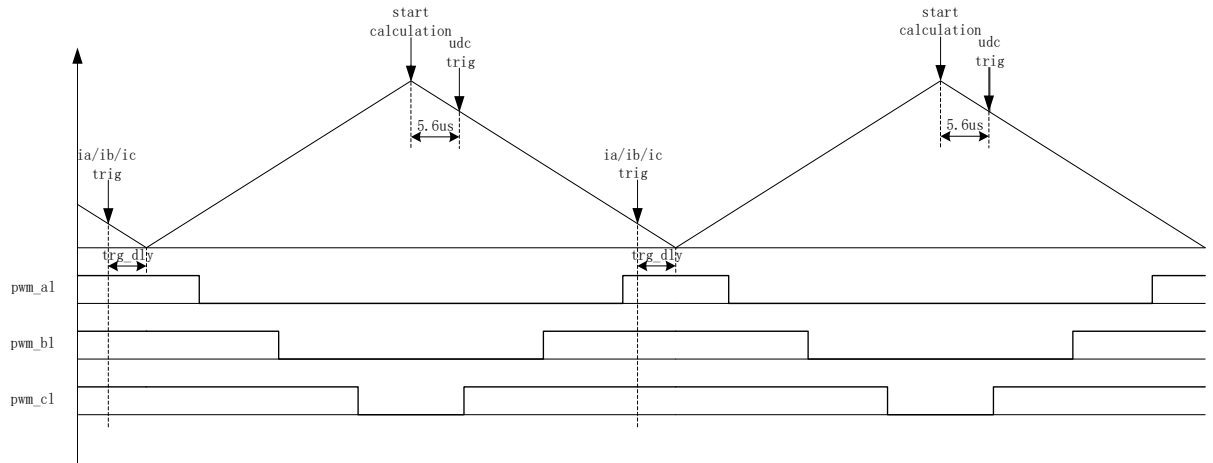


图 14-11 双三电阻电流交替采样模式

配置 FOC_CR1 寄存器的 CSM=10/11 和 FOC_CR2 寄存器的 DSS=1，即选择双/三电阻电流交替采样模式。在双三电阻电流交替采样模式下，一个载波周期运算一次，但每个载波周期只对一相电流（根据扇区决定是 ia/ib/ic 的其中一相）进行采样，第一个载波周期采集 ia/ib/ic，第二个载波周期采集另外一相电流 ia/ib/ic，如此交替对三相电流的其中进行电流采集，在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。通过 FOC_TRGDLY 寄存器设置对电流 ia（通道 0），ib（通道 1），ic（通道 4）的采样时机，需要注意的是电流采样时机的设置应该使 ia/ib/ic 采样点均在零矢量区间（即 pwm_al,pwm_bl,pwm_cl=111）。假设 MCU 时钟为 24MHz(41.67ns)，FOC_TRGDLY= 0xB2，则当 FOC 计数器向下计数，在下溢事件前 $41.67 \times 50 = 2.08\mu s$ 对电流采样。

14.1.8.3 电流采样基准

因为相电流存在正负，所以 ADC 采样前需要将输入电流提高量程的一半，因此在运算的时候需要减去基准值，FOC 模块默认是 0x4000，但是因为 ADC 基准的偏差和硬件板的偏差会导致默认值与实际值存在偏差，因此用户可以对基准值进行校准。校准方法如下：在 FOC 模块不工作，三相输出尚没有电流的时候对相应的通道进行多次采样，求平均后写进基准寄存器 FOC_CSO。假设 ADC 的电压范围 0~5V，基准为 2.5V，则 $FOC_CSO = 2.5/5V \times 32768 = 16384(0x4000)$ 。

- 1、当 FOC_CHC[CSOC]=00/11 时，写 FOC_CSO 是修改 ITRIP 和 IC 的基准；
- 2、当 FOC_CHC[CSOC]=01 时，写 FOC_CSO 是修改 IA 的基准；
- 3、当 FOC_CHC[CSOC]=10 时，写 FOC_CSO 是修改 IB 的基准。

14.1.9 角度模式

角度模块包含角度估算模块，爬坡模块，估算角度平滑切换模块。角度的来源分四种情况：

- 1、爬坡强制角度
- 2、强拉角度
- 3、估算器估算角度
- 4、估算器强制角度

表 14-2 角度来源

RFAE	ANGM	EFAE	角度来源
1	x	x	爬坡强制角度
0	0	x	强拉角度
0	1	0	估算器估算角度
0	1	1	估算速度 > EFREQMIN: 估算器估算角度 估算速度 < EFREQMIN: 估算器强制角度

14.1.9.1 爬坡强制角度

爬坡强制角度由角度 THETA, 速度 RTHESTEP, 加速度 RTHEACC, 爬坡计数器 RTHECNT 组成。爬坡公式为:

速度 RTHESTEP(32bit) = 速度 RTHESTEP(32bit) + 加速度 RTHEACC(32bit, 高 16bit 恒为 0, 低 16bit 可配);

角度 THETA(16bit) = 角度 THETA(16bit) + 速度 RTHESTEP(高 16bit)

爬坡强制角度的优先级最高, 配置 FOC_CR1 寄存器的 RFAE = 1, 使能爬坡功能。爬坡模块每个运算周期进行一次爬坡运算, 爬坡计数器加一, 当计数值达到 RTHECNT, RFAE 硬件清零, 爬坡结束。爬坡结束后, 根据 FOC_CR1 寄存器的 ANGM 的配置, ANGM=1, 角度来自估算器; ANGM=0, 角度来自强拉角度。

14.1.9.2 强拉角度

强拉角度由角度 THETA, 速度 RTHESTEP 组成。公式为:

角度 THETA(16bit) = 角度 THETA(16bit) + 速度 RTHESTEP(高 16bit)

强拉角度分两种情况:

1、FOC_CR1 寄存器的 RFAE = 1, FOC_CR1 寄存器的 ANGM = 0, 即爬坡功能后切换强拉模式, 此时的速度 RTHESTEP 为爬坡结束当时的累加的速度。此模式可实现无角度反馈匀速强拉功能。

2、FOC_CR1 寄存器的 RFAE = 0, FOC_CR1 寄存器的 ANGM = 0, 即不经过爬坡模块, 角度直接来自强拉角度, 此时的速度 RTHESTEP 为软件写寄存器的初始速度。当速度 RTHESTEP = 0, 可实现预定位功能; 当速度 RTHESTEP != 0, 可实现 HALL FOC 控制 (HALL FOC 控制原理: HALL 信号到来, MCU 算出当前角度和速度, 写进 THETA 和 RTHESTEP 来进行修正)。

14.1.9.3 估算器角度

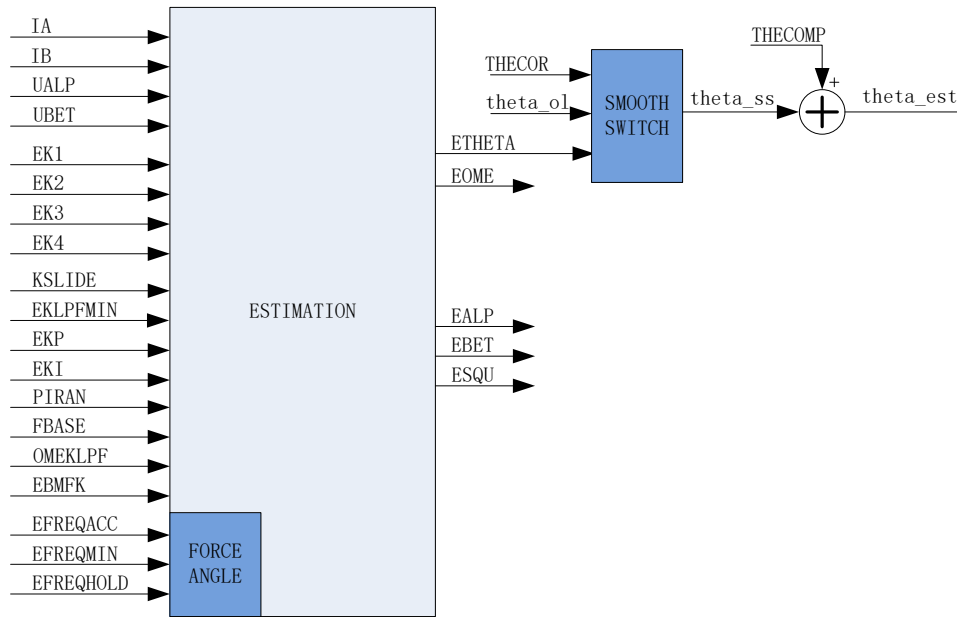


图 14-12 估算器原理框图

估算器采集的电机电流和电压，根据用户输入的电机参数和控制参数，输出角度、速度和反电动势数据。

1、估算器估算角度

估算器根据用户输入的电机参数和控制参数构建电机模型，同时采集的电机电流和电压对估算值进行修正，输出与实际情况相符合的角度。估算器可选择 PLL 模式和滑模模式，通过 FOC_CR1 寄存器的 ESEL 进行配置。

2、估算器强制角度

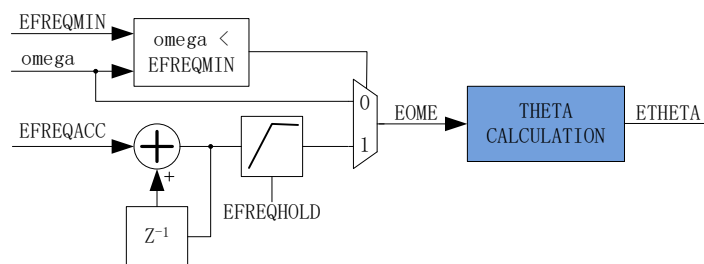


图 14-13 估算器强制角度原理框图

此功能与爬坡功能类似。由于电机启动时，电机的输出较小，导致采集的电流小，估算器模型估算的角度和速度存在较大的误差，可能令电机启动失败，所以在这种情况下，估算器输出强制角度，保证电机顺利启动。

配置 FOC_CR1 寄存器的 EFAE = 1，当估算器的估算速度 ω 小于用户设定的最小值 EFREQMIN，功能启动，强制速度从 0 开始，每个运算周期与速度增量 EFREQACC 相加，同时根据 EFREQHOLD 进行最大值限幅，输出强制速度作为最终速度 EOME 供角度计算模块算出估算器

角度 ETHETA; 当 ω 大于等于 EFREQMIN 时, 输出估算速度 ω 作为最终速度 EOME。

3、角度平滑切换

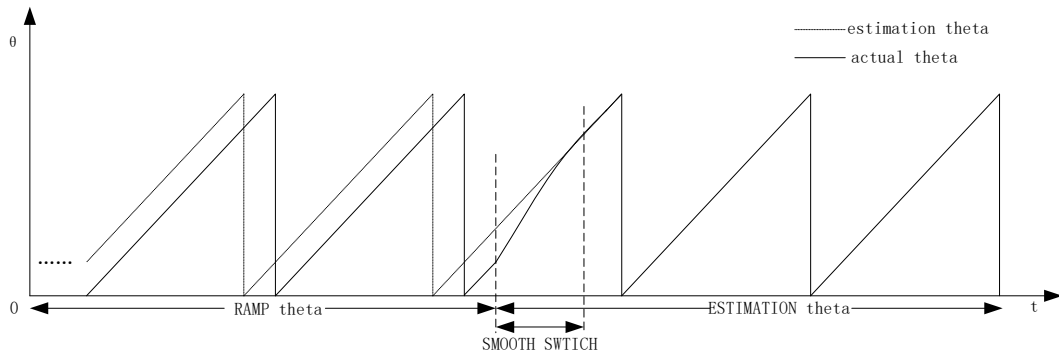


图 14-14 角度平滑切换曲线

假如配置 FOC_CR1 寄存器的 RFAE = 1, ANGM = 1, 即采用爬坡功能启动电机, 爬坡结束后切换估算器模式, 在爬坡的过程中, 估算器也在估算角度, 但是估算角度通常与爬坡强制角度存在偏差, 爬坡结束后, 如果角度从爬坡强制角度直接切换到估算角度, 可能由于角度的突变引起电机抖动, 因此需要平滑切换模块。

爬坡结束时, 假如估算角度 ETHETA 和爬坡强制角度 θ_{ol} 的偏差小于等于 THECOR, 则认为角度偏差较小, 直接选择 ETHETA 作为角度输出; 假如偏差大于 THECOR, 则每个运算周期 θ_{ol} 向 ETHETA 的值靠拢, 以 THECOR 的步长进行平滑修正并输出, 当偏差小于 THECOR, 直接选择 ETHETA 作为角度输出。

4、角度补偿

补偿值 THECOMP 对估算角度进行补偿输出, THECOMP 的最高位为 1, 为负补偿; 最高位为 0, 为正补偿。

14.1.10 电机实时参数

FOC 模块在运算的过程中, 用户可以查看实时角度值 THETA 和估算速度 EOME, 还可以查看电机的其他实时参数, 用户可以根据参数判定电机的实时状态。FOC 模块提供以下实时参数:

- 角度值 THETA
- 估算器角度 ETHETA, 估算速度 EOME
- D 轴电压 UD, Q 轴电压 UQ
- D 轴电流 ID, Q 轴电流 IQ
- IPARK 模块坐标转换的 ALPHA 轴电压 VALP, BETA 轴电压 VBET
- 母线电压 UDCFLT
- 三相电流 IA,IB,IC 和三相电流最大值 IAMAX,IBMAX,ICMAX
- CLARKE 模块坐标转换的 ALPHA 电流 IALP (即 IA), BETA 轴电流 IBET
- ALPHA 轴反电动势 EALP, BETA 轴反电动势 EBET

- 反电动势平方 ESQU
- 功率 POW

14.1.10.1 顺风逆风检测

FOC 提供专用的顺风逆风检测模块，配置 FOC_CR2 的 ESCMS=1，同时配置参考电流输入 IDREF,IQREF 均为 0，并启动 FOC 模块，可以通过读取估算角度 ETHETA 和估算速度 EOME 的值判断电机的状态，当 ETHETA 向下递减或者 EOME 为负值，则为逆风转动状态，需要先刹车，再以强制角度模式启动电机；当 ETHETA 向下递减或者 EOME 为正值，则为顺风转动状态，可直接切换估算器角度启动电机。

14.1.10.2 反电动势检测

估算器根据输入的电机参数估算出 α 轴反电动势 EALP 和 β 轴反电动势 EBET，由此输出 $e\alpha^2 + e\beta^2$ 即 ESQU。用户可根据 ESQU 的值判定启动的状态，可实现堵转保护，缺相保护等功能。

14.1.10.3 功率

通过由 FOC 内部的 SVPWM 模块得到电流和通电时间，以及滤波后的母线电压，经过计算得到功率。

14.1.11 FG 输出产生

FG 信号需配合 TIM4 工作，FOC 模块每个载波周期根据速度基准 FBASE(单位 Hz)，低通滤波后的速度 FOC_EOMELPF 和 FG 系数 FOC_KFG 计算出 FG 的结果值同时自动更新至 TIM4_ARR，并将 TIM4_ARR/2 更新至 TIM4_DR。TIM4 需配置为输出模式，同时根据实际情况，设置合适的时钟分频系数。

一个电周期产生 x 个 FG 的计算公式：

$$24MHz / (2^{T4PSC} * FBASE * x)$$

如计算结果超过 65535，需调整 T4PSC。

FOC_KFG=0 时为不使能此功能，TIM4__ARR/DR 不会自动更新。

14.2 FOC 寄存器

14.2.1 FOC_CR0 (0x409F)

表 14-3 FOC_CR0 (0x409F)

位	7	6	5	4	3	2	1	0
名称	OMIF	OMAF	MERRS		UCSEL	OMAS	ESCMS	EDIS
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	OMIF	当前速算转速比 FOC_EFREQMIN 小标志位，即使 EFAE 不使能，该标志位依然生效 0: 条件不满足 1: 条件满足
[6]	OMAF	当前速算转速比 FOC_EFREQMAX 大标志位 0: 条件不满足 1: 条件满足
[5:4]	MERRS	滑膜算法的 MAX ERR 选择 00: 0.5 01: 0.25 10: 0.125 11: 1.0
[3]	UCSEL	UDC 采样通道选择 FOC/SVPWM 模式下 (DRV_CR[MESE1]=1)，同时 DRV 模块计数器工作时(DRV_CR[DRVEN]=1)，硬件自动采样母线电压，UCSEL 选择母线电压的通道。 0: AD2 1: AD14, AD14 为内部专用的母线采样通道，配置 ADC_CR[URATIO] 选择分压比 注：对应的 ADC_MASK 无需配置为 1
[2]	OMAS	估算器速度过大时输出选择 估算 OMEGA[15:8]大于 FOC_EFREQMAX 时，最终输出 OMEGA 为： 0: FOC_EFREQMAX*256 1: FOC_EFREQHOLD
[1]	ESCMS	ESTIMATION Speed calculate mode SELECT (估算器速度计算模式选择) 针对顺风，逆风启动，需要特殊的速度计算，该位置一，可以在启时检测顺风，逆风。 0: 普通模式 1: 顺风，逆风模式
[0]	EDIS	禁止 EALPHA/EBETA 自动计算 1: 禁止 0: 不禁止

14.2.2 FOC_CR1 (0x40A0)

表 14-4 FOC_CR1 (0x40A0)

位	7	6	5	4	3	2	1	0
名称	OVMDL	EFAE	RFAE	ANGM	CSM		SPWMSEL	SVPWMEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

字段	名称	描述
[7]	OVMDL	过调制使能 0: 禁止 1: 使能
[6]	EFAE	ESTIMATION Force angle enable (估算器强制角度使能) 使能后, 角度由估算器强制给出, 并自动切换到估算器角度闭环 0: 禁止 1: 使能
[5]	RFAE	Ramp Force angle enable (强制爬坡角度使能) 使能后, 角度由爬坡模块强制给出, 爬坡结束后根据 ANGM 位自动切换到估算器模式或强拉模式, 同时 RFAE 硬件清零 0: 禁止 1: 使能
[4]	ANGM	Angle mode (角度模式) RFAE=0 时, 角度来源于估算器或强拉 RFAE=1 时, 爬坡结束后切换估算器或强拉 0: 强拉模式 1: 估算模式
[3:2]	CSM	Current sample mode (电流采样模式) x0: 单电阻采样 01: 双电阻采样 11: 三电阻采样
[1]	SPWMSEL	SPWM 模式下的极性选择 0: 单极性 1: 双极性
[0]	SVPWMEN	SVPWM/SPWM 模式选择 1: SVPWM 0: SPWM

14.2.3 FOC_CR2 (0x40A1)

表 14-5 FOC_CR2 (0x40A1)

位	7	6	5	4	3	2	1	0
名称	ESEL	ICLR	F5SEGN	DSS	CSOC		UQD	UDD
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	ESEL	ESTIMATION select (估算器模式选择) 0: SMO (滑模) 1: PLL (锁相环), 此时 FOC_KSILDE 寄存器为 PLL 的 PI 控制器的 KP, FOC_KLPFMIN 寄存器为 PLL 的 PI 控制器的 KI
[6]	ICLR	FOC__IA/B/CMAX 清零 对该位写 1, FOC__IA/B/CMAX 寄存器清零, 该位自动清零。 0: 无效 1: 清零
[5]	F5SEG	FOC 双三电阻电流采样下 SVPWM 调制方式选择 (单电阻电流采样禁止为 1) 0: 7 段式选择 1: 5 段式选择

[4]	DSS	双三电阻电流采样模式 0: 顺序采样模式: 一个载波周期采样两相电流 1: 交替采样模式: 每个载波周期交替采样两相电流, 且每个载波周期运算一次
[3:2]	CSOC	Current sample offset calibrate (电流采样偏置校准) 配置该位, 对 FOC_CSO 写校准值。单电阻采样时, 配置为 00 或 11 对 itrip 校准; 双电阻采样时, 配置为 01 对 ia 校准, 配置为 10 对 ib 校准; 三电阻采样时, 配置为 01 对 ia 校准, 配置为 10 对 ib 校准, 配置 00 或 11 对 ic 校准。 00,11: itrip 和 ic 01:ia 10:ib
[1]	UQD	Q 轴 PI 控制器禁止, 禁止时, FOC_UQ 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止
[0]	UDD	D 轴 PI 控制器禁止, 禁止时, FOC_UD 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止

14.2.4 FOC_TSMIN (0x40A2)

表 14-6 FOC_TSMIN (0x40A2)

位	7	6	5	4	3	2	1	0
名称	FOC_TSMIN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_TSMIN	单电阻采样模式下, 给 ADC 采样预留的最小窗口 双三电阻采样模式下, 死区补偿 范围 (0,255)
TS = 采样窗口 ΔT + 死区时间 DT 假设 $\Delta T=1\mu s$, $DT=1\mu s$, $TS=2\mu s$, 载波周期为 $62.5\mu s$ $TS=2/62.5*4096=131$		

14.2.5 FOC_TGLI (0x40A3)

表 14-7 FOC_TGLI (0x40A3)

位	7	6	5	4	3	2	1	0
名称	FOC_TGLI							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_TGLI	上桥导通窄脉冲消除 此功能用于高压场合, 高压 driver 的上桥有最小导通脉冲必须大于一定值的要求, 设置此寄存器, 导通脉冲小于设定值, 不导通。 范围 (0,255)
假设消除小于 $1\mu s$ 的窄脉冲, $DT=1\mu s$, 载波周期为 $62.5\mu s$ $FOC_TGLI=2/62.5*4096=131$		

14.2.6 FOC_TBLO (0x40A4)

表 14-8 FOC_TBLO (0x40A4)

位	7	6	5	4	3	2	1	0
名称	FOC_TBLO							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

字段	名称	描述
[7:0]	FOC_TBLO	三电阻时为电流采样屏蔽时间，当下桥导通的时间小于 FOC_TBLO，则不采样该相的电流，采用特殊处理得到电流。 范围 (0,255)
假设下桥导通时间小于 1us 不采集，FOC_TBLO = 1000/41.67=24		

14.2.7 FOC_TRGDLY (0x40A5)

表 14-9 FOC_TRGDLY (0x40A5)

位	7	6	5	4	3	2	1	0
名称	FOC_TRGDLY							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_TRGDLY	单电阻采样模式：ADC 电流采集触发延迟 范围 (-128,127) 双三电阻采样模式：电流采集时机 TRGDLY[7]设置采集时机在计数器的下降区间或者上升区间： TRGDLY[7]=0：上升区间；TRGDLY[7]=1：下降区间 范围 (0,DRV_ARR[6:0])
单电阻采样模式：假设 MCU 时钟为 24MHz(41.67ns)，TRGDLY = 5，则延迟 41.67*5=208ns；TRGDLY 为-5，则提前 208ns		
双三电阻采样模式：假设 MCU 时钟为 24MHz(41.67ns)，TRGDLY = 0x85，则当 DRV 计数器向下计数，在下溢事件前 41.67*5=0.208us 进行采样；TRGDLY = 0x05，则当 DRV 计数器向上计数，在下溢事件后 41.67*5=0.208us 进行采样；		

14.2.8 FOC_CSO (0x40A6, 0x40A7)

表 14-10 FOC_CSOH (0x40A6)

位	7	6	5	4	3	2	1	0
名称	FOC_CSO[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0

表 14-11 FOC_CSOL (0x40A7)

位	7	6	5	4	3	2	1	0
名称	FOC_CSOL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_CSO	电流采样基准 配置 FOC_CR1 寄存器的 CSOC，对 FOC_CSO 写校准值，可校准单电阻采样模式的 itrip 基准，双电阻采样模式的 ia, ib 基准，三电阻采样模式的 ia, ib, ic 基准。 取值范围 (0,32767)，MSB 恒为 0
假设 ADC 的电压范围 0~5V，基准为 2.5V 则 FOC_CSO = 2.5/5V*32768 = 16384(0x4000)		

14.2.9 FOC_RTHERSTEP (0x40A8, 0x40A9)

表 14-12 FOC_RTHERSTEP (0x40A8)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERSTEP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-13 FOC_RTHERSTEP (0x40A8)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERSTEP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_RTHERSTEP	爬坡的速度；格式与 FOC_THETA 一致 软件写：初始速度 软件读：当前速度 取值范围 (-32768,32767) 注：FOC_RTHERSTEP 内部为 32bit，最高位为符号位，高 16 位可配
RTHERSTEP(32bit)= RTHERSTEP(32bit) + RTHERACC(32bit,高 16bit 恒为 0,低 16bit 可配); THETA(16bit) = THETA(16bit) + RTHERSTEP(高 16bit)		

14.2.10 FOC_RTHERACC (0x40AA, 0x40AB)

表 14-14 FOC_RTHERACC (0x40AA)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERACC[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-15 FOC_RTHERACC (0x40AB)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERACC[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_RTHERACC	爬坡模块的加速度(只写不可读)；格式与 FOC_THETA 一致 取值范围 (-32768,32767) 注：FOC_RTHERACC 内部为 32bit，最高位为符号位，低 16 位可配
RTHERSTEP(32bit)= RTHERSTEP(32bit) + RTHERACC(32bit,高 16bit 恒为 0,低 16bit 可配); THETA(16bit) = THETA(16bit) + RTHERSTEP(高 16bit)		

14.2.11 FOC_EOMELPF (0x40AA, 0x40AB)

表 14-16 FOC_EOMELPFH (0x40AA)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMELPF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-17 FOC_EOMELPFL (0x40AB)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMELPF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EOMELPF	低通滤波后的估算器估算速度 滤波系数为 FOC_EOMEKLPF, LPF 的计算频率为载波周期 取值范围 (-32768,32767)

14.2.12 FOC_RTHECNT (0x40AC)

表 14-18 FOC_RTHECNT (0x40AC)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHECNT							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_RTHECNT	爬坡次数= RTHECNT*256 爬坡功能使能后 (FOC_CR1 寄存器的 RFAE=1), 每个运算周期进行一次爬坡运算, 当爬坡次数达到 RTHECNT*256 后, 爬坡结束

14.2.13 FOC_THECOR (0x40AD) BLDC 共用

表 14-19 FOC_THECOR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	FOC_THECOR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	1

字段	名称	描述
[7:0]	FOC_THECOR	角度切换修正值: 当爬坡结束, 切换到估算模式, 由于估算角度和爬坡角度存在偏差, 因此需要平滑切换; 格式与 FOC__THETA 一致 取值范围 (0,255)

14.2.14 FOC__EMF (0x40AE, 0x40AF)

表 14-20 FOC__EMFH (0x40AE)

位	7	6	5	4	3	2	1	0
名称	FOC__EMF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-21 FOC__EMFL (0x40AF)

位	7	6	5	4	3	2	1	0
名称	FOC__EMF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__EMF	估算器估算的反电动势 EMF 取值范围 (0,32767)

14.2.15 FOC_THECOMP (0x40AE, 0x40AF)

表 14-22 FOC_THECOMP (0x40AE)

位	7	6	5	4	3	2	1	0
名称	FOC_THECOMP[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-23 FOC_THECOMPL (0x40AF)

位	7	6	5	4	3	2	1	0
名称	FOC_THECOMPL[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_THECOMP	角度补偿值(只写不可读): 估算器估算出角度后加上补偿值作为估算器最终的输出角度; 格式与 FOC__THETA 一致 取值范围 (-32768,32767)

14.2.16 FOC_DMAX (0x40B0, 0x40B1)

表 14-24 FOC_DMAXH (0x40B0)

位	7	6	5	4	3	2	1	0
名称	FOC_DMAXH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-25 FOC_DMAXL (0x40B1)

位	7	6	5	4	3	2	1	0
名称	FOC_DMAXL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DMAX	D 轴的 PI 控制器的输出 UD 的上限值 取值范围 (-32768,32767)

14.2.17 FOC_DMIN (0x40B2, 0x40B3)

表 14-26 FOC_DMINH (0x40B2)

位	7	6	5	4	3	2	1	0
名称	FOC_DMINH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-27 FOC_DMINL (0x40B3)

位	7	6	5	4	3	2	1	0
名称	FOC_DMINL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

字段	名称	描述
[15:0]	FOC_DMIN	D 轴的 PI 控制器的输出 UD 的下限值 取值范围 (-32768,32767)

14.2.18 FOC_QMAX (0x40B4, 0x40B5)

表 14-28 FOC_QMAXH (0x40B4)

位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-29 FOC_QMAXL (0x40B5)

位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_QMAX	Q 轴的 PI 控制器的输出 UQ 的上限值 取值范围 (-32768,32767)

14.2.19 FOC_QMIN (0x40B6, 0x40B7)

表 14-30 FOC_QMINH (0x40B6)

位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-31 FOC_QMINL (0x40B7)

位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_QMIN	Q 轴的 PI 控制器的输出 UQ 的下限值 取值范围 (-32768,32767)

14.2.20 FOC_UD (0x40B8, 0x40B9)

表 14-32 FOC_UDH (0x40B8)

位	7	6	5	4	3	2	1	0
名称	FOC_UD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-33 FOC_UDL (0x40B9)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	FOC_UD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UD	D 轴电压 通过 D 轴的 PI 控制器算出电压 取值范围 (-32768,32767)

14.2.21 FOC_UQ (0x40BA, 0x40BB)

表 14-34 FOC_UQH (0x40BA)

位	7	6	5	4	3	2	1	0
名称	FOC_UQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-35 FOC_UQL (0x40BB)

位	7	6	5	4	3	2	1	0
名称	FOC_UQ[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UQ	Q 轴电压 通过 Q 轴的 PI 控制器算出电压 取值范围 (-32768,32767)

14.2.22 FOC_ID (0x40BC, 0x40BD)

表 14-36 FOC_IDH (0x40BC)

位	7	6	5	4	3	2	1	0
名称	FOC_ID[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-37 FOC_IDL (0x40BD)

位	7	6	5	4	3	2	1	0
名称	FOC_ID[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_ID	PARK 变换算出的 ID 取值范围 (-32768,32767)

14.2.23 FOC_IQ (0x40BE, 0x40BF)

表 14-38 FOC_IQH (0x40BE)

位	7	6	5	4	3	2	1	0
名称	FOC_IQ[15:8]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-39 FOC_IQL (0x40BF)

位	7	6	5	4	3	2	1	0
名称	FOC_IQ[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IQ	PARK 变换算出的 IQ 取值范围 (-32768,32767)

14.2.24 FOC_IBET (0x40C0, 0x40C1)

表 14-40 FOC_IBETH (0x40C0)

位	7	6	5	4	3	2	1	0
名称	FOC_IBET [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-41 FOC_IBETL (0x40C1)

位	7	6	5	4	3	2	1	0
名称	FOC_IBET [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IBET	电流 IBETA 取值范围 (-32768,32767)

14.2.25 FOC_VBET (0x40C2, 0x40C3)

表 14-42 FOC_VBETH (0x40C2)

位	7	6	5	4	3	2	1	0
名称	FOC_VBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-43 FOC_VBETL (0x40C3)

位	7	6	5	4	3	2	1	0
名称	FOC_VBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_VBET	IPARK 变换算出的 VBETA (只读) 取值范围 (-32768,32767)

14.2.26 FOC__VALP (0x40C4, 0x40C5)

表 14-44 FOC__VALPH (0x40C4)

位	7	6	5	4	3	2	1	0
名称	FOC__VALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-45 FOC__VALPL (0x40C5)

位	7	6	5	4	3	2	1	0
名称	FOC__VALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__VALP	IPARK 变换算出的 VALPHA (只读) 取值范围 (-32768,32767)

14.2.27 FOC_UDCPS (0x40C2, 0x40C3)

表 14-46 FOC_UDCPSH (0x40C2)

位	7	6	5	4	3	2	1	0
名称	FOC_UDCPS [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-47 FOC_UDCPSL (0x40C3)

位	7	6	5	4	3	2	1	0
名称	FOC_UDCPS [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UDCPS	D 轴的电压补偿值 (只写) D 轴 PI 计算的结果 FOC__UD 与 FOC_UDCPS 相加后送到下一模块 取值范围 (-32768,32767)

14.2.28 FOC_UQCPS (0x40C4, 0x40C5)

表 14-48 FOC_UQCPSH (0x40C4)

位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-49 FOC_UQCPSL (0x40C5)

位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UQCPS	Q 轴的电压补偿值（只写） Q 轴 PI 计算的结果 FOC_UQ 与 FOC_UQCPS 相加后送到下一模块 取值范围（-32768,32767）

14.2.29 FOC_IC (0x40C6, 0x40C7)

表 14-50 FOC_ICH (0x40C6)

位	7	6	5	4	3	2	1	0
名称	FOC_IC[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-51 FOC_ICL (0x40C7)

位	7	6	5	4	3	2	1	0
名称	FOC_IC[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IC	电流 IC 取值范围（-32768,32767）

14.2.30 FOC_IB (0x40C8, 0x40C9)

表 14-52 FOC_IBH (0x40C8)

位	7	6	5	4	3	2	1	0
名称	FOC_IB[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-53 FOC_IBL (0x40C9)

位	7	6	5	4	3	2	1	0
名称	FOC_IB[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IB	相电流 IB 取值范围（-32768,32767）

14.2.31 FOC_IA (0x40CA, 0x40CB)

表 14-54 FOC_IAH (0x40CA)

位	7	6	5	4	3	2	1	0
名称	FOC_IA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-55 FOC_IAL (0x40CB)

位	7	6	5	4	3	2	1	0
名称	FOC_IA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__IA	相电流 IA 取值范围 (-32768,32767)

14.2.32 FOC__THETA (0x40CC, 0x40CD)

表 14-56 FOC__THETAH (0x40CC)

位	7	6	5	4	3	2	1	0
名称	FOC__THETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-57 FOC__THETAL (0x40CD)

位	7	6	5	4	3	2	1	0
名称	FOC__THETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__THETA	角度 软件写：强拉角度； 软件读：当前 FOC 工作的角度； 取值范围 (-32768,32767)
THETA 的范围 (-32768,32767) 对应 (-180°,180°) 假设 THETA = 8192, 对应为 $8192/32768 * 180° = 45°$		

14.2.33 FOC__ETHETA (0x40CE, 0x40CF)

表 14-58 FOC__ETHETAH (0x40CE)

位	7	6	5	4	3	2	1	0
名称	FOC__ETHETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-59 FOC__ETHETAL (0x40CF)

位	7	6	5	4	3	2	1	0
名称	FOC__ETHETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
字段	名称		描述					
[15:0]	FOC__ETHETA		读：估算器估算出的角度（补偿 FOC__THECOMP 前的角度）格式与 FOC__THETA 一致 写：估算器估算的初始角度 取值范围 (-32768,32767)					

14.2.34 FOC__EALP (0x40D0, 0x40D1)

表 14-60 FOC__EALPH (0x40D0)

位	7	6	5	4	3	2	1	0
名称	FOC__EALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-61 FOC_EALPL (0x40D1)

位	7	6	5	4	3	2	1	0
名称	FOC_EALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EALP	估算器估算的 EALPHA 取值范围 (-32768,32767)

14.2.35 FOC_EBET (0x40D2, 0x40D3)

表 14-62 FOC_EBETH (0x40D2)

位	7	6	5	4	3	2	1	0
名称	FOC_EBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-63 FOC_EBETL (0x40D3)

位	7	6	5	4	3	2	1	0
名称	FOC_EBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EBET	估算器估算的 EBETA 取值范围 (-32768,32767)

14.2.36 FOC_EOME (0x40D4, 0x40D5)

表 14-64 FOC_EOMEH (0x40D4)

位	7	6	5	4	3	2	1	0
名称	FOC_EOME[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-65 FOC_EOMEL (0x40D5)

位	7	6	5	4	3	2	1	0
名称	FOC_EOME[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EOME	估算器估算的速度 OMEGA 取值范围 (-32768,32767)

14.2.37 FOC_UQEX (0x40D6, 0x40D7)

表 14-66 FOC_UQEXH (0x40D6)

位	7	6	5	4	3	2	1	0
名称	FOC_UQEX [15:8]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-67 FOC_UQEXL (0x40D7)

位	7	6	5	4	3	2	1	0
名称	FOC_UQEX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UQEX	Q 轴 PI 控制器的 UQ 溢出值 公式: $FOC_UQ - FOC_QMAX$ 当 $FOC_UQ > FOC_QMAX$, FOC_UQEX 为正值; 当 $FOC_UQ < FOC_QMAX$, FOC_UQEX 为负值; 使用 FOC_UQEX 进行累加, 实现弱磁功能, 具体实现方法请参考 示例程序的弱磁函数。 取值范围 (-32768, 32768)

14.2.38 FOC_KFG (0x40D6, 0x40D7)

表 14-68 FOC_KFGH (0x40D6)

位	7	6	5	4	3	2	1	0
名称	FOC_KFG [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-69 FOC_KFGL (0x40D7)

位	7	6	5	4	3	2	1	0
名称	FOC_KFG [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_KFG	FG 的计算系数 芯片根据 FOC_EOMELPF 和 FOC_KFG 计算出 FG 对应的重载值, 并每个载波周期更新到 TIM4_ARR, 重载值/2 更新到 TIM4_DR。 计算公式请参考 FG 输出产生 注: FOC_KFG=0 为不使能此功能 范围 (0,65535), 如果 FOC_KFG 溢出, 需调节 TIM4 的时钟分频系 数 T4PSC

14.2.39 FOC__POW (0x40D8, 0x40D9)

表 14-70 FOC__POWH (0x40D8)

位	7	6	5	4	3	2	1	0
名称	FOC__POW[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-71 FOC__POWL (0x40D9)

位	7	6	5	4	3	2	1	0
名称	FOC__POW[7:0]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__POW	功率 取值范围 (-32768,32767)

14.2.40 FOC_EOMEKLPF (0x40D8)

表 14-72 FOC_EOMEKLPF (0x40D8)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMEKLPF							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_EOMEKLPF	FOC_EOMEKLPF 的低通滤波系数(只写不可读) LPF 的计算频率为载波周期 范围 (0,255) 对应 (0,1/128)

14.2.41 FOC__IAMAX (0x40DA, 0x40DB)

表 14-73 FOC__IAMAXH (0x40DA)

位	7	6	5	4	3	2	1	0
名称	FOC__IAMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-74 FOC__IAMAXL (0x40DB)

位	7	6	5	4	3	2	1	0
名称	FOC__IAMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__IAMAX	A 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2 的 ICLR 为 1，电流最大值清零。 取值范围 (-32768,32767)

14.2.42 FOC__IBMAX (0x40DC, 0x40DD)

表 14-75 FOC__IBMAXH (0x40DC)

位	7	6	5	4	3	2	1	0
名称	FOC__IBMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-76 FOC__IBMAXL (0x40DD)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	FOC__IBMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__IBMAX	B 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2 的 ICLR 为 1，电流最大值清零。 取值范围（-32768,32767）

14.2.43 FOC__ICMAX (0x40DE, 0x40DF)

表 14-77 FOC__ICMAXH (0x40DE)

位	7	6	5	4	3	2	1	0
名称	FOC__ICMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-78 FOC__ICMAXL (0x40DF)

位	7	6	5	4	3	2	1	0
名称	FOC__ICMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__ICMAX	C 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2 的 ICLR 为 1，电流最大值清零。 取值范围（-32768,32767）

14.2.44 FOC_EFREQMAX (0x406F)

表 14-79 FOC_EFREQMAX (0x406F)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	1	1	1	1	1	1

字段	名称	描述
[7:0]	FOC_EFREQMAX	OMEGA 最大值：估算 OMEGA[15:8]大于该值时，最终输出 OMEGA 为 FOC_EFREQMAX*256(OMAS=0) 或 FOC_EFREQHOLD(OMAS=1) 取值范围（0,127）对应 OMEGA 的（0,32767） 注：MSB 为 1 时，此功能失效

14.2.45 FOC_EKP (0x4074, 0x4075) BLDC 共用

表 14-80 FOC_EKPH (0x4074)

位	7	6	5	4	3	2	1	0
名称	FOC_EKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-81 FOC_EKPL (0x4075)

位	7	6	5	4	3	2	1	0
名称	FOC_EKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKP	估算器里的 PI 控制器的 KP 系数 取值范围 (0,32767), MSB 恒为 0, Q12 格式

14.2.46 FOC_EKI (0x4076, 0x4077) BLDC 共用

表 14-82 FOC_EKIH (0x4076)

位	7	6	5	4	3	2	1	0
名称	FOC_EKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-83 FOC_EKIL (0x4077)

位	7	6	5	4	3	2	1	0
名称	FOC_EKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKI	估算器里的 PI 控制器的 KI 系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.47 FOC_EBMFK (0x407C, 0x407D) BLDC 共用

表 14-84 FOC_EBMFKH (0x407C)

位	7	6	5	4	3	2	1	0
名称	FOC_EBMFK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-85 FOC_EBMFKL (0x407D)

位	7	6	5	4	3	2	1	0
名称	FOC_EBMFK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EBMFK	估算器里算反电动势低通滤波器系数 EKLPF 的系数

	取值范围 (0,32767), Q15 格式
$EKLPF = EBMFK * \Omega$ $EBMFK = 2 * \pi * f_{base} * \Delta T$	

14.2.48 FOC_KSLIDE (0x4078, 0x4079) BLDC 共用

表 14-86 FOC_KSLIDEH (0x4078)

位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/ FOC_PLLKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-87 FOC_KSLIDEL (0x4079)

位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/ FOC_PLLKP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_KSLIDE /FOC_PLLKP	当 FOC_CR1 的 ESEL=0 (滑模模式) 时, 为估算器里的 KSLIDE 系数, Q15 格式 当 FOC_CR1 的 ESEL=1 (PLL 模式) 时, 为 PLL 的 PI 控制器的 KP 系数, Q12 格式 取值范围 (0,32767), MSB 恒为 0

14.2.49 FOC_EKLPFMIN (0x407A, 0x407B) BLDC 共用

表 14-88 FOC_EKLPFMINH (0x407A)

位	7	6	5	4	3	2	1	0
名称	FOC_EKLPFMIN/ FOC_PLLKPI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-89 FOC_EKLPFMINL (0x407B)

位	7	6	5	4	3	2	1	0
名称	FOC_EKLPFMIN/ FOC_PLLKPI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKLPFMIN /FOC_PLLKI	当 FOC_CR1 的 ESEL=0 (滑模模式) 时, 为估算器里反电动势低通滤波系数的最小值; 当估算器算出的低通滤波系数小于最小值, 系数等于最小值, Q15 格式 当 FOC_CR1 的 ESEL=1 (PLL 模式) 时, 为 PLL 的 PI 控制器的 KI 系数, Q15 格式 取值范围 (0,32767), MSB 恒为 0

14.2.50 FOC_OMEKLPF (0x407E, 0x407F)

表 14-90 FOC_OMEKLPFH (0x407E)

位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[15:8]							

类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-91 FOC_OMEKLPFL (0x407F)

位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_OMEKLPF	估算器里速度计算的低通滤波系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.51 FOC_FBASE (0x4080, 0x4081)

表 14-92 FOC_FBASEH (0x4080)

位	7	6	5	4	3	2	1	0
名称	FOC_FBASE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-93 FOC_FBASEL (0x4081)

位	7	6	5	4	3	2	1	0
名称	FOC_FBASE[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_FBASE	估算器里由速度 OMEGA 算出角度增量 DELTA THETA 的系数
$FBASE = fbase * \Delta T * 32768$ 假设 $fbase = 200\text{Hz}$, $\Delta T = 62.5\mu\text{s}$, 则 $FBASE = 409$		

14.2.52 FOC_EFREQACC (0x4082, 0x4083) BLDC 共用

表 14-94 FOC_EFREQACCH (0x4082)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-95 FOC_EFREQACCL (0x4083)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQACC	估算器强制角度模式的 OMEGA 增量 取值范围 (0,65535) 注: FOC_EFREQACC 内部为 24bit, 最高位为符号位, 低 16 位可配
假设 $fbase = 200\text{Hz}$, 极对数 $pp=4$, 则 $speed_base=60*fbase/pp=3000\text{rpm}$, 设置 OMEGA 增量为 3rpm 则 $FOC_EFREQACC = 3/speed_base*32768*256 = 8388(0x20c4)$		

14.2.53 FOC_EFREQMIN (0x4084, 0x4085) BLDC 共用

表 14-96 FOC_EFREQMINH (0x4084)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-97 FOC_EFREQMINL (0x4085)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQMIN	OMEGA 最小值：估算器强制角度模式使能时，估算 OMEGA 小于该值时，强制角度模式生效 取值范围 (-32768,32768) 注：FOC_EFREQMIN 内部为 24bit，最高位为符号位，高 16 位可配 假设 fbase = 200Hz，极对数 pp=4，则 speed_base=60*fbase/pp=3000rpm，设置 OMEGA 最小值为 30rpm 则 FOC_EFREQMIN = 30/speed_base*32768 = 327(0x147)

14.2.54 FOC_EFREQHOLD (0x4086, 0x4087) BLDC 共用

表 14-98 FOC_EFREQHOLDH (0x4086)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-99 FOC_EFREQHOLDL (0x4087)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQHOLD	OMEGA 保持值：当 OMEGA 增加到等于该值时，就保持为这个值 取值范围 (-32768,32768) 注：FOC_EFREQHOLD 内部为 24bit，最高位为符号位，高 16 位可配 假设 fbase = 200Hz，极对数 pp=4，则 speed_base=60*fbase/pp=3000rpm，设置 OMEGA 保持值为 60rpm 则 FOC_EFREQHOLD = 60/speed_base*32768 = 655(0x28f)

14.2.55 FOC_EK3 (0x4088, 0x4089)

表 14-100 FOC_EK3H (0x4088)

位	7	6	5	4	3	2	1	0
名称	FOC_EK3[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-101 FOC_EK3L (0x4089)

位	7	6	5	4	3	2	1	0
名称	FOC_EK3[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EK3	估算器估算电流的第三个系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.56 FOC_EK4 (0x408A, 0x408B)

表 14-102 FOC_EK4H (0x408A)

位	7	6	5	4	3	2	1	0
名称	FOC_EK4[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-103 FOC_EK4L (0x408B)

位	7	6	5	4	3	2	1	0
名称	FOC_EK4[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EK4	估算器估算电流的第四个系数 取值范围 (-32768,32767), Q15 格式

14.2.57 FOC_EK1 (0x408C, 0x408D)

表 14-104 FOC_EK1H (0x408C)

位	7	6	5	4	3	2	1	0
名称	FOC_EK1[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-105 FOC_EK1L (0x408D)

位	7	6	5	4	3	2	1	0
名称	FOC_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EK1	估算器估算电流的第一个系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.58 FOC_EK2 (0x408E, 0x408F)

表 14-106 FOC_EK2H (0x408E)

位	7	6	5	4	3	2	1	0
名称	FOC_EK2[15:8]							

类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-107 FOC_EK2L (0x408F)

位	7	6	5	4	3	2	1	0
名称	FOC_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EK2	估算器估算电流的第二个系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.59 FOC_IDREF (0x4090, 0x4091) BLDC 共用

表 14-108 FOC_IDREFH (0x4090)

位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-109 FOC_IDREFL (0x4091)

位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IDREF	用户给定的电流 ID 参考值 取值范围 (-32768,32767)

14.2.60 FOC_IQREF (0x4092, 0x4093) BLDC 共用

表 14-110 FOC_IQREFH (0x4092)

位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-111 FOC_IQREFL (0x4093)

位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IQREF	用户给定的电流 IQ 参考值 取值范围 (-32768,32767)

14.2.61 FOC_DQKP (0x4094, 0x4095) BLDC 共用

表 14-112 FOC_DQKPH (0x4094)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-113 FOC_DQKPL (0x4095)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DQKP	DQ 轴的 PI 控制器的 KP 系数 取值范围 (0,32767), MSB 恒为 0, Q12 格式

14.2.62 FOC_DQKI (0x4096, 0x4097) BLDC 共用

表 14-114 FOC_DQKIH (0x4096)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-115 FOC_DQKIL (0x4097)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DQKI	DQ 轴的 PI 控制器的 KI 系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.63 FOC__UDCFLT (0x4098, 0x4099)

表 14-116 FOC__UDCFLTH (0x4098)

位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-117 FOC__UDCFLTL (0x4099)

位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__UDCFLT	滤波过后的母线电压

		FOC 模块对母线电压采样，滤波后供软件使用，可以选择 ADC 通道 2（母线电压外部电阻分压）或者通道 14（VCC 内部电阻分压） 取值范围（0,32767）
假设母线电压 1/6 分压送进 ADC，ADC 的电压范围 0~5V，即母线电压的有效范围为 0~30V， FOC_UDCFLT 为 19661（0x4CCD），则母线电压 = $19661/32768*5*6 = 18V$		

15 SPWM

15.1 SPWM 操作说明

15.1.1 简介

SPWM 模块用于单相电机和步进电机应用场合，SPWM 是 FOC 模块的子集。SPWM 作为一个独立的模块，在不工作的时候时钟停止。DRV_CR 寄存器的 FOC_EN 作为 SPWM 模块的使能位，在操作 SPWM 模块之前，必须将该位置一，否则 SPWM 模块无法工作，SPWM 相关寄存器处于复位状态，同时也无法写。

SPWM 模块包含角度模块，PI 控制器，坐标转换模块，输出模块；SPWM 模块内部包含电流闭环，用户通过给定 ID,IQ 的参考值，就可以输出四对即八路 PWM 驱动电机，同时 ADC 自动采集电流作电流闭环。四对 PWM 中 U/V 相输出 BETA 相电压，W/X 相输出 ALPHA 相电压。

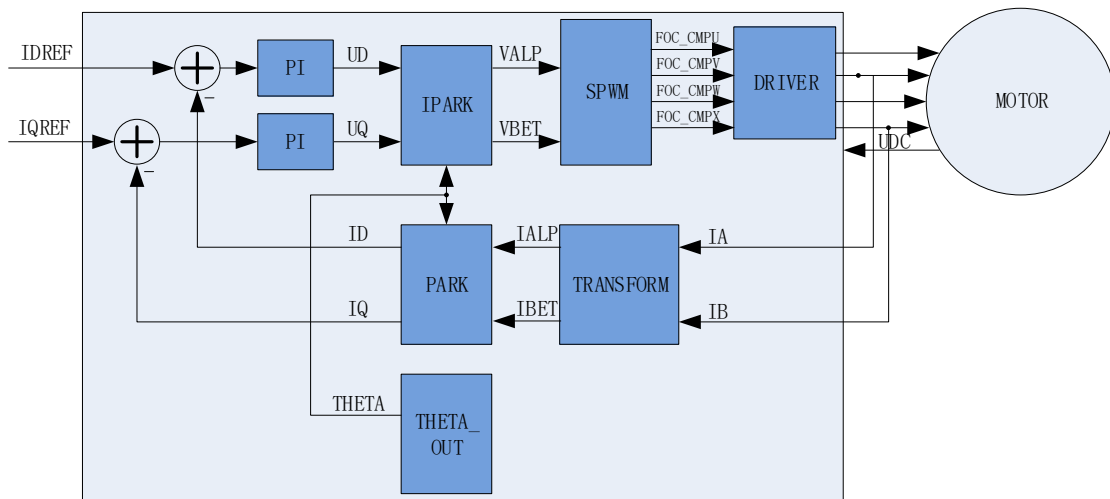


图 15-1 SPWM 原理框图

15.1.2 参考输入

SPWM 模块根据电流反馈作闭环控制，因此采用 D 轴给定电流(IDREF)和 Q 轴给定电流(IQREF)作为参考输入。假如需要直接控制 ALPHA 轴和 BETA 轴电流，可以令 FOC_THETA=0,此时 DQ 轴和 ALPHA/BETA 轴重合，控制 DQ 轴电流即控制 ALPHA/BETA 轴电流。

15.1.3 PI 控制器

SPWM 模块里使用 2 个 PI 控制器，分别应用于：

1、 转子磁通控制：D 轴的 PI 控制器，参考电流 IDREF 减去反馈电流 ID 作为偏差输入，比例系数 DKP 和积分系数 DKI 调节 PI 控制器性能，DMAX 和 DMIN 对输出进行限幅，最后输出 D 轴电压 UD。

2、 转子转矩控制：Q 轴的 PI 控制器，参考电流 IQREF 减去反馈电流 IQ 作为偏差输入，比例系数 QKP 和积分系数 QKI 调节 PI 控制器性能，QMAX 和 QMIN 对输出进行限幅，最后输出 Q 轴电压 UQ。

15.1.4 坐标转换

15.1.4.1 PARK 逆变换

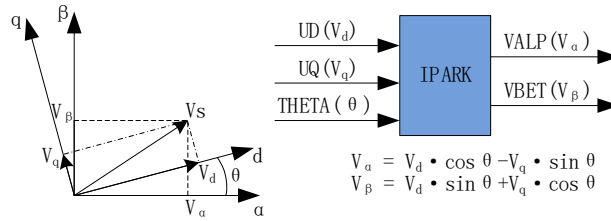


图 15-2 PARK 逆变换

经过 D 轴和 Q 轴的 PI 控制器后，可获得旋转 d-q 坐标系的电压矢量的两个分量 UD 和 UQ。这时需要经过逆变换将其重新变换到 3 相电压。首先，使用 PARK 逆变换将电压矢量从 2 轴旋转 d-q 坐标系变换到 2 轴静止 α - β 坐标系。

15.1.4.2 PARK 变换

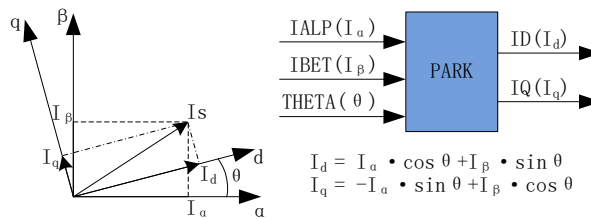


图 15-3 PARK 变换

PARK 变换将电流从 2 轴 α - β 的定子坐标系变换到随着转子磁通旋转的 2 轴 d-q 坐标系。

15.1.5 SPWM

15.1.5.1 单极性 SPWM

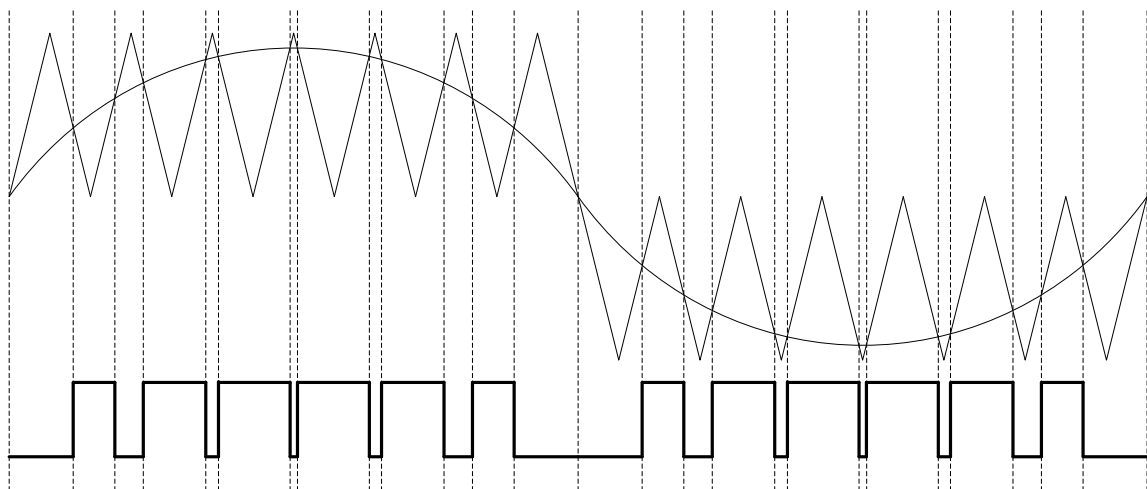


图 15-4 单极性 SPWM

配置 FOC_CR1 寄存器的 SPWMSEL=0，选择单极性 SPWM。

15.1.5.2 双极性 SPWM

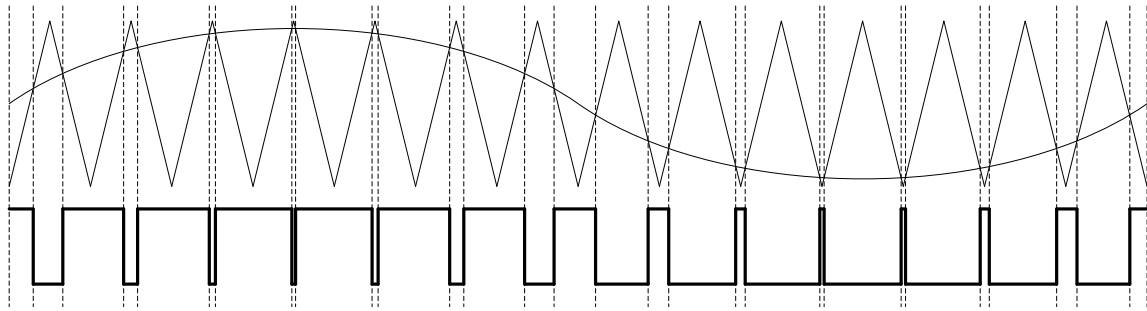


图 15-5 双极性 SPWM

配置 FOC_CR1 寄存器的 SPWMSEL=1，选择双极性 SPWM。

15.1.6 电流电压采样

SPWM 模块需要采集电机的母线电压和相电流。当 SPWM 模块工作之前，需要使能 ADC（配置 ADC_STA 寄存器的 ADCEN=1）和运放，并配置相关设置寄存器，但是不需要配置 ADC 通道和扫描方式。在单相电机应用场合下可使用通道 0（对应寄存器 FOC_IA）或通道 1（对应寄存器 FOC_IB）采集母线电流。

15.1.6.1 电流采样基准

因为相电流存在正负，所以 ADC 采样前需要将输入电流提高量程的一半，因此在运算的时候需要减去基准值，默认是 0x4000，但是因为 ADC 基准的偏差和硬件板的偏差会导致默认值与实际值存在偏差，因此用户可以对基准值进行校准。校准方法如下：在 SPWM 模块不工作，没有输出的时候对相应的通道进行多次采样，求平均后写进基准寄存器 FOC_CSO。假设 ADC 的电压范围 0~5V，基准为 2.5V，则 $FOC_CSO = 2.5/5V * 32768 = 16384(0x4000)$ 。

- 1、当 FOC_CHC[CSOC]=01 时，写 FOC_CSO 是修改 IA 的基准；
- 2、当 FOC_CHC[CSOC]=10 时，写 FOC_CSO 是修改 IB 的基准。

15.1.7 角度模式

角度模块可设置爬坡模式和强拉模式。

15.1.7.1 爬坡强制角度

爬坡强制角度由角度 THETA，速度 RTHESTEP，加速度 RTHEACC，爬坡计数器 RTHECNT 组成。爬坡公式为：

速度 RTHESTEP(32bit) = 速度 RTHESTEP(32bit) + 加速度 RTHEACC(32bit,高 16bit 恒为 0,低 16bit 可配);

角度 THETA(16bit) = 角度 THETA(16bit) + 速度 RTHESTEP(高 16bit)

爬坡强制角度的优先级最高，配置 FOC_CR1 寄存器的 RFAE = 1，使能爬坡功能。爬坡模块每个运算周期进行一次爬坡运算，爬坡计数器加一，当计数值达到 RTHECNT，RFAE 硬件清零，

爬坡结束。爬坡结束后，进入强拉模式。

15.1.7.2 强拉角度

强拉角度由角度 THETA，速度 RTHESTEP 组成。公式为：

$$\text{角度 THETA(16bit)} = \text{角度 THETA(16bit)} + \text{速度 RTHESTEP(高 16bit)}$$

强拉角度分两种情况：

1、 FOC_CR1 寄存器的 RFAE = 1， FOC_CR1 寄存器的 ANGM = 0，即爬坡功能后切换强拉模式，此时的速度 RTHESTEP 为爬坡结束当时的累加的速度。此模式可实现无角度反馈匀速强拉功能。

2、 FOC_CR1 寄存器的 RFAE = 0, FOC_CR1 寄存器的 ANGM = 0, 即不经过爬坡模块，角度直接来自强拉角度，此时的速度 RTHESTEP 为软件写寄存器的初始速度。当速度 RTHESTEP = 0，可实现预定位功能；当速度 RTHESTEP != 0，可实现有位置反馈电机控制（控制原理：位置信号到来，MCU 算出当前角度和速度，写进 THETA 和 RTHESTEP 来进行修正）。

15.1.8 电机实时参数

SPWM 模块在运算的过程中，用户可以查看实时角度值 THETA，还可以查看电机的其他实时参数，用户可以根据参数判定电机的实时状态。SPWM 模块提供以下实时参数：

- 1、 角度值 THETA
- 2、 D 轴电压 UD， Q 轴电压 UQ
- 3、 D 轴电流 ID， Q 轴电流 IQ
- 4、 IPARK 模块坐标转换的 ALPHA 轴电压 VALP， BETA 轴电压 VBET
- 5、 母线电压 UDCFLT
- 6、 电流 IALPHA, IBETA

15.2 SPWM 寄存器

15.2.1 FOC_CR1 (0x40A0)

表 15-1 FOC_CR1 (0x40A0)

位	7	6	5	4	3	2	1	0
名称	OVM DL	EFAE	RFAE	ANGM	CSM		SPWMSEL	SVPWMEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	OVM DL	I ALPHA 反相使能 0: 不使能 1: 使能
[6]	EFAE	I BETA 反相使能 0: 不使能

		1: 使能
[5]	RFAE	Ramp Force angle enable (强制爬坡角度使能) 使能后, 角度由爬坡模块强制给出, 爬坡结束后根据 ANGM 位自动切换到估算器模式或强拉模式, 同时 RFAE 硬件清零 0: 禁止 1: 使能
[4]	ANGM	SPWM 模式下, 此位必须为 0
[3:2]	CSM	SPWM 模式下, 此位必须为 01
[1]	SPWMSEL	SPWM 模式下的极性选择 0: 单极性 1: 双极性
[0]	SVPWMEN	SVPWM/SPWM 模式选择 1: SVPWM 0: SPWM

15.2.2 FOC_CR2 (0x40A1)

表 15-2 FOC_CR2 (0x40A1)

位	7	6	5	4	3	2	1	0
名称	ESEL	RSV	F5SEG	DSS	CSOC		UQD	UDD
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	ESEL	IALPHA/IBETA 自动反相使能 使能后当 IALPHA/IBETA 为负值, 自动反相 0: 不使能 1: 使能
[6]	RSV	保留
[5]	F5SEG	SPWM 模式下, 此位无效
[4]	DSS	电流采样模式 0: 顺序采样模式: 一个载波周期采样两相电流 1: 交替采样模式: 每个载波周期交替采样两相电流, 且每个载波周期运算一次
[3:2]	CSOC	Current sample offset calibrate (电流采样偏置校准) 配置该位, 对 FOC_CSO 写校准值。SPWM 模式时, 配置为 01 对 IALPHA 校准, 配置为 10 对 IBETA 校准; 00,11: 无效 01: IALPHA 10: IBETA
[1]	UQD	Q 轴 PI 控制器禁止, 禁止时, FOC_UQ 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止
[0]	UDD	D 轴 PI 控制器禁止, 禁止时, FOC_UD 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止

15.2.3 FOC_TRGDLY (0x40A5)

表 15-3 FOC_TRGDLY (0x40A5)

位	7	6	5	4	3	2	1	0
名称	FOC_TRGDLY							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_TRGDLY	SPWM 采样模式：电流采集时机 TRGDLY[7]设置采集时机在计数器的下降区间或者上升区间： TRGDLY[7]=0：上升区间；TRGDLY[7]=1：下降区间 范围（0,DRV_ARR[6:0]）
假设 MCU 时钟为 24MHz(41.67ns)，TRGDLY = 0x85，则当 DRV 计数器向下计数，在下溢事件前 $41.67 \times 5 = 0.208\mu s$ 进行采样；TRGDLY = 0x05，则当 DRV 计数器向上计数，在下溢事件后 $41.67 \times 5 = 0.208\mu s$ 进行采样；		

15.2.4 FOC_CSO (0x40A6, 0x40A7)

表 15-4 FOC_CSOH (0x40A6)

位	7	6	5	4	3	2	1	0
名称	FOC_CSO[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0

表 15-5 FOC_CSOL (0x40A7)

位	7	6	5	4	3	2	1	0
名称	FOC_CSO[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_CSO	电流采样基准 配置 FOC_CR1 寄存器的 CSOC，对 FOC_CSO 写校准值，可校准 IALPHA, IBETA 基准。 取值范围（0,32767），MSB 恒为 0
假设 ADC 的电压范围 0~5V，基准为 2.5V 则 $FOC_CSO = 2.5/5V \times 32768 = 16384(0x4000)$		

15.2.5 FOC__RTHESTEP (0x40A8, 0x40A9)

表 15-6 FOC__RTHESTEPH (0x40A8)

位	7	6	5	4	3	2	1	0
名称	FOC__RTHESTEP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-7 FOC__RTHESTEPL (0x40A9)

位	7	6	5	4	3	2	1	0
名称	FOC__RTHESTEP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__RTHESTEP	爬坡的速度；格式与 FOC__THETA 一致 软件写：初始速度 软件读：当前速度

		取值范围 (-32768,32767) 注: FOC_RTHESTEP 内部为 32bit, 最高位为符号位, 高 16 位可配
RTHESTEP(32bit)= RTHESTEP(32bit) + RTHEACC(32bit,高 16bit 恒为 0,低 16bit 可配); THETA(16bit) = THETA(16bit) + RTHESTEP(高 16bit)		

15.2.6 FOC_RTHEACC (0x40AA, 0x40AB)

表 15-8 FOC_RTHEACCH (0x40AA)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHEACC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-9 FOC_RTHEACCL (0x40AB)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHEACC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_RTHEACC	爬坡模块的加速度; 格式与 FOC_THETA 一致 取值范围 (-32768,32767) 注: FOC_RTHEACC 内部为 32bit, 最高位为符号位, 低 16 位可配
RTHESTEP(32bit)= RTHESTEP(32bit) + RTHEACC(32bit,高 16bit 恒为 0,低 16bit 可配); THETA(16bit) = THETA(16bit) + RTHESTEP(高 16bit)		

15.2.7 FOC_RTHECNT (0x40AC)

表 15-10 FOC_RTHECNT (0x40AC)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHECNT							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_RTHECNT	爬坡次数= RTHECNT*256 爬坡功能使能后 (FOC_CR1 寄存器的 RFAE=1), 每个运算周期进行一次爬坡运算, 当爬坡次数达到 RTHECNT*256 后, 爬坡结束

15.2.8 FOC_DMAX (0x40B0, 0x40B1)

表 15-11 FOC_DMAXH (0x40B0)

位	7	6	5	4	3	2	1	0
名称	FOC_DMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-12 FOC_DMAXL (0x40B1)

位	7	6	5	4	3	2	1	0
名称	FOC_DMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

字段	名称	描述
[15:0]	FOC_DMAX	D 轴的 PI 控制器的输出 UD 的上限值 取值范围 (-32768,32767)

15.2.9 FOC_DMIN (0x40B2, 0x40B3)

表 15-13 FOC_DMINH (0x40B2)

位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-14 FOC_DMINL (0x40B3)

位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DMIN	D 轴的 PI 控制器的输出 UD 的下限值 取值范围 (-32768,32767)

15.2.10 FOC_QMAX (0x40B4, 0x40B5)

表 15-15 FOC_QMAXH (0x40B4)

位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-16 FOC_QMAXL (0x40B5)

位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_QMAX	Q 轴的 PI 控制器的输出 UQ 的上限值 取值范围 (-32768,32767)

15.2.11 FOC_QMIN (0x40B6, 0x40B7)

表 15-17 FOC_QMINH (0x40B6)

位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-18 FOC_QMINL (0x40B7)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	FOC_QMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_QMIN	Q 轴的 PI 控制器的输出 UQ 的下限值 取值范围 (-32768,32767)

15.2.12 FOC_UD (0x40B8, 0x40B9)

表 15-19 FOC_UDH (0x40B8)

位	7	6	5	4	3	2	1	0
名称	FOC_UD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-20 FOC_UDL (0x40B9)

位	7	6	5	4	3	2	1	0
名称	FOC_UD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UD	D 轴电压 通过 D 轴的 PI 控制器算出电压 取值范围 (-32768,32767)

15.2.13 FOC_UQ (0x40BA, 0x40BB)

表 15-21 FOC_UQH (0x40BA)

位	7	6	5	4	3	2	1	0
名称	FOC_UQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-22 FOC_UQL (0x40BB)

位	7	6	5	4	3	2	1	0
名称	FOC_UQ[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UQ	Q 轴电压 通过 Q 轴的 PI 控制器算出电压 取值范围 (-32768,32767)

15.2.14 FOC_ID (0x40BC, 0x40BD)

表 15-23 FOC_IDH (0x40BC)

位	7	6	5	4	3	2	1	0
名称	FOC_ID[15:8]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-24 FOC_IDL (0x40BD)

位	7	6	5	4	3	2	1	0
名称	FOC_ID[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_ID	PARK 变换算出的 ID 取值范围 (-32768,32767)

15.2.15 FOC_IQ (0x40BE, 0x40BF)

表 15-25 FOC_IQH (0x40BE)

位	7	6	5	4	3	2	1	0
名称	FOC_IQ[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-26 FOC_IQL (0x40BF)

位	7	6	5	4	3	2	1	0
名称	FOC_IQ[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IQ	PARK 变换算出的 IQ 取值范围 (-32768,32767)

15.2.16 FOC_IBET (0x40C0, 0x40C1)

表 15-27 FOC_IBETH (0x40C0)

位	7	6	5	4	3	2	1	0
名称	FOC_IBET [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-28 FOC_IBETL (0x40C1)

位	7	6	5	4	3	2	1	0
名称	FOC_IBET [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IBET	处理后的电流 IBETA 取值范围 (-32768,32767)

15.2.17 FOC__VBET (0x40C2, 0x40C3)

表 15-29 FOC__VBETH (0x40C2)

位	7	6	5	4	3	2	1	0
名称	FOC__VBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-30 FOC__VBETL (0x40C3)

位	7	6	5	4	3	2	1	0
名称	FOC__VBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__VBET	IPARK 变换算出的 VBETA (只读) 取值范围 (-32768,32767)

15.2.18 FOC__VALP (0x40C4, 0x40C5)

表 15-31 FOC__VALPH (0x40C4)

位	7	6	5	4	3	2	1	0
名称	FOC__VALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-32 FOC__VALPL (0x40C5)

位	7	6	5	4	3	2	1	0
名称	FOC__VALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__VALP	IPARK 变换算出的 VALPHA (只读) 取值范围 (-32768,32767)

15.2.19 FOC__UDCPS (0x40C2, 0x40C3)

表 15-33 FOC__UDCPSH (0x40C2)

位	7	6	5	4	3	2	1	0
名称	FOC__UDCPS [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 15-34 FOC__UDCPSL (0x40C3)

位	7	6	5	4	3	2	1	0
名称	FOC__UDCPS [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
----	----	----

[15:0]	FOC_UDCPS	D 轴的电压补偿值（只写） D 轴 PI 计算的结果 FOC_UD 与 FOC_UDCPS 相加后送到下一模块 取值范围（-32768,32767）
--------	-----------	--

15.2.20 FOC_UQCP5 (0x40C4, 0x40C5)

表 15-35 FOC_UQCP5H (0x40C4)

位	7	6	5	4	3	2	1	0
名称	FOC_UQCP5 [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 15-36 FOC_UQCP5L (0x40C5)

位	7	6	5	4	3	2	1	0
名称	FOC_UQCP5 [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UQCP5	Q 轴的电压补偿值（只写） Q 轴 PI 计算的结果 FOC_UQ 与 FOC_UQCP5 相加后送到下一模块 取值范围（-32768,32767）

15.2.21 FOC_IB (0x40C8, 0x40C9)

表 15-37 FOC_IBH (0x40C8)

位	7	6	5	4	3	2	1	0
名称	FOC_IB[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-38 FOC_IBL (0x40C9)

位	7	6	5	4	3	2	1	0
名称	FOC_IB[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IB	电流 IBETA 取值范围（-32768,32767）

15.2.22 FOC_IA (0x40CA, 0x40CB)

表 15-39 FOC_IAH (0x40CA)

位	7	6	5	4	3	2	1	0
名称	FOC_IA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-40 FOC_IAL (0x40CB)

位	7	6	5	4	3	2	1	0
名称	FOC_IA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__IA	电流 IALPHA 取值范围 (-32768,32767)

15.2.23 FOC__THETA (0x40CC, 0x40CD)

表 15-41 FOC__THETAH (0x40CC)

位	7	6	5	4	3	2	1	0
名称	FOC__THETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-42 FOC__THETAL (0x40CD)

位	7	6	5	4	3	2	1	0
名称	FOC__THETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__THETA	角度 软件写：强拉角度； 软件读：当前 SPWM 工作的角度； 取值范围 (-32768,32767)
THETA 的范围 (-32768,32767) 对应 (-180°,180°) 假设 THETA = 8192, 对应为 $8192/32768*180° = 45°$		

15.2.24 FOC__IAMAX (0x40DA, 0x40DB)

表 15-43 FOC__IAMAXH (0x40DA)

位	7	6	5	4	3	2	1	0
名称	FOC__IAMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-44 FOC__IAMAXL (0x40DB)

位	7	6	5	4	3	2	1	0
名称	FOC__IAMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__IAMAX	A 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2 的 ICLR 为 1，电流最大值清零。 取值范围 (-32768,32767)

15.2.25 FOC__IBMAX (0x40DC, 0x40DD)

表 15-45 FOC__IBMAXH (0x40DC)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	FOC_IBMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-46 FOC_IBMAXL (0x40DD)

位	7	6	5	4	3	2	1	0
名称	FOC_IBMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IBMAX	B 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2 的 ICLR 为 1，电流最大值清零。 取值范围 (-32768,32767)

15.2.26 FOC_IDREF (0x4090, 0x4091) BLDC 共用

表 15-47 FOC_IDREFH (0x4090)

位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-48 FOC_IDREFL (0x4091)

位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IDREF	用户给定的电流 ID 参考值 取值范围 (-32768,32767)

15.2.27 FOC_IQREF (0x4092, 0x4093) BLDC 共用

表 15-49 FOC_IQREFH (0x4092)

位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-50 FOC_IQREFL (0x4093)

位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
----	----	----

[15:0]	FOC_IQREF	用户给定的电流 IQ 参考值 取值范围 (-32768,32767)
--------	-----------	---------------------------------------

15.2.28 FOC_DQKP (0x4094, 0x4095) BLDC 共用

表 15-51 FOC_DQKPH (0x4094)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-52 FOC_DQKPL (0x4095)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DQKP	DQ 轴的 PI 控制器的 KP 系数 取值范围 (0,32767), MSB 恒为 0, Q12 格式

15.2.29 FOC_DQKI (0x4096, 0x4097) BLDC 共用

表 15-53 FOC_DQKIH (0x4096)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-54 FOC_DQKIL (0x4097)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DQKI	DQ 轴的 PI 控制器的 KI 系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

15.2.30 FOC__UDCFLT (0x4098, 0x4099)

表 15-55 FOC__UDCFLTH (0x4098)

位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-56 FOC__UDCFLTL (0x4099)

位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__UDCFLT	滤波过后的母线电压 SPWM 模块对母线电压采样，滤波后供软件使用，，可以选择 ADC 通道 2（母线电压外部电阻分压）或者通道 14（VCC 内部电阻分压） 取值范围（0,32767）
假设母线电压 1/6 分压送进 ADC ， ADC 的电压范围 0~5V，即母线电压的有效范围为 0~30V， FOC__UDCFLT 为 19661（0x4CCD），则母线电压 = $19661/32768*5*6 = 18V$		

16 TIM1

16.1 Timer1 操作说明

Timer1 包含一个 16 位向上计数的基本定时器和一个 16 位向上计数的重载定时器，两个定时器的计数源均为内部时钟。Timer1 主要用于 BLDC 的方波自动控制或 HALL 信号的处理。Timer1 具有如下特性：

1. 16 位向上计数的基本定时器用于记录基本定时器两次位置检测或者写入时序之间的时间，即用于 60 度换相时间的计数
2. 16 位向上计数的重载定时器用于计时：位置检测到重载定时器上溢的时间，即用于续流屏蔽时间和 zcp 到换相时间的计数
3. 3-bit 可编程分频器对两个定时器的计数时钟进行分频
4. 输入滤波和采样
5. 位置检测模块根据输入信号产生位置检测信号
6. 写入时序模块更新输出状态寄存器
7. 7 组状态寄存器控制比较器和输出
8. 中断事件产生
 - a) 基本定时器的上溢中断
 - b) 重载定时器的上溢中断
 - c) 写入时序中断
 - d) 位置检测中断
 - e) 屏蔽续流结束中断

Timer1 内部结构如图 16-1 所示。

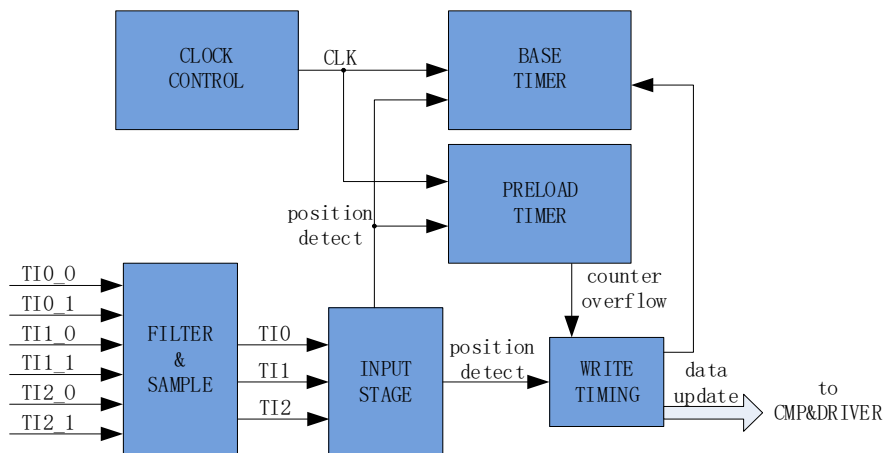


图 16-1 Timer1 内部结构

16.1.1 Timer 计数单元

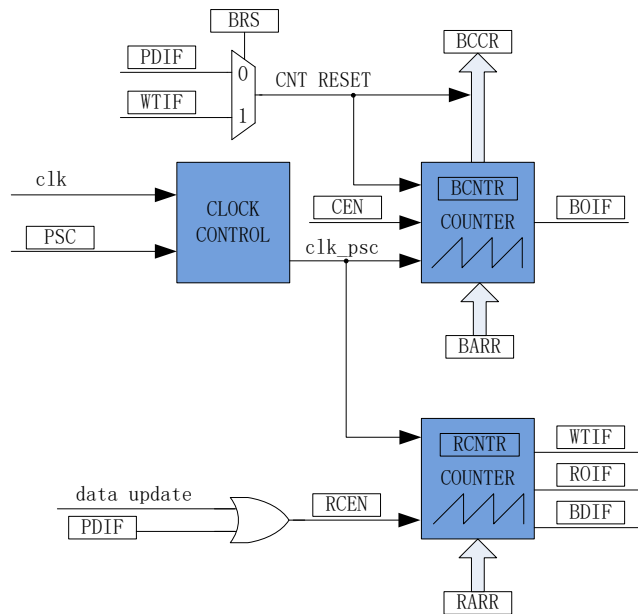


图 16-2 时基单元

Timer1 包含一个分频器，一个 16 位向上计数的基本定时器，一个 16 位向上计数的重载定时器。

16.1.1.1 Timer clock 控制器

Timer clock 控制器用于产生基本定时器和重载定时器的计数时钟源，由预分频器对计数时钟进行分频。预分频器基于一个由 3 位寄存器 PSC 控制的 8 位计数器，可选择 8 种分频系数，时钟源为内部时钟。由于这个控制寄存器没有缓冲器，分频系数改变会立刻更新，所以应该在基本定时器和重载定时器都不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / PSC$$

假设 MCU 时钟为 24MHz(41.67ns)

表 16-1 寄存器 PSC 不同值对应的时钟频率

PSC	系数(16进制)	CLK(Hz)	PSC	系数(16进制)	CLK(Hz)
000	0x1	24M	100	0x10	1.5M
001	0x2	12M	101	0x20	750K
010	0x4	6M	110	0x40	375K
011	0x8	3M	111	0x80	187.5K

16.1.1.2 基本定时器

基本定时器包含一个 16 位向上计数的计数器，当计数值 TIM1_BCNT 等于 TIM1_BARR，产生上溢事件，基本定时器上溢中断标记 BOIF 置一，但 TIM1_BCNT 接着计数，而不是清零重新开始计数。TIM1_CR2 寄存器的 BRS 选择计数器的复位源来自位置检测事件还是写入时序事件，当事件复位信号产生，当前的计数值 TIM1_BCNT 存进 TIM1_BCCR 寄存器，同时 TIM1_BCNT 清零重新开始计数。

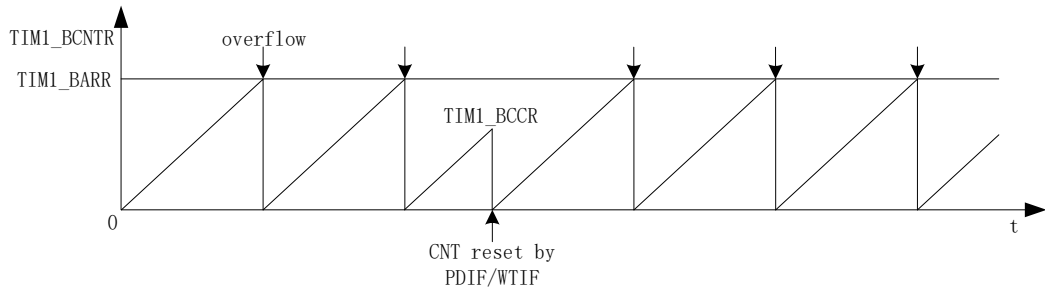


图 16-3 基本定时器计数波形图

TIM1_BARR 寄存器的值是立刻作用于计数器，所以应该在基本定时器停止工作的时候更新寄存器。只有当计数值 TIM1_BCNTN 等于 TIM1_BARR，才会产生上溢事件，假如 TIM1_BCNTN 大于 TIM1_BARR，TIM1_BCNTN 会计数到 0xFFFF 后再从 0 开始计数，因此，在寄存器复初始值时要注意 TIM1_BCNTN 不能大于 TIM1_BARR。

16.1.1.3 重载定时器

重载定时器包含一个 16 位向上计数的计数器，当计数值 TIM1_RCNTN 计数到 TIM1_RARR，产生上溢事件，重载定时器上溢中断标记 ROIF 置一，同时 RCEN 清零，TIM1_RCNTN 清零等待 RCEN 置一后重新开始计数。

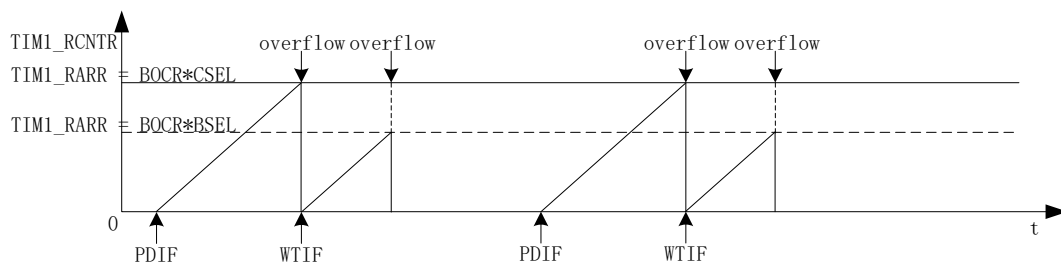


图 16-4 重载定时器计数波形图

硬件的位置检测时间和写入时序事件可自动使能 T1RCEN，当重载定时器产生上溢事件后，T1RCEN 硬件清零。

16.1.2 输入滤波和采样

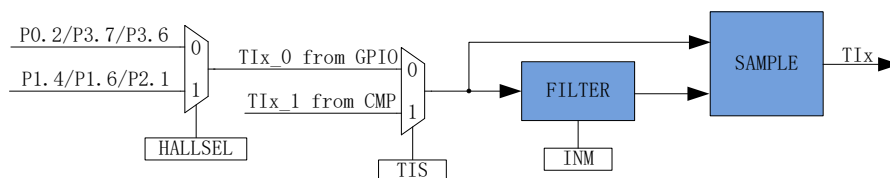


图 16-5 输入信号滤波和采样原理图

TIM1_CR2 寄存器的 TIS 选择输入源来自比较器还是 GPIO，其中 CMP_CR1 寄存器的 HALLSEL 选择 GPIO 来源于 (P1.4/P1.6/P2.1) 还是 (P0.2/P3.7/P3.6)，输入设置 TIM1_CR3 寄存器的 INM 可选择是否进行噪声滤波，然后设置 CMP_CR3 寄存器的 SAMSEL 选择是否采样。

16.1.2.1 滤波

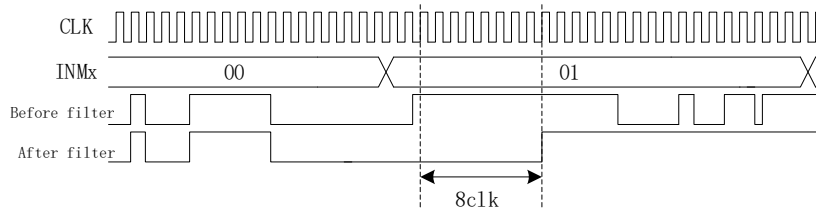


图 16-6 滤波模块时序图

滤波电路根据 TIM1_CR3 寄存器的 T1INM 与 CMP_CR4 寄存器的 FAEN 可选择滤除脉宽为 8/16/24/32/64/96 时钟周期的输入噪声。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 8~9/16~17/24~25/ 32~33/64~65/96~97 时钟周期。

16.1.2.2 采样

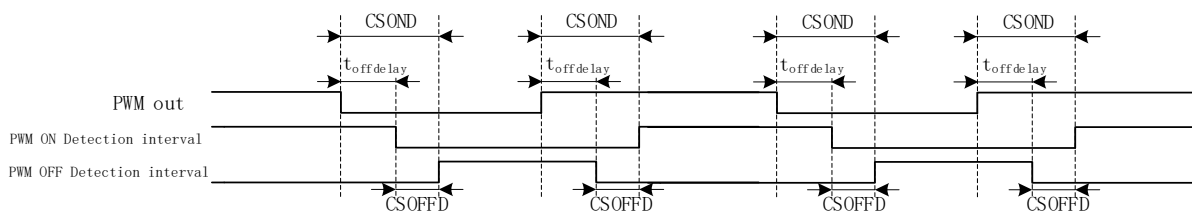


图 16-7 采样区间图

在 BLDC 的方波控制模式下，TI2/TI1/TI0 输入来源于比较器，由于比较器的输出有可能受到外围驱动电路 MOS 开关的干扰，从而带有 PWM 信号的干扰噪声。设置 CMP_CR3 寄存器的 SAMSEL 可选择采样模式，设置 CMP_SAMR 寄存器的 CSOFFD 和 CSOND 与 CMP_CR4 寄存器的 FAEN 调节采样区间。

PWM 输出反映到比较器的干扰相对于 PWM 的跳变沿存在延迟，主要受以下因素影响：驱动电阻的大小，mos 的开关速度，比较的输入延迟和迟滞设置。设置 CSOFFD 屏蔽比较器干扰阶段， $toffdelay = CSOND - CSOFFD$ 是对比较器 CMP0, CMP1, CMP2 延迟关闭采样的时间。

例：PWM 输出到比较器的延迟为 2us，干扰宽度为 1us，则可设置

$$CSOFFD > 1us = 1000ns / 41.67ns / 8 = 3$$

$$CSOND > (2+1)us = 3000ns / 41.67ns / 8 = 9$$

测量 PWM 输出到比较器的延迟方法：设置 CMP_CR3 寄存器的 SAMSEL=00 禁止比较器采样功能，设置 CMP_CR3 寄存器的 CMPSEL 输出对应比较器的比较值，使能 PWM 输出和比较器，手动转到电机使比较器值翻转，测量 PWM 输出和比较器的输出之间延迟。

测量干扰宽度的方法：以上的方法，测量比较器输出的干扰电平宽度。

16.1.3 位置检测事件

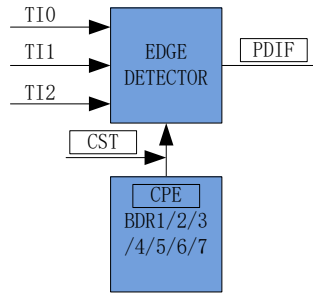


图 16-8 位置检测原理框图

位置检测事件根据 TIM1_DBR1/2/3/4/5/6/7 寄存器的 CPE 决定输入的有效沿，当输入（TI2/TI1/TI0）的有效沿到来，位置检测事件产生。其中根据 TIM1_CR4 寄存器的 CST 的状态决定对应的 TIM1_DBR1/2/3/4/5/6/7 寄存器的 CPE 生效。

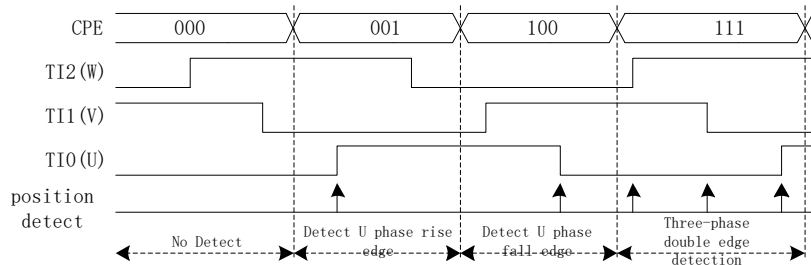


图 16-9 位置检测时序图

TIM1_DBR1/2/3/4/5/6/7 寄存器的 CPE 决定输入的有效沿如下。

CPE	描述	CPE	描述
000	0	100	检测 U 相下降沿，U 相对应比较器使能
001	检测 U 相上升沿，U 相对应比较器使能	101	检测 W 相上升沿，W 相对应比较器使能
010	检测 W 相下降沿，W 相对应比较器使能	110	检测 V 相下降沿，V 相对应比较器使能
011	检测 V 相上升沿，V 相对应比较器使能	111	检测三相双沿，三相对应比较器使能

16.1.4 写入时序事件

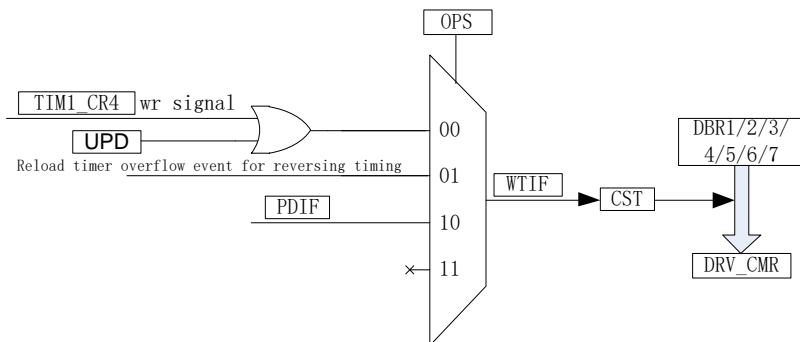


图 16-10 写入时序框图

写入时序事件根据 TIM1_CR0 寄存器的 OPS 决定事件产生来源，写入时序事件产生后，写入时序中断标记 WTIF 置一，同时如果 TIM1_CR4 寄存器的 CST 在 001~110，CST 会自动加一，对应的 TIM1_DBR1/2/3/4/5/6/7 寄存器的值会更新到 DRV_CMR。

16.1.5 Timer1 中断

Timer 有 5 个中断请求源:

1. 基本定时器的上溢中断
2. 重载定时器的上溢中断
3. 写入时序中断
4. 位置检测中断
5. 屏蔽续流结束中断

配置 TIM1_IER 对应的中断使能位可以使能对应的中断请求。

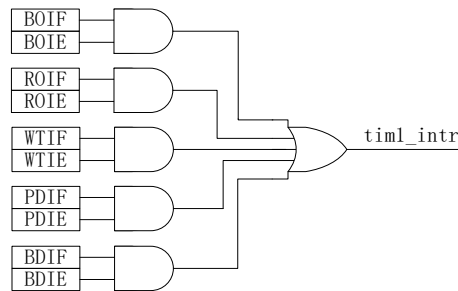


图 16-11 TIMER1 中断源

16.2 BLDC 方波应用

针对 BLDC 方波应用, Timer1 配合比较器和 DRIVER 模块具有如下功能:

1. 自动记录 60 度换相基准时间, 基准时间可滤波
2. 当检测不到位置信号, 可自动强制换相
3. 自动屏蔽续流, 即在续流时间内, 比较器不工作
4. 自动记录从检测位置信号到换相的时间, 且自动换相
5. 接管 CMP_CR2 寄存器的 CMP0_SEL, 自动控制比较器 0
6. 可设置比较器信号在 PWM ON/OFF 采样, 信号可选择滤波
7. 接管 DRV_CMR 寄存器, 自动控制 3 相 6 路 PWM 输出

16.2.1 BLDC 的六步换相

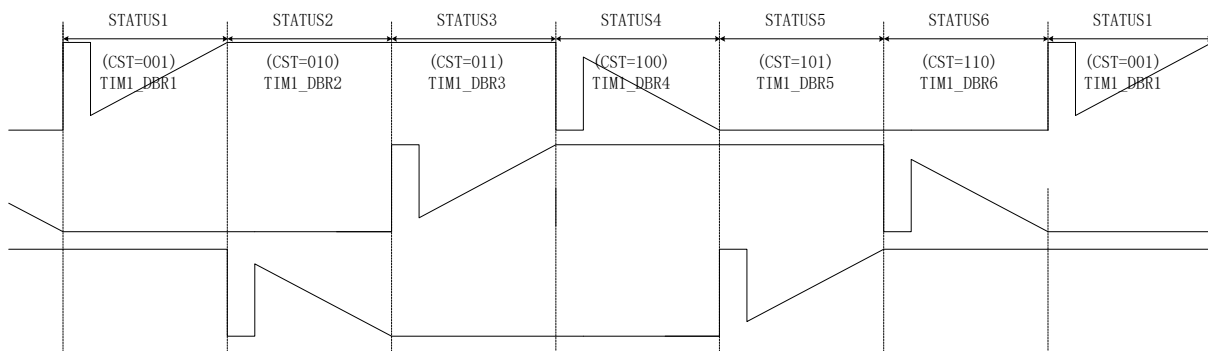


图 16-12 BLDC 的六步换相图

TIM1_CR4 寄存器的 CST 是换相状态机, 其中状态 0 用于输出关闭; 状态 7 用于自定义, 如

实现刹车，预充电，预定位，启动等功能；状态 1~6 用于六步自动换相，当换相后，状态会自动加一。

状态 1~7 对应 TIM1_DBR1~7 寄存器，当写入时序事件发生，当前状态对应的 TIM1_DBRx 会自动更新到 DRV_CMCR 寄存器和 CMP_CR2 寄存器的 CMP0_SEL。

16.2.2 BLDC 的工作原理

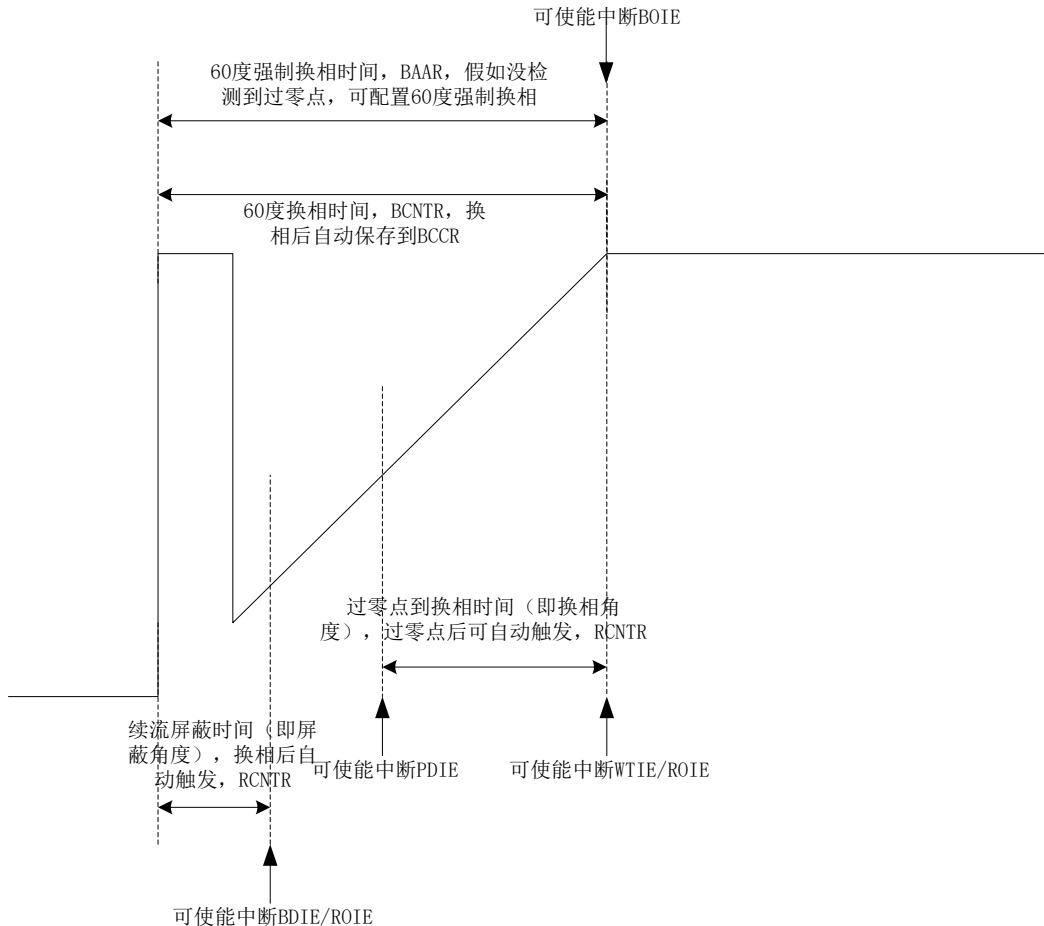


图 16-13 BLDC 的工作原理

16.2.2.1 60 度基准

TIM1_BCCR 寄存器为上一次的 60 度，设置 TIM1_CR2 寄存器的 BRS=0 为两次换相之间的时间为 60 度，设置 BRS=1 为两次检测到过零点之间的时间为 60 度。

TIM1_BCOR 寄存器为滤波后的 60 度，即 60 度基准。设置 TIM1_CR0 寄存器的 CFLT 可选择前 1/2/4/8 个 TIM1_BCCR 平均后得到 TIM1_BCOR。

BLDC 通过 60 度基准 TIM1_BCOR 来计算续流屏蔽角度、过零点 zcp 到换相的角度和强制换相角度。

16.2.2.2 60 度强制换相

电机在平稳转动的时候，一般在换相之后的 30 度左右即可检测到过零点，假如在换相之后 60

度之内都没有检测到过零点，一般需要强制换相。设置 TIM1_CR0 寄存器的 FORC=1 使能 60 度强制换相功能，当在换相之后 60 度之内都没有检测到过零点，硬件强制换相，同时基本定时器上溢中断标记 BOIF 置一（注：FORC=1，在换相之后 60 度之内检测到过零点，当 TIM1_BCNT>TIM1_BARR，BOIF 不会置一）。设置 TIM1_CR0 寄存器的 FORC=0，当 TIM1_BCNT>TIM1_BARR，中断标记 BOIF 置一，软件可通过判断基本定时器上溢中断标记 BOIF 和位置检测中断标记 PDIF 进行手动换相。

16.2.2.3 续流屏蔽

在换相之后，由于原来的导通相变为悬空相，此时该相的电感能量需要经过续流二极管释放到电源或者地，在续流过程中，比较器会受到影响，所以需要屏蔽续流时间内的比较器信号，以免续流产生的错误信号引起错误换相。续流屏蔽结束，产生屏蔽续流结束中断标记 BDIF。

续流屏蔽时间通过 TIM1_CR1 寄存器的 BSEL 设置，公式：屏蔽角度=BSEL/128*60

16.2.2.4 zcp 到换相的角度

在换相之后检测到 zcp(即位置检测事件)，硬件开始根据软件设置 zcp 到换相的时间进行计时，当计时结束，硬件自动换相，产生写入时序中断标记 WTIF。

zcp 到换相的时间通过 TIM1_CR2 寄存器的 CSEL 设置，公式：换相角度=CSEL/128*60

16.2.2.5 逐波限流

参考逐波限流。

16.3 Timer1 寄存器

16.3.1 TIM1_CR0 (0x4068)

表 16-2 TIM1_CR0 (0x4068)

位	7	6	5	4	3	2	1	0
名称	T1RWEN	T1CFLT		T1FORC	T1OPS		T1BCEN	T1RCEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1RWEN	在操作TIM1_CR0时，T1RWEN必须与T1RCEN同时操作，T1RCEN才能使能和禁止，使能T1RCEN需对TIM1_CR0写0x81，禁止T1RCEN需写0x80。 该位读只能读到0
[6:5]	T1CFLT	换相滤波选择 X个换相时间平均后作为60度的基准 00: 1个换相时间 01: 2个换相时间平均 10: 4个换相时间平均 11: 8个换相时间平均
[4]	T1FORC	60度强制自动换相使能 注：在已经检测到过零点后，即使使能了该位，60度不会强制换相

		0: 不使能 1: 使能
[3:2]	T1OPS	数据传输方式选择 这些位用于选择TIM1_DBRx寄存器写入DRV_CMR寄存器的传输方式 00: 软件对UPD写一或者写TIM1_CR4触发数据传输(T1POP使能, DRV的上溢事件可触发数据传输) 01: 16位重载定时器用于换相时间计时的上溢触发数据传输 10: 位置检测输入触发数据传输 11: RSV
[1]	T1BCEN	基本定时器的计数器使能 0: 禁止计数器 1: 使能计数器
[0]	T1RCEN	重载定时器的计数器使能 软件必须写T1RWEN为1才能操作T1RCEN, 使能T1RCEN需对TIM1_CR0写0x81, 禁止T1RCEN需写0x80。硬件的位置检测时间和写入时序事件可自动使能T1RCEN, 当重载定时器产生上溢事件后, T1RCEN硬件清零。 手动模式MAME使能后, T1RCEN的硬件自动使能和禁止功能无效。 0: 禁止计数器 1: 使能计数器

16.3.2 TIM1_CR1 (0x4069)

表 16-3 TIM1_CR1 (0x4069)

位	7	6	5	4	3	2	1	0
名称	T1BAPE	BSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1BAPE	TIM1__BARR自动装载使能 使能后, 当基本定时器因为位置检测事件或者写入时序事件复位时, 将60度基准值存至TIM1__BARR寄存器。(用于检测不到zcp时强制60度换相) BARR的自动装载功能不受手动模式MAME影响 0: 不使能 1: 使能
[6:0]	BSEL	屏蔽续流角度选择 换相后屏蔽续流的角度(时间), 在屏蔽续流的这段时间里, 不检测输入沿 公式: 屏蔽角度=BSEL/128*60 手动模式下, 屏蔽续流角度的功能无效

16.3.3 TIM1_CR2 (0x406A)

表 16-4 TIM1_CR2 (0x406A)

位	7	6	5	4	3	2	1	0
名称	T1BRS	CSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
----	----	----

[7]	T1BRS	基本定时器复位源选择 手动模式MAME使能后，此功能无效，基本定时器BCNTR只能通过BCNTR上溢事件清零。 0：写入时序复位和60度强制自动换相复位 1：位置检测复位
[6:0]	CSEL	换相角度选择 位置检测输入触发后，延迟CSEL对应的度后换相 公式：换相角度=CSEL/128*60

16.3.4 TIM1_CR3 (0x406B)

表 16-5 TIM1_CR3 (0x406B)

位	7	6	5	4	3	2	1	0
名称	RSV	T1PSC			T1TIS		T1INM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	1	0	0

字段	名称	描述
[7]	RSV	保留
[6:4]	T1PSC	定时器时钟分频选择 这些位用于对MCU时钟进行N分频作为基本定时器和重载定时器的计数时钟，假设MCU时钟为24MHz(41.67ns) 000:0x1 (24MHz) 001:0x2 (12MHz) 010:0x4 (6MHz) 011:0x8 (3MHz) 100:0x10 (1.5MHz) 101:0x20 (750KHz) 110:0x40 (375KHz) 111:0x80 (187.5KHz)
[3:2]	T1TIS	输入源 (TI0/TI1/TI2) 选择 00: GPIO 作为输入，其中根据 CMP_CR1[7]选择 (P1.4/P1.6/P2.1) 还是 (P0.2/P3.7/P3.6) 01: 比较器 (CMP0/CMP1/CMP2) 的输出作为输入 1x: 保留
[1:0]	T1INM	输入TI0/TI1/TI2噪声脉宽选择，当噪声的脉宽小于设定值，噪声会被滤除，滤波时间同时根据CMP_CR4的FAEN是否乘4倍。假设MCU时钟为24MHz(41.67ns) FAEN=0时： 00: 不滤波 01: 8个时钟周期，8 x 41.67ns 10: 16个时钟周期，16 x 41.67ns 11: 24个时钟周期，24 x 41.67ns FAEN=1时： 00: 不滤波 01: 32个时钟周期，32 x 41.67ns 10: 64个时钟周期，64 x 41.67ns 11: 96个时钟周期，96 x 41.67ns

16.3.5 TIM1_CR4 (0x406C)

表 16-6 TIM1_CR4 (0x406C)

位	7	6	5	4	3	2	1	0
名称	RSV					T1CST		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述																				
[7:3]	RSV	保留																				
[2:0]	T1CST	<p>换相状态机 状态机在不同的状态会对应不同的CPE和CMR (TIM1_DBRx); 当CST在001~111状态, timer1会自动接管比较器0/1/2的使能, 根据对应状态的CPE决定比较器的开关 当CST在001~110状态, 会在写入时序事件触发时自动循环加一</p> <table border="1"> <thead> <tr> <th>CST</th> <th>TIM1_DBRx</th> <th>CST</th> <th>TIM1_DBRx</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>0</td> <td>100</td> <td>TIM1_DBR4</td> </tr> <tr> <td>001</td> <td>TIM1_DBR1</td> <td>101</td> <td>TIM1_DBR5</td> </tr> <tr> <td>010</td> <td>TIM1_DBR2</td> <td>110</td> <td>TIM1_DBR6</td> </tr> <tr> <td>011</td> <td>TIM1_DBR3</td> <td>111</td> <td>TIM1_DBR7</td> </tr> </tbody> </table>	CST	TIM1_DBRx	CST	TIM1_DBRx	000	0	100	TIM1_DBR4	001	TIM1_DBR1	101	TIM1_DBR5	010	TIM1_DBR2	110	TIM1_DBR6	011	TIM1_DBR3	111	TIM1_DBR7
CST	TIM1_DBRx	CST	TIM1_DBRx																			
000	0	100	TIM1_DBR4																			
001	TIM1_DBR1	101	TIM1_DBR5																			
010	TIM1_DBR2	110	TIM1_DBR6																			
011	TIM1_DBR3	111	TIM1_DBR7																			

16.3.6 TIM1_IER (0x406D)

表 16-7 TIM1_IER (0x406D)

位	7	6	5	4	3	2	1	0
名称	T1UPD	T1MAME	RSV	T1BOIE	T1ROIE	T1WTIE	T1PDIE	T1BDIE
类型	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1UPD	当OPS=00时, 软件对UPD写一触发数据传输。此位只写不可读, 写一后硬件自动清零。
[6]	T1MAME	<p>手动模式使能 使能后, 基本定时器和重载定时器作为独立的定时器。具体细节为: 基本定时器的BCNTR不再由T1BRS控制清零, 由BCNTR上溢事件清零; 重载定时器的使能RCEN不再自动使能和禁止, 只通过软件操作; 重载定时器的RCNTR的清零只由RCNTR上溢事件清零; 重载定时器的RARR不会自动更新, 只通过软件操作 0: 禁止手动模式, 即当前为硬件自动模式 1: 使能手动模式</p>
[5]	RSV	保留
[4]	T1BOIE	<p>基本定时器上溢中断使能 0: 禁止上溢中断 1: 使能上溢中断</p>
[3]	T1ROIE	<p>重载定时器上溢中断使能 0: 禁止重载定时器上溢中断 1: 使能重载定时器上溢中断</p>
[2]	T1WTIE	<p>写入时序中断使能 0: 禁止写入时序中断 1: 使能写入时序中断</p>
[1]	T1PDIE	<p>位置检测中断使能 0: 禁止位置检测中断 1: 使能位置检测中断</p>
[0]	T1BDIE	<p>屏蔽续流结束中断使能 0: 禁止比较中断 1: 使能比较中断</p>

16.3.7 TIM1_SR (0x406E)

表 16-8 TIM1_SR (0x406E)

位	7	6	5	4	3	2	1	0
名称	T1POP	RSV	RSV	T1BOIF	T1ROIF	T1WTIF	T1PDIF	T1BDIF
类型	RW	R	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1POP	DRV计数器上溢事件触发数据传输使能 此功能只在OPS=00b下生效, 当该位使能后, 根据DRV计数器上溢事件触发数据传输使能, 即一个载波周期换一次相 0: 不使能 1: 使能
[6]	RSV	保留
[5]	RSV	保留
[4]	T1BOIF	基本定时器上溢中断标记 当基本定时器向上计数, 当TIM1_CNTR寄存器的值与TIM1_ARR寄存器的值比较匹配时, 即发生上溢事件, TIM1_CNTR清零, 该位由硬件置1, 它由软件清0。 注: 如果要在中断中清除TIM1_BCNT, 那么可以在TIM1_CR2[T1BRS]=0时写UPD或者TIM1_CR4 0: 无事件发生; 1: 上溢事件发生。
[3]	T1ROIF	重载定时器上溢中断标记 当重载定时器向上计数, 当TIM1_RCNTR寄存器的值与TIM1_RARR寄存器的值比较匹配时, 即发生上溢事件, TIM1_RCNTR清零, 该位由硬件置1, 它由软件清0。 0: 无事件发生; 1: 上溢事件发生。
[2]	T1WTIF	写入时序中断标记 当TIM1_DBRH/TIM1_DBRL寄存器传输到TIM1_DRH/TIM1_DRL寄存器, 该位由硬件置1, 它由软件清0。 注: 当OPS=00时, 软件对WTIF写1, 会产生写入事件。 0: 无事件发生; 1: 写入时序发生。
[1]	T1PDIF	位置检测中断标记 当输入(TI2, TI1, TI0)与TIM1_DBRx[CPE]相同时产生位置检测事件中断。该位由硬件置1。它由软件清0。 0: 无事件发生; 1: 位置检测事件发生。
[0]	T1BDIF	屏蔽续流结束中断标记 换相后开始屏蔽续流时间, 屏蔽结束该位由硬件置1, 它由软件清0。 0: 无事件发生; 1: 事件发生。

16.3.8 TIM1_BCOR (0x4070, 0x4071)

表 16-9 TIM1_BCORH (0x4070)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCORH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 16-10 TIM1_BCORL (0x4071)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCORL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BCOR	捕获基本定时器计数值滤波值 TIM1_BCCR滤波后的值，即60度基准值

16.3.9 TIM1_DBRx (x=1~7)(0x4074+2*x, 0x4075+2*x)

TIM1_DBRx (x=1~7)分别对应 CST=1/2/3/4/5/6 时的数据。下面以 TIM1_DBR1 为例介绍 TIM1_DBRx 寄存器。

表 16-11 TIM1_DBR1H (0x4074)

位	7	6	5	4	3	2	1	0
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 16-12 TIM1_DBR1L (0x4075)

位	7	6	5	4	3	2	1	0
名称	T1UHP	T1ULP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述																				
[15]	RSV	保留																				
[14:12]	T1CPE	TI0/TI1/TI2输入沿极性和比较器使能选择 这些位用于选择位置检测用的输入沿的极性和对应比较器的使能，位置检测根据设定到这些位的输入沿极性来触发。 <table border="1" data-bbox="470 1579 1220 1915"> <thead> <tr> <th>CPE</th> <th>描述</th> <th>CPE</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>0</td> <td>100</td> <td>检测 U 相下降沿，U 相对应比较器使能</td> </tr> <tr> <td>001</td> <td>检测 U 相上升沿，U 相对应比较器使能</td> <td>101</td> <td>检测 W 相上升沿，W 相对应比较器使能</td> </tr> <tr> <td>010</td> <td>检测 W 相下降沿，W 相对应比较器使能</td> <td>110</td> <td>检测 V 相下降沿，V 相对应比较器使能</td> </tr> <tr> <td>011</td> <td>检测 V 相上升沿，V 相对应比较器使能</td> <td>111</td> <td>检测三相双沿，三相对应比较器使能</td> </tr> </tbody> </table>	CPE	描述	CPE	描述	000	0	100	检测 U 相下降沿，U 相对应比较器使能	001	检测 U 相上升沿，U 相对应比较器使能	101	检测 W 相上升沿，W 相对应比较器使能	010	检测 W 相下降沿，W 相对应比较器使能	110	检测 V 相下降沿，V 相对应比较器使能	011	检测 V 相上升沿，V 相对应比较器使能	111	检测三相双沿，三相对应比较器使能
CPE	描述	CPE	描述																			
000	0	100	检测 U 相下降沿，U 相对应比较器使能																			
001	检测 U 相上升沿，U 相对应比较器使能	101	检测 W 相上升沿，W 相对应比较器使能																			
010	检测 W 相下降沿，W 相对应比较器使能	110	检测 V 相下降沿，V 相对应比较器使能																			
011	检测 V 相上升沿，V 相对应比较器使能	111	检测三相双沿，三相对应比较器使能																			
[11]	T1WHP	W相上桥输出使能 0: 高电平有效 1: 低电平有效																				

[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效
[9]	T1VHP	V相上桥输出使能 0: 高电平有效 1: 低电平有效
[8]	T1VLP	V相下桥输出极性 0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出使能 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当WLE和WHE同时为1, U相上下桥互补输出, 同时输出自动插入死区。
[4]	T1WLE	W相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当WLE和UHE同时为1, U相上下桥互补输出, 同时输出自动插入死区。
[3]	T1VHE	V相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当VLE和VHE同时为1, U相上下桥互补输出, 同时输出自动插入死区。
[2]	T1VLE	V相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当VLE和VHE同时为1, U相上下桥互补输出, 同时输出自动插入死区。
[1]	T1UHE	U相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当ULE和UHE同时为1, U相上下桥互补输出, 同时输出自动插入死区。
[0]	T1ULE	U相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当ULE和UHE同时为1, U相上下桥互补输出, 同时输出自动插入死区。

16.3.10 TIM1_BCNT (0x4082, 0x4083)

表 16-13 TIM1_BCNT (0x4082)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCNT							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 16-14 TIM1_BCNTL (0x4083)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCNTL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

字段	名称	描述
[15:0]	TIM1_BCNTR	基本定时器的计数值，用于60度换相时间的计数。 注： 硬件自动模式下（MAME=0）： TIM1_BCNTR只根据TIM1_CR2[T1BRS]来选择复位源。 TIM1_BCNTR上溢不会使TIM1_BCNTR重新计数。 手动模式下（MAME=1）： 只能通过TIM1_BCNTR上溢使TIM1_BCNTR重新计数。

16.3.11 TIM1_BCCR (0x4084, 0x4085)

表 16-15 TIM1_BCCRH (0x4084)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCCRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 16-16 TIM1_BCCRL (0x4085)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCCRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BCCR	捕获基本定时器计数值 硬件自动模式（MAME=0）：当基本定时器因为位置检测事件或者写入时序事件复位时，将复位前的计数值存至BCCR寄存器。 手动模式（MAME=1）：当基本定时器因为上溢事件复位时，将复位前的计数值存至BCCR寄存器。

16.3.12 TIM1_BARR (0x4086, 0x4087)

表 16-17 TIM1_BARRH (0x4086)

位	7	6	5	4	3	2	1	0
名称	TIM1_BARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 16-18 TIM1_BARRL (0x4087)

位	7	6	5	4	3	2	1	0
名称	TIM1_BARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BARR	基本定时器的自动重载值 当基本定时器的计数值等于BARR寄存器的值，即发生上溢中断，同时计数器的值置为0

16.3.13 TIM1_RARR (0x4088, 0x4089)

表 16-19 TIM1_RARRH (0x4088)

位	7	6	5	4	3	2	1	0
名称	TIM1_RARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 16-20 TIM1_RARL (0x4089)

位	7	6	5	4	3	2	1	0
名称	TIM1_RARL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_RARR	重载定时器的自动重载值 当重载定时器的计数值等于RARR寄存器的值，即发生上溢中断，同时计数器的值置为0 硬件自动模式（MAME=0）：写入时序事件产生时将续流屏蔽角度对应的数更新到RARR；位置检测事件产生时将换相角度对应的数更新到RARR 手动模式（MAME=1）：RARR不会自动更新

16.3.14 TIM1_RCNTR (0x408A, 0x408B)

表 16-21 TIM1_RCNTRH (0x408A)

位	7	6	5	4	3	2	1	0
名称	TIM1_RCNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 16-22 TIM1_RCNTRL (0x408B)

位	7	6	5	4	3	2	1	0
名称	TIM1_RCNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_RCNTR	重载定时器的计数值，用于续流屏蔽时间和zcp到换相时间的计数 手动模式下，RCNTR只通过上溢事件清零

16.3.15 TIM1_ITRIP (0x4098, 0x4099)

表 16-23 TIM1_ITRIPH (0x4098)

位	7	6	5	4	3	2	1	0
名称	TIM1_ITRIP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 16-24 TIM1_ITRIPL (0x4099)

位	7	6	5	4	3	2	1	0
名称	TIM1_ITRIP[7:0]							
类型	R	R	R	R	R	R	R	R

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

字段	名称	描述
[15:0]	TIM1_ITRIP	滤波过后的母线电流 硬核模块对母线电流采样，滤波后供软件使用，默认 ADC 通道 4 取值范围 (0,32767)

17 TIM2

17.1 TIM2 操作说明

TIM2 共有输出、输入 timer 和输入 counter 三种模式：

1. 输出模式：产生 PWM 输出波形
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比
3. 输入 counter 模式：检测输入规定的 PWM 个数所需的时间
4. QEP&RSD 模式：正交编码器&顺逆风检测

TIM2 主要包括：

1. 3-bit 可编程分频器对基本计数器的计数时钟进行分频
2. 16 位向上计数的基本计数器，计数时钟源为时钟控制器的输出
3. 16 位向上向下计数的专用计数器，用于输入 counter 模式和 QEP&RSD 模式，计数时钟源为外部输入信号的有效沿
4. 输入滤波模块
5. 边沿检测模块
6. 输出模块产生 PWM
7. 中断事件产生

17.1.1 时钟控制器

时钟控制器用于产生基本定时器的计数时钟源，由预分频器对计数时钟进行分频。预分频器基于一个由 3 位寄存器 PSC 控制的 8 位计数器，可选择 8 种分频系数，时钟源为内部时钟。由于这个控制寄存器没有缓冲器，分频系数改变会立刻更新，所以应该在基本定时器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT}=f_{CK_PSC}/T2PSC$$

假设 MCU 时钟为 24MHz(41.67ns)

表 17-1 寄存器 T2PSC 不同的值对应不同的时钟频率

T2PSC	系数(16进制)	CLK(Hz)
000	0x1	24M
001	0x2	12M
010	0x4	6M
011	0x8	3M
100	0x10	1.5M
101	0x20	750K
110	0x40	375K
111	0x80	187.5K

17.1.2 TIM2__CNTR 的读写和计数

TIM2__CNTR 计数仅在 T2CEN=1 时进行。软件对 TIM2__CNTR 的写操作是直接改变寄存器的值，因此软件需在计数不使能时执行写操作。软件读 TIM2__CNTR 时，先读高字节，硬件会同步

将此时刻低字节缓存，待软件读低字节时读取到的是缓存的数据。

17.1.3 输出模式

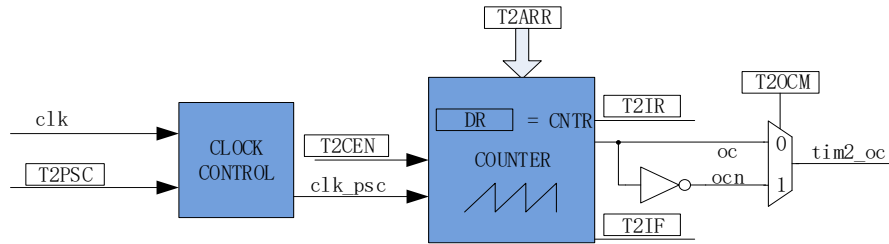


图 17-1 输出模式原理框图

输出模式根据配置 TIM2_CR0 寄存器的 T2_OCM 和比较结果产生输出信号，同时产生相应中断。

17.1.3.1 TIM2__ARR/TIM2__DR 的读写

在输出模式下，TIM2__ARR/TIM2__DR 包含预装载寄存器和影子寄存器。软件写 TIM2__ARR/TIM2__DR 寄存器时，数据保存在预装载寄存器中，在上溢事件 T2IF 或者计数器不在工作（T2CEN=0）时传递到影子寄存器中。

TIM2__ARR/TIM2__DR 是一个 16 位寄存器，软件需先写入高字节，再写入低字节，由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会更新至影子寄存器中。

17.1.3.2 高/低电平输出模式

配置 TIM2_CR0 寄存器的 T2_OCM = 0，TIM2__DR > TIM2__ARR，输出比较信号 TIM2_OC 始终为低电平；配置 TIM2_CR0 寄存器的 T2_OCM = 1，TIM2__DR > TIM2__ARR，输出比较信号 TIM2_OC 始终为高电平；

需要注意的是，只能通过配置 TIM2__DR > TIM2__ARR 能达到长期输出高/低电平的效果。配置 TIM2__DR = 0 会有 1 个时钟周期的脉冲。

17.1.3.3 PWM 模式

PWM 模式根据 TIM2__ARR 决定 PWM 周期，TIM2__DR 决定占空比，占空比 = $TIM2_DR / TIM2_ARR \times 100\%$ 。配置 TIM2_CR0 寄存器的 T2_OCM = 0，输出根据 TIM2__DR 寄存器和数值 TIM2__CNTR 的比较结果（TIM2__CNTR ≤ TIM2__DR）输出低电平，反之输出高电平。配置 TIM2_CR0 寄存器的 T2_OCM = 1，输出根据 TIM2__DR 寄存器和数值 TIM2__CNTR 的比较结果（TIM2__CNTR ≤ TIM2__DR）输出高电平，反之输出低电平。

17.1.3.4 中断事件

a) 当 TIM2__CNTR = TIM2__DR，产生比较匹配事件，中断标记 TIM2_CR1 寄存器的 T2IR 置一，计数器接着计数；

b) 当 TIM2__CNTR = TIM2__ARR，产生上溢事件，中断标记 TIM2_CR1 寄存器的 T2IF 置一，

计数器清零，重新计数。

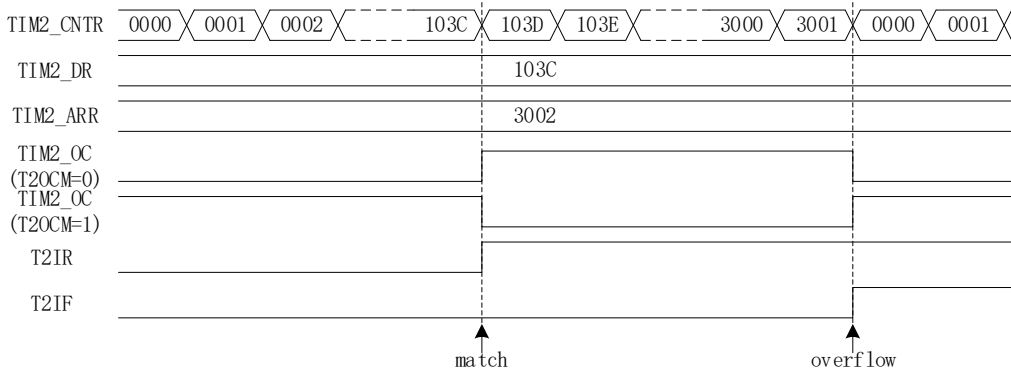


图 17-2 输出模式输出波形

17.1.4 输入信号滤波和边沿检测

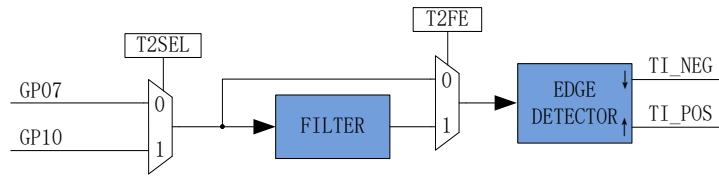


图 17-3 输入信号滤波和边沿检测框图

TIM2 的输入信号 TI 来自 GP07 或者 GP10，根据 PH_SEL 寄存器的 T2SEL 选择，输入可选择是否进行噪声滤波，边沿检测模块检测输入的上升沿和下降沿供下一模块使用。

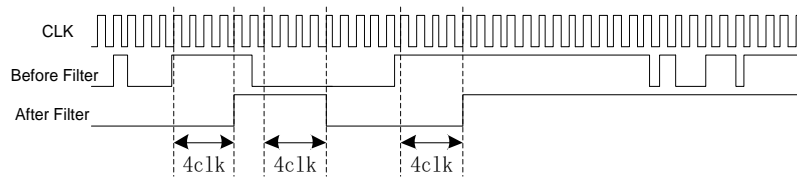


图 17-4 滤波模块时序图

滤波电路固定滤除脉宽为 4 时钟周期的输入噪声。配置 TIM2_CR1 寄存器的 T2_FE = 1，即使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 4~5 时钟周期。

17.1.5 输入 timer 模式

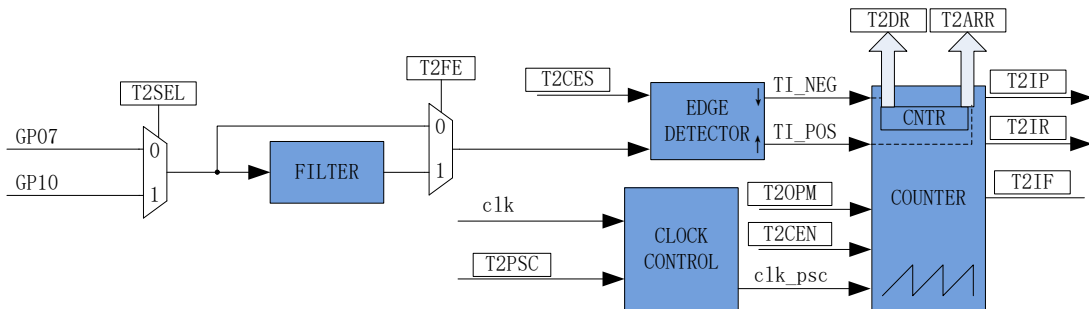


图 17-5 输入 timer 模式原理框图

输入 timer 模式检测 PWM 信号脉宽和一个周期的时长，（根据 T2CES=0 选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）；T2CES=1 选择相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽）），分别将计数值 TIM2_CNTR 存在 TIM2_DR 和 TIM2_ARR；输入信号可选择是否滤波；

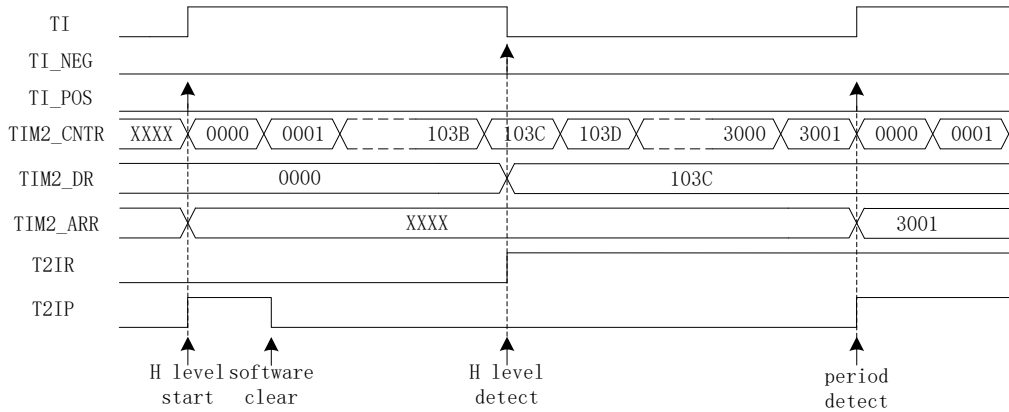


图 17-6 输入 timer 模式 (T2CES=0) 时序图

以 T2CES=0 为例，配置 TIM2_CR1 寄存器的 T2CEN = 1，即使能计数器，计数器向上计数，当 timer 检测到输入的第二个上升沿时（下降沿无效），TIM2_CNTR 清零并重新计数；

当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIM2_CNTR 的值存进 TIM2_DR，同时中断标记 TIM2_CR1 寄存器的 T2IR 置一，TIM2_CNTR 接着向上计数；

当检测到输入的第二个上升沿时，当检测到输入的一个 PWM 周期时，此时将 TIM2_CNTR 的值存进 TIM2_ARR，同时中断标记 TIM2_CR1 寄存器的 T2IP 置一，TIM2_CNTR 清零，重新计数。

当 timer 尚未检测到输入的第二个上升沿，计数值 TIM2_CNTR 达到 0xFFFF，发生上溢事件，中断标记 TIM2_CR1 寄存器的 T2IF 置一，TIM2_CNTR 清零，TIM2_CNTR 重新计数。

17.1.6 输入 counter 模式

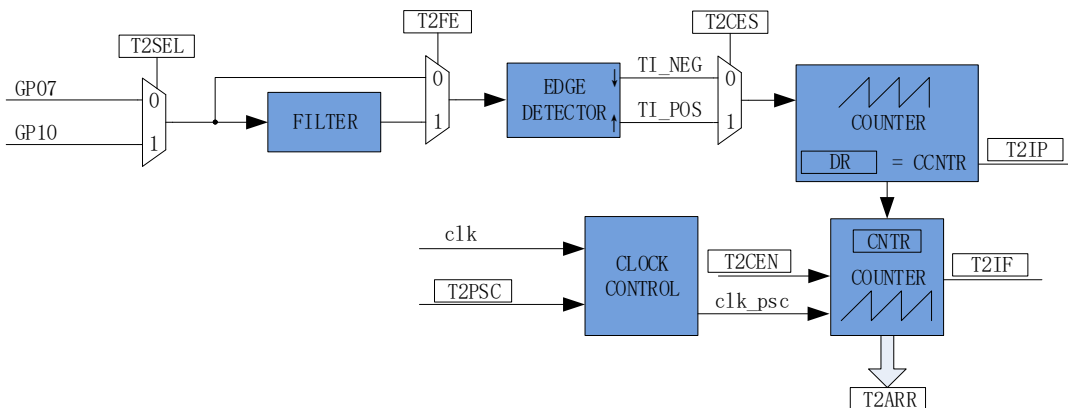


图 17-7 输入 counter 模式原理框图

在输入 counter 模式下，TIM2_DR 包含预装载寄存器和影子寄存器。软件写 TIM2_DR 寄存器时，数据保存在预装载寄存器中，在匹配事件 T2IP、上溢事件 T2IF 或者计数器不在工作

(T2CEN=0) 时传递到影子寄存器中。TIM2__DR 是一个 16 位寄存器，软件需先写入高字节，再写入低字节，由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会更新至影子寄存器中。

输入 counter 模式检测输入规定的 PWM 个数所需的时长，将基本计数器的计数值 TIM2__CNTR 存进 TIM2__ARR; 输入信号可选择是否滤波; 配置 TIM2_CR0 寄存器的 T2_CES=1, 输入信号的上升沿作为专用计数器的计数有效边沿, 反之输入信号的下降沿作为有效沿。

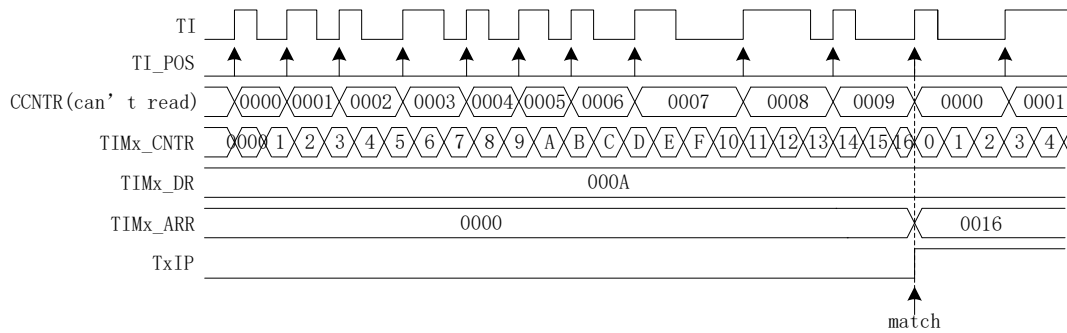


图 17-8 输入 counter 模式时序图

配置 TIM2_CR1 寄存器的 T2CEN = 1, 即使能计数器, 计数器向上计数, 当 timer 检测到输入的第一个有效沿时, TIM2__CNTR 清零并重新计数;

每当 timer 检测有效沿, 专用计数器的计数值 CCNTR 加一; TIM2__DR 设定检测 PWM 个数的目标值, 当专用计数器的计数值达到目标值, 将基本计数器的计数值 TIM2__CNTR 存进 TIM2__ARR, 同时中断标记 TIM2_CR1 寄存器的 T2IP 置一, TIM2__CNTR 和 CCNTR 清零, 并重新计数。

当检测输入的 PWM 个数尚未达到目标值, 计数值 TIM2__CNTR 已经达到 0xFFFF, 发生上溢事件, 中断标记 TIM2_CR1 寄存器的 T2IF 置一; TIM2__CNTR 清零, CCNTR 不清零, TIM2__CNTR 从零开始计数, CCNTR 接着之前数值继续计数;

17.1.7 QEP&RSD 模式

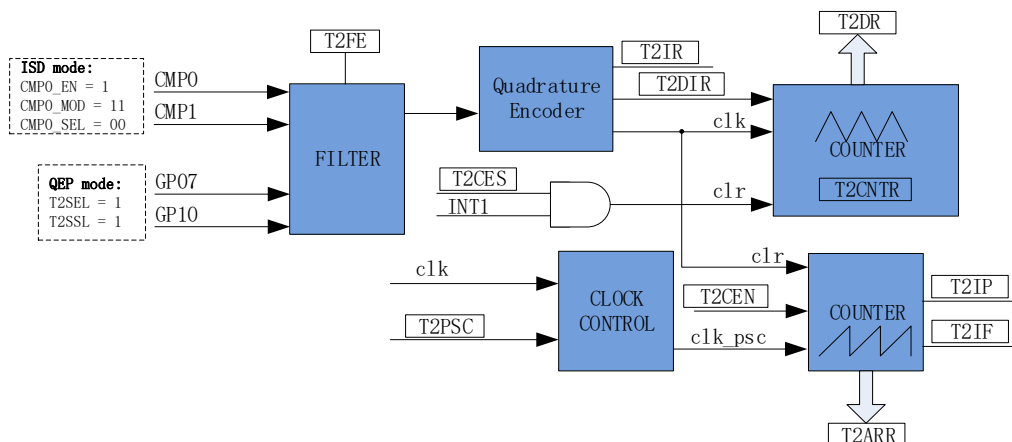


图 17-9QEP&RSD 模式原理框图

QEP&RSD 模式通过检测 2 个通道的正交输入, 得到相对位置、方向和速度信息。GP07 和 GP10

(QEP 模式) 或 CMP0 和 CMP1 (RSD 模式) 作为输入, 经过滤波模块后送进正交解码模块, 得到有效的计数沿和方向 T2DIR, 方向改变会产生 T2IR 中断标记。

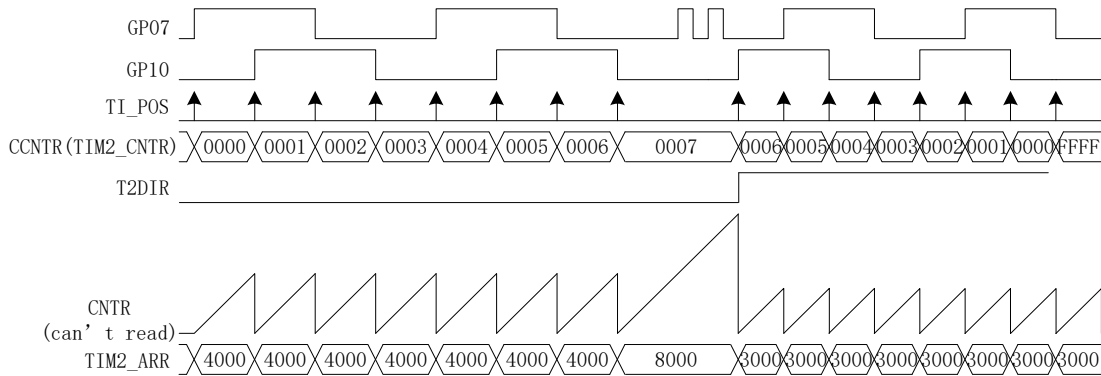


图 17-10 QEP&RSD 模式时序图

专用计数器是一个向上向下计数器, 计数时钟为正交编码模块输出的有效计数沿。T2DIR=0, 方向为正, 向上计数, 当有效沿来临, 计数器加一; T2DIR=1, 方向为反, 向下计数, 当有效沿来临, 计数器减一。专用计数器可以被外部中断 INT1 清零, 将编码器的机械零点接到外部中断 1 的任意一个端口, 使能 INT1 中断, 同时配置 T2CES=1, 当外部中断 1 来临, 专用计数器当前的计数器存进 TIM2_DR, 同时专用计数器清零。专用计数器从 0 加到 65535 后自动清 0, 从 65535 减到 0 后自动设为 65535, 读寄存器 TIM2_CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器, 计数时钟可分频, 用于记录两个有效计数沿的时间。当有效计数沿来临, 基本计数器当前的计数值存进 TIM2_ARR, 同时基本计数器清零, 同时 T2IP 中断标记产生。当基本计数器计数到 0xFFFF, 计数溢出, 产生 T2IF 中断标记。

17.1.7.1 RSD 的比较器采样

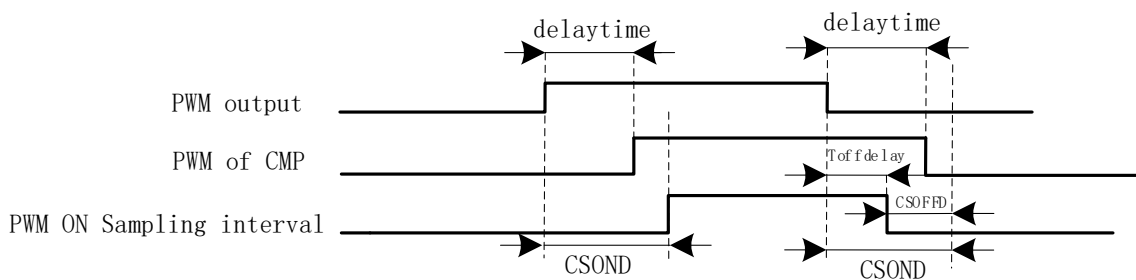


图 17-11 PWM ON 采样模式

PWM 输出(PWM out)反映到比较器的干扰相对于 PWM 的跳变沿存在延迟, 主要受以下因素影响: 驱动电阻的大小, mos 的开关速度, 比较的输入延迟和迟滞设置, 图中的 delaytime 为 IC 输出电平到比较器检测到电平的延迟时间。在进行高电平采样时采样区间应被比较器上实际读到的高电平所包络, 首先设置延迟时间 CSOND 以越过延迟以及 MOS 管开关的震荡。同时, 若不设置 CSOFFD 的值, 采样区间的结束时刻为芯片输出 PWM 波下降沿后延迟 CSOND, 此时实际采样窗

口已经跃出比较器上高电平(PWM of CMP)所对应的时间,故设置 CSOFFD 的值使得实际采样窗口在 PWM out 波下降沿延迟 Toffdelay($Toffdelay=CSOND- CSOFFD$)后关闭。

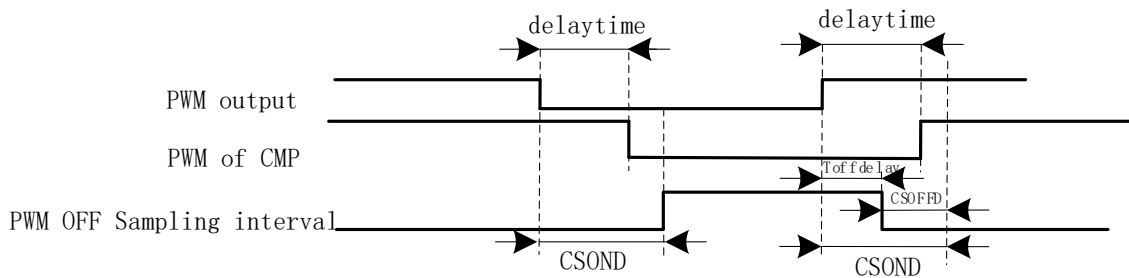


图 17-12 PWM OFF 采样模式

同理, 在进行低电平采样时采样区间应该被被比较器上实际读到的低电平所包络, 首先设置延迟时间 CSOND 以越过延迟以及 MOS 管开关的震荡。同时, 若不设置 CSOFFD 的值, 采样区间的结束时刻为芯片输出 PWM 波上升沿后延迟 CSOND, 此时实际采样窗口已经跃出比较器上低电平 (PWM of CMP)所对应的时间, 故设置 CSOFFD 的值使得实际采样窗口在 PWM out 波上升沿延迟 Toffdelay($Toffdelay=CSOND- CSOFFD$)后关闭。

测量 PWM 输出到比较器的延迟方法: 设置 CMP_CR3 寄存器的 SAMSEL=00 禁止比较器采样功能, 设置 CMP_CR3 寄存器的 CMPSEL 输出对应比较器的比较值, 使能 PWM 输出和比较器, 手动转到电机使比较器值翻转, 测量 PWM 输出和比较器的输出之间延迟。

17.1.8 步进模式

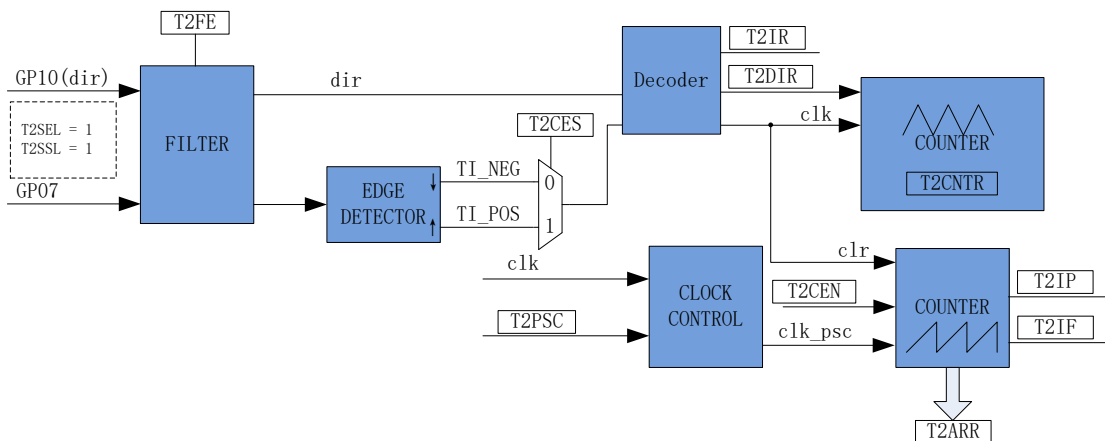


图 17-13 步进模式原理框图

步进模式通过检测 2 个通道的输入, 得到相对位置、方向和速度信息。GP10 作为方向输入, GP07 作为脉冲输入根据 T2CES 选择上升沿或者下降沿作为有效沿, 经过滤波模块后送进解码模块, 得到有效的计数沿和方向 T2DIR, 方向改变会产生 T2IR 中断标记。(注: T2DIR 和 T2IR 在 GP10 变化后, GP07 有效沿来临才会发生变化; 如果想在 GP10 变化时立即产生中断, 需要使用外部中断 1)

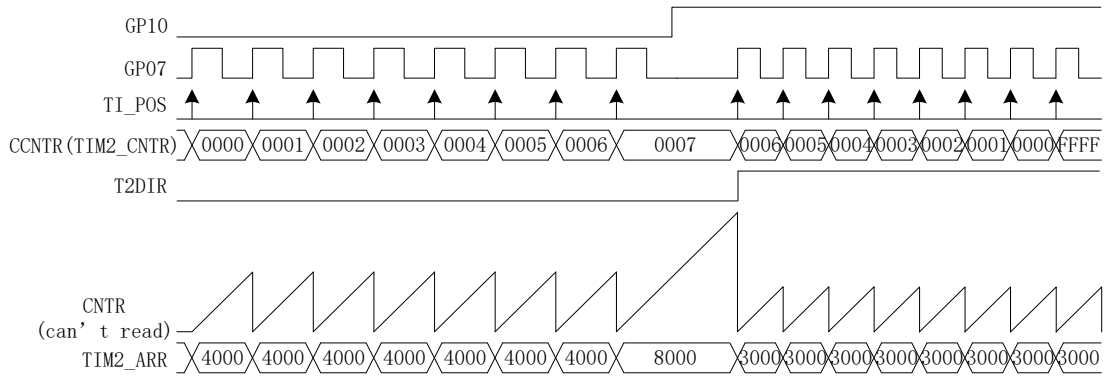


图 17-14 步进模式时序图

专用计数器是一个向上向下计数器，计数时钟为编码模块输出的有效计数沿。GP10=0，当 GP07 有效沿来临，T2DIR=0，方向为正，向上计数，计数器加一；GP10=1，当 GP07 有效沿来临，T2DIR=1，方向为反，向下计数，计数器减一。专用计数器从 0 加到 65535 后自动清 0，从 65535 减到 0 后自动设为 65535，读寄存器 TIM2_CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器，计数时钟可分频，用于记录两个有效计数沿的时间。当有效计数沿来临，基本计数器当前的计数值存进 TIM2_ARR，同时基本计数器清零，同时 T2IP 中断标记产生。当基本计数器计数到 0xFFFF，计数溢出，产生 T2IF 中断标记。

17.2 TIM2 寄存器

17.2.1 TIM2_CR0(0xA1)

表 17-2 TIM2_CR0 (0xA1)

位	7	6	5	4	3	2	1	0
名称	T2PSC			T20CM	T2IRE	T2CES	T2MOD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	T2PSC	计数器时钟分频选择 这些位用于对 MCU 时钟进行 N 分频作为基本计数器的计数时钟，假设 MCU 时钟为 24MHz (41.67ns) 000:0x1 (24MHz) 001:0x2 (12MHz) 010:0x4 (6MHz) 011:0x8 (3MHz) 100:0x10 (1.5MHz) 101:0x20 (750kHz) 110:0x40 (375kHz) 111:0x80 (187.5kHz)						
[4]	T20CM	输出模式：比较模式选择 0: TIM2_CNTR ≤ TIM2_DR, 输出 0; TIM2_CNTR > TIM2_DR, 输出 1 1: TIM2_CNTR ≤ TIM2_DR, 输出 1; TIM2_CNTR > TIM2_DR, 输出 0 输入 counter 模式：无 输入 timer 模式：无 QEP&RSD 模式：模式选择 0: QEP&RSD 模式						
[3]	T2IRE	输出模式：比较匹配中断使能 输入 timer 模式：脉宽检测中断使能 输入 counter 模式：无 QEP&RSD 模式：方向改变中断使能 0: 禁止事件中断; 1: 使能事件中断						
[2]	T2CES	输入 timer 模式：周期沿选择 0: 相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽） 1: 相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽） 输入 counter 模式：计数有效沿选择 0: 下降沿计数 1: 上升沿计数 QEP&RSD 模式：外部中断 1（零点）清零脉冲计数器使能 0: 不使能 1: 使能						
[1:0]	T2MOD	模式选择 00: 输入 timer 模式 01: 输出模式 10: 输入 counter 模式 11: QEP&RSD 模式						

17.2.2 TIM2_CR1(0xA9)

表 17-3 TIM2_CR1 (0xA9)

位	7	6	5	4	3	2	1	0
名称	T2IR	T2IP	T2IF	T2IPE	T2IFE	T2FE	T2DIR	T2CEN
类型	R/WO	R/WO	R/WO	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	T2IR	输出模式：比较匹配标记 当计数器值 TIM2_CNTR 与比较值 TIM2_DR 匹配时该位由硬件置 1。它由软件清 0。 输入 timer 模式：脉宽检测标记 timer 检测到输入脉宽（根据 T2CES 选择即上升沿到下降沿或者下降沿到上升沿），该位由硬件置 1。它由软件清 0。 输入 counter 模式：无 QEP&RSD 模式：方向改变标记 0：无事件发生； 1：事件发生。						
[6]	T2IP	输出模式：无 输入 timer 模式：PWM 周期检测标记 timer 检测到输入一个 PWM 周期（根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿），该位由硬件置 1。它由软件清 0。 输入 counter 模式：输入 PWM 计数匹配标记 当输入 PWM 的个数达到 TIM2_DR 的值，该位由硬件置 1。它由软件清 0。 QEP&RSD 模式：输入有效边沿变化中断标记 当输入边沿为有效边沿，该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[5]	T2IF	输出模式：计数器上溢标记 当计数器值 TIM2_CNTR 与比较值 TIM2_ARR 匹配时，TIM2_CNTR 清零，该位由硬件置 1。它由软件清 0。 输入 timer 模式：计数器上溢标记 Timer 尚未检测到输入一个 PWM 周期（根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿），而计数器的值 TIM2_CNTR 累加到 0xFFFF，产生上溢事件，TIM2_CNTR 清零，该位由硬件置 1。它由软件清 0。 输入 counter 模式：基本计数器上溢标记 当输入 PWM 的个数尚未达到 TIM2_DR 的值，而基本计数器的值 TIM2_CNTR 累加到 0xFFFF，产生上溢事件，TIM2_CNTR 清零，该位由硬件置 1。它由软件清 0。 QEP&RSD 模式：基本计数器上溢标记 当基本计数器累加到 0xFFFF，产生上溢事件，基本计数器清零，该位由硬件置 1。它由软件清 0。 0：无事件发生； 1：事件发生。						
[4]	T2IPE	输出模式：无 输入 timer 模式：PWM 周期检测中断使能 输入 counter 模式：输入 PWM 计数匹配中断使能 QEP&RSD 模式：输入有效边沿变化中断使能						

		0: 禁止事件中斷; 1: 使能事件中斷
[3]	T2IFE	输出模式: 计数器上溢中斷使能 输入 timer 模式: 计数器上溢中斷使能 输入 counter 模式: 基本计数器上溢中斷使能 QEP&RSD 模式: 基本计数器上溢使能 0: 禁止更新事件中斷; 1: 使能更新事件中斷
[2]	T2FE	输入噪声滤波使能 当噪声的脉宽小于 4 个时钟周期, 噪声会被滤除。假设 MCU 时钟为 24MHz (41.67ns), 则滤波脉宽为 166.67ns 0: 禁止滤波功能; 1: 使能滤波功能
[1]	T2DIR	QEP&RSD 专用: 当前的方向 0: 正向; 1: 反向。
[0]	T2CEN	计数器使能 0: 禁止计数器; 1: 使能计数器

17.2.3 TIM2_CNTR(0xAA,0xAB)

表 17-4 TIM2_CNTRH (0xAB) TIM2_CNTRL (0xAA)

TIM2_CNTRH (0xAB)								
位	7	6	5	4	3	2	1	0
名称	TIM2_CNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_CNTRL (0xAA)								
位	7	6	5	4	3	2	1	0
名称	TIM2_CNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2_CNTR	输出模式/输入 timer 模式输入 counter 模式: 基本计数器的计数值 QEP&RSD 模式: 专用计数器的计数值						

17.2.4 TIM2_DR(0xAC,0xAD)

表 17-5 TIM2_DRH (0xAD) TIM2_DRL (0xAC)

TIM2_DRH (0xAD)								
位	7	6	5	4	3	2	1	0
名称	TIM2_DRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_DRL (0xAC)								
位	7	6	5	4	3	2	1	0

名称	TIM2_DRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2_DR	输出模式：比较匹配值（软件写） 输入 timer 模式：检测到输入脉宽（根据 T2CES 选择即上升沿到下降沿或者下降沿到上升沿）的计数值（硬件写） 输入 counter 模式：输入 PWM 的个数（软件写） QEP&RSD 模式：T2CES=1 时，外部中断 1（零点）到来时，专用计数器的值（硬件写）						

17.2.5 TIM2_ARR(0xAE,0xAF)

表 17-6 TIM2_ARRH (0xAF) TIM2_ARRL (0xAE)

TIM2_ARRH (0xAF)								
位	7	6	5	4	3	2	1	0
名称	TIM2_ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_ARRL (0xAE)								
位	7	6	5	4	3	2	1	0
名称	TIM2_ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2_ARRL	输出模式：重载值（软件写） 输入 timer 模式：检测到一个 PWM 周期（根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写） 输入 counter 模式：输入 PWM 计数匹配时基本计数器的计数值（硬件写） QEP&RSD 模式：检测到输入边沿为有效边沿时基本计数器的计数值（硬件写）						

18 TIM3/TIM4

18.1 TIM3/TIM4 操作说明

TIM3/TIM4 支持输出和输入 timer 两种模式：

1. 输出模式：产生输出波形（PWM, 单次模式）
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比

TIM3/TIM4 主要特性包括：

1. 3-bit 可编程分频器对基本计数器的计数时钟进行分频(TIM3 作为输入捕获时还可以倍频至 48MHz)
2. 16 位向上计数的基本计数器，计数时钟源为时钟控制器的输出
3. 输入滤波模块
4. 边沿检测模块
5. 输出模块产生 PWM、单次比较输出
6. 中断事件产生

18.1.1 时钟控制器

时钟控制器用于产生基本定时器的计数时钟源，由预分频器对计数时钟进行分频。预分频器基于一个由 3 位寄存器 PSC 控制的 8 位计数器，可选择 8 种分频系数，时钟源为内部时钟。由于这个控制寄存器没有缓冲器，分频系数改变会立刻更新，所以应该在基本定时器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT}=f_{CK_PSC}/TxPSC$$

假设 MCU 时钟为 24MHz(41.67ns)

表 18-1 寄存器 TxPSC 不同的值对应不同的时钟频率

TxPSC	系数(16进制)	CLK(Hz)
000	0x1	24M
001	0x2	12M
010	0x4	6M
011	0x8	3M
100	0x10	1.5M
101	0x20	750K
110	0x40	375K
111	0x80	187.5K

18.1.2 TIMx_CNTR 的读写和计数

TIMx_CNTR 计数仅在 TxCEN=1 时进行。软件对 TIMx_CNTR 的写操作是直接改变寄存器的值，因此软件需在计数不使能时执行写操作。软件读 TIMx_CNTR 时，先读高字节，硬件不会将此刻低字节缓存，因此软件需在计数不使能时执行读操作。

18.1.3 输出模式

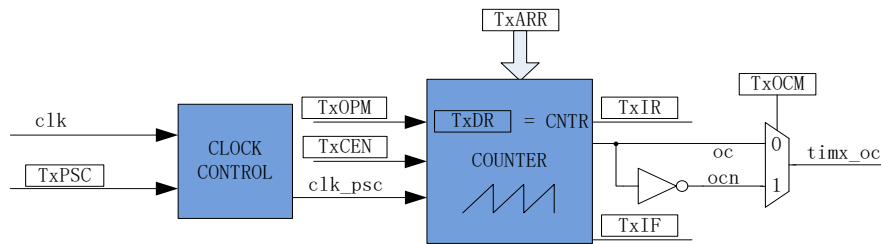


图 18-1 输出模式原理框图

输出模式根据配置 TIMx_CR0 寄存器的 Tx_OCM 和比较结果产生输出信号，同时产生相应中断。

18.1.3.1 高/低电平输出模式

配置 TIMx_CR0 寄存器的 Tx_OCM= 0，TIMx_DR > TIMx_ARR，输出比较信号 TIMx_OC 始终为低电平；配置 TIMx_CR0 寄存器的 Tx_OCM = 1，TIMx_DR > TIMx_ARR，输出比较信号 TIMx_OC 始终为高电平；

需要注意的是，只能通过配置 TIMx_DR > TIMx_ARR 能达到长期输出高/低电平的效果。配置 TIMx_DR=0 会有 1 个时钟周期的脉冲。

18.1.3.2 PWM 模式

PWM 模式根据 TIMx_ARR 决定 PWM 周期，TIMx_DR 决定占空比，占空比 = $TIMx_DR / TIMx_ARR \times 100\%$ 。配置 TIMx_CR0 寄存器的 Tx_OCM= 0，输出根据 TIMx_DR 寄存器和数值 TIMx_CNTR 的比较结果（TIMx_CNTR ≤ TIMx_DR）输出低电平，反之输出高电平。配置 TIMx_CR0 寄存器的 Tx_OCM= 1，输出根据 TIMx_DR 寄存器和数值 TIMx_CNTR 的比较结果（TIMx_CNTR ≤ TIMx_DR）输出高电平，反之输出低电平。

18.1.3.3 中断事件

a) 当 TIMx_CNTR = TIMx_DR，产生比较匹配事件，中断标记 TIMx_CR1 寄存器的 TxIR 置一，计数器接着计数；

b) 当 TIMx_CNTR = TIMx_ARR，产生上溢事件，中断标记 TIMx_CR1 寄存器的 TxIF 置一，计数器清零，根据 TIMx_CR0 寄存器的 TxOPM 是否重新计数，TxOPM=1，停止计数；TxOPM=0，重新计数。

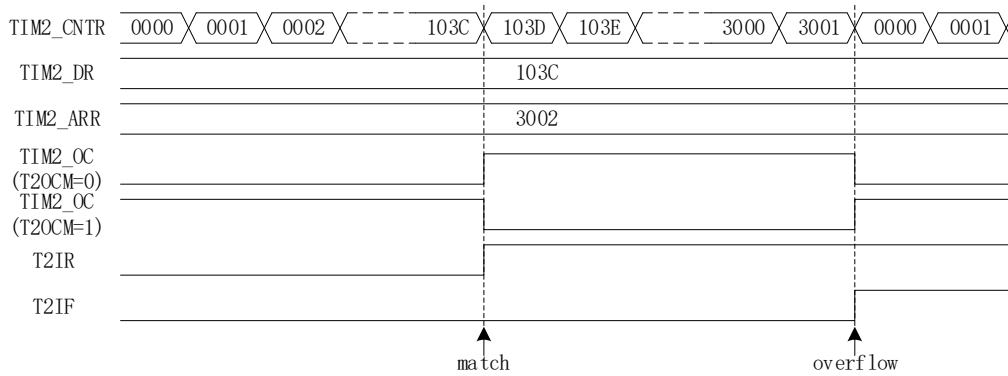


图 18-2 输出模式输出波形

18.1.4 输入信号滤波和边沿检测

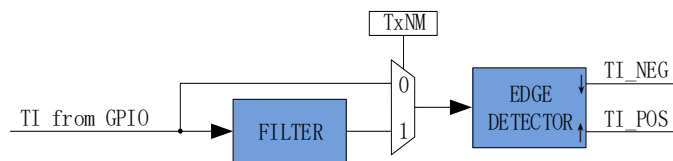


图 18-3 输入信号滤波和边沿检测框图

TIM3/TIM4 的输入信号由外部 PIN 脚输入，输入可选择是否进行噪声滤波，边沿检测模块检测输入的上升沿和下降沿供下一模块使用。

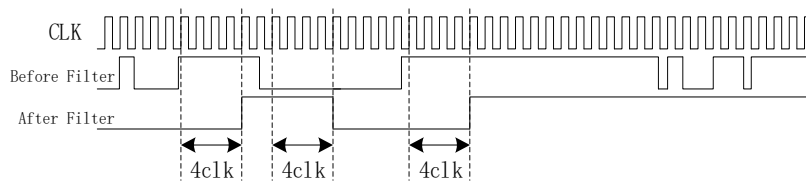


图 18-4 滤波模块时序图

滤波电路可以根据 TIMx_CR1 寄存器的 Tx_NM 可以选择滤波脉宽为 4/8/16 时钟周期的输入噪声。使能滤波功能，滤波后的信号比滤波前的信号大概延迟 4/8/16 个时钟周期

18.1.5 输入 timer 模式

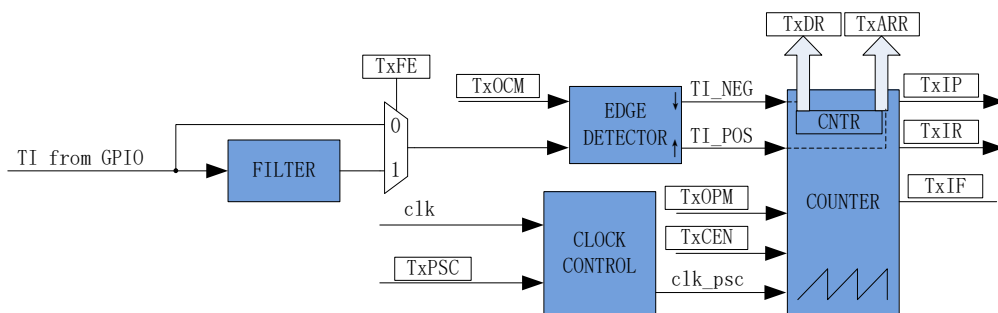


图 18-5 输入 timer 模式原理框图

输入 timer 模式检测 PWM 信号脉宽和一个周期的时长，（根据 TxOCM = 0 选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）；TxOCM=1 选择相邻相邻两个下降沿为 1 个周

期，下降沿到上升沿为脉宽（低电平脉宽），分别将计数值 TIMx_CNTR 存在 TIMx_DR 和 TIMx_ARR；输入信号可选择是否滤波；

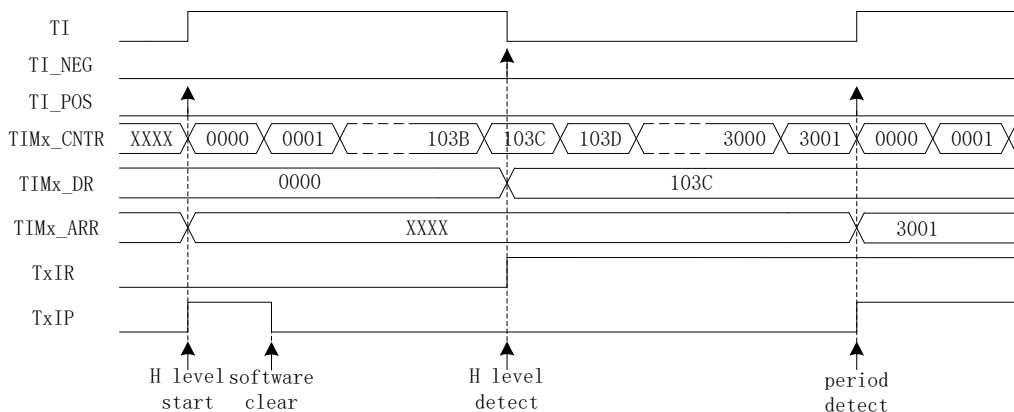


图 18-6 输入 timer 模式(TxOCM=0)时序图

以 TxOCM=0 为例，配置 TIMx_CR1 寄存器的 TxCEN = 1 使能计数器，计数器向上计数；

当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIMx_CNTR 的值存进 TIMx_DR，同时中断标记 TIMx_CR1 寄存器的 TxIR 置一，TIMx_CNTR 接着向上计数；

当检测到输入的第二个上升沿时，当检测到输入的一个 PWM 周期时，此时将 TIMx_CNTR 的值存进 TIMx_ARR，同时中断标记 TIMx_CR1 寄存器的 TxIP 置一，TIMx_CNTR 清零，根据 TIMx_CR0 寄存器的 TxOPM 是否重新计数，TxOPM=1，停止计数；TxOPM=0，重新计数。

当 timer 尚未检测到输入的第二个上升沿，计数值 TIMx_CNTR 达到 0xFFFF，发生上溢事件，中断标记 TIMx_CR1 寄存器的 TxIF 置一，TIMx_CNTR 清零，根据 TIMx_CR0 寄存器的 TxOPM 是否重新计数，TxOPM=1，停止计数；TxOPM=0，重新计数。

18.1.6 TIM4 的 FG 输出产生模式

请参考 [FG 输出产生](#)

18.2 TIM3/TIM4 寄存器

18.2.1 TIMx_CR0(0x9C/0x9E) (x=3/4)

表 18-2 TIMx_CR0 (0x9C/0x9E)

位	7	6	5	4	3	2	1	0
名称	TPSC			TOCM	TIRE	RSV	TOPM	TMOD
类型	R/W	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	TPSC	计数器时钟分频选择 这些位用于对 MCU 时钟进行 N 分频作为基本计数器的计数时钟，假设 MCU 时钟为 24MHz (41.67ns) 000:0x1 (24MHz) 001:0x2 (12MHz) 010:0x4 (6MHz) 011:0x8 (3MHz) 100:0x10 (1.5MHz) 101:0x20 (750kHz)						

		110:0x40 (375kHz) 111:0x80 (187.5kHz) 注: TIM3 的输入 timer 模式下, 111 对应的是 48MHz
[4]	TOCM	输出模式: 比较模式选择 0: $TIMx_CNTR \leq TIMx_DR$, 输出 0; $TIMx_CNTR > TIMx_DR$, 输出 1 1: $TIMx_CNTR \leq TIMx_DR$, 输出 1; $TIMx_CNTR > TIMx_DR$, 输出 0 输入 timer 模式: 周期沿选择 0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽 (高电平脉宽) 1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽 (低电平脉宽)
[3]	TIRE	输出模式: 比较匹配中断使能 输入 timer 模式: 脉宽检测中断使能 0: 禁止事件中断; 1: 使能事件中断;
[2]	RSV	保留
[1]	TOPM	单次模式 下列事件发生 输出模式: 计数器上溢事件 输入 timer 模式: PWM 周期检测或计数器上溢事件 0: 在发生更新事件时, 计数器不停止; 1: 在发生更新事件时, 计数器停止 (清除 TxCEN)。
[0]	TMOD	工作模式选择 0: 输入 timer 模式 1: 输出模式

18.2.2 TIMx_CR1(0x9D/0x9F) (x=3/4)

表 18-3 TIMx_CR1 (0x9D/0x9F)

位	7	6	5	4	3	2	1	0
名称	TIR	TIP	TIF	TIPE	TIFE	TINM		TEN
类型	R/WO	R/WO	R/WO	R/WO	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	TIR	输出模式: 比较匹配标记 当计数器值 $TIMx_CNTR$ 与比较值 $TIMx_DR$ 匹配时该位由硬件置 1。它由软件清 0。 输入 timer 模式: 脉宽检测标记 timer 检测到输入脉宽 (根据 TxOCM 选择即上升沿到下降沿或者下降沿到上升沿), 该位由硬件置 1。它由软件清 0。 0: 无事件发生; 1: 事件发生。						
[6]	TIP	输出模式: 无 输入 timer 模式: PWM 周期检测标记 timer 检测到输入一个 PWM 周期 (根据 TxOCM 选择即上升沿到上升沿或者下降沿到下降						

		沿)，该位由硬件置 1。它由软件清 0。 0: 无事件发生; 1: 事件发生。
[5]	TIF	输出模式: 计数器上溢标记 当计数器值 TIMx_CNTR 与比较值 TIMx_ARR 匹配时, TIMx_CNTR 清零, 该位由硬件置 1。它由软件清 0。 输入 timer 模式: 计数器上溢标记 Timer 尚未检测到输入一个 PWM 周期 (即上升沿到上升沿), 而计数器的值 TIMx_CNTR 累加到 0xFFFF, 产生上溢事件, TIMx_CNTR 清零, 该位由硬件置 1。它由软件清 0。 0: 无事件发生; 1: 事件发生。
[4]	TIPE	输出模式: 无 输入 timer 模式: PWM 周期检测中断使能 0: 禁止事件中断; 1: 使能事件中断
[3]	TIFE	输出模式: 计数器上溢中断使能 输入 timer 模式: 计数器上溢中断使能 0: 禁止更新事件中断; 1: 使能更新事件中断
[2:1]	TINM	输入噪声脉宽选择, 当噪声的脉宽小于设定值, 噪声会被滤除。假设 MCU 时钟为 24MHz (41.67ns) 00: 不滤波 01: 4 个时钟周期, 4 x 41.67ns 10: 8 个时钟周期, 8 x 41.67ns 11: 16 个时钟周期, 16 x 41.67ns
[0]	TEN	基本计数器使能 0: 禁止计数器; 1: 使能计数器

18.2.3 TIMx_CNTR(0xA2,0xA3/0x92,0x93) (x=3/4)

表 18-4 TIMx_CNTRH (0xA3/0x93) TIMx_CNTRL (0xA2/0x92)

TIMx_CNTR(0xA2,0xA3/0x92,0x93) (x=3/4)								
TIMx_CNTRH (0xA3/0x93)								
位	7	6	5	4	3	2	1	0
名称	TIMx_CNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_CNTRL (0xA2/0x92)								
位	7	6	5	4	3	2	1	0
名称	TIMx_CNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						

[15:0]	TIMx_CNTR	基本计数器的计数值
--------	-----------	-----------

18.2.4 TIMx_DR(0xA4,0xA5/0x94,0x95) (x=3/4)

表 18-5 TIMx_DRH (0xA5/0x95) TIMx_DRL (0xA4/0x94)

TIMx_DR (0xA4, 0xA5/0x94, 0x95) (x=3/4)								
TIMx_DRH (0xA5/0x95)								
位	7	6	5	4	3	2	1	0
名称	TIMx_DRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_DRL (0xA4/0x94)								
位	7	6	5	4	3	2	1	0
名称	TIMx_DRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIMx_DR	输出模式：比较匹配值（软件写），FG 模式参考 FG 输出产生 输入 timer 模式：检测到输入脉宽（根据 TxOCM 选择即上升沿到下降沿或者下降沿到上升沿）的计数值（硬件写）						

18.2.5 TIMx_ARR(0xA6,0xA7/0x96,0x97) (x=3/4)

表 18-6 TIMx_ARRH (0xA7/0x97) TIMx_ARRL (0xA6/0x96)

TIMx_ARR (0xA6, 0xA7/0x96, 0x97) (x=3/4)								
TIMx_ARRH (0xA7/0x97)								
位	7	6	5	4	3	2	1	0
名称	TIMx_ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_ARRL (0xA6/0x96)								
位	7	6	5	4	3	2	1	0
名称	TIMx_ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIMx_ARR	输出模式：重载值（软件写），FG 模式参考 FG 输出产生 输入 timer 模式：检测到一个 PWM 周期（根据 TxOCM 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写）						

19 SYS_TICK

19.1 操作说明

SYS_TICK 用于固定时间产生中断。配置 SYST_ARR 寄存器设置产生中断的周期，使能 DRV_SR 寄存器的 SYSTIE 位即可使 SYS_TICK 工作且产生中断。中断入口为 10。

19.2 寄存器

19.2.1 DRV_SR(0x4061)

表 19-1 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM1	DCIMO
类型	R/WO	R/W	R/WO	R/WO	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SYSTIF	SysTick 中断标志 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: SYS TICK 中断产生						
[6]	SYSTIE	SysTick 中断使能 使能后可产生 SYS TICK 中断 0: 不使能 1: 使能						
[5]	FGIF	FG 中断标志 FOC/BLDC 每转一圈（电周期），产生 FGIF 标记 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: 比较中断产生						
[4]	DCIF	比较匹配中断标志 当计数值等于 DRV_COMR 时，根据 DCIM 设置判断计数方向，符合则产生中断标记 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: 比较中断产生						
[3]	FGIE	FG 中断使能 中断使能后，FOC/BLDC 每转一圈（电周期），产生 FG 中断标记 0: 不使能 1: 使能						
[2]	DCIP	产生比较匹配中断的间隔（几个计数周期产生一次中断） 0: 1 次产生中断 1: 2 次产生中断						
[1:0]	DCIM	比较匹配中断模式配置 当计数值等于 DRV_COMR 时，根据 DCIM 的设置判断是否产生中断标记 00: 不产生中断						

	01: 上升方向 10: 下降方向 11: 上升/下降方向
--	-------------------------------------

19.2.2 SYST_ARR(0x4064,0x4065)

表 19-2 SYST_ARRH (0x4064) SYST_ARRL (0x4065)

SYST_ARR (0x4064, 0x4065)								
SYST_ARRH (0x4064)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	1	1	1	0	1
SYST_ARRL (0x4065)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	1	1	1	1	1
字段	名称	描述						
[15:0]	SYST_ARR	SYS_TICK 重载值 设置此值决定 SYS_TICK 产生中断的周期，默认为 1ms 计算公式为：SYS_TICK 频率=24M/(SYST_ARR+1) 取值范围：0~65535						

20 Driver

20.1 操作说明

20.1.1 简介

FU6832 系列为内置 Pre-driver 输出

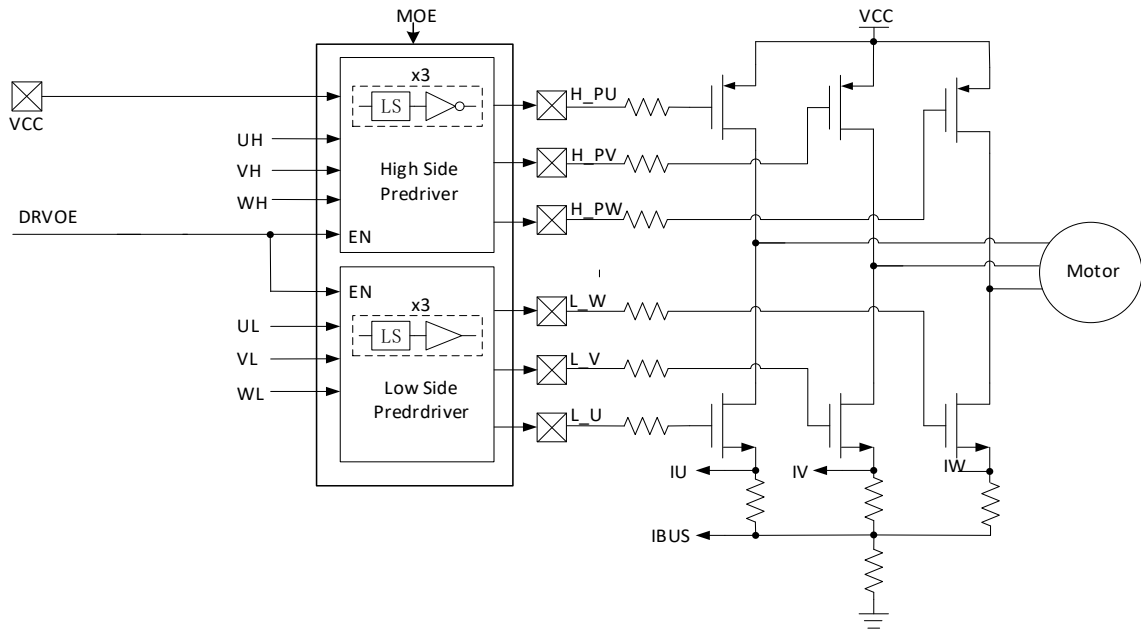


图 20-1 FU6832 PRE-DRIVER 模块框图

3P3N Pre-driver 驱动模式时，VCC 为输入信号，在 H_PU/H_PV/H_PW 及 L_U/L_V/L_W 引脚为 Pre-driver 的输出信号，注意 H_PU/H_PV/H_PW 与内部信号 UH/VH/WH 为反向关系。DRVOE 为模块的使能端，MOE 为 3P3N 模式下的输出使能端，如图 20-1 所示。

配置寄存器 DRV_CR 的 DRVOE=1，使能 Pre-driver 输出，此时 UH/VH/WH 分别被反向后送至 H_PU/H_PV/H_PW 引脚用于驱动 PMOS 的栅极，UL/VL/WL 分别被送至 L_U/L_V/L_W 引脚用于驱动 NMOS 的栅极。由 PMOS 和 NMOS 驱动电机运转。

20.1.2 输出控制模块

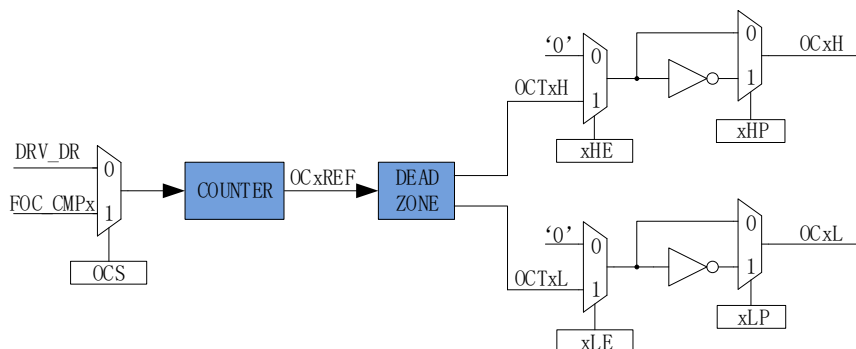


图 20-2 输出控制模块前级框图

配置 Driver 模块工作前，需配置 DRV_CR 寄存器的 MESEL=1，即电机引擎 ME 选择 FOC/SVPWM/SPWM 模式，反之，为 BLDC 控制模式。

当 OCS=0 时, PWM 的比较值来自 DRV_DR, 输出的 PWM 信号是以 OCTxH 为参考, 当 OCxH 和 OCxL 同时输出时, OCTxL 反相输出; 当 OCS=1 时, PWM 的比较值来自 FOC, 输出的 PWM 信号是以 OCTxL 为参考, 当 OCxH 和 OCxL 同时输出时, OCTxH 反相输出

20.1.2.1 计数比较模块

通过 DRV_CR 寄存器的 OCS, 可以选择 FOC 模块输出的三路比较值 FOC_CMPU/V/W 或者软件设置的比较值 DRV_DR, 送至计数器比较后得到三路原始 PWM 信号 OCxREF, 其中 DRV_DR 用于实现电机预充电、刹车、BLDC 控制。当计数值 CNTR 小于目标值, OCxREF 输出高电平, 反之, 输出低电平。

配置 DRV_CR 寄存器的 OCS=1, 选择 FOC 模块输出的三路比较值 FOC_CMPU/V/W 与计数值比较, 生成 OC1REF/OC2REF/OC3REF。

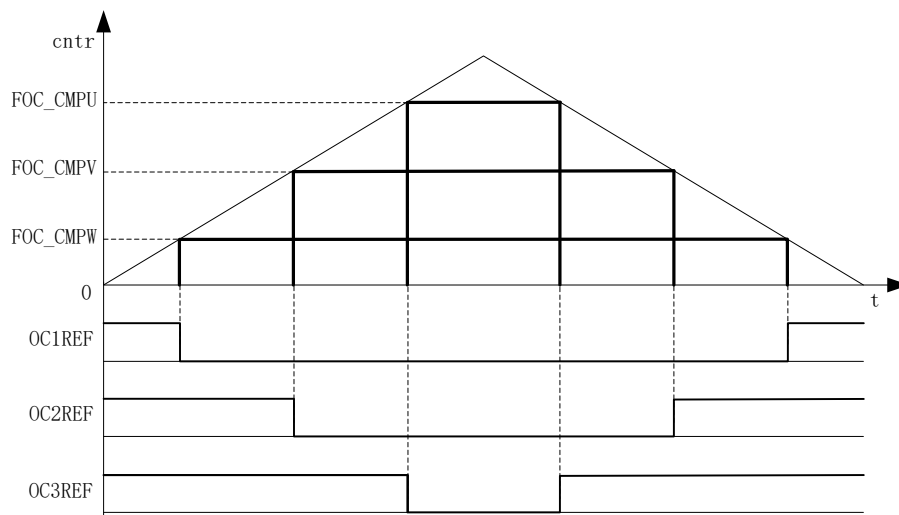


图 20-3 PWM 生成图

配置 DRV_CR 寄存器的 OCS=0, 选择软件设置的比较值 DRV_DR 与计数值比较, 生成三路占空比相同的 OC1REF/OC2REF/OC3REF。

占空比 = $DRV_DR / DRV_ARR \times 100\%$ (假设 $DRV_ARR=750, DRV_DR=375$, 则占空比=50%)

20.1.2.2 死区模块

OCxREF 支持死区插入。对于互补输出, 如果 FOC_DTR 寄存器不等于 0, 就使能了死区插入。每个通道都有一个 8bit 的死区发生器, 三个通道的死区延时相同, 通过 DRV_DTR 设置死区时间。当 OCxREF 上升沿发生时, OCxL 的实际输出高电平比 OCxREF 的上升沿延迟 DRV_DTR 设定的时间; 当 OCxREF 下降沿发生时, OCxH 的实际输出高电平比 OCxREF 的下降沿延迟 DRV_DTR 设定的时间。如果延迟时间大于实际输出的脉宽, 那么对应的通道脉宽不延迟, 相反的通道脉宽不产生。

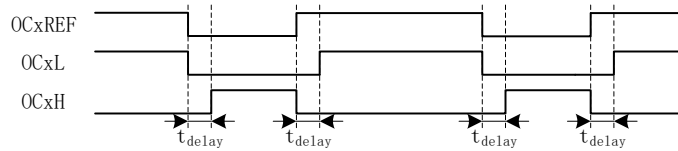


图 20-4 带死区插入的互补输出

20.1.2.3 输出使能与极性

通过配置 DRV_CMCR 寄存器的 xHE 和 xLE，可以选择输出模式为无效电平或者插入死区的互补输出。通过配置 DRV_CMCR 寄存器的 xHP 和 xLP 配置输出的极性。DRV_CMCR 一般通过软件配置，在应用于 BLDC 方波控制，可通过配置 TIMER1 自动控制 DRV_CMCR 达到自动换相的功能，配置 DRV_CR 寄存器的 MESEL=0，即电机引擎 ME 选择 BLDC 控制模式，当 TIM1 产生换相事件时，对应的 TIM1_DBRx 更新到 DRV_CMCR 和比较器的 CMP_CR2[4:3]。

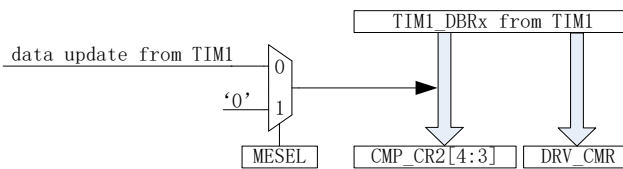


图 20-5 TIM1 自动控制 DRV_CMCR 和 CMP_CR2[4:3]

配合 DRV_DR 和 DRV_ARR 寄存器，DRV_CMCR 寄存器的 xHE 和 xLE 可实现预充电和刹车等功能，DRV_DR 和 DRV_ARR 控制 PWM 占空比，xHE 和 xLE 控制六路输出方式。

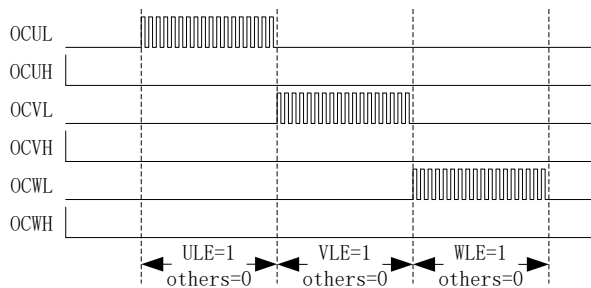


图 20-6 预充电图

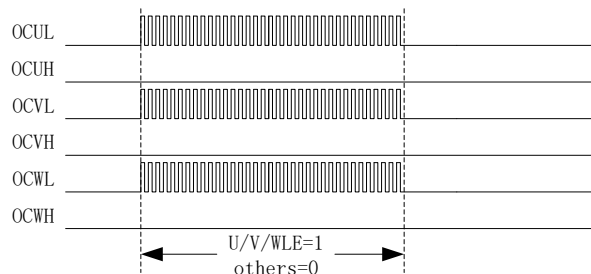


图 20-7 刹车图

20.1.2.4 主输出使能 MOE

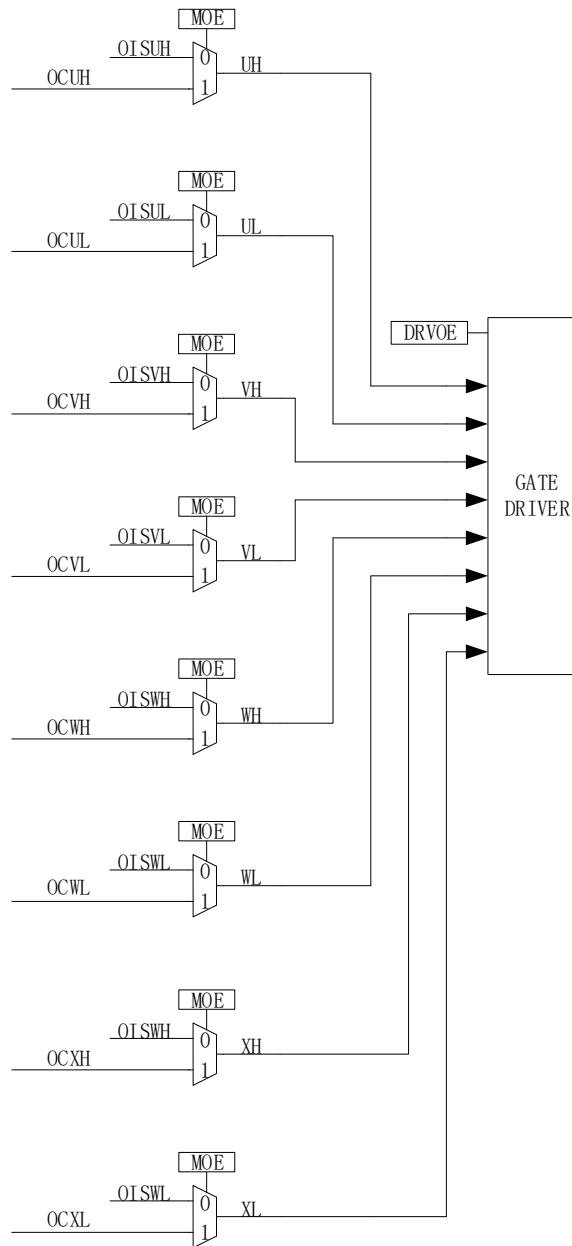


图 20-8 输出控制模块后级框图

使能 MOE 后，输出来源于计数器比较值，用于控制电机输出。禁止 MOE 后，输出来源于软件设置的空闲电平，用于控制电机不输出，即停机状态。

20.1.2.5 中断

20.1.2.5.1 比较匹配中断

设置 DRV_SR 寄存器的 DCIM 配置向上计数或者向下计数时进行比较匹配，设置比较匹配值 DRV_COMR，当计数器的计数值等于 DRV_COMR，符合 DCIM 的设置则产生中断事件，中断标记 DCIF 硬件置 1。软件对 DCIF 写 0 可清中断标记，写 1 无效

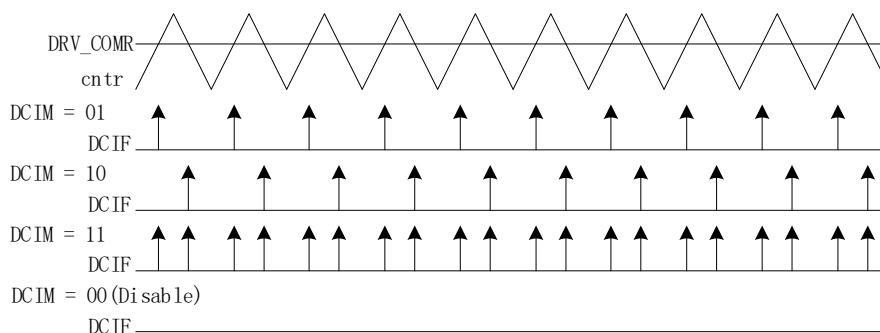


图 20-9 DRV 比较匹配中断

20.1.2.5.2 FG 中断

设置 DRV_SR 寄存器的 FGIE 使能 FG 中断，电机每转一圈（电角度），产生一次中断事件。

20.2 寄存器

20.2.1 DRV_CR (0x4062)

表 20-1 DRV_CR (0x4062)

位	7	6	5	4	3	2	1	0
名称	DRVEN	DDIR	FOCEN	DRPE	OCS	MESEL	RSV	DRVOE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DRVEN	计数器使能 0: 禁止 1: 使能						
[6]	DDIR	输出方向（正反转） 改变电机的转动方向，BLDC 和 FOC 均有效，FOC 改变此位即可改变方向（有感 FOC 还需配合软件修改角度），BLDC 需修改 TIMER1 相关参数才可以改变方向 0: 正转 1: 反转						
[5]	FOCEN	FOC/SVPWM/SPWM 模块使能 0: 禁止 1: 使能						
[4]	DRPE	DRV_DR 预装载使能 使能预装载后，软件写 DRV_DR 后，数值在计数器发生下溢事件后更新；禁止预装载，软件写 DRV_DR 后，数值立刻更新 0: 禁止 1: 使能						
[3]	OCS	比较值来源选择 0: DRV_DR 1: FOC/SVPWM/SPWM 模块						

[2]	MESEL	ME 核工作模式选择 0: ME 模块工作在 BLDC 模式 1: ME 模块工作在 FOC/SVPWM/SPWM 模式
[1]	RSV	保留
[0]	DRVOE	Driver 输出使能 0: 禁止 1: 使能

20.2.2 DRV_SR(0x4061)

表 20-2 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM1	DCIMO
类型	R/WO	R/W	R/WO	R/WO	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SYSTIF	SysTick 中断标志 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: SYS TICK 中断产生						
[6]	SYSTIE	SysTick 中断使能 使能后可产生 SYS TICK 中断 0: 不使能 1: 使能						
[5]	FGIF	FG 中断标志 FOC/BLDC 每转一圈（电周期），产生 FGIF 标记 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: 比较中断产生						
[4]	DCIF	比较匹配中断标志 当计数值等于 DRV_COMR 时，根据 DCIM 设置判断计数方向，符合则产生中断标记 该位由硬件置 1。它由软件清 0。 0: 无事件发生 1: 比较中断产生						
[3]	FGIE	FG 中断使能 中断使能后，FOC/BLDC 每转一圈（电周期），产生 FG 中断标记 0: 不使能 1: 使能						
[2]	DCIP	产生比较匹配中断的间隔（几个计数周期产生一次中断） 0: 1 次产生中断 1: 2 次产生中断						
[1:0]	DCIM	比较匹配中断模式配置 当计数值等于 DRV_COMR 时，根据 DCIM 的设置判断是否产生中断标记						

	00: 不产生中断 01: 上升方向 10: 下降方向 11: 上升/下降方向
--	--

20.2.3 DRV_OUT (0xF8)

表 20-3 DRV_OUT (0xF8)

位	7	6	5	4	3	2	1	0
名称	MOE	RSV	OISWL	OISWH	OISVL	OISVH	OISUL	OISUH
类型	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	MOE	主输出使能 该位用于选择 UVW 上下桥输出的来源。该位软件可置 1 和清 0，母线电流保护产生（见 31.1.1.1）时，硬件自清零，关闭输出。 0: 禁止，输出来源于空闲电平 OISUH/OISVH/OISWH 和 OISUL/OISVL/OISWL 1: 使能，输出来源于计数器比较值						
[6]	RSV	保留						
[5]	OISWL	WL 的输出空闲电平 参考 OISUH 描述						
[4]	OISWH	WH 的输出空闲电平 参考 OISUH 描述						
[3]	OISVL	VL 的输出空闲电平 参考 OISUH 描述						
[2]	OISVH	VH 的输出空闲电平 参考 OISUH 描述						
[1]	OISUL	UL 的输出空闲电平 参考 OISUH 描述						
[0]	OISUH	UH 的输出空闲电平 该位设置输出 UH 的空闲电平。当 MOE=0，输出空闲电平关闭对应的 MOS。 0: 低电平 1: 高电平						

20.2.4 DRV_CMRL(0x405C, 0x405D)

注：BLDC 控制方式，通过 TIMER1 会自动控制 DRV_CMRL 寄存器。

表 20-4 DRV_CMRL (0x405C) DRV_CMRH (0x405D)

DRV_CMRL (0x405C)								
位	7	6	5	4	3	2	1	0
名称	RSV				WHP	WLP	VHP	VLP
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_CMRL (0x405D)								

位	7	6	5	4	3	2	1	0
名称	UHP	ULP	WHE	WLE	VHE	VLE	UHE	ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11]	WHP	W 相上管输出极性 0: 高电平有效 1: 低电平有效						
[10]	WLP	W 相下管输出极性 0: 高电平有效 1: 低电平有效						
[9]	VHP	V 相上管输出使能 0: 高电平有效 1: 低电平有效						
[8]	VLP	V 相下管输出极性 0: 高电平有效 1: 低电平有效						
[7]	UHP	U 相上管输出极性 0: 高电平有效 1: 低电平有效						
[6]	ULP	U 相下管输出极性 0: 高电平有效 1: 低电平有效						
[5]	WHE	W 相上管输出使能 0: 关闭—禁止输出 1: 开启—使能输出 注: 当 WLE 和 WHE 同时为 1, W 相上下桥互补输出, 同时输出自动插入死区。输出 pwm 以下桥为参考, 当同一相对管互补输出, 上桥 PWM 反相						
[4]	WLE	W 相下管输出使能 0: 关闭—禁止输出 1: 开启—使能输出 注: 当 WLE 和 WHE 同时为 1, W 相上下桥互补输出, 同时输出自动插入死区。输出 pwm 以下桥为参考, 当同一相对管互补输出, 上桥 PWM 反相						
[3]	VHE	V 相上管输出使能 0: 关闭—禁止输出 1: 开启—使能输出 注: 当 VLE 和 VHE 同时为 1, V 相上下桥互补输出, 同时输出自动插入死区。输出 pwm 以下桥为参考, 当同一相对管互补输出, 上桥 PWM 反相						
[2]	VLE	V 相下管输出使能 0: 关闭—禁止输出 1: 开启—使能输出 注: 当 VLE 和 VHE 同时为 1, V 相上下桥互补输出, 同时输出自动插入死区。输出 pwm						

		以下桥为参考，当同一相对管互补输出，上桥 PWM 反相
[1]	UHE	U 相上管输出使能 0: 关闭—禁止输出 1: 开启—使能输出 注：当 ULE 和 UHE 同时为 1，U 相上下桥互补输出，同时输出自动插入死区。输出 pwm 以下桥为参考，当同一相对管互补输出，上桥 PWM 反相
[0]	ULE	U 相下管输出使能 0: 关闭—禁止输出 1: 开启—使能输出 注：当 ULE 和 UHE 同时为 1，U 相上下桥互补输出，同时输出自动插入死区。输出 pwm 以下桥为参考，当同一相对管互补输出，上桥 PWM 反相

20.2.5 DRV_ARR(0x405E,0x405F)

表 20-5 DRV_ARRH (0x405E) DRV_ARRL (0x405F)

DRV_ARRH (0x405E)								
位	7	6	5	4	3	2	1	0
名称	RSV		DRV_ARR[13:8]					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_ARRL (0x405F)								
位	7	6	5	4	3	2	1	0
名称	DRV_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:14]	RSV	保留						
[13:0]	DRV_ARR	计数器的重载值，决定载波周期和运算周期（中央对齐模式） DRV 计数器从 0 开始计数到 DRV_ARR/2 - 1，产生上溢事件，然后向下计数到 0。 计算公式: 载波频率 $f_{carrier} = 48MHz/DRV_ARR$ 注：LSB 恒为 0，写 1 无意义 DRV_ARR 的值以时钟 48MHz 计算，取值范围 (0, 16382)						

20.2.6 DRV_COMR(0x405A,0x405B)

表 20-6 DRV_COMRH (0x405A) DRV_COMRL (0x405B)

DRV_COMRH (0x405A)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV_COMR[11:8]			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_COMRL (0x405B)								
位	7	6	5	4	3	2	1	0
名称	DRV_COMR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:12]	RSV	保留							
[11:0]	DRV_COMR	计数器的比较匹配值 当计数值与 COMR 相等时，根据 DRV_SR 寄存器的 DCIM 是否产生比较匹配事件 匹配点对应的占空比 = $DRV_COMR * 4 / DRV_ARRx$ 100% DRV_COMR 的值以时钟 12MHz 计算，取值范围 (0, 4095)							

20.2.7 DRV_DR(0x4058,0x4059)

表 20-7 DRV_DRH (0x4058) DRV_DRL (0x4059)

DRV_DRH (0x4058)									
位	7	6	5	4	3	2	1	0	
名称	RSV		DRV_DR[13:8]						
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
DRV_DRL (0x4059)									
位	7	6	5	4	3	2	1	0	
名称	DRV_DR[7:0]								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[15:14]	RSV	保留							
[13:0]	DRV_DR	手动控制输出时设定的比较值 软件写 PWM 占空比 占空比 = DRV_DR / DRV_ARRx 100% (假设 $DRV_ARR=750$, $DRV_DR=375$, 则占空比=50%) 注: 当使用该寄存器作为比较源时, 输出 PWM 以上桥为参考, 当同一相对管互补输出, 下桥 PWM 反相。 DRV_DR 的值以时钟 48MHz 计算, 取值范围 (0, 16382)							

20.2.8 DRV_DTR(0x4060)

表 20-8 DRV_DTR (0x4060)

位	7	6	5	4	3	2	1	0	
名称	DRV_DTR								
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[7:0]	DRV_DTR	上下管死区时间 DTR 为插入互补输出之间的死区持续时间。假设 MCU 时钟为 24MHz (41.67ns)							

DT= (DTR+1) x 41.67ns
 注：当 DTR=0，不插入死区

20.2.9 DRV__CNTR(0x4066,0x4067)

表 20-9 DRV__CNTRH (0x4066) DRV__CNTRL (0x4067)

DRV__CNTRH (0x4066)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV__CNTR[11:8]			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV__CNTRL (0x4067)								
位	7	6	5	4	3	2	1	0
名称	DRV__CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV__CNTR	计数器值 CNTR 对应的占空比 = DRV__CNTR*4/ DRV_ARRx 100% DRV__CNTR 的值以时钟 12MHz 计算，取值范围 (0, 4095)						

21 WDT

看门狗定时器是一个工作在 LS_OSC（内部慢时钟）时钟域下的定时器，主要用于监控主程序运行，防止 MCU 出现死机的情况。看门狗的工作原理是：启动看门狗后，看门狗的定时器开始运行；当看门狗定时器溢出时，看门狗会发送信号使 MCU 复位，主程序将重新运行。所以，在主程序运行过程中，每隔一段时间就要对看门狗的定时器进行初始化，以防止看门狗定时器溢出，俗称“喂狗”。

FU6832 的看门狗在启动后就会从 0 开始计时，如果没有“喂狗”操作，当计时到 FFFC 时看门狗会输出一个长度为 4 个 LS_OSC 周期的信号使 MCU 复位，程序从头开始运行；如果程序在运行中定时给看门狗发送“喂狗”信号，那么看门狗定时器将会从设定的初始值开始计数，看门狗将不会令 MCU 复位。

21.1 WDT 使用注意事项

- 1、MCU 进入待机模式或者睡眠模式时，WDT 将停止计数，但计数值仍会保留。
- 2、MCU 在仿真过程中，WDT 将会被自动禁用
- 3、WDT 定时器溢出使 MCU 复位，那么 RST_SR[RSTWDT]将会置一

21.2 WDT 操作说明

- 1、配置 CCFG1[WDT_EN]启动看门狗计数，启动后看门狗会开始计数；
- 2、设置 WDT_ARR，本步也可以放在启动看门狗之前；
- 3、在程序的运行中设置 WDT_CR[WDTRF]为 1，即可令看门狗定时器初始化

21.3 WDT 寄存器

21.3.1 WDT_CR (0x4026)

表 21-1 WDT_CR (0x4026)

位	7	6	5	4	3	2	1	0
名称	RSV							WDTRF
类型	R	R	R	R	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:1]	RSV	保留						
[0]	WDTRF	看门狗初始化标志 1: 初始化看门狗计数器; 0: 不初始化						

21.3.2 WDT_ARR (0x4027)

表 21-2 WDT_ARR (0x4027)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	WDT_ARR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	WDT_ARR	看门狗重载计数器, 设置看门狗计数器重新置位后的值的高 8 位。						

21.3.3 CCFG1 (0x401E)

CCFG1 (0x401E)								
位	7	6	5	4	3	2	1	0
名称	RSV		WDT_EN	RSV				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5]	WDT_EN	WDT 使能 0: 禁止 1: 使能						
[4:0]	RSV	保留						

22 RTC 与时钟校准

22.1 RTC 基本功能框图

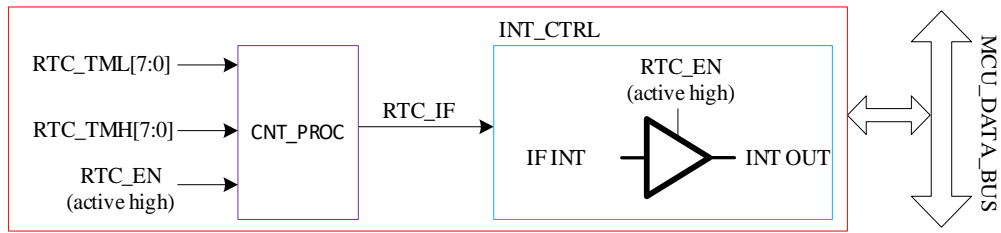


图 22-1RTC 基本功能框图

22.2 RTC 操作说明

写寄存器 RTC_TMH 和 RTC_TML，设置 RTC 计数的重载值；

设置 RTC_STA[RTC_EN]为 1，使能 RTC 计数。

22.3 RTC 寄存器

22.3.1 计数寄存器：RTC_TM (0x402C, 0x402D)

表 22-1RTC_TMH (0x402C) RTC_TML (0x402D)

RTC_TM (0x402C, 0x402D)								
RTC_TMH (0x402C)								
位	7	6	5	4	3	2	1	0
名称	RTC_TMH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
RTC_TML (0x402D)								
位	7	6	5	4	3	2	1	0
名称	RTC_TML							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
字段	名称	描述						
[15:0]	RTC_TM	RTC 计数寄存器。 写入后，RTC 计数器以 32768Hz 从 0 计数到 RTC_TM[15:0]后溢出，中断，并重载为 0 继续计数。 读出值为正在计数的值，为计数瞬间值。						

22.3.2 控制寄存器：RTC_STA (0x402E)

表 22-2 RTC_STA(0x402E)

位	7	6	5	4	3	2	1	0
名称	RTC_EN	RTC_IF	RSV	ISOSCEN	RSV			
类型	R/W	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
7	RTC_EN	RTC 使能 0: 禁止 1: 使能
6	RTC_IF	RTC 中断标志 当 RTCIE 为 1 时, 此位溢出后将产生中断, MCU 可软件清 0 此位。 当 RTCIE 为 0 时, 此位溢出后不会产生中断, 但仍有标志, MCU 可读取该标志后将其清 0。
5	RSV	保留
4	ISOSCEN	内部慢时钟使能 0: 内部慢时钟禁止 1: 内部慢时钟使能
[3:0]	RSV	保留

22.4 时钟校准

22.4.1 简介

时钟校准模块内建慢时钟校准快时钟功能, 其中慢时钟可由寄存器 SCK_SEL 选择慢时钟源, 可以是内部慢时钟或者外部慢时钟。校准原理是使用一个长度 12 位的计数器连续累积计 4 个慢时钟周期的长度。

校准方法: MCU 写 CAL_STA=1 开始进行校准过程, 读 CAL_BSY 标志位可知校准是否完成, CAL_BSY=0 表示校准结束, MCU 读取 CAL_ARR 的值即是使用快时钟连续累积计 4 个慢时钟的值。

22.4.2 寄存器

表 22-3 CAL_CR0 (0x4044) CAL_CR1 (0x4045)

CAL_CR0、CAL_CR1 (0x4044、0x4045)								
CAL_CR0 (0x4044)								
位	7	6	5	4	3	2	1	0
名称	CAL_STA /CAL_BUSY	RSV			CAL_ARR[11:8]			
类型	R/W	R	R	R	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0
CAL_CR1 (0x4045)								
位	7	6	5	4	3	2	1	0
名称	CAL_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15]	CAL_STA /CAL_BUSY	CLOCK_CAL 使能 写 1: 启动时钟校准功能。 读 0: 表示校准过程完成。 读 1: 表示校准过程正在进行中。						
[14:12]	RSV	保留						

[11:0]	CAL_ARR	<p>校准计数值</p> <p>使用快时钟连续累积计数 4 个慢时钟周期的值。</p> <p>特别地，当此值为 0 时表示无对应慢时钟输入，当此值为 FFF 时表示计数溢出（原因可能是慢时钟太慢或者快时钟太快）。</p>
--------	---------	--

23 IO

23.1 IO 简介

最多可以支持 35 个通用 I/O 引脚, 分别为 P0.0~P0.7, P1.0~P1.7, P2.0~P2.7, P3.0~P3.7, P4.2, P4.4~P4.5。每个 GPIO 端口有相关的控制和配置寄存器用来满足不同应用的需求。

23.2 IO 操作说明

1、 端口 P0.0~P0.7, P1.0~P1.7, P2.0~P2.7, P3.0~P3.7, P4.2, P4.4~P4.5 映射到寄存器 P0, P1, P2, P3, P4。

2、 P0_OE, P1_OE, P2_OE, P3_OE, P4_OE 用于配置 P0.0~P3.7 和 P4.2, P4.4~P4.5 的输入/输出使能。当端口配置为输入时, 施密特触发输入使能, 所有的 IO 口都可以选择是否开启上拉, 部分 IO 口可以选择下拉输入。

3、 P0.0~P3.7, P4.2~P4.5 均可使能上拉电阻, 配置 P0_PU, P1_PU, P2_PU, P3_PU, P4_PU 对应的位为一。其中 P0.0~P0.2, P1.3~P1.6, P2.1, P3.6~P3.7 的上拉电阻阻值约为 4.7kΩ, 其余 PAD 的上拉电阻阻值约为 33kΩ。

4、 P1.1/P0.1 可使能下拉电阻, 下拉电阻约为 10kΩ, 配置 P3_AN[7:6]选择是否使能。

5、 所有 IO 端口在数字输出 0 时上拉电阻会被自动关闭。

6、 P0.0~P0.6 可配置为外部中断 0 输入, P1.0~P2.7 可配置为外部中断 1 输入。INT0 和 INT1 都可以配置为上升沿中断、下降沿中断或者电平改变触发中断。

7、 P1.3~P1.7, P2.0~P2.7, P3.0~P3.5 可配置为模拟 PAD, 配置 P1_AN, P2_AN, P3_AN 对应的位为一。PAD 配置为模拟 PAD 后, 对应 PAD 的所有数字功能配置失效, 寄存器 P1, P2, P3 对应的位检测到的端口状态为 0。

8、 P1.6~P1.7, P2.0~P2.7, P3.0~P3.5 在端口配置为模拟模式后上拉会自动关闭, P1.3~P1.5 端口在配置为模拟模式上拉电阻不会自动关闭, 可以根据实际应用需求选择是否开启。

9、 三相 U、V、W 输出的输出源 OCUH/OCVH/OCWH 和 OCUL/OCVL/OCWL 可以来自于 TIMER1 和 FOC 模块, 通过配置 DRV_CR 寄存器的 OCS 进行选择。DRV_OUT 寄存器的 MOE 选择寄存器配置的空闲电平(DRV_OUT 寄存器的 OISUH/OISVH/OISWH 和 OISUL/OISVL/OISWL) 还是输出源 OCUH/OCVH/OCWH 和 OCUL/OCVL/OCWL 送进 DRIVER 模块。

10、 DRV_OUT 寄存器的 MOE 可以由软件写零和写一, 当发生过流保护时硬件会自动清零。

11、 IO 优先级:

- a) 对于所有复用端口, GPIO 的优先级最低
- b) P0.0: I2C > TIMER4 > LIN > UART > GPIO
- c) P0.1: I2C > TIMER4 > TIMER3 > DBG_SIG > LIN > UART > GPIO
- d) P0.5: SPI > UART > GPIO

- e) P0.6: SPI > UART > GPIO
- f) P0.7: TIMER2 > CMP > SPI > GPIO

23.3 IO 寄存器

23.3.1 P0_OE (0xFC)

表 23-1 P0_OE (0xFC)

位	7	6	5	4	3	2	1	0
名称	P0_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P0_OE	P0.0~P0.7 的数字输出使能 1: 输出 0: 输入						

23.3.2 P1_OE (0xFD)

表 23-2 P1_OE (0xFD)

位	7	6	5	4	3	2	1	0
名称	P1_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P1_OE	P1.0~P1.7 的数字输出使能 1: 输出 0: 输入						

23.3.3 P2_OE (0xFE)

表 23-3 P2_OE (0xFE)

位	7	6	5	4	3	2	1	0
名称	P2_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P2_OE	P2.0~P2.7 的数字输出使能 1: 输出 0: 输入						

23.3.4 P3_OE (0xFF)

表 23-4 P3_OE (0xFF)

位	7	6	5	4	3	2	1	0
名称	P3_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P3_OE	P3.0~P3.7 的数字输出使能 1: 输出 0: 输入						

23.3.5 P4_OE (0xE9)

表 23-5 P4_OE (0xE9)

位	7	6	5	4	3	2	1	0
名称	RSV		P4_OE[5]	P4_OE[4]	RSV	P4_OE[2]	RSV	RSV
类型	R	R	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称							
[7:6]	RSV	保留						
[5:2]	P4_OE	P4.2~P4.5 的数字输出使能 1: 输出 0: 输入						
[1:0]	RSV	保留						

23.3.6 P1_AN (0x4050)

表 23-6 P1_AN (0x4050)

位	7	6	5	4	3	2	1	0
名称	P1_AN				HBMOD	RSV	ODE1	ODE0
类型	R/W	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:4]	P1_AN	P1.7~P1.4 的模拟模式使能 1: 使能 0: 禁止						
[3]	HBMOD	P1.3 模式配置，与 P1_OE.3 组合决定 P1.3 的功能模式。						
		HBMODE	P1_OE.3	P1.3 模式				
		0	0	数字输入				
		0	1	数字输出				
		1	0	模拟模式				
		1	1	数字强驱动输出，输出高可提供强驱动，输出低的驱动能力同‘01’数字输出模式。				

[2]	RSV	保留
[1]	ODE1	P0.1 的漏极开路 (open drain) 使能 1: 使能 0: 禁止
[0]	ODE0	P0.0 的漏极开路 (open drain) 使能 1: 使能 0: 禁止

23.3.7 P2_AN (0x4051)

表 23-7 P2_AN (0x4051)

位	7	6	5	4	3	2	1	0
名称	P2_AN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P2_AN	P2.7~P2.0 的模拟模式使能 1: 使能 0: 禁止						

23.3.8 P3_AN (0x4052)

表 23-8 P3_AN (0x4052)

位	7	6	5	4	3	2	1	0
名称	P11_PL	P01_PL	P3_AN					
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	P11_PL	P1.1 下拉电阻使能 1: 使能 0: 禁止 注: 不能同时使能 P1.1 的上拉和下拉使能						
[6]	P01_PL	P0.1 下拉电阻使能 1: 使能 0: 禁止 注: 不能同时使能 P0.1 的上拉和下拉使能						
[5:0]	P3_AN	P3.5~P3.0 的模拟模式使能 1: 使能 0: 禁止						

23.3.9 P0_PU (0x4053)

表 23-9 P0_PU (0x4053)

位	7	6	5	4	3	2	1	0
名称	P0_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
	名称	描述						
[7:0]	P0_PU	P0.7~P0.0 的上拉电阻使能 1: 使能 0: 禁止						

23.3.10 P1_PU (0x4054)

表 23-10 P1_PU (0x4054)

位	7	6	5	4	3	2	1	0
名称	P1_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
	名称	描述						
[7:0]	P1_PU	P1.7~P1.0 的上拉电阻使能 1: 使能 0: 禁止						

23.3.11 P2_PU (0x4055)

表 23-11 P2_PU (0x4055)

位	7	6	5	4	3	2	1	0
名称	P2_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
	名称	描述						
[7:0]	P2_PU	P2.7~P2.0 的上拉电阻使能 1: 使能 0: 禁止						

23.3.12 P3_PU (0x4056)

表 23-12 P3_PU (0x4056)

位	7	6	5	4	3	2	1	0
名称	P3_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
	名称	描述						

[7:0]	P3_PU	P3.7~P3.0 的上拉电阻使能 1: 使能 0: 禁止
-------	-------	-------------------------------------

23.3.13 P4_PU (0x4057)

表 23-13 P4_PU (0x4057)

位	7	6	5	4	3	2	0	0
名称	RSV		P4_PU[5]	P4_PU[4]	RSV	P4_PU[2]	RSV	RSV
类型	R	R	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:2]	P4_PU	P4.5~P4.4, P4.2 的上拉电阻使能 1: 使能 0: 禁止						
[1:0]	RSV	保留						

23.3.14 PH_SEL (0x404C)

表 23-14 PH_SEL (0x404C)

位	7	6	5	4	3	2	1	0
名称	SPITMOD	UART1EN	UART2EN	T4SEL	T3SEL	T2SEL	T2SSEL	RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SPITMOD	SPI 从机发送端在发送完成后变为高阻态， SPI 从机发送端模式 0: 作为从机时，SPI 发送完毕后，MISO 管脚处于输出状态。 1: 作为从机时，SPI 发送完毕后，MISO 管脚处于高阻态。						
[6]	UART1EN	P0.5(TXD)/P0.6(RXD) 端口复用为 UART UART1 使能 0: UART1 功能禁止 1: UART1 功能使能						
[5]	UART2EN	P3.7(TXD)/P3.6(RXD) 端口复用为 UART UART2 使能 0: UART2 功能禁止 1: UART2 功能使能						
[4]	T4SEL	端口复用为 TIM4 TIMER4 端口使能 0: 不使能 1: P0.1 或 P0.0 (功能转移 PH_SEL1[T4CT]=1) 作为 TIMER4 的输入输出 注: 端口优先级参考 IO 操作说明						
[3]	T3SEL	端口复用为 TIM3						

		TIMER3 端口使能 0: 不使能 1: P1.1 或 P0.1 (功能转移 PH_SEL1[T3CT]=1) 作为 TIMER3 的输入输出 注: 端口优先级参考 IO 操作说明
[2]	T2SEL	端口复用为 TIM2 TIMER2 端口使能 0: P1.0 作为 GPIO 1: P1.0 作为 TIMER2 的输入输出
[1]	T2SSEL	端口复用为 TIM2S TIMER2 端口 2 使能 0: P0.7 作为 GPIO 1: P0.7 作为 TIMER2 的端口 2 输入输出 注: TIMER2 优先级最高, 其次是比较器输出, 再次是 SPI 的 MISO
[0]	RSV	保留

23.3.15 PH_SEL1 (0x404D)

表 23-15 PH_SEL1 (0x404D)

位	7	6	5	4	3	2	1	0
名称	RSV					SPICT	T4CT	T3CT
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:3]	RSV	保留位						
[2]	SPICT	SPI 功能转移 0: 功能不转移, P0.5 作为 SCLK, P0.6 作为 MOSI 1: 功能转移, P0.5(SCLK)→P0.0 P0.6(MOSI)→P0.1						
[1]	T4CT	TIMER4 功能转移 0: 功能不转移, 使用 P0.1 作为 TIMER4 的输入输出 1: 功能转移, 使用 P0.0 作为 TIMER4 的输入输出						
[0]	T3CT	TIMER3 功能转移 0: 功能不转移, 使用 P1.1 作为 TIMER3 的输入输出 1: 功能转移, 使用 P0.1 作为 TIMER3 的输入输出						

23.3.16 P0 (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xE8)

端口输出寄存器 P0/1/2/3/4 支持读写访问, RMW (read-modify-write) 指令访问的是寄存器的值 (RMW 指令参见), 其他指令访问的是 PORT 管脚。

表 23-16 P0/P1/P2/P3/P4

P0 (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xE8)								
位	7	6	5	4	3	2	1	0
名称	GPx[7]	GPx[6]	GPx[5]	GPx[4]	GPx[3]	GPx[2]	GPx[1]	GPx[0]
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

寄存器名称	功能描述	R/W	初始值
P0[7:0]	端口寄存器 0	R/W	0x00
P1[7:0]	端口寄存器 1	R/W	0x00
P2[7:0]	端口寄存器 2	R/W	0x00
P3[7:0]	端口寄存器 3	R/W	0x00
P4[5:2]	端口寄存器 4	R/W	0x00

注：端口 P4 共有 4 个 PIN，对应 P4 输出寄存器为 P4[5:2]。

表 23-17 read modify write instructions

指令	功能描述
ANL	Logic AND
ORL	Logic OR
XRL	Logic exclusive OR
JBC	Jump if bit is set and clear
CPL	Complement bit
INC,DEC	Increment, decrement byte
DJNZ	Decrement and jump if not zero
MOV Px,y, C	Move carry bit to bit y of port x
CLR Px,y	Clear bit y of port x
SETB Px,y	Set bit y of port x

24 ADC

24.1 ADC 简介

FU6832 系列的 ADC 是一个 12 位逐次逼近寄存器 (SAR) ADC，内部支持 15 个通道，采样方式为顺序采样 (即从 AD0 依次到 AD14)，采样结果支持右对齐和左次高位对齐。其中 AD0~AD13 为外部引脚 ADC 通道，AD14 为 VCC 引脚经过 ADC_CR[URATIO] 配置电阻分压比后直接送入 ADC 进行采样。当 DRV_CR[FOCEN] 使能后，通道 AD0/AD1/AD2/AD4/AD14 可以支持触发模式采样，AD2 和 AD14 通过 FOC_CR0[UCSEL] 位选择其中一个用于母线电压触发采样，所有通道触发采样结果固定为左次高位对齐。

24.2 ADC 框图

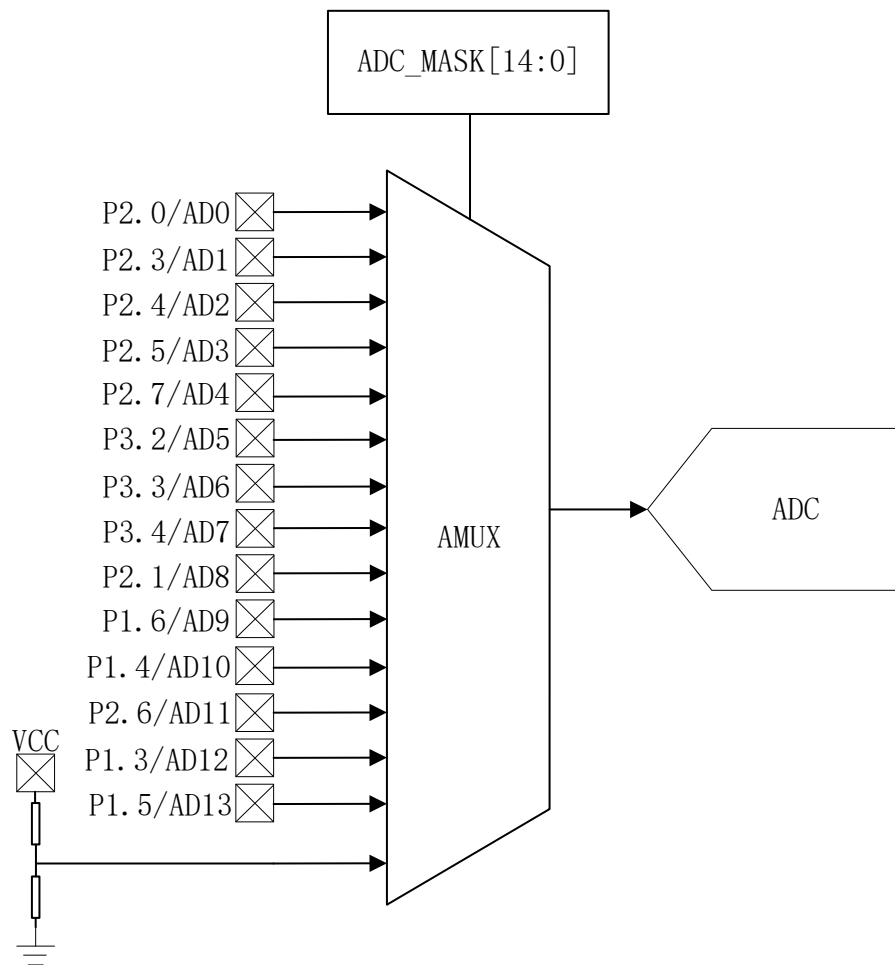


图 24-1 ADC 多路复用器框图

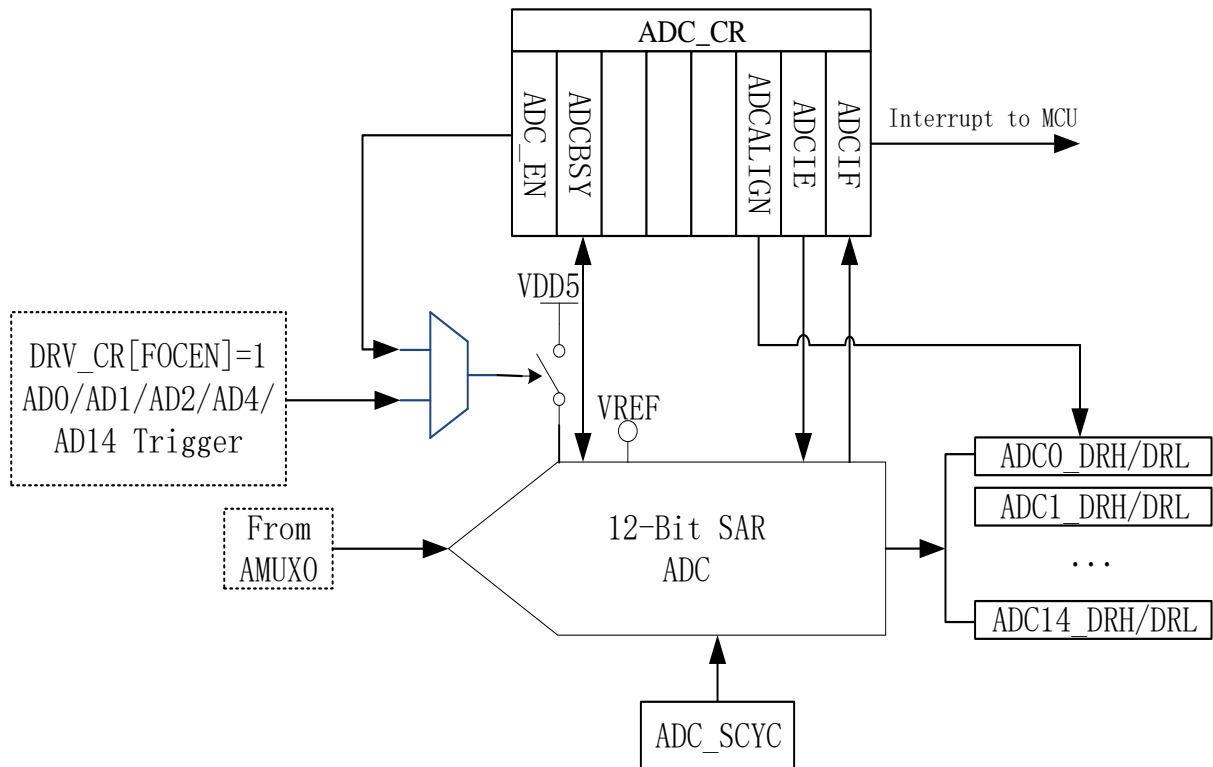


图 24-2 ADC 功能框图

24.3 ADC 操作说明

软件写寄存器 ADC_CR[ADCBSY]置 1 时将进行顺序扫描采样模式，当 FOC 功能启动后，芯片内部电路自动切入触发模式采样以支持电机驱动时序，触发结束后自动恢复为顺序扫描采样模式。触发采样优先级比顺序扫描采样优先级高，触发源来自于 FOC 模块。

24.3.1 顺序扫描采样模式

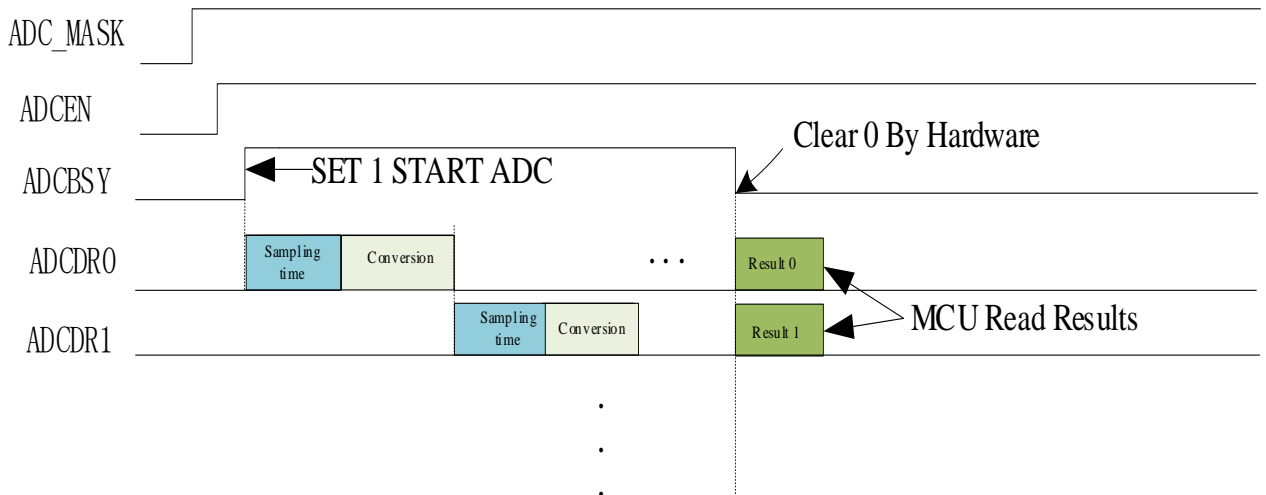


图 24-3 ADC 顺序扫描采样时序图
如

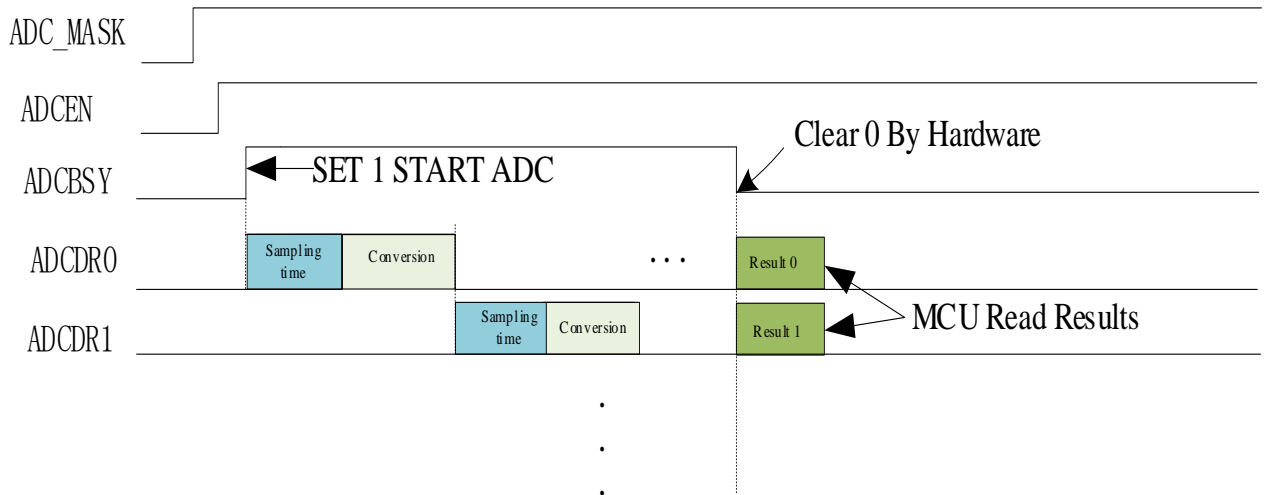


图 24-3 所示，启动 ADC 操作

- 设置合适的 ADC 参考电压 ADCREF
- 设置对应通道的编号即设置寄存器 ADC_MASK
- 设置合适的每个通道的采样时钟周期延时（最小值为 3）
- 设置 ADC_CR 寄存器的 ADCEN 位为 1
- 设置 ADC_CR 寄存器的 ADCBSY 位为 1 后，ADC 开始工作
- 当读取 ADCBSY 为零后可以读取 ADC 转换结果
- ADC 转换顺序根据使能的通道号从低到高（即当使能 CH2/3/4 后，依次采样转换 CH2/3/4，然后在读取 ADCBSY 为零后读取单次转换结果）

24.3.2 触发采样模式

启动 FOC 功能后，ADC 可在电机驱动需要的时刻自动触发 ADC 采样。触发采样模式与顺序扫描采样模式可同时进行，内部电路自动匹配两种不同模式的时序，但触发模式与顺序扫描模式的 ADC 通道不宜重叠。

若启动 FOC 功能（配置 DRV_CR[FOC_EN]=1），FOC 模块将自动启动 ADC 模块并在需要的时候触发 ADC 采样，并将采样的值自动送至 FOC 模块。AD2 和 AD14 通过 FOC_CR0[UCSEL]位选择其中一个用于母线电压触发采样。

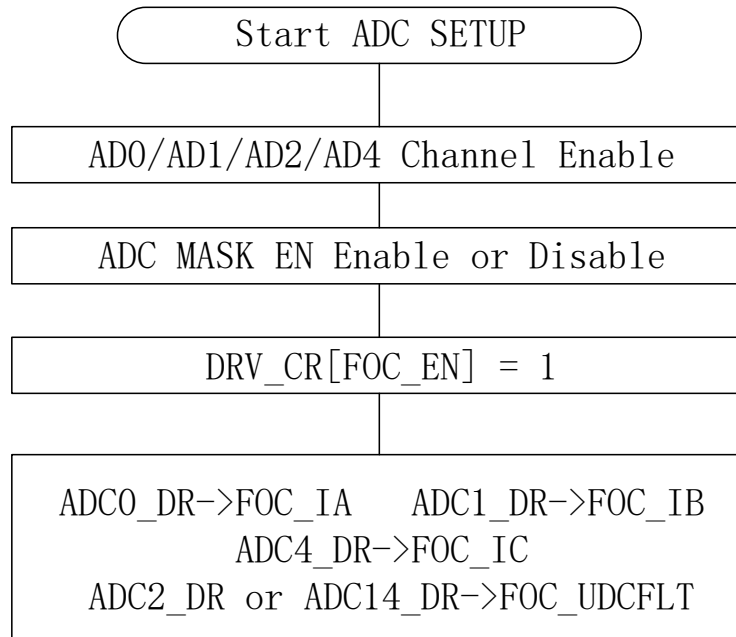


图 24-4 ADC 硬件触发采样流程

如图 24-4 所示，当 ADC 通道 0/1/2/4 使能，并且在 FOC 使能后，可由 FOC 模块硬件触发采样并直接读取结果。

24.3.3 输出数据格式

寄存器 ADC_DRH 和 ADC_DRL 包含每次转换完成时 ADC 输出转换代码的高字节和低字节。数据可以根据 ADC_CR[ADCALIGN]选择右对齐或左次高位对齐。输入从 0 到 VREF，输出数据代码如下表所示。ADC_DRH 和 ADC_DRL 寄存器中未使用的位被置为 0。

输入电压	右对齐	左次高对齐
	ADC_CR[ADCALIGN]=0	ADC_CR[ADCALIGN]=1
0	0x0000	0x0000
VREF/2	0x0800	0x4000
VREF	0x0fff	0x7ff8

24.4 ADC 寄存器

24.4.1 ADC_CR(0x4039)

表 24-1 ADC_CR (0x4039)

位	7	6	5	4	3	2	1	0
名称	ADCEN	ADCBSY	ADCRATIO	RSV		ADCALIGN	ADCIE	ADCIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	ADCEN	使能 ADC 0:禁止。 1:使能。						
[6]	ADCBSY	ADC 启动 & ADC 忙标志 MCU 操作 ADC 时应先写 ADCEN 位, 使电路准备好, 再写 ADCBSY 进行转换。MCU 写 1 后开始 ADC 转换, 转换完毕硬件自动清 0。MCU 也可以读取此位以判断 ADC 是否处于转换过程中。若此位已经为 1 时 MCU 再写 1 无意义。此位 MCU 只可写 1, 写 0 无意义, 读出时表示 ADC 状态。 ADC_MASK=0 时此位写 1 无意义。						
[5]	ADCRATIO	AD14 采 VCC 电压使用的分压比 0: 1/12 分压 1: 1/6.5 分压						
[4:3]	RSV	保留						
[2]	ADCALIGN	ADC 数据次高位对齐使能 0: ADC 数据右对齐 (ADC 结果在 ADCx_DR[11:0])。 1: ADC 数据次高位对齐 (ADC 结果在 ADCx_DR[14:3])。(TRIG 模式不受影响)						
[1]	ADCIE	ADC 中断使能。用于控制 ADCIF 是否向 MCU 发起中断事件。(不包含 TRIG 模式中断) 0:禁止。 1:使能。						
[0]	ADCIF	ADC 中断标志 当本次 ADC 转换完毕时, 若 ADCIE=1 则向 MCU 发起 ADC 中断事件。此位不受 ADCIE 控制。 0:本次 ADC 转换未完毕。 1:本次 ADC 转换完毕。						

24.4.2 ADC_MASK={ ADC_MASKH, ADC_MASKL} (0x4036~0x4037)

表 24-2 ADC_MASK={ ADC_MASKH, ADC_MASKL} (0x4036~0x4037)

ADC_MASKH (0x4036)								
位	7	6	5	4	3	2	1	0
名称	RSV	CH14EN	CH13EN	CH12EN	CH11EN	CH10EN	CH9EN	CH8EN
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
ADC_MASKL (0x4037)								
位	7	6	5	4	3	2	1	0
名称	CH7EN	CH6EN	CH5EN	CH4EN	CH3EN	CH2EN	CH1EN	CHOEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15]	RSV	保留位
[14]	CH14EN	ADC 第 14 通道使能, 如果只使用 FOC 自动采样母线电压功能, CH14EN 无需配置为 1
[13]	CH13EN	ADC 第 13 通道使能
[12]	CH12EN	ADC 第 12 通道使能
[11]	CH11EN	ADC 第 11 通道使能
[10]	CH10EN	ADC 第 10 通道使能
[9]	CH9EN	ADC 第 9 通道使能
[8]	CH8EN	ADC 第 8 通道使能
[7]	CH7EN	ADC 第 7 通道使能
[6]	CH6EN	ADC 第 6 通道使能
[5]	CH5EN	ADC 第 5 通道使能
[4]	CH4EN	ADC 第 4 通道使能
[3]	CH3EN	ADC 第 3 通道使能
[2]	CH2EN	ADC 第 2 通道使能, 如果只使用 FOC 自动采样母线电压功能, CH2EN 无需配置为 1
[1]	CH1EN	ADC 第 1 通道使能
[0]	CH0EN	ADC 第 0 通道使能

24.4.3 ADC_SCYC={ADC_SCYCH[3:0],ADC_SCYCL}(0x4035[5:2],0x4038)

表 24-3 ADC_SCYC={ADC_SCYCH[11:8],ADC_SCYCL}(0x4035[5:2],0x4038)

ADC_SCYC={ADC_SCYCH[11:8],ADC_SCYCL}(0x4035[5:2],0x4038)								
ADC_SCYCL (0x4038)								
位	7	6	5	4	3	2	1	0
名称	ADC_SCYCL [7:4]				ADC_SCYCL [3:0]			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	1	1	0	0	1	1
字段	名称	描述						
[11:8]	ADC_SCYC [11:8]	ADC 采样周期设置, 通道 AD8、AD9、AD10、AD11、AD12、AD13 共用设置。 ADC_SCYC [11] = 0 时, 通道 AD8、AD9、AD10、AD11、AD12、AD13 采样周期为 ADC_SCYC [10:8] 个 ADC 时钟周期 ADC_SCYC [11] = 1 时, 通道 AD8、AD9、AD10、AD11、AD12、AD13 采样周期为 (ADC_SCYC [10:8]*8 + 7) 个 ADC 时钟周期 寄存器位在 0x4035[5:2]						
[7:4]	ADC_SCYCL [7:4]	ADC 采样周期设置, 通道 AD5、AD6、AD7、AD14 共用设置。 ADC_SCYC [7] = 0 时, 通道 AD5、AD6、AD7、AD14 采样周期为 ADC_SCYC [6:4] 个 ADC 时钟周期。 ADC_SCYC [7] = 1 时, 通道 AD5、AD6、AD7、AD14 采样周期为 (ADC_SCYC [6:4]*8 + 7) 个 ADC 时钟周期						
[3:0]	ADC_SCYCL [3:0]	ADC 采样周期设置, 通道 AD0、AD1、AD2、AD3、AD4 共用设置。 ADC_SCYC [3] = 0 时, 通道 AD0、AD1、AD2、AD3、AD4 采样周期为 ADC_SCYC [2:0] 个 ADC 时钟周期。 ADC_SCYC [3] = 1 时, 通道 AD0、AD1、AD2、AD3、AD4 采样周期为 (ADC_SCYC [2:0]*8 + 7) 个 ADC 时钟周期						

24.4.4 ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0300~0x0301)

表 24-4 ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0300~0x0301)

ADC0_DR={ADC0_DRH, ADC0_DRL} (0x0300~0x0301)								
ADC0_DRH (0x0300)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC0_DRL (0x0301)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC0_DR	软件启动 ADC 转换完成后，ADC 通道 0 转换结果 数据根据 ADCALIGN 选择对齐方式 注：硬件自动启动的 ADC 结果不会更新至此寄存器						

24.4.5 ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0302~0x0303)

表 24-5 ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0302~0x0303)

ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0302~0x0303)								
ADC1_DRH (0x0302)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC1_DRL (0x0303)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC1_DR	软件启动 ADC 转换完成后，ADC 通道 1 转换结果 数据根据 ADCALIGN 选择对齐方式 注：硬件自动启动的 ADC 结果不会更新至此寄存器						

24.4.6 ADC2_DR={ADC2_DRH, ADC2_DRL} (0x0304~0x0305)

表 24-6 ADC2_DR={ADC2_DRH, ADC2_DRL} (0x0304~0x0305)

ADC2_DR={ADC2_DRH, ADC2_DRL} (0x0304~0x0305)								
ADC2_DRH (0x0304)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC2_DRL (0x0305)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC2_DR	软件启动 ADC 转换完成后，ADC 通道 2 转换结果 数据根据 ADCALIGN 选择对齐方式 注：硬件自动启动的 ADC 结果不会更新至此寄存器						

24.4.7 ADC3_DR={ADC3_DRH, ADC3_DRL}(0x0306~0x0307)

表 24-7 ADC3_DR={ADC3_DRH, ADC3_DRL}(0x0306~0x0307)

ADC3_DR={ADC3_DRH, ADC3_DRL} (0x0306~0x0307)								
ADC3_DRH (0x0306)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC3_DRL (0x0307)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC3_DR	软件启动 ADC 转换完成后，ADC 通道 3 转换结果 数据根据 ADCALIGN 选择对齐方式						

24.4.8 ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0308~0x0309)

表 24-8 ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0308~0x0309)

ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0308~0x0309)								
ADC4_DRH (0x0308)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC4_DRL (0x0308)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC4_DR	软件启动 ADC 转换完成后, ADC 通道 4 转换结果 数据根据 ADCALIGN 选择对齐方式 注: 硬件自动启动的 ADC 结果不会更新至此寄存器						

24.4.9 ADC5_DR={ADC5_DRH, ADC5_DRL} (0x030A~0x030B)

表 24-9 ADC5_DR={ADC5_DRH, ADC5_DRL} (0x030A~0x030B)

ADC5_DR={ADC5_DRH, ADC5_DRL} (0x030A~0x030B)								
ADC5_DRH (0x030A)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC5_DRL (0x030B)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC5_DR	软件启动 ADC 转换完成后, ADC 通道 5 转换结果 数据根据 ADCALIGN 选择对齐方式						

24.4.10 ADC6_DR={ADC6_DRH, ADC6_DRL} (0x030C~0x030D)

表 24-10 ADC6_DR={ADC6_DRH, ADC6_DRL} (0x030C~0x030D)

ADC6_DR={ADC6_DRH, ADC6_DRL} (0x030C~0x030D)								
ADC6_DRH (0x030C)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC6_DRL (0x030D)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC6_DR	软件启动 ADC 转换完成后，ADC 通道 6 转换结果数据根据 ADCALIGN 选择对齐方式						

24.4.11 ADC7_DR={ADC7_DRH, ADC7_DRL} (0x030E~0x030F)

表 24-11 ADC7_DR={ADC7_DRH, ADC7_DRL} (0x030E~0x030F)

ADC7_DR={ADC7_DRH, ADC7_DRL} (0x030E~0x030F)								
ADC7_DRH (0x030E)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x030F)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC7_DR	软件启动 ADC 转换完成后，ADC 通道 7 转换结果数据根据 ADCALIGN 选择对齐方式						

24.4.12 ADC8_DR={ADC8_DRH, ADC8_DRL} (0x0310~0x0311)

表 24-12 ADC8_DR={ADC8_DRH, ADC8_DRL} (0x0310~0x0311)

ADC8_DR={ADC8_DRH, ADC8_DRL} (0x0310~0x0311)								
ADC8_DRH (0x0310)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC8_DRL (0x0311)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC8_DR	软件启动 ADC 转换完成后, ADC 通道 8 转换结果数据根据 ADCALIGN 选择对齐方式						

24.4.13 ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0312~0x0313)

表 24-13 ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0312~0x0313)

ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0312~0x0313)								
ADC9_DRH (0x0312)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC9_DRL (0x0313)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC9_DR	软件启动 ADC 转换完成后, ADC 通道 9 转换结果数据根据 ADCALIGN 选择对齐方式						

24.4.14 ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0314~0x0315)

表 24-14 ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0314~0x0315)

ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0314~0x0315)								
ADC10_DRH (0x0314)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC10_DRL (0x0315)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC10_DR	软件启动 ADC 转换完成后, ADC 通道 10 转换结果数据根据 ADCALIGN 选择对齐方式						

24.4.15 ADC11_DR={ADC11_DRH, ADC11_DRL} (0x0316~0x0317)

表 24-15 ADC11_DR={ADC11_DRH, ADC11_DRL} (0x0316~0x0317)

ADC11_DR={ADC11_DRH, ADC11_DRL} (0x0316~0x0317)								
ADC11_DRH (0x0316)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC11_DRL (0x0317)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC11_DR	软件启动 ADC 转换完成后, ADC 通道 11 转换结果数据根据 ADCALIGN 选择对齐方式						

24.4.16 ADC12_DR={ADC12_DRH, ADC12_DRL} (0x0318~0x0319)

表 24-16 ADC12_DR={ADC12_DRH, ADC12_DRL} (0x0318~0x0319)

ADC12_DR={ADC12_DRH, ADC12_DRL} (0x0318~0x0319)								
ADC12_DRH (0x0318)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC12_DRL (0x0319)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC12_DR	软件启动 ADC 转换完成后, ADC 通道 12 转换结果数据根据 ADCALIGN 选择对齐方式						

24.4.17 ADC13_DR={ADC13_DRH, ADC13_DRL} (0x031A~0x031B)

表 24-17 ADC13_DR={ADC13_DRH, ADC13_DRL} (0x031A~0x031B)

ADC13_DR={ADC13_DRH, ADC13_DRL} (0x031A~0x031B)								
ADC13_DRH (0x031A)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC13_DRL (0x031B)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC13_DR	软件启动 ADC 转换完成后, ADC 通道 13 转换结果数据根据 ADCALIGN 选择对齐方式						

24.4.18 ADC14_DR={ADC14_DRH, ADC14_DRL} (0x031C~0x031D)

表 24-18 ADC14_DR={ADC14_DRH, ADC14_DRL} (0x031C~0x031D)

ADC14_DR={ADC14_DRH, ADC14_DRL} (0x031C~0x031D)								
ADC14_DRH (0x031C)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC14_DRL (0x031D)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:8]	ADC14_DR	软件启动 ADC 转换完成后，ADC 通道 14 转换结果 数据根据 ADCALIGN 选择对齐方式 注：硬件自动启动的 ADC 结果不会更新至此寄存器						

25 DAC

25.1 DAC 简介

FU6832 系列内部集成两个 DAC 模块，其中 DAC0 为 9 位数模转换器，DAC1 为 6 位数模转换器。

25.2 DAC0 功能框图

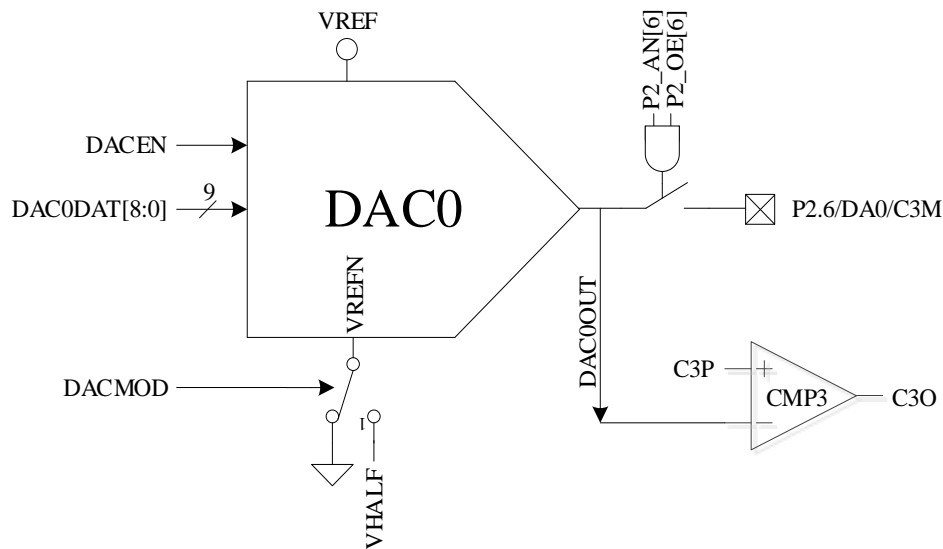


图 25-1 DAC0 功能框图

如图 25-1 所示，DAC0 将 9 位的数字数据转换为模拟电压送至比较器 3 的负输入端可以用于母线过流保护使用，同时可以配置输出至 P2.6 引脚。

注意：

1. DAC0 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出
2. 如需 DAC0 输出至 P2.6/DA0 引脚，配置：P2_AN[6]=1, P2_OE[6]=1
3. DAC0 使用 VREF 作参考电压，使能 DAC0 需要配置：VREFEN=1, DACEN=1
4. 输入与输出电压关系

DAC0DAT[8:0]	DAC 输出电压 DAC_CR[DACMOD]=0	DAC 输出电压 DAC_CR[DACMOD]=1
0x000	0	VHALF
0x100	VREF/2	$(VREF - VHALF)/2 + VHALF$
0x1FF	$VREF * 511/512$	$(VREF - VHALF) * 511/512 + VHALF$

25.3 DAC1 功能框图

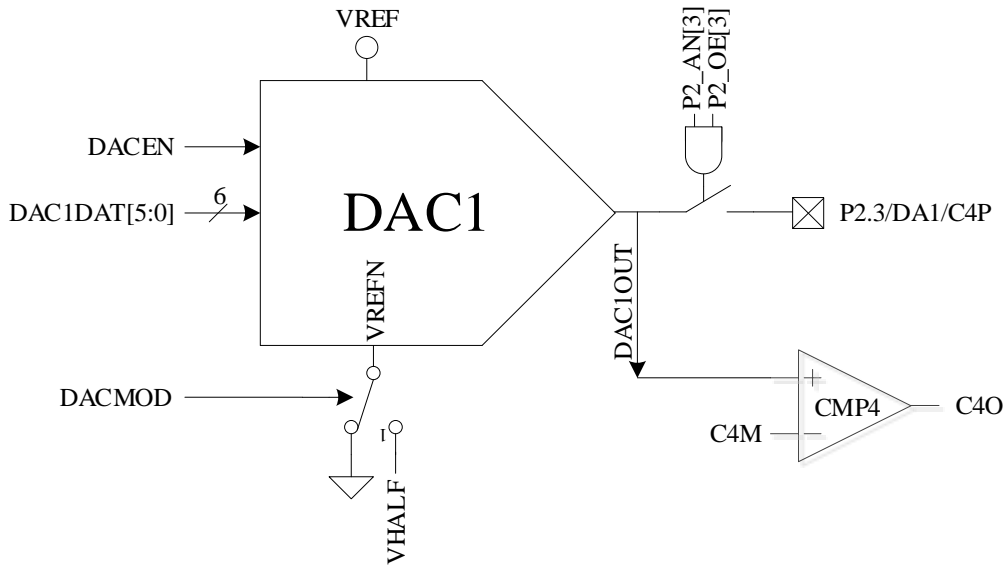


图 25-2 DAC1 功能框图

如图 25-2 所示，DAC1 将 6 位的数字数据转换为模拟电压送至比较器 4 的正输入端可以用于逐波限流使用，同时可以配置输出至 P2.3 引脚。

注意：

1. DAC1 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出
2. 如需 DAC1 输出至 P2.3/DA1 引脚，配置：P2_AN[3]=1, P2_OE[3]=1
3. DAC1 使用 VREF 作参考电压，使能 DAC1 需要配置：VREFEN=1, DACEN=1
4. 输入与输出电压关系

DAC1DAT[5:0]	DAC 输出电压 DAC_CR[DACMOD]=0	DAC 输出电压 DAC_CR[DACMOD]=1
0x00	0	VHALF
0x20	VREF/2	(VREF-VHALF)/2+VHALF
0x3F	VREF*63/64	(VREF-VHALF)*63/64+VHALF

25.4 DAC 寄存器

25.4.1 DAC_CR (0x4035)

表 25-1 DAC_CR (0x4035)

位	7	6	5	4	3	2	1	0
名称	DACEN	DACMOD	ADC_SCYC[11:8]				RSV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	1	1	0	0
字段	名称	描述						
[7]	DACEN	DAC0&1 使能 0: DAC0&1 禁止。 1: DAC0&1 使能。						
[6]	DACMOD	DAC 模式设置 0: 正常模式, DAC 输出电压范围为 0 到 VREF。 1: 半电压转换模式, DAC 输出电压范围为 VHALF 到 VREF。						
[5: 2]	ADC_SCYC[11:8]	见 ADC_SCYC 说明						
[1: 0]	RSV	保留						

25.4.2 DAC0_DR (0x404B)

表 25-2 DAC0_DR (0x404B)

位	7	6	5	4	3	2	1	0
名称	DACODAT[8:1]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	DACODAT[8:1]	DAC0 控制器高 8Bit 数据输入						

25.4.3 DAC1_DR (0x404A)

表 25-3 DAC1_DR (0x404A)

位	7	6	5	4	3	2	1	0
名称	DACODAT[0]	RSV	DAC1DAT					
类型	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DACODAT[0]	DAC0 控制器最低位数据输入						
[6]	RSV	保留						
[5:0]	DAC1DAT	DAC1 控制器 6Bit 数据输入						

26 DMA

26.1 DMA 功能与说明

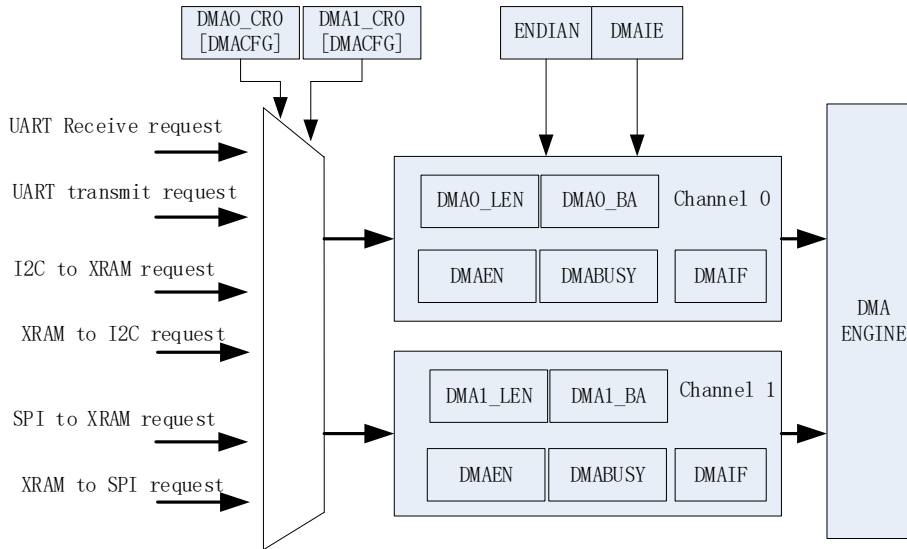


图 26-1 DMA 功能框图

DMA 子模块包含一个双通道的 DMA 控制器，它实现了外设（SPI、UART、I2C）与 XRAM 之间的直接数据传输（不可以读取 IRAM 数据），传输过程中 DMA 对 XRAM 的访问动作不干扰 MCU 对 XRAM 的正常读写操作。传输的长度和 XRAM 访问的起始地址可设置，支持传输过程中的大小端模式设置，支持中断使能。

启动 DMA 的操作过程一般是：先配置好外设并使能外设，再根据需求通过 DMA_x_CR0[CFG] 设置 DMA 接管外设输入输出通道，设置 DMA 中断、传输顺序以及传输长度和 XRAM 起始地址，然后写 DMA_x_CR0[EN]和 DMA_x_CR0[BSY]为 1，即可启动 DMA。数据传输完毕后可清对应 DMA 中断，再次启动 DMA 时无须再次设置配置位，只需写 DMA_x_CR0[BSY]为 1，即可再次启动 DMA。

26.2 DMA 寄存器

ADDR	XSFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
0x403A	DMA0_CR0	DAMEN	DMABS Y	DMACFG[2:0]			DMA_IE	ENDIAN	DMAIF
0x403B	DMA1_CR0	DMAEN	DMABS Y	DMACFG[2:0]			DBG_SW	DBG_EN	DMAIF
0x403C	DMA0_CR1	DMA0_LEN[5:0]							
0x403D							DMA0_BA[10:8]		
0x403E		DMA0_BA[7:0]							
0x403F	DMA1_CR1	DMA1_LEN[5:0]							
0x4040							DMA1_BA[10:8]		
0x4041		DMA1_BA[7:0]							

26.2.1 DMA0_CR0 (0x403A)

表 26-1 DMA0_CR0 (0x403A)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG2	DMACFG1	DMACFG0	DMAIE	ENDIAN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DMAEN	DMA 通道 0 使能						
[6]	DMABSY	DMA 通道 0 状态/启动 读： 0: 通道 0 传输已完成，或者未进入传输状态。 1: 通道 0 正在传输。 写： 0: 无意义。 1: 启动通道 0 开始传输。						
[5:3]	DMACFG [2:0]	DMA 通道 0 外设与方向选择位 000: 从 UART 到 XRAM 001: 从 XRAM 到 UART. 010: 从 I2C 到 XRAM 011: 从 XRAM 到 I2C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2. 当通道 0 状态忙（忙代表当前通道正在传输）时不可改变。						
[2]	DMAIE	DMA 中断使能 0: 禁止 DMA 向 MCU 发出中断请求 1: 使能 DMA 向 MCU 发出中断请求，当中断标志 DMAIF 为 1 时，即向 MCU 发出中断请求						
[1]	ENDIAN	DMA 数据传输顺序 0: 高位字节先接收或发送。 1: 低位字节先接收或发送。 此位的设置针对 16 位数据模式，8 位数据模式时应配置为 0。 当通道 0 或 1 状态忙时不可改变。						
[0]	DMAIF	DMA 通道 0 传输中断标志位。硬件置 1，软件清 0。 0: 无中断产生。 1: 通道 0 传输完成标志。（DMAIE =1 时，向 MCU 发出中断请求，否则仅产生标志）						

26.2.2 DMA1_CR0 (0x403B)

表 26-2 DMA1_CR0 (0x403B)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG2	DMACFG1	DMACFG0	DBGSW	DBGEN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DMAEN	DMA 通道 1 使能						
[6]	DMABSY	DMA 通道 1 状态/启动 读： 0：通道 1 传输已完成，或者未进入传输状态。 1：通道 1 正在传输。 写： 0：无意义。 1：启动通道 1 开始传输。						
[5:3]	DMACFG [2:0]	DMA 通道 1 外设与方向选择位 000：从 UART 到 XRAM 001：从 XRAM 到 UART。 010：从 I2C 到 XRAM 011：从 XRAM 到 I2C 100：从 SPI 到 XRAM 101：从 XRAM 到 SPI 110：从 UART2 到 XRAM 111：从 XRAM 到 UART2。 当通道 1 状态忙时不可改变。						
[2]	DBGSW	DBG 模式指向区域 0：DEBUG 区域选择 XSFR(导出地址空间：0x4020 ~ 0x40FF) 1：DEBUG 区域选择 XRAM(导出地址空间：0x0000 ~ 0x0317)						
[1]	DBGEN	DBG 模式使能 0：正常模式 1：DEBUG 模式 当 DMA1_CR0[DMACFG]配置为 101，DBG_EN=1 时，DMA 将进入 DEBUG 模式，此时 SPI_EN=1 时，SPI 为 3 线主机只发模式(MISO 线无效)。DMA 自动、反复将 DBG_SW 区域相关数据通过 SPI MOSI 发送出去，DMA1_BA/DMA1_LEN 用于指定区域内的地址，发送时 NSS 自动变为低，每发送完一次循环，NSS 自动变为高电平一次，然后继续下一次循环发送。 进入 DEBUG 模式后，DMA 通道 1 中断自动关闭。						
[0]	DMAIF	DMA 通道 1 中断标志位 硬件置 1，软件清 0。 0：无中断产生。 1：通道 1 传输完成标志。(DMAIE =1 时，向 MCU 发出中断请求，否则仅产生标志)						

26.2.3 DMA0_LEN (0x403C)

表 26-3 DMA0_LEN (0x403C)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA0_LEN					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
名称	名称		描述					
[7:6]	RSV		保留					
[5:0]	DMA0_LEN		DMA 通道 0 传输长度配置 写: DMA 通道 0 XRAM 数据传输长度。 当通道 0 状态忙时不可改变。当 ENDIAN=1 时, 推荐 DMA0_LEN 设置为奇数。 读: DMA 通道 0 目前传输的字节是第几字节 (0 表示第 1 字节)					

26.2.4 DMA0_BA (0x403E、0x403F)

表 26-4 DMA0_BAH (0x403E) DMA0_BAL (0x403F)

DMA0_BA (0x403E、0x403F)								
DMA0_BAH (0x403E)								
位	7	6	5	4	3	2	1	0
名称	RSV					DMA0_BA[10:8]		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DMA0_BAL (0x403F)								
位	7	6	5	4	3	2	1	0
名称	DMA0_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
名称	名称		描述					
[10:0]	DMA0_BA		DMA 通道 0 传输地址配置 DMA 通道 0 XRAM 首地址 当通道 0 状态忙时不可改变 注意, 通道 0 传输的 XRAM 地址空间区域为: DMA0_BA [10:0] ~ (DMA0_BA [10:0] + DMA0_LEN[5:0])。					

26.2.5 DMA1_LEN (0x403D)

表 26-5 DMA1_LEN (0x403D)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA1_LEN					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:0]	DMA1_LEN	DMA 通道 1 传输长度配置 写: DMA 通道 1 XRAM 数据传输长度。 当通道 1 状态忙时不可改变。当 ENDIAN=1 时, 推荐 DMA1_LEN 设置为奇数。 读: DMA 通道 1 目前传输的字节是第几字节 (0 表示第 1 字节)						

26.2.6 DMA1_BA (0x4040、0x4041)

表 26-6 DMA1_BAH (0x4040) DMA1_BAL (0x4041)

DMA1_BA (0x4040、0x4041)								
DMA1_BAH (0x4040)								
位	7	6	5	4	3	2	1	0
名称	RSV					DMA1_BA[10:8]		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DMA1_BAL (0x4041)								
位	7	6	5	4	3	2	1	0
名称	DMA1_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:11]	RSV	保留						
[10:0]	DMA1_BA	DMA 通道 1 传输地址配置 DMA 通道 1 XRAM 首地址 当通道 1 状态忙时不可改变 注意, 通道 1 传输的 XRAM 地址空间区域为: DMA1_BA[10:0] ~ (DMA1_BA [10:0] + DMA1_LEN[5:0])。						

当 DMA 通道外设选择为 I2C 时 (包括从 I2C 到 XRAM、从 XRAM 到 I2C), I2C 通讯的 START+Address 中断仍需 MCU 软件清除。I2C 为从机时, 若遇到 STOP, 需软件清 0 寄存器 I2C_SR[STOP], 以清除 I2C 中断, 并应重新开启 DMA 传输。

27 VREF

27.1 VREF 模块的操作说明

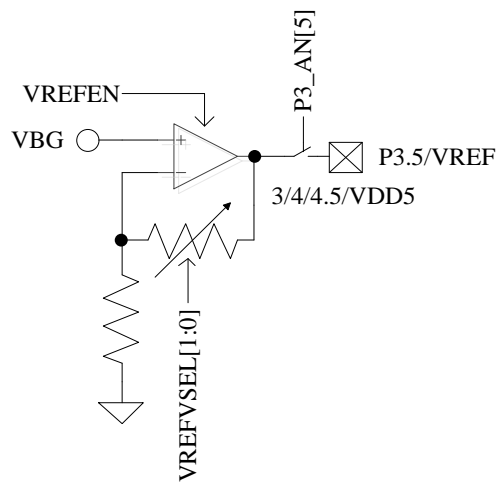


图 27-1 VREF 模块的端口输入输出情况

VREF 模块的端口情况如图 27-1 所示。VREF 是参考电压生成模块，可向 ADC 提供内部参考基准。

要使 VREF 工作，需要配置寄存器如下：VREFEN=1，VREFVSEL 选择输出电压，具体见表 27-1。如需输出 VREF 电压至芯片引脚，配置 P3_AN[5]=1。VREF 电压在芯片内部用于 ADC 的参考电压和 DAC 的参考电压。

27.2 VREF 模块的寄存器

27.2.1 VREF_VHALF_CR(XRAM: 0x404F)

表 27-1 VREF_CR (0x404F)

位	7	6	5	4	3	2	1	0
名称	VREFVSEL		RSV	VREFEN	RSV			VHALFEN
类型	R/W	R/W	R	R/W	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	VREFVSEL	VREF 模块输出参考电压选择端 01: VDD5 00: 4.5V 11: 4V 10: 3V						
[5]	RSV	保留						
[4]	VREFEN	VREF 模块使能信号, 用于给 ADC 提供内部参考基准 0: 禁止内部 VREF 参考, 如设置 P3_AN[5]=1, 外部参考从 P3.5 输入 1: 使能内部 VREF 参考, 如设置 P3_AN[5]=1, 内部 VREF 参考送出至 P3.5 引脚, 可接 0.1~1uF 电容提高 VREF 稳定性						
[3:1]	RSV	保留						
[0]	VHALFEN	VHALF 工作使能 0: 禁止 1: 使能						

28 VHALF

28.1 VHALF 模块的操作说明

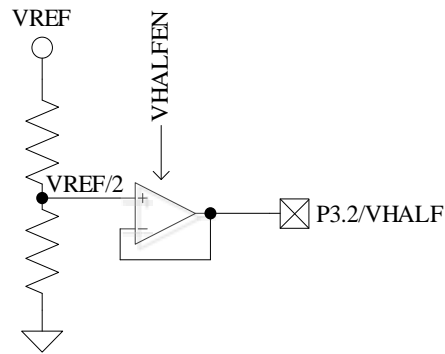


图 28-1 VHALF 模块的端口输入输出情况

VHALF 模块的端口情况如图 28-1 所示。VHALF 的作用是产生一个参考电压 $VREF/2$ 。

要使 VHALF 模块正常工作，需配置寄存器如下：VHALFEN=1，将 VHALF 电压输出至 P3.2 引脚。

28.2 VHALF 模块的寄存器

VHALF 配置寄存器参考表 27-1。

29 运放

29.1 简介

FU6832 集成最多有 3 个高速独立运算放大器（运放），分别为 AMP0、AMP1、AMP2。每个运放均有独立的使能端。其中 AMP0 还可以配置为可编程增益放大器。

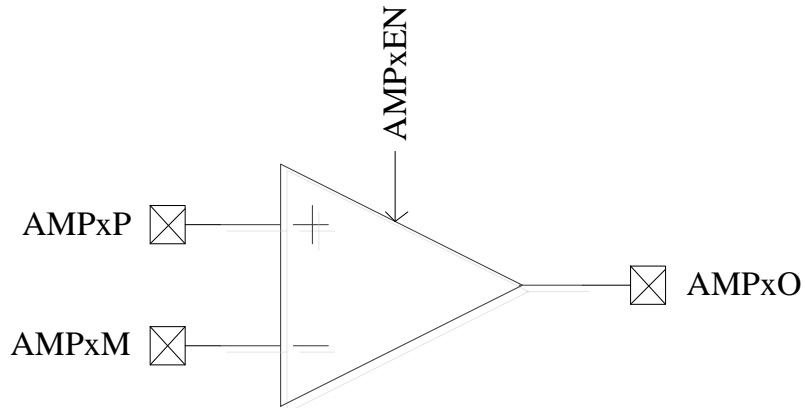


图 29-1 运算放大模块示意图

29.2 运放操作说明

29.2.1 母线电流采样运放 AMP0

此运放有 2 种工作模式：（1）普通模式，（2）PGA 差分输入模式。运放工作在普通模式连接如图 29-2 所示。

29.2.1.1 AMP0 普通模式

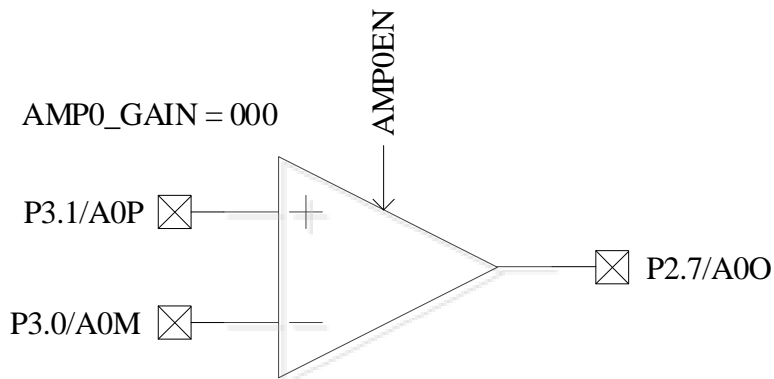


图 29-2 母线电流运放（AMP0）

如果要使能母线电流模块，需配置：AMP0EN=1。

母线电流运放的输入输出端对应的 pad 如图 29-2 所示。使能 AMP0 运放前，应先使该运放相关联的三个 GPIO 口全部配置为模拟模式，即 P2.7, P3.0, P3.1 全变成模拟模式，设置 P2_AN[7]=1, P3_AN[1:0]=11B。

29.2.1.2 AMP0 PGA 差分输入模式

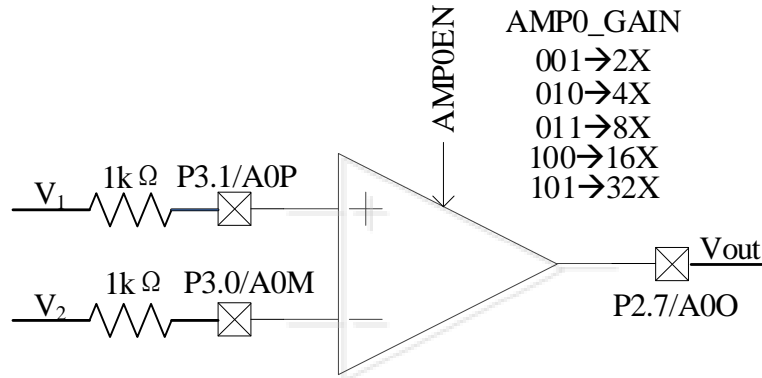


图 29-3 AMP0 工作在 PGA 差分输入模式

如图 29-3 所示，运放 0 的正输入端和负输入端分别串联一个 1kΩ 的电阻。

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 配置 AMP0_GAIN 的放大倍数
- 使能 AMP0EN

运放的输出与输入之间的关系如下所示：

$$V_{out} = V_{HALF+} (V_1 - V_2) * AMP0_GAIN$$

29.2.2 相电流运放 (AMP1/AMP2)

29.2.2.1 AMP1

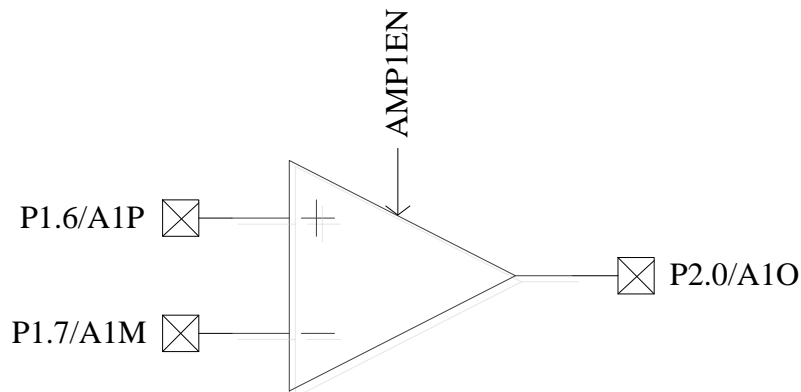


图 29-4 AMP1 输入输出相关 pad 的情况

如果要使能相电流运放 AMP1，需配置：AMP1EN=1。

相电流运放的输入输出端对应的 pad 如图 29-4 所示。使能 AMP1 运放前，应先使该运放相关联的三个 GPIO 口全部变成模拟模式，即 P1.6, P1.7, P2.0 全变成模拟模式，设置 P1_AN[7:6]=11B, P2_AN[0]=1B。

29.2.2.2 AMP2

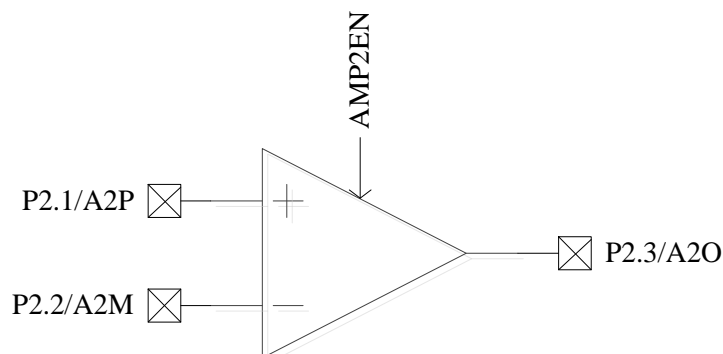


图 29-5 AMP2 输入输出相关 pad 的情况

如果要使能相电流运放 AMP2，需配置：AMP2EN=1。

相电流运放的输入输出端对应的 pad 如图 29-5 所示。使能 AMP2 运放前，应先使该运放相关联的三个 GPIO 口全部变成模拟模式，即 P2.1, P2.2, P2.3 全变成模拟模式，设置 P2_AN[3:1]=111B。

29.3 运放寄存器

29.3.1 AMP_CR (0x404E)

表 29-1 AMP_CR (0x404E)

位	7	6	5	4	3	2	1	0
名称	RSV					AMP2EN	AMP1EN	AMPOEN
类型	R/W	R/W	R/W	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:3]	RSV	保留						
[2]	AMP2EN	使能 AMP 2						
[1]	AMP1EN	使能 AMP 1						
[0]	AMPOEN	使能 AMP 0						

29.3.2 AMP0_GAIN (0x4034)

表 29-2 AMP0_GAIN (0x4034)

位	7	6	5	4	3	2	1	0	
名称	RSV					AMPO_GAIN			
类型	R/W	R/W	R/W	R	R	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
字段	名称	描述							
[2:0]	AMPO_GAIN	运放放大倍数设置							
		AMPO_GAIN	放大倍数						
		000	放大倍数由外部配置						
		001	2X						

	010	4X	
	011	8X	
	100	16X	
	101	32X	
	其他	保留	
注意，内置放大倍数仅针对同向放大，输入为0时，输出电压为VHALF，即VREF/2；如需其他用途，请设置AMPO_GAIN=000，使用外部配置放大倍数			

30 比较器

30.1 比较器操作说明

30.1.1 比较器 CMP3

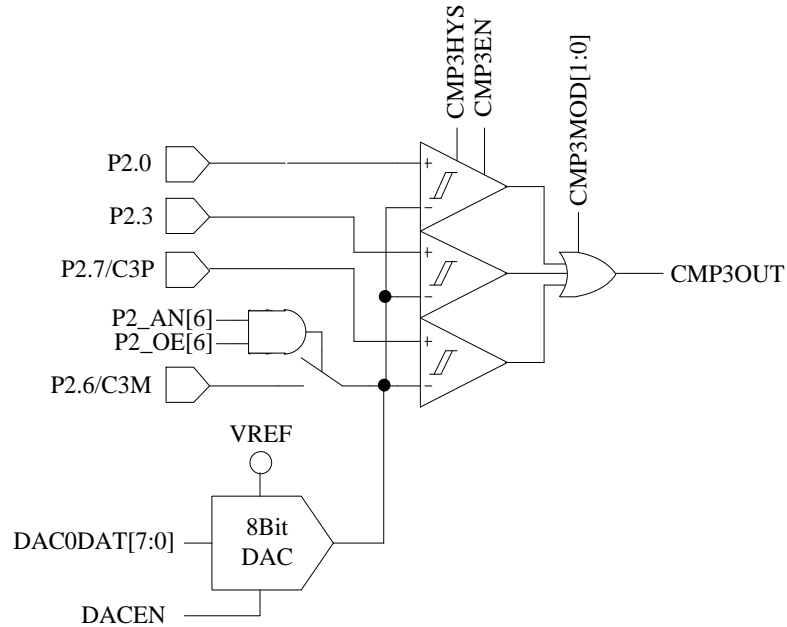


图 30-1 比较器 CMP3 的输入输出相关信号

如果要使能比较器 CMP3，需配置：

1. 配置负输入端参考电压，可来自片内 DAC 输出或来自片外
2. 配置 CMP3MOD，选择单输入、双输入、三输入模式
3. 配置 CMP3HYS，选择是否使用迟滞
4. 使能比较器 3，CMP_CR1 寄存器的 CMP3EN=1。

比较器的输入输出端对应的 pad 如图 30-1 所示。CMP3HYS 控制的是比较器 CMP3 的迟滞电压。CMP3 有三种输入模式选择，由 CMP3MOD[1:0] 决定。

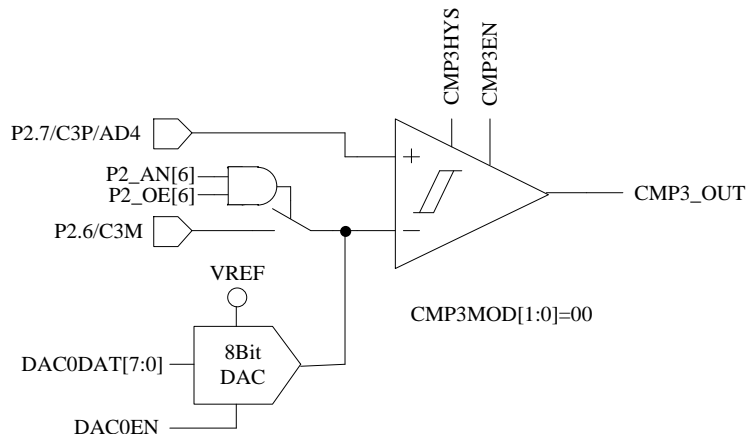


图 30-2 CMP3MOD[1:0]=00B，选择单比较器输入模式

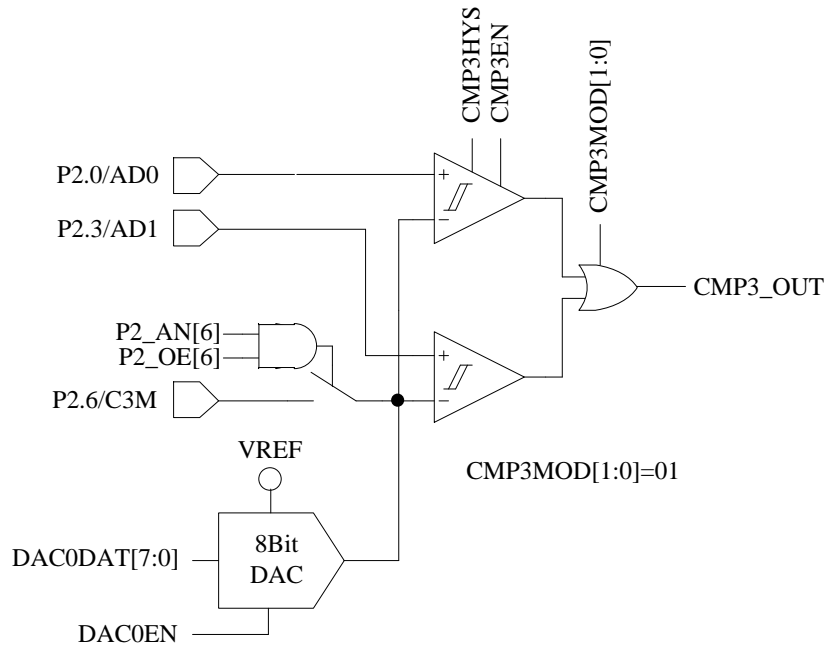


图 30-3 CMP3MOD[1:0]=01B, 选择双比较器输入模式

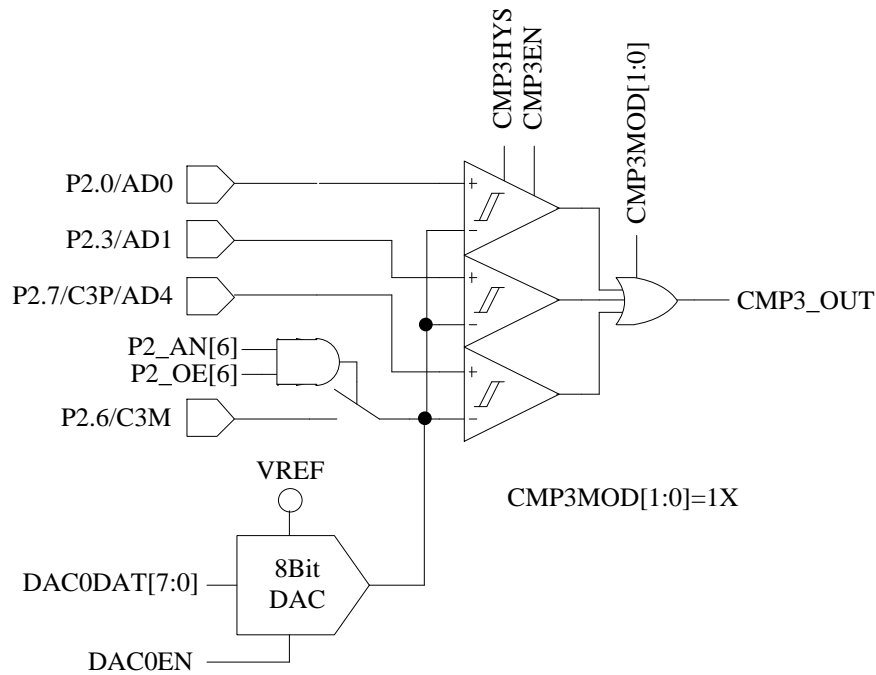


图 30-4 CMP3MOD[1:0]=1XB, 选择三比较器输入模式

30.1.1.1 母线电流保护

母线电流保护是根据母线电流保护信号的产生，自动关闭电机的输出，以达到保护芯片和电机的目的。配置 EVT_FILT 寄存器的 MOEMD=01，产生保护事件自动关闭输出，同时上报保护中断。配置 EVT_FILT 寄存器的 MOEMD=00，产生保护事件不会自动关闭输出，但是会上报保护中断。

母线电流保护事件可以配置 EVT_FILT 寄存器的 EFSRC 选择由比较器 CMP3 产生，或者通过外部中断 INT0 产生。配置 EVT_FILT 寄存器的 EFSRC=1，通过外部中断 INT0 产生母线电流保护

信号，此时保护中断为外部中断 INT0。配置 EVT_FILT 寄存器的 EFSRC=0，母线电流保护信号由比较器 CMP3 产生，通过比较母线上采样电压的电压值，产生保护信号，此时保护中断为比较 CMP3 的中断。

母线电流保护事件的输入信号可以配置 EVT_FILT 寄存器的 EFDIV != 0 使能滤波功能，通过 EVT_FILT 寄存器的 EFDIV=01/10/11 选择滤波宽度 4/8/16 个时钟周期。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 4~5/8~9/16~17 时钟周期。

30.1.1.2 逐波限流

逐波限流功能应用于 BLDC 的方波控制，配置 EVT_FILT 寄存器的 MOEMD=10，产生保护事件自动关闭输出，在 DRV 计数器的上溢下溢事件和每隔 10us 自动使能 MOE；配置 EVT_FILT 寄存器的 MOEMD=11，产生保护事件自动关闭输出，在 DRV 计数器的上溢下溢事件和每隔 5us 自动使能 MOE。

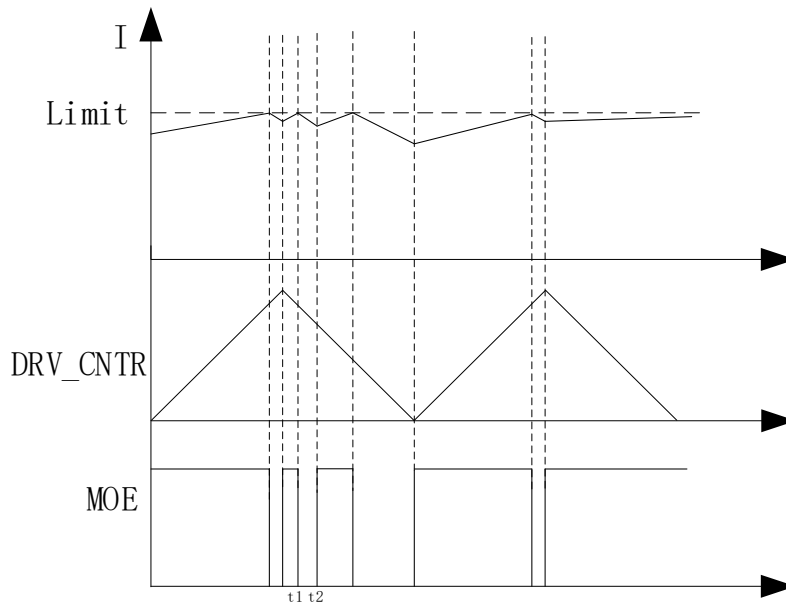


图 30-5 MOEMD=10 模式的逐波限流 (t2-t1=10us)

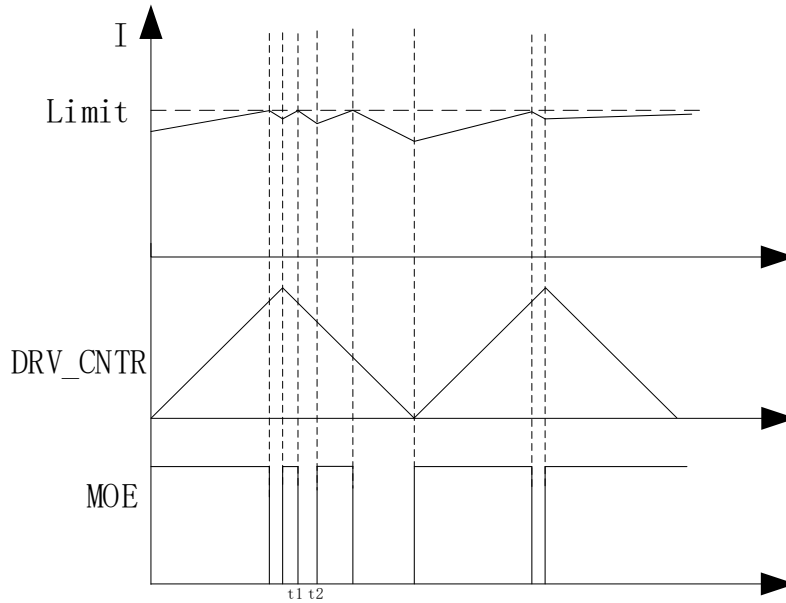


图 30-6 MOEMD=11 模式的逐波限流 ($t_2-t_1=5\mu s$)

30.1.2 比较器 CMP4

比较器 CMP4 为一迟滞比较器，参考图 30-7，软件不可直接读 CMP4OUT，只能通过外部中断 0 判断是否触发 CMP4 的翻转。使能 CMP4 时，CMP3MOD[1:0]不能为 01B。CMP4 一般不单独使用，配合 CMP3 做 BLDC 方波控制时逐波限流用。

如需使能 CMP4，配置 CMP4 的用法如下：

1. P2_AN[3]=1、P2_AN[7]=1，配置 P2.3/C4P 和 P2.7/C4M 引脚为模拟形式
2. CMP4EN=1，使能 CMP4
3. 清除外部中断 INT0 标志，使能外部中断 INT0
4. 当比较器输出由 0 到 1 翻转时触发外部中断 INT0

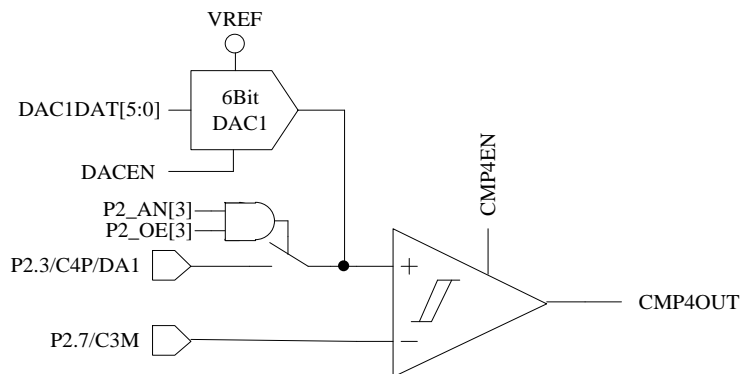


图 30-7 CMP4 模块示意图

30.1.3 比较器 CMP0

比较器 CMP0 有多种比较模式，内部由三个比较器（CMP0/CMP1/CMP2）组成，可用于实时检测电机转子的位置和转速。

CMP0MOD[1:0]=00B, 选择无内置电阻 3 比较器模式。参考图 30-8, 可用于片外虚拟中心点电阻情况下的电机 BEMF 检测, 负输入端固定接 P1.5/C0M, 正输入端为 P1.4/C0P、P1.6/C1P、P2.1/C2P, 与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

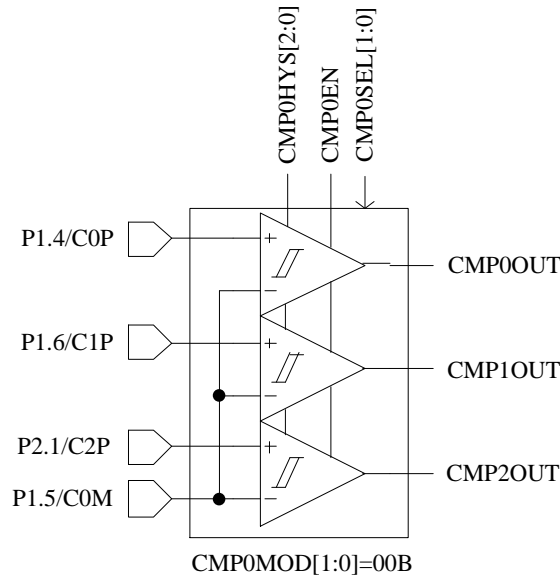


图 30-8 CMP0MOD[1:0]=00B, 选择无内置电阻 3 比较器模式, 用于片外虚拟中心点电阻情况下的电机 BEMF 检测

CMP0MOD[1:0]=01B, 选择有内置电阻 3 比较器模式, 可用于有内置虚拟中心点电阻的电机 BEMF 检测, 根据 CMP0FS 设置分无功能转移和功能转移两种情况, CMP0FS=0 时, 无功能转移, 参考图 30-9; CMP0FS=1 时, 比较器功能转移, 参考图 30-10。

CMP0MOD[1:0]=01B, 同时 CMP0FS=0 时, 负输入端接片内接内置电阻中心点, 正输入端为 P1.4/C0P、P1.6/C1P、P2.1/C2P, 与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

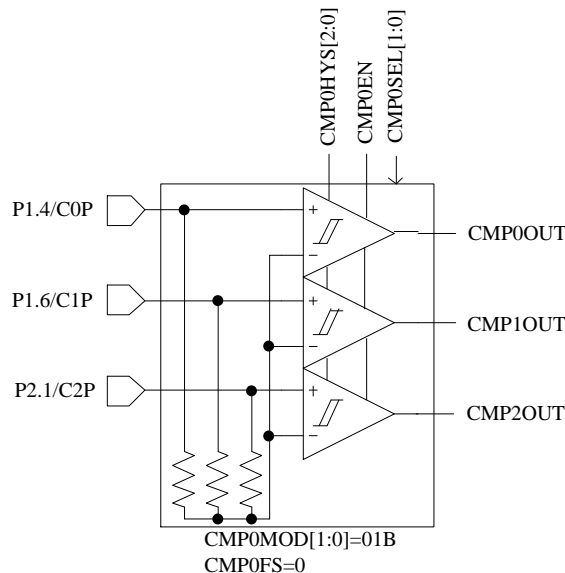


图 30-9 CMP0_MOD[1:0]=01B, CMP0FS=0, 选择有内置电阻 3 比较器模式, 比较器无功能转移, 可用于有内置虚拟中心点电阻的电机 BEMF 检测

CMP0MOD[1:0]=01B, 同时 CMP0FS=1 时, 负输入端接片内接内置电阻中心点, 正输入端为 P1.4/C0P、P1.3/C1PS、P1.5/C2PS, 与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

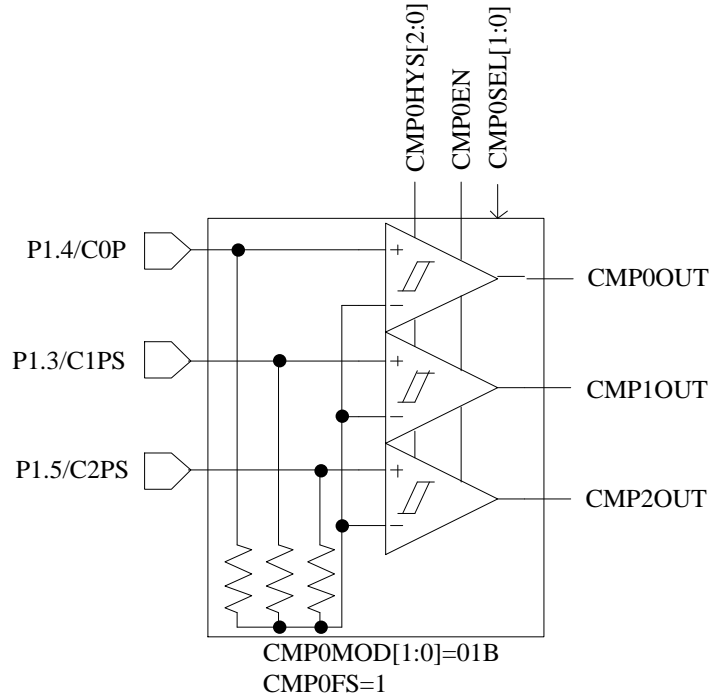


图 30-10 CMP0MOD[1:0]=01B, CMP0FS=1, 选择有内置电阻 3 比较器模式, 比较器功能转移 (PIN 脚功能转移), 可用于有内置虚拟中心点电阻的电机 BEMF 检测

CMP0MOD[1:0]=10B, 选择差分 3 比较器模式, 参考图 30-11, 可用于差分 HALL 输入时检测电机转子位置。负输入端为 P1.5/C0M、P1.7/C1M、P2.2/C2M, 与之对应的正输入端分别为 P1.4/C0P、P1.6/C1P、P2.1/C2P, 与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

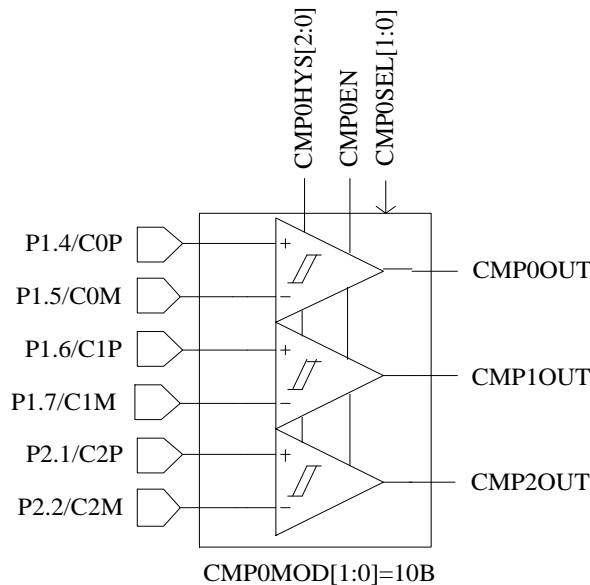


图 30-11 CMP0MOD[1:0]=10B, 选择差分三比较器模式, 可用于差分 HALL 输入时检测电机转子位置

CMP0MOD[1:0]=11B, 选择双比较器模式, 参考图 30-12, 负输入端接 P1.5/C0M, 正输入端为 P1.4/C0P、P1.3/C1PS, 与之对应的输出分别送至 CMP0OUT、CMP1OUT。

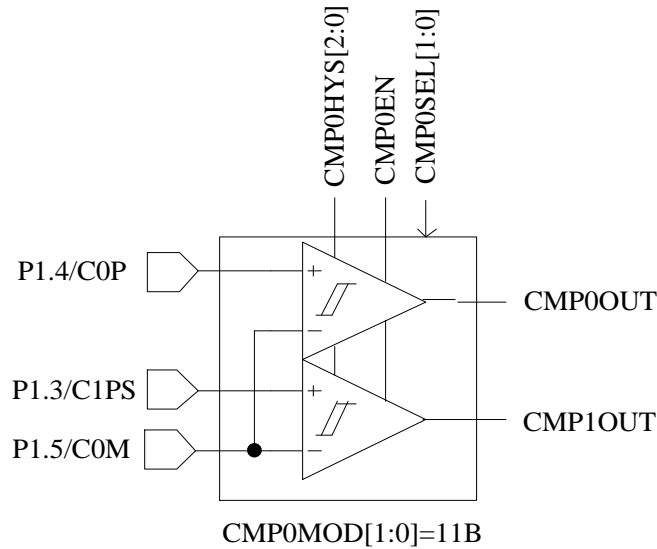


图 30-12 双比较器模式

要工作在 HALL 模式，需配置：BEMFREN =0。

使得电阻不接入，三个比较器的正负相端均由 pad 提供信号：

要工作在 BEMF 模式，需配置：BEMFREN=1。

使得电阻接入且三个比较器的负相端接到一起，UVW 相的反电动势分别接 CMP0/CMP1/CMP2 的正相端，此时负相端对应的 pad 断开，可作其他用途。

比较器 CMP0/CMP1/CMP2 的输出信号送入滤波和采样 sample&filter 模块后送入 TIMER1。

CMP0EN 对应比较器 CMP0/CMP1/CMP2 的使能端，CMP0HYS 是比较器 CMP0/CMP1/CMP2 迟滞电压的总控制端。要使相应的比较器工作，只需要对应的比较器的使能端为高电平即可。

30.1.4 比较器采样

比较器采样功能主要用于 BLDC 驱动和 RSD 功能，作用是消除来自于驱动电路的开关干扰。应用于 BLDC 驱动请参考 16.1.2.2，应用于 RSD 请参考 17.1.7.1。

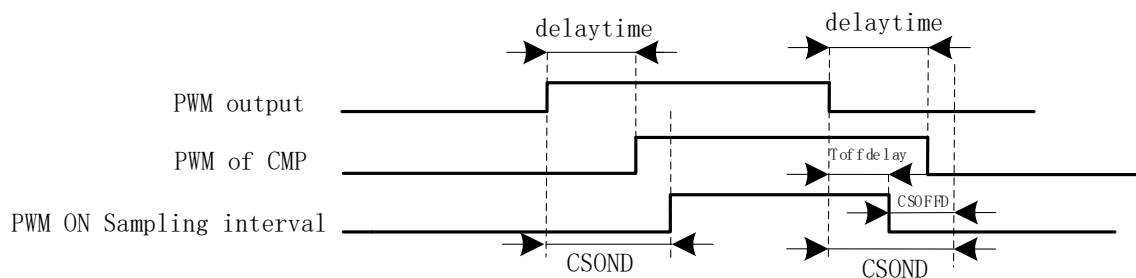


图 30-13 PWM ON 采样模式

PWM 输出(PWM out)反映到比较器的干扰相对于 PWM 的跳变沿存在延迟，主要受以下因素影响：驱动电阻的大小，mos 的开关速度，比较的输入延迟和迟滞设置，图中的 delaytime 为 IC 输出电平到比较器检测到电平的延迟时间。在进行高电平采样时采样区间应被比较器上实际读到的高

电平所包络，首先设置延迟时间 **CSOND** 以越过延迟以及 MOS 管开关的震荡。同时，若不设置 **CSOFFD** 的值，采样区间的结束时刻为芯片输出 PWM 波下降沿后延迟 **CSOND**，此时实际采样窗口已经跃出比较器上高电平(PWM of CMP)所对应的时间,故设置 **CSOFFD** 的值使得实际采样窗口在 PWM out 波下降沿延迟 **Toffdelay**($Toffdelay=CSOND- CSOFFD$)后关闭。

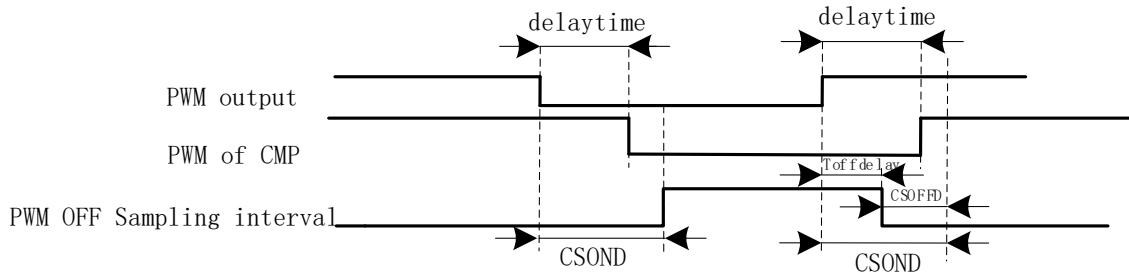


图 30-14 PWM OFF 采样模式

同理，在进行低电平采样时采样区间应该被被比较器上实际读到的低电平所包络，首先设置延迟时间 **CSOND** 以越过延迟以及 MOS 管开关的震荡。同时，若不设置 **CSOFFD** 的值，采样区间的结束时刻为芯片输出 PWM 波上升沿后延迟 **CSOND**，此时实际采样窗口已经跃出比较器上低电平 (PWM of CMP)所对应的时间，故设置 **CSOFFD** 的值使得实际采样窗口在 PWM out 波上升沿延迟 **Toffdelay**($Toffdelay=CSOND- CSOFFD$)后关闭。

测量 PWM 输出到比较器的延迟方法：设置 **CMP_CR3** 寄存器的 **SAMSEL=00** 禁止比较器采样功能，设置 **CMP_CR3** 寄存器的 **CMPSEL** 输出对应比较器的比较值，使能 PWM 输出和比较器，手动转到电机使比较器值翻转，测量 PWM 输出和比较器的输出之间延迟。

30.1.5 比较器输出

四个比较器的输出接到多路选择器中，同时由 **CMP_CR3** 寄存器的 **CMPSEL** 选择其中一个比较器信号输出到特定的 PIN 脚 (P0.7)，或者功能转移至 PIN 脚 (P1.1)。

30.2 比较器寄存器

30.2.1 CMP_CR0(0xD5)

表 30-1 CMP_CR0 (0xD5)

位	7	6	5	4	3	2	1	0
名称	CMP3IM		CMP2IM		CMP1IM		CMP0IM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	CMP3IM	比较器 CMP3 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升沿触发 MOE 关闭, 产生 CMP3IF 标志, 但不产生中断。用于方波逐波限流功能, 同时需配置 MOEMD=10/11						
[5:4]	CMP2IM	比较器 CMP2 中断模式 参考 CMP0IM 描述						
[3:2]	CMP1IM	比较器 CMP1 中断模式 参考 CMP0IM 描述						
[1:0]	CMP0IM	比较器 CMP0 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升/下降沿均产生中断						

30.2.2 CMP_CR1(0xD6)

表 30-2 CMP_CR1 (0xD6)

位	7	6	5	4	3	2	1	0
名称	HALLSEL	CMP3MOD		CMP3EN	CMP3HYS	CMP0HYS		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	HALLSEL	HALL 信号输入选择 0: P0.2/P3.7/P3.6 1: P1.4/P1.6/P2.1						
[6:5]	CMP3MOD	比较器 3 的正输入端选择, 参考图 30-1, 负输入端接 P2.6 或 DAC 输出。 00: 单正输入端模式, P2.7 接正输入端, 参考图 30-2 01: 双比较器模式, P2.0 和 P2.3 接正输入端, 参考图 30-3 1X: 3 比较器模式, P2.0、P2.3 和 P2.7 接正输入端, 参考图 30-4						
[4]	CMP3EN	比较器 3 使能端 0: 不使能 1: 使能						
[3]	CMP3HYS	比较器 3 的迟滞配置						

		0: 无迟滞 1: 有迟滞	
[2:0]	CMP0HYS	CMP0 迟滞电压选择	
		CMP0HYS	迟滞电压
		000	无迟滞
		001	±2.5mV
		010	-5mV
		100	+5mV
		011	±5mV
		101	-10mV
		110	+10mV
		111	±10mV

30.2.3 CMP_CR2(0xDA)

表 30-3 CMP_CR2 (0xDA)

位	7	6	5	4	3	2	1	0
名称	CMP4EN	CMP0MOD		CMP0SEL		RSV		CMP0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W		R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述												
[7]	CMP4EN	使能比较器CMP4 0: 不使能 1: 使能												
[6:5]	CMP0MOD	比较器 CMP0/1/2 的模式设置 <table border="1"> <thead> <tr> <th>CMP0MOD</th> <th>模式</th> </tr> </thead> <tbody> <tr> <td>00</td> <td>无内置电阻 3 比较器模式, 参考图 30-8</td> </tr> <tr> <td>01</td> <td>有内置电阻 3 比较器模式, 分功能转移和不转移两种情况: CMP0FS=0 选择功能不转移, 参考图 30-9 CMP0FS=1 选择功能转移, 参考图 30-10</td> </tr> <tr> <td>10</td> <td>3 差分比较器模式, 参考图 30-11</td> </tr> <tr> <td>11</td> <td>2 比较器模式, CMP0、CMP1 工作, CMP2 不工作, 参考图 30-12</td> </tr> </tbody> </table>	CMP0MOD	模式	00	无内置电阻 3 比较器模式, 参考图 30-8	01	有内置电阻 3 比较器模式, 分功能转移和不转移两种情况: CMP0FS=0 选择功能不转移, 参考图 30-9 CMP0FS=1 选择功能转移, 参考图 30-10	10	3 差分比较器模式, 参考图 30-11	11	2 比较器模式, CMP0、CMP1 工作, CMP2 不工作, 参考图 30-12		
CMP0MOD	模式													
00	无内置电阻 3 比较器模式, 参考图 30-8													
01	有内置电阻 3 比较器模式, 分功能转移和不转移两种情况: CMP0FS=0 选择功能不转移, 参考图 30-9 CMP0FS=1 选择功能转移, 参考图 30-10													
10	3 差分比较器模式, 参考图 30-11													
11	2 比较器模式, CMP0、CMP1 工作, CMP2 不工作, 参考图 30-12													
[4:3]	CMP0SEL	比较器 0 的端口组合选择, 与 CMP0MOD 组合使用, 默认设置为 00。在 BLDC 应用下, TIM1 会自动控制 CMP0SEL, 请参考 输出使能与极性 <table border="1"> <thead> <tr> <th>CMP0MOD</th> <th>CMP0SEL</th> <th>功能描述</th> </tr> </thead> <tbody> <tr> <td rowspan="4">00</td> <td>00</td> <td>比较器 CMP0/1/2 同时工作, 3 个比较器的输入端均接 C0M, 硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 C0M 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT</td> </tr> <tr> <td>01</td> <td>比较器 CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 C0M, 输出接 CMP0OUT</td> </tr> <tr> <td>10</td> <td>比较器 CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 C0M, 输出接 CMP1OUT</td> </tr> <tr> <td>11</td> <td>比较器 CMP2 工作, CMP0/1 闲置, 正输入</td> </tr> </tbody> </table>	CMP0MOD	CMP0SEL	功能描述	00	00	比较器 CMP0/1/2 同时工作, 3 个比较器的输入端均接 C0M, 硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 C0M 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT	01	比较器 CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 C0M, 输出接 CMP0OUT	10	比较器 CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 C0M, 输出接 CMP1OUT	11	比较器 CMP2 工作, CMP0/1 闲置, 正输入
CMP0MOD	CMP0SEL	功能描述												
00	00	比较器 CMP0/1/2 同时工作, 3 个比较器的输入端均接 C0M, 硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 C0M 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT												
	01	比较器 CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 C0M, 输出接 CMP0OUT												
	10	比较器 CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 C0M, 输出接 CMP1OUT												
	11	比较器 CMP2 工作, CMP0/1 闲置, 正输入												

				端接 C2P，负输入端接 C0M，输出接 CMP2OUT
		01	00	比较器 CMP0/1/2 同时工作，3 个比较器的负输入端均接内置 BEMF 电阻的中心点。当 CMP0FS=0 时，硬件自动将正输入端 C0P、C1P、C2P 分别与公共负输入端 C0M 比较；当 CMP0FS=1 时，硬件自动将正输入端 C0P、C1PS、C2PS 分别与公共负输入端 C0M 比较，其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT
			01	比较器 0 选择 CMP0 对应的端口组合，正端接 C0P，负端接内置 BEMF 电阻的中心点，输出接 CMP0OUT
			10	比较器 0 选择 CMP1 对应的端口组合。当 CMP0FS=0 时，正输入端接 C1P，当 CMP0FS=1 时，正输入端接 C1PS 负输入端接内置 BEMF 电阻的中心点，输出接 CMP1OUT
			11	比较器 0 选择 CMP2 对应的端口组合。当 CMP0FS=0 时，正输入端接 C2P，当 CMP0FS=1 时，正输入端接 C2PS 负输入端接内置 BEMF 电阻的中心点，输出接 CMP2OUT
		10	00	比较器 CMP0/1/2 同时工作，3 个比较器的正输入端分别接 C0P、C1P、C2P，与之对应的负输入端分别接 C0M、C1M、C2M，其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT
			01	比较器 0 选择 CMP0 对应的端口组合，正输入端接 C0P，负输入端接 C0M，输出接 CMP0OUT
			10	比较器 0 选择 CMP1 对应的端口组合，正输入端接 C1P，负输入端接 C1M，输出接 CMP1OUT
			11	比较器 0 选择 CMP2 对应的端口组合，正输入端接 C2P，负输入端接 C2M，输出接 CMP2OUT
		11	00	比较器 CMP0/1 同时工作，2 个比较器的正输入端分别接 C0P、C1PS，负输入端接 C0M，其输出结果分别送至 CMP0OUT、CMP1OUT
			01	比较器 0 选择 CMP0 对应的端口组合，即正输入端接 C0P，负输入端接 C0M，输出接 CMP0OUT
			10	比较器 0 选择 CMP1 对应的端口组合，即正输入端接 C1PS，负输入端接 C0M，输出接 CMP1OUT
			11	保留
[2:1]	RSV	保留		
[0]	CMP0EN	使能比较 CMP0 0: 不使能 1: 使能		

30.2.4 CMP_CR3(0xDC)

表 30-4 CMP_CR3 (0xDC)

位	7	6	5	4	3	2	1	0
名称	CMPDTEN	DBGSEL		SAMSEL		CMPSEL		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	CMPDTEN	比较器死区采样使能 0: 不使能 1: 使能						
[6:5]	DBGSEL	DEBUG 信号选择 选择一路 debug 信号输出到 P01 端口 00: 不使能 debug 信号 01: 方波屏蔽续流结束和检测到过零点信号 10: ADC trigger 信号 11: 比较器采样区间						
[4:3]	SAMSEL	使能比较器 CMP0, CMP1, CMP2 和 ADC 在 pwm on/off 采样功能 00: 在 on 和 off 均采样, 没有延迟采样开启 01: 只在 off 采样, 根据 CMP_SAMR 延迟采样开启 10: 只在 on 采样, 根据 CMP_SAMR 延迟采样开启 11: 在 on 和 off 均采样, 根据 CMP_SAMR 延迟采样开启						
[2:0]	CMPSEL	比较器输出选择 选择一路比较器信号输出到端口 000: 不输出 001: CMP0 010: CMP1 011: CMP2 100: CMP3 101: CMP4 111: omega 启动标志位						

30.2.5 CMP_CR4(0xE1)

表 30-5 CMP_CR4 (0xE1)

位	7	6	5	4	3	2	1	0
名称	CMP4OUT	RSV				FAEN	CMPOFS	RSV
类型	R	R				R/W	R/W	R
复位值	1	0				0	0	0
字段	名称	描述						
[7]	CMP4OUT	比较 CMP4 的比较结果 0: 当前的比较结果为 0 1: 当前的比较结果为 1						
[6:3]	RSV	保留						

[2]	FAEN	滤波采样系数扩大使能 使能后, TIM1_CR3 的 T1INM 和 CMP_SAMR 的参数均扩大 4 倍 0: 不使能 1: 使能
[1]	CMPOFS	CMP1、CMP2 功能转移模式使能: 0: 不使能 1: 使能, 仅当 CMP0_MOD=01 时有效, 其余情况忽略此位
[0]	RSV	保留

30.2.6 CMP_SAMR(0x40AD)

表 30-6 CMP_SAMR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	CMP_SAMR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	1

字段	名称	描述
[7:4]	CSOND	比较器CMP0,CMP1,CMP2延迟开启采样时间 在pwm off->on或者pwm on->off时, MOS管的导通和关闭会干扰比较器, 设置CSOND对比较器CMP0,CMP1,CMP2延迟开启采样, 从而避开干扰。延迟时间同时根据CMP_CR4的FAEN是否乘4倍。计算CSOND时需将驱动电路产生延迟计算在内。 假设MCU时钟为24MHz(41.67ns) FAEN=0: 延迟时间= CSOND x 41.67 x 8ns FAEN=1: 延迟时间= CSOND x 41.67 x 32ns 注: CSOND 必须>= CSOFFD 应用于BLDC驱动请参考 采样 , 应用于RSD请参考 RSD的比较器采样 。
[3:0]	CSOFFD	比较器CMP0,CMP1,CMP2关闭采样时间 在pwm off->on或者pwm on->off时, MOS管的导通和关闭会干扰比较器。关闭采样时间同时根据CMP_CR4的FAEN是否乘4倍。PWM反映到比较器的干扰, 设置CSOFFD屏蔽比较器干扰阶段。 假设MCU时钟为24MHz(41.67ns) FAEN=0: 关闭采样时间= CSOFFD x 41.67 x 8ns FAEN=1: 关闭采样时间= CSOFFD x 41.67 x 32ns 注: CSOND 必须>= CSOFFD 应用于BLDC驱动请参考 采样 , 应用于RSD请参考 RSD的比较器采样 。

30.2.7 CMP_SR(0xD7)

表 30-7 CMP_SR(0xD7)

位	7	6	5	4	3	2	1	0
名称	CMP3IF	CMP2IF	CMP1IF	CMP0IF	CMP3OUT	CMP2OUT	CMP1OUT	CMPOOUT
类型	R/WO	R/WO	R/WO	R/WO	R	R	R	R

复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	CMP3IF	比较 CMP3 的中断标记 CMP3 中断事件产生，该位由硬件置 1。它由软件清 0。 0：无事件产生 1：中断事件产生						
[6]	CMP2IF	比较 CMP2 的中断标记 CMP2 中断事件产生，该位由硬件置 1。它由软件清 0。 0：无事件产生 1：中断事件产生						
[5]	CMP1IF	比较 CMP1 的中断标记 CMP1 中断事件产生，该位由硬件置 1。它由软件清 0。 0：无事件产生 1：中断事件产生						
[4]	CMP0IF	比较 CMP0 的中断标记 CMP0 中断事件产生，该位由硬件置 1。它由软件清 0。 0：无事件产生 1：中断事件产生						
[3]	CMP3OUT	比较 CMP3 的比较结果 0：CMP3 当前的比较结果为 0 1：CMP3 当前的比较结果为 1						
[2]	CMP2OUT	比较 CMP2 的比较结果 0：CMP2 当前的比较结果为 0 1：CMP2 当前的比较结果为 1						
[1]	CMP1OUT	比较 CMP1 的比较结果 0：CMP1 当前的比较结果为 0 1：CMP1 当前的比较结果为 1						
[0]	CMP0OUT	比较 CMP0 的比较结果 0：CMP0 当前的比较结果为 0 1：CMP0 当前的比较结果为 1						

30.2.8 EVT_FILTER(0xD9)

表 30-8 EVT_FILTER(0xD9)

位	7	6	5	4	3	2	1	0
名称	RSV			MOEMD		EFSRC	EFDIV	
类型	R	R	R	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	RSV	保留位						
[4:3]	MOEMD	MOE 信号硬件清零和使能 发生母线电流过冲事件会使 MOE 硬件清零和使能 00：MOE 不自动清零						

		01 : MOE 自动清零 10 : MOE 自动清零, 且在 DRV 计数器的上溢下溢事件和每隔 10us 自动使能 MOE (主要用于方波) 11 : MOE 自动清零, 且在 DRV 计数器的上溢下溢事件和每隔 5us 自动使能 MOE (主要用于方波)
[2]	EFSRC	母线电流保护事件的滤波模块输入来源 0: 比较器 CMP3, 保护中断为 CMP3 中断 1: 外部中断 INTO, 保护中断为外部中断 INTO
[1:0]	EFDIV	母线电流保护事件滤波宽度: 00 : 不滤波 01 : 4 系统时钟周期 10 : 8 系统时钟周期 11 : 16 系统时钟周期

30.2.9 TSD_CR(0x402F)

表 30-9 EVT_FILT(0x402F)

位	7	6	5	4	3	2	1	0
名称	TSDEN	RSV			TSDADJ			
类型	R/W	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	1	1	1	1
字段	名称	描述						
[7]	TSDEN	Temperature sensor detect enable. 温度感应帧测使能。 0: 不使能 1: 使能						
[6:4]	RSV	保留位						
[3:0]	TSDADJ	Temperature sensor detect adj. 温度感应帧测调节 (测量的芯片结温)						
		TSD_ADJ	保护温度(°C)					
		0000	71					
		0001	75					
		0010	80					
		0011	84					
		0100	89					
		0101	94					
		0110	99					
		0111	105					
		1000	111					
		1001	116					
		1010	123					
		1011	131					
		1100	136					
1101	142							
1110	150							
1111	保留							

31 电源模块

31.1 LDO

MCU 内部含有两个 LDO 输出模块：VDD5 和 VDD18。

31.1.1 LDO 模块的操作说明

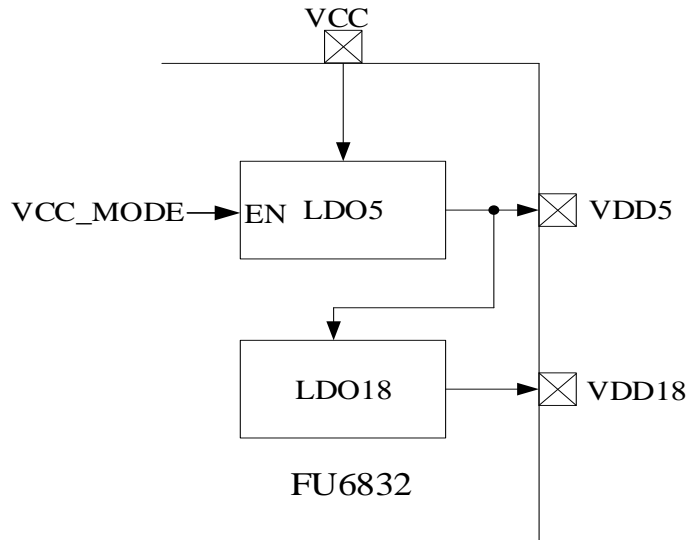


图 31-1 电源模块功能框图

LDO 模块对应的端口情况如图 31-1 所示。LDO 的作用是输入电源降压至 5V VDD5 和 1.8V VDD18，分别给芯片内部模拟和数字模块供电，其中 VDD5 可选择是内部 LDO5 产生或者外部供给，由 VCC_MODE 决定。如图 31-2 所示，不勾选则 VCC_MODE=0，此时 VDD5 电压由内部 LDO 产生；若勾选则 VCC_MODE=1，此时需要外灌 5V 电压至 VDD5。

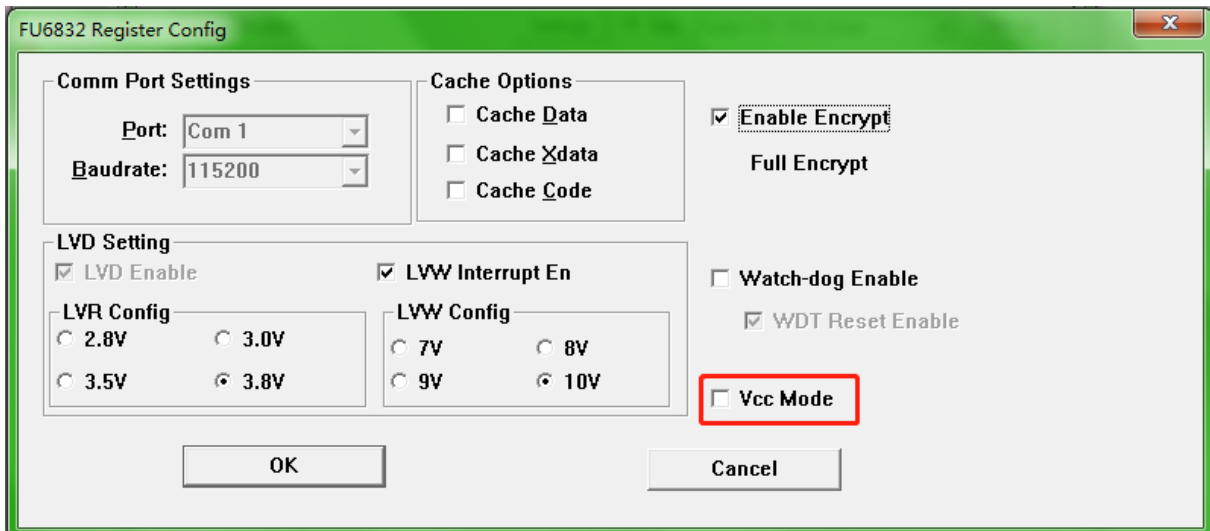


图 31-2 VCC_MODE 配置

31.2 低压检测

31.2.1 简介

MCU 低压检测包括两个部分：低电压预警和低电压复位

31.2.2 操作说明

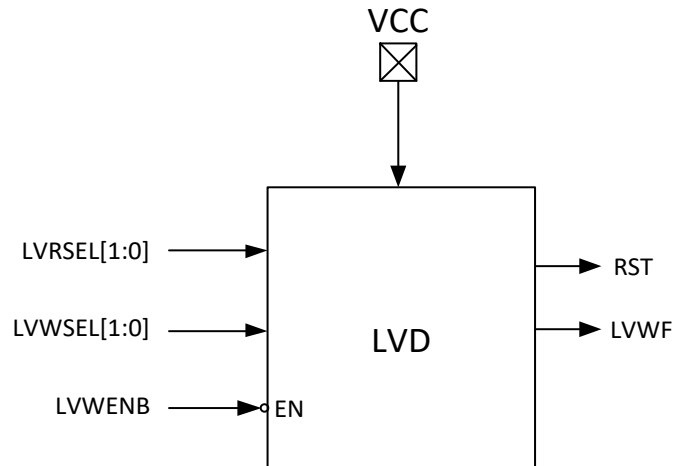


图 31-3 低电压检测模块

低压检测模块操作说明如下：

- 低电压预警和低电压复位这两个模块都是默认一直使能的。
- 低电压预警电压可通过 LVWSEL[1:0]设置为 7/8/9/10V 四个档位，低电压预警可以使能中断；使能中断后当 VCC 电压低于预警电压设定值时，就会触发中断。
- 低电压复位电压可通过 LVRSEL[1:0]设置为 2.8/3.0/3.5/3.8V 四个档位。当 VCC 电压低于复位电压设定值后，芯片就会复位。

低电压预警电压、中断配置以及低电压复位电压通过编译器中配置选项完成，如图 31-4 所示

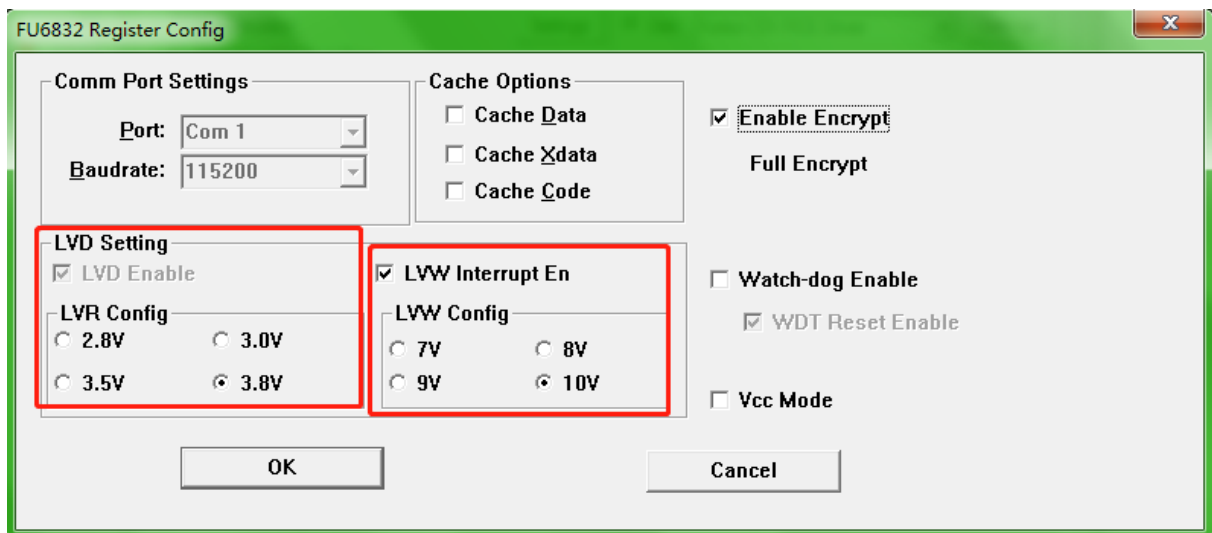


图 31-4 低电压预警电压、中断配置以及低电压复位电压设置

其中

LVR Config 设置低电压复位电压

LVW Interrupt En 设置低电压预警中断使能

LVW Config 设置低电压预警电压

31.2.3 寄存器

31.2.3.1 LVSR(0xDB)

表 31-1 LVSR(0xDB)

位	7	6	5	4	3	2	1	0
名称	RSV		EXTOCFG			TSDf	LVWF	LVWIF
类型	R	R	R/W	R/W	R/W	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:3]	EXTOCFG	P0 接口外部中断 0 配置 000: 配置 P0.0 为外部中断 0 接口 001: 配置 P0.1 为外部中断 0 接口 010: 配置 P0.2 为外部中断 0 接口 011: 配置 P0.3 为外部中断 0 接口 100: 配置 P0.4 为外部中断 0 接口 101: 配置 P0.5 为外部中断 0 接口 110: 配置 P0.6 为外部中断 0 接口 111: 配置比较器 CMP4 输出端为外部中断 0 接口						
[2]	TSDf	过温状态位 0: 当前温度未处于超过设定温度的状态。 1: 当前温度处于超过设定温度的状态。 此标志位常与温度保护中断标志位 (TSDIF, 即 TCON[5]) 配合使用, 此位表示的是动态过温状态。						
[1]	LVWF	VCC 低电标记 低电标记反映当前是否处于低电状态 0: 当前没有报警 1: 当前低电检测报警						
[0]	LVWIF	VCC 低电中断标记 该位表示是否曾经发生低电事件, 当低电压检测中断使能, 产生低电检测中断后, 该位置一, 同时进入中断。该位硬件置一, 软件写零清零。低电检测中断不使能, 该位不会硬件置一。 0: 无事件发生 1: 发生低电压检测报警						

32 FLASH

32.1 简介

MCU 片内提供了 16k 字节的空间。不仅支持全芯片擦除/写入，还支持扇区擦除。

主要特性：

- 每个扇区为 128 字节，共计 128 个扇区
- 最后一扇区（地址范围：0x3F80~0x3FFF）任何时刻不会被擦除。
- 任何处于非保护区域的指令在访问（包括读、写、擦除操作）保护区域时，都会使 MCU 复位
- 扇区擦除和芯片擦除时间约需要 120~150ms

32.2 操作说明

为确保对 FLASH 操作的安全性，强烈建议在自烧录前禁止所有中断事件，以免中断处理中的 MOVX 指令对 FLASH 进行误操作。

- FLASH 在执行擦除和编程操作之前需要先解锁 FLASH，向 FLASH 编程开锁寄存器 FLA_KEY 依次写入 0x5a, 0x1f 后开启软件编程 FLASH 功能。若顺序不对或者写其它值将使此功能冻结，直到下一次复位。开锁后，任何一次写 FLA_CR 的动作都将会使 FLA_KEY 再次上锁。
- 为确保用户程序安全，在进行自写操作前，务必关闭所有中断。以防止 movx 操作误写了 rom_code。
- 程序执行过程中如果有对 Flash 进行操作，则 Flash 会被改写，CRC 也会随之改变

32.3 FLASH 寄存器

32.3.1 FLA_CR

表 32-1 FLA_CR (0x85)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV		FLAERR	FLAACT	FLAPRE	FLAERS	FLAEN
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:5]	RSV	保留						
[4]	FLAERR	编程出错标志，可读 0: 对 FLASH 自写时，编程或预编程操作成功。 1: 对 FLASH 自写时，编程或预编程操作失败。						
[3]	FLAACT	FLASH 擦除/写入操作激发位 写 0 无效 写 1 表示开始 Flash 操作，如编程、擦除						
[2]	FLAPRE	扇区预编程使能，高有效（扇区擦除前须先对本扇区预编程） 0: 禁止 1: 使能 注意：只有在 FLAEN 为 1 时，FLAPRE 才起作用						
[1]	FLAERS	扇区擦除使能 0: 禁止 1: 使能 注意：只有在 FLAEN 为 1 时，FLAERS 才起作用						
[0]	FLAEN	编程使能 0: 禁止 1: 使能						

32.3.2 FLA_KEY

表 32-2 FLA_KEY (0x84)

位	7	6	5	4	3	2	1	0
名称	FLA_KEY							
名称	RSV						FLAKSTA	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	FLA_KEY	写：FLASH 擦除/编程开锁寄存器 读：高 6 位返回的是 0x00 读：最低 2 位反应的是 FLASH 解锁状态位 FLAKSTA 00: 上锁 01: 0x5A 已经写入，等待 0x1F 写入 11: 开锁 10: 冻结						

33 CRC (循环冗余校验计算单元)

33.1 CRC 功能框图

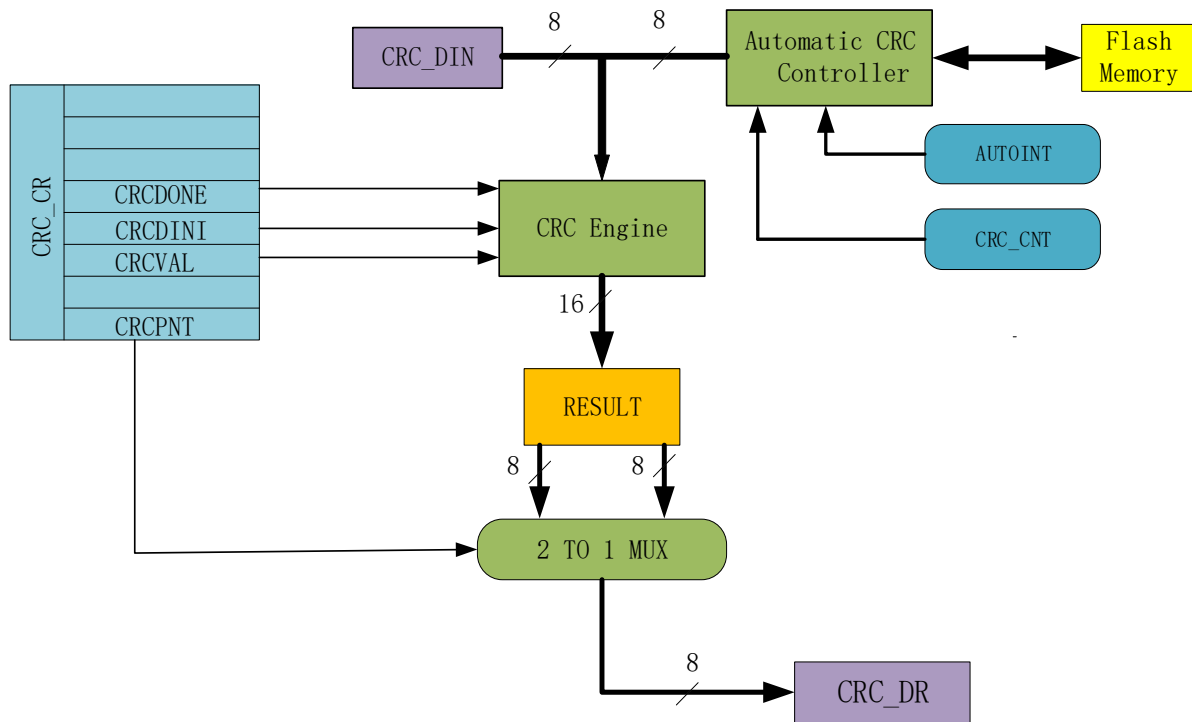


图 33-1 CRC 功能框图

CRC（循环冗余校验计算单元）是根据固定的生成多项式得到任一 8 位数据的 CRC 计算结果。如图 33-1 所示，CRC 接收 CRC_DIN 寄存器的 8 位数据，计算完成后将 16 位结果发送至内部寄存器，通过 CRCPNT 和 CRC_DR 间接访问内部结果寄存器。

表 33-1 CRC 标准与生成多项式

序号	CRC 标准	生成多项式	16 进制表示
1	CRC12	$x^{12}+x^{11}+x^3+x^2+x+1$	80F
2	CRC16	$x^{16}+x^{15}+x^2+1$	8005
3	CRC16-CCITT	$x^{16}+x^{12}+x^5+1$	1021
4	CRC32	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^9+x^5+x^4+x+1$	04C11DB7

33.2 CRC16 生成多项式

FU6832 选择基于 CRC16-CCITT 标准的生成多项式： $X^{16} + X^{12} + X^5 + 1$ 。

33.3 CRC16 基本逻辑图

如图 33-2 所示是串行 CRC16 电路原理图，FU6832 采用并行算法实现，对每个输入字节 MCU 用一个系统时钟即可计算出结果。

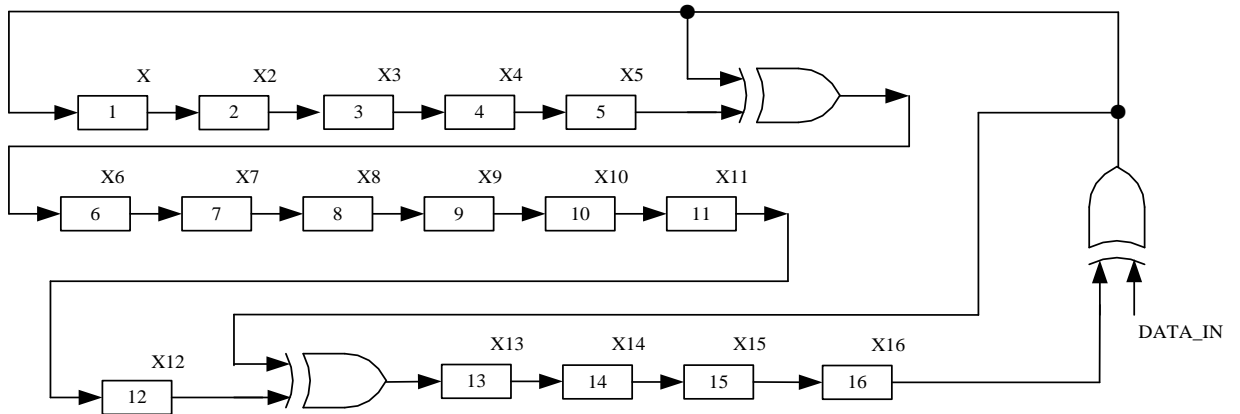


图 33-2 CRC16 电路原理图

33.4 操作说明

33.4.1 计算单个字节的 CRC

要计算单个字节的 CRC 值，请按以下步骤进行：

- 1、根据需要，初始化 CRC_DR，这里有两种方式可以初始化：如果初始值为 0x0000 或 0xffff，那么可以通过配置 CRC_CR[CRCVAL]并且将 CRC_CR[CRCDINI]置 1；如果想初始值为任意值，那么可以通过 CRC_CR[CRCPNT]和 CRC_DR 配合进行 CRC 初始操作。
- 2、向输入数据寄存器 CRC_DIN 写入一个数据，例如 0x63，则在下一个时钟周期内，CRC 结果将被计算出来。
- 3、读取 CRC 结果：写 CRC_CR[CRCPNT]位为 1，软件读取结果输出寄存器 CRC_DR，得到高字节数据；写 CRC_CR[CRCPNT]位为 0，再读 CRC_DR，得到低字节数据；合并起来就是正确的 CRC 结果。

33.4.2 批量计算 ROM 数据 CRC

要计算 ROM 中某片连续区域数据的 CRC 值，请按以下步骤进行：

- 1、初始化 CRC_DR，方法同单字节 CRC 初始化；
- 2、向 CRC_BEG 写入适当值，设置要计算的 ROM 的起始扇区；
- 3、向 CRC_CNT 写入适当值，设置起始扇区到结束扇区的扇区偏移量；
- 4、向 CRC_CR[AUTOINT]写 1，保持其它位不变，会启动自动计算过程；
- 5、读取 CRC 结果的方法同单字节 CRC 的读取方法；

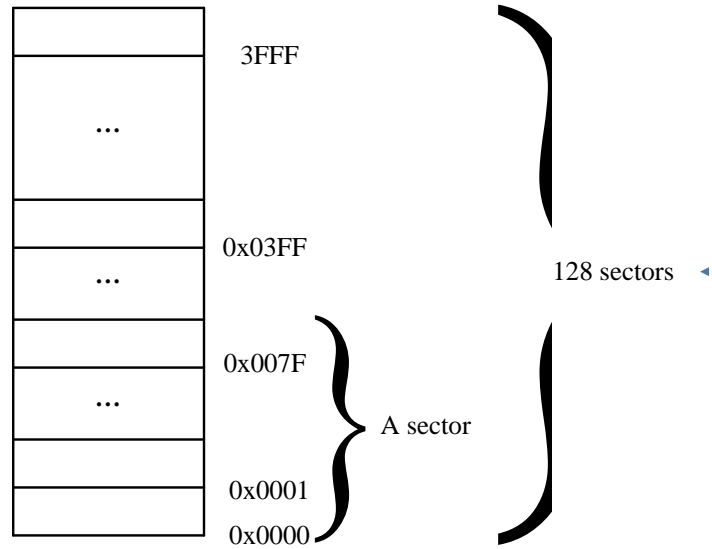


图 33-3 ROM 访问分区图

如图 33-3 所示。整个 ROM 共 16K 字节，分成 128 个 sector，编号从 sector0 到 sector127。每个 sector 包含 128 个字节。在进行 CRC 批量计算时，起始 sector 的值 CRC0BEG 可以是 0x00~0x7F 之间的任何值，包括 0x00 和 0x7F；需要计算的 sector 总数的数值 CRC0CNT 可以是 0x00~0x7F，包括 0x00 和 0x7F。

需要注意的是，随着 CRC_BEG 的值的增大，CRC_CNT 的值应该相应减小。例如，如果 CRC_BEG 的值为 0x7F，则 CRC_CNT 的值只能是 0x00，即只能计算最后一个 sector 中数据的 CRC 值。此时，如果不小心将 CRC_CNT 的值设置为 0x01 或更大的值，则 CRC 控制器硬件会自动限制计算的字节数，使 CRC 引擎只计算最后一个 sector 中数据的 CRC 值。

33.5 CRC 寄存器

33.5.1 控制寄存器：CRC_CR

表 33-2 CRC_CR (0x4022)

位	7	6	5	4	3	2	1	0
名称	RSV			CRCDONE	CRCDINI	CRCVAL	AUTOINT	CRCPNT
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	1	0	0	0	0
字段	名称	描述						
[7:5]	RSV	保留						
[4]	CRCDONE	自动 CRC 计算完成标志。 在自动 CRC 计算模式过程中，硬件自动将这一位写 0，并且软件代码也会停止执行；在其它情况下，硬件自动将这一位置为 1，所以，软件读取这一位始终返回 1。						
[3]	CRCDINI	CRC 结果初始化使能 0：初始化无效 1：初始化有效； 当软件向这一位写 1 时，硬件并没有真正将 1 写入此位，而是同步产生一个时钟周期的高电平脉冲，送到 CRC 引擎，作为 CRC 结果初始化的条件。所以，不管软件向这一位写入什么值，读取时总是返回 0。						
[2]	CRCVAL	CRC 结果初始化选择位。 0：将 CRC 结果初始化为 0x0000 1：将 CRC 结果初始化为 0xFFFF						
[1]	AUTOINT	CRC 自动计算使能。 当向此位写 1 时，会自动对 Flash 的某片连续的块中的数据进行 CRC 计算。计算的起始块为 CRCOBEG，共计算 CRCOCNT 个块。 注：在启用自动 CRC 计算功能之前，应先将其它位配置好，再将这一位写 1。换句话说，这一位不能与其它位同时配置。						
[0]	CRCPNT	CRC 结果指针。 0：读取 CRCODATA 寄存器时，访问的是 16 位 CRC 结果的低字节(7-0 位) 1：读取 CRCODATA 寄存器时，访问的是 16 位 CRC 结果的高字节(15-8 位)						

注：由于 CRC 计算过程分为两大类，一类是单个字节的 CRC 计算，一类是 ROM 数据批量 CRC 自动计算。向控制寄存器 CRC0STA 的 bit[1]写入 1，会立即启动 CRC 自动计算过程。如果要计算软件写入 CRC0DIN 寄存器中的单个字节的 CRC 值，则 CRC0STA 寄存器的 bit[1]只能为 0。

33.5.2 输入数据寄存器：CRC_DIN

表 33-3 CRC0DIN (0x4021)

位	7	6	5	4	3	2	1	0
名称	CRC_DIN							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	CRC_DIN	CRC 模块输入数据。 每次向此寄存器写入一个数据时，CRC 模块就自动在现有 CRC 结果的基础上，根据输入数据计算出新的 CRC 结果，并覆盖原 CRC 结果。 注：此寄存器是一个虚拟寄存器，写入的数据并不保存。读取此地址时返回 0x00。						

33.5.3 结果输出寄存器：CRC_DR

表 33-4 CRC0DAT (0x4023)

位	7	6	5	4	3	2	1	0
名称	CRC_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	CRC_DR	CRC 结果输出。 每次读、写此寄存器时，会根据控制寄存器 CRCOSTA 中的结果指针 CRCOPNT 来决定访问的是 CRC 结果的高字节还是低字节。						

注：由于此寄存器的值除了直接由软件决定以外，还可由其它信号导致发生变化，所以直接放在 CRC 模块内部，而不放在寄存器专用模块里。

33.5.4 自动计算起点寄存器：CRC_BEG

表 33-5 CRC0BEG (0x4024)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_BEG						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:0]	CRC_BEG	自动计算 CRC 的 ROM 起始 sector。 例如：如果 CRC0BEG[7:0] 的值是 1，每个 Sector size 是 128 个字节，则自动 CRC 计算的起始地址是：1×128=128，实际上是从第二个 sector 的第一个字节开始						

33.5.5 自动计算块数寄存器：CRC_CNT

表 33-6 CRC0CNT (0x4025)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC0CNT						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
7	RSV	保留						
[6:0]	CRC_CNT	自动 CRC 计算的扇区偏移。 此值定义了需要计算 CRC 值的 ROM 扇区的偏移，通过此值可决定自动 CRC 计算的结束扇区。						

34 休眠模式

34.1 简介

FU6832 系列提供了三种工作模式：正常，待机和睡眠。通过设置寄存器 PCON 的值选择不同的工作模式。

各种功耗模式下的模块工作情况总结如表 34-1 所示：

表 34-1 功耗模式

电源模式	描述	唤醒源	功耗性能
正常	除去被关掉的外设，其他模块全速工作	NA	功耗较高，性能最好。
待机	CPU 时钟被门控，其他功能模块关闭或工作，由其控制位决定。 看门狗时钟被门控住。	任何中断 外部/Debug 复位	功耗低 性能灵活
睡眠	FLASH Deep-Sleep。 模拟快时钟电路关闭，MCU 软件应注意在进入睡眠前，确保 ADC、FOC、电机控制/驱动电路已处于空闲。 看门狗时钟被关闭。	外部中断， 外部/Debug 复位	功耗很低 性能灵活

※注：程序进入睡眠模式建议程序插入 3 条空语句，PCON = 0x02;_nop();_nop();_nop();

34.2 PCON 寄存器

表 34-2 PCON (0x87)

位	7	6	5	4	3	2	1	0
名称	RSV		GF3	GF2	GF1	RSV	STOP	IDLE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5]	GF3	通用标志位 3						
[4]	GF2	通用标志位 2						
[3]	GF1	通用标志位 1						
[2]	RSV	保留						
[1]	STOP	写 1 使芯片进入睡眠模式，唤醒后由硬件自动清 0						
[0]	IDLE	写 1 使芯片进入待机模式，唤醒后由硬件自动清 0 功耗模式： {STOP, IDLE} =1x, 系统睡眠 {STOP, IDLE} =01, 系统待机 {STOP, IDLE} =00, 系统正常工作						

35 代码保护

35.1 简介

MCU 提供了一种 FLASH 全芯片加密的方式用于保护客户的软件知识产权。此功能可以很好的保护软件免受非法的用户操作。当 FLASH 被加密后，里面的数据无法读取，只能通过硬件 CRC 校验来对比程序是否一致。

35.2 操作说明

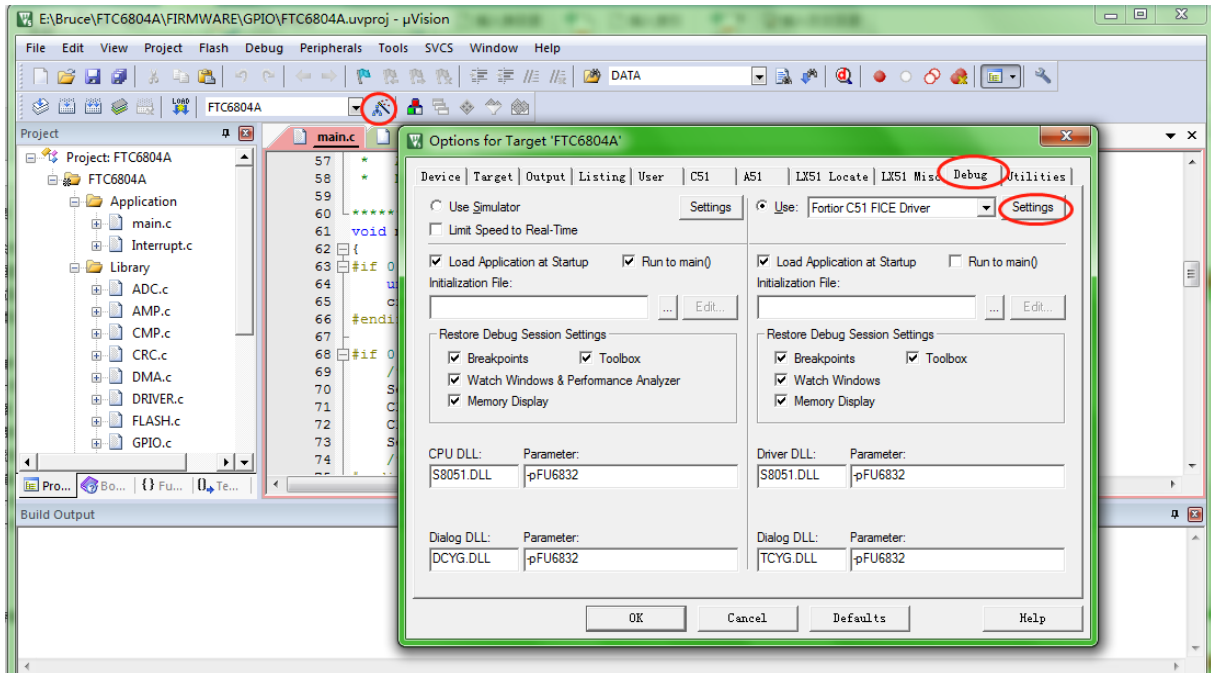


图 35-1 代码保护配置

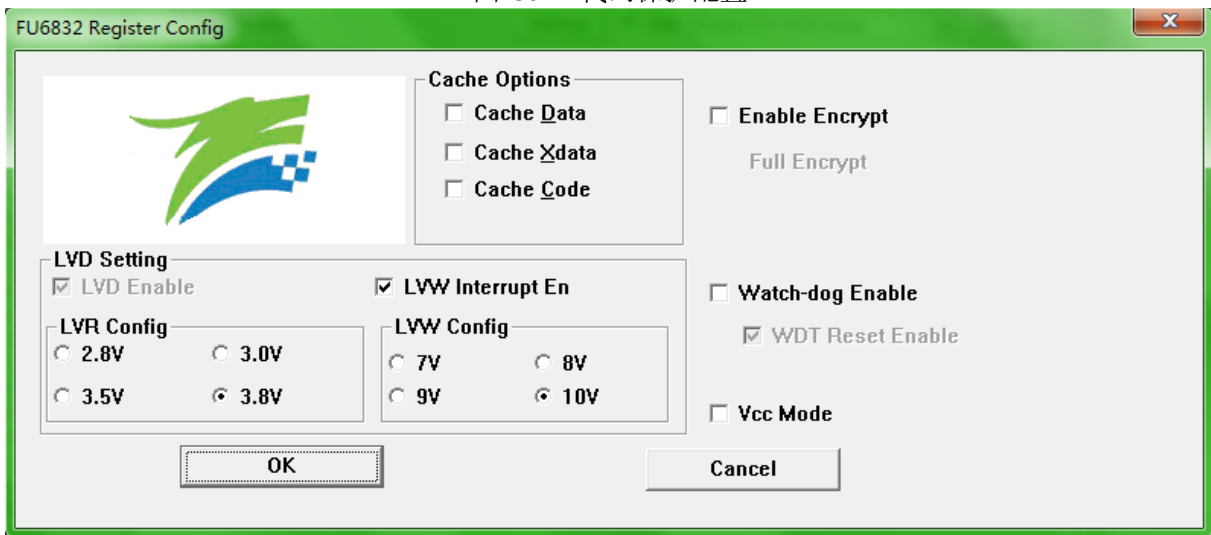


图 35-2 代码保护 全保护模式

芯片支持用户对烧录到 FLASH 的代码加密进行知识产权保护，方法及步骤依次如图 35-1 和图 35-2 所示：

步骤一：

打开 8051 集成开发工具，编译前进入 Target Options 中并选择 Debug 选项卡，按照上图 35-1 所示进行选择，并点击 Settings 进入下一步设置。

步骤二：

按照图 35-2 所示进行选择并设置，点击 OK。然后编译工程并下载，得到的.BIN 文件，烧录到 FLASH 中之后即可达到代码保护的效果。

需要说明的是，芯片具有全代码保护模式，图 35-2 所示设置为全代码保护模式，设置之后 FLASH 中的所有代码都会被保护。

每扇区大小为 128 字节。

36 修改记录 (Document Change List)

Date	Revision	Changes
2019/10/31	1.0	初始版本
2020/3/25	1.1	<ol style="list-style-type: none"> 增加 FU6832N/FU6832S 型号 (Add FU6832N/FU6832S) 修改电气特性参数 (Modify electrical parameters)
2020/7/22	1.2	<ol style="list-style-type: none"> 统一 XSFR 和 SFR 寄存器命名 (Uniform register naming) (章节 1.5.3 和 1.5.4) 增加 SSOP24 热阻参数说明 (章节 5.12) 修改中断控制章节中断优先级寄存器及说明, 统一全局中断 (章节 7) 修改 I2C 章节寄存器描述 (章节 8) 修改 SPI 章节寄存器描述, 增加 SPI 时钟计算公式 (章节 0) 修改 MDU 模块 MDU_A/MDU_B/MDU_C/MDU_D 寄存器参数描述 (章节 12) 修改 FOC 章节寄存器描述错误 (章节 14) TIM4 章节增加 FG 计算公式说明 (章节 18) 修改 SYS_TICK 章节 FGIF 寄存器描述错误 (章节 19.2.1) 修改 Driver 章节 DDIR 寄存器描述错误 (章节 20.2.1) 修改看门狗章节寄存器描述, 增加 CCFG1 寄存器描述 (章节 21) 修改 ADC 章节数据对齐说明, 增加 ADC 通道 14 的说明 (章节 24.4.1) 修改比较器章节比较器采样 (章节 30.1.4) 修改 DMA 章节框图和寄存器描述 (章节 26) 增加 VREF 章节 VREF 描述, VREF 同时也是 DAC 的参考电压基准 (章节 27.1) 修改运放章节 AMP0 可编程增益说明 (章节 29.2.1.2) 修改比较器章节逐波限流 MOEMD 说明 (章节 30.1.1.2) 修改电源模块章节 LVW Interrupt En (章节 31.2) 修改 FLASH 章节寄存器描述, 增加 flash 自写后 CRC 改变说明 (章节 32) 增加修改记录 (章节 36) 删除 T2OPM 相关 (章节 17)
20201019	1.3	<ol style="list-style-type: none"> 修改 1.5.4 XSFR 描述中的 WDT_ARR (章节 1.5.4) 修改 FOC_TSMIN 计算公式 (章节 14.2.4) 修改 TIM2_CR1 寄存器 T2IPE 描述 (章节 17.2.2) 修改电气特性, 增加 VCC 上升斜率说明, 增加低电压复位电压说明 (章节 5) 修改 MDU_D 寄存器描述说明 (章节 12.4.6)
20201218	1.4	<ol style="list-style-type: none"> 增加 FU6832F 型号 (章节 1) 修改 TSD 保护温度描述 (章节 30.2.9) 修改 PreDriver 下拉电阻 (章节 2) 增加休眠模式备注说明 (章节 34.1) 修改 DRV_ARR 计算公式 (章节 20.2.5)
20210106	1.5	<ol style="list-style-type: none"> 修改 FU6832F 引脚列表序号错误 (章节 2.7)

Copyright Notice

Copyright by Fortior Technology (Shenzhen) Co., Ltd. All Rights Reserved.

Right to make changes —Fortior Technology (Shenzhen) Co., Ltd RSVs the right to make changes in the products - including circuits, standard cells, and/or software - described or contained herein in order to improve design and/or performance. The information contained in this manual is provided for the general use by our customers. Our customers should be aware that the personal computer field is the subject of many patents. Our customers should ensure that they take appropriate action so that their use of our products does not infringe upon any patents. It is the policy of Fortior Technology (Shenzhen) Co., Ltd. to respect the valid patent rights of third parties and not to infringe upon or assist others to infringe upon such rights.

This manual is copyrighted by Fortior Technology (Shenzhen) Co., Ltd. You may not reproduce, transmit, transcribe, store in a retrieval system, or translate into any language, in any form or by any means, electronic, mechanical, magnetic, optical, chemical, manual, or otherwise, any part of this publication without the expressly written permission from Fortior Technology (Shenzhen) Co., Ltd.

Fortior Technology(Shenzhen) Co.,Ltd.

Room203,2/F, Building No.11,Keji Central Road2,

SoftwarePark, High-Tech Industrial Park, Shenzhen, P.R. China 518057

Tel: 0755-26867710

Fax: 0755-26867715

URL: <http://www.fortiortech.com>

Contained herein

Copyright by Fortior Technology (Shenzhen) Co.,Ltd all rights Reserved.