

AD5111/AD5113/AD5115

特性

标称电阻容差误差: ±8%(最大值)

游标电流: ±6 mA

可变电阻器模式下的温度系数: 35 ppm/°C

低功耗: 2.5mA(最大值, 2.7 V且125°C)

宽带宽: 4 MHz(5 kΩ选项)

上电EEPROM刷新时间: < 50 μs

125°C时典型数据保留期: 50年

100万写周期

电源电压: 2.3 V至5.5 V

片选引脚支持多器件工作

宽工作温度范围: -40°C至+125°C

2 mm × 2 mm × 0.55 mm、8引脚超薄LFCSP封装

应用

机械电位计的替代产品

便携式电子设备的电平调整

音量控制

低分辨率DAC

LCD面板亮度与对比度控制

可编程电压至电流转换

可编程滤波器、延迟、时间常数

反馈电阻的可编程电源

传感器校准

概述

AD5111/AD5113/AD5115为128/64/32位调整应用提供一种非易失性解决方案, 保证±8%的低电阻容差误差, A、B和W引脚提供最高±6 mA的电流密度。低电阻容差、低标称温度系数和高带宽特性可以简化开环应用和容差匹配应用。

功能框图

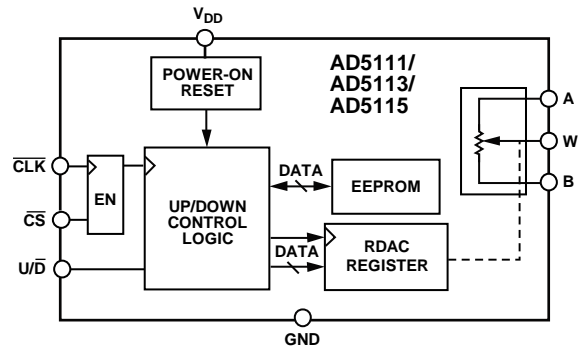


图1.

表1. ±8%电阻容差系列

型号	电阻(kΩ)	位	接口
AD5110	10, 80	128	I ² C
AD5111	10, 80	128	升/降
AD5112	5, 10, 80	64	I ² C
AD5113	5, 10, 80	64	升/降
AD5116	5, 10, 80	64	按钮
AD5114	10, 80	32	I ² C
AD5115	10, 80	32	升/降

新的低游标电阻特性将电阻阵列两个极值之间的游标电阻降低至45 Ω(典型值)。

简单的3线升降式接口支持手动切换或时钟速率高达50 MHz的高速数字控制。

AD5111/AD5113/AD5115采用2 mm × 2 mm LFCSP封装, 保证工作温度范围为-40°C至+125°C的扩展工业温度范围。

Rev. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

ADI中文数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2011–2012 Analog Devices, Inc. All rights reserved.

目录

特性.....	1	测试电路.....	17
应用.....	1	工作原理.....	18
功能框图.....	1	RDAC寄存器和EEPROM.....	18
概述.....	1	基本操作.....	18
修订历史.....	2	低游标电阻特性.....	18
技术规格.....	3	关断模式.....	18
电气特性—AD5111.....	3	EEPROM写操作.....	18
电气特性—AD5113.....	5	RDAC架构.....	19
电气特性—AD5115.....	7	可变电阻编程.....	19
接口时序规格.....	9	电位计分压器编程.....	20
时序图.....	9	端电压范围.....	20
绝对最大额定值.....	10	上电时序.....	21
热阻.....	10	布局布线和电源偏置.....	21
ESD警告.....	10	外形尺寸.....	22
引脚配置和功能描述.....	11	订购指南.....	22
典型工作特性.....	12		

修订历史

2012年4月—修订版0至修订版A

更改特性部分.....	1
更改表2中的正电源电流.....	3
更改表3中的正电源电流.....	5
更改表4中的正电源电流.....	7
更新外形尺寸部分.....	22

2011年10月—修订版0：初始版

技术规格

电气特性—AD5111

10 kΩ和80 kΩ版本：除非另有说明， $V_{DD} = 2.3 \text{ V}$ 至 5.5 V ， $V_A = V_{DD}$ ， $V_B = 0 \text{ V}$ ， $-40^\circ\text{C} < T_A < +125^\circ\text{C}$ 。C

表2.

参数	符号	测试条件/注释	最小值	典型值 ¹	最大值	单位
直流特性—可变电阻器模式						
分辨率	N		7			Bits
电阻积分非线性 ²	R-INL	$R_{AB} = 10 \text{ k}\Omega$, $V_{DD} = 2.3 \text{ V}$ 至 2.7 V $R_{AB} = 10 \text{ k}\Omega$, $V_{DD} = 2.7 \text{ V}$ 至 5.5 V $R_{AB} = 80 \text{ k}\Omega$	-2.5	± 0.5	+2.5	LSB
			-1	± 0.25	+1	LSB
			-0.5	± 0.1	+0.5	LSB
电阻差分非线性 ²	R-DNL		-1	± 0.25	+1	LSB
标称电阻容差	$\Delta R_{AB}/R_{AB}$		-8		+8	%
电阻温度系数 ³	$(\Delta R_{AB}/R_{AB})/\Delta T \times 10^6$			35		ppm/ $^\circ\text{C}$
游标电阻	R_W	代码 = 零电平		70	140	Ω
	R_{BS}	代码 = 底部量程		45	80	Ω
	R_{TS}	代码 = 顶部量程		70	140	Ω
直流特性—电位分压器模式						
积分非线性 ⁴	INL		-0.5	± 0.15	+0.5	LSB
差分非线性 ⁴	DNL		-0.5	± 0.15	+0.5	LSB
满量程误差	V_{WFSE}	$R_{AB} = 10 \text{ k}\Omega$ $R_{AB} = 80 \text{ k}\Omega$	-2.5			LSB
			-1.5			LSB
零电平误差	V_{WZSE}	$R_{AB} = 10 \text{ k}\Omega$ $R_{AB} = 80 \text{ k}\Omega$			1.5	LSB
					0.5	LSB
分压器温度系数 ³	$(\Delta V_W/V_W)/\Delta T \times 10^6$	代码 = 半量程		± 10		ppm/ $^\circ\text{C}$
电阻端						
最大连续 I_A 、 I_B 和 I_W 电流 ³		$R_{AB} = 10 \text{ k}\Omega$ $R_{AB} = 80 \text{ k}\Omega$	-6		+6	mA
			-1.5		+1.5	mA
端电压范围 ⁵			GND		V_{DD}	V
电容A、电容B ^{3,6}	C_A, C_B	$f = 1 \text{ MHz}$ ，针对GND测量， 代码 = 半量程		20		pF
电容W ^{3,6}	C_W	$f = 1 \text{ MHz}$ ，针对GND测量， 代码 = 半量程		35		pF
共模漏电流 ³		$V_A = V_W = V_B$	-500	± 15	+500	nA
数字输入						
输入逻辑 ³						
高电平	V_{INH}		2			V
低电平	V_{INL}				0.8	V
输入电流 ³	I_N				± 1	μA
输入电容 ³	C_{IN}			5		pF
电源						
单电源电压范围			2.3		5.5	V
正电源电流	I_{DD}	$V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 5 \text{ V}$ $V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 2.7 \text{ V}$ $V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 2.3 \text{ V}$		0.75	3.5	mA
					2.5	mA
					2.4	mA
EEMEM存储电流 ^{3,7}	$I_{DD_NVM_STORE}$			2		mA
EEMEM读取电流 ^{3,8}	$I_{DD_NVM_READ}$			320		μA
功耗 ⁹	P_{DISS}	$V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$		5		μW
电源抑制 ³	PSR	$\Delta V_{DD}/\Delta V_{SS} = 5 \text{ V} \pm 10\%$ $R_{AB} = 10 \text{ k}\Omega$ $R_{AB} = 80 \text{ k}\Omega$			-50	dB
					-64	dB

AD5111/AD5113/AD5115

参数	符号	测试条件/注释	最小值	典型值 ¹	最大值	单位
动态特性 ^{2,10}						
带宽	BW	代码 = 半量程, -3 dB R _{AB} = 10 kΩ R _{AB} = 80 kΩ		2 200		MHz kHz
总谐波失真	THD	V _A = V _{DD} /2 + 1 V rms, V _B = V _{DD} /2, f = 1 kHz, 代码 = 半量程 R _{AB} = 10 kΩ R _{AB} = 80 kΩ		-80 -85		dB dB
V _w 建立时间	t _s	V _A = 5 V, V _B = 0 V, ±0.5 LSB 误差带 R _{AB} = 10 kΩ R _{AB} = 80 kΩ		3 12		μs μs
电阻噪声密度	e _{N_WB}	代码 = 半量程, T _A = 25°C, f = 100 kHz R _{AB} = 10 kΩ R _{AB} = 80 kΩ		9 20		nV/√Hz nV/√Hz
FLASH/EE存储器可靠性 ³						
耐久性 ¹¹		T _A = 25°C	100	1		百万周期 千周期 年
数据保留期 ¹²				50		

¹ 典型值代表25°C、V_{DD} = 5 V、V_{SS} = 0 V且V_{LOGIC} = 5 V时的读数平均值。

² R-INL是指在最大电阻和最小电阻游标位置之间测得的值与理想值的偏差。R-DNL衡量连续抽头位置之间相对于理想位置的相对阶跃变化。最大游标电阻限制在 $0.8 \times V_{DD}/R_{AB}$ 。

³ 通过设计和特性保证，但未经生产测试。

⁴ INL和DNL在V_{WB}处测得，条件是将RDAC配置为类似于电压输出DAC的电位分压器。V_A = V_{DD}且V_B = 0 V。单调性工作条件保证DNL规格限值为±1 LSB(最大值)。

⁵ 电阻端A、电阻端B和电阻端W彼此没有电流方向限制。

⁶ C_A测量条件为V_w = V_A = 2.5 V，C_B测量条件为V_w = V_B = 2.5 V，C_w测量条件为V_A = V_B = 2.5 V。

⁷ 与工作电流不同，NVM编程的电源电流持续约30 ms。

⁸ 与工作电流不同，NVM读取的电源电流持续约20 μs。

⁹ P_{DISS}可通过(I_{DD} × V_{DD})计算。

¹⁰ 所有动态特性均采用V_{DD} = 5.5 V且V_{LOGIC} = 5 V。

¹¹ 耐久性在150°C时依据JEDEC 22标准方法A117认定为100,000个周期。

¹² 根据JEDEC 22标准方法A117，保持期限相当于125°C结温(T_J)时的寿命。保持期限(基于1 eV的激活能)随Flash/EE存储器的结温递减。

电气特性—AD5113

5 k Ω 、10 k Ω 和80 k Ω 版本：除非另有说明， $V_{DD} = 2.3 \text{ V}$ 至 5.5 V ， $V_A = V_{DD}$ ， $V_B = 0 \text{ V}$ ， $-40^\circ\text{C} < T_A < +125^\circ\text{C}$ 。

表3.

参数	符号	测试条件/注释	最小值	典型值 ¹	最大值	单位
直流特性—可变电阻器模式						
分辨率	N		6			Bits
电阻积分非线性 ²	R-INL	$R_{AB} = 5 \text{ k}\Omega$, $V_{DD} = 2.3 \text{ V}$ 至 2.7 V $R_{AB} = 5 \text{ k}\Omega$, $V_{DD} = 2.7 \text{ V}$ 至 5.5 V $R_{AB} = 10 \text{ k}\Omega$ $R_{AB} = 80 \text{ k}\Omega$	-2.5 -1 -1 -0.25	± 0.5 ± 0.25 ± 0.25 ± 0.1	+2.5 +1 +1 +0.25	LSB LSB LSB LSB
电阻差分非线性 ²	R-DNL		-1	± 0.25	+1	LSB
标称电阻容差	$\Delta R_{AB}/R_{AB}$		-8		+8	%
电阻温度系数 ³	$(\Delta R_{AB}/R_{AB})/\Delta T \times 10^6$			35		ppm/ $^\circ\text{C}$
游标电阻	R_W	代码 = 零电平		70	140	Ω
	R_{BS}	代码 = 底部量程		45	80	Ω
	R_{TS}	代码 = 顶部量程		70	140	Ω
直流特性—电位分压器模式						
积分非线性 ⁴	INL		-0.5	± 0.15	+0.5	LSB
差分非线性 ⁴	DNL		-0.5	± 0.15	+0.5	LSB
满量程误差	V_{WFSE}	$R_{AB} = 5 \text{ k}\Omega$ $R_{AB} = 10 \text{ k}\Omega$ $R_{AB} = 80 \text{ k}\Omega$	-2.5 -1.5 -1			LSB LSB LSB
零电平误差	V_{WZSE}	$R_{AB} = 5 \text{ k}\Omega$ $R_{AB} = 10 \text{ k}\Omega$ $R_{AB} = 80 \text{ k}\Omega$			1.5 1 0.25	LSB LSB LSB
分压器温度系数 ³	$(\Delta V_W/V_W)/\Delta T \times 10^6$	代码 = 半量程		± 10		ppm/ $^\circ\text{C}$
电阻端						
最大连续 I_A 、 I_B 和 I_W 电流 ³		$R_{AB} = 5 \text{ k}\Omega$, 10 k Ω $R_{AB} = 80 \text{ k}\Omega$	-6 -1.5		+6 +1.5	mA mA
端电压范围 ⁵			GND		V_{DD}	V
电容A、电容B ^{3,6}	C_A, C_B	$f = 1 \text{ MHz}$, 针对GND测量, 代码 = 半量程		20		pF
电容W ^{3,6}	C_W	$f = 1 \text{ MHz}$, 针对GND测量, 代码 = 半量程		35		pF
共模漏电流 ³		$V_A = V_W = V_B$	-500	± 15	+500	nA
数字输入						
输入逻辑 ³						
高电平	V_{INH}		2			V
低电平	V_{INL}				0.8	V
输入电流 ³	I_N				± 1	μA
输入电容 ³	C_{IN}			5		pF
电源						
单电源电压范围			2.3		5.5	V
正电源电流	I_{DD}	$V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 5 \text{ V}$ $V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 2.7 \text{ V}$ $V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 2.3 \text{ V}$		0.75	3.5 2.5 2.4	mA mA mA
EEMEM存储电流 ^{3,7}	$I_{DD_NVM_STORE}$			2		mA
EEMEM读取电流 ^{3,8}	$I_{DD_NVM_READ}$			320		μA
功耗 ⁹	P_{DISS}	$V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$		5		μW
电源抑制 ³	PSR	$\Delta V_{DD}/\Delta V_{SS} = 5 \text{ V} \pm 10\%$ $R_{AB} = 5 \text{ k}\Omega$ $R_{AB} = 10 \text{ k}\Omega$ $R_{AB} = 80 \text{ k}\Omega$			-43 -50 -64	dB dB dB

AD5111/AD5113/AD5115

参数	符号	测试条件/注释	最小值	典型值 ¹ 最大值	单位
动态特性 ^{2,10}					
带宽	BW	代码 = 半量程, -3 dB R _{AB} = 5 kΩ R _{AB} = 10 kΩ R _{AB} = 80 kΩ		4 2 200	MHz MHz kHz
总谐波失真	THD	V _A = V _{DD} /2 + 1 V rms, V _B = V _{DD} /2, f = 1 kHz, 代码 = 半量程 R _{AB} = 5 kΩ R _{AB} = 10 kΩ R _{AB} = 80 kΩ		-75 -80 -85	dB dB dB
V _W 建立时间	t _s	V _A = 5 V, V _B = 0 V, ±0.5 LSB误差带 R _{AB} = 5 kΩ R _{AB} = 10 kΩ R _{AB} = 80 kΩ		2.5 3 10	μs μs μs
电阻噪声密度	e _{N_WB}	代码 = 半量程, T _A = 25°C, f = 100 kHz R _{AB} = 5 kΩ R _{AB} = 10 kΩ R _{AB} = 80 kΩ		7 9 20	nV/√Hz nV/√Hz nV/√Hz
FLASH/EE存储器可靠性 ³					
耐久性 ¹¹		T _A = 25°C	100	1	百万周期 千周期
数据保留期 ¹²				50	年

¹ 典型值代表25°C、V_{DD} = 5 V、V_{SS} = 0 V且V_{LOGIC} = 5 V时的读数平均值。

² R-INL是指在最大电阻和最小电阻游标位置之间测得的值与理想值的偏差。R-DNL衡量连续抽头位置之间相对于理想位置的相对阶跃变化。最大游标电阻限制在 $0.8 \times V_{DD}/R_{AB}$ 。

³ 通过设计和特性保证，但未经生产测试。

⁴ INL和DNL在V_{WB}处测得，条件是将RDAC配置为类似于电压输出DAC的电位分压器。V_A = V_{DD}且V_B = 0 V。单调性工作条件保证DNL规格限值为±1 LSB(最大值)。

⁵ 电阻端A、电阻端B和电阻端W彼此没有电流方向限制。

⁶ C_A测量条件为V_W = V_A = 2.5 V，C_B测量条件为V_W = V_B = 2.5 V，C_W测量条件为V_A = V_B = 2.5 V。

⁷ 与工作电流不同，NVM编程的电源电流持续约30 ms。

⁸ 与工作电流不同，NVM读取的电源电流持续约20 μs。

⁹ P_{DISS}可通过(I_{DD} × V_{DD})计算。

¹⁰ 所有动态特性均采用V_{DD} = 5.5 V且V_{LOGIC} = 5 V。

¹¹ 耐久性在150°C时依据JEDEC 22标准方法A117认定为100,000个周期。

¹² 根据JEDEC 22标准方法A117，保持期限相当于125°C结温(T_J)时的寿命。保持期限(基于1 eV的激活能)随Flash/EE存储器的结温递减。

电气特性—AD5115

10 kΩ和80 kΩ版本：除非另有说明， $V_{DD} = 2.3 \text{ V}$ 至 5.5 V ， $V_A = V_{DD}$ ， $V_B = 0 \text{ V}$ ， $-40^\circ\text{C} < T_A < +125^\circ\text{C}$ 。

表4.

参数	符号	测试条件/注释	最小值	典型值 ¹	最大值	单位
直流特性—可变电阻器模式						
分辨率	N		5			Bits
电阻积分非线性 ²	R-INL		-0.5		+0.5	LSB
电阻差分非线性 ²	R-DNL		-0.25		+0.25	LSB
标称电阻容差	$\Delta R_{AB}/R_{AB}$		-8		+8	%
电阻温度系数 ³	$(\Delta R_{AB}/R_{AB})/\Delta T \times 10^6$			35		ppm/°C
游标电阻	R_W	代码 = 零电平		70	140	Ω
	R_{BS}	代码 = 底部量程		45	80	Ω
	R_{TS}	代码 = 顶部量程		70	140	Ω
直流特性—电位分压器模式						
积分非线性 ⁴	INL		-0.25		+0.25	LSB
差分非线性 ⁴	DNL		-0.25		+0.25	LSB
满量程误差	V_{WFSE}	$R_{AB} = 10 \text{ k}\Omega$	-1			LSB
		$R_{AB} = 80 \text{ k}\Omega$	-0.5			LSB
零电平误差	V_{WZSE}	$R_{AB} = 10 \text{ k}\Omega$			1	LSB
		$R_{AB} = 80 \text{ k}\Omega$			0.25	LSB
分压器温度系数 ³	$(\Delta V_W/V_W)/\Delta T \times 10^6$	代码 = 半量程		±10		ppm/°C
电阻端						
最大连续 I_A 、 I_B 和 I_W 电流 ³		$R_{AB} = 10 \text{ k}\Omega$	-6		+6	mA
		$R_{AB} = 80 \text{ k}\Omega$	-1.5		+1.5	mA
端电压范围 ⁵			GND		V_{DD}	V
电容A、电容B ^{3,6}	C_A, C_B	f = 1 MHz, 针对GND测量, 代码 = 半量程		20		pF
电容W ^{3,6}	C_W	f = 1 MHz, 针对GND测量, 代码 = 半量程		35		pF
共模漏电流 ³		$V_A = V_W = V_B$	-500	±15	+500	nA
数字输入						
输入逻辑 ³						
高电平	V_{INH}		2			V
低电平	V_{INL}				0.8	V
输入电流 ³	I_{IN}				±1	μA
输入电容 ³	C_{IN}			5		pF
电源						
单电源电压范围			2.3		5.5	V
正电源电流	I_{DD}	$V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 5 \text{ V}$		0.75	3.5	mA
		$V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 2.7 \text{ V}$			2.5	mA
		$V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$, $V_{DD} = 2.3 \text{ V}$			2.4	mA
EEMEM存储电流 ^{3,7}	$I_{DD_NVM_STORE}$			2		mA
EEMEM读取电流 ^{3,8}	$I_{DD_NVM_READ}$			320		μA
功耗 ⁹	P_{DISS}	$V_{IH} = V_{DD}$ 或 $V_{IL} = \text{GND}$		5		μW
电源抑制 ³	PSR	$\Delta V_{DD}/\Delta V_{SS} = 5 \text{ V} \pm 10\%$				
		$R_{AB} = 10 \text{ k}\Omega$			-50	dB
		$R_{AB} = 80 \text{ k}\Omega$			-64	dB

AD5111/AD5113/AD5115

参数	符号	测试条件/注释	最小值	典型值 ¹	最大值	单位
动态特性 ^{2,10}						
带宽	BW	代码 = 半量程, -3 dB R _{AB} = 10 kΩ R _{AB} = 80 kΩ		2 200		MHz kHz
总谐波失真	THD	V _A = V _{DD} /2 + 1 V rms, V _B = V _{DD} /2, f = 1 kHz, 代码 = 半量程 R _{AB} = 10 kΩ R _{AB} = 80 kΩ		-80 -85		dB dB
V _w 建立时间	t _s	V _A = 5 V, V _B = 0 V, ±0.5 LSB误差带 R _{AB} = 10 kΩ R _{AB} = 80 kΩ		2.7 9.5		μs μs
电阻噪声密度	e _{N_WB}	代码 = 半量程, T _A = 25°C, f = 100 kHz R _{AB} = 10 kΩ R _{AB} = 80 kΩ		9 20		nV/√Hz V
FLASH/EE存储器可靠性 ³						
耐久性 ¹¹		T _A = 25°C	100	1		百万周期 千周期
数据保留期 ¹²				50		年

¹ 典型值代表25°C、V_{DD} = 5 V、V_{SS} = 0 V且V_{LOGIC} = 5 V时的读数平均值。

² R-INL是指在最大电阻和最小电阻游标位置之间测得的值与理想值的偏差。R-DNL衡量连续抽头位置之间相对于理想位置的相对阶跃变化。最大游标电阻限制在 $0.8 \times V_{DD}/R_{AB}$ 。

³ 通过设计和特性保证，但未经生产测试。

⁴ INL和DNL在V_{wB}处测得，条件是将RDAC配置为类似于电压输出DAC的电位分压器。V_A = V_{DD}且V_B = 0 V。单调性工作条件保证DNL规格限值为±1 LSB(最大值)。

⁵ 电阻端A、电阻端B和电阻端W彼此没有电流方向限制。

⁶ C_A测量条件为V_w = V_A = 2.5 V，C_B测量条件为V_w = V_B = 2.5 V，C_w测量条件为V_A = V_B = 2.5 V。

⁷ 与工作电流不同，NVM编程的电源电流持续约30 ms。

⁸ 与工作电流不同，NVM读取的电源电流持续约20 μs。

⁹ P_{DISS}可通过(I_{DD} × V_{DD})计算。

¹⁰ 所有动态特性均采用V_{DD} = 5.5 V且V_{LOGIC} = 5 V。

¹¹ 耐久性在150°C时依据JEDEC 22标准方法A117认定为100,000个周期。

¹² 根据JEDEC 22标准方法A117，保持期限相当于125°C结温(T_J)时的寿命。保持期限(基于1 eV的激活能)随Flash/EE存储器的结温递减。

接口时序规格

除非另有说明， $V_{DD} = 2.3\text{ V}$ 至 5.5 V ，所有规格均相对于 T_{MIN} 至 T_{MAX} 而言。

表5.

参数	测试条件/注释	最小值	典型值	最大值	单位	描述
f_{CLK}	$V_{DD} \geq 2.7\text{ V}$			50	MHz	时钟频率
	$V_{DD} < 2.7\text{ V}$			25	MHz	
t_1		25			ns	\overline{CS} 建立时间
t_2	$V_{DD} \geq 2.7\text{ V}$	10			ns	\overline{CLK} 低电平时间
	$V_{DD} < 2.7\text{ V}$	20			ns	
t_3	$V_{DD} \geq 2.7\text{ V}$	10			ns	\overline{CLK} 高电平时间
	$V_{DD} < 2.7\text{ V}$	20			ns	
t_4		15			ns	U/\overline{D} 建立时间
t_5		6			ns	U/\overline{D} 保持时间
t_6	$V_{DD} \geq 2.7\text{ V}$	20			ns	\overline{CS} 上升至 \overline{CLK} 保持时间
	$V_{DD} < 2.7\text{ V}$	40			ns	
t_7		15			ns	\overline{CS} 上升沿至下一 \overline{CLK} 被忽略
t_8	$V_{DD} \geq 2.7\text{ V}$	12			ns	U/\overline{D} 最短脉冲时间
	$V_{DD} < 2.7\text{ V}$	24			ns	
t_9		12			ns	U/\overline{D} 上升沿至 \overline{CLK} 下降沿
t_{10}		1			μs	\overline{CS} 最短时间
$t_{EEPROM_PROGRAM}^1$			15	50	ms	存储器编程时间
$t_{POWER_UP}^2$				50	μs	EEPROM上电恢复时间

¹ EEPROM编程时间取决于温度和EEPROM写入周期。温度越低且写入周期越长，时序性能就越高。

² V_{DD} 等于2.3 V后的最长时间。

时序图

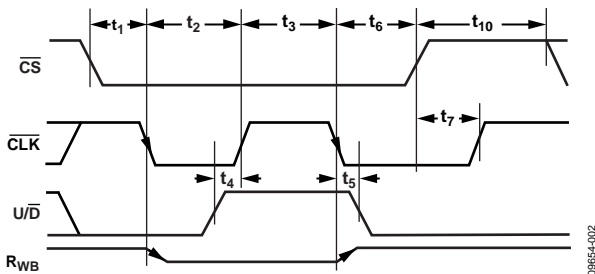


图2. 递增/递减模式时序

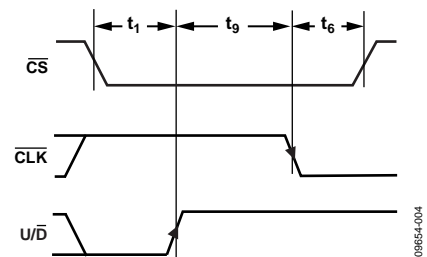


图4. 关断模式时序

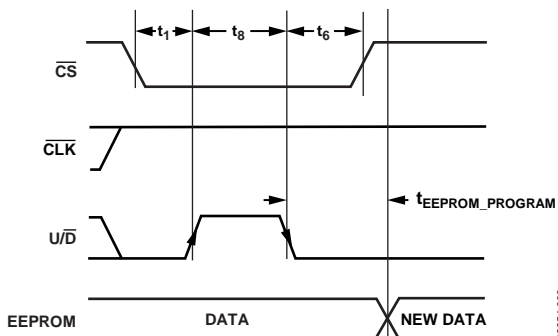


图3. 存储模式时序

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表6.

参数	额定值
V_{DD} 至GND	-0.3 V至+7.0 V
V_{LOGIC} 至GND	-0.3 V至+7.0 V
V_A, V_W, V_B 至GND	GND - 0.3 V至 $V_{DD} + 0.3$ V
I_A, I_W, I_B	
脉冲驱动 ¹	
频率 > 10 kHz	
$R_{AW} = 5$ k Ω 和10 k Ω	± 6 mA/d ²
$R_{AW} = 80$ k Ω	± 1.5 mA/d ²
频率 \leq 10 kHz	
$R_{AW} = 5$ k Ω 和10 k Ω	± 6 mA/ $\sqrt{d^2}$
$R_{AW} = 80$ k Ω	± 1.5 mA/ $\sqrt{d^2}$
连续	
$R_{AW} = 5$ k Ω 和10 k Ω	± 6 mA
$R_{AW} = 80$ k Ω	± 1.5 mA
数字输入 $\overline{U/D}$, \overline{CLK} 和 \overline{CS}	-0.3 V至+7 V或 $V_{DD} + 0.3$ V (取较小者)
工作温度范围 ³	-40 $^\circ\text{C}$ 至+125 $^\circ\text{C}$
最大结温(T_J Max)	150 $^\circ\text{C}$
存储温度范围	-65 $^\circ\text{C}$ 至+150 $^\circ\text{C}$
回流焊	
峰值温度	260 $^\circ\text{C}$
峰值温度时间	20秒至40秒
封装功耗	$(T_J \text{ max} - T_A)/\theta_{JA}$

¹ 最大端电流受以下几个方面限制：开关的最大电流处理能力、封装的最大功耗以及给定电阻条件下可在A、B和W端中任意两个之间施加的最大电压。

² 脉冲占空系数。

³ 包括对EEPROM存储器进行编程。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

θ_{JA} 由JEDEC规格JESD-51定义，其值取决于测试板和测试环境。

表7. 热阻

封装类型	θ_{JA}	θ_{JC}	单位
8引脚 LFCSP	90 ¹	25	$^\circ\text{C/W}$

¹ JEDEC 2S2P测试板，静止空气(0 m/s气流)。

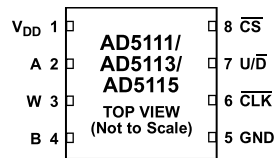
ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES

1. THE EXPOSED PAD IS INTERNALLY FLOATING.

06654-016

图5. 引脚配置

表8. 引脚功能描述

引脚编号	引脚名称	描述
1	V _{DD}	正电源。此引脚应通过0.1 μF陶瓷电容和10 μF电容去耦。
2	A	RDAC的A端。GND ≤ V _A ≤ V _{DD} 。
3	W	RDAC的游标端。GND ≤ V _W ≤ V _{DD} 。
4	B	RDAC的B端。GND ≤ V _B ≤ V _{DD} 。
5	GND	接地引脚，逻辑地基准点。
6	CLK	时钟输入。每个时钟脉冲递增或递减电阻。方向由U/D引脚的状态确定。CLK为负边沿触发。数据能够以最高50 MHz的速率传输。
7	U/D	升降选择计数器控制。
8	CS	片选。低电平有效。
	EPAD	裸露焊盘。裸露焊盘内部浮空。

典型工作特性

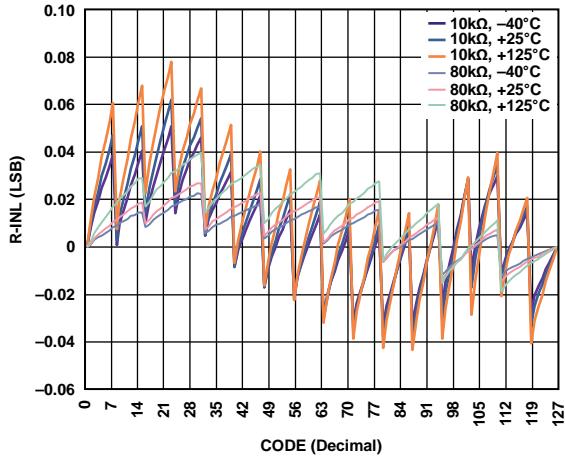


图6. R-INL与代码的关系(AD5111)

09654-007

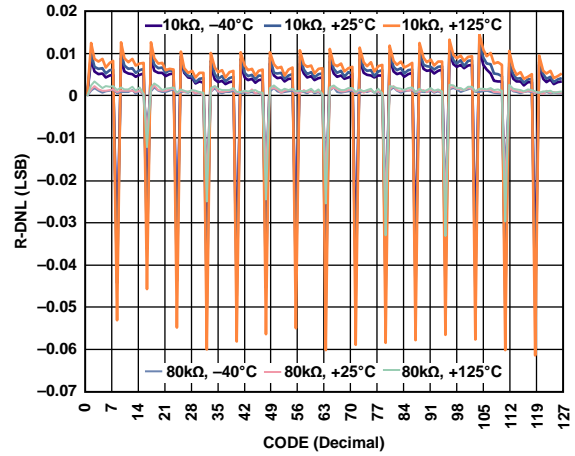


图9. R-DNL与代码的关系(AD5111)

09654-010

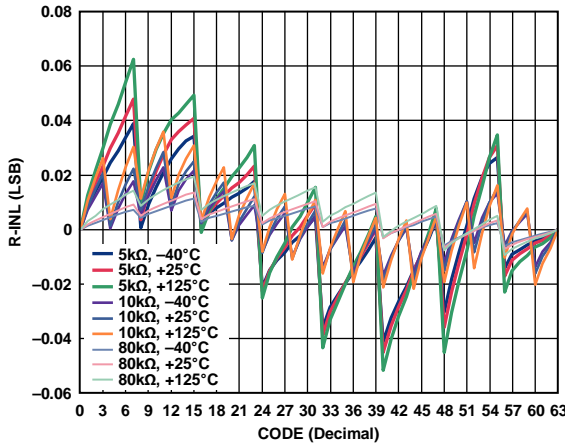


图7. R-INL与代码的关系(AD5113)

09654-008

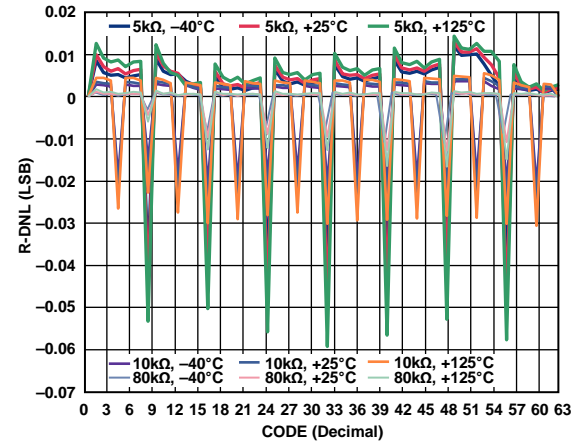


图10. R-DNL与代码的关系(AD5113)

09654-011

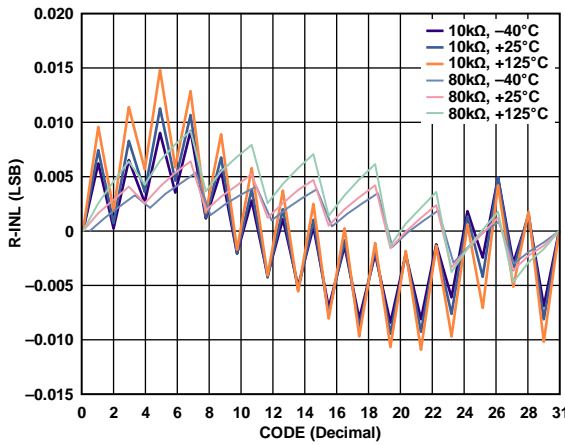


图8. R-INL与代码的关系(AD5115)

09654-009

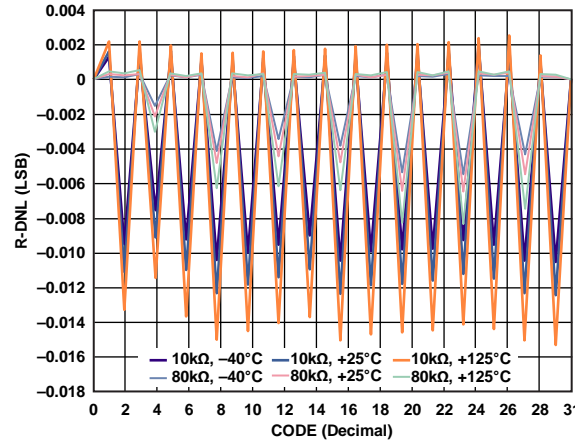


图11. R-DNL与代码的关系(AD5115)

09654-012

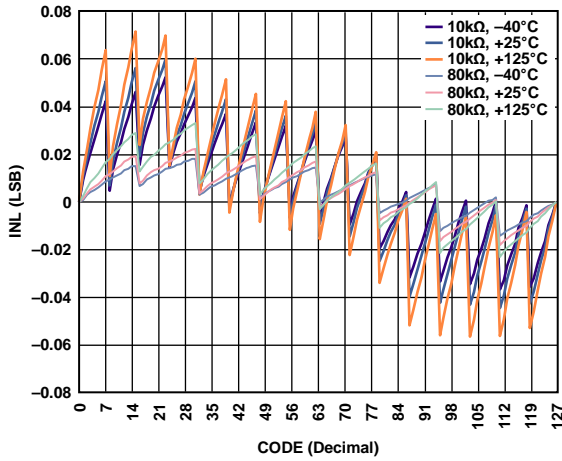


图12. INL与代码的关系(AD5111)

09654-013

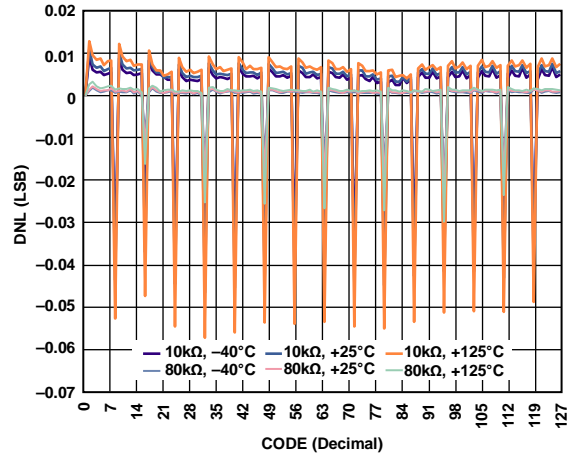


图15. DNL与代码的关系(AD5111)

09654-016

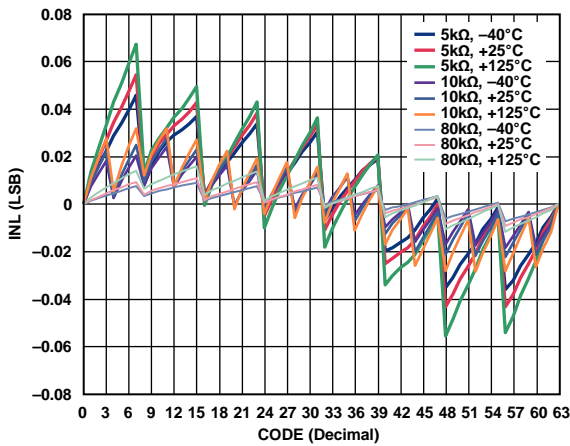


图13. INL与代码的关系(AD5113)

09654-014

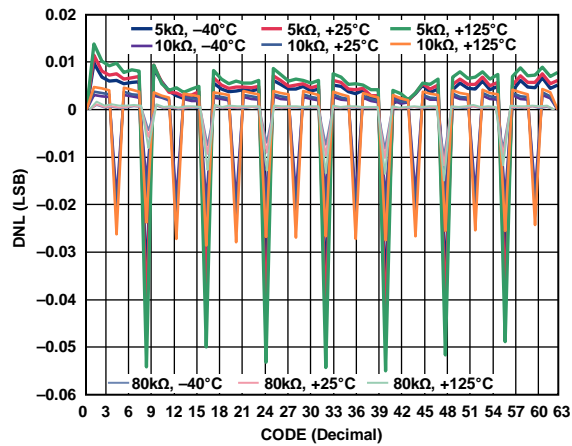


图16. DNL与代码的关系(AD5113)

09654-017

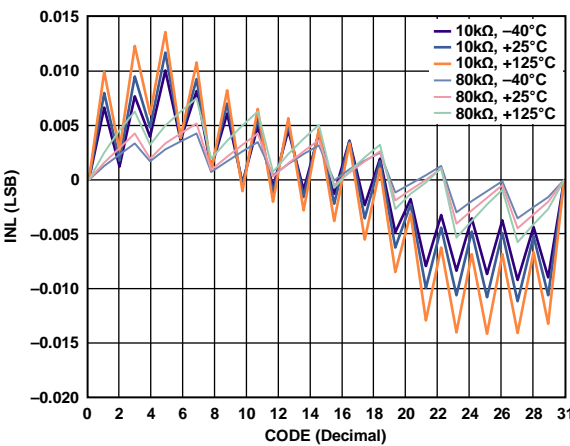


图14. INL与代码的关系(AD5115)

09654-015

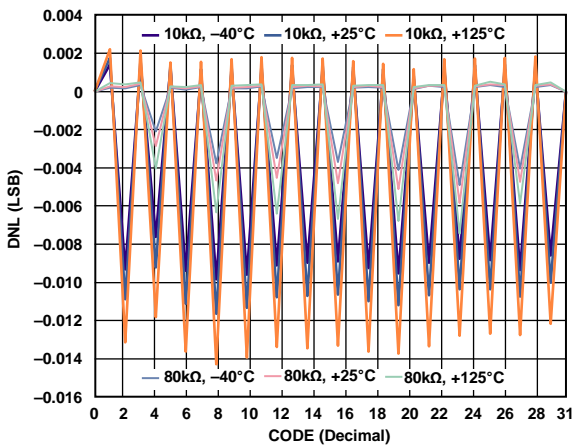


图17. DNL与代码的关系(AD5115)

09654-018

AD5111/AD5113/AD5115

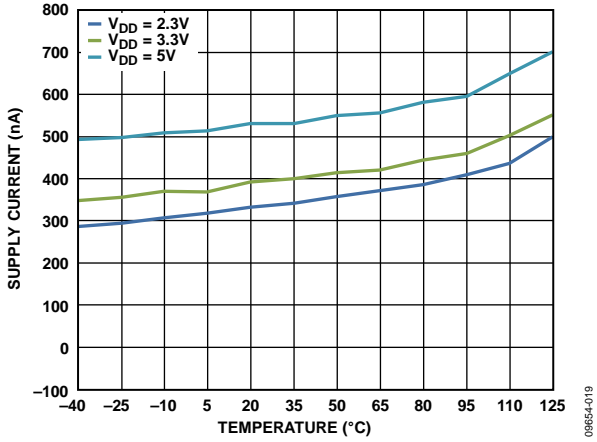


图18. 电源电流与温度的关系

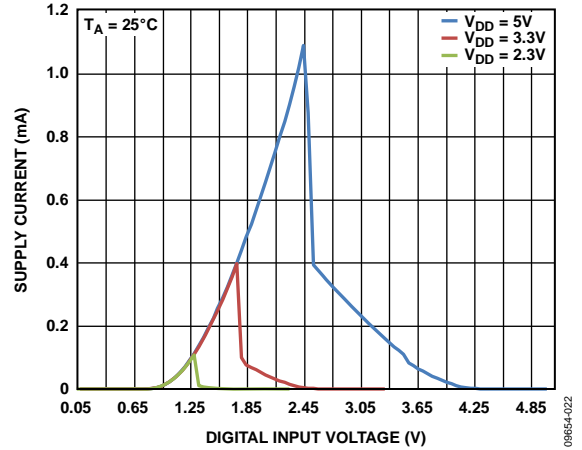


图21. 电源电流(I_{DD})与数字输入电压的关系

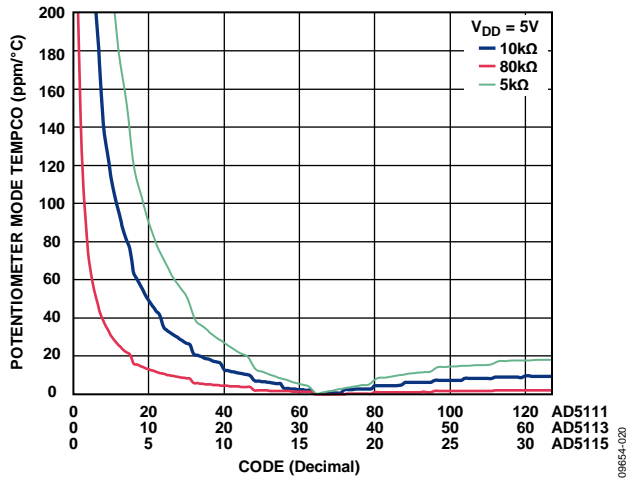


图19. 电位计模式温度系数($\Delta V_w/V_w/\Delta T \times 10^6$)与代码的关系

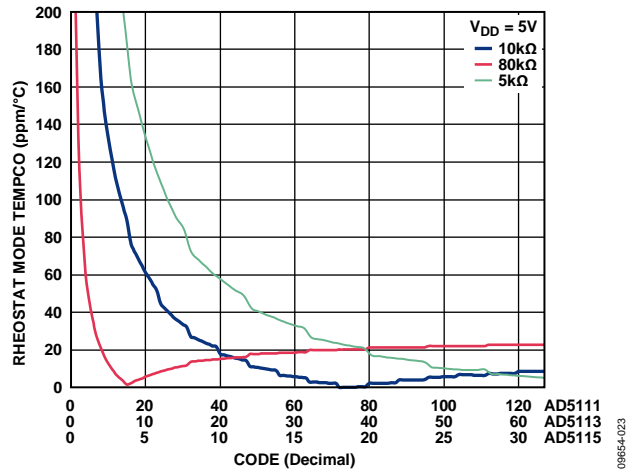


图22. 可变电阻器模式温度系数($\Delta R_{WB}/R_{WB}/\Delta T \times 10^6$)与代码的关系

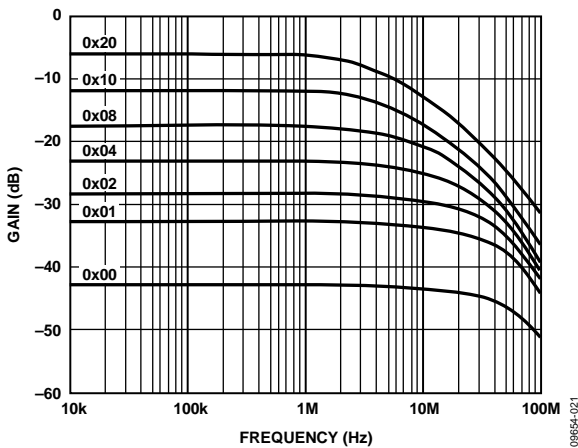


图20. 5 kΩ增益与频率和代码的关系

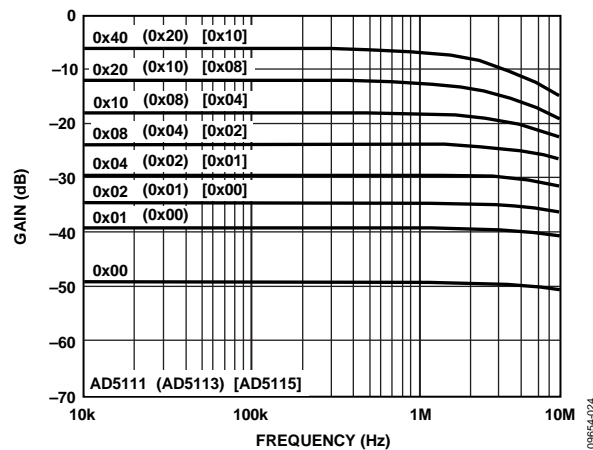


图23. 10 kΩ增益与频率和代码的关系

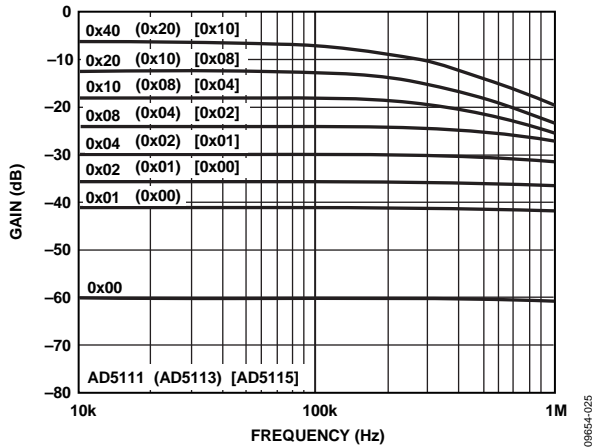


图24. 80 kΩ增益与频率和代码的关系

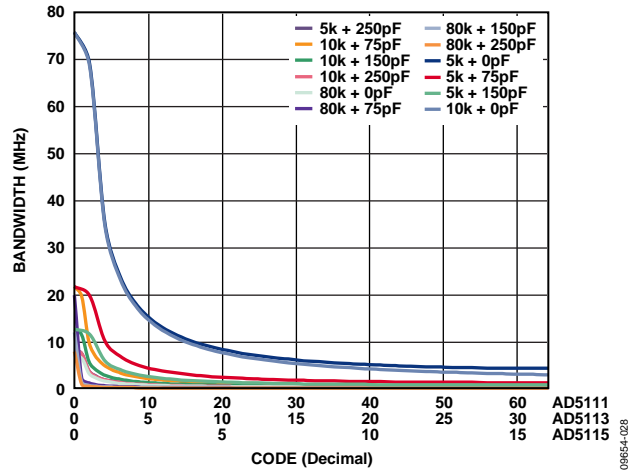


图27. 最大带宽与代码和净电容的关系

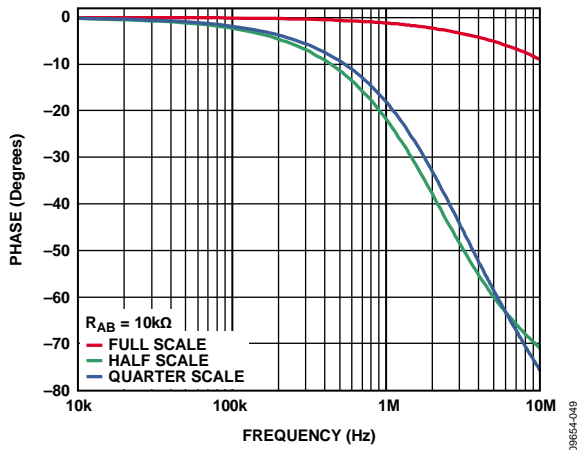


图25. 归一化相位平坦度与频率的关系

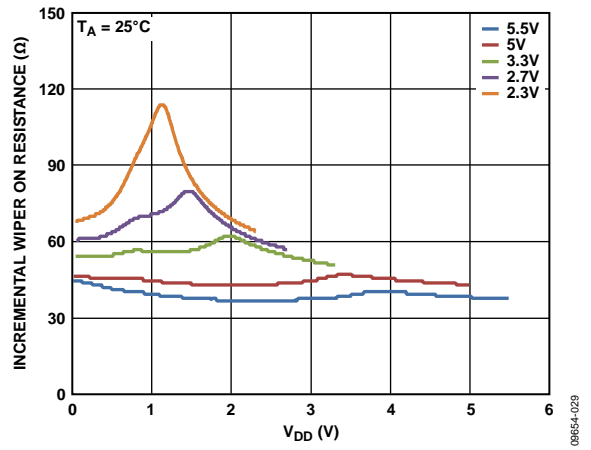


图28. 增量式游标导电电阻与V_{DD}的关系

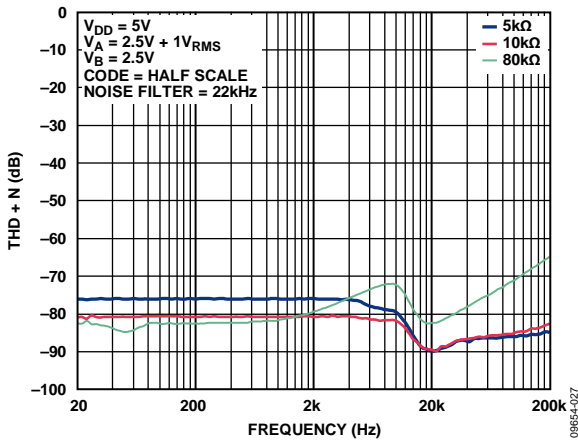


图26. 总谐波失真加噪声(THD + N)与频率的关系

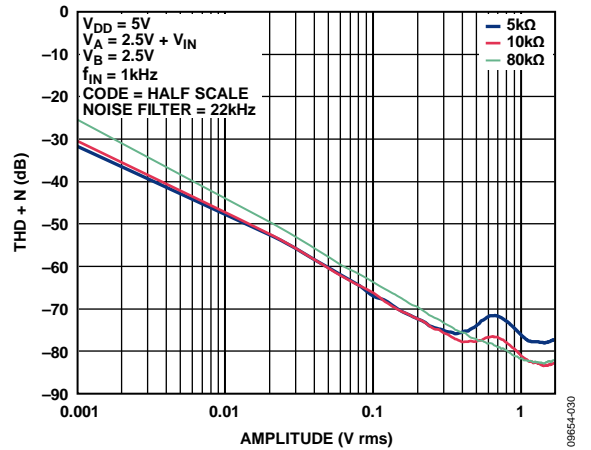


图29. 总谐波失真加噪声(THD + N)与幅度的关系

AD5111/AD5113/AD5115

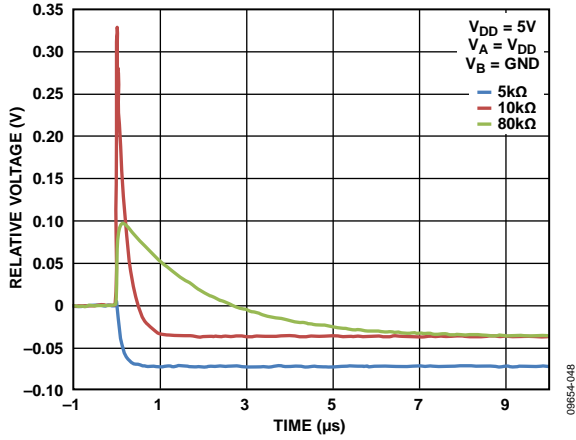


图30. 最大转换毛刺

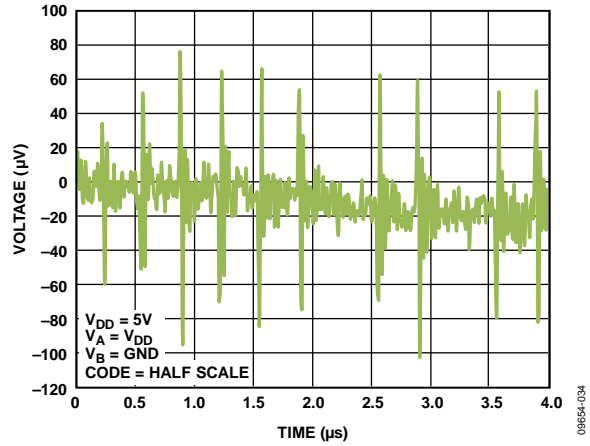


图33. 数字馈通

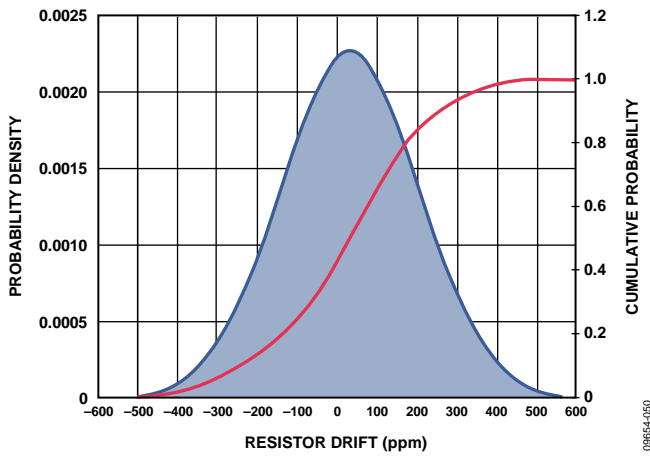


图31. 电阻寿命漂移

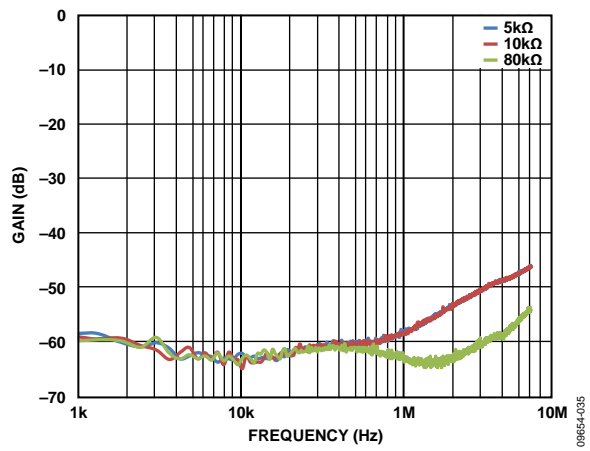


图34. 关断隔离与频率的关系

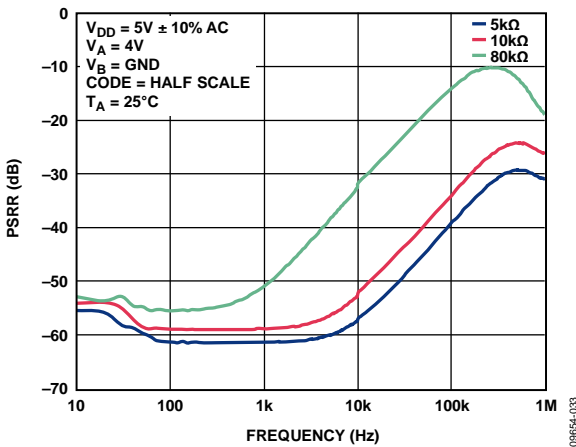


图32. 电源抑制比(PSRR)与频率的关系

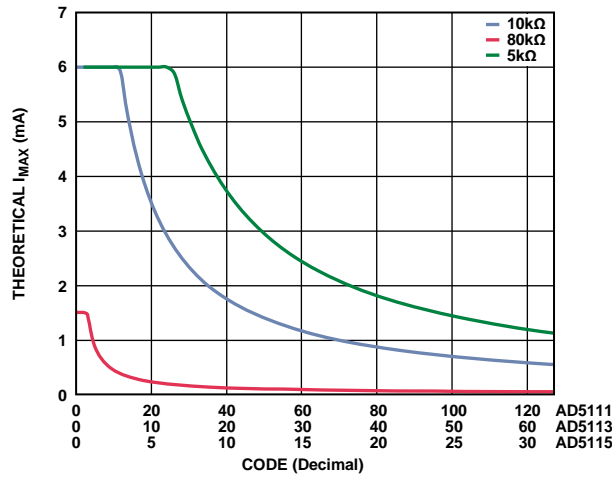


图35. 最大理论电流与代码的关系

测试电路

图36至图41定义了“技术规格”部分使用的测试条件。

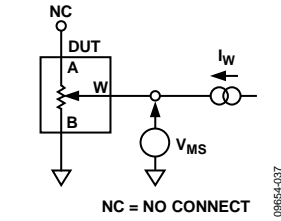


图36. 电阻位置非线性误差
(可变电阻器操作: R-INL, R-DNL)

09854-037

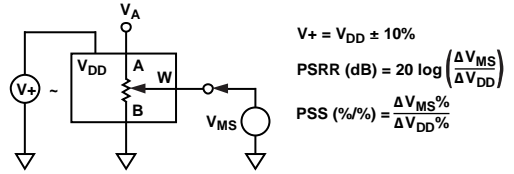


图39. 电源灵敏度(PSS, PSRR)

$$V_+ = V_{DD} \pm 10\%$$

$$PSRR \text{ (dB)} = 20 \log \left(\frac{\Delta V_{MS}}{\Delta V_{DD}} \right)$$

$$PSS \text{ (\%/%) } = \frac{\Delta V_{MS}}{\Delta V_{DD}} \%$$

09854-040

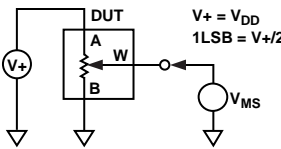


图37. 电位计分压器非线性误差(INL, DNL)

09854-038

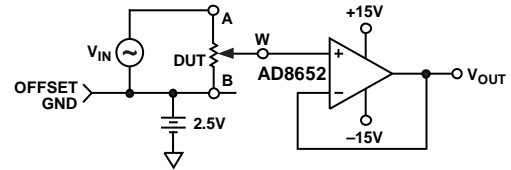


图40 增益与相位和频率的关系

09854-041

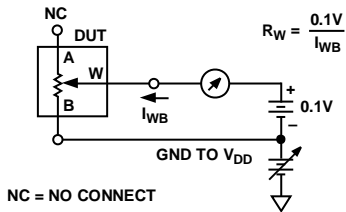


图38. 游标电阻

09854-039

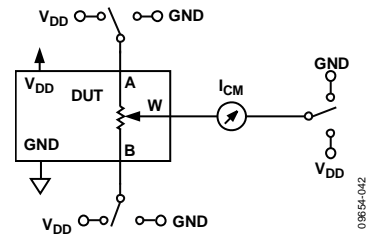


图41. 共模漏电流

09854-042

工作原理

AD5111/AD5113/AD5115数字可编程电阻均设计用作真可变电阻，用于处理端电压范围为 $GND < V_{\text{TERM}} < V_{\text{DD}}$ 的模拟信号。电阻游标位置取决于RDAC寄存器内容。RDAC寄存器用作暂存寄存器，允许无限制地更改电阻设置。

RDAC寄存器可以利用升/降接口编入任何位置设置。找到所需的游标位置时，可以将该值存储在EEPROM存储器中。以后上电时游标位置始终会恢复到该位置。存储EEPROM数据大约需要30 ms；在这段时间内，器件会锁定，不会应答任何新操作，因而可防止出现任何更改。

AD5111/AD5113/AD5115支持时钟速率高达50 MHz的高速数字控制。

RDAC寄存器和EEPROM

RDAC寄存器直接控制数字电位计游标的位置。例如，当RDAC寄存器为0x40 (AD5111)时，游标连接到可变电阻的量程中间值。RDAC寄存器是一种标准逻辑寄存器，不存在更改次数限制。

找到所需的游标位置时，可以将该值保存到EEPROM存储器中。在此后的任何开关电源时序或调用操作中，游标位置会始终设置为该位置。

基本操作

当 $\overline{\text{CS}}$ 被拉低时，更改电阻设置是通过为 $\overline{\text{CLK}}$ 引脚提供时钟而实现的。它是负边沿触发型，RDAC寄存器的步进方向由 $\text{U}/\overline{\text{D}}$ 输入的状态决定。当 $\text{U}/\overline{\text{D}}$ 保持特定状态时，器件在连续时钟下继续沿同一方向改变，直至达到电阻设置的末端。当游标达到最大或最小设置时，额外的 $\overline{\text{CLK}}$ 脉冲不会改变游标设置。图2所示为典型的递增/递减操作。

$\text{U}/\overline{\text{D}}$ 引脚的值只能在 $\overline{\text{CLK}}$ 引脚为低电平时改变。

低游标电阻特性

AD5111/AD5113/AD5115包括一项新特性，用于减少端子之间的电阻。这些额外步数称为“底部量程”和“顶部量程”。采用底部量程时，游标电阻典型值从70 Ω 降至45 Ω 。采用顶部量程时，A端和W端之间的电阻减少1 LSB，总电阻则降至70 Ω 。达到零电平或满量程位置后，新的额外步数自动载入RDAC寄存器。

额外步数并不等于1 LSB，也未包含在INL、DNL、R-INL和R-DNL规格中。

关断模式

此功能将A端置于开路状态，与内部电阻断开连接，并连接W端和B端。这两端之间存在45 Ω 的有限游标电阻。该命令通过 $\text{U}/\overline{\text{D}}$ 引脚上的低电平到高电平跃迁而发送， $\overline{\text{CLK}}$ 须处于高电平， $\overline{\text{CS}}$ 须使能。该命令在 $\overline{\text{CLK}}$ 负边沿执行，如图4所示。

如果执行任何其它操作，AD5111/AD5113/AD5115会让游标返回先前的关断位置。

EEPROM写操作

AD5111/AD5113/AD5115内置EEPROM，可以将游标位置存入其中。找到所需的游标位置时，可以将该值保存到EEPROM存储器中。在此后的任何上电时序或存储器调用操作中，游标位置会始终设置为该位置。

存储期间，器件会锁定，不会应答任何新命令，因而可防止出现任何更改。

写周期的启动条件如下：当 $\overline{\text{CS}}$ 使能且 $\overline{\text{CLK}}$ 保持高电平时，对 $\text{U}/\overline{\text{D}}$ 引脚施加一个脉冲，如图3所示。写周期大约需要20 ms。

RDAC架构

为了实现最佳性能，ADI公司的所有数字电位计均采用了RDAC分段专利架构。具体而言，AD5111/AD5113/AD5115采用二级分段方法，如图42所示。AD5111/AD5113/AD5115的游标开关设计采用传输门CMOS拓扑并从 V_{DD} 获得栅极电压。

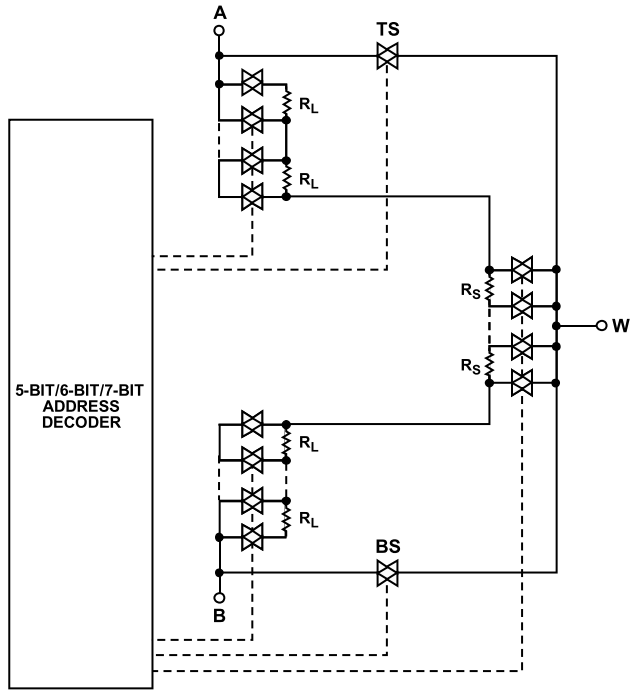


图42. AD5111/AD5113/AD5115 RDAC电路示意图

低游标电阻特性

此外，AD5111/AD5113/AD5115包括一项新特性，用于减少端之间的电阻。这些额外步数称为“底部量程”和“顶部量程”。采用底部量程时，游标电阻典型值从70 Ω降至45 Ω。采用顶部量程时，A端和W端之间的电阻减少1 LSB，总电阻则降至70 Ω。额外步骤并不等于1 LSB，也未包含在INL、DNL、R-INL和R-DNL规格中。

可变电阻编程

可变电阻器操作—±8%电阻容差

只有两个端用作可变电阻时，AD5111/AD5113/AD5115采用可变电阻器模式工作。不用的一端可以悬空或者连接到W端，如图43所示。

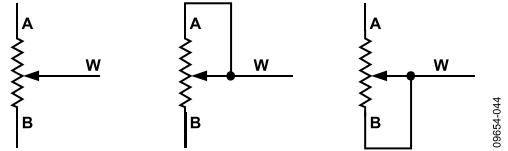


图43. 可变电阻器模式配置

A端和B端之间的标称电阻 R_{AB} 为5 kΩ、10 kΩ或80 kΩ，并具有128/64/32个可供游标端访问的触点。RDAC锁存器中的5/6/7位数据经过解码，用于选择128/64/32种可能的游标设置之一。确定W端和B端间的数字编程输出电阻的通用公式如下：

AD5111:

$$R_{WB} = R_{BS} \quad \text{底部量程(1)}$$

$$R_{WB}(D) = \frac{D}{128} \times R_{AB} + R_W \quad \text{0至128 (2)}$$

AD5113:

$$R_{WB} = R_{BS} \quad \text{底部量程(3)}$$

$$R_{WB}(D) = \frac{D}{64} \times R_{AB} + R_W \quad \text{0至64 (4)}$$

AD5115:

$$R_{WB} = R_{BS} \quad \text{底部量程(5)}$$

$$R_{WB}(D) = \frac{D}{32} \times R_{AB} + R_W \quad \text{0至32 (6)}$$

其中：

D为5/6/7位RDAC寄存器中的二进制代码的十进制等效值；128、64和32指最高量程步进。

R_{AB} 是端到端电阻。

R_W 是游标电阻。

R_{BS} 是底部量程的游标电阻。

AD5111/AD5113/AD5115

与机械电位计相似，W端和A端间RDAC电阻也会产生数字控制式互补电阻 R_{WA} 。 R_{WA} 从最大电阻值开始，随着载入锁存器的数据增大而减小。此操作的通用公式如下：

AD5111:

$$R_{AW} = R_{AB} + R_W \quad \text{底部量程(7)}$$

$$R_{AW}(D) = \frac{128-D}{128} \times R_{AB} + R_W \quad \text{0至127 (8)}$$

$$R_{AW} = R_{TS} \quad \text{顶部量程(9)}$$

AD5113:

$$R_{AW} = R_{AB} + R_W \quad \text{底部量程(10)}$$

$$R_{AW}(D) = \frac{64-D}{64} \times R_{AB} + R_W \quad \text{0至63 (11)}$$

$$R_{AW} = R_{TS} \quad \text{顶部量程(12)}$$

AD5115:

$$R_{AW} = R_{AB} + R_W \quad \text{底部量程(13)}$$

$$R_{AW}(D) = \frac{32-D}{32} \times R_{AB} + R_W \quad \text{0至31 (14)}$$

$$R_{AW} = R_{TS} \quad \text{顶部量程(15)}$$

其中：

D 为5/6/7位RDAC寄存器中的二进制代码的十进制等效值；128、64和32指最高量程步进。

R_{AB} 是端到端电阻。

R_W 是游标电阻。

R_{TS} 是顶部量程的游标电阻。

无论器件的设置如何，都应将A端和B端、W端和A端以及W端和B端之间的电流限制为 ± 6 mA(5 k Ω 和10 k Ω)或 ± 1.5 mA(80 k Ω)的最大连续电流，或者表6中规定的脉冲电流。否则，内部开关触点可能会出现性能下降，甚至发生损坏。

电位计分压器编程

电压输出操作

数字电位计很容易在游标至B和游标至A处产生分压器，其电压与A至B处的输入电压成比例，如图44所示。不同于 V_{DD} 至GND的极性(必须为正)，A至B、W至A和W至B上的电流可以是任一方向。

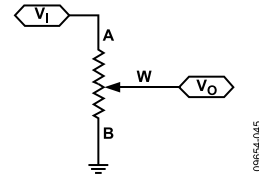


图44. 电位计模式配置

为简明起见，假设忽略游标电阻的影响，将A端连接到5 V且B端连接到地时，可在游标W至B端处产生0 V至5 V的输出电压。以下通用公式定义针对A端和B端间施加的任何有效输入电压， V_W 处相对于地的输出电压：

$$V_W(D) = \frac{R_{WB}(D)}{R_{AB}} \times V_A + \frac{R_{AW}(D)}{R_{AB}} \times V_B \quad (16)$$

其中：

$R_{WB}(D)$ 可从公式1至公式6获得。

$R_{AW}(D)$ 可从公式7至公式14获得。

在分压器模式下使用数字电位计，可提高整个温度范围内的操作精度。与可变电阻模式不同，输出电压主要取决于内部电阻之比(R_{WA} 与 R_{WB})，而不是绝对值。因此，温度漂移降到5 ppm/ $^{\circ}$ C。

端电压范围

AD5111/AD5113/AD5115内置ESD二极管来提供保护功能。这些二极管还设置端工作电压的电压边界。A端、B端或W端超过 V_{DD} 的正信号会被正偏二极管箝位。 V_A 、 V_W 和 V_B 之间没有极性限制，但不得超过 V_{DD} 或低于GND。

上电时序

由于ESD保护二极管限制了A端、B端和W端的顺从电压(见图45)，所以必须先给 V_{DD} 供电，然后再向A端、B端和W端施加电压。否则，二极管会正偏，以致 V_{DD} 意外上电，可能会影响电路的其他部分。同样， V_{DD} 应最后关断。理想的上电顺序如下： GND 、 V_{DD} 和 $V_A/V_B/V_W$ 。只要在 V_{DD} 之后上电， V_A 、 V_B 、 V_W 和数字输入的上电顺序无关紧要。

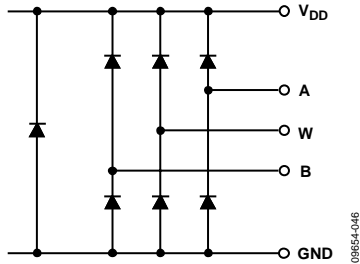


图45. 由 V_{DD} 和 GND 设置的最大端电压

布局布线和电源偏置

使用紧凑且引线长度最短的布局设计始终是一种较好的做法。连接到输入端的引线应尽可能保持直线，使导体长度最短。接地路径应具有低电阻、低电感。用优质电容将电源旁路也是一种较好的做法。电源处运用低等效串联电阻(ESR)的 $1\ \mu\text{F}$ 至 $10\ \mu\text{F}$ 钽电容或电解电容，以便尽可能减少瞬态干扰，并滤除低频纹波。图46所示为AD5111/AD5113/AD5115的基本电源旁路配置。

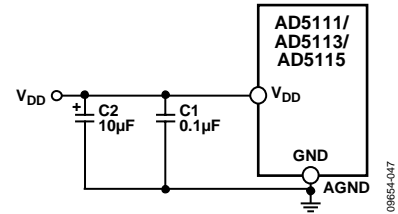


图46. 电源旁路

AD5111/AD5113/AD5115

外形尺寸

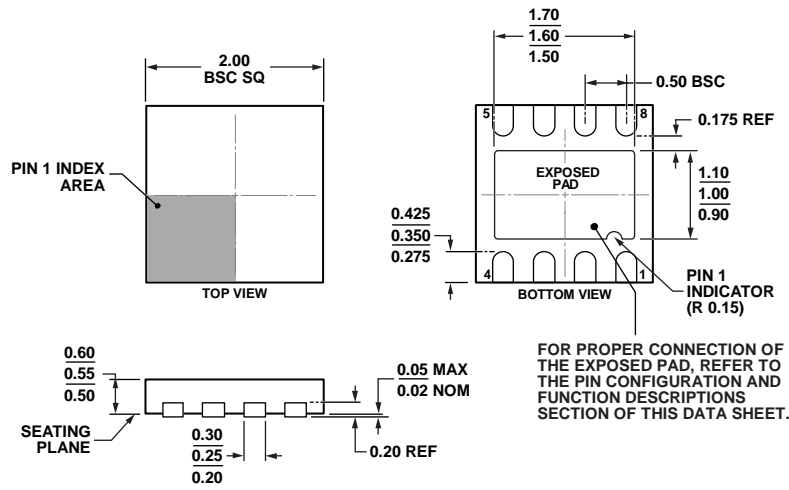


图47. 8引脚架构芯片级封装[LFCSP_UD]
2 mm × 2 mm超薄体双引脚(CP-8-10)
图示尺寸单位: mm

订购指南

型号 ^{1,2}	R _{AB} (kΩ)	分辨率	温度范围	封装描述	封装选项	标识码
AD5111BCPZ10-RL7	10	128	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	7S
AD5111BCPZ10-500R7	10	128	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	7S
AD5111BCPZ80-RL7	80	128	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	7T
AD5111BCPZ80-500R7	80	128	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	7T
AD5113BCPZ5-RL7	5	64	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	85
AD5113BCPZ5-500R7	5	64	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	85
AD5113BCPZ10-RL7	10	64	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	84
AD5113BCPZ10-500R7	10	64	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	84
AD5113BCPZ80-RL7	80	64	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	86
AD5113BCPZ80-500R7	80	64	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	86
AD5115BCPZ10-RL7	10	32	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	7Y
AD5115BCPZ10-500R7	10	32	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	7Y
AD5115BCPZ80-RL7	80	32	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	7Z
AD5115BCPZ80-500R7	80	32	-40°C至+125°C	8引脚 LFCSP_UD	CP-8-10	7Z
EVAL-AD5111SDZ				评估板		

¹ Z = 符合RoHS标准的器件。

² EVAL-AD5111SDZ的R_{AB}为10 kΩ。

注释

注释