



■ 介绍

CN6212 是一款应用于电力线载波通讯领域的信号驱动芯片，内部包含了 2 个电流反馈型放大器。芯片具有极低的失真，可以确保在电力载波通信频段范围内，发送功率及频谱带外信号完全符合规范，并且具有高达 1A 的电流输出能力，可以应对强烈的电力载波信道阻抗变化，在重载情况下仍然能保证信号的发送质量。工作电流可以用外接电阻进行设置，同时可以用数字控制端口按照设定值的 1/2、3/4 静态电流进行工作，可以根据信道状况通过软件调节，使芯片的驱动性能得到进一步的优化。芯片工作电压范围可以高达 28V。

芯片内部集成了过流保护、温度补偿等单元模块，确保了芯片在各种条件下性能稳定可靠，使芯片在电力载波应用中具有优越的性能。

■ 特征

- PIN2PIN 兼容 THS6212
- 工作电压：6V 至 28V
- 大信号带宽：>20MHz

■ 封装类型

- VQFN24L-4X4X0.75

- 输 3 次谐波抑制：
 - >40dBc@10M/10Vpp/50Ω负载
 - >50dBc@5M/10Vpp/50Ω负载
 - >60dBc@2M/10Vpp/50Ω负载
 - >76dBc@500K/10Vpp/50Ω负载
- 2 次谐波抑制：
 - >55dBc@10M/10Vpp/50Ω负载
 - >60dBc@5M/10Vpp/50Ω负载
 - >70dBc@2M/10Vpp/50Ω负载
 - >80dBc@500K/10Vpp/50Ω负载

- 工作电流外部设定，可数字控制
- 摆率：500V/us
- 最大差分输出：2 倍工作电压-6V@50Ω负载
- TTL / CMOS 兼容
- 温度范围-40°C to +85°C

■ 应用领域

- 电力载波通信



■ 功能引脚定义

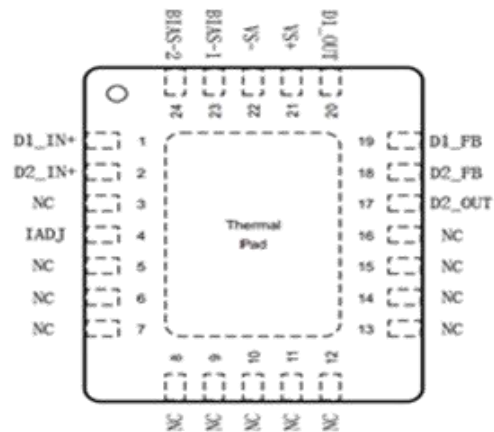


图 1、CN6212 Top View

序号	名称	说明
1	D1_IN+	OP1 输入正端
2	D2_IN+	OP2 输入正端
3	NC	NC
4	IADJ	电流设定端，外接电阻
5	NC	NC
6	NC	NC
7	NC	NC
8	NC	NC
9	NC	NC
10	NC	NC
11	NC	NC
12	NC	NC
13	NC	NC
14	NC	NC
15	NC	NC



16	NC	NC
17	D2_OUT	OP2 输出
18	D2_FB	OP2 输入负端
19	D1_FB	OP1 输入负端
20	D1_OUT	OP1 输出
21	VS+	供电端
22	VS-	接地端
23	BIAS-1	使能端 1
24	BIAS-2	使能端 2
25	EP	散热底盘, 接地

注意 (1) : EP 必须在 PCB 设计时接露铜散热区, 并且和芯片 GND 相连。

■ 典型应用电路

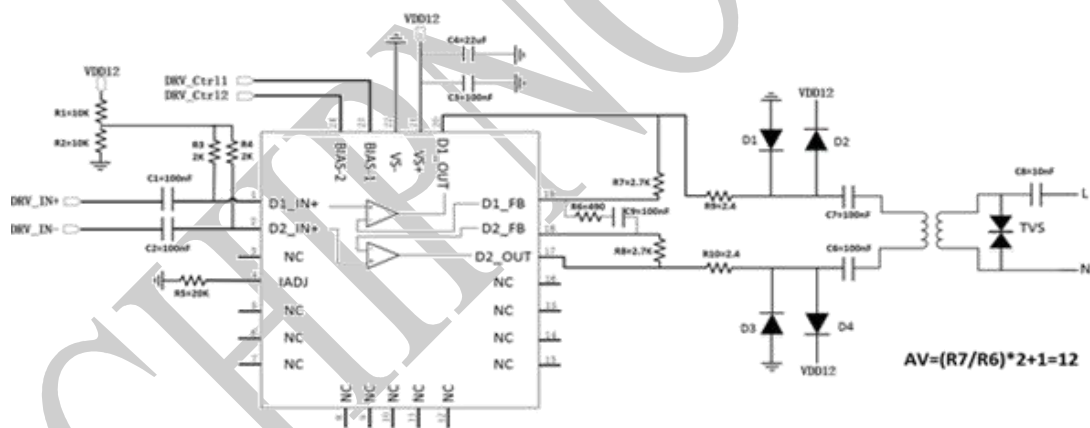


图 2、典型应用电路图



■ 极限参数

符号	说明	大小	单位
VS+	最大 VDD 端电压	28	V
Tj	最大结温	170	°C
Θ_{ja}	热阻	40	°C/W
Tstg	储存温度	-60~160	°C
VBIAS	逻辑引脚 BIAS1/BIAS2 输入范围	GND-0.3~5	V
Pd	最大消耗功率	2	W
ESD	HBM	4000	V

注：若应用到极限参数条件下，芯片可能会损伤

■ 电气特性

(VS+ = 12V, IADJ=10K, TA = +25°C, Av=10, 差分负载电阻 RL 通过 0.1uF 电容直接加到输出端, 除非特别注明)

参数	符号	条件	最小值	典型值	最大值	单位
电源电压	V _{DD}		6	12	28	V
关闭电流	I _{DD1}	BIAS-1=BIAS-2=5V		60		uA
静态电流	I _{DD2}	BIAS-1=BIAS-2=0V, IADJ=13K		40		mA
	I _{DD3}	BIAS-1=5V, BIAS-2=0V, IADJ=13K		22		mA
	I _{DD4}	BIAS-1=0V, BIAS-2=5V, IADJ=13K		15		mA
输入电压范围	V _{in}			1	3	V _{pp}
输出失调电压	V _{OS}			1		mV
同相端输入电流	I _{inp}			0		uA



反相端输入电流	I_{in}			20		μA
输入噪声	e_n	2~12MHz		11		nV/\sqrt{Hz}
输入高电平	V_{IH}		1.9			V
输入低电平	V_{IL}				0.7	V
逻辑内置上拉电阻	R_p	BIAS1 和 BIAS2 端口内置上拉电阻		80		K Ω
内部上拉电源	V_{DI}	BIAS1=0, BIAS2 悬空或 BIAS2=0, BIAS1 悬空, 测悬空端口电压		5	7.5	V
输出电压范围	V_{out}	空载			18	V
最大输出电流	I_{OUT}	$V_{out}=1V_{pp}$, $R_L=1\Omega$		1		A
输出端漏电流	I_{leak}	BIAS1=BIAS2=0, D1_OUT=D2_OUT=6V		5		μA
共模电平	V_{cm}			6		V
偏置电压	V_{IADJ}			1.6		V
功率带宽	BW	$R_L=100\Omega$, $A_v=10$, $R_F=2k$		30		MHz
2 次谐波失真	2HD	$F_c=500KHz$, $V_{out}=10V_{pp-diff}$, $R_L=50\Omega$		80		dBc
		$F_c=2MHz$, $V_{out}=10V_{pp-diff}$, $R_L=50\Omega$		71		dBc
		$F_c=5MHz$, $V_{out}=10V_{pp-diff}$, $R_L=50\Omega$		63		dBc
		$F_c=10MHz$, $V_{out}=10V_{pp-diff}$, $R_L=50\Omega$		57		dBc
3 次谐波失真	3HD	$F_c=500KHz$, $V_{out}=10V_{pp-diff}$, $R_L=50\Omega$		80		dBc



		Fc=2MHz, Vout=10Vpp-diff, RL=50Ω		61		dBc
		Fc=5MHz, Vout=10Vpp-diff, RL=50Ω		50		dBc
		Fc=10MHz, Vout=10Vpp-diff, RL=50Ω		41		dBc
摆率	SR	Vout=16Vpp		500		V/us

■ 典型性能特性图示

(VS+ =12V, IADJ=10K, TA = +25°C, Av=10,差分负载电阻 RL 通过 0.1uF 电容直接加到输出端, 测试电路工作条件都以典型应用条件测试, 除非特别注明)

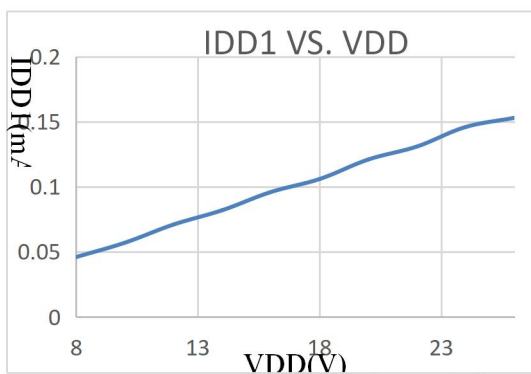


图 3、关闭电流与电源电压关系

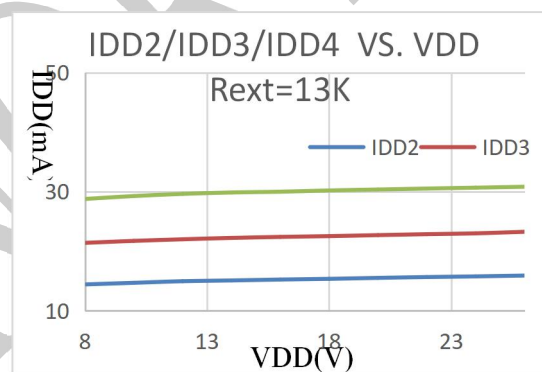


图 4、静态电流与电源电压关系

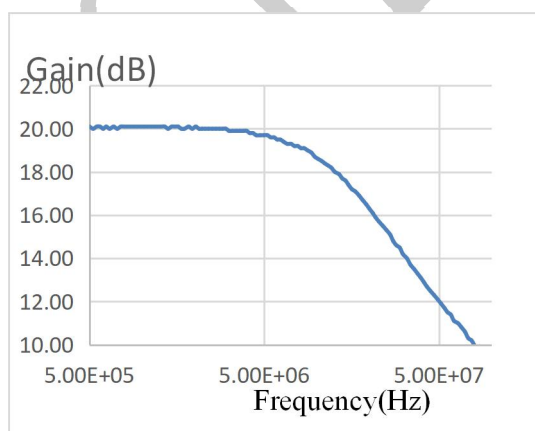


图 5、小信号频率响应曲线图

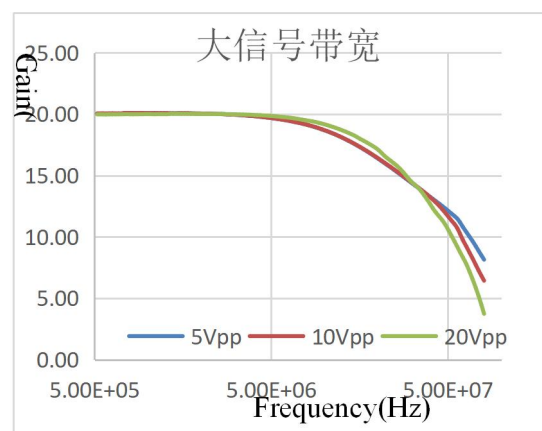


图 6、大信号频率响应曲线

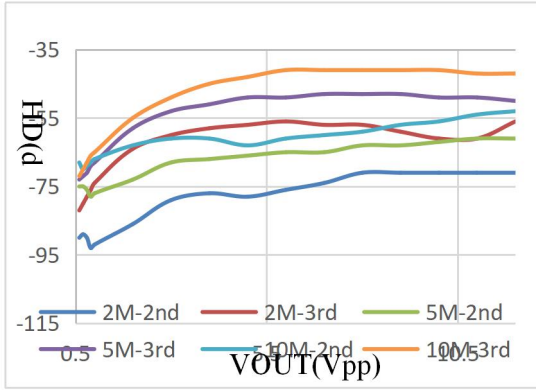


图 7、谐波失真与输出幅度关系

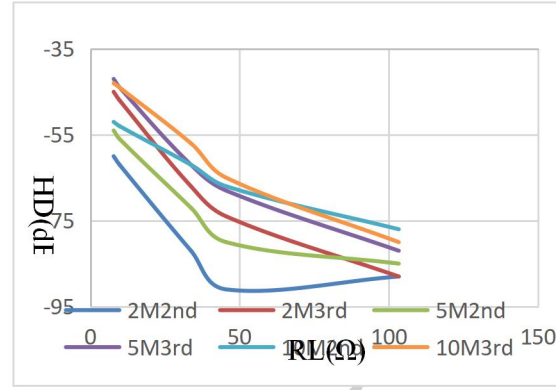


图 8、谐波失真与负载关系

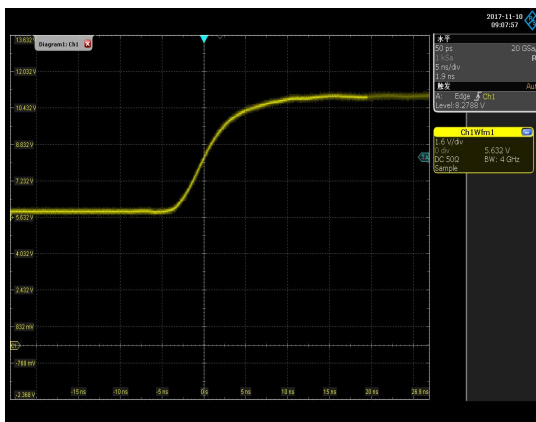


图 9、阶跃响应波形

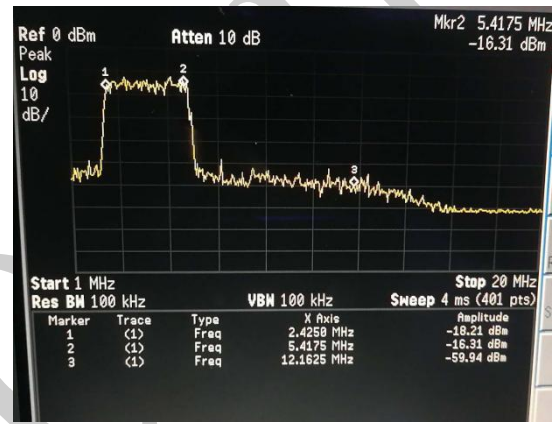


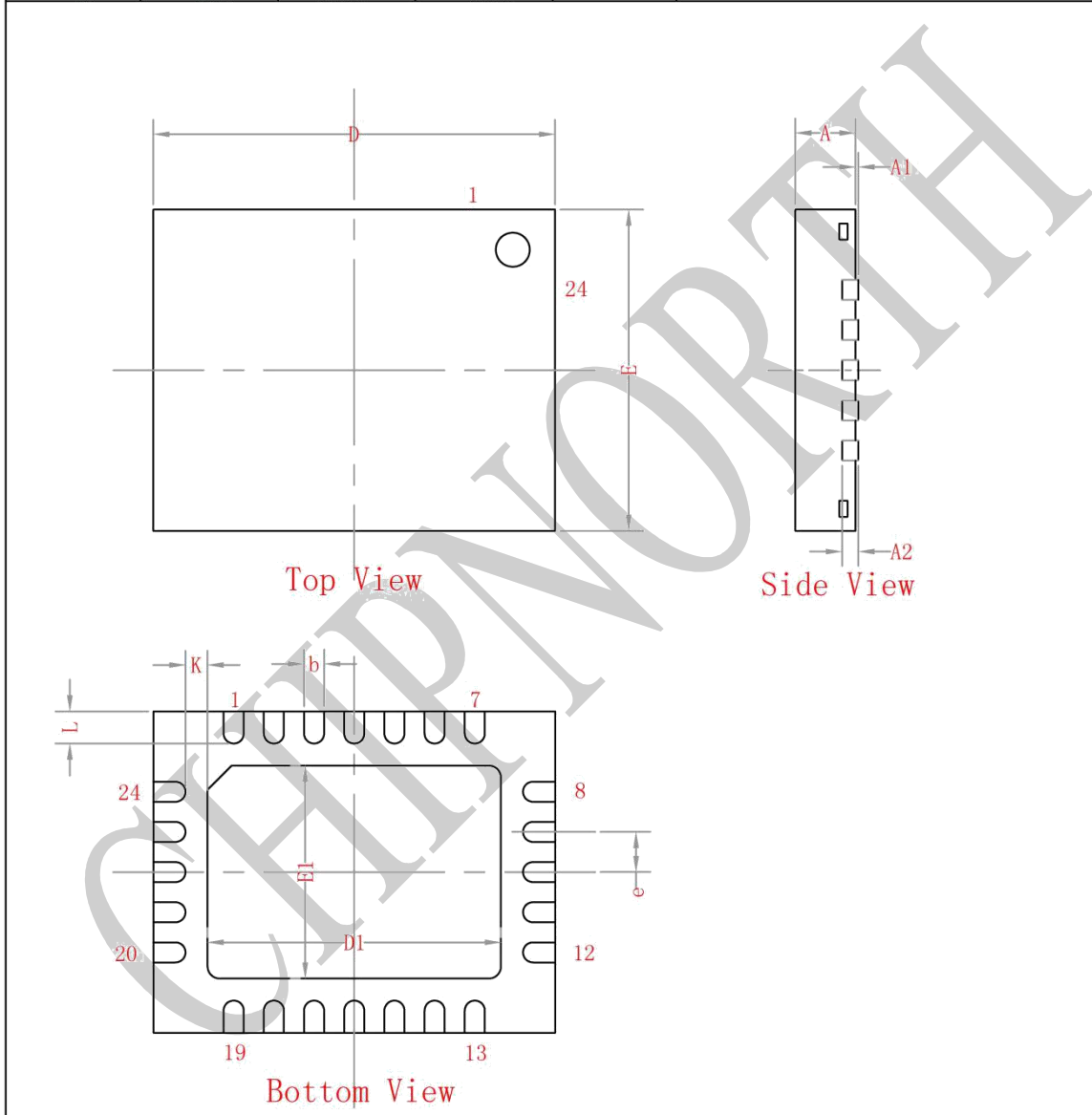
图 10、2.4MHz-5.6MHz OFDM 信号发送谱



■ 封装外形尺寸

VQFN24L-4X4X0.75

标注 \ 尺寸	最小	标准	最大	标注 \ 尺寸	最小	标准	最大
A	0.70	0.75	0.80	D1	3.55	3.65	3.75
A1	0.00	—	0.05	E1	2.55	2.65	2.75
A2	0.203REF			e	0.50TYP		
b	0.225	0.250	0.275	K	0.275TYP		
D	4.90	5.00	5.10	L	0.30	0.40	0.50
E	3.90	4.00	4.10				





■ 版本修订

日期	版本号	修订说明	修订人
2020.4.17	V3.1	数据编写	张松峰

CHIPNORTH