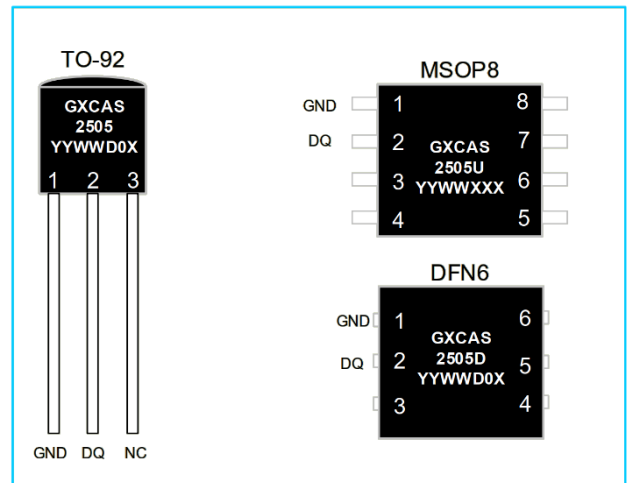


GX2505 16K 位只添加存储器

基本性能

- 16384 位电可编程只读存储器（EPROM）使用一条信号线加地线进行通信，具有经济性
- 唯一的、工厂光刻并经过检测的 64 位注册码（8 位家族码+48 位序列号+8 位 CRC 校验码）确保了绝对可追溯性，因为没有两个部件是相同的
- 内置的多点控制器可确保与其他 1-Wire 网络产品兼容
- EPROM 分为 64 个 256 位页面，用于随机访问打包数据记录
- 每个存储页面都可以被永久性地写保护，以防止篡改
- 器件是一种“仅添加”存储器，可以在不干扰现有数据的情况下将附加数据编程到 EPROM 中
- 架构允许软件通过取代旧页面以支持新编程的页面来修补数据
- 将控制、地址、数据、电源和编程信号减少到一个单独的数据引脚
- 可直接连接到微处理器的单个端口引脚，并以高达每秒 16.3 kbits 的速度进行通信
- 8 位家族码用于区分芯片是 GX2505
- 主机可以通过检测应答信号判断是否存在芯片
- 低成本的DFN6表面贴装封装
- 在-40°C至+85°C温度范围内，读取数据电压范围为 2.8V至6.0V；在-40°C至+50°C温度范围内，编程电压为 7.0V至8.0V



订购信息

型号	封装	最小订货量
GX2505D	DFN6 4*4	4000
GX2505U	MSOP8	4000
GX2505	TO92	2000

硅标签说明

GX2505 16Kb 只添加存储器可识别和存储与其关联的产品相关信息。可以通过最小化的接口（例如微控制器的单个端口引脚）访问该批次或产品特定的信息。GX2505 由工厂激光编制的注册码组成，其中包括：唯一的 48 位序列号、8 位 CRC 和 8 位家族码（0BH），以及 16Kb 的用户可编程 EPROM。编程和读取 GX2505 的电源完全来自于 1-Wire 通信线。数据通过仅需要单个数据引脚和地线回归的 1-Wire 协议进行串行传输。可以对整个器件进行编程，然后根据需要进行写保护。或者，可以对器件进行多次编程，将新数据附加到现有数据，但不会覆盖现有数据，每次对器件进行后续编程。注意：单个位只能从逻辑 1 更改为逻辑 0，永远不能从逻辑 0 更改为逻辑 1。还包括一个规定，用于指示某个页面或数据页面不再有效并已被替换与现在驻留在备用页面地址的新数据或更新数据一起使用。此页面地址重定向允许软件修补数据并增强设备作为独立数据库的灵活性。每个 GX2505 出厂时激光刻入的 48 位序列号提供了有保证的唯一身份，从而实现了绝对的可追溯性。DFN6 封装提供了一个紧凑的外壳，允许标准装配设备轻松处理设备以连接到印刷电路板或接线。典型应用包括存储校准常数、维护记录、资产跟踪、产品修订状态和访问代码。

概述

图 1 中的框图显示了 GX2505 的主要控制和内存部分之间的关系。GX2505 具有三个主要数据组件：1) 64 位激光 ROM，2) 16384 位 EPROM 数据存储，3) 704 位 EPROM 状态存储器。该器件通过在信号线为高电平期间将能量存储在内部电容器上，并在信号线为低电平期间继续依靠该“寄生”电源继续工作，从而完全从 1-Wire 通信线路获取读取操作的电源。1-Wire 线路直到它返回高电平以补充寄生（电容器）电源。在编程期间，1-Wire 通信发生在正常电压电平，然后瞬时脉冲到编程电压，使选定的 EPROM 位被编程。1-Wire 线路必须能够提供 7.5 伏电压和 10 毫安电流，以便对器件的 EPROM 部分进行充分编程。每当编程电压出现在 1-Wire 线上时，GX2505 中的一个特殊高压检测电路会产生一个内部逻辑信号来指示这种情况。1-Wire 协议的层次结构如图 2 所示。总线主机必须首先提供四种 ROM 功能命令之一：1) Read ROM，2) Match ROM，3) Search ROM，4) Skip ROM。这些命令在每个器件的 64 位激光 ROM 部分上运行，如果 1-Wire 线路上存在多个器件，则可以分离出一个特定的器件，并向总线主机指示存在的器件数量和类型。这些 ROM 功能命令所需的协议在图 8 中描述。成功执行 ROM 功能命令后，在 GX2505 的 EPROM 部分上操作的存储器功能变得可访问，总线主机可以发出五个存储器功能中的任何一个特定于 GX2505 的命令，用于读取或编程各种数据字段。这些存储器功能命令的协议在图 5 中进行了描述。所有数据均首先读取和写入最低有效位。

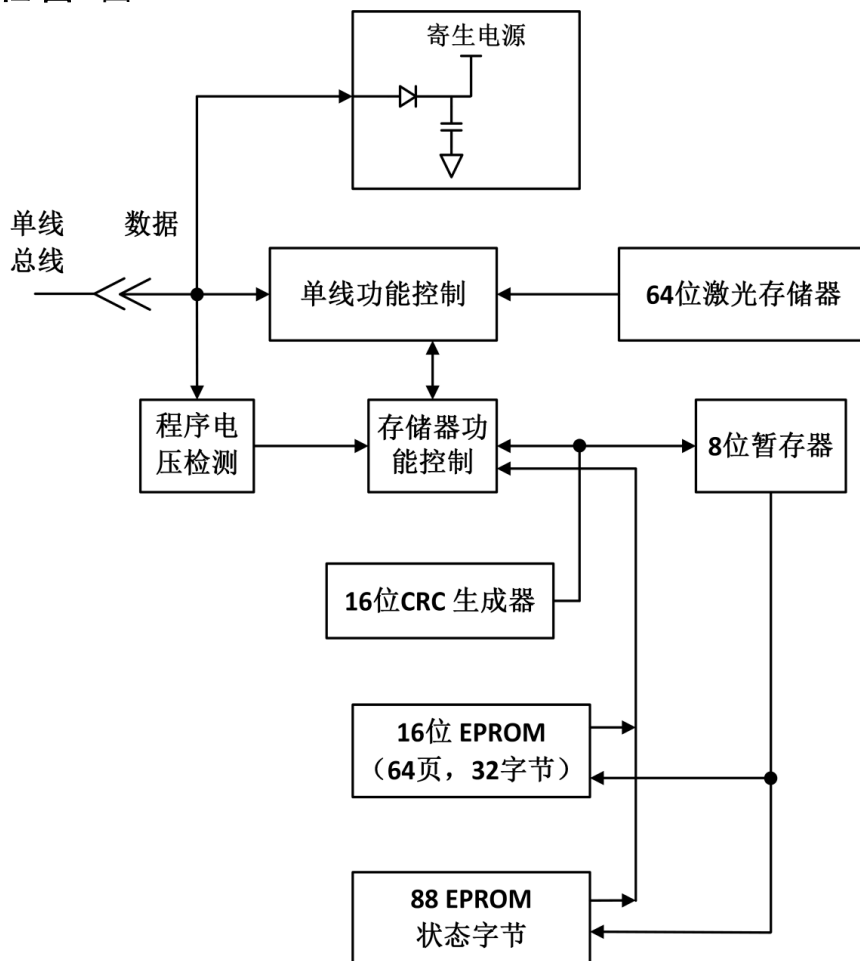
64 位光刻 ROM

每个 GX2505 都包含一个 64 位长的唯一 ROM 代码。前 8 位是 1-Wire 系列代码。接下来的 48 位是唯一的序列

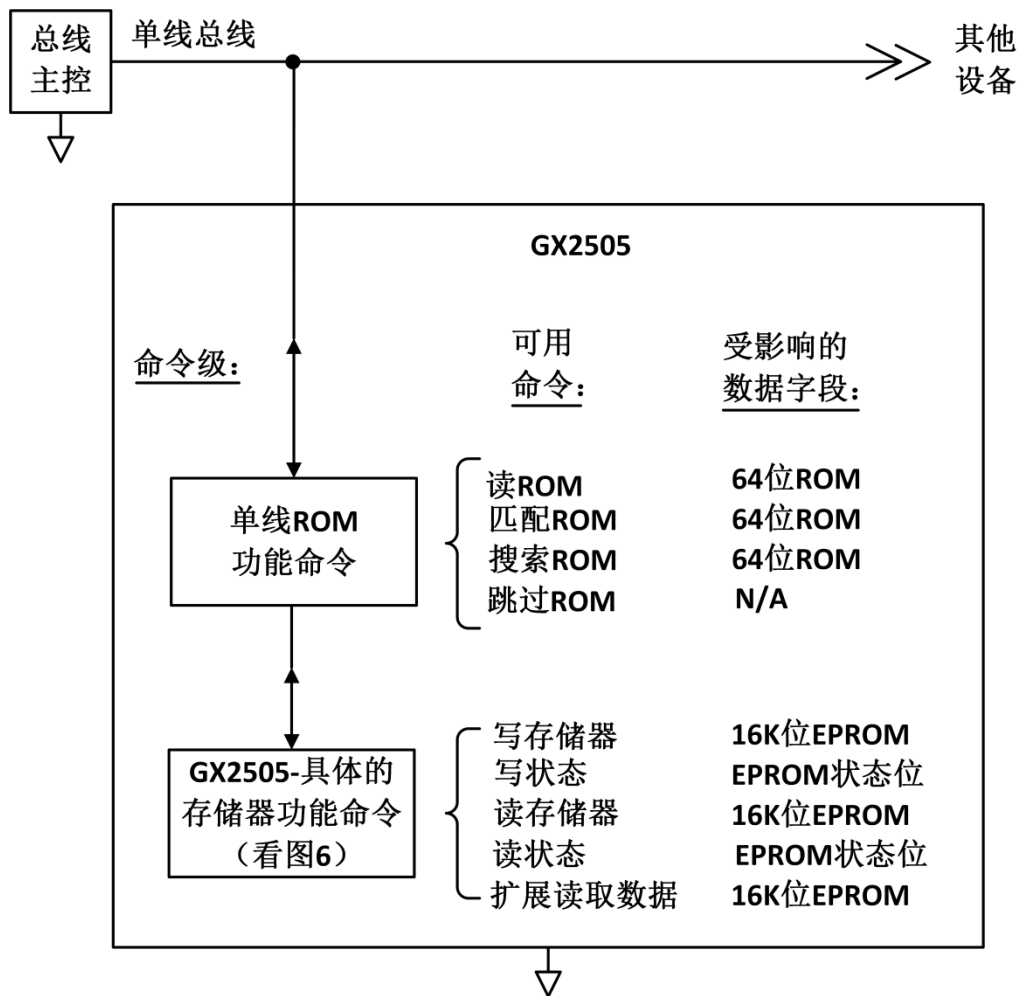
号。最后 8 位是前 56 位的 CRC。（参见图 3）64 位 ROM 和 ROM 功能控制部分允许 GX2505 作为 1-Wire 器件运行，并遵循“1-Wire 总线系统”部分详述的 1-Wire 协议。在满足 ROM 功能协议之前，无法访问读取和编程 GX2505 的 EPROM 部分所需的存储器功能。该协议在 ROM 功能流程图（图 8）中进行了描述。1-Wire 总线主机必须首先提供四个 ROM 功能命令之一：1) Read ROM, 2) Match ROM, 3) Search ROM, 或 4) Skip ROM。成功执行 ROM 功能序列后，总线主控器可以提供特定于 GX2505 的任何一个内存功能命令（图 5）。

激光 ROM 的 1-WireCRC 是使用多项式 $X^8 + X^5 + X^4 + 1$ 生成的。有关 Dallas Semiconductor 1-Wire 循环冗余校验的更多信息，请参见 DS19xx iButton 标准手册。作为 CRC 累加器的移位寄存器被初始化为 0。然后从 family code 的最低有效位开始，每次移入一位。当 family code 的第 8 位被输入后，然后是序列号被输入。输入序列号的第 48 位后，移位寄存器包含 CRC 值。移入 CRC 的 8 位应将移位寄存器返回到全 0。

GX2505 原理框图 图 1



1-Wire 协议的层次结构 图 2



64 位光刻 ROM 图 3

8-Bit CRC Code		48-Bit Serial Number		8-Bit Family Code (0BH)	
MSB	LSB	MSB	LSB	MSB	LSB

16384 位 EPROM

图 4 中的内存映射显示了 GX2505 的 16384 位 EPROM 部分，它被配置为 64 页，每页 32 字节。8 位暂存器是一个附加寄存器，在对存储器进行编程时充当缓冲区。数据首先写入暂存器，然后通过从 GX2505 读取 16 位 CRC 来确认数据和地址的正确接收。如果缓冲区内容正确，则应施加编程电压，并将数据字节写入存储器中的选定地址。此过程可确保编程存储器时的数据完整性。读取和编程 GX2505 的 16384 位 EPROM 部分的详细信息在存储器功能命令部分给出。

EPROM 状态字节

除了 16384 位数据存储外，GX2505 还提供 704 位状态存储器，可通过单独的命令访问。

可以读取或编程 EPROM 状态字节，以向询问 GX2505 的软件指示各种条件。EPROM 状态存储器的前 8 个字节（地址 000 到 007H）包含写保护位，如果适当的写保护位被编程，该位将禁止对 16384 位主存储区中的相应页进行编程。一旦在状态存储器的写保护页面部分中对某个位进行了编程，则与该位对应的整个 32 字节页面将无法再更改，但仍可读取。

EPROM 状态存储器接下来的 8 个字节（地址 020 到 027H）包含写保护位，这些位禁止更改对应于 16384 位主存储区中每个页面的页面地址重定向字节。

EPROM 状态存储器中的以下 8 个字节（地址 040 至 047H）保留供 iButton 操作软件 TMEX 使用。它们的目的是指示哪些内存页已在使用中。最初，所有这些位都是未编程的，表示该设备不存储任何数据。一旦数据写入 TMEX 控制下的设备的任何页面，该位图中对应于该页面的位将被编程为 0，将此页面标记为已使用。这些位只是应用标志，对 GX2505 的内部逻辑没有影响。

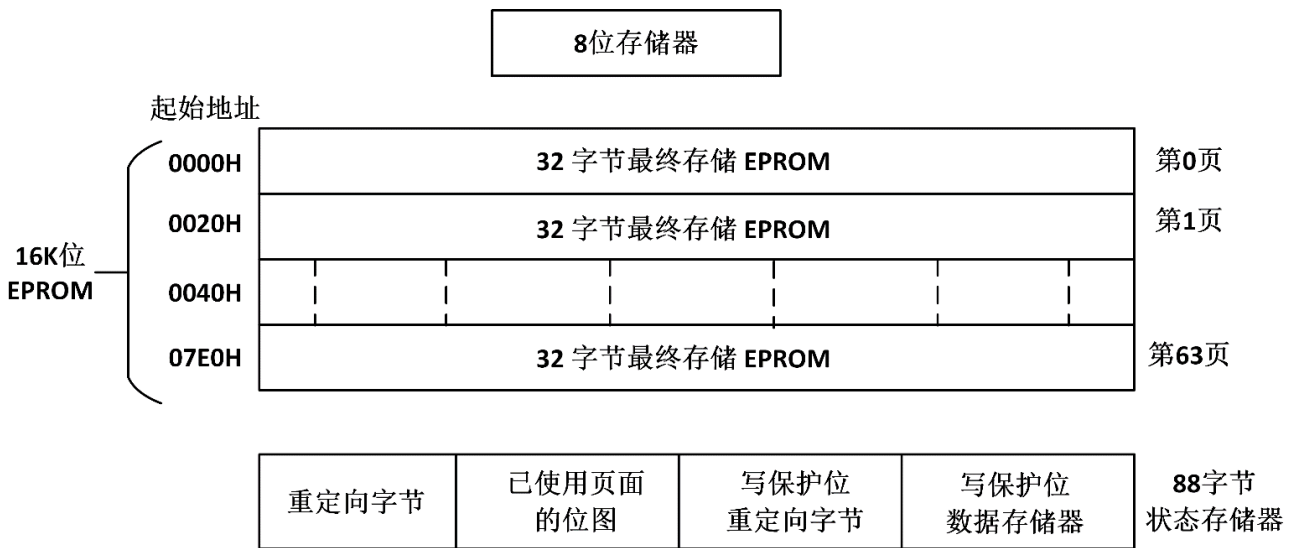
EPROM 状态存储器的下一个 64 字节（地址 100H 到 13FH）包含页地址重定向字节，指示 16384 位 EPROM 部分中的一页或多页数据是否已被软件无效并重定向到页地址包含在适当的重定向字节中。GX2505 的硬件不根据页面地址重定向字节的内容做出决定。状态 EPROM 的这些附加字节允许将整个页面重定向到另一个页面地址，表明原始页面中的数据不再被视为相关或有效。使用 EPROM 技术，页面中的位可以通过编程从逻辑 1 更改为逻辑 0，但不能改回。因此，如果数据需要更改或更新，就不可能简单地重写一页，但在空间允许的情况下，可以通过将新页地址的补码写入 GX2505 将整页数据重定向到另一页。对应于原始（替换）页面的页面地址重定向字节。

该架构允许用户的软件通过指示特定页面或页面应替换为页面地址重定向字节中指示的页面来对 EPROM 进行“数据补丁”。为了留下真实的数据补丁审计线索，建议在对页面重定向进行编程之后，还对页面地址重定向字节的写保护位进行编程。如果没有这种保护，仍然可以修改页面地址重定向字节，使其指向与真实页面不同的内存页面。

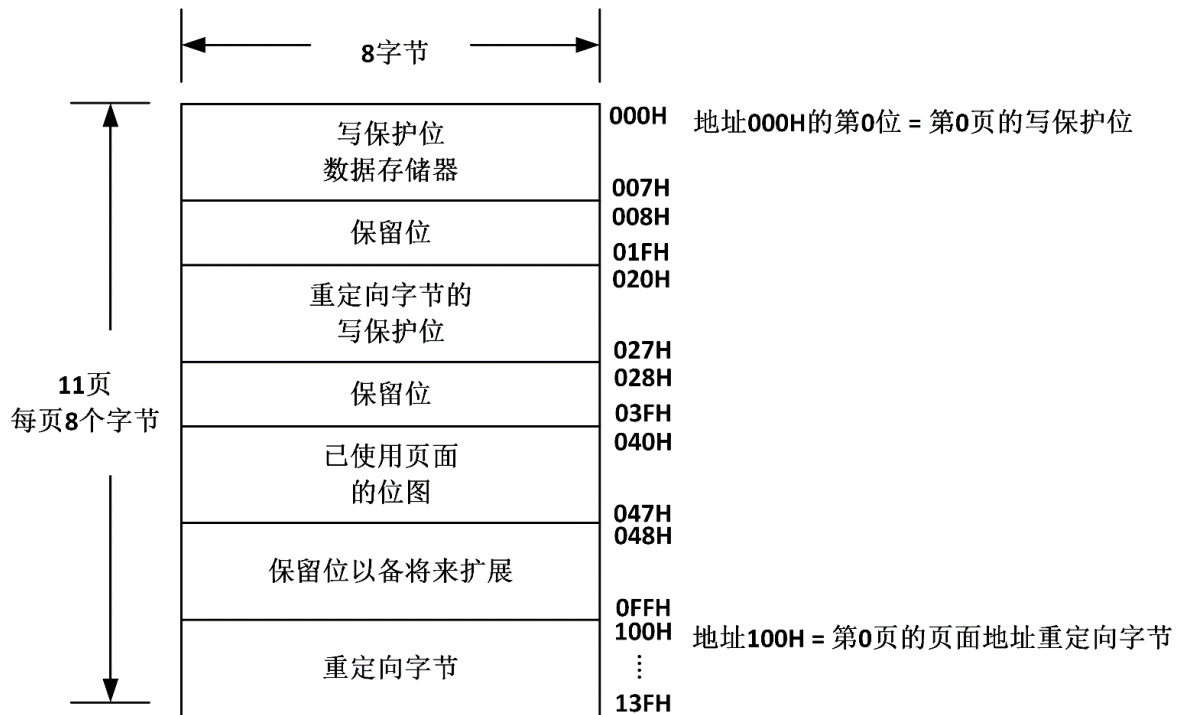
如果页面地址重定向字节具有 FFH 值，则对应于该页面的主存储器中的数据是有效的。如果页面地址重定向字节具有其他十六进制值，则页面中与该重定向字节对应的数据无效，现在可以在相关的十六进制值指示的页面地址的补码处找到有效数据 页面地址重定向字节。例如，第 1 页的重定向字节中的 FDH 值表示更新的数据现在位于第 2 页。读取和编程 GX2505 的 EPROM 状态存储器部分的详细信息在存储器功能命令部分给出。

GX2505 的状态存储器地址范围从 000 扩展到 13FH。内存位置 008H 到 01FH、028H 到 03FH、048H 到 0FFH 和 140H 到 7FFH 在物理上没有实现。读取这些位置通常会产生 FFH 字节。尝试写入这些位置将被忽略。如果总线主机发送一个高于 7FFH 的起始地址，五个最高有效地址位将被芯片内部电路设置为 0。这将导致 GX2505 计算的 CRC 与总线主机计算的 CRC 不匹配，表明出现错误情况。

GX2505 存储器图 图 4



状态存储器图



存储器功能命令

“内存功能流程图”（图 5）描述了访问 GX2505 内各种数据字段所需的协议。存储器功能控制部分、8 位暂存器和程序电压检测电路结合起来解释总线主机发出的命令并在设备内创建正确的控制信号。总线主机发出一个 3 字节的协议。它由设备内的正确控制信号组成。总线主机发出一个 3 字节的协议。它由数据字段中的起始字节位置组成。命令字节指示是否要读取或写入设备。写入数据不仅涉及发出正确的命令序列，还涉及在适当的时间提供 7.5 伏的编程电压。要执行写序列，首先将一个字节的数据加载到暂存器，然后编程到选定的地址。写序列总是一次出现一个字节。要执行读取序列，起始地址由总线主控器发出，数据从该初始位置开始的部分读取，并继续到所选数据字段的末尾或直到发出复位序列。所有传输到 GX2505 并由总线主机接收回来的位首先发送最低有效位。

Read Memory [F0h]

Read Memory 命令用于从 16384 位 EPROM 数据字段中读取数据。总线主机在命令字节后跟一个 2 字节地址 (TA1=(T7:T0), TA2=(T15:T8)), 指示数据字段中的起始字节位置。在随后的每个读取数据时隙中，总线主机从 GX2505 接收数据，从初始地址开始，一直持续到到达 16384 位数据字段的末尾或直到发出复位脉冲。如果读取发生在内存空间的末尾，总线主机可能会发出 16 个额外的读取时隙，GX2505 将以命令的 16 位 CRC 响应，地址字节和从初始起始字节到最后一个读取的所有数据字节内存字节。该 CRC 是清零 CRC 生成器，然后移入命令字节、随后是 2 个地址字节和数据字节的结果，这些字节从第一个寻址的存储器位置开始，一直持续到 EPROM 数据存储器

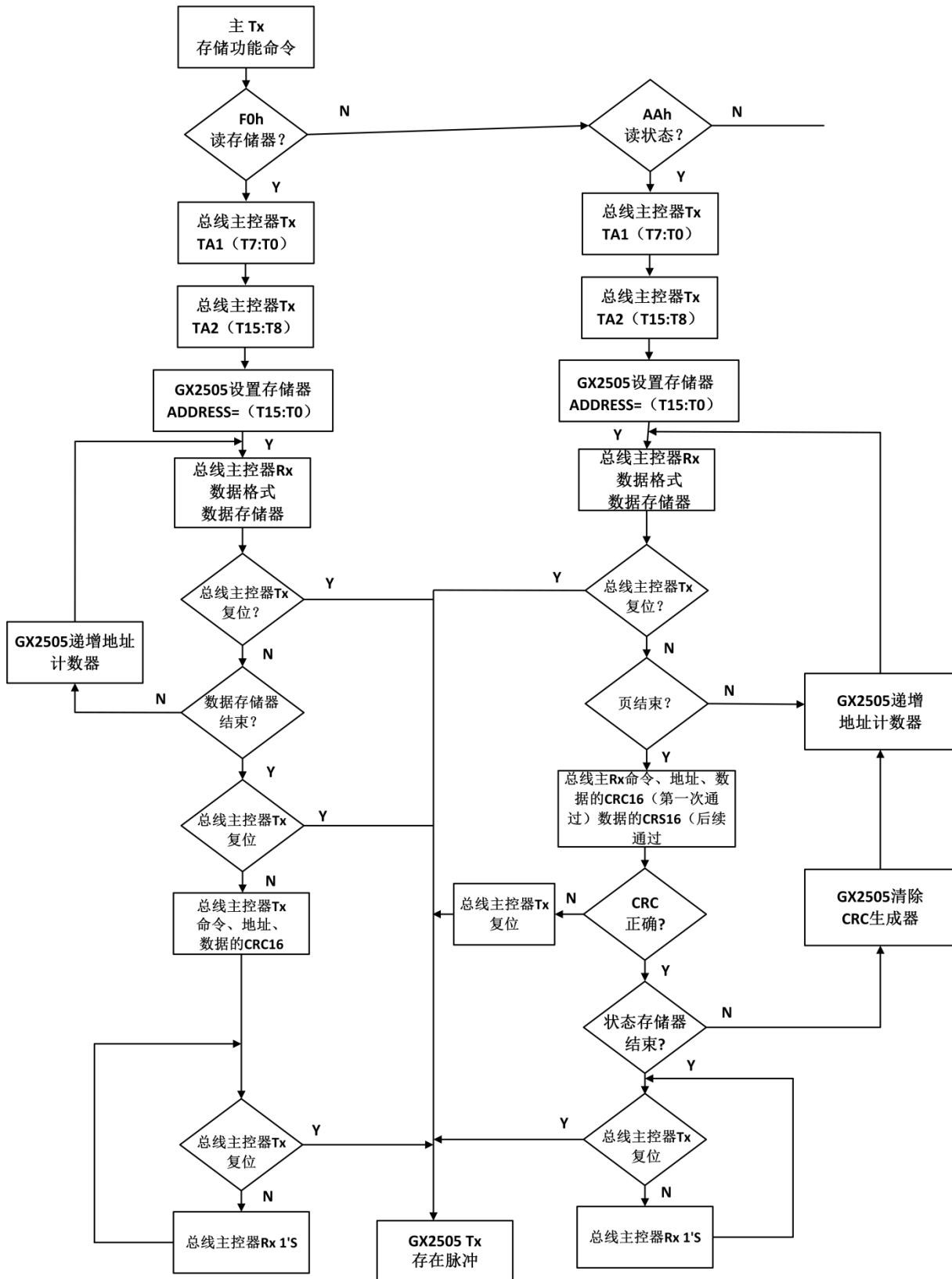
的最后一个字节。总线主机接收到 CRC 后，任何后续的读取时隙都将显示为逻辑 1，直到发出复位脉冲。任何在到达存储器末尾之前由复位脉冲结束的读取都没有可用的 16 位 CRC。

通常，每页数据都会存储一个 16 位 CRC，以确保快速、无错误的数据传输，从而无需多次读取一页以确定接收到的数据是否正确。（有关推荐用于 1-Wire 环境的文件结构，请参见 DS19xx iButton Standards 第 7 章）。记忆命令。

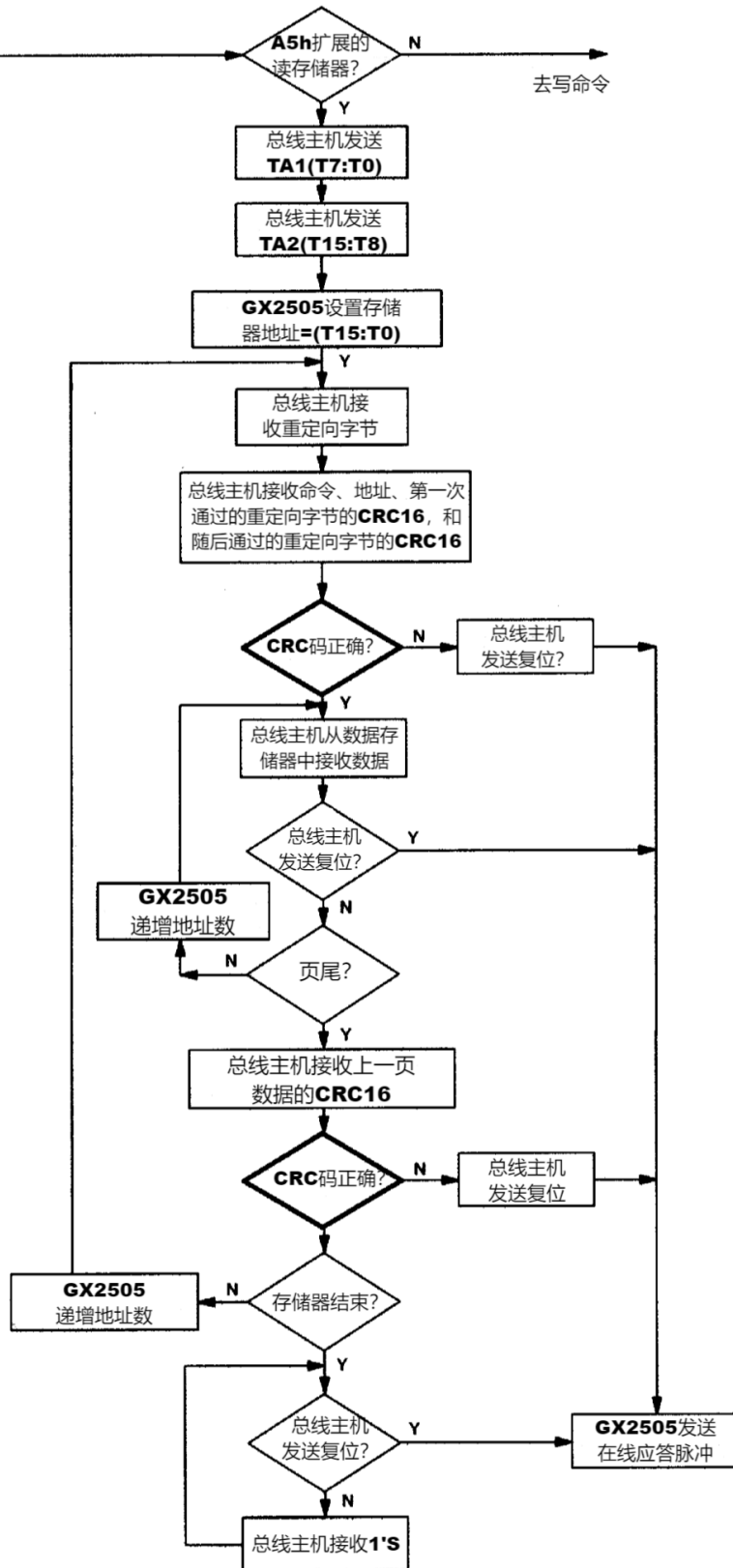
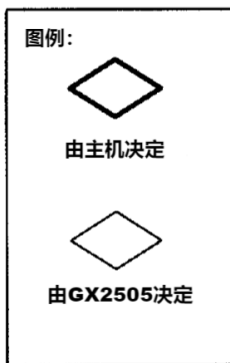
Read Status [AAh]

读取状态命令用于从 EPROM 状态数据字段中读取数据。总线主机在命令字节后跟一个 2 字节地址 ($TA1=(T7:T0), TA2=(T15:T8)$)，指示数据字段中的起始字节位置。在随后的每个读取数据时隙中，总线主控器从提供的地址开始从 GX2505 接收数据，一直持续到到达 EPROM 状态数据字段的 8 字节页面的末尾。那时，总线主机将收到命令字节、地址字节和状态数据字节的 16 位 CRC。该 CRC 由 GX2505 计算并由总线主机读回以检查命令字、起始地址和数据是否正确接收。如果总线主机读取的 CRC 不正确，则必须发出复位脉冲并且必须重复整个序列。

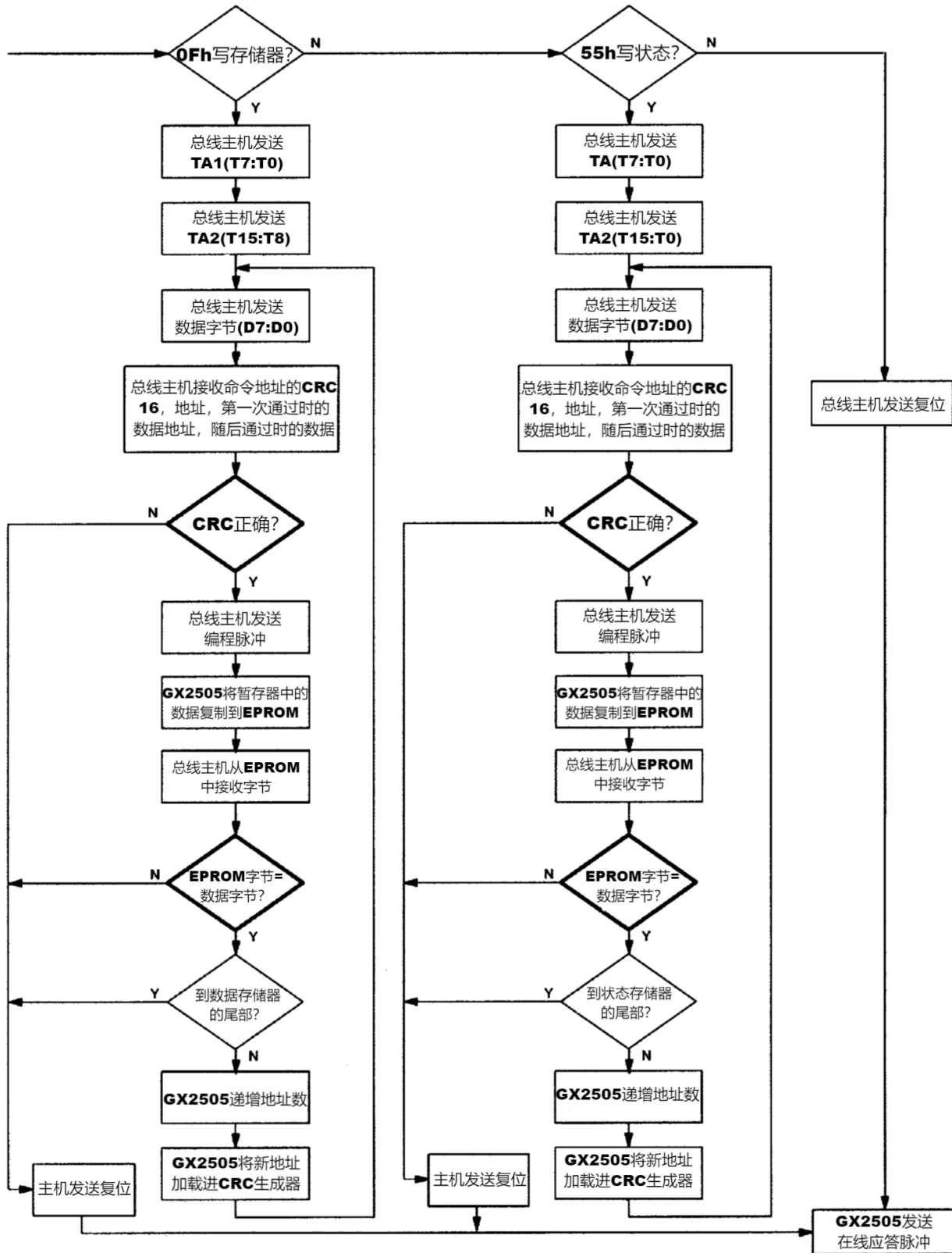
存储器功能流程图 图 5



存储器功能流程图 图5 (续)



存储器功能流程图 图5 (续)



请注意，最初通过读取状态流程将生成一个 16 位 CRC 值，它是清除 CRC 生成器和随后移入的命令字节、2 个地址字节和从第一个寻址存储器位置开始，并持续到寻址 EPROM 状态数据页的最后一个字节的计算结果。状态数据页的最后一个字节的结束地址始终为 xx7 或 xxFH。随后通过读取状态流程将生成一个 16 位 CRC，这是清除 CRC 生成器和随后移入的新的数据字节（从 EPROM 状态数据区域下一页的第一个字节开始）的结果。

因为 EPROM 状态信息可能会随着时间的推移而变化，因此不可能对数据进行一次编程，并且包含一个始终有效的附带 CRC 校验码。因此，读取状态命令提供了一个 16 位 CRC，该命令基于并始终与存储在 EPROM 状态数据字节段中的当前数据保持一致。在读取最后一个 EPROM 状态数据页的 16 位 CRC 后，总线主机将从 GX2505 接收逻辑 1，直到发出复位脉冲。读取状态命令序列可以随时结束，只要发出复位脉冲。

扩展读存储器 [A5H]

当从 16384 位 EPROM 数据区域读取数据时，扩展读存储器命令支持页面重定向功能。扩展读存储器和基本的读存储器命令之间的一个主要区别是：总线主机在从被寻址的存储器读数据之前首先接收重新定向字节。这允许总线主机快速决定是继续并访问所选的起始页面上的数据，还是在重定向的页面地址上终止并重新启动读取过程。非重定向页面由值为 FFH 的重定向字节标识（请参考 EPROM 状态字节的的部分）。如果重定向字节与此不同，则主机必须对其进行补充，以获得新的页码。将页码乘以 32（20H），就会得到主机必须发送到 GX2505 的新地址，以读取更新后的数据来替换旧数据。任何页面的重定向数量都没有逻辑限制。唯一的限制是 GX2505 中可用存储器页面的数量。

除了页面重定向之外，扩展读存储器命令还能够在用户无法同时存储 16 位 CRC 和数据时支持“位定向”功能，利用位定向功能，可以在一页内随时改变 EPROM 的信息，但它无法总是伴随一个有效的 CRC。所以，扩展读存储器命令按照 GX2505 产生和提供的基于并始终与当前数据（位于 16384 位 EPROM 数据区域的每一页）保持一致的 16 位 CRC 对每一页进行判断。

在发送了扩展读存储器命令的命令代码后，总线主机需要发送 2 字节地址（TA1=（T7：T0），TA2=（T15：T8））的命令字节，表示数据区域中的起始字节的位置。通过发送 8 个读数据时序，主机可以收到起始地址所指定的数据页的重新定向字节。在接下来的 16 个读取数据时序中，总线主机接收到一个包含命令字节、地址字节和重定向字节的 16 位 CRC。该 CRC 由 GX2505 计算，并由总线主机读回，以检查命令字、起始地址和重定向字节是否被正确接收。

如果总线主机读取的 CRC 不正确，则必须发出复位脉冲，重新启动整个时序。如果总线主机接收到的 CRC 是正确的，则总线主机发出读取时序，并从 GX2505 接收数据，从起始地址开始，一直持续到 32 字节页的结束。读数据结束后，总线主机将发送 16 个额外的读取时序，并接收一个 16 位的 CRC，这是将从起始字节到当前页面的最后一个

字节的所有数据字节转移到 CRC 生成器的结果。

在接下来的 24 个读数据时序中，主机将收到下一个页面的重定向字节，然后是一个 16 位的重定向字节的 CRC。在这之后，起始地址开始读取 16,384 位 EPROM 新数据页的内容。这个过程将持续到最后一页，直到主机读回所伴随的 CRC 为止。

扩展读存储器命令在流程图中的两个位置提供了一个 16 位的 CRC：1)在重定向字节之后，2)在每个存储器页的末尾。存储器页末尾的 CRC 总是清除 CRC 生成器和移入 EPROM 数据页的第一个地址到该页最后一个地址的数据字节的计算结果。总线主机直接按照重定向字节接收到的 CRC，通过两种不同的方式进行计算。首先通过扩展读存储器流程的 16 位 CRC 是移入清 CRC 发生器的命令字节和随后的 2 个地址字节以及重新定向字节的计算结果。此后通过扩展读存储器流程的 16 位 CRC 则是清 CRC 发生器和移入的重新定向字节的计算结果。

在读取最后一页的 16 位 CRC 后，总线主机将从 GX2505 接收逻辑 1，直到发出复位脉冲。扩展读存储器命令序列可以在任何时候通过发出复位脉冲来终止该命令时序。

写存储器 [0FH]/快速写存储器 [F3]

写存储器命令用于编程 16384 位 EPROM 数据区域。总线主机将遵循 2 字节起始地址（TA1=（T7：T0）、TA2=（T15：T8））和数据字节（D7：D0）。命令字节、地址字节和数据字节的 16 位 CRC 由 GX2505 计算，并由总线主机读回该值，以确认接收到正确的命令字、起始地址和数据字节。

GX2505 中的最高起始地址是 07FFH。如果总线主机发送的起始地址高于此，则芯片的内部电路会将 5 位最高地址位全设置为 0。这将导致由 GX2505 计算的 CRC 与由总线主机计算的 CRC 之间的不匹配，以表明存在错误。

如果总线主机读取的 CRC 不正确，则必须发出复位脉冲，并且必须重新进行整个序列。如果总线主机接收的 CRC 正确，则总线主机发出编程脉冲（单总线上 7.5V 脉冲，保持 480μs）。在编程之前，整个未编程的 16384 位 EPROM 数据区域均显示为逻辑 1。对于由总线主机提供的数据字节中的每个位，在该字节位置出现编程脉冲后，16384 位 EPROM 的选定字节中的相应位将被编程为逻辑 0。

在 480μs 编程脉冲过后，数据线返回到空闲电平，总线主机发出 8 个读时序，以验证相应位是否已经被编程。GX2505 响应来自首先发送的选定 EPROM 地址的数据。此字节包含写入此 EPROM 数据地址的所有字节的逻辑“与”。如果 EPROM 数据字节在某些位为 1，而主机发出的字节对应为 0，则应发出复位脉冲，并重新编程当前字节地址。如果 GX2505 EPROM 数据字节在与数据字节相同位置的位为 0，说明编程成功，GX2505 将自动将其地址计数器加 1，指向 16384 位 EPROM 数据区域中的下一个字节。新的 2 字节地址也将作为起始值加载到 16 位 CRC 生成器中。总线主机将发出 8 个写时序，送入下一个字节。

当 GX2505 将这个字节的数据接收到暂存器中时，它还将数据移入到已预加载当前地址的 CRC 生成器中，因此 16 位 CRC 的结果由新数据和新地址的最低有效字节生成，在提供数据字节之后，总线主机通过 16 个读时序从 GX2505 读取 16 位 CRC 码，以确认地址累加是否正确，数据字节接收是否正确。如果 CRC 不正确，则必须发出复位脉冲，并且必须重新开始写存储器命令时序。如果 CRC 正确，总线主机将发出一个编程脉冲，编程存储器中所选的字节的字节。

请注意，通过写存储器流程产生的 16 位的 CRC 码是由移入 CRC 生成器的命令字节以及随后移入的 2 个地址字节和 1 个数据字节生成的。随后通过写存储器命令流程生成的 16 位 CRC 码归结于 GX2505 自动增加地址计数器，其 CRC 码结果由加载（不是移入的）到 CRC 发生器的新（增加的）地址的最低有效字节和移入的新数据字节所生成的。

对于这两种情况，决定是否继续流程（对 GX2505 提供编程脉冲）完全由总线主机决定，因为 GX2505 不能确定由总线主机计算的 16 位 CRC 是否与由 GX2505 计算的 16 位 CRC 一致。如果不正确的 CRC 被忽略，且总线主机又发送一个编程脉冲，则在 GX2505 中可能会发生错误的编程。还要注意，GX2505 将在收到用于确认所选 EPROM 编程字节的 8 个读时序后，其内部地址计数器将加 1。是否继续，决定权完全在总线主机。因此，如果 EPROM 数据字节与提供的数据字节不匹配，但主机继续进行写存储器命令，则在 GX2505 中可能会发生错误的编程。写存储器命令时序可以随时通过发出复位脉冲终止。

为了节省在连续写入 GX2505 数据存储器的时间，可以省略 16 位 CRC 码的读操作，它允许在数据复制到 EPROM 存储器之前对数据和地址进行验证。这将节省 16 个时序或 976 μ s。快速编程模式使用命令代码 F3H，而不是 0FH。它遵循与写存储器命令基本相同的流程，但跳过了发送 CRC 而直接发送编程脉冲。仅当总线主机和 GX2505 之间的电气接触牢固时，才应使用此命令，因为接触不良可能导致 EPROM 存储器中写入错误数据。

写状态 [55H]/快速写状态 [F5]

写状态命令用于编程 EPROM 数据区域。总线主机将遵循 2 字节起始地址（TA1=（T7：T0）、TA2=（T15：T8））和数据字节（D7：D0）。命令字节、地址字节和数据字节的 16 位 CRC 由 GX2505 计算，并由总线主机读回该值，以确认接收到正确的命令字、起始地址和数据字节。

如果总线主机读取的 CRC 不正确，则必须发出复位脉冲，并且必须重新进行整个序列。如果总线主机接收的 CRC 正确，则总线主机发出编程脉冲（单总线上 7.5V 脉冲，保持 480 μ s）。在编程之前，整个未编程的 EPROM 数据区域均显示为逻辑 1。对于由总线主机提供的数据字节中的每个位，在该字节位置出现编程脉冲后，EPROM 的选定字节中的相应位将被编程为逻辑 0。

在 480 μ s 编程脉冲过后，数据线返回到空闲电平，总线主机发出 8 个读时序，以验证相应位是否已经被编程。

GX2505 响应来自首先发送的选定 EPROM 地址的数据。此字节包含写入此 EPROM 数据地址的所有字节的逻辑“与”。如果 EPROM 数据字节在某些位为 1，而主机发出的字节对应为 0，则应发出复位脉冲，并重新编程当前字节地址。如果 GX2505 EPROM 数据字节在与数据字节相同位置的位为 0，则说明编程成功，GX2505 将自动将其地址计数器加 1，指向 EPROM 数据区域中的下一个字节。新的 2 字节地址也将作为起始值加载到 16 位 CRC 生成器中。总线主机将发出 8 个写时序，送入下一个字节。

当 GX2505 将这个字节的数据接收到暂存器中时，它还将数据移入到已预加载当前地址的 CRC 生成器中，因此 16 位 CRC 的结果由新数据和新地址的最低有效字节生成，在提供数据字节之后，总线主机通过 16 个读时序从 GX2505 读取 16 位 CRC 码，以确认地址累加是否正确，数据字节接收是否正确。如果 CRC 不正确，则必须发出复位脉冲，并且必须重新开始写状态命令时序。如果 CRC 正确，总线主机将发出一个编程脉冲，编程存储器中所选的字节。

请注意，通过写状态流程产生的 16 位的 CRC 码是由移入 CRC 生成器的命令字节以及随后移入的 2 个地址字节和 1 个数据字节生成的。随后通过写状态命令流程生成的 16 位 CRC 码归结于 GX2505 自动增加地址计数器，其 CRC 码结果由加载（不是移入的）到 CRC 发生器的新（增加的）地址的最低有效字节和移入的新数据字节所生成的。

对于这两种情况，决定是否继续流程（对 GX2505 提供编程脉冲）完全由总线主机决定，因为 GX2505 不能确定由总线主机计算的 16 位 CRC 是否与由 GX2505 计算的 16 位 CRC 一致。如果不正确的 CRC 被忽略，且总线主机又发送一个编程脉冲，则在 GX2505 中可能会发生错误的编程。还要注意，GX2505 将在收到用于确认所选 EPROM 编程字节的 8 个读时序后，其内部地址计数器将加 1。是否继续，决定权完全在总线主机。因此，如果 EPROM 数据字节与提供的数据字节不匹配，但主机继续进行写状态命令，则在 GX2505 中可能会发生错误的编程。写状态命令时序可以随时通过发出复位脉冲终止。

为了节省在连续写入 GX2505 状态存储器时的时间，可以省略 16 位 CRC 码的读操作，它允许在数据复制到 EPROM 存储器之前对数据和地址进行验证。这将节省 16 个时序或 976 μ s。快速编程模式使用命令代码 F5H，而不是 55H。它遵循与写状态命令基本相同的流程，但跳过了发送 CRC 而直接发送编程脉冲。仅当总线主机和 GX2505 之间的电气接触牢固时，才应使用此命令，因为接触不良可能导致在 EPROM 状态存储器中写入错误数据。

单总线系统

单总线系统是在一个总线上连接一个总线主机和一个或多个从线设备的系统。在任何情况下，GX2505 都是一个从属

设备。总线主机通常是微控制器。关于总线系统的讨论分为三个主题：硬件配置、处理流程和单总线信号（信号类型和时序）。单总线协议根据指定时序内的单总线状态定义总线传输，该时序开始于从总线主机发出的同步脉冲的下降沿。有关更详细的协议描述，请参阅 DS19xx iButton 标准手册的第 4 章。

硬件配置

根据定义，单总线只有一条数据线；重要的是，总线上的每个设备都要能够在适当的时间驱动它。为了方便这一点，每个连接到单总线的设备必须具有开漏或三态输出。GX2505 的单总线端口为开漏，其内部电路如图 6 所示。总线主机可以采用相同的等效电路，如果没有可利用的双向引脚，则可将独立的输入、输出引脚连接在一起使用。

总线主机在总线的主机端需要加一个上拉电阻，总线主机的等效电路如图 7a 和 7b 所示。对于短距离传输，上拉电阻的值应大约为 5kΩ。

一个多节点总线由一个带有多个从线的单总线系统组成。单总线的最大数据传输速率为 16.3kbits/秒。如果总线主机还需要对 GX2505 的 EPROM 部分进行编程，则需要电源能够提供 12V/10mA 的编程供应，能够保持 480μs。单总线的空闲状态为高电平。不管出于任何原因，如果需要暂停传输，且要求传输还能够重新开始，则总线必须处于空闲状态。如果没有发生这种情况，并且总线保持在低电平状态超过 120μs，那么总线上的一个或多个设备可能会被复位。

处理流程

通过单总线端口访问 GX2505 的顺序如下：

- 1.初始化
- 2.ROM 功能命令
- 3.存储器功能命令
- 4.读/写存储器/状态

初始化

通过单总线的所有执行操作都从一个初始化程序序列开始。初始化序列包含一个由总线主机发出的复位脉冲和其后由从机发出的存在脉冲。

存在脉冲让总线主机知道 GX2505 在总线上且已经准备好操作，详见**单总线信号节**。

ROM 指令

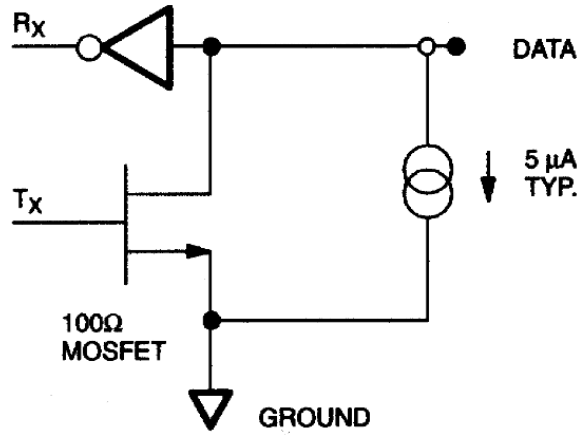
一旦总线主机检测到一个存在脉冲，它就发出一条 ROM 指令，所有 ROM 函数命令都是 8 位长度。下面是这些命令（请参见图 8 中的流程图）。

Read ROM [33h]

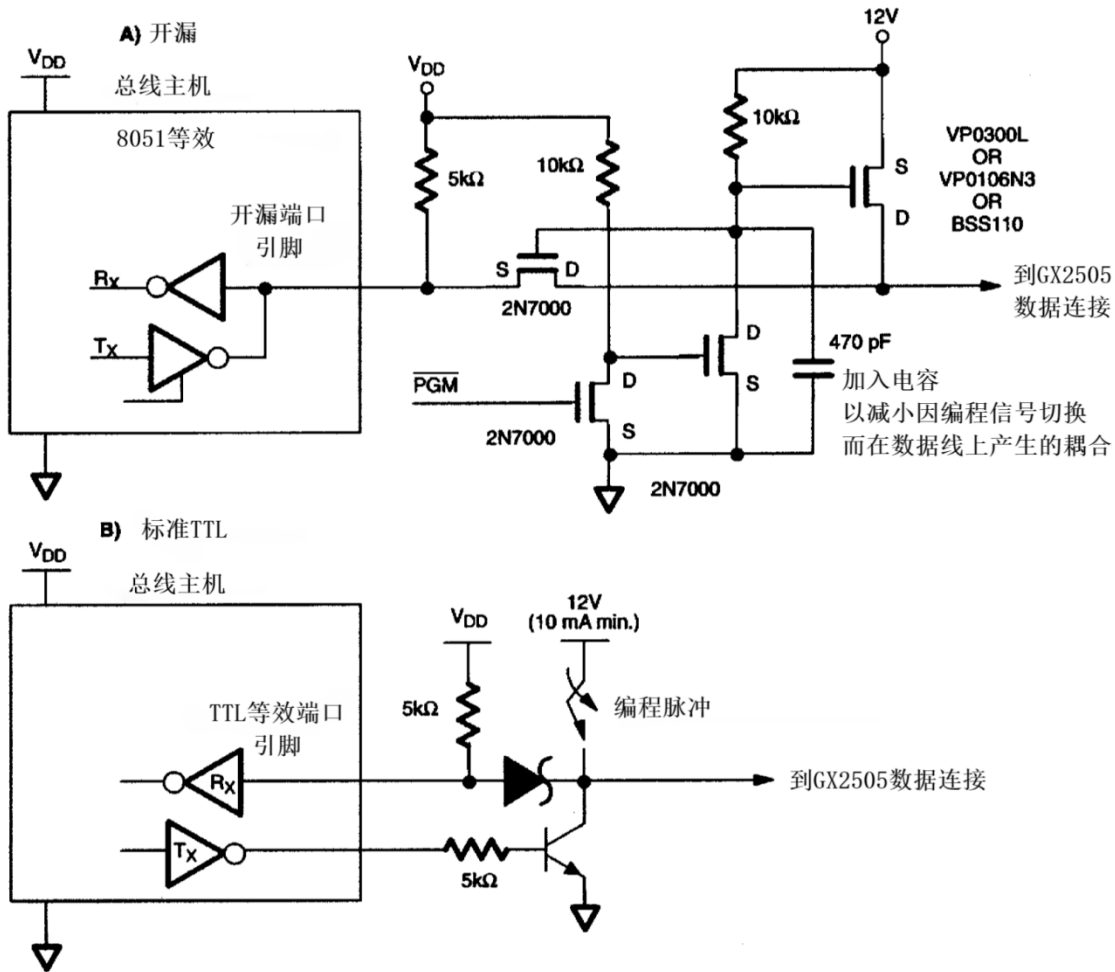
该命令允许总线主机读取 GX2505 的 8 位家族码、48 位序列号和 8 位 CRC 码。只有在总线上只有一个 GX2505 时，才能使用此命令。如果总线上存在多个从属，当所有从属试图同时传输时，就会发生数据冲突（开漏将产生线与

结果)。

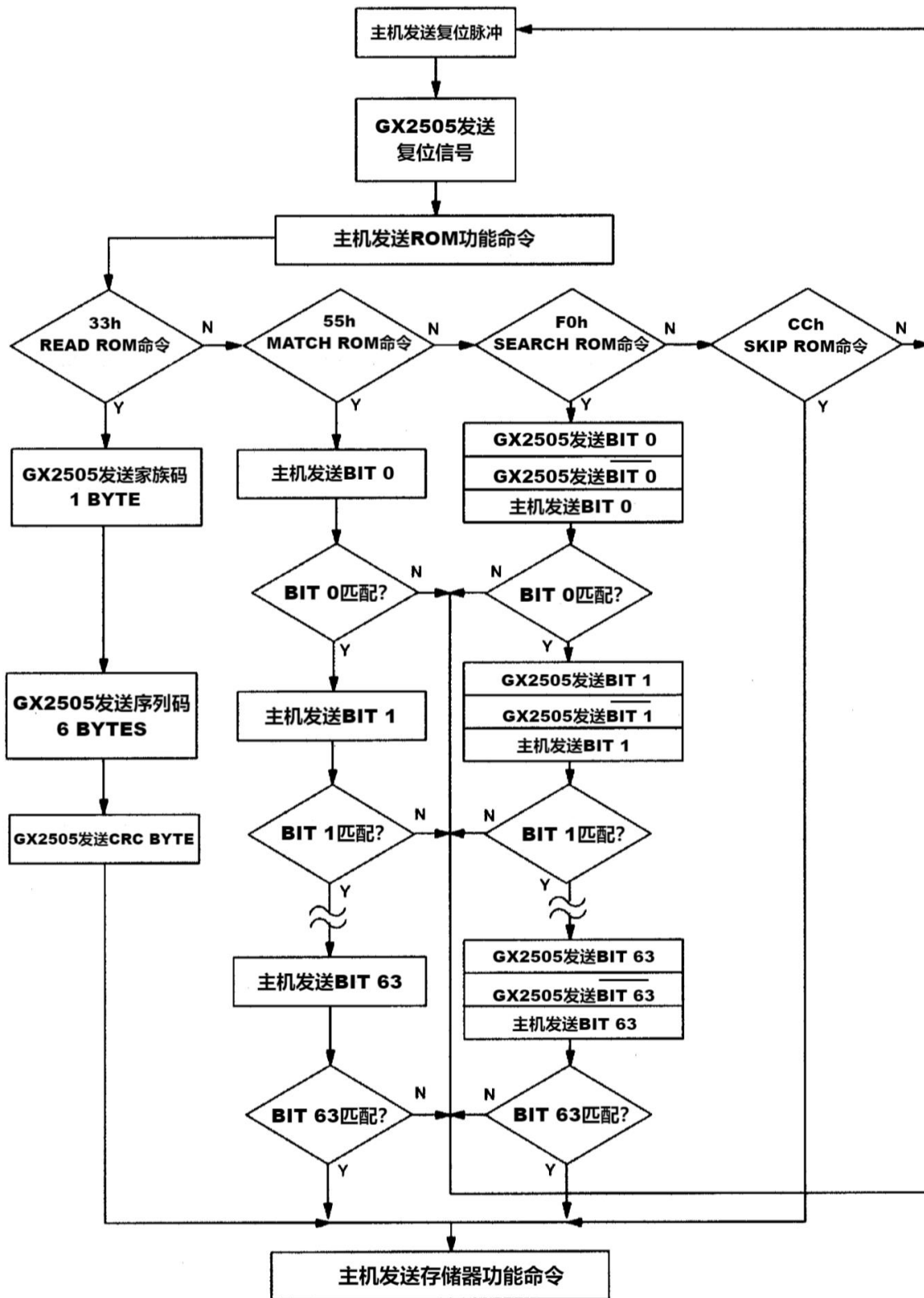
GX2505 等效电路 图 6



总线主机电路 图 7



ROM 功能流程图 图 8



(见图5)

Match ROM [55h]

MATCH ROM指令后跟着64位ROM序列号，允许总线主机在多点时寻址特定的DS2502。只有与该64位ROM序列完全匹配的GX2505才会响应后续的存储器功能命令。所有和64位ROM序列号不匹配的从机都将等待下一次复位脉冲。此命令可用于总线上的单个或多个设备。

Skip ROM [CCh]

该命令在单节点总线系统中允许访问存储器功能时无须提供64位ROM码，从而节省时间。如果总线上不止一个从机，并且在Skip ROM命令之后发出读命令，由于多个从设备将会同时发送数据，因此总线上将引发数据冲突（漏极开路时产生线与结果）。

Search ROM [F0h]

当系统启动初始化时，总线主机可能不知道1-Wire总线上的设备数量和它们的64位ROM代码。Search ROM命令允许总线主机使用排除法来确定总线上所有从机的64位ROM码。ROM搜索过程是重复执行一个简单的三步程序：读取一个位，读取该位的补码，然后写入该位的期望值。在对ROM的每一位执行该程序后，总线主机就会知道某个设备中的ROM内容。而剩余的设备数量及其ROM代码可以通过执行更多的程序过程来获取。有关ROM搜索的全面讨论，请参阅DS19xx iButton Standards书的第5章，其中还包括一个实际示例。

单总线信令 [A5h]

GX2505需要严格的协议以确保数据的完整性。该协议由一条线上的五种信令组成：复位脉冲和在线应答脉冲的复位序列、写0、写1、读数据和编程脉冲。除在线应答脉冲外，其他信号都是由总线主机发起的。图9显示了与GX2505开始任何通信所需的初始化序列。如果复位脉冲后是在线应答脉冲，那么表示GX2505已准备好接受ROM命令。总线主机传输（TX）一个复位脉冲（ t_{rstL} ，最小480 μ s）。然后总线主机释放总线并进入接收模式（RX）。单总线通过上拉电阻器被拉至高电平状态。在检测到数据引脚上的上升沿后，GX2505等待（ t_{PDH} ，15至60 μ s），然后发送在线应答脉冲（ t_{PDL} ，60至240 μ s）。

读写时隙

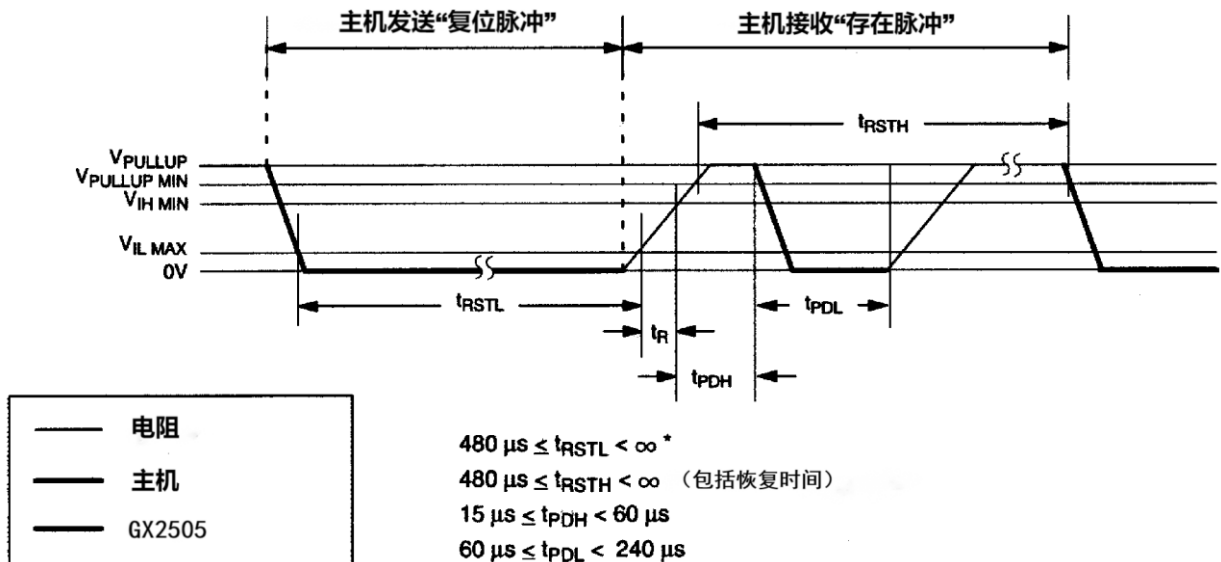
读写时隙的定义如图10所示。所有时隙都是由将数据总线拉至低电平的总线主机启动的。数据总线的下降沿通过触发GX2505中的延时电路使得GX2505与主机同步。在写入数据时隙期间，延时电路确定GX2505何时对数据总线进行采样。对于读取数据时隙期间，如果要发送“0”，则延迟电路确定GX2505将在多长时间内保持数据总线为低电平，以覆盖主机生成的“1”。如果数据位为“1”，则设备将保持读取数据总线不变。

编程脉冲

为了将数据从8位暂存区复制到EPROM存储器或状态存储器，在总线主机确认当前字节的CRC正确后，则向数据总线施加7.5V的编程脉冲。在编程期间，总线主机控制从数据总线经由上拉电阻的空闲高电平状态到数据总线被有源驱动到7.5V的编程电压的状态的转换，从而为GX2505提供至小10mA的电流。

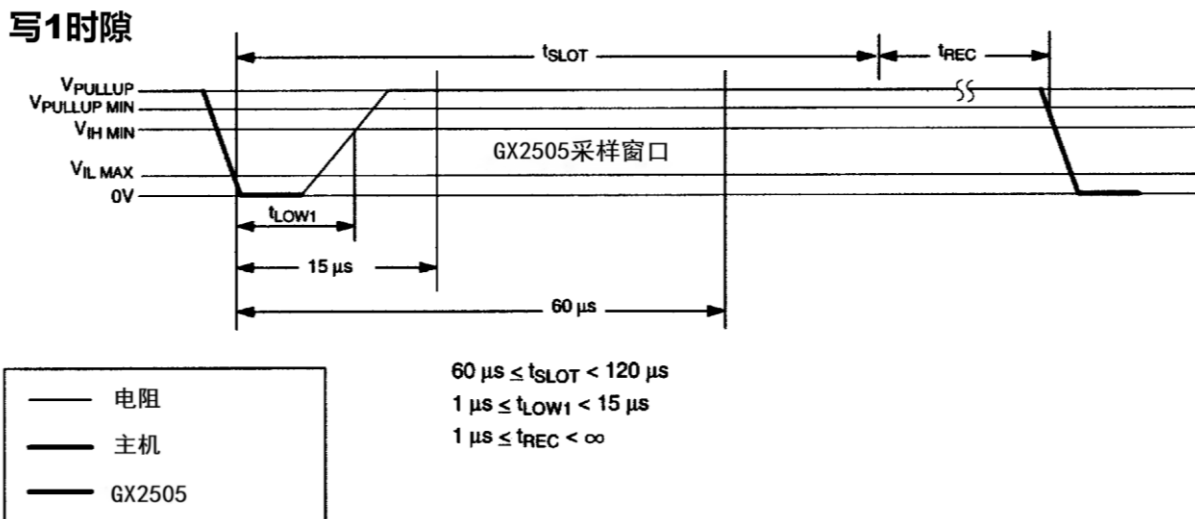
该编程电压（图11）应持续480μs，之后总线主机将数据总线返回到由上拉电阻控制的空闲高电平状态。请注意，由于任何单总线EPROM设备都需要高电压编程，而非EPROM的单总线器件的内部二极管会将数据总线嵌位在约8V，这可能会损坏这些器件，因此在编程过程中不可能使用GX2505挂接非EPROM的单总线设备。

“复位和在线应答脉冲”的初始化时序 图9



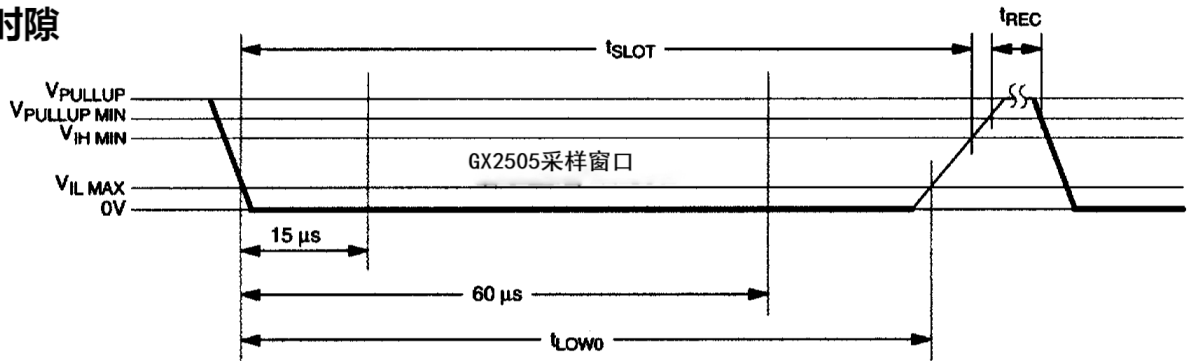
*为了不屏蔽单总线上其他设备的中断信号， $t_{RSTL} + t_R$ 应始终小于 960μs。

读/写时隙图 图10



读/写时隙图 图 10 (续)

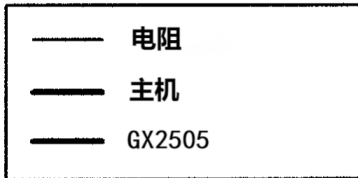
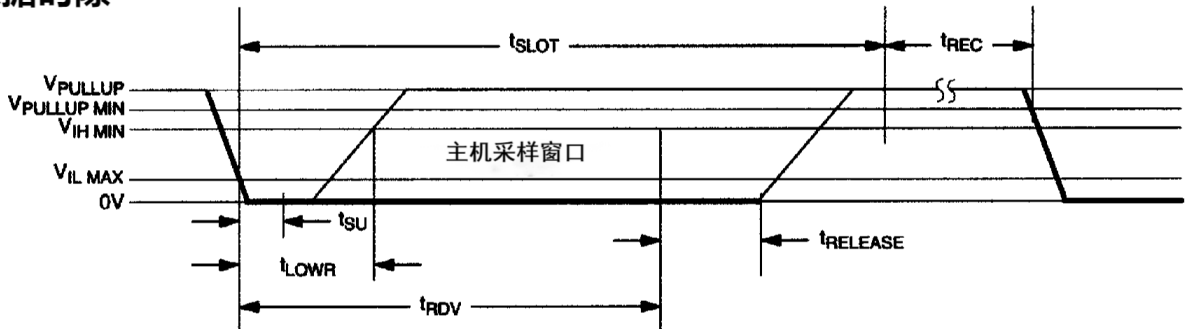
写0时隙



$$60 \mu s \leq t_{LOW0} < t_{SLOT} < 120 \mu s$$

$$1 \mu s \leq t_{REC} < \infty$$

读数据时隙



$$60 \mu s \leq t_{SLOT} < 120 \mu s$$

$$1 \mu s \leq t_{LOWR} < 15 \mu s$$

$$0 \leq t_{RELEASE} < 45 \mu s$$

$$1 \mu s \leq t_{REC} < \infty$$

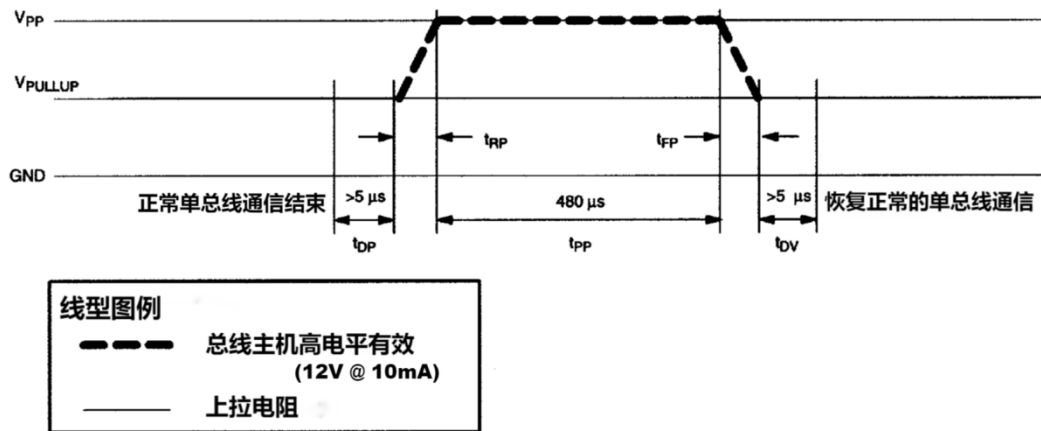
$$t_{RDV} = 15 \mu s$$

$$t_{SU} < 1 \mu s$$

注:

对于读数据时隙，主机的最佳采样点应尽可能地接近 t_{RDV} 周期结束且不超过 $15\mu s$ 的窗口。在读 1 时隙时，这样可以使得上拉电阻恢复到总线高电平的时间足够长。在读 0 时隙时，这也可以确保在最快的单总线器件释放总线 ($t_{RELEASE} = 0$) 之前进行读取。

编程脉冲时序图 图11



CRC 的产生

GX2505 有两种不同类型的 CRC（循环冗余校验）。其中一种 CRC 是 8 位类型，存储在 64 位 ROM 的最高有效字节中。总线主机可以利用 64 位 ROM 中的前 56 位计算 CRC 值，并将其与 GX2505 中存储的值进行比较，以确定总线主机是否已准确无误地接收到 ROM 数据。这种 CRC 的等价多项式函数是： $X^8+X^5+X^4+1$ 。在读取 GX2505 的 ROM 时，这个 8 位 CRC 是以原码（未反相）形式接收的。它在出厂时被计算过一次，然后被写入 ROM 中。

另一种 CRC 是根据标准化 CRC16 多项式函数 $X^{16}+X^{15}+X^2+1$ 生成的 16 位类型。该 CRC 用于在读取数据存储器或状态存储器时保护用户定义的 EPROM 数据。它与基于 iButton 的 NVRAM 所采用的保护 iButton 文件结构数据包的 CRC 类型相同。与 8 位 CRC 不同的是，这种 16 位 CRC 总是以补码（反相）形式返回。GX2505 芯片内的 CRC 生成器（图 12）针对图 5 的命令流程图所示的每一种情况下计算出一个新的 16 位 CRC。

GX2505 向总线主机提供该 CRC 值，以验证命令、地址和数据在总线主机之间的传输是否正确。当用 Read Memory 命令读取 GX2505 的数据存储器时，此 16 位 CRC 仅在达到存储器的末端时才传输。这个 CRC 是通过清除 CRC 发生器、移入命令、低位地址、高位地址和从第一个寻址的存储器位置开始一直到达所执行的数据存储器的末端的所有数据字节而产生。

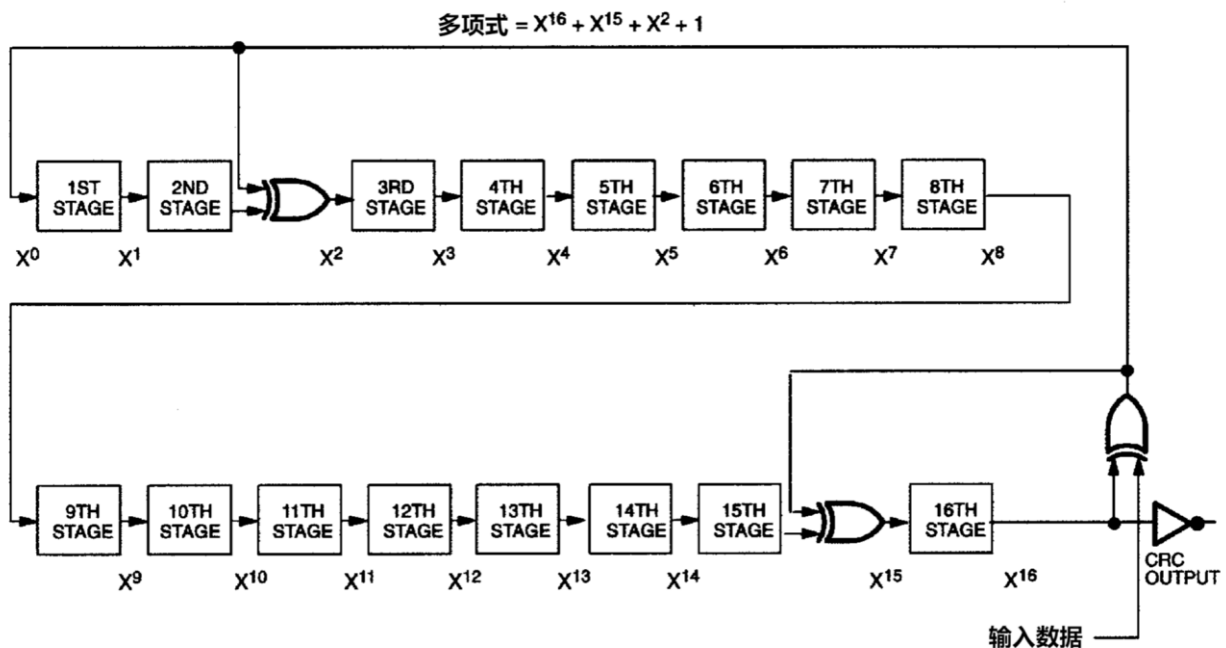
当用 Read Status 命令读取状态存储器时，到达状态存储器每个 8 字节页的末尾时，将传输 16 位 CRC。在最初通过 Read Status 流程时，16 位 CRC 是通过清除 CRC 发生器、移入命令字节、低位地址、高位地址和从第一个寻址的存储器位置开始一直到寻址的 EPROM 状态数据页的最后一个字节为止的所有数据字节得到。随后通过 Read Status 流程，将产生一个 16 位的 CRC，这是清除 CRC 发生器的结果，然后从 EPROM 状态数据的下一页的第一个字节开始移入新的数据字节，一直到该页的最后一个字节。

当用 Extended Read Memory 命令读取 GX2505 的数据存储器时，有两种情况会传送 16 位 CRC。一种是 16 位 CRC 跟随在每个重定向字节之后；另一种是 16 位 CRC 在读取内存数据页的最后一个字节之后被接收。存储器页末尾的 CRC 总是清除 CRC 发生器的结果，并且从 EPROM 数据页面的第一个寻址存储器位置开始移入数据字节，直到这页的最后一个字节。在最初通过 Extended Read Memory 流程时，16 位 CRC 值是将命令字节移入已清除的 CRC 发生器和随后的 2 个地址字节和重定向字节的结果。然后通过 Extended Read Memory 流程，将产生一个 16 位的 CRC，这是清除 CRC 发生器和移入重定向字节的结果。

当向 GX2505（数据存储器或状态存储器）写入数据时，在发出编程脉冲之前，总线主站会收到一个 16 位 CRC，以验证数据传输的正确性。在最初通过 Write Memory/Status 流程时，16 位 CRC 通过清除 CRC 生成器、移入命令、地址低位、地址高位和数据字节来生成。由于 GX2505 自动增加其地址计数器，随后通过 Write Memory/Status 流程将产生一个 16 位的 CRC，它是加载（不是移入的）到 CRC 发生器的新（增加的）地址的最低有效字节和移入新的数据字节的结果。

CRC 值的比较和是否继续操作的决定完全由总线主机决定。如果 GX2505 中存储或计算的 CRC 值与总线主机生成的值不一致，GX2505 内部则没有任何电路可以阻止命令时序的进行。关于生成 CRC 值的更多细节，包括硬件和软件中的详细说明，请参见 DS19xx iButton Standards 书，其中还提供了一个示例。

CRC-16 硬件描述和多项式 图 12



极限使用条件

各引脚对地的电压-0.5V to +8.0V
工作温度-40°C to +85°C
储存温度-55°C to +125°C
焊接温度见 J-STD-020A 规范

以上指出器件在进行正常操作时所需要的环境条件，长期工作于极限条件下可能会影响器件的可靠性。

直流特性

($V_{PUP} = 2.8V$ 至 $6.0V$; $-40^{\circ}C$ 至 $+85^{\circ}C$)

参数	符号	最小值	典型值	最大值	单位	注
逻辑1	V_{IH}	2.2			V	1,6
逻辑0	V_{IL}	-0.3		0.8	V	1,10
输出逻辑低电平@4mA	V_{OL}			0.4	V	1
输出逻辑高电平	V_{OH}		V_{PUP}	6.0	V	1,2
输入负载电流	I_L		5		μA	3
工作电荷	Q_{OP}			30	nC	7,8
编程电压@10mA	V_{PP}	7	7.5	8	V	11

电容

($t_A = 25^{\circ}C$)

参数	符号	最小值	典型值	最大值	单位	注
数据 (单总线)	$C_{IN/OUT}$			800	pF	9

交流特性

($V_{PUP} = 2.8V$ 至 $6.0V$; $-40^{\circ}C$ 至 $+85^{\circ}C$)

参数	符号	最小值	典型值	最大值	单位	注
时隙	t_{SLOT}	60		120	μs	
写1的低电平时间	t_{LOW1}	1		15	μs	
写0的低电平时间	t_{LOW0}	60		120	μs	
读取数据有效时间	t_{RDV}		15		μs	12
释放时间	$t_{RELEASE}$	0	15	45	μs	
读数据建立时间	t_{SU}			1	μs	5
恢复时间	t_{REC}	1			μs	
高电平复位时间	t_{RSTH}	480			μs	4
低电平复位时间	t_{RSTL}	480			μs	
高电平在线检测应答	t_{PDH}	15		60	μs	
低电平在线检测应答	t_{PDL}	60		240	μs	
延迟编程	t_{DP}	5			μs	
延迟验证	t_{DV}	5			μs	
编程脉冲宽度	t_{PP}	480			μs	11
编程电压上升时间	t_{RP}	0.5		5.0	μs	11
编程电压下降时间	t_{FP}	0.5		5.0	μs	11

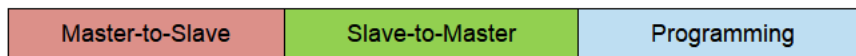
注：

- 1) 所有电压都是以地电位为参考电位。
- 2) V_{PUP} = 外部上拉电压。如果 V_{PUP} 低于 3.0V，第一个字节的读取（任何读取命令）可能不会再现正确的存储器内容。因此，在低电压条件下，建议将 TA2 的最有效位或所有 5 个最有效位设置为 1。芯片的内部电路将迫使这 5 位在地址计数器和 CRC 发生器中移位前回到 0。
- 3) 输入负载接地。
- 4) 在复位高电平时间过后，才能开始额外的复位或通信序列。
- 5) 读数据建立时间是指主机必须将单总线拉低才能读取的时间。保证数据在该下降沿的 1 μ s 内有效，并且至少在 14 μ s 内保持有效。（从单总线的下降沿开始总共 15 μ s。）
- 6) V_{IH} 是外部上拉电阻和 V_{PUP} 的函数。
- 7) 每 72 个时隙 30 纳库伦@5.0V。
- 8) $V_{CC} = 5.0V$ 且有一个 5k Ω 电阻上拉到 VCC，并且最大时隙为 120 μ s。
- 9) 当第一次上电时，数据引脚上的电容可能是 800pF。如果用一个 5k Ω 电阻将数据线拉高到 VCC，在通电后 5 μ s，寄生电容就不会影响正常通信。
- 10) 在某些低电压条件下， V_{ILMAX} 可能不得不降低到 0.5V，以保证脉冲的存在。
- 11) 存储器编程的工作温度范围为 -40 $^{\circ}$ C 至 +50 $^{\circ}$ C。
- 12) 对于读数据时隙，主机的最佳采样点是尽可能地接近 t_{RDV} 周期的结束，而不超过 15 μ s 的窗口。在读 1 时隙时，这可以使上拉电阻恢复线路到高位的时间足够充分。在读 0 时隙时，这确保在最快的单总线器件释放线路（ $t_{RELEASE} = 0$ ）之前进行数据读取。

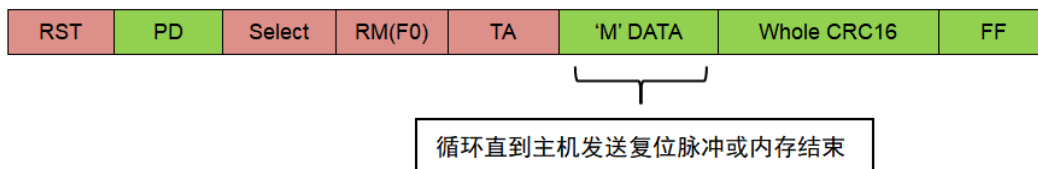
COMMAND-SPECIFIC 1-Wire COMMUNICATION PROTOCOL—LEGEND

符号	描述
RST	主机产生的单总线复位脉冲。
PD	从机产生的单总线在线应答脉冲。
Select	满足 ROM 功能协议的命令和数据。
TA	目标地址 TA1、TA2。
RM(F0)	“READ MEMORY” 命令。
RS(AA)	“READ STATUS” 命令。
ERM(A5)	“EXTENDED READ MEMORY” 命令。
WM(0F)	“WRITE MEMORY” 命令。
SWM(F3)	“SPEED WRITE MEMORY” 命令。
WS(55)	“WRITE STATUS” 命令。
SWS(F5)	“SPEED WRITE STATUS” 命令。
'M/S' DATA	存储器或状态数据
C. A. D. RD CRC16	命令、地址、数据和重定向字节的 CRC16

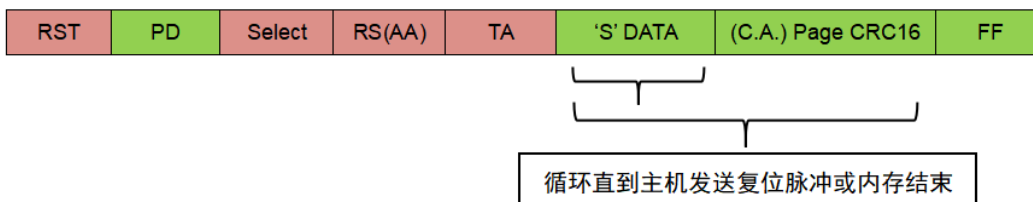
COMMAND-SPECIFIC 1-Wire COMMUNICATION PROTOCOL—COLOR CODES



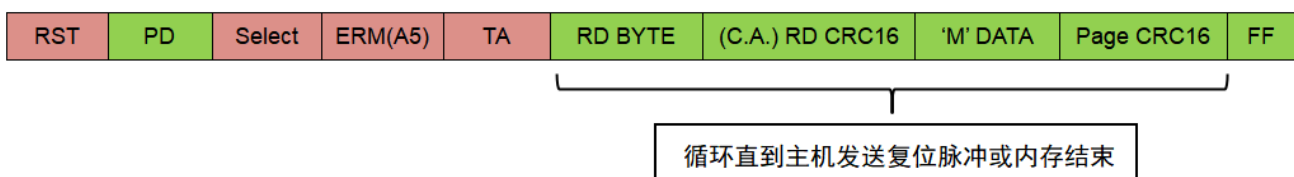
READ MEMORY



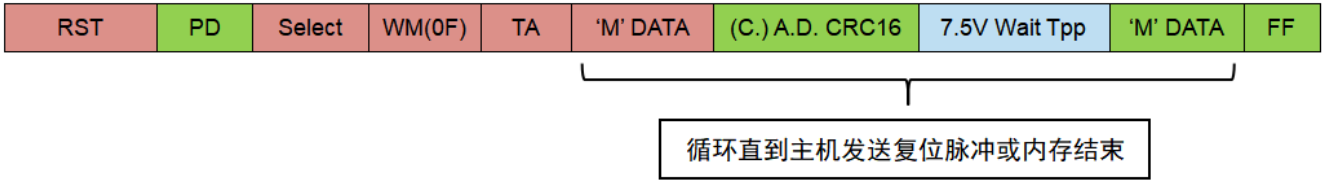
READ STATUS



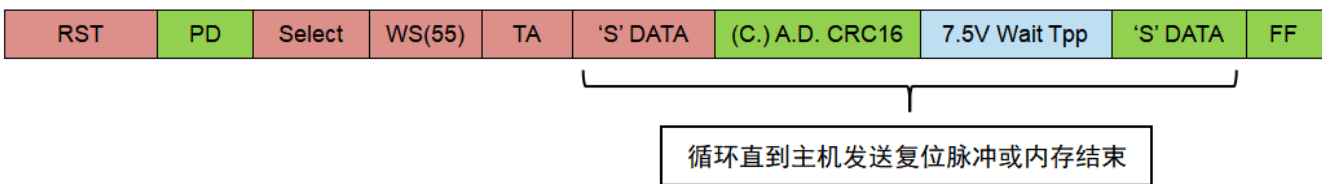
EXTENDED READ MEMORY



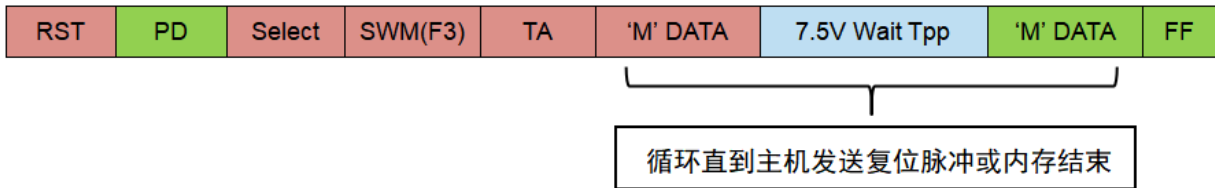
WRITE MEMORY



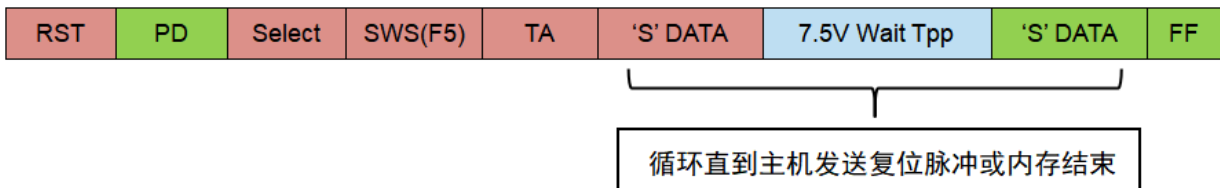
WRITE STATUS



SPEED WRITE MEMORY

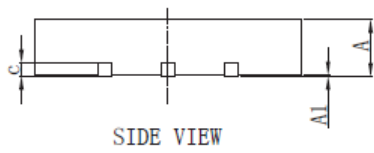
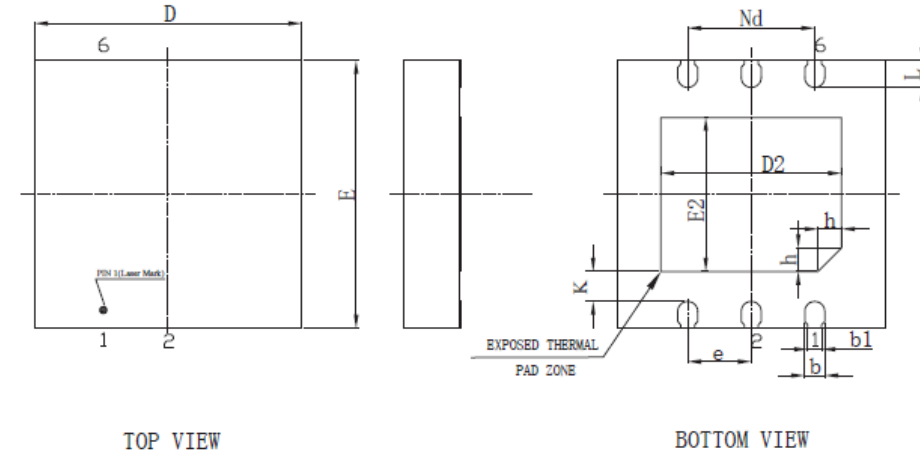


SPEED WRITE STATUS



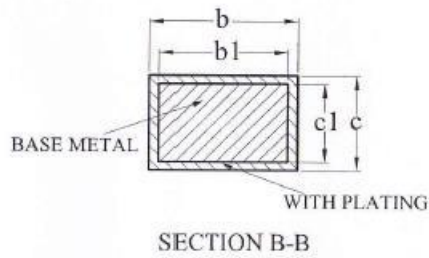
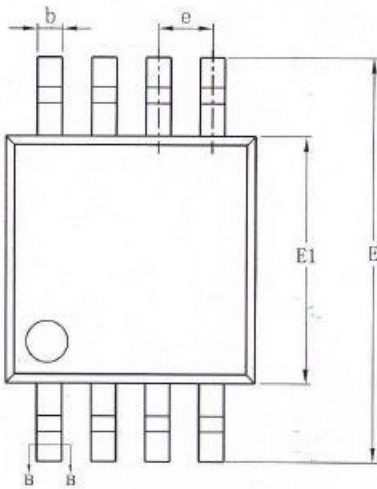
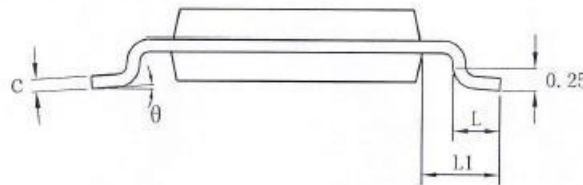
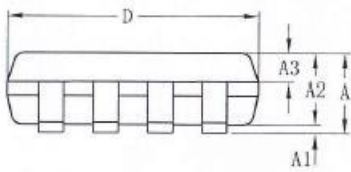
封装信息

DFN6

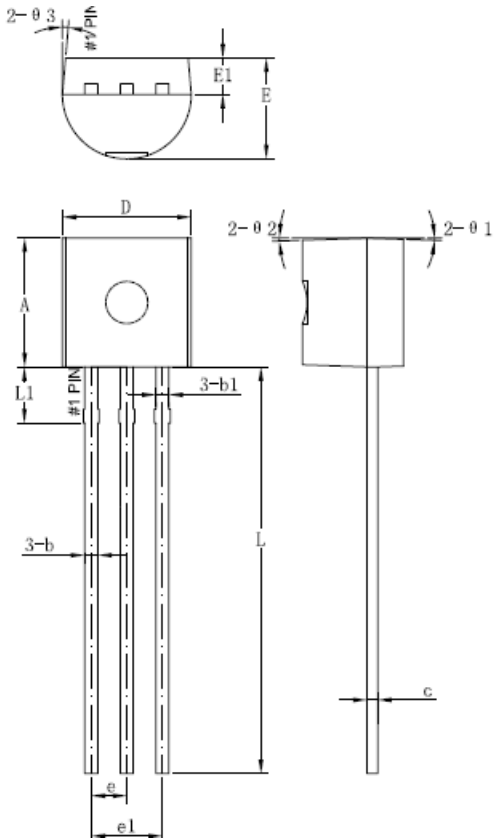


SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.80	0.85	0.90
A1	0	0.02	0.05
b	0.25	0.30	0.35
b1	0.21REF		
c	0.203REF		
D	3.90	4.00	4.10
D2	2.60	2.70	2.80
e	0.95BSC		
Nd	1.90BSC		
E	3.90	4.00	4.10
E2	2.20	2.30	2.40
L	0.35	0.40	0.45
h	0.30	0.35	0.40
K	0.45REF		

MSOP8



TOP92



符号	机械尺寸/mm		
	最小值	典型值	最大值
A	4.5	4.6	4.7
b	0.38	0.46	0.56
b1		0.46	
c	0.36	0.38	0.51
D	4.5	4.6	4.7
E	3.45	3.6	3.75
E1	1.2	1.3	1.4
e		1.27	
e1		2.54	
L	13.5	14.5	15.3
L1		1.96	
0 1		2°	
0 2		2°	
0 3		5°	

订购信息

Purchase Number	Device	PIN-Package	SPQ	Remarks
GX2505D-T&R	GX2505D	6-DFN	4000	Tape and reel
GX2505U-T&R	GX2505U	8-MSOP8	4000	Tape and reel
GX2505-Bu	GX2505	3-T092	2000	Bulk