

IVCR1401 35V 4A SiC 和 IGBT 8-引脚集成负压偏置驱动器

1. 特性

- 4A 峰值拉、灌电流
- 高达 35V VCC 宽范围供电
- 内部集成 3.5V 负压偏置
- 低侧栅极驱动，也适用于自举高侧栅极驱动
- 可调正栅极驱动电压 UVLO 和固定负栅极驱动电压 UVLO
- 退饱和和短路保护，带内部消隐时间
- UVLO 或 OCP /FAULT 故障报警输出
- 5V/10mA 供电输出，供如数字隔离器等
- TTL 和 CMOS 兼容输入
- SOIC-8，带可选热焊盘，用于高频和高功率场合
- 内置去干扰滤波器，低传播延迟，典型 45ns 延迟

2. 应用场合

- EV 车载充电器
- EV/HEV 逆变及充电站
- PV 升压及逆变器
- UPS
- AC/DC 及 DC/DC 变换器

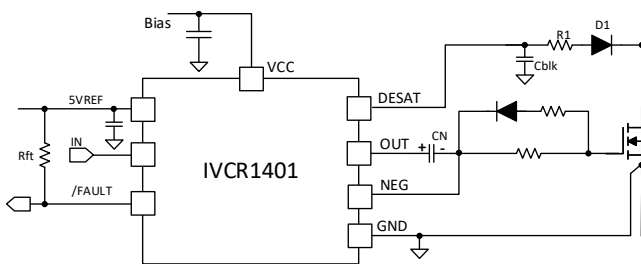
3. 描述

IVCR1401 是一款 4A 单通道高速智能驱动器，能够高效，安全地驱动 SiC MOSFET 和 IGBT。

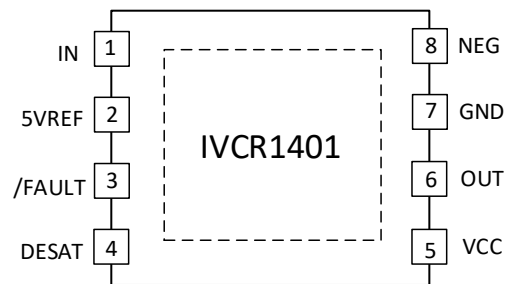
带有负压的驱动可以在高 dv/dt 下，提高抗米勒效应的噪声抑制能力。退饱和和检测可提供有效的短路保护，并降低电源设备和系统元件损坏的风险。内置固定的 200ns 消隐时间，以防止因开关沿电流尖峰和噪声而过早被触发过流保护。可调节的正栅极驱动电压 UVLO 保护和固定的负偏置 UVLO 保护可确保可靠的栅极工作电压。当发生 UVLO 或过电流时，故障信号/FAULT 变低电平并向系统发出警报。具有可选的热焊盘，低传播延迟和失配的驱动，使 SiC MOSFET 能够以数百 kHz 的频率开关。集成的负压生成和 5V 参考输出可最大程度地减少外部组件数量。它是工业界首款采用 8 引脚封装上，集成负压驱动、退饱和及可调节 UVLO 的 SiC MOSFET 和 IGBT 驱动器。

器件信息

PART NUMBER	PACKAGE	PACKING
IVCR1401DR	SOIC-8	Tape and Reel
IVCR1401D	SOIC-8	Tube
IVCR1401DPR	SOIC-8 (EP)	Tape and Reel
IVCR1401DP	SOIC-8 (EP)	Tube



典型应用



引脚分布 (SOIC-8)

目录

1	特性.....	1
2	应用.....	1
3	描述.....	1
4	引脚配置及功能.....	2
5	技术指标.....	3
6	典型特性.....	5
7	详细说明.....	7
8	应用和实现.....	10
9	PCB 布局.....	11
10	机械, 包装和订购信息.....	12

4 引脚配置及功能

引脚	名称	I/O	描述
1	IN	I	逻辑输入
2	5VREF	O	5V / 10mA 输出, 用于外部电路
3	/FAULT	O	集电极开路故障输出, 检测到过电流或 UVLO 时拉低。外部上拉电阻可用于 UVLO 阈值调节。
4	DESAT	I	退饱和检测输入
5	VCC	P	供电电压
6	OUT	O	栅极驱动器输出
7	GND	G	地
8	NEG	O	负压输出
	Exposed pad		底部热焊盘通常在 PCB 布局上与 GND 相连。 仅 SOIC-8 (EP) 有

5. 技术指标

5.1 绝对最大额定值

在室温范围内（除非另有说明）⁽¹⁾

		最小	最大	单位
V _{CC}	供电电压(相对于地)	-0.3	35	V
V _{OUT}	栅级驱动输出电压	-0.3	V _{CC} +0.3	V
I _{OUTH}	栅级驱动输出的灌电流 (脉冲宽度为 10us 以及 0.2% 占空比)		6.6	A
I _{OUTL}	栅级驱动输出的拉电流 (脉冲宽度为 10us 以及 0.2% 占空比)		6.6	A
V _{IN}	信号输入电压	-5.0	20	V
I _{5VREF}	5VREF 输出电流		25	mA
V _{DESAT}	DESAT 电压	-0.3	V _{CC} +0.3	V
V _{NEG}	NEG 电压	OUT-5.0	V _{CC} +0.3	V
T _J	结温	-40	150	°C
T _{STG}	存储温度	-65	150	°C

(1) 如果运行超出“绝对最大额定值”中列出的范围，可能会对器件造成永久性损坏。长时间处在绝对最大额定值条件下可能会影响器件的可靠性。

5.2 防静电等级

		值	单位
V _(ESD) 静电 放电	人体模型 (HBM), ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	+/-2000	V
	带电器件模型 (CDM), JEDEC 规格 JESD22-C101 ⁽²⁾	+/-500	

(1) JEDEC 文件 JEP155 规定，500V HBM 允许通过标准 ESD 控制过程进行安全制造。

(2) JEDEC 文件 JEP157 规定，250V CDM 允许通过标准 ESD 控制过程进行安全制造。

5.3 推荐工作条件

		最小	最大	单位
V _{CC}	供电电压(相对于地)	19	25	V
V _{IN}	信号输入电压	0	15	V
V _{DESAT}	DESAT 电压	0	V _{CC}	V
T _{AMB}	环境温度	-40	125	°C

5.4 热阻信息

		IVCR1401D	IVCR1401DP	单位
R _{θJA}	结-环境	112	39	°C/W
R _{θJB}	结-PCB	53	11	°C/W
R _{θJP}	结-热焊盘		5.1	°C/W

5.5 电气特性

除非特别说明, $V_{CC} = 25\text{ V}$, $T_A = -40^\circ\text{C}$ 到 125°C , 从VCC到GND有 $1\mu\text{F}$ 的旁路电容, $f = 100\text{ kHz}$.
在 25°C 环境下, 在指定的管脚上, 电流正向为输入, 负向为输出。

参数	测试条件	最小	典型	最大	单位	
偏置电流						
I_{CCQ}	静态电流	IN=0V	1.44	3	mA	
T_{st}	负压建立时间	CN = 1uF, $V_{CN} > 2\text{V}$ $V_{CN} = 3.5\text{V}$	10 28		us	
UVLO						
V_{ON}	欠压阈值	调压电阻 $R_{ft} = 1.3\text{k}\Omega$ ⁽¹⁾	18		V	
V_{OFF}				17		
			调压电阻 $R_{ft} = 6\text{k}\Omega$	13.8		15.8 14.8
		调压电阻 $R_{ft} = 20\text{k}\Omega$ ⁽¹⁾	13.9 13.1			
V_N	负压阈值		1.6		V	
5VREF		拉电流 10mA	4.7	5.0	5.35	V
输入						
V_{INH}	输入上升阈值		1.6	1.86	2.1	V
V_{INL}	输入下降阈值		1.2	1.48	1.7	V
V_{INHYS}	输入滞回		0.4			V
V_{INNS}	负压输入		-5			V
输出 (OUT 和 NEG)						
I_o ⁽¹⁾	拉灌电流峰值	$C_{LOAD} = 0.22\mu\text{F}$, 外部限流电阻, 1kHz 开关频率	4.0			A
V_{OH}	输出高电平	$I_{OUTH} = -100\text{mA}$	$V_{DD}-0.3$	$V_{DD}-0.13$		V
V_{OL}	输出低电压	$I_{OUTL} = 100\text{mA}$	0.08	0.2		V
R_{OH}	输出上拉电阻		1.3	3		Ω
R_{OL}	输出下拉电阻		0.8	2		Ω
V_{NEG}	NEG 负压	IN=0V	-4	-3.5		V
/FAULT						
I_{FAULT}	Fault 拉电流		10			mA
T_{FAULT}	Fault 脉冲宽度		10			us
DESAT						
I_{DESATL}	拉电流		5.6			mA
I_{DESATH}	灌电流		1.0			
V_{th}	DESAT 阈值		8.8	9.54	10.6	V
T_{blk}	消隐时间		160	200	250	ns
时序						
T_{Dff}	下降延迟	Clod = 1.8nF	30	45	80	ns
T_{Drr}	上升延迟		30	45	80	
T_f	下降时间	Clod = 1.8nF	6	13	20	ns
T_r	上升时间		6	13	20	

(1) 通过设计和特性确定, 而不是 100%在生产中测试确定。

6 典型特征

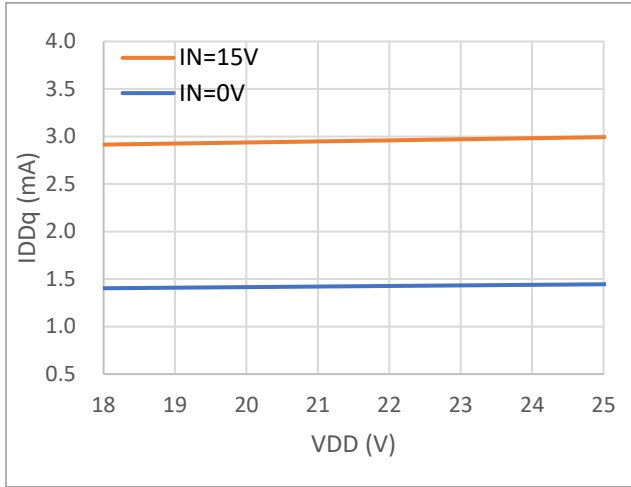


图 1. 静态电流 $IDDq$ vs VDD

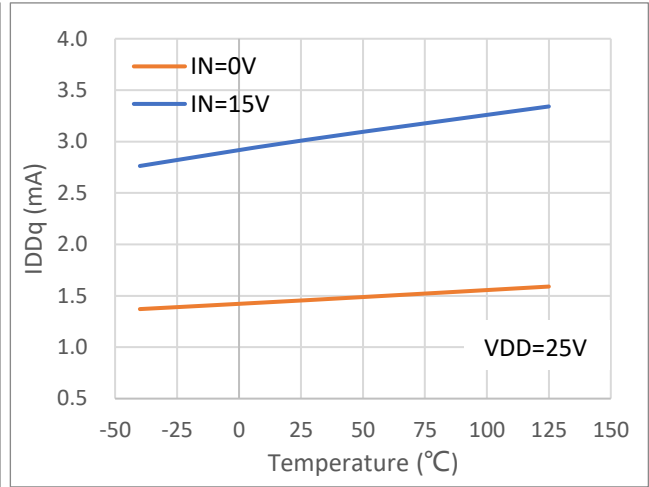


图 2. 静态电流 $IDDq$ vs 温度

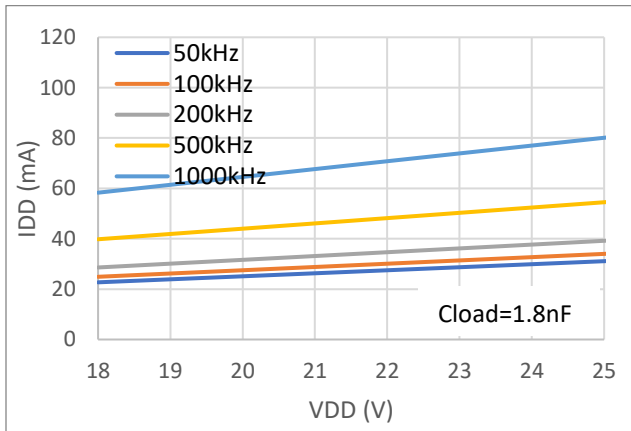


图 3. 工作电流 IDD vs VDD

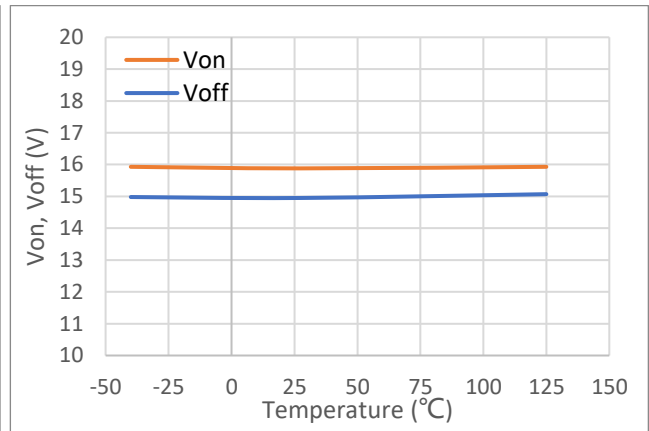


图 4. UVLO vs 温度

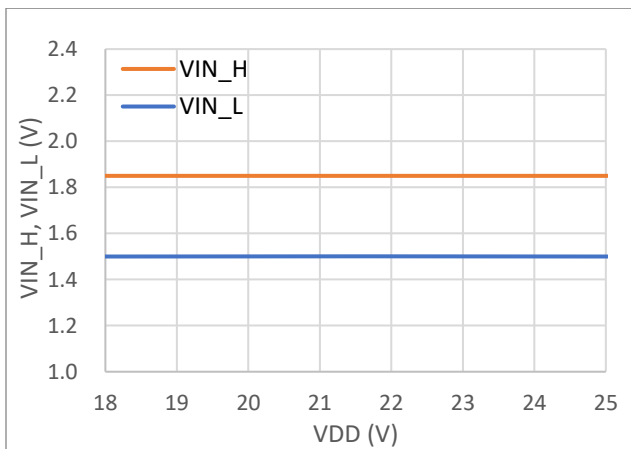


图 5. 输入阈值电压 vs VDD

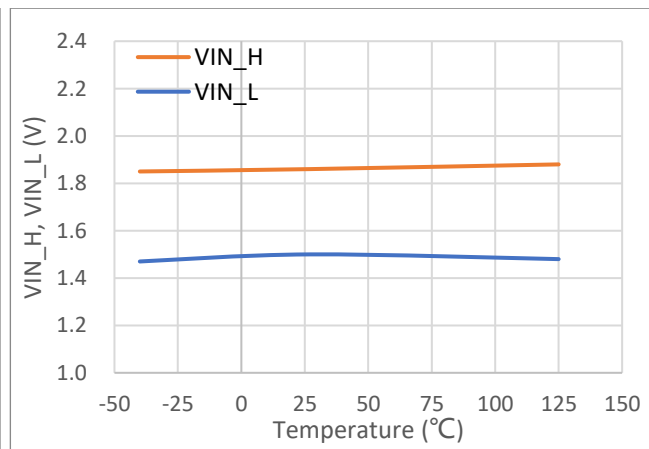


图 6. 输入阈值电压 vs 温度

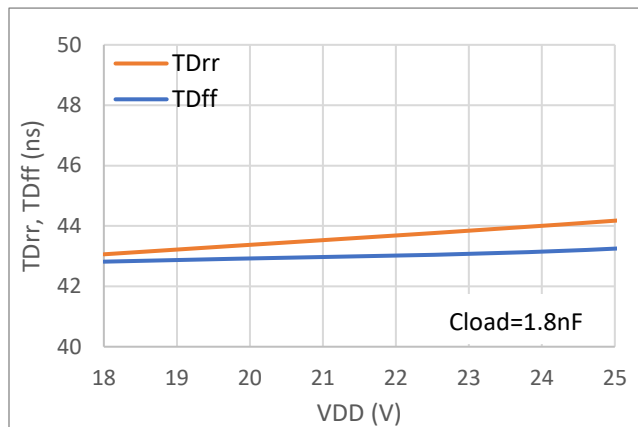


图 7. 传播延迟 vs VDD

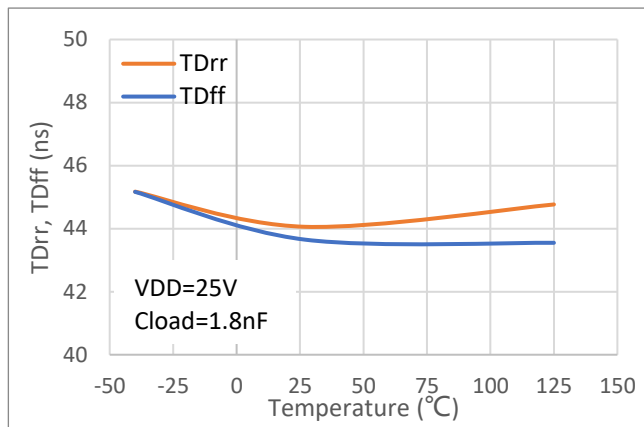


图 8. 传播延迟 vs 温度

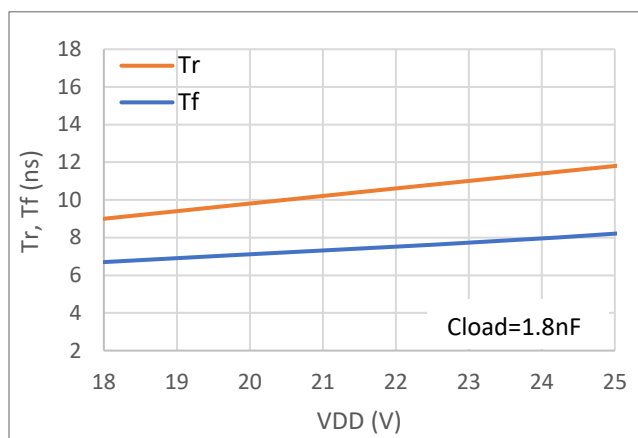


图 9. 上升时间和下降时间 vs VDD

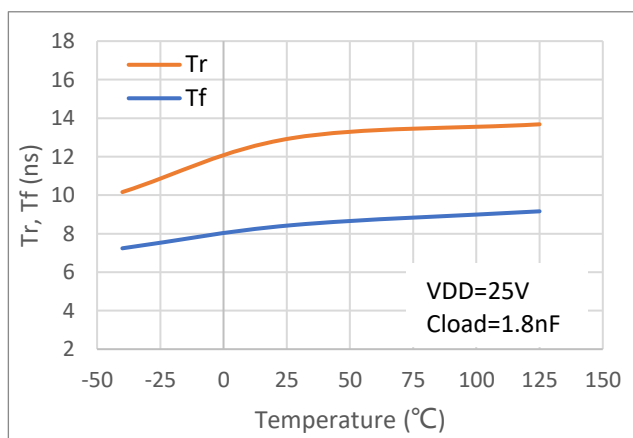
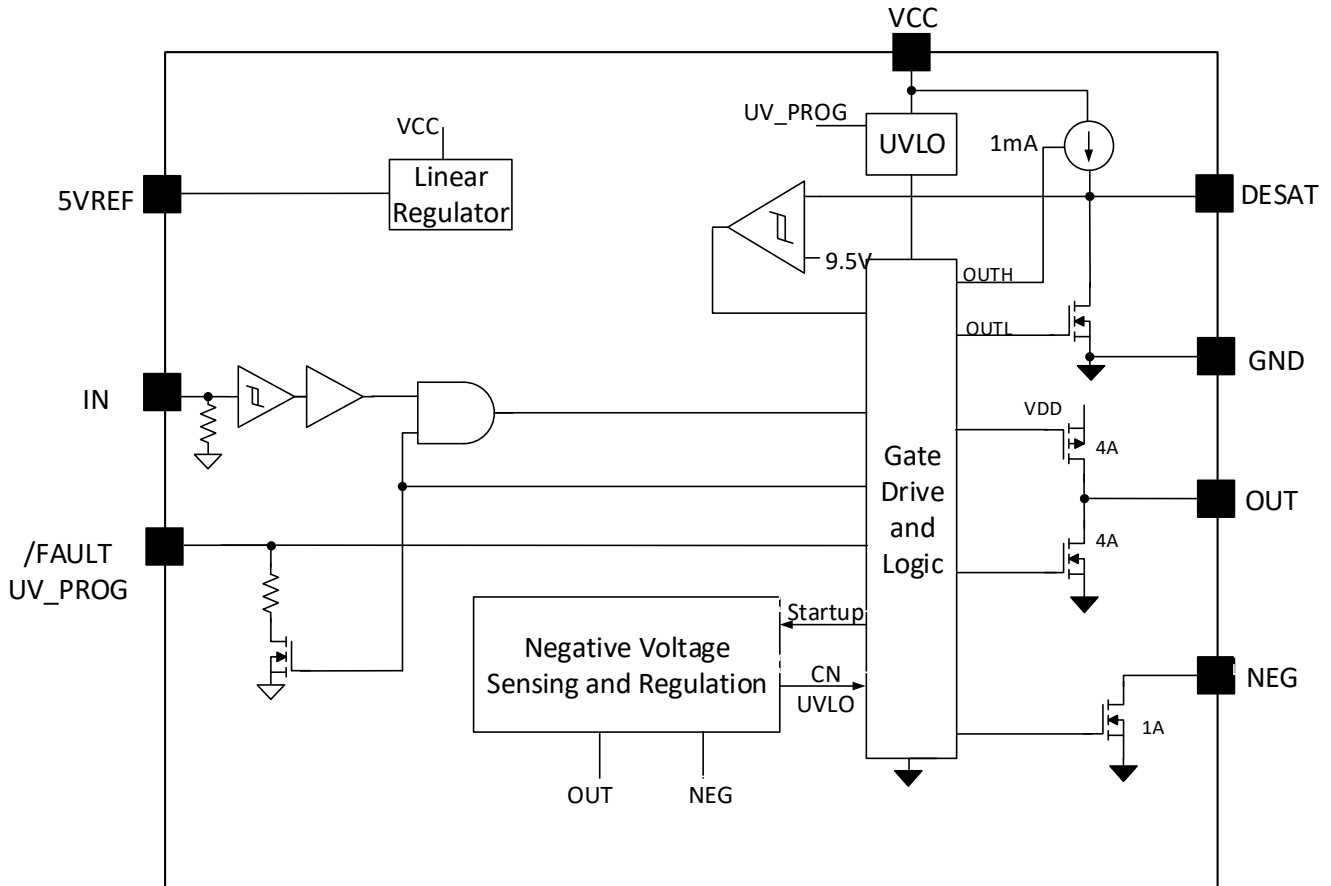


图 10. 上升时间和下降时间 vs 温度

7 详细说明

IVCR1401 驱动器代表了瞻芯电子的单通道低侧高速栅极驱动器前沿开发技术。它具有内置的负压生成，退饱和/短路保护以及 UVLO 设置。该驱动器提供了同类最佳的特性以及最紧凑，最可靠的 SiC MOSFET 栅极驱动控制。它是首款采用 SOIC-8 封装并具备所有必要 SiC MOSFET 栅极驱动功能的工业驱动器。

功能框图



7.1 输入

IN 是同相逻辑栅极驱动器输入。该引脚具有弱下拉电阻。输入为 TTL 和 CMOS 兼容逻辑电平，最大输入容差为 20V。

7.2 输出

IVCR1401 具有 4A 的图腾柱式输出级。在电源开关导通过程的米勒平台区域，它会提供高峰值的灌电流。强大的拉电流能力导致驱动器输出级的下拉阻抗非常低，从而提高了抗寄生米勒导通效应的能力，尤其是在使用低栅极电荷 Si MOSFET 或新兴的宽禁带 SiC MOSFET 的情况下。

7.3 负压产生

启动时，NEG输出被拉至GND，并为电流源提供大电流路径，从而通过OUT引脚为外部负压电容 C_N （典型值为1 μ F）充电。可以在不到10 μ s的时间内将电容充电至2.0V以上。在电容电压 V_{CN} 充满电之前，不管IN的逻辑电平，/FAULT保持低电平/有效。负压建立后，NEG引脚和/FAULT引脚均被释放，并且OUT开始跟随输入信号IN。内置的负压调节器可将负压调节至-3.5V以正常运行，而与PWM频率和占空比无关。之后，栅极驱动信号NEG在 $V_{CC}-3.5V$ 和-3.5V之间进行切换。

7.4 欠压保护和设置

驱动器监测所有内部和外部偏置以确保运行状况的良好。 V_{CC} 由可调节的欠压检测电路监测。如果电压低于设定值，则驱动器输出关闭（拉低）或保持低电平。/FAULT的外部上拉电阻用做 V_{CC} UVLO调压电阻，用于UVLO的设置。上拉电阻接5VREF。启动时，内部电路可以检测到上拉电阻值。基于电阻值来选择相应的UVLO电平。上面的电气规格表提供了设置的详细信息。请注意，该表给出了 V_{CC} UVLO阈值，该阈值比栅极电压高3.5V。

负压也被监视，其UVLO具有固定的1.5V负向阈值。电容的负压缺陷可能导致电容电压低于此阈值，之后UVLO保护会将MOSFET的栅极拉到地。当检测到UVLO时，/FAULT被拉低。

7.5 退饱和检测

当发生短路或过电流时，功率器件（SiC MOSFET 或 IGBT）的漏极或集电极电流可能会增加到一个很高的值，从而使器件退出饱和状态，器件的 V_{ds} / V_{ce} 也会有明显升高。通常钳位到 $I_d \times R_{ds_on}$ 并带有消隐电容 C_{blk} 的DESAT引脚，现在可以通过内部1mA的恒定电流源充电到更高的电压值。当电压达到典型的9.5V阈值时，OUT和/FAULT均被拉低。在OUT上升沿插入200ns的消隐时间，是以防止DESAT保护电路因 C_{oss} 放电而过早触发。为了最大程度地减少内部恒流源的损耗，在主开关处于断开状态时电流源被关闭。通过选择不同的电容，可以设置关断延迟时间（外部消隐时间）。消隐时间可以用以下公式计算：

$$T_{eblk} = C_{blk} \cdot V_{th} / I_{DESAT}$$

例如，如果 C_{blk} 是47pF， $T_{eblk} = 47pF \cdot 9.5V / 1mA = 446ns$ 。

注意 T_{eblk} 已经包括内部 T_{blk} 200ns消隐时间。

对限流的设置，可以使用以下公式，

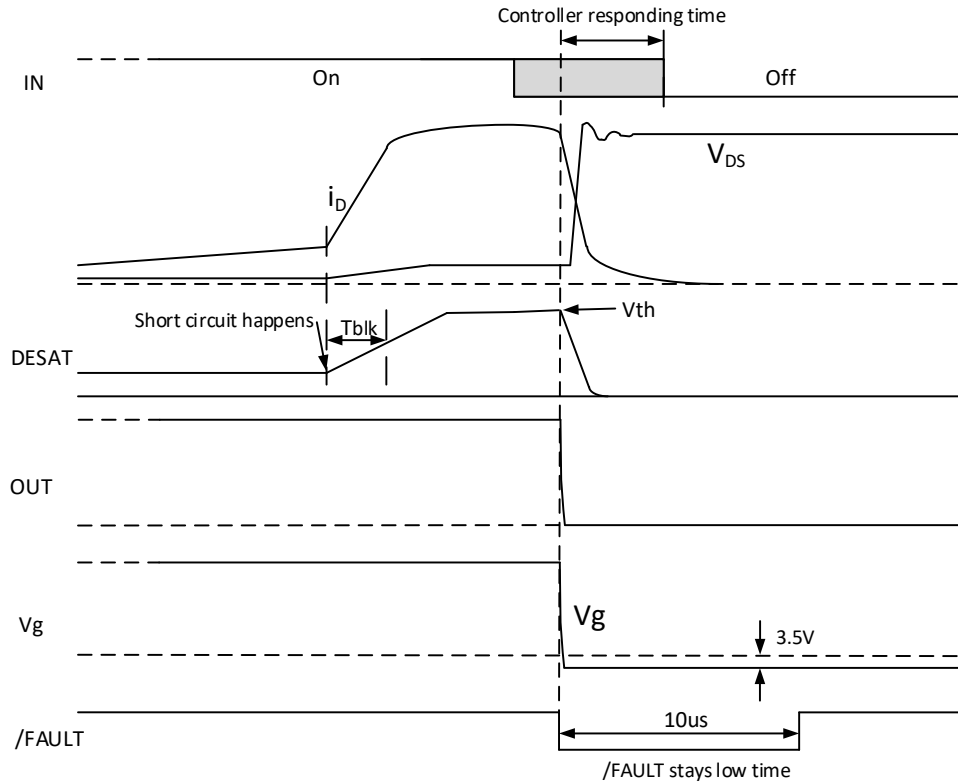
$$I_{limit} = (V_{th} - R1 \cdot I_{DESAT} - V_{F_D1}) / R_{ds_on}$$

其中R1为调压电阻， V_{F_D1} 是高压二极管正向压降， R_{ds_on} 为SiC MOSFET估算的结温（例如175C）下的导通电阻。

不同的电源系统通常需要不同的关断时间。优化的关断时间可以最大限度地发挥系统的短路能力，同时限制 V_{ds} 和bus电压上的振荡。

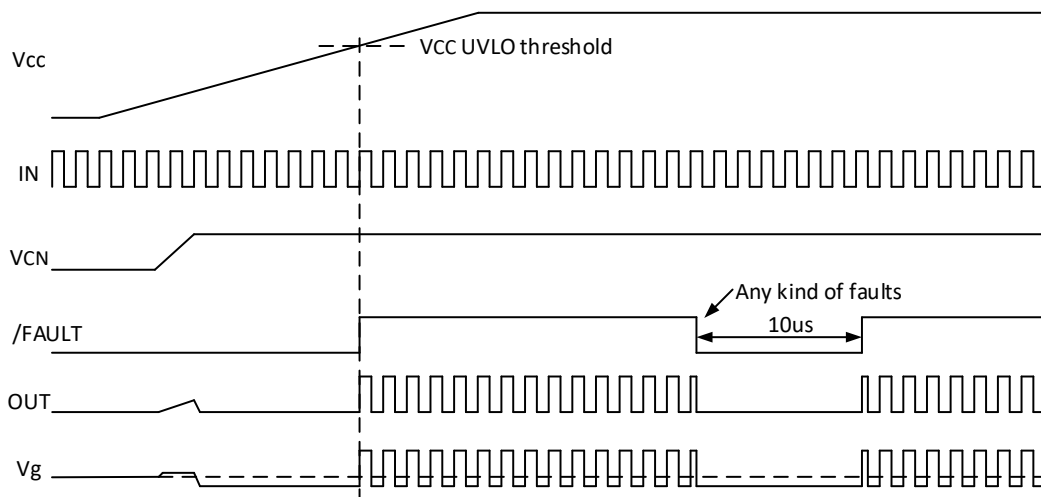
7.6 故障

/FAULT 是没有内部上拉电阻的集电极开路输出。当检测到退饱和及欠压时，/FAULT 引脚和 OUT 均被拉低。故障状态消除后，/FAULT 信号将保持低电平 10us。/FAULT 是自动恢复信号，系统控制器将需要决定如何响应 /FAULT 信号。下图显示了信号的时序图。



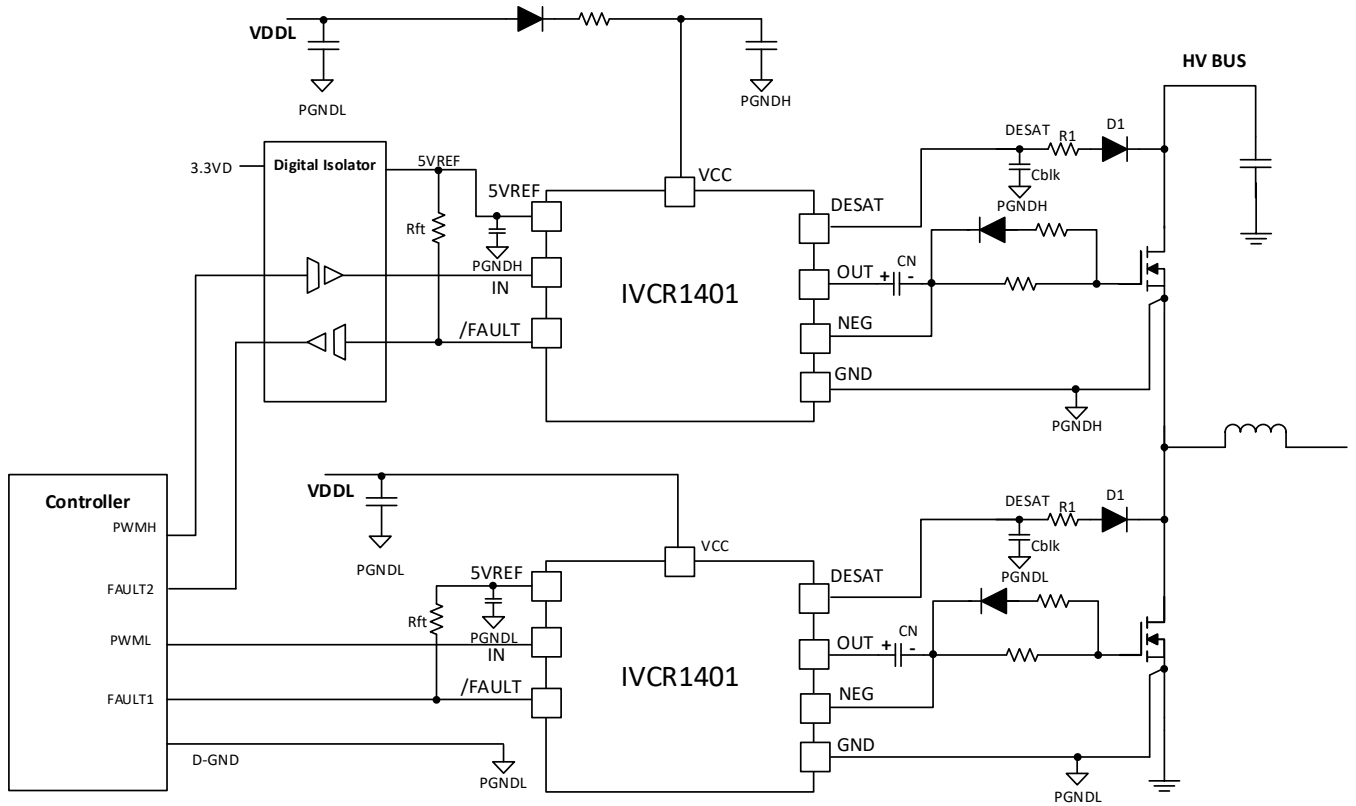
7.7 钳位

当NEG变低时，外部负压电容会被快速充电。这一过程在上电和重启期间发生，也就是在任何故障被检测到后，/FAULT持续10us低电平将要结束时发生。在上电和重启期间，将监测负压电容上的电压 V_{CN} 。一旦电压超过 V_N UVLO的阈值，NEG就会变为高阻抗，OUT执行正常的栅极驱动控制。



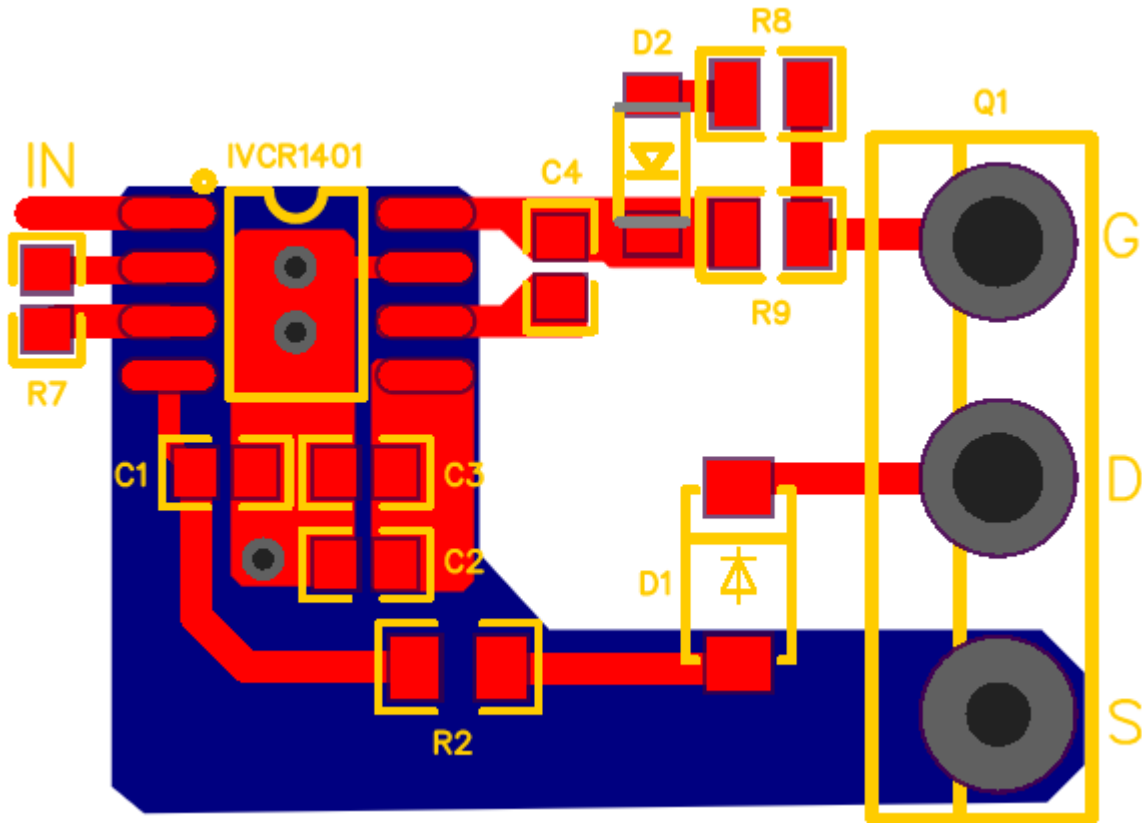
8 应用和实现

IVCR1401是紧凑设计的理想驱动器。它是低侧驱动器。但是，利用内置的负压发生器，该驱动器也可以用作高侧驱动，而无需使用隔离电源。这样可以使用低成本的自举电路，下图显示了典型的半桥驱动器应用。



9 PCB 布局

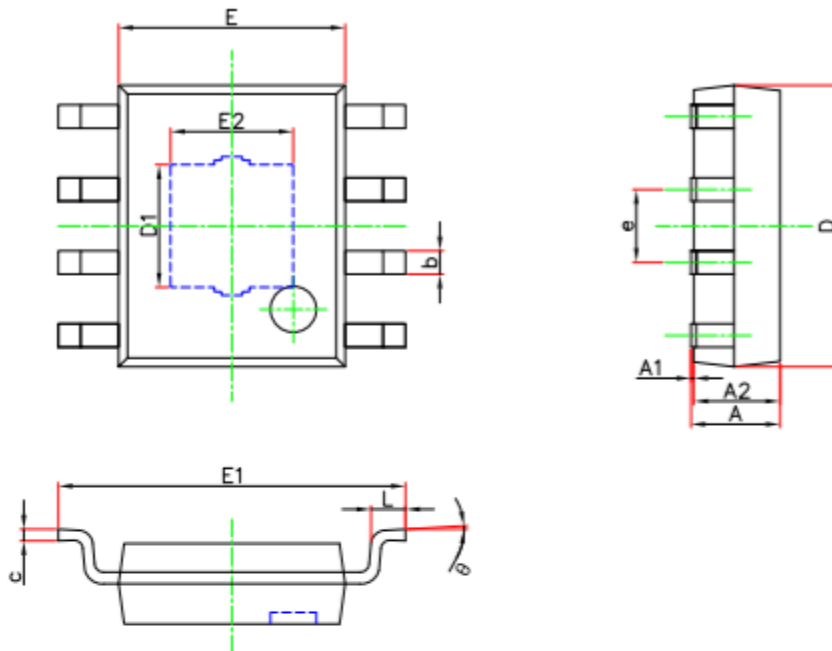
良好的布局是实现所需电路性能的关键步骤。首先的任务是地的确立。建议将热焊盘与驱动器地相连。一般规则是，对于位置布置，电容比电阻具有更高的优先级。一个1uF和一个0.1uF的去耦电容应靠近VCC引脚并连接至驱动器的地。负压电容应靠近OUT和NEG引脚放置。消隐电容也应靠近驱动器。如果输入信号走线必须通过一些噪声区域，则IN的输入端可能需要一个小的滤波器（时间常数为10ns）。以下是推荐的布局。



IVCR1401 布局实例

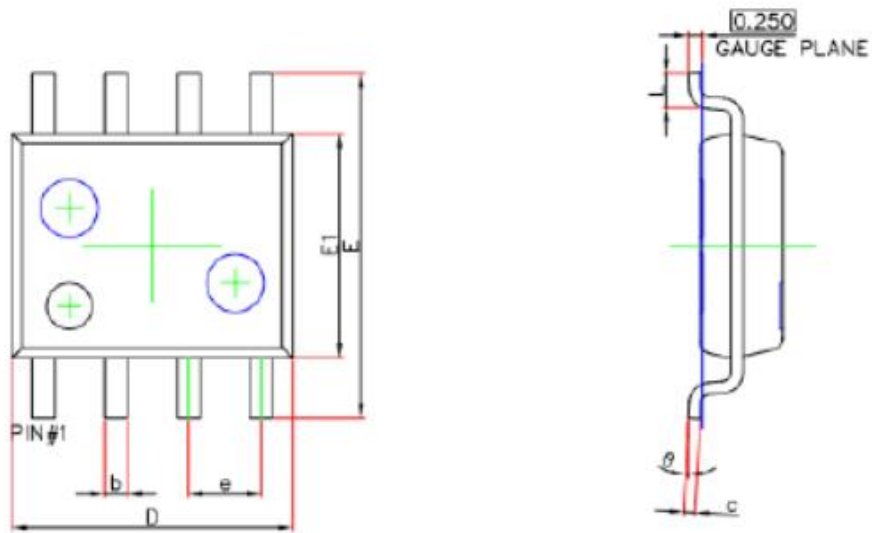
10 封装信息

SOIC-8 (EP) 封装尺寸

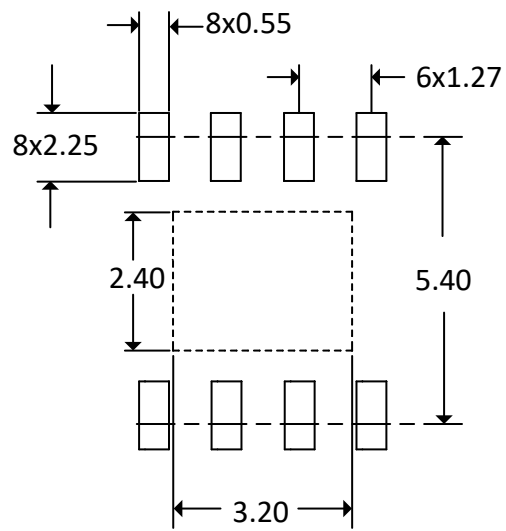


Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	1.300	1.700	0.051	0.067
A1	0.000	0.100	0.000	0.004
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	4.700	5.100	0.185	0.201
D1	2.034	2.234	0.080	0.088
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
E2	2.034	2.234	0.080	0.088
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

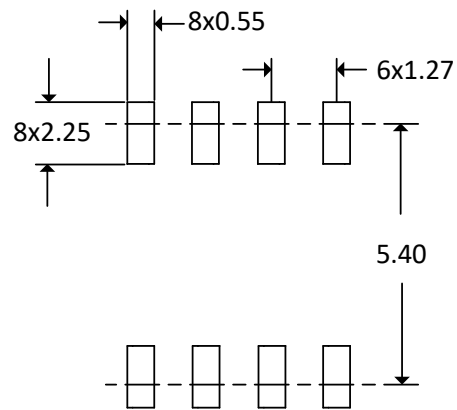
SOIC-8 封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	1.450	1.750	0.057	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	4.700	5.100	0.185	0.201
E	5.800	6.200	0.228	0.244
E1	3.800	4.000	0.150	0.157
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°



IVCR1401DP 推荐焊盘尺寸



IVCR1401D 推荐焊盘尺寸