



芯海科技
CHIPSEA

CS1256 芯片 用户手册

带 24bits ADC 和 BIM 的高性能 AFE
REV 1.2

芯海科技（深圳）股份有限公司

地 址：深圳市南山区蛇口南海大道1079号花园城数码大厦A座9楼

电 话：+(86 755)86169257 传 真：+(86 755)86169057

网 站：www.chipsea.com 邮 编：518067

微信号：芯海科技



版本历史

| 历史版本 | 修改内容 | 版本日期 |
|---------|------------------------|------------|
| REV 1.0 | 初始版本 | 2018-09-17 |
| REV 1.2 | 引脚说明，更正 RFC0 与 RFC1 顺序 | 2019-07-20 |

目 录

| | |
|--|-----------|
| 版本历史..... | 2 |
| 目 录..... | 3 |
| 图清单..... | 5 |
| 表清单..... | 6 |
| 1 简介..... | 7 |
| 1.1 主要特性..... | 7 |
| 1.2 应用场合..... | 7 |
| 1.3 功能说明..... | 8 |
| 1.4 极限值..... | 8 |
| 1.5 电气特性..... | 9 |
| 1.6 可靠性指标..... | 10 |
| 1.7 产品型号及引脚..... | 10 |
| 1.8 典型应用电路..... | 11 |
| 2 功能寄存器说明..... | 12 |
| 2.1 功能寄存器列表..... | 12 |
| 2.2 功能寄存器说明..... | 12 |
| 2.2.1 SYS—系统配置寄存器(地址 00H)..... | 12 |
| 2.2.2 ADC0— ADC 配置寄存器(地址 01H)..... | 13 |
| 2.2.3 ADC1— ADC 配置寄存器 1(地址 02H)..... | 13 |
| 2.2.4 ADC3— ADC 配置寄存器 3(地址 04H)..... | 14 |
| 2.2.5 ADC4— ADC 配置寄存器 4(地址 05H)..... | 14 |
| 2.2.6 ADC5— ADC 配置寄存器 5(地址 06H)..... | 15 |
| 2.2.7 BIM0— BIM 配置寄存器 0(地址 07H)..... | 15 |
| 2.2.8 BIM1— BIM 配置寄存器(地址 08H)..... | 16 |
| 2.2.9 ADO— ADC 转换数据寄存器(地址 09H)..... | 16 |
| 2.2.10 ADS— ADC 转换数据读取标准寄存器(地址 0AH)..... | 16 |
| 3 功能描述..... | 17 |
| 3.1 输入选择..... | 17 |
| 3.2 PGA 和 ADC..... | 17 |
| 3.3 数字滤波器..... | 18 |
| 3.3.1 频率响应..... | 18 |
| 3.3.2 建立时间..... | 18 |
| 3.4 人体阻抗测量..... | 19 |
| 3.4.1 正弦信号发生器..... | 20 |
| 3.4.2 激励电极及测量电极..... | 21 |
| 3.4.3 整流..... | 21 |
| 3.4.4 阻抗校准..... | 21 |
| 3.5 参考电压源..... | 22 |
| 3.6 内部时钟源..... | 22 |
| 3.7 测量模式及其切换..... | 22 |
| 3.8 多种工作模式..... | 22 |
| 3.9 复位和掉电..... | 23 |
| 4 转换有效位..... | 24 |

| | |
|-------------------|----|
| 5 典型特性..... | 25 |
| 5.1 LDO 典型特性..... | 25 |
| 5.2 内部时钟典型特性..... | 25 |
| 5.3 BIM 典型特性..... | 26 |
| 6 三线串行通讯接口..... | 28 |
| 6.1 读时序..... | 28 |
| 6.2 写时序..... | 29 |
| 7 封装..... | 31 |
| 8 包装材料信息..... | 32 |
| 9 产品丝印图说明..... | 33 |

图清单

| | |
|--|----|
| 图 1-1 CS1256 原理框图 | 8 |
| 图 1-2 CS1256 引脚图 | 10 |
| 图 1-3 CS1256 典型应用电路 | 11 |
| 图 3-1 模拟输入结构图 | 17 |
| 图 3-2 PGA 和 ADC 结构图 | 17 |
| 图 3-3 COMB 滤波器的频率响应特性($F_s=331\text{Hz}$, $DR=10\text{Hz}$, 3 阶 COMB) | 18 |
| 图 3-4 COMB 建立过程 | 19 |
| 图 3-5 BIM 模块结构图 | 20 |
| 图 3-6 CS1256 低功耗工作示意图 | 23 |
| 图 5-1 LDO 全电压全温度范围的典型特性($LDOS[1:0]=00$, 负载 1mA) | 25 |
| 图 5-2 内部时钟全电压全温度范围的典型特性 | 25 |
| 图 5-3 FWR 模式下 220 欧姆纯电阻网络的测试结果 | 26 |
| 图 5-4 FWR 模式下 510 欧姆纯电阻网络的测试结果 | 26 |
| 图 5-5 FWR 模式下 1958 欧姆纯电阻网络的测试结果 | 27 |
| 图 6-1 读操作时序 1(读 AD 值) | 29 |
| 图 6-2 读操作时序 2(除 AD 值之外的寄存器) | 29 |
| 图 6-3 写操作时序 | 29 |
| 图 7-1 芯片封装尺寸信息 | 31 |
| 图 8-1 SOP16 料管尺寸 | 32 |
| 图 9-1 产品丝印图 | 33 |

表清单

| | |
|-----------------------------------|----|
| 表 1-1 CS1256 极限值..... | 8 |
| 表 1-2 CS1256 电气特性..... | 9 |
| 表 1-3 CS1256 引脚说明..... | 11 |
| 表 2-1 功能寄存器列表..... | 12 |
| 表 2-2 SYS 寄存器说明..... | 12 |
| 表 2-3 ADC0 寄存器说明..... | 13 |
| 表 2-4 ADC1 寄存器说明..... | 13 |
| 表 2-5 ADC3 寄存器说明..... | 14 |
| 表 2-6 ADC4 寄存器说明..... | 14 |
| 表 2-7 ADC5 寄存器说明..... | 15 |
| 表 2-8 BIM0 寄存器说明..... | 15 |
| 表 2-9 BIM1 寄存器说明..... | 16 |
| 表 2-10 ADO 寄存器说明..... | 16 |
| 表 2-11 ADO 寄存器说明..... | 16 |
| 表 4-1 ADC 信号链不同配置下的有效位(ENOB)..... | 24 |
| 表 6-1 串口通讯命令列表..... | 28 |
| 表 6-2 三线串行通讯接口时序表..... | 30 |

1 简介

1.1 主要特性

- ◇ BIM
 - 支持 4 电极测量
 - 支持 5K/10K/25K/50K/100K/250KHz 多档频率测量
 - 支持阻抗绝对值和相角测量
- ◇ ADC
 - 24-bit 分辨率
 - 输出速率 10~1280Hz 8 档可选
- ◇ ADC 有效位
 - 2.35V 参考、40Hz 速率、128 倍增益下 19.5bits 有效位
- ◇ LDO 及内部参考电压
 - 自带 LDO，输出 2.35/2.45/2.8/3.0V 可选
- ◇ 支持高性能、普通、低功耗、休眠模式
- ◇ 支持电压测量、BIM 测量及手动测量模式，可通过单命令切换
- ◇ 低漂移片上时钟
- ◇ 三线串行通讯

1.2 应用场合

- ◇ 人体阻抗分析
- ◇ 交流测脂

1.3 功能说明

CS1256 原理框图如图 1-1 所示。

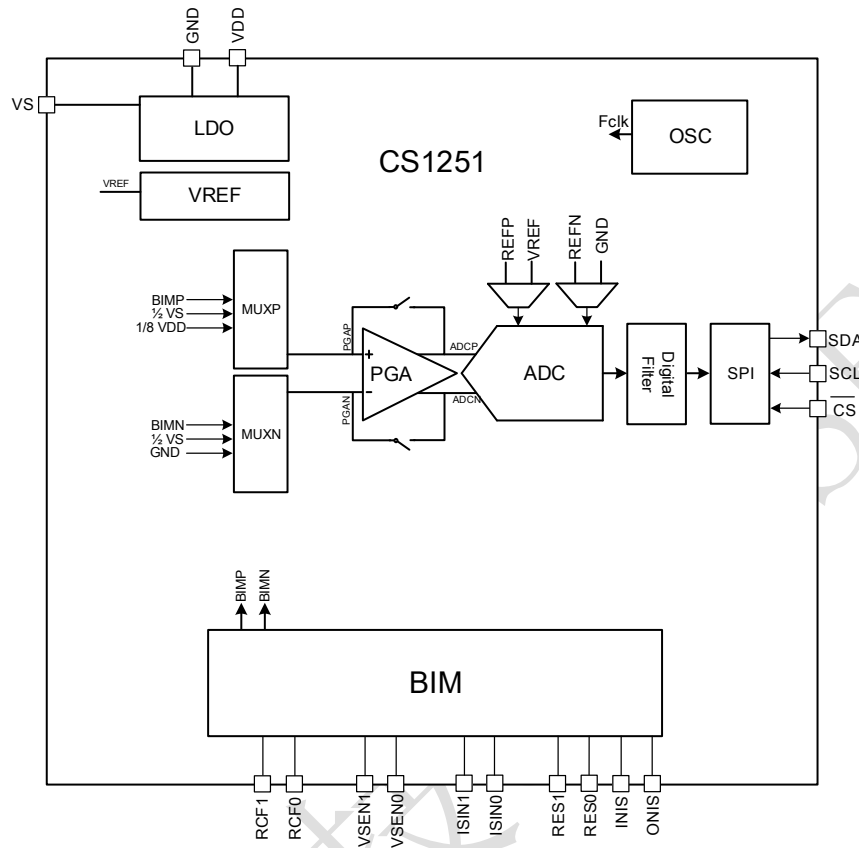


图 1-1 CS1256 原理框图

CS1256 包含 1 路 ADC 信号链和 1 个人体阻抗测量模块(BIM)，其中 ADC 信号链由输入 MUXP/MUXN、可编程低噪声增益放大器(PGA)、Sigma-delta ADC 以及数字滤波器 Digital Filter 等组成。MUXP/MUXN 具有 3 个内部输入通道，PGA 和 ADC 具有多种增益选择，数字滤波器可配置为多种输出速率。人体阻抗测量模块采用正弦激励源，将人体阻抗转化为电压信号送到 ADC 信号链进行测量，支持多电极、多频率人体阻抗测量。

CS1256 内置有低漂移 LDO 和电压基准 VREF，高精度振荡器 OSC 等。

CS1256 可以通过 3 线串行接口进行多种功能模式的配置，例如可以配置用于人体阻抗分析、电源电压检测等。

1.4 极限值

CS1256 极限值如表 1-1 所示。

表 1-1 CS1256 极限值

| 名称 | 符号 | 最小 | 最大 | 单位 |
|--------|-----|------|-----|----|
| 电源电压 | VDD | -0.3 | 6 | V |
| 电源瞬间电流 | | | 100 | mA |

| | | | | |
|----------|--|------|---------|----|
| 电源恒定电流 | | | 10 | mA |
| 数字管脚输入电压 | | -0.3 | VDD+0.3 | V |
| 数字输出管脚电压 | | -0.3 | VDD+0.3 | V |
| 结温 | | | 150 | °C |
| 工作温度 | | -40 | 85 | °C |
| 储存温度 | | -60 | 150 | °C |
| 芯片管脚焊接温度 | | | 300 | °C |

1.5 电气特性

整个芯片供电电压为 2.4V~3.6V，工作温度为-40°C~85°C，设计指标如下表所示。

表 1-2 CS1256 电气特性

(Test Condition: VDD=3.0V, 25°C, VS=2.35V;)

| 参数 | | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|------------|----------------------|--------------|---------|-------------------|---------|------------|
| BIM | DAC 分辨率 | | | 6 | | BIM |
| | DAC 速率 | | | 1 | | MSPS |
| | 正弦激励波频率 | | 5 | 50 | 250 | KHz |
| | 正弦激励电流 | | | 375 ¹⁾ | | uA |
| | 动态范围 | | 0 | | 2*限流电阻 | |
| | 线性度 | 0~1*限流电阻 | | | 0.5 | |
| 0~2*限流电阻 | | | | 1 | | |
| LDO & VREF | VS电压 | LDOS[1:0]=01 | 2.35 | 2.45 | 2.6 | LDO & VREF |
| | VS温漂 | | | 30 | | ppm/°C |
| | VREF电压 ²⁾ | | 1.197 | 1.225 | 1.239 | V |
| | VREF温漂 | | | 30 | | ppm/°C |
| 时钟 | 频率 | | | 5.898 | | 时钟 |
| | trim精度 | | | 1 | | % |
| | 频率全温度变化 | | | 2 | | % |
| | 频率全电压变化 | | | 1 | | % |
| 数字 | VIH | | 0.7×VDD | | VDD+0.1 | 数字 |
| | VIL | | GND | | 0.2×VDD | V |
| | VOH | Ioh=1mA | VDD-0.4 | | VDD | V |
| | VOL | IoL=1mA | GND | | 0.2+GND | V |
| | IIH | VI=VDD | | | 1 | uA |
| | IIL | VI=GND | -1 | | | uA |
| | Fsclk | | | | Fosc/4 | MHz |
| | 电源电压 | VDD | 2.4 | 3 | 3.6 | 电源及模块功耗 |

| | | | | | | |
|-----------------|----------|---------------|-------------------|-------------------|------|----|
| 电源及 模块功 耗 | LDO工作电流 | | 160 ³⁾ | | uA | |
| | VREF工作电流 | 启动温度补偿 | | 280 ⁴⁾ | | |
| | | 不启动温度补偿 | | 210 ⁵⁾ | | uA |
| | BIM工作电流 | 正弦波50KHz | | 1.1 | | mA |
| | OSC工作电流 | Freq=5.898MHz | | 78 | | uA |
| | 数字工作电流 | 正常工作 | | 230 | | uA |
| Power down | | | 0.2 | | uA | |
| 整体 功耗 | BIM应用 | BIM测量模式 | 1.5 | | 整体功耗 | |

1): 该电流值为限流电阻为 2Kohm 时，正弦频率为 50KHz 时的典型值，调节能流电阻可以调节该电流大小，且电流随正弦频率不同略有差别。

2): 此数据为基于设计仿真。

3)、4)、5): LDO 和 VREF 工作电流均包括了内部 Bandgap 模块的工作电流，因此两个模块同时打开时，电流不是简单相加，LDO+VREF（不启动温度补偿）电流为 260uA。

1.6 可靠性指标

(1) ESD: HBM $\pm 6kV$, Latch up: $\pm 1A$ 。

1.7 产品型号及引脚

CS1256 具有 4 电极 BIM 测量通道，采用 SOP-16 封装，引脚图如下图所示。

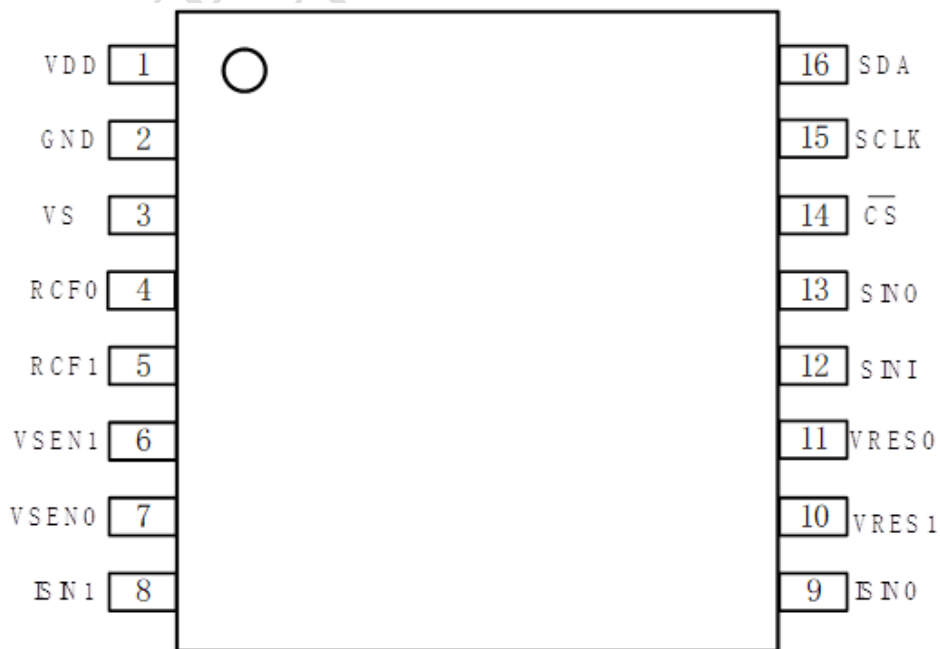


图 1-2 CS1256 引脚图

引脚说明如下表所示。

表 1-3 CS1256 引脚说明

| 引脚序号 | 引脚名称 | 输入/输出 | 说明 |
|------|-----------------|-------|--------------|
| 1 | VDD | P | 电源 |
| 2 | GND | P | 地 |
| 3 | VS | O | LDO 输出端口 |
| 4 | RFC0 | O | 整流输出端口 0 |
| 5 | RFC1 | O | 整流输出端口 1 |
| 6 | VSEN1 | I | 电压检测电极输入通道 1 |
| 7 | VSEN0 | I | 电压检测电极输入通道 0 |
| 8 | ISIN1 | O | 激励电流输出电极通道 1 |
| 9 | ISIN0 | O | 激励电流输出电极通道 0 |
| 10 | VRES1 | I | 参考电阻 1 接入通道 |
| 11 | VRES0 | I | 参考电阻 0 接入通道 |
| 12 | SINI | I | 正弦激励输入端口 |
| 13 | SINO | O | 正弦激励输出端口 |
| 14 | \overline{CS} | I | 片选信号端口 |
| 15 | SCLK | I/O | 串行通讯时钟端口 |
| 16 | SDA | I/O | 串行通讯数据端口 |

1.8 典型应用电路

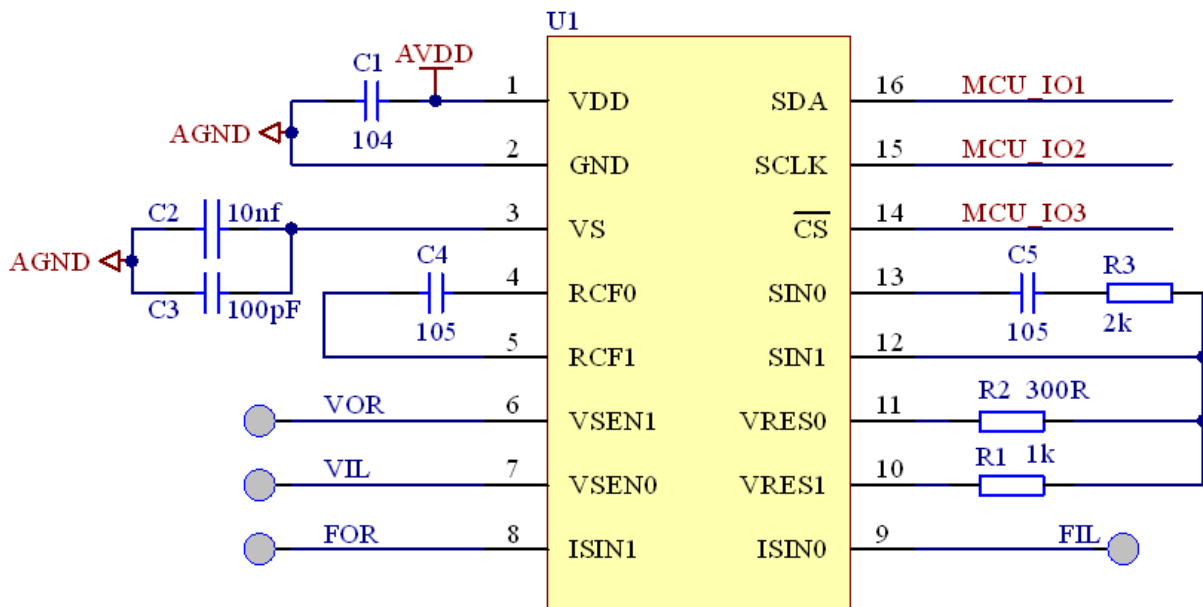


图 1-3 CS1256 典型应用电路

(该电路图为最小系统配置，仅供参考，量产电路图请以相关应用笔记为准)

2 功能寄存器说明

2.1 功能寄存器列表

表 2-1 功能寄存器列表

| 寄存器 | | 比特位 | | | | | | | | 默认值 |
|-----|------|------------|----------|---------------|----------|--------------|-----------|------------|----------|-----|
| 地址 | 名称 | BIT7 | BIT 6 | BIT 5 | BIT 4 | BIT 3 | BIT 2 | BIT 1 | BIT 0 | |
| 00H | SYS | TMODE[1:0] | | PMODE[1:0] | | ENREF | ENADC | ENLDO | ENBIM | 00H |
| 01H | ADC0 | IMOD | FS_SEL | INNS[2:0] | | | INPS[2:0] | | | 00H |
| 02H | ADC1 | DR[2:0] | | BUFBP | PGA[1:0] | | ADGN[1:0] | | 00H | |
| 03H | ADC2 | NA | | | | | | | | 00H |
| 04H | ADC3 | GTCSL | GTC[2:0] | | | NA | | | | 00H |
| 05H | ADC4 | CHOPM[1:0] | | ACCU_NUM[1:0] | | ADREFS[1:0] | | LDOS[1:0] | | 40H |
| 06H | ADC5 | NA | | | | REG_NC | FIL_EN | FIL_CON1 | FIL_CON0 | 00H |
| 07H | BIM0 | ISINO[1:0] | | ISINI[1:0] | | VSENP[1:0] | | VSENN[1:0] | | 00H |
| 08H | BIM1 | NA | | BIMMODE[1:0] | | DACFREQ[3:0] | | | 00H | |
| 09H | ADOH | ADO[23:16] | | | | | | | | 00H |
| | ADOM | ADO[15:8] | | | | | | | | 00H |
| | ADOL | ADO[7:0] | | | | | | | | 00H |
| 0AH | ADS | ADS | RST | | | | | | | 00H |

2.2 功能寄存器说明

2.2.1 SYS—系统配置寄存器(地址 00H)

表 2-2 SYS 寄存器说明

| Bits | 描述 | 权限 | 默认值 |
|-------|--|------------------------|------|
| [7:6] | TMODE[7:6] | 测量模式控制位 | 00'b |
| | 11: BIM 测量模式 (置 INPS[2:0]=110, INNS[2:0]=110, LVSHIFT=0, PGA[1:0]=00, BUFBP=0, ADGN[1:0]=00, ADREFS[1:0]=00, FS_SEL=0, IMOD=0, 相应寄存器配置无效;其它由寄存器决定) | r/w | |
| | 10: 电源电压测量模式 (置 ENREF=1, INPS[2:0]=100, INNS[2:0]=100, LVSHIFT=0, PGA[1:0]=00, BUFBP=0, ADGN[1:0]=00, ADREFS[1:0]=10, FS_SEL=0, IMOD=0, 相应寄存器配置无效;其它由寄存器决定) | | |
| | 01: N/A | | |
| | 00: 手动测量模式 (自由配置) | | |
| [5:4] | PMODE[1:0] | 工作模式控制位(仅在 TMODE=00 时) | 00'b |
| | 11: 自由模式 (ADC 自由配置) | r/w | |
| | 10: 占空比模式, DR=640Hz (FS_SEL=0, BUFBP=0, IMOD=0, ENADC 和 ENLDO 受控制) | | |
| | 01: 高性能模式 (FS_SEL=1, BUFBP=0, IMOD=1, 相应寄存器配置无效;其他配置由相应寄存器决定) | | |
| | 00: 普通模式 | | |

| | | | | |
|-----|-------|--|-----|-----|
| | | (FS_SEL=0, BUFBP=1, IMOD=0, 相应寄存器配置无效; 其它配置由相应寄存器决定) | | |
| [3] | ENREF | VREF 模块使能信号 1: VREF 使能 0: VREF 关闭 | r/w | 0'b |
| [2] | ENADC | ADC 模块使能位 1: ADC 使能 0: ADC 关闭 | r/w | 0'b |
| [1] | ENLDO | LDO 模块使能位 1: LDO 使能 0: LDO 关闭 | r/w | 0'b |
| [0] | ENBIM | BIM 模块使能位 1: BIM 使能 0: BIM 关闭 | r/w | 0'b |

2.2.2 ADC0— ADC 配置寄存器(地址 01H)

表 2-3 ADC0 寄存器说明

| Bits | 描述 | 权限 | 默认值 | |
|-------|-----------|---|-----|-------|
| [7] | IMOD | 调制器 MOD 电流控制位 1: 高性能模式电流=普通模式电流×2 0: 普通模式电流 | r/w | 0'b |
| [6] | FS_SEL | 采样频率选择位 1: 662.22KHz 0: 331.11KHz | r/w | 0'b |
| [5:3] | INNS[2:0] | PGA 负端输入信号选择位 111: N/A 110: BIMN (仅在 TMODE=11 时有效) 101: 1/2 VS (共模电压) 100: GND (仅在 TMODE=10 有效) 011~000: NA | r/w | 000'b |
| [2:0] | INPS[2:0] | PGA 正端输入信号选择位 111: N/A 110: BIMP (仅在 TMODE=11 时有效) 101: 1/2 VS (共模电压) 100: 1/8 VDD (仅在 TMODE=10 有效) 011~000: NA | r/w | 000'b |

2.2.3 ADC1— ADC 配置寄存器 1(地址 02H)

表 2-4 ADC1 寄存器说明

| Bits | 描述 | 权限 | 默认值 | |
|-------|---------|--|-----|-------|
| [7:5] | DR[2:0] | ADC 输出速率选择位 011: 80Hz 010: 40Hz 001: 20Hz 000: 10Hz | r/w | 000'b |
| [4] | BUFBP | Buffer 控制位 1: Buffer 关闭 | r/w | 0'b |

| | | | | |
|-------|-----------|---|-----|------|
| | | 0:Buffer 开启 | | |
| [3:2] | PGA[1:0] | PGA 增益选择位 11:Gain =32 10:Gain=16 01:Gain=1 00:Gain=1 | r/w | 00'b |
| [1:0] | ADGN[1:0] | 调制器增益选择位 11:Gain=8 (DR 下降为设定值的 1/4) 10:Gain=4 (DR 下降为设定值的 1/2) 01:Gain=2 00:Gain=1 | r/w | 00'b |

2.2.4 ADC3— ADC 配置寄存器 3(地址 04H)

表 2-5 ADC3 寄存器说明

| Bits | 描述 | 权限 | 默认值 | |
|-------|----------|--|-----|-------|
| [7] | GTCSL | 增益温漂补偿粗细选择位: 1:粗调=精调×6, 用于补偿传感器温漂 0:精调, 用于调整芯片自身温漂 | r/w | 0'b |
| [6:4] | GTC[2:0] | 增益温漂补偿选择位(CTCSL=0): 111:15 ppm/°C 110:10 ppm/°C 101:5 ppm/°C 100:0 000:0 001:-5 ppm/°C 010:-10 ppm/°C 011:-15ppm/°C | r/w | 000'b |
| [3:0] | | NA | | |

2.2.5 ADC4— ADC 配置寄存器 4(地址 05H)

表 2-6 ADC4 寄存器说明

| Bits | 描述 | 权限 | 默认值 | | | | | | | |
|----------|----------------|--|----------|------|----|---|----|----|-----|------|
| [7:6] | CHOPM[1:0] | 仪放(IA)及调制器(MOD)斩波频率控制位 11: 仪放斩波频率为 fs_clk/64,调制器斩波频率为 fs_clk/128 10: 仪放斩波频率为 fs_clk/32,调制器斩波频率为 fs_clk/128 01:仪放斩波频率为 fs_clk/32,调制器斩波频率为 fs_clk/256 00:不开斩波 fs_clk 为 MOD 采样频率 注意: 默认斩波打开, 请按推荐值使用 | r/w | 01'b | | | | | | |
| [5:4] | ACCU_NUM [1:0] | 占空比模式下 COMB 数据累加个数选择 <table border="1" style="margin-left: 20px;"> <tr> <td>ACCU_NUM</td> <td>累加个数</td> </tr> <tr> <td>00</td> <td>8</td> </tr> <tr> <td>01</td> <td>16</td> </tr> </table> | ACCU_NUM | 累加个数 | 00 | 8 | 01 | 16 | r/w | 00'b |
| ACCU_NUM | 累加个数 | | | | | | | | | |
| 00 | 8 | | | | | | | | | |
| 01 | 16 | | | | | | | | | |

| | | | | | | | | |
|-------|-------------|--|-----|------|----|----|--|--|
| | | <table border="1"> <tr> <td>10</td> <td>32</td> </tr> <tr> <td>11</td> <td>64</td> </tr> </table> <p>注意：(COMB 数据累加个数+4)*ADC 输出速率不能大于 COMB 速率 640Hz。</p> | 10 | 32 | 11 | 64 | | |
| 10 | 32 | | | | | | | |
| 11 | 64 | | | | | | | |
| [3:2] | ADREFS[1:0] | <p>ADC 参考电压选择位</p> <p>11:正参考=内部 VREF,负参考=GND 10: 正参考=内部 VREF,负参考=GND 01:正参考=VREF 外接 REFP 再接回 ADC 负参考=外部 REFN 00:正参考=外部 REFP,负参考=外部 REFN</p> | r/w | 00'b | | | | |
| [1:0] | LDOS [1:0] | <p>内部LDO 输出 VS 电压选择位</p> <p>11:3.0V 10:2.8V 01:2.45V 00:2.35V</p> | r/w | 00'b | | | | |

2.2.6 ADC5— ADC 配置寄存器 5(地址 06H)

表 2-7 ADC5 寄存器说明

| Bits | 描述 | | 权限 | 默认值 |
|-------|----------|--|-----|-----|
| [7:4] | NA | NA | | |
| [3] | REG_NC | 保留位 | | |
| [2] | FIL_EN | <p>COMB 之后的低通滤波器使能控制信号</p> <p>1:滤波器打开 0:滤波器关闭 注：在占空比模式下不可以使用；速率为 10Hz、20Hz、40Hz、80Hz 不可以使用。</p> | r/w | 0'b |
| [1] | FIL_CON1 | <p>滤波器级联控制</p> <p>0:滤波器使用级联结构 1:滤波器不使用级联结构</p> | r/w | 0'b |
| [0] | FIL_CON0 | <p>滤波器系数控制</p> <p>0:使用系数 1 1:使用系数 2</p> | r/w | 0'b |

2.2.7 BIM0— BIM 配置寄存器 0(地址 07H)

表 2-8 BIM0 寄存器说明

| Bits | 描述 | | 权限 | 默认值 |
|-------|------------|--|-----|------|
| [7:6] | ISINO[1:0] | <p>正弦激励电流输出通道选择位</p> <p>00: ISINO 01: ISIN1 其它: NA</p> | r/w | 00'b |
| [5:4] | ISINI[1:0] | <p>正弦激励电流接收 通道选择位</p> <p>00: ISINO 01: ISIN1 其它: NA</p> | r/w | 00'b |
| [3:2] | VSENP[1:0] | <p>电压检测正电极通道选择位</p> <p>00: VSENO</p> | r/w | 00'b |

| | | | | |
|-------|------------|--|-----|------|
| | | 01:VSEN1 其它: NA | | |
| [1:0] | VSENN[1:0] | 电压检测负电极通道选择位 00: VSEN0 01:VSEN1 其它: NA | r/w | 00'b |

2.2.8 BIM1— BIM 配置寄存器(地址 08H)

表 2-9 BIM1 寄存器说明

| Bits | 描述 | | 权限 | 默认值 |
|-------|------------------|---|-----|--------|
| [7] | NA | | r/w | 0'b |
| [6] | NA | | | 0'b |
| [5:4] | BIMMODE [1:0] | BIM 模式选择位 11:内短模式 10:校准电阻 1 模式 01:校准电阻 0 模式 00:测量模式 | r/w | 00'b |
| [3:0] | DACFREQ [3:0] | 正弦电流输出频率选择位 101:250KHz 100:100KHz 011:50KHz 010:25KHz 001:10KHz 000:5KHz | r/w | 0000'b |

2.2.9 ADO— ADC 转换数据寄存器(地址 09H)

表 2-10 ADO 寄存器说明

| Bits | 描述 | | 权限 | 默认值 |
|-----------|------------|------------------|----|-----|
| ADOH[7:0] | ADO[23:16] | ADC 转换值的[23:16]位 | r | 00H |
| ADOM[7:0] | ADO[15:8] | ADC 转换值的[15:8]位 | r | 00H |
| ADOL[7:0] | ADO[7:0] | ADC 转换值的[7:0]位 | r | 00H |

2.2.10 ADS— ADC 转换数据读取标准寄存器(地址 0AH)

表 2-11 ADO 寄存器说明

| Bits | 描述 | | 权限 | 默认值 |
|-------|-----|--|----|----------|
| [7] | ADS | ADO 中数据读取标志 1:数据已经被读取 0:数据尚未被读取 | r | 0'b |
| [6] | RST | 芯片上电复位标志位 1:芯片上电复位完成 0:用户查询该标志后自动清零 | r | 0'b |
| [5:0] | NA | | | 000000'b |

3 功能描述

3.1 输入选择

CS1256 中模拟输入通道及内部若干信号分别通过 MUXP 和 MUXN 后，接到 PGA 正端和负端，如图 3-1 所示。

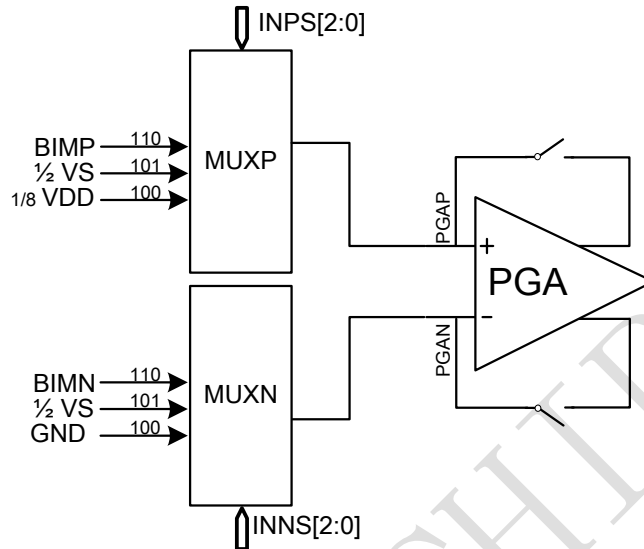


图 3-1 模拟输入结构图

1/8 VDD 和 GND 配对进行电源电压测量，1/2 VS 用于内短进行失调校正，BIMP/BIMN 是来自 BIM 模块的差分信号。

3.2 PGA 和 ADC

CS1256 通过一个低噪声，低漂移的 PGA 放大器将输入信号放大后送入一个 2 阶的 Sigma-Delta ADC 进行模数转换。图 3-2 为 PGA 和 ADC 的结构图，其中 PGA 的增益由 PGA[1:0] 选择，具有 1\8\16\32 四档可选，ADC 的增益由 ADGN[1:0] 所选择、具有 1\2\4\8 四档可选，另外 ADC 参考电压来自输入的 REFP-REFN。

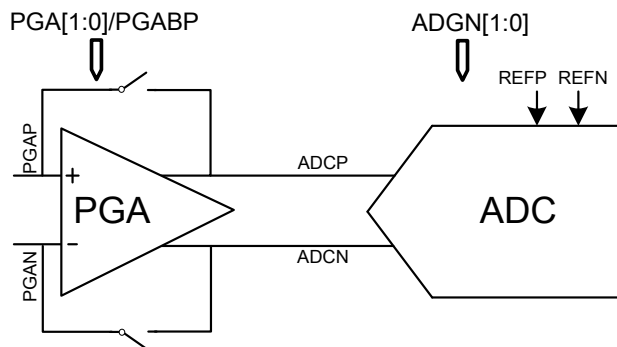


图 3-2 PGA 和 ADC 结构图

输入信号的增益 Gain 由 PGA 和 ADC 各自增益的乘积决定。

$$Gain = PGA \times ADGN \quad (式 3-1)$$

为了提高信号的建立表现，PGA 输出到 ADC 调制器输入还有 Buffer 作为缓冲；但同时提供 Buffer 旁路功能，将 BUFBP 置'1'，则 Buffer 被旁路，PGA 输出信号直接接入 ADC 的调制器。CS1256 的差分满幅输入范围 FS 由 Gain 决定，

$$FS = (REFP - REFN) / Gain \quad (式 3-2)$$

若差分输入通道 $AINp-AINn=VIN$ ，则为保证不溢出，VIN 的范围必须小于 FS。

CS1256 的 ADC 采用 2 阶 sigma-delta 调制器实现，内部采样频率为 331.11KHz(普通模式)或 662.22KHz(高性能模式)；增益 ADGN 可由电容倍增和频率倍增实现。

CS1256 的 ADC 带有内部增益温漂补偿功能，通过 GTCSL 以及 GTC[2:0]可以配置。当 GTCSL=1 时为粗调档，此时对应 GTC[2:0]增益温漂补偿的一个步长为 30ppm/°C，可用于补偿外部传感器的温漂；而当 GTCSL=0 时，相应步长为 5ppm/°C，可用于调整芯片内部的增益温漂。

3.3 数字滤波器

从 Sigma-delta ADC 出来的数据是 1 位的高速比特流数据，并且包含了大量的高频噪声，因此需要数字滤波器对该比特流数据进行滤波和比特率转换，将高频噪声滤除、同时完成降采样，将 1 位高速比特流数据变成 24-bit 的二进制码数据。这个工作通过多阶的 COMB 滤波器完成。COMB 滤波器之后可以选择是否使用滤波器进一步进行滤波。

3.3.1 频率响应

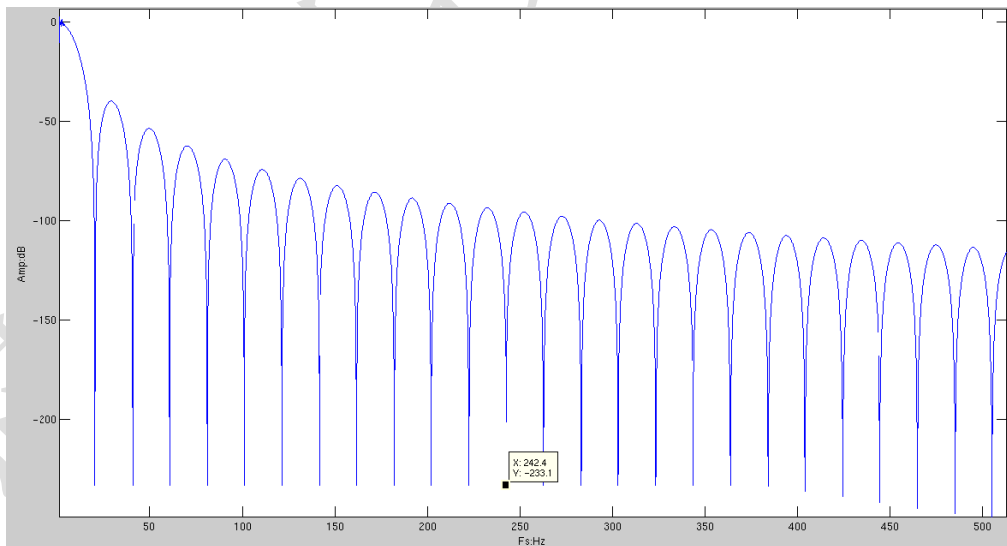


图 3-3 COMB 滤波器的频率响应特性($F_s=331\text{Hz}$, $DR=10\text{Hz}$, 3 阶 COMB)

3.3.2 建立时间

正常模式下数字 COMB 在低速是 3 阶(10Hz、20Hz、40Hz、80Hz)，高速时是 4 阶或 5 阶(160Hz、

320Hz、640Hz、1280Hz); 占空比模式下，数字 COMB 是 4 阶或 5 阶。数据建立时间跟 COMB 的阶数有关，3 阶 COMB 的数据在第三个能够建立好；4 阶 COMB 的数据在第四个能够建立好；5 阶 COMB 的数据在第五个能够建立好。

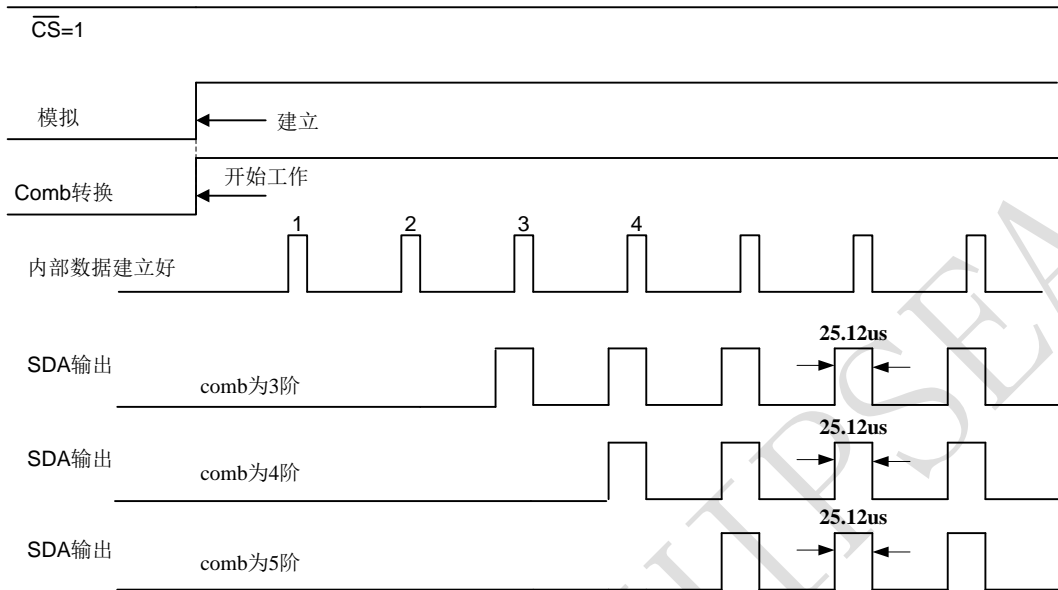


图 3-4 COMB 建立过程

如果 FIL_EN 设置为 1，数据建立时间更长，所需时间如下表所示（数据误差收敛到在万分之一以内的时间）。

| FILCON1 | FILCON0 | 建立时间 |
|---------|---------|-------------------|
| 0 | 0 | COMB 数据建立时间+300ms |
| 0 | 1 | COMB 数据建立时间+590ms |
| 1 | 0 | COMB 数据建立时间+230ms |
| 1 | 1 | COMB 数据建立时间+460ms |

3.4 人体阻抗测量

人体阻抗测量的原理是将人体等效为一个阻容网络，然后让一路电流流过该网络产生一个和网络阻抗成正比的压降，通过 ADC 测得该压降即可换算出阻容网络的等效阻抗；然后通过查询一个表格，将人体等效阻抗换算成人体的组成成分。这个表格通常和人的年龄、性别、身高体重、以及人种有关。(关于人体等效阻抗的阻容网络模型、各成分的电学模型、人体阻抗和人体脂肪含量的关系、以及分段测量、多频率测量原理等请参考人体阻抗测量的相关专业知识)。本芯片内部集成了一个交流人体阻抗测量(BIM)模块。

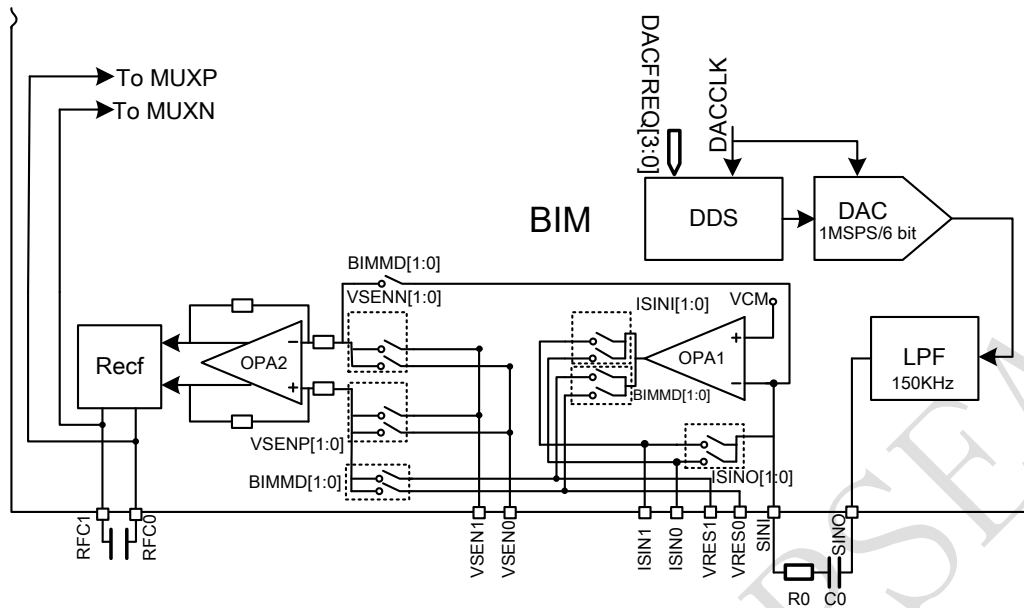


图 3-5 BIM 模块结构图

所示为 BIM 的模块结构图，其中正弦信号发生器（包括 DDS、DAC、LPF 等）可以产生正弦波信号，该信号经过 C0、R0 做高通滤波及限流后转换为正弦电流，并通过至少一对激励电极（端口 ISIN_x, x=0,1，安装在人体不同的两个部位，一个负责发射正弦电流激励信号，一个负责接受该激励信号）在人体的等效阻抗网络上形成一个电压降；通过测量电极（端口 VSENY, y=0,1）探知该电压降信号后，芯片内部对其进行整流滤波等处理，然后送入 ADC 中测量将模拟电压信号转换为数字信号，从而得到人体阻抗上的电压降值。

3.4.1 正弦信号发生器

如图 3-5 BIM 模块结构图所示，正弦信号发生器包括一个直接数字合成器（DDS）、DAC 以及 LPF 低通滤波器；其中 DDS 可以生成正弦波码值序列驱动一个 1-MSPS/6-bit 的 DAC；而 DAC 输出送入一个两阶滤波器，截至频率约 150KHz 的 LPF 中进行滤波，以消除高次谐波；LPF 的输出接一个外部电容 C0 进行隔直，避免有直流电流流入人体，再通过一个限流电阻 R0 接到内部运算放大器 OPA1 的负输入端，将电压信号转换为电流信号，同时将电流限定在安全值 500uA 以内。设激励电流为 $I(t)$ ，DAC 输出电压为 $VDAC$ ，正弦波幅度为 AMP ，角频率为 ω_0 ，

$$I(t) = VDAC / R0 = AMP \cdot \sin(\omega_0 \cdot t) \quad (\text{式 3-3})$$

若电阻 R0 具有 $\pm 20\%$ 的容差，通常可将 R0 设置为 2Kohm，此时输出电流的 RMS 属于安全区域。减小 R0 可以增大电流，提高增益，但要考虑电流对人体的作用。通常平均电流达到 1mA 时，人体将有所感觉。另外，电容 C0 可以选择 10uF（推荐）或 1uF 等。

正弦波频率通过 DACFREQ[3:0] 配置，支持 5KHz、10KHz、25KHz、50KHz、100KHz、250KHz 等频率。

3.4.2 激励电极及测量电极

激励电极 ISIN3~ISIN0 可通过 MUX 任意组合成发射电极-接收电极对，用于将激励电流信号 $I(t)$ 从一端注入人体，然后在另一端接收；ISINO[1:0] 控制 MUX 可将任一激励电极接 OPA1 的输入负端作为发射电极，而 ISINI[1:0] 控制 MUX 可将任一激励电极接入 OPA1 的输出端作为接收电极，但发射和接收电极不能为同一电极。

在发射电极和接收电极之间是人体等效阻抗 Z ，流过 $I(t)$ 后形成一个压降 $V(t)$ ，

$$V(t) = I(t) \cdot Z = |Z| \cdot \sin(\omega_0 \cdot t + \theta) \quad (\text{式 3-4})$$

其中 $|Z|$ 是等效阻抗 Z 的绝对值， θ 是等效阻抗 Z 的相角。对于纯阻性阻抗， $\theta = 0$ 。测量电极 VSEN3~VSEN0 可通过 MUX 任意组合成正负测量电极测得上述电压 $V(t)$ ；其中正测量电极接入差分运放 OPA2 的正输入端，可通过 VSENP[1:0] 进行配置；负测量电极接入差分运放 OPA2 的负输入端，可通过 VSENN[1:0] 进行配置。

3.4.3 整流

电压信号 $V(t)$ 经过差分运放 OPA2 处理后变成一对差分正弦信号送入全波整流模块 Recf，经整流后再通过 RCF0 和 RCF1 外接电容滤波，产生 DC 信号送入 MUXP/MUXN，进入 ADC 信号链进行测量。在处理的过程中，包括 LPF 环节，会对电流 $I(t)$ 和电压 $V(t)$ 的幅值有调整，总括起来形成一个增益 G_0 ，换算到最后整流后的有效值中。

当采用全波整流(FWR)模式时，整流后的电压有效值 V_{rms} 为：

$$V_{rms,f} = |I(t) \cdot Z| = G_0 \cdot AMP \cdot |Z| / \pi \quad (\text{式 3-9})$$

3.4.4 阻抗校准

由于非理想因素存在，BIM 在使用前需要校准信号增益和失调。通过 BIMD[1:0] 可以调整 BIM 模式，从测量模式切换到校准模式。

在校准电阻 0 模式下，在 SINI 和 VRES0 之间接电阻 R_{sd0} ，经过 BIM 信号链和 ADC 信号链后，ADC 可以测得的电压有效值：

$$V_{rms,0} = Kb \cdot R_{sd0} + V_{os} \quad (\text{式 3-13})$$

在校准电阻 1 模式下，在 SINI 和 VRES1 之间接电阻 R_{sd1} ，经过 BIM 信号链和 ADC 信号链后，ADC 可以测得的电压为：

$$V_{rms,1} = Kb \cdot R_{sd1} + V_{os} \quad (\text{式 3-14})$$

式 3-13 和式 3-14 中 V_{os} 为失调电压，可在内短模式下测得；而 Kb 表示信号增益，理想情况下，

$$Kb = (G_0 \cdot AMP / \pi) \quad (\text{式 3-15})$$

但实际上由于 G_0 随着工艺偏差、信号频率都有变化，因此需要通过联立两方程求得 Kb ，用于人体等效阻抗的计算，因

$$Kb = [(V_{rms,1} - V_{os}) - (V_{rms,0} - V_{os})] / (Rsd1 - Rsd0) \quad (\text{式 3-16})$$

得到了 Vos 及 Kb 的值后，对于实际阻抗 Z，则有

$$V_{rms,f} = Kb_f \cdot |Z| + V_{os,f} \quad (\text{FWR 模式})$$

求得：

$$|Z| = (V_{rms,f} - V_{os,f}) / Kb_f \quad (\text{式 3-17})$$

注：当前版本 Kb 需要加 0.005 的校正因子。

3.5 参考电压源

CS1256 内部集成一个低漂移的 LDO，可以输出电压给 VS，具有 4 档可选，其中 2.35V/2.45V/2.8V/3.0V 主要提供给 VS 使用，用于给内部 ADC 部分供电，负载电流最大 10mA。为保证 VS 正常输出，VDD 需要比 VS 电压高 100mV 以上。典型的温漂系数为 30ppm/°C(-40~85°C)。还包括一个内部参考电压源 VREF，输出为 1.225V，主要用于做测量的参考电压提供给 REFP（外接电容提高精度）或者作为内部参考电压 VREF，典型的温漂系数为 30ppm/°C(-40~85°C)，仅作参考电压，无负载能力。

3.6 内部时钟源

CS1256 内部提供一个低漂移的 RC 时钟，时钟频率为 5.898MHz，在 -40~85°C 变化范围内漂移小于 2%，在 2.4~3.6V 的 VDD 电压范围内，变化小于 1%。

3.7 测量模式及其切换

CS1256 内部具有多个模拟信号通道，包括 BIM 信号、电源电压信号以及内短。选择不同的输入信号时，通常涉及到通道切换、增益设置、输出速率选择等操作，需要 2~3 条操作指令才能完成配置，切换回来也需要同样的操作指令，上位机软件设计较为繁琐。CS1256 内部有三种不同类型输入信号，加上外部输入信号，则有多达四种输入信号需要处理，在某些应用环境下，例如称重和 BIM 测量应用下，需要频繁在称重和 BIM 测量之间切换，每次切换上位机都要发送 4~6 条指令，较为不便。为了简化软件设计，本芯片内部设计了单命令切换测量模式的结构，通过配置 TMODE[1:0]寄存器在电源电压测量、BIM 测量以及手动模式之间切换。前两种模式下，通道选择、增益配置及输出速率三个参数都是内部固定配置好，不需要用户干预，手动模式下用户可以随意配置相关参数；手动模式下切换至其余任意模式再切换回手动模式时，用户的设置保持不变。

3.8 多种工作模式

CS1256 提供了多种工作模式可以选择，包括高性能模式、正常模式、低功耗模式。

高性能模式下，PGA 中 Buffer 打开，ADC 调制器的采样频率为 662.22KHz，此时 ADC 信号链精度最高，增益温漂、线性表现最好，同时 ADC 信号链功耗达到 1.5mA，可应用于需要 10Hz SPS，10000 点以上分度的测量场合。正常模式对性能和功耗进行了平衡，Buffer 旁路，采样频率降低为 331.11KHz，可应用于 10000 分度以下测量场合（例如人体称重），ADC 信号链功耗为 1.2mA。低功耗模式是采用占空比的方式来达到节省功耗的目的。在一个 10Hz 数据更新频率的周期内，数字滤波器以 640Hz 的输出速率工作，开启 ADC 后丢弃前 5 个数据，然后累加相应个数进行平均。

占空比模式下 VREF 输出和数字电路间歇性工作，以降低芯片功耗。

在占空比模式下，COMB 是 4 阶的，工作在高速，SPI 数据输出速率只有 10Hz，COMB 数据输出速率为 640Hz，64 个 COMB 周期 SPI 才输出一个数据，我们可以使 COMB 只输出前 21 个数据（COMB 前 5 个数据丢失，累加 16 个数据平均输出（第 6 个到第 21 个）），后面 43 个数据周期关闭 COMB 和 VREF 输出，示意图如下。

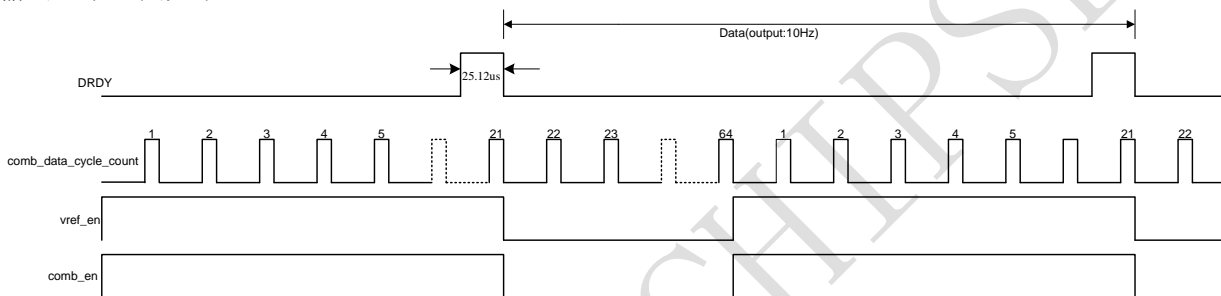


图 3-6 CS1256 低功耗工作示意图

注：COMB 数据输出速率和累加数据个数可以配置。

3.9 复位和掉电

当芯片上电时，内置上电复位电路会产生复位信号，使芯片自动复位。

当 SCLK 从低电平变高电平并保持在高电平超过 172 μ s，CS1256 即进入掉电（PowerDown）模式。当 SCLK 重新回到低电平时，芯片会重新进入正常工作状态。

当系统由掉电模式重新进入正常工作模式时，此时所有功能配置为掉电模式之前的状态，不需要进行功能配置。

4 转换有效位

表 4-1 ADC 信号链不同配置下的有效位(ENOB)

| PGA | ADGN | BUFBP | PMODE | TMODE | DR | ENOB |
|-----|------|-------|-------|-------|------|------|
| 32 | 2 | ON | 00 | 00 | 10Hz | TBD |
| 32 | 2 | OFF | 01 | 00 | 10Hz | 20.8 |
| 32 | 2 | OFF | 10 | 00 | 10Hz | TBD |
| x | x | x | xx | 01 | 10Hz | 19.5 |
| x | x | x | xx | 10 | 10Hz | 18.2 |
| x | x | x | xx | 11 | 10Hz | 21.2 |

5 典型特性

5.1 LDO 典型特性

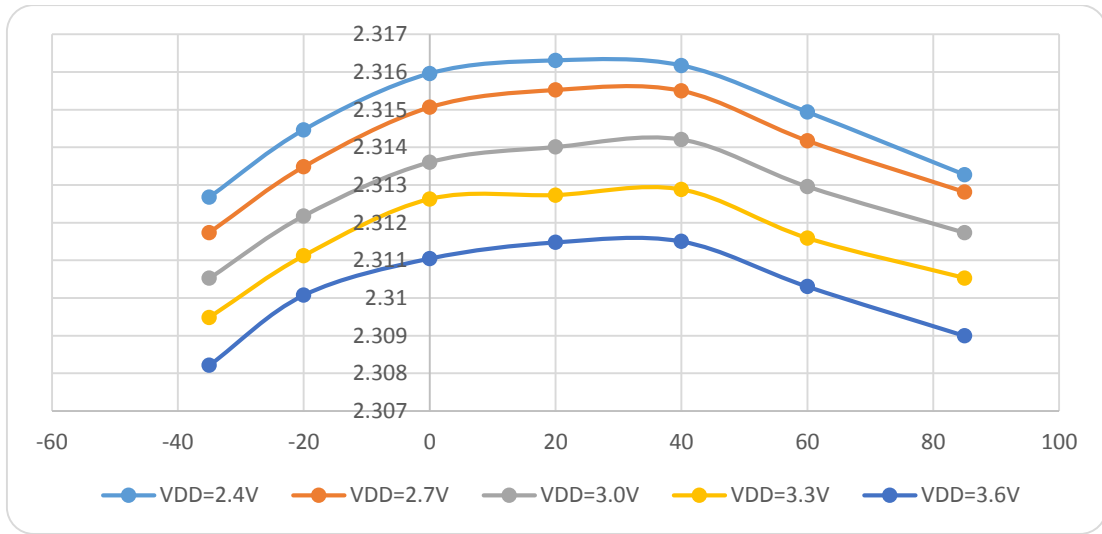


图 5-1 LDO 全电压全温度范围的典型特性(LDOS[1:0]=00，负载 1mA)

5.2 内部时钟典型特性

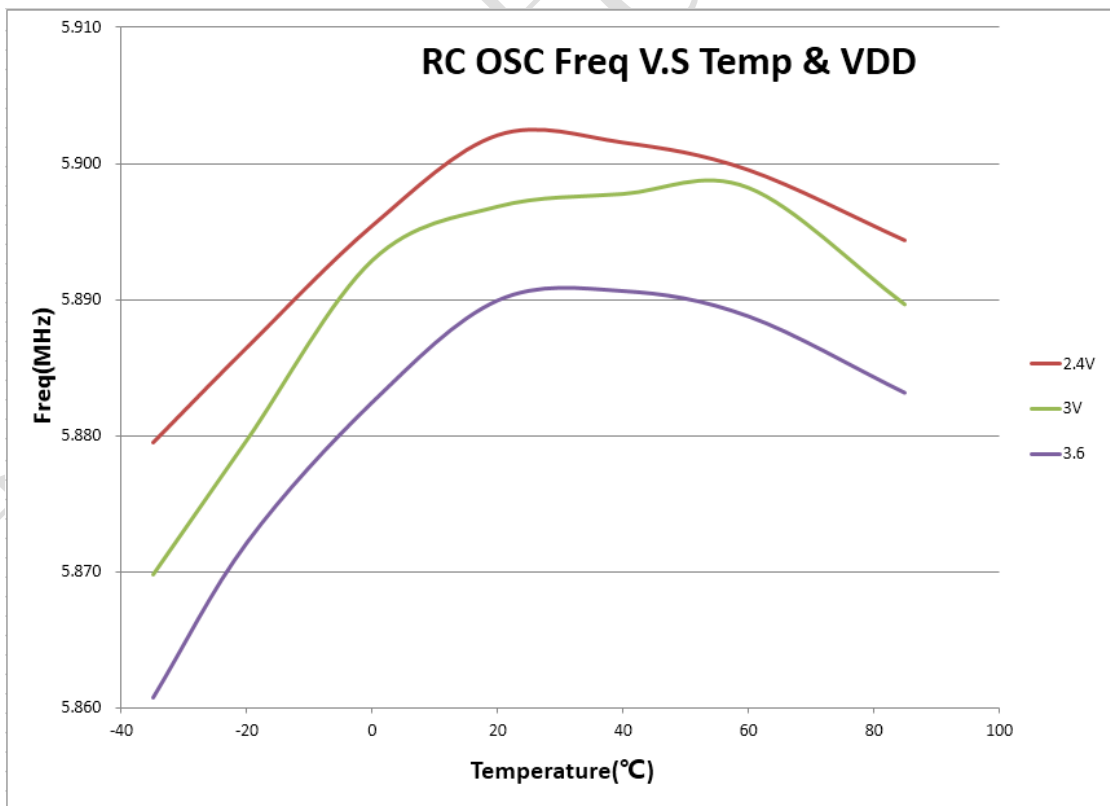


图 5-2 内部时钟全电压全温度范围的典型特性

5.3 BIM 典型特性

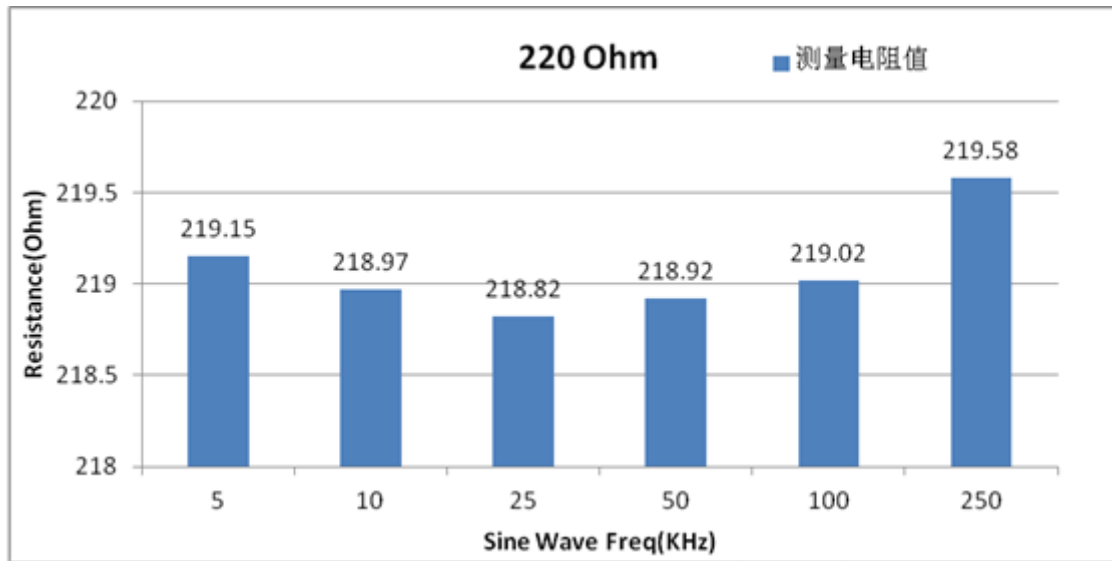


图 5-3 FWR 模式下 220 欧姆纯电阻网络的测试结果

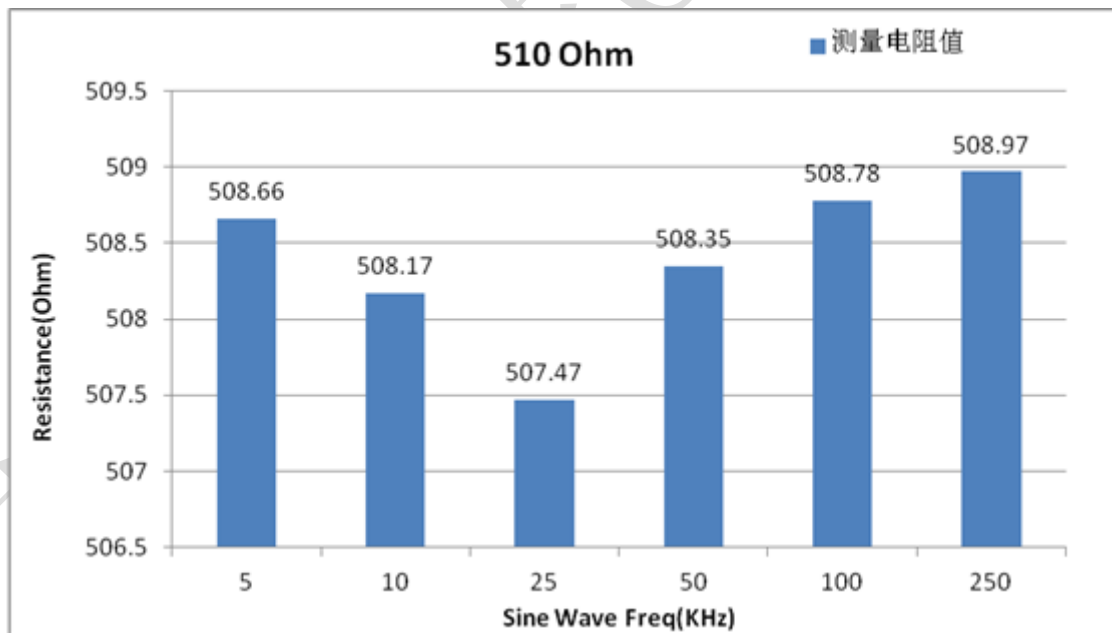


图 5-4 FWR 模式下 510 欧姆纯电阻网络的测试结果

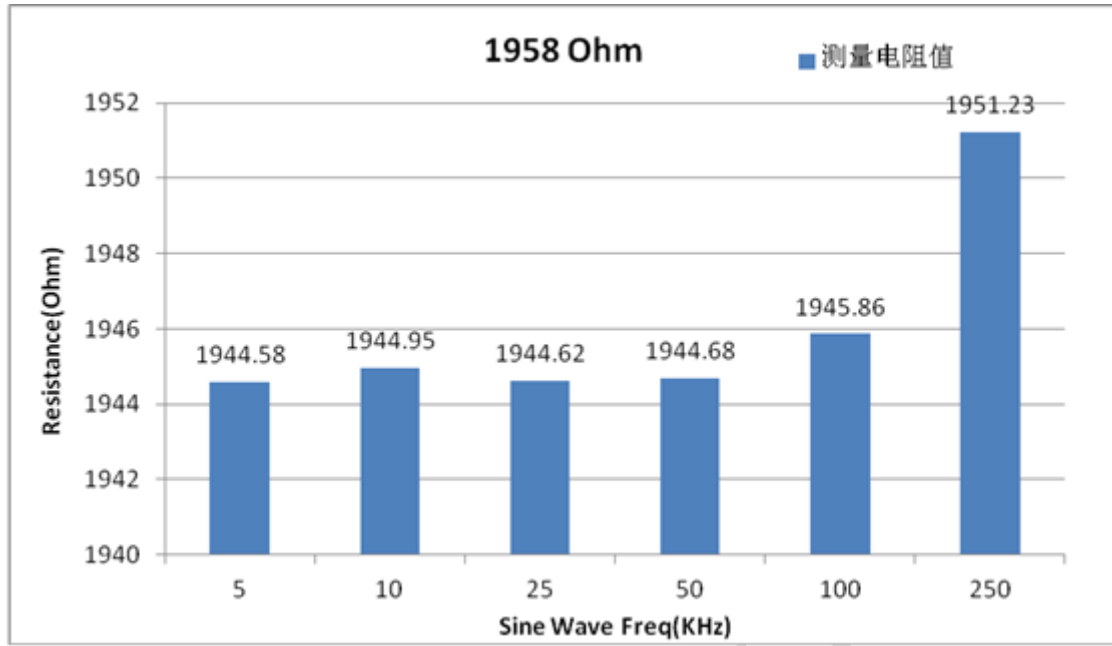


图 5-5 FWR 模式下 1958 欧姆纯电阻网络的测试结果

6 三线串行通讯接口

CS1256中，采用3线串行通信，其中 \overline{CS} 为片选/复位信号，SCLK为通讯时钟、SDA是双向数据线及数据转换完成标志。

\overline{CS} : 串行接口片选信号，低电平有效，输入信号，内部悬空，建议外接上拉电阻； \overline{CS} 由高电平变为低电平时，表示当前芯片被选中，处于通讯状态； \overline{CS} 由低变电平变为高电平，表示通讯结束，通讯口复位处于空闲状态。

SCLK: 串行时钟输入脚，决定数据移出或移入SPI口的传输速率。所有的数据传输操作均与SCLK同步，在上升沿将数据从SDA引脚输出；在下降沿读取SDA上的数据。

SDA: 串行数据输入/输出脚。 $\overline{CS}=1$ ，SDA输出DRDY，表示ADC转换数据已准备好； $\overline{CS}=0$ ，SDA串行通讯数据端口。

串行通讯的命令寄存器是一个8bits宽的寄存器。对于读写操作，命令寄存器的bit7用来确定本次数据传输操作的类型是读操作还是写操作，命令寄存器的bit6-0是读写的寄存器的地址。对于特殊命令操作，命令寄存器的bit7-0固定为0xEA。

注：当SCLK保持低电平687us左右进入通讯复位模式（只复位串行通讯接口，防止串行通讯接口进入异常无法通讯，不复位芯片）。

表 6-1 串口通讯命令列表

| 命令名称 | 命令寄存器 | 数据 | 描述 |
|------|------------------|------------|---|
| 读命令 | {0,REG_ADR[6:0]} | Read_Data | 从地址为 REG_ADR[6:0]的寄存器中读数据。 注：读无效地址，返回值为00h |
| 写命令 | {1,REG_ADR[6:0]} | Write_Data | 向地址为 REG_ADR[6:0]的寄存器中写数据 |
| 复位指令 | 0xEA | 0x96 | 复位指令，接收到指令之后，芯片复位。 |

6.1 读时序

工作过程：

外部设备在 \overline{CS} 有效后，先通过SDA写入读命令字节，CS1256接收到读命令后，在SCLK的上升沿将数据按位从SDA引脚输出。注意：

- 1) 以字节为单位传输，高比特位在前，低比特位在后；
- 2) 多字节寄存器，先输出高字节内容，再传输低字节内容；
- 3) 外部设备在SCLK上升沿写命令字节，CS1256在SCLK上升沿将数据从SDA输出；
- 4) 数据字节之间的时间t1要大于等于2个系统时钟周期；
- 5) 最后一个字节的LSB传送完毕， \overline{CS} 由低变高结束数据传输。SCLK下降沿和 \overline{CS} 上升沿之间的时间t2要大于等于2个系统时钟周期；

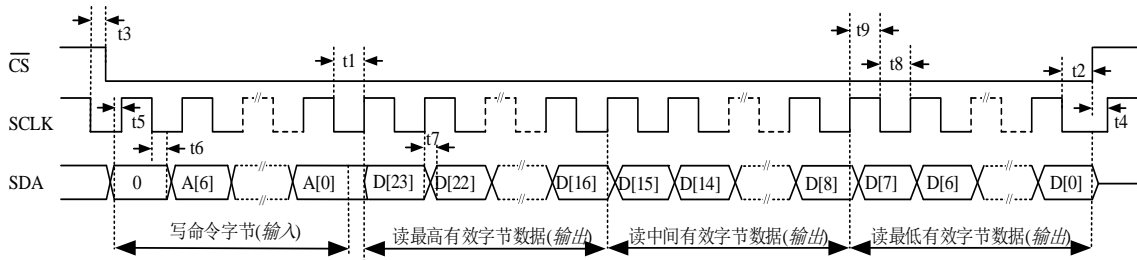


图 6-1 读操作时序 1(读 AD 值)

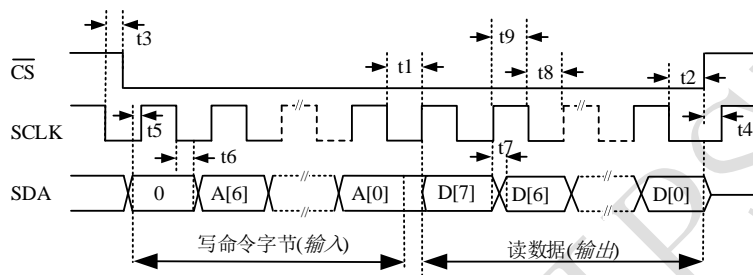


图 6-2 读操作时序 2(除 AD 值之外的寄存器)

6.2 写时序

工作过程：

外部设备在 \overline{CS} 有效后，先通过 SDA 写入命令字节，再写入数据字节。注意：

- 1) 以字节为单位传输，高比特位在前，低比特位在后；
- 2) 多字节寄存器，先传输高字节内容，再传输低字节内容；
- 3) 外部设备在 SCLK 上升沿写数据， \overline{CS} 在 SCLK 下降沿沿读取数据；
- 4) 数据字节之间的时间 t_1 要大于等于 2 个系统时钟周期；
- 5) 最后一个字节的 LSB 传送完毕， \overline{CS} 由低变高结束数据传输。SCLK 下降沿和 \overline{CS} 上升沿之间的时间 t_2 要大于等于 2 个系统时钟周期。

注意：有写保护功能的寄存器在写操作之前要先写入写使能命令。

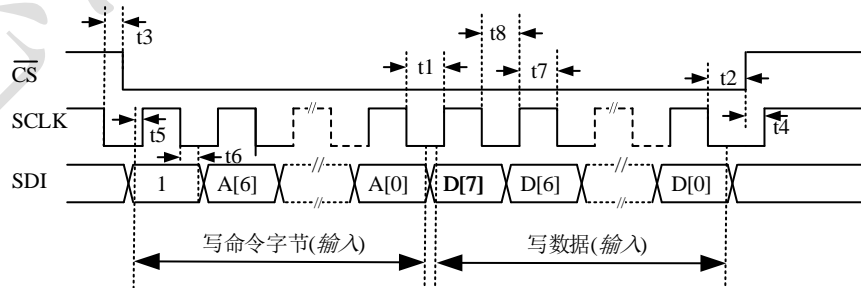


图 6-3 写操作时序

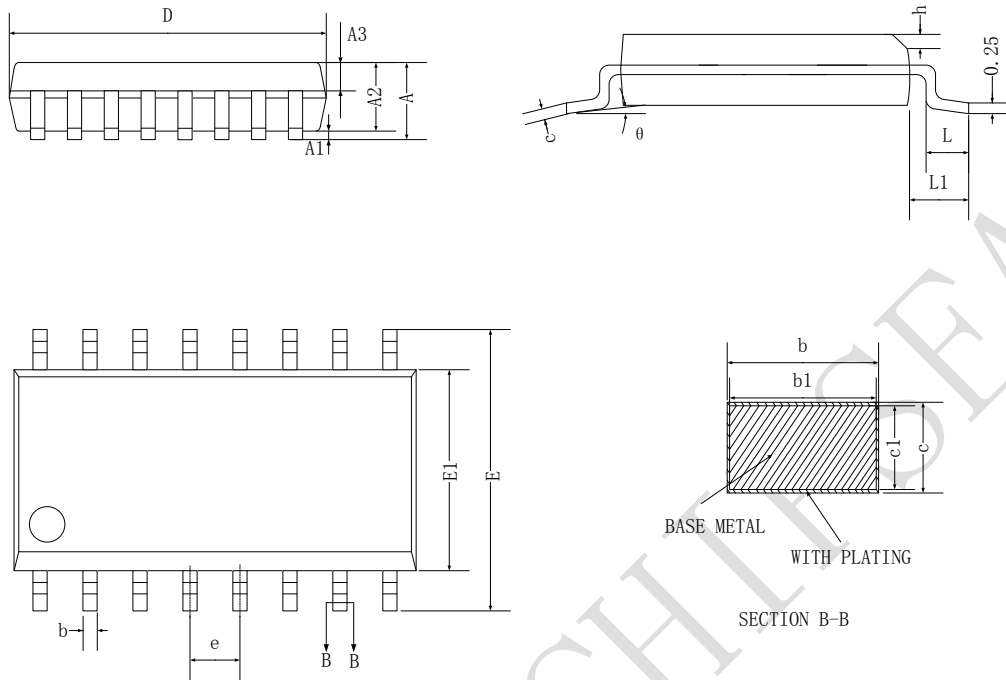
表 6-2 三线串行通讯接口时序表

(VDD=3V, GND=0V, Fosc=5.898MHz, Tosc=1/Fosc, 常温)

| 名称 | 解释 | Min | Typ | Max | Unit |
|----|------------------------------|--------|-----|-----|------|
| t1 | 数据字节之间 SCLK 维持低电平的时间 | 2*Tosc | - | - | ns |
| t2 | 最后一个 SCLK 下降沿与 CS 上升沿之间的时间间隔 | 2*Tosc | - | - | ns |
| t3 | CS 下降沿之前 SCLK 保持为低的时间 | 5 | - | - | ns |
| t4 | CS 上升沿之后 SCLK 保持为低的时间 | 5 | - | - | ns |
| t5 | 在 SCLK 上升沿之前，SDA 上有效数据的建立时间 | 5 | - | - | ns |
| t6 | 在 SCLK 下降沿之后，SDA 上有效数据的保持时间 | Tosc | - | - | ns |
| t7 | 在 SCLK 上升沿之后，SDO 能稳定输出所需要的时间 | 50 | - | - | ns |
| t8 | SCLK 的高电平宽度 | 2*Tosc | - | 170 | us |
| t9 | SCLK 的低电平宽度 | 2*Tosc | - | 680 | us |

7 封装

CS1256 采用 SOP16 封装。



SOP16L产品外形图

| SYMBOL | MILLIMETER | | |
|----------|------------|------|-------|
| | MIN | NOM | MAX |
| SOP16L | | | |
| A | — | — | 1.75 |
| A1 | 0.05 | — | 0.225 |
| A2 | 1.30 | 1.40 | 1.50 |
| A3 | 0.60 | 0.65 | 0.70 |
| b | 0.39 | — | 0.48 |
| b1 | 0.38 | 0.41 | 0.43 |
| c | 0.21 | — | 0.26 |
| c1 | 0.19 | 0.20 | 0.21 |
| D | 9.70 | 9.90 | 10.10 |
| E | 5.80 | 6.00 | 6.20 |
| E1 | 3.70 | 3.90 | 4.10 |
| e | 1.27BSC | | |
| h | 0.25 | — | 0.50 |
| L | 0.50 | — | 0.80 |
| L1 | 1.05BSC | | |
| θ | 0 | — | 8° |

图 7-1 芯片封装尺寸信息

8 包装材料信息

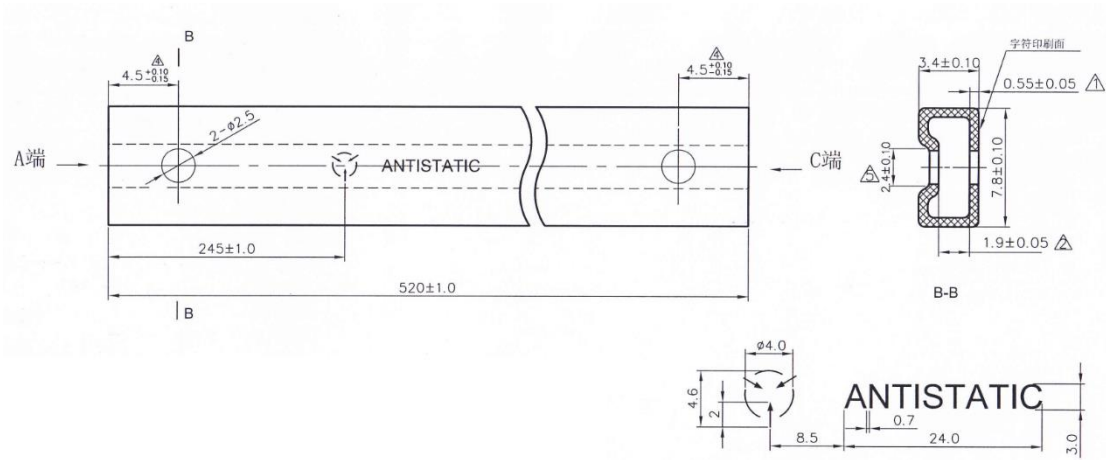


图 8-1 SOP16 料管尺寸

包装方式:

- 1) 芯片用料管装，芯片第一 PIN 脚朝料管的白塞；
- 2) 每二十管整齐层叠后，两端用橡皮筋捆扎，再将五捆一起捆扎；
- 3) 料管装入黑色防静电袋不封口，再放入内盒包装；
- 4) 从里到外包装数量为 50EA/管、5000EA/盒、50000EA/箱.

9 产品丝印图说明

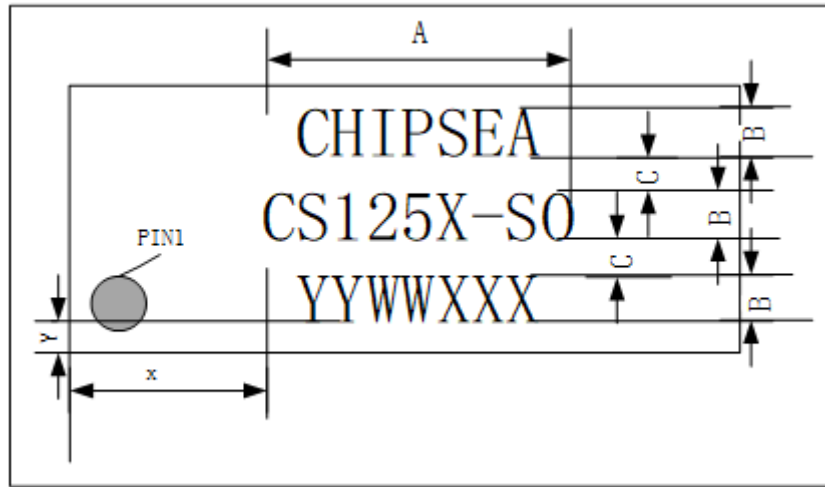


图 9-1 产品丝印图

| X | Y | A | B | C |
|--|------|------|-----|------|
| 2.5 | 0.6 | 5.00 | 0.6 | 0.25 |
| 基准尺寸 | 基准尺寸 | 印章总宽 | 字符高 | 行间距 |
| 说明： 1) 印字字体为：Arial，第一、第二行、第三行字体笔画加粗； 2) 印章“YYWW”代表实际年周号； 3) 印章“XXX”代表可变内容，用于我司内部管控； 4) 印章位置与尺寸见图示； 5) 打印方式为激光正印； 6) 单位 mm，公差±0.05mm。 | | | | |