



**ANALOG
DEVICES**

双通道HDMI接收器、多格式标清电视/ 高清电视视频解码器和RGB图形数字化仪

ADV7441A

产品特性

双通道HDMI® 1.3接收器

支持HDMI

支持深色

xvYCC扩展色度

全音域元数据

225 MHz HDMI接收器

支持中继器

高带宽数字内容保护(HDCP 1.3)

S/PDIF(兼容IEC60958)数字音频输出

多通道I²S音频输出(最多8通道)

自适应均衡器支持最长30米电缆

内部EDID RAM

DVI 1.0

多格式解码器

4个10-bit模数转换器(ADC)

ADC采样速率高达170 MHz

具有12个模拟输入通道的多路复用器

支持SCART快速消隐采样

支持NTSC/PAL/SECAM色彩标准

支持525p/625p分量逐行扫描格式

支持720p/1080i/1080p分量高清格式

可对VGA至UXGA速率(最高达1600 × 1200、60 Hz)的

RGB图形进行数字化处理

VBI数据分离器(包括图文电视)

模拟转HDMI快速切换模式

通用

高度灵活的输出接口

STDI功能支持标准识别

2个任意至任意、3 × 3色彩空间转换矩阵

可编程中断请求输出引脚

应用

高级电视

等离子高清电视

液晶电视(支持高清电视)

液晶/DLP®背投式高清电视

CRT高清电视

LCoS®高清电视

影音接收机(AVR)

液晶/DLP前投式投影仪

带个人录像机功能的高清电视机顶盒

支持逐行扫描输入的DVD刻录机

概述

ADV7441A是一款高质量、多格式视频解码器及图形数字化仪，并集成有2:1多路复用HDMI接收器。

它主要包含两个处理部分。第一部分为标清处理器(SDP)，可处理所有类型的PAL、NTSC和SECAM信号。第二部分为分量处理器(CP)，可处理YPrPb和RGB分量格式，包括RGB图形。CP还处理来自HDMI接收器的视频信号。在模拟工作模式下，ADV7441A可以使HDMI源与选定HDMI端口之间的HDCP链路保持活动状态，从而可以在模拟模式与HDMI模式之间快速切换。

作为解码器，ADV7441A可以将PAL、NTSC、SECAM复合信号或S视频信号转换为数字ITU-R BT.656格式。它也可以将RGB或YPrPb分量视频信号解码为数字YCrCb或RGB像素输出流。该器件支持525i、625i、525p、625p、720p、1080i、1080p和1250i分量视频标准，以及许多其它高清和SMPTE标准。此外还能够同时处理CVBS和标清RGB信号，从而支持SCART和叠加功能。作为图形数字化仪，该器件可以对VGA至UXGA速率的RGB图形信号进行数字化处理，将其转换为数字RGB或YCrCb像素输出流。

ADV7441A内置双路输入HDMI兼容型接收器，支持最高达1080p的高清电视格式和最高达UXGA的显示分辨率。增加HDCP功能后，还能够接收加密视频。HDMI接收器具有自适应均衡特性，确保该接口能够在最长30米的电缆上鲁棒地工作。HDMI接收器还具有高级音频功能，其中包括静音控制器，可消除音频输出中的外来声频噪声。

ADV7441A有一个派生器件，适用于不需要HDCP处理和加密的专业应用。因此，不采用HDCP技术的用户也可以购买ADV7441A(详情请参考“订购指南”部分)。

ADV7441A采用先进的CMOS工艺制造，提供144引脚、表贴塑封LQFP封装，节省空间，并且符合RoHS标准；额定温度范围为-40°C至+85°C。

Advantiv
Advanced Television Solutions
by Analog Devices

Rev. H

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com

Fax: 781.461.3113 ©2007–2012 Analog Devices, Inc. All rights reserved.

ADI中文数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

ADV7441A

目录

特性	1	分量处理器像素数据输出模式	14
应用	1	复合和S视频处理	14
概述	1	分量视频处理	15
修订历史	2	RGB图形处理	15
功能框图	3	通用特性	15
技术规格	4	工作原理	16
电气特性	4	模拟前端	16
视频规格	6	HDMI接收机	16
模拟和HDMI规格	7	标清处理器	16
时序特性	8	分量处理器(CP)	17
绝对最大额定值	10	VBI数据处理器	17
热阻	10	像素输出格式化	18
封装热性能	10	寄存器映射架构	21
ESD警告	10	典型连接图	22
引脚配置和功能描述	11	推荐外部环路滤波器元件	23
功能概述	14	ADV7441A评估平台	24
模拟前端	14	外形尺寸	25
HDMI接收机	14	订购指南	25
标清处理器像素数据输出模式	14		

修订历史

2012年2月—修订版G至修订版H

删除EVAL-ADV7441AFEZ_2	通篇
更改ADV7441A评估平台部分	24

2011年5月—修订版F至修订版G

增加尾注10(表1)	4
------------------	---

2010年11月—修订版E至修订版F

更改产品标题和特性部分	1
更改模拟前端部分	14
更改订购指南	25

2009年7月—修订版D至修订版E

更改AIN1至AIN12引脚的引脚编号顺序(表7)	12
---------------------------------	----

2009年4月—修订版C至修订版D

更改封装热性能部分	10
更改VBI数据处理器部分	17

2009年1月—修订版B至修订版C

更改图1	3
更改表1的静态性能参数和电源要求参数	4
更改表3的HDMI规格参数	7
更改表5的最大结温($T_{J,MAX}$)	10
更改封装热性能部分	10
更改ADV7441A评估平台部分	24
更改表13	24
更改图11	24
更改订购指南	25

2008年7月—修订版B: 初始版

功能框图

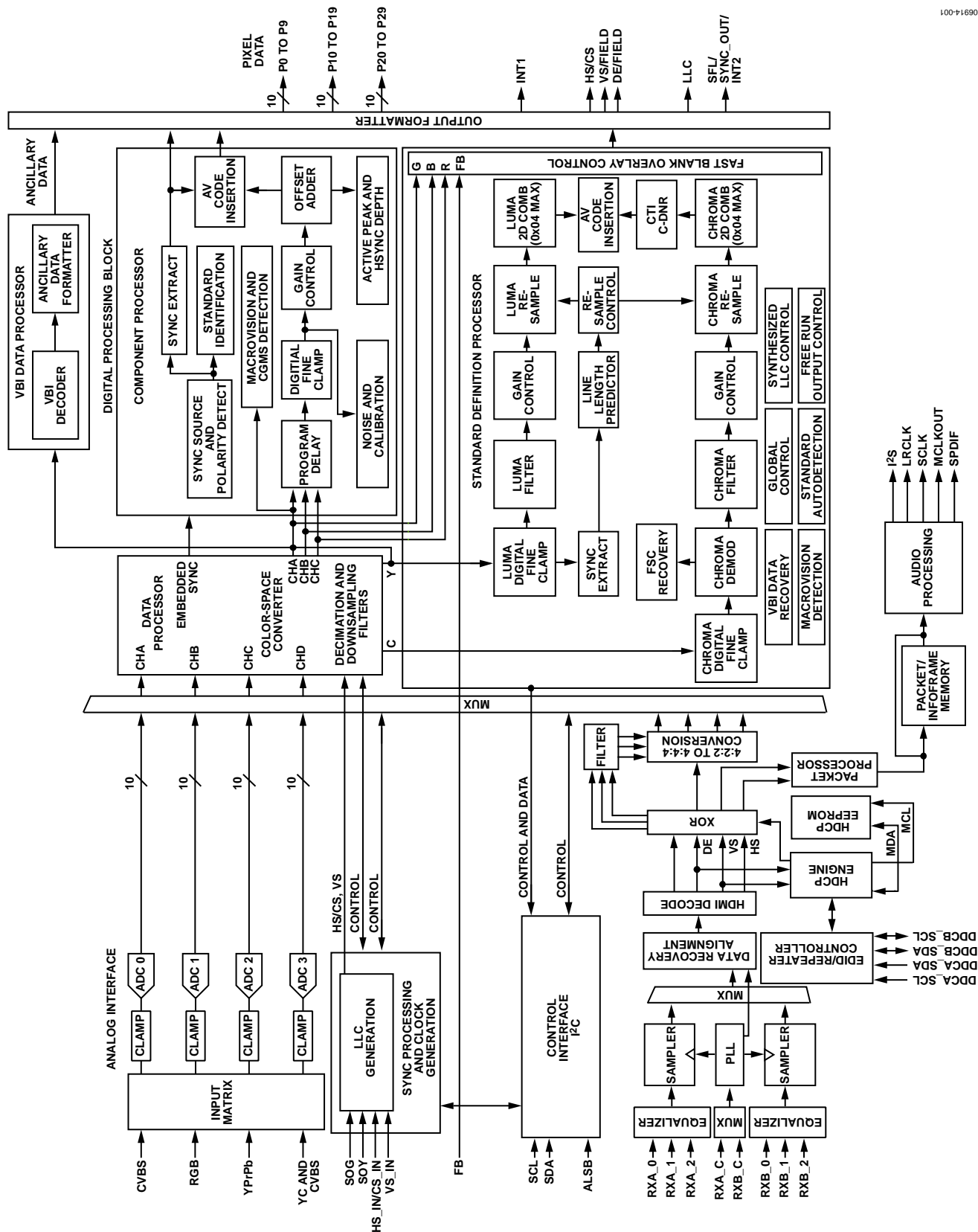


图1.

ADV7441A

技术规格

电气特性

AVDD = 1.71 V至1.89 V, DVDD = 1.62 V至1.98 V, DVDDIO = 2.97 V至3.63 V, PVDD = 1.71 V至1.89 V, TVDD = 3.135 V至3.465 V, CVDD = 1.71 V至1.89 V。除非另有说明, 工作温度范围为-40°C至+85°C。

表1.

参数 ¹	符号	测试条件	最小值	典型值	最大值	单位
静态性能 ²						
分辨率(每个ADC)	N				10	Bits
积分非线性	积分非线性(INL)	BSL 27 MHz (10-bit水平)	-0.5/+2			LSB
		BSL 54 MHz (10-bit水平)	-0.5/+2			LSB
		BSL 74 MHz (10-bit水平)	-0.5/+1.5			LSB
		BSL 110 MHz (10-bit水平)	-0.7/+2			LSB
		BSL 170 MHz (8-bit水平)	-0.25/+0.5			LSB
微分非线性	微分非线性(DNL)误差:	At 27 MHz (10-bit水平)	-0.5/+0.5			LSB
		At 54 MHz (10-bit水平)	±0.5			LSB
		At 74 MHz (10-bit水平)	±0.5			LSB
		At 110 MHz (10-bit水平)	±0.5			LSB
		At 170 MHz (8-bit水平)	-0.25/+0.2			LSB
数字输入						
输入高电压 ³	V _{IH}	HS_IN/CS_IN, VS_IN低电平触发模式	2			V
			0.7			V
输入低电压 ³	V _{IL}	HS_IN/CS_IN, VS_IN低电平触发模式			0.8	V
					0.3	V
输入电流	I _{IN}	引脚 21 (RESET)	-60		+60	µA
		引脚 21以外的所有其它输入引脚	-10		+10	µA
输入电容 ⁴	C _{IN}				10	pF
数字输出						
输出高电压 ⁵	V _{OH}	I _{SOURCE} = 0.4 mA	2.4			V
输出低电压 ⁵	V _{OL}	I _{SINK} = 3.2 mA			0.4	V
高阻抗漏电流	I _{LEAK}				10	µA
输出电容 ⁴	C _{OUT}				20	pF
电源要求 ⁴						
数字内核电源	DVDD		1.62	1.8	1.98	V
数字I/O电源	DVDDIO		2.97	3.3	3.63	V
PLL电源	PVDD		1.71	1.8	1.89	V
模拟电源	AVDD		1.71	1.8	1.89	V
端子电源	TVDD		3.135	3.3	3.465	V
比较器电源	CVDD		1.71	1.8	1.89	V
数字内核电源电流	I _{DVDD}	CVBS输入采样速率(54 MHz ^{6,7})		140	198	mA
		图形RGB采样速率(108 MHz ^{6,7})		141	290	mA
		SCART RGB快速消隐采样速率(54 MHz ^{6,7})		152	218	mA
		YPrPb 1080p采样速率(148.5 MHz ^{6,7})		203	305	mA
		HDMI RGB采样速率(165 MHz ^{7,8,9})		242	358	mA
		HDMI RGB采样速率(225 MHz ^{7,8,9})		242	414	mA
数字I/O电源电流	I _{DVDDIO}	CVBS输入采样速率(54 MHz ^{6,7})		16	48	mA
		图形RGB采样速率(108 MHz ^{6,7})		17	80	mA
		SCART RGB快速消隐采样速率(54 MHz ^{6,7})		16	50	mA
		YPrPb 1080p采样速率(148.5 MHz ^{6,7})		42	136	mA
		HDMI RGB采样速率(165 MHz ^{7,8,9})		17	192	mA
		HDMI RGB采样速率(225 MHz ^{7,8,9,10})		20	151	mA

参数 ¹	符号	测试条件	最小值	典型值	最大值	单位
HDMI比较器 TMD5 PLL和均衡器 电源电流	I _{CVDD}	CVBS输入采样速率(54 MHz ^{6,7})	56	83		mA
		图形RGB采样速率(108 MHz ^{6,7})	56	83		mA
		SCART RGB快速消隐采样速率(54 MHz ^{6,7})	56	83		mA
		YPrPb 1080p采样速率(148.5 MHz ^{6,7})	56	83		mA
		HDMI RGB采样速率(165 MHz ^{7,8,9})	86	111		mA
		HDMI RGB采样速率(225 MHz ^{7,8,9})	95	125		mA
模拟电源电流 ¹¹	I _{AVDD}	I _{AVDD} CVBS输入采样速率(54 MHz ^{6,7})	63	115		mA
		图形RGB采样速率(108 MHz ^{6,7})	174	312		mA
		SCART RGB快速消隐采样速率(54 MHz ^{6,7})	225	388		mA
		YPrPb 1080p采样速率(148.5 MHz ^{6,7})	180	318		mA
		HDMI RGB采样速率(165 MHz ^{7,8,9})	0	2		mA
		HDMI RGB采样速率(225 MHz ^{7,8,9})	0	2		mA
端子电源电流	I _{TVDD}	CVBS输入采样速率(54 MHz ^{6,7})	12	20		mA
		图形RGB采样速率(108 MHz ^{6,7})	12	20		mA
		SCART RGB快速消隐采样速率(54 MHz ^{6,7})	12	20		mA
		YPrPb 1080p采样速率(148.5 MHz ^{6,7})	12	20		mA
		HDMI RGB采样速率(165 MHz ^{7,8,9,12})	42	97		mA
		HDMI RGB采样速率(225 MHz ^{7,8,9,12})	63	100		mA
音频和视频PLL电源电流	I _{PVDD}	CVBS输入采样速率(54 MHz ^{6,7})	18	24		mA
		图形RGB采样速率(108 MHz ^{6,7})	14	22		mA
		SCART RGB快速消隐采样速率(54 MHz ^{6,7})	17	24		mA
		YPrPb 1080p采样速率(148.5 MHz ^{6,7})	19	25		mA
		HDMI RGB采样速率(165 MHz ^{7,8,9})	10	20		mA
		HDMI RGB采样速率(225 MHz ^{7,8,9})	15	21		mA
关断电流	I _{PWRDN}		11.6			mA
上电时间	t _{PWRUP}		25			ms

¹ 最小值/最大值的保证温度范围为-40°C至+85°C(T_{MIN}至T_{MAX})。

² 所有ADC线性测试的输入范围均为满量程-12.5%至零量程+12.5%。

³ 引脚1、引脚105、引脚106和引脚144为5 V兼容引脚。

⁴ 通过特性保证。

⁵ V_{OH}和V_{OL}电平是通过用户映射寄存器0xF4中的默认驱动强度值(0x15)而获得。

⁶ 测量模拟输入的电流时，HDMI/模拟同步模式禁用(用户映射寄存器0xBA的Bit 7置0)，并且无HDMI源连接到器件。

⁷ 电流典型值利用标称电源电压和SMPTE条形视频图案输入进行测量。电流最大值利用最大额定电源电压和MoiréX视频图案输入进行测量。

⁸ 测量HDMI输入的电流时，将一个信号源连接到活动HDMI端口，非活动HDMI端口不连接信号源。

⁹ 音频流为未压缩的立体声音频，采样速率f_s = 48 kHz，MCLKOUT = 256 f_s。

¹⁰ HDMI RGB采样速率225 MHz下的I_{DVDDIO}最大值看起来低于预期值，这是因为评估期间使用了1080p 12-bit深色模式输入。在该模式下，输入HDMI TMD5时钟的频率为222.75 MHz；然而，输出像素时钟降低到148.5 MHz，以便处理额外的数据位。DVDDIO功耗与输出像素时钟成正比，因此，1080p 12-bit深色模式下输出像素时钟数据的降低导致电流比预期I_{DVDDIO}要低。

¹¹ 测量CVBS模拟电流时，仅ADC0上电；测量RGB电流时，仅ADC0、ADC1和ADC2上电；测量SCART FB电流时，所有ADC均上电；在HDMI模式下，所有ADC均关断。

¹² 端子电源电流可能因所用的HDMI源不同而异。

ADV7441A

视频规格

AVDD = 1.71 V至1.89 V, DVDD = 1.62 V至1.98 V, DVDDIO = 2.97 V至3.63 V, PVDD = 1.71 V至1.89 V, TVDD = 3.135 V至3.465 V, CVDD = 1.71 V至1.89 V。除非另有说明, 工作温度范围为-40°C至+85°C。

表2.

参数 ^{1,2}	符号	测试条件	最小值	典型值	最大值	单位
非线性规格						
差分相位	DP	CVBS输入, 5步调制		0.3		度
差分增益	DG	CVBS输入, 5步调制		0.6		%
亮度非线性	LNL	CVBS输入, 5步		0.8		%
噪声规格						
未加权SNR		亮度斜坡		61.8		dB
		亮度平场		63.1		dB
模拟前端串扰				60		dB
锁定时间规格						
水平锁定范围			-5		+5	%
垂直锁定范围			40		70	Hz
F _{sc} 副载波锁定范围				±1.3		kHz
色彩锁定时间				60		行
同步深度范围 ³			20		200	%
色同步范围			5		200	%
垂直锁定时间				2		场
水平锁定时间				100		行
色度规格						
色调精度	HUE			1		度
色彩饱和精度	CL_AC			1		%
色彩AGC范围			5		400	%
色度幅度误差				0.5		%
色度相位误差				0.1		度
色度亮度交调				0.3		%
亮度规格						
亮度精度		CVBS, 0.5 V输入		1		%
亮度对比度精度		CVBS, 0.5 V输入		1		%

¹ 最小值/最大值的保证温度范围为-40°C至+85°C(T_{MIN}至T_{MAX})。

² 通过特性保证。

³ 标称同步深度为300 mV(100%同步深度范围)。

模拟和HDMI规格

AVDD = 1.71 V至1.89 V, DVDD = 1.62 V至1.98 V, DVDDIO = 2.97 V至3.63 V, PVDD = 1.71 V至1.89 V, TVDD = 3.135 V至3.465 V, CVDD = 1.71 V至1.89 V。除非另有说明, 工作温度范围为-40°C至+85°C。

表3.

参数 ^{1,2}	测试条件	最小值	典型值	最大值	单位
箝位电路					
外部箝位电容	箝位断开		0.1		μF
输入阻抗(引脚74除外)			10		MΩ
引脚74的输入阻抗			20		kΩ
共模电平(CML)			0.88		V
ADC满量程电平			CML + 0.5		V
ADC零电平			CML - 0.5		V
ADC动态范围			1		V
箝位电平(锁定时)	CVBS输入		CML - 0.122		V
	SCART RGB输入(R、G、B信号)		CML - 0.167		V
	S视频输入(Y信号)		CML - 0.122		V
	S视频输入(C信号)		CML		V
	分量输入(Y信号)		CML - 0.120		V
	分量输入(Pr信号)		CML		V
	分量输入(Pb信号)		CML		V
	PC RGB输入(R、G、B信号)		CML - 0.120		V
大箝位源电流	仅SDP		8		mA
大箝位吸电流	仅SDP		8		mA
小箝位源电流	仅SDP		0.25		μA
小箝位吸电流	仅SDP		0.4		μA
HDMI规格 ³					
对内(正到负)差分输入偏斜 ^{4,5}				0.4 t _{bit}	
通道间差分输入偏斜 ^{5,6}				0.2 t _{pixel} + 1.78 ns	

¹ 最小值/最大值的保证温度范围为-40°C至+85°C(T_{MIN}至T_{MAX})。

² 通过特性保证。

³ 通过设计保证。

⁴ t_{bit}为像素周期t_{pixel}的1/10。

⁵ 测量单位取决于施加的视频和TMDS时钟频率。

⁶ t_{pixel}为TMDS时钟的周期。

ADV7441A

时序特性

AVDD = 1.71 V至1.89 V, DVDD = 1.62 V至1.98 V, DVDDIO = 2.97 V至3.63 V, PVDD = 1.71 V至1.89 V, TVDD = 3.135 V至3.465 V, CVDD = 1.71 V至1.89 V。除非另有说明, 工作温度范围为-40°C至+85°C。

表4.

参数 ^{1,2}	符号	测试条件	最小值	典型值	最大值	单位
系统时钟和晶振				28.6363		MHz
晶振标称频率					±50	ppm
晶振频率稳定性			14.8		110	kHz
水平同步输入频率			12.825		170	MHz
LLC频率范围						
I ² C端口 (快速模式) ³						
xCL频率 ⁴					400	kHz
xCL最短脉冲宽度 (高电平) ⁴	t ₁		0.6			µs
xCL最短脉冲宽度 (低电平) ⁴	t ₂		1.3			µs
保持时间 (起始条件)	t ₃		0.6			µs
建立时间 (起始条件)	t ₄		0.6			µs
xDA建立时间 ⁴	t ₅		100			ns
xCL和xDA上升时间 ⁴	t ₆				300	ns
xCL和xDA下降时间 ⁴	t ₇				300	ns
停止条件的建立时间	t ₈		0.6			µs
I ² C端口 (正常模式) ³						
xCL频率 ⁴					100	kHz
xCL最短脉冲宽度 (高电平) ⁴	t ₁		4			µs
xCL最短脉冲宽度 (低电平) ⁴	t ₂		4.7			µs
保持时间 (起始条件)	t ₃		4			µs
建立时间 (起始条件)	t ₄		4.7			µs
xDA建立时间 ⁴	t ₅		250			ns
xCL和xDA上升时间 ⁴	t ₆				1000	ns
xCL和xDA下降时间 ⁴	t ₇				300	ns
停止条件的建立时间	t ₈		4			µs
复位特性						
复位脉冲宽度			5			ms
时钟输出						
LLC传号空号比	t ₉ :t ₁₀		45:55		55:45	% 占空比
数据和控制输出						
数据输出转换时间SDR (SDP) ⁵	t ₁₁	负时钟沿至有效数据开始			3.4	ns
	t ₁₂	有效数据结束至负时钟沿			2.4	ns
数据输出转换时间SDR (CP) ⁶	t ₁₃	有效数据结束至负时钟沿			2	ns
	t ₁₄	负时钟沿至有效数据开始			0.5	ns
I ² S端口 (主机模式)						
SCLK传号空号比	t ₁₅ :t ₁₆		45:55		55:45	% 占空比
LRCLK数据转换时间	t ₁₇	有效数据结束至负SCLK沿			10	ns
	t ₁₈	负SCLK沿至有效数据开始			10	ns
I ² Sx数据转换时间 ⁷	t ₁₉	有效数据结束至负SCLK沿			5	ns
	t ₂₀	负SCLK沿至有效数据开始			5	ns
MCLKOUT频率			4.096		24.576	MHz

¹ 最小值/最大值的保证温度范围为-40°C至+85°C (T_{MIN}至T_{MAX})。

² 通过特性保证。

³ 指所有I²C引脚 (DDC和控制端口)。

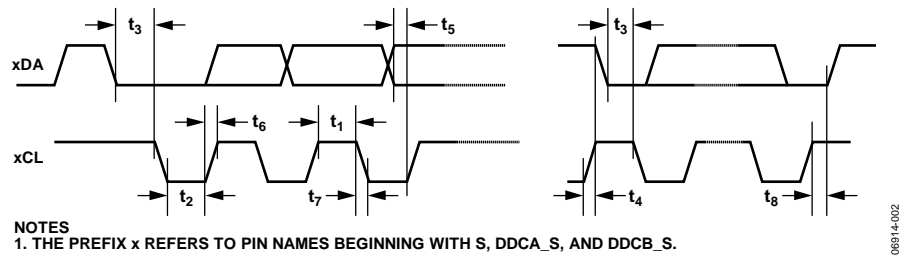
⁴ 前缀x指代以S、DDCA_S和DDCB_S开头的引脚名称。

⁵ SDP时序数值是通过用户映射寄存器0xF4中的默认驱动强度值(0x15)而获得。

⁶ CP时序数值是通过用户映射寄存器0xF4中的最大驱动强度值(0x3F)而获得。

⁷ 后缀x指代以0、1、2和3结尾的引脚名称。

时序图



NOTES
 1. THE PREFIX x REFERS TO PIN NAMES BEGINNING WITH S, DDCA_S, AND DDCB_S.

图2. I²C时序

06914-002

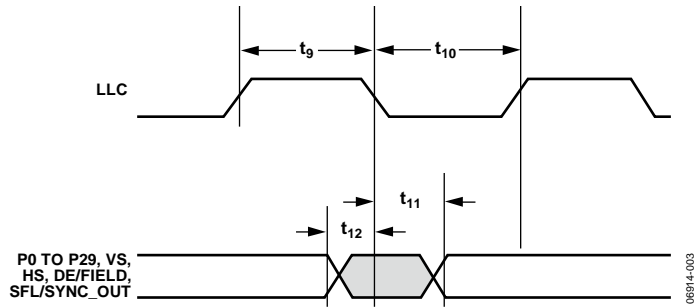


图3. 像素端口和控制SDR输出时序(SDP内核)

06914-003

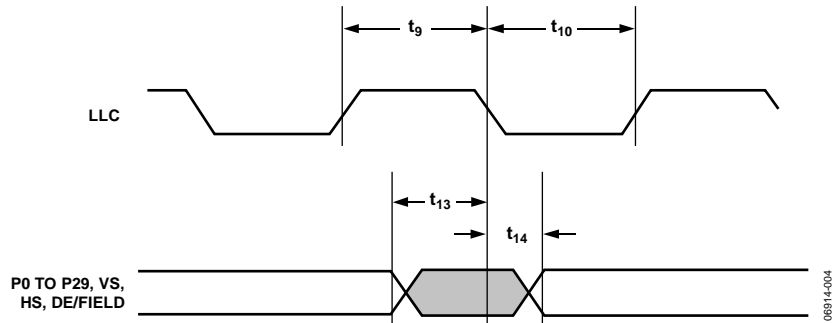
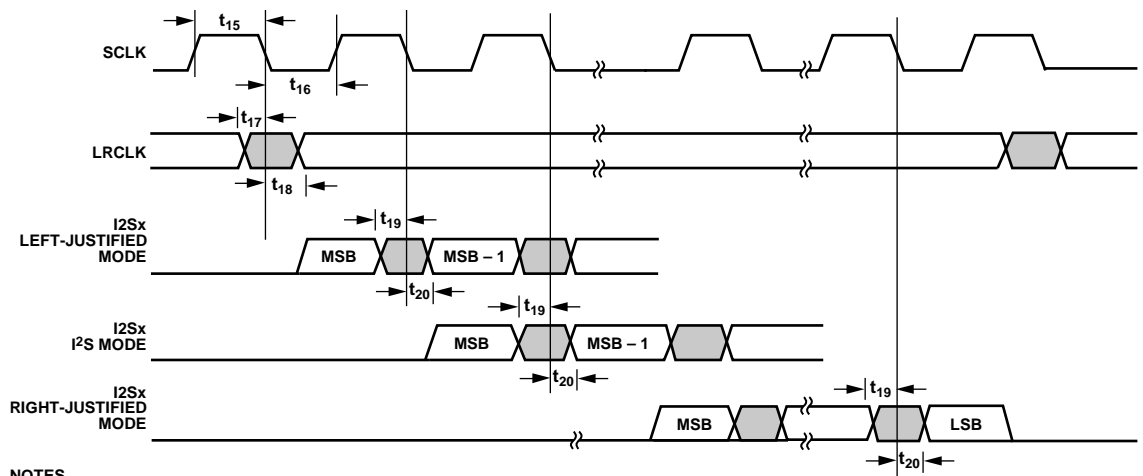


图4. 像素端口和控制SDR输出时序(CP内核)

06914-004



NOTES
 1. THE SUFFIX x REFERS TO PIN NAMES ENDING WITH 0, 1, 2, AND 3.

图5. I²S时序

06914-007

绝对最大额定值

表5.

参数	额定值
AVDD至AGND	2.2 V
DVDD至DGND	2.2 V
PVDD至PGND	2.2 V
DVDDIO至DGND	4 V
CVDD至CGND	2.2 V
TVDD至TGND	4 V
DVDDIO至AVDD	-0.3 V至+3.6 V
DVDDIO至TVDD	-3.6 V至+3.6 V
DVDDIO至DVDD	-2 V至+2 V
CVDD至DVDD	-2 V至+0.3 V
PVDD至DVDD	-2 V至+0.3 V
AVDD至CVDD	-2 V至+2 V
AVDD至PVDD	-2 V至+2 V
AVDD至DVDD	-2 V至+0.3 V
AVDD至TVDD	-3.6 V至+0.3 V
TVDD至DVDD	-2 V至+2 V
数字输入	
电压至DGND	DGND - 0.3 V至DVDDIO + 0.3 V
数字输出	
电压至DGND	DGND - 0.3 V至DVDDIO + 0.3 V
模拟输入	
电压至AGND	AGND - 0.3 V至AVDD + 0.3 V
最高结温(T _{J_MAX})	119°C
存储温度范围	-65°C至+150°C
红外回流焊(20秒)	260°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

热阻

表6.

封装类型	Ψ_{JT} ¹	单位
144引脚 LQFP (ST-144)	1.62	°C/W

¹ 结至封装表面热阻。

封装散热性能

为了降低ADV7441A的工作功耗，请关闭不用的ADC。

在包括一个实心地层的4层PCB上， θ_{JA} 的值为25.3°C/W。然而，PCB金属存在差异，因而PCB导热率并不完全一致，不同PCB的 θ_{JA} 值可能不同。

最有效的测量技术是使用封装的表面温度来估算芯片温度，因为它不受 θ_{JA} 值的变化影响。

结温不得超过119°C的最大值(T_{J_MAX})。下式利用封装的实测表面温度计算结温，仅适用于待测器件不使用散热器的情况：

$$T_{J_MAX} = T_s + (\Psi_{JT} \times W_{TOTAL})$$

其中：

T_s为封装的表面温度，用摄氏度表示。

Ψ_{JT} 为结至封装表面热阻。

$$W_{TOTAL} = \{(AVDD \times I_{AVDD}) + (DVDD \times I_{DVDD}) + (DVDDIO \times I_{DVDDIO}) + (PVDD \times I_{PVDD}) + (CVDD \times I_{CVDD}) + (TVDD \times I_{TVDD})\}$$

ADV7441A可以在高达+85°C的环境温度下工作。然而，在功耗最高、电源电压高于标称值、视频数据最差的视频模式下，高温工作可能会导致结温超过最大允许值(119°C)。避免这种情况的一种方法是将环境温度限制在+79°C以下。不过，即使环境温度低于+79°C，用户仍然需要遵循本部分所述的高效散热PCB设计建议，确保结温在任何视频模式下均不会超过最大允许值。

欲了解有关封装散热性能的更多信息，请联系ADI公司销售代表或现场应用工程师(FAE)。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

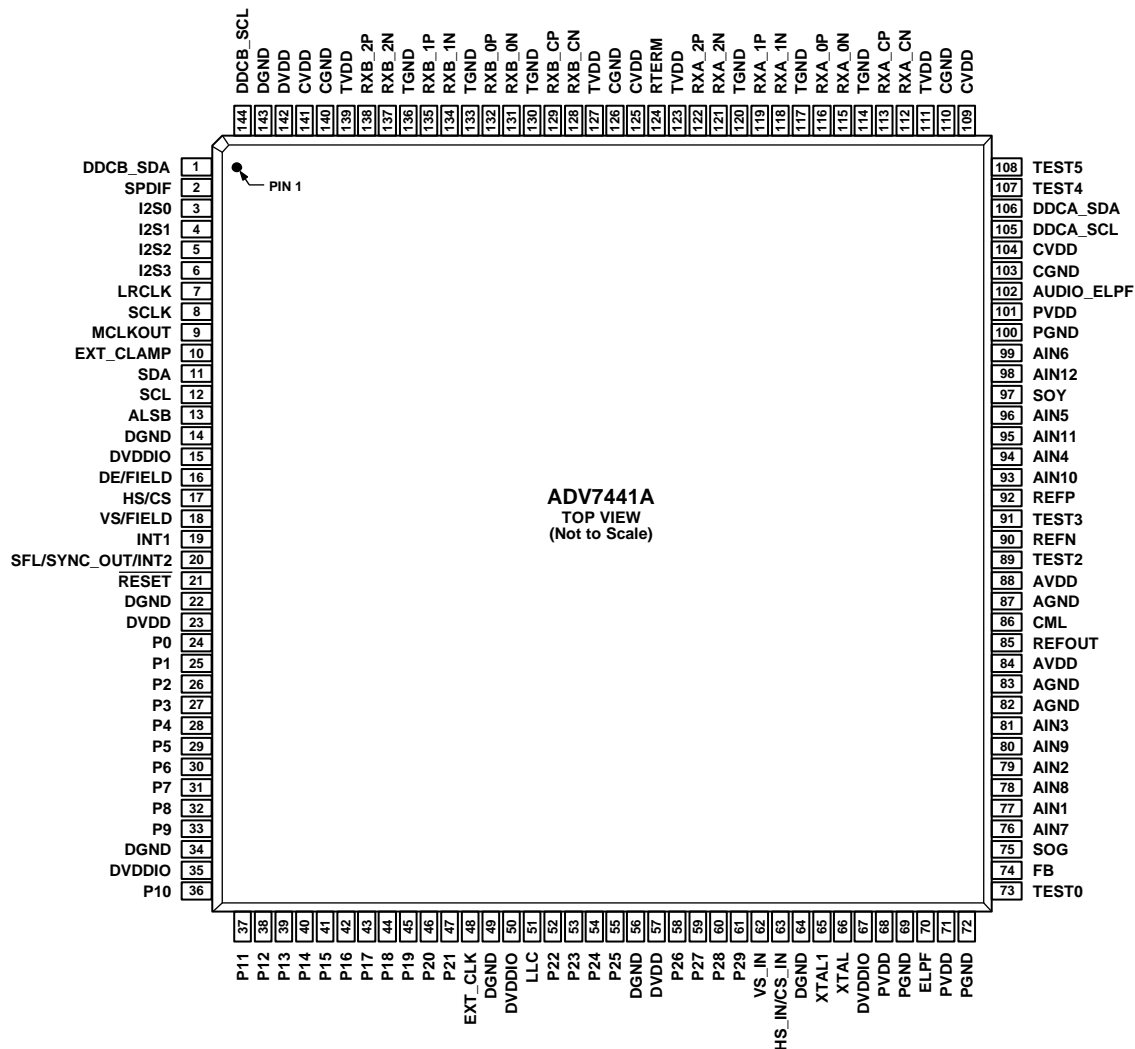


图6. 引脚配置

表7. 引脚功能描述

引脚编号	引脚名称	类型 ¹	描述
14, 22, 34, 49, 56, 64, 143	DGND	G	数字地。
82, 83, 87	AGND	G	模拟地。
69, 72, 100	PGND	G	PLL地。
103, 110, 126, 140	CGND	G	比较器地。
114, 117, 120, 130, 133, 136	TGND	G	端子地。
15, 35, 50, 67	DVDDIO	P	数字I/O电源电压(3.3 V)。
23, 57, 142	DVDD	P	数字内核电源电压(1.8 V)。
84, 88	AVDD	P	模拟电源电压 (1.8 V) 。
68, 71, 101	PVDD	P	音频和视频PLL电源电压(1.8 V)。
104, 109, 125, 141	CVDD	P	HDMI比较器、TMDs PLL和均衡器电源电压(1.8 V)。
111, 123, 127, 139	TVDD	P	端子电源电压 (3.3V) 。
74	FB	I	快速消隐。CVBS与RGB模拟信号之间的快速开关叠加。
73, 91, 108	TEST0, TEST3, TEST5	I	测试引脚。不连接。
89	TEST2	O	测试引脚。不连接。

ADV7441A

引脚编号	引脚名称	类型 ¹	描述
107	TEST4	I/O	测试引脚。不连接。
77, 79, 81, 94, 96, 99, 76, 78, 80, 93, 95, 98	AIN1 至 AIN12	I	模拟视频输入通道。
24至33, 36至47, 52至55, 58至61	P0 至 P29	O	视频像素输出端口。
19	INT1	O	中断信号。可以是低电平有效或高电平有效。触发中断的事件集由用户控制。副载波频率锁定(SFL)。包含一个串行输出流, 可以在该解码器连到任何ADI数字视频编码器时锁定副载波频率。分隔同步输出信号(SYNC_OUT)。仅在CP模式下可用。中断信号(INT2)。
20	SFL/SYNC_OUT/INT2	O	
17	HS/CS	O	水平同步输出信号(HS)。由SDP和CP输出。复合同步(CS)。同时包含水平和垂直同步脉冲的单个信号。
18	VS/FIELD	O	垂直同步输出信号(VS)。由SDP和CP输出。场同步输出信号(FIELD)。所有隔行视频模式下的场同步输出信号。
16	DE/FIELD	O	数据使能信号(DE)。指示有效像素数据。场同步输出信号(FIELD)。所有隔行视频模式下的场同步输出信号。
11	SDA	I/O	I ² C端口串行数据输入/输出引脚。SDA是控制端口的数据线。
12	SCL	I	I ² C端口串行时钟输入。(最大时钟速率为400 kHz)SCL是控制端口的时钟线。
13	ALS _B	I	该引脚设置ADV7441A各寄存器映射的从机地址的第二个LSB。
21	RESET	I	系统复位输入。低电平有效。复位ADV7441A电路需要最短5 ms的低电平复位脉冲。
51	LLC	O	像素数据的行锁定输出时钟。范围为13.5 MHz至170 MHz。
65	XTAL1	O	该引脚应连到28.63636 MHz晶振; 如果ADV7441A使用外部3.3 V、28.63636 MHz时钟振荡器源提供时钟, 则该引脚应保持不连接状态。晶振模式下, 晶振必须为基频晶体。
66	XTAL	I	28.63636 MHz晶振的输入引脚。此引脚也可以用于ADV7441A提供时钟的外部3.3 V、28.63636 MHz时钟振荡器源过驱。
70	ELPF	O	必须将推荐的外部环路滤波器连接到此ELPF引脚。
102	AUDIO_ELPF	O	必须将推荐的外部环路滤波器连接到此AUDIO_ELPF引脚。
85	REFOUT	O	内部基准电压输出。
86	CML	O	内部ADC的共模电平。
90	REFN	O	内部基准电压输出。
92	REFP	O	内部基准电压输出。
63	HS_IN/CS_IN	I	HS输入信号。在模拟模式下使用, 用于5线时序模式。CS输入信号。在模拟模式下使用, 用于4线时序模式。为获得最佳性能, 建议在HS_IN/CS_IN引脚上连接一个100 Ω串联电阻。
62	VS_IN	I	VS输入信号。在模拟模式下使用, 用于5线时序模式。为获得最佳性能, 建议在VS_IN引脚上连接一个100 Ω串联电阻。
75	SOG	I	绿同步输入。此引脚用于嵌入式同步模式。
97	SOY	I	亮度同步输入。此引脚用于嵌入式同步模式。
112	RXA_CN	I	HDMI接口中端口A的数字输入时钟(-)。
113	RXA_CP	I	HDMI接口中端口A的数字输入时钟(+)
115	RXA_ON	I	HDMI接口中端口A的数字输入通道0 (-)。
116	RXA_OP	I	HDMI接口中端口A的数字输入通道0 (+)。
118	RXA_1N	I	HDMI接口中端口A的数字输入通道1 (-)。
119	RXA_1P	I	HDMI接口中端口A的数字输入通道1 (+)。
121	RXA_2N	I	HDMI接口中端口A的数字输入通道2 (-)。
122	RXA_2P	I	HDMI接口中端口A的数字输入通道2 (+)。

引脚编号	引脚名称	类型 ¹	描述
128	RXB_CN	I	HDMI接口中端口B的数字输入时钟(-)。
129	RXB_CP	I	HDMI接口中端口B的数字输入时钟(+)
131	RXB_0N	I	HDMI接口中端口B的数字输入通道0 (-)。
132	RXB_0P	I	HDMI接口中端口B的数字输入通道0 (+)。
134	RXB_1N	I	HDMI接口中端口B的数字输入通道1 (-)。
135	RXB_1P	I	HDMI接口中端口B的数字输入通道1 (+)。
137	RXB_2N	I	HDMI接口中端口B的数字输入通道2 (-)。
138	RXB_2P	I	HDMI接口中端口B的数字输入通道2 (+)。
106	DDCA_SDA	I/O	HDCP从机串行数据端口A。
1	DDCB_SDA	I/O	HDCP从机串行数据端口B。
105	DDCA_SCL	I	HDCP从机串行时钟端口A。
144	DDCB_SCL	I	HDCP从机串行时钟端口B。
2	SPDIF	O	SPDIF数字音频输出。
3	I2S0	O	通道1和通道2的I ² S音频。
4	I2S1	O	通道3和通道4的I ² S音频。
5	I2S2	O	通道5和通道6的I ² S音频。
6	I2S3	O	通道7和通道8的I ² S音频。
7	LRCLK	O	左右声道的数据输出时钟。
8	SCLK	O	音频串行时钟输出。
9	MCLKOUT	O	音频主机时钟输出。
10	EXT_CLAMP	I	外部时钟和箝位模式的外部箝位信号输入。这是ADV7441A的可选工作模式。
48	EXT_CLK	I	外部时钟和箝位模式的时钟输入。这是ADV7441A的可选工作模式。
124	RTERM	I	设置内部端接电阻。使用500 Ω电阻将此引脚连接到TGND。

¹G = 地, P = 电源, I = 输入, O = 输出。

功能概述

以下部分简要介绍ADV7441A的功能。更多详情参见“工作原理”部分。

模拟前端

ADV7441A的模拟前端包括：4个高质量10-bit ADC，用于支持10-bit视频解码；一个12模拟输入通道的多路复用器，用于连接多个视频源，而不需要外部多路复用器；以及4个电流和电压箝位控制环路，用于确保消除视频信号中的直流失调。SCART功能和CVBS的标清RGB叠加功能由FB输入控制。

HDMI接收器

ADV7441A兼容HDMI规范，支持最高达1080p的所有高清电视格式以及最高达UXGA(1600 × 1200, 60 Hz)的显示分辨率。

该器件包括下列特性：

- 自适应前端均衡支持最长30米电缆的HDMI操作
- 同步调理可提高繁重工作条件下的性能
- 静音功能可消除外来噪声
- 可编程数据帧中断发生器

标清处理器像素数据输出模式

ADV7441A提供下列SDP输出模式：

- 8/10-bit ITU-R BT.656 4:2:2 YCrCb，带嵌入式时间码和/或HS、VS、FIELD
- 16/20-bit YCrCb 4:2:2，带嵌入式时间码和/或HS、VS、FIELD
- 24/30-bit YCrCb 4:4:4，带嵌入式时间码和/或HS、VS、FIELD

分量处理器像素数据输出模式

ADV7441A提供下列单倍数据速率输出：

- 8/10-bit 4:2:2 YCrCb，支持525i和625i
- 16/20-bit 4:2:2 YCrCb，支持所有标准
- 24/30-bit 4:4:4 YCrCb/RGB，支持所有标准

复合和S视频处理

ADV7441A支持CVBS和S视频格式的NTSC (M/J/4.43)、PAL (B/D/I/G/H/ M/N/Nc/60)和SECAM (B/D/G/K/L)标准。用于NTSC和PAL的Superadaptive 2D、5线式梳状滤波器可为复合视频提供出色的色度和亮度分离。

复合和S视频处理功能还包括：完全自动地检测和切换全球标准(PAL/NTSC/SECAM)；白色峰值模式下的自动增益控制(AGC)，确保以完整视频处理范围处理视频；自适应数字行长跟踪(ADLLT™)；以及利用专有架构锁定来自VCR和调谐器的较弱、高噪声且不稳定的视频源。IF滤波器模块补偿调谐器SAW滤波器所导致的高频亮度衰减。

ADV7441A还提供如下功能：色度瞬态改善(CTI)、亮度数字降噪(DNR)、图文电视、字幕信息(CC)、扩展数据服务(EDS)和宽屏幕信令(WSS)。经过认证的Macrovision®版权保护检测功能适用于复合和S视频，支持所有全球格式(PAL/NTSC/SECAM)；此外它还提供版权生成管理系统(CGMS)。其它特性包括：CVBS、S视频和YUV模式支持4倍过采样(54 MHz)；行锁定时钟输出(LLC)；垂直间隔时间码(VITC)；支持宽银幕检测；无视频输入时，自由输出模式提供稳定的时序；由28.63636 MHz单晶振提供时钟；副载波频率锁定(SFL)输出用于下游视频编码器。

此外，该器件的色彩控制功能包括色调、亮度、饱和度、对比度和Cr、Cb失调控制。ADV7441A还集成了垂直消隐间隔数据处理器和视频编程系统(VPS)。

ADV7441A的差分增益典型值为0.6%，差分相位典型值为0.3°。

分量视频处理

ADV7441A支持525i、625i、525p、625p、720p、1080i、1080p和许多其它高清电视格式，同时支持自动增益(对比度)和失调(亮度)调整以及手动调整控制。此外，ADV7441A不仅支持带嵌入式同步或带独立HS、VS、CS的模拟分量YPrPb/RGB视频格式，而且通过任意至任意、 3×3 色彩空间转换矩阵支持YCrCb转RGB和RGB转YCrCb。

ADV7441A还提供亮度、饱和度和色调控制功能。标准识别(STDI)支持系统级分量格式检测；同步源极性检测器(SSPD)可确定输入视频伴随的同步信号的来源和极性。

经过认证的Macrovision版权保护功能适用于分量格式(525i、625i、525p和625p)。

无视频输入时，自由输出模式提供稳定的时序。

ADV7441A支持用户自定义像素采样和任意像素采样，能够处理非标准视频源。

RGB图形处理

ADV7441A提供170 MSPS转换速率，支持最高达 $1600 \times 1200@60$ Hz (UXGA)的RGB输入分辨率、图形模式的自动或手动钳位和增益控制。

RGB图形处理功能包括：对比度和亮度控制；SSPD模块自动检测同步源和极性；STDI模块支持标准识别；用户自定义像素采样支持非标准视频源。

ADV7441A的其它RGB图形处理功能包括：

- 170 MSPS时，采样PLL时钟抖动为500 ps p-p。
- 32相位DLL支持最佳像素时钟采样。
- RGB可通过色彩空间转换变为YCrCb，并抽取为4:2:2格式，以便与以视频为中心的后端IC接口。
- 提供数据使能(DE)输出信号，以便直接连到HDMI/DVI发送器IC。

通用特性

ADV7441A提供位置、极性、宽度可编程的HS、VS和FIELD输出信号。它还包括可编程中断请求输出引脚INT1和INT2。

该器件耗电量低，采用1.8 V数字内核电源、1.8 V模拟电源和3.3 V数字输入/输出电源供电，并提供低功耗关断模式。

ADV7441A的工作温度范围为 -40°C 至 $+85^{\circ}\text{C}$ ，采用144引脚、 $20 \text{ mm} \times 20 \text{ mm}$ LQFP封装，符合RoHS标准。

工作原理

模拟前端

ADV7441A模拟前端包括4个10-bitADC，用来对模拟视频信号进行数字化处理，然后将信号提供给SDP或CP。(英文手册里的这句话是有错误的，直接就删掉，不需要翻译)

模拟前端还包括一个12通道输入多路复用器，支持将多个视频信号施加于ADV7441A。各ADC前置电流和电压钳位电路，确保视频信号始终在转换器的处理范围之内。下游的CP或SDP中的数字精密钳位电路对视频信号执行精密钳位。

当解码复合和S视频输入时，ADC配置为4倍过采样模式。对于分量525i、625i、525p和625p视频源，则执行2倍过采样，但分量525i和625i也可以使用4倍过采样。对所有其它视频标准执行1倍过采样。视频信号过采样可降低外部抗混叠(AA)滤波器的成本和复杂度，提高信噪比(SNR)。

ADV7441A支持对CVBS和RGB标清信号进行同步处理，以实现SCART兼容和叠加功能。在I²C寄存器和FB引脚的控制下，CVBS和RGB输入组合可以混合输出。

HDMI接收器

ADV7441A的HDMI接收器能够主动均衡HDMI数据信号，以便补偿HDMI和DVI电缆固有的高频损耗，特别是当电缆很长且频率很高时。由于ADV7441A能为最长30米的电缆提供均衡补偿，因此即使在最高HDMI数据速率下，它也能实现鲁棒的接收性能。

增加HDCP功能后，显示器还能接收加密视频内容。ADV7441A的HDMI接口能够按照HDCP 1.3协议的规定，对视频接收机进行身份验证，在接收机端解密编码数据，以及在传输期间更新身份验证信息。

HDMI接收器还具有高级音频功能。该接收器内置一个静音控制器，它能检测多种可能导致音频输出中出现外来音频噪声的可选条件。一旦检测到这些条件，就可以减小音频数据，防止发出咔嚓声和爆音。

标清处理器

SDP部分可解码复合、S视频和YUV格式的许多基带视频信号。SDP支持的视频标准包括PAL (B/D/I/G/H/60/M/N/Nc)、NTSC (M/J/4.43)和SECAM (B/D/G/K/L)。ADV7441A自动检测视频标准，并进行相应处理。SDP具有一个5线式超级自适应2D梳状滤波器，可在解码复合视频信号时提供出色的色度和亮度分离。这种自适应滤波器根据视频标准和信号质量自动调整处理模式，无需用户干预。SDP还有一个IF滤波器模块，可补偿调谐器SAW滤波器所导致的高频亮度频谱衰减。

SDP有专门的亮度和色度参数来控制亮度、对比度、饱和度和色调。

ADV7441A采用专利ADLLT算法来跟踪VCR等视频源的变化视频行。ADLLT使ADV7441A能够跟踪和解码质量不佳的视频源，如VCR、调谐器输出、VCD播放器和便携式摄像机的高噪声源等。SDP还含有一个CTI处理器，它可以提高色度转换的边沿速率，使视频图像更清晰。

SDP可以处理各种VBI数据服务，例如：图文电视、字幕信息(CC)、宽屏幕信令(WSS)、视频编程系统(VPS)、垂直间隔时间码(VITC)、版权生成管理系统(CGMS)和扩展数据服务(XDS)。ADV7441A SDP部分具有一个Macrovision 7.1检测电路，可检测I型、II型和III型保护级。该解码器能够稳定地支持所有Macrovision信号输入。

分量处理器(CP)

分量处理器部分可以对任何色彩空间的广泛复合视频格式进行解码和数字化处理。CP支持的分量视频标准包括525i、625i、525p、625p、720p、1080i、1080p、1250i、最高达UXGA 60 Hz的VGA以及许多其它标准。

ADV7441A的CP部分含有一个AGC模块。此模块后接一个数字钳位电路，以确保将视频信号钳位于正确的消隐电平。CP的自动调整功能包括增益(对比度)和失调(亮度)调整，另外也支持手动调整控制。无嵌入式同步时，可以手动设置视频增益。

CP部分前置一个完全可编程的任意至任意、 3×3 色彩空间转换器，支持YPrPb转RGB和RGB转YCrCb。利用色彩空间转换器可以实施色彩空间的许多其它标准。

CP内核后端也有一个完全可编程的任意至任意、 3×3 色彩空间转换器，它提供高级色彩控制功能，如对比度、饱和度、亮度和色调控制等。

CP的输出部分非常灵活。它可以配置为单倍数据速率(SDR)模式，每个时钟周期提供一个数据包。在SDR模式下，可以实现16/20-bit 4:2:2或24/30-bit 4:4:4输出。这些模式提供HS/CS、VS/FIELD和DE/FIELD(如适用)时序参考信号。

CP部分具有一个检测电路，可以检测525i、625i、525p和625p标准的Macrovision编码YPrPb信号。它能够稳定地支持此类信号的解码。

VBI数据处理

CGMS数据的VBI提取由ADV7441A的VBI数据处理器(VDP)部分执行，支持隔行、逐行和高扫描速率。The data extracted is read back over the I²C interface.

有关ADV7441A的更多产品详细信息，请联系ADI公司当地销售代表或现场应用工程师(FAE)。

ADV7441A

像素输出格式化

注意：像素输出端口的未使用引脚用低压驱动。

表8. 标清像素端口模式(P19至P0)

处理器	模式	格式	数据端口引脚P[19:0]																			
			19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SDP	模式1	视频输出 8-bit 4:2:2	YCrCb[7:0]																			
SDP	模式2	视频输出 10-bit 4:2:2	YCrCb[9:0]																			
SDP	模式3	视频输出 16-bit 4:2:2	Y[7:0]								CrCb[7:0]											
SDP	模式4	视频输出 20-bit 4:2:2	Y[9:0]									Cb[9:0]										
SDP	模式5	视频输出 24-bit 4:4:4	Y[7:0]								Cb[7:0]											
SDP	模式6	视频输出 30-bit 4:4:4	Y[9:0]									Cb[9:0]										

表9. 标清像素端口模式(P29至P20)

处理器	模式	格式	数据端口引脚P[19:0]												
			29	28	27	26	25	24	23	22	21	20			
SDP	模式1	视频输出 8-bit 4:2:2													
SDP	模式2	视频输出 10-bit 4:2:2													
SDP	模式3	视频输出 16-bit 4:2:2													
SDP	模式4	视频输出 20-bit 4:2:2													
SDP	模式5	视频输出 24-bit 4:4:4	Cr[7:0]												
SDP	模式6	视频输出 30-bit 4:4:4	Cr[9:0]												

表10. 分量处理器像素输出引脚映射(P19至P0)

处理器 ¹	模式	格式	数据端口引脚 P[19:0]																						
			19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
CP	模式1	视频输出 8-bit 4:2:2 ²	YCrCb[7:0]																						
CP	模式2	视频输出 10-bit 4:2:2 ²	YCrCb[9:0]																						
CP	模式3	视频输出 12-bit 4:2:2 ²	YCrCb[11:2]																						
CP	模式4	视频输出 12-bit 4:2:2 ²	YCrCb[11:4]																						
CP	模式5	视频输出 12-bit 4:2:2 ²	YCrCb[11:4]									YCrCb[3:0]													
CP	模式6	视频输出 16-bit 4:2:2 ^{3,4}	CHA[7:0](默认数据为Y[7:0])									CHB/CHC[7:0](默认数据为Cr/Cb[7:0])													
CP	模式7	视频输出 20-bit 4:2:2 ^{3,4}	CHA[9:0](默认数据为Y[9:0])											CHB/CHC[9:0](默认数据为Cr/Cb[9:0])											
CP	模式8	视频输出 20-bit 4:2:2 ^{3,4}	CHA[9:2](默认数据为Y[9:2])									CHB/CHC[9:2](默认数据为Cr/Cb[9:2])													
CP	模式9	视频输出 24-bit 4:2:2 ^{3,4}	Y[11:2]											CrCb[11:2]											
CP	模式10	视频输出 24-bit 4:2:2 ^{3,4}	Y[11:4]									CrCb[11:4]													
CP	模式11	视频输出 24-bit 4:2:2 ^{3,4}	Y[11:4]									Y[3:0]			CrCb[3:0]										
CP	模式12	视频输出 24-bit 4:4:4 ^{3,4}	CHA[7:0](默认数据为G[7:0]或Y[7:0])									CHB[7:0](默认数据为R[7:0]或Cr[7:0])													
CP	模式13	视频输出 24-bit 4:4:4 ^{3,4}	CHA[7:0](默认数据为G[7:0]或Y[7:0])									CHC[7:0](默认数据为B[7:0]或Cb[7:0])													
CP	模式14	视频输出 24-bit 4:4:4 ^{3,4}	CHC[7:0](默认数据为B[7:0]或Cb[7:0])									CHA[7:0](默认数据为G[7:0]或Y[7:0])													
CP	模式15	视频输出 24-bit 4:4:4 ^{3,4}	CHC[7:0](默认数据为B[7:0]或Cb[7:0])									CHB[7:0](默认数据为R[7:0]或Cr[7:0])													
CP	模式16	视频输出 30-bit 4:4:4 ^{3,4}	CHA[9:0](默认数据为G[9:0]或Y[9:0])											CHB[9:0](默认数据为R[9:0]或Cr[9:0])											
CP	模式17	视频输出 30-bit 4:4:4 ^{3,4}	CHA[9:0](默认数据为G[9:0]或Y[9:0])											CHC[9:0](默认数据为B[9:0]或Cb[9:0])											
CP	模式18	视频输出 30-bit 4:4:4 ^{3,4}	CHC[9:0](默认数据为B[9:0]或Cb[9:0])											CHA[9:0](默认数据为G[9:0]或Y[9:0])											
CP	模式19	视频输出 30-bit 4:2:2 ^{3,4}	CHC[9:0](默认数据为B[9:0]或Cb[9:0])											CHB[9:0](默认数据为R[9:0]或Cr[9:0])											

¹ CP处理器使用数字化仪或HDMI作为输入。

² 最大像素时钟速率为54 MHz。

³ 对于模拟数字化仪，最大像素时钟速率为170 MHz。

⁴ 对于HDMI，最大像素时钟速率为165 MHz。

ADV7441A

表11. 分量处理器像素输出引脚映射(P29至P20)

处理器 ¹	模式	格式	数据端口引脚 P[29:20]												
			29	28	27	26	25	24	23	22	21	20			
CP	模式1	视频输出 8-bit 4:2:2 ²													
CP	模式2	视频输出 10-bit 4:2:2 ²													
CP	模式3	视频输出 12-bit 4:2:2 ²								YCrCb[1:0]					
CP	模式4	视频输出 12-bit 4:2:2 ²						YCrCb[3:0]							
CP	模式5	视频输出 12-bit 4:2:2 ²													
CP	模式6	视频输出 16-bit 4:2:2 ^{3,4}													
CP	模式7	视频输出 20-bit 4:2:2 ^{3,4}													
CP	模式8	视频输出 20-bit 4:2:2 ^{3,4}	Y[1:0]		CrCb[1:0]										
CP	模式9	视频输出 24-bit 4:2:2 ^{3,4}			CrCb[1:0]					Y[1:0]					
CP	模式10	视频输出 24-bit 4:2:2 ^{3,4}	CrCb[3:0]				Y[3:0]								
CP	模式11	视频输出 24-bit 4:2:2 ^{3,4}	CrCb[11:4]												
CP	模式12	视频输出 24-bit 4:4:4 ^{3,4}	CHC[7:0](例如: B[7:0]或Cb[7:0])												
CP	模式13	视频输出 24-bit 4:4:4 ^{3,4}	CHB[7:0](例如: R[7:0]或Cr[7:0])												
CP	模式14	视频输出 24-bit 4:4:4 ^{3,4}	CHB[7:0](例如: R[7:0]或Cr[7:0])												
CP	模式15	视频输出 24-bit 4:4:4 ^{3,4}	CHA[7:0](例如: [7:0]或Y[7:0])												
CP	模式16	视频输出 30-bit 4:4:4 ^{3,4}	CHC[9:0](例如: B[9:0]或Cb[9:0])												
CP	模式17	视频输出 30-bit 4:4:4 ^{3,4}	CHB[9:0](例如: R[9:0]或Cr[9:0])												
CP	模式18	视频输出 30-bit 4:4:4 ^{3,4}	CHB[9:0](例如: R[9:0]或Cr[9:0])												
CP	模式19	视频输出 30-bit 4:2:2 ^{3,4}	CHA[9:0](例如: [9:0]或Y[9:0])												

¹ CP处理器使用数字化仪或HDMI作为输入。

² 最大像素时钟速率为54 MHz。

³ 对于模拟数字化仪, 最大像素时钟速率为170 MHz。

⁴ 对于HDMI, 最大像素时钟速率为165 MHz。

寄存器映射架构

ADV7441A寄存器通过一个双线串行(I²C兼容型)接口控制。ADV7441A具有8个映射，各含一个独特的I²C地址。ALSB引脚(引脚13)的状态设置表12中各寄存器映射地址的Bit 2。

表12. 寄存器映射地址

寄存器映射	ALSB为低电平时的默认地址	ALSB为高电平时的默认地址	可编程地址	可以对地址进行编程的位置
用户映射	0x40	0x42	不可编程	不适用
用户映射1	0x44	0x46	可编程	用户映射2, 寄存器0xEB
用户映射2	0x60	0x62	可编程	User Map, Register 0x0E
VDP映射	0x48	0x4A	可编程	用户映射2, 寄存器0xEC
保留映射	0x4C	0x4E	可编程	用户映射2, 寄存器0xEA
HDMI映射	0x68	0x6A	可编程	用户映射2, 寄存器0xEF
中继器KSV映射	0x64	0x66	可编程	用户映射2, 寄存器0xED
EDID映射	0x6C	0x6E	可编程	用户映射2, 寄存器0xEE

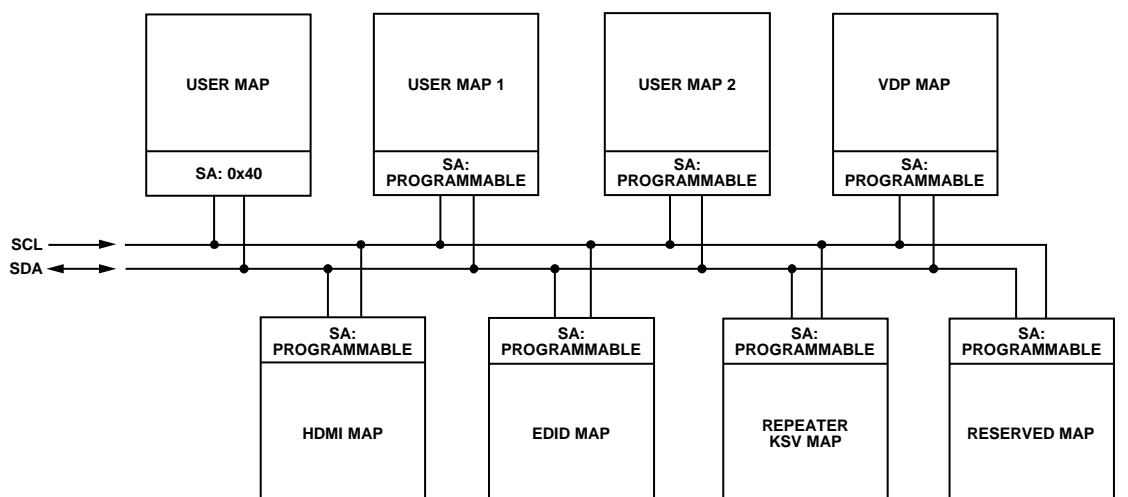
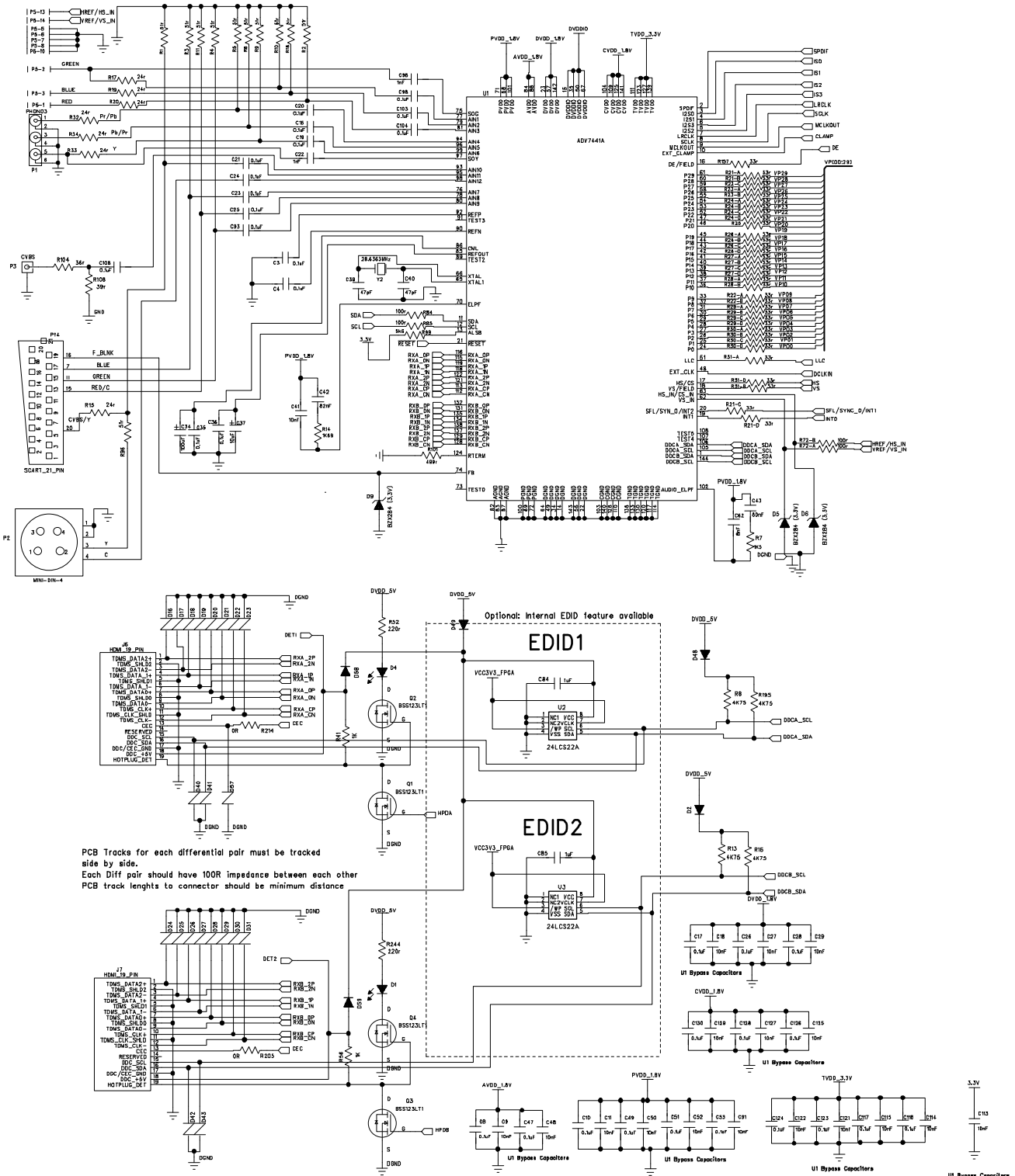


图7. 通过主I²C端口访问寄存器映射

08914-008

ADV7441A

典型连接图



PCB Tracks for each differential pair must be tracked side by side. Each Diff pair should have 100R impedance between each other PCB track lengths to connector should be minimum distance

图8. 典型连接图

推荐外部环路滤波器元件

注意，ELPF和AUDIO_ELPF引脚的外部环路滤波器元件应尽可能靠近相应的引脚。图9和图10给出了元件建议值。

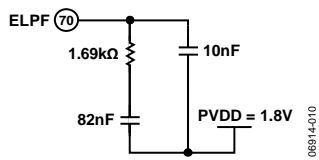


图9. ELPF元件

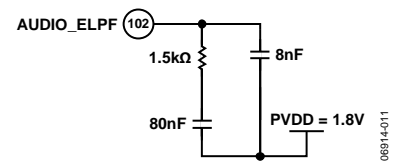


图10. AUDIO_ELPF元件

ADV7441A

ADV7441A评估平台

ADI公司为ADV7441A解码器开发了一款高级电视(ATV)评估平台，它由一个母板和两个子板组成。母板采用Xilinx FPGA来执行数字处理和复用功能。母板还包含ADI公司的三个AD9742器件(12-bit DAC)，用户只利用母板和前端板就能驱动VGA监视器。

该平台的后端可以连接到ADI公司专门开发的视频输出板，该模块板包含ADI公司的编码器和HDMI发送器。

该平台的前端包括ADV7441评估板(EVAL-ADV7441AFEZ_1)，该评估板包含ADV7441A解码器(详见表13)。此评估板将ADV7441A解码器的数字输出提供给母板上的FPGA。

表13. 前端模块板详细信息

前端模块板型号	片上解码器	需要HDCP许可
EVAL-ADV7441AFEZ_1	ADV7441ABSTZ-170	是

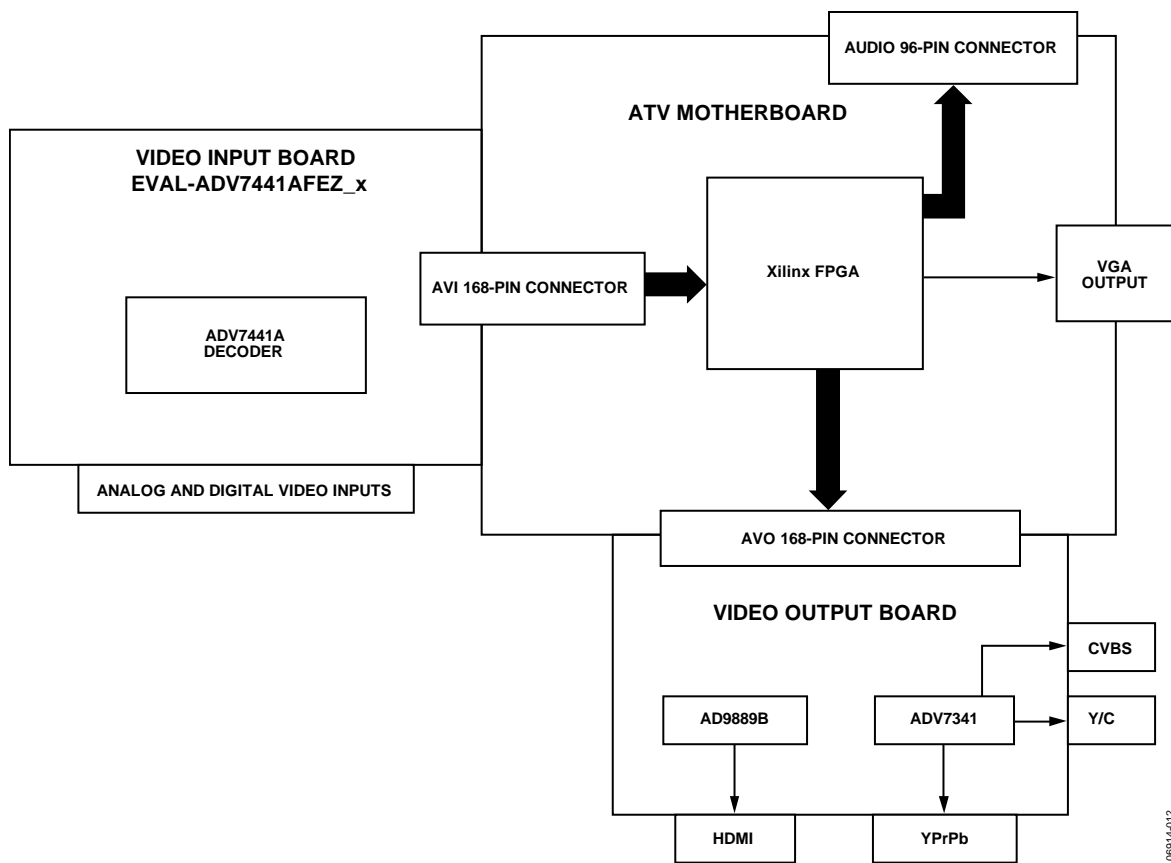
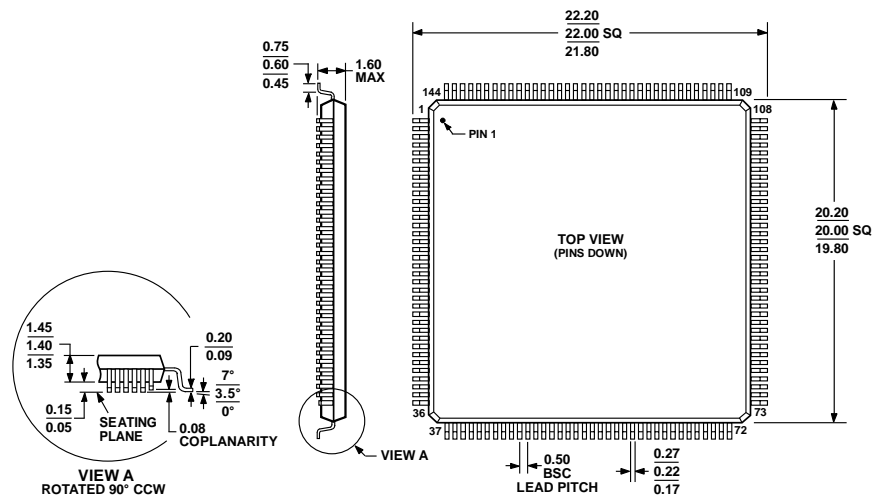


图11. 评估平台功能框图

06914-012

外形尺寸



COMPLIANT TO JEDEC STANDARDS MS-026-BFB

图12. 144引脚LQFP封装 (ST-144)

尺寸单位: mm

订购指南

型号 ¹	注释	温度范围	封装描述	封装选项
ADV7441ABSTZ-170	2	-40°C至+85°C	144引脚薄型四方扁平封装[LQFP]	ST-144
ADV7441ABSTZ-110	2	-40°C至+85°C	144引脚薄型四方扁平封装[LQFP]	ST-144
ADV7441ABSTZ-5P	3, 4	-40°C至+85°C	144引脚薄型四方扁平封装[LQFP]	ST-144
EVAL-ADV7441AFEZ_1	2, 5, 6		前端评估板	

¹ Z = 符合RoHS标准的器件。

² 此器件利用内部HDCP密钥进行编程。要购买任何带有内部HDCP密钥的器件，客户必须具有HDCP采用者身份(授权要求请咨询Digital Content Protection, LLC)。

³ 速度等级：5 = 170 MHz。HDCP功能：P = 无HDCP功能(专业版)。

⁴ 针对非HDCP加密应用的专业版。购买者无需具有HDCP采用者身份。

⁵ ATV评估平台的前端板，安装有ADV7441ABSTZ-170解码器。评估平台详情参见“ADV7441A评估平台”部分。

⁶ 为了处理ADV7441A数字输出并实现视频输出，同时需要一个ATV母板。通过HDMI发送器和视频编码器评估性能时，ATV视频输出板是可选的。

注释

注释

注释

I²C指最初由Philips Semiconductors（现为NXP Semiconductors）开发的一种通信协议。

HDMI、HDMI商标和High-Definition Multimedia Interface是HDMI Licensing LLC公司在美国及其他国家的商标或注册商标。