

GX28E01-100 带有 SHA-1 引擎保护的 1Kb 单总线 EEPROM

基本性能

- 1024 位 EEPROM 存储器，分四页，每页 256 位
- 内置 512 位 SHA-1 引擎，用于计算 160 位信息鉴定码（MAC）或生成密钥
- 专用 64 位只写密钥，通过将 256 位页面设置为读、写保护，可将密钥扩展至 320 位
- 具有可选择“匿名”模式读取身份验证页面的 5 字节 Challenge Size
- 写访问需要知道密钥，能够计算和传送 160 位 MAC，以鉴别真伪
- 可以对第 0 页，第 3 页或者全部 4 页加写保护
- 可以对第 1 页设置 OTP EPROM 仿真模式（“写入 0”）
- 通过单总线协议以 +15.3kbps 或 90.9kbps 速度向主机传输单一数字信号
- 通过开关点迟滞和滤波以优化噪声下的性能
- 可以在 -40°C 至 +85°C、2.8V 至 5.25V 电压范围内进行读、写操作
- 6 引脚 DFN 封装

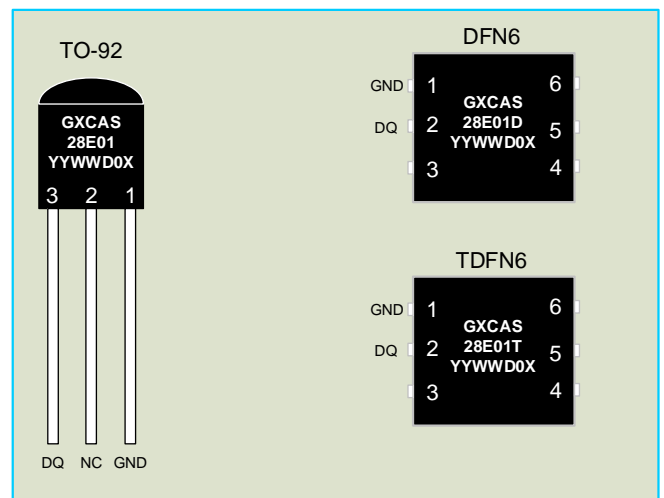
应用场景

- 打印机墨盒配置和监控
- 医疗传感器认证和校准
- 系统知识产权保护

芯片概述

GX28E01-100 将 1024 位 EEPROM 和使用 ISO/IEC 10118-3 安全散列算法（SHA-1）的询问-应答认证安全

性相结合。该芯片可以处理 64 位和 320 位的 SHA-1 输入块密钥以及 64 位随机挑战和附加芯片数据，以在主机系统和从机之间提供高度的身份验证安全性。1024 位 EEPROM 阵列配置分为 4 页 256 位，带有一个 64 位暂存器来执行写操作。所有的存储器页都可以设置为写保护，其中一页可以置于 EEPROM 仿真模式（只能从 1 状态变为 0 状态）。每个 GX28E01-100 都有自身的、由工厂刻入的 64 位 ROM 注册码。GX28E01-100 通过单接触点的 1-Wire 总线进行通信。通信遵循标准 1-Wire 协议，在多设备 1-Wire 网络中，注册号作为节点地址。



常见使用封装示意图

产品信息

型号	封装	最小包装
GX28E01	TO92	2000
GX28E01D	DFN6	4000
GX28E01T	DFN6	4000

修订历史

修订日期	原因	影响页
1/1/2017	第一次修改	全部
12/1/2017	第二次修改 修改工作电压和一些逻辑	全部
22/11/2022	第三次修改 增加封装信息	

极限工作指标

各引脚对地的电压范围	-0.5V to +6.0V
工作温度范围	-55°C to +125°C
储存范围	-55°C to +150°C
焊接温度范围	300°C(10S)

以上指出器件在进行正常操作时所需要的环境条件，长期工作于极限条件下可能会影响器件的可靠性。

电学特性

($T_A = -55^\circ\text{C} \sim +125^\circ\text{C}$.) (注 1)

参数	符号	条件	最小值	典型值	最大值	单位
IO PIN: GENERAL DATA						
1-Wire 上拉电压	V _{PUP}	(注 2)	2.8	5.25		V
1-Wire 上拉电阻	R _{PUP}	(注 2, 3)	0.3	2.2		k Ω
输入电容	C _{IO}	(注 4, 5)		1000		pF
输入负载电流	I _L	IO pin at V _{PUP}	0.05		6.7	μA
高-低开关阈值	V _{TL}	(注 5, 6, 7)	0.46	V _{PUP} -1.8		V
输入低电压	V _{IL}	(注 2, 8)		0.5		V
低-高开关阈值	V _{TH}	(注 5, 6, 9)	1.0	V _{PUP} -1.1		V
开关滞后	V _{HY}	(注 5, 6, 10)	0.21	1.70		V
输出低电压	V _{OL}	在 4mA 电流负载下 (注 11)			0.4	V
恢复时间 (注 2, 12)	t _{REC}	标准速度, R _{PUP} = 2.2k Ω 高速速度, R _{PUP} = 2.2k Ω	5			μs
上升沿延迟时间 (注 5, 13)	t _{REH}	标准速度 高速速度	0.5	5.0		μs
时隙持续时间 (注 2, 14)	t _{SLOT}	标准速度 高速速度	65			μs
IO PIN: 1-Wire RESET, PRESENCE-DETECT CYCLE						
复位低电平时间 (注 2)	t _{RSTL}	标准速度 高速速度	480	640		μs
存在检测高电平时间	t _{PDH}	标准速度 高速速度	15	60		μs
存在检测低电平时间	t _{PDL}	标准速度 高速速度	60	240		μs
存在检测采样时间 (注 2, 15)	t _{MSP}	标准速度 高速速度	60	75		μs

(T_A = -55°C ~ +125°C.) (注 1)

参数	符号	条件	最小值	典型值	最大值	单位
IO PIN: 1-Wire WRITE						
写 0 低电平时间 (注 2, 16, 17)	tWOL	标准速度	60		120	μs
		高速速度, V _{PUP} > 4.5V	5		15.5	
		高速速度	6		15.5	
写 0 低电平时间 (注 2, 17)	tW1L	标准速度	1		15	μs
		高速速度	1		2	
IO PIN: 1-Wire READ						
读低电平时间 (注 2, 18)	tRL	标准速度	5		15 - 8	μs
		高速速度	1		2 - 8	
读取采样时间 (注 2, 18)	tMSR	标准速度	tRL + 8		15	μs
		高速速度	tRL + 8		2	
EEPROM						
编程电流	I _{PROG}	(注 5, 19)			0.8	mA
编程时间	t _{PROG}	(注 20)			10	ms
写/擦周期 (耐久性) (注 21, 22)	N _{CY}	+25°C 下	200k			
		+125°C 下 (最坏情况)	50k			
数据保留	t _{DR}	+125°C 下 (最坏情况)	40			年
SHA-1 ENGINE						
计算电流	I _{LCSHA}	V _{PUP} = 5.25V (注 5, 19)			1.0	mA
计算时间 (注 5, 26)	t _{CSHA}	-40°C ~ +85°C			2.0	ms
		-55°C ~ +125°C			2.15	

注 1: 上述极限值是在 T_A = +25°C 和/或 T_A = +85°C 时进行 100% 生产测试所得到的。工作温度范围和与之相关的电源电压范围的限制由产品的设计和验证保证。无法保证典型值。

注 2: 系统要求。

注 3: 最大上拉电阻是系统中 1-Wire 芯片数量和 1-Wire 恢复时间的函数。此处所指的值适用于只有一个芯片和最短 1-Wire 恢复时间的系统。

注 4: 最大值表示首次施加 V_{PUP} 时的寄生电容。寄生电容一旦充电, 不影响正常通讯。

注 5: 仅由设计、验证和/或仿真保证。未经生产测试。

注 6: V_{TL}、V_{TH} 和 V_{HY} 时内部电源电压的函数, 它是 V_{PUP}、R_{PUP}、1-Wire 时序和 IO 上的容性负载的函数。较低的 V_{PUP}、较高的 R_{PUP}、较短的 t_{REC} 和较大的容性负载都会导致 V_{TL}、V_{TH} 和 V_{HY} 的值较低。

注 7: 低于该电压时, 在 IO 的下降沿期间, 检测为逻辑 0。

注 8: 在主机上将 IO 驱动到逻辑 0 电平时, IO 上的电压必须始终小于或等于 V_{ILMAX}。

注 9: 高于该电压, 在 IO 的上升沿期间, 检测为逻辑 1。

注 10: 在 IO 的上升沿期间超过 V_{TH} 后, IO 上的电压必须至少下降 V_{HY} 才能被检测为逻辑 0。

注 11: 小于 1V 电压的 I-V 特性是线性的。

注 12: 适用于连接到 1-Wire 的单个器件。

注 13: 在前一个上升沿达到 V_{TH} 之后的 t_{REH} 是最有可能识别到第一个下降沿的。

注 14: 定义最大可能比特率为 1/(t_{WOLMIN} + t_{RECMIN})。

注 15: 如果 GX28E01-100 正在工作, 那么总线主机可以在 IO 读取逻辑 0 的 t_{RSTL} 之后的时间间隔。上电后的第一个存在脉冲可能在此间隔之外, 但也会在上电后 2ms 内完成。

注 16: 粗体数字不符合传统的 1-Wire 产品标准。请参阅比较表。

注 17: 图 12 中的 ϵ 表示上拉电路将 IO 上的电压从 V_{IL} 上拉到 V_{TH} 所需的时间。主机拉低总线的实际最大持续时间分别为 $t_{W1LMAX} + t_F - \epsilon$ 和 $t_{W0LMAX} + t_F - \epsilon$ 。

注 18: 图 12 中的 δ 表示上拉电路将 IO 上的电压从 V_{IL} 上拉到总线主机的输入高阈值所需的时间。主机将线路拉低的实际最大持续时间为 $t_{RLMAX} + t_F$ 。

注 19: 在 EEPROM 编程间隔或 SHA-1 计算期间从 IO 汲取的电流。在编程和计算间隔期间, IO 的上拉电路应使 IO 上的电压大于或等于 V_{PUPMIN} 。如果系统中的 V_{PUP} 接近 V_{PUPMIN} , 则可能需要增加一个低阻抗的 R_{PUP} 旁路, 它可以在编程和计算过程中被激活。

注 20: 对于 Load First Secret 序列, t_{REHMAX} 位于 t_{PROG} 在 E/S Byte 最后一个时隙的 IO 上升沿之后。对于 Compute Next Secret 序列, t_{REHMAX} 位于 t_{CSHA} 之后。一旦芯片的自定时 EEPROM 编程周期完成并且汲取的电流已从 I_{PROG} 返回到 I_L , 则间隔结束。

注 21: 随着 T_A 的增加, 写入周期的耐久性会降低。

注 22: 未经 100% 生产测试; 由可靠性监测抽样保证。

注 23: 随着 T_A 的增加, 数据保留能力会降低。

注 24: 通过高温下较短时间的 100% 生产测试保证; 该生产测试和工作温度范围内的 Data Sheet 是通过可靠性测试确定的。

注 25: 超过数据保留时间后, EEPROM 写操作可能失效。不建议在高温下长期储存; 该芯片在 $+125^\circ\text{C}$ 下 10 年或在 $+85^\circ\text{C}$ 下 40 年后可能会失去其写入能力。

注 26: 对于 Compute Next Secret 序列, t_{REHMAX} 位于 t_{CSHA} 在 TA2 Byte 的最后一个时隙的 IO 上升沿之后。对于 Copy Scratchpad 序列, t_{REHMAX} 位于 E/S Byte 的最后一个时隙的 IO 上升沿之后。对于 Read Authenticated Page 序列, t_{REHMAX} 位于第二个 CRC-16 Byte 的最后一个时隙的 IO 上升沿之后。一旦芯片的自定时 SHA-1 计算周期完成并且消耗的电流已从 I_{CSHA} 返回到 I_L , 则间隔结束。

产品对比

参数	常规值				GX28E01-100 参数			
	标准速度(μs)		高速速度(μs)		标准速度(μs)		高速速度(μs)	
	最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值
t_{SLOT} (包含 t_{REC})	61	(未定义)	7	(未定义)	65*	(未定义)	11*	(未定义)
t_{RSTL}	480	(未定义)	48	80	480	640	48	80
t_{PDH}	15	60	2	6	15	60	2	6
t_{PDL}	60	240	8	24	60	240	8	24
t_{WOL}	60	120	6	16	60	120	6	15.5

*由于修改了 1-Wire 的前端, 需要更长的恢复时间。

注: 粗体数字不符合传统的 1-Wire 产品标准。

PIN				名称	功能
DFN6	TDFN6	TO-92			
1	1	1		GND	参考地
2	2	3		IO	1-Wire 接口。需要外部上拉电阻的开漏信号。
3, 4, 5, 6	3, 4, 5, 6	2		N.C.	未连接
—	—	—	—	EP	外露焊盘 (仅限 TDFN 封装)。均匀焊接到电路板的接地层以确保正常运行。

目 录

GX28E01-100	1	9 1-Wire ROM 功能命令	11
1 详细信息	6	9.1 Read ROM [33h]	11
1.1 概述	6	9.2 Match ROM [55h]	12
1.2 64 位光刻 ROM	7	9.3 Search ROM [F0h]	12
2 存储器访问	8	9.4 Skip ROM [CCh]	12
2.1 地址寄存器和传输状态	9	9.5 Resume [A5h]	14
2.2 带验证的写操作	9	9.6 Overdrive-Skip ROM [3Ch]	15
3 存储器和 SHA 命令	10	9.7 Overdrive-Match ROM [69h]	15
4 SHA-1 计算方法	10	10 1-Wire 信令	15
5 1-Wire 总线系统	10	11 改进的网络行为（开关点滞后）	18
6 硬件配置	10	12 CRC 生成	18
7 处理流程	11	16 产品封装型号列表	19
8 初始化	11	17 订购信息	21

1 详细 信息

GX28E01-100将1024位EEPROM分为四个256位页、一个64位密钥、一个寄存器页、一个512位SHA-1引擎和一个64位ROM注册号。数据通过1-Wire协议串行传输，只需要一根数据引线和一个接地回路。一个存储器页可以转换为密钥，从而将密钥大小增加到320位。GX28E01-100有一个额外的存储器区域，称为暂存器，在写入存储器、寄存器页或安装新密钥时充当缓冲区。数据首先被写入暂存器，从该暂存器可以读回。验证数据后，如果GX28E01-100接收到匹配的160位MAC，则Copy Scratchpad命令将数据传输到其最终存储位置。MAC的计算涉及存储在GX28E01-100中的密钥和附加数据，包括设备的注册号。在不提供MAC的情况下只能加载新的密钥。在执行存储器页的验证读取和计算新密钥时，SHA-1引擎也被激活用于计算160位MAC。GX28E01-100可以接受“刷新暂存器”命令。如果芯片在触摸环境中使用，则在Copy Scratchpad操作后正确使用刷新序列可减少弱位故障的数量（请参阅Writing with Verification部分）。刷新序列还提供了一种在当前位于弱位状态的芯片中恢复功能的方法。

芯片的64位ROM注册号确保为唯一标识，并用于在多点1-Wire网络环境中对芯片进行寻址，保障多个芯片在1-Wire上相互独立运行。GX28E01-100的应用包括打印机墨盒配置和监控、医疗传感器认证和校准以及系统知识产权保护。

1.1 概述

图1的框图显示了GX28E01-100的主控和存储单元之间的关系。GX28E01-100有六个主要数据组件：64位光刻ROM、64位暂存器、四个256位EEPROM页、寄存器页、64位密钥存储器和一个512位SHA-1引擎。图2显示了单总线协议的层次结构。总线主机必须首先提供七种ROM功能命令之一：Read ROM、Match ROM、Search ROM、Skip ROM、Resume Communication、Overdrive-Skip ROM或Overdrive-Match ROM。完成以标准速度执行的Overdrive-Skip ROM或Overdrive-Match ROM命令后，芯片进入高速模式，所有后续通信都以更高的速度进行。这些ROM功能命令所需的协议在图10中进行了描述。成功执行ROM功能命令后，就可以进行存储器和SHA-1操作，并且主机可以提供9个可用功能命令之一。功能协议在图8中进行了描述。所有数据都首先读取和写入最低有效位（LSB）。

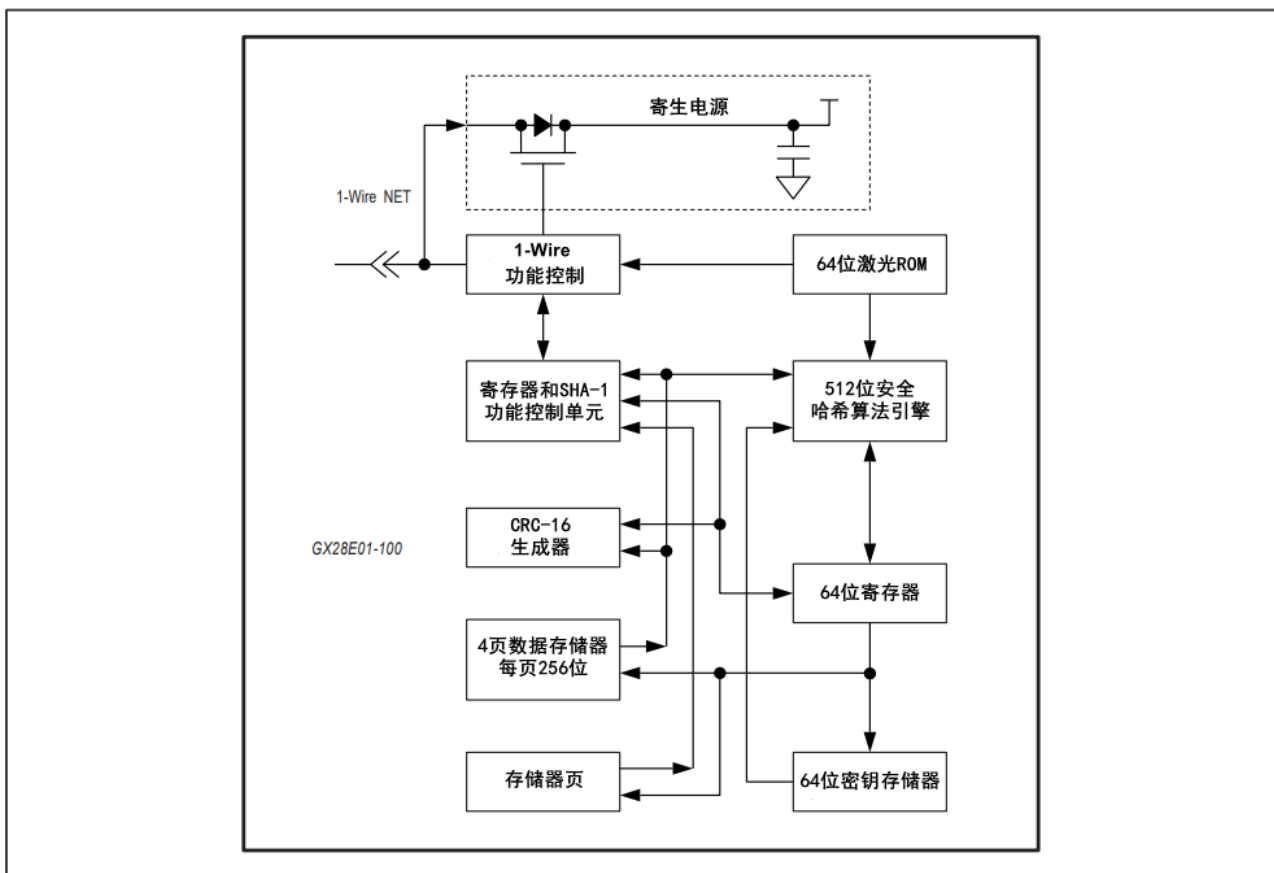


图 1. 整体架构

1.2 64 位光刻 ROM

每个GX28E01-100都包含一个唯一的64位ROM注册号。前8位是1-Wire家族代码。接下来的48位是唯一的序列号。最后8位是前56位的循环冗余校验（CRC）。详细信息见图3。1-Wire CRC使用由移位寄存器和异或门组成的多项式发生器生成，如图4所示。多项式是 $X^8 + X^5 + X^4 + 1$ 。

移位寄存器的每一位被初始化为0。然后，从家族代码的最低有效位开始，每次移入一位。输入家族代码的第8位后，输入序列号。输入序列号的第48位后，移位寄存器包含CRC值。移入CRC的8位会使移位寄存器返回全0。

2 存储器访问

GX28E01-100有四个存储区：数据存储区、密钥存储器、带有特殊功能寄存器和用户字节的寄存器页，以及一个易失性暂存器。数据存储区由四页32字节组成。密钥和暂存器各8个字节。在写入数据存储区、加载初始密钥或写入寄存器页时，暂存器充当缓冲区。数据存储区、密钥存储器和寄存器页位于线性地址空间中，如图5所示。



图 2. 1-Wire 协议层次结构



图 3. 64 位激光 ROM

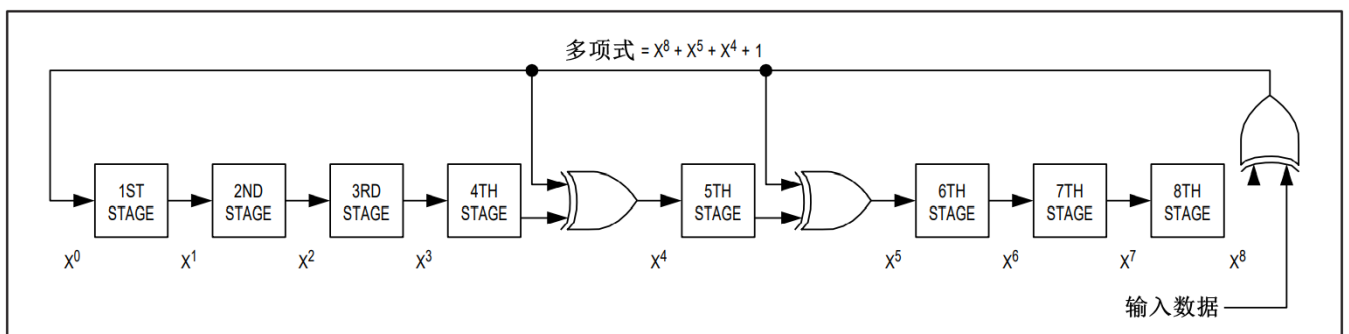


图 4. 1-Wire CRC 生成器

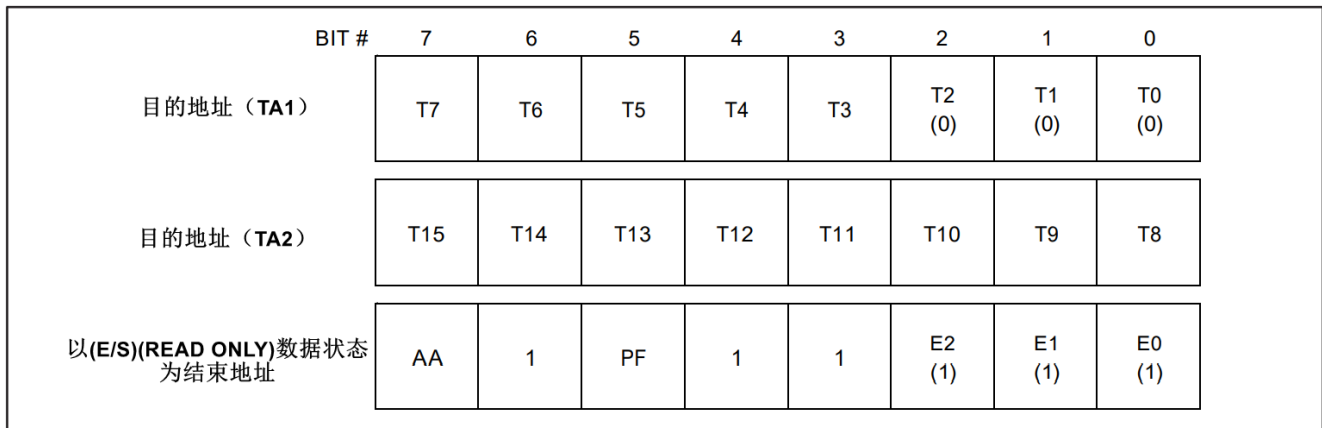


图 7. 地址寄存器

2.1 地址寄存器和传输状态

GX28E01-100使用三个地址寄存器：TA1、TA2和E/S（图7）。这些寄存器在许多其他1-Wire芯片中很常见，但与GX28E01-100的操作略有不同。寄存器TA1和TA2必须加载写入数据或从中读取数据的目的地址。寄存器E/S是一个只读的传输状态寄存器，用于验证写命令的数据完整性。由于GX28E01-100的暂存器设计为仅接受8字节的数据块，因此TA1的低三位被强制为0，而E/S寄存器的低三位（结束偏移量）总是为1。这意味着暂存器中的所有数据都用于随后复制到主存储器或密钥中。E/S寄存器的第5位称为PF或“字节不全标志”（partial byte flag），如果主机发送的数据位数不是8的整数倍，或者暂存器中的数据因掉电失效则该位为逻辑1。对暂存器的有效写入会清除PF位。第3、4和6位没有功能；它们总是读取为1。利用PF标志可以使主机在写命令后检查数据完整性。E/S寄存器的最高位称为AA或者授权许可（Authorization Accepted），用来指示存储在暂存器中的数据已被复制到目的存储器地址。将数据写入暂存器会清除该标志。

2.2 带验证的写操作

要将数据写入GX28E01-100，必须使用暂存器作为中间存储器。首先，主机发出Write Scratchpad（写暂存器）命令，该命令指定所需的地址和要写入暂存器的数据。请注意，必须按8字节边界写入存储器内，目的地址T[2:0]的三个LSB必须等于000b。因此，如果发送的T[2:0]为非零值，则芯片将这些位设置为0，并将修改后的地址用作目的地址。主机应始终发送8个完整的数据字节。发送完8字节数据后，主机可以选择接收Write Scratchpad命令的CRC-16反码、主机发送的地址和主机发送的数据。主机可以将CRC与它自己计算的值进行比较，以确定通信是否成功。写入暂存器后，主机应始终执行读取暂存器以验证是否确实写入了预期数据。在Read Scratchpad期间，GX28E01-100重新发回目的地址TA1和TA2以及E/S寄存器内的内容。如果在写入暂存器或刷新暂存器命令期间GX28E01-100接收到的最后一个数据字节不完整，或者由于最后一个数据丢失，PF标志（E/S寄存器的第5位）设置为1写入暂存器。授权接

受(AA)标志(E/S寄存器的第7位)通常由Write Scratchpad或Refresh Scratchpad清除;因此,如果设置为1,则表示GX28E01-100未能正确识别正在进行的写入(或刷新)暂存器命令。在这两种情况下,主机都应该重写暂存器。主机收到E/S寄存器后,就接收到暂存器数据。Write Scratchpad和Refresh Scratchpad的描述阐明了在某些条件下暂存器数据可能发生的变化。读取暂存器命令、目的地址、E/S寄存器和暂存器数据的CRC反码跟随在暂存器数据之后。与Write Scratchpad命令一样,该CRC可以与主机计算的值进行比较,以确定通信是否成功。主机验证数据后,可以发送Copy Scratchpad将暂存器复制到存储器中。或者,可以发出Load First Secret 或Compute Next Secret命令来更改密钥。有关详细信息,请参阅这些命令的说明。

3 存储器 和 SHA 命令

由于设计为安全器件,GX28E01-100的行为必须与其他1-Wire EEPROM不同。尽管GX28E01-100的大部分存储器可以像任何其他设备一样被读取,但尝试读取密钥或受读保护的存储器页面会出现FFh 而不是真实数据。存储器和SHA-1功能流程图(图8)描述了访问存储器和操作SHA-1引擎所需的协议。主机和GX28E01-100之间的通信以标准速度(默认,OD = 0)或高速(OD = 1)进行。如果没有明确设置为高速模式,GX28E01-100会以标准速度上电。

4 SHA-1 计算算法

SHA-1计算的此描述改编自美国国家标准与技术研究院(NIST)的安全散列标准SHA-1文档。

5 1-Wire 总线系统

1-Wire总线是一个具有单个总线主机和一个或多个从机的系统。在所有情况下,GX28E01-100都是从机。总线主机通常是一个微控制器。该总线系统的讨论分为三个主题:硬件配置、处理流程和1-Wire信令(信号类型和时序)。1-Wire协议根据特定时隙内的总线状态定义总线状态,这些时隙在来自总线主机的同步脉冲的下降沿启动。

6 硬件配置

根据定义,1-Wire总线只有一条线路;重要的是总线上的每个器件都能够在适当的时间驱动它。为此,连接到1-Wire总线的每个器件都必须具有开漏或三态输出。GX28E01-100的1-Wire端口为漏极开路,其内部电路等效于图9所示。

多点总线由连接了多个从机的1-Wire总线组成。GX28E01-100分别支持15.3kbps(最大)和90.9kbps(最大)的标准和高速通信速度。请注意,传统1-Wire产品支持16.3kbps的标准通信速度和142kbps的过载。GX28E01-100的速率略有降低是由于额外的恢复时间,而这又是由1-Wire物理接口增强来提高抗噪能力所驱动的。上拉电阻的值主要取决于网络规模和负载条件。GX28E01-100在任何速度下都需要一个2.2k Ω (最大值)的上拉电阻。

1-Wire总线的空闲状态为高电平。如果出于某种原因需要暂停通信，如果要恢复通信，总线必须保持空闲状态。如果这没有发生并且总线保持低电平超过16 μ s（高速模式）或超过120 μ s（标准速度），则总线上的一个或多个可能会被复位。

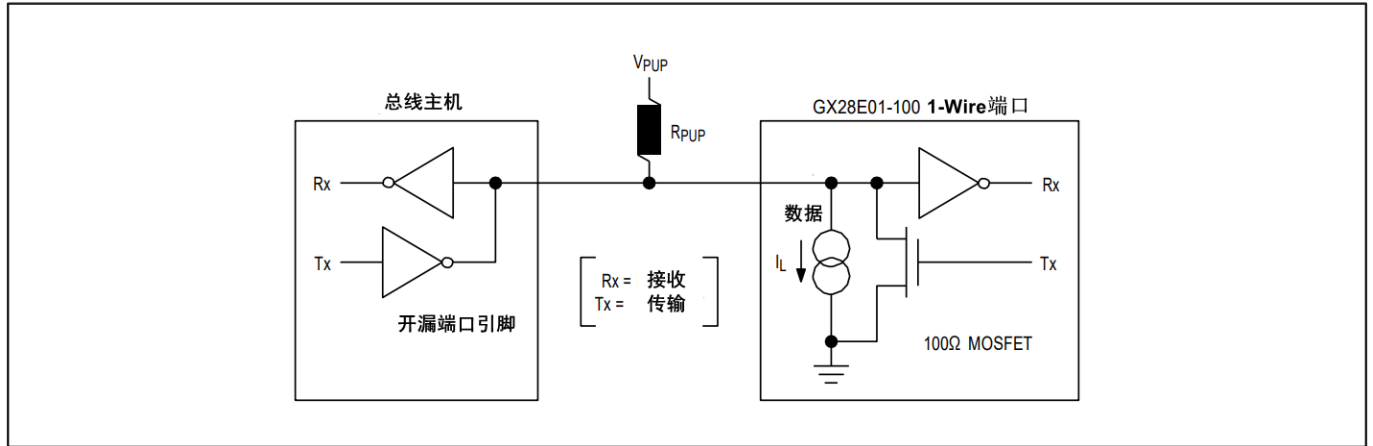


图 9. 硬件配置

7 处理流程

通过1-Wire端口访问GX28E01-100的协议如下：

- 初始化
- ROM功能命令
- 存储器/SHA-1功能命令
- 交易数据

8 初始化

1-Wire总线上的所有传输操作都以初始化过程开始。初始化过程由总线主机发送的复位脉冲和从机发送的在线应答脉冲（presence pulse）组成。在线应答脉冲让总线主机检测GX28E01-100在总线上并准备好运行。更多详细信息，请参见“1-Wire信令”部分。

9 1-Wire ROM 功能命令

一旦总线主机检测到在线应答脉冲存在，它可以发出GX28E01-100支持的七个ROM功能命令之一。所有ROM功能命令的长度都是8位。下面是这些命令的列表（参见图10中的流程图）。

9.1 Read ROM [33h]

Read ROM命令允许总线主机读取GX28E01-100的8位家族码、48位唯一序列号和8位CRC。仅当总线上有一个从机时才能使用此命令。如果总线上存在多个从机，则当所有从机尝试同时传输时会发生数据冲突（漏极开路输出将

产生一个线与结果)。生成的家族码和48位序列号导致CRC不匹配。

9.2 Match ROM [55h]

Match ROM命令后跟一个64位设备注册号，允许总线主机寻址多点总线上的特定GX28E01-100。只有与64位注册号完全匹配的GX28E01-100才会响应后续的存储器或SHA-1功能命令。所有其他从机等待复位脉冲。此命令可用于总线上的单个器件或多个器件。

9.3 Search ROM [F0h]

当系统最初启动时，总线主机可能不知道1-Wire总线上的设备数量或它们的注册号。通过利用总线的线与属性，主机可以使用排除过程来识别所有从机的注册号。对于注册号的每一位，从最低有效位开始，总线主机发出三个时隙。在第一个时隙上，每个参与搜索的从机输出其注册号位的真实值。在第二个时隙，参与搜索的每个从设备输出其注册号位的补码值。在第三个时隙上，主机写入要选择的位的真值。所有与主机写入的位不匹配的从机停止参与搜索。如果两个读取位都为零，则主机知道从机存在并具有该位的两种状态。通过选择写入哪个状态，总线主控制器在搜索树中分支。一次完整的审查后，总线主控制器能读出单个设备的注册号。其他通行证检测剩余设备的注册号。

9.4 Skip ROM [CCh]

通过允许总线主控制器在不提供64位注册号的情况下访问存储器功能，该命令可以节省单点总线系统的时间。如果总线上存在多个从机，例如，在Skip ROM命令之后发出读取命令，则当多个从机同时传输时，总线上会发生数据冲突（漏极开路输出将产生一个线与结果）。

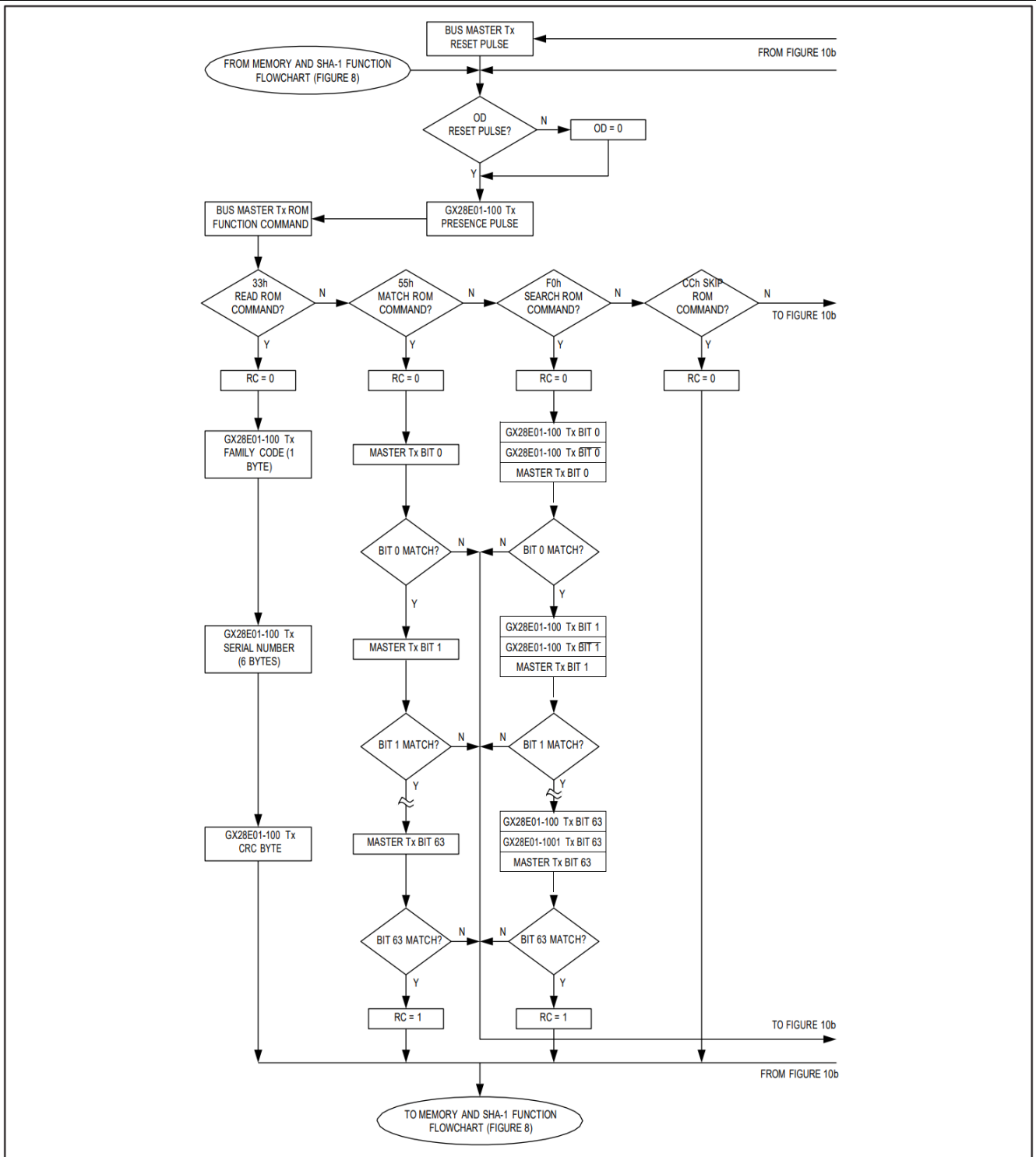


图 10a. ROM 功能流程图

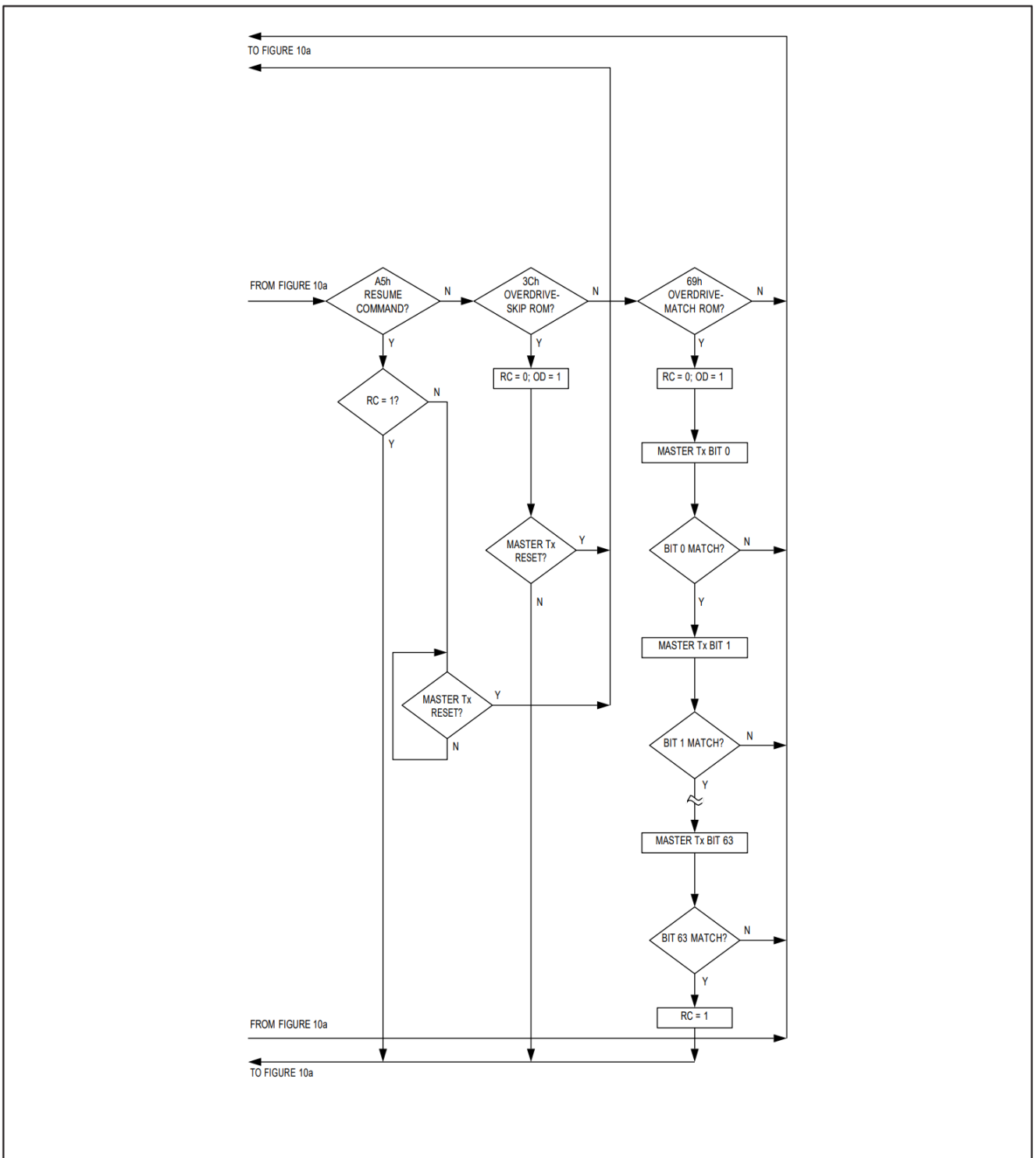


图 10b. ROM 功能流程图（续前图）

9.5 Resume [A5h]

为了在多点环境中最大化数据吞吐量，可以使用Resume命令。该命令检查RC位的状态，如果已设置，则直接将控制转移到存储器和SHA-1功能命令，类似于Skip ROM命令。设置RC位的唯一方法是成功执行Match ROM、Search

ROM或Overdrive-Match ROM命令。一旦设置了RC位，就可以通过Resume命令重复访问器件。访问总线上的另一个设备会清除RC位，从而防止两个或更多设备同时响应Resume命令。

9.6 Overdrive-Skip ROM [3Ch]

在单点总线上，该命令可以通过允许总线主机访问存储器功能而无需提供64位注册号来节省时间。与普通的Skip ROM命令不同，Overdrive-Skip ROM命令将GX28E01-100设置为高速模式($OD = 1$)。此命令之后的所有通信都必须以高速速度进行，直到至少480 μ s持续时间的复位脉冲将总线上的所有设备复位到标准速度 ($OD = 0$)。

当在多点总线上发出时，该命令将所有支持过载的设备设置为过载模式。为了随后寻址特定的支持高速模式的器件，必须发出一个高速模式的复位脉冲，然后是匹配ROM或搜索ROM命令序列。这加快了搜索过程的时间。如果总线上存在多个支持高速模式的从机，并且Overdrive-Skip ROM命令后跟一个读取命令，则当多个从机同时传输时，总线上会发生数据冲突（多个开漏输出下拉将产生线“与”结果）。

9.7 Overdrive-Match ROM [69h]

Overdrive-Match ROM命令后跟以高速传输的64位注册号允许总线主机寻址多点总线上的特定GX28E01-100并同时将其设置为高速模式。只有与64位注册号完全匹配的GX28E01-100才会响应后续的存储器或SHA-1功能命令。从先前的Overdrive-Skip ROM或成功的Overdrive-Match ROM命令已处于高速模式的从站仍处于高速模式。在下一个持续时间最短为480 μ s的复位脉冲时，所有具有过载能力的从机都返回标准速度。Overdrive-Match ROM命令可用于总线上的单个器件或多个器件。

10 1-Wire 信令

GX28E01-100需要严格的协议来确保数据完整性。该协议在一条线上由四种类型的信令组成：带有复位脉冲和在线应答脉冲的复位序列、写0、写1和读数据。除在线应答脉冲外，所有其他信号均由总线主机发出。GX28E01-100可以以两种不同的速度进行通信：标准速度和高速模式。如果未明确设置为高速模式，GX28E01-100将以标准速度进行通信。在高速模式下，所有波形均采用快速定时。

为了从空闲状态变为激活状态，1-Wire线路上的电压需要从 V_{PUP} 降至阈值 V_{TL} 以下。要从活动状态变为空闲状态，电压需要从 V_{ILMAX} 上升到超过阈值 V_{TH} 。电压上升所需的时间在图11中显示为 ϵ ，并且其持续时间取决于所使用的上拉电阻(R_{PUP})和所连接的1-Wire网络的电容。在确定逻辑电平时，电压 V_{ILMAX} 与GX28E01-100相关，不触发任何事件。

图11显示了开始与GX28E01-100进行通信所需的初始化序列。一个复位脉冲后跟一个在线应答脉冲表明GX28E01-100准备好接收数据，给定正确的ROM和存储器以及SHA-1功能命令。如果总线主机在下降沿使用斜率控制，它必须将线拉低 $t_{RSTL} + t_f$ 以补偿下降沿。持续时间为480 μ s或更长的 t_{RSTL} 会退出高速模式，使器件返回标准速度。如果GX28E01-100处于高速模式且 t_{RSTL} 不超过 80 μ s，则器件保持在高速模式。如果器件处于高速模式且 t_{RSTL} 介于80 μ s和480 μ s之间，则器件复位，但通信速度未确定。

总线主机释放线路后，它进入接收模式。1-Wire总线通过上拉电阻被拉到 V_{PUP} ，或者在DS2482-x00或DS2480B

的驱动下通过有源电路。当超过阈值 V_{TH} 时，GX28E01-100等待 t_{PDH} ，然后将线路拉低 t_{PDL} 来发送在线应答脉冲。为了检测在线应答脉冲，主机必须在 t_{MSP} 测试1-Wire线路的逻辑状态。

t_{RSTH} 窗口必须至少是 t_{PDHMAX} 、 t_{PDLMAX} 和 t_{RECMIN} 之和。 t_{RSTH} 到期后，GX28E01-100立即准备好进行数据通信。在混合人口网络中， t_{RSTH} 应在标准速度下扩展到至少480 μ s，在高速下扩展到48 μ s，以适应其他1-Wire器件。

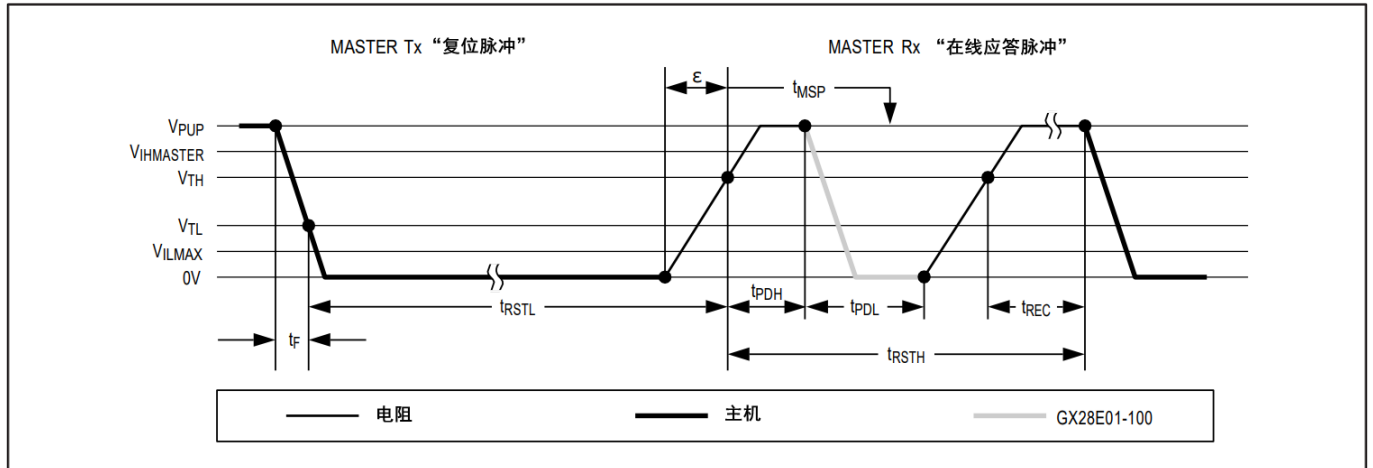


图 11. 初始化程序：复位和在线应答脉冲

10.1 读/写时隙

与GX28E01-100的数据通信发生在时隙中，每个时隙携带1个位。写时隙将数据从总线主机传输到从机。读取时隙将数据从从机传输到主机。图12说明了写和读时隙的定义。

所有通信都从主机拉低数据线开始。当1-Wire线上的电压低于阈值 V_{TL} 时，GX28E01-100启动其内部定时发生器，确定在写时隙期间何时对数据线进行采样，以及在读时隙期间数据的有效时间。

主机到从机

对于写1时隙，数据线上的电压必须在写1低电平时间 t_{W1LMAX} 到期之前超过 V_{TH} 阈值。对于写0时隙，数据线上的电压必须保持在 V_{TH} 阈值以下，直到写0低电平时间 t_{W0LMIN} 到期。为了最可靠的通信，数据线上的电压在整个 t_{W0L} 或 t_{W1L} 窗口期间不应超过 V_{ILMAX} 。超过 V_{TH} 阈值后，GX28E01-100需要一个恢复时间 t_{REC} 才能准备好进入下一个时隙。

从机到主机

读数据时隙的开始类似于写1时隙。数据线上的电压必须保持在 V_{TL} 以下，直到读取低电平时间 t_{RL} 到期。在 t_{RL} 窗口期间，当以0响应时，GX28E01-100开始将数据线拉低；它的内部定时发生器决定了该下拉结束和电压再次开始上升的时间。当响应为1时，GX28E01-100不会将数据线保持为低电平，一旦 t_{RL} 结束，电压就会开始上升。

一侧的 $t_{RL} + \delta$ （上升时间）和另一侧GX28E01-100的内部时序发生器的总和定义了主机采样窗口（ t_{MSRMIN} 到 t_{MSRMAX} ），主机必须在这期间读取数据线。为了实现可靠的通信， t_{RL} 应尽可能短，并主机应接近但不晚于 t_{MSRMAX} 读取。从数据线读取后，主机必须等到 t_{SLOT} 到期。这保证了GX28E01-100有足够的恢复时间 t_{REC} 为下一个时隙做好准备。请注意，此处指定的 t_{REC} 仅适用于连接到1-Wire线路的单个GX28E01-100。对于多器件配置，必须扩展 t_{REC}

以适应额外的1-Wire器件输入电容。

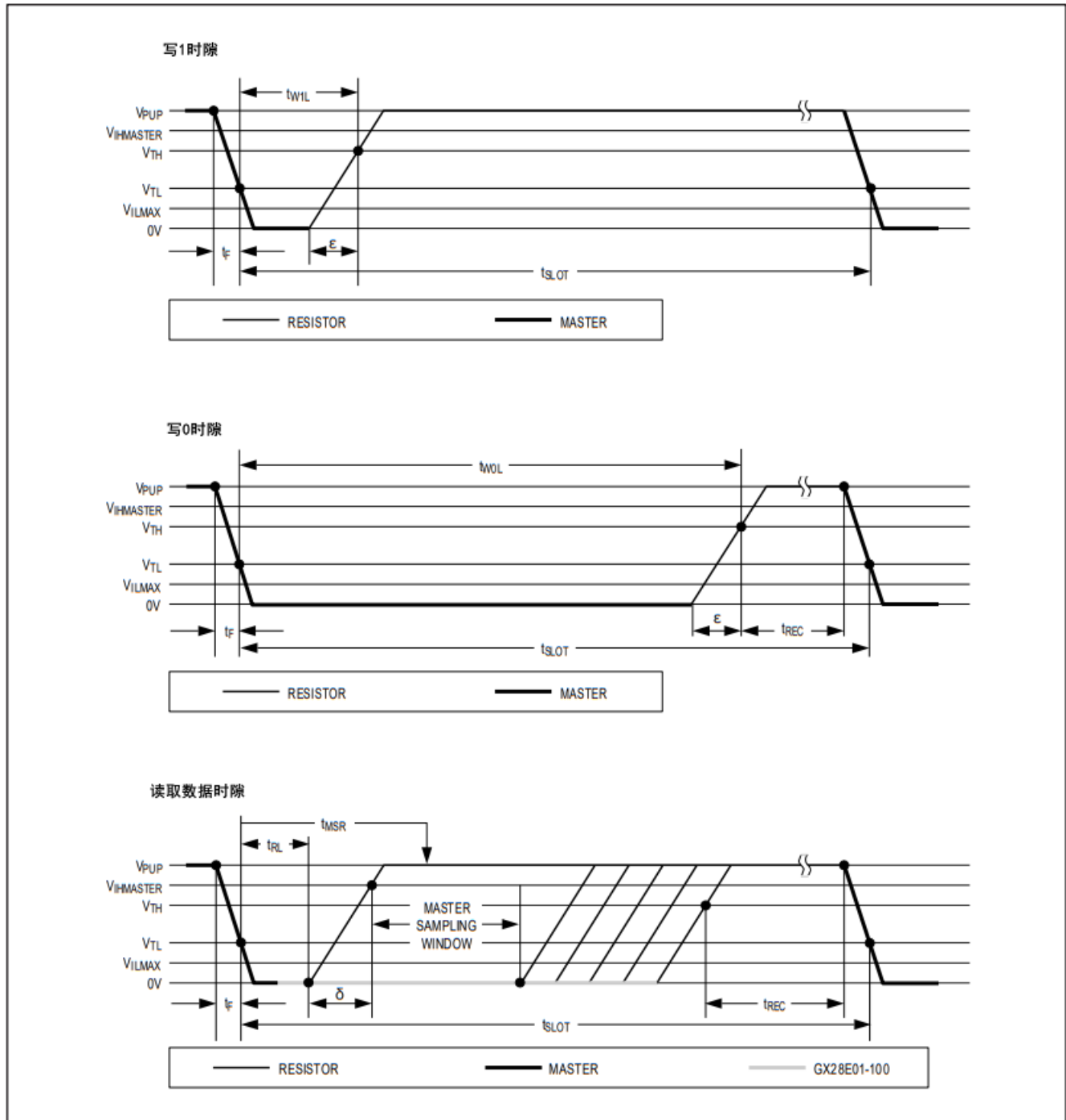


图 12. 读取/写入时序

11 改进的网络行为（开关点滞后）

在1-Wire系统中，只有在由总线主控器（1-Wire驱动器）控制的瞬态过程中才可能实现线路端接。因此，1-Wire网络易受各种来源噪声的影响。根据网络的物理尺寸和拓扑结构，端点和分支点的反射可以在一定程度上相互叠加或抵消。这种反射在1-Wire通信线路上表现为毛刺或振铃。从外部源耦合到1-Wire线路上的噪声也会导致信号毛刺。时隙上升沿期间的毛刺可能会导致从机与主机失去同步，从而导致无法搜索ROM命令或导致设备特定功能命令中止。为了在网络应用中获得更好的性能，GX28E01-100使用了新的1-Wire前端，这使其对噪声的敏感性降低。

GX28E01-100的1-Wire前端在三个特性上不同于传统的从机。

1) 电路中有额外的低通滤波，可在时隙开始时检测下降沿。这降低了对高频噪声的敏感度。该设置不适用于高速模式。

2) 在从低到高的开关阈值 V_{TH} 处存在迟滞。如果负毛刺穿过 V_{TH} 但未低于 $V_{TH} - V_{HY}$ ，则无法识别（图13，案例A）。迟滞在任何1-Wire速度下都有效。

3) 有一个由上升沿延迟时间 t_{REH} 指定的时间窗口，在此期间毛刺被忽略，即使它们延伸到 $V_{TH} - V_{HY}$ 阈值以下（图13，案例B， $t_{GL} < t_{REH}$ ）。在超过 V_{TH} 阈值后出现并超出 t_{REH} 窗口的深度电压下降或毛刺不能被滤除，并被视为新时隙的开始（图13，案例C， $t_{GL} \geq t_{REH}$ ）。

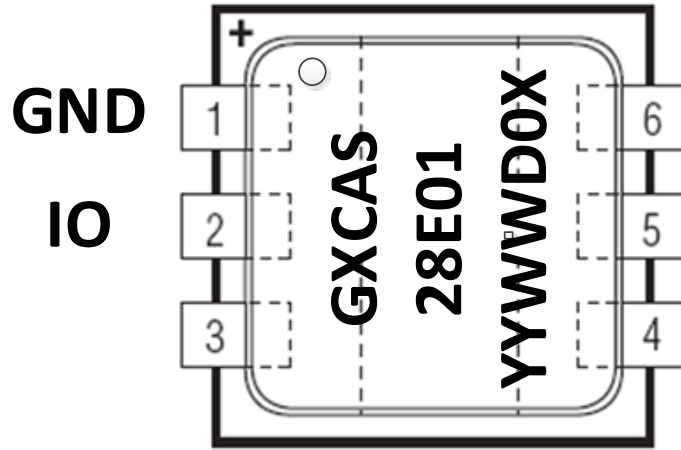
在电气特性中指定参数 V_{HY} 和 t_{REH} 的器件使用改进的1-Wire前端。

12 CRC 生成

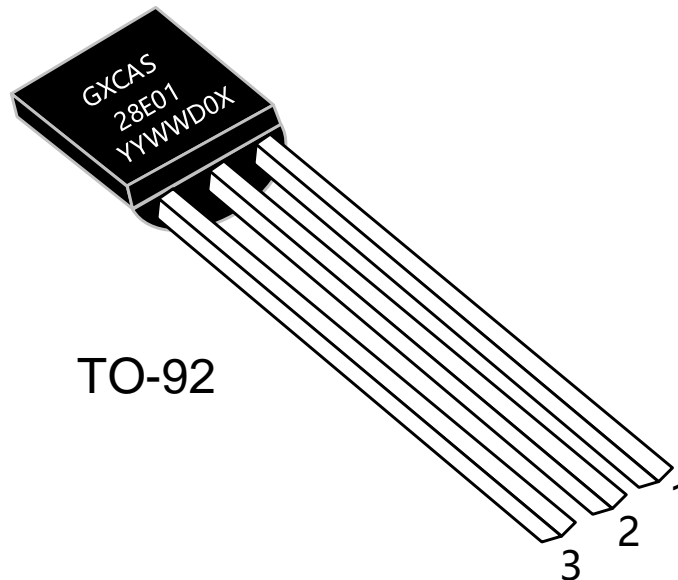
GX28E01-100使用两种不同类型的CRC。其中一种类型是8位的，在出厂时就已经计算好了，并存储在64位注册号的最高有效字节中。总线主机可以从64位注册号的前56位计算CRC值，并将其与从GX28E01-100读取的值进行比较，以确定注册号是否已正确接收。此CRC的等效多项式函数为 $X^8 + X^5 + X^4 + 1$ 。这8位CRC是按照原码的形式。

另一种CRC是16位的，根据标准化的CRC-16多项式函数 $X^{16} + X^{15} + X^2 + 1$ 生成。此CRC用于通过（匿名）检测Read Authenticated Page的错误。

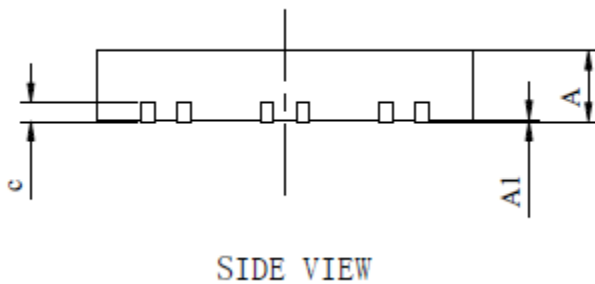
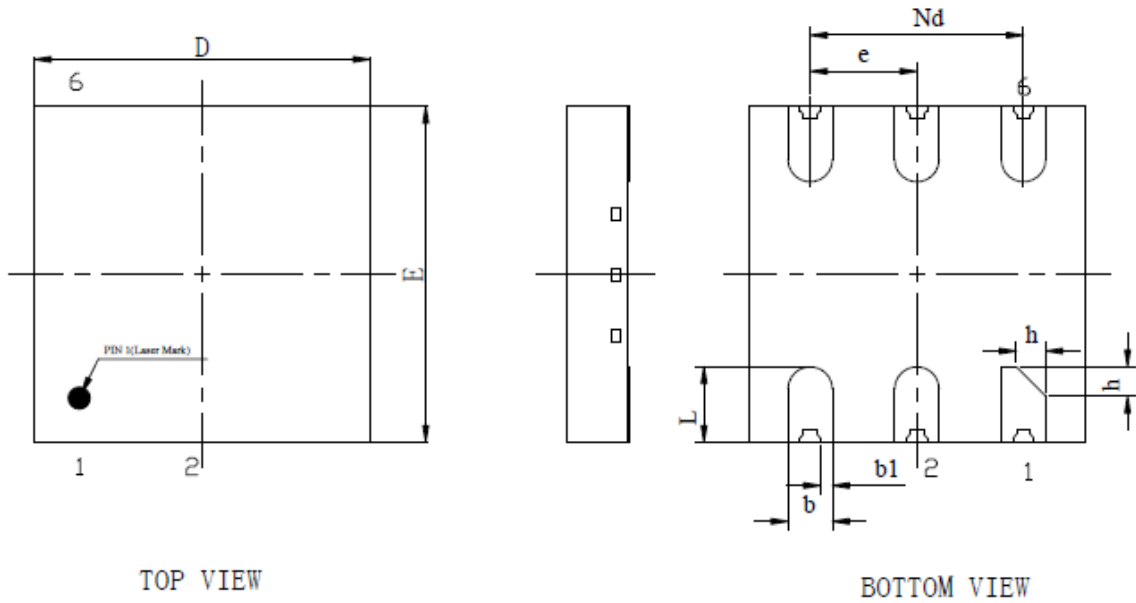
16 产品封装型号列表



DFN6
3mm*3mm



TO-92



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.48	0.53	0.58
b1	0.143REF		
c	0.203REF		
D	3.90	4.00	4.10
e	1.27BSC		
Nd	2.54BSC		
E	3.90	4.00	4.10
L	0.85	0.90	0.95
h	0.30	0.35	0.40

TDFN6

17 订购信息

购买编码	器件	封装	标准包装数量	备注
GX28E012F-Bu	GX28E012F	TO92(3)	2000	袋装
GX28E01AF-Bu	GX28E01AF	TO92(3)	2000	袋装
GX28E01D2F-T&R	GX28E01D2F	6-DFN	4000	卷带包装, 2F 开头
GX28E01DAF-T&R	GX28E01DAF	6-DFN	4000	卷带包装, AF 开头
GX28E01T2F-T&R	GX28E01T2F	6-DFN	4000	卷带包装, 2F 开头
GX28E01TAF-T&R	GX28E01TAF	6-DFN	4000	卷带包装, AF 开头