

CA-IS3088 隔离 5kV 半双工 RS485 收发器

1 产品特性

- 符合 TIA/EIA-485-A 标准
- 信号传输速率: DC 到 10Mbps
- 失效防护接收器 (总线开路、短路)
- 支持多达 256 个总线节点
- 总线引脚 ESD $\pm 15\text{kV}$
- 2.5V 至 5.5V 逻辑侧电源 (VCCA),
- 4.5V 至 5.5V 总线侧电源 (VCCB)
- 在接收状态时, 总线输入端开路或短路接收器则输出低电平
- 宽温度范围: -40°C to 125°C
- 引脚兼容大多数隔离式 RS-485 收发器
- 高 CMTI: $\pm 100\text{kV}/\mu\text{s}$ (典型值)
- 高达 $5000\text{V}_{\text{RMS}}$ 隔离耐压
- 隔离栅寿命: >40 年
- 宽体 SOIC16 封装, 符合 RoHS 标准
- 安全相关认证:
 - 所有已计划的认证
 - 符合 DIN V VDE V 0884-11:2017-01 标准的 7071VPK VIOTM 和 1500VPK VIORM
 - UL 1577 标准下, 长达 1 分钟的 $5000\text{V}_{\text{RMS}}$ 隔离
 - IEC 60950、IEC 60601 和 EN 61010 认证
 - CQC、TUV 和 CSA 认证

2 应用

- 隔离 RS-485 通信
- 光伏逆变器
- 工厂自动化
- 电机驱动器
- 防电磁干扰(EMI)的收发器

3 概述

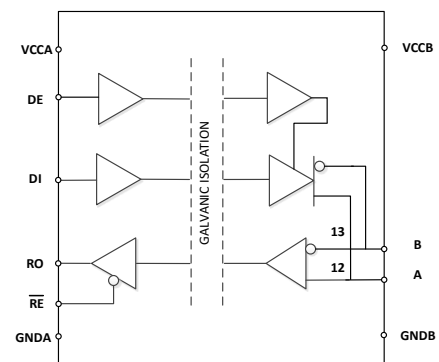
CA-IS3088 是一款高可靠性的隔离半双工 RS-485 收发器, 具有高电磁抗扰度和低辐射特性。CA-IS3088 具有失效保护功能, 在接收状态时, 如果输入端开路或短路接收器侧输出低电平。

CA-IS3088 器件具有高绝缘能力, 有助于防止数据总线或其他电路上的噪声和浪涌进入本地接地端, 从而干扰或损坏敏感电路。高 CMTI 能力有望保证数字信号的正确传输。CA-IS3088 器件采用 16 引脚宽体 SOIC 封装, 支持绝缘耐压高达 5 kVRMS 。

器件信息

零件号	封装	封装尺寸(标称值)
CA-IS3088	SOIC16-WB(W)	10.30 mm × 7.50 mm

CA-IS3088 功能框图



4 订购指南

表 4-1 有效订购零件编号

型号	VCC1 (V)	VCC2 (V)	传输速度 (Mbps)	额定耐压(V)	封装
CA-IS3088W	2.5~5.5	4.5~5.5	10	5000	SOIC16-WB
CA-IS3088WE	2.5~5.5	4.5~5.5	10	2500	SOIC16-WB

目录

1	产品特性	1	6.7.2	接收特性	9	
2	应用	1	6.8	供电电流	9	
3	概述	1	6.9	时序特性	10	
4	订购指南	2	6.9.1	驱动时序特性	10	
5	引脚功能描述	4	6.9.2	接收时序特性	10	
6	产品规格	5	7	输入等效电路	11		
6.1	绝对最大额定值	6	6.1	简述	11
6.2	ESD 额定值	6	6.2	失效安全	11
6.3	建议工作条件	6	6.3	总线上挂接 256 个收发器	11
6.4	热量信息	6	6.4	低功耗关断模式	11
6.5	隔离特性	6	6.5	驱动器输出保护	11
6.5.1	隔离特性: 5 kV _{RMS} 等级	6	9	产品测试电路	12	
6.5.2	隔离特性: 2.5 kV _{RMS} 等级	7	10	功能模式	15	
6.6	安全相关认证	8	11	封装信息	16	
6.7	电气特性	9	11.1	SOIC16-WB 宽体外形尺寸	16
6.7.1	驱动特性	9				

5 引脚功能描述

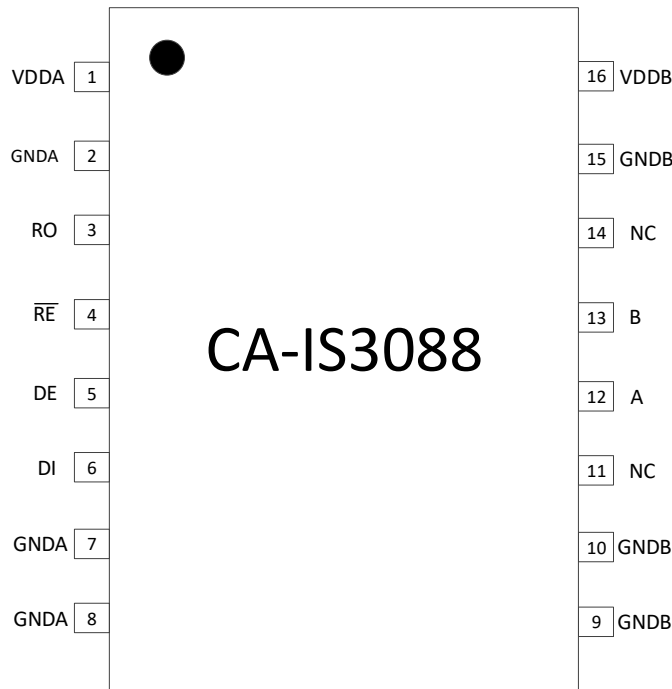


图 5-1 CA-IS3088 顶部视图

表 5-1 CA-IS3088 引脚功能描述

引脚名称	引脚编号	类型	描述
VDDA	1	电源	A 侧电源电压
GNDA	2	地	A 侧接地基准点
RO	3	逻辑输出	接收输出端: A 端电压比 B 端高 200mV 时 RO 为高, A 端电压比 B 端低 200mV 时 RO 为低
\overline{RE}	4	逻辑输入	接收使能端: 低电平有效, \overline{RE} 为高时, 接收输出为高电平
DE	5	逻辑输入	发送使能端: 高电平有效, DE 为低时, 发送输出为高阻。DE 为高电平时芯片工作在发送状态, DE 为低电平且 \overline{RE} 为低电平时芯片工作在接收状态
DI	6	逻辑输入	发送数据输入端: DI 为高时, A 输出高电平 B 输出低电平, DI 为低时正好相反
GNDA	7	地	A 侧接地基准点
GNDA	8	地	A 侧接地基准点
GNDB	9	地	B 侧接地基准点
GNDB	10	地	B 侧接地基准点
NC	11	无	无内部连接
A	12	逻辑输入/输出	总线正接收输入端和总线正发送输出端
B	13	逻辑输入/输出	总线负接收输入端和总线负发送输出端
NC	14	无	无内部连接
GNDB	15	地	B 侧接地基准点
Vddb	16	电源	B 侧电源电压

上海川土微电子有限公司

6 产品规格

6.1 绝对最大额定值¹

参数	最小值	最大值	单位
V_{DDA}, V_{DDB} 电源电压 ²	-0.5	6.0	V
V_{in} 输入电压	-0.5	$V_{DDA}+0.5^3$	V
I_o 输出电流	-20	20	mA
T_J 结温		150	°C
T_{STG} 存储温度范围	-65	150	°C

备注:

- 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最大值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。
- 除差分 I/O 总线电压以外的所有电压值，均相对于本地接地端子（GNDA 或 GNDB），并且是峰值电压值。
- 最大电压不得超过 6V。

6.2 ESD 额定值

		数值	单位	
V_{ESD} 静电放电	人体模型 (HBM), 根据 ANSI/ESDA/JEDEC JS-001, 所有引脚 ¹	总线引脚到 GNDA	±4000	V
		总线引脚到 GNDB	±8000	
		所有引脚	±4000	
	接触放电, 根据 IEC 61000-4-2, 总线引脚到 GNDB	±15000		
	组件充电模式 (CDM), 根据 JEDEC specification JESD22-C101, 所有引脚 ²	±2000		

备注:

- JEDEC 文件 JEP155 规定 500V HBM 可通过标准 ESD 控制过程实现安全制造。
- JEDEC 文件 JEP157 规定 250V CDM 允许使用标准 ESD 控制过程进行安全制造。

6.3 建议工作条件

参数	最小值	典型值	最大值	单位
V_{DDA} 电源电压	2.375	3.3	5.5	V
V_{DDB} 电源电压	4.5	5.0	5.5	V
V_{OC} A,B 引脚电压	-8		13	V
V_{ID} A,B 差分输入电压	-12		12	V
V_{IH} 输入阈值逻辑高电平	2.0			V
V_{IL} 输入阈值逻辑低电平			0.8	V
DR 信号传输速率			10	Mbps
T_A 环境温度	-40	27	125	°C

6.4 热量信息

热量表	CA-IS3088	单位
$R_{\theta JA}$ IC 结至环境的热阻	83.4	°C/W
$R_{\theta JC(top)}$ IC 结到壳 (顶部) 热阻	46	°C/W
$R_{\theta JB}$ IC 结对板热阻	48	°C/W
ψ_{JT} IC 结到顶部表征参数	19.1	°C/W
ψ_{JB} IC 结至板表征参数	47.5	°C/W
$R_{\theta JC(bottom)}$ IC 结到壳 (底部) 热阻	n/a	°C/W

6.5 隔离特性

6.5.1 隔离特性: 5 kV_{RMS} 等级

参数	测试条件	数值	单位
CLR 外部气隙 (间隙) ¹	测量输入端至输出端, 隔空最短距离	8	mm
CPG 外部爬电距离 ¹	测量输入端至输出端, 沿壳体最短距离	8	mm
DTI 隔离距离	最小内部间隙 (内部距离)	14	μm
CTI 相对漏电指数	DIN EN 60112 (VDE 0303-11); IEC 60112	>600	V
材料组	依据 IEC 60664-1	I	
IEC 60664-1 过压类别	额定市电电压 ≤ 300 V _{RMS}	I-IV	
	额定市电电压 ≤ 400 V _{RMS}	I-IV	
	额定市电电压 ≤ 600 V _{RMS}	I-III	
DIN V VDE V 0884-10 (VDE V 0884-10):2006-12 ²			
V _{IORM} 最大重复峰值隔离电压	交流电压(双极)	1414	V _{PK}
V _{IOTM} 最大瞬态隔离电压	V _{TEST} = V _{IOTM} , t = 60 s (认证) V _{TEST} = 1.2 × V _{IOTM} t = 1 s (100% 产品测试)	7070	V _{PK}
q _{pd} 表征电荷 ⁴	Method b1, 常规测试 (100% 生产测试) 和前期 预处理(抽样测试) V _{ini} = 1.2 × V _{IOTM} , t _{ini} = 1 s V _{pd(m)} = 1.875 × V _{IORM} , t _m = 1 s	≤5	pC
C _{IO} 栅电容, 输入到输出 ⁵	V _{IO} = 0.4 × sin(2πft), f = 1MHz	2	pF
R _{IO} 绝缘电阻	V _{IO} = 500 V, T _A = 25°C	>10 ¹²	Ω
	V _{IO} = 500 V, 100°C ≤ T _A ≤ 125°C	>10 ¹¹	
	V _{IO} = 500 V at T _S = 150°C	>10 ⁹	
污染度		2	
UL 1577			
V _{ISO} 最大隔离电压	V _{TEST} = V _{ISO} , t = 60 s (认证) V _{TEST} = 1.2 × V _{ISO} , t = 1 s (100%生产测试)	5000	V _{RMS}
备注:			
1. 根据应用的特定设备隔离标准应用爬电距离和间隙要求。注意保持电路板设计的爬电距离和间隙距离, 以确保印刷电路板上隔离器的安装焊盘不会缩短该距离。在某些情况下印刷电路板上的爬电距离和间隙变得相等。诸如在印刷电路板上插入凹槽的技术用于帮助增加这些规格。			
2. 这种耦合器只适用于在最大工作额定值范围内的基本电气绝缘。应通过适当的保护电路确保符合安全额定值。			
3. 测试在空气或油中进行, 以确定隔离屏障的固有浪涌抗扰度。			
4. 表征电荷是由局部放电引起的放电电荷(pd)。			
5. 栅两侧的所有引脚连接在一起, 形成双端子器件。			

上海川土微电子有限公司

6.5.2 隔离特性: 2.5 kV_{RMS} 等级

参数	测试条件	数值	单位
CLR 外部气隙 (间隙) ¹	测量输入端至输出端, 隔空最短距离	8	mm
CPG 外部爬电距离 ¹	测量输入端至输出端, 沿壳体最短距离	8	mm
DTI 隔离距离	最小内部间隙 (内部距离)	14	μm
CTI 相对漏电起痕指数	DIN EN 60112 (VDE 0303-11); IEC 60112	>600	V
材料组	依据 IEC 60664-1	I	
IEC 60664-1 过压类别	额定市电电压 ≤ 300 V _{RMS}	I-IV	
	额定市电电压 ≤ 400 V _{RMS}	I-IV	
	额定市电电压 ≤ 600 V _{RMS}	I-III	
DIN V VDE V 0884-10 (VDE V 0884-10):2006-12 ²			
V _{IORM} 最大重复峰值隔离电压	交流电压(双极)	707	V _{PK}
V _{IOTM} 最大瞬态隔离电压	V _{TEST} = V _{IOTM} , t = 60 s (认证); V _{TEST} = 1.2 × V _{IOTM} , t = 1 s (100% 产品测试)	3535	V _{PK}
q _{pd} 表征电荷 ⁴	Method b1, 常规测试 (100% 生产测试) 和前期 预处理 (抽样测试) V _{ini} = 1.2 × V _{IOTM} , t _{ini} = 1 s; V _{pd(m)} = 1.875 × V _{IORM} , t _m = 1 s	≤5	pC
C _{IO} 栅电容, 输入到输出 ⁵	V _{IO} = 0.4 × sin (2πft), f = 1MHz	2	pF
R _{IO} 绝缘电阻 ⁴	V _{IO} = 500 V, T _A = 25°C	>10 ¹²	Ω
	V _{IO} = 500 V, 100°C ≤ T _A ≤ 125°C	>10 ¹¹	
	V _{IO} = 500 V at T _S = 150°C	>10 ⁹	
污染度		2	
UL 1577			
V _{ISO} 最大隔离电压	V _{TEST} = V _{ISO} , t = 60 s (认证), V _{TEST} = 1.2 × V _{ISO} , t = 1 s (100%生产测试)	2500	V _{RMS}
备注:			
1. 根据应用的特定设备隔离标准应用爬电距离和间隙要求。注意保持电路板设计的爬电距离和间隙距离, 以确保印刷电路板上隔离器的安装焊盘不会缩短该距离。在某些情况下印刷电路板上的爬电距离和间隙变得相等。诸如在印刷电路板上插入凹槽的技术用于帮助增加这些规格。 2. 这种耦合器只适用于在最大工作额定值范围内的基本电气绝缘。应通过适当的保护电路确保符合安全额定值。 3. 测试在空气或油中进行, 以确定隔离屏障的固有浪涌抗扰度。 4. 表征电荷是由局部放电引起的放电电荷(pd)。 5. 栅两侧的所有引脚连接在一起, 形成双端子器件。			

6.6 安全相关认证

VDE(申请中)	CSA(申请中)	UL(申请中)	CQC(申请中)	TUV(申请中)
根据 DIN V VDE V 0884-11:2017-01 认证	根据 IEC60950-1, IEC 62368-1 和 IEC 60601-1 认证	UL1577 器件认证程序认证	根据 GB4943.1-2011 认证	根据 EN61010-1:2010 (3rd Ed)和 EN 60950-1:2006/A2:2013 认证

上海川土微电子有限公司

6.7 电气特性

6.7.1 驱动特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位	
VOD1	差分输出(无负载)电压	2.7	5	5.5	V	
VOD2	差分输出(带负载)电压	1.5	2.3		V	
Δ VOD	差分输出电压增量	-0.2		0.2		
VOC	稳态 共模输出电压	1		3		
Δ VOC	两个状态共模输出电压增量			0.2		
R _L =54Ω 图 9-1						
I _i	输入漏电流	DI, DE, \overline{RE} =0 OR 1		-4	4	μA
I _{os}	驱动短路电流 (VO=HIGH)	DE= \overline{RE} =1, DI=1, V _A =-7V, V _B =12V		-250	250	mA
I _{os}	驱动短路电流 (VO=LOW)	DE= \overline{RE} =1, DI=0, V _A =-7V, V _B =12V		-250	250	mA
CMTI	共模瞬变抗扰度	V _{CM} = 1500V, 图 9-8		75	100	kV/μS
C _i	输入电容	VI = VDD/ 2 + 0.4×sin(2πft), f = 1MHz, VDD = 5 V			2	pF

6.7.2 接收特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位	
V _{OH}	输出电压逻辑高电平	I _{OH} = -4mA	V _{DDA} -0.4	4.8	V	
V _{OL}	输出电压逻辑低电平	I _{OL} = 4mA		0.2	0.4	V
V _{IT+(IN)}	正输入阈值		-100	-20	mV	
V _{IT-(IN)}	负输入阈值		-200	-130	mV	
V _{I(HYS)}	输入阈值迟滞		30		mV	
I _i	总线输入电流	V _A or V _B = 12 V, 其它输入引脚接 0 V		0.04	0.1	mA
		V _A or V _B = 12 V, 关闭电源, 其它输入引脚接 0 V		0.06	0.13	
		V _A or V _B = -7 V, 其它输入引脚接 0 V	-0.1	-0.04		
		V _A or V _B = -7 V, 关闭电源, 其它输入引脚接 0 V	-0.1	-0.03		
I _{IH}	输入高电平漏电流 \overline{RE}	V _{IH} = 2 V		-4	4	μA
I _{IL}	输入低电平漏电流 \overline{RE}	V _{IL} = 0.8 V		-4	4	μA
R _{ID}	差分输入电阻	A, B		96		KΩ
C _D	差分输入电容	输入 f = 1.5 MHz, V _{pp} =1V 正弦信号 通过 A 和 B 测量 C _D		7		pF
C _i	输入到地电容	V _{IO} = 0.4 × sin (2πft), f = 1MHz		2		pF

6.8 供电电流

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试条件	最小值	典型值	最大值	单位
I _{CCA}	\overline{RE} =0 or 1, DE=0 or 1	V _{CCA} =3.3V		4.2	mA
	\overline{RE} =0 or 1, DE =0 or 1	V _{CCA} =5V		4.2	mA
I _{CCB}	\overline{RE} =0 or 1, DE =0, 无负载			5.8	mA

6.9 时序特性

6.9.1 驱动时序特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试说明	最小值	典型值	最大值	单位
t_{PLH}, t_{PHL} 传播延迟	图 9-2 图 9-3 图 9-7 Rdiff=54Ω C _{L1} =C _{L2} =50pF		16	48	ns
PWD 脉冲宽度失真 $t_{PLH} - t_{PHL}$			3	12.5	ns
t_r 输出上升时间			12	25	ns
t_f 输出下降时间			12	25	ns
t_{PZH}/t_{PZL} 驱动关闭使能传播延迟			28	90	ns
t_{PHZ}/t_{PLZ} 驱动开启使能传播延迟			28	90	ns

6.9.2 接收时序特性

除非有额外说明，本表格数据均为建议工作条件下的测试结果。

参数	测试说明	最小值	典型值	最大值	单位	
t_{PLH}, t_{PHL} 传播延迟	图 9-4 图 9-5 图 9-6 Rdiff=54Ω C _{L1} =C _{L2} =50pF		80	165	ns	
PWD 脉冲宽度失真 $t_{PLH} - t_{PHL}$			15	30	ns	
t_r 输出上升时间			2.5	4	ns	
t_f 输出下降时间			2.5	4	ns	
t_{PLH} 接收关闭使能传播延迟，输出低电平至高电平时间					50	μs
t_{PHL} 接收使能传播延迟时间，输出高电平至低电平时间				28	60	ns

7 输入等效电路

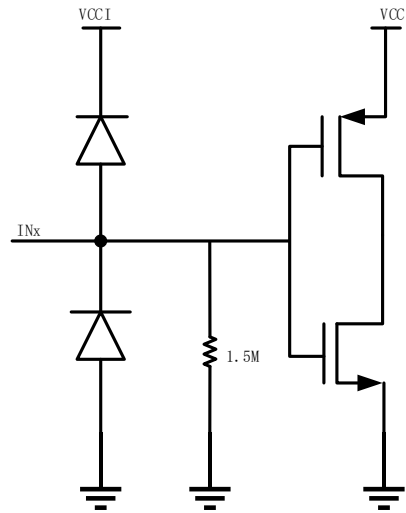


图 7-1 输入等效电路

8 功能描述

8.1 简述

CA-IS3088 是用于 RS-485 通信的半双工收发器，包含一个驱动器和接收器。具有失效安全，过流保护和过热保护功能。

8.2 失效安全

接收器输入短路或开路，或挂载在终端匹配传输线上的所有驱动器均处于禁用状态时 (idle)，CA-IS3088 可确保接收器输出逻辑高电平。这是通过将接收器输入门限分别设置为 -50mV 和 -200mV 实现的。若差分接收器输入电压(A-B) ≥ -50mV，RO 为逻辑高电平；若电压(A-B) ≤ -200mV，RO 为逻辑低电平。当挂载在终端匹配总线上的所有发送器都禁用时，接收器差分输入电压将通过终端电阻拉至 0V。依据接收器门限，可实现具有 50mV 最小噪声容限的逻辑高电平。-50mV 至 -200mV 门限电压是符合 ±200mV 的 EIA/TIA-485 标准的。

8.3 总线上挂载 256 个收发器

标准 RS485 接收器的输入阻抗为 12kΩ(1 个单位负载)，标准驱动器可最多驱动 32 个单位负载。CA-IS3088 收发器的接收器具有 1/8 单位负载输入阻抗(96kΩ)，允许最多 256 个收发器并行挂载在同一通信总线上。这些器件可任意组合，或者与其它 RS485 收发器进行组合，只要总负载不超过 32 个单位负载，都可以挂载在同一总线上。

8.4 低功耗关断模式

当 \overline{RE} 为高电平，DE 为低电平，芯片部分模块会进入关断模式，在关断模式下，芯片的工作电流约减小 0.5mA。 \overline{RE} 为高电平，DE 为低电平保持时间小于 50ns，芯片不会进入关断模式；如果保持 \overline{RE} 为高电平，DE 为低电平时间大于 600ns，芯片进入关断状态。

8.5 驱动器输出保护

通过两种机制避免故障或总线冲突引起输出电流过大和功耗过高。第一，过流保护，在整个共模电压范围内提供快速短路保护。第二，热关断电路，当管芯温度超过过温阈值(160°C 典型值)时，强制驱动器输出进入低电平。

9 产品测试电路

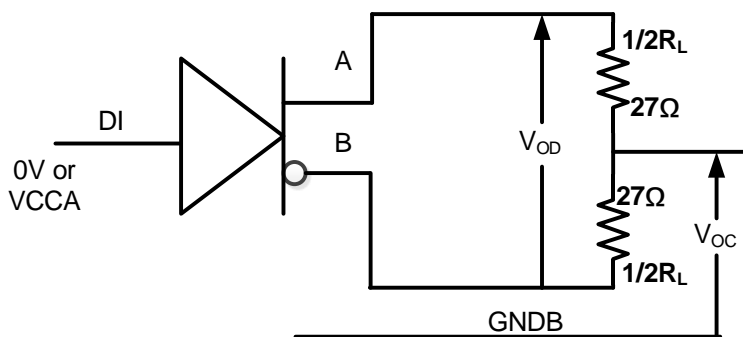
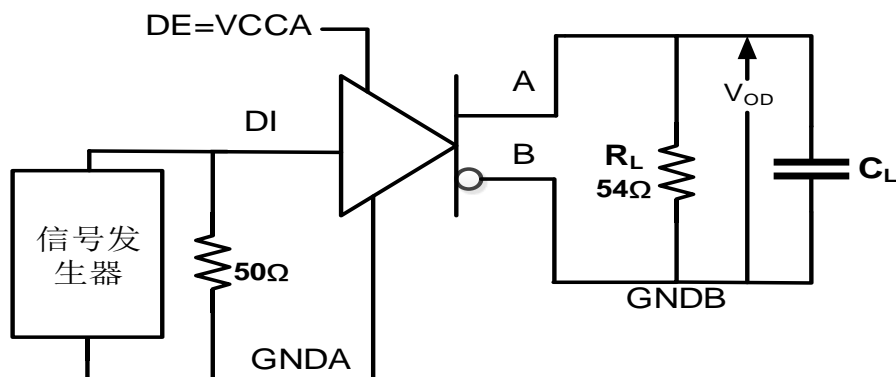


图 9-1 驱动电压测试电路



备注:

1. 图中的 50Ω 电阻是用来匹配。在实际应用中不需要;
2. C_L 包含夹具和仪器寄生电容。

图 9-2 驱动传输延时测试电路

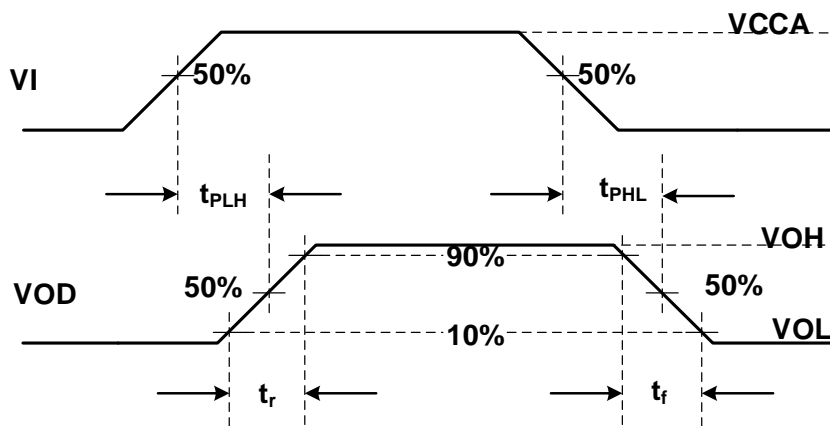
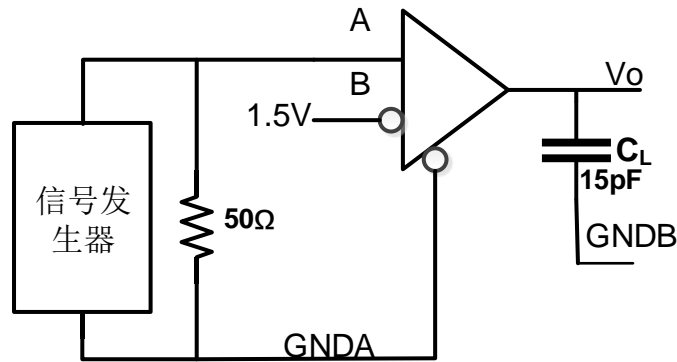


图 9-3 驱动传输延时



备注:

1. 图中的 50Ω 电阻是用来匹配，在实际应用中不需要；
2. C_L 包含夹具和仪器寄生电容。

图 9-4 接收传输延时测试电路

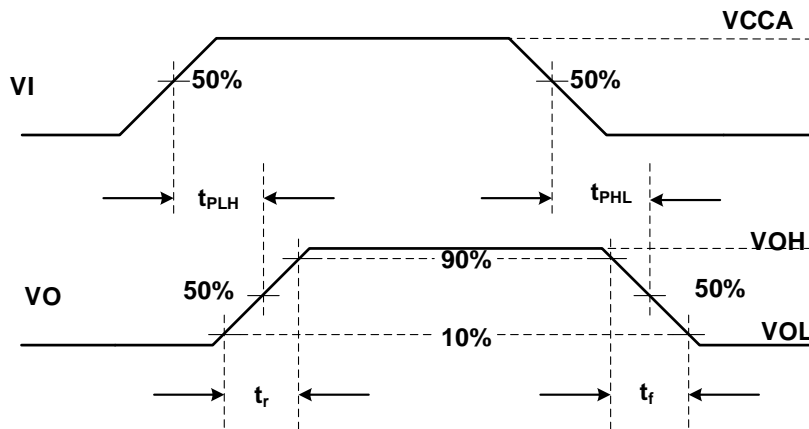


图 9-5 接收传输延时间

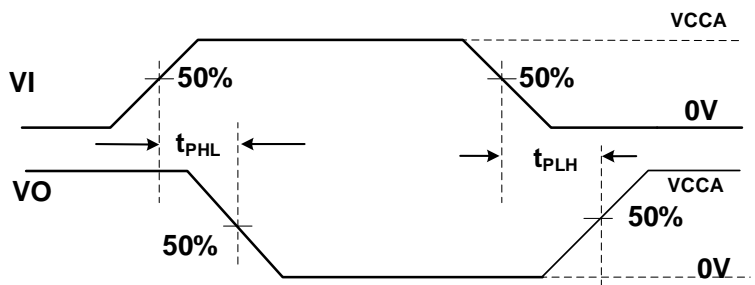
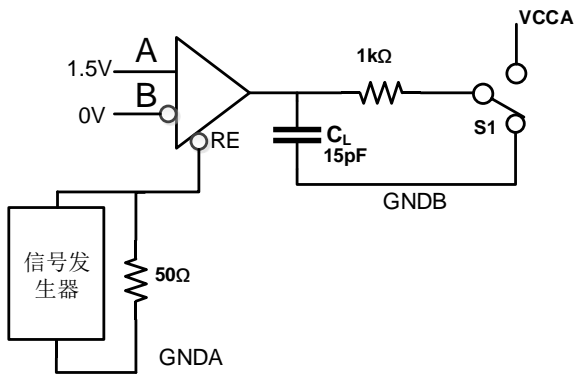
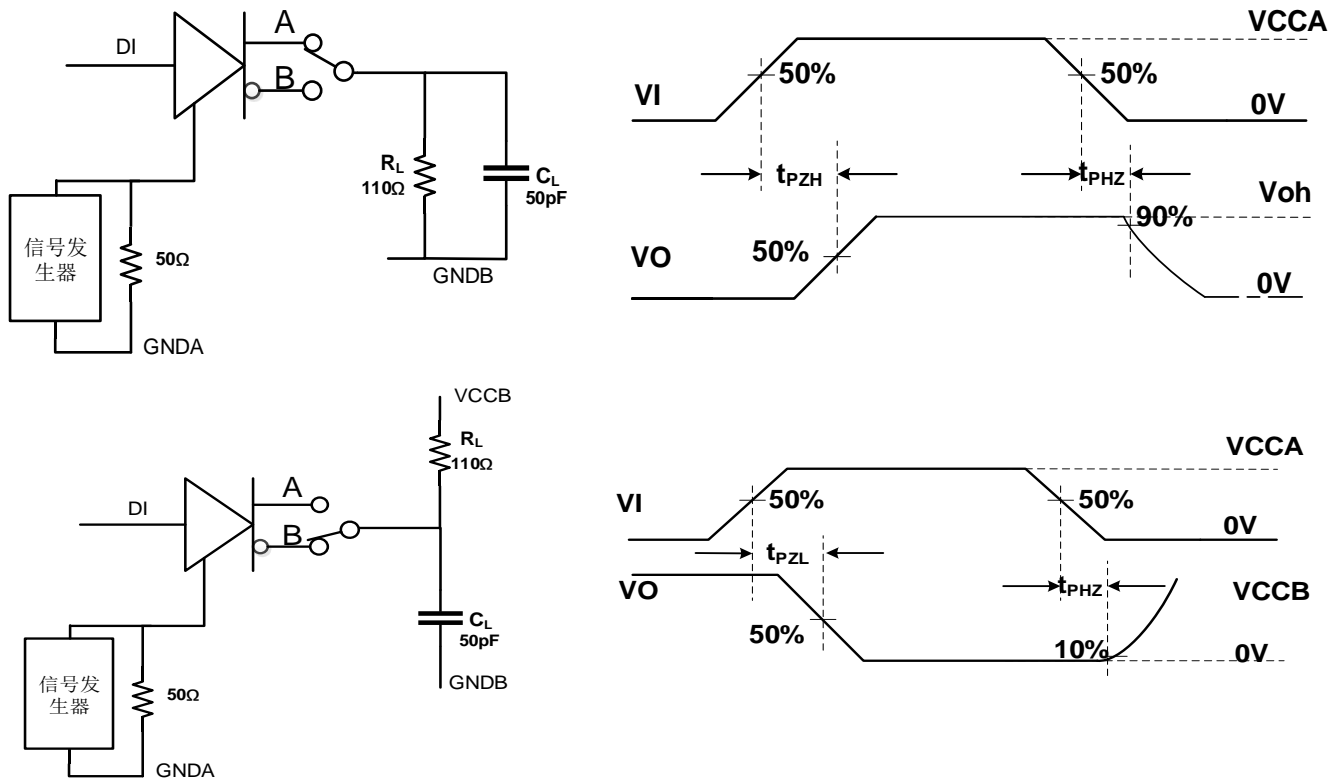


图 9-6 接收开启和关闭时间



备注:

1. 图中的 50Ω 电阻是用来匹配。在实际应用中不需要。
2. C_L 包含夹具和仪器寄生电容。

图 9-7 驱动开启和关闭时间

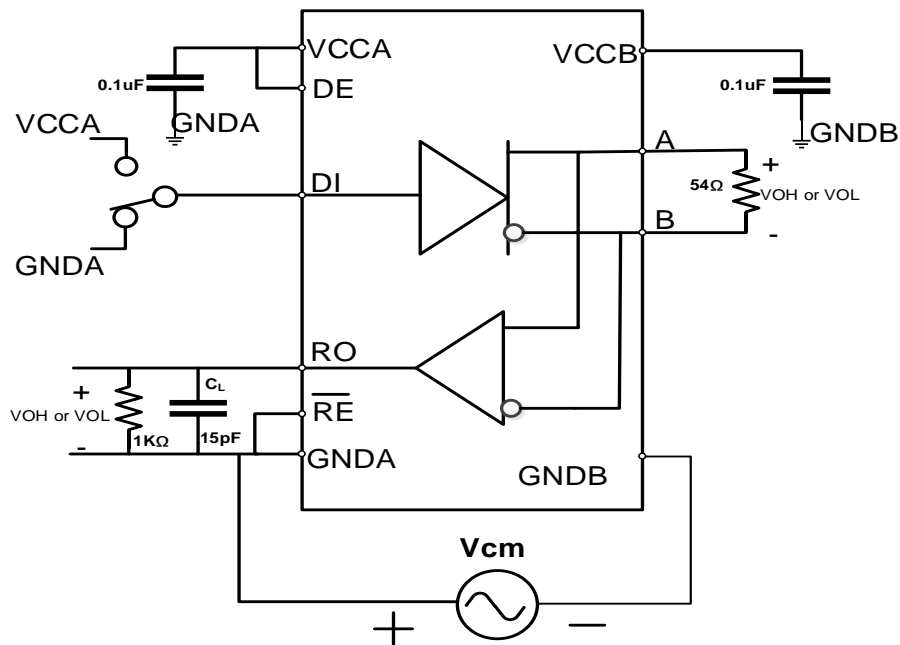


图 9-8 CMTI 共模瞬变抗扰度

上海川土微电子有限公司

10 功能模式

表 10-1 CA-IS3088 驱动功能真值表和表 10-2 CA-IS3088 接收功能真值表

表 10-1 驱动功能真值表

V _{CCA}	V _{CCB}	INPUT	ENABLE INPUT	OUTPUTS	
		(DI)	(DE)	A	B
PU	PU	H	H	H	L
PU	PU	L	H	L	H
PU	PU	X	L	Hi-Z	Hi-Z
PU	PU	X	OPEN	Hi-Z	Hi-Z
PU	PU	OPEN	H	L	H
PD	PU	X	X	Hi-Z	Hi-Z
PU	PD	X	X	Hi-Z	Hi-Z

备注:

1. 驱动状态时 \overline{RE} 引脚接高电平;
2. PU = 上电; PD = 断电; X = 无关; H = 高电平; L = 低电平; Hi-Z = 高阻抗。

表 10-2 接收功能真值表

V _{CCA}	V _{CCB}	DIFFERENTIAL INPUT	ENABLE	OUTPUT
		V _{ID} = (V _A - V _B)	(\overline{RE})	(RO)
PU	PU	-0.02 V ≤ V _{ID}	L	H
PU	PU	-0.2 V < V _{ID} < -0.02 V	L	?
PU	PU	V _{ID} ≤ -0.2 V	L	L
PU	PU	X	H	L
PU	PU	X	OPEN	?
PU	PU	Open circuit	L	H
PU	PU	Short circuit	L	H
PD	PU	X	X	L
PU	PD	X	L	L
PD	PD	X	X	L

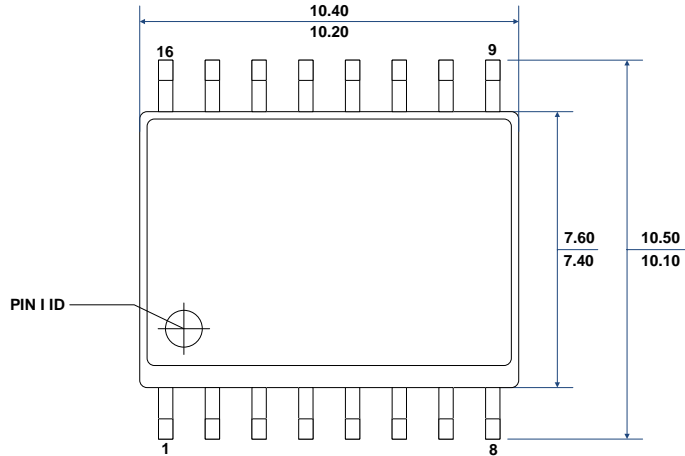
备注:

1. 接收状态时 DE 引脚接低电平;
2. PU = 上电; PD = 断电; X = 无关; H = 高电平; L = 低电平; Hi-Z = 高阻抗。? = 不定态;
3. (\overline{RE}) 引脚内部具有弱下拉, (\overline{RE}) 引脚在 OPEN 状态与 L 状态时 RO 引脚输出现象相同。

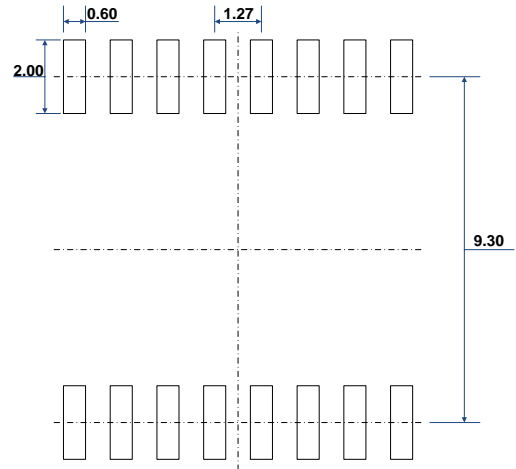
11 封装信息

11.1 SOIC16-WB 宽体外形尺寸

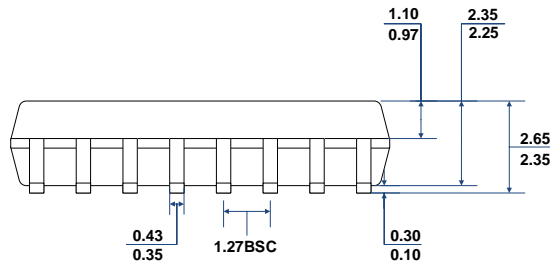
下图说明了 CA-IS3088 系列数字隔离器采用 SOIC16-WB 宽体封装大小尺寸图和建议焊盘尺寸图. 尺寸以毫米为单位。



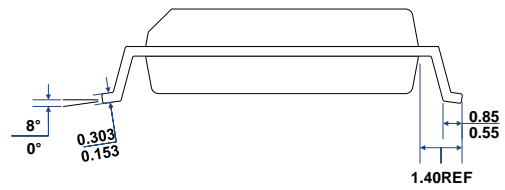
TOP VIEW



RECOMMENDED LAND PATTERN



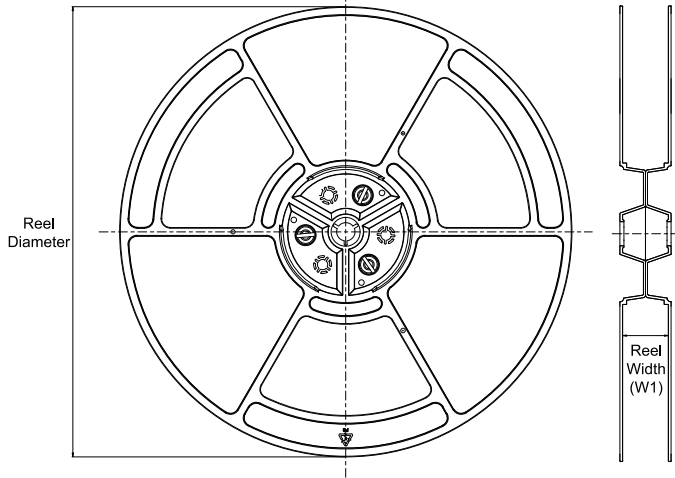
FRONT VIEW



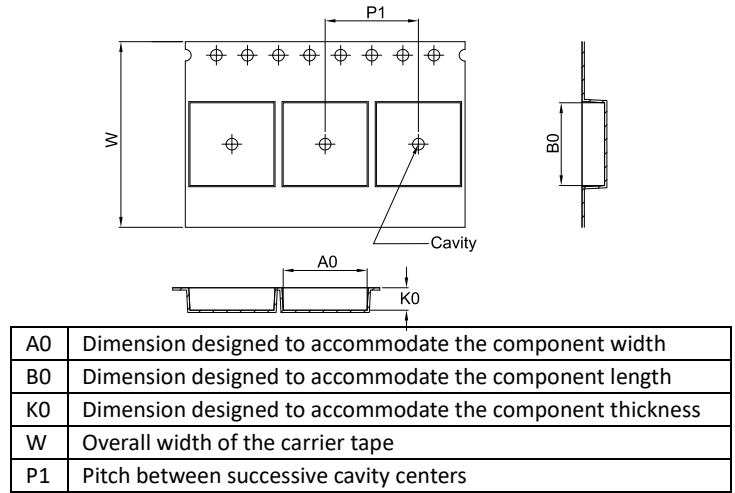
LEFT-SIDE VIEW

TAPE AND REEL INFORMATION

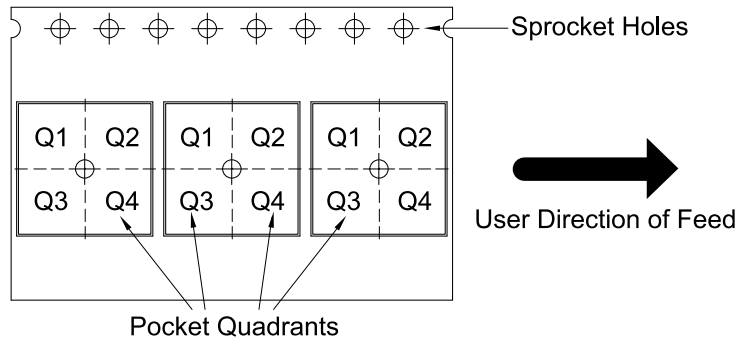
REEL DIMENSIONS



TAPE DIMENSIONS



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CA-IS3088WR	SOIC	W	16	1000	330	16.4	10.8	10.7	2.9	12.0	24.0	Q1
CA-IS3088WER	SOIC	W	16	1000	330	16.4	10.8	10.7	2.9	12.0	24.0	Q1

重要声明

上述资料仅供参考使用，用于协助 Chipanalog 客户进行设计与研发。Chipanalog 有权在不事先通知的情况下，保留因技术革新而改变上述资料的权利。

Chipanalog 产品全部经过出厂测试。针对具体的实际应用，客户需负责自行评估，并确定是否适用。Chipanalog 对客户使用所述资源的授权仅限于开发所涉及 Chipanalog 产品的相关应用。除此之外不得复制或展示所述资源，如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，Chipanalog 对此概不负责。

商标信息

Chipanalog Inc.®、Chipanalog®为 Chipanalog 的注册商标。



<http://www.chipanalog.com>