

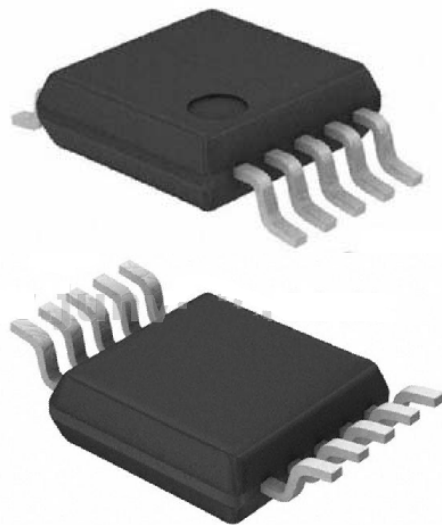
## 16-bit 多输入内置基准模数转换器

### 描述

MS1112 是一款高精度，持续转换的自校准模数转换器，有 2 组差分输入或 3 组单端输入通道，高达 16bits 的转换精度。内部集成的 2.048V 基准源使差分输入范围达到  $\pm 2.048V$ 。使用了 I<sup>2</sup>C 兼容接口，并有 2 个地址管脚，可以让用户选择八个 I<sup>2</sup>C 从站地址。电源电压范围为 2.7V 到 5.5V。

MS1112 转换速率为 15、30、60 或 240SPS，集成有可编程增益放大器，增益最高可到 8 倍，在保证精度的条件下也可以测量小信号。在单次转换模式中，MS1112 在转换结束后会关闭转换，减小了在空闲状态时的功耗。

MS1112 用在需要高精度测量以及对空间、功耗有一定要求的应用中，典型应用如：手持式仪器、工业流程控制和智能变送器。



MSOP10

### 主要特点

- 小尺寸封装的数据采集系统
- 2 对差分输入、3 组单端输入通道
- I<sup>2</sup>C 接口，8 个可编程地址
- 片上基准：2.048V  $\pm$  0.5%，温度漂移：108ppm/ $^{\circ}C$
- 内部集成 PGA：1 到 8 倍
- 内部集成振荡器
- 16 位无失码精度
- INL (积分非线性误差)：0.01%
- 连续自校准
- 单次转换功能
- 可编程输出速率：15SPS 到 240SPS
- 工作电压范围：2.7V 到 5.5V
- 低电源功耗：290uA

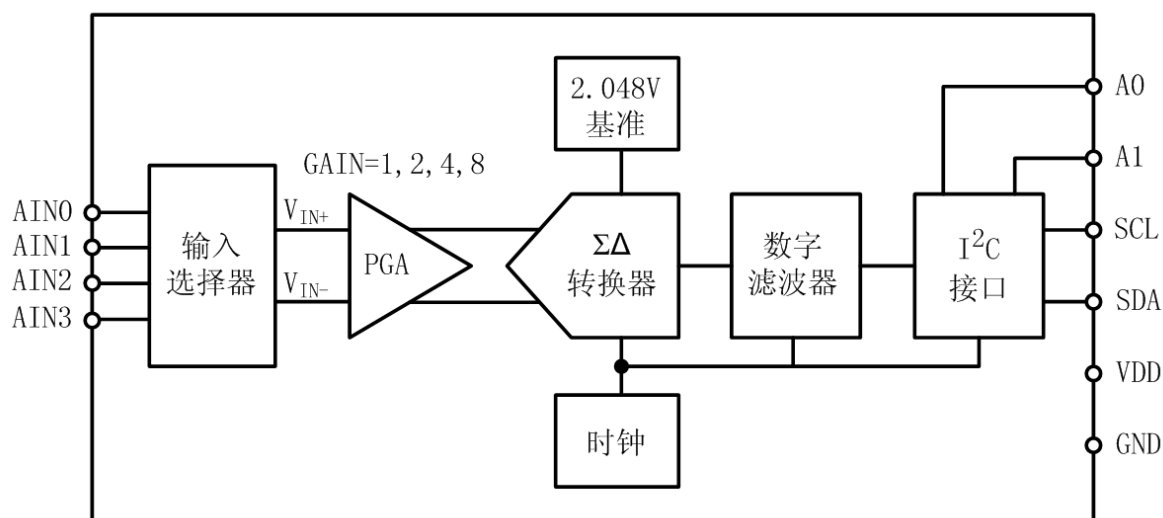
### 应用

- 手持仪器
- 工业级控制
- 智能变送器
- 消费类产品
- 工业自动化
- 温度测量

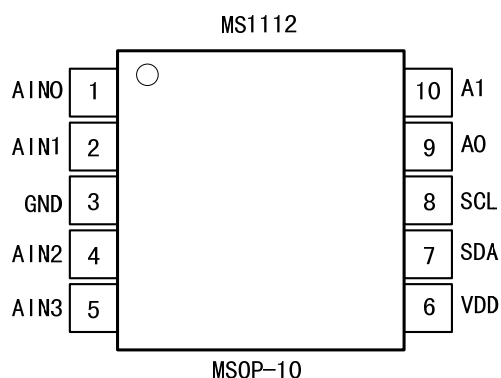
### 产品规格分类

产品	封装形式	打印名称
MS1112	MSOP-10	MS1112

结构框图



管脚排列图



管脚描述

管脚号	管脚名称	I/O	管脚描述
1	AIN0	I	差分输入通道 1 正输入端/单端输入正输入 1
2	AIN1	I	差分输入通道 1 负输入端/单端输入正输入 2
3	GND	--	地
4	AIN2	I	差分输入通道 2 正输入端/单端输入正输入 3
5	AIN3	I	差分输入通道 2 负输入端/单端输入公共端
6	VDD	--	电源
7	SDA	I/O	串行数据发送接收端口
8	SCL	I/O	串行时钟输入, 时钟输出端口
9	A0	I	I²C 从站地址选择 1
10	A1	I	I²C 从站地址选择 2

**极限参数**

参 数	符 号	参 数 范 围	单 位
供电电压	VDD	-0.3~6	V
输入电流	I <sub>IN</sub>	100mA, 瞬间电流	mA
输入电流	I <sub>IN</sub>	10mA, 持续电流	mA
模拟输入 (A0, A1 到 GND)	V <sub>IN</sub>	-0.3~VDD+0.3	V
SDA, SCL 电压到地	V	-0.5~6	V
最大结温	T	150	°C
工作温度	TA	-40~125	°C
存储温度	T <sub>stg</sub>	-60~150	°C
焊接温度	T	300	°C

**电气参数**

若无特别说明, 测试条件: -40°C 到 85°C, VDD=5V。

参 数	测 试 条 件	最 小 值	典 型 值	最 大 值	单 位
<b>模拟输入</b>					
满幅输入电压范围	(V <sub>IN+</sub> ) - (V <sub>IN-</sub> )		±2.048/PGA		V
模拟输入电压	V <sub>IN+</sub> 到 GND, V <sub>IN-</sub> 到 GND	GND-0.2		VDD+0.2	V
差模输入阻抗			2.8/PGA		MΩ
共模输入阻抗	PGA=1		3.5		MΩ
	PGA=2		3.5		MΩ
	PGA=4		1.8		MΩ
	PGA=8		0.9		MΩ
<b>系统参数</b>					
分辨率与无失码精度	DR=00	12		12	Bits
	DR=01	14		14	Bits
	DR=10	15		15	Bits
	DR=11	16		16	Bits
输出速率	DR=00	180	240	308	SPS
	DR=01	45	60	77	SPS
	DR=10	22	30	39	SPS
	DR=11	11	15	20	SPS
积分非线性误差	DR=11, PGA=1, 结束点 <sup>(1)</sup>		±0.004	±0.010	% of FSR <sup>(2)</sup>
失调误差	PGA=1		3.9	8	mV
	PGA=2		3.8	5	mV
	PGA=4		3.8	4.5	mV
	PGA=8		3.5	4.5	mV

若无特别说明，测试条件：-40℃到85℃，VDD=5V。

参 数	测 试 条 件	最小值	典型值	最大值	单位
<b>系统参数</b>					
失调偏移	PGA=1		1.2		uV/°C
	PGA=2		0.6		uV/°C
	PGA=4		0.3		uV/°C
	PGA=8		0.3		uV/°C
失调 vs VDD	PGA=1		800		uV/V
	PGA=2		400		uV/V
	PGA=4		200		uV/V
	PGA=8		150		uV/V
增益误差			0.05	0.4	%
PGA 增益匹配误差 (3)	任意两个增益匹配		0.02	0.1	%
增益误差偏移			5	40	ppm/°C
增益 vs VDD			80		ppm/V
共模抑制比	直流输入, PGA=8	95	105		dB
	直流输入, PGA=1		100		dB
<b>数字输入/输出</b>					
输入高电平		0.7·VDD		6	V
输入低电平		GND-0.5		0.3·VDD	V
输出低电平	I <sub>OL</sub> =3mA	GND		0.4	V
输入高电平峰值电流				10	uA
输入低电平峰值电流		-10			uA
<b>电源参数</b>					
工作电压	VDD	2.7		5.5	V
电源电流	关断状态		0.05	2	uA
	工作状态		290	350	uA
功率消耗	VDD=5.0V		1.45	1.75	mW
	VDD=3.0V		0.87		mW

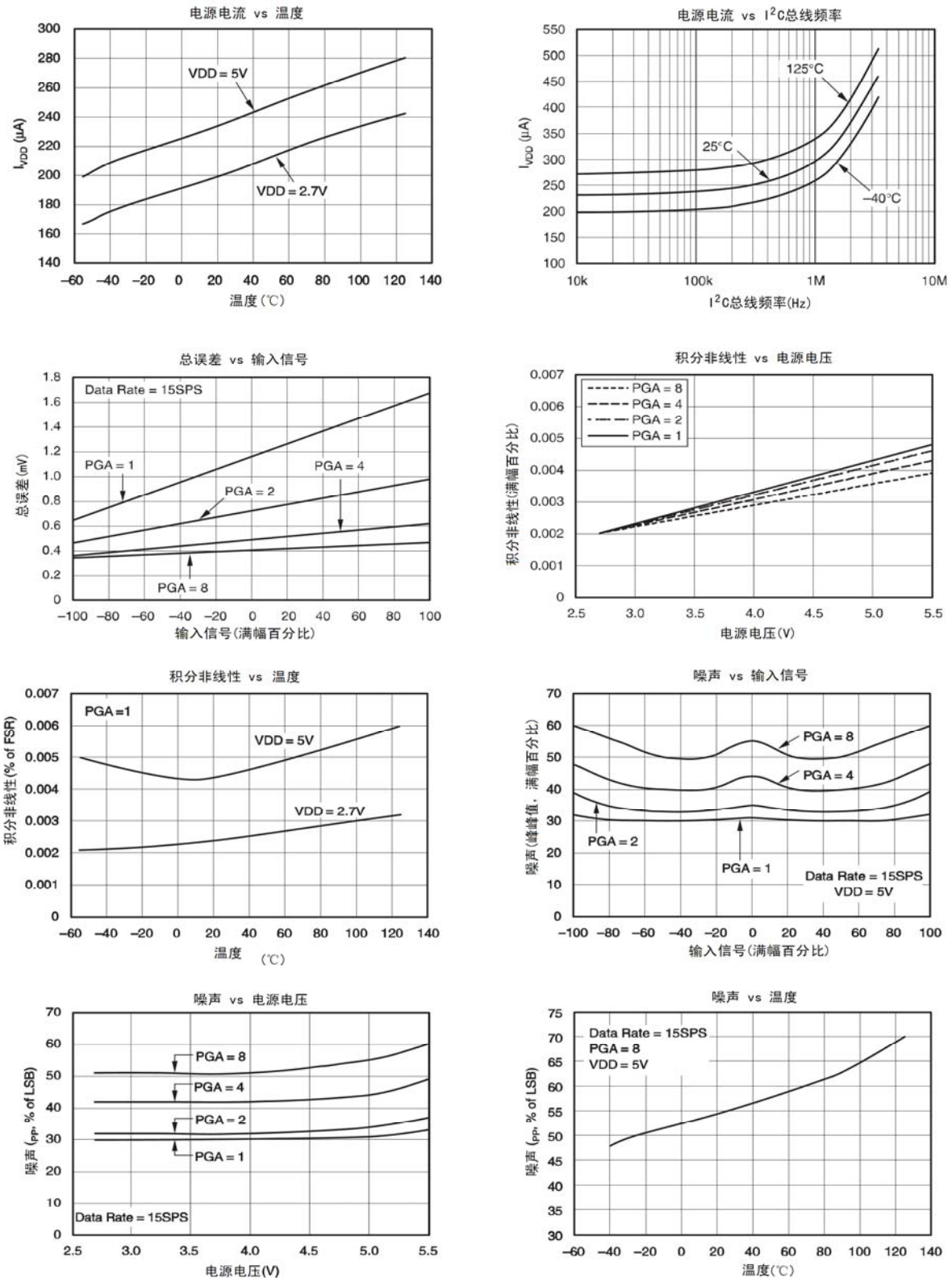
注：(1) 满幅度的 99%；

(2) FSR=满幅度量程=2 × 2.048/PGA=4.096/PGA；

(3) 包括 PGA 和基准的所有误差。

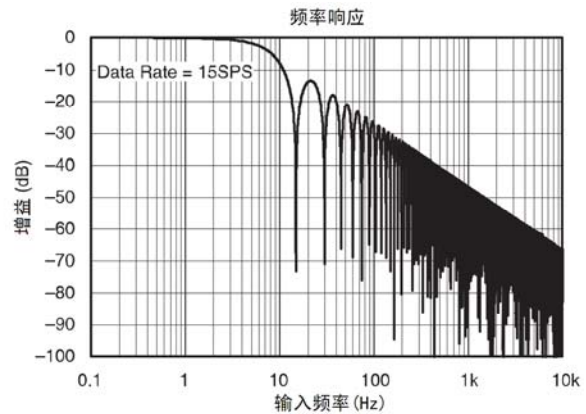
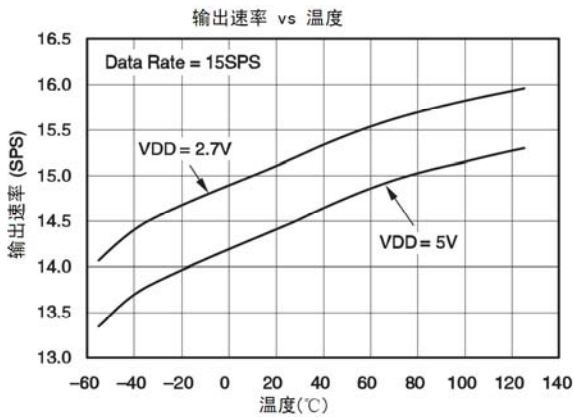
特性曲线

若无特别说明,  $T_A = 25^\circ\text{C}$   $V_{DD} = 5\text{V}$ 。



## 特性曲线

若无特别说明,  $T_A = 25^\circ\text{C}$   $V_{DD} = 5\text{V}$ 。



## 工作原理

MS1112 是一个全差分、16 位、自校准、 $\Sigma$ - $\Delta$  型模/数转换器, MS1112 设计简单、极易配置, 用户很容易获得精确的测量值。

MS1112 由一个带有可调增益的  $\Sigma$ - $\Delta$  模/数转换器、一个 2.048V 的电压基准、一个时钟振荡器、一个数字滤波器和一个 I<sup>2</sup>C 接口组成, 后面将对各组成部分进行详细说明。

### 模/数转换器

MS1112 的模/数转换器核由一个差分开关电容  $\Sigma$ - $\Delta$  调制器和一个数字滤波器组成。调制器测量正模拟输入和负模拟输入的压差, 并将其与基准电压相比较, 在 MS1112 中基准电压为 2.048V。数字滤波器从调制器接收高速位流, 并输出一个代码, 该代码是一个与输入电压成比例的数字。

### 输入选择器

MS1112 有一个多输入选择器, 可以提供两组差分输入和 3 组单端输入通道, 2 位配置寄存器位控制输入选择器的设置。

### 电压基准

MS1112 含有一个 2.048V 的片内电压基准, 该基准通常用作模/数转换器的电压基准, 不允许接外部基准。MS1112 只能采用内部电压基准, 而且该基准不能直接测得也不能被外部电路使用。片内基准的规格是 MS1112 总增益和温漂规格的一部分, 转换器漂移误差和增益误差的参数反映了片内电压基准以及模/数转换器内核的性能, 对片内电压基准有单独的规定。

### 输出码计算

输出码是一个标量值, 除电路削波以外, 它与两个模拟输入端的压差成比例。输出码限定在一定数目范围内, 该范围取决于代表输出码所需要的位数, 而 MS1112 的代表输出码所需要的位数又取决于数据速率, 如表.1 所示。

数据速率	位数	最小码	最大码
15SPS	16	-32768	32767
30SPS	15	-16384	16383
60SPS	14	-8192	8191
240SPS	12	-2048	2047

表. 1 最小和最大码

对最小码的最小输出码、可编程增益放大器 PGA 的增益设置以及 VIN+与 VIN-的正负输入电压而言，输出码可由以下表达式计算出：

$$\text{输出码} = -1 \times \text{最小码} \times \frac{(V_{IN+}) - (V_{IN-})}{2.048V}$$

在以上表达式中，须重点注意使用了负的最小输出码 MS1112，输出码的格式为二进制 2 的补码。因此最小和最大的绝对值不同，最大的 n 位码是  $2^{n-1} - 1$ ，而最小的 n 位码是  $-1 \times 2^{n-1}$ 。

例如，数据速率为 16SPS 且 PGA = 2 时，输出码的理想表达式为：

$$\text{输出码} = 16384 \times 2 \times \frac{(V_{IN+}) - (V_{IN-})}{2.048}$$

MS1112 输出的所有代码右对齐并且经过符号扩展，这在数据速率码较高时仅用一个 16 位的累加器就可进行平均值的计算，对不同输入电平的输出码见表. 2。

数据速率	差分输入信号				
	-2.048V <sup>(1)</sup>	-1LSB	ZERO	+1LSB	+2.048V
15SPS	8000 <sub>H</sub>	FFFF <sub>H</sub>	0000 <sub>H</sub>	0001 <sub>H</sub>	7FFF <sub>H</sub>
30SPS	C000 <sub>H</sub>	FFFF <sub>H</sub>	0000 <sub>H</sub>	0001 <sub>H</sub>	3FFF <sub>H</sub>
60SPS	E000 <sub>H</sub>	FFFF <sub>H</sub>	0000 <sub>H</sub>	0001 <sub>H</sub>	1FFF <sub>H</sub>
240SPS	F000 <sub>H</sub>	FFFF <sub>H</sub>	0000 <sub>H</sub>	0001 <sub>H</sub>	0FFF <sub>H</sub>

注：(1) 仅为差分输入，不要使 MS1112 的输入电压低于 -200mV。

表. 2 针对不同输入信号的输出码

### 自校准

前面所述的 MS1112 的输出码的表达式不包括调节器的增益和偏移误差，为了进行补偿，MS1112 集成了自校准电路。

自校准系统连续工作并不需要用户干涉，自校准系统不能进行调整，也不需要调整，自校准系统也不被关闭。电特性表中所列的偏移和增益误差包括校准的影响。

### 时钟振荡器

MS1112 一个特点芯片内集成了时钟振荡器，该振荡器驱动调制器和数字滤波器的工作，典型特性图显示了在电源电压和工作温度下数据速率的变化。MS1112 不能采用外部系统时钟工作。

### 输入阻抗

MS1112 采用开关电容器输入级，对外部电路而言，它粗看起来像一个电阻，电阻值取决于电容器的值和电容的开关频率，开关频率与调节器的频率相同，电容器的值取决于可编程增益放大

器 PGA 的设置，开关时钟由片内时钟振荡器产生。因此，它的频率通常为 275kHz，取决于电源电压和温度。

共模和差分输入阻抗不同，对于可编程增益放大器 PGA 的增益而言，差分输入阻抗的典型值为：2.8M /PGA。

共模阻抗也取决于 PGA 的设置，详情请见电特性。

输入阻抗的典型值通常不能忽视，除非输入源为低阻抗，否则 MS1112 的输入阻抗会影响测量精度，对具有高输出阻抗输入源，则需要缓冲 但要记住，有效的缓冲器会引入噪声 偏移和增益误差。在高精度应用中，所有这些因素都应考虑到，因为时钟振荡器的频率会随温度产生细微的漂移，所以输入阻抗将也产生漂移，对许多应用来说 输入阻抗漂移可被忽视，而且可采用以上典型阻抗值。

### 混淆

如果输入 MS1112 的信号频率超过数据速率的一半的话，则会产生混淆，为防止混淆的产生，必须限制输入信号的带宽，一些信号本身即有带宽限。例如，一个变换率受限制的热电偶的输出仍然包括噪声和干扰因素，这些干扰因素能像其它信号一样混入取样带 MS1112 的数字滤波器可在一定程度上衰减高频率的噪声，但滤波器的  $\text{sinc}^1$  频率响应不能完全替代“抗混淆”滤波器，对于少数应用还是需要一定的外部滤波 在这些应用中，一个简单的 RC 滤波器就足够了。

在设计一个输入滤波器电路时 应考虑到滤波器网络和 MS1112 输入阻抗之间的交互作用。

## MS1112 的使用

### 工作方式

MS1112 以下面两种方式中的一种工作：连续转换和单次转换。

在连续转换方式中，MS1112 连续地进行转换，一旦转换完成，MS1112 即将结果置入输出寄存器，并立即开始另一轮转换。

在单次转换方式中，MS1112 会等待直到配置寄存器中的  $\text{ST}/\overline{\text{DRDY}}$  位被置为 1。此时 MS1112 上电并且工作在单周期转换方式下，在转换完成之后 MS1112 将结果置入输出寄存器中，复位  $\text{ST}/\overline{\text{DRDY}}$  位为 0，并掉电。当转换正在进行时，写 1 到  $\text{ST}/\overline{\text{DRDY}}$  没有影响。

在从连续转换方式切换到单次转换方式时，MS1112 将完成当前转换，复位  $\text{ST}/\overline{\text{DRDY}}$  位为 0 并掉电。

### 复位和上电

在 MS1112 上电时，它自动地进行一次复位，作为复位的一部分，MS1112 将配置寄存器中的所有位置为它们的默认设置。

MS1112 对 I<sup>2</sup>C 的总呼叫复位命令做出响应，当 MS1112 接收到总呼叫复位命令时，它即进行一次内部复位，就像刚被上电一样。

### I<sup>2</sup>C 接口

MS1112 通过一个 I<sup>2</sup>C(内部集成电路)接口通信。I<sup>2</sup>C 接口是一个 2 线漏极开路输出接口，支持多个器件和主机共用一条总线，只能通过器件将 I<sup>2</sup>C 总线上的接地，使总线处于低电平。这些器件



不能驱动总线到高电平。故而，总线要通过上拉电阻拉高。因此，在没有器件使总线变低时，总线处于高电平这种方法可使两个器件不发生冲突。如果两个器件同时驱动总线，则驱动器不会发生冲突。

I<sup>2</sup>C 总线上的通信通常发生在两个器件之间，其中一个作为主机，另一个为从机。主机和从机都能读和写，但从机只能依主机的方向工作。一些 I<sup>2</sup>C 器件既可作为主机又可作为从机，但 MS1112 只能作为从机。

一条 I<sup>2</sup>C 总线由两条线路组成，SDA 线和 SCL 线，SDA 传送数据，SCL 提供时钟，所有数据以 8 位为一组通过 I<sup>2</sup>C 总线传送。为了在 I<sup>2</sup>C 总线上传送 1 位数据，须在 SCL 为低电平时驱动 SDA 线至适当的电平(SDA 为低则表明该位为 0，为高则表明该位为 1)。一旦 SDA 线稳定下来 SCL 线被拉高，然后变低，SCL 线上的脉冲以时钟将，SDA 位一位一位地移入接收器的移位寄存器中。

I<sup>2</sup>C 总线是双向的：SDA 线可用来发送和接收数据。当主机从从机中读取数据时，从机驱动数据线，当主机向从机发送数据时，主机驱动数据线，主机总是驱动时钟线。MS1112 绝不会驱动 SCL，因为它不能用作主机，在 MS1112 中，SCL 只是一个输入端。多数时候总线是空闲的，不发生通信，而且两条线均为高电平。在产生通信时，总线被激活，只有主机才能发起一次通信，为了开始通信，主机在总线上形成一个开始条件。通常，只有在时钟线为低电平时，数据线才允许改变状态，如果在时钟线为高电平时，数据线改变了状态，则形成一个开始条件或相反地形成一个停止条件。开始条件是当时钟线为高电平时，数据线从高到低的跳变，停止条件则是当时钟线为高电平时，数据线从低到高的跳变。

在主机发送开始条件以后，它还会发送一个字节表明它想与哪一个从机通信，该字节称作地址字节。I<sup>2</sup>C 总线上的每个器件都有唯一的 7 位地址，以作出响应(从机也可以有 10 位地址字节，详见 I<sup>2</sup>C 规格表)。主机以地址字节发送一个地址，并且还发出一位以表明是对从机读出还是写入。

对于在 I<sup>2</sup>C 总线上发送的每个字节，无论是地址还是数据，均以一个应答位作为响应，在主机发送完一个字节(即 8 位)数据到从机后，它停止驱动 SDA 线，并等待从机对该字节的应答，从机将 SDA 线拉低，以对该字节进行应答。然后主机发送一个时钟脉冲来对该应答位定时，类似地，当主机完成对一个字节的读取时，则将 SDA 线拉低以对从机作出应答，然后发送一个时钟脉冲对该位定时(记住主机总是驱动时钟线)。

在一个应答周期期间不作应答，只是保持 SDA 线为高电平。如果器件不在总线上，并且如果主机试图对其寻址，它不会接收到应答信号，因为该地址处没有器件将 SDA 线拉低。

在主机完成与从机的通信后，它会发出一个停止条件。在发出停止条件后，总线再次空闲，主机也可发出另一个开始条件。在总线处于激活状态时，若发出一个开始条件，则要求一个重复的开始条件。

MS1112 的 I<sup>2</sup>C 处理时序图如图.1 所示，表.3 列出了该图的相关参数。

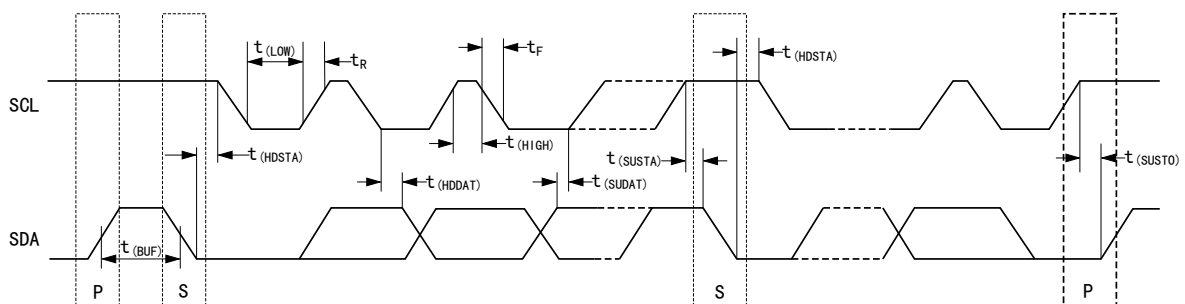


图.1 I<sup>2</sup>C 时序图

参数	快速模式		高速模式		单位
	MIN	MAX	MIN	MAX	
SCLK 工作频率 $t_{(SCLK)}$		0.4		3.4	MHz
总线 START 到 STOP 的空闲时间 $t_{(BUF)}$	600		160		ns
START 信号保持时间 $t_{(HDSTA)}$	600		160		ns
重复 START 信号建立时间 $t_{(SUSTA)}$	600		160		ns
STOP 信号建立时间 $t_{(SUSTO)}$	600		160		ns
数据保持时间 $t_{(HDDAT)}$	0		0		ns
数据建立时间 $t_{(SUDAT)}$	100		10		ns
SCLK 时钟低电平周期 $t_{(LOW)}$	1300		160		ns
SCLK 时钟高电平周期 $t_{(HIGH)}$	600		60		ns
时钟/数据下降时间 $t_F$		300		160	ns
时钟/数据上升时间 $t_R$		300		160	ns

表.3 时序图的相关定义

### 串行总线地址

为了对 MS1112 进行读写，主机首先必须通过地址位对从机寻址。从机地址位包括 7 个地址位，1 个操作位，表明进行读或写操作。

MS1112 有两个地址管脚，A0 和 A1，可以设置 I<sup>2</sup>C 的地址。这个管脚可以设置为逻辑地，逻辑高或不接(悬空)，通过两个管脚可以设置 8 个不同地址，如表.4 所示。在上电复位或 I<sup>2</sup>C 接口通信之后将对 A0 和 A1 管脚状态进行采样，并且应该在接口激活之前设置。

A0	A1	从机地址
0	0	1001000
0	悬空	1001001
0	1	1001010
1	0	1001100
1	悬空	1001101
1	1	1001110
悬空	0	1001011
悬空	1	1001111
悬空	悬空	无效

表.4 MS1112 地址脚与从机地址关系

### I<sup>2</sup>C 总呼叫

如果地址位 8 位都为 0 时，MS1112 响应总呼叫。器件应答总呼叫并响应在第二个字节的命令。如果该命令为 04h，MS1112 将锁存地址管脚 A0 和 A1 的状态，并不复位。如果命令为 06h，MS1112 会锁存地址管脚的状态并重置内部寄存器。

### I<sup>2</sup>C 数据速率

I<sup>2</sup>C 总线以下面三种速度方式中的一种工作：标准方式，这种方式允许最高 100kHz 的时钟频

率。快速方式，这种方式允许最高 400kHz 的时钟频率。高速方式，也称作 Hs 方式，它允许最高 3.4MHz 的时钟频率。MS1112 与这三种方式完全兼容。

不需要用特殊的操作来使 MS1112 处于标准方式或快速方式，但要采用高速方式则必须激活该方式。为了激活高速方式，则要在开始条件后发送一个特殊的地址字节 00001xxx，其中 xxx 仅适用于能采用 Hs 方式的主机。该字节称作 Hs 主机码(注意它与普通的地址字节不同，最低有效位并不表明读/写状态)。MS1112 将不应答该字节，I<sup>2</sup>C 的规格禁止对 Hs 主机码的应答。当接收到主机码时，MS1112 将打开高速模式滤波器，并在高达 3.4MHz 的时钟频率时通信。在下一个停止条件时，MS1112 从 Hs 方式切换出来，关于高速方式的更多信息，参考 I<sup>2</sup>C 规格说明。

### 寄存器

MS1112 有两个寄存器，它们可通过 I<sup>2</sup>C 端口访问，输出寄存器包含上一次转换的结果，配置寄存器允许用户改变 MS1112 的工作方式并查询器件的状态。

### 输出寄存器

16 位的输出寄存器包含上一次转换的结果，该结果采取二进制 2 的补码格式，在复位或上电之后，输出寄存器被清零，并保持为 0，直到第一次转换完成，输出寄存器的格式如表.5 所示。

BIT	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NAME	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

表.5 输出寄存器

### 配置寄存器

用户可用 8 位配置寄存器来控制 MS1112 的工作方式，数据速率和可编程增益放大器 PGA 的设置，配置寄存器的格式如表.6 所示，默认设置是 8C<sub>H</sub>。

BIT	7	6	5	4	3	2	1	0
NAME	ST/ $\overline{\text{DRDY}}$	INP1	INP0	SC	DR1	DR0	PGA1	PGA0
DEFAULT	1	0	0	0	1	1	0	0

表.6 配置寄存器

### 位 7:ST/ $\overline{\text{DRDY}}$

ST/ $\overline{\text{DRDY}}$  位的含意取决于它是被写入还是被读出。

在单次转换方式中，写 1 到 ST/ $\overline{\text{DRDY}}$  位则导致转换的开始，写入 0 则无影响，在连续方式中，MS1112 忽略写入 ST/ $\overline{\text{DRDY}}$  的值。

在进行读操作时 ST/ $\overline{\text{DRDY}}$  表明输出寄存器中的数据是否是新数据，如果 ST/ $\overline{\text{DRDY}}$  为 0 则刚从输出寄存器中读出的数据是以前未被读取的新数据，如果 ST/ $\overline{\text{DRDY}}$  为 1，则刚从输出寄存器读出的数据以前已经被读取过。

在向输出寄存器写数据时，MS1112 将 ST/ $\overline{\text{DRDY}}$  置为 0。在配置寄存器中的任意一位被读取后，MS1112 将 ST/ $\overline{\text{DRDY}}$  为 1(注意该位的读出值与写入此位的值不相关)。

在连续转换方式中，用 ST/ $\overline{\text{DRDY}}$  位来确定新转换数据就绪的时间，如果 ST/ $\overline{\text{DRDY}}$  为 1，则表明输出寄存器中的数据已经被读取，不是新数据。如果 ST/ $\overline{\text{DRDY}}$  为 0，则表明输出寄存器中的数据是未被读取的新数据。

在单次转换方式中读时，用  $ST/\overline{DRDY}$  来确定转换是否完成，如果  $ST/\overline{DRDY}$  为 1，则表明输出寄存器的数据为旧数据，而且转换正在进行。如果它为 0，则表明输出寄存器的数据是新近转换的结果。

注意在配置寄存器之前，MS1112 释放输出寄存器  $ST/\overline{DRDY}$  位的状态适用于刚从输出寄存器中读取的数据，而不是下一次读操作读取的数据。

#### 位 6-5: INP

INP 控制 4 个模拟输入中的那两个被用来做 ADC 的输入信号，如表.7 所示。通过控制这两位，MS1112 可以用来测量两个差分通道，或 3 个以 AIN3 为参考的单端输入通道。

INP1	INP0	VIN+	VIN-
0 <sup>(1)</sup>	0 <sup>(1)</sup>	AIN0	AIN1
0	1	AIN2	AIN3
1	0	AIN0	AIN3
1	1	AIN1	AIN3

(1) 缺省设置

表.7 INP 位

#### 位 4: SC

SC 位控制 MS1112 是以连续转换方式工作还是以单次转换方式工作。当 SC 为 1 时，MS1112 以单周期转换方式工作。当 SC 为 0 时，MS1112 以连续转换方式工作，默认设置为 0。

#### 位 3-2: DR

位 3 和位 2 控制 MS1112 的数据速率，如表.8 所示。

DR1	DR0	数据速率	精度
0	0	240SPS	12 位
0	1	60SPS	14 位
1	0	30SPS	15 位
1 <sup>(1)</sup>	1 <sup>(1)</sup>	15SPS	16 位

(1) 缺省设置

表.8 DR 位

#### 位 1-0: PGA

位 1 和 0 控制 MS1112 的增益设置，如表.9 所示。

PGA1	PGA0	增益
0 <sup>(1)</sup>	0 <sup>(1)</sup>	1
0	1	2
1	0	4
1	1	8

(1) 缺省设置

表.9 PGA 位

### 对 MS1112 的读操作

用户可从 MS1112 中读出输出寄存器和配置寄存器的内容。为做到这一点，要对 MS1112 寻址，并从器件中读出三个字节。前面的两个字节是输出寄存器的内容，第三个字节是配置寄存器的内容。

不要求一定要读出配置寄存器字节，在读操作中允许读出的字节个数少于三个。从 MS1112 中读取多于三个字节的值是无效的，从第四个字节开始的所有字节将为 FF<sub>H</sub>。

可以忽略 ST/DRDY 位并且可在任何时候从 MS1112 的输出寄存器中读取数据，不管一次新的转换是否完成，如果在一个转换周期内对输出寄存器的读操作不止一次，输出寄存器每次将返回相同的数据，只有当输出寄存器被更新时，才会返回新数据，MS1112 的典型读操作的时序见图. 2。

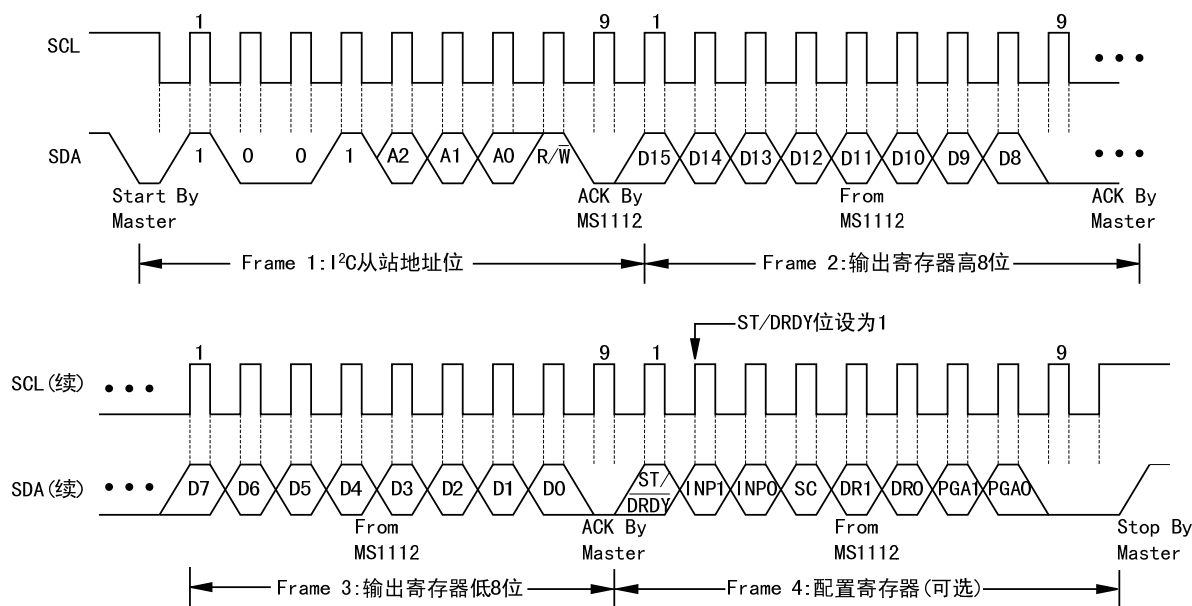


图. 2 MS1112 的读操作时序图

### 对 MS1112 的写操作

为了对配置寄存器进行写操作，要对 MS1112 寻址，并写入一个字节，这个字节将被写入配置寄存器中，注意输出寄存器不能被写入。

对 MS1112 写入多个字节无效，MS1112 将忽略第一个字节以后的任何输入字节，并且它只对第一个字节做出应答，对 MS1112 写操作的典型时序见图. 3。

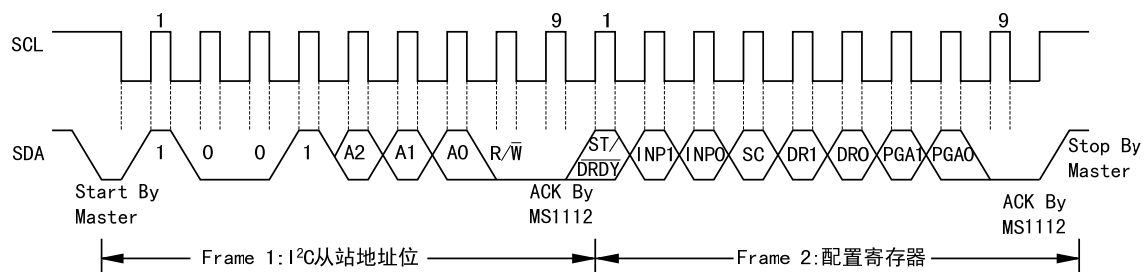


图. 3 MS1112 的写时序

## 应用信息

以下章节列出了在不同应用场合中使用，MS1112 的示范电路和相关技巧。

### 基本连接方法

对于多数应用而言，MS1112 的连接方法非常简单，MS1112 的基本连接图如图. 4 所示。

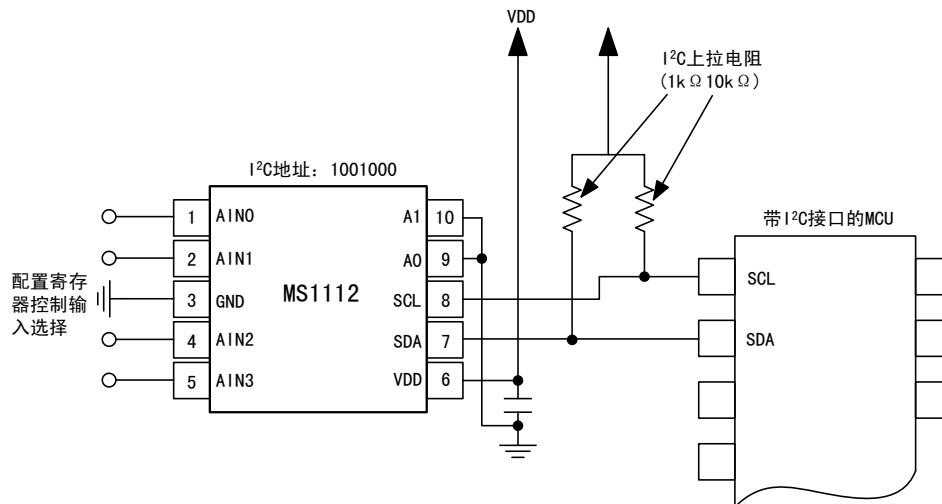


图. 4 MS1112 的典型连接方法

MS1112 的全差分电压输入非常适应于连接到源极阻抗较低的差分源，如电桥传感器和电热调节器。尽管 MS1112 可读取两极差分信号，但它不能接收输入端的负电压，用户可将 MS1112 的正输入电压执行当作非反向而将负输入当作反向。

在 MS1112 反向时，它在短时尖峰电压中吸收电流。0.1 $\mu$ F 的旁路电容器可从电源中为所需的附加电流提供瞬时脉冲。

MS1112 可与标准方式、快速方式和高速方式的 I<sup>2</sup>C 控制器直接连接，任何微控制器的 I<sup>2</sup>C 外围设备，包括只能用作主机和单一主机的 I<sup>2</sup>C 外围设备都可与 MS1112 一起工作。MS1112 不会将时钟拉紧(即 MS1112 绝不会将时钟线拉低)，除非同一条 I<sup>2</sup>C 总线上有其它器件。

上拉电阻对 SDA 和 SCL 线都是必要的，因为 I<sup>2</sup>C 总线驱动器是漏极开路驱动器。这些电阻的大小取决于总线的工作速度和总线电容，阻值较高的电阻的功耗较低，但会延长总线的转换时间，限制总线速度。阻值较低的电阻允许总线高速运转，但功耗较高，长总线的电容高，需要较小的上拉电阻来补偿，电阻不应太小，如果电阻太小，总线驱动器可能不能将总线拉低。

### 连接多个器件

连接多个 MS1112 到同一条总线是很平常的，使用 A1 和 A0 脚，MS1112 可以设置为 8 种不同 I<sup>2</sup>C 地址。三个 MS1112 连接到同一条总线的接线图如图. 5 所示，一条总线上可以连接高达 8 个 MS1112(使用不同状态的 A1 和 A0 脚控制)。

注意每条总线仅需一组上拉电阻，用户可能会发现此时需要稍微降低上拉电阻的阻值以补偿由于多个器件带来的附加的总线电容，并且要增加总线的长度。

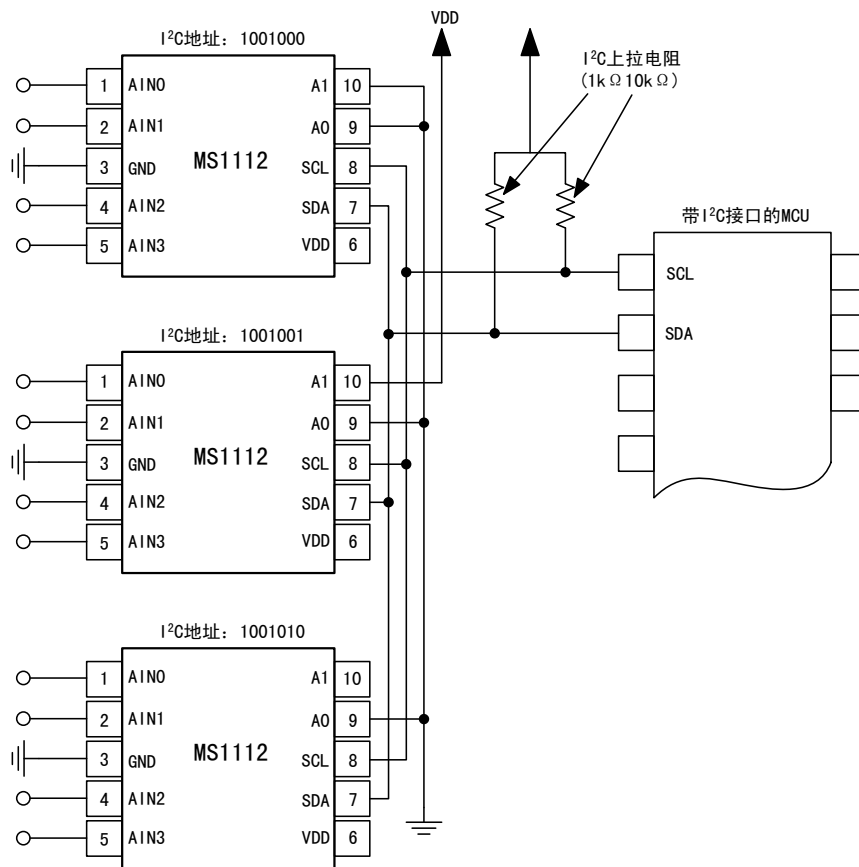


图.5 连接多个 MS1112

### 用通用 IO 口 GPIO 代替 I<sup>2</sup>C

大多数微控制器带有可编程的输入/输出端口，可通过软件设置成输入或输出端。如果没有 I<sup>2</sup>C 控制器 MS1112 也可以连接到通用 I/O 端口，通过软件可模拟 I<sup>2</sup>C 总线协议或产生位脉冲，将单个 MS1112 连接到通用 I/O 口的实例如图.6 所示。

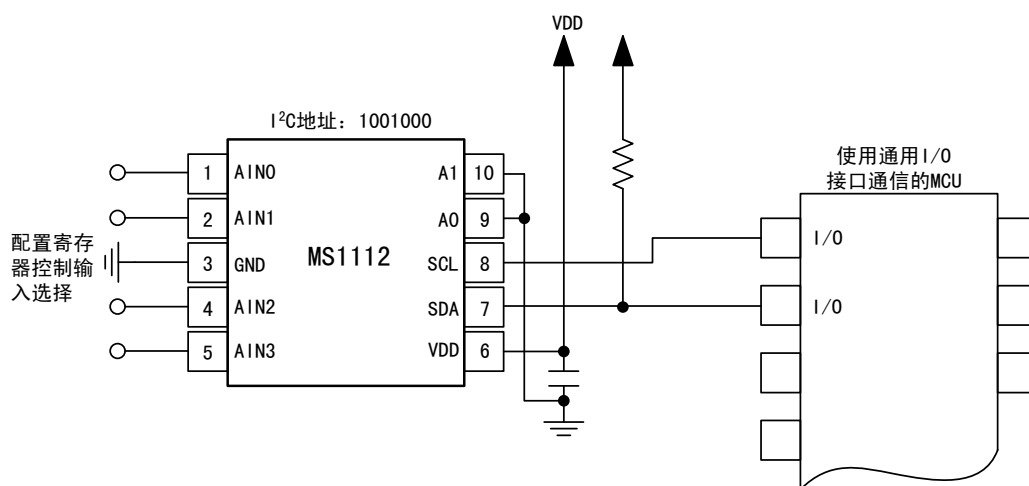


图.6 对单个 MS1112 使用通用 IO 口

可以通过设置通用 I/O 线为 0, 并使其在输入和输出方式中切换以找到适合的总线状态来使 I<sup>2</sup>C

与通用 I/O 引脚进行位流通信。为使通用 I/O 线为低电平，要设置该引脚使之输出 0，为使通用 I/O 线变为高电平，该引脚被设置为输入端，当该引脚被置为输入端时，它的状态可读取。如果另一个器件将通用 I/O 线拉低，则会在此端口的输入寄存器中读出 0。

注意在 SCL 线上没有上拉电阻，在这种简单的应用情况中不需要电阻，微控制器只保持 SCL 线为输出状态，并在适当时候设置输出为 1 或 0。因为 MS1112 不会将时钟线拉低，故能执行此操作，这一技术也可用于多个器件，而且由于没有上拉电阻，将这一技术用于多个器件还有电流消耗较低的好处。

只要在总线上有任意器件可将其时钟线拉低，则不能采用以上方法。SCL 线应保持高阻抗或 0，且应如平常用法一样提供上拉电阻，也应注意在任何情况下都不能在 SDA 线上进行此操作，因为 MS1112 像所有的 I<sup>2</sup>C 器件一样会时时驱动 SDA 线为低。

一些微控制器带有可选择的嵌入其通用 I/O 口的强上拉电路，在某些情况下，这些上拉电路可被接通，并用作外部上拉电阻。一些微控制器也提供弱上拉电路，但通常这些电路太弱，不能用于 I<sup>2</sup>C 通信。如对此有任何疑问，可在投入生产前测试该电路。

### 单端输入

虽然 MS1112 只有两组差分通道，但很容易测量 3 个单端信号。单端连接的电路图如图. 7 所示。连接 AIN3 到地，并将信号接到 AIN0、AIN1 或 AIN2，就将 MS1112 配置为单端输入模式。根据配置寄存器的设置，其中一个输入信号被读入。此时，单端信号输入范围为 0V 到 2.048V，在输入范围内没有线性误差。不要输入负电压，因为 MS1112 只能处理正电压。

MS1110 的输入范围是相对于基准电压，即 2.048V 的两极差分电压。图. 7 所示的单端电路仅涵盖了 MS1110 输入范围的一半。因为它没有产生差分负输入，因此 损失一位分辨率。

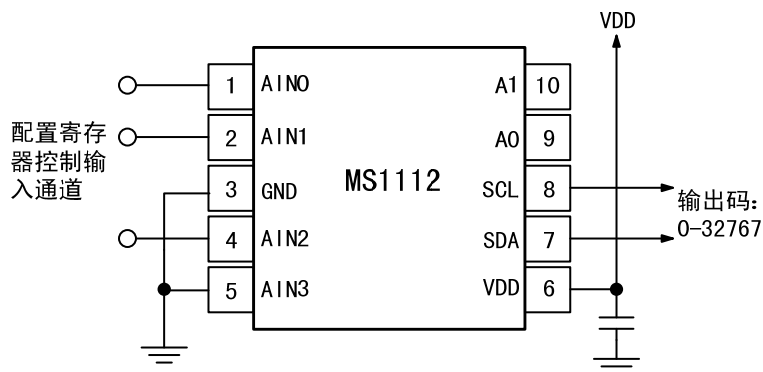


图. 7 单端输入测量

### 低端电流监控器

图. 8 是低端分路电流监控器的电路图，该电路通过一个分路电阻来读取电压。此分路电阻要尽可能的小，但还是能提供可读取的输出电压，该电压可用低漂移的运放 MS8552 放大，且放大结果可由 MS1112 读取。

建议 MS1112 在 8 倍增益下工作，可以降低 MS8552 的增益。对于 8 倍增益而言，运放应提供最高不高于 0.256V 的输出电压。如果分路电阻在满刻度电流时可提供最大 64mV 的电压降，MS1112 的满刻度输入电压为 0.2V。



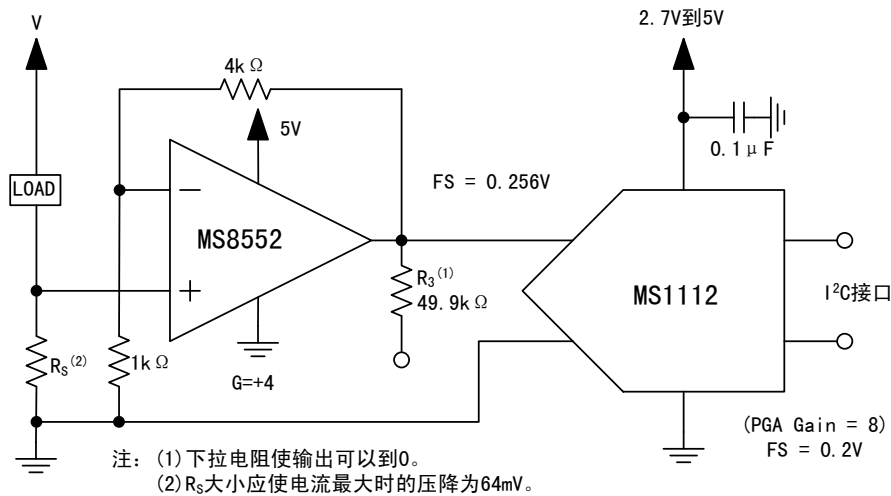


图. 8 低端电流测量

### 建议

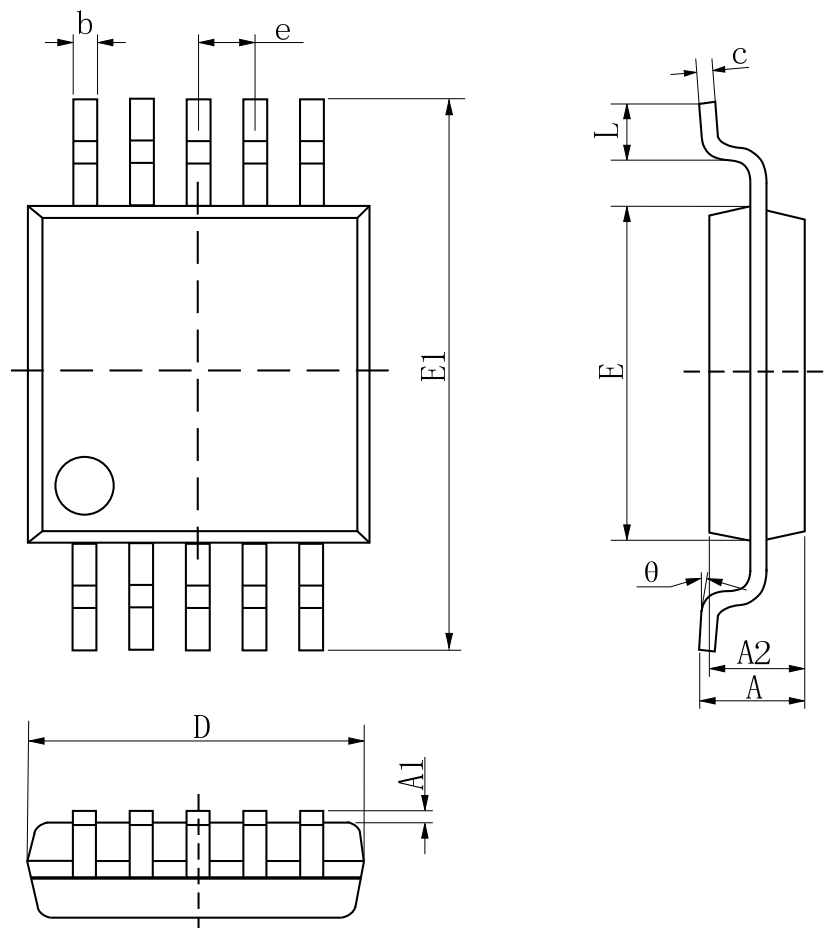
MS1112 由小尺寸、低电压工艺构造而成，模拟输入以对电源具有保护功能的二极管为特点。然而，这些二极管的电流处理能力时有限制的。而且如果模拟输入电压维持在高于满幅度 300mV，则会对 MS1112 造成永久性的损害，防止过压的一种方法是在输入线上加限流电阻，MS1112 的模拟输入可承受最大 10mA 的瞬间电流。上述方法不能应用于 I<sup>2</sup>C 端口，不论电源电压如何，I<sup>2</sup>C 端口的电压都可以达到 6V。

如果 MS1112 由运放驱动，且处于宽电源电压如+12V 时，即使运放已经配置不会超出输出电压范围也应该提供保护功能。在加电时，通常是在输入稳定之前，多数运放会立即寻求电源，该瞬间脉冲会损害 MS1112。有时这一损害还会增加并导致缓慢的长期故障，此故障对永久装配的低维护系统的损伤更为严重。

若用户将运放或另外的前端电路与 MS1112 一起使用，则一定要考虑电路性能，这些设备的连接强度以其最弱的链接为基准。

封装外形图

MSOP10



符号	尺寸 (毫米)		尺寸 (英寸)	
	最小	最大	最小	最大
A	0.820	1.100	0.032	0.043
A1	0.020	0.150	0.001	0.006
A2	0.750	0.950	0.030	0.037
b	0.180	0.280	0.007	0.011
c	0.090	0.230	0.004	0.009
D	2.900	3.100	0.114	0.122
E	2.900	3.100	0.114	0.122
E1	4.750	5.050	0.187	0.199
e	0.50BSC		0.020BSC	
L	0.400	0.800	0.016	0.031
θ	0°	6°	0°	6°



**MOS电路操作注意事项:**

静电在很多地方都会产生，采取下面的预防措施，可以有效防止MOS电路由于受静电放电影响而引起的损坏：

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。

**印章规范**

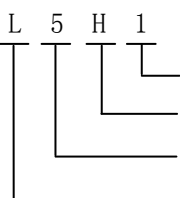


一，印章内容介绍

MS1112：产品型号

生产批号：

范例：L5H1



当月订单区分批次数序号，依次以 1-9 共 9 个数据做为区分；

1-12 月份分别记 A/B/C/D/E/F/G/H/J/K/L/M；

年份，比如 2014 年记作 4，2015 年记作 5.....；

供应商代码；

二，印章规范要求

1. 采用激光打印，整体居中且采用 Arial 字体。