

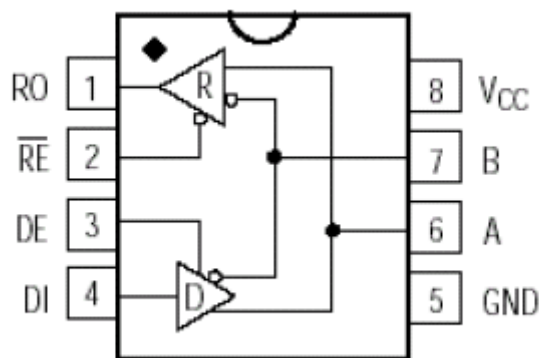
## 具有失效保护功能（Fail-Safe）、低功耗、限摆率的

### RS-485 收发器

#### 芯片概述

BL3085A 是用于 RS-485 通信的低功耗收发器，每个器件中都具有一个驱动器和一个接收器。芯片内含失效保护（fail-safe）电路，保证接收器输入端在开路或短路时，接收器的输出端处于逻辑高电平的状态。BL3085A 具有限摆率驱动器，可以减小 EMI，并降低由不恰当的终端匹配电缆引起的反射，实现最高 250kbps 的无差错数据传输。BL3085A 具有较高的接收输入阻抗，使得总线上最多可支持 256 个收发器。BL3085A 的收发端具有 $\pm 10\text{kV}$  的防静电能力。

#### 芯片引脚逻辑图及描述



图一：BL3085A 引脚逻辑图

#### 应用领域

- 工业控制
- 电表、水表、燃气表
- 安防系统
- 照明系统

## 芯片引脚描述

引脚	名称	功能
1	RO	接收器输出。
2	/RE	接收器输出使能。/RE 为低电平时 RO 输出有效；当 /RE 为高电平时 RO 为高阻态。
3	DE	驱动器输出使能。DE 为高电平时驱动器输出有效，DE 为低电平时输出为高阻态。
4	DI	驱动器输入。
5	GND	接地。
6	A	接收器输入和驱动器输出。
7	B	接收器输入和驱动器输出。
8	V <sub>CC</sub>	电源输入。

## 发送和接收真值表

发送				
输入			输出	
/RE	DE	DI	B	A
X	1	1	0	1
X	1	0	1	0
0	0	X	High-Z	High-Z
1	0	X	Shutdown	

接收			
输入		输出	
/RE	DE	A-B	RO
0	X	$\geq -0.04V$	1
0	X	$\leq -0.2V$	0
0	X	Open/shorted	1
1	1	X	High-Z
1	0	X	Shutdown

## 典型应用电路图

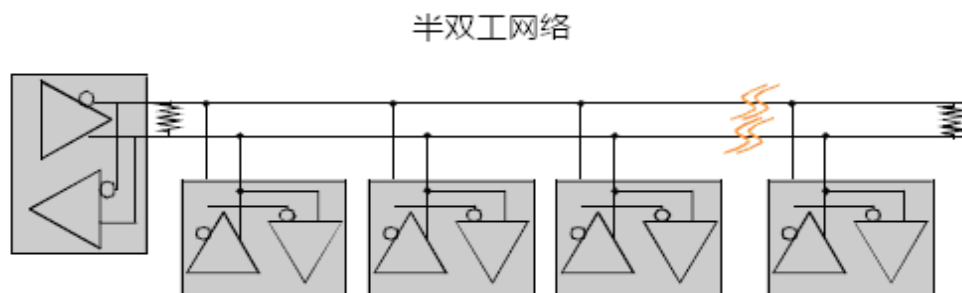


图 2、BL3085A 典型应用电路图

## 绝对最大值

参 数	符 号	大 小	单 位
供应电压	$V_{CC}$	+7	V
控制输入电压	/RE, DE	-0.3 到 $V_{CC}+0.3$	V
驱动器输入电压	DI	-0.3 到 $V_{CC}+0.3$	V
驱动器输出电压	A, B	-8~+13	V
接收器输入电压	A, B	-8~+13	V
接收器输出电压	RO	-0.3~ $V_{CC}+0.3$	V
工作温度范围		-40~+85	°C

## 直流电气特性

( $V_{CC}=+5V\pm 5\%$ ,  $T_A=-40^{\circ}C\sim +85^{\circ}C$ , 典型值在  $V_{CC}=+5V$ ,  $T_A=25^{\circ}C$ ) (注释 1)

参数	符号	测试条件	最小	典型	最大	单位	
工作电压范围	$V_{CC}$		4.5		5.5	V	
<b>驱动器</b>							
差分驱动器输出 (无负载)	$V_{OD1}$	图 3			5	V	
差分驱动器输出	$V_{OD2}$	图3, $R=27\Omega$	1.5			V	
差分输出电压的幅度变化 (注释 2)	$\Delta V_{OD}$	图 3, $R=27\Omega$			0.2	V	
驱动器共模输出电压	$V_{OC}$	图 3, $R=27\Omega$			3	V	
共模电压的幅度变化 (注释 2)	$\Delta V_{OC}$	图 3, $R=27\Omega$			0.2	V	
输入高电压	$V_{IH1}$	DE,DI,/RE	2.0			V	
输入低电压	$V_{IL1}$	DE,DI,/RE			0.8	V	
DI 输入迟滞	$V_{HYS}$			100		mV	
输入电流半双工	$I_{IN4}$	DE=GND $V_{CC}=GND$ 或 5.25V	$V_{IN}=12V$		125	$\mu A$	
			$V_{IN}=-7V$		-75		
驱动器短路输出电流 (注释 3)	$I_{OSD}$	$-7V \leq V_{OUT} \leq V_{CC}$		-250		mA	
		$0V \leq V_{OUT} \leq 12V$			250		
		$0V \leq V_{OUT} \leq V_{CC}$		$\pm 25$			
<b>接收器</b>							
接收器差分阈值电压	$V_{TH}$	$-7V \leq V_{CM} \leq 12V$	-200	-125	-40	mV	
接收器输入时滞	$\Delta V_{TH}$			40		mV	
接收器输出高压	$V_{OH}$	$I_O=-4mA, V_{ID}=-50mV$	$V_{CC}-1.5$			V	
接收器输出低压	$V_{OL}$	$I_O=4mA, V_{ID}=-200mV$			0.4	V	
接收器三态输出电流	$I_{OZR}$	$0.4V \leq V_O \leq 2.4V$			$\pm 1$	$\mu A$	
接收器输入阻抗	$R_{IN}$	$-7V \leq V_{CM} \leq 12V$	96			K $\Omega$	
接收器输出短路电流	$I_{OSR}$	$0V \leq V_{RO} \leq V_{CC}$	$\pm 7$		$\pm 95$	mA	
<b>供应电流</b>							
供应电流	$I_{CC}$	无负载, /RE=DI= GND 或 $V_{CC}$	DE= $V_{CC}$		475	900	$\mu A$
			DE=GND		420	800	$\mu A$
待机模式中供应电流	$I_{SHDN}$	DE=GND, /RE= $V_{CC}$ , DI= $V_{CC}$ 或 GND		0.1	10	$\mu A$	

注释 1: 进入器件的所有电流为正, 从器件输出的所有电流为负; 若无特殊说明所有电压都是对地电压。

注释 2: 当 DI 输入改变状态时,  $\Delta V_{OD}$  和  $\Delta V_{OC}$  分别为  $V_{OD}$  和  $V_{OC}$  的变化量。

注释 3: 最大电流用于仅在馈回电流限制前的峰值电流, 最小电流用于电流限制期间。

## 传输特性

( $V_{CC}=+5V\pm 5\%$ ,  $T_A=-40^{\circ}C\sim +85^{\circ}C$ , 典型值在  $V_{CC}=+5V$ ,  $T_A=25^{\circ}C$ )

参数	符号	条件	最小	典型	最大	单位
驱动器输入到输出	$T_{DPLH}$	图 5 和 7, $R_{DIFF}=54\Omega$ $C_{L1}=C_{L2}=100pF$	250	720	2000	ns
	$T_{DPHL}$		250	720	1000	
驱动器输出 $ T_{DPLH} - T_{DPHL} $	$T_{DHKEW}$	图 5 和 7, $R_{DIFF}=54\Omega$ $C_{L1}=C_{L2}=100pF$		-3	$\pm 100$	ns
驱动器上升或下降时间	$T_{DR}, T_{DF}$	图 5 和 7, $R_{DIFF}=54\Omega$ $C_{L1}=C_{L2}=100pF$	200	530	750	ns
最大数据速率	$F_{MAX}$		250			kbps
驱动器使能到输出高	$T_{DZH}$	图 6 和 8, $C_L=100pF$ S2 关闭			2500	ns
驱动器使能到输出低	$T_{DZL}$	图 6 和 8, $C_L=100pF$ S1 关闭			2500	ns
从低到驱动器无效时间	$T_{DLZ}$	图 6 和 8, $C_L=15pF$ S1 关闭			100	ns
从高到驱动器无效时间	$T_{DHZ}$	图 6 和 8, $C_L=15pF$ S2 关闭			100	ns
接收器输入到输出	$T_{RPLH}$ $T_{RPHL}$	图 9 和 11, $ V_{ID}  \geq 2.0V$ $V_{ID} \leq 15ns$ 的上升和下降时间		127	200	ns
	$T_{RSKD}$			3	$\pm 30$	
差分接收器 $ T_{DPLH} - T_{DPHL} $		图 9 和 11, $ V_{ID}  \geq 2.0V$ $V_{ID} \leq 15ns$ 的上升和下降时间				ns
接收器使能到输出低	$T_{RZL}$	图 4 和 10, $C_L=100pF$ S1 关闭		20	50	ns
接收器使能到输出高	$T_{RZH}$	图 4 和 10, $C_L=100pF$ S2 关闭		20	50	ns
接收器从低到无效时间	$T_{RLZ}$	图 4 和 10, $C_L=100pF$ S1 关闭		20	50	ns
接收器从高到无效时间	$T_{RHZ}$	图 4 和 10, $C_L=100pF$ S2 关闭		20	50	ns
待机时间	$T_{SHDN}$		50	200	600	ns
从待机到输出高的驱动器使能	$T_{DZH(SHDN)}$	图 6 和 8, $C_L=15pF$ S2 关闭			4500	ns
从待机到输出低的驱动器使能	$T_{DZL(SHDN)}$	图 6 和 8, $C_L=15pF$ S1 关闭			4500	ns
从待机到输出高的接收器使能	$T_{RZH(SHDN)}$	图 4 和 10, $C_L=100pF$ S2 关闭			3500	ns
从待机到输出低的接收器使能	$T_{RZL(SHDN)}$	图 4 和 10, $C_L=100pF$ S1 关闭			3500	ns

### 测试电路和开关特性

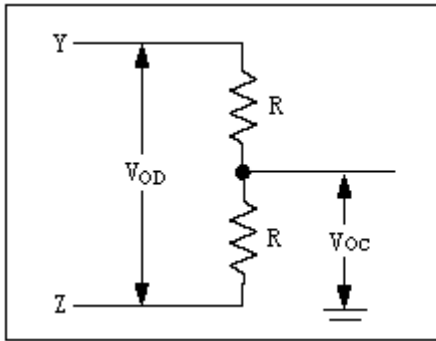


图 3: Driver DC Test Load

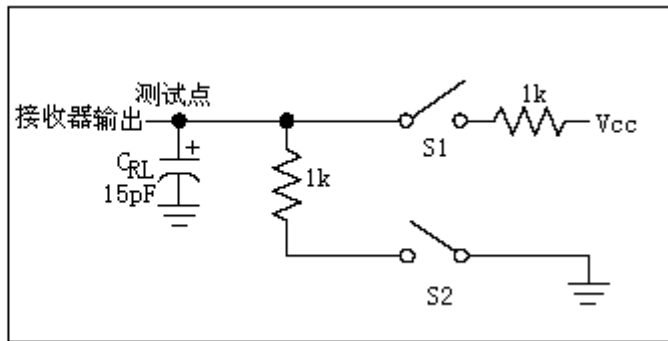


图 4: Receiver Enable/Disable Timing Test Load

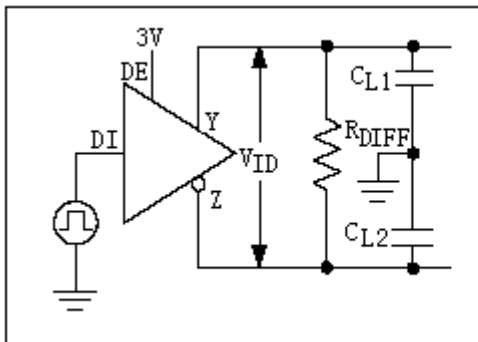


图 5: Driver Timing Test Circuit

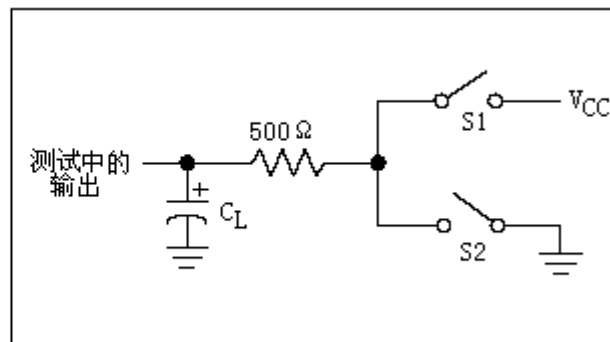


图 6: Driver Enable/Disable Timing test Load

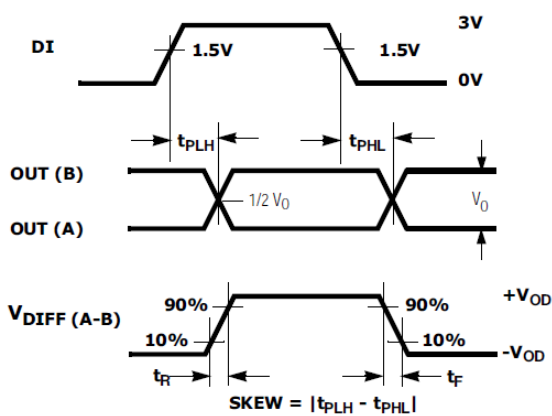


图 7: Driver Propagation Delays

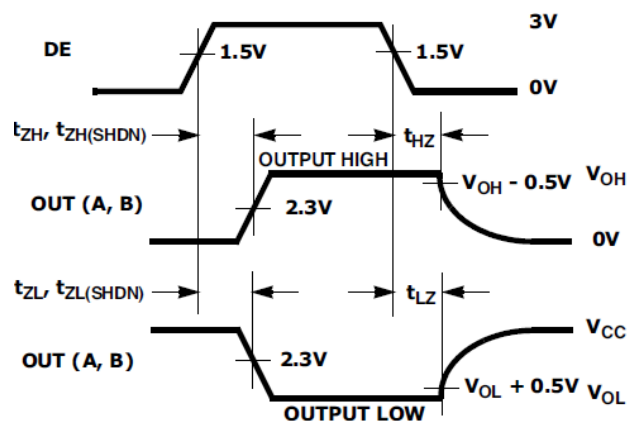


图 8: Driver Enable and Disable Times

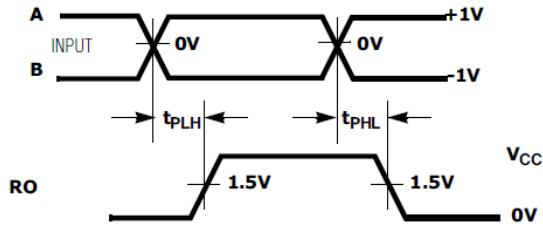


图 9: Receiver Propagation Delays

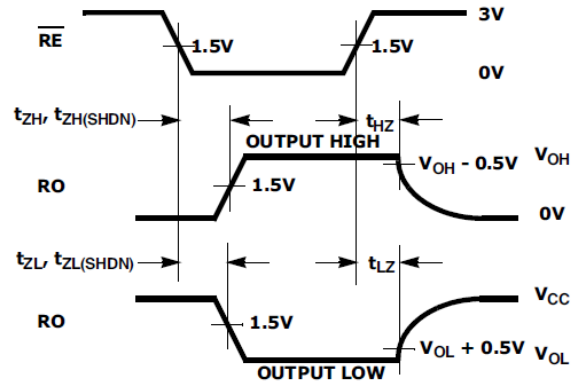


图 10: Receiver Enable and Disable Times

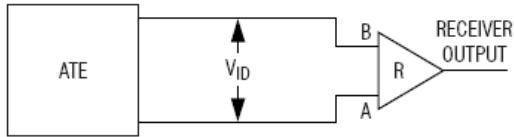


图 11: Receiver Propagation Delay Test Circuit

封装信息 SOP8L

