

临界模式功率因子控制电路

概述

IMP6562是一种电流模式控制的PFC，采用电流临界模式TM。Pin-to-pin兼容L6562，具有相当优异的性能。线性乘法器包含了一个特殊的电路，能够降低输入AC电流失真，因此在很宽的输入电压范围和很宽的负载范围内都能保持较低的THD。输入电压靠内部电压误差放大器调节，内部有精确(1% @ $T_j = 25^\circ\text{C}$)的2.5V基准电压源。

本芯片具有极低的功耗 ($\leq 40 \mu\text{A}$ before start-up and $< 2\text{mA}$ running)，包含错误模式下关断芯片功能，上电重启功能，能够轻松的符合节能的要求。(Blue Angel, EnergyStar, Energy2000, etc.).

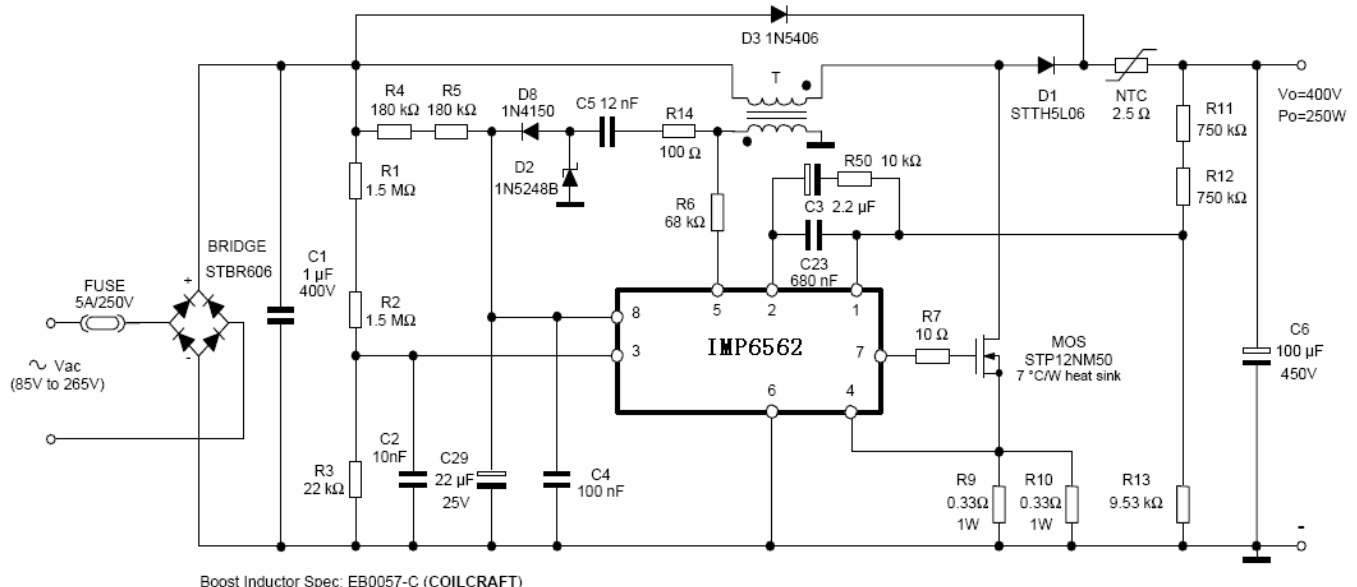
一个有效的两级过压保护电路可以安全的处理在芯片上电过程中，或者负载断开时的输出电压过大的问题。

图腾柱输出驱动结构可以提供：600 mA 电流输出和 800 mA 电流吸入能力。可以驱动大功率MOSFET或者IGBT，结合其他性能使芯片具有卓越的低功耗性能。是符合 EN61000-3-2 标准的300W以内的开关电源控制芯片。

特点

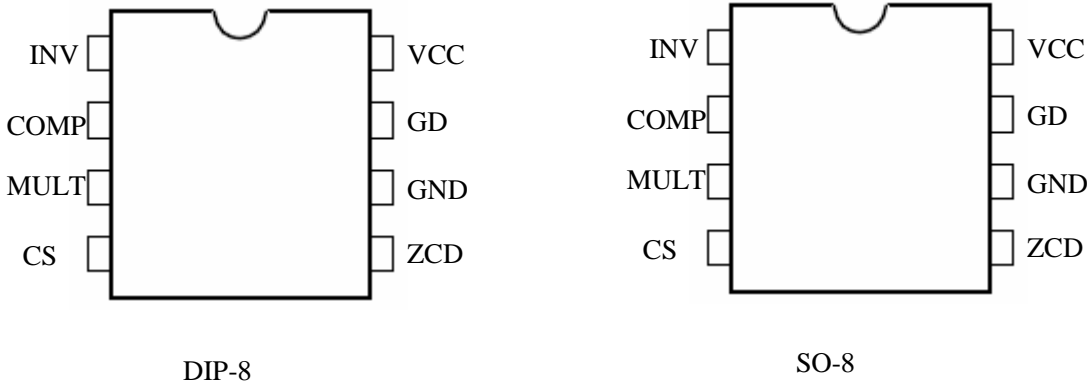
- 采用 BiCMOS工艺
- 临界模式控制的线性功率因子调整芯片
- 改进型线性乘法实现最小的输入交流电流谐波失真THD
- 精确的可调输出电压以及输出过压保护
- 极低的启动电流($\leq 50\mu\text{A}$)
- 很小的静态工作电流 ($\leq 2.5 \text{ mA}$)
- 很宽的芯片供电电压范围
- MOSFET电流感应端有内部集成滤波电路
- DISABLE FUNCTION
- 1% (@ $T_j = 25^\circ\text{C}$) 精度的内部基准电压
- -600/+800mA 图腾柱栅极驱动级，带有欠压锁定和电压嵌位功能
- DIP-8/SO-8封装

图1.典型应用



临界模式功率因子控制电路

图2 封装



表格1、引脚功能

管脚名称	功能
1 INV	误差放大器的反向输入端。PFC电路输出电压的反馈引脚。
2 COMP	误差放大器的输出引脚。一个补偿电路在COMP和INV之间，用来保证整个反馈系统的稳定，保证高功率因素和低THD。
3 MULT	乘法器输入端。通过一个电阻分压器监控输入线电压，实现输入电流和输入电压同相的正弦波形。
4 CS	PWM比较器输入端。流过MOSFET的电流经过一个电阻，得到电流感应电压，输入CS端，在PWM比较器中和内部正弦基准电压进行比较决定MOSFET的关断点。
5 ZCD	升压电感电流过零点检测端，决定MOSFET开启点。
6 GND	地。
7 GD	栅极驱动输出。驱动MOSFET或IGBT最大峰值电流600 mA输出或 800 mA吸入。输出高电平限压12V。
8 Vcc	电源。

表格2、热阻抗数据

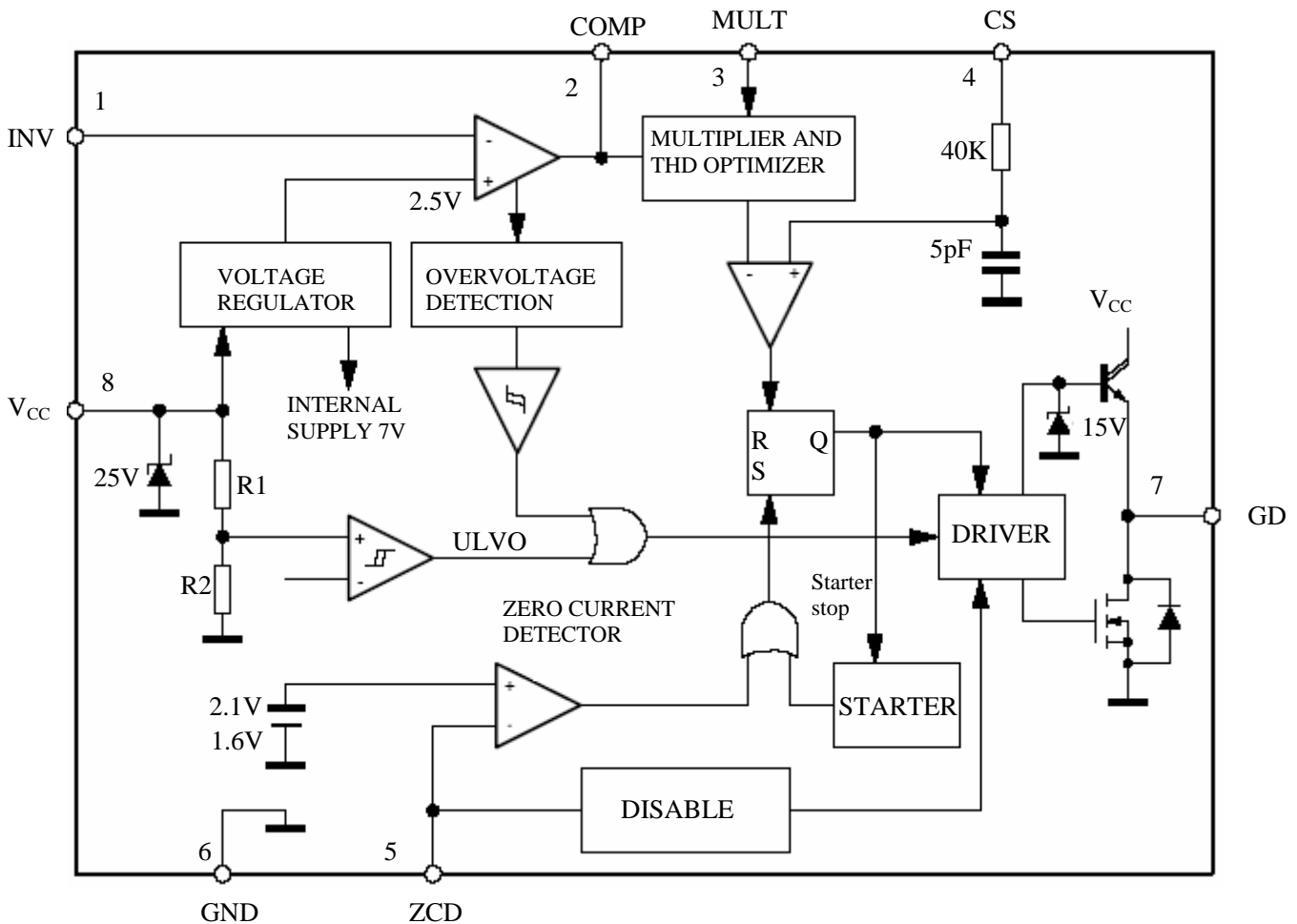
符号	描述	SO8	Minidip	Unit
$R_{th j-amb}$	芯片内部与外围环境之间的最大热阻抗	150	100	°C/W

临界模式功率因子控制电路

表格3、绝对最大范围

符号	引脚	描述	数字	单位
VCC	8	IC 电源电压 ($I_{cc} = 20 \text{ mA}$)	内部嵌位电压	V
IGD	7	驱动级输出电流	± 0.8	A
---	1 to 4	模拟输入输出端电压	-0.3 to 6	V
IZCD	5	零电流检测端最大电流	-10 (source) 10 (sink)	mA
Ptot		功耗 @ $T_{amb} = 50^\circ\text{C}$	1 (DIP-8) 0.65 (SO-8)	W
Tj		工作节温	-40 to 125	$^\circ\text{C}$
Tstg		储藏温度	-55 to 150	$^\circ\text{C}$

图3、内部框图



临界模式功率因子控制电路

表格4、电参数特性

($T_j = -25$ to 125°C , $V_{CC} = 13$, $C_O = 1$ nF; unless otherwise specified)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
SUPPLY VOLTAGE						
V_{CC}	Operating range	After turn-on	10.3		22	V
V_{CCon}	Turn-on threshold	(1)	11.5	12.5	13.5	V
V_{CCoff}	Turn-off threshold	(1)	9	10	10.5	V
H_{vs}	Hysteresis		2.2		2.8	V
V_Z	Zener Voltage	$I_{CC} = 20$ mA	22	25	27	V
SUPPLY CURRENT						
$I_{start-up}$	Start-up Current	Before turn-on, $V_{CC} = 11$ V		30	50	μA
I_q	Quiescent Current	After turn-on		1.7	2.5	mA
I_{CC}	Operating Supply Current	@ 70 kHz		3.5	5	mA
I_q	Quiescent Current	During OVP (either static or dynamic) or $V_{ZCD} = 150$ mV			2.2	mA
MULTIPLIER INPUT						
I_{MULT}	Input Bias Current	$V_{VFF} = 0$ to 4 V			-1	μA
V_{MULT}	Linear Operation Range		0 to 3			V
$\frac{DV_{CS}}{DV_{MULT}}$	Output Max. Slope	$V_{MULT} = 0$ to 0.5 V $V_{COMP} =$ Upper clamp	1.65	1.9		V/V
K	Gain (2)	$V_{MULT} = 1$ V, $V_{COMP} = 4$ V	0.5	0.65	0.85	1/V
ERROR AMPLIFIER						
V_{INV}	Voltage Feedback Input Threshold	$T_j = 25^\circ\text{C}$	2.465	2.5	2.535	V
		10.3 V < $V_{CC} < 22$ V (1)	2.44		2.56	
	Line Regulation	$V_{CC} = 10.3$ V to 22 V		2	5	mV
I_{INV}	Input Bias Current	$V_{INV} = 0$ to 3 V			-1	μA
G_v	Voltage Gain	Open loop	60	80		dB
G_B	Gain-Bandwidth Product			1		MHz
I_{COMP}	Source Current	$V_{COMP} = 4$ V, $V_{INV} = 2.4$ V	-2	-2.5	-5	mA
I_{COMP}	Sink Current	$V_{COMP} = 4$ V, $V_{INV} = 2.6$ V	5	8.5		mA
V_{COMP}	Upper Clamp Voltage	$I_{SOURCE} = 0.5$ mA	4	4.5	5	V
V_{COMP}	Lower Clamp Voltage	$I_{SINK} = 0.5$ mA (1)	2.1	2.25	2.4	V

临界模式功率因子控制电路

表格4、电参数特性

(Continued)

($T_j = -25$ to 125°C , $V_{CC} = 13$, $C_O = 1$ nF; unless otherwise specified)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
CURRENT SENSE COMPARATOR						
I_{CS}	Input Bias Current	$V_{CS} = 0$			-1	μA
$t_{d(H-L)}$	Delay to Output			200	350	ns
$V_{CS\ clamp}$	Current sense reference clamp	$V_{COMP} = \text{Upper clamp}$	1.6	1.7	1.8	V
$V_{CS\ offset}$	Current sense offset	$V_{MULT} = 0$		50		mV
		$V_{MULT} = 2.5\text{V}$		15		
ZERO CURRENT DETECTOR						
V_{ZCDH}	Upper Clamp Voltage	$I_{ZCD} = 2.5\ \text{mA}$	5.4	5.7	6.2	V
V_{ZCDL}	Lower Clamp Voltage	$I_{ZCD} = -2.5\ \text{mA}$	0.3	0.65	1	V
V_{ZCDA}	Arming Voltage (positive-going edge)	(3)		2.1		V
V_{ZCDT}	Triggering Voltage (negative-going edge)	(3)		1.5		V
I_{ZCDB}	Input Bias Current	$V_{ZCD} = 1$ to $4.5\ \text{V}$		2		μA
I_{ZCDsrc}	Source Current Capability		-2.5			mA
I_{ZCDsnk}	Sink Current Capability		2.5			mA
V_{ZCDdis}	Disable threshold		150	200	250	mV
V_{ZCDen}	Restart threshold				350	mV
I_{ZCDres}	Restart Current after Disable		30	85		μA
STARTER						
t_{START}	Start Timer period		75	130	300	μs
OUTPUT OVERVOLTAGE						
I_{OVP}	Dynamic OVP triggering current		35	40	45	μA
H_{ys}	Hysteresis	(3)		30		μA
	Static OVP threshold	(1)	2.1	2.25	2.4	V
GATE DRIVER						
V_{OH}	Dropout Voltage	$I_{GDsource} = 20\ \text{mA}$		2	2.6	
		$I_{GDsource} = 200\ \text{mA}$		2.5	3	V
V_{OL}		$I_{GDsink} = 200\ \text{mA}$		0.9	1.9	V
t_f	Voltage Fall Time			30	70	ns
t_r	Voltage Rise Time			40	80	ns
V_{Oclamp}	Output clamp voltage	$I_{GDsource} = 5\ \text{mA}$; $V_{CC} = 20\ \text{V}$	10	12	15	V
	UVLO saturation	$V_{CC} = 0$ to V_{CCon} , $I_{sink} = 10\ \text{mA}$			1.1	V

(1) All parameters are in tracking

(2) The multiplier output is given by: $V_{CS} = K * V_{MULT} * (V_{COMP} - 2.5)$

(3) Parameters guaranteed by design, functionality tested in production.

应用信息

过压保护

在稳定状态下，电压控制环路保持PFC电路输出电压 V_o 在正常值。输出电压是有 R_1 、 R_2 组成的电阻分压电路确定的。忽略纹波分量，流过 R_1 的电流 I_{R1} ，等于流过 R_2 的电流 I_{R2} 。 INV 是内部误差放大器的反向端，电压等于正向端电压 $2.5V$ ，所以：

$$I_{R2} = \frac{2.5}{R_2} = I_{R1} = \frac{V_o - 2.5}{R_1}$$

如果由于负载突变引起输出电压产生一个突变 $\Delta V_o > 0$ ，而 INV 端的电压会保持在 $2.5V$ ，这是因为在 INV 端和 $COMP$ 端之间有一个补偿电路，使得误差放大器带宽很小，同时提供一个大的时间系数来保证系统的高PF值。因此流过 R_2 的电流会保持不变（ $2.5/R_2$ ），但是流过 R_1 的电流变成：

$$I_{R1} = \frac{V_o - 2.5 + \Delta V_o}{R_1}$$

误差电压 $\Delta I_{R1} = I_{R1} - I_{R2} = I_{R1} - I_{R1} = \Delta V_o / R_1$ 会流过补偿网络，进入误差放大器的输出端（pin COMP）。这股电流在IMP6562内部被监控，如果超过 $37 \mu A$ 乘法器输出电压将减小，那么传输到系统输出端的能量将减小。如果电流达到 $40 \mu A$ ，动态OVP将启动：栅极驱动将被置低，外部功率管将被关断，芯片会进入静止状态。这种状态将保持到电流减小到 $10 \mu A$ ，内部启动电路再次启动的输出级。输出电压 ΔV_o 触发电路进入动态过压保护的值为：

$$\Delta V_o = R_1 \times 40 \times 10^{-6}$$

这种过压保护的先进在于，输出过压可以不依赖输出电压，进行独立的设计：输出电压只取决于分压器比例 R_1/R_2 ，过压值 ΔV_o 只取决于 R_1 。另外一个优势在于精度：对于过压电路的检测精度为12%，也就是说过电压误差12%。所以 $\Delta V_o \ll V_o$ ，误差精度会在绝对值中进一步按比例缩小。

例如： $V_o = 400 V$ ， $\Delta V_o = 40 V$ 。那么： $R_1 = 40V / 40\mu A = 1M\Omega$ ； $R_2 = 1M\Omega \cdot 2.5 / (400 - 2.5) = 6.289k\Omega$ 。OVP的误差将会是 $40 \cdot 0.12 = 4.8V$ ，相当于输出电压 V_o 的1.2%。

当PFC调整期的负载很低时，需要将输出电压保持在正常值，那么动态过压保护将无法达到这个效果。如果出现正中现象，那么误差放大器输出会进入饱和状态，外部功率管将被关闭，芯片进入稳态过压保护。

应用信息

(Continued)

这时，芯片要回到正常状态，那么就需要误差放大器回到线性范围内。而芯片会在两种状态下缓慢的转换，这个就是所谓的“打嗝模式”。

无论哪种过压保护启动，都能减小芯片的静态功耗，响应的，对VCC电容的放电速度减慢，使VCC电容对系统的供电时间变长。

THD优化电路

IMP6562有一个特殊的电路，能够减小在AC输入电压过零时引起的输入电流传输死角。这样就能相当程度的减小输入电流THD (Total Harmonic Distortion)。

引起此类失真多数是因为，线电压过在零点附近，由于电压偏低而无法向负载输送能量。这种效果还因为整流桥后面的高频滤波电容的存在被放大，由于电容的残余电压将使得组成桥堆的二极管反偏，让输入电流有短暂的停止。为了克服这种现象，IMP6562强制PFC调制电路在线电压过零点附近向负载额外的多提供一些能量（相对于控制环路决定的能量值）。这样就能减小能量传输中断的时间，还能让高频滤波电容放电更加充分。改进效果如下页中图4所示，其中左边的电压波形是标准的TM PFC控制器产生的，右边的是IMP6562得到的。

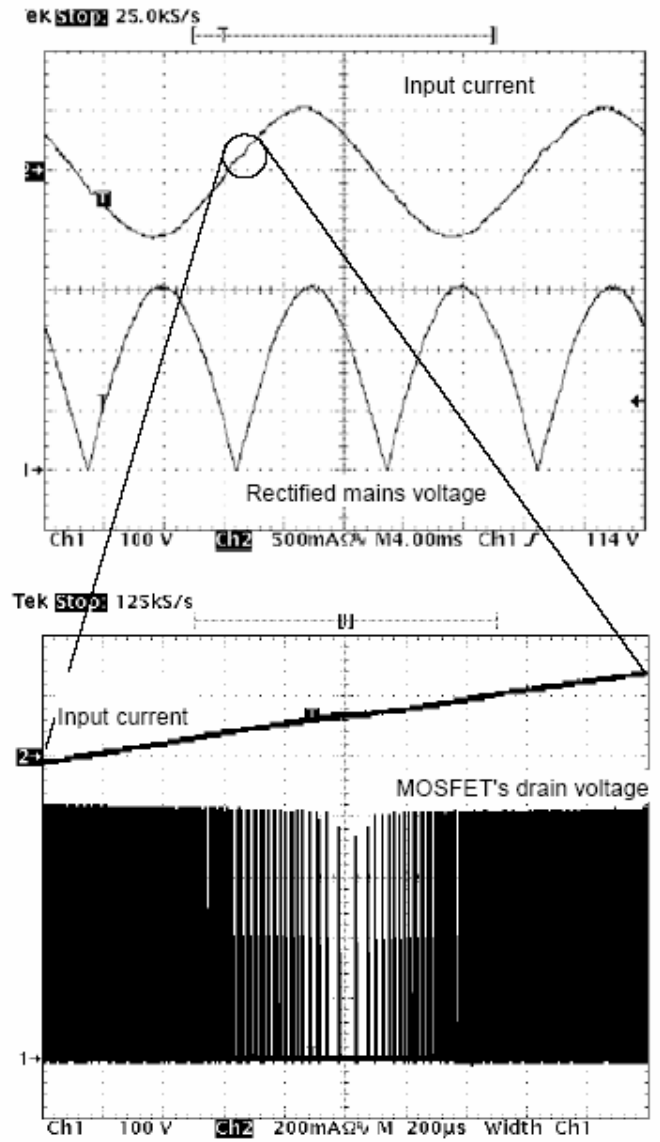
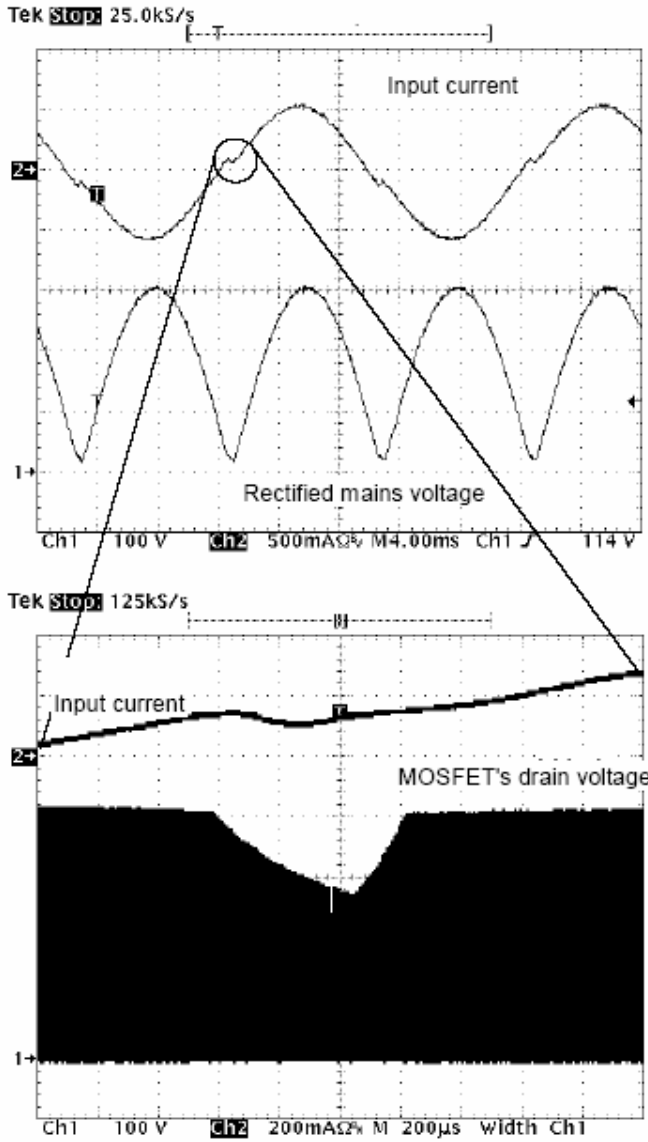
从本质上说，THD优化电路在线电压过零点附近，通过向乘法器输出端增加一个正向的失调电压的方法，人为的增加了功率MOS管的导通时间。这个失调电压随着线电压的增加逐渐变小，当线电压达到正弦波的最高点附近时，失调电压已经足够的小，可以忽略不计。为了使THD改善电路的功能得到最大的体现，整流桥后面的高频滤波电容应该在满足EMI滤波要求的情况下尽量选择的小。因为此滤波电容越大，引入的AC输入电流的转换死角就越大，这样就会失THD改善电路的作用降低。

临界模式功率因子控制电路

应用信息

(Continued)

图4. THD 优化: 标准TM PFC控制器测试结果 (左图), IMP6562 (右图)



临界模式功率因子控制电路

应用信息

(Continued)

图 5. 典型应用电路图 (250W, 宽输入线电压范围)

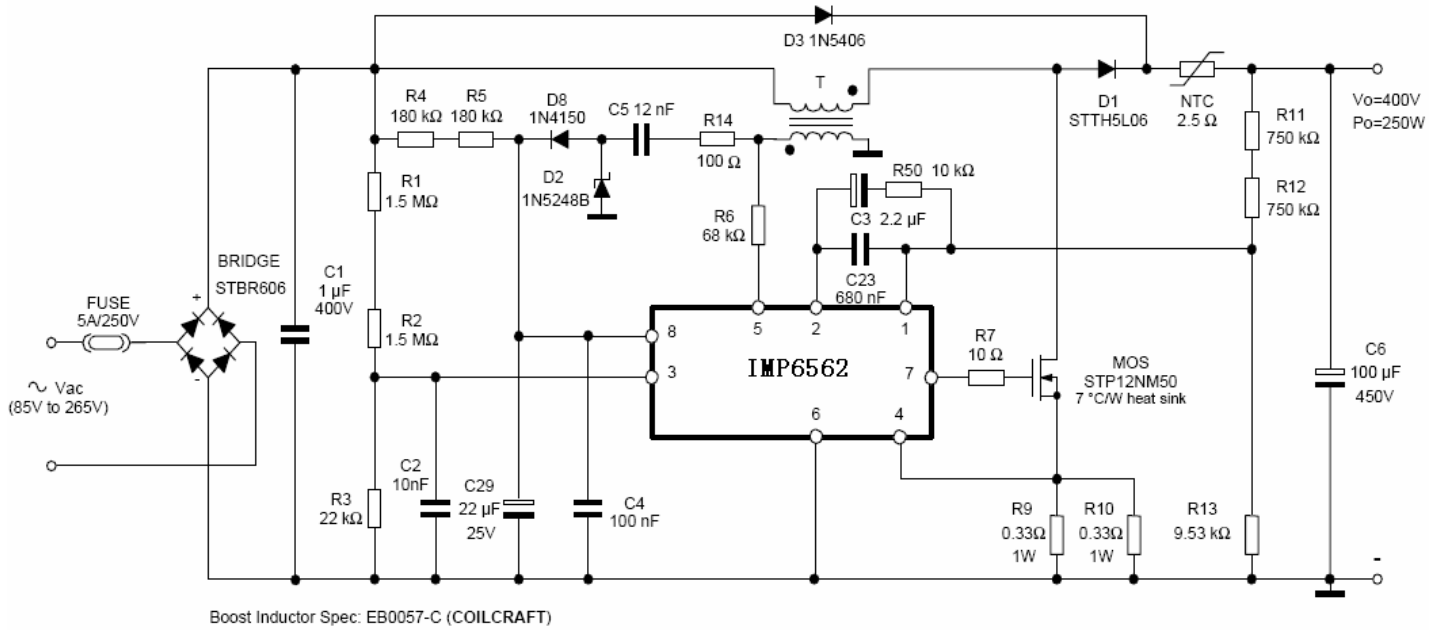
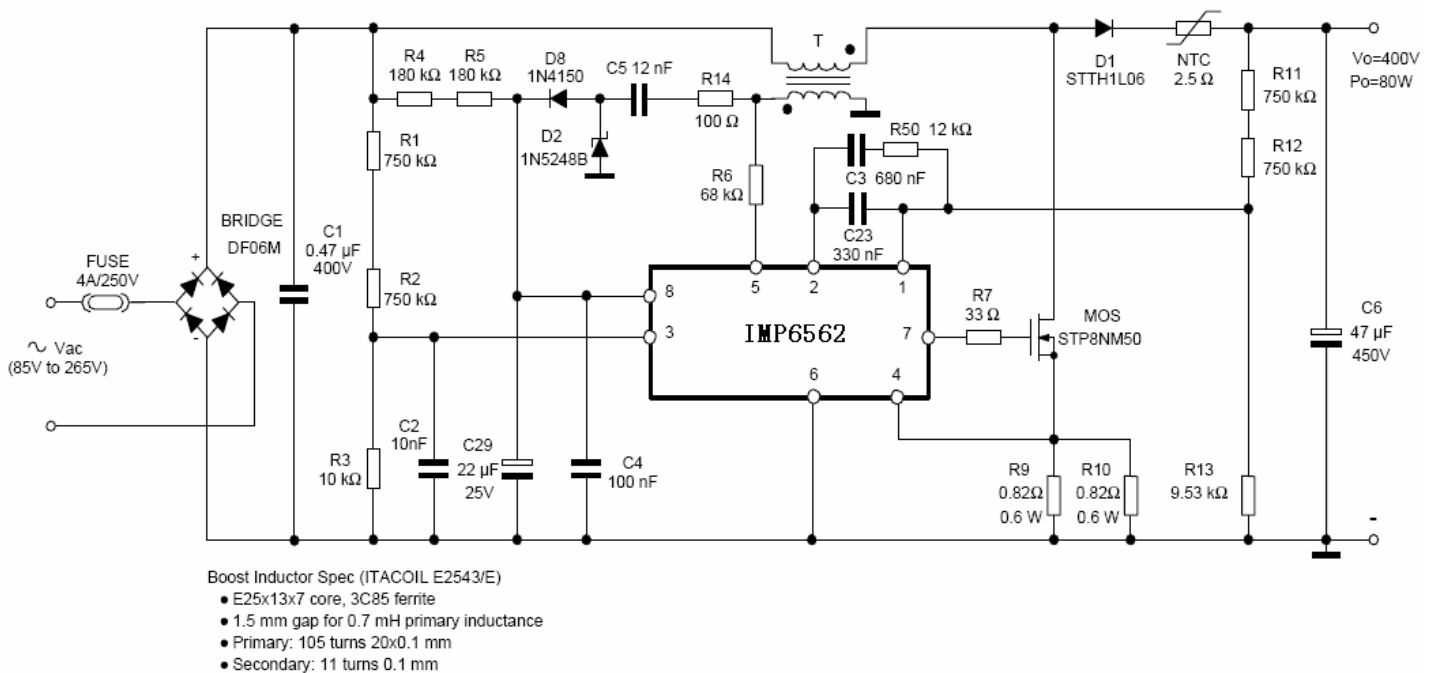


图6. 示范模板 (IMP6562-80W, 宽输入线电压范围): 电路图

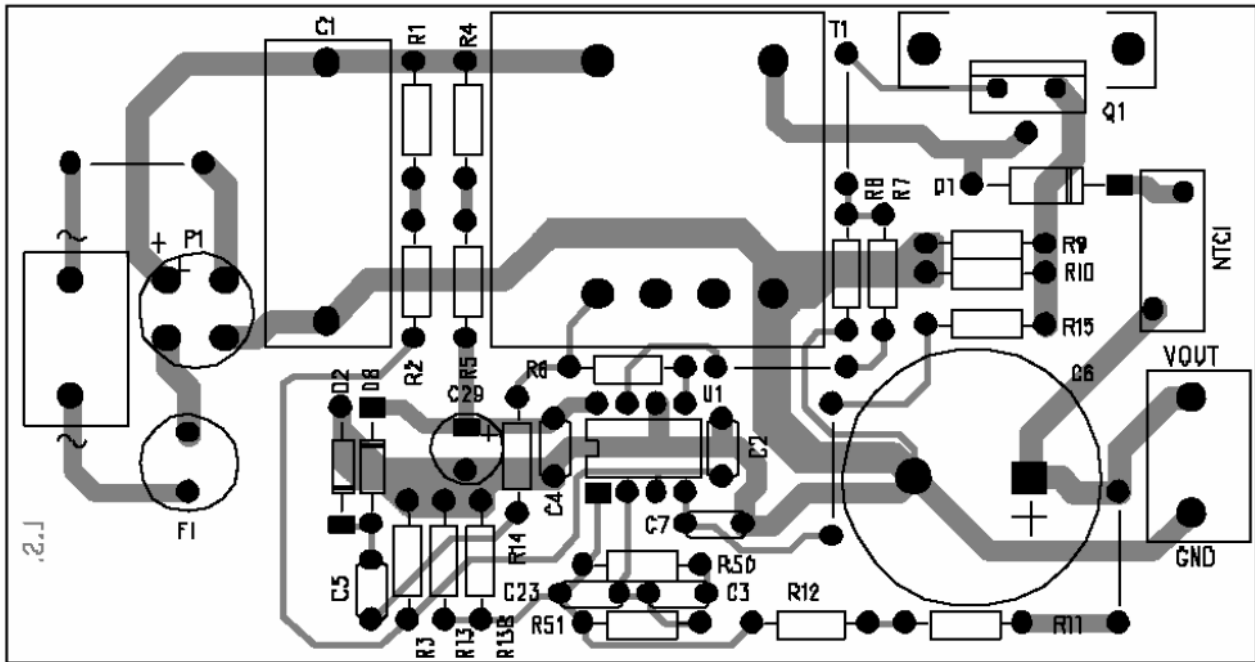


临界模式功率因子控制电路

应用信息

(Continued)

图 7. IMP6562-80W: PCB 和器件布局 (顶视图, 实际尺寸: 57 x 108 mm)



表格 5. IMP6562: 满负载测试结果

V _{in} (VAC)	P _{in} (W)	V _o (VDC)	ΔV _o (Vpk-pk)	P _o (W)	η(%)	P _F	THD (%)
85	86.4	394.79	12.8	80.16	92.8	0.998	3.6
110	84.6	394.86	12.8	80.20	94.8	0.996	4.2
135	83.8	394.86	12.8	80.20	95.7	0.991	4.9
175	83.2	394.87	15.5	80.20	96.4	0.981	6.5
220	82.9	394.87	15.7	80.20	96.7	0.956	7.8
265	82.7	394.87	15.9	80.20	97.0	0.915	9.2

Note: measurements done with the line filter shown in figure 5

临界模式功率因子控制电路

应用信息

(Continued)

表格 6. IMP6562: 半负载测试结果

Vin (VAC)	Pin (W)	Vo (VDC)	ΔV_o (Vpk-pk)	Po (W)	η (%)	PF	THD (%)
85	42.8	394.86	6.6	40.20	93.9	0.994	5.5
110	42.5	394.90	6.6	40.20	94.6	0.985	6.2
135	42.5	394.91	6.7	40.20	94.6	0.967	7.1
175	42.5	394.93	8.0	40.19	94.6	0.939	8.3
220	42.6	394.94	8.2	40.19	94.3	0.869	9.8
265	42.6	394.94	8.3	40.19	94.3	0.776	11.4

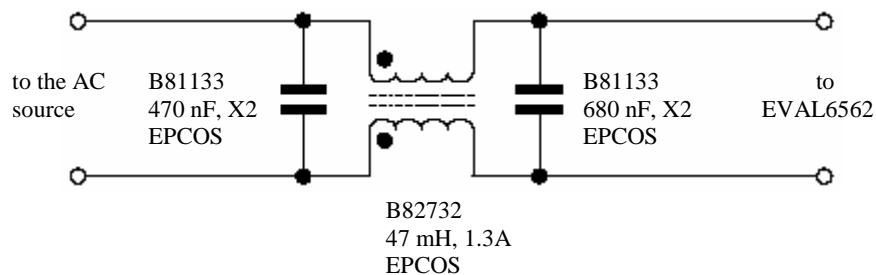
Note: measurements done with the line filter shown in figure 5

表格 7. IMP6562: 空载测试

Vin (VAC)	Pin (W)	Vo (VDC)	DVo(Vpk-pk)	Po (W)
85	0.4	396.77	0.45	0
110	0.3	396.82	0.55	0
135	0.3	396.83	0.60	0
175 (*)	0.4	396.90	1.00	0
220 (*)	0.4	396.95	1.40	0
265 (*)	0.5	396.98	1.65	0

(*) $V_{cc} = 12V$ supplied externally

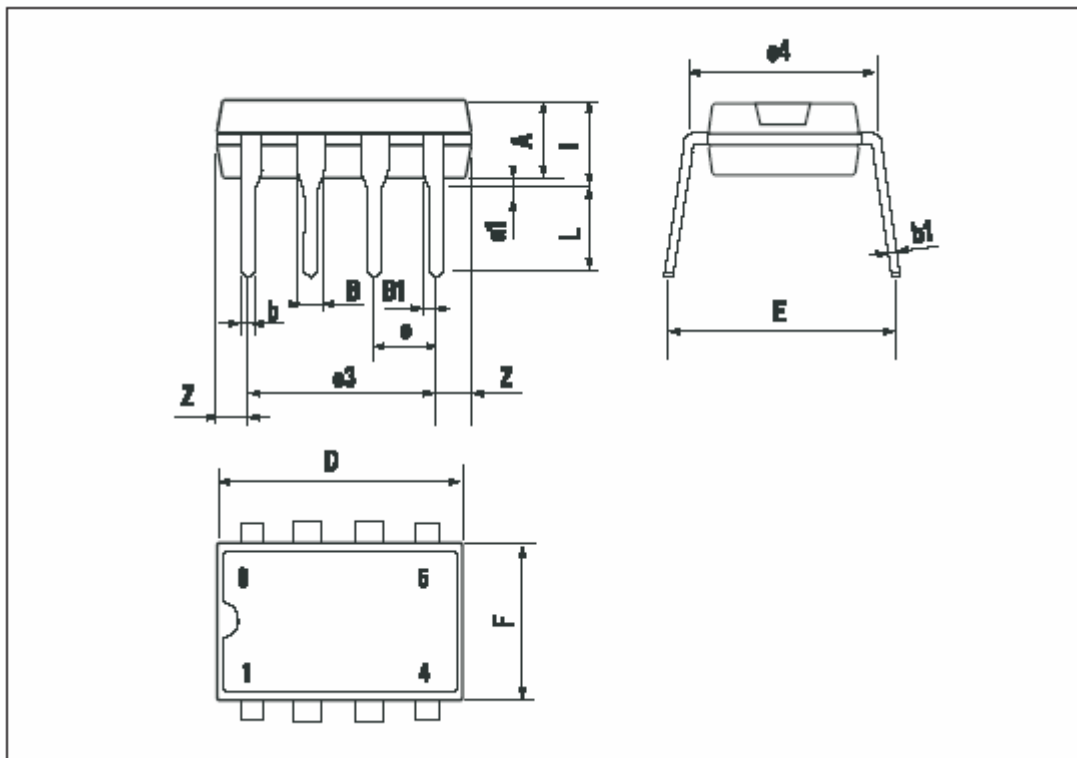
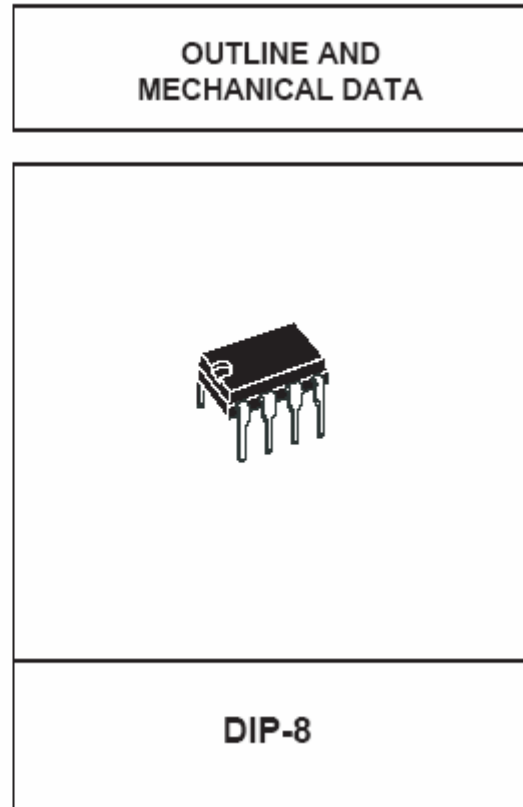
图 8. 线电压滤波电路



机械尺寸

图 9. DIP-8 封装体信息

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A		3.32			0.131	
a1	0.51			0.020		
B	1.15		1.65	0.045		0.065
b	0.356		0.55	0.014		0.022
b1	0.204		0.304	0.008		0.012
D			10.92			0.430
E	7.95		9.75	0.313		0.384
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			8.6			0.280
I			5.08			0.200
L	3.18		3.81	0.125		0.150
Z			1.52			0.060



临界模式功率因子控制电路

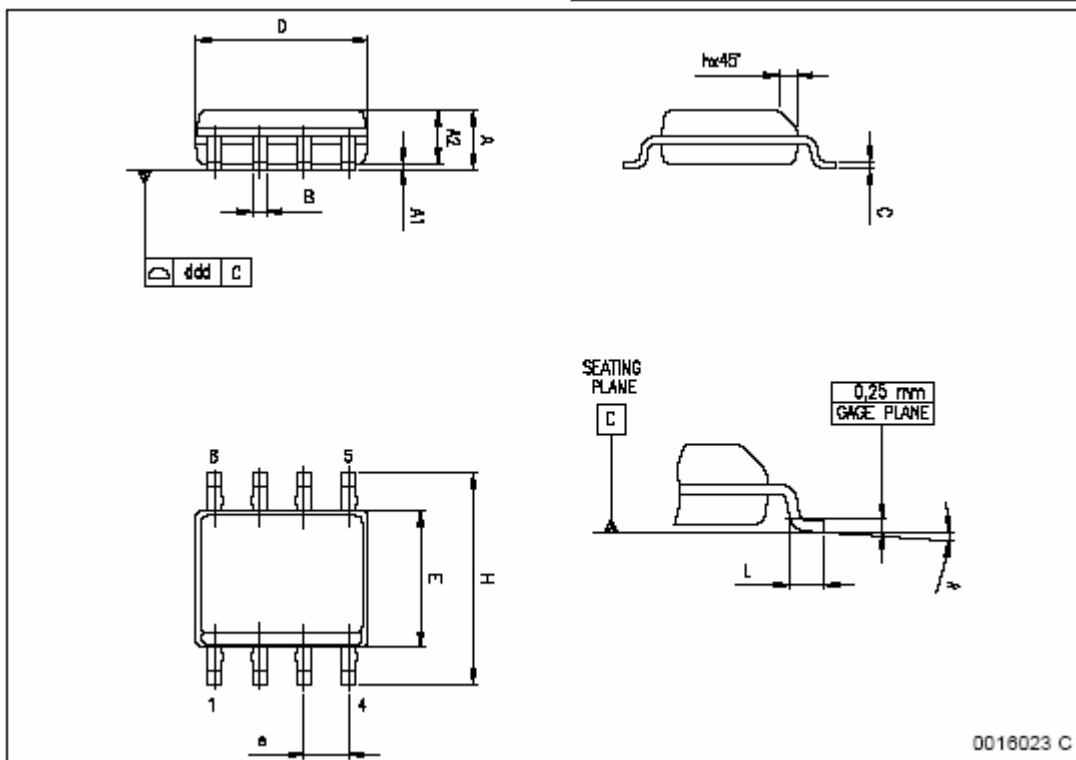
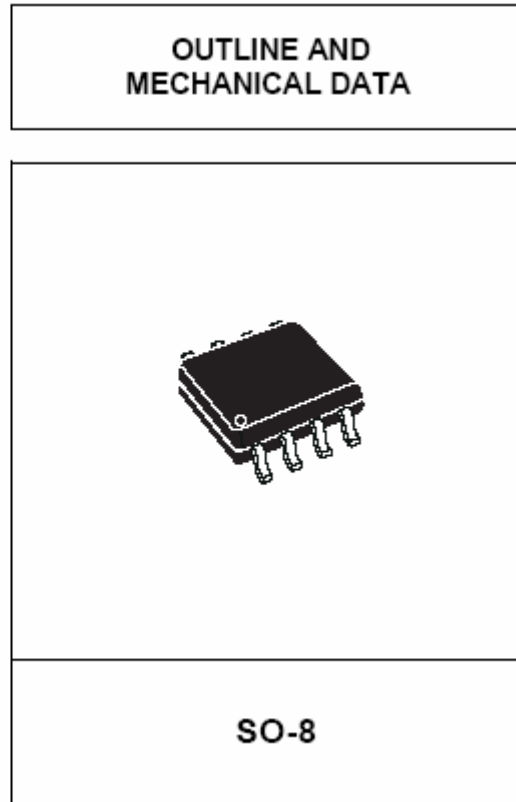
机械尺寸

(Continued)

图 10. SO-8 封装体信息

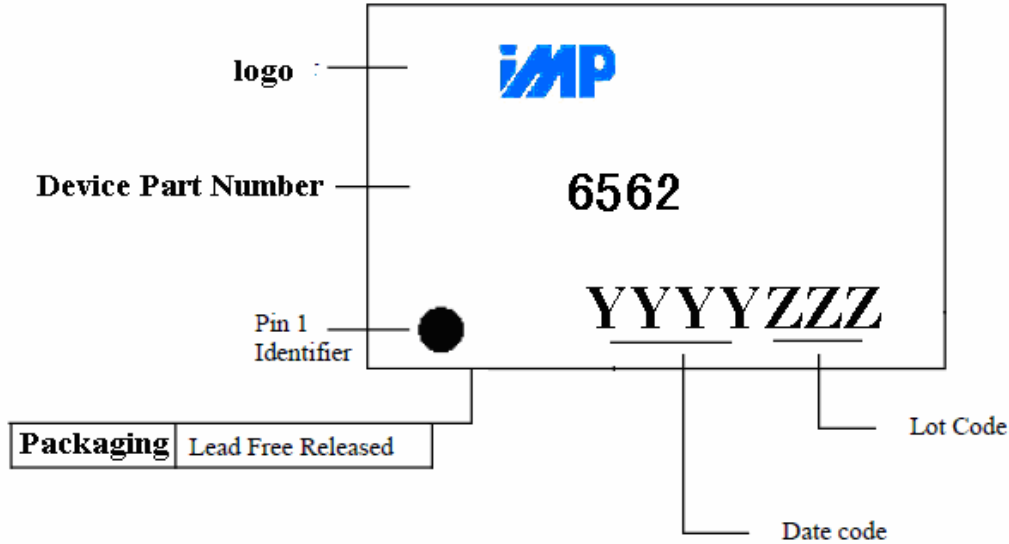
DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A	1.35		1.75	0.053		0.069
A1	0.10		0.25	0.004		0.010
A2	1.10		1.65	0.043		0.065
B	0.33		0.51	0.013		0.020
C	0.19		0.25	0.007		0.010
D ⁽¹⁾	4.80		5.00	0.189		0.197
E	3.80		4.00	0.15		0.157
e		1.27			0.050	
H	5.80		6.20	0.228		0.244
h	0.25		0.50	0.010		0.020
L	0.40		1.27	0.016		0.050
k	0° (min.), 8° (max.)					
ddd			0.10			0.004

Note: (1) Dimensions D does not include mold flash, protrusions or gate burrs.
Mold flash, protrusions or gate burrs shall not exceed 0.15mm (.006inch) in total (both side).



临界模式功率因子控制电路

标记打印信息



订货信息

Part Number	Package
IMP6562EPA	DIP-8
IMP6562ESA	SO-8



ISO 9001 Registered

Daily Silver IMP Microelectronics Co.,Ltd
 7 keda Road ,Hi-Tech Park,
 NingBo,Zhejiang,P.R.C
 Post Code:315040
 Tel:(086)-574-87906358
 Fax:(086)-574-87908866
 Email:sales@ds-imp.com.cn
<http://www.ds-imp.com.cn>

@2011 Daily Silver IMP
 Printed in china

Revision: A
 Issue Date: 17th.Jun.11
 Type: Product

The IMP logo is a registered trademark of Daily Silver IMP.
 All other company and product names are trademarks of their respective owners