



PIC12F609/615/617
PIC12HV609/615
数据手册

8 引脚 8 位
CMOS 闪存单片机

*8 位 8 引脚器件受 Microchip 的低引脚数专利（美国专利号 5,847,450）保护。其他美国及外国的专利和应用可能已发布或正在等待批准。

请注意以下有关 Microchip 器件代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信: 在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中 safest 的产品之一。
- 目前, 仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知, 所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下, 能访问您的软件或其他受版权保护的成果, 您有权依据该法案提起诉讼, 从而制止这种行为。

提供本文档的中文版本仅为为了便于理解。请勿忽视文档中包含的英文部分, 因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为为您提供便利, 它们可能由更新之信息所替代。确保应用符合技术规范, 是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保, 包括但不限于针对其使用情况、质量、性能、适用性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用, 一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时, 会维护和保障 Microchip 免于承担法律责任, 并加以赔偿。在 Microchip 知识产权保护下, 不得暗或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、dsPIC、KEELOQ、KEELOQ 徽标、MPLAB、PIC、PICmicro、PICSTART、PIC³² 徽标、rfPIC 和 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

FilterLab、Hampshire、HI-TECH C、Linear Active Thermistor、MXDEV、MXLAB、SEEVAL 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、HI-TIDE、In-Circuit Serial Programming、ICSP、Mindi、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、mTouch、Octopus、Omniscient Code Generation、PICC、PICC-18、PICDEM、PICDEM.net、PICKit、PICKtail、REAL ICE、rfLAB、Select Mode、Total Endurance、TSHARC、UniWinDriver、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2010, Microchip Technology Inc. 版权所有。

ISBN: 978-1-60932-090-4

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外, Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



MICROCHIP PIC12F609/615/617/12HV609/615

8 引脚 8 位 CMOS 闪存单片机

高性能 RISC CPU:

- 仅需学习 35 条指令:
 - 除了跳转指令以外, 所有指令都是单周期的
- 工作速度:
 - DC – 20 MHz 振荡器 / 时钟输入
 - DC – 200 ns 指令周期
- 中断能力
- 8 级深硬件堆栈
- 直接、间接和相对寻址模式

单片机特性:

- 精确的内部振荡器:
 - 出厂时精度已校准到 $\pm 1\%$, 典型值
 - 可软件选择频率范围: 4 MHz 或 8 MHz
- 节能休眠模式
- 电压范围:
 - PIC12F609/615/617: 2.0V 至 5.5V
 - PIC12HV609/615: 2.0V 到用户定义的最大值 (见“注”)
- 工业级和扩展级温度范围
- 上电复位 (Power-on Reset, POR)
- 上电延时定时器 (Power-up Timer, PWRT) 和振荡器起振定时器 (Oscillator Start-up Timer, OST)
- 欠压复位 (Brown-out Reset, BOR)
- 带独立振荡器的看门狗定时器 (Watchdog Timer, WDT) 有利于可靠地工作
- 带上拉的主复位引脚, 与输入功能复用
- 可编程代码保护
- 高耐用性闪存:
 - 闪存耐写次数达 100,000 次
 - 闪存数据保存时间: > 40 年
- 自读 / 写程序存储器 (仅限 PIC12F617)

低功耗特性:

- 待机电流:
 - 2.0V 时典型值为 50 nA
- 工作电流:
 - 32 kHz、2.0V 时典型值为 11 μ A
 - 4 MHz、2.0V 时典型值为 260 μ A
- 看门狗定时器电流:
 - 2.0V 时典型值为 1 μ A

注: 并联稳压器两端的电压不应超过 5V。

外设特性:

- 并联稳压器 (仅限 PIC12HV609/615):
 - 5V 稳压
 - 4 mA 到 50 mA 并联电流范围
- 5 个 I/O 引脚和 1 个只用作输入的引脚
- 高灌 / 拉电流能力, 可直接驱动 LED
 - 引脚电平变化中断或
 - 引脚可单独编程的弱上拉
- 模拟比较器模块, 具有:
 - 1 个模拟比较器
 - 片上可编程参考电压 (CVREF) 模块 (VDD 的%)
 - 可从外部访问比较器输入和输出
 - 内置滞后 (软件可选择)
- Timer0: 带有 8 位可编程预分频器的 8 位定时器 / 计数器
- 增强型 Timer1:
 - 带有预分频器的 16 位定时器 / 计数器
 - 外部 Timer1 门控 (计数使能)
 - 如果选用 INTOSC 模式, 可选择连接在 OSC1 和 OSC2 之间的振荡器 (工作在 LP 模式下) 作为 Timer1 的振荡器
 - 可选择系统时钟作为 Timer1 的振荡器
- 通过两个引脚进行在线串行编程 (In-Circuit Serial Programming™, ICSP™)

仅限 PIC12F615/617/HV615:

- 增强型捕捉 / 比较 / PWM 模块:
 - 16 位捕捉, 最大分辨率 12.5 ns
 - 比较, 最大分辨率 200 ns
 - 10 位 PWM, 带有 1 或 2 路输出通道, 1 路输出通道可编程“死区”, 最高频率 20 kHz, 自动关闭
- A/D 转换器:
 - 10 位分辨率和 4 路通道, 采样内部参考电压
- Timer2: 带有 8 位周期寄存器、预分频器和后分频器的 8 位定时器 / 计数器

PIC12F609/615/617/12HV609/615

器件	程序存储器	数据存储器	自读 / 自写	I/O	10 位 A/D (通道)	比较器	ECCP	8/16 位 定时器	电压范围
	闪存 (字)	SRAM (字节)							
PIC12F609	1024	64	—	5	0	1	—	1/1	2.0V-5.5V
PIC12HV609	1024	64	—	5	0	1	—	1/1	2.0V- 用户定义
PIC12F615	1024	64	—	5	4	1	有	2/1	2.0V-5.5V
PIC12HV615	1024	64	—	5	4	1	有	2/1	2.0V- 用户定义
PIC12F617	2048	128	有	5	4	1	有	2/1	2.0V-5.5V

8 引脚图, PIC12F609/HV609 (PDIP、SOIC、MSOP 和 DFN)

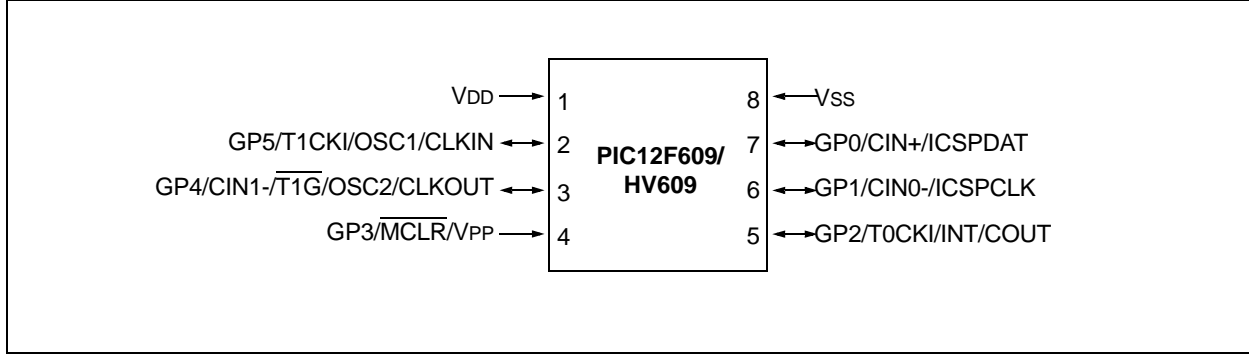


表 1: PIC12F609/HV609 引脚汇总 (PDIP、SOIC、MSOP 和 DFN)

I/O	引脚	比较器	定时器	中断	上拉	基本功能
GP0	7	CIN+	—	IOC	有	ICSPDAT
GP1	6	CIN0-	—	IOC	有	ICSPCLK
GP2	5	COU	T0CKI	INT/IOC	有	—
GP3 ⁽¹⁾	4	—	—	IOC	有 ⁽²⁾	\overline{MCLR} /PP
GP4	3	CIN1-	$\overline{T1G}$	IOC	有	OSC2/CLKOUT
GP5	2	—	T1CKI	IOC	有	OSC1/CLKIN
—	1	—	—	—	—	VDD
—	8	—	—	—	—	Vss

注 1: 仅用作输入。

注 2: 仅当引脚被配置为外部 \overline{MCLR} 时。

PIC12F609/615/617/12HV609/615

8 引脚图, PIC12F615/617/HV615 (PDIP、SOIC、MSOP 和 DFN)

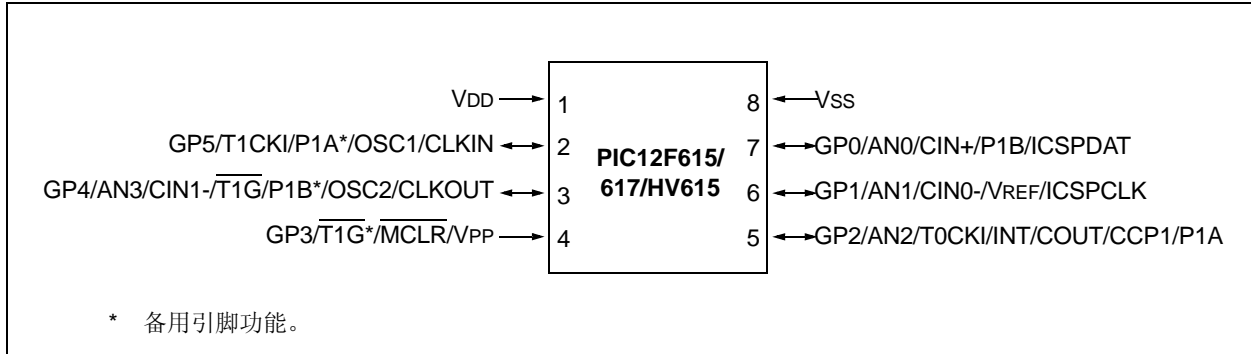


表 2: PIC12F615/617/HV615 引脚汇总 (PDIP、SOIC、MSOP 和 DFN)

I/O	引脚	模拟	比较器	定时器	CCP	中断	上拉	基本功能
GP0	7	AN0	CIN+	—	P1B	IOC	有	ICSPDAT
GP1	6	AN1	CIN0-	—	—	IOC	有	ICSPCLK/VREF
GP2	5	AN2	COU	T0CKI	CCP1/P1A	INT/IOC	有	—
GP3 ⁽¹⁾	4	—	—	$\overline{T1G}$ *	—	IOC	有 ⁽²⁾	\overline{MCLR} /VPP
GP4	3	AN3	CIN1-	$\overline{T1G}$	P1B*	IOC	有	OSC2/CLKOUT
GP5	2	—	—	T1CKI	P1A*	IOC	有	OSC1/CLKIN
—	1	—	—	—	—	—	—	VDD
—	8	—	—	—	—	—	—	VSS

* 备用引脚功能。

- 注 1: 仅用作输入。
 2: 仅当引脚被配置为外部 \overline{MCLR} 时。

PIC12F609/615/617/12HV609/615

目录

1.0 器件概述	7
2.0 存储器构成	11
3.0 闪存程序存储器自读 / 自写控制 (仅限 PIC12F617)	27
4.0 振荡器模块	37
5.0 I/O 端口	43
6.0 Timer0 模块	53
7.0 带门控的 Timer1 模块	57
8.0 Timer2 模块 (仅限 PIC12F615/617/HV615)	65
9.0 比较器模块	67
10.0 模数转换器 (ADC) 模块 (仅限 PIC12F615/617/HV615)	79
11.0 增强型捕捉 / 比较 / PWM (带自动关闭和死区) 模块 (仅限 PIC12F615/617/HV615)	89
12.0 CPU 的特殊功能	107
13.0 稳压器	127
14.0 指令集汇总	129
15.0 开发支持	139
16.0 电气规范	143
17.0 直流和交流特性图表	171
18.0 封装信息	195
附录 A: 数据手册版本历史	203
附录 B: 从其他 PIC [®] 器件移植	203
索引	205
Microchip 网站	209
变更通知客户服务	209
客户支持	209
读者反馈表	210
产品标识体系	211
全球销售及服务网点	212

致客户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此,我们将不断改进出版物的内容和质量,使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议,请通过电子邮件联系我公司 TRC 经理,电子邮件地址为 docerrors@microchip.com,或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本,请查询我公司的网站:

<http://www.microchip.com>

查看数据手册中任意一页下角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号,例如:DS3000A 是 DS3000 的 A 版本。

勘误表

现有器件可能带有一份勘误表,描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时,就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表,请通过以下方式之一查询:

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处 (见最后一页)

在联络销售办事处时,请说明您所使用的器件型号、硅片版本和数据手册版本 (包括文献编号)。

客户通知系统

欲及时获知 Microchip 产品的最新信息,请到我公司网站 www.microchip.com 上注册。

PIC12F609/615/617/12HV609/615

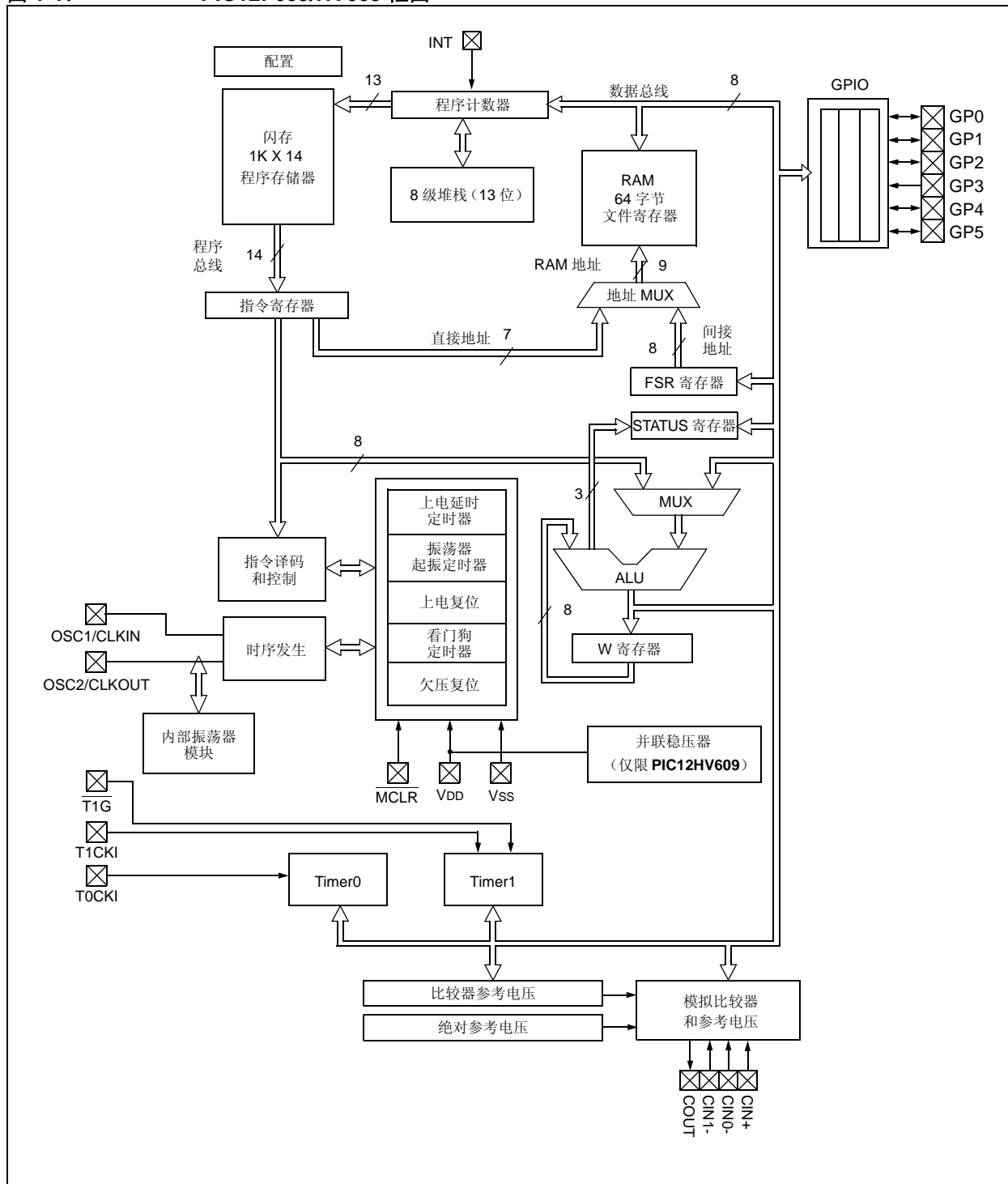
1.0 器件概述

本数据手册涵盖 PIC12F609/615/617/12HV609/615 器件。这些器件采用 8 引脚 PDIP、SOIC、MSOP 和 DFN 封装。

这些器件的框图和引脚说明如下所示：

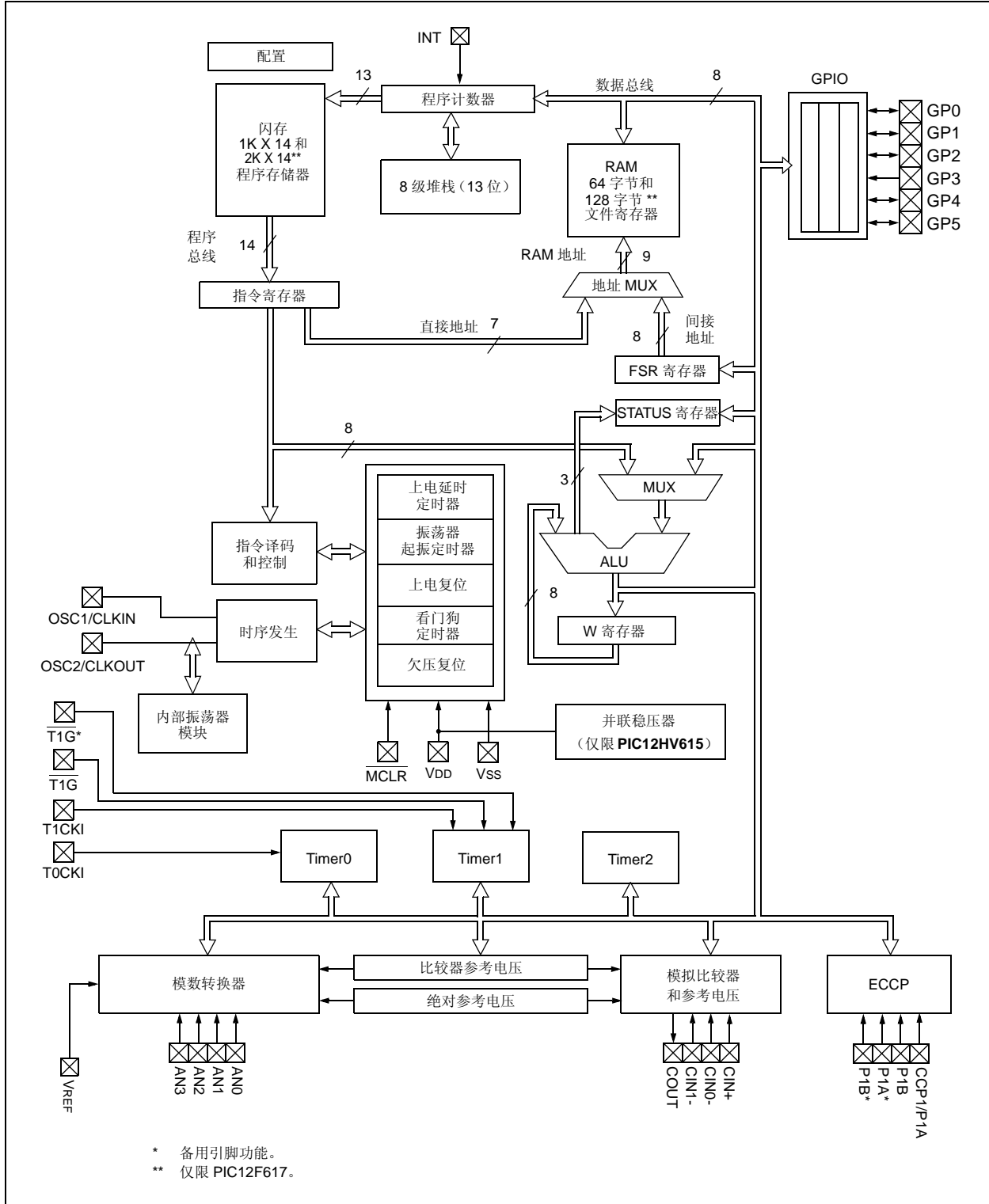
- PIC12F609/HV609 (图 1-1, 表 1-1)
- PIC12F615/617/HV615 (图 1-2, 表 1-2)

图 1-1: PIC12F609/HV609 框图



PIC12F609/615/617/12HV609/615

图 1-2: PIC12F615/617/HV615 框图



PIC12F609/615/617/12HV609/615

表 1-1: PIC12F609/HV609 引脚说明

名称	功能	输入类型	输出类型	说明
GP0/CIN+/ICSPDAT	GP0	TTL	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	CIN+	AN	—	比较器的同相输入
	ICSPDAT	ST	CMOS	串行编程数据 I/O
GP1/CIN0-/ICSPCLK	GP1	TTL	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	CIN0-	AN	—	比较器的反相输入
	ICSPCLK	ST	—	串行编程时钟
GP2/T0CKI/INT/COUT	GP2	ST	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	T0CKI	ST	—	Timer0 的时钟输入
	INT	ST	—	外部中断
	COUT	—	CMOS	比较器输出
GP3/MCLR/VPP	GP3	TTL	—	具有电平变化中断功能的通用输入
	MCLR	ST	—	带内部上拉的主复位
	VPP	HV	—	编程电压
GP4/CIN1-/T1G/OSC2/CLKOUT	GP4	TTL	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	CIN1-	AN	—	比较器的反相输入
	T1G	ST	—	Timer1 门控 (计数使能)
	OSC2	—	XTAL	晶振 / 谐振器
	CLKOUT	—	CMOS	Fosc/4 输出
GP5/T1CKI/OSC1/CLKIN	GP5	TTL	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	T1CKI	ST	—	Timer1 的时钟输入
	OSC1	XTAL	—	晶振 / 谐振器
	CLKIN	ST	—	外部时钟输入 /RC 振荡器连接
VDD	VDD	电源	—	正电源
VSS	VSS	电源	—	参考地

图注: AN = 模拟输入或输出 CMOS = CMOS 兼容输入或输出 HV = 高电压
 ST = CMOS 电平的施密特触发器输入 TTL = TTL 兼容输入 XTAL = 晶振

PIC12F609/615/617/12HV609/615

表 1-2: PIC12F615/617/HV615 引脚说明

名称	功能	输入类型	输出类型	说明
GP0/AN0/CIN+/P1B/ICSPDAT	GP0	TTL	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	AN0	AN	—	A/D 通道 0 的输入
	CIN+	AN	—	比较器的同相输入
	P1B	—	CMOS	PWM 输出
	ICSPDAT	ST	CMOS	串行编程数据 I/O
GP1/AN1/CIN0-/VREF/ICSPCLK	GP1	TTL	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	AN1	AN	—	A/D 通道 1 的输入
	CIN0-	AN	—	比较器的反相输入
	VREF	AN	—	A/D 的外部参考电压
	ICSPCLK	ST	—	串行编程时钟
GP2/AN2/T0CKI/INT/COU/CCP1/P1A	GP2	ST	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	AN2	AN	—	A/D 通道 2 的输入
	T0CKI	ST	—	Timer0 的时钟输入
	INT	ST	—	外部中断
	COU	—	CMOS	比较器输出
	CCP1	ST	CMOS	捕捉输入 / 比较输入 / PWM 输出
	P1A	—	CMOS	PWM 输出
GP3/T1G*/MCLR/VPP	GP3	TTL	—	具有电平变化中断功能的通用输入
	T1G*	ST	—	Timer1 门控 (计数使能), 备用引脚
	MCLR	ST	—	带内部上拉的主复位
	VPP	HV	—	编程电压
GP4/AN3/CIN1-/T1G/P1B*/OSC2/CLKOUT	GP4	TTL	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	AN3	AN	—	A/D 通道 3 的输入
	CIN1-	AN	—	比较器的反相输入
	T1G	ST	—	Timer1 门控 (计数使能)
	P1B*	—	CMOS	PWM 输出, 备用引脚
	OSC2	—	XTAL	晶振 / 谐振器
	CLKOUT	—	CMOS	Fosc/4 输出
GP5/T1CKI/P1A*/OSC1/CLKIN	GP5	TTL	CMOS	具有可编程上拉和电平变化中断功能的通用 I/O
	T1CKI	ST	—	Timer1 的时钟输入
	P1A*	—	CMOS	PWM 输出, 备用引脚
	OSC1	XTAL	—	晶振 / 谐振器
	CLKIN	ST	—	外部时钟输入 / RC 振荡器连接
VDD	VDD	电源	—	正电源
VSS	VSS	电源	—	参考地

* 备用引脚功能。

图注:

AN = 模拟输入或输出

ST = CMOS 电平的施密特触发器输入

CMOS = CMOS 兼容输入或输出

TTL = TTL 兼容输入

HV = 高电压

XTAL = 晶振

PIC12F609/615/617/12HV609/615

2.0 存储器构成

2.1 程序存储器构成

PIC12F609/615/617/12HV609/615 器件具有一个 13 位程序计数器，能够寻址 8K x 14 的程序存储空间。只有 PIC12F609/615/12HV609/615 器件的前 1K x 14 (0000h-03FFh) 存储空间是物理实现的。对于 PIC12F617 器件，前 2K x 14 (0000h-07FFh) 存储空间是物理实现的。访问超出上述范围的存储单元，将回到前 1K x 14 空间内 (对于 PIC12F609/615/12HV609/615 器件) 或回到前 2K x 14 空间内 (对于 PIC12F617 器件)。复位向量位于 0000h，而中断向量位于 0004h (见图 2-1)。

图 2-1: PIC12F609/615/12HV609/615 的程序存储器映射和堆栈

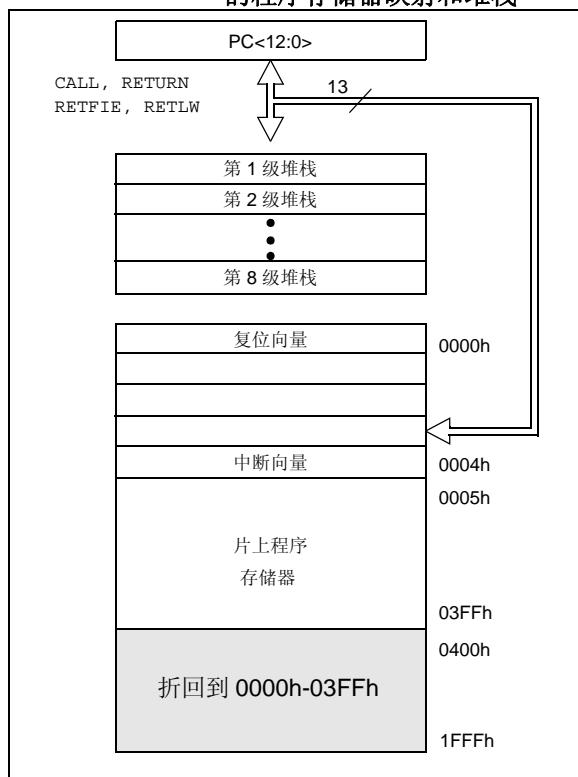
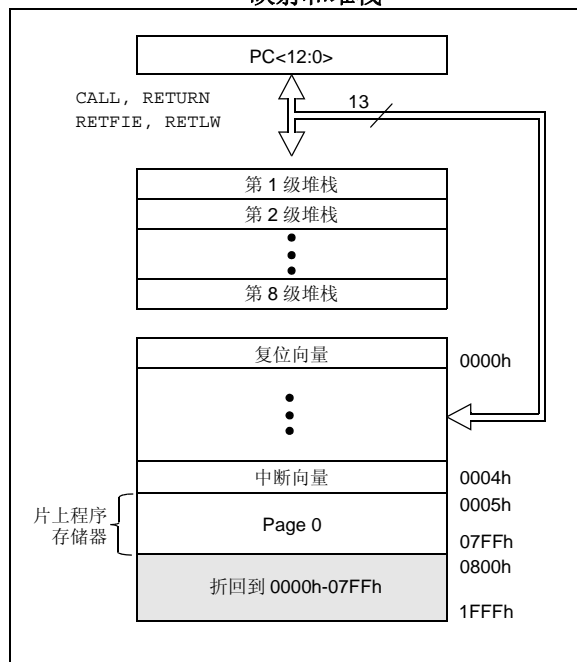


图 2-2: PIC12F617 的程序存储器映射和堆栈



2.2 数据存储器构成

数据存储器 (见图 2-3) 被划分为两个存储区，每个存储区由通用寄存器 (General Purpose Register, GPR) 和特殊功能寄存器 (Special Function Register, SFR) 组成。特殊功能寄存器位于每个存储区的前 32 个单元中。Bank 0 中的寄存器单元 40h-7Fh 是通用寄存器，以静态 RAM 的形式实现。对于 PIC12F617 器件，Bank 0 中的寄存器单元 20h-7Fh 和 Bank 1 中的寄存器单元 A0h-EFh 是通用寄存器，以静态 RAM 的形式实现。Bank 1 中的寄存器单元 F0h-FFh 指向 Bank 0 中的地址 70h-7Fh。所有其他 RAM 均未实现，读取时返回 0。STATUS 寄存器的 RP0 位是存储区选择位。

RP0

- 0 → 选择 Bank 0
- 1 → 选择 Bank 1

注: STATUS 寄存器的 IRP 和 RP1 位保留，且应始终保持为 0。

PIC12F609/615/617/12HV609/615

图 2-4: PIC12F615/617/HV615 的数据存储器映射

文件地址		文件地址	
间接地址 ⁽¹⁾	00h	间接地址 ⁽¹⁾	80h
TMR0	01h	OPTION_REG	81h
PCL	02h	PCL	82h
STATUS	03h	STATUS	83h
FSR	04h	FSR	84h
GPIO	05h	TRISIO	85h
	06h		86h
	07h		87h
	08h		88h
	09h		89h
PCLATH	0Ah	PCLATH	8Ah
INTCON	0Bh	INTCON	8Bh
PIR1	0Ch	PIE1	8Ch
	0Dh		8Dh
TMR1L	0Eh	PCON	8Eh
TMR1H	0Fh		8Fh
T1CON	10h	OSCTUNE	90h
TMR2	11h		91h
T2CON	12h	PR2	92h
CCPR1L	13h	APFCON	93h
CCPR1H	14h		94h
CCP1CON	15h	WPU	95h
PWM1CON	16h	IOC	96h
ECCPAS	17h		97h
	18h	PMCON1 ⁽²⁾	98h
VRCON	19h	PMCON2 ⁽²⁾	99h
CMCON0	1Ah	PMADRL ⁽²⁾	9Ah
	1Bh	PMADRH ⁽²⁾	9Bh
CMCON1	1Ch	PMDATL ⁽²⁾	9Ch
	1Dh	PMDATH ⁽²⁾	9Dh
ADRESH	1Eh	ADRESL	9Eh
ADCON0	1Fh	ANSEL	9Fh
	20h		A0h
通用寄存器 96 字节 (20h-7Fh) ⁽²⁾ 未实现 (对于 PIC12F615/HV615)		通用寄存器 32 字节 ⁽²⁾ 未实现 (对于 PIC12F615/HV615)	
	3Fh		BFh
	40h		C0h
通用寄存器 64 字节			
	6Fh		EFh
快速操作存储区 70h-7Fh		快速操作存储区 70h-7Fh	
	7Fh		F0h
			FFh
Bank 0		Bank 1	

■ 未实现的数据存储单元，读为 0。

注 1: 不是实际存在的寄存器。
注 2: 仅用于 PIC12F617。

PIC12F609/615/617/12HV609/615

表 2-1: PIC12F609/HV609 特殊功能寄存器汇总, BANK 0

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所在页
Bank 0											
00h	INDF	通过用 FSR 的内容寻址这个存储单元来寻址数据存储器 (不是实际存在的寄存器)								xxxx xxxx	25, 115
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	53, 115
02h	PCL	程序计数器 (Program Counter, PC) 的最低有效字节								0000 0000	25, 115
03h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	\overline{TO}	\overline{PD}	Z	DC	C	0001 1xxx	18, 115
04h	FSR	间接数据存储器地址指针								xxxx xxxx	25, 115
05h	GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--x0 x000	43, 115
06h	—	未实现								—	—
07h	—	未实现								—	—
08h	—	未实现								—	—
09h	—	未实现								—	—
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲区				---	0 0000	25, 115
0Bh	INTCON	GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF	0000 0000	20, 115
0Ch	PIR1	—	—	—	—	CMIF	—	—	TMR1IF	---- 0--0	22, 115
0Dh	—	未实现								—	—
0Eh	TMR1L	16 位 TMR1 寄存器最低有效字节的保持寄存器								xxxx xxxx	57, 115
0Fh	TMR1H	16 位 TMR1 寄存器最高有效字节的保持寄存器								xxxx xxxx	57, 115
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	62, 115
11h	—	未实现								—	—
12h	—	未实现								—	—
13h	—	未实现								—	—
14h	—	未实现								—	—
15h	—	未实现								—	—
16h	—	未实现								—	—
17h	—	未实现								—	—
18h	—	未实现								—	—
19h	VRCON	CMVREN	—	VRR	FVREN	VR3	VR2	VR1	VR0	0-00 0000	76, 116
1Ah	CMCON0	CMON	COUT	CMOE	CMPOL	—	CMR	—	CMCH	0000 -0-0	72, 116
1Bh	—	未实现								—	—
1Ch	CMCON1	—	—	—	T1ACS	CMHYS	—	T1GSS	CMSYNC	---0 0-10	73, 116
1Dh	—	未实现								—	—
1Eh	—	未实现								—	—
1Fh	—	未实现								—	—

图注: — = 未实现位 (读为 0), u = 不变, x = 未知, q = 值取决于具体条件, 阴影 = 未实现

- 1: IRP 和 RP1 位保留, 始终保持这两位清零。
- 2: 只读寄存器。

PIC12F609/615/617/12HV609/615

表 2-2: PIC12F615/617/HV615 特殊功能寄存器汇总, BANK 0

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所在页
Bank 0											
00h	INDF	通过用 FSR 的内容寻址这个存储单元来寻址数据存储器 (不是实际存在的寄存器)								xxxx xxxx	25, 116
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	53, 116
02h	PCL	程序计数器 (PC) 的最低有效字节								0000 0000	25, 116
03h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	\overline{TO}	\overline{PD}	Z	DC	C	0001 1xxx	18, 116
04h	FSR	间接数据存储器地址指针								xxxx xxxx	25, 116
05h	GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--x0 x000	43, 116
06h	—	未实现								—	—
07h	—	未实现								—	—
08h	—	未实现								—	—
09h	—	未实现								—	—
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲区					---0 0000	25, 116
0Bh	INTCON	GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF	0000 0000	20, 116
0Ch	PIR1	—	ADIF	CCP1IF	—	CMIF	—	TMR2IF	TMR1IF	-00- 0-00	22, 116
0Dh	—	未实现								—	—
0Eh	TMR1L	16 位 TMR1 寄存器最低有效字节的保持寄存器								xxxx xxxx	57, 116
0Fh	TMR1H	16 位 TMR1 寄存器最高有效字节的保持寄存器								xxxx xxxx	57, 116
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	62, 116
11h	TMR2 ⁽³⁾	Timer2 模块寄存器								0000 0000	65, 116
12h	T2CON ⁽³⁾	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	66, 116
13h	CCPR1L ⁽³⁾	捕捉 / 比较 / PWM 寄存器 1 的低字节								XXXX XXXX	90, 116
14h	CCPR1H ⁽³⁾	捕捉 / 比较 / PWM 寄存器 1 的高字节								XXXX XXXX	90, 116
15h	CCP1CON ⁽³⁾	P1M	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0-00 0000	89, 116
16h	PWM1CON ⁽³⁾	PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0	0000 0000	105, 116
17h	ECCPAS ⁽³⁾	ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0	0000 0000	102, 116
18h	—	未实现								—	—
19h	VRCON	CMVREN	—	VRR	FVREN	VR3	VR2	VR1	VR0	0-00 0000	76, 116
1Ah	CMCON0	CMON	COU	CMOE	CMPOL	—	CMR	—	CMCH	0000 -0-0	72, 116
1Bh	—	未实现								—	—
1Ch	CMCON1	—	—	—	T1ACS	CMHYS	—	T1GSS	CMSYNC	---0 0-10	73, 116
1Dh	—	未实现								—	—
1Eh	ADRESH ^(2,3)	左对齐 A/D 结果的高 8 位或右对齐 A/D 结果的高 2 位								xxxx xxxx	85, 116
1Fh	ADCON0 ⁽³⁾	ADFM	VCFG	—	CHS2	CHS1	CHS0	GO/DONE	ADON	00-0 0000	84, 116

图注: — = 未实现位 (读为 0), u = 不变, x = 未知, q = 值取决于具体条件, 阴影 = 未实现

注 1: IRP 和 RP1 位保留, 始终保持这两位清零。

2: 只读寄存器。

3: 仅限 PIC12F615/617/HV615。

PIC12F609/615/617/12HV609/615

表 2-3: PIC12F609/HV609 特殊功能寄存器汇总, BANK 1

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所在页
Bank 1											
80h	INDF	通过用 FSR 的内容寻址这个存储单元来寻址数据存储器 (不是实际存在的寄存器)								xxxx xxxx	25, 116
81h	OPTION_REG	GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	19, 116
82h	PCL	程序计数器 (PC) 的最低有效字节								0000 0000	25, 116
83h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	\overline{TO}	\overline{PD}	Z	DC	C	0001 1xxx	18, 116
84h	FSR	间接数据存储器地址指针								xxxx xxxx	25, 116
85h	TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3 ⁽⁴⁾	TRISIO2	TRISIO1	TRISIO0	--11 1111	44, 116
86h	—	未实现								—	—
87h	—	未实现								—	—
88h	—	未实现								—	—
89h	—	未实现								—	—
8Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲区				---	0 0000	25, 116
8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	TOIF	INTF	GPIF ⁽³⁾	0000 0000	20, 116
8Ch	PIE1	—	—	—	—	CMIE	—	—	TMR1IE	---- 0--0	21, 116
8Dh	—	未实现								—	—
8Eh	PCON	—	—	—	—	—	—	\overline{POR}	\overline{BOR}	---- --qq	23, 116
8Fh	—	未实现								—	—
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	41, 116
91h	—	未实现								—	—
92h	—	未实现								—	—
93h	—	未实现								—	—
94h	—	未实现								—	—
95h	WPU ⁽²⁾	—	—	WPU5	WPU4	—	WPU2	WPU1	WPU0	--11 -111	46, 116
96h	IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	46, 116
97h	—	未实现								—	—
98h	—	未实现								—	—
99h	—	未实现								—	—
9Ah	—	未实现								—	—
9Bh	—	未实现								—	—
9Ch	—	未实现								—	—
9Dh	—	未实现								—	—
9Eh	—	未实现								—	—
9Fh	ANSEL	—	—	—	—	ANS3	—	ANS1	ANS0	---- 1-11	45, 117

图注: — = 未实现位 (读为 0), u = 不变, x = 未知, q = 值取决于具体条件, 阴影 = 未实现

- 注
- 1: IRP 和 RP1 位保留, 始终保持这两位清零。
 - 2: 当配置字寄存器中的 MCLRE 为 1 时, GP3 上拉使能。
 - 3: MCLR 和 WDT 复位不影响先前的数据锁存值。复位时 GPIF 位将清零, 但如果存在不匹配则将再次置 1。
 - 4: 由于 TRISIO3 是仅输入引脚, 因此它始终读为 1。

PIC12F609/615/617/12HV609/615

表 2-4: PIC12F615/617/HV615 特殊功能寄存器汇总, BANK 1

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所在页
Bank 1											
80h	INDF	通过用 FSR 的内容寻址这个存储单元来寻址数据存储器 (不是实际存在的寄存器)								xxxx xxxx	25, 116
81h	OPTION_REG	GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	19, 116
82h	PCL	程序计数器 (PC) 的最低有效字节								0000 0000	25, 116
83h	STATUS	IRP ⁽¹⁾	RP1 ⁽¹⁾	RP0	\overline{TO}	\overline{PD}	Z	DC	C	0001 1xxx	18, 116
84h	FSR	间接数据存储器地址指针								xxxx xxxx	25, 116
85h	TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3 ⁽⁴⁾	TRISIO2	TRISIO1	TRISIO0	--11 1111	44, 116
86h	—	未实现								—	—
87h	—	未实现								—	—
88h	—	未实现								—	—
89h	—	未实现								—	—
8Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲区				---	0000	25, 116
8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	TOIF	INTF	GPIF ⁽³⁾	0000 0000	20, 116
8Ch	PIE1	—	ADIE	CCP1IE	—	CMIE	—	TMR2IE	TMR1IE	-00- 0-00	21, 116
8Dh	—	未实现								—	—
8Eh	PCON	—	—	—	—	—	—	\overline{POR}	\overline{BOR}	---- --qq	23, 116
8Fh	—	未实现								—	—
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	41, 116
91h	—	未实现								—	—
92h	PR2	Timer2 模块周期寄存器								1111 1111	65, 116
93h	APFCON	—	—	—	T1GSEL	—	—	P1BSEL	P1ASEL	---0 --00	21, 116
94h	—	未实现								—	—
95h	WPU ⁽²⁾	—	—	WPU5	WPU4	—	WPU2	WPU1	WPU0	--11 -111	46, 116
96h	IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	46, 116
97h	—	未实现								—	—
98h	PMCON1 ⁽⁷⁾	—	—	—	—	—	WREN	WR	RD	---- -000	29
99h	PMCON2 ⁽⁷⁾	程序存储器控制寄存器 2 (不是实际存在的寄存器)								---- ----	—
9Ah	PMADRL ⁽⁷⁾	PMADRL7	PMADRL6	PMADRL5	PMADRL4	PMADRL3	PMADRL2	PMADRL1	PMADRL0	0000 0000	28
9Bh	PMADRH ⁽⁷⁾	—	—	—	—	—	PMADRH2	PMADRH1	PMADRH0	---- -000	28
9Ch	PMDATL ⁽⁷⁾	PMDATL7	PMDATL6	PMDATL5	PMDATL4	PMDATL3	PMDATL2	PMDATL1	PMDATL0	0000 0000	28
9Dh	PMDATH ⁽⁷⁾	—	—	程序存储器数据寄存器的高字节						--00 0000	28
9Eh	ADRESL ^(5,6)	左对齐结果的低 2 位或右对齐结果的低 8 位								xxxx xxxx	85, 117
9Fh	ANSEL	—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	45, 117

图注: — = 未实现位 (读为 0), u = 不变, x = 未知, q = 值取决于具体条件, 阴影 = 未实现

- 注
- 1: IRP 和 RP1 位保留, 始终保持这两位清零。
 - 2: 当配置字寄存器中的 MCLRE 为 1 时, GP3 上拉使能。
 - 3: MCLR 和 WDT 复位不影响先前的数据锁存值。复位时 GPIF 位将清零, 但如果存在不匹配则将再次置 1。
 - 4: 由于 TRISIO3 是仅输入引脚, 因此它始终读为 1。
 - 5: 只读寄存器。
 - 6: 仅限 PIC12F615/617/HV615。
 - 7: 仅限 PIC12F617。

PIC12F609/615/617/12HV609/615

2.2.2.1 STATUS 寄存器

STATUS 寄存器如寄存器 2-1 所示，包括：

- ALU 的算术运算状态
- 复位状态
- 数据存储器（RAM）的存储区选择位

STATUS 寄存器与任何其他寄存器一样，可作为任何指令的目标寄存器。如果一条影响 Z、DC 或 C 位的指令以 STATUS 寄存器作为目标寄存器，那么对这三个位的写操作将被禁止。这些位根据器件逻辑被置 1 或清零。而且， \overline{TO} 和 \overline{PD} 位均为不可写位。因此，当执行一条将 STATUS 寄存器作为目标寄存器的指令时，运行结果可能会与预想的不同。

例如，指令 CLRFS STATUS 将会清零 STATUS 寄存器中的高三位，并将 Z 位置 1。这将使 STATUS 寄存器中的值成为 000u u1uu（其中 u = 不变）。

寄存器 2-1: STATUS: 状态寄存器

保留	保留	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
IRP	RP1	RP0	\overline{TO}	\overline{PD}	Z	DC	C
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **IRP:** 该位保留且应保持为 0
- bit 6 **RP1:** 该位保留且应保持为 0
- bit 5 **RP0:** 寄存器存储区选择位（用于直接寻址）
 1 = Bank 1（80h – FFh）
 0 = Bank 0（00h – 7Fh）
- bit 4 **\overline{TO} :** 超时位
 1 = 在上电、执行 CLRWDT 指令或 SLEEP 指令后
 0 = 产生了 WDT 超时
- bit 3 **\overline{PD} :** 掉电位
 1 = 在上电或执行 CLRWDT 指令后
 0 = 执行 SLEEP 指令
- bit 2 **Z:** 全零标志位
 1 = 算术运算或逻辑运算的结果为零
 0 = 算术运算或逻辑运算的结果不为零
- bit 1 **DC:** 半进位 / 借位位（ADDWF、ADDLW、SUBLW 和 SUBWF 指令），对于借位，极性是相反的。
 1 = 结果的第 4 个低位发生了进位
 0 = 结果的第 4 个低位未发生进位
- bit 0 **C:** 进位 / 借位位⁽¹⁾（ADDWF、ADDLW、SUBLW 和 SUBWF 指令）
 1 = 结果的最高有效位发生了进位
 0 = 结果的最高有效位未发生进位

注 1: 对于借位，极性是相反的。减法是通过加上第二个操作数的二进制补码来执行的。对于移位指令（RRF 和 RLF），此位来自源寄存器的最高位或最低位。

因此，建议仅使用 BCF、BSF、SWAPF 和 MOVWF 指令来改变 STATUS 寄存器的值，因为这些指令不会影响任何状态位。关于其他不会影响任何状态位的指令，请参见第 14.0 节“指令集汇总”。

- 注 1: PIC12F609/615/617/12HV609/615 器件未使用 STATUS 寄存器的 IRP 和 RP1 位，它们应保持清零。不建议使用这两位，因为这可能会影响与未来产品的向上兼容性。
- 2: 在减法运算中，C 和 DC 位分别作为借位位和半借位位。请参见 SUBLW 和 SUBWF 指令中的示例。

PIC12F609/615/617/12HV609/615

2.2.2.2 OPTION 寄存器

OPTION 寄存器是可读写寄存器，有各种控制位，用来配置以下各项：

- Timer0/WDT 预分频器
- 外部 GP2/INT 中断
- Timer0
- GPIO 的弱上拉

注： 要使 Timer0 获得 1:1 的预分频比，可将 OPTION 寄存器的 PSA 位置为 1，以将预分频器分配给 WDT。请参见第 6.1.3 节“可软件编程的预分频器”。

寄存器 2-2: OPTION_REG: OPTION 寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **GPPU:** GPIO 上拉使能位
 1 = 禁止 GPIO 上拉
 0 = 通过单独的端口锁存值使能 GPIO 上拉
- bit 6 **INTEDG:** 中断边沿选择位
 1 = GP2/INT 引脚的上升沿触发中断
 0 = GP2/INT 引脚的下降沿触发中断
- bit 5 **T0CS:** Timer0 时钟源选择位
 1 = GP2/T0CKI 引脚上的电平跳变
 0 = 内部指令周期时钟 (Fosc/4)
- bit 4 **T0SE:** Timer0 时钟源边沿选择位
 1 = 在 GP2/T0CKI 引脚信号从高至低跳变时，递增计数
 0 = 在 GP2/T0CKI 引脚信号从低至高跳变时，递增计数
- bit 3 **PSA:** 预分频器分配位
 1 = 预分频器分配给 WDT
 0 = 预分频器分配给 Timer0 模块
- bit 2-0 **PS<2:0>:** 预分频比选择位

位值	TIMER0 预分频比	WDT 预分频比
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

PIC12F609/615/617/12HV609/615

2.2.2.3 INTCON 寄存器

INTCON 寄存器是可读写的寄存器，它包含 TMR0 寄存器溢出、GPIO 电平变化和外部 GP2/INT 引脚中断等的各个允许位和标志位。

注： 当中断条件产生时，不管相应的中断允许位或全局中断允许位 GIE（在 INTCON 寄存器中）的状态如何，中断标志位都将置 1。用户软件应在允许一个中断前，先将相应的中断标志位清零。

寄存器 2-3: INTCON: 中断控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **GIE:** 全局中断允许位
 1 = 允许所有未被屏蔽的中断
 0 = 禁止所有中断
- bit 6 **PEIE:** 外设中断允许位
 1 = 允许所有未被屏蔽的外设中断
 0 = 禁止所有外设中断
- bit 5 **TOIE:** Timer0 溢出中断允许位
 1 = 允许 Timer0 中断
 0 = 禁止 Timer0 中断
- bit 4 **INTE:** GP2/INT 外部中断允许位
 1 = 允许 GP2/INT 外部中断
 0 = 禁止 GP2/INT 外部中断
- bit 3 **GPIE:** GPIO 电平变化中断允许位 ⁽¹⁾
 1 = 允许 GPIO 电平变化中断
 0 = 禁止 GPIO 电平变化中断
- bit 2 **TOIF:** Timer0 溢出中断标志位 ⁽²⁾
 1 = Timer0 寄存器已溢出（必须用软件清零）
 0 = Timer0 寄存器未溢出
- bit 1 **INTF:** GP2/INT 外部中断标志位
 1 = 发生了 GP2/INT 外部中断（必须用软件清零）
 0 = 未发生 GP2/INT 外部中断
- bit 0 **GPIF:** GPIO 电平变化中断标志位
 1 = GPIO <5:0> 引脚中至少有一个引脚的电平状态发生了改变（必须用软件清零）
 0 = 所有 GPIO <5:0> 引脚的电平状态都没有改变

- 注** **1:** IOC 寄存器也必须被使能。
 2: 当 TMR0 计数出现计满返回时，TOIF 位将被置 1。TMR0 计数值在复位时不变，而且应在清零 TOIF 位之前对其进行初始化。

PIC12F609/615/617/12HV609/615

2.2.2.4 PIE1 寄存器

PIE1 寄存器包含外设中断允许位，如寄存器 2-4 所示。

注： 必须将 INTCON 寄存器的 PEIE 位置 1，以允许任何外设中断。

寄存器 2-4: PIE1: 外设中断允许寄存器 1

U-0	R/W-0	R/W-0	U-0	R/W-0	U-0	R/W-0	R/W-0
—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE
bit 7							bit 0

图注：

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

- bit 7 **未实现：** 读为 0
- bit 6 **ADIE:** A/D 转换器 (ADC) 中断允许位 ⁽¹⁾
 - 1 = 允许 ADC 中断
 - 0 = 禁止 ADC 中断
- bit 5 **CCP1IE:** CCP1 中断允许位 ⁽¹⁾
 - 1 = 允许 CCP1 中断
 - 0 = 禁止 CCP1 中断
- bit 4 **未实现：** 读为 0
- bit 3 **CMIE:** 比较器中断允许位
 - 1 = 允许比较器中断
 - 0 = 禁止比较器中断
- bit 2 **未实现：** 读为 0
- bit 1 **TMR2IE:** Timer2 与 PR2 匹配中断允许位 ⁽¹⁾
 - 1 = 允许 Timer2 与 PR2 匹配中断
 - 0 = 禁止 Timer2 与 PR2 匹配中断
- bit 0 **TMR1IE:** Timer1 溢出中断允许位
 - 1 = 允许 Timer1 溢出中断
 - 0 = 禁止 Timer1 溢出中断

注 1: 仅限 PIC12F615/617/HV615。在 PIC12F609/HV609 上未实现，读为 0。

PIC12F609/615/617/12HV609/615

2.2.2.5 PIR1 寄存器

PIR1 寄存器包含外设中断标志位，如寄存器 2-5 所示。

注： 当中断条件产生时，不管相应的中断允许位或全局中断允许位 **GIE**（在 **INTCON** 寄存器中）的状态如何，中断标志位都将置 1。用户软件应在允许一个中断前，先将相应的中断标志位清零。

寄存器 2-5: PIR1: 外设中断请求寄存器 1

U-0	R/W-0	R/W-0	U-0	R/W-0	U-0	R/W-0	R/W-0
—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF
bit 7							bit 0

图注：

R = 可读位	W = 可写位	U = 未实现位，读为 0
-n = POR 时的值	1 = 置 1	0 = 清零
		x = 未知

- bit 7 **未实现：** 读为 0
- bit 6 **ADIF:** A/D 中断标志位 ⁽¹⁾
1 = A/D 转换完成
0 = A/D 转换未完成或尚未开始
- bit 5 **CCP1IF:** CCP1 中断标志位 ⁽¹⁾
捕捉模式：
1 = 发生了 TMR1 寄存器捕捉（必须用软件清零）
0 = 未发生 TMR1 寄存器捕捉
比较模式：
1 = 发生了 TMR1 寄存器的比较匹配（必须用软件清零）
0 = 未发生 TMR1 寄存器的比较匹配
PWM 模式：
在此模式下未使用
- bit 4 **未实现：** 读为 0
- bit 3 **CMIF:** 比较器中断标志位
1 = 比较器输出已改变（必须用软件清零）
0 = 比较器输出未改变
- bit 2 **未实现：** 读为 0
- bit 1 **TMR2IF:** Timer2 与 PR2 匹配中断标志位 ⁽¹⁾
1 = Timer2 与 PR2 发生匹配（必须用软件清零）
0 = Timer2 与 PR2 未发生匹配
- bit 0 **TMR1IF:** Timer1 溢出中断标志位
1 = Timer1 寄存器已溢出（必须用软件清零）
0 = Timer1 寄存器未溢出

注 1: 仅限 PIC12F615/617/HV615。在 PIC12F609/HV609 上未实现，读为 0。

PIC12F609/615/617/12HV609/615

2.2.2.6 PCON 寄存器

电源控制（PCON）寄存器（见表 12-2）包含区分以下各种复位的标志位：

- 上电复位（ $\overline{\text{POR}}$ ）
- 欠压复位（ $\overline{\text{BOR}}$ ）
- 看门狗定时器复位（WDT）
- 外部 $\overline{\text{MCLR}}$ 复位

PCON 寄存器还控制 $\overline{\text{BOR}}$ 的软件使能。

PCON 寄存器位如寄存器 2-6 所示。

寄存器 2-6: PCON: 电源控制寄存器

U-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0 ⁽¹⁾
—	—	—	—	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$
bit 7						bit 0	

图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-2

未实现: 读为 0

bit 1

POR: 上电复位状态位

1 = 未发生上电复位

0 = 发生了上电复位（发生上电复位后，必须用软件置 1）

bit 0

BOR: 欠压复位状态位

1 = 未发生欠压复位

0 = 发生了欠压复位（发生欠压复位后，必须用软件置 1）

注 1: 如果禁止欠压复位，则读为 0。

PIC12F609/615/617/12HV609/615

2.2.2.7 APFCON 寄存器 (仅限 PIC12F615/617/HV615)

备用引脚功能控制 (APFCON) 寄存器用于将特定的外设输入和输出功能配置到不同的引脚上。对于这类器件, 可将 P1A、P1B 和 Timer1 门控功能配置到不同的引脚上。

APFCON 寄存器位如寄存器 2-7 所示。

寄存器 2-7: APFCON: 备用引脚功能寄存器⁽¹⁾

U-0	U-0	U-0	R/W-0	U-0	U-0	R/W-0	R/W-0
—	—	—	T1GSEL	—	—	P1BSEL	P1ASEL
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

- bit 7-5 **未实现:** 读为 0
- bit 4 **T1GSEL:** TMR1 输入引脚选择位
1 = GP3/T1G⁽²⁾/MCLR/VPP 上具有 T1G 功能
0 = GP4/AN3/CIN1-/T1G/P1B⁽²⁾/OSC2/CLKOUT 上具有 T1G 功能
- bit 3-2 **未实现:** 读为 0
- bit 1 **P1BSEL:** P1B 输出引脚选择位
1 = GP4/AN3/CIN1-/T1G/P1B⁽²⁾/OSC2/CLKOUT 上具有 P1B 功能
0 = GP0/AN0/CIN+/P1B/ICSPDAT 上具有 P1B 功能
- bit 0 **P1ASEL:** P1A 输出引脚选择位
1 = GP5/T1CKI/P1A⁽²⁾/OSC1/CLKIN 上具有 P1A 功能
0 = GP2/AN2/T0CKI/INT/COU/CCP1/P1A 上具有 P1A 功能

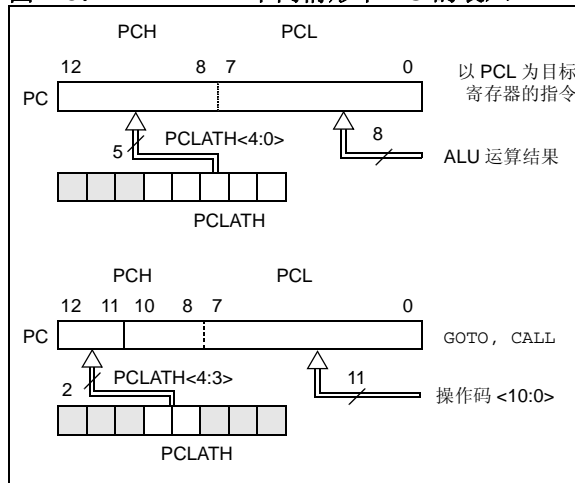
注 1: 仅限 PIC12F615/617/HV615。

注 2: 备用引脚功能。

2.3 PCL 和 PCLATH

程序计数器（PC）为 13 位宽。其低字节来自可读写的 PCL 寄存器，高字节（PC<12:8>）来自 PCLATH，不能直接读写。只要发生复位，PC 就将被清零。图 2-5 显示了装入 PC 值的两种情形。图 2-5 中上面的例子说明在写 PCL（PCLATH<4:0> → PCH）时是如何装入 PC 的。图 2-5 中下面的例子说明在执行 CALL 或 GOTO 指令期间（PCLATH<4:3> → PCH）是如何装入 PC 的。

图 2-5: 不同情形下 PC 的装入



2.3.1 修改 PCL

在执行以 PCL 寄存器作为目标寄存器的任何指令的同时，也会使程序计数器的 PC<12:8> 位（PCH）被 PCLATH 寄存器的内容所代替。这使得可以通过将所需的高 5 位写入 PCLATH 寄存器来改变程序计数器的整个内容。当将低 8 位写入 PCL 寄存器时，程序计数器的所有 13 位都将变为 PCLATH 寄存器中和那些被写入 PCL 寄存器的值。

计算 GOTO 指令是通过向程序计数器加一个偏移量（ADDWF PCL）来实现的。当通过修改 PCL 寄存器跳转到查找表或程序跳转表（计算 GOTO）时，应特别注意。假设 PCLATH 被设置为表起始地址，如果表长度大于 255 条指令，或如果在表中中间存储器地址的低 8 位从 0xFF 计满返回到 0x00，那么 PCLATH 必须为在表起始和表中的目标存储单元之间发生计满返回的每个地址进行递增。

更多信息，请参见应用笔记 AN556，“Implementing a Table Read”（DS00556）。

2.3.2 堆栈

PIC12F609/615/617/12HV609/615 系列器件具有 8 级 x 13 位宽的硬件堆栈（见图 2-1）。堆栈空间既不占用程序存储空间，也不占用数据存储空间，而且堆栈指针是不可读写的。当执行 CALL 指令或当中断导致程序跳转时，PC 值将被压入堆栈。而在执行 RETURN、RETLW 或 RETFIE 指令时，将从堆栈中弹出 PC 值。PCLATH 不受压栈或出栈操作的影响。

堆栈的工作原理犹如循环缓冲区。这意味着当压栈 8 次后，第 9 次压入堆栈的值将会覆盖第一次压栈时所保存的值，而第 10 次压入堆栈的值将覆盖第二次压栈时所保存的值，依此类推。

- 注 1:** 不存在指示堆栈是否上溢或下溢的状态标志位。
注 2: 不存在被称为 PUSH 或 POP 的指令 / 助记符。堆栈的压入或弹出是源于执行了 CALL、RETURN、RETLW 和 RETFIE 指令，或源于跳转到中断向量地址。

2.4 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是实际存在的寄存器。对 INDF 寄存器进行寻址会进行间接寻址。

可使用 INDF 寄存器进行间接寻址。任何使用 INDF 寄存器的指令，实际上是对文件选择寄存器（FSR）所指向的数据进行访问。间接对 INDF 进行读操作将返回 00h。间接对 INDF 寄存器进行写操作将导致空操作（尽管可能会影响状态位）。通过将 FSR 寄存器的 8 位与 STATUS 寄存器的 IRP 位进行组合可得到一个有效的 9 位地址，如图 2-6 所示。

例 2-1 给出了一个使用间接寻址将 RAM 存储单元 40h-7Fh 清零的简单程序。

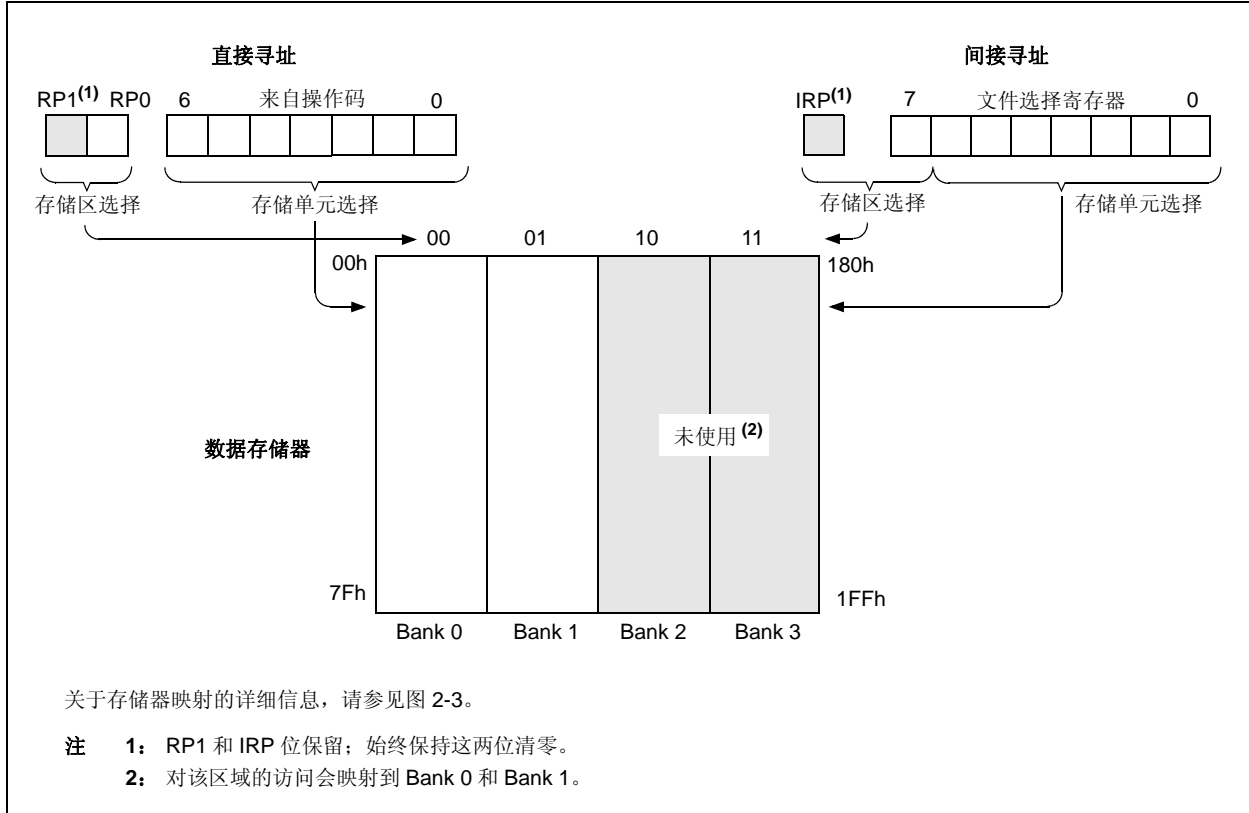
例 2-1: 间接寻址

```

MOV LW 0x40 ;initialize pointer
MOV WF FSR ;to RAM
NEXT   CLRF INDF ;clear INDF register
       INCF FSR ;inc pointer
       BTFSS FSR,7 ;all done?
       GOTO NEXT ;no clear next
CONTINUE ;yes continue
    
```

PIC12F609/615/617/12HV609/615

图 2-6: PIC12F609/615/617/12HV609/615 的直接 / 间接寻址



3.0 闪存程序存储器自读 / 自写控制 (仅限 PIC12F617)

在整个 VDD 范围内的正常工作期间, 闪存程序存储器都是可读写的。该存储器并不直接映射到寄存器文件空间, 而是通过特殊功能寄存器 (见寄存器 3-1 至 3-5) 来间接寻址。共有 6 个 SFR 可用于对该存储器进行读写操作:

- PMCON1
- PMCON2
- PMDATL
- PMDATH
- PMADRL
- PMADRH

当与程序存储器模块接口时, PMDATL 和 PMDATH 寄存器形成双字节字, 保存用于读 / 写操作的 14 位数据; 而 PMADRL 和 PMADRH 寄存器形成双字节字, 保存被访问闪存单元的 13 位地址。这些器件具有 2K 字的程序闪存, 地址范围为从 0000h 至 07FFh。

程序存储器允许单字读操作和 4 字写操作。4 字写操作会自动擦除目标存储单元行并写入新数据 (在写入前擦除)。

写入时间由片上定时器控制。写入 / 擦除电压是由片上电荷泵产生的, 此电荷泵在器件字节操作或字操作的电压范围内工作。

当器件处于代码保护状态时, CPU 可以继续读取和写入闪存程序存储器。

根据闪存程序存储器使能 (WRT<1:0>) 位的设置, 器件可能可以, 也可能无法写入程序存储器的一些特定存储块, 但是, 读取程序存储器总是允许的。

当配置字寄存器中的闪存程序存储器代码保护 (\overline{CP}) 位使能时, 程序存储器将被代码保护, 器件编程器 (ICSP™) 将无法访问数据或程序存储器。

3.1 PMADRH 和 PMADRL 寄存器

PMADRH 和 PMADRL 寄存器可寻址最大 8K 字的程序存储器。

当选择程序地址值时, 地址的最高有效字节 (Most Significant Byte, MSB) 被写入 PMADRH 寄存器, 而最低有效字节 (Least Significant Byte, LSB) 被写入 PMADRL 寄存器。

3.2 PMCON1 和 PMCON2 寄存器

PMCON1 是数据程序存储器访问的控制寄存器。

控制位 RD 和 WR 分别用于启动读和写操作。用软件不能将这两位清零, 只能置 1。在读或写操作完成时, 它们由硬件清零。由于无法用软件将 WR 位清零, 可避免写操作意外地过早终止。

当 WREN 位置 1 时, 允许进行写操作。上电时, WREN 位被清零。

PMCON2 不是实际存在的寄存器。读 PMCON2 将得到全 0。PMCON2 寄存器仅在闪存写序列中使用。

PIC12F609/615/617/12HV609/615

寄存器 3-1: PMDATL: 程序存储器数据寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PMDATL7	PMDATL6	PMDATL5	PMDATL4	PMDATL3	PMDATL2	PMDATL1	PMDATL0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **PMDATL<7:0>**: 写入程序存储器或从程序存储器读取的 8 个最低有效数据位

寄存器 3-2: PMADRL: 程序存储器地址寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PMADRL7	PMADRL6	PMADRL5	PMADRL4	PMADRL3	PMADRL2	PMADRL1	PMADRL0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **PMADRL<7:0>**: 用于程序存储器读 / 写操作的 8 个最低有效地址位

寄存器 3-3: PMDATH: 程序存储器数据高字节寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	PMDATH5	PMDATH4	PMDATH3	PMDATH2	PMDATH1	PMDATH0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现: 读为 0

bit 5-0 **PMDATH<5:0>**: 程序存储器的 6 个最高有效数据位

寄存器 3-4: PMADRH: 程序存储器地址高字节寄存器

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	PMADRH2	PMADRH1	PMADRH0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 3 未实现: 读为 0

bit 2-0 **PMADRH<2:0>**: 指定用于程序存储器读操作的 3 个最高有效地址位或高位。

PIC12F609/615/617/12HV609/615

寄存器 3-5: **PMCON1**——程序存储器控制寄存器 1 (地址: 93h)

U-1	U-0	U-0	U-0	U-0	R/W-0	R/S-0	R/S-0
—	—	—	—	—	WREN	WR	RD
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7 **未实现:** 读为 1

bit 6-3 **未实现:** 读为 0

bit 2 **WREN:** 程序存储器写使能位

1 = 允许写周期

0 = 禁止写入 EEPROM

bit 1 **WR:** 写控制位

1 = 启动程序存储器的写周期。(该位在写操作完成时由硬件清零。用软件只能将 WR 位置 1, 但不能清零。)

0 = 闪存的写周期完成

bit 0 **RD:** 读控制位

1 = 启动程序存储器读操作 (读操作需要一个周期。由硬件清零 RD; 用软件只能将 RD 位置 1, 但不能清零)。

0 = 不启动闪存读操作

PIC12F609/615/617/12HV609/615

3.3 读闪存程序存储器

要读取程序存储单元，用户必须将地址的两个字节写入 PMADRL 和 PMADRH 寄存器中，然后将控制位 RD (PMCON1<0>) 置 1。读控制位置 1 之后，闪存程序存储器控制器将使用第二个指令周期来读数据。这会导致紧随 “BSF PMCON1, RD” 指令的第二条指令被忽略。在紧接着的下一个周期，PMDATL 和 PMDATH 寄存器中的数据即可使用；可在随后的指令中读取为两个字节。PMDATL 和 PMDATH 寄存器将保留该值直到另一次读操作开始或用户写入新值（在写操作期间）。

例 3-1: 读闪存程序存储器

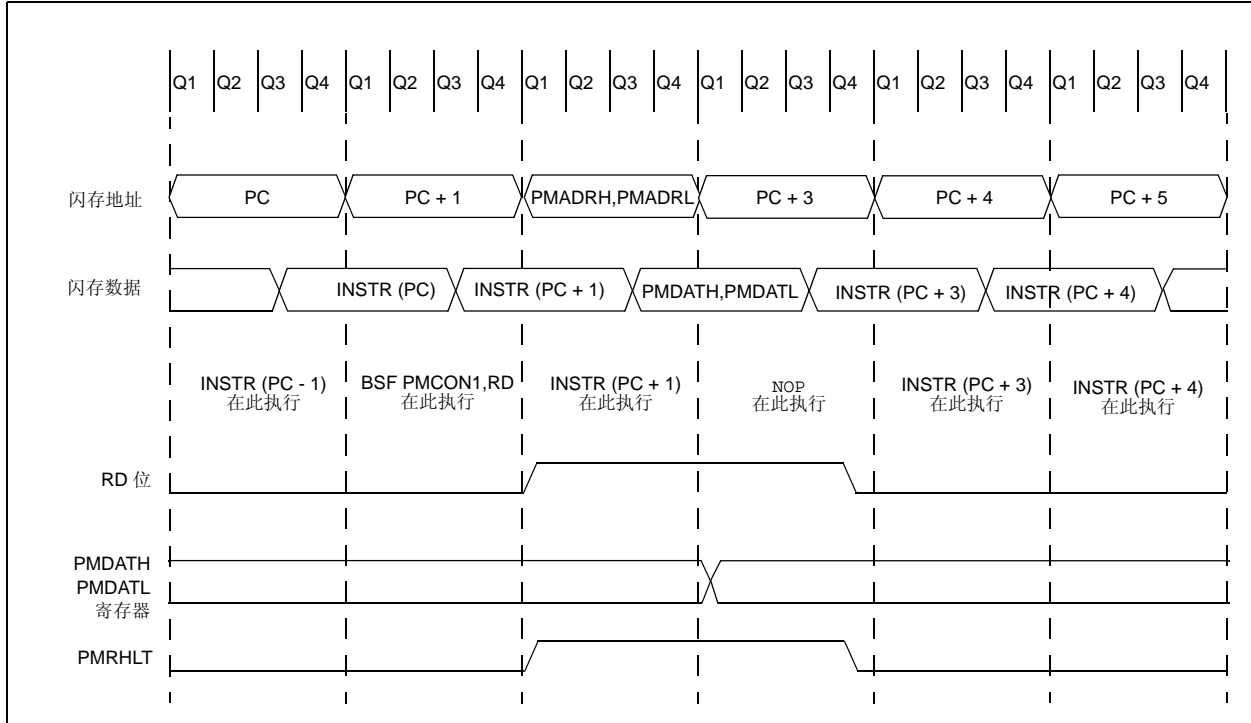
```
BANKSEL PM_ADR           ; Change STATUS bits RP1:0 to select bank with PMADRL
MOVLW  MS_PROG_PM_ADDR   ;
MOVWF  PMADRH            ; MS Byte of Program Address to read
MOVLW  LS_PROG_PM_ADDR   ;
MOVWF  PMADRL            ; LS Byte of Program Address to read
BANKSEL PMCON1           ; Bank to containing PMCON1
BSF    PMCON1, RD        ; PM Read

NOP                        ; First instruction after BSF PMCON1, RD executes normally

NOP                        ; Any instructions here are ignored as program
                          ; memory is read in second cycle after BSF PMCON1, RD
                          ;

BANKSEL PMDATL           ; Bank to containing PMADRL
MOVF   PMDATL, W         ; W = LS Byte of Program PMDATL
MOVF   PMDATH, W         ; W = MS Byte of Program PMDATL
```

图 3-1: 闪存程序存储器读周期执行时序



3.4 写闪存程序存储器

只有闪存程序存储器的某个字处于存储器的未受保护段中时，才能写该字单元。

闪存程序存储器必须以 4 字存储块的形式进行写入。更多详细信息，请参见图 3-2 和图 3-3。存储块由 4 个具有连续地址的字组成，下边界由 $\text{PMADRL}\langle 1:0 \rangle = 00$ 的地址定义。程序存储器的所有块写操作都通过 4 字写操作以 16 字擦除的方式进行。写操作是边沿对齐的，不能跨越边界。

要写入程序数据，必须先将数据装入缓冲寄存器（见图 3-2）。其实现方法是，先将目标地址写入 PMADRL 和 PMADRH，然后将数据写入 PMDATL 和 PMDATH。设置地址和数据之后，必须执行以下事件序列：

1. 向 PMCON2 中先写入 55h，然后写入 AAh（闪存编程序列）。
2. 将 PMCON1 寄存器的 WR 控制位置 1。

所有 4 个缓冲寄存器单元都应写入正确的数据。如果要写入 4 字存储块的数据少于 4 个字，那么必须对未被写入的程序存储单元执行读操作。该操作会从未被写入的程序存储单元中获取数据，并将数据装入 PMDATL 和 PMDATH 寄存器。然后，必须执行将数据传输到缓冲寄存器中的事件序列。

要将数据从缓冲寄存器中传输到程序存储器，PMADRL 和 PMADRH 必须指向 4 字存储块的最后一个单元（ $\text{PMADRL}\langle 1:0 \rangle = 11$ ）。然后，必须执行以下事件序列：

1. 向 PMCON2 中先写入 55h，然后写入 AAh（闪存编程序列）。
2. 将 PMCON1 寄存器的控制位 WR 置 1，以开始写操作。

用户必须执行相同的特定序列来启动对于程序存储器块中的每个字的写操作，按顺序写入每个程序字（000、001、010 和 011）。对最后一个字（ $\text{PMADRL}\langle 1:0 \rangle = 11$ ）执行写操作时，将会自动擦除一个 16 字的存储块，并将 4 字缓冲寄存器的内容写入程序存储器。

在“BSF PMCON1,WR”指令之后，处理器需要两个周期来设置擦除 / 写入操作。用户必须在 WR 位置 1 指令之后放置两条 NOP 指令。因为数据是被写入缓冲寄存器，所以存储块前 3 个字的写操作会立即发生。只有在发生擦除操作的周期中（即，擦除 16 字存储块的最后一个字），处理器才会暂停内部操作（典型值为 4 ms）。这不是休眠模式，因为时钟和外设会继续运行。在 4 字写周期之后，处理器将从 PMCON1 写指令之后的第三条指令开始继续执行指令。对于更高地址处的 12 个字，必须重复以上序列。

3.5 防止误写操作的保护措施

在一些情况下，器件不应程序存储器执行写操作。为了防止误写操作，芯片内嵌了各种保护机制。上电时，WREN 被清零。此外，上电延时定时器（延时 64 ms）也会阻止对程序存储器进行写操作。

在欠压、电源毛刺或软件故障期间，写操作的启动序列以及 WREN 位可防止意外写操作的发生。

3.6 代码保护期间的操作

当器件处于代码保护状态时，CPU 仍可对程序存储器读写未加密数据。禁止测试模式访问。

3.7 写保护期间的操作

当程序存储器处于写保护状态时，CPU 可以在程序存储器中读取数据和执行指令。对于进行写保护的程序存储器部分，CPU 可以使用 PMCON 寄存器对其进行修改，但受保护的程序存储器不能使用 ICSP 模式进行修改。

图 3-2: 对 2K 闪存程序存储器的块写操作

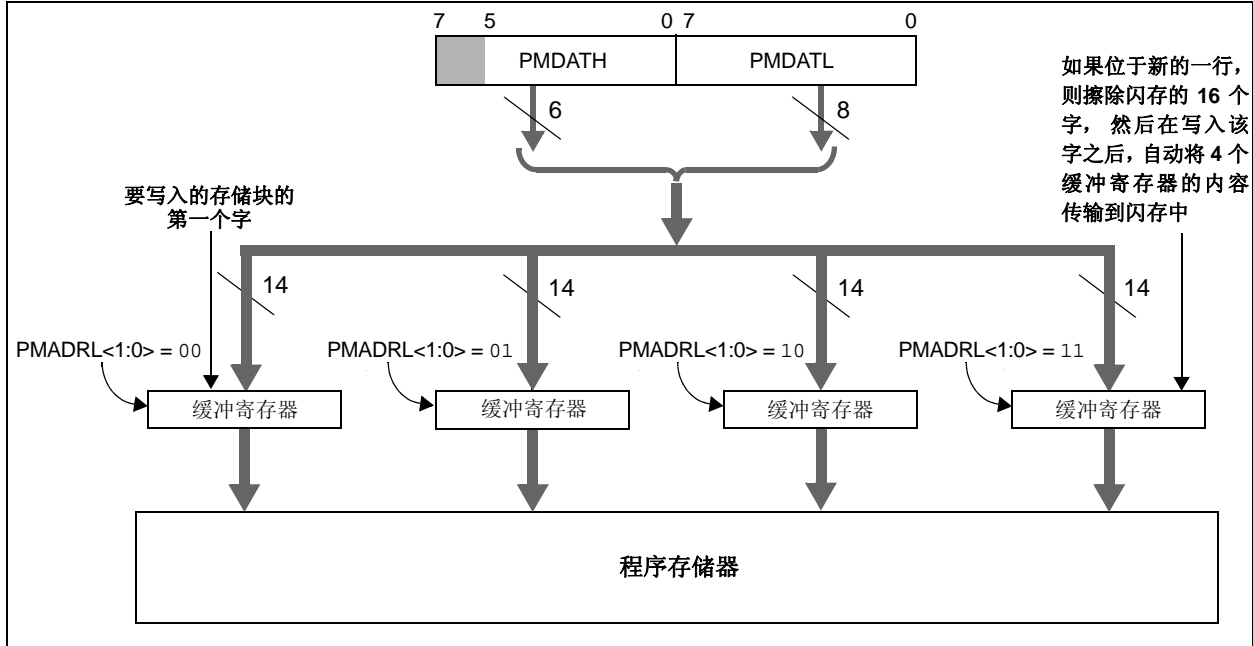
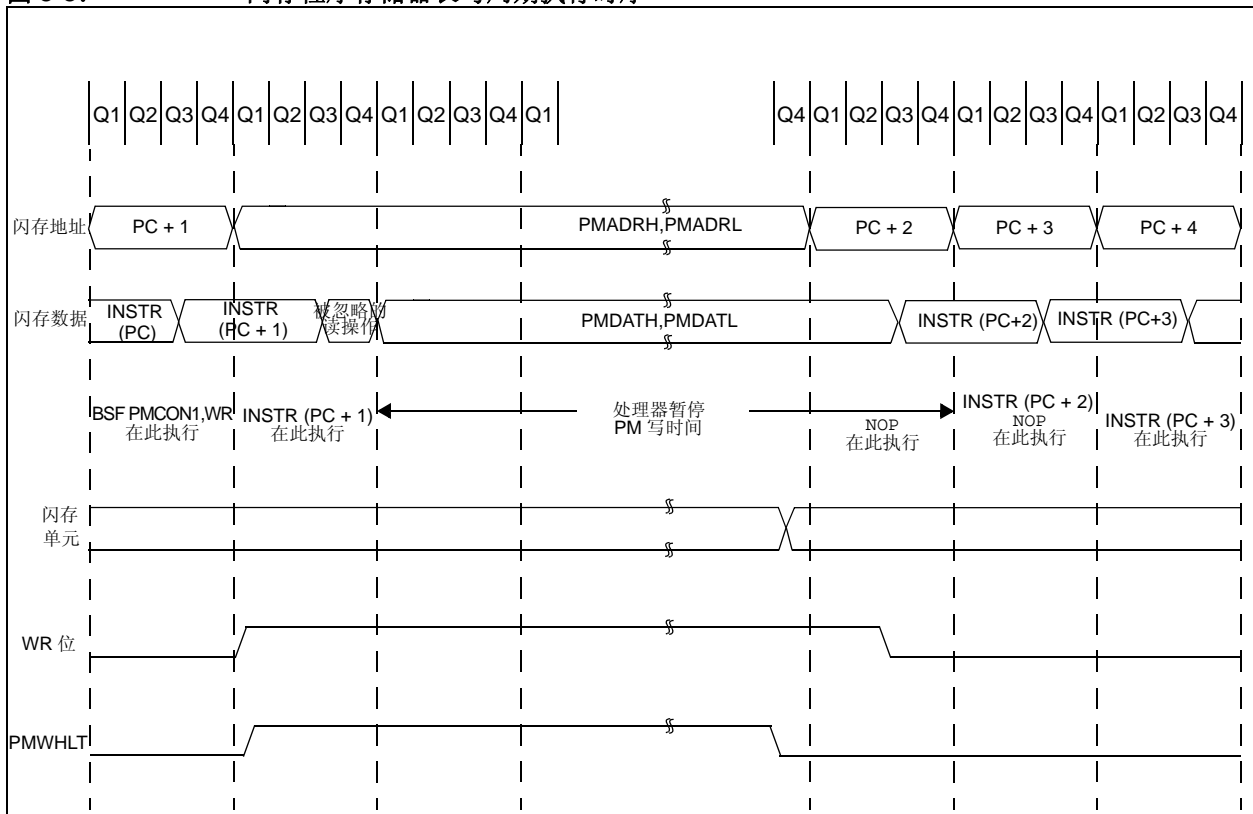


图 3-3: 闪存程序存储器长写周期执行时序



PIC12F609/615/617/12HV609/615

例 3-2 中给出了完整的 4 字写序列的示例。初始地址装入 PMADRH 和 PMADRL 寄存器对；8 个数据字使用间接寻址方式装入。

例 3-2: 写闪存程序存储器

```
;;;;;;;;;;;;;
; This write routine assumes the following:
;   A valid starting address (the least significant bits = '00')
;   is loaded in ADDRH:ADDRL
;   ADDRH, ADDRL and DATAADDR are all located in data memory
;
BANKSEL  PMADRH
MOVWF   ADDRH,W      ; Load initial address
MOVWF   PMADRH      ;
MOVWF   ADDRL,W     ;
MOVWF   PMADRL      ;
MOVWF   DATAADDR,W ; Load initial data address
MOVWF   FSR         ;
LOOP    MOVF   INDF,W ; Load first data byte into lower
MOVWF   PMDATL     ;
INCF   FSR,F      ; Next byte
MOVF   INDF,W     ; Load second data byte into upper
MOVWF   PMDATH     ;
INCF   FSR,F      ;
BANKSEL  PMCON1
BSF    PMCON1,WREN ; Enable writes
BCF    INTCON,GIE  ; Disable interrupts (if using)
BTFSC  INTCON,GIE  ; See AN576
GOTO   $-2
;;;;;;;;;;;;;
;                               Required Sequence
MOVLW  55h          ; Start of required write sequence:
MOVWF  PMCON2      ; Write 55h
MOVLW  0AAh        ;
MOVWF  PMCON2      ; Write 0AAh
BSF    PMCON1,WR   ; Set WR bit to begin write
NOP    ; Required to transfer data to the buffer
NOP    ; registers
;;;;;;;;;;;;;
BCF    PMCON1,WREN ; Disable writes
BSF    INTCON,GIE  ; Enable interrupts (comment out if not using interrupts)
BANKSEL  PMADRL
MOVF   PMADRL, W
INCF   PMADRL,F   ; Increment address
ANDLW  0x03       ; Indicates when sixteen words have been programmed
SUBLW  0x03       ; 0x0F = 16 words
;           ; 0x0B = 12 words
;           ; 0x07 = 8 words
;           ; 0x03 = 4 words
BTFSS  STATUS,Z   ; Exit on a match,
GOTO   LOOP       ; Continue if more data needs to be written
```

PIC12F609/615/617/12HV609/615

表 3-1: 与程序存储器相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
PMCON1	—	—	—	—	—	WREN	WR	RD	---- -000	---- -000
PMCON2	程序存储器控制寄存器 2 (不是实际存在的寄存器)								---- ----	---- ----
PMADRL	PMADRL7	PMADRL6	PMADRL5	PMADRL4	PMADRL3	PMADRL2	PMADRL1	PMADRL0	0000 0000	0000 0000
PMADRH	—	—	—	—	—	PMADRH2	PMADRH1	PMADRH0	---- -000	---- -000
PMDATL	PMDATL7	PMDATL6	PMDATL5	PMDATL4	PMDATL3	PMDATL2	PMDATL1	PMDATL0	0000 0000	0000 0000
PMDATH	—	—	PMDATH5	PMDATH4	PMDATH3	PMDATH2	PMDATH1	PMDATH0	--00 0000	--00 0000

图注: x = 未知, u = 不变, - = 未实现 (读为 0), q = 值取决于具体条件。
程序存储器模块不使用阴影单元。

PIC12F609/615/617/12HV609/615

注:

4.0 振荡器模块

4.1 概述

振荡器模块具有多种时钟源和选择特性，广泛使用于各种应用中，同时最大限度地发挥性能并降低功耗。图 4-1 给出了振荡器模块的框图。

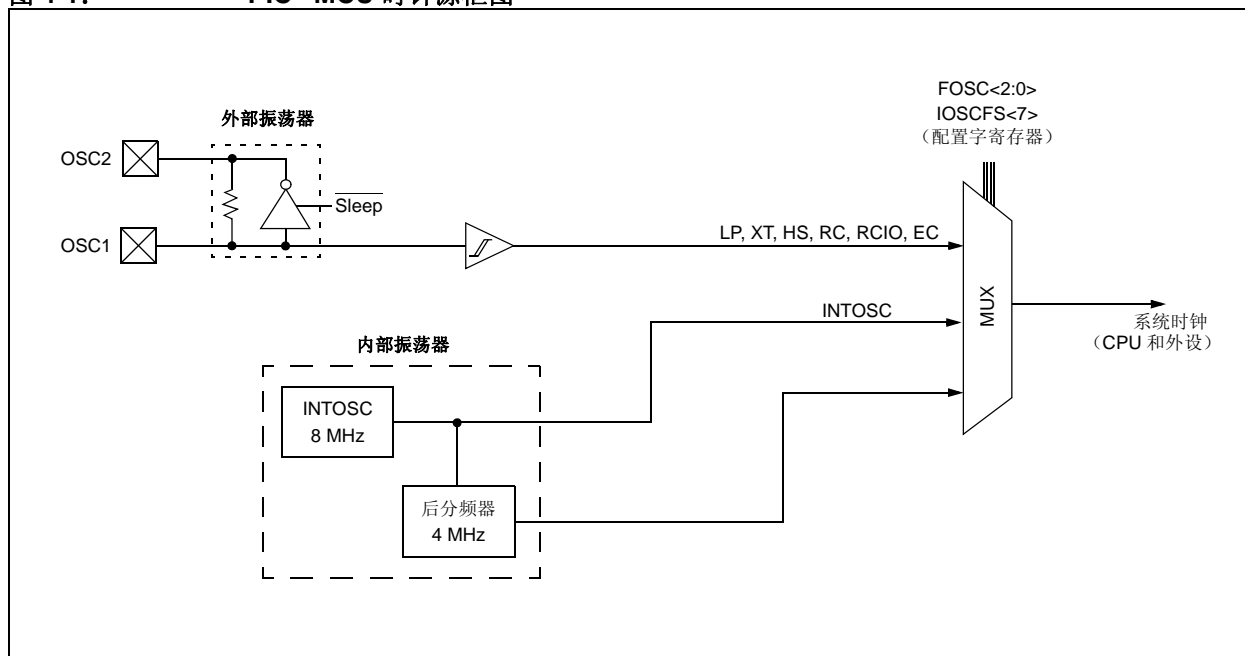
时钟源可配置为来自外部振荡器、石英晶体谐振器、陶瓷谐振器以及阻容（Resistor-Capacitor, RC）电路。此外，系统时钟源还可配置为两种可选速度之一：内部或外部系统时钟源。

振荡器模块可配置为以下 8 种时钟模式之一。

1. EC——外部时钟，OSC2/CLKOUT 用作 I/O 引脚。
2. LP——32 kHz 低功耗晶振模式。
3. XT——中等增益晶振或陶瓷谐振器模式。
4. HS——高增益晶振或陶瓷谐振器模式。
5. RC——外部阻容（RC），通过 OSC2/CLKOUT 引脚输出 Fosc/4 信号。
6. RCIO——外部阻容（RC），OSC2/CLKOUT 用作 I/O 引脚。
7. INTOSC——内部振荡器，通过 OSC2 引脚输出 Fosc/4 信号，OSC1/CLKIN 用作 I/O 引脚。
8. INTOSCIO——内部振荡器，OSC1/CLKIN 和 OSC2/CLKOUT 用作 I/O 引脚。

通过配置寄存器（CONFIG）中的 FOSC<2:0> 位来配置时钟源模式。内部振荡器模块提供一种可选的系统时钟模式，为 4 MHz（后分频器）或 8 MHz（INTOSC）。

图 4-1: PIC® MCU 时钟源框图



PIC12F609/615/617/12HV609/615

4.2 时钟源模式

时钟源模式可分为外部和内部模式。

- 外部时钟模式依靠外部电路提供时钟源。例如：振荡器模块（EC 模式）、石英晶体谐振器或陶瓷谐振器（LP、XT 和 HS 模式）以及阻容（RC）模式电路。
- 内部时钟源内置于振荡器模块中。振荡器模块有两种时钟频率供选择：4 MHz 和 8 MHz。

通过配置字寄存器的 FOSC<2:0> 位在外部的内部时钟源之间选择系统时钟。

4.3 外部时钟模式

4.3.1 振荡器起振定时器（OST）

如果振荡器模块被配置为 LP、XT 或 HS 模式，则振荡器起振定时器（OST）对 OSC1 计数 1024 个振荡周期。这发生在上电复位（POR）后和上电延时定时器（PWRT）延时结束（如果配置了）时，或从休眠中唤醒时。在此期间，程序计数器不递增，程序执行暂停。OST 确保使用石英晶体谐振器或陶瓷谐振器的振荡器电路已经起振并为振荡器模块提供稳定的系统时钟。当在时钟源之间切换时，需要一定的延时以使新时钟稳定。表 4-1 给出了振荡器延时的例子。

表 4-1: 振荡器延时示例

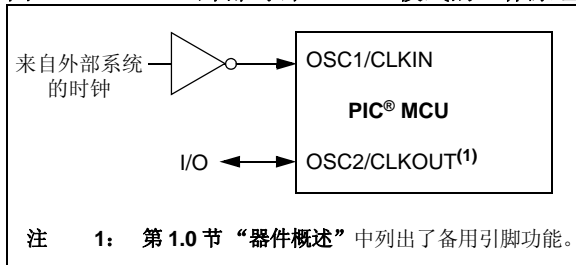
切换自	切换到	频率	振荡器延时
休眠/POR	INTOSC	125 kHz 到 8 MHz	振荡器预热延时（TWARM）
休眠/POR	EC 或 RC	DC – 20 MHz	2 个指令周期
休眠/POR	LP、XT 或 HS	32 kHz 到 20 MHz	1024 个时钟周期（OST）

4.3.2 EC 模式

外部时钟（EC）模式允许外部产生的逻辑电平作为系统时钟源。工作在此模式下时，外部时钟源连接到 OSC1 输入，OSC2 可用作通用 I/O。图 4-2 给出了 EC 模式的引脚连接。

当选取 EC 模式时，振荡器起振定时器（OST）被禁止。因此，上电复位（POR）后或者从休眠中唤醒后的操作不存在延时。因为 PIC® MCU 的设计是完全静态的，停止外部时钟输入将使器件暂停工作并保持所有数据完整。当再次启动外部时钟时，器件恢复工作，就好像没有停止过一样。

图 4-2: 外部时钟（EC）模式的工作原理



PIC12F609/615/617/12HV609/615

4.3.3 LP、XT 和 HS 模式

LP、XT 和 HS 模式支持使用连接到 OSC1 和 OSC2 的石英晶体谐振器或陶瓷谐振器（图 4-3）。模式选择内部反相放大器的低、中或高增益设定，以支持各种谐振器类型及速度。

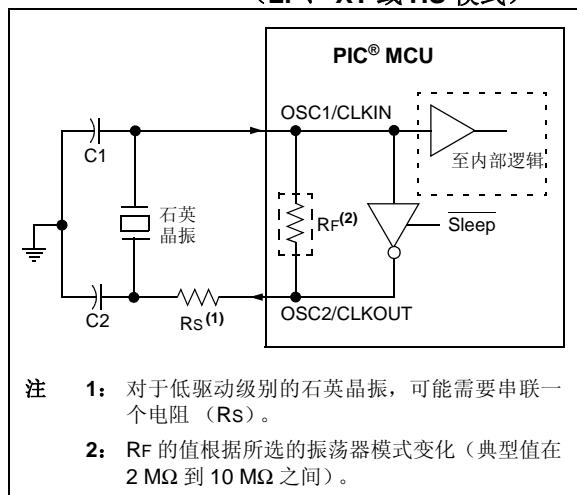
LP 振荡器模式选择内部反相放大器的最低增益设定。LP 模式的电流消耗在三种模式中最小。该模式设计用来驱动仅 32.768 kHz 的音叉（Tuning Fork）型晶振（钟表晶振）。

XT 振荡器模式选择内部反相放大器的中等增益设定。XT 模式的电流消耗在三种模式中居中。该模式最适合驱动具备中等驱动级别规格要求的谐振器。

HS 振荡器模式选择内部反相放大器的最高增益设定。HS 模式的电流消耗在三种模式中最大。该模式最适合驱动需要高驱动设定的谐振器。

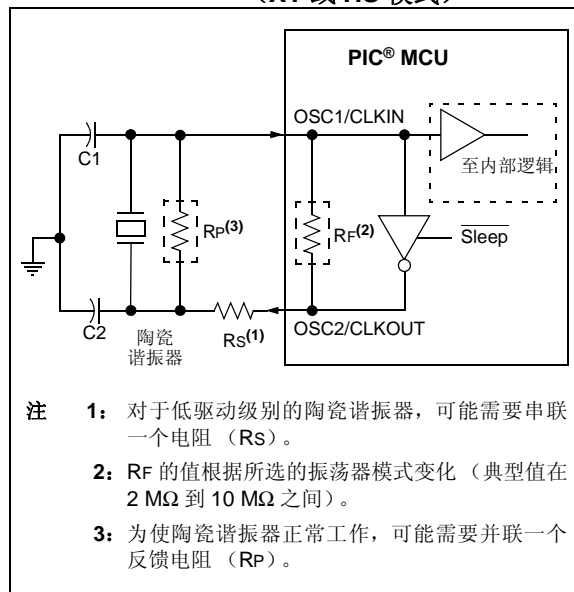
图 4-3 和图 4-4 分别给出了石英晶体谐振器和陶瓷谐振器的典型电路。

图 4-3: 石英晶振的工作原理 (LP、XT 或 HS 模式)



- 注 1: 石英晶振的特性随类型、封装和制造商而变化。要了解规格说明和推荐应用, 应查阅制造商提供的数据手册。
- 注 2: 应始终验证振荡器在应用要求的 VDD 和温度范围内的性能。
- 注 3: 如需振荡器设计帮助, 请参见以下 Microchip 应用笔记:
- AN826, “Crystal Oscillator Basics and Crystal Selection for rPIC[®] and PIC[®] Devices” (DS00826)
 - AN849, “Basic PIC[®] Oscillator Design” (DS00849)
 - AN943, “Practical PIC[®] Oscillator Analysis and Design” (DS00943)
 - AN949, “Making Your Oscillator Work” (DS00949)

图 4-4: 陶瓷谐振器的工作原理 (XT 或 HS 模式)



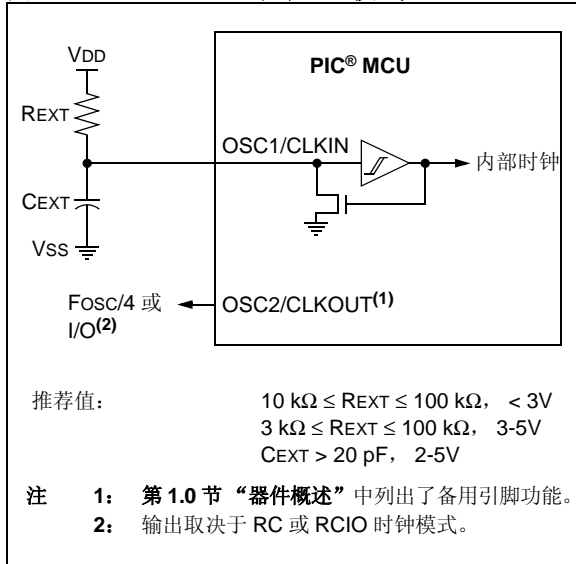
PIC12F609/615/617/12HV609/615

4.3.4 外部 RC 模式

外部阻容 (RC) 模式支持使用外部 RC 电路。对时钟精度要求不高时, 这使设计人员有了很大的频率选择空间, 且保持成本最低。有以下两种模式: RC 和 RCIO。

在 RC 模式下, RC 电路连接到 OSC1。OSC2/CLKOUT 输出 RC 振荡器频率的 4 分频。该信号可用于为外部电路、同步、校准、测试或其他应用需求提供时钟。图 4-5 给出了外部 RC 模式的连接图。

图 4-5: 外部 RC 模式



在 RCIO 模式下, RC 电路连接到 OSC1。OSC2 成为额外的通用 I/O 引脚。

RC 振荡器频率与供电电压、电阻 (R_{EXT}) 和电容 (C_{EXT}) 值以及工作温度有关。影响振荡器频率的其他因素有:

- 电压阈值变化
- 元件容差
- 不同封装的电容

用户还应考虑因所使用的外部 RC 元件的容差而导致的差异。

4.4 内部时钟模式

振荡器模块提供一个可选的系统时钟源, 频率为 4 MHz 或 8 MHz。通过配置字的 IOSCFS 位来配置可选频率。

内部振荡器的频率可通过 OSCTUNE 寄存器中的校准值来微调。

4.4.1 INTOSC 和 INTOSCIO 模式

当使用配置字寄存器 (CONFIG) 中的振荡器选择或 FOSC<2:0> 位对器件进行编程时, 在 INTOSC 和 INTOSCIO 模式下将内部振荡器配置为系统时钟源。更多信息, 请参见第 12.0 节 “CPU 的特殊功能”。

在 INTOSC 模式下, OSC1/CLKIN 可用作通用 I/O。OSC2/CLKOUT 输出所选内部振荡器频率的 4 分频。CLKOUT 信号可用于为外部电路、同步、校准、测试或其他应用需求提供时钟。

在 INTOSCIO 模式下, OSC1/CLKIN 和 OSC2/CLKOUT 可用作通用 I/O。

PIC12F609/615/617/12HV609/615

4.4.1.1 OSCTUNE 寄存器

该振荡器在出厂时已校准，但可通过在软件中写入 OSCTUNE 寄存器（寄存器 4-1）来进行调节。

OSCTUNE 寄存器的默认值为 0。该值是一个 5 位的二进制补码。

当 OSCTUNE 寄存器被修改时，该频率将开始转变为新频率。转变期间，代码将继续执行。是否已发生频率转变并无明确的指示。

寄存器 4-1: OSCTUNE: 振荡器调节寄存器

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位，读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-5 未实现：读为 0
 bit 4-0 **TUN<4:0>**: 频率调节位
 01111 = 最高频率
 01110 =
 •
 •
 •
 00001 =
 00000 = 振荡器模块运行在经过校准的频率下
 11111 =
 •
 •
 •
 10000 = 最低频率

表 4-2: 与时钟源相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值 ⁽¹⁾
CONFIG ⁽²⁾	IOSCFSS	CP	MCLRRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0	—	—
OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu

图注: x = 未知, u = 不变, - = 未实现位 (读为 0)。振荡器不使用阴影单元。
 注 1: 其他 (非上电) 复位包括在正常工作期间的 MCLR 复位和看门狗定时器复位。
 2: 请参见配置字寄存器 (寄存器 12-1) 了解所有寄存器位的操作。

PIC12F609/615/617/12HV609/615

注:

PIC12F609/615/617/12HV609/615

5.0 I/O 端口

器件具有最多 6 个可用的通用 I/O 引脚。根据外设的使能情况，部分甚至全部引脚可能不能用于通用 I/O。通常而言，当某个外设使能时，其相关引脚可能不能用作通用 I/O 引脚。

5.1 GPIO 和 TRISIO 寄存器

GPIO 是一个 6 位宽的端口，具有 5 个双向和 1 个仅输入引脚。对应的数据方向寄存器是 TRISIO（寄存器 5-2）。将 TRISIO 某位置 1（= 1）时，会将 GPIO 的相应引脚设为输入（即，禁止输出驱动器）。将 TRISIO 某位清零（= 0）时，会将 GPIO 的相应引脚设为输出（即，使能输出驱动器并将输出锁存器中的内容输出到选中引脚）。GP3 是个例外，仅可作为输入引脚，其 TRIS 位总是读为 1。例 5-1 显示了如何初始化 GPIO。

注： GPIO = PORTA
TRISIO = TRISA

读 GPIO 寄存器（寄存器 5-1）将读出相应引脚的状态，而对其进行写操作则是将数据写入端口锁存器。所有写操作都是读 - 修改 - 写操作。因此，对端口的写操作意味着总是先读端口引脚电平状态，然后修改这个值，最后再写入该端口的数据锁存器。当 MCLRE = 1 时，GP3 读为 0。

TRISIO 寄存器控制着 GPIO 引脚的方向，即使它们用作模拟输入引脚。当引脚用于模拟输入时，用户必须确保 TRISIO 寄存器中的各位保持置 1。配置为模拟输入的 I/O 引脚总是读为 0。

注： 必须对 ANSEL 寄存器进行初始化，以将模拟通道配置为数字输入。配置为模拟输入的引脚将读为 0，且不能产生中断。

例 5-1: 初始化 GPIO

```
BANKSEL GPIO ;
CLRF GPIO ;Init GPIO
BANKSEL ANSEL ;
CLRF ANSEL ;digital I/O, ADC clock
;setting 'don't care'
MOVLW 0Ch ;Set GP<3:2> as inputs
MOVWF TRISIO ;and set GP<5:4,1:0>
;as outputs
```

寄存器 5-1: GPIO: GPIO 寄存器

U-0	U-0	R/W-x	R/W-x	R-x	R/W-x	R/W-x	R/W-x
—	—	GP5	GP4	GP3	GP2	GP1	GP0
bit 7						bit 0	

图注：

R = 可读位 W = 可写位 U = 未实现位，读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现：读为 0
bit 5-0 **GP<5:0>**: GPIO I/O 引脚位
1 = GPIO 引脚 > V_{IH}
0 = GPIO 引脚 < V_{IL}

PIC12F609/615/617/12HV609/615

寄存器 5-2: TRISIO: GPIO 三态寄存器

U-0	U-0	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 7-6 未实现: 读为 0

bit 5-0 **TRISIO<5:0>**: GPIO 三态控制位
1 = GPIO 引脚配置为输入 (三态)
0 = GPIO 引脚配置为输出

- 注 1: TRISIO<3> 总是读为 1。
2: 在 XT、HS 和 LP 振荡器模式下, TRISIO<5:4> 总是读为 1。

5.2 引脚的其他功能

PIC12F609/615/617/12HV609/615 器件中每个 GPIO 引脚都具有电平变化中断功能和弱上拉功能。以下三节将对这些功能进行介绍。

5.2.1 ANSEL 寄存器

ANSEL 寄存器用于将 I/O 引脚的输入模式配置为模拟。将相应的 ANSEL 位设置为高电平将使引脚上的所有数字读数都读为 0, 并允许引脚上的模拟功能正确操作。

ANSEL 位的状态不会影响数字输出功能。TRIS 清零且 ANSEL 置 1 的引脚将仍作为数字输出工作, 但输入模式将变为模拟。当在受影响的端口上执行读 - 修改 - 写指令时, 这会引起意外操作。

5.2.2 弱上拉

除 GP3 外的每个 GPIO 引脚都具有可单独配置的内部弱上拉功能。控制位 WPUx 用于使能或禁止每个上拉功能。请参见寄存器 5-5。当端口引脚被配置为输出时, 这些弱上拉会自动关闭。上电复位时上拉功能被 OPTION 寄存器的 GPPU 位禁止。当配置为 MCLR 时, GP3 上的弱上拉自动使能; 当 GP3 配置为 I/O 时则被禁止。没有对 MCLR 上拉的软件控制。

5.2.3 电平变化中断

每个 GPIO 引脚都可单独配置为电平变化中断引脚。控制位 IOCx 用于使能或禁止各引脚的中断功能。请参见寄存器 5-6。电平变化中断功能在上电复位时被禁止。

对于允许了电平变化中断功能的引脚, 其值将与上次读取的 GPIO 的旧锁存值相比较。所有与上次读取值不匹配的输出进行逻辑或运算, 运算结果用来设置 INTCON 寄存器 (寄存器 2-3) 中的 GPIO 电平变化中断标志位 (GPIF)。

该中断可将器件从休眠状态唤醒。用户在中断服务程序中可通过以下方式清除该中断:

- 对 GPIO 的任何读操作以及清零标志位 GPIF。这将结束不匹配条件;
- 或
- 对 GPIO 的任何写操作以及清零标志位 GPIF 将结束不匹配条件;

不匹配条件将继续把标志位 GPIF 置 1。读 GPIO 将结束不匹配条件并允许将标志位 GPIF 清零。保持上一次读取值的锁存器不受 MCLR 或 BOR 复位的影响。在这些复位之后, 如果存在不匹配情况, GPIF 标志还将继续被置 1。

注: 当正在执行任何 GPIO 操作时发生了 I/O 引脚电平变化, 则 GPIF 中断标志位可能不会被置 1。

PIC12F609/615/617/12HV609/615

寄存器 5-3: ANSEL: 模拟选择寄存器 (PIC12F609/HV609)

U-0	U-0	U-0	U-0	R/W-1	U-0	R/W-1	R/W-1
—	—	—	—	ANS3	—	ANS1	ANS0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7-4 **未实现:** 读为 0
- bit 3 **ANS3:** 将 GP4 引脚选择为模拟或数字功能
 1 = 模拟输入。引脚被配置为模拟输入。⁽¹⁾
 0 = 数字 I/O。引脚被配置为端口或特殊功能。
- bit 2 **未实现:** 读为 0
- bit 1 **ANS1:** 将 GP1 引脚选择为模拟或数字功能
 1 = 模拟输入。引脚被配置为模拟输入。⁽¹⁾
 0 = 数字 I/O。引脚被配置为端口或特殊功能。
- bit 0 **ANS0:** 将 GP0 引脚选择为模拟或数字功能
 0 = 数字 I/O。引脚被配置为端口或特殊功能。
 1 = 模拟输入。引脚被配置为模拟输入。⁽¹⁾

注 1: 将引脚设置为模拟输入将自动禁止数字输入电路、弱上拉和电平变化中断（如果具有这些功能的话）。必须将相应的 TRIS 位设置为输入模式，以允许从外部控制引脚上电压。

寄存器 5-4: ANSEL: 模拟选择寄存器 (PIC12F615/617/HV615)

U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **未实现:** 读为 0
- bit 6-4 **ADCS<2:0>:** A/D 转换时钟选择位
 000 = Fosc/2
 001 = Fosc/8
 010 = Fosc/32
 x11 = FRC（由专用内部振荡器产生的时钟，其频率的最大值为 500 kHz）
 100 = Fosc/4
 101 = Fosc/16
 110 = Fosc/64
- bit 3-0 **ANS<3:0>:** 将 GP4、GP2、GP1 和 GP0 引脚分别选择为模拟或数字功能。
 1 = 模拟输入。引脚被配置为模拟输入⁽¹⁾。
 0 = 数字 I/O。引脚被配置为端口或特殊功能。

注 1: 将引脚设置为模拟输入将自动禁止数字输入电路、弱上拉和电平变化中断（如果具有这些功能的话）。必须将相应的 TRIS 位设置为输入模式，以允许从外部控制引脚上电压。

PIC12F609/615/617/12HV609/615

寄存器 5-5: WPU: 弱上拉 GPIO 寄存器

U-0	U-0	R/W-1	R/W-1	U-0	R/W-1	R/W-1	R/W-1
—	—	WPU5	WPU4	—	WPU2	WPU1	WPU0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现: 读为 0
 bit 5-4 **WPU<5:4>**: 弱上拉控制位
 1 = 使能上拉
 0 = 禁止上拉
 bit 3 **WPU<3>**: 弱上拉寄存器位⁽³⁾
 bit 2-0 **WPU<2:0>**: 弱上拉控制位
 1 = 使能上拉
 0 = 禁止上拉

- 注 1: 必须使能全局 $\overline{\text{GPPU}}$ 位才能使能单独的上拉功能。
 2: 如果引脚处于输出模式 ($\text{TRISIO} = 0$), 则自动禁止弱上拉器件。
 3: 当在配置字中将 GP3 配置为 $\overline{\text{MCLR}}$ 时, GP3 上拉被使能; 否则 GP3 被配置为输入, 其上拉被禁止且读为 0。
 4: 在 XT、HS 和 LP 振荡器模式下, WPU<5:4> 总是读为 1。

寄存器 5-6: IOC: 电平变化中断 GPIO 寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 未实现: 读为 0
 bit 5-0 **IOC<5:0>**: 电平变化中断 GPIO 控制位
 1 = 允许电平变化中断
 0 = 禁止电平变化中断

- 注 1: 要使各中断能够被识别, 必须使能全局中断允许位 (GIE)。
 2: 在 XT、HS 和 LP 振荡器模式下, IOC<5:4> 总是读为 1。

PIC12F609/615/617/12HV609/615

5.2.4 引脚说明和引脚原理图

每个 GPIO 引脚都与其他功能复用。这里将简要说明引脚及其复用功能。各功能的具体信息（如比较器或 ADC），请参见本数据手册中的相关章节。

5.2.4.1 GP0/AN0⁽¹⁾/CIN+/P1B⁽¹⁾/ICSPDAT

图 5-1 给出了此引脚的原理图。GP0 引脚可配置为下列功能之一：

- 通用 I/O
- ADC 的模拟输入 ⁽¹⁾
- 比较器的模拟同相输入
- PWM 输出 ⁽¹⁾
- 在线串行编程数据

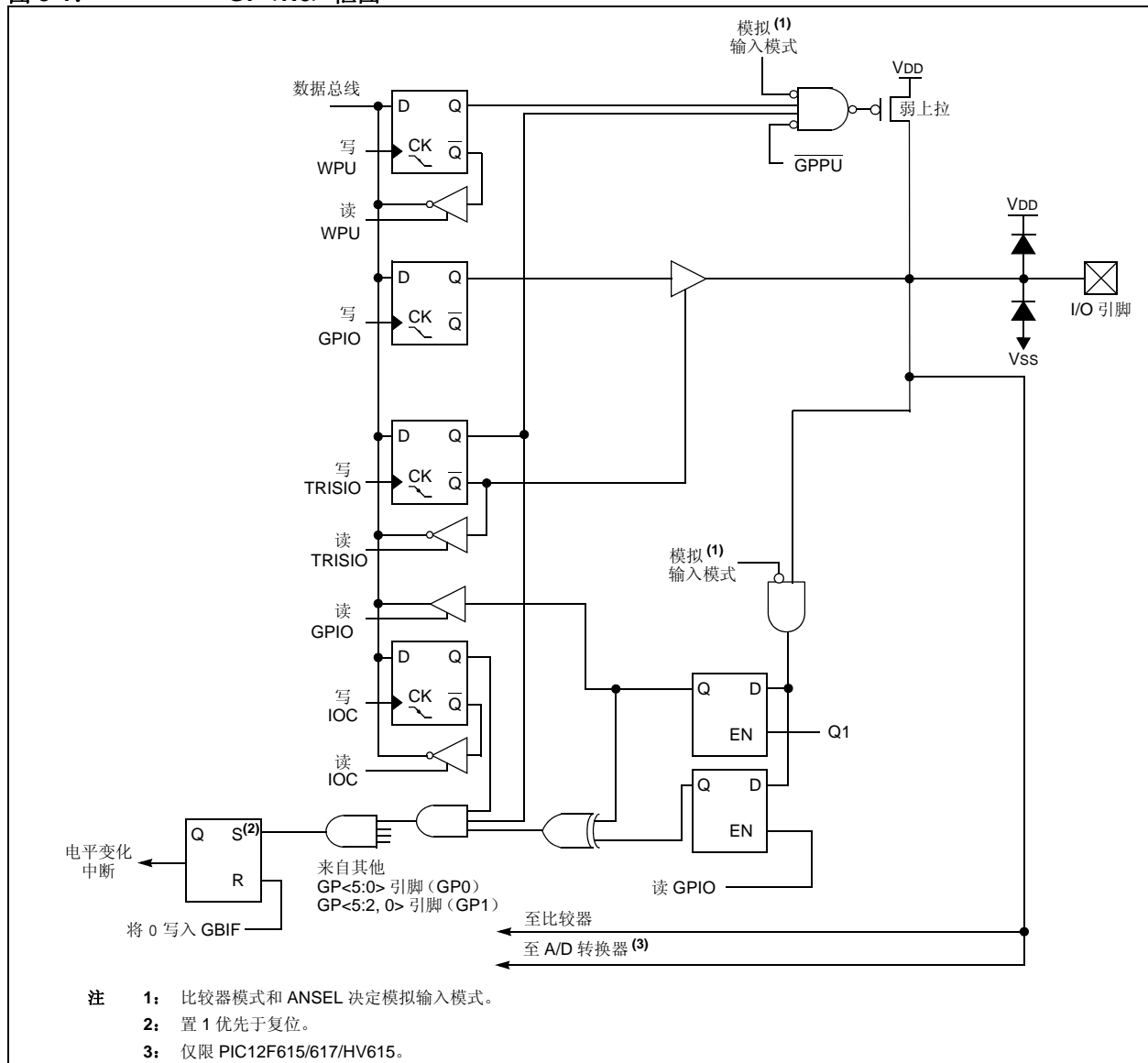
5.2.4.2 GP1/AN1⁽¹⁾/CIN0-/VREF⁽¹⁾/ICSPCLK

图 5-1 给出了此引脚的原理图。GP1 引脚可配置为下列功能之一：

- 通用 I/O
- ADC 的模拟输入 ⁽¹⁾
- 比较器的模拟反相输入
- ADC 的参考电压输入 ⁽¹⁾
- 在线串行编程时钟

注 1： 仅限 PIC12F615/617/HV615。

图 5-1: GP<1:0> 框图



PIC12F609/615/617/12HV609/615

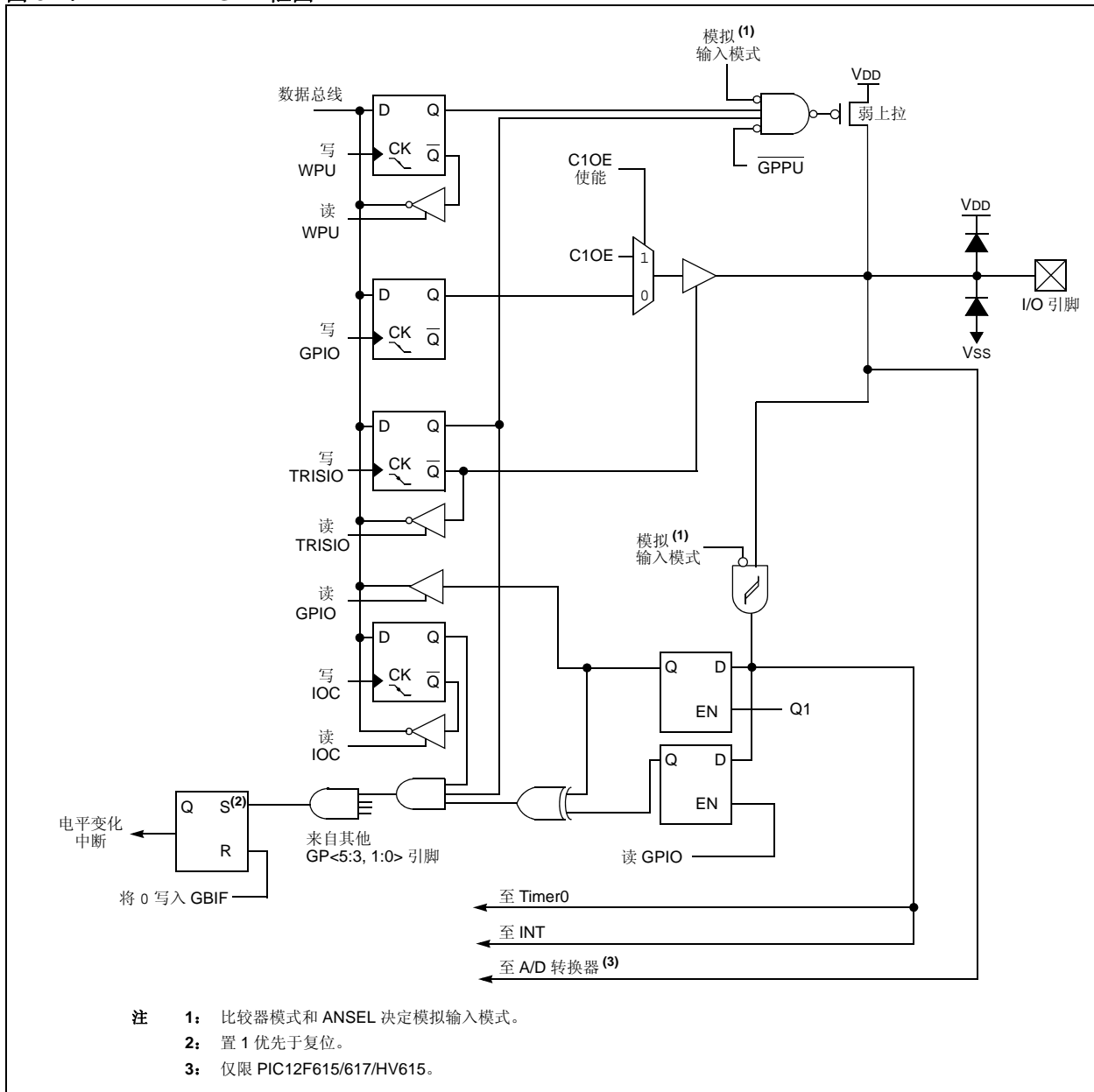
5.2.4.3 GP2/AN2⁽¹⁾/T0CKI/INT/COUT/ CCP1⁽¹⁾/P1A⁽¹⁾

注 1: 仅限 PIC12F615/617/HV615。

图 5-2 给出了此引脚的原理图。GP2 引脚可配置为下列功能之一：

- 通用 I/O
- ADC 的模拟输入 ⁽¹⁾
- TMR0 的时钟输入
- 外部边沿触发的中断
- 比较器的数字输出
- 捕捉输入 / 比较输入 / PWM 输出 ⁽¹⁾
- PWM 输出 ⁽¹⁾

图 5-2: GP2 框图



PIC12F609/615/617/12HV609/615

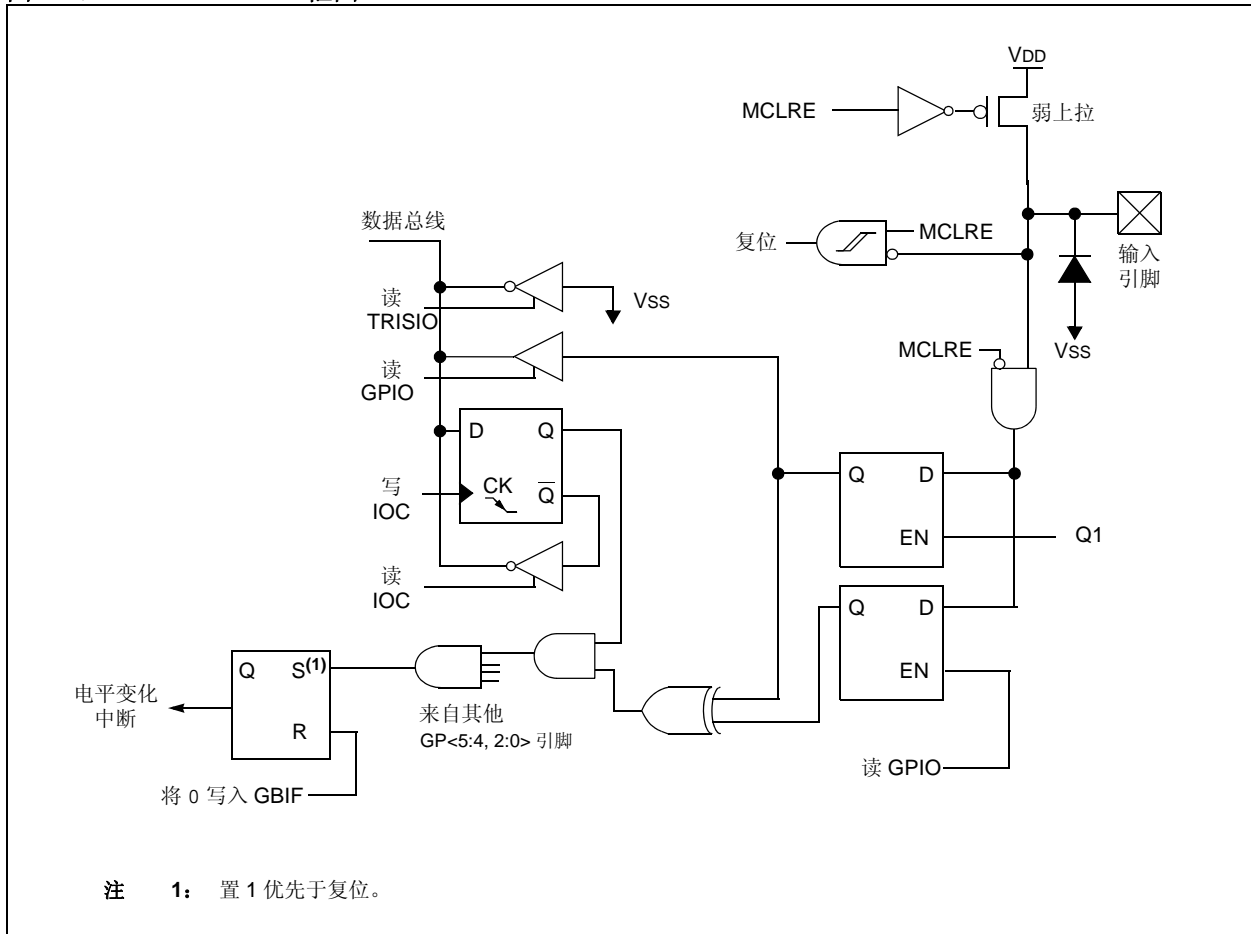
5.2.4.4 GP3/ $\overline{\text{T1G}}(1,2)/\overline{\text{MCLR}}/\text{VPP}$

图 5-3 给出了此引脚的原理图。GP3 引脚可配置为下列功能之一：

- 通用输入
- Timer1 门控（计数使能），备用引脚(1,2)
- 带弱上拉的主复位

注 1：备用引脚功能。
注 2：仅限 PIC12F615/617/HV615。

图 5-3: GP3 框图



注 1：置 1 优先于复位。

PIC12F609/615/617/12HV609/615

5.2.4.5 GP4/AN3⁽²⁾/CIN1/ $\overline{T1G}$ /P1B^(1, 2)/OSC2/CLKOUT

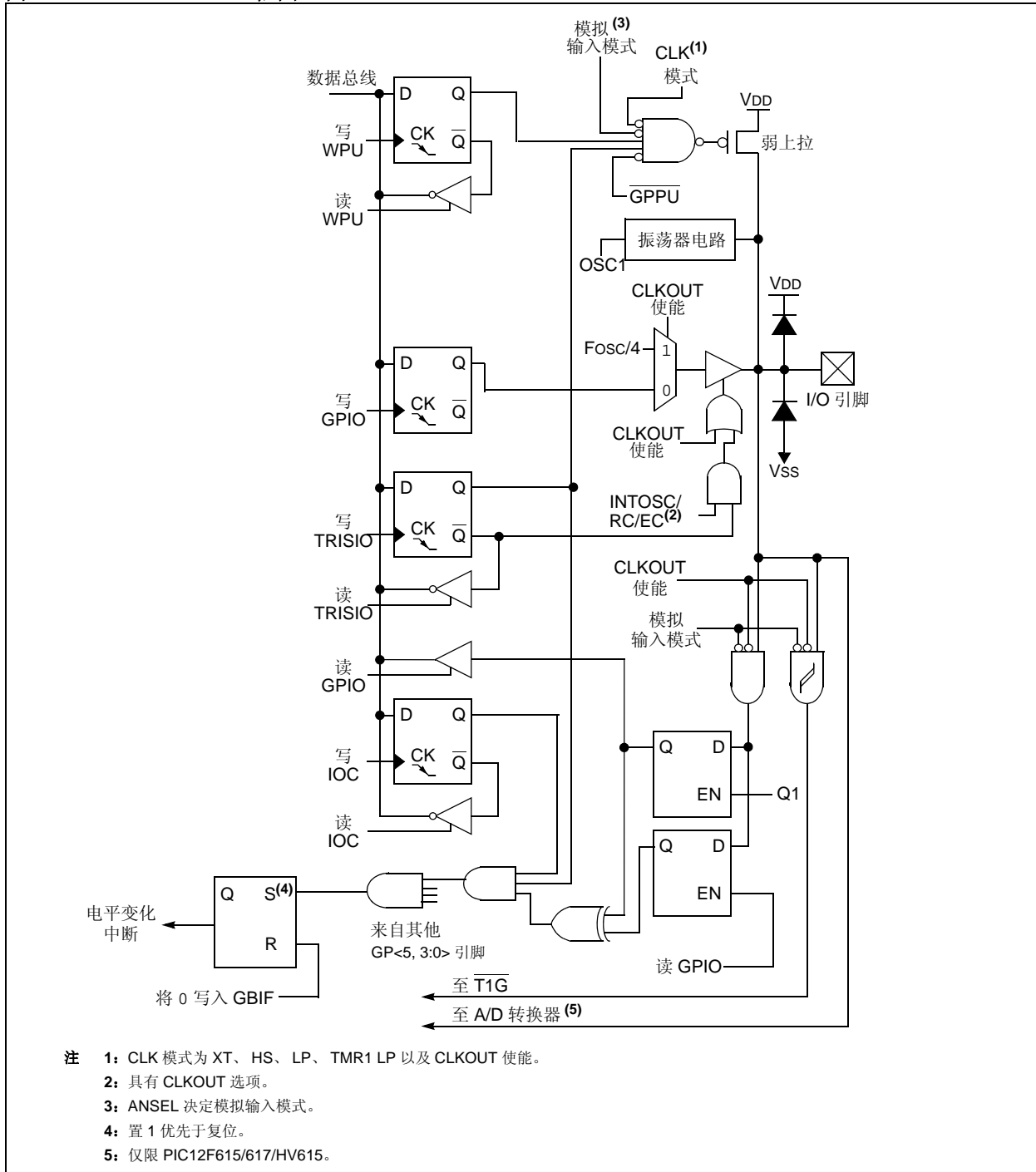
图 5-4 给出了此引脚的原理图。GP4 引脚可配置为下列功能之一：

- 通用 I/O
- ADC 的模拟输入 ⁽²⁾
- 比较器的反相输入
- Timer1 门控 (计数使能)

- PWM 输出, 备用引脚 ^(1, 2)
- 晶振 / 谐振器连接
- 时钟输出

注 1: 备用引脚功能。
注 2: 仅限 PIC12F615/617/HV615。

图 5-4: GP4 框图



PIC12F609/615/617/12HV609/615

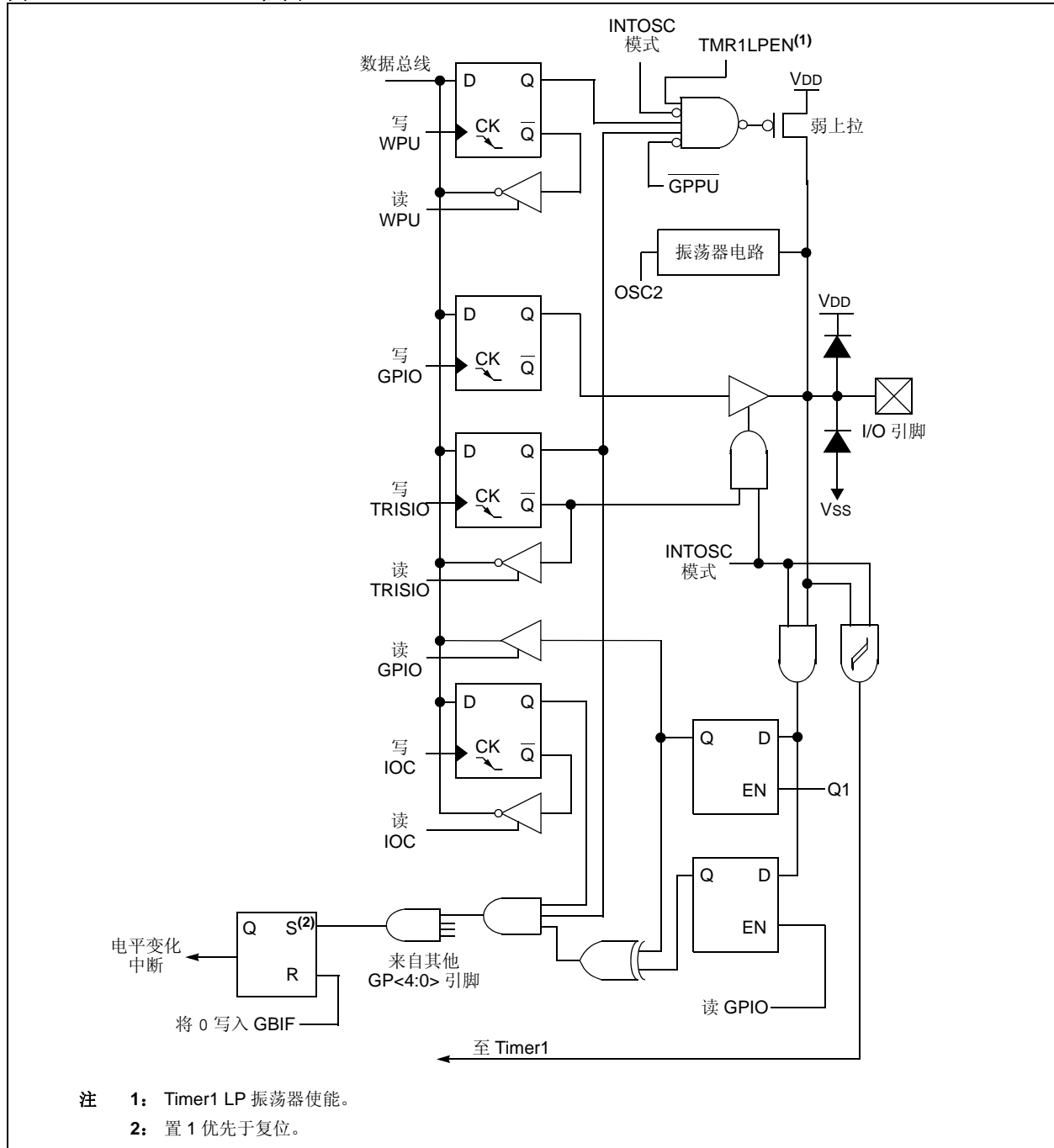
5.2.4.6 GP5/T1CKI/P1A^(1, 2)/OSC1/CLKIN

图 5-5 给出了此引脚的原理图。GP5 引脚可配置为下列功能之一：

- 通用 I/O
- Timer1 的时钟输入
- PWM 输出，备用引脚 (1, 2)
- 晶振 / 谐振器连接
- 时钟输入

注 1: 备用引脚功能。
注 2: 仅限 PIC12F615/617/HV615。

图 5-5: GP5 框图



PIC12F609/615/617/12HV609/615

表 5-1: 与 GPIO 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
ANSEL	—	ADCS2 ⁽¹⁾	ADCS1 ⁽¹⁾	ADCS0 ⁽¹⁾	ANS3	ANS2 ⁽¹⁾	ANS1	ANS0	-000 1111	-000 1111
CMCON0	CMON	COUT	CMOE	CMPOL	—	CMR	—	CMCH	0000 -0-0	0000 -0-0
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	--00 0000
OPTION_REG	$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xxxxx	--u0 u000
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111
WPU	—	—	WPU5	WPU4	WPU3	WPU2	WPU1	WPU0	--11 1111	--11 -111
T1CON	T1GINV	TMR1GE	TICKPS1	T1CKPS0	T1OSCEN	$\overline{\text{T1SYNC}}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
CCP1CON ⁽¹⁾	P1M	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0-00 0000	0-00 0000
APFCON ⁽¹⁾	—	—	—	T1GSEL	—	—	P1BSEL	P1ASEL	---0 --00	---0 --00

图注: x = 未知, u = 不变, -- = 未实现位 (读为 0)。GPIO 不使用阴影单元。

注 1: 仅限 PIC12F615/617/HV615。

6.0 TIMER0 模块

Timer0 模块是 8 位定时器 / 计数器，具有以下特性：

- 8 位定时器 / 计数器寄存器 (TMR0)
- 8 位预分频器 (与看门狗定时器共用)
- 可编程内部或外部时钟源
- 可编程外部时钟边沿选择
- 溢出时产生中断

图 6-1 给出了 Timer0 模块的框图。

6.1 Timer0 工作原理

当用作定时器时，Timer0 模块可被用作 8 位定时器或 8 位计数器。

6.1.1 8 位定时器模式

当用作定时器时，Timer0 模块将在每个指令周期递增（不带预分频器）。通过清零 OPTION 寄存器的 T0CS 位选择定时器模式。

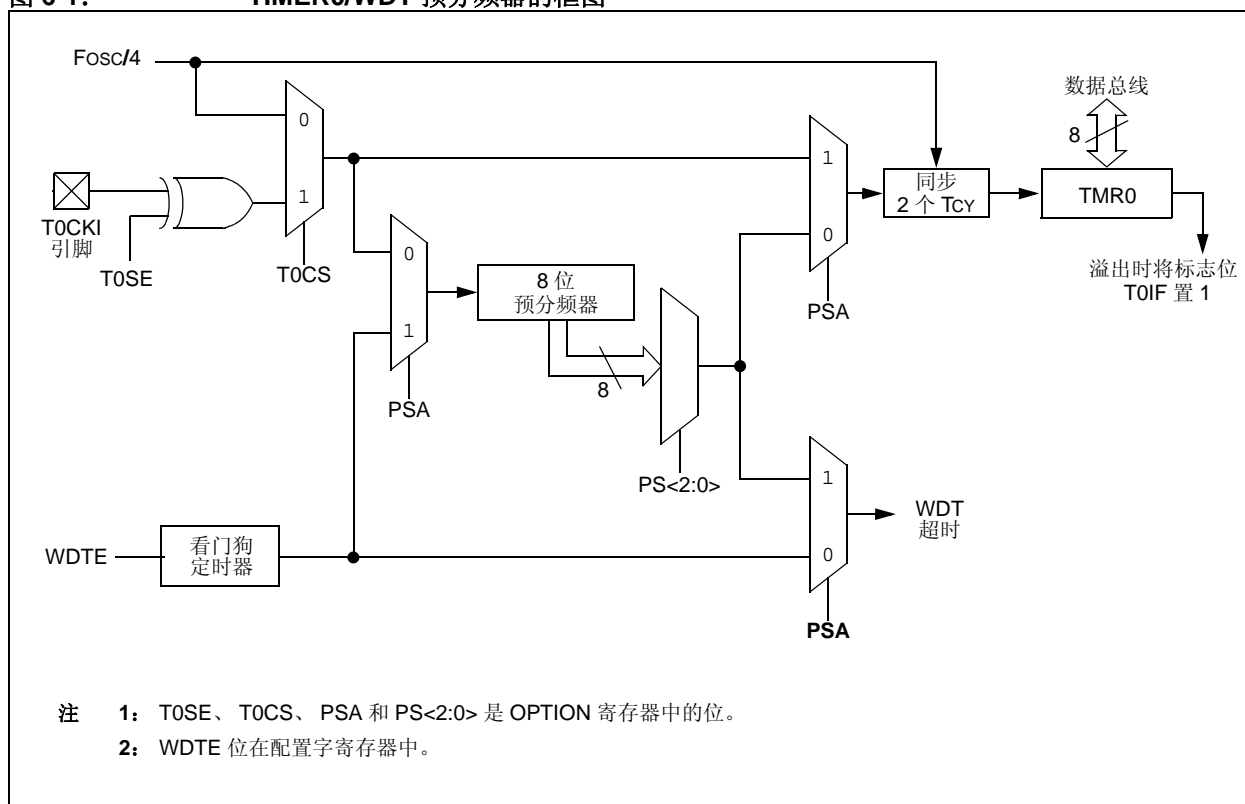
当写 TMR0 时，紧跟写操作之后的两个指令周期内禁止 TMR0 递增。

注： 当写 TMR0 时，考虑到存在两个指令周期的延时，可以调整写入 TMR0 寄存器的值。

6.1.2 8 位计数器模式

当用作计数器时，Timer0 模块将在 T0CKI 引脚的每个上升沿或下降沿递增。递增边沿由 OPTION 寄存器的 T0SE 位决定。通过将 OPTION 寄存器的 T0CS 位设为 1 选择计数器模式。

图 6-1: TIMER0/WDT 预分频器的框图



PIC12F609/615/617/12HV609/615

6.1.3 可软件编程的预分频器

有一个可软件编程的预分频器可供 Timer0 或看门狗定时器 (WDT) 使用,但不能同时使用。预分频器的分配由 OPTION 寄存器的 PSA 位控制。要将预分频器分配给 Timer0,必须将 PSA 位清零。

Timer0 模块有 8 个预分频比选项,范围从 1:2 到 1:256。预分频值可通过 OPTION 寄存器的 PS<2:0> 位进行选择。为了对 Timer0 模块使用 1:1 预分频值,必须将预分频器分配给 WDT 模块。

预分频器是不可读写的。将其分配给 Timer0 模块时,所有写入 TMR0 寄存器的指令都会将预分频器清零。

将预分频器分配给 WDT 时, CLRWDT 指令会同时将预分频器和 WDT 清零。

6.1.3.1 在 Timer0 和 WDT 模块之间切换预分频器

由于将预分频器分配给 Timer0 或 WDT,在切换预分频值时,可能会产生意外的器件复位。当将预分频器从 Timer0 分配给 WDT 模块时,必须执行如例 6-1 中所示的指令序列。

例 6-1: 改变预分频器的分配 (TIMER0 → WDT)

```
BANKSEL TMR0 ;
CLRWDT ;Clear WDT
CLRF TMR0 ;Clear TMR0 and
;prescaler

BANKSEL OPTION_REG ;
BSF OPTION_REG,PSA ;Select WDT
CLRWDT ;
;

MOVLW b'11111000' ;Mask prescaler
ANDWF OPTION_REG,W ;bits
IORLW b'00000101' ;Set WDT prescaler
MOVWF OPTION_REG ;to 1:32
```

当将预分频器从 WDT 分配给 Timer0 模块时,必须执行以下指令序列 (见例 6-2)。

例 6-2: 改变预分频器的分配 (WDT → TIMER0)

```
CLRWDT ;Clear WDT and
;prescaler

BANKSEL OPTION_REG ;
MOVLW b'11110000' ;Mask TMR0 select and
ANDWF OPTION_REG,W ;prescaler bits
IORLW b'00000011' ;Set prescale to 1:16
MOVWF OPTION_REG ;
```

6.1.4 TIMER0 中断

TMR0 寄存器从 FFh 溢出到 00h 时,将产生 Timer0 中断。每次 TMR0 寄存器溢出时都会将 INTCON 寄存器的 TOIF 中断标志位置 1,与是否允许了 Timer0 中断无关。TOIF 位必须用软件清零。Timer0 中断允许位是 INTCON 寄存器的 TOIE 位。

注: 由于定时器在休眠状态下是停止的,所以 Timer0 中断无法将处理器从休眠状态唤醒。

6.1.5 TIMER0 与外部时钟配合使用

当 Timer0 处于计数器模式下时,通过对内部相位时钟 Q2 和 Q4 周期的预分频输出进行采样,可实现 T0CKI 输入与 Timer0 寄存器的同步。因此,外部时钟源的高低电平周期必须满足第 16.0 节“电气规范”中所示的时序要求。

PIC12F609/615/617/12HV609/615

寄存器 6-1: **OPTION_REG: OPTION 寄存器**

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7 **$\overline{\text{GPPU}}$** : GPIO 上拉使能位
 1 = 禁止 GPIO 上拉
 0 = 通过 WPU 寄存器中单独的端口锁存值使能 GPIO 上拉

bit 6 **INTEDG**: 中断边沿选择位
 1 = INT 引脚的上升沿触发中断
 0 = INT 引脚的下降沿触发中断

bit 5 **T0CS**: TMR0 时钟源选择位
 1 = T0CKI 引脚上的电平跳变
 0 = 内部指令周期时钟 (FOSC/4)

bit 4 **T0SE**: TMR0 时钟源边沿选择位
 1 = 在 T0CKI 引脚信号从高至低跳变时, 递增计数
 0 = 在 T0CKI 引脚信号从低至高跳变时, 递增计数

bit 3 **PSA**: 预分频器分配位
 1 = 预分频器分配给 WDT
 0 = 预分频器分配给 Timer0 模块

bit 2-0 **PS<2:0>**: 预分频比选择位

位值	TMR0 预分频比	WDT 预分频比
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

表 6-1: 与 TIMER0 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 000x	0000 000x
OPTION_REG	$\overline{\text{GPPU}}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注: — = 未实现位 (读为 0), u = 不变, x = 未知。Timer0 模块不使用阴影单元。

PIC12F609/615/617/12HV609/615

注:

7.0 带门控的 TIMER1 模块

Timer1 模块是 16 位定时器 / 计数器，具有以下特性：

- 16 位定时器 / 计数器寄存器对 (TMR1H:TMR1L)
- 可编程内部或外部时钟源
- 3 位预分频器
- 可选的 LP 振荡器
- 同步或异步工作
- 门控源来自比较器或 $\overline{T1G}$ 引脚的 Timer1 门控 (计数使能)
- 溢出时产生中断
- 溢出触发唤醒 (仅限外部时钟，异步模式)
- 捕捉 / 比较功能的时基
- 特殊事件触发 (带有 ECCP)
- 比较器输出与 Timer1 时钟同步

图 7-1 给出了 Timer1 模块的框图。

7.1 Timer1 工作原理

Timer1 模块是 16 位递增计数器，可通过 TMR1H:TMR1L 寄存器对访问。写 TMR1H 或 TMR1L 会直接更新计数器。

当使用内部时钟源时，模块为定时器。当使用外部时钟源时，模块既可作为定时器，也可作为计数器。

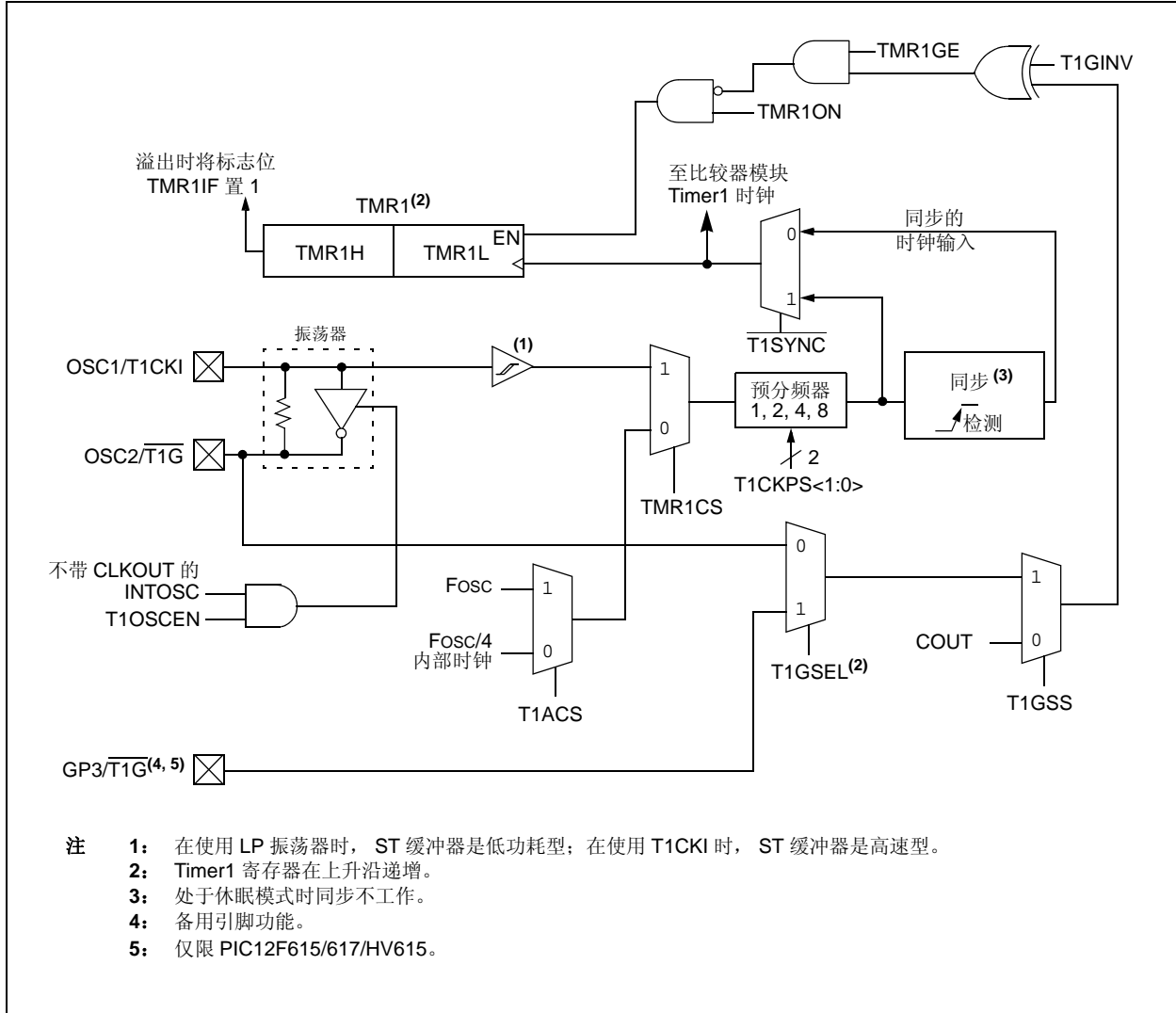
7.2 时钟源选择

T1CON 寄存器的 TMR1CS 位用于选择时钟源。当 TMR1CS = 0 时，时钟源的频率为 $F_{osc}/4$ 。当 TMR1CS = 1 时，时钟源由外部提供。

时钟源	TMR1CS	T1ACS
FOSC/4	0	0
Fosc	0	1
T1CKI 引脚	1	x

PIC12F609/615/617/12HV609/615

图 7-1: TIMER1 框图



PIC12F609/615/617/12HV609/615

7.2.1 内部时钟源

当选择内部时钟源时，TMR1H:TMR1L 寄存器对将在 Tcy 的整数倍（由 Timer1 预分频器决定）处递增。

7.2.2 外部时钟源

当选择外部时钟源时，Timer1 模块可以作为定时器或计数器工作。

计数时，Timer1 在外部时钟输入 T1CKI 的上升沿递增。此外，计数器模式时钟可以与单片机系统时钟同步，也可以异步工作。

如果需要使用外部时钟振荡器（并且单片机正在使用不带 CLKOUT 的 INTOSC），则 Timer1 可以将 LP 振荡器用作时钟源。

在计数器模式下，发生以下一个或多个情况后，计数器在首个上升沿递增前，必须先经过一个下降沿：

- Timer1 在 POR 或 BOR 复位后被使能
- 写 TMR1H 或 TMR1L
- 当 Timer1 被禁止时，T1CKI 为高电平；当 Timer1 被重新使能时，T1CKI 为低电平。请参见图 7-2。

7.3 Timer1 预分频器

Timer1 有 4 种预分频比选择，允许对时钟输入进行 1、2、4 或 8 分频。T1CON 寄存器的 T1CKPS 位控制预分频器计数器。对预分频器计数器不能直接进行读写操作；但是，通过写入 TMR1H 或 TMR1L 可将预分频器计数器清零。

7.4 Timer1 振荡器

在引脚 OSC1（输入）和 OSC2（输出）之间接有一个内置低功耗 32.768 kHz 晶振。通过将 T1CON 寄存器的 T1OSCEN 控制位置 1 可使能该振荡器。在休眠期间，振荡器将继续工作。

Timer1 振荡器与系统 LP 振荡器共用。因此，只有当主系统时钟来自于内部振荡器或工作在 LP 振荡器模式下时，Timer1 才能使用该模式。用户必须提供软件延时以确保振荡器的正常起振。

当 Timer1 振荡器被使能时，TRISIO5 和 TRISIO4 位被置 1。GP5 和 GP4 位读为 0，而 TRISIO5 和 TRISIO4 位读为 1。

注： 振荡器在使用之前需要一定的起振和稳定时间。因此，T1OSCEN 应置 1，且在使能 Timer1 之前确保有适当的延时。

7.5 Timer1 在异步计数器模式下的工作原理

如果 T1CON 寄存器的控制位 $\overline{T1SYNC}$ 置 1，外部时钟输入将不同步。定时器继续异步于内部相位时钟进行递增计数。在休眠期间定时器将继续运行，并在溢出时产生中断，溢出中断将唤醒处理器。但是，用软件对定时器进行读/写操作时，要特别当心（见第 7.5.1 节“在异步计数器模式下读写 Timer1”）。

注： 当从同步切换到异步操作时，可能会跳过一次递增。当从异步切换到同步操作时，可能会产生一次误递增。

注： 在异步计数器模式下或在使用内部振荡器且 T1ACS = 1 时，Timer1 不能用作 ECCP 模块的捕捉或比较模式的时基（仅限 PIC12F615/617/HV615）。

7.5.1 在异步计数器模式下读写 TIMER1

当定时器采用外部异步时钟工作时，对 TMR1H 或 TMR1L 的读操作将确保有效（由硬件实现）。但是，应该注意的是，通过读两个 8 位值来读取 16 位定时器本身就会产生某些问题，这是因为定时器可能在两次读操作之间产生溢出。

对于写操作，建议用户直接停止定时器，然后写入需要的值。如果定时器寄存器正在进行递增计数，对定时器寄存器进行写操作，可能会导致写入竞争，从而可能在 TMR1H:TMR1L 寄存器对中产生不可预测的值。

PIC12F609/615/617/12HV609/615

7.6 Timer1 门控

Timer1 门控源可用软件配置为 $\overline{T1G}$ 引脚（或备用 $\overline{T1G}$ 引脚）或比较器的输出。这使得器件能够使用 $\overline{T1G}$ 对外部事件进行计时，或者使用比较器直接对模拟事件进行计时。Timer1 门控源的选择，请参见 CMCON1 寄存器（寄存器 9-2）。这个特性可以简化 Δ - Σ A/D 转换器和许多其他应用的程序。关于 Δ - Σ A/D 转换器的更多信息，请参见 Microchip 网站（www.microchip.com）。

注： 要将 $\overline{T1G}$ 或 COUT 用作 Timer1 门控源，必须将 T1CON 寄存器的 TMR1GE 位置 1。关于选择 Timer1 门控源的更多信息，请参见寄存器 9-2。

可使用 T1CON 寄存器的 T1GINV 位将 Timer1 门控反相，无论门控源来自 $\overline{T1G}$ 引脚还是比较器的输出。这样可将 Timer1 配置为测量事件之间的有效高电平或有效低电平时间。

7.7 Timer1 中断

Timer1 寄存器对（TMR1H:TMR1L）递增到 FFFFh，然后计满返回到 0000h。当 Timer1 计满返回时，PIR1 寄存器的 Timer1 中断标志位将置 1。为允许计满返回时的中断，必须将以下位置 1：

- PIE1 寄存器的 Timer1 中断允许位
- INTCON 寄存器的 PEIE 位
- INTCON 寄存器的 GIE 位

在中断服务程序中将 TMR1IF 位清零将清除中断。

注： 在允许中断前，应将 TMR1H:TTMR1L 寄存器对以及 TMR1IF 位清零。

7.8 休眠期间的 Timer1 操作

只有在设置为异步计数器模式时，Timer1 才能在休眠模式下工作。在该模式下，可使用外部晶振或时钟源使计数器递增计数。要设置定时器以唤醒器件：

- 必须将 T1CON 寄存器的 TMR1ON 位置 1
- 必须将 PIE1 寄存器的 TMR1IE 位置 1
- 必须将 INTCON 寄存器的 PEIE 位置 1

器件将在溢出时被唤醒并执行下一条指令。如果将 INTCON 寄存器的 GIE 位置 1，器件将调用中断服务程序（0004h）。

7.9 ECCP 捕捉 / 比较时基（仅限 PIC12F615/617/HV615）

当工作在捕捉或比较模式时，ECCP 模块使用 TMR1H:TMR1L 寄存器对作为时基。

在捕捉模式下，当发生配置的事件时，TMR1H:TMR1L 寄存器对中的值被复制到 CCP1H:CCP1L 寄存器对中。

在比较模式下，当 CCP1H:CCP1L 寄存器对中的值与 TMR1H:TMR1L 寄存器对中的值相匹配时触发事件。该事件可以是特殊事件触发信号。

更多信息，请参见第 11.0 节“增强型捕捉 / 比较 / PWM（带自动关闭和死区）模块（仅限 PIC12F615/617/HV615）”。

7.10 ECCP 特殊事件触发器（仅限 PIC12F615/617/HV615）

如果将 ECCP 配置为触发特殊事件，触发信号将清零 TMR1H:TMR1L 寄存器对。该特殊事件不会引起 Timer1 中断。ECCP 模块仍然可以配置为产生 ECCP 中断。

在该工作模式下，CCPR1H:CCPR1L 寄存器对实际上变成 Timer1 的周期寄存器。

要利用特殊事件触发信号，应使 Timer1 与 Fosc 同步。Timer1 的异步操作会导致错过特殊事件触发信号。

如果对 TMR1H 或 TMR1L 的写操作和来自 ECCP 的特殊事件触发信号同时发生，则写操作优先。

更多信息，请参见第 11.0 节“增强型捕捉 / 比较 / PWM（带自动关闭和死区）模块（仅限 PIC12F615/617/HV615）”。

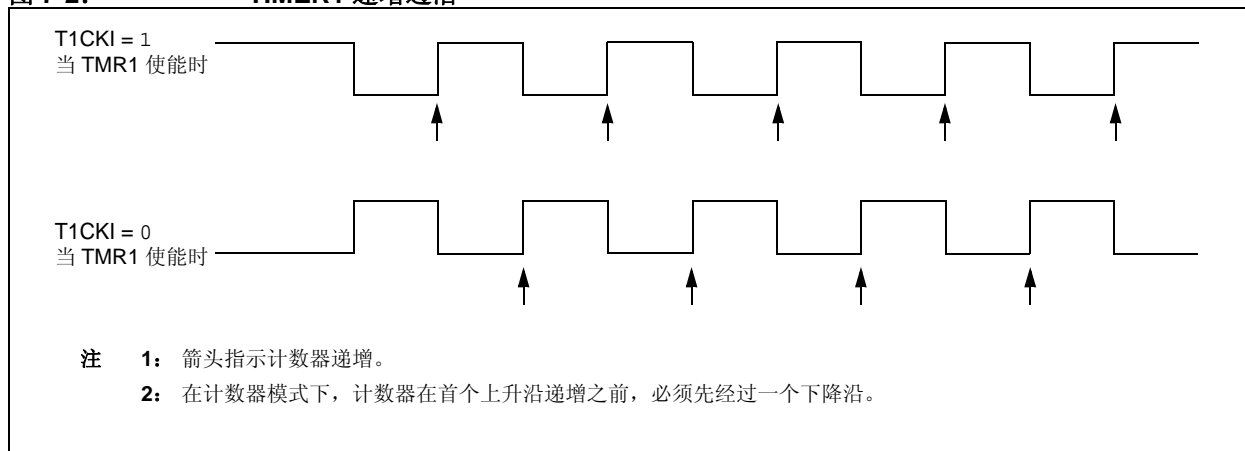
7.11 比较器同步

用于递增 Timer1 的时钟也可以用于同步比较器输出。比较器模块中使能了此功能。

当使用比较器作为 Timer1 门控时，应将比较器输出与 Timer1 保持同步。这可以确保 Timer1 在比较器输出发生变化时不会错过递增。

更多信息，请参见第 9.0 节“比较器模块”。

图 7-2: TIMER1 递增边缘



PIC12F609/615/617/12HV609/615

7.12 Timer1 控制寄存器

Timer1 控制寄存器 (T1CON) (如寄存器 7-1 所示)
用于控制 Timer1 以及选择 Timer1 模块的各种特性。

寄存器 7-1: T1CON: TIMER1 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
T1GINV ⁽¹⁾	TMR1GE ⁽²⁾	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **T1GINV:** Timer1 门控反相位 ⁽¹⁾
1 = Timer1 门控高电平有效 (当门控为高电平时 Timer1 计数)
0 = Timer1 门控低电平有效 (当门控为低电平时 Timer1 计数)
- bit 6 **TMR1GE:** Timer1 门控使能位 ⁽²⁾
如果 TMR1ON = 0:
该位为无关位
如果 TMR1ON = 1:
1 = 如果 Timer1 门控处于有效状态, 则开启 Timer1
0 = 开启 Timer1
- bit 5-4 **T1CKPS<1:0>:** Timer1 输入时钟预分频比选择位
11 = 1:8 预分频比
10 = 1:4 预分频比
01 = 1:2 预分频比
00 = 1:1 预分频比
- bit 3 **T1OSCEN:** LP 振荡器使能控制位
如果不带 CLKOUT 的 INTOSC 处于有效状态:
1 = LP 振荡器使能作为 Timer1 的时钟
0 = LP 振荡器关闭
对于所有其他系统时钟模式:
该位为无关位。LP 振荡器被禁止。
- bit 2 **T1SYNC:** Timer1 外部时钟输入同步控制位
TMR1CS = 1:
1 = 不同步外部时钟输入
0 = 同步外部时钟输入
TMR1CS = 0:
该位为无关位。Timer1 使用内部时钟。
- bit 1 **TMR1CS:** Timer1 时钟源选择位
1 = 使用来自 T1CKI 引脚 (在上升沿) 的外部时钟
0 = 内部时钟 (Fosc/4) 或系统时钟 (Fosc) ⁽³⁾
- bit 0 **TMR1ON:** Timer1 使能位
1 = 使能 Timer1
0 = 停止 Timer1

- 注 1: T1GINV 位将 Timer1 门控逻辑反相, 无论其来源为何。
2: 要将 $\overline{T1G}$ 引脚或 COUT (通过 CMCON1 寄存器的 T1GSS 位在二者之间进行选择) 用作 Timer1 门控源, 必须将 TMR1GE 位置 1。
3: 请参见 CMCON1 寄存器的 T1ACS 位。

PIC12F609/615/617/12HV609/615

表 7-1: 与 TIMER1 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
APFCON ⁽¹⁾	—	—	—	T1GSEL	—	—	P1BSEL	P1ASEL	---0 --00	---0 --00
CMCON0	CMON	COUT	CMOE	CMPOL	—	CMR	—	CMCH	0000 -0-0	0000 -0-0
CMCON1	—	—	—	T1ACS	CMHYS	—	T1GSS	CMSYNC	---0 0-10	---0 0-10
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 000x	0000 000x
PIE1	—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE	-00- 0-00	-00- 0-00
PIR1	—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF	-00- 0-00	-00- 0-00
TMR1H	16 位 TMR1 寄存器最高有效字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1L	16 位 TMR1 寄存器最低有效字节的保持寄存器								xxxx xxxx	uuuu uuuu
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu

图注: x = 未知, u = 不变, - = 未实现 (读为 0)。Timer1 模块不使用阴影单元。

注 1: 仅限 PIC12F615/617/HV615。

PIC12F609/615/617/12HV609/615

注:

8.0 TIMER2 模块 (仅限 PIC12F615/617/HV615)

Timer2 模块是 8 位定时器，具有以下特性：

- 8 位定时器寄存器 (TMR2)
- 8 位周期寄存器 (PR2)
- TMR2 与 PR2 匹配时产生中断
- 可软件编程的预分频器 (分频比为 1:1、1:4 和 1:16)
- 可软件编程的后分频器 (分频比为 1:1 到 1:16)

Timer2 框图请参见图 8-1。

8.1 Timer2 工作原理

Timer2 模块的时钟输入是系统指令时钟 ($F_{osc}/4$)。时钟送入 Timer2 预分频器，Timer2 预分频器提供 1:1、1:4 或 1:16 三种预分频比选择。然后预分频器的输出用于递增 TMR2 寄存器。

TMR2 的值与 PR2 的值不断进行比较以确定何时匹配。TMR2 将从 00h 开始递增，直到与 PR2 中的值匹配。当匹配发生时，会发生以下两件事：

- TMR2 在下一个递增周期复位为 00h
- Timer2 后分频器递增

Timer2/PR2 比较器的匹配输出被送入 Timer2 后分频器。后分频器具有 1:1 到 1:16 的后分频比选择。Timer2 后分频器的输出用于将 PIR1 寄存器中的 TMR2IF 中断标志位置 1。

TMR2 和 PR2 寄存器均可完全读写。在发生任何复位时，TMR2 寄存器被设置为 00h，PR2 寄存器被设置为 FFh。

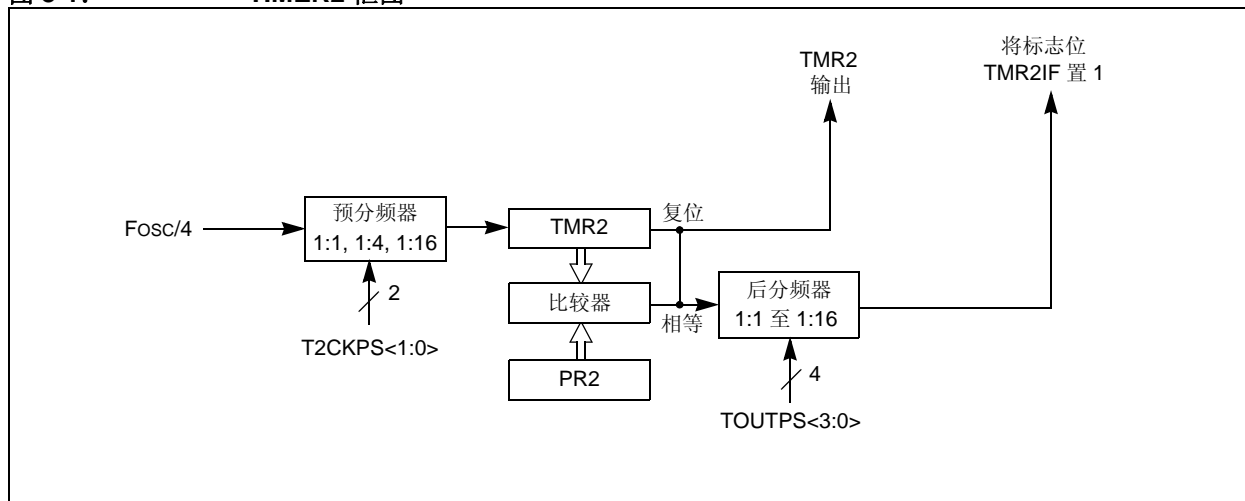
通过将 T2CON 寄存器中的 TMR2ON 位设为 1 可启用 Timer2。通过将 TMR2ON 位设为 0 可关闭 Timer2。

Timer2 预分频器由 T2CON 寄存器中的 T2CKPS 位控制。Timer2 后分频器由 T2CON 寄存器中的 TOUTPS 位控制。预分频器和后分频器计数器均会在发生以下事件时清零：

- 对 TMR2 进行写操作。
- 对 T2CON 进行写操作。
- 发生任何器件复位（上电复位、 \overline{MCLR} 复位、看门狗定时器复位或欠压复位）。

注： 写 T2CON 时 TMR2 不会清零。

图 8-1: TIMER2 框图



PIC12F609/615/617/12HV609/615

寄存器 8-1: T2CON: TIMER2 控制寄存器

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **未实现:** 读为 0
- bit 6-3 **TOUTPS<3:0>:** Timer2 输出后分频比选择位
 - 0000 =1:1 后分频比
 - 0001 =1:2 后分频比
 - 0010 =1:3 后分频比
 - 0011 =1:4 后分频比
 - 0100 =1:5 后分频比
 - 0101 =1:6 后分频比
 - 0110 =1:7 后分频比
 - 0111 =1:8 后分频比
 - 1000 =1:9 后分频比
 - 1001 =1:10 后分频比
 - 1010 =1:11 后分频比
 - 1011 =1:12 后分频比
 - 1100 =1:13 后分频比
 - 1101 =1:14 后分频比
 - 1110 =1:15 后分频比
 - 1111 =1:16 后分频比
- bit 2 **TMR2ON:** Timer2 使能位
 - 1 = 使能 Timer2
 - 0 = 关闭 Timer2
- bit 1-0 **T2CKPS<1:0>:** Timer2 时钟预分频比选择位
 - 00 = 预分频比为 1
 - 01 = 预分频比为 4
 - 1x = 预分频比为 16

表 8-1: 与 TIMER2 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
PIE1	—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE	-00- 0-00	-00- 0-00
PIR1	—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF	-00- 0-00	-00- 0-00
PR2 ⁽¹⁾	Timer2 模块周期寄存器								1111 1111	1111 1111
TMR2 ⁽¹⁾	8 位 TMR2 寄存器的保持寄存器								0000 0000	0000 0000
T2CON ⁽¹⁾	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000

图注: x = 未知, u = 不变, - = 未实现 (读为 0)。Timer2 模块不使用阴影单元。
 注 1: 仅限 PIC12F615/617/HV615。

9.0 比较器模块

比较器通过比较两个模拟电压并提供其相对幅值的数字表示，可用于建立模拟电路与数字电路的接口。比较器是非常有用的混合信号模块，因为它提供了与程序执行相独立的模拟功能。模拟比较器模块包括以下特性：

- 可编程输入部分
- 可提供比较器内部 / 外部输出
- 可编程输出极性
- 电平变化中断
- 从休眠状态唤醒
- PWM 关闭
- Timer1 门控（计数使能）
- 输出与 Timer1 时钟输入同步
- 可编程参考电压
- 用户可使能的比较器滞后

9.1 比较器概述

图 9-1 所示为比较器以及模拟输入电平与数字输出之间的关系。当 V_{IN+} 上的模拟电压小于 V_{IN-} 上的模拟电压

值时，比较器输出为数字低电平。当 V_{IN+} 上的模拟电压大于 V_{IN-} 上的模拟电压值时，比较器输出为数字高电平。

图 9-1: 单比较器

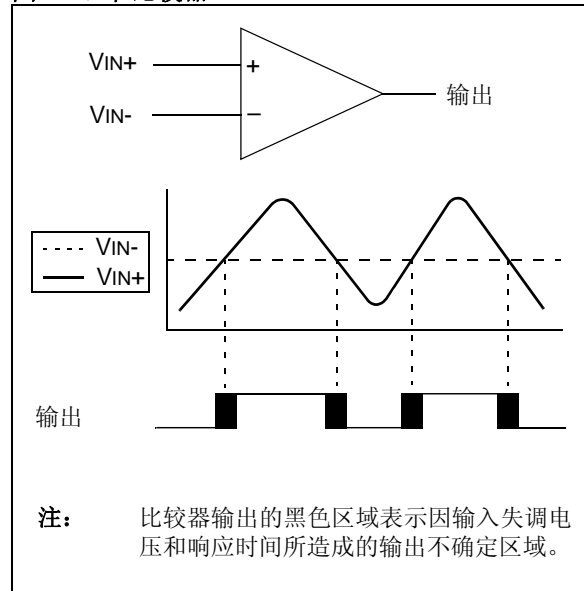
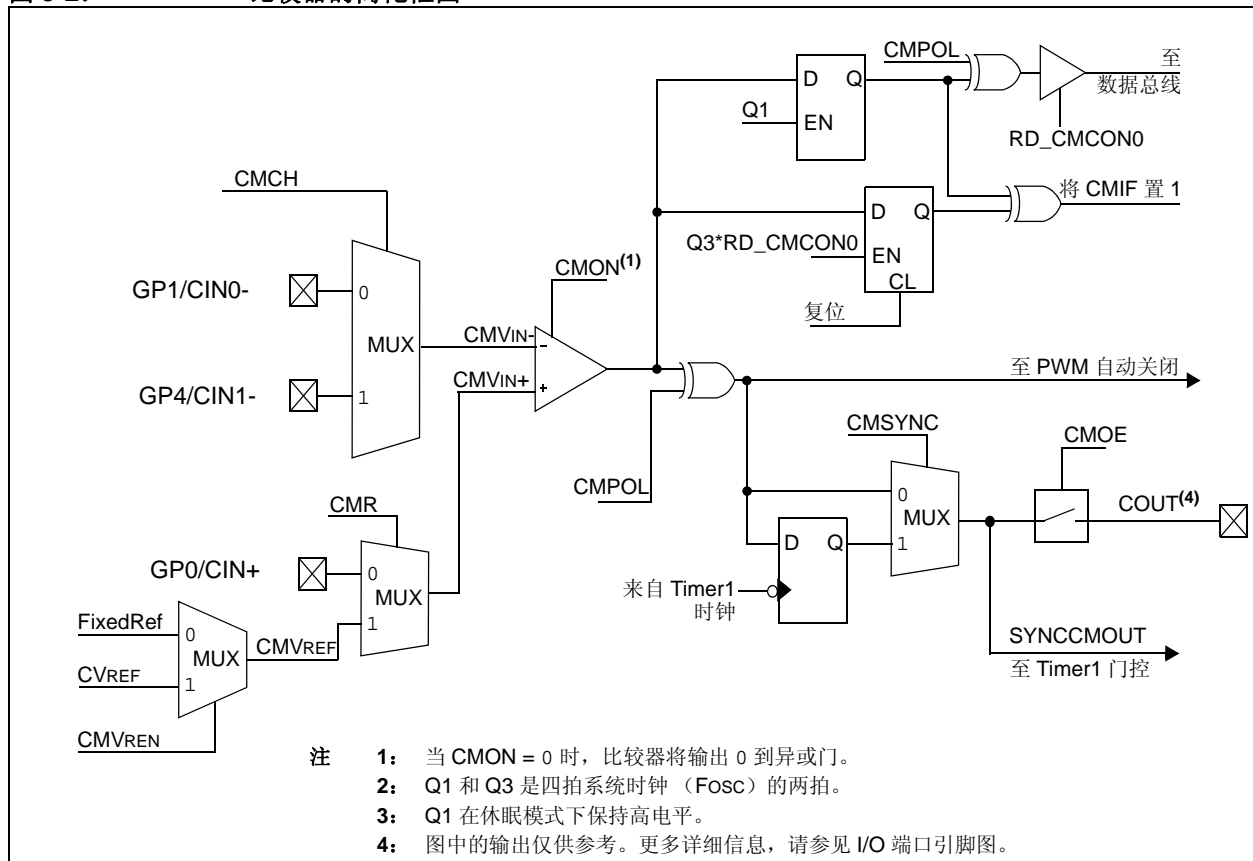


图 9-2: 比较器的简化框图



PIC12F609/615/617/12HV609/615

9.2 模拟输入连接注意事项

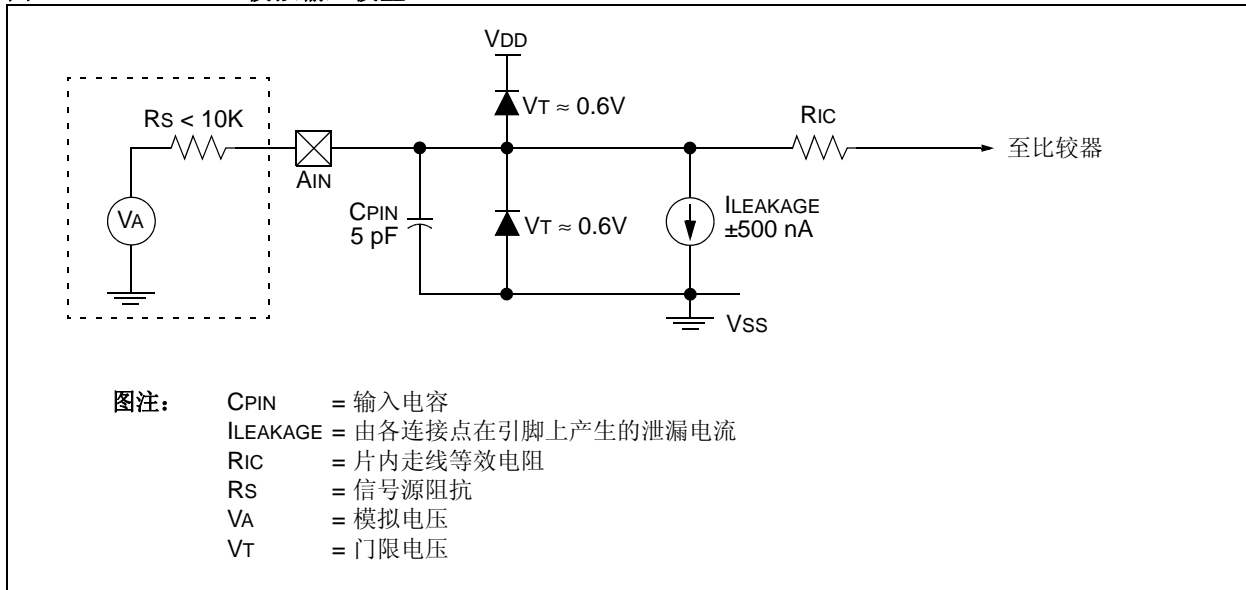
模拟输入的简化电路如图 9-3 所示。由于模拟输入引脚与数字输入共用连接，它们在 VDD 和 VSS 之间连有反向偏置的 ESD 保护二极管。因此，模拟输入必须在 VSS 和 VDD 之间。如果输入电压与这一范围偏离的绝对值超过 0.6V，就可能发生一个二极管正向导通，从而可能导致锁死发生。

模拟信号源的最大阻抗推荐值为 10 kΩ。任何连接到模拟输入引脚的外部元件（如电容或齐纳二极管），应保证其泄漏电流极小以使引入的误差降至最低。

注 1: 读 GPIO 寄存器时，所有配置为模拟输入的引脚均读为 0。配置为数字输入的引脚将根据输入规范转换为模拟输入。

注 2: 定义为数字输入引脚上的模拟电平可能会使输入缓冲器的电流消耗超过规定值。

图 9-3: 模拟输入模型



9.3 比较器控制

比较器有两个控制和配置寄存器:CMCON0和CMCON1。CMCON1寄存器用于控制与Timer1的交互和比较器输出的同时读取。

CMCON0寄存器（寄存器9-1）包含以下控制和状态位：

- 使能
- 输入选择
- 参考电压选择
- 输出选择
- 输出极性

9.3.1 比较器使能

将CMCON0寄存器的CMON位置1可以使能比较器操作。清零CMON位可以禁止比较器，以使电流消耗降至最低。

9.3.2 比较器输入选择

CMCON0寄存器的CMCH位指示将4个模拟输入引脚之一连接到比较器的反相输入端。

注： 要将CIN+和CIN-引脚用作模拟输入，必须将ANSEL寄存器中相应的位置1，同时也必须置1相应的TRIS位来禁止输出驱动器。

9.3.3 比较器参考电压选择

通过设置CMxCON0寄存器的CMR位，将内部参考电压或模拟输入引脚连接到比较器的同相输入端。关于内部参考电压模块的更多信息，请参见第9.10节“比较器参考电压”。

9.3.4 比较器输出选择

可以通过读CMCON0寄存器的COUT位监视比较器的输出。为了使输出可用于外部连接，必须满足以下条件：

- 必须将CMxCON0寄存器的CMOE位置1
- 必须清零相应的TRIS位
- 必须将CMCON0寄存器的CMON位置1

注 1： CMOE位改写端口数据锁存器。将CMON置1对端口改写没有影响。

2： 比较器的内部输出在每个指令周期被锁存。除非另外指定，否则不锁存外部输出。

9.3.5 比较器输出极性

反相比较器的输出在功能上等同于交换比较器输入。可以通过将CMCON0寄存器的CMPOL位置1来使比较器输出的极性反相。清零CMPOL会使输出不反相。表9-1给出了输出状态与输入条件及极性位的完整表格。

表 9-1： 输出状态与输入条件

输入条件	CMPOL	COUT
CMVIN- > CMVIN+	0	0
CMVIN- < CMVIN+	0	1
CMVIN- > CMVIN+	1	1
CMVIN- < CMVIN+	1	0

注： COUT指寄存器位和输出引脚。

9.4 比较器响应时间

在改变输入源或选择新的参考电压后，一段时间内比较器的输出状态都是不确定的。这段时间被称为响应时间。比较器的响应时间不同于参考电压的稳定时间。因此，在确定比较器输入改变的总响应时间时，必须考虑这两个时间。更多详细信息，请参见第16.0节“电气规范”。

9.5 比较器中断操作

只要比较器的输出值发生变化，相应的比较器中断标志位就会置 1。比较器输出值的变化由不匹配电路识别，该电路由两个锁存器和一个异或门组成（见图 9-4 和图 9-5）。当读 CMCON0 寄存器时，一个锁存器更新为比较器的输出电平。该锁存器将保持该值，直到下次读 CMCON0 寄存器，或者发生复位。不匹配电路的另一个锁存器在每个 Q1 系统时钟更新。当比较器的输出变化在 Q1 时钟周期输入到第二个锁存器时，即产生不匹配条件。这时两个不匹配锁存器具有相反的输出电平，由异或门检测并被送到中断电路。不匹配条件持续直到读 CMCON0 寄存器或者比较器输出返回先前的状态。

- 注 1:** 对 CMCON0 寄存器的写操作也将清除不匹配条件，因为所有写操作在写周期开始都包含一个读操作。
- 2:** 比较器中断的正常工作与 CMOE 的状态无关。

比较器中断是根据不匹配边沿而不是不匹配电平置 1 的。这意味着不需要额外的读取或写入 CMCON0 寄存器来将不匹配寄存器清零这一步骤，即可将中断标志复位。当不匹配寄存器清零时，比较器输出返回前一个状态将发生中断，否则不会发生中断。

需要用软件保存比较器输出状态的信息（从 CMCON1 寄存器读取），以确定实际发生的变化。

PIR1 寄存器的 CMIF 位是比较器中断标志。必须用软件将该位清零以将其复位。由于可以对该寄存器写入 1，因此可产生中断。

必须将 PIE1 寄存器的 CMIE 位以及 INTCON 寄存器的 PEIE 和 GIE 位都置 1 以允许比较器中断。如果上述位中有任何一位被清零，则无法允许中断，尽管中断条件发生时仍会将 PIR1 寄存器的 CMIF 位置 1。

图 9-4: 比较器中断时序 (不带 CMCON0 读取)

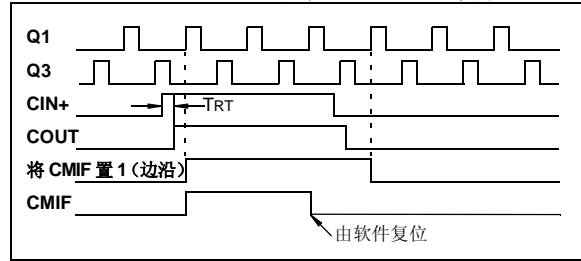
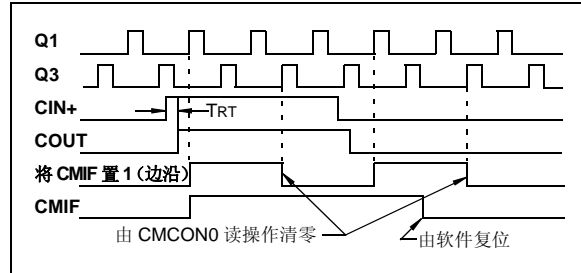


图 9-5: 比较器中断时序 (带 CMCON0 读取)



- 注 1:** 在读操作执行过程中（Q2 周期的起始时刻），如果 CMCON0 寄存器（COUT）发生变化，那么 PIR1 寄存器的 CMIF 中断标志位可能不会被置 1。
- 2:** 当比较器先使能时，比较器模块中的偏置电路在稳定前可能导致比较器输出无效。应允许偏置电路有 1 μs 的稳定时间，然后在允许比较器中断前将不匹配条件和中断标志清除。

9.6 休眠期间的操作

如果在进入休眠模式之前比较器使能，则它在休眠期间仍将处于运行状态。第 16.0 节“电气规范”中单独给出了比较器消耗的额外电流。如果不使用比较器来唤醒器件，则在休眠模式下可通过关闭比较器使功耗降至最低。可以通过清零 CMCON0 寄存器的 CMON 位来关闭比较器。

比较器输出变化可以将器件从休眠状态唤醒。要使比较器能将器件从休眠状态唤醒，必须将 PIE1 寄存器的 CMIE 位和 INTCON 寄存器的 PEIE 位置 1。紧跟 SLEEP 指令后的指令总是在从休眠状态唤醒之后执行。如果也将 INTCON 寄存器的 GIE 位置 1，则器件将执行中断服务程序。

9.7 复位的影响

器件复位强制 CMCON1 寄存器为复位状态。这将比较器和参考电压设置为“关闭”状态。

PIC12F609/615/617/12HV609/615

寄存器 9-1: **CMCON0: 比较器控制寄存器 0**

R/W-0	R-0	R/W-0	R/W-0	U-0	R/W-0	U-0	R/W-0
CMON	COUT	CMOE	CMPOL	—	CMR	—	CMCH
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **CMON:** 比较器使能位
 1 = 使能比较器
 0 = 禁止比较器
- bit 6 **COUT:** 比较器输出位
 如果 **C1POL = 1** (极性反相):
 当 $CMVIN+ > CMVIN-$ 时, **COUT = 0**
 当 $CMVIN+ < CMVIN-$ 时, **COUT = 1**
 如果 **C1POL = 0** (极性不反相):
 当 $CMVIN+ > CMVIN-$ 时, **COUT = 1**
 当 $CMVIN+ < CMVIN-$ 时, **COUT = 0**
- bit 5 **CMOE:** 比较器输出使能位
 1 = COUT 出现在 COUT 引脚上 ⁽¹⁾
 0 = COUT 仅在内部有效
- bit 4 **CMPOL:** 比较器输出极性选择位
 1 = COUT 逻辑反相
 0 = COUT 逻辑不反相
- bit 3 **未实现:** 读为 0
- bit 2 **CMR:** 比较器参考电压选择位 (同相输入)
 1 = $CMVIN+$ 连接至 $CMVREF$ 输出
 0 = $CMVIN+$ 连接至 $CIN+$ 引脚
- bit 1 **未实现:** 读为 0
- bit 0 **CMCH:** 比较器通道选择位
 0 = 比较器的 $CMVIN-$ 引脚连接至 $CIN0-$
 1 = 比较器的 $CMVIN-$ 引脚连接至 $CIN1-$

注 1: 比较器输出需要以下 3 个条件: **CMOE = 1**, **CMON = 1** 且相应的端口 **TRIS** 位 = 0。

9.8 由比较器提供 Timer1 的门控源

这个特性可用于对模拟事件的持续时间或时间间隔计时。清零 CMCON1 寄存器的 T1GSS 位将使 Timer1 根据比较器的输出递增。这需要已开启 Timer1 且已使能门控。详细信息，请参见第 7.0 节“带门控的 Timer1 模块”。

当比较器用作 Timer1 门控源时，建议通过将 CMSYNC 位置 1 使比较器与 Timer1 同步。这可以确保当比较器输出在递增期间改变时，Timer1 不会错过递增。

9.9 使比较器的输出与 Timer1 同步

通过将 CMCON1 寄存器的 CMSYNC 位置 1，可以使比较器的输出与 Timer1 保持同步。使能比较器的输出时，比较器的输出在 Timer1 时钟源的下降沿被锁存。如果 Timer1 使用了预分频器，则比较器的输出在经过预分频功能后被锁存。为了防止发生竞争，比较器的输出在 Timer1 时钟源的下降沿被锁存，而 Timer1 在其时钟源的上升沿递增。更多信息，请参见比较器框图（图 9-2）和 Timer1 框图（图 7-1）。

寄存器 9-2: CMCON1: 比较器控制寄存器 1

U-0	U-0	U-0	R/W-0	R/W-0	U-0	R/W-1	R/W-0
—	—	—	T1ACS	CMHYS	—	T1GSS	CMSYNC
bit 7						bit 0	

图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7-5 未实现：读为 0

bit 4 **T1ACS:** Timer1 备用时钟选择位
 1 = Timer1 时钟源为系统时钟 (Fosc)
 0 = Timer1 时钟源为指令时钟 (Fosc/4)

bit 3 **CMHYS:** 比较器滞后选择位
 1 = 使能比较器滞后
 0 = 禁止比较器滞后

bit 2 未实现：读为 0

bit 1 **T1GSS:** Timer1 门控源选择位 ⁽¹⁾
 1 = Timer1 门控源为 $\overline{T1G}$ 引脚 (应将引脚配置为数字输入)
 0 = Timer1 门控源为比较器输出

bit 0 **CMSYNC:** 比较器输出同步位 ⁽²⁾
 1 = 输出与 Timer1 时钟的下降沿同步
 0 = 输出异步

注 1: 请参见第 7.6 节“Timer1 门控”。

2: 请参见图 9-2。

PIC12F609/615/617/12HV609/615

9.10 比较器参考电压

比较器参考电压模块为比较器提供了内部产生的参考电压。它具有以下特性：

- 与比较器操作独立
- 16 级电压范围
- 输出钳位到 Vss
- 与 VDD 成比例
- 固定参考电压 (0.6)

VRCON 寄存器 (寄存器 9-3) 控制参考电压模块，如寄存器 9-6 所示。

9.10.1 独立操作

比较器参考电压独立于比较器配置。将 VRCON 寄存器的 VREN 位置 1 将使能参考电压。

9.10.2 输出电压选择

CVREF 参考电压有 2 个范围，每个范围有 16 级电压。范围的选择由 VRCON 寄存器的 VRR 位控制。16 级电压通过 VRCON 寄存器的 VR<3:0> 位进行设置。

CVREF 输出电压由下面的公式确定：

公式 9-1: CVREF 输出电压

$\begin{aligned} VRR = 1 \text{ (低电压范围):} \\ CVREF = (VR<3:0>/24) \times VDD \\ VRR = 0 \text{ (高电压范围):} \\ CVREF = (VDD/4) + (VR<3:0> \times VDD/32) \end{aligned}$
--

由于模块的构造所限，无法实现 Vss 到 VDD 的满量程。请参见图 9-6。

9.10.3 输出钳位到 Vss

可以将 CVREF 输出电压设为 Vss 且不产生功耗，方法是将 VRCON 配置如下：

- FVREN = 0

这使得比较器可以检测到过零点，且不额外消耗 CVREF 模块电流。

9.10.4 输出与 VDD 成比例

比较器参考电压来自 VDD，因此，CVREF 输出会随着 VDD 的变化而变化。经过测试的比较器参考电压的绝对精度，请参见第 16.0 节“电气规范”。

9.10.5 固定参考电压

固定参考电压独立于 VDD，输出电压标称值为 0.6V。可通过将 VRCON 寄存器的 FVREN 位设为 1 使能该参考电压。当 HFINTOSC 振荡器有效时，该参考电压始终是使能的。

9.10.6 固定参考电压稳定周期

当固定参考电压模块使能时，需要一段时间使参考电压及其放大器电路达到稳定。用户程序必须包含允许模块稳定的延时子程序。关于最小延时要求，请参见第 16.0 节“电气规范”。

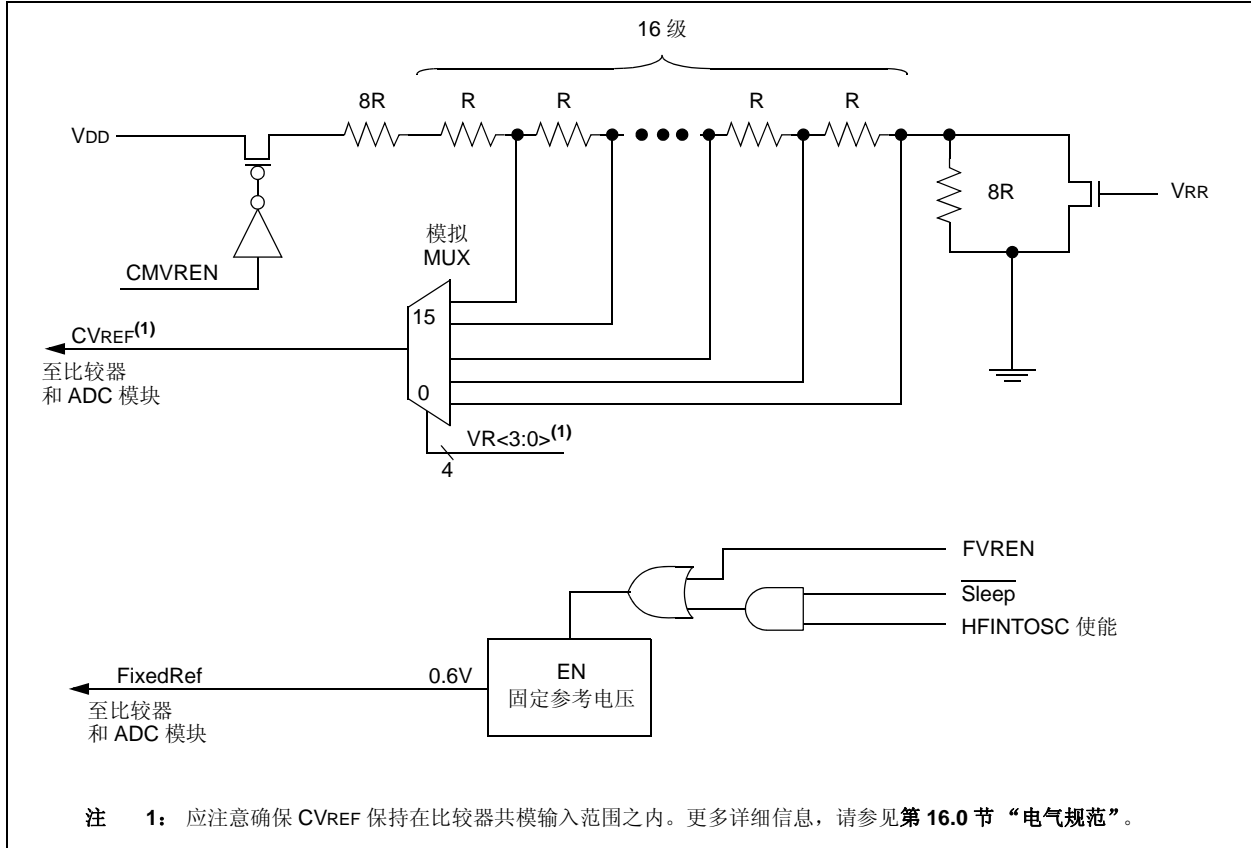
9.10.7 参考电压选择

参考电压模块输出上的多路开关使比较器可以选择使用 CVREF 或固定参考电压。

将 VRCON 寄存器的 CMVREN 位置 1 使电流流入 CVREF 分压器，并使比较器选择使用 CVREF 电压。清零 CMVREN 位使比较器选择使用固定电压。

当 CMVREN 位清零时，禁止电流流入 CVREF 分压器，从而将参考电压外设的功耗降至最低。

图 9-6: 比较器参考电压框图



PIC12F609/615/617/12HV609/615

寄存器 9-3: VRCON: 参考电压控制寄存器

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CMVREN	—	VRR	FVREN	VR3	VR2	VR1	VR0
bit 7							bit 0

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

- bit 7 **CMVREN:** 比较器参考电压使能位 (1, 2)
1 = CVREF 电路上电并送到比较器的 CVREF 输入
0 = 0.6V 固定参考电压送到比较器的 CVREF 输入
- bit 6 **未实现:** 读为 0
- bit 5 **VRR:** CVREF 范围选择位
1 = 低电压范围
0 = 高电压范围
- bit 4 **FVREN:** 0.6V 参考电压使能位 (2)
1 = 使能
0 = 禁止
- bit 3-0 **VR<3:0>:** 比较器参考电压 CVREF 值选择位 (0 ≤ VR<3:0> ≤ 15)
当 VRR = 1 时: $CVREF = (VR<3:0>/24) * VDD$
当 VRR = 0 时: $CVREF = VDD/4 + (VR<3:0>/32) * VDD$

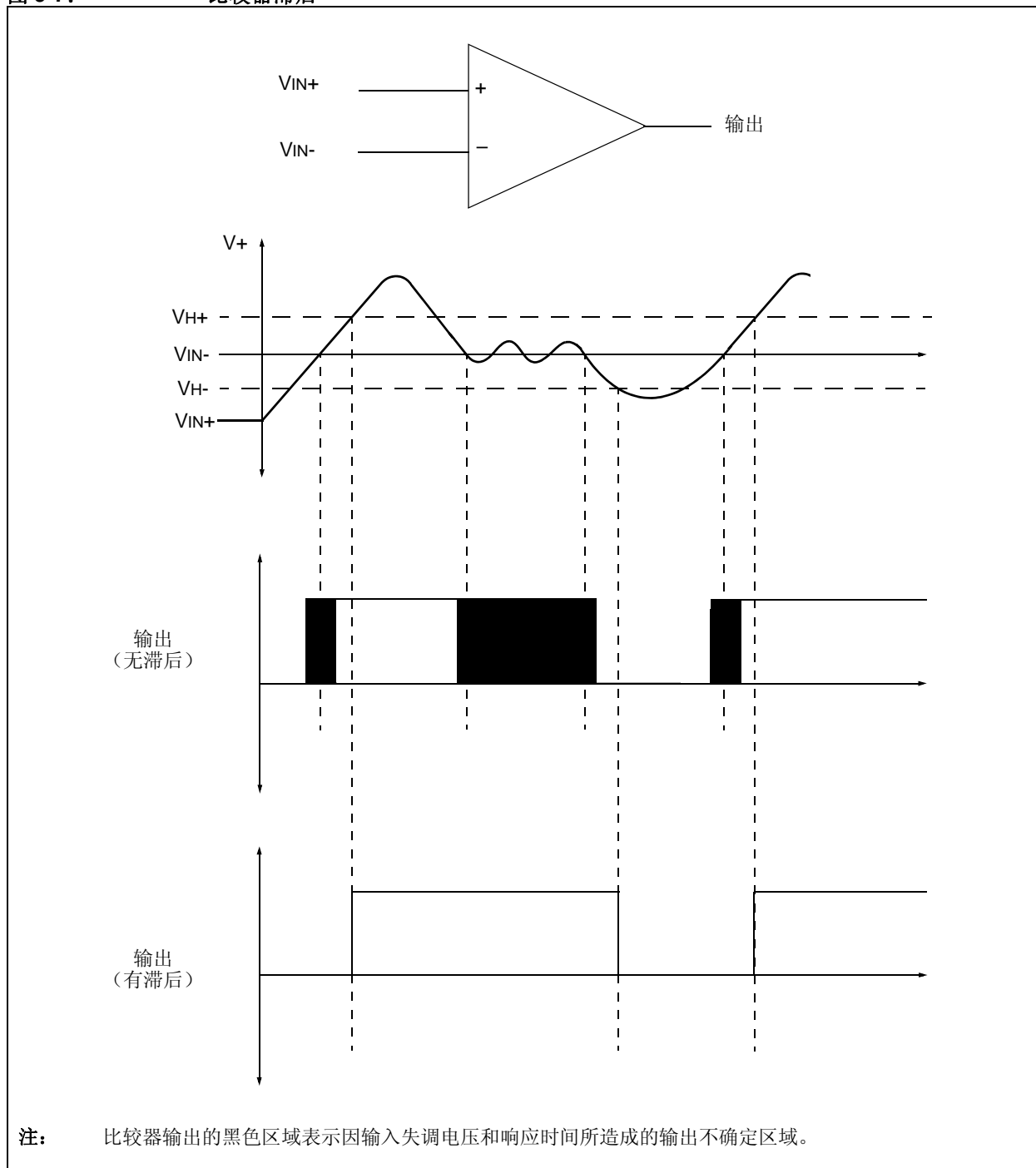
- 注 1: 当 CMVREN 为低电平时, CVREF 电路将掉电且不能提供 IDD 电流。
注 2: 当 CMVREN 为低电平且 FVREN 位为低电平时, CVREF 信号应为比较器提供 Vss。

9.11 比较器滞后

每个比较器都具有内置的滞后功能，它可以由用户通过将 **CMCON1** 寄存器的 **CMHYS** 位置 1 来使能。该滞后功能有助于滤除噪声，并在比较器输出改变状态时减少多个比较器输出跳变。

图 9-7 显示了使用滞后和不使用滞后情况下比较器模拟输入电平和数字输出之间的关系。只有当 **VIN+** 上的模拟电压上升到滞后电路上限阈值 (**VH+**) 以上时，比较器输出才从低电平状态变化到高电平状态。只有当 **VIN+** 上的模拟电压下降到滞后电路下限阈值 (**VH-**) 以下时，比较器输出才从高电平状态变化到低电平状态。

图 9-7: 比较器滞后



PIC12F609/615/617/12HV609/615

表 9-2: 与比较器和参考电压模块相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
ANSEL	—	ADCS2 ⁽¹⁾	ADCS1 ⁽¹⁾	ADCS0 ⁽¹⁾	ANS3	ANS2 ⁽¹⁾	ANS1	ANS0	-000 1111	-000 1111
CMCON0	CMON	COU	CMOE	CMPOL	—	CMR	—	CMCH	0000 -000	0000 -000
CMCON1	—	—	—	T1ACS	CMHYS	—	T1GSS	CMSYNC	0000 0000	0000 0000
INTCON	GIE	PEIE	T0IE	INTE	GPIE	TOIF	INTF	GPIF	0000 000x	0000 000x
PIE1	—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE	-00- 0-00	-00- 0-00
PIR1	—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF	-00- 0-00	-00- 0-00
GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xxxxx	--uu uuuu
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111
VRCON	CMVREN	—	VRR	FVREN	VR3	VR2	VR1	VR0	0-00 0000	0-00 0000

图注: x = 未知, u = 不变, - = 未实现 (读为 0)。比较器不使用阴影单元。

注 1: 仅限 PIC12F615/617/HV615。

10.0 模数转换器 (ADC) 模块 (仅限 PIC12F615/617/HV615)

注： ADRESL 和 ADRESH 寄存器是只读的。

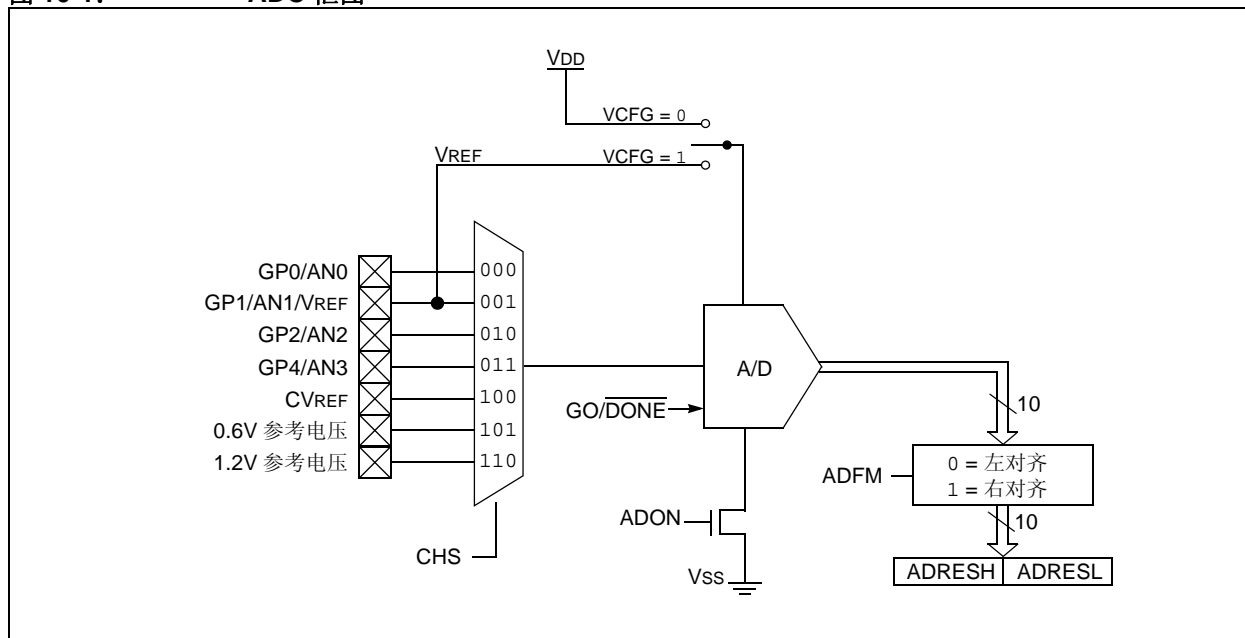
模数转换器 (Analog-to-digital Converter, ADC) 可将模拟输入信号转换为信号的 10 位二进制表示。该模块使用模拟输入，这些输入通过多路开关连接到同一个采样和保持电路。采样和保持电路的输出与转换器的输入相连接。转换器通过逐次逼近法产生 10 位二进制结果，并将转换结果存储在 ADC 结果寄存器 (ADRESL 和 ADRESH) 中。

可通过软件选择 VDD 或施加在外部参考引脚上的电压作为 ADC 参考电压。

ADC 可在转换完成时产生中断。该中断可用于将器件从休眠状态唤醒。

图 10-1 给出了 ADC 的框图。

图 10-1: ADC 框图



PIC12F609/615/617/12HV609/615

10.1 ADC 配置

配置和使用 ADC 时必须考虑以下功能：

- 端口配置
- 通道选择
- ADC 参考电压选择
- ADC 转换时钟源
- 中断控制
- 结果格式

10.1.1 端口配置

ADC 可用于转换模拟和数字信号。转换模拟信号时，应通过设置相关的 TRIS 和 ANSEL 位将 I/O 引脚配置为模拟。更多信息，请参见有关相应端口的章节。

注： 在任何定义为数字输入的引脚上施加模拟电压可能导致输入缓冲器消耗的电流过大。

10.1.2 通道选择

ADCON0 寄存器的 CHS 位决定与采样和保持电路相连接的通道。

改变通道时，在开始下一次转换前需要一段延时。更多信息，请参见第 10.2 节“ADC 工作原理”。

10.1.3 ADC 参考电压

ADCON0 寄存器的 VCFG 位用于控制正参考电压。正参考电压可以是 VDD 或外部电压源。负参考电压总是连接到参考地。

10.1.4 转换时钟

可通过软件设置 ANSEL 寄存器的 ADCS 位来选择转换时钟源。有以下 7 种时钟频率可供选择：

- Fosc/2
- Fosc/4
- Fosc/8
- Fosc/16
- Fosc/32
- Fosc/64
- FRC（专用内部振荡器）

完成一个位转换所需的时间定义为 TAD。一次完整的 10 位转换需要 11 个 TAD 周期，如图 10-3 所示。

为正确转换，必须满足适当的 TAD 规范。更多信息，请参见第 16.0 节“电气规范”中的 A/D 转换要求。表 10-1 给出了适当的 ADC 时钟选择的示例。

注： 除非使用 FRC，否则系统时钟频率的任何改变都会改变 ADC 时钟频率，从而对 ADC 结果产生不利影响。

PIC12F609/615/617/12HV609/615

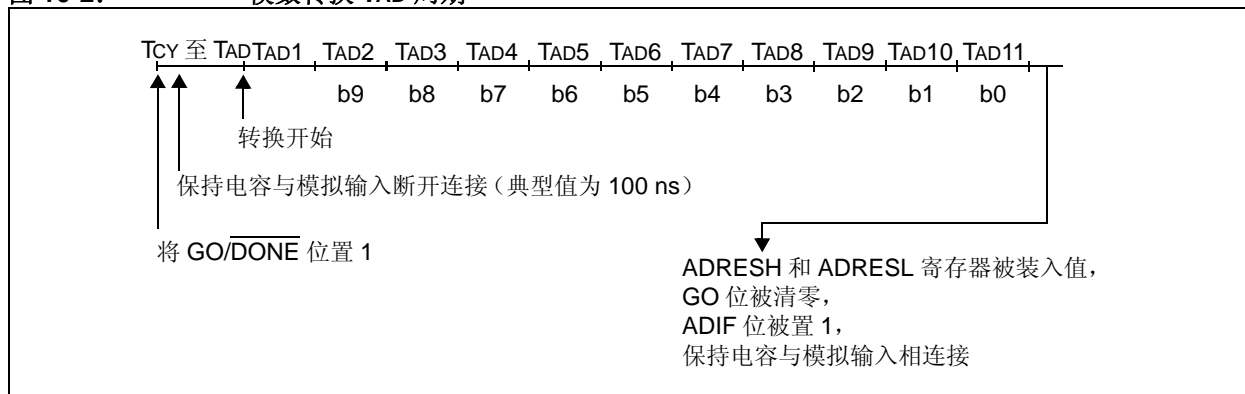
表 10-1: ADC 时钟周期 (TAD) 与器件工作频率 (VDD ≥ 3.0V) 关系表

ADC 时钟周期 (TAD)		器件频率 (Fosc)			
ADC 时钟源	ADCS<2:0>	20 MHz	8 MHz	4 MHz	1 MHz
Fosc/2	000	100 ns ⁽²⁾	250 ns ⁽²⁾	500 ns ⁽²⁾	2.0 μs
Fosc/4	100	200 ns ⁽²⁾	500 ns ⁽²⁾	1.0 μs ⁽²⁾	4.0 μs
Fosc/8	001	400 ns ⁽²⁾	1.0 μs ⁽²⁾	2.0 μs	8.0 μs ⁽³⁾
Fosc/16	101	800 ns ⁽²⁾	2.0 μs	4.0 μs	16.0 μs ⁽³⁾
Fosc/32	010	1.6 μs	4.0 μs	8.0 μs ⁽³⁾	32.0 μs ⁽³⁾
Fosc/64	110	3.2 μs	8.0 μs ⁽³⁾	16.0 μs ⁽³⁾	64.0 μs ⁽³⁾
FRC	x11	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)	2-6 μs ^(1,4)

图注: 阴影单元表示超出了建议范围。

- 注 1: VDD > 3.0V 时, FRC 时钟源具有 4 μs 的典型 TAD 时间。
 注 2: 这些值均违反了所需的最小 TAD 时间。
 注 3: 为了加快转换速度, 建议选用其他时钟源。
 注 4: 当器件频率高于 1 MHz 时, 仅当在休眠状态下进行转换时才推荐使用 FRC 时钟源。

图 10-2: 模数转换 TAD 周期



10.1.5 中断

ADC 模块可在模数转换完成时产生中断。ADC 中断标志位是 PIR1 寄存器中的 ADIF 位。ADC 中断允许位是 PIE1 寄存器中的 ADIE 位。ADIF 位必须用软件清零。

注: ADIF 位在每次转换完成时置 1, 与是否允许 ADC 中断无关。

器件工作或休眠时都可产生该中断。如果器件处于休眠状态, 该中断会唤醒器件。从休眠状态唤醒时, 总是执行紧跟 SLEEP 指令后的下一条指令。如果用户试图从休眠状态唤醒器件并恢复主代码执行, 必须禁止全局中断。如果允许了全局中断, 执行将切换到中断服务程序。

更多信息, 请参见第 10.1.5 节“中断”。

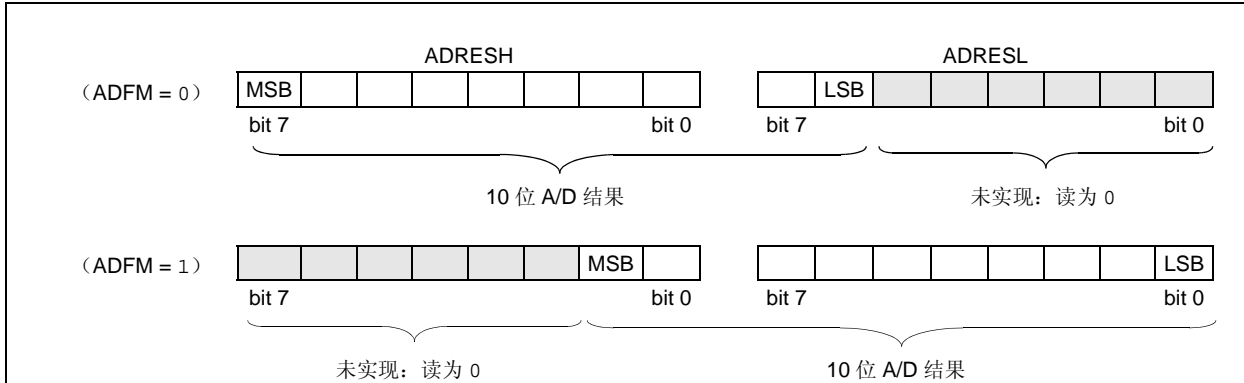
PIC12F609/615/617/12HV609/615

10.1.6 结果格式

10 位 A/D 转换结果可以两种格式提供：左对齐或右对齐。ADCON0 寄存器的 ADFM 位控制输出格式。

图 10-4 给出了两种输出格式。

图 10-3: 10 位 A/D 转换结果格式



10.2 ADC 工作原理

10.2.1 启动转换

要启用 ADC 模块，ADCON0 寄存器的 ADON 位必须设为 1。将 ADCON0 寄存器的 GO/DONE 位设为 1 将启动模数转换。

注： 不应在启动 ADC 的同一条指令中将 GO/DONE 位置 1。请参见第 10.2.6 节“A/D 转换步骤”。

10.2.2 转换完成

转换完成时，ADC 模块将：

- 清零 GO/DONE 位
- 将 ADIF 标志位置 1
- 用新的转换结果更新 ADRESH:ADRESL 寄存器

10.2.3 终止转换

如果必须在转换完成前终止转换，可用软件将 GO/DONE 位清零。不会用部分完成的模数转换结果更新 ADRESH 和 ADRESL 寄存器，ADRESH:ADRESL 寄存器对仍然保留前一次转换的值。此外，必须经过 2 TAD 的延时后才能开始下一次采集。延时结束后，将自动开始对选定通道的输入进行采集。

注： 器件复位将强制所有寄存器为复位状态。因此，ADC 模块被关闭，任何进行中的转换操作被终止。

10.2.4 休眠期间的 ADC 操作

ADC 模块可以在休眠模式下工作。这需要将 ADC 时钟源设置为 FRC 选项。当选择 FRC 时钟源时，ADC 需等待一个额外的指令周期后才能启动转换。这使得可以执行 SLEEP 指令，以降低转换期间的系统噪声。如果允许了 ADC 中断，转换完成时器件将从休眠状态唤醒。如果禁止了 ADC 中断，尽管 ADON 位仍保持置 1，转换完成后 ADC 模块将关闭。

ADC 时钟源不是 FRC 时，尽管 ADON 位仍保持置 1，SLEEP 指令会导致当前转换中止，ADC 模块关闭。

10.2.5 特殊事件触发器

ECCP 特殊事件触发器允许定期 ADC 测量而无需软件干预。当出现触发信号时，GO/DONE 位由硬件置 1，Timer1 计数器复位为零。

使用特殊事件触发器不能确保正确的 ADC 时序。用户需负责确保 ADC 时序要求得到满足。

更多信息，请参见第 11.0 节“增强型捕捉/比较/PWM（带自动关闭和死区）模块（仅限 PIC12F615/617/HV615）”。

10.2.6 A/D 转换步骤

以下是使用 ADC 执行模数转换的示例步骤：

- 配置端口：
 - 禁止引脚输出驱动器（见 TRIS 寄存器）
 - 将引脚配置为模拟
- 配置 ADC 模块：
 - 选择 ADC 转换时钟
 - 配置参考电压
 - 选择 ADC 输入通道
 - 选择结果格式
 - 开启 ADC 模块
- 配置 ADC 中断（可选）：
 - 清零 ADC 中断标志
 - 允许 ADC 中断
 - 允许外设中断
 - 允许全局中断 ⁽¹⁾
- 等待所需采集时间 ⁽²⁾。
- 通过将 $\overline{GO/DONE}$ 位置 1 启动转换。
- 通过以下方式之一等待 ADC 转换完成：
 - 查询 $\overline{GO/DONE}$ 位
 - 等待 ADC 中断（已允许中断）
- 读取 ADC 结果。
- 清零 ADC 中断标志（如果已允许中断则需要）。

注 1： 如果用户试图从休眠状态唤醒器件并恢复主代码执行，必须禁止全局中断。

2： 请参见第 10.3 节“A/D 采集要求”。

例 10-1: A/D 转换

```
;This code block configures the ADC
;for polling, Vdd reference, Frc clock
;and GP0 input.
;
;Conversion start & polling for completion
; are included.
;
BANKSEL TRISIO      ;
BSF      TRISIO,0    ;Set GP0 to input
BANKSEL ANSEL       ;
MOVLW   B'01110001' ;ADC Frc clock,
IORWF   ANSEL       ; and GP0 as analog
BANKSEL ADCON0      ;
MOVLW   B'10000001' ;Right justify,
MOVWF   ADCON0      ;Vdd Vref, AN0, On
CALL    SampleTime  ;Acquisiton delay
BSF     ADCON0,GO   ;Start conversion
BTFSC   ADCON0,GO   ;Is conversion done?
GOTO    $-1         ;No, test again
BANKSEL ADRESH      ;
MOVF    ADRESH,W    ;Read upper 2 bits
MOVWF   RESULTHI    ;Store in GPR space
BANKSEL ADRESL      ;
MOVF    ADRESL,W    ;Read lower 8 bits
MOVWF   RESULTLO    ;Store in GPR space
```

PIC12F609/615/617/12HV609/615

10.2.7 ADC 寄存器定义

以下寄存器用于控制 ADC 的操作。

寄存器 10-1: ADCON0: A/D 控制寄存器 0

R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG	—	CHS2	CHS1	CHS0	GO/DONE	ADON
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7 **ADFM:** A/D 转换结果格式选择位

1 = 右对齐
0 = 左对齐

bit 6 **VCFG:** 参考电压位

1 = VREF 引脚
0 = VDD

bit 5 **未实现:** 读为 0

bit 4-2 **CHS<2:0>:** 模拟通道选择位

000 = 通道 00 (AN0)
001 = 通道 01 (AN1)
010 = 通道 02 (AN2)
011 = 通道 03 (AN3)
100 = CVREF
101 = 0.6V 参考电压
110 = 1.2V 参考电压
111 = 保留。不要使用。

bit 1 **GO/DONE:** A/D 转换状态位

1 = A/D 转换正在进行。将该位置 1 可启动 A/D 转换周期。
A/D 转换完成后, 该位由硬件自动清零。
0 = A/D 转换已完成 / 未进行

bit 0 **ADON:** ADC 使能位

1 = 使能 ADC
0 = 禁止 ADC, 不消耗工作电流

注 1: CHS<2:0> 位改为选择 1.2V 或 0.6V 参考电压时, 参考输出电压将有一个瞬变。如果比较器模块使用 0.6V 参考电压, 比较器输出可能由于该瞬变而暂时改变状态。

PIC12F609/615/617/12HV609/615

寄存器 10-2: **ADRESH: ADC 结果寄存器高字节 (ADRESH) ADFM = 0 (只读)**

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
ADRES9	ADRES8	ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ADRES<9:2>: ADC 结果寄存器位**
 10 位转换结果的高 8 位

寄存器 10-3: **ADRESL: ADC 结果寄存器低字节 (ADRESL) ADFM = 0 (只读)**

R-x	R-x	U-0	U-0	U-0	U-0	U-0	U-0
ADRES1	ADRES0	—	—	—	—	—	—
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-6 **ADRES<1:0>: ADC 结果寄存器位**
 10 位转换结果的低 2 位
 bit 5-0 **未实现: 读为 0**

寄存器 10-4: **ADRESH: ADC 结果寄存器高字节 (ADRESH) ADFM = 1 (只读)**

U-0	U-0	U-0	U-0	U-0	U-0	R-x	R-x
—	—	—	—	—	—	ADRES9	ADRES8
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-2 **未实现: 读为 0**
 bit 1-0 **ADRES<9:8>: ADC 结果寄存器位**
 10 位转换结果的高 2 位

寄存器 10-5: **ADRESL: ADC 结果寄存器低字节 (ADRESL) ADFM = 1 (只读)**

R-x	R-x	R-x	R-x	R-x	R-x	R-x	R-x
ADRES7	ADRES6	ADRES5	ADRES4	ADRES3	ADRES2	ADRES1	ADRES0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7-0 **ADRES<7:0>: ADC 结果寄存器位**
 10 位转换结果的低 8 位

PIC12F609/615/617/12HV609/615

10.3 A/D 采集要求

为了使 ADC 达到规定的精度，必须使充电保持电容（CHOLD）完全充电至输入通道的电压。模拟输入模型见图 10-4。模拟信号源阻抗（RS）和内部采样开关阻抗（RSS）直接影响电容 CHOLD 的充电时间。采样开关阻抗（RSS）随器件电压（VDD）的变化而变化，请参见图 10-4。模拟信号源的最大阻抗推荐值为 10 kΩ。采集时间随着源阻抗的降低而缩短。在选择（或改变）模拟输入通道后，必须在开始转换前完成 A/D 采集。可以使用

公式 10-1 来计算最小采集时间。该公式假设误差为 1/2LSb（ADC 转换需要 1024 步）。1/2 LSb 误差是 ADC 达到规定分辨率所允许的最大误差。

公式 10-1: 采集时间示例

假设: 温度 = 50°C, 外部阻抗 10 kΩ, 5.0V VDD

$$\begin{aligned}T_{ACQ} &= \text{放大器稳定时间} + \text{保持电容充电时间} + \text{温度系数} \\ &= T_{AMP} + T_C + T_{COFF} \\ &= 2 \mu s + T_C + [(\text{温度} - 25^\circ\text{C}) (0.05 \mu s / ^\circ\text{C})]\end{aligned}$$

T_C 值可以用以下公式近似计算:

$$V_{APPLIED} \left(1 - \frac{1}{2047} \right) = V_{CHOLD} \quad ; [1] \text{ 充电到 } V_{CHOLD} \text{ (1/2 LSb 误差范围)}$$

$$V_{APPLIED} \left(1 - e^{-\frac{T_C}{RC}} \right) = V_{CHOLD} \quad ; [2] \text{ 响应 } V_{APPLIED} \text{ 充电到 } V_{CHOLD}$$

$$V_{APPLIED} \left(1 - e^{-\frac{T_C}{RC}} \right) = V_{APPLIED} \left(1 - \frac{1}{2047} \right) \quad ; \text{结合 [1] 和 [2]}$$

求解 T_C:

$$\begin{aligned}T_C &= -CHOLD(R_{IC} + R_{SS} + R_S) \ln(1/2047) \\ &= -10\text{pF}(1\text{k}\Omega + 7\text{k}\Omega + 10\text{k}\Omega) \ln(0.0004885) \\ &= 1.37 \mu s\end{aligned}$$

因此:

$$\begin{aligned}T_{ACQ} &= 2 \mu s + 1.37 \mu s + [(50^\circ\text{C} - 25^\circ\text{C}) (0.05 \mu s / ^\circ\text{C})] \\ &= 4.67 \mu s\end{aligned}$$

- 注 1:** 因为参考电压（VREF）自行抵消，因此它对该公式没有影响。
注 2: 充电保持电容（CHOLD）在每次转换后不会放电。
注 3: 模拟信号源的最大阻抗推荐值为 10 kΩ。此要求是为了符合引脚泄漏电流规范。

图 10-4: 模拟输入模型

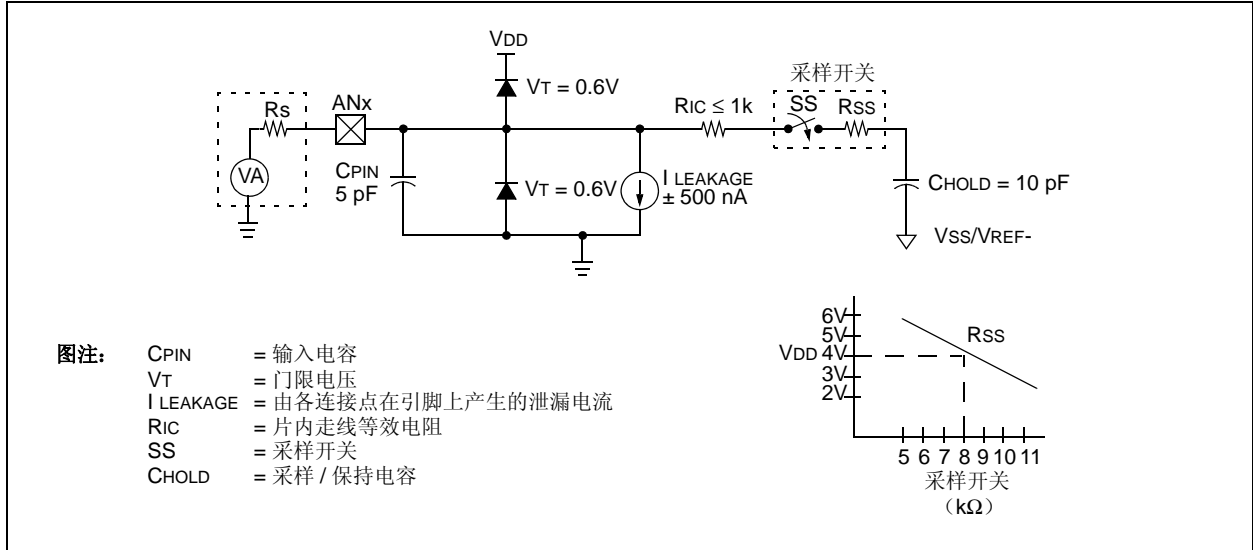
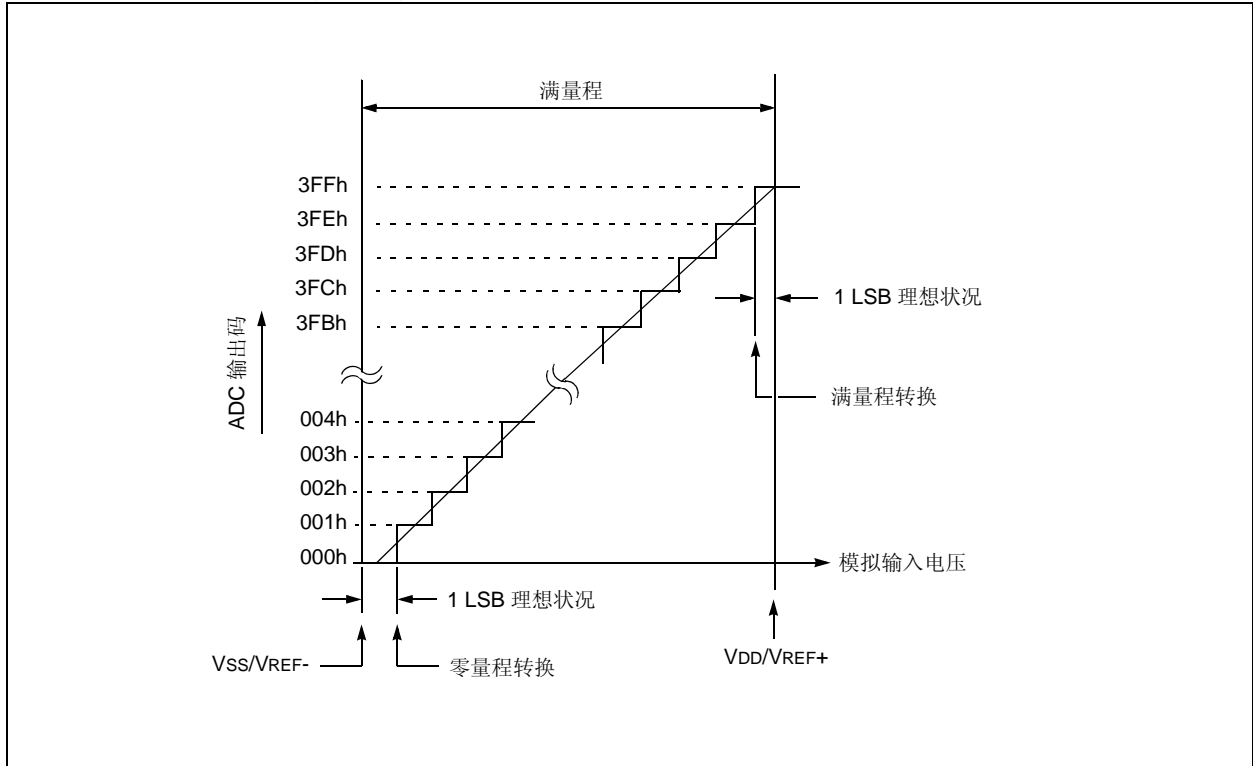


图 10-5: ADC 传递函数



PIC12F609/615/617/12HV609/615

表 10-2: 与 ADC 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
ADCON0 ⁽¹⁾	ADFM	VCFG	—	CHS2	CHS1	CHS0	GO/DONE	ADON	00-0 0000	00-0 0000
ANSEL	—	ADCS2 ⁽¹⁾	ADCS1 ⁽¹⁾	ADCS0 ⁽¹⁾	ANS3	ANS2 ⁽¹⁾	ANS1	ANS0	-000 1111	-000 1111
ADRESH ^(1,2)	A/D 结果寄存器的高字节								xxxx xxxx	uuuu uuuu
ADRESL ^(1,2)	A/D 结果寄存器的低字节								xxxx xxxx	uuuu uuuu
GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--x0 x000	--x0 x000
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
PIE1	—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE	-00- 0-00	-00- 0-00
PIR1	—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF	-00- 0-00	-00- 0-00
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注: x = 未知, u = 不变, — = 未实现 (读为 0)。ADC 模块不使用阴影单元。

注 1: 仅限 PIC12F615/617/HV615。

注 2: 只读寄存器。

PIC12F609/615/617/12HV609/615

11.0 增强型捕捉 / 比较 / PWM（带自动关闭和死区）模块（仅限 PIC12F615/617/HV615）

增强型捕捉 / 比较 / PWM 模块是允许用户计时和控制不同事件的外设。在捕捉模式下，外设允许对事件的持续时间进行计时。当预先确定的时间超时后，比较模式允

许用户触发一个外部事件。PWM 模式可以产生可变频率和占空比的脉宽调制信号。

表 11-1 给出了 ECCP 模块所需的定时器资源。

表 11-1: ECCP 模式——所需的定时器资源

ECCP 模式	定时器资源
捕捉	Timer1
比较	Timer1
PWM	Timer2

寄存器 11-1: CCP1CON: 增强型 CCP1 控制寄存器

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
P1M	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0
bit 7							bit 0

图注:

R = 可读位

W = 可写位

U = 未实现位，读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 7

P1M: PWM 输出配置位

如果 CCP1M<3:2> = 00、01 和 10:

x = P1A 配置为捕捉 / 比较输入; P1B 配置为端口引脚

如果 CCP1M<3:2> = 11:

0 = 单输出; P1A 被调制; P1B 配置为端口引脚

1 = 半桥输出; P1A 和 P1B 被调制, 带有死区控制

bit 6

未实现: 读为 0

bit 5-4

DC1B<1:0>: PWM 占空比最低有效位

捕捉模式:

未使用。

比较模式:

未使用。

PWM 模式:

这些位是 PWM 占空比的低 2 位。高 8 位在 CCP1M3 中。

bit 3-0

CCP1M<3:0>: ECCP 模式选择位

0000 = 捕捉 / 比较 / PWM 关闭 (复位 ECCP 模块)

0001 = 未使用 (保留)

0010 = 比较模式, 匹配时输出电平翻转 (CCP1IF 位置 1)

0011 = 未使用 (保留)

0100 = 捕捉模式, 每个下降沿

0101 = 捕捉模式, 每个上升沿

0110 = 捕捉模式, 每 4 个上升沿

0111 = 捕捉模式, 每 16 个上升沿

1000 = 比较模式, 匹配时输出电平置 1 (CCP1IF 位置 1)

1001 = 比较模式, 匹配时输出电平清零 (CCP1IF 位置 1)

1010 = 比较模式, 匹配时产生软件中断 (CCP1IF 位置 1, CCP1 引脚不受影响)

1011 = 比较模式, 触发特殊事件 (CCP1IF 位置 1, CCP1 复位 TMR1 或 TMR2, 且如果 ADC 模块被使能, 启动一次 A/D 转换)

1100 = PWM 模式; P1A 高电平有效; P1B 高电平有效

1101 = PWM 模式; P1A 高电平有效; P1B 低电平有效

1110 = PWM 模式; P1A 低电平有效; P1B 高电平有效

1111 = PWM 模式; P1A 低电平有效; P1B 低电平有效

PIC12F609/615/617/12HV609/615

11.1 捕捉模式

在捕捉模式下，当在引脚 CCP1 上发生下列事件之一时，CCPR1H:CCPR1L 捕捉 TMR1 寄存器的 16 位值。这些事件如下所示，可由 CCP1CON 寄存器的 CCP1M<3:0> 位进行配置：

- 每个下降沿
- 每个上升沿
- 每 4 个上升沿
- 每 16 个上升沿

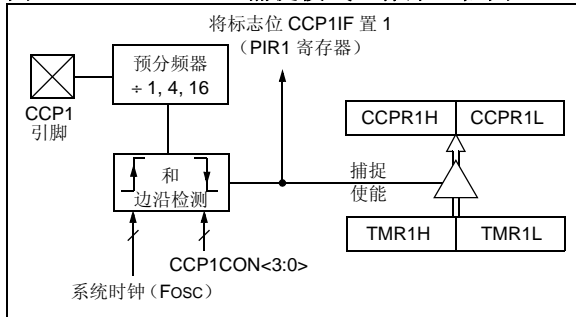
进行捕捉后，PIR1 寄存器的中断请求标志位 CCP1IF 被置 1。该中断标志必须用软件清零。如果在 CCPR1H 和 CCPR1L 寄存器对中的值被读出之前又发生另一次捕捉，那么原来的捕捉值会被新捕捉值覆盖（见图 11-1）。

11.1.1 CCP1 引脚配置

在捕捉模式下，应通过将相关的 TRIS 控制位置 1 将 CCP1 引脚配置为输入。

注： 如果 CCP1 引脚被配置为输出，则写端口将产生一次捕捉条件。

图 11-1: 捕捉模式工作原理框图



11.1.2 TIMER1 模式选择

为使 CCP 模块使用捕捉特性，Timer1 必须运行在定时器模式或同步计数器模式下。在异步计数器模式下，可能无法进行捕捉操作。

11.1.3 软件中断

当捕捉模式改变时，可能会产生错误的捕捉中断。用户应保持 PIE1 寄存器的 CCP1IE 中断允许位清零以避免错误中断。此外，用户应在工作模式的任何改变之后清零 PIR1 寄存器的 CCP1IF 中断标志位。

11.1.4 CCP 预分频器

有 4 种预分频比设置，由 CCP1CON 寄存器的 CCP1M<3:0> 位指定。每当关闭 CCP 模块，或者 CCP 模块不在捕捉模式下时，预分频器计数器就会被清零。任何复位都会将预分频器计数器清零。

从一个捕捉预分频比切换到另一个不会清零预分频器，而且可能产生一次错误中断。为避免此意外操作，可在改变预分频比前通过清零 CCP1CON 寄存器来关闭模块（见例 11-1）。

例 11-1: 改变捕捉预分频比

```
BANKSEL CCP1CON    ;Set Bank bits to point
                    ;to CCP1CON
CLRWF   CCP1CON    ;Turn CCP module off
MOVLW  NEW_CAPT_PS ;Load the W reg with
                    ; the new prescaler
MOVWF  CCP1CON    ; move value and CCP ON
MOVWF  CCP1CON    ;Load CCP1CON with this
                    ; value
```

PIC12F609/615/617/12HV609/615

表 11-2: 与捕捉相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
CCP1CON	P1M	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0-00 0000	0-00 0000
CCPR1L	捕捉 / 比较 / PWM 寄存器 1 的低字节								xxxx xxxx	uuuu uuuu
CCPR1H	捕捉 / 比较 / PWM 寄存器 1 的高字节								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	TOIE	INTE	GPIE	TOIF	INTF	GPIF	0000 0000	0000 0000
PIE1	—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE	-00- 0-00	-00- 0-00
PIR1	—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF	-00- 0-00	-00- 0-00
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
TMR1L	16 位 TMR1 寄存器最低有效字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1H	16 位 TMR1 寄存器最高有效字节的保持寄存器								xxxx xxxx	uuuu uuuu
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注: - = 未实现位 (读为 0), u = 不变, x = 未知。捕捉不使用阴影单元。

注 1: 仅限 PIC12F615/617/HV615。

PIC12F609/615/617/12HV609/615

11.2 比较模式

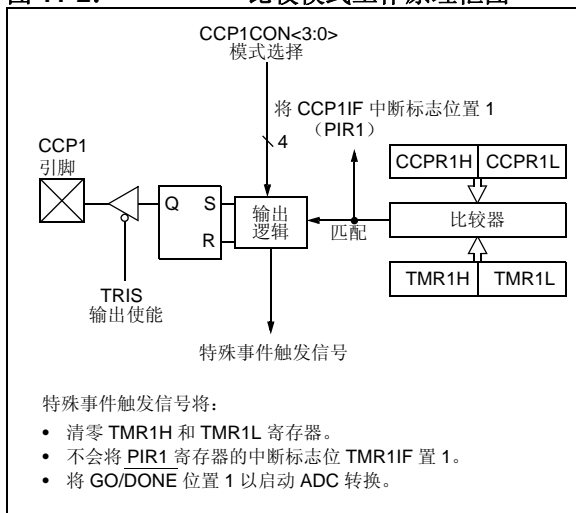
在比较模式下，16 位 CCPR1 寄存器的值不断与 TMR1 寄存器对的值作比较。如果二者匹配，CCP1 模块可能会：

- 翻转 CCP1 输出。
- 将 CCP1 输出置 1。
- 将 CCP1 输出清零。
- 产生特殊事件触发信号。
- 产生软件中断。

引脚的动作由 CCP1CON 寄存器的 CCP1M<3:0> 控制位的值决定。

所有比较模式都能产生中断。

图 11-2: 比较模式工作原理框图



11.2.1 CCP1 引脚配置

用户必须通过将相关的 TRIS 位清零将 CCP1 引脚配置为输出。

注： 清零 CCP1CON 寄存器将强制 CCP1 比较输出锁存器为默认的低电平。这不是端口 I/O 数据锁存器。

11.2.2 TIMER1 模式选择

在比较模式下，Timer1 必须运行在定时器模式或同步计数器模式下。在异步计数器模式下，可能无法进行比较操作。

11.2.3 软件中断模式

当选择“产生软件中断”模式 (CCP1M<3:0> = 1010) 时，CCP1 模块不会对 CCP1 引脚进行控制 (见 CCP1CON 寄存器)。

11.2.4 特殊事件触发器

当选择“特殊事件触发器”模式 (CCP1M<3:0> = 1011) 时，CCP1 模块将进行以下操作：

- 复位 Timer1
- 如果 ADC 被使能，则启动 ADC 转换

在该模式下，CCP1 模块不会对 CCP1 引脚进行控制 (见 CCP1CON 寄存器)。

一旦 TMR1H 和 TMR1L 寄存器对与 CCPR1H 和 CCPR1L 寄存器对之间发生匹配，便会发生 CCP 的特殊事件触发输出。TMR1H 和 TMR1L 寄存器对在 Timer1 时钟的下一个上升沿到来之前不会复位。这使 CCPR1H 和 CCPR1L 寄存器对可作为 Timer1 的 16 位可编程周期寄存器。

- 注 1:** CCP 模块的特殊事件触发信号不会将 PIR1 寄存器的中断标志位 TMRxIF 置 1。
- 注 2:** 通过在产生特殊事件触发信号的时钟边沿和使 Timer1 复位的时钟边沿之间更改 CCPR1H 和 CCPR1L 寄存器对的内容来移除匹配条件，可以避免复位发生。

PIC12F609/615/617/12HV609/615

表 11-3: 与比较相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
CCP1CON	P1M	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0-00 0000	0-00 0000
CCPR1L	捕捉 / 比较 / PWM 寄存器 1 的低字节								xxxx xxxx	uuuu uuuu
CCPR1H	捕捉 / 比较 / PWM 寄存器 1 的高字节								xxxx xxxx	uuuu uuuu
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
PIE1	—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE	-00- 0-00	-00- 0-00
PIR1	—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF	-00- 0-00	-00- 0-00
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
TMR1L	16 位 TMR1 寄存器最低有效字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR1H	16 位 TMR1 寄存器最高有效字节的保持寄存器								xxxx xxxx	uuuu uuuu
TMR2	Timer2 模块寄存器								0000 0000	0000 0000
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注: — = 未实现位 (读为 0), u = 不变, x = 未知。比较不使用阴影单元。

注 1: 仅限 PIC12F615/617/HV615。

PIC12F609/615/617/12HV609/615

11.3 PWM 模式

PWM 模式在 CCP1 引脚上产生脉宽调制信号。占空比、周期和分辨率由以下寄存器决定：

- PR2
- T2CON
- CCP1L
- CCP1CON

在脉宽调制 (Pulse-Width Modulation, PWM) 模式下, CCP 模块会在 CCP1 引脚上产生最大 10 位分辨率的 PWM 输出信号。由于 CCP1 引脚与端口数据锁存器复用, 必须清零相应的 TRIS 位以启用 CCP1 引脚输出驱动器。

注: 清零 CCP1CON 寄存器将放弃对 CCP1 引脚的 CCP1 控制。

图 11-3 给出了 PWM 工作原理的简化框图。

图 11-4 给出了 PWM 信号的典型波形。

关于如何设置 CCP 模块使之工作于 PWM 模式的详细步骤, 请参见第 11.3.7 节“设置 PWM 操作”。

PWM 输出 (图 11-4) 有一个时基 (周期) 和一段输出保持为高电平的时间 (占空比)。

图 11-4: CCP PWM 输出

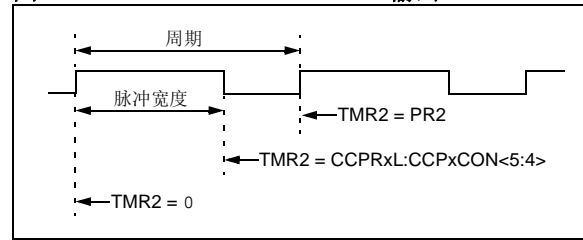
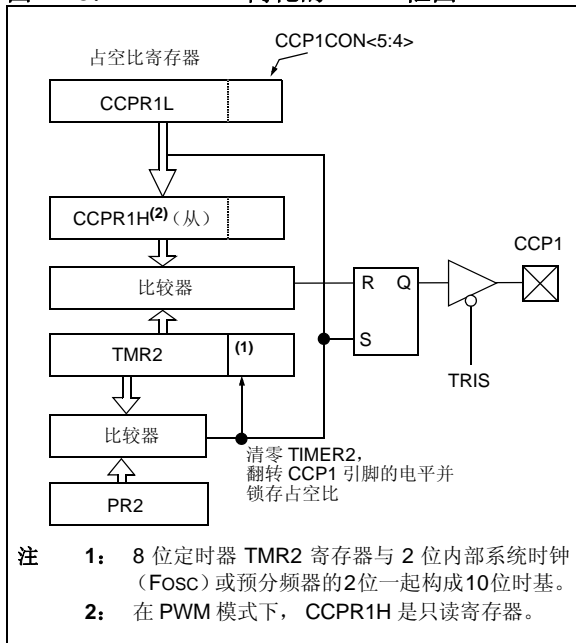


图 11-3: 简化的 PWM 框图



PIC12F609/615/617/12HV609/615

11.3.1 PWM 周期

PWM 周期可通过 Timer2 的 PR2 寄存器来指定。PWM 周期可由公式 11-1 计算。

公式 11-1: PWM 周期

$$PWM \text{ 周期} = [(PR2) + 1] \cdot 4 \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

当 TMR2 中的值与 PR2 中的值相等时，在下一个递增周期将发生以下 3 个事件：

- TMR2 被清零。
- CCP1 引脚被置 1。（例外情况：如果 PWM 占空比 = 0%，引脚将不会被置 1。）
- PWM 占空比从 CCPR1L 锁存到 CCPR1H。

注： 在确定 PWM 频率时不会用到 Timer2 后分频比（见第 8.1 节“Timer2 工作原理”）。

11.3.2 PWM 占空比

通过将 10 位值写入多个寄存器来指定 PWM 占空比：CCPR1L 寄存器和 CCP1CON 寄存器的 DC1B<1:0> 位。CCPR1L 包含高 8 位而 CCP1CON 寄存器的 DC1B<1:0> 位包含低 2 位。可以在任何时候写入 CCPR1L 和 CCP1CON 寄存器的 DC1B<1:0> 位。在周期结束（即 PR2 和 TMR2 寄存器发生匹配）前占空比值不会被锁存到 CCPR1H 中。使用 PWM 时，CCPR1H 寄存器是只读的。

公式 11-2 用于计算 PWM 脉冲宽度。

公式 11-3 用于计算 PWM 占空比。

公式 11-2: 脉冲宽度

$$脉冲宽度 = (CCPR1L:CCP1CON<5:4>) \cdot T_{osc} \cdot (TMR2 \text{ 预分频值})$$

公式 11-3: 占空比

$$占空比 = \frac{(CCPR1L:CCP1CON<5:4>)}{4(PR2 + 1)}$$

CCPR1H 寄存器和一个 2 位的内部锁存器用于为 PWM 占空比提供双重缓冲。这种双重缓冲结构非常重要，它可以避免在 PWM 操作中产生毛刺。

8 位定时器 TMR2 寄存器与 2 位内部系统时钟（F_{osc}）或预分频器的 2 位一起构成 10 位时基。如果 Timer2 预分频比设置为 1:1，则使用系统时钟。

当 10 位时基与 CCPR1H 和 2 位锁存值匹配时，CCP1 引脚被清零（见图 11-3）。

11.3.3 PWM 分辨率

分辨率决定给定周期的可用占空比数。例如，10 位分辨率将可得到 1024 个不连续的占空比，而 8 位分辨率将可得到 256 个不连续的占空比。

当 PR2 为 255 时，PWM 最大分辨率为 10 位。分辨率是 PR2 寄存器值的函数，如公式 11-4 所示。

公式 11-4: PWM 分辨率

$$分辨率 = \frac{\log[4(PR2 + 1)]}{\log(2)} \text{ 位}$$

注： 如果脉冲宽度值比周期长，则指定的 PWM 引脚将保持不变。

表 11-4: PWM 频率和分辨率示例（F_{osc} = 20 MHz）

PWM 频率	1.22 kHz	4.88 kHz	19.53 kHz	78.12 kHz	156.3 kHz	208.3 kHz
定时器预分频值（1、4 和 16）	16	4	1	1	1	1
PR2 值	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
最大分辨率（位）	10	10	10	8	7	6.6

表 11-5: PWM 频率和分辨率示例（F_{osc} = 8 MHz）

PWM 频率	1.22 kHz	4.90 kHz	19.61 kHz	76.92 kHz	153.85 kHz	200.0 kHz
定时器预分频值（1、4 和 16）	16	4	1	1	1	1
PR2 值	0x65	0x65	0x65	0x19	0x0C	0x09
最大分辨率（位）	8	8	8	6	5	5

PIC12F609/615/617/12HV609/615

11.3.4 休眠模式下的操作

在休眠模式下，TMR2 寄存器将不会递增，模块状态也不会改变。如果 CCP1 引脚正在驱动一个值，则会继续驱动该值。当器件被唤醒时，TMR2 将从先前状态继续。

11.3.5 改变系统时钟频率

PWM 频率来自于系统时钟频率。系统时钟频率的任何改变将导致 PWM 频率的改变。更多详细信息，请参见第 4.0 节“振荡器模块”。

11.3.6 复位的影响

任何复位都将强制所有端口为输入模式，并强制 CCP 寄存器为其复位状态。

11.3.7 设置 PWM 操作

当配置 CCP 模块的 PWM 操作时，可采用以下步骤：

1. 通过将相关的 TRIS 位置 1 禁止 PWM 引脚（CCP1）输出驱动器。
2. 通过装入 PR2 寄存器设置 PWM 周期。
3. 通过将适当的值装入 CCP1CON 寄存器，将 CCP 模块配置为 PWM 模式。
4. 通过装入 CCPR1L 寄存器和 CCP1CON 寄存器的 DC1B 位，设置 PWM 占空比。
5. 配置和启动 Timer2：
 - 清零 PIR1 寄存器的 TMR2IF 中断标志位。
 - 通过装入 T2CON 寄存器的 T2CKPS 位设置 Timer2 预分频值。
 - 通过将 T2CON 寄存器的 TMR2ON 位置 1 使能 Timer2。
6. 在新的 PWM 周期开始后使能 PWM 输出：
 - 等待直到 Timer2 溢出（PIR1 寄存器的 TMR2IF 位置 1）。
 - 通过清零相关的 TRIS 位使能 CCP1 引脚输出驱动器。

PIC12F609/615/617/12HV609/615

11.4 PWM（增强型模式）

增强型 PWM 模式可以在最多 4 个输出引脚上产生 PWM 信号，最高可达 10 位分辨率。可通过两种 PWM 输出模式实现：

- 单 PWM
- 半桥 PWM

要选择增强型 PWM 模式，CCP1CON 寄存器的 P1M 位必须适当置 1。

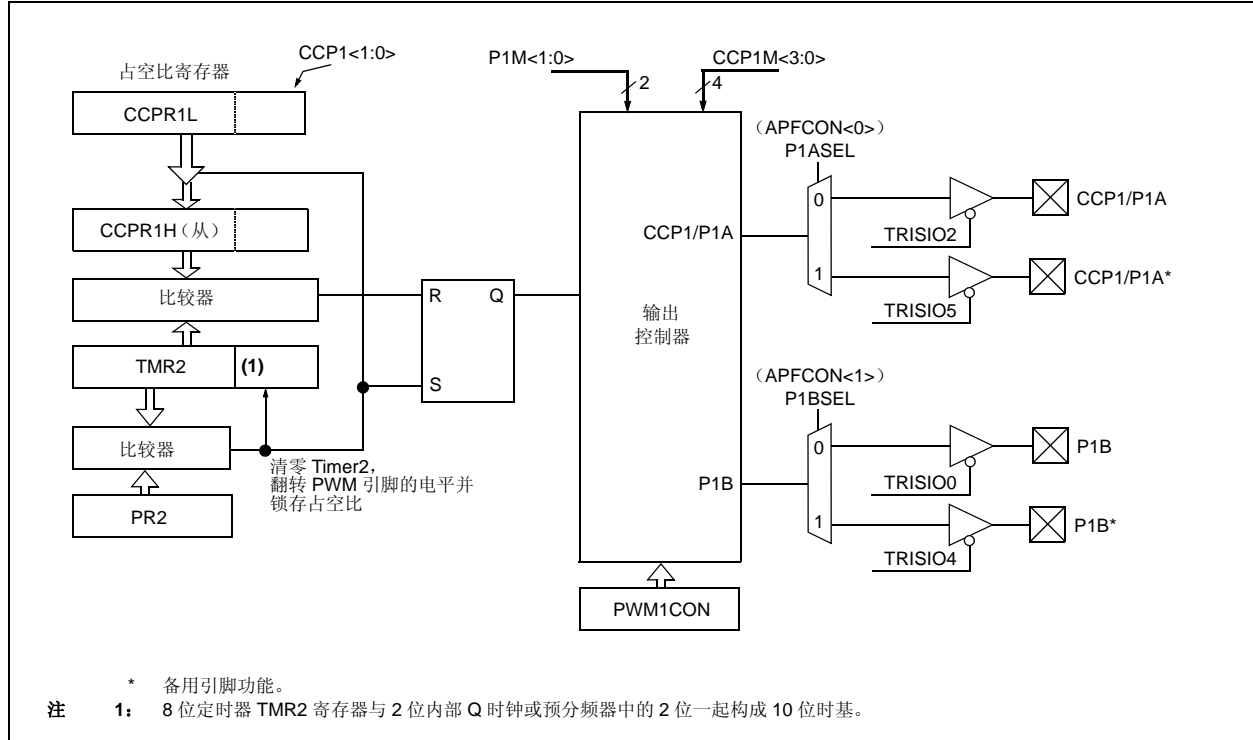
PWM 输出与 I/O 引脚复用，指定为 P1A 和 P1B。PWM 引脚的极性是可配置的，通过将 CCP1CON 寄存器中的 CCP1M 位适当置 1 来选择。

表 11-6 给出了每种增强型 PWM 模式的引脚分配。

图 11-5 给出了增强型 PWM 模块的简化框图的示例。

注： 为防止在刚开始使能 PWM 时产生不完整的波形，ECCP 模块在产生 PWM 信号前会等待直到新的 PWM 周期开始。

图 11-5: 增强型 PWM 模式的简化框图示例



- 注 1: 每个 PWM 输出的 TRIS 寄存器值必须进行适当配置。
- 2: 清零 CCP1CON 寄存器将放弃对所有 PWM 输出引脚的 ECCP 控制。
- 3: 增强型 PWM 模式没有使用的任何引脚均可用于备用引脚功能。

表 11-6: 各种 PWM 增强型模式的引脚分配示例

ECCP 模式	P1M<1:0>	CCP1/P1A	P1B
单输出	00	使用 (1)	使用 (1)
半桥	10	使用	使用

注 1: 脉冲转向使能单输出模式下的输出。

PIC12F609/615/617/12HV609/615

图 11-6: PWM (增强型模式) 输出关系示例 (高电平有效状态)

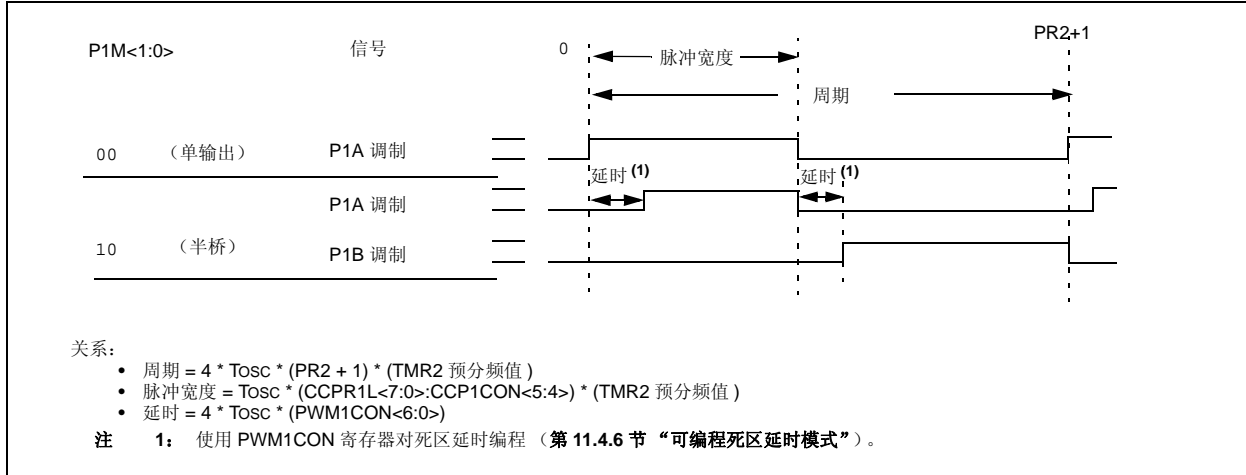
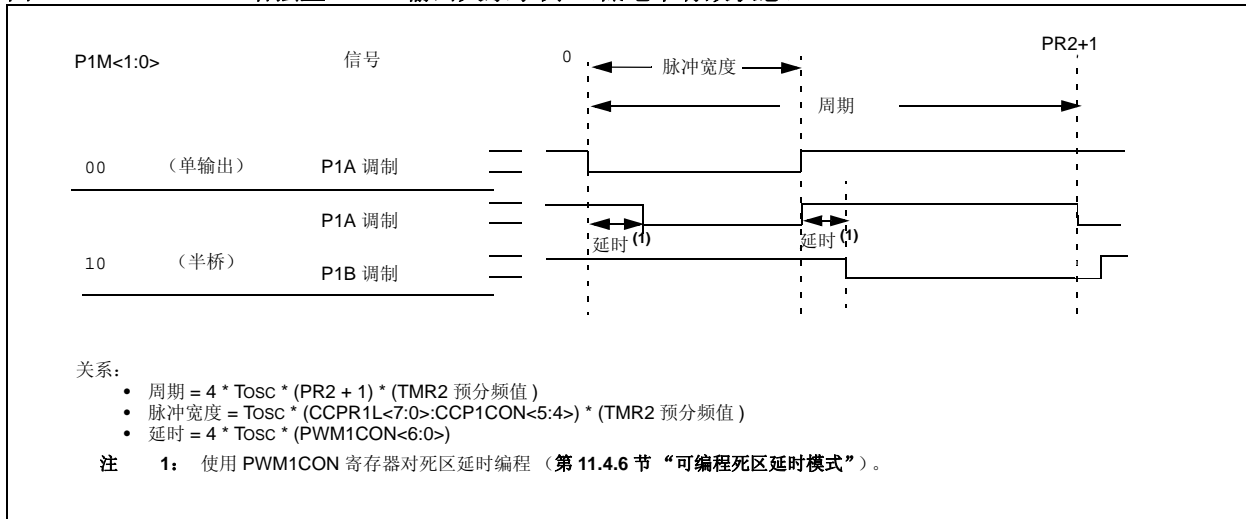


图 11-7: 增强型 PWM 输出关系示例 (低电平有效状态)



11.4.1 半桥模式

在半桥模式下，有两个引脚用作输出驱动推挽式负载。CCP1/P1A 引脚输出 PWM 输出信号，P1B 引脚输出互补的 PWM 输出信号（见图 11-8）。这种模式可用于半桥应用（如图 11-9 所示），或者用于全桥应用，在全桥应用中使用两个 PWM 信号调制 4 个功率开关。

在半桥模式下，可编程死区延时可用来防止半桥功率器件中流过直通（Shoot-through）电流。PWM1CON 寄存器的 PDC<6:0> 位的值设置在输出被驱动为有效之前的指令周期数。如果这个值比占空比大，则在整个周期中相应的输出保持为无效。关于死区延时操作的更多详细信息，请参见第 11.4.6 节“可编程死区延时模式”。

由于 P1A 和 P1B 输出与端口数据锁存器是复用的，相关的 TRIS 位必须清零，从而将 P1A 和 P1B 配置为输出。

图 11-8: 半桥 PWM 输出示例

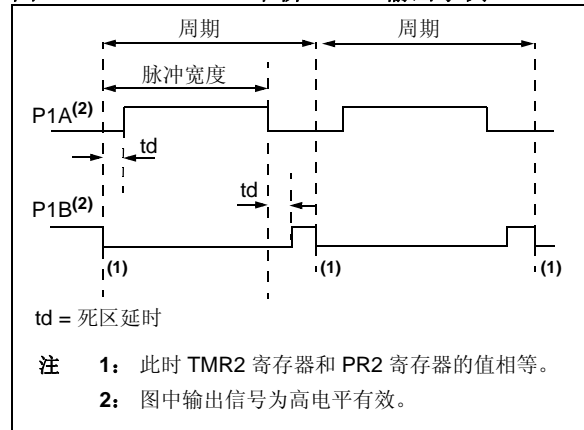
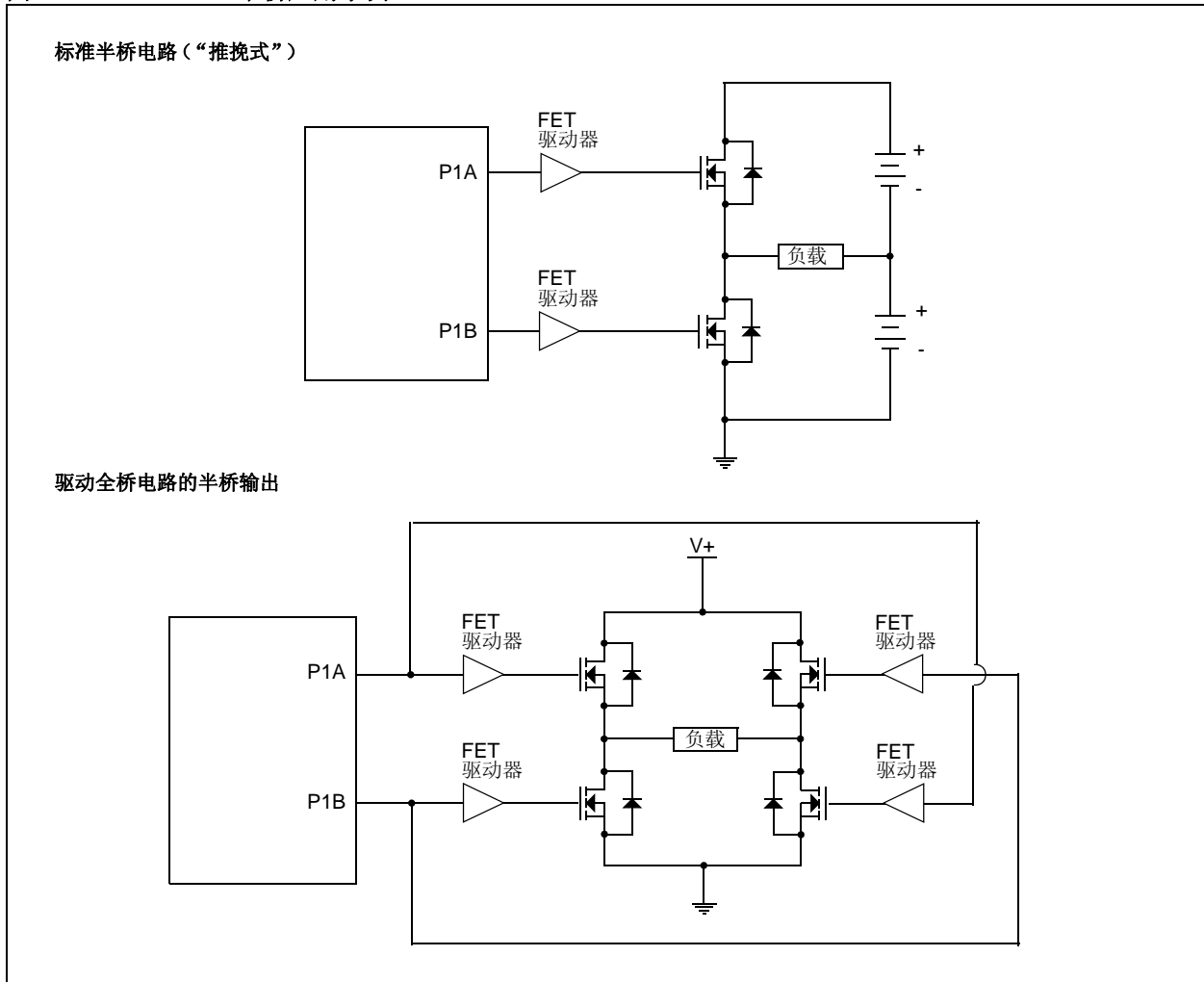


图 11-9: 半桥应用示例



11.4.2 启动注意事项

当使用任何 PWM 模式时，应用硬件必须在 PWM 输出引脚上外接适当的上拉和 / 或下拉电阻。

注：	当单片机退出复位状态时，所有 I/O 引脚呈高阻态。外部电路必须保持功率开关器件处于关断状态，直到单片机将 I/O 引脚驱动为适当的信号电平，或者激活 PWM 输出为止。
-----------	---

CCP1CON 寄存器的 CCP1M<1:0> 位允许用户为每个 PWM 输出引脚（P1A 和 P1B）选择 PWM 输出信号为高电平有效还是低电平有效。PWM 输出极性必须在使能 PWM 引脚输出驱动器之前选择。不推荐在使能 PWM 引脚输出驱动器时改变极性配置，因为这样做可能会导致应用电路损坏。

当 PWM 模块初始化时，P1A 和 P1B 输出锁存器可能不为正确的状态。这样在配置为增强型 PWM 模式的同时使能 PWM 引脚输出驱动器，可能损坏应用电路。应首先将增强型 PWM 模式配置为正确的输出模式并经过一个完整的 PWM 周期之后，再配置 PWM 引脚输出驱动器。当第二个 PWM 周期开始时，PIR1 寄存器的 TMR2IF 位置 1 表明一个完整的 PWM 周期结束了。

11.4.3 休眠期间的操作

当器件被置于休眠模式时，所分配的定时器不会递增，模块的状态也不会改变。如果 CCP1 引脚正在驱动一个值，则会继续驱动该值。当器件被唤醒时，将从该状态继续。

PIC12F609/615/617/12HV609/615

11.4.4 增强型 PWM 自动关闭模式

PWM模式支持自动关闭模式，当外部关闭事件发生时将禁止 PWM 输出。自动关闭模式将 PWM 输出引脚置于预先确定的状态。该模式用于防止过大的 PWM 脉冲损坏应用。

通过使用 ECCPAS 寄存器的 ECCPASx 位来选择自动关闭源。关闭事件由以下条件产生：

- INT 引脚上的逻辑 0
- 比较器
- 用固件将 ECCPASE 位置 1

关闭条件由 ECCPAS 寄存器的 ECCPASE（自动关闭事件状态）位指示。如果该位为 0，PWM 引脚正常工作。如果该位为 1，PWM 输出处于关闭状态。请参见图 11-10。

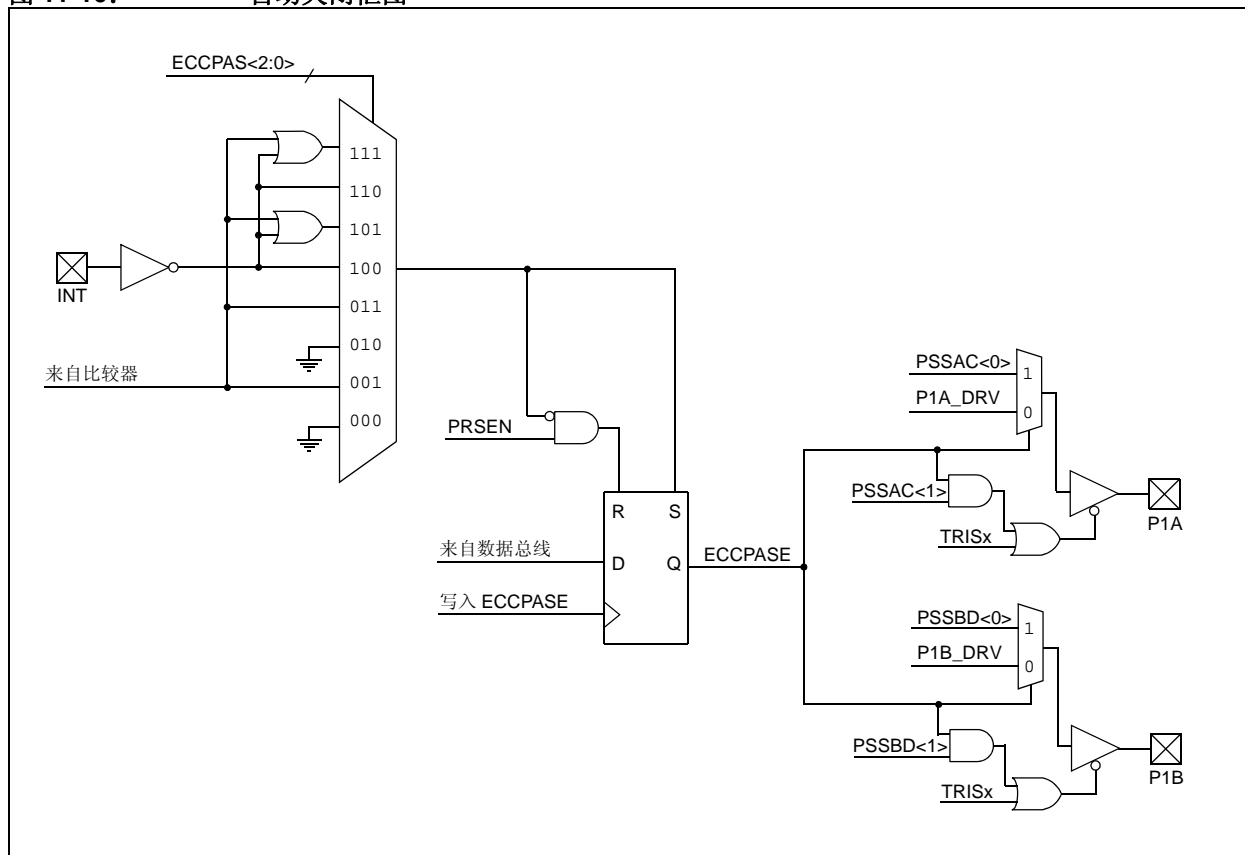
当关闭事件发生时，会发生以下两件事：

ECCPASE 位被设为 1。ECCPASE 将保持置 1 直到由固件清零或发生自动重启（见第 11.4.5 节“自动重启模式”）。

使能的 PWM 引脚被陆续置为其关闭状态。P1A 的状态由 PSSAC 位决定。P1B 的状态由 PSSBD 位决定。PSSAC 和 PSSBD 位位于 ECCPAS 寄存器中。每个引脚可以设置为以下 3 种状态之一：

- 驱动逻辑 1
- 驱动逻辑 0
- 三态（高阻态）

图 11-10: 自动关闭框图



PIC12F609/615/617/12HV609/615

寄存器 11-2: **ECCPAS: 增强型捕捉 / 比较 / PWM 自动关闭控制寄存器**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0
bit 7							bit 0

图注:

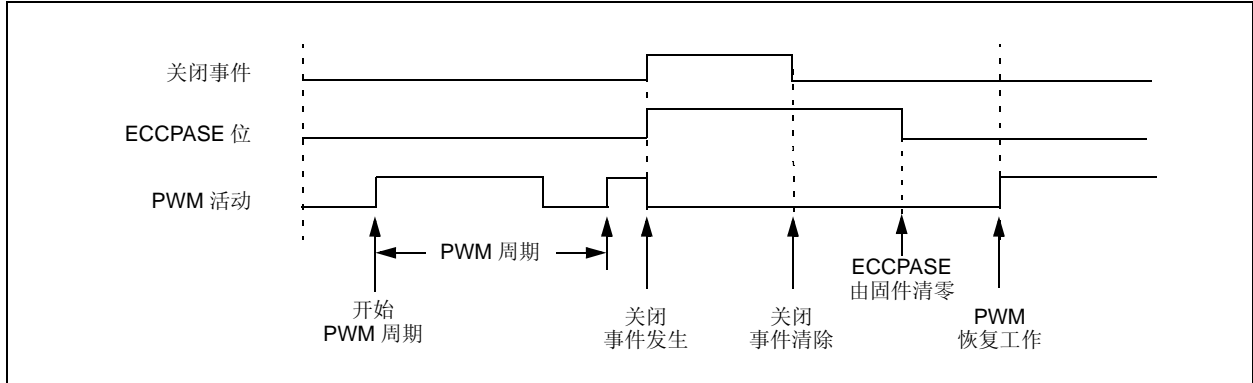
R = 可读位 W = 可写位 U = 未实现位, 读为 0
-n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

- bit 7 **ECCPASE:** ECCP 自动关闭事件状态位
1 = 发生了关闭事件; ECCP 输出为关闭状态
0 = ECCP 输出正常工作
- bit 6-4 **ECCPAS<2:0>:** ECCP 自动关闭源选择位
000 = 禁止自动关闭
001 = 比较器输出改变
010 = 禁止自动关闭
011 = 比较器输出改变 ⁽¹⁾
100 = INT 引脚电压为 V_{IL}
101 = INT 引脚电压为 V_{IL} 或比较器改变
110 = INT 引脚电压为 V_{IL} ⁽¹⁾
111 = INT 引脚电压为 V_{IL} 或比较器改变
- bit 3-2 **PSSAC<1:0>:** 引脚 P1A 关闭状态控制位
00 = 驱动引脚 P1A 为 0
01 = 驱动引脚 P1A 为 1
1x = 引脚 P1A 为三态
- bit 1-0 **PSSBD<1:0>:** 引脚 P1B 关闭状态控制位
00 = 驱动引脚 P1B 为 0
01 = 驱动引脚 P1B 为 1
1x = 引脚 P1B 为三态

注 1: 如果 CMSYNC 使能, 则由 Timer1 延时关闭。

- 注 1: 自动关闭条件是基于电平的信号, 而不是基于边沿的信号。只要电平存在, 自动关闭就将持续。
- 2: 当自动关闭条件持续时, 禁止写 ECCPASE 位。
- 3: 一旦自动关闭条件被移除并且发生 PWM 重启 (通过固件或自动重启), PWM 信号将总是在下一个 PWM 周期重启。

图 11-11: PWM 自动关闭 (PRSEN = 0, 用固件重启)

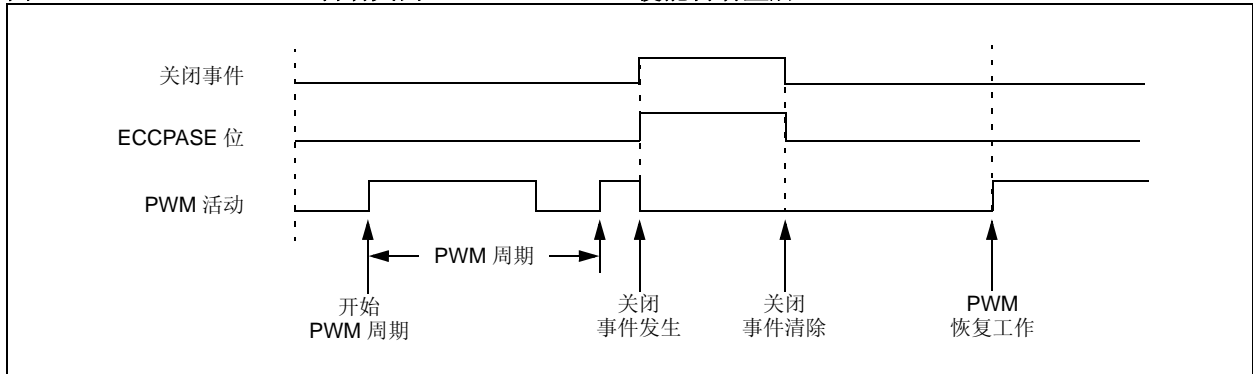


11.4.5 自动重启模式

一旦自动关闭条件被移除，增强型 PWM 可被配置为自动重启 PWM 信号。通过将 PWM1CON 寄存器中的 PRSEN 位置 1 使能自动重启。

如果使能了自动重启，只要自动关闭条件有效，ECCPASE 位将保持置 1。当自动关闭条件被移除时，ECCPASE 位将由硬件清零并继续正常工作。

图 11-12: PWM 自动关闭, (PRSEN = 1, 使能自动重启)



PIC12F609/615/617/12HV609/615

11.4.6 可编程死区延时模式

在所有功率开关都以 PWM 频率调制的半桥应用中，功率开关关断通常比导通需要更多的时间。如果上下两个功率开关在同一时间开关（一个导通，另一个关断），那么在一段很短的时间里，两个开关可能同时导通，直到一个开关完全关断为止。在这短暂的时间中，两个功率开关中可能流过较高的电流（*直通电流*），将逆变桥的电源与地短路。为避免开关过程中可能会出现破坏性直通电流，通常需要延迟功率开关的导通，保证在另一个开关完全关断之后，再导通相应的功率开关。

在半桥模式下，可采用数字可编程死区延时来避免出现损坏逆变桥功率开关的直通电流。在信号从无效状态切换到有效状态时增加延时。请参见图 11-13。PWMxCON 寄存器（寄存器 11-3）的低 7 位以单片机指令周期（ T_{CY} 或 $4 T_{OSC}$ ）为单位设置延时。

图 11-13: 半桥 PWM 输出示例

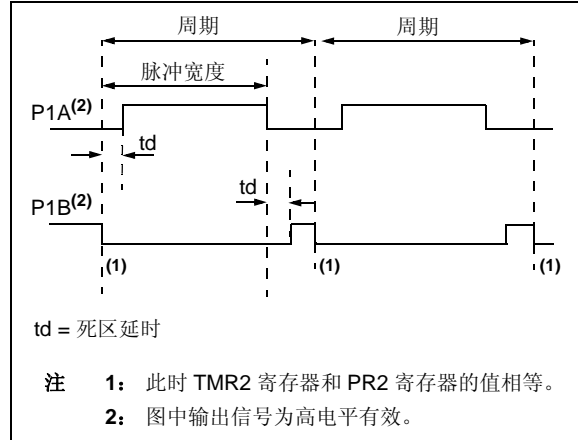
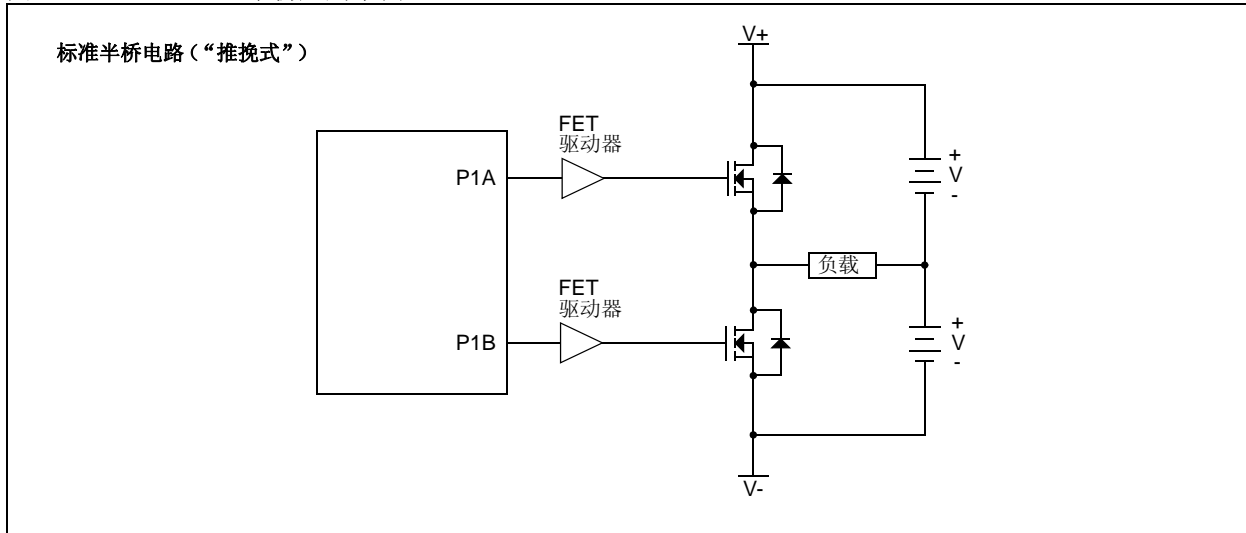


图 11-14: 半桥应用示例



PIC12F609/615/617/12HV609/615

寄存器 11-3: PWM1CON: 增强型 PWM 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0
bit 7							bit 0

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零 x = 未知

bit 7 **PRSEN: PWM 重启使能位**
 1 = 自动关闭时, 一旦关闭事件消失, ECCPASE 位自动清零; PWM 自动重启
 0 = 自动关闭时, ECCPASE 必须用软件清零以重启 PWM

bit 6-0 **PDC<6:0>: PWM 延时计数位**
 PDCn = 在 PWM 信号应该转换为有效的预定时间和转换为有效的实际时间之间的 Fosc/4 (4 * Tosc) 周期数

表 11-7: 与 PWM 相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
APFCON	—	—	—	T1GSEL	—	—	P1BSEL	P1ASEL	---0 --00	---0 --00
CCP1CON ⁽¹⁾	P1M	—	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0	0-00 0000	0-00 0000
CCPR1L ⁽¹⁾	捕捉 / 比较 / PWM 寄存器 1 的低字节								xxxx xxxx	uuuu uuuu
CCPR1H ⁽¹⁾	捕捉 / 比较 / PWM 寄存器 1 的高字节								xxxx xxxx	uuuu uuuu
CMCON0	CMON	COUT	CMOE	CMPOL	—	CMR	—	CMCH	0000 -0-0	0000 -0-0
CMCON1	—	—	—	T1ACS	CMHYS	—	T1GSS	CMSYNC	---0 0-10	---0 0-10
ECCPAS ⁽¹⁾	ECCPASE	ECCPAS2	ECCPAS1	ECCPAS0	PSSAC1	PSSAC0	PSSBD1	PSSBD0	0000 0000	0000 0000
PWM1CON	PRSEN	PDC6	PDC5	PDC4	PDC3	PDC2	PDC1	PDC0	0000 0000	0000 0000
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
PIE1	—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE	-00- 0-00	-00- 0-00
PIR1	—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF	-00- 0-00	-00- 0-00
T2CON ⁽¹⁾	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
TMR2 ⁽¹⁾	Timer2 模块寄存器								0000 0000	0000 0000
TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111

图注: — = 未实现位 (读为 0), u = 不变, x = 未知。PWM 不使用阴影单元。

注 1: 仅限 PIC12F615/617/HV615。

PIC12F609/615/617/12HV609/615

注:

12.0 CPU 的特殊功能

PIC12F609/615/617/12HV609/615 器件有许多功能，旨在最大限度地提高系统可靠性，通过减少外部元件的使用将成本降至最低，并提供节能特性和代码保护功能。

这些功能包括：

- 复位
 - 上电复位 (POR)
 - 上电延时定时器 (PWRT)
 - 振荡器起振定时器 (OST)
 - 欠压复位 (BOR)
- 中断
- 看门狗定时器 (WDT)
- 振荡器选择
- 休眠
- 代码保护
- ID 存储单元
- 在线串行编程

PIC12F609/615/617/12HV609/615 器件有两个定时器提供必要的上电延时。一个是振荡器起振定时器 (OST)，旨在确保芯片在晶振达到稳定之前始终处于复位状态。另一个是上电延时定时器 (PWRT)，仅在上电时提供 64 ms (标称值) 的固定延时，用来确保器件在供电电压稳定之前处于复位状态。还有当器件发生欠压时使器件复位的电路，该电路可使用上电延时定时器，提供至少 64 ms 的复位延时。有了这三种片上功能，绝大多数应用就无需再外接复位电路了。

休眠模式的设计是为了提供电流极低的掉电模式。用户可通过以下方法将器件从休眠模式唤醒：

- 外部复位
- 看门狗定时器唤醒
- 中断

还有几种振荡器模式可供选择，以使器件适应各种应用。选择 INTOSC 可节约系统成本，而选择 LP 晶振可以节能。通过设置一组配置位可选择各种不同选项 (见寄存器 12-1)。

12.1 配置位

可以通过对配置位编程 (读为 0) 或不编程 (读为 1) 来选择不同的器件配置，如寄存器 12-1 所示。这些位映射到程序存储单元 2007h 中。

注：	地址 2007h 超出了用户程序存储空间范围。它属于特殊配置存储空间 (2000h-3FFFh)，只能在编程时对其进行访问。更多信息，请参见 “ <i>Memory Programming Specification</i> ” (DS41284)。
-----------	---

PIC12F609/615/617/12HV609/615

寄存器 12-1: **CONFIG: 配置字寄存器 (地址: 2007h) (仅限 PIC12F609/615/HV609/615)**

U-1	U-1	U-1	U-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	—	—	—	BOREN1 ⁽¹⁾	BOREN0 ⁽¹⁾	IOSCF5	CP ⁽²⁾	MCLRE ⁽³⁾	PWRTE	WDTE	FOSC2	FOSC1	FOSC0	
bit 13													bit 0	

图注:

R = 可读位	W = 可写位	P = 可编程	U = 未实现位, 读为 0
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

- bit 13-10 **未实现:** 读为 1
- bit 9-8 **BOREN<1:0>:** 欠压复位选择位⁽¹⁾
 11 = 使能 BOR
 10 = 正常工作时使能 BOR, 休眠时禁止 BOR
 0x = 禁止 BOR
- bit 7 **IOSCF5:** 内部振荡器频率选择位
 1 = 8 MHz
 0 = 4 MHz
- bit 6 **CP:** 代码保护位⁽²⁾
 1 = 禁止程序存储器代码保护
 0 = 使能程序存储器代码保护
- bit 5 **MCLRE:** MCLR 引脚功能选择位⁽³⁾
 1 = MCLR 引脚功能为 MCLR
 0 = MCLR 引脚功能为数字输入, MCLR 内部连接到 VDD
- bit 4 **PWRTE:** 上电延时定时器使能位
 1 = 禁止 PWRT
 0 = 使能 PWRT
- bit 3 **WDTE:** 看门狗定时器使能位
 1 = 使能 WDT
 0 = 禁止 WDT
- bit 2-0 **FOSC<2:0>:** 振荡器选择位
 111 = RC 振荡器: GP4/OSC2/CLKOUT 引脚为 CLKOUT 功能, GP5/OSC1/CLKIN 引脚上连接 RC
 110 = RCIO 振荡器: GP4/OSC2/CLKOUT 引脚为 I/O 功能, GP5/OSC1/CLKIN 引脚上连接 RC
 101 = INTOSC 振荡器: GP4/OSC2/CLKOUT 引脚为 CLKOUT 功能, GP5/OSC1/CLKIN 引脚为 I/O 功能
 100 = INTOSCIO 振荡器: GP4/OSC2/CLKOUT 引脚为 I/O 功能, GP5/OSC1/CLKIN 引脚为 I/O 功能
 011 = EC: GP4/OSC2/CLKOUT 引脚为 I/O 功能, GP5/OSC1/CLKIN 引脚为 CLKIN 功能
 010 = HS 振荡器: GP4/OSC2/CLKOUT 和 GP5/OSC1/CLKIN 引脚上连接高速晶振 / 谐振器
 001 = XT 振荡器: GP4/OSC2/CLKOUT 和 GP5/OSC1/CLKIN 引脚上连接晶振 / 谐振器
 000 = LP 振荡器: GP4/OSC2/CLKOUT 和 GP5/OSC1/CLKIN 引脚上连接低功耗晶振

- 注 1: 使能欠压复位并不会自动使能上电延时定时器。
 2: 当关闭代码保护时, 将擦除整个程序存储器的内容。
 3: 当 MCLR 在 INTOSC 或 RC 模式下变为有效时, 将禁止内部时钟振荡器。

PIC12F609/615/617/12HV609/615

寄存器 12-2: **CONFIG**——配置字 (地址: 2007h) (仅限 PIC12F617)

U-1	U-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1
—	—	WRT1	WRT0	BOREN1	BOREN0	IOSCFS	$\overline{\text{CP}}$	MCLRE	$\overline{\text{PWRTE}}$	WDTE	FOSC2	FOSC1	FOSCO	
bit 13													bit 0	

图注:

R = 可读位	W = 可写位	U = 未实现位, 读为 1	P = 可编程
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 13-12 **未实现**: 读为 1

bit 11-10 **WRT<1:0>**: 闪存程序存储器自写使能位

11 = 写保护关闭

10 = 000h 至 1FFh 被写保护, 200h 至 7FFh 可由 PMCON1 控制修改

01 = 000h 至 3FFh 被写保护, 400h 至 7FFh 可由 PMCON1 控制修改

00 = 000h 至 7FFh 被写保护, 整个程序存储器被写保护

bit 9-8 **BOREN<1:0>**: 欠压复位使能位

11 = 使能 BOR

10 = 休眠时禁止 BOR, 正常工作时使能 BOR

0x = 禁止 BOR

bit 7 **IOSCFS**: 内部振荡器频率选择位

1 = 8 MHz

0 = 4 MHz

bit 6 **CP**: 代码保护位

1 = 程序存储器未被代码保护

0 = 程序存储器被外部读写保护

bit 5 **MCLRE**: MCLR 引脚功能选择位

1 = MCLR 引脚为 MCLR 功能, 使能内部弱上拉

0 = MCLR 引脚为备用功能, MCLR 功能在内部被禁止

bit 4 **PWRTE**: 上电延时定时器使能位⁽¹⁾

1 = 禁止 PWRT

0 = 使能 PWRT

bit 3 **WDTE**: 看门狗定时器使能位

1 = 使能 WDT

0 = 禁止 WDT

bit 2-0 **FOSC<2:0>**: 振荡器选择位

000 = LP 振荡器: RA5/T1CKI/OSC1/CLKIN 和 RA4/AN3/ $\overline{\text{T1G}}$ /OSC2/CLKOUT 引脚上连接低功耗晶振

001 = XT 振荡器: RA5/T1CKI/OSC1/CLKIN 和 RA4/AN3/ $\overline{\text{T1G}}$ /OSC2/CLKOUT 引脚上连接晶振/谐振器

010 = HS 振荡器: RA5/T1CKI/OSC1/CLKIN 和 RA4/AN3/ $\overline{\text{T1G}}$ /OSC2/CLKOUT 引脚上连接高速晶振/谐振器

011 = EC: RA4/AN3/ $\overline{\text{T1G}}$ /OSC2/CLKOUT 引脚为 I/O 功能, RA5/T1CKI/OSC1/CLKIN 引脚为 CLKIN 功能

100 = INTOSCIO 振荡器: RA4/AN3/ $\overline{\text{T1G}}$ /OSC2/CLKOUT 引脚为 I/O 功能, RA5/T1CKI/OSC1/CLKIN 引脚为 I/O 功能

101 = INTOSC 振荡器: RA4/AN3/ $\overline{\text{T1G}}$ /OSC2/CLKOUT 引脚为 CLKOUT 功能, RA5/T1CKI/OSC1/CLKIN 引脚为 I/O 功能

110 = EXTRCIO 振荡器: RA4/AN3/ $\overline{\text{T1G}}$ /OSC2/CLKOUT 引脚为 I/O 功能, RA5/T1CKI/OSC1/CLKIN 引脚上连接 RC

111 = EXTRC 振荡器: RA4/AN3/ $\overline{\text{T1G}}$ /OSC2/CLKOUT 引脚为 CLKOUT 功能, RA5/T1CKI/OSC1/CLKIN 引脚上连接 RC

注 1: 使能欠压复位并不会自动使能上电延时定时器 (PWRT)。

PIC12F609/615/617/12HV609/615

12.2 校准位

8 MHz 内部振荡器出厂时已经过校准。这些校准值存储在校准字（2008h）的熔丝中。使用“Memory Programming Specification”（DS41284）中指定的批量擦除序列时，校准字不会被擦除，因此也不需要再编程。

12.3 复位

PIC12F609/615/617/12HV609/615 器件有以下几种不同的复位方式：

- 上电复位（POR）
- 正常工作期间的 WDT 复位
- 休眠期间的 WDT 复位
- 正常工作期间的 $\overline{\text{MCLR}}$ 复位
- 休眠期间的 $\overline{\text{MCLR}}$ 复位
- 欠压复位（BOR）

有些寄存器不受任何复位的影响；在 POR 时它们的状态未知，而在任何其他复位时状态不变。大多数寄存器在以下复位时会复位到各自的“复位状态”：

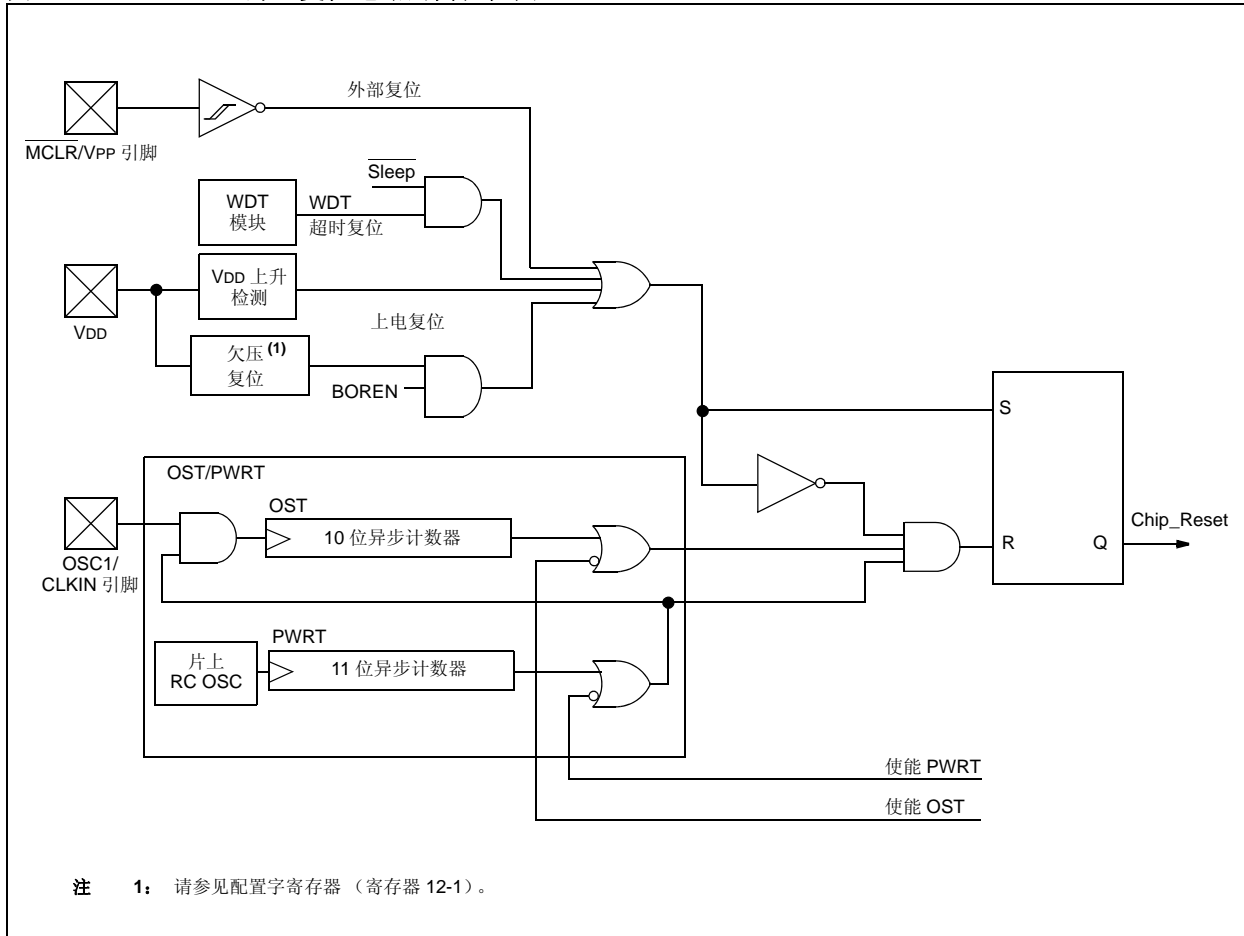
- 上电复位
- $\overline{\text{MCLR}}$ 复位
- 休眠期间的 $\overline{\text{MCLR}}$ 复位
- WDT 复位
- 欠压复位（BOR）

WDT 唤醒不会引起类似于 WDT 复位方式下的寄存器复位，因为唤醒被视为恢复正常工作。如表 12-2 所示，TO 和 PD 位在不同的复位情形下会分别被置 1 或清零。软件可以使用这些位来判断复位的性质。关于所有寄存器的复位状态的完整说明，请参见表 12-5。

图 12-1 给出了片上复位电路的简化框图。

$\overline{\text{MCLR}}$ 复位路径上有一个噪声滤波器，用来检测并滤除小脉冲。关于脉冲宽度规范，请参见第 16.0 节“电气规范”。

图 12-1: 片上复位电路的简化框图



12.3.1 上电复位 (POR)

在 VDD 达到足以使器件正常工作的电压值之前，片上上电复位电路将使器件保持在复位状态。要有效利用 POR，用户只需在 MCLR 引脚和 VDD 之间串联一个电阻。这样就可以无需使用通常产生上电复位所需的外接 RC 元件。需要一个最大上升时间才能达到 VDD。详细信息，请参见第 16.0 节“电气规范”。如果使能了欠压复位，那么该最大上升时间规范将不再适用。BOR 电路将使器件保持在复位状态，直到 VDD 达到 VBOR（见第 12.3.4 节“欠压复位 (BOR)”）。

注： 当 VDD 降低时，POR 电路不会产生内部复位。要重新使能 POR，VDD 必须至少保持 100 μs 的 Vss 电压。

当器件开始正常工作（退出复位状态）时，器件的工作参数（即电压、频率和温度等）必须得到满足，以确保其正常工作。如果不满足这些条件，那么器件必须保持在复位状态，直到满足工作条件为止。

更多信息，请参见应用笔记 AN607，“Power-up Trouble Shooting”（DS00607）。

12.3.2 MCLR

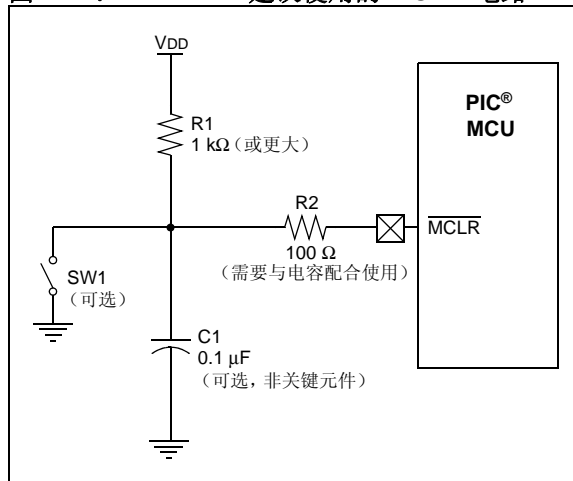
PIC12F609/615/617/12HV609/615 器件在 MCLR 复位路径中有一个噪声滤波器。该滤波器检测并滤除小脉冲。

应该注意，WDT 复位不会将 MCLR 引脚驱动为低电平。

施加在 MCLR 引脚上的电压超过规范值将导致 MCLR 复位，并且在 ESD 事件中产生的电流也将超过器件的规范值。因此，Microchip 建议不要把 MCLR 引脚直接连接到 VDD。建议使用图 12-2 给出的 RC 网络。

通过清零配置字寄存器中的 MCLRE 位，可使能内部 MCLR 选项。当 MCLRE = 0 时，在内部产生芯片的复位信号。当 MCLRE = 1 时，GP3/MCLR 引脚变为外部复位输入。在这种模式下，GP3/MCLR 引脚具有到 VDD 的弱上拉。

图 12-2: 建议使用的 MCLR 电路



12.3.3 上电延时定时器 (PWRT)

上电延时定时器仅在上电时（上电复位或欠压复位后）提供一个 64 ms（标称值）的固定延时。上电延时定时器采用内部 RC 振荡器作为时钟源。更多信息，请参见第 4.4 节“内部时钟模式”。只要 PWRT 处于活动状态，芯片就保持在复位状态。PWRT 延时使 VDD 有足够的时间上升到所需的电压。配置位 PWRT \overline{E} 可以禁止（如果置 1）或使能（如果清零或被编程）上电延时定时器。虽然不是必需的，但是在使能欠压复位时也应使能上电延时定时器。

由于以下原因不同芯片的上电延时定时器的延时也各不相同：

- VDD 差异
- 温度差异
- 制造工艺差异

详情请参见直流参数（第 16.0 节“电气规范”）。

注： MCLR 引脚上若出现低于 Vss 的尖峰电压，感应电流超过 80 mA，可能导致锁死。因此，在 MCLR 引脚上施加低电平时，应使用一个 50-100Ω 的串联电阻，而不是将该引脚直接与 Vss 连接。

PIC12F609/615/617/12HV609/615

12.3.4 欠压复位 (BOR)

配置字寄存器中的 **BOREN0** 和 **BOREN1** 位用于选择 3 种 BOR 模式中的一种。新增了一种模式，允许控制 BOR 的使能以在休眠期间降低电流消耗。通过选择 **BOREN<1:0> = 10**，可使 BOR 在休眠时被自动禁止，从而节约功耗；而在唤醒时被重新使能。关于配置字的定义，请参见寄存器 12-1。

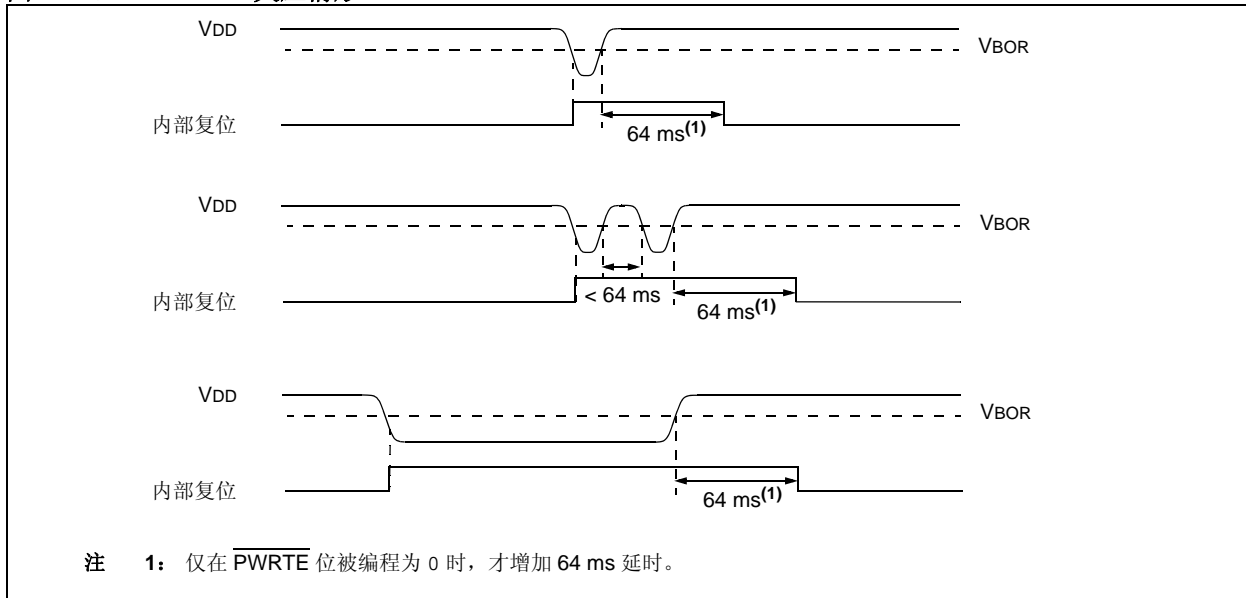
如果 VDD 下降到 VBOR 以下且持续时间超过参数值 TBOR（见第 16.0 节“电气规范”），则会发生欠压。欠压条件将使器件复位。不管 VDD 的变化速率如何，上述情况都会发生。如果 VDD 下降到 VBOR 以下且持续时间少于参数值 TBOR，则不一定会发生复位。

任何复位（上电复位、欠压复位或看门狗定时器复位等）都会使芯片保持复位状态，直到 VDD 上升到 VBOR 以上（见图 12-3）。如果使能了上电延时定时器，此时它将启动，并且会使芯片保持复位状态的时间延长 64 ms。

注： 配置字寄存器中的 **PWRTE** 位用于使能上电延时定时器。

如果在上电延时定时器运行过程中，VDD 下降到 VBOR 以下，芯片将重新回到欠压复位状态并且上电延时定时器会重新初始化。一旦 VDD 上升到 VBOR 以上，上电延时定时器将执行一段 64 ms 的复位。

图 12-3: 欠压情形



PIC12F609/615/617/12HV609/615

12.3.5 延时时序

上电延时时序如下：

- 在 POR 延时结束后，施加一段 PWRT 延时。
- 在 PWRT 延时结束后，振荡器起振。

总延时时间取决于振荡器配置和 $\overline{\text{PWRTE}}$ 位的状态。例如，在 EC 模式且 $\overline{\text{PWRTE}}$ 位被擦除（PWRT 禁止）的情况下，根本不会出现延时。图 12-4、图 12-5 和图 12-6 分别描绘了各种情形下的延时时序。

由于延时是由 POR 脉冲触发的，因此如果 $\overline{\text{MCLR}}$ 保持足够长时间的低电平，所有延时都将结束。将 $\overline{\text{MCLR}}$ 电平拉高后，器件将立即开始执行代码（见图 12-5）。这对于测试或同步多个并行工作的 PIC12F609/615/617/12HV609/615 器件来说是非常有用的。

表 12-6 给出了一些特殊寄存器的复位状态，而表 12-5 给出了所有寄存器的复位状态。

表 12-1: 各种情形下的延时

振荡器配置	上电		欠压复位		从休眠状态唤醒
	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	$\overline{\text{PWRTE}} = 0$	$\overline{\text{PWRTE}} = 1$	
XT、HS 和 LP	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$\text{TPWRT} + 1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$	$1024 \cdot \text{TOSC}$
RC、EC 和 INTOSC	TPWRT	—	TPWRT	—	—

表 12-2: STATUS/PCON 位及其含义

$\overline{\text{POR}}$	$\overline{\text{BOR}}$	$\overline{\text{TO}}$	$\overline{\text{PD}}$	条件
0	x	1	1	上电复位
u	0	1	1	欠压复位
u	u	0	u	WDT 复位
u	u	0	0	WDT 唤醒
u	u	u	u	正常工作期间的 $\overline{\text{MCLR}}$ 复位
u	u	1	0	休眠期间的 $\overline{\text{MCLR}}$ 复位

图注： u = 不变， x = 未知

表 12-3: 与欠压复位相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值 ⁽¹⁾
PCON	—	—	—	—	—	—	$\overline{\text{POR}}$	$\overline{\text{BOR}}$	---- --qq	---- --uu
STATUS	IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C	0001 1xxx	000q quuu

图注： u = 不变， x = 未知， - = 未实现位（读为 0）， q = 值取决于具体条件。BOR 不使用阴影单元。

注 1： 其他（非上电）复位包括在正常工作期间的 $\overline{\text{MCLR}}$ 复位和看门狗定时器复位。

12.3.6 电源控制（PCON）寄存器

电源控制寄存器 PCON（地址 8Eh）有两个状态位，用于指示上次发生的复位的类型。

bit 0 是 $\overline{\text{BOR}}$ （欠压）标志位。 $\overline{\text{BOR}}$ 在上电复位时未知。用户必须将该位置 1，并在随后的复位发生时检查 $\overline{\text{BOR}}$ 是否为 0，如果是，则表示已发生欠压复位。当禁止欠压复位电路（配置字寄存器中的 $\text{BOREN}<1:0> = 00$ ）时， $\overline{\text{BOR}}$ 状态位是“无关位”并且不一定预测得到。

bit 1 是 $\overline{\text{POR}}$ （上电复位）标志位。在上电复位时它的值为 0，其他情况下不受影响。上电复位后，用户必须对该位写 1。发生后续复位后，如果 $\overline{\text{POR}}$ 为 0，则表示发生了上电复位（即 VDD 可能已经变为了低电平）。

更多信息，请参见第 12.3.4 节“欠压复位（BOR）”。

PIC12F609/615/617/12HV609/615

图 12-4: 上电延时时序 ($\overline{\text{MCLR}}$ 延时): 情形 1

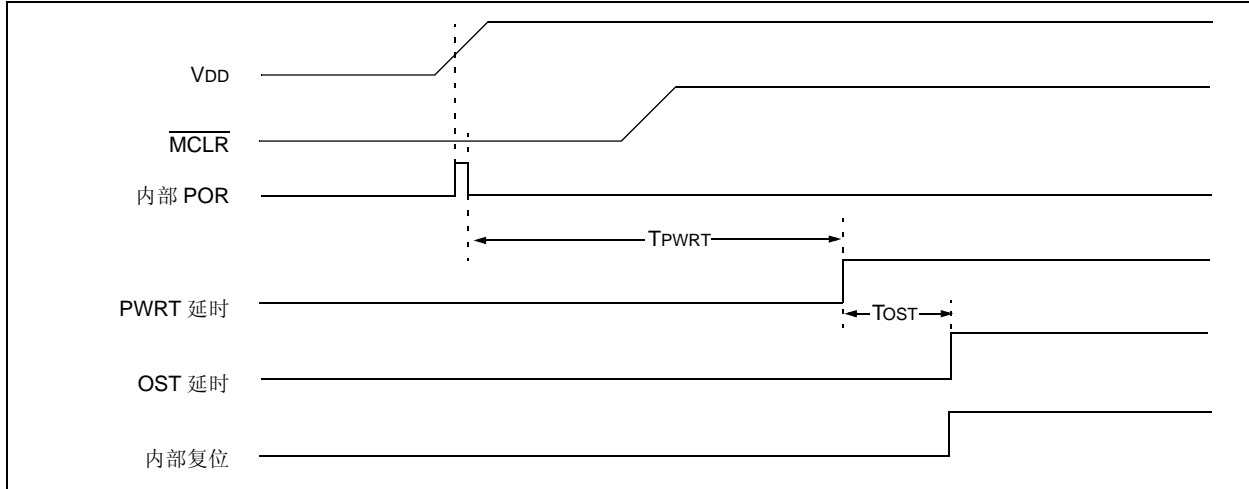


图 12-5: 上电延时时序 ($\overline{\text{MCLR}}$ 延时): 情形 2

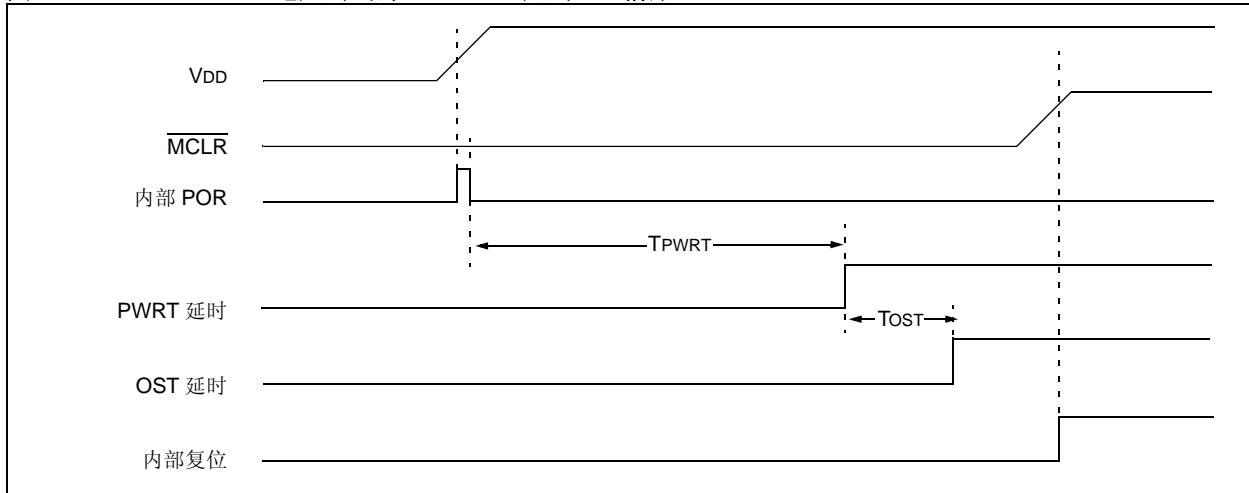
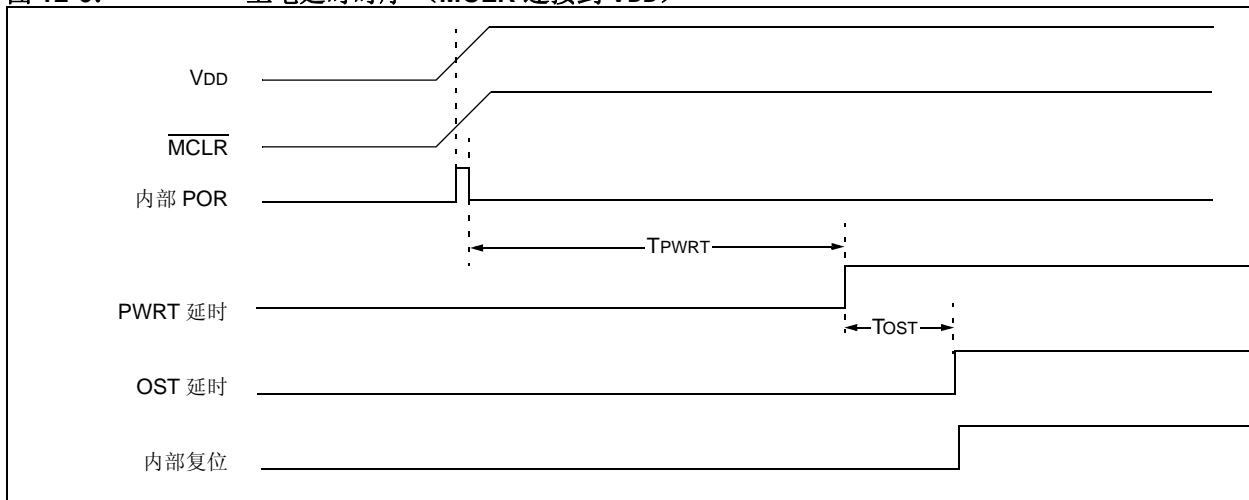


图 12-6: 上电延时时序 ($\overline{\text{MCLR}}$ 连接到 VDD)



PIC12F609/615/617/12HV609/615

表 12-4: 寄存器的初始化状态 (PIC12F609/HV609)

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断从休眠状态唤醒 通过 WDT 超时从休眠状态唤醒
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h	0000 0000	0000 0000	PC + 1 ⁽³⁾
STATUS	03h/83h	0001 1xxx	000q quuu ⁽⁴⁾	uuuq quuu ⁽⁴⁾
FSR	04h/84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
GPIO	05h	--x0 x000	--u0 u000	--uu uuuu
PCLATH	0Ah/8Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
PIR1	0Ch	----- 0--0	---- 0--0	---- u--u ⁽²⁾
TMR1L	0Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1H	0Fh	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	10h	0000 0000	uuuu uuuu	-uuu uuuu
VRCON	19h	0-00 0000	0-00 0000	u-uu uuuu
CMCON0	1Ah	0000 -0-0	0000 -0-0	uuuu -u-u
CMCON1	1Ch	---0 0-10	---0 0-10	---u u-qu
OPTION_REG	81h	1111 1111	1111 1111	uuuu uuuu
TRISIO	85h	--11 1111	--11 1111	--uu uuuu
PIE1	8Ch	----- 0--0	---- 0--0	---- u--u
PCON	8Eh	---- --0x	---- --uu ^(1, 5)	---- --uu
OSCTUNE	90h	---0 0000	---u uuuu	---u uuuu
WPU	95h	--11 -111	--11 -111	--uu -uuu
IOC	96h	--00 0000	--00 0000	--uu uuuu
ANSEL	9Fh	---- 1-11	---- 1-11	---- q-qq

图注: u = 不变, x = 未知, - = 未实现位 (读为 0), q = 值取决于具体条件。

- 注
- 1: 如果 V_{DD} 过低, 将激活上电复位, 寄存器将受到不同的影响。
 - 2: INTCON 和 / 或 PIR1 中的一位或多位会受到影响 (引起唤醒)。
 - 3: 当器件被中断唤醒且 GIE 位被置 1 时, PC 装入中断向量 (0004h)。
 - 4: 具体条件下的复位值, 请参见表 12-6。
 - 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。所有其他复位将导致 bit 0 = u。

PIC12F609/615/617/12HV609/615

表 12-5: 寄存器的初始化状态 (PIC12F615/617/HV615)

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断从休眠状态唤醒 通过 WDT 超时从休眠状态唤醒
W	—	xxxx xxxx	uuuu uuuu	uuuu uuuu
INDF	00h/80h	xxxx xxxx	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu	uuuu uuuu
PCL	02h/82h	0000 0000	0000 0000	PC + 1 ⁽³⁾
STATUS	03h/83h	0001 1xxx	000q quuu ⁽⁴⁾	uuuq quuu ⁽⁴⁾
FSR	04h/84h	xxxx xxxx	uuuu uuuu	uuuu uuuu
GPIO	05h	--x0 x000	--u0 u000	--uu uuuu
PCLATH	0Ah/8Ah	---0 0000	---0 0000	---u uuuu
INTCON	0Bh/8Bh	0000 0000	0000 0000	uuuu uuuu ⁽²⁾
PIR1	0Ch	-000 0-00	-000 0-00	-uuu u-uu ⁽²⁾
TMR1L	0Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
TMR1H	0Fh	xxxx xxxx	uuuu uuuu	uuuu uuuu
T1CON	10h	0000 0000	uuuu uuuu	-uuu uuuu
TMR2 ⁽¹⁾	11h	0000 0000	0000 0000	uuuu uuuu
T2CON ⁽¹⁾	12h	-000 0000	-000 0000	-uuu uuuu
CCPR1L ⁽¹⁾	13h	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCPR1H ⁽¹⁾	14h	xxxx xxxx	uuuu uuuu	uuuu uuuu
CCP1CON ⁽¹⁾	15h	0-00 0000	0-00 0000	u-uu uuuu
PWM1CON ⁽¹⁾	16h	0000 0000	0000 0000	uuuu uuuu
ECCPAS ⁽¹⁾	17h	0000 0000	0000 0000	uuuu uuuu
VRCON	19h	0-00 0000	0-00 0000	u-uu uuuu
CMCON0	1Ah	0000 -0-0	0000 -0-0	uuuu -u-u
CMCON1	1Ch	---0 0-10	---0 0-10	---u u-qu
ADRESH ⁽¹⁾	1Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ADCON0 ⁽¹⁾	1Fh	00-0 0000	00-0 0000	uu-u uuuu
OPTION_REG	81h	1111 1111	1111 1111	uuuu uuuu
TRISIO	85h	--11 1111	--11 1111	--uu uuuu
PIE1	8Ch	-00- 0-00	-00- 0-00	-uu- u-uu
PCON	8Eh	---- --0x	---- --uu ^(1, 5)	---- --uu
OSCTUNE	90h	---0 0000	---u uuuu	---u uuuu
PR2	92h	1111 1111	1111 1111	1111 1111
APFCON	93h	---0 --00	---0 --00	---u --uu
WPU	95h	--11 -111	--11 -111	--uu -uuu
IOC	96h	--00 0000	--00 0000	--uu uuuu
PMCON1 ⁽⁶⁾	98h	---- -000	---- -000	---- -uuu
PMCON2 ⁽⁶⁾	99h	---- ----	---- ----	---- ----
PMADRL ⁽⁶⁾	9Ah	0000 0000	0000 0000	uuuu uuuu

图注: u = 不变, x = 未知, - = 未实现位 (读为 0), q = 值取决于具体条件。

- 注
- 1: 如果 VDD 过低, 将激活上电复位, 寄存器将受到不同的影响。
 - 2: INTCON 和 / 或 PIR1 中的一位或多位会受到影响 (引起唤醒)。
 - 3: 当器件被中断唤醒且 GIE 位被置 1 时, PC 装入中断向量 (0004h)。
 - 4: 具体条件下的复位值, 请参见表 12-6。
 - 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。所有其他复位将导致 bit 0 = u。
 - 6: 仅限 PIC12F617。

PIC12F609/615/617/12HV609/615

表 12-5: 寄存器的初始化状态 (PIC12F615/617/HV615) (续)

寄存器	地址	上电复位	MCLR 复位 WDT 复位 欠压复位 ⁽¹⁾	通过中断从休眠状态唤醒 通过 WDT 超时从休眠状态唤醒
PMADRH ⁽⁶⁾	9Bh	---- -000	---- -000	---- -uuu
PMDATL ⁽⁶⁾	9Ch	0000 0000	0000 0000	uuuu uuuu
PMDATH ⁽⁶⁾	9Dh	--00 0000	--00 0000	--uu uuuu
ADRESL ⁽¹⁾	9Eh	xxxx xxxx	uuuu uuuu	uuuu uuuu
ANSEL	9Fh	-000 1111	-000 1111	-uuu qqbb

图注: u = 不变, x = 未知, - = 未实现位 (读为 0), q = 值取决于具体条件。

- 注 1: 如果 VDD 过低, 将激活上电复位, 寄存器将受到不同的影响。
 2: INTCON 和 / 或 PIR1 中的一位或多位会受到影响 (引起唤醒)。
 3: 当器件被中断唤醒且 GIE 位被置 1 时, PC 装入中断向量 (0004h)。
 4: 具体条件下的复位值, 请参见表 12-6。
 5: 如果复位是由于欠压引起的, 则 bit 0 = 0。所有其他复位将导致 bit 0 = u。
 6: 仅限 PIC12F617。

表 12-6: 特殊寄存器的初始化状态

条件	程序计数器	状态寄存器	PCON 寄存器
上电复位	000h	0001 1xxx	---- --0x
正常工作期间的 MCLR 复位	000h	000u uuuu	---- --uu
休眠期间的 MCLR 复位	000h	0001 0uuu	---- --uu
WDT 复位	000h	0000 uuuu	---- --uu
WDT 唤醒	PC + 1	uuu0 0uuu	---- --uu
欠压复位	000h	0001 1uuu	---- --10
被中断从休眠状态唤醒	PC + 1 ⁽¹⁾	uuu1 0uuu	---- --uu

图注: u = 不变, x = 未知, - = 未实现位 (读为 0)。

- 注 1: 当器件被中断唤醒且全局中断允许位 GIE 位置 1 时, 执行 PC + 1 后, PC 装入中断向量 (0004h)。

PIC12F609/615/617/12HV609/615

12.4 中断

PIC12F609/615/617/12HV609/615 器件有 8 种中断源：

- 外部中断 GP2/INT
- Timer0 溢出中断
- GPIO 电平变化中断
- 比较器中断
- A/D 中断（仅限 PIC12F615/617/HV615）
- Timer1 溢出中断
- Timer2 匹配中断（仅限 PIC12F615/617/HV615）
- 增强型 CCP 中断（仅限 PIC12F615/617/HV615）
- 闪存自写（仅限 PIC12F617）

中断控制寄存器（INTCON）和外设中断请求寄存器 1（PIR1）在各自的标志位中记录各种中断请求。INTCON 寄存器还包括各个中断允许位和全局中断允许位。

INTCON 寄存器的全局中断允许位 GIE 允许（如果置 1）所有未屏蔽的中断，而禁止（如果清零）所有中断。可以通过 INTCON 寄存器和 PIE1 寄存器中相应的中断允许位来禁止各个中断。复位时 GIE 被清零。

当响应一个中断时，将自动发生以下操作：

- 将 GIE 位清零以禁止其他中断。
- 将返回地址压入堆栈。
- PC 中装入 0004h。

执行“从中断返回”指令 RETFIE 退出中断服务程序并将 GIE 位置 1，从而重新允许未屏蔽的中断。

INTCON 寄存器包含以下中断标志位：

- INT 引脚中断
- GPIO 电平变化中断
- Timer0 溢出中断

外设中断标志位在特殊寄存器 PIR1 中。相应的中断允许位在特殊寄存器 PIE1 中。

PIR1 寄存器包含以下中断标志位：

- A/D 中断
- 比较器中断
- Timer1 溢出中断
- Timer2 匹配中断
- 增强型 CCP 中断

对于外部中断事件，例如 INT 引脚或 GPIO 电平变化中断，中断响应延时将会是 3 或 4 个指令周期。确切的延时时间取决于发生中断事件的时间（见图 12-8）。对于

单周期或双周期指令，中断响应延时完全相同。进入中断服务程序之后，就可以通过查询中断标志位来确定中断源。在重新允许中断前，必须用软件将中断标志位清零，以避免重复响应中断请求。

- | |
|--|
| <p>注 1: 各中断标志位的置 1 不受相应的屏蔽位或 GIE 位状态的影响。</p> <p>2: 当执行一条清零 GIE 位的指令后，任何等待在下一周期执行的中断都将被忽略。当 GIE 位被再次置 1 后，被忽略的中断仍会继续等待处理。</p> |
|--|

关于 Timer1、Timer2、比较器、ADC 和增强型 CCP 模块的更多信息，请参见相应的外设章节。

12.4.1 GP2/INT 中断

GP2/INT 引脚上的外部中断是边沿触发的：当 OPTION 寄存器的 INTEDG 位被置 1 时在上升沿触发，而当 INTEDG 位被清零时在下降沿触发。当 GP2/INT 引脚上出现有效边沿时，INTCON 寄存器的 INTF 位置 1。可以通过将 INTCON 寄存器的 INTE 控制位清零来禁止该中断。在重新允许该中断前，必须在中断服务程序中先用软件将 INTF 位清零。如果 INTE 位在进入休眠状态前被置 1，则 GP2/INT 中断能将处理器从休眠状态唤醒。关于休眠的详细信息，请参见第 12.7 节“掉电模式（休眠）”；关于 GP2/INT 中断将处理器从休眠状态唤醒的时序，请参见图 12-9。

- | |
|--|
| <p>注: 必须对 ANSEL 寄存器进行初始化，以将模拟通道配置为数字输入。配置为模拟输入的引脚将读为 0，且不能产生中断。</p> |
|--|

PIC12F609/615/617/12HV609/615

12.4.2 TIMER0 中断

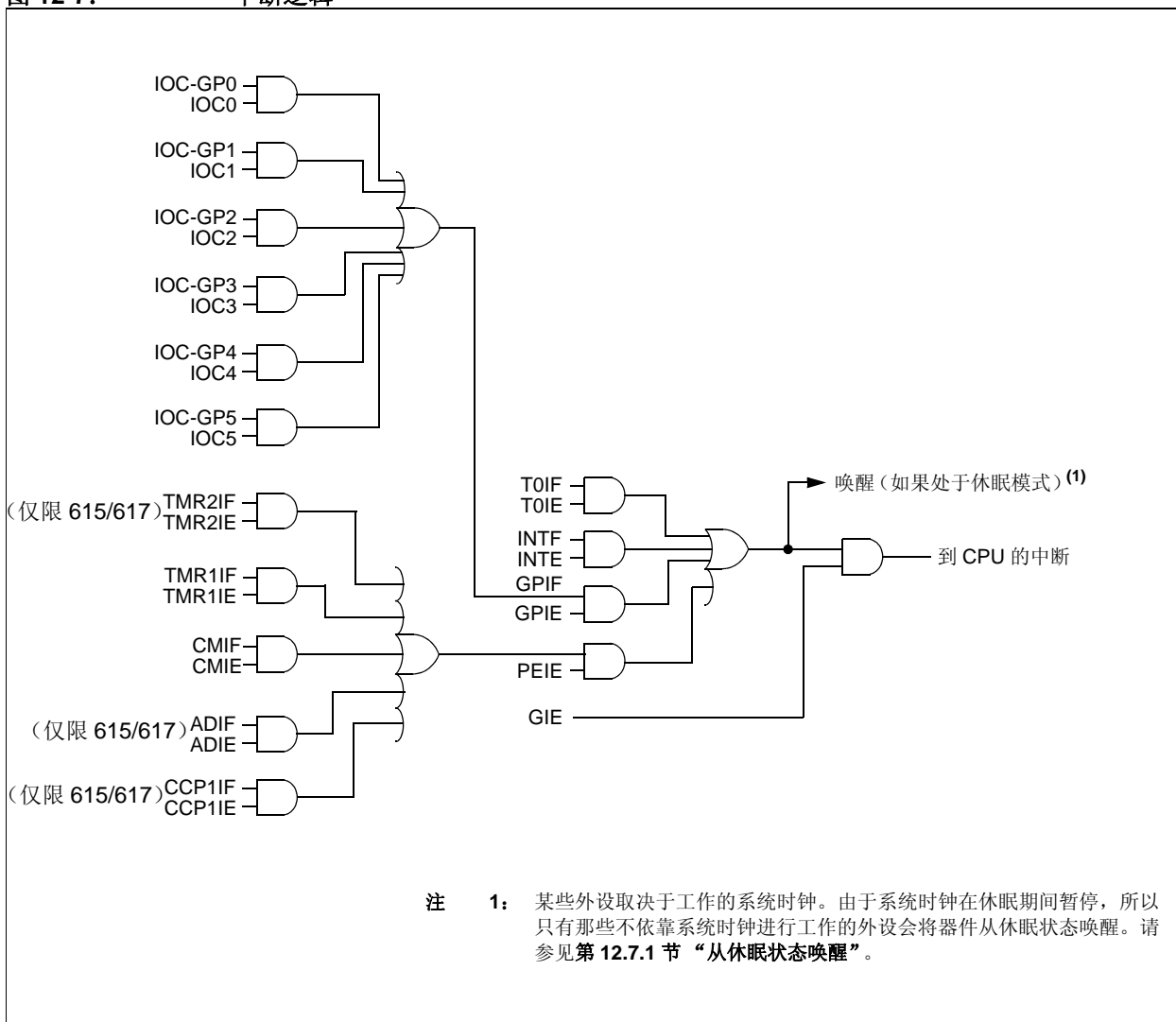
TMR0 寄存器溢出 (FFh → 00h) 会将 INTCON 寄存器的 TOIF 位置 1。可以通过置 1/ 清零 INTCON 寄存器的 TOIE 位来允许/ 禁止该中断。关于 Timer0 模块的操作, 请参见第 6.0 节 “Timer0 模块”。

12.4.3 GPIO 电平变化中断

GPIO 输入电平的变化会使 INTCON 寄存器的 GPIF 位置 1。可以通过置 1/ 清零 INTCON 寄存器的 GPIE 位来允许/ 禁止该中断。此外, 可通过 IOC 寄存器对该端口的各个引脚进行配置。

注: 当正在执行任何 GPIO 操作时发生了 I/O 引脚电平变化, 则 GPIF 中断标志位可能不会被置 1。

图 12-7: 中断逻辑



PIC12F609/615/617/12HV609/615

图 12-8: INT 引脚中断时序

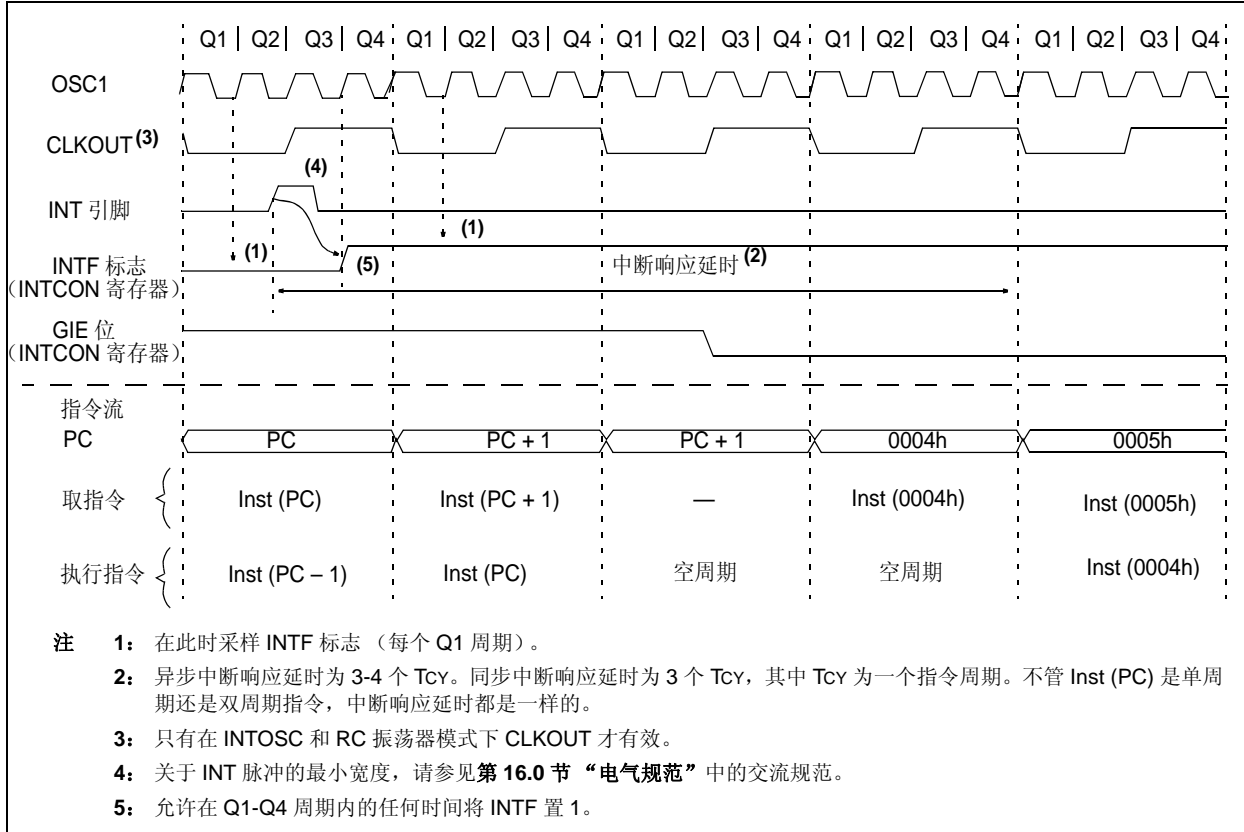


表 12-7: 与中断相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	0000 0000
IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	--00 0000
PIR1	—	ADIF ⁽¹⁾	CCP1IF ⁽¹⁾	—	CMIF	—	TMR2IF ⁽¹⁾	TMR1IF	-00- 0-00	-000 0-00
PIE1	—	ADIE ⁽¹⁾	CCP1IE ⁽¹⁾	—	CMIE	—	TMR2IE ⁽¹⁾	TMR1IE	-00- 0-00	-000 0-00

图注: x = 未知, u = 不变, -- = 未实现 (读为 0), q = 值取决于具体条件。中断模块不使用阴影单元。

注 1: 仅限 PIC12F615/617/HV615。

12.5 中断现场保护

在中断期间，仅将返回 PC 值压入堆栈。通常情况下，用户可能希望在中断期间保存关键寄存器（例如，W 和 STATUS 寄存器）。这必须用软件实现。

临时保存寄存器 W_TEMP 和 STATUS_TEMP 都应该放在 GPR 的后 16 个字节中（见图 2-3）。这 16 个存储单元对所有存储区都是公用的，而且不需要分区，因此便于现场保护和恢复。例 12-1 中所示的代码可被用于：

- 保存 W 寄存器
- 保存 STATUS 寄存器
- 执行 ISR 代码
- 恢复 STATUS 寄存器（和存储区选择位寄存器）
- 恢复 W 寄存器

注： PIC12F609/615/617/12HV609/615 器件通常不需要保存 PCLATH。但是，如果要在 ISR 和主程序中使用计算 GOTO，就必须在 ISR 中保存和恢复 PCLATH。

例 12-1: 将 STATUS 和 W 寄存器的值保存在 RAM 中

```
MOVWF  W_TEMP           ;Copy W to TEMP register
SWAPF  STATUS,W         ;Swap status to be saved into W
                          ;Swaps are used because they do not affect the status bits
MOVWF  STATUS_TEMP      ;Save status to bank zero STATUS_TEMP register
:
:(ISR)                       ;Insert user code here
:
SWAPF  STATUS_TEMP,W    ;Swap STATUS_TEMP register into W
                          ;(sets bank to original state)
MOVWF  STATUS           ;Move W into STATUS register
SWAPF  W_TEMP,F         ;Swap W_TEMP
SWAPF  W_TEMP,W         ;Swap W_TEMP into W
```

12.6 看门狗定时器（WDT）

看门狗定时器是自由运行的片上 RC 振荡器，不需要外部元件。该 RC 振荡器独立于 CLKIN 引脚的外部 RC 振荡器和 INTOSC。这意味着即使器件 OSC1 和 OSC2 引脚上的时钟已经停止（例如，通过执行一条 SLEEP 指令），WDT 也会运行。在正常工作期间，WDT 超时会产生器件复位。如果器件处于休眠模式，WDT 超时会引起器件唤醒并继续正常工作。可通过将配置位 WDTE 清零来永久禁止 WDT（第 12.1 节“配置位”）。

12.6.1 WDT 周期

WDT 超时周期的标称值为 18 ms（无预分频器）。超时周期随温度、VDD 和不同器件制造工艺的差异而不同（见直流规范）。如果需要更长的超时周期，可通过写入 OPTION 寄存器将分频比最高可达 1:128 的预分频器分配给用软件控制的 WDT。因此，可实现最长 2.3 秒的超时周期。

如果将预分频器分配给 WDT，CLRWDT 和 SLEEP 指令会清零 WDT 和预分频器，并防止其超时并产生器件复位。

一旦看门狗定时器超时，STATUS 寄存器中的 \overline{TO} 位就会被清零。

PIC12F609/615/617/12HV609/615

12.6.2 WDT 编程注意事项

还应考虑最坏情况下的结果（即，VDD = 最小值，温度 = 最大值，最大 WDT 预分频比），在 WDT 超时发生前可能需要几秒钟。

图 12-2: 看门狗定时器框图

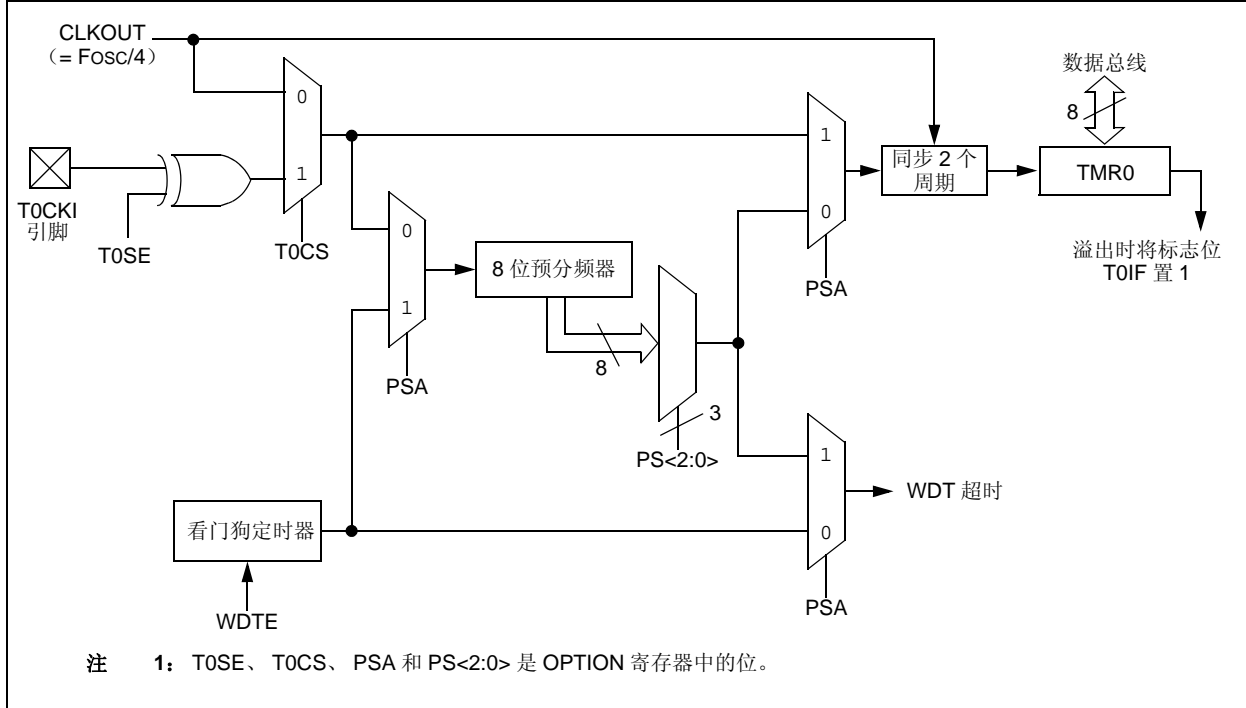


表 12-8: WDT 状态

条件	WDT
WDTE = 0	清零
CLRWDT 指令	
检测到振荡器故障	
退出休眠 + 系统时钟 = T1OSC、EXTRC、INTOSC 或 EXTCLK	
退出休眠 + 系统时钟 = XT、HS 或 LP	清零直到 OST 延时结束

表 12-9: 与看门狗定时器相关的寄存器汇总

名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOR 时的值	所有其他复位时的值
OPTION_REG	GPPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
CONFIG	IOSCFS	CP	MCLRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0	—	—

图注: 看门狗定时器不使用阴影单元。

注 1: 关于配置字寄存器中所有位的操作，请参见寄存器 12-1。

12.7 掉电模式（休眠）

通过执行 SLEEP 指令可进入掉电模式。

如果使能看门狗定时器：

- WDT 将被清零并保持运行。
- STATUS 寄存器中的 \overline{PD} 位被清零。
- \overline{TO} 位被置 1。
- 振荡器驱动器关闭。
- I/O 端口保持执行 SLEEP 指令之前的状态（驱动为高电平、低电平或高阻态）。

为使这种模式下的电流消耗降至最低，所有 I/O 引脚都应保持为 VDD 或 VSS，以确保没有外部电路从 I/O 引脚消耗电流，同时应禁止比较器和 CVREF。为了避免输入引脚悬空而引入开关电流，应在外部将高阻输入的 I/O 引脚拉高或拉低。为使电流消耗降至最低，T0CKI 输入也应为 VDD 或 VSS。还应考虑 GPIO 的片上上拉的影响。

\overline{MCLR} 引脚必须处于逻辑高电平。

注： 应该注意到 WDT 超时导致的复位并不会将 \overline{MCLR} 引脚驱动为低电平。

12.7.1 从休眠状态唤醒

可以通过以下任一事件将器件从休眠状态唤醒：

1. \overline{MCLR} 引脚上的外部复位输入。
2. 看门狗定时器唤醒（如果使能 WDT）。
3. GP2/INT 引脚中断、GPIO 电平变化中断或外设中断。

第一种事件会导致器件复位。后两种事件被认为是程序执行的继续。STATUS 寄存器中的 \overline{TO} 和 \overline{PD} 位用于确定器件复位的原因。 \overline{PD} 位在上电时被置 1，而在执行 SLEEP 指令时被清零。 \overline{TO} 位在发生 WDT 唤醒时被清零。

以下外设中断可以将器件从休眠状态唤醒：

1. Timer1 中断。Timer1 必须用作异步计数器。
2. ECCP 捕捉模式中断。
3. A/D 转换（当 A/D 时钟源为 RC 时）。
4. 比较器输出状态变化。
5. 电平变化中断。
6. 来自 INT 引脚的外部中断。

由于在休眠期间没有片上时钟处于工作状态，因此其他外设不能产生中断。

当执行 SLEEP 指令时，下一条指令（PC + 1）被预先取出。如果希望通过中断事件唤醒器件，则必须将相应的中断允许位置 1（允许）。唤醒与 \overline{GIE} 位的状态无关。如果 \overline{GIE} 位被清零（禁止），器件将继续执行 SLEEP 指令之后的指令。如果 \overline{GIE} 位被置 1（允许），器件执行 SLEEP 指令之后的指令，然后跳转到中断地址（0004h）处执行代码。如果不希望执行 SLEEP 指令之后的指令，用户应在 SLEEP 指令后面放置一条 NOP 指令。

注： 如果禁止了全局中断（ \overline{GIE} 被清零），但有一任一中断源的中断允许位以及相应的中断标志位都置 1，器件将立即从休眠状态唤醒。

器件从休眠状态唤醒时，WDT 都将被清零，而与唤醒源无关。

12.7.2 使用中断唤醒

当禁止全局中断（ \overline{GIE} 被清零）时，并且有任一中断源的中断允许位和中断标志位都置 1，将会发生下列事件之一：

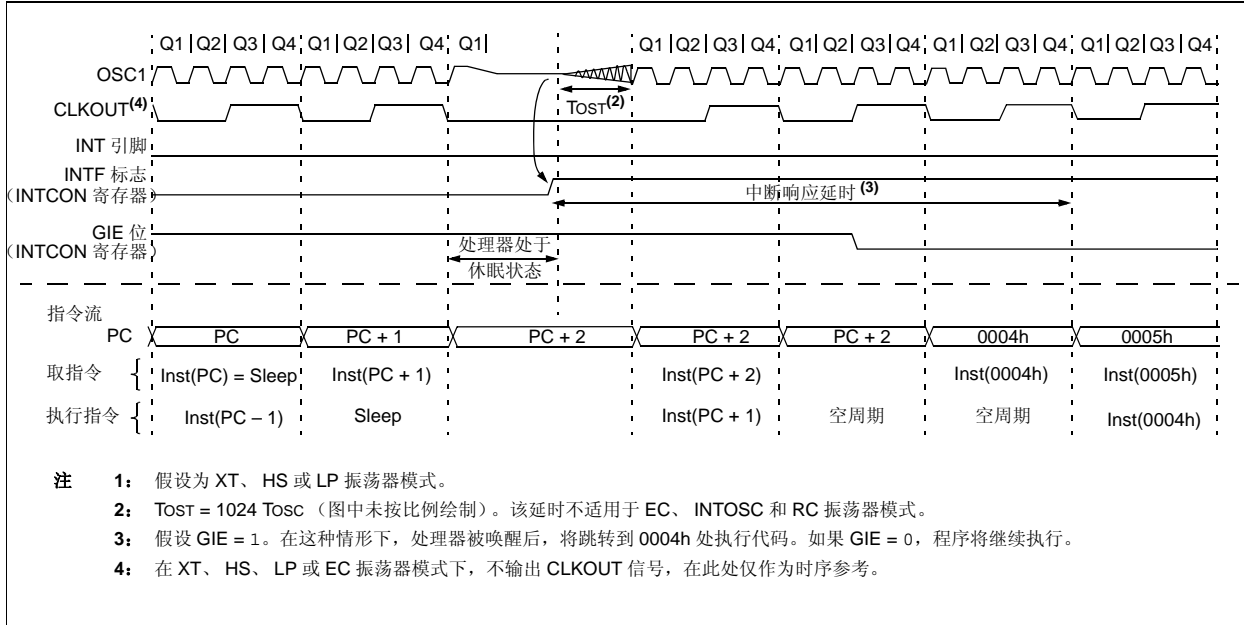
- 如果在执行 SLEEP 指令之前产生了中断，那么 SLEEP 指令将被作为一条 NOP 指令执行。因此，WDT 及其预分频器和后分频器（如果使能）将不会被清零，并且 \overline{TO} 位将不会被置 1，同时 \overline{PD} 位也不会被清零。
- 如果在执行 SLEEP 指令期间或之后产生了中断，那么器件将被立即从休眠状态唤醒。SLEEP 指令将执行。因此，WDT 及其预分频器和后分频器（如果使能）将被清零，并且 \overline{TO} 位将被置 1，同时 \overline{PD} 位也将被清零。

即使在执行 SLEEP 指令之前检查到标志位为 0，这些标志位也有可能是在 SLEEP 指令执行完毕之前被置 1。要确定是否执行了 SLEEP 指令，可测试 \overline{PD} 位。如果 \overline{PD} 位置 1，则说明 SLEEP 指令被当作一条 NOP 指令执行了。

在执行 SLEEP 指令之前，必须先执行一条 CLRWDT 指令，来确保将 WDT 清零。更多详细信息，请参见图 12-9。

PIC12F609/615/617/12HV609/615

图 12-9: 通过中断将器件从休眠状态唤醒



12.8 代码保护

如果代码保护位未编程, 可以通过使用 ICSP™ 将片上程序存储器内容读出来进行校验。

注: 当关闭代码保护功能时, 将擦除整个闪存程序存储器的内容。更多信息, 请参见“Memory Programming Specification” (DS41284)。

12.9 ID 存储单元

有 4 个存储单元 (2000h-2003h) 被指定为 ID 存储单元, 供用户存储校验和其他代码标识号。在正常执行过程中不能访问这些存储单元, 但可在编程 / 校验模式下对它们进行读写。只使用了 ID 存储单元的低 7 位。

PIC12F609/615/617/12HV609/615

12.10 在线串行编程

可在最终的应用电路中对 PIC12F609/615/617/12HV609/615 单片机进行串行编程。只需要以下 5 根线即可实现这一操作：

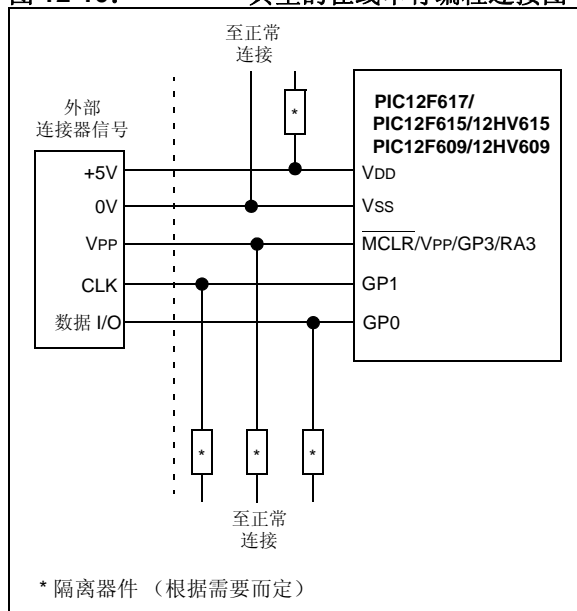
- 时钟线
- 数据线
- 电源线
- 接地线
- 编程电压线

这允许用户在生产电路板时使用未编程器件，仅在产品交付之前才对单片机进行编程，从而可以使用最新版本的固件或者定制固件进行编程。

通过将 GP0 和 GP1 引脚保持为低电平，并将 MCLR (VPP) 引脚电平从 V_{IL} 上升到 V_{IH} ，可将器件置于编程/校验模式。更多信息，请参见“*Memory Programming Specification*” (DS41284)。GP0 变成编程数据引脚，而 GP1 变成编程时钟引脚。在编程/校验模式下，GP0 和 GP1 均为施密特触发器输入引脚。

图 12-10 给出了典型的在线串行编程连接图。

图 12-10: 典型的在线串行编程连接图



注： 要进行擦除，器件 VDD 必须高于“*Memory Programming Specification*” (DS41284) 中规定的批量擦除的最小 VDD 值。

12.11 在线调试器

由于在线调试需要访问三个引脚，用 MPLAB® ICD 2 调试、开发 14 引脚器件是不实际的。一款特殊的 28 引脚 PIC12F609/615/617/12HV609/615 ICD 器件与 MPLAB ICD 2 配合使用，可以提供独立的时钟、数据和 MCLR 引脚，因此释放了所有通常可用的引脚供用户使用。

有一个特殊的调试适配器使得可以使用 ICD 器件代替 PIC12F609/615/617/12HV609/615 器件。该调试适配器是 ICD 器件的唯一来源。

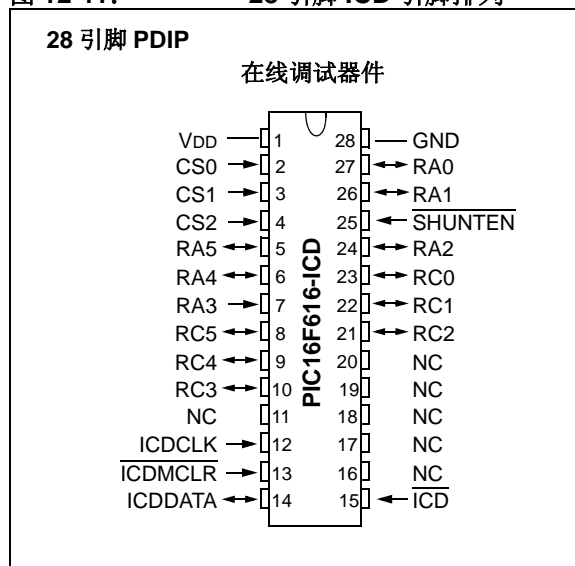
当 PIC12F609/615/617/12HV609/615 ICD 器件上的 ICD 引脚保持低电平时，在线调试功能使能。这一功能在与 MPLAB ICD 2 配合使用时，即可进行一些简单的调试。当单片机的这项功能使能时，某些资源就不能用于一般用途了。表 12-10 给出了后台调试器所占用的资源。

表 12-10: 调试器资源

资源	说明
I/O 引脚	ICDCLK 和 ICDDATA
堆栈	1 级深度
程序存储器	地址 0h 必须为 NOP 700h-7FFh

更多信息，请参见《MPLAB® ICD 2 在线调试器用户指南》(DS51331C_CN)，该文档可在 Microchip 网站 (www.microchip.com) 上找到。

图 12-11: 28 引脚 ICD 引脚排列



PIC12F609/615/617/12HV609/615

注:

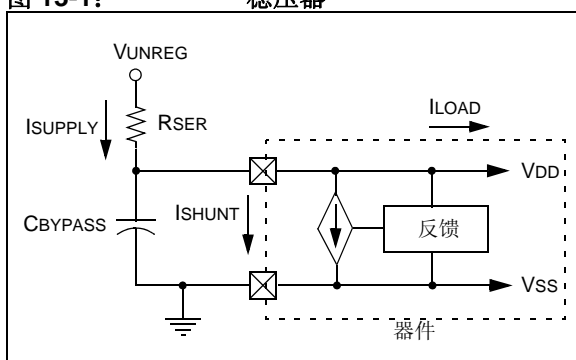
13.0 稳压器

PIC12HV609/HV615 器件包括一个永久的内部 5V（标称值）并联稳压器，与 VDD 引脚并联。从而使由未稳压电源供电的系统无需使用外部稳压器。所有直接连接到 VDD 引脚的外部器件将共用经过稳压的供电电压且其电流消耗是总的 VDD 供电电流（I_{LOAD}）的一部分。

13.1 稳压器工作原理

通过电阻 R_{SER} 上产生的压降，并联稳压器可产生一定的供电电压。单片机 VDD 引脚上的电压被监控并与外部参考电压进行比较。随后根据比较结果调整流经电阻的电流，产生的压降等于单片机供电电压 V_{UNREG} 和 VDD 之间的差值。关于稳压器原理图，请参见图 13-1。

图 13-1: 稳压器



位于未经稳压的供电电压 V_{UNREG} 和 VDD 引脚之间的外部限流电阻 R_{SER}，可降低 V_{UNREG} 和 VDD 之间的电压差值。R_{SER} 必须在 R_{MAX} 和 R_{MIN} 之间，如公式 13-1 所定义。

公式 13-1: R_{SER} 限流电阻

$$R_{MAX} = \frac{(V_{UMIN} - 5V)}{1.05 \cdot (4\text{ MA} + I_{LOAD})}$$

$$R_{MIN} = \frac{(V_{UMAX} - 5V)}{0.95 \cdot (50\text{ MA})}$$

其中：

R_{MAX} = R_{SER} 的最大值（欧姆）

R_{MIN} = R_{SER} 的最小值（欧姆）

V_{UMIN} = V_{UNREG} 的最小值

V_{UMAX} = V_{UNREG} 的最大值

VDD = 稳压电压（5V 标称值）

I_{LOAD} = 最大期望负载电流（mA），包括 I/O 引脚电流和连接到 VDD 的外部电路电流。

1.05 = R_{SER} 的 +5% 容差的补偿

0.95 = R_{SER} 的 -5% 容差的补偿

13.2 稳压器注意事项

供电电压 V_{UNREG} 和负载电流不是恒定的。因此，稳压器的电流范围是有限的。为 R_{SER} 选择值时必须考虑这三个因素。

由于稳压器将带隙电压用作经过稳压的参考电压，该参考电压在 PIC12HV609/HV615 器件中将永久使能。

当处于并联稳压器的工作电压范围以下时，并联稳压器将继续消耗电流。

13.3 设计注意事项

关于使用并联稳压器和管理电流负载的更多信息，请参见应用笔记 AN1035, “*Designing with HV Microcontrollers*” (DS01035)。

PIC12F609/615/617/12HV609/615

注:

14.0 指令集汇总

PIC12F609/615/617/12HV609/615 指令集具有高度正交性，由以下三种基本类型的指令组成：

- 字节操作类指令
- 位操作类指令
- 立即数和控制操作类指令

每条 PIC16 指令都是一个 14 位字，由操作码（指定指令类型）和一个或多个操作数（进一步指定指令操作）组成。图 14-1 给出了上述各种类型的指令格式，表 14-1 给出了不同操作码字段的说明。

表 14-2 列出了 MPASM™ 汇编器可识别的指令。

对于字节操作类指令，“f”表示文件寄存器标识符，“d”表示目标寄存器标识符。文件寄存器标识符指定了指令将会使用哪一个文件寄存器。

目标标识符指定了操作结果的存放位置。如果“d”为 0，操作结果存入 W 寄存器中。如果“d”为 1，操作结果存入指令指定的文件寄存器中。

对于位操作类指令，“b”表示位域标识符，它可选择受到操作影响的位，而“f”表示该位所处的文件寄存器地址。

对于立即数和控制操作类指令，“k”表示一个 8 位或 11 位的常数或立即数。

每个指令周期由 4 个振荡周期组成。因此，如果振荡器频率为 4 MHz，正常的指令执行时间为 1 μs。除非条件测试结果为真或指令执行改变了程序计数器的值，否则执行所有的指令都只需要一个指令周期。对于上述两种特殊情况，指令执行需要两个指令周期，在第二个指令周期中执行一条 NOP 指令。

所有指令示例均使用格式“0xhh”来表示一个十六进制数，其中“h”表示一个十六进制数字。

14.1 读 - 修改 - 写操作

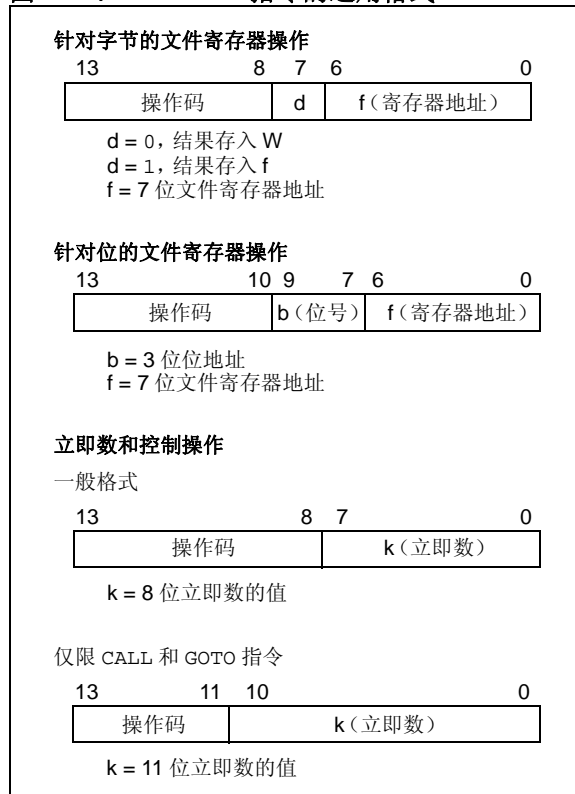
任何一条指定文件寄存器作为指令一部分的指令都进行读 - 修改 - 写 (RMW) 操作。读寄存器、修改数据并根据指令或目标标识符“d”存储结果。即使是写寄存器的指令也将先对该寄存器进行读操作。

例如，CLRF GPIO 指令将读取 GPIO，清除所有数据位，然后把结果写回到 GPIO。这个示例会得到一个意外结果，即清除将 GPIF 标志位置 1 的条件。

表 14-1: 操作码字段说明

字段	说明
f	文件寄存器地址 (0x00 至 0x7F)
W	工作寄存器 (累加器)
b	8 位文件寄存器内的位地址
k	立即数字段、常数或标号
x	无关位 (= 0 或 1)。汇编器将生成 x = 0 的代码。为了与所有的 Microchip 软件工具兼容，建议使用这种形式。
d	目标寄存器选择；d = 0: 结果存入 W，d = 1: 结果存入文件寄存器 f。默认值 d = 1。
PC	程序计数器
TO	超时位
C	进位位
DC	半进位位
Z	全零位
PD	掉电位

图 14-1: 指令的通用格式



PIC12F609/615/617/12HV609/615

表 14-2: PIC12F609/615/617/12HV609/615 指令集

助记符, 操作数	说明	周期数	14 位操作码				受影响的 状态位	注	
			MSb		LSb				
针对字节的文件寄存器操作									
ADDWF	f, d	W 与 f 相加	1	00	0111	dfff	ffff	C, DC, Z	1, 2
ANDWF	f, d	W 和 f 作逻辑与运算	1	00	0101	dfff	ffff	Z	1, 2
CLRF	f	将 f 清零	1	00	0001	1fff	ffff	Z	2
CLRWF	-	将 W 清零	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	对 f 取反	1	00	1001	dfff	ffff	Z	1, 2
DECf	f, d	f 递减 1	1	00	0011	dfff	ffff	Z	1, 2
DECFSZ	f, d	f 递减 1, 为 0 则跳过	1 (2)	00	1011	dfff	ffff		1, 2, 3
INCF	f, d	f 递增 1	1	00	1010	dfff	ffff	Z	1, 2
INCFSZ	f, d	f 递增 1, 为 0 则跳过	1 (2)	00	1111	dfff	ffff		1, 2, 3
IORWF	f, d	W 和 f 作逻辑或运算	1	00	0100	dfff	ffff	Z	1, 2
MOVF	f, d	传送 f	1	00	1000	dfff	ffff	Z	1, 2
MOVWF	f	将 W 的内容传送到 f	1	00	0000	1fff	ffff		
NOP	-	空操作	1	00	0000	0xx0	0000		
RLF	f, d	f 带进位循环左移	1	00	1101	dfff	ffff	C	1, 2
RRF	f, d	f 带进位循环右移	1	00	1100	dfff	ffff	C	1, 2
SUBWF	f, d	f 减去 W	1	00	0010	dfff	ffff	C, DC, Z	1, 2
SWAPF	f, d	将 f 中的两个半字节进行交换	1	00	1110	dfff	ffff		1, 2
XORWF	f, d	W 和 f 作逻辑异或运算	1	00	0110	dfff	ffff	Z	1, 2
针对位的文件寄存器操作									
BCF	f, b	将 f 中的某位清零	1	01	00bb	bfff	ffff		1, 2
BSF	f, b	将 f 中的某位置 1	1	01	01bb	bfff	ffff		1, 2
BTFSC	f, b	测试 f 中的某位, 为 0 则跳过	1 (2)	01	10bb	bfff	ffff		3
BTFSS	f, b	测试 f 中的某位, 为 1 则跳过	1 (2)	01	11bb	bfff	ffff		3
立即数和控制操作									
ADDLW	k	立即数与 W 相加	1	11	111x	kkkk	kkkk	C, DC, Z	
ANDLW	k	立即数和 W 作逻辑与运算	1	11	1001	kkkk	kkkk	Z	
CALL	k	调用子程序	2	10	0kkk	kkkk	kkkk		
CLRWD _T	-	将看门狗定时器清零	1	00	0000	0110	0100	$\overline{TO}, \overline{PD}$	
GOTO	k	跳转到地址	2	10	1kkk	kkkk	kkkk		
IORLW	k	立即数和 W 作逻辑或运算	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	将立即数传送到 W	1	11	00xx	kkkk	kkkk		
RETFIE	-	从中断返回	2	00	0000	0000	1001		
RETLW	k	返回并将立即数送入 W	2	11	01xx	kkkk	kkkk		
RETURN	-	从子程序返回	2	00	0000	0000	1000		
SLEEP	-	进入待机模式	1	00	0000	0110	0011	$\overline{TO}, \overline{PD}$	
SUBLW	k	立即数减去 W	1	11	110x	kkkk	kkkk	C, DC, Z	
XORLW	k	立即数和 W 作逻辑异或运算	1	11	1010	kkkk	kkkk	Z	

- 注 1: 当 I/O 寄存器修改自身时 (例如, MOVF GPIO, 1), 所使用的值是引脚上的当前值。例如, 如果将一引脚配置为输入, 其对应数据锁存器中的值将为 1, 但此时若有外部器件将该引脚驱动为低电平, 则被写回数据锁存器的数据值将是 0。
- 2: 当对 TMR0 寄存器执行该指令 (并且 d = 1) 时, 如果已为 Timer0 模块分配了预分频器, 则将该预分频器清零。
- 3: 如果程序计数器 (PC) 被修改或条件测试结果为真, 则该指令需要两个周期。第二个周期执行一条 NOP 指令。

PIC12F609/615/617/12HV609/615

14.2 指令说明

ADDLW 立即数与 W 相加

语法: [标号] ADDLW k
操作数: $0 \leq k \leq 255$
操作: $(W) + k \rightarrow (W)$
受影响的状态位: C、DC 和 Z
说明: 将 W 寄存器的内容与 8 位立即数 k 相加, 结果存储在 W 寄存器中。

ADDWF W 与 f 相加

语法: [标号] ADDWF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: $(W) + (f) \rightarrow (\text{目标寄存器})$
受影响的状态位: C、DC 和 Z
说明: 将 W 寄存器的内容与寄存器 f 的内容相加。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

ANDLW 立即数和 W 作逻辑与运算

语法: [标号] ANDLW k
操作数: $0 \leq k \leq 255$
操作: $(W) .AND.(k) \rightarrow (W)$
受影响的状态位: Z
说明: 将 W 寄存器中的内容与 8 位立即数 k 进行逻辑与运算。结果存入 W 寄存器。

ANDWF W 和 f 作逻辑与运算

语法: [标号] ANDWF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: $(W) .AND.(f) \rightarrow (\text{目标寄存器})$
受影响的状态位: Z
说明: 将 W 寄存器的内容与寄存器 f 的内容进行逻辑与运算。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

BCF 将 f 中的某位清零

语法: [标号] BCF f,b
操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
操作: $0 \rightarrow (f)$
受影响的状态位: 无
说明: 将寄存器 f 中的位 b 清零。

BSF 将 f 中的某位置 1

语法: [标号] BSF f,b
操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
操作: $1 \rightarrow (f)$
受影响的状态位: 无
说明: 将寄存器 f 的位 b 置 1。

BTFSC 测试 f 中的某位, 为 0 则跳过

语法: [标号] BTFSC f,b
操作数: $0 \leq f \leq 127$
 $0 \leq b \leq 7$
操作: 如果 $(f) = 0$, 则跳过
受影响的状态位: 无
说明: 如果寄存器 f 的位 b 为 1, 则执行下一条指令。
 如果寄存器 f 的位 b 为 0, 则丢弃下一条指令转而执行一条 NOP 指令, 使之成为一条双周期指令。

PIC12F609/615/617/12HV609/615

BTFSS	测试 f 中的某位, 为 1 则跳过
语法:	[标号] BTFSS f,b
操作数:	$0 \leq f \leq 127$ $0 \leq b < 7$
操作:	如果 $(f < b) = 1$, 则跳过
受影响的状态位:	无
说明:	如果寄存器 f 的位 b 为 0, 则执行下一条指令。 如果位 b 为 1, 则丢弃下一条指令转而执行一条 NOP 指令, 使之成为一条双周期指令。

CALL	调用子程序
语法:	[标号] CALL k
操作数:	$0 \leq k \leq 2047$
操作:	$(PC) + 1 \rightarrow TOS$, $k \rightarrow PC < 10:0 >$, $(PCLATH < 4:3 >) \rightarrow PC < 12:11 >$
受影响的状态位:	无
说明:	调用子程序。首先, 将返回地址 $(PC + 1)$ 压入堆栈。11 位直接地址值被装入 PC 的 $< 10:0 >$ 位。PC 的高位值从 PCLATH 装入。CALL 是一条双周期指令。

CLRF	将 f 清零
语法:	[标号] CLRF f
操作数:	$0 \leq f \leq 127$
操作:	$00h \rightarrow (f)$ $1 \rightarrow Z$
受影响的状态位:	Z
说明:	寄存器 f 的内容被清零, 并且 Z 位被置 1。

CLRW	将 W 清零
语法:	[标号] CLRW
操作数:	无
操作:	$00h \rightarrow (W)$ $1 \rightarrow Z$
受影响的状态位:	Z
说明:	W 寄存器被清零。全零位 (Z) 被置 1。

CLRWDT	将看门狗定时器清零
语法:	[标号] CLRWDT
操作数:	无
操作:	$00h \rightarrow WDT$ $0 \rightarrow \overline{WDT}$ 预分频器, $1 \rightarrow \overline{TO}$ $1 \rightarrow \overline{PD}$
受影响的状态位:	\overline{TO} 和 \overline{PD}
说明:	CLRWDT 指令复位看门狗定时器及其预分频器。状态位 \overline{TO} 和 \overline{PD} 均被置 1。

COMF	对 f 取反
语法:	[标号] COMF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$\bar{(f)} \rightarrow$ (目标寄存器)
受影响的状态位:	Z
说明:	将寄存器 f 的内容取反。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

DECF	f 递减 1
语法:	[标号] DECF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow$ (目标寄存器)
受影响的状态位:	Z
说明:	将寄存器 f 的内容递减 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

PIC12F609/615/617/12HV609/615

DECFSZ	f 递减 1, 为 0 则跳过	INCFSZ	f 递增 1, 为 0 则跳过
语法:	[标号] DECFSZ f,d	语法:	[标号] INCFSZ f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$	操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) - 1 \rightarrow$ (目标寄存器); 如果结果 = 0 则跳过	操作:	$(f) + 1 \rightarrow$ (目标寄存器), 如果结果 = 0 则跳过
受影响的状态位:	无	受影响的状态位:	无
说明:	将寄存器 f 的内容递减 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。 如果结果为 1, 则执行下一条指令。 如果结果为 0, 代之执行一条 NOP 指令, 使之成为一条双周期指令。	说明:	将寄存器 f 的内容递增 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。 如果结果为 1, 则执行下一条指令。 如果结果为 0, 代之执行一条 NOP 指令, 使之成为一条双周期指令。
GOTO	无条件跳转	IORLW	立即数和 W 作逻辑或运算
语法:	[标号] GOTO k	语法:	[标号] IORLW k
操作数:	$0 \leq k \leq 2047$	操作数:	$0 \leq k \leq 255$
操作:	$k \rightarrow PC<10:0>$ $PCLATH<4:3> \rightarrow PC<12:11>$	操作:	$(W) .OR. k \rightarrow (W)$
受影响的状态位:	无	受影响的状态位:	Z
说明:	GOTO 是一条无条件跳转指令。11 位立即数被装入 PC 的 <10:0> 位。PC 的高位从 PCLATH<4:3> 装入。 GOTO 是一条双周期指令。	说明:	将 W 寄存器的内容与 8 位立即数 k 进行逻辑或运算。结果存入 W 寄存器。
INCF	f 递增 1	IORWF	W 和 f 作逻辑或运算
语法:	[标号] INCF f,d	语法:	[标号] IORWF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$	操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	$(f) + 1 \rightarrow$ (目标寄存器)	操作:	$(W) .OR. (f) \rightarrow$ (目标寄存器)
受影响的状态位:	Z	受影响的状态位:	Z
说明:	将寄存器 f 的内容递增 1。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。	说明:	将 W 寄存器的内容与寄存器 f 的内容进行逻辑或运算。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

PIC12F609/615/617/12HV609/615

MOVF	传送 f
语法:	[标号] MOVF f,d
操作数:	$0 \leq f \leq 127$ $d \in [0,1]$
操作:	(f) → (目标寄存器)
受影响的状态位:	Z
说明:	根据 d 的状态, 将寄存器 f 的内容传送到目标寄存器。如果 d = 0, 目标寄存器为 W 寄存器。如果 d = 1, 目标寄存器为文件寄存器 f 本身。由于状态标志位 Z 要受影响, 可用 d = 1 对文件寄存器进行检测。
指令字数:	1
指令周期数:	1
示例:	MOVWF FSR, 0 执行指令后 W = FSR 寄存器的值 Z = 1

MOVLW	将立即数传送到 W
语法:	[标号] MOVLW k
操作数:	$0 \leq k \leq 255$
操作:	k → (W)
受影响的状态位:	无
说明:	将 8 位立即数 k 装入 W 寄存器。其余无关位均汇编为 0。
指令字数:	1
指令周期数:	1
示例:	MOVLW 0x5A 执行指令后 W = 0x5A

MOVWF	将 W 的内容传送到 f
语法:	[标号] MOVWF f
操作数:	$0 \leq f \leq 127$
操作:	(W) → (f)
受影响的状态位:	无
说明:	将 W 寄存器的数据传送到寄存器 f。
指令字数:	1
指令周期数:	1
示例:	MOVWF OPTION F 执行指令前 OPTION = 0xFF W = 0x4F 执行指令后 OPTION = 0x4F W = 0x4F

NOP	空操作
语法:	[标号] NOP
操作数:	无
操作:	空操作
受影响的状态位:	无
说明:	不执行任何操作。
指令字数:	1
指令周期数:	1
示例:	NOP

PIC12F609/615/617/12HV609/615

RETFIE 从中断返回

语法: [标号] RETFIE

操作数: 无

操作: TOS → PC,
 1 → GIE

受影响的状态位: 无

说明: 从中断返回。执行出栈操作, 将栈顶 (Top-of-Stack, TOS) 的内容装入 PC。通过将全局中断允许位 GIE (INTCON<7>) 置 1, 来允许中断。这是一条双周期指令。

指令字数: 1

指令周期数: 2

示例: RETFIE

中断后

```
PC = TOS
GIE = 1
```

RETLW 返回并将立即数送入 W

语法: [标号] RETLW k

操作数: $0 \leq k \leq 255$

操作: $k \rightarrow (W)$;
 TOS → PC

受影响的状态位: 无

说明: 将 8 位立即数 k 装入 W 寄存器。将栈顶内容 (返回地址) 装入程序计数器。这是一条双周期指令。

指令字数: 1

指令周期数: 2

示例: CALL TABLE;W contains
 ;table offset
 ;value

```
GOTO DONE
TABLE
•
•
ADDWF PC ;W = offset
RETLW k1 ;Begin table
RETLW k2 ;
•
•
RETLW kn ;End of table
```

DONE

执行指令前
W = 0x07

执行指令后
W = k8 的值

RETURN 从子程序返回

语法: [标号] RETURN

操作数: 无

操作: TOS → PC

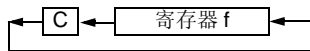
受影响的状态位: 无

说明: 从子程序返回。执行出栈操作, 将栈顶 (TOS) 内容装入程序计数器。这是一条双周期指令。

PIC12F609/615/617/12HV609/615

RLF **f** 带进位循环左移

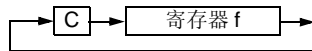
语法: [标号] RLF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: 参见如下说明
 受影响的状态位: C
 说明: 将寄存器 f 的内容连同进位标志位一起循环左移 1 位。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。



指令字数: 1
 指令周期数: 1
 示例: RLF REG1,0
 执行指令前
 REG1 = 1110 0110
 C = 0
 执行指令后
 REG1 = 1110 0110
 W = 1100 1100
 C = 1

RRF **f** 带进位循环右移

语法: [标号] RRF f,d
 操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
 操作: 参见如下说明
 受影响的状态位: C
 说明: 将寄存器 f 的内容连同进位标志位一起循环右移 1 位。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。



SLEEP 进入休眠模式

语法: [标号] SLEEP
 操作数: 无
 操作: 00h → WDT,
 0 → WDT 预分频器,
 1 → \overline{TO} ,
 0 → \overline{PD}
 受影响的状态位: \overline{TO} 和 \overline{PD}
 说明: 掉电状态位 \overline{PD} 被清零。超时状态位 \overline{TO} 被置 1。看门狗定时器及其预分频器被清零。振荡器停振, 处理器进入休眠模式。

SUBLW 立即数减去 W

语法: [标号] SUBLW k
 操作数: $0 \leq k \leq 255$
 操作: $k - (W) \rightarrow (W)$
 受影响的状态位: C、DC 和 Z
 说明: 用 8 位立即数 k 减去 W 寄存器的内容 (通过二进制补码方式进行运算)。结果存入 W 寄存器。

结果	条件
C = 0	$W > k$
C = 1	$W \leq k$
DC = 0	$W\langle 3:0 \rangle > k\langle 3:0 \rangle$
DC = 1	$W\langle 3:0 \rangle \leq k\langle 3:0 \rangle$

PIC12F609/615/617/12HV609/615

SUBWF **f 减去 W**

语法: [标号] SUBWF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: $(f) - (W) \rightarrow$ (目标寄存器)
受影响的状态位: C、DC 和 Z
说明: 用寄存器 f 的内容减去 W 寄存器的内容 (通过二进制补码方式进行运算)。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

C = 0	W > f
C = 1	W ≤ f
DC = 0	W<3:0> > f<3:0>
DC = 1	W<3:0> ≤ f<3:0>

XORWF **W 和 f 作逻辑异或运算**

语法: [标号] XORWF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: $(W) .XOR.(f) \rightarrow$ (目标寄存器)
受影响的状态位: Z
说明: 将 W 寄存器的内容与寄存器 f 的内容进行逻辑异或运算。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

SWAPF **将 f 中的两个半字节进行交换**

语法: [标号] SWAPF f,d
操作数: $0 \leq f \leq 127$
 $d \in [0,1]$
操作: $(f<3:0>) \rightarrow$ (目标寄存器 <7:4>),
 $(f<7:4>) \rightarrow$ (目标寄存器 <3:0>)
受影响的状态位: 无
说明: 寄存器 f 的高半字节和低半字节相互交换。如果 d 为 0, 结果存入 W 寄存器。如果 d 为 1, 结果存回寄存器 f。

XORLW **立即数和 W 作逻辑异或运算**

语法: [标号] XORLW k
操作数: $0 \leq k \leq 255$
操作: $(W) .XOR. k \rightarrow (W)$
受影响的状态位: Z
说明: 将 W 寄存器的内容与 8 位立即数 k 进行逻辑异或运算。结果存入 W 寄存器。

PIC12F609/615/617/12HV609/615

注:

15.0 开发支持

一系列软件及硬件开发工具对 PIC® 单片机和 dsPIC® 数字信号控制器提供支持：

- 集成开发环境
 - MPLAB® IDE 软件
- 编译器 / 汇编器 / 链接器
 - 适用于各种器件系列的 MPLAB C 编译器
 - 适用于各种器件系列的 HI-TECH C 编译器
 - MPASM™ 汇编器
 - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
 - 适用于各种器件系列的 MPLAB 汇编器 / 链接器 / 库管理器
- 模拟器
 - MPLAB SIM 软件模拟器
- 仿真器
 - MPLAB REAL ICE™ 在线仿真器
- 在线调试器
 - MPLAB ICD 3
 - PICkit™ 3 Debug Express
- 器件编程器
 - PICkit™ 2 编程器
 - MPLAB PM3 器件编程器
- 低成本演示 / 开发板、评估工具包及入门工具包

15.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16/32 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
 - 模拟器
 - 编程器（单独销售）
 - 在线仿真器（单独销售）
 - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 鼠标停留在变量上进行查看的功能
- 将变量从源代码窗口拖放到 Watch（观察）窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件（C 语言或汇编语言）
- 点击一次即可完成编译或汇编，并将代码下载到仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
 - 源文件（C 语言或汇编语言）
 - 混合 C 语言和汇编语言
 - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能强大的工具时的学习时间。

PIC12F609/615/617/12HV609/615

15.2 适用于各种器件系列的 MPLAB C 编译器

MPLAB C 编译器代码开发系统是完整的 ANSI C 编译器，适用于 Microchip 的 PIC18、PIC24 和 PIC32 系列单片机及 dsPIC30 和 dsPIC33 系列数字信号控制器。这些编译器提供强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供针对 MPLAB IDE 调试器优化的符号信息。

15.3 适用于各种器件系列的 HI-TECH C 编译器

HI-TECH C 编译器代码开发系统是完整的 ANSI C 编译器，适用于 Microchip 的 PIC 系列单片机及 dsPIC 系列数字信号控制器。这些编译器提供强大的集成功能和全知代码生成能力，且使用方便。

为便于源代码调试，编译器提供针对 MPLAB IDE 调试器优化的符号信息。

编译器包括一个宏汇编器、链接器、预处理程序和单步驱动程序，可以在多种平台上运行。

15.4 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于 PIC10/12/16/18 MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特性：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

15.5 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用程序。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特性：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

15.6 适用于各种器件系列的 MPLAB 汇编器、链接器和库管理器

MPLAB 汇编器为 PIC24、PIC32 和 dsPIC 器件从符号汇编语言生成可重定位机器码。MPLAB C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特性：

- 支持整个器件指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

15.7 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器通过在指令级对 PIC MCU 和 dsPIC[®] DSC 进行模拟，可在 PC 主机环境下进行代码开发。对于任何给定的指令，都可以对数据区进行检查或修改，并通过一个全面的激励控制器来施加激励。可以将各寄存器记录在文件中，以便进行进一步的运行时分析。跟踪缓冲区和逻辑分析器的显示使软件模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C 编译器以及 MPASM 和 MPLAB 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

15.8 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件而推出的新一代高速仿真器。结合 MPLAB 集成开发环境 (IDE) 所具有的易于使用且功能强大的图形用户界面，该仿真器可对 PIC[®] 闪存 MCU 和 dsPIC[®] 闪存 DSC 进行调试和编程。IDE 是随每个工具包一起提供的。

该仿真器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与在线调试器系统兼容的连接器和 (RJ11) 或新型抗噪声、高速低压差分信号 (LVDS) 互连电缆 (CAT5) 与目标板相连。

可通过 MPLAB IDE 下载将来版本的固件，对该仿真器进行现场升级。在即将推出的 MPLAB IDE 版本中，会支持许多新器件，还将增加一些新特性。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：低成本、全速仿真、运行时变量查看、跟踪分析、复杂断点、耐用的探针接口及较长（长达 3 米）的互连电缆。

15.9 MPLAB ICD 3 在线调试器系统

MPLAB ICD 3 在线调试器系统是 Microchip 成本效益最高的高速硬件调试器 / 编程器，适用于 Microchip 闪存数字信号控制器 (DSC) 和单片机 (MCU) 器件。结合 MPLAB 集成开发环境 (IDE) 所具有的功能强大但易于使用的图形用户界面，该调试器可对 PIC[®] 闪存单片机和 dsPIC[®] DSC 进行调试和编程。

MPLAB ICD 3 在线调试器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与 MPLAB ICD 2 或 MPLAB REAL ICE 系统兼容的连接器和 (RJ-11) 与目标板相连。MPLAB ICD 3 支持所有 MPLAB ICD 2 转接器。

15.10 PICkit 3 在线调试器 / 编程器及 PICkit 3 Debug Express

结合 MPLAB 集成开发环境 (IDE) 所具有的功能强大的图形用户界面，MPLAB PICkit 3 可对 PIC[®] 闪存单片机和 dsPIC[®] 数字信号控制器进行调试和编程，且价位较低。MPLAB PICkit 3 通过全速 USB 接口与设计工程师的 PC 相连，并利用 Microchip 调试 (RJ-11) 连接器 (与 MPLAB ICD 3 和 MPLAB REAL ICE 兼容) 与目标板相连。连接器使用两个器件 I/O 引脚和复位线来实现在线调试和在线串行编程。

PICkit 3 Debug Express 包括 PICkit 3、演示板和单片机、连接电缆和光盘 (内含用户指南、课程、教程、编译器 and MPLAB IDE 软件)。

PIC12F609/615/617/12HV609/615

15.11 PICkit 2 开发编程器 / 调试器及 PICkit 2 Debug Express

PICkit™ 2 开发编程器 / 调试器是一款低成本开发工具，具有易于使用的界面，适用于对 Microchip 的闪存系列单片机进行编程和调试。这一全功能的 Windows® 编程界面支持低档（PIC10F、PIC12F5xx 和 PIC16F5xx）、中档（PIC12F6xx 和 PIC16F）、PIC18F、PIC24、dsPIC30、dsPIC33 和 PIC32 系列的 8 位、16 位及 32 位单片机，以及许多 Microchip 串行 EEPROM 产品。结合 Microchip 功能强大的 MPLAB 集成开发环境（IDE），PICkit 2 可对大多数 PIC® 单片机进行在线调试。即使 PIC 单片机已嵌入应用，在线调试功能仍可以运行、暂停和单步执行程序。在断点处暂停时，可以检查和修改文件寄存器。

PICkit 2 Debug Express 包括 PICkit 2、演示板和单片机、连接电缆和光盘（内含用户指南、课程、教程、编译器及 MPLAB IDE 软件）。

15.12 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款符合 CE 规范的通用器件编程器，在 VDDMIN 和 VDDMAX 点对其可编程电压进行校验以确保可靠性最高。它有一个用来显示菜单和错误消息的大 LCD 显示器（128 x 64），以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC 器件进行读取、校验和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对具有大存储器的器件进行快速编程。它还包含了 MMC 卡，用于文件存储及数据应用。

15.13 演示 / 开发板、评估工具包及入门工具包

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于检查和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、Σ-Δ ADC、流速传感器，等等。

同时还提供入门工具包，其中包含体验指定器件功能所需的所有软硬件。通常提供单个应用以及调试功能，都包含在一块电路板上。

有关演示、开发和评估工具包的完整列表，请访问 Microchip 网站（www.microchip.com）。

16.0 电气规范

绝对最大值 (†)

环境温度.....	-40°C 至 +125°C
储存温度.....	-65°C 至 +150°C
V _{DD} 引脚相对于 V _{SS} 的电压.....	-0.3V 至 +6.5V
MCLR 引脚相对于 V _{SS} 的电压.....	-0.3V 至 +13.5V
所有其他引脚相对于 V _{SS} 的电压.....	-0.3V 至 (V _{DD} + 0.3V)
总功耗 (†).....	800 mW
流出 V _{SS} 引脚的最大电流.....	95 mA
流入 V _{DD} 引脚的最大电流.....	95 mA
输入钳位电流 I _{IK} (V _I < 0 或 V _I > V _{DD}).....	± 20 mA
输出钳位电流 I _{OK} (V _O < 0 或 V _O > V _{DD}).....	± 20 mA
任一 I/O 引脚的最大灌电流.....	25 mA
任一 I/O 引脚的最大拉电流.....	25 mA
GPIO 的最大灌电流.....	90 mA
GPIO 的最大拉电流.....	90 mA

注 1: 功耗按如下公式计算: $P_{DIS} = V_{DD} \times \{I_{DD} - \sum I_{OH}\} + \sum \{(V_{DD} - V_{OH}) \times I_{OH}\} + \sum (V_{OL} \times I_{OL})$ 。

†注: 如果器件工作条件超过上述“绝对最大值”, 可能引起器件永久性损坏。这仅是极限参数, 我们不建议器件工作在极限值甚至超过上述极限值。器件长时间工作在极限值条件下可能会影响其可靠性。

PIC12F609/615/617/12HV609/615

图 16-1: PIC12F609/615/617 电压—频率关系图,
 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$

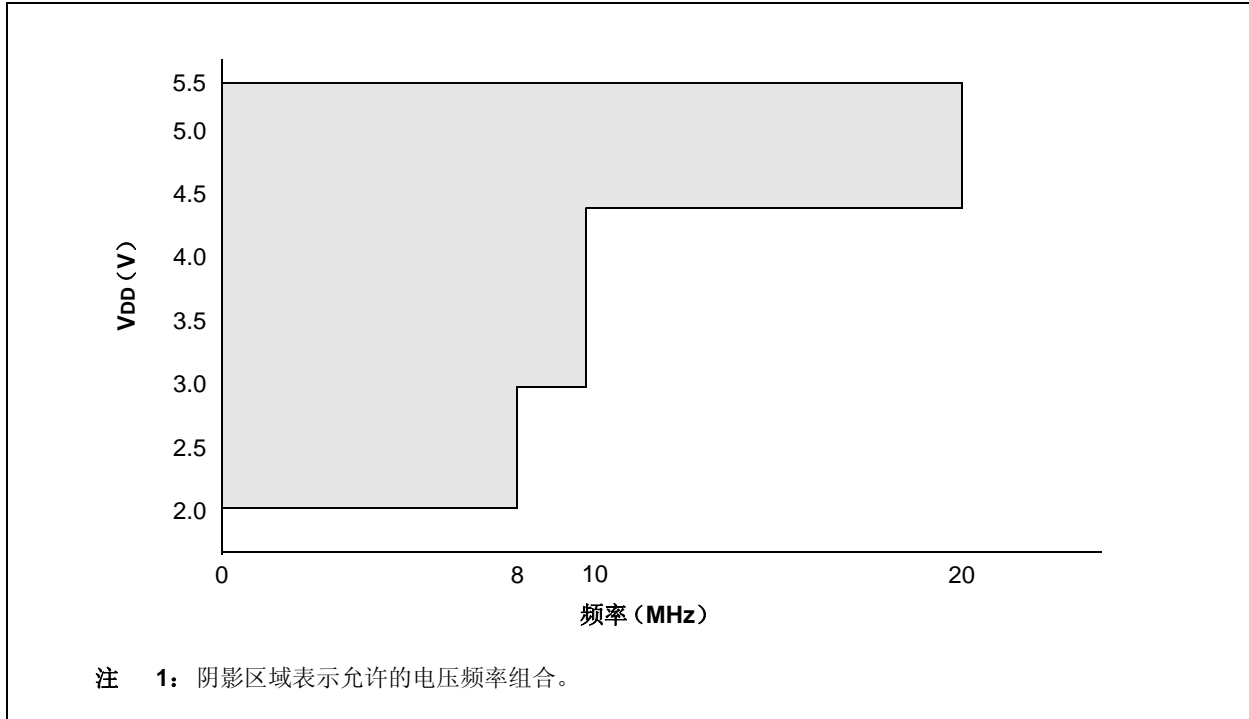
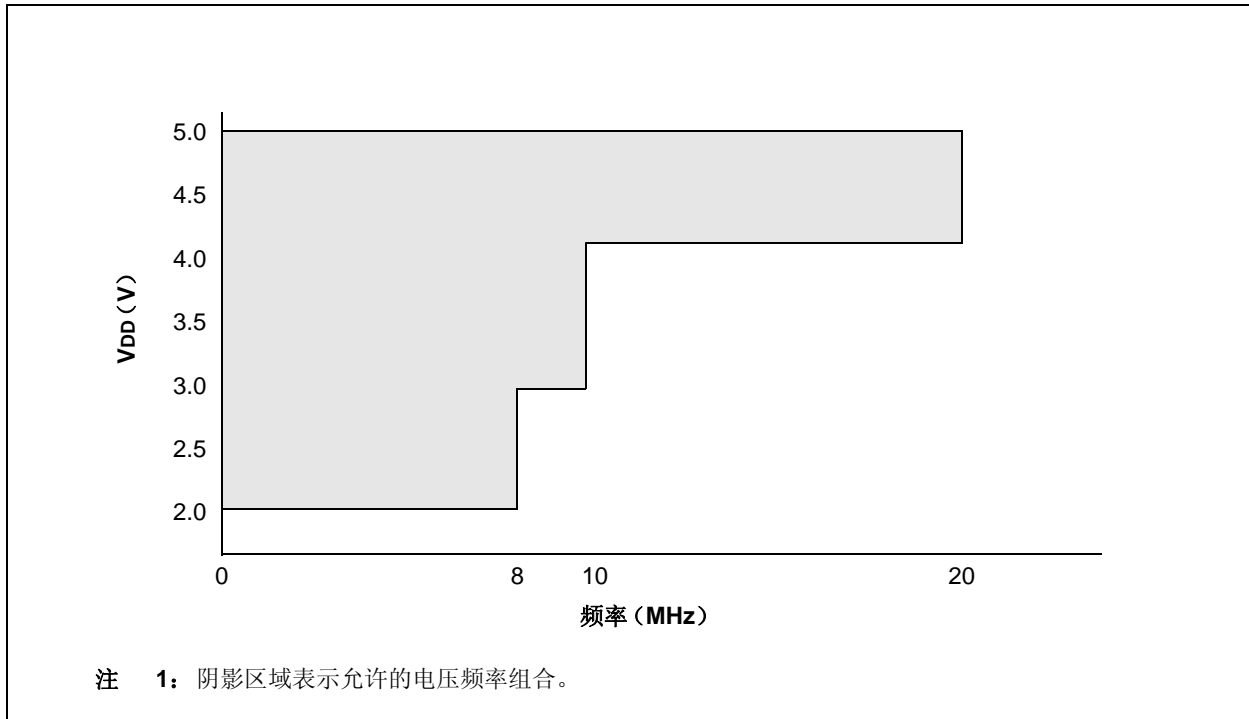


图 16-2: PIC12HV609/615 电压—频率关系图,
 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$



PIC12F609/615/617/12HV609/615

16.1 直流特性：PIC12F609/615/617/12HV609/615-I（工业级） PIC12F609/615/617/12HV609/615-E（扩展级）

直流特性		标准工作条件（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C（工业级） -40°C ≤ TA ≤ +125°C（扩展级）					
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
	VDD	供电电压					
D001		PIC12F609/615/617	2.0	—	5.5	V	FOSC ≤ 4 MHz
D001		PIC12HV609/615	2.0	—	— ⁽²⁾	V	FOSC ≤ 4 MHz
D001B		PIC12F609/615/617	2.0	—	5.5	V	FOSC ≤ 8 MHz
D001B		PIC12HV609/615	2.0	—	— ⁽²⁾	V	FOSC ≤ 8 MHz
D001C		PIC12F609/615/617	3.0	—	5.5	V	FOSC ≤ 10 MHz
D001C		PIC12HV609/615	3.0	—	— ⁽²⁾	V	FOSC ≤ 10 MHz
D001D		PIC12F609/615/617	4.5	—	5.5	V	FOSC ≤ 20 MHz
D001D		PIC12HV609/615	4.5	—	— ⁽²⁾	V	FOSC ≤ 20 MHz
D002*	VDR	RAM 数据保持电压 ⁽¹⁾	1.5	—	—	V	器件处于休眠模式
D003	VPOR	确保内部上电复位信号的 VDD 启动电压	—	VSS	—	V	详情请参见第 12.3.1 节“上电复位 (POR)”。
D004*	SVDD	确保内部上电复位信号的 VDD 上升速率	0.05	—	—	V/ms	详情请参见第 12.3.1 节“上电复位 (POR)”。

* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1: 这是在不丢失 RAM 数据的前提下，休眠模式下 VDD 所能降到的最小电压值。

2: 用户定义的。并联稳压器两端的电压不应超过 5V。

PIC12F609/615/617/12HV609/615

16.2 直流特性: PIC12F609/615/617-I (工业级) PIC12F609/615/617-E (扩展级)

直流特性		标准工作条件 (除非另外声明)					
		工作温度 -40°C ≤ T _A ≤ +85°C (工业级) -40°C ≤ T _A ≤ +125°C (扩展级)					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						V _{DD}	注
D010	供电电流 (I _{DD}) (1, 2) PIC12F609/615/617	—	13	25	μA	2.0	Fosc = 32 kHz LP 振荡器模式
		—	19	29	μA	3.0	
		—	32	51	μA	5.0	
D011*		—	135	225	μA	2.0	FOSC = 1 MHz XT 振荡器模式
		—	185	285	μA	3.0	
		—	300	405	μA	5.0	
D012		—	240	360	μA	2.0	FOSC = 4 MHz XT 振荡器模式
		—	360	505	μA	3.0	
		—	0.66	1.0	mA	5.0	
D013*		—	75	110	μA	2.0	FOSC = 1 MHz EC 振荡器模式
		—	155	255	μA	3.0	
		—	345	530	μA	5.0	
D014		—	185	255	μA	2.0	FOSC = 4 MHz EC 振荡器模式
		—	325	475	μA	3.0	
		—	0.665	1.0	mA	5.0	
D016*		—	245	340	μA	2.0	FOSC = 4 MHz INTOSC 模式
		—	360	485	μA	3.0	
		—	0.620	0.845	mA	5.0	
D017		—	395	550	μA	2.0	FOSC = 8 MHz INTOSC 模式
		—	0.620	0.850	mA	3.0	
		—	1.2	1.6	mA	5.0	
D018		—	175	235	μA	2.0	FOSC = 4 MHz EXTRC 模式 (3)
		—	285	390	μA	3.0	
		—	530	750	μA	5.0	
D019		—	2.2	3.1	mA	4.5	FOSC = 20 MHz HS 振荡器模式
		—	2.8	3.35	mA	5.0	

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注 1: 有效工作模式下, 所有 I_{DD} 测量值的测试条件为: OSC1 = 外部方波, 轨到轨满幅; 所有 I/O 引脚均为三态, 上拉至 V_{DD}; MCLR = V_{DD}; WDT 禁止。
- 2: 供电电流主要受工作电压和频率的影响。其他因素, 如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会对电流消耗产生影响。
- 3: 对于 RC 振荡器配置, 该电流不包括流经 R_{EXT} 的电流。流经该电阻的电流可以由公式 $I_R = V_{DD}/2R_{EXT}$ (mA) 来估算, 其中 R_{EXT} 的单位是 KΩ。

PIC12F609/615/617/12HV609/615

16.3 直流特性: PIC12HV609/615-I (工业级) PIC12HV609/615-E (扩展级)

直流特性		标准工作条件 (除非另外声明)					条件	
		工作温度					VDD	注
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件		
						VDD	注	
D010	供电电流 (IDD) (1,2) PIC12HV609/615	—	160	230	μA	2.0	Fosc = 32 kHz	
		—	240	310	μA	3.0	LP 振荡器模式	
		—	280	400	μA	4.5		
D011*		—	270	380	μA	2.0	Fosc = 1 MHz	
		—	400	560	μA	3.0	XT 振荡器模式	
		—	520	780	μA	4.5		
D012		—	380	540	μA	2.0	Fosc = 4 MHz	
		—	575	810	μA	3.0	XT 振荡器模式	
		—	0.875	1.3	mA	4.5		
D013*		—	215	310	μA	2.0	Fosc = 1 MHz	
		—	375	565	μA	3.0	EC 振荡器模式	
		—	570	870	μA	4.5		
D014		—	330	475	μA	2.0	Fosc = 4 MHz	
		—	550	800	μA	3.0	EC 振荡器模式	
		—	0.85	1.2	mA	4.5		
D016*		—	310	435	μA	2.0	Fosc = 4 MHz	
		—	500	700	μA	3.0	INTOSC 模式	
		—	0.74	1.1	mA	4.5		
D017		—	460	650	μA	2.0	Fosc = 8 MHz	
		—	0.75	1.1	mA	3.0	INTOSC 模式	
		—	1.2	1.6	mA	4.5		
D018		—	320	465	μA	2.0	Fosc = 4 MHz	
		—	510	750	μA	3.0	EXTRC 模式 (3)	
		—	0.770	1.0	mA	4.5		
D019		—	2.5	3.4	mA	4.5	Fosc = 20 MHz HS 振荡器模式	

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 4.5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注 1: 有效工作模式下, 所有 IDD 测量值的测试条件为: OSC1 = 外部方波, 轨到轨满幅; 所有 I/O 引脚均为三态, 上拉至 VDD; MCLR = VDD; WDT 禁止。
- 2: 供电电流主要受工作电压和频率的影响。其他因素, 如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会对电流消耗产生影响。
- 3: 对于 RC 振荡器配置, 该电流不包括流经 REXT 的电流。流经该电阻的电流可以由公式 $I_R = V_{DD}/2R_{EXT}$ (mA) 来估算, 其中 REXT 的单位是 kΩ。

PIC12F609/615/617/12HV609/615

16.4 直流特性: PIC12F609/615/617 -I (工业级)

直流特性		标准工作条件 (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级)					条件	
参数编号	器件特性	最小值	典型值 †	最大值	单位	VDD		
							注	
D020	掉电基本电流 (IPD) (2) PIC12F609/615/617	—	0.05	0.9	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 均被禁止	
		—	0.15	1.2	μA	3.0		
		—	0.35	1.5	μA	5.0		
			150	500	nA	3.0		$-40^{\circ}\text{C} \leq T_A \leq +25^{\circ}\text{C}$ (工业级)
D021		—	0.5	1.5	μA	2.0	WDT 电流 (1)	
		—	2.5	4.0	μA	3.0		
		—	9.5	17	μA	5.0		
D022		—	5.0	9	μA	3.0	BOR 电流 (1)	
		—	6.0	12	μA	5.0		
D023		—	50	60	μA	2.0	比较器电流 (1), 单比较器被使能	
		—	55	65	μA	3.0		
		—	60	75	μA	5.0		
D024		—	30	40	μA	2.0	CVREF 电流 (1) (高电压范围)	
		—	45	60	μA	3.0		
		—	75	105	μA	5.0		
D025*		—	39	50	μA	2.0	CVREF 电流 (1) (低电压范围)	
		—	59	80	μA	3.0		
		—	98	130	μA	5.0		
D026		—	5.5	10	μA	2.0	T1OSC 电流 (1), 32.768 kHz	
		—	7.0	12	μA	3.0		
		—	8.5	14	μA	5.0		
D027		—	0.2	1.6	μA	3.0	A/D 电流 (1), 无转换进行	
		—	0.36	1.9	μA	5.0		

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注 1: 外设电流为基本 IDD 或 IPD 与该外设使能时所额外消耗的电流之和。可通过从该极限值中减去基本 IDD 或 IPD 电流, 以确定外设 Δ 电流。在计算总电流消耗时应使用最大值。
- 2: 在休眠模式下, 掉电电流与振荡器类型无关。掉电电流是在器件处于休眠模式、所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

PIC12F609/615/617/12HV609/615

16.5 直流特性：PIC12F609/615/617 -E（扩展级）

直流特性		标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ （扩展级）					
参数编号	器件特性	最小值	典型值 †	最大值	单位	条件	
						VDD	注
D020E	掉电基本电流 (IPD) ⁽²⁾ PIC12F609/615/617	—	0.05	4.0	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 均被禁止
		—	0.15	5.0	μA	3.0	
		—	0.35	8.5	μA	5.0	
D021E		—	0.5	5.0	μA	2.0	WDT 电流 ⁽¹⁾
		—	2.5	8.0	μA	3.0	
		—	9.5	19	μA	5.0	
D022E		—	5.0	15	μA	3.0	BOR 电流 ⁽¹⁾
		—	6.0	19	μA	5.0	
D023E		—	50	70	μA	2.0	比较器电流 ⁽¹⁾ ，单比较器被使能
		—	55	75	μA	3.0	
		—	60	80	μA	5.0	
D024E		—	30	40	μA	2.0	CVREF 电流 ⁽¹⁾ （高电压范围）
		—	45	60	μA	3.0	
		—	75	105	μA	5.0	
D025E*		—	39	50	μA	2.0	CVREF 电流 ⁽¹⁾ （低电压范围）
		—	59	80	μA	3.0	
		—	98	130	μA	5.0	
D026E		—	5.5	16	μA	2.0	T1OSC 电流 ⁽¹⁾ ，32.768 kHz
		—	7.0	18	μA	3.0	
		—	8.5	22	μA	5.0	
D027E		—	0.2	6.5	μA	3.0	A/D 电流 ⁽¹⁾ ，无转换进行
		—	0.36	10	μA	5.0	

* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1: 外设电流为基本 I_{DD} 或 I_{PD} 与该外设使能时所额外消耗的电流之和。可通过从该参数值中减去基本 I_{DD} 或 I_{PD} 电流，以确定外设 Δ 电流。在计算总电流消耗时应使用最大值。

2: 在休眠模式下，掉电电流与振荡器类型无关。掉电电流是在器件处于休眠模式、所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。

PIC12F609/615/617/12HV609/615

16.6 直流特性: PIC12HV609/615 -I (工业级)

直流特性		标准工作条件 (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级)					条件	
参数编号	器件特性	最小值	典型值 †	最大值	单位	VDD	注	
D020	掉电基本电流 (IPD) (2,3) PIC12HV609/615	—	135	200	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 均被禁止	
		—	210	280	μA	3.0		
		—	260	350	μA	4.5		
D021		—	135	200	μA	2.0	WDT 电流 (1)	
		—	210	285	μA	3.0		
		—	265	360	μA	4.5		
D022		—	215	285	μA	3.0	BOR 电流 (1)	
		—	265	360	μA	4.5		
D023		—	185	270	μA	2.0	比较器电流 (1), 单比较器被使能	
		—	265	350	μA	3.0		
		—	320	430	μA	4.5		
D024		—	165	235	μA	2.0	CVREF 电流 (1) (高电压范围)	
		—	255	330	μA	3.0		
		—	330	430	μA	4.5		
D025*		—	175	245	μA	2.0	CVREF 电流 (1) (低电压范围)	
		—	275	350	μA	3.0		
		—	355	450	μA	4.5		
D026		—	140	205	μA	2.0	T1OSC 电流 (1), 32.768 kHz	
		—	220	290	μA	3.0		
		—	270	360	μA	4.5		
D027		—	210	280	μA	3.0	A/D 电流 (1), 无转换进行	
		—	260	350	μA	4.5		

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 4.5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注
- 1: 外设电流为基本 I_{DD} 或 I_{PD} 与该外设使能时所额外消耗的电流之和。可通过从该极限值中减去基本 I_{DD} 或 I_{PD} 电流, 以确定外设 Δ 电流。在计算总电流消耗时应使用最大值。
 - 2: 在休眠模式下, 掉电电流与振荡器类型无关。掉电电流是在器件处于休眠模式、所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。
 - 3: 并联稳压器始终使能并始终消耗工作电流。

PIC12F609/615/617/12HV609/615

16.7 直流特性: PIC12HV609/615-E (扩展级)

直流特性		标准工作条件 (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (扩展级)					条件	
参数编号	器件特性	最小值	典型值 †	最大值	单位	VDD	注	
D020E	掉电基本电流 (IPD) ^(2,3) PIC12HV609/615	—	135	200	μA	2.0	WDT、BOR、比较器、VREF 和 T1OSC 均被禁止	
		—	210	280	μA	3.0		
		—	260	350	μA	4.5		
D021E		—	135	200	μA	2.0	WDT 电流 ⁽¹⁾	
		—	210	285	μA	3.0		
		—	265	360	μA	4.5		
D022E		—	215	285	μA	3.0	BOR 电流 ⁽¹⁾	
		—	265	360	μA	4.5		
D023E		—	185	280	μA	2.0	比较器电流 ⁽¹⁾ , 单比较器被使能	
		—	265	360	μA	3.0		
		—	320	430	μA	4.5		
D024E		—	165	235	μA	2.0	CVREF 电流 ⁽¹⁾ (高电压范围)	
		—	255	330	μA	3.0		
		—	330	430	μA	4.5		
D025E*		—	175	245	μA	2.0	CVREF 电流 ⁽¹⁾ (低电压范围)	
		—	275	350	μA	3.0		
		—	355	450	μA	4.5		
D026E		—	140	205	μA	2.0	T1OSC 电流 ⁽¹⁾ , 32.768 kHz	
		—	220	290	μA	3.0		
		—	270	360	μA	4.5		
D027E		—	210	280	μA	3.0	A/D 电流 ⁽¹⁾ , 无转换进行	
		—	260	350	μA	4.5		

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 4.5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注 1: 外设电流为基本 IDD 或 IPD 与该外设使能时所额外消耗的电流之和。可通过从该参数值中减去基本 IDD 或 IPD 电流, 以确定外设 Δ 电流。在计算总电流消耗时应使用最大值。
- 2: 在休眠模式下, 掉电电流与振荡器类型无关。掉电电流是在器件处于休眠模式、所有 I/O 引脚处于高阻态并且连接到 VDD 时测得的。
- 3: 并联稳压器始终使能并始终消耗工作电流。

PIC12F609/615/617/12HV609/615

16.8 直流特性:

PIC12F609/615/617/12HV609/615-I (工业级)

PIC12F609/615/617/12HV609/615-E (扩展级)

直流特性		标准工作条件 (除非另外声明)					
		工作温度					
		-40°C ≤ TA ≤ +85°C (工业级)					
		-40°C ≤ TA ≤ +125°C (扩展级)					
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
D030	V _{IL}	输入低电压 I/O 端口: 带 TTL 缓冲器	V _{SS}	—	0.8	V	4.5V ≤ V _{DD} ≤ 5.5V
D030A			V _{SS}	—	0.15 V _{DD}	V	2.0V ≤ V _{DD} ≤ 4.5V
D031		带施密特触发器缓冲器	V _{SS}	—	0.2 V _{DD}	V	2.0V ≤ V _{DD} ≤ 5.5V
D032		MCLR 和 OSC1 (RC 模式)	V _{SS}	—	0.2 V _{DD}	V	(注 1)
D033		OSC1 (XT 和 LP 模式)	V _{SS}	—	0.3	V	
D033A		OSC1 (HS 模式)	V _{SS}	—	0.3 V _{DD}	V	
D040	V _{IH}	输入高电压 I/O 端口: 带 TTL 缓冲器	2.0	—	V _{DD}	V	4.5V ≤ V _{DD} ≤ 5.5V
D040A			0.25 V _{DD} + 0.8	—	V _{DD}	V	2.0V ≤ V _{DD} ≤ 4.5V
D041		带施密特触发器缓冲器	0.8 V _{DD}	—	V _{DD}	V	2.0V ≤ V _{DD} ≤ 5.5V
D042		MCLR	0.8 V _{DD}	—	V _{DD}	V	
D043		OSC1 (XT 和 LP 模式)	1.6	—	V _{DD}	V	
D043A		OSC1 (HS 模式)	0.7 V _{DD}	—	V _{DD}	V	
D043B	OSC1 (RC 模式)	0.9 V _{DD}	—	V _{DD}	V	(注 1)	
D060	I _{IL}	输入泄漏电流 ^(2,3) I/O 端口	—	±0.1	±1	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , 引脚处于高阻态
D061		GP3/MCLR ^(3,4)	—	±0.7	±5	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD}
D063		OSC1	—	±0.1	±5	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , XT、HS 和 LP 振荡器配置
D070*	IPUR	GPIO 弱上拉电流 ⁽⁵⁾	50	250	400	μA	V _{DD} = 5.0V, V _{PIN} = V _{SS}
D080	V _{OL}	输出低电压	—	—	0.6	V	I _{OL} = 7.0 mA, V _{DD} = 4.5V, -40°C 至 +125°C
		I/O 端口	—	—	0.6	V	I _{OL} = 8.5 mA, V _{DD} = 4.5V, -40°C 至 +85°C
D090	V _{OH}	输出高电压	V _{DD} - 0.7	—	—	V	I _{OH} = -2.5mA, V _{DD} = 4.5V, -40°C 至 +125°C
		I/O 端口 ⁽²⁾	V _{DD} - 0.7	—	—	V	I _{OH} = -3.0 mA, V _{DD} = 4.5V, -40°C 至 +85°C

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注
- 1: 在 RC 振荡器配置中, OSC1/CLKIN 引脚被配置为施密特触发器输入。在 RC 模式下, 建议不要使用外部时钟。
 - 2: 负电流定义为引脚的拉电流。
 - 3: MCLR 引脚上的泄漏电流主要取决于所施加的电压。规定电压为正常工作条件下的电压。在不同的输入电压下可能测得更高的泄漏电流。
 - 4: 该规范适用于 GP3/MCLR 配置为 GP3、内部弱上拉被禁止时。
 - 5: 该规范适用于所有弱上拉引脚, 包括 GP3/MCLR 上的弱上拉。当 GP3/MCLR 配置为 MCLR 复位引脚时, 总是使能弱上拉。

PIC12F609/615/617/12HV609/615

16.8 直流特性:

PIC12F609/615/617/12HV609/615-I (工业级)

PIC12F609/615/617/12HV609/615-E (扩展级) (续)

直流特性			标准工作条件 (除非另外声明)				
			工作温度				
			-40°C ≤ TA ≤ +85°C (工业级)				
			-40°C ≤ TA ≤ +125°C (扩展级)				
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
D101*	COSC2	输出引脚上的容性负载规范 OSC2 引脚	—	—	15	pF	当外部时钟用于驱动OSC1时、处于XT、HS和LP模式下
D101A*	CIO	所有 I/O 引脚	—	—	50	pF	
闪存程序存储器							
D130	EP	单元耐擦写能力	10K	100K	—	E/W	-40°C ≤ TA ≤ +85°C
D130A	ED	单元耐擦写能力	1K	10K	—	E/W	+85°C ≤ TA ≤ +125°C
D131	VPR	读操作时的 VDD	VMIN	—	5.5	V	VMIN = 最小工作电压
D132	VPEW	擦除 / 写操作时的 VDD	4.5	—	5.5	V	
D133	TPEW	擦除 / 写周期	—	2	2.5	ms	
D134	TRETD	特性保持时间	40	—	—	年	假设没有违反其他规范

* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

- 注
- 1: 在 RC 振荡器配置中，OSC1/CLKIN 引脚被配置为施密特触发器输入。在 RC 模式下，建议不要使用外部时钟。
 - 2: 负电流定义为引脚的拉电流。
 - 3: MCLR 引脚上的泄漏电流主要取决于所施加的电压。规定电压为正常工作条件下的电压。在不同的输入电压下可能测得更高的泄漏电流。
 - 4: 该规范适用于 GP3/MCLR 配置为 GP3、内部弱上拉被禁止时。
 - 5: 该规范适用于所有弱上拉引脚，包括 GP3/MCLR 上的弱上拉。当 GP3/MCLR 配置为 MCLR 复位引脚时，总是使能弱上拉。

PIC12F609/615/617/12HV609/615

16.9 散热考虑

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	典型值	单位	条件
TH01	θ_{JA}	热阻（结到环境）	84.6*	C/W	8 引脚 PDIP 封装
			149.5*	C/W	8 引脚 SOIC 封装
			211*	C/W	8 引脚 MSOP 封装
			60*	C/W	8 引脚 DFN 3x3mm 封装
			44*	C/W	8 引脚 DFN 4x4mm 封装
TH02	θ_{JC}	热阻（结到管壳）	41.2*	C/W	8 引脚 PDIP 封装
			39.9*	C/W	8 引脚 SOIC 封装
			39*	C/W	8 引脚 MSOP 封装
			9*	C/W	8 引脚 DFN 3x3mm 封装
			3.0*	C/W	8 引脚 DFN 4x4mm 封装
TH03	T _{DIE}	极限温度	150*	C	
TH04	PD	功耗	—	W	$PD = P_{INTERNAL} + P_{I/O}$
TH05	P _{INTERNAL}	内部功耗	—	W	$P_{INTERNAL} = I_{DD} \times V_{DD}$ (注 1)
TH06	P _{I/O}	I/O 功耗	—	W	$P_{I/O} = \sum (I_{OL} \times V_{OL}) + \sum (I_{OH} \times (V_{DD} - V_{OH}))$
TH07	P _{DER}	降额功耗	—	W	$P_{DER} = PD_{MAX} (T_{DIE} - T_A) / \theta_{JA}$ (注 2)

* 这些参数为特性值，未经测试。

注 1: I_{DD} 是芯片独立运行而不在输出引脚上驱动任何负载时的电流。

注 2: T_A = 环境温度。

16.10 时序参数符号体系

时序参数符号采用以下格式之一进行创建：

1. TppS2ppS
2. TppS

T			
F	频率	T	时间

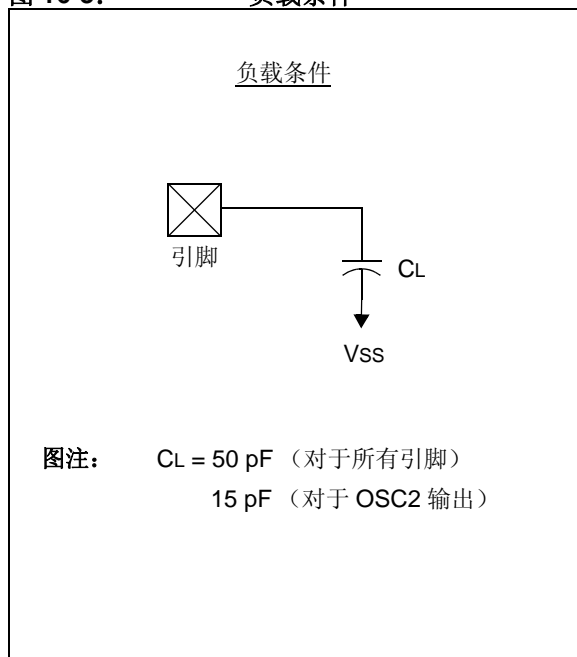
小写字母 (pp) 及其含义：

pp			
cc	CCP1	osc	OSC1
ck	CLKOUT	rd	\overline{RD}
cs	\overline{CS}	rw	\overline{RD} 或 \overline{WR}
di	SDI	sc	SCK
do	SDO	ss	\overline{SS}
dt	数据输入	t0	T0CKI
io	I/O 端口	t1	T1CKI
mc	\overline{MCLR}	wr	\overline{WR}

大写字母及其含义：

S			
F	下降	P	周期
H	高	R	上升
I	无效 (高阻态)	V	有效
L	低	Z	高阻态

图 16-3: 负载条件



PIC12F609/615/617/12HV609/615

16.11 交流特性: PIC12F609/615/617/12HV609/615 (工业级, 扩展级)

图 16-4: 时钟时序

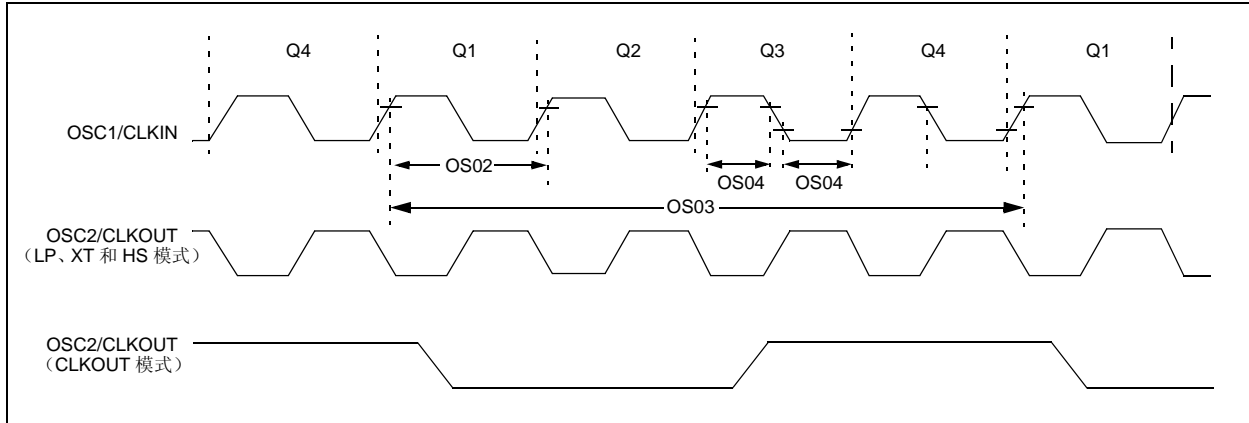


表 16-1: 时钟振荡器时序要求

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
OS01	Fosc	外部 CLKIN 频率 (1)	DC	—	37	kHz	LP 振荡器模式
			DC	—	4	MHz	XT 振荡器模式
			DC	—	20	MHz	HS 振荡器模式
			DC	—	20	MHz	EC 振荡器模式
	振荡器频率 (1)	—	32.768	—	kHz	LP 振荡器模式	
0.1		—	4	MHz	XT 振荡器模式		
1		—	20	MHz	HS 振荡器模式		
DC		—	4	MHz	RC 振荡器模式		
OS02	Tosc	外部 CLKIN 周期 (1)	27	—	∞	μs	LP 振荡器模式
			250	—	∞	ns	XT 振荡器模式
			50	—	∞	ns	HS 振荡器模式
			50	—	∞	ns	EC 振荡器模式
	振荡器周期 (1)	—	30.5	—	μs	LP 振荡器模式	
250		—	10,000	ns	XT 振荡器模式		
50		—	1,000	ns	HS 振荡器模式		
250		—	—	ns	RC 振荡器模式		
OS03	Tcy	指令周期 (1)	200	Tcy	DC	ns	$T_{CY} = 4/F_{OSC}$
OS04*	TosH, TosL	外部 CLKIN 高电平时间, 外部 CLKIN 低电平时间	2	—	—	μs	LP 振荡器
			100	—	—	ns	XT 振荡器
			20	—	—	ns	HS 振荡器
OS05*	TosR, TosF	外部 CLKIN 上升时间, 外部 CLKIN 下降时间	0	—	∞	ns	LP 振荡器
			0	—	∞	ns	XT 振荡器
			0	—	∞	ns	HS 振荡器

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

注 1: 指令周期 (Tcy) 等于输入振荡器时基周期的四倍。所有规定值均为基于针对特定振荡器类型, 器件在标准工作条件下执行代码时的特性数据。超出这些规定的限定值, 可能导致振荡器运行不稳定和 / 或导致电流消耗超出预期值。所有器件在测试“最小”值时, 都在 OSC1 引脚连接了外部时钟。当使用了外部时钟输入时, 所有器件的“最大”周期限制为“DC” (无时钟)。

PIC12F609/615/617/12HV609/615

表 16-2: 振荡器参数

标准工作条件 (除非另外声明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性	频率容差	最小值	典型值 †	最大值	单位	条件
OS06	TWARM	运行时内部振荡器开关时间 ⁽³⁾	—	—	—	2	TOSC	最慢的时钟
OS07	INTOSC	内部已校准的 INTOSC 频率 ⁽²⁾ (4 MHz)	±1%	3.96	4.0	4.04	MHz	$V_{DD} = 3.5\text{V}$, $T_A = 25^{\circ}\text{C}$ $2.5\text{V} \leq V_{DD} \leq 5.5\text{V}$, $0^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级), $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (扩展级)
			±2%	3.92	4.0	4.08	MHz	
			±5%	3.80	4.0	4.2	MHz	
OS08	INTOSC	内部已校准的 INTOSC 频率 ⁽²⁾ (8 MHz)	±1%	7.92	8.0	8.08	MHz	$V_{DD} = 3.5\text{V}$, $T_A = 25^{\circ}\text{C}$ $2.5\text{V} \leq V_{DD} \leq 5.5\text{V}$, $0^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ $2.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级), $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$ (扩展级)
			±2%	7.84	8.0	8.16	MHz	
			±5%	7.60	8.0	8.40	MHz	
OS10*	TOSC ST	INTOSC 振荡器从休眠模式唤醒的起振时间	—	5.5	12	24	μs	$V_{DD} = 2.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$ $V_{DD} = 3.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$ $V_{DD} = 5.0\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			—	3.5	7	14	μs	
			—	3	6	11	μs	

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注 1:** 指令周期 (T_{CY}) 等于输入振荡器时钟周期的四倍。所有规定值均为基于针对特定振荡器类型, 器件在标准工作条件下执行代码时的特性数据。超出这些规定的限定值, 可能导致振荡器运行不稳定和 / 或导致电流消耗超出预期值。所有器件在测试“最小”值时, 都在 OSC1 引脚连接了外部时钟。当使用了外部时钟输入时, 所有器件的“最大”周期限制为“DC” (无时钟)。
- 2:** 为了确保振荡器频率容差, 必须尽可能靠近器件, 在 V_{DD} 和 V_{SS} 之间接去耦电容。建议并联 0.1 μF 和 0.01 μF 的电容。
- 3:** 由设计决定。

PIC12F609/615/617/12HV609/615

图 16-5: CLKOUT 和 I/O 时序

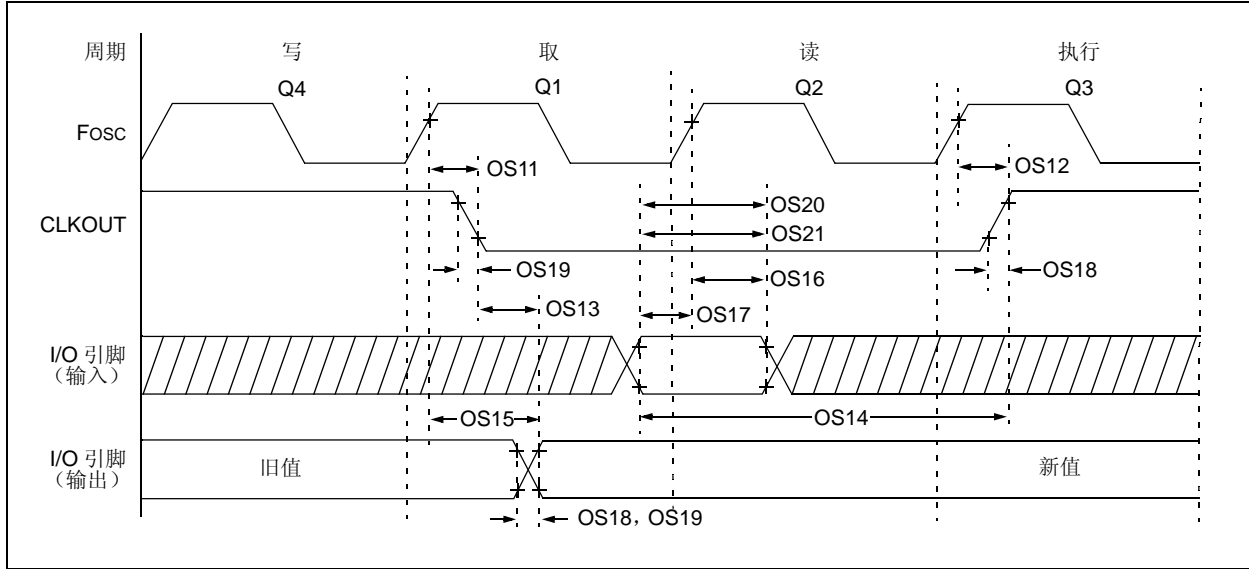


表 16-3: CLKOUT 和 I/O 时序参数

标准工作条件（除非另外声明）							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
OS11	ToSH2ckL	Fosc↑ 到 CLKOUT↓ 的时间 (1)	—	—	70	ns	VDD = 5.0V
OS12	ToSH2ckH	Fosc↑ 到 CLKOUT↑ 的时间 (1)	—	—	72	ns	VDD = 5.0V
OS13	TckL2ioV	CLKOUT↓ 到端口输出有效的 时间 (1)	—	—	20	ns	
OS14	TioV2ckH	CLKOUT↑ 之前端口输入有效的 时间 (1)	Tosc + 200 ns	—	—	ns	
OS15	ToSH2ioV	Fosc↑ (Q1 周期) 到端口输出 有效的 时间	—	50	70*	ns	VDD = 5.0V
OS16	ToSH2ioI	Fosc↑ (Q2 周期) 到端口输入无 效的时间 (I/O 输入保持时间)	50	—	—	ns	VDD = 5.0V
OS17	TioV2osH	端口输入有效到 Fosc↑ (Q2 周 期) 的时间 (I/O 输入建立时间)	20	—	—	ns	
OS18	TioR	端口输出上升时间 (2)	—	15 40	72 32	ns	VDD = 2.0V VDD = 5.0V
OS19	TioF	端口输出下降时间 (2)	—	28 15	55 30	ns	VDD = 2.0V VDD = 5.0V
OS20*	TINP	INT 引脚输入高电平或低电平 时间	25	—	—	ns	
OS21*	TRAP	GPIO 电平变化中断新输入电平 时间	Tcy	—	—	ns	

* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。

注 1: 测量是在 RC 模式下进行的，其中 CLKOUT 输出为 4 x Tosc。

2: 包括 CLKOUT 模式下的 OSC2。

PIC12F609/615/617/12HV609/615

图 16-6: 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序

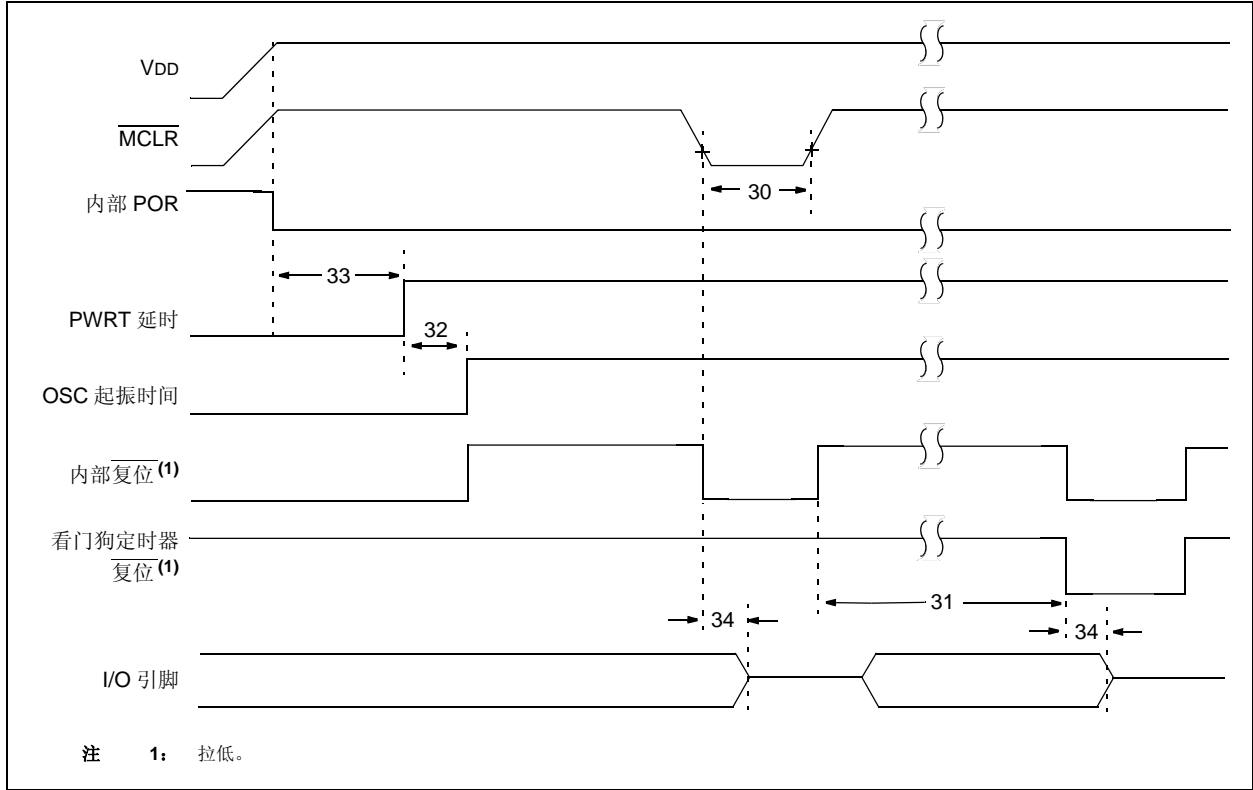
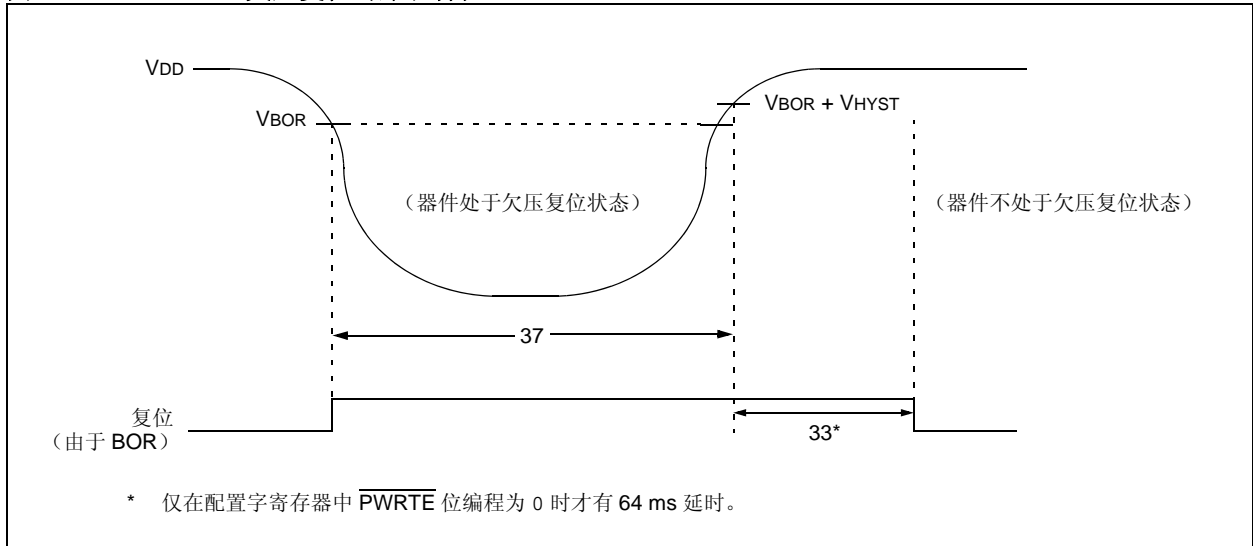


图 16-7: 欠压复位时序和特性



PIC12F609/615/617/12HV609/615

表 16-4: 复位、看门狗定时器、振荡器起振定时器、上电延时定时器和欠压复位参数

标准工作条件（除非另外声明）							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
30	TMCL	MCLR 脉冲宽度（低电平）	2	—	—	μs	$V_{DD} = 5\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			5	—	—	μs	$V_{DD} = 5\text{V}$, -40°C 至 $+125^{\circ}\text{C}$
31*	TWD _T	看门狗定时器超时周期（无预分频器）	10	20	30	ms	$V_{DD} = 5\text{V}$, -40°C 至 $+85^{\circ}\text{C}$
			10	20	35	ms	$V_{DD} = 5\text{V}$, -40°C 至 $+125^{\circ}\text{C}$
32	TOST	振荡器起振定时器周期 (1, 2)	—	1024	—	TOSC	(注 3)
33*	TPWRT	上电延时定时器周期	40	65	140	ms	
34*	TIOZ	自 MCLR 低电平或看门狗定时器复位起 I/O 处于高阻态的时间	—	—	2.0	μs	
35	VBOR	欠压复位电压	2.0	2.15	2.3	V	(注 4)
36*	VHYST	欠压复位滞后电压	—	100	—	mV	
37*	TBOR	欠压复位最小检测周期	100	—	—	μs	$V_{DD} \leq V_{BOR}$

* 这些参数为特性值，未经测试。

† 除非另外声明，否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考，未经测试。

注 1: 指令周期 (T_{cy}) 等于输入振荡器时基周期的四倍。所有规定值均为基于针对特定振荡器类型，器件在标准工作条件下执行代码时的特性数据。超出这些规定的限定值，可能导致振荡器运行不稳定和 / 或导致电流消耗超出预期值。所有器件在测试“最小”值时，都在 OSC1 引脚连接了外部时钟。当使用了外部时钟输入时，所有器件的“最大”周期限制为“DC”（无时钟）。

2: 由设计决定。

3: 较慢时钟的周期。

4: 为了确保这些电压容差，必须尽可能靠近器件，在 V_{DD} 和 V_{SS} 之间接去耦电容。建议并联 0.1 μF 和 0.01 μF 的电容。

PIC12F609/615/617/12HV609/615

图 16-8: **TIMER0 和 TIMER1 外部时钟时序**

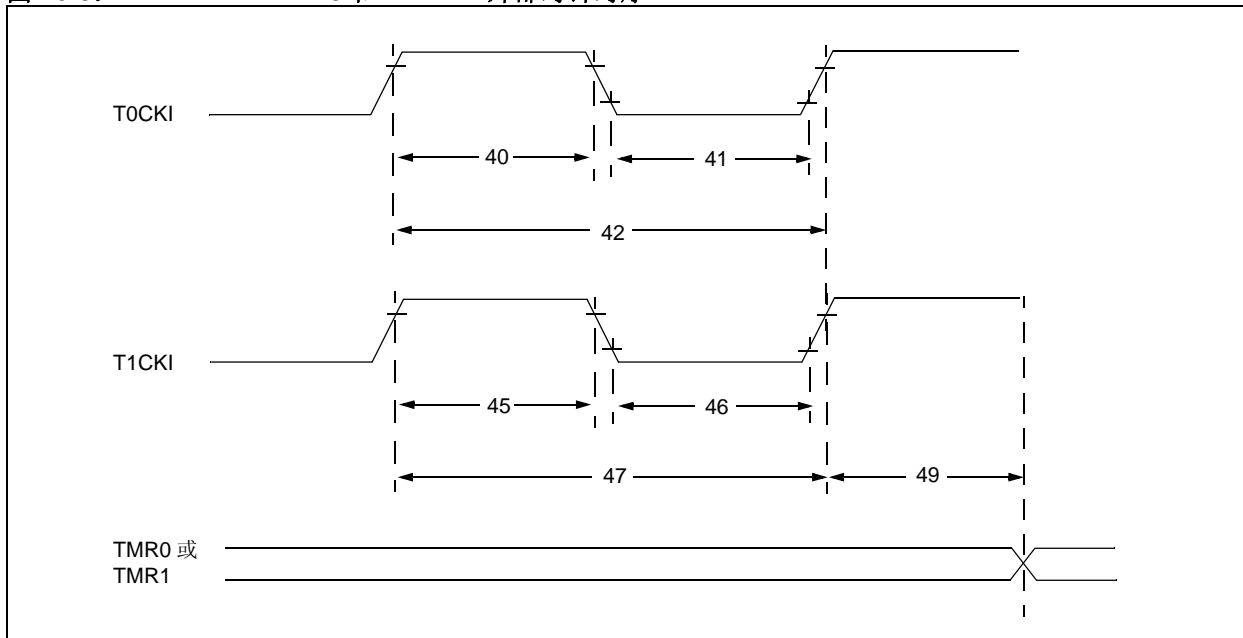


表 16-5: **TIMER0 和 TIMER1 外部时钟要求**

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	条件
40*	Tt0H	T0CKI 高电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			带预分频器	10	—	—	ns	
41*	Tt0L	T0CKI 低电平脉冲宽度	无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			带预分频器	10	—	—	ns	
42*	Tt0P	T0CKI 周期		取如下二者中较大值: 20 或 $T_{CY} + 40$ N	—	—	ns	N = 预分频值 (2, 4, ..., 256)
45*	Tt1H	T1CKI 高电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 带预分频器	15	—	—	ns	
			异步	30	—	—	ns	
46*	Tt1L	T1CKI 低电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	
			同步, 带预分频器	15	—	—	ns	
			异步	30	—	—	ns	
47*	Tt1P	T1CKI 输入周期	同步	取如下二者中较大值: 30 或 $T_{CY} + 40$ N	—	—	ns	N = 预分频值 (1, 2, 4, 8)
			异步	60	—	—	ns	
48	Ft1	Timer1 振荡器输入频率范围 (通过将 T1OSCEN 位置 1, 使能振荡器)		—	32.768	—	kHz	
49*	TCKEZTMR1	从外部时钟边沿到定时器递增的延时		$2 T_{osc}$	—	$7 T_{osc}$	—	同步模式下的定时器

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

PIC12F609/615/617/12HV609/615

图 16-9: PIC12F615/617/HV615 捕捉 / 比较 / PWM 时序 (ECCP)

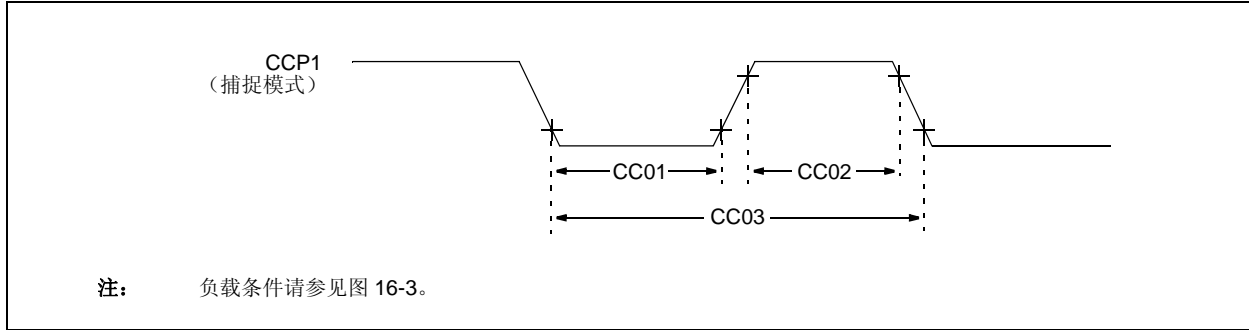


表 16-6: PIC12F615/617/HV615 捕捉 / 比较 / PWM 要求 (ECCP)

标准工作条件 (除非另外声明)								
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$								
参数编号	符号	特性		最小值	典型值 †	最大值	单位	条件
CC01*	TccL	CCP1 输入低电平时间	无预分频器	$0.5T_{CY} + 20$	—	—	ns	
			带预分频器	20	—	—	ns	
CC02*	TccH	CCP1 输入高电平时间	无预分频器	$0.5T_{CY} + 20$	—	—	ns	
			带预分频器	20	—	—	ns	
CC03*	TccP	CCP1 输入周期		$\frac{3T_{CY} + 40}{N}$	—	—	ns	N = 预分频值 (1、4 或 16)

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

表 16-7: 比较器规范

标准工作条件 (除非另外声明)									
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$									
参数编号	符号	特性		最小值	典型值 †	最大值	单位	备注	
CM01	Vos	输入失调电压 (2)		—	± 5.0	± 10	mV		
CM02	VCM	输入共模电压		0	—	$V_{DD} - 1.5$	V		
CM03*	CMRR	共模抑制比		+55	—	—	dB		
CM04*	TRT	响应时间 (1)		下降	—	150	600	ns	
				上升	—	200	1000	ns	
CM05*	Tmc2coV	比较器模式改变到输出有效的的时间		—	—	10	μs		
CM06*	VHYS	输入滞后电压		—	45	60	mV		

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

注 1: 响应时间是在比较器的一个输入端电压从 $(V_{DD} - 1.5)/2 - 100 \text{ mV}$ 增加到 $(V_{DD} - 1.5)/2 + 20 \text{ mV}$ 时测得的。另一个输入端电压为 $(V_{DD} - 1.5)/2$ 。

2: 输入失调电压是在比较器的一个输入端电压为 $(V_{DD} - 1.5V)/2$ 时测得的。

PIC12F609/615/617/12HV609/615

表 16-8: 比较器参考电压 (CVREF) 规范

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	备注
CV01*	CLSB	步长 ⁽²⁾	—	VDD/24	—	V	低电压范围 (VRR = 1) 高电压范围 (VRR = 0)
			—	VDD/32	—	V	
CV02*	CACC	绝对精度 ⁽³⁾	—	—	$\pm 1/2$	LSb	低电压范围 (VRR = 1) 高电压范围 (VRR = 0)
			—	—	$\pm 1/2$	LSb	
CV03*	CR	单位电阻值 (R)	—	2k	—	Ω	
CV04*	CST	稳定时间 ⁽¹⁾	—	—	10	μs	

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

注 1: 稳定时间是在 VRR = 1 并且 VR<3:0> 从 0000 跳变到 1111 时测得的。

2: 更多信息, 请参见第 9.10 节“比较器参考电压”。

3: 当 CVREF 输出 $\leq (V_{DD} - 1.5)$ 时的绝对精度。

表 16-9: 参考电压规范

VR 参考电压规范				标准工作条件 (除非另外声明)			
				工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$			
参数编号	符号	特性	最小值	典型值	最大值	单位	备注
VR01	VP6OUT	VP6 电压输出	0.5	0.6	0.7	V	
VR02	V1P2OUT	V1P2 电压输出	1.05	1.20	1.35	V	
VR03*	TSTABLE	稳定时间	—	10	—	μs	

* 这些参数为特性值, 未经测试。

表 16-10: 并联稳压器规范 (仅限 PIC12HV609/615)

并联稳压器特性			标准工作条件 (除非另外声明)				
			工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性	最小值	典型值	最大值	单位	备注
SR01	VSHUNT	并联电压	4.75	5	5.4	V	
SR02	ISHUNT	并联电流	4	—	50	mA	
SR03*	TSETTLE	稳定时间	—	—	150	ns	至最终值的 1%
SR04	CLOAD	负载电容	0.01	—	10	μF	VDD 引脚上的旁路电容
SR05	ΔISNT	稳压器工作电流	—	180	—	μA	包括带隙参考电流

* 这些参数为特性值, 未经测试。

PIC12F609/615/617/12HV609/615

表 16-11: PIC12F615/617/HV615 A/D 转换器 (ADC) 特性

标准工作条件 (除非另外声明)							
工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
AD01	NR	分辨率	—	—	10 位	位	
AD02	EIL	积分误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}^{(5)}$
AD03	EDL	微分误差	—	—	± 1	LSb	10 位不会丢失编码 $V_{REF} = 5.12\text{V}^{(5)}$
AD04	EOFF	失调误差	—	+1.5	+2.0	LSb	$V_{REF} = 5.12\text{V}^{(5)}$
AD07	EGN	增益误差	—	—	± 1	LSb	$V_{REF} = 5.12\text{V}^{(5)}$
AD06 AD06A	VREF	参考电压 ⁽³⁾	2.2 2.5	—	— VDD	V	绝对最小值以确保 1 LSb 精度
AD07	VAIN	满量程	VSS	—	VREF	V	
AD08	ZAIN	模拟信号源的推荐阻抗	—	—	10	k Ω	
AD09*	IREF	VREF 输入电流 ⁽³⁾	10	—	1000	μA	在采集 VAIN 期间。 基于 VHOLD 对 VAIN 的微分。
			—	—	50	μA	在 A/D 转换期间。

* 这些参数为特性值, 未经测试。

† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

- 注
- 1: 总的绝对误差包括积分、微分、失调和增益误差。
 - 2: A/D 转换结果不会因输入电压的增加而减小, 并且不会丢失编码。
 - 3: ADC VREF 来自选择作为参考输入的外部 VREF 或 VDD 引脚。
 - 4: 当 ADC 关闭时, 它除了消耗很少的泄漏电流外, 不消耗任何其他电流。掉电电流规范包括 ADC 模块消耗的任何泄漏电流。
 - 5: 对于 PIC12HV615, $V_{REF} = 5\text{V}$ 。

PIC12F609/615/617/12HV609/615

表 16-12: PIC12F615/617/HV615 A/D 转换要求

标准工作条件（除非另外声明） 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$							
参数编号	符号	特性	最小值	典型值 †	最大值	单位	条件
AD130*	TAD	A/D 时钟周期	1.6	—	9.0	μs	基于 T_{OSC} , $V_{\text{REF}} \geq 3.0\text{V}$ 基于 T_{OSC} , V_{REF} 满量程 (3) $\text{ADCS}\langle 1:0 \rangle = 11$ (ADRC 模式) $V_{\text{DD}} = 2.5\text{V}$ 时 $V_{\text{DD}} = 5.0\text{V}$ 时
			3.0	—	9.0	μs	
		A/D 内部 RC 振荡器周期	3.0	6.0	9.0	μs	
			1.6	4.0	6.0	μs	
AD131	TCNV	转换时间（不包括采集时间）(1)	—	11	—	TAD	将 GO/DONE 位设置为 A/D 结果寄存器中的新数据
AD132*	TACQ	采集时间	—	11.5	—	μs	
AD133*	TAMP	放大器稳定时间	—	—	5	μs	
AD134	TGO	Q4 到 A/D 时钟启动的时间	—	$T_{\text{OSC}}/2$	—	—	如果选择 RC 作为 A/D 转换的时钟源, 在 A/D 时钟启动前要加上一个 T_{CY} 时间, 用以执行 SLEEP 指令。
			—	$T_{\text{OSC}}/2 + T_{\text{CY}}$	—	—	

* 这些参数为特性值, 未经测试。

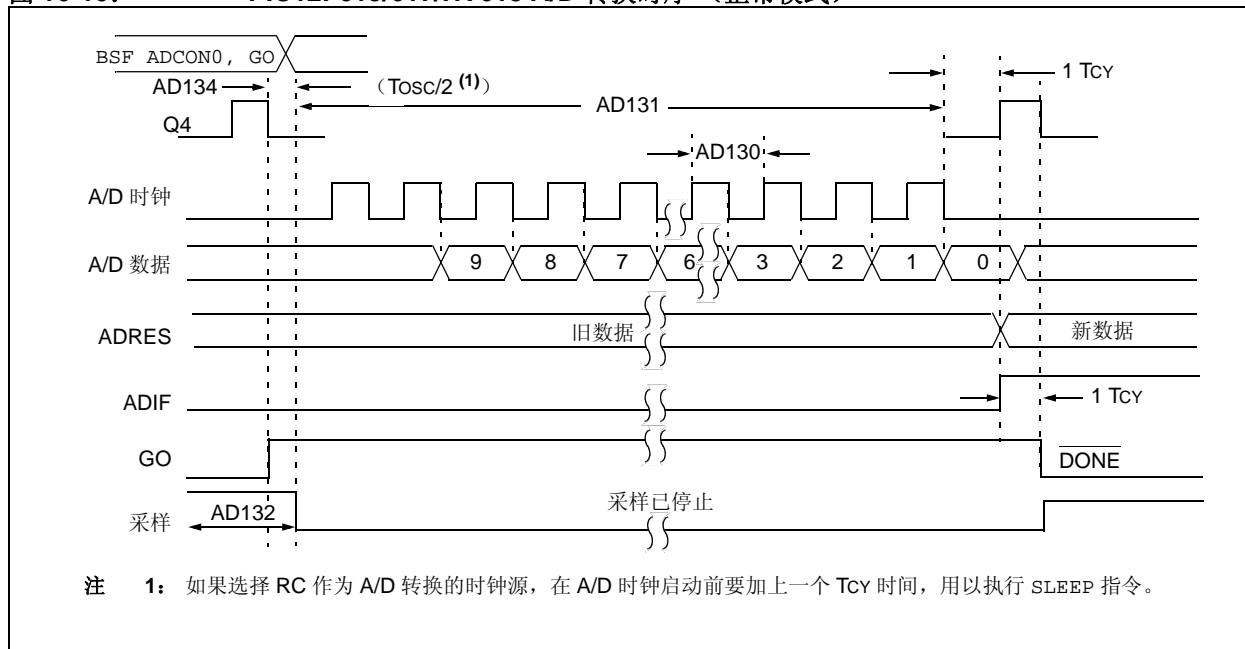
† 除非另外声明, 否则“典型值”栏中的数据均为 5.0V 和 25°C 条件下的值。这些参数仅供设计参考, 未经测试。

注 1: ADRESH 和 ADRESL 寄存器可在下一个 T_{CY} 周期被读取。

2: 最小条件请参见第 10.3 节“A/D 采集要求”。

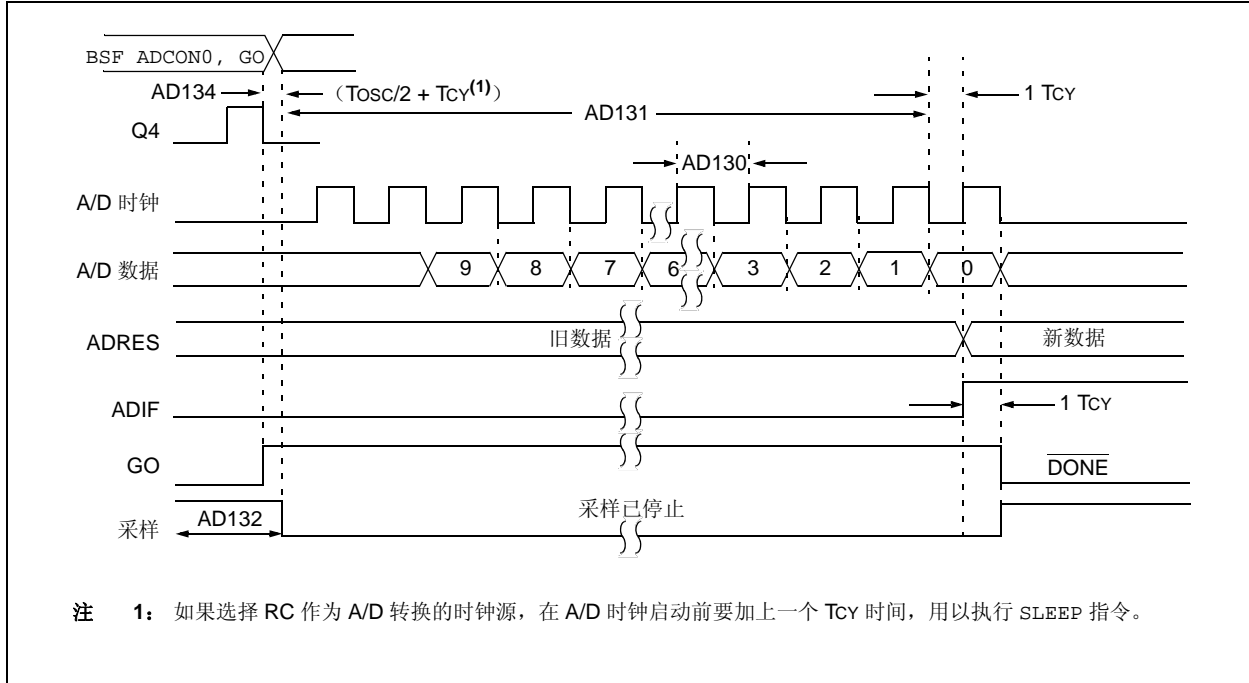
3: 由并联稳压器为 PIC12HV609/HV615 提供的电压范围为 5V 经过整流的电压。

图 16-10: PIC12F615/617/HV615 A/D 转换时序（正常模式）



PIC12F609/615/617/12HV609/615

图 16-11: PIC12F615/617/HV615 A/D 转换时序 (休眠模式)



16.12 高温操作

本节概述在 -40°C 至 150°C ⁽⁴⁾ 温度范围内工作的 PIC12F615 器件的规范。 -40°C 至 150°C ⁽⁴⁾ 的规范值与 DS41288 和 DS80329 中给出的那些规范值相同。

- 注 1:** 在高于 125°C 时, 不允许对闪存程序存储器进行写操作。
- 2:** 所有交流时序规范值都上升 30%。该降额系数包括诸如 TPWRT 之类的参数。
- 3:** 部件编号中的温度范围指示符为“H”, 代表 -40°C 至 150°C 。⁽⁴⁾
 示例: PIC12F615T-H/ST 表示器件以卷带式配置、MSOP 封装发货, 并且额定工作温度范围为 -40°C 至 150°C 。⁽⁴⁾
- 4:** 对于预期在 150°C 下工作的器件, AEC-Q100 可靠性测试时间为 1,000 小时。未经 Microchip Technology Inc. 预先书面核准, 任何在 125°C 至 150°C 温度范围总工作时间大于 1,000 小时的设计均不受保证。

表 16-13: 绝对最大值

参数	拉 / 灌电流	值	单位
最大电流: VDD	拉电流	20	mA
最大电流: VSS	灌电流	50	mA
最大电流: PIN	拉电流	5	mA
最大电流: PIN	灌电流	10	mA
引脚电流: VOH 下	拉电流	3	mA
引脚电流: VOL 下	灌电流	8.5	mA
端口电流: GPIO	拉电流	20	mA
端口电流: GPIO	灌电流	50	mA
最高结温		155	$^{\circ}\text{C}$

注: 如果运行条件超过了上述“绝对最大值”, 即可能对器件造成永久性损坏。这仅是极限参数, 我们不建议器件工作在极限值甚至超过上述极限值。器件长时间工作在极限值条件下可能会影响其可靠性。

PIC12F609/615/617/12HV609/615

表 16-14: I_{DD} 直流特性规范: PIC12F615-H (高温)

参数编号	器件特性	单位	最小值	典型值	最大值	条件	
						V _{DD}	注
D010	供电电流 (I _{DD})	μA	—	13	58	2.0	I _{DD} LP OSC (32 kHz)
			—	19	67	3.0	
			—	32	92	5.0	
D011		μA	—	135	316	2.0	I _{DD} XT OSC (1 MHz)
			—	185	400	3.0	
			—	300	537	5.0	
D012		μA	—	240	495	2.0	I _{DD} XT OSC (4 MHz)
			—	360	680	3.0	
		mA	—	0.660	1.20	5.0	
D013		μA	—	75	158	2.0	I _{DD} EC OSC (1 MHz)
			—	155	338	3.0	
			—	345	792	5.0	
D014		μA	—	185	357	2.0	I _{DD} EC OSC (4 MHz)
			—	325	625	3.0	
		mA	—	0.665	1.30	5.0	
D016		μA	—	245	476	2.0	I _{DD} INTOSC (4 MHz)
			—	360	672	3.0	
			—	620	1.10	5.0	
D017		μA	—	395	757	2.0	I _{DD} INTOSC (8 MHz)
			—	1.20	2.20	5.0	
		mA	—	0.620	1.20	3.0	
D018		μA	—	175	332	2.0	I _{DD} EXTRC (4 MHz)
			—	285	518	3.0	
			—	530	972	5.0	
D019		mA	—	2.20	4.10	4.5	I _{DD} HS OSC (20 MHz)
			—	2.80	4.80	5.0	

PIC12F609/615/617/12HV609/615

表 16-15: IPD 直流特性规范: PIC12F615-H (高温)

参数编号	器件特性	单位	最小值	典型值	最大值	条件	
						VDD	注
D020E	掉电基本电流	μA	—	0.05	12	2.0	IPD 基本电流
			—	0.15	13	3.0	
			—	0.35	14	5.0	
D021E		μA	—	0.5	20	2.0	WDT 电流
			—	2.5	25	3.0	
			—	9.5	36	5.0	
D022E		μA	—	5.0	28	3.0	BOR 电流
			—	6.0	36	5.0	
D023E		μA	—	105	195	2.0	IPD 电流 (两个比较器都使能)
			—	110	210	3.0	
			—	116	220	5.0	
		μA	—	50	105	2.0	IPD 电流 (一个比较器使能)
			—	55	110	3.0	
			—	60	125	5.0	
D024E		μA	—	30	58	2.0	IPD (CVREF, 高电压范围)
			—	45	85	3.0	
			—	75	142	5.0	
D025E		μA	—	39	76	2.0	IPD (CVREF, 低电压范围)
			—	59	114	3.0	
			—	98	190	5.0	
D026E		μA	—	5.5	30	2.0	IPD (T1 OSC, 32 kHz)
			—	7.0	35	3.0	
			—	8.5	45	5.0	
D027E		μA	—	0.2	12	3.0	IPD (A2D 开启, 无转换)
			—	0.3	15	5.0	

表 16-16: 看门狗定时器规范: PIC12F615-H (高温)

参数编号	符号	特性	单位	最小值	典型值	最大值	条件
31	TWDT	看门狗定时器超时周期 (无预分频器)	ms	6	20	70	150°C 温度

表 16-17: 泄漏电流规范: PIC12F615-H (高温)

参数编号	符号	特性	单位	最小值	典型值	最大值	条件
D061	IIL	输入泄漏电流 (1) (GP3/RA3/MCLR)	μA	—	±0.5	±5.0	VSS ≤ VPIN ≤ VDD
D062	IIL	输入泄漏电流 (2) (GP3/RA3/MCLR)	μA	50	250	400	VDD = 5.0V

注 1: 该规范适用于 GP3/RA3/MCLR 配置为输入、上拉被禁止时。GP3/RA3/MCLR 引脚的泄漏电流高于标准 I/O 端口引脚的泄漏电流。

2: 该规范适用于 GP3/RA3/MCLR 配置为 MCLR 复位引脚功能、弱上拉被使能时。

PIC12F609/615/617/12HV609/615

表 16-18: 振荡器参数: PIC12F615-H (高温)

参数编号	符号	特性	频率容差	单位	最小值	典型值	最大值	条件
OS08	INTOSC	内部已校准的 INTOSC 频率 ⁽¹⁾	±10%	MHz	7.2	8.0	8.8	$2.0V \leq V_{DD} \leq 5.5V$ $-40^{\circ}C \leq T_A \leq 150^{\circ}C$

注 1: 为了确保振荡器频率容差, 必须尽可能靠近器件在 V_{DD} 和 V_{SS} 之间接去耦电容。建议并联 0.1 uF 和 0.01 uF 的电容。

表 16-19: 比较器规范: PIC12F615-H (高温)

参数编号	符号	特性	单位	最小值	典型值	最大值	条件
CM01	Vos	输入失调电压	mV	—	±5	±20	$(V_{DD} - 1.5)/2$

PIC12F609/615/617/12HV609/615

17.0 直流和交流特性图表

注： 以下图表来自有限数量样本的统计结果，仅供参考。此处列出的性能特性未经测试，不做任何保证。一些图表中列出的数据可能超出规定的工作范围（例如，超出了规定的电源范围），因此不在担保范围内。

“典型值”代表 25°C 时的分布的平均值。“最大值”或“最小值”分别代表（平均值 + 3 σ ）或（平均值 - 3 σ ）；其中， σ 是每个温度范围内的标准差。

图 17-1: PIC12F609/615/617 I_{DD LP} (32 kHz) – V_{DD} 曲线

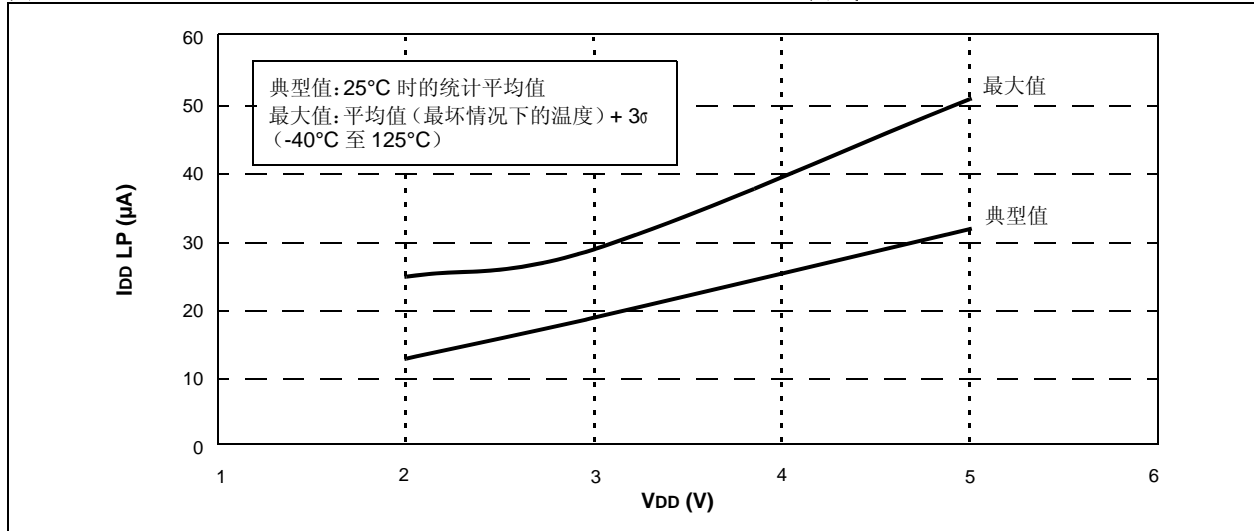
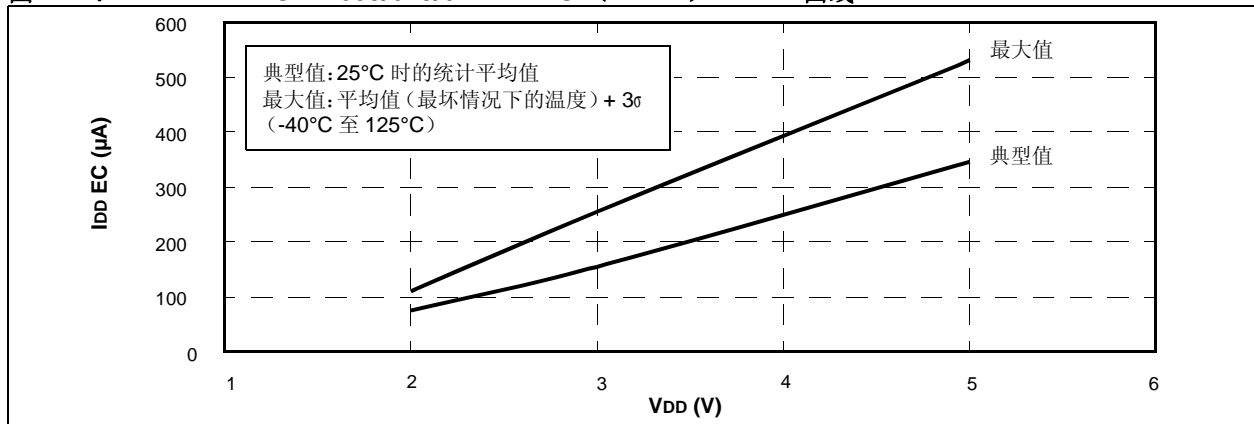


图 17-2: PIC12F609/615/617 I_{DD EC} (1 MHz) – V_{DD} 曲线



PIC12F609/615/617/12HV609/615

图 17-3: PIC12F609/615/617 I_{DD EC} (4 MHz) – V_{DD} 曲线

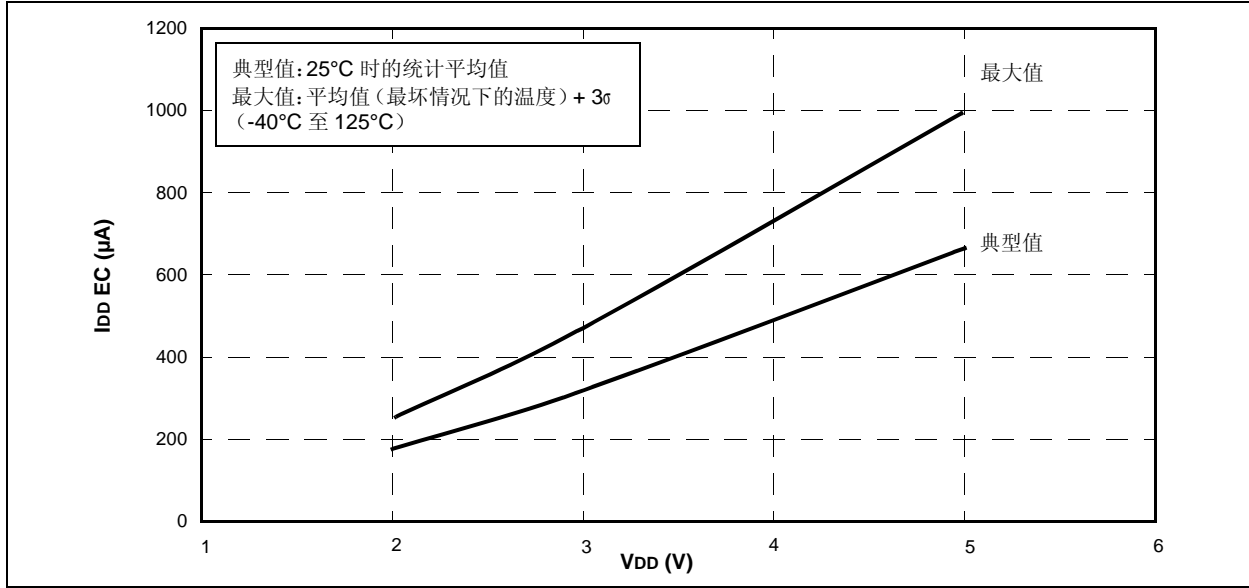


图 17-4: PIC12F609/615/617 I_{DD XT} (1 MHz) – V_{DD} 曲线

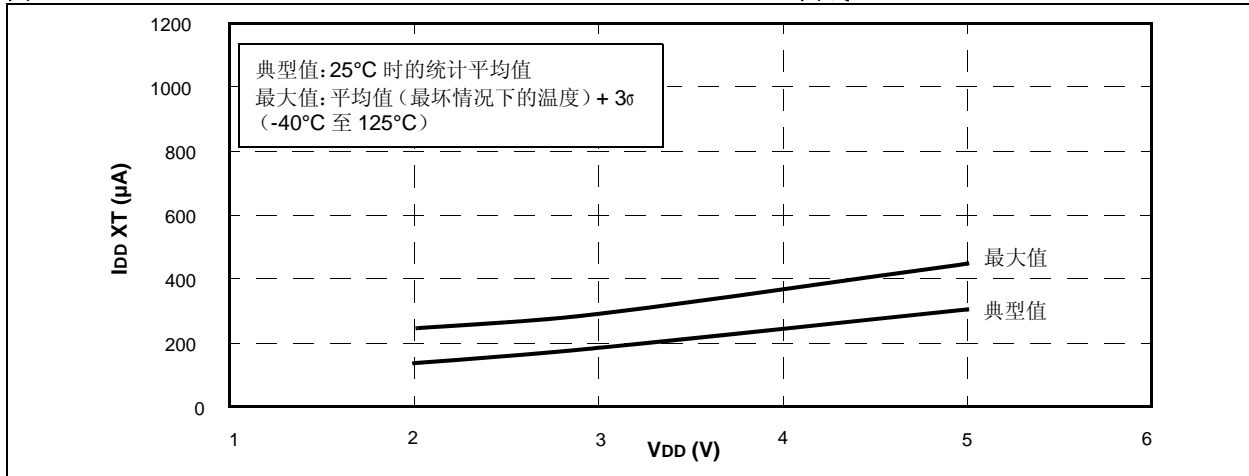
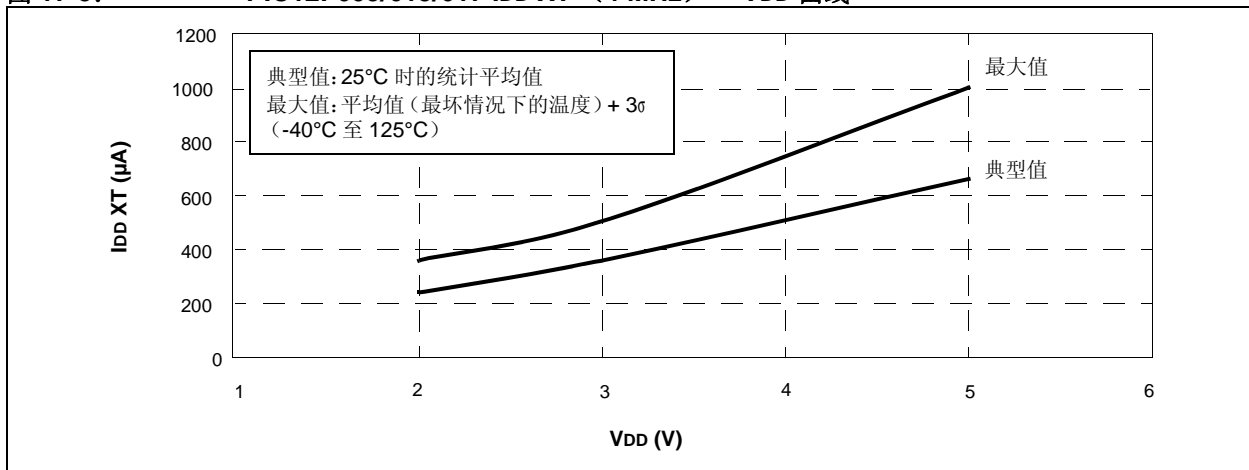


图 17-5: PIC12F609/615/617 I_{DD XT} (4 MHz) – V_{DD} 曲线



PIC12F609/615/617/12HV609/615

图 17-6: PIC12F609/615/617 I_{DD} INTOSC (4 MHz) – V_{DD} 曲线

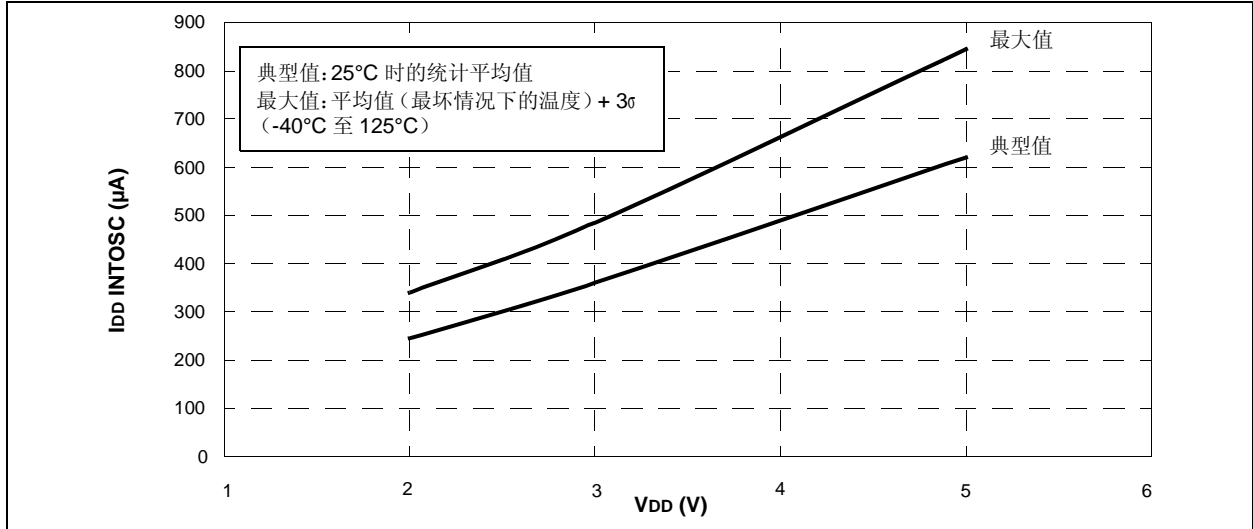
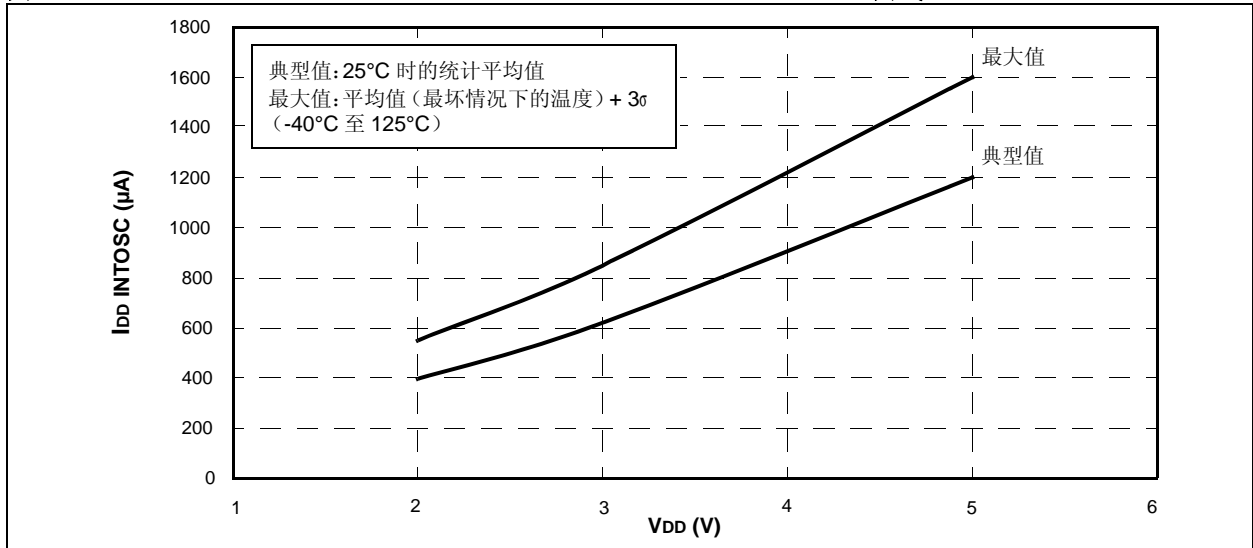


图 17-7: PIC12F609/615/617 I_{DD} INTOSC (8 MHz) – V_{DD} 曲线



PIC12F609/615/617/12HV609/615

图 17-8: PIC12F609/615/617 I_{DD EXTRC} (4 MHz) – V_{DD} 曲线

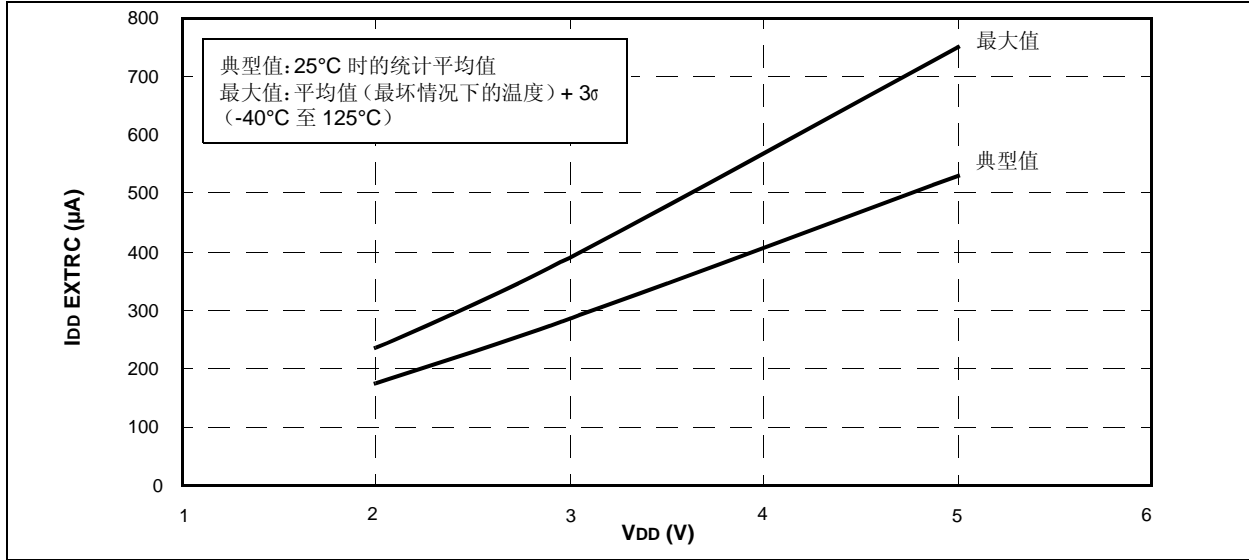
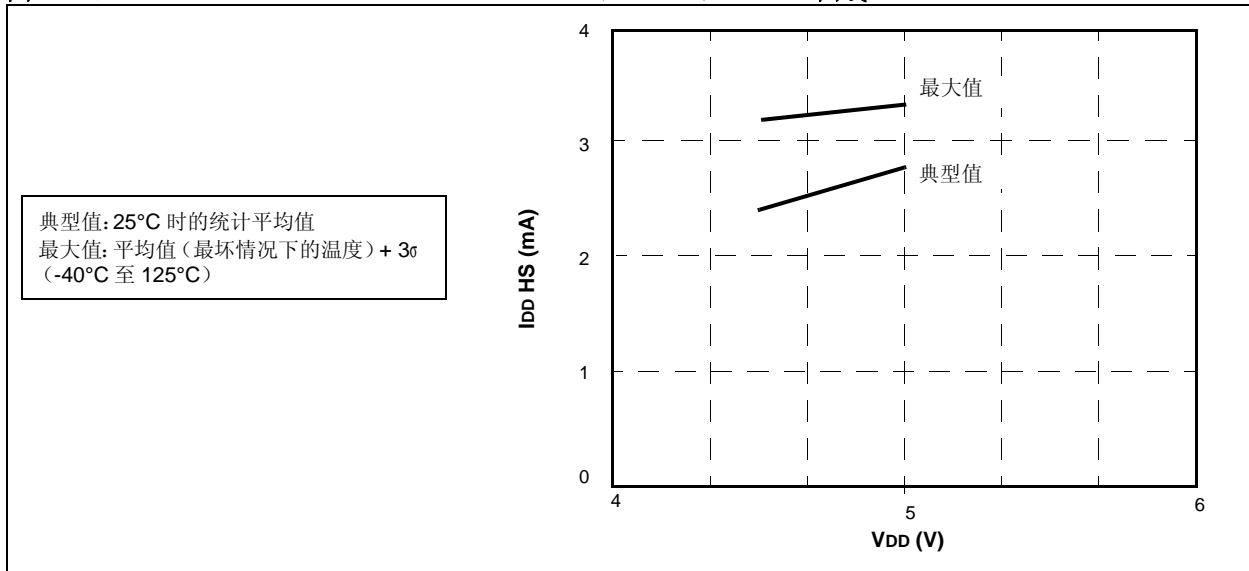


图 17-9: PIC12F609/615/617 I_{DD HS} (20 MHz) – V_{DD} 曲线



PIC12F609/615/617/12HV609/615

图 17-10: PIC12F609/615/617 IPD 基本电流 - VDD 曲线

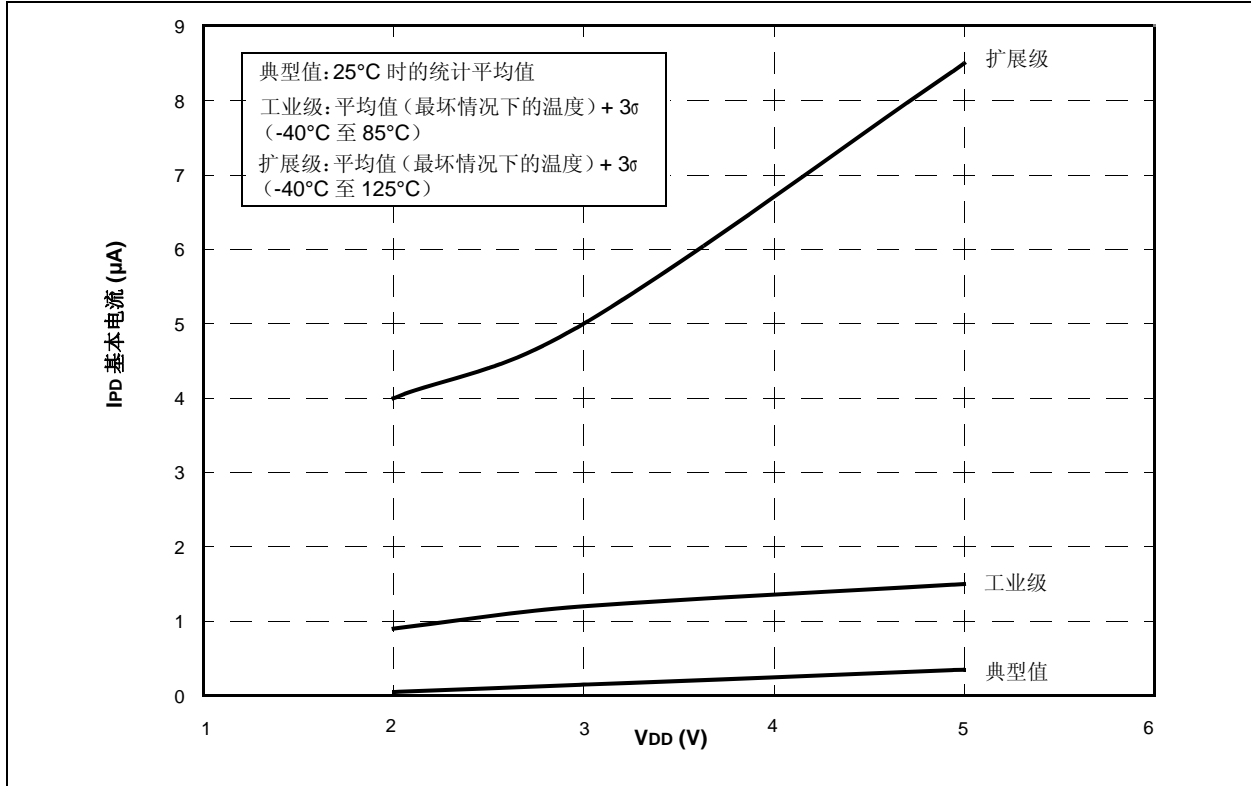
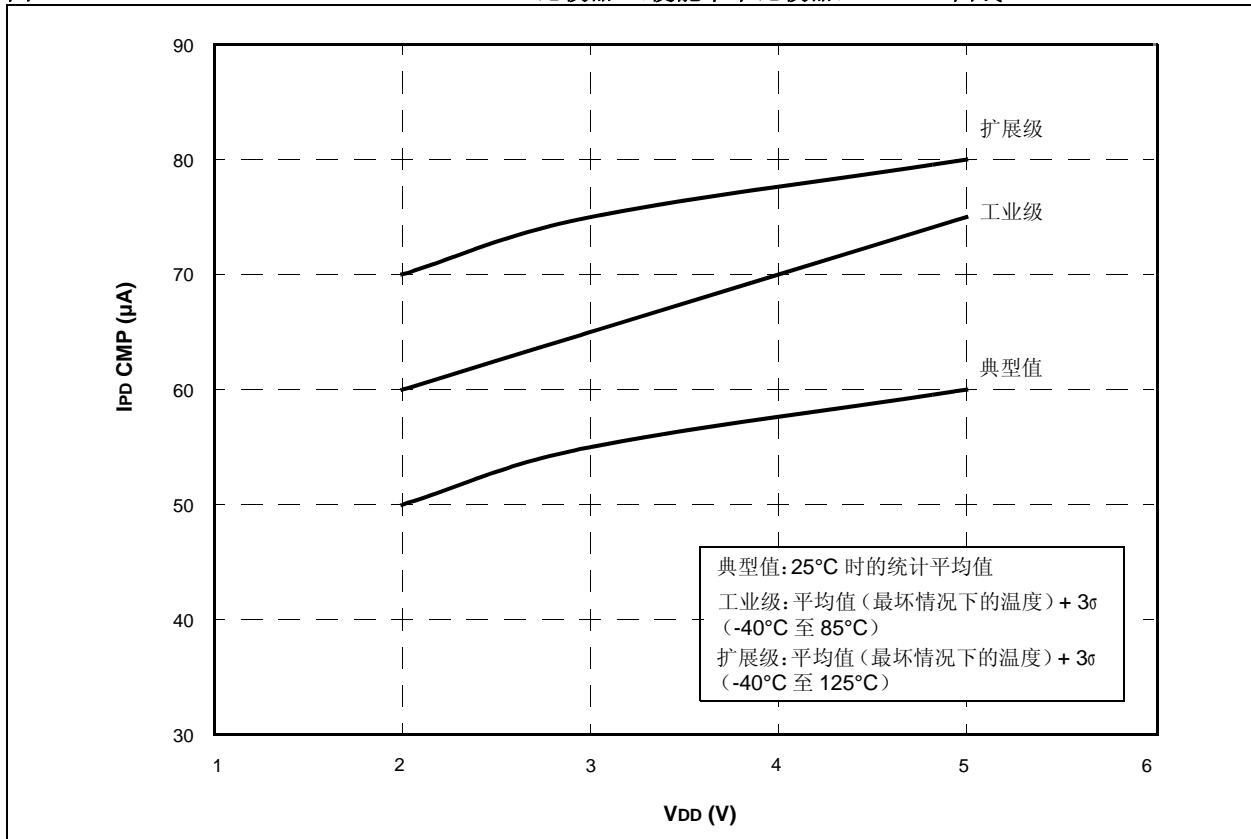


图 17-11: PIC12F609/615/617 IPD 比较器 (使能单个比较器) - VDD 曲线



PIC12F609/615/617/12HV609/615

图 17-12: PIC12F609/615/617 IPD WDT — VDD 曲线

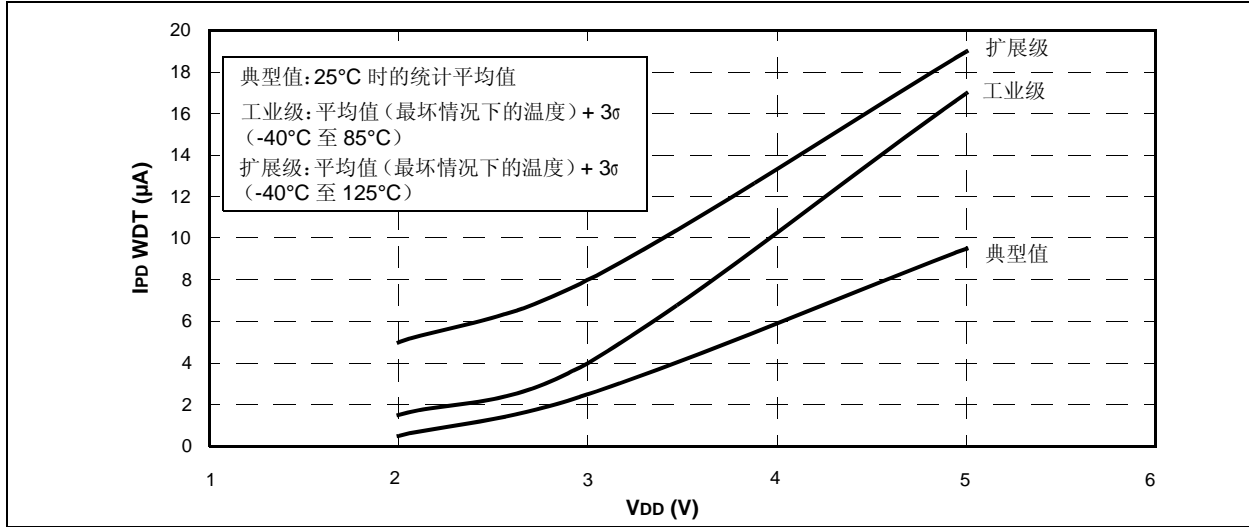
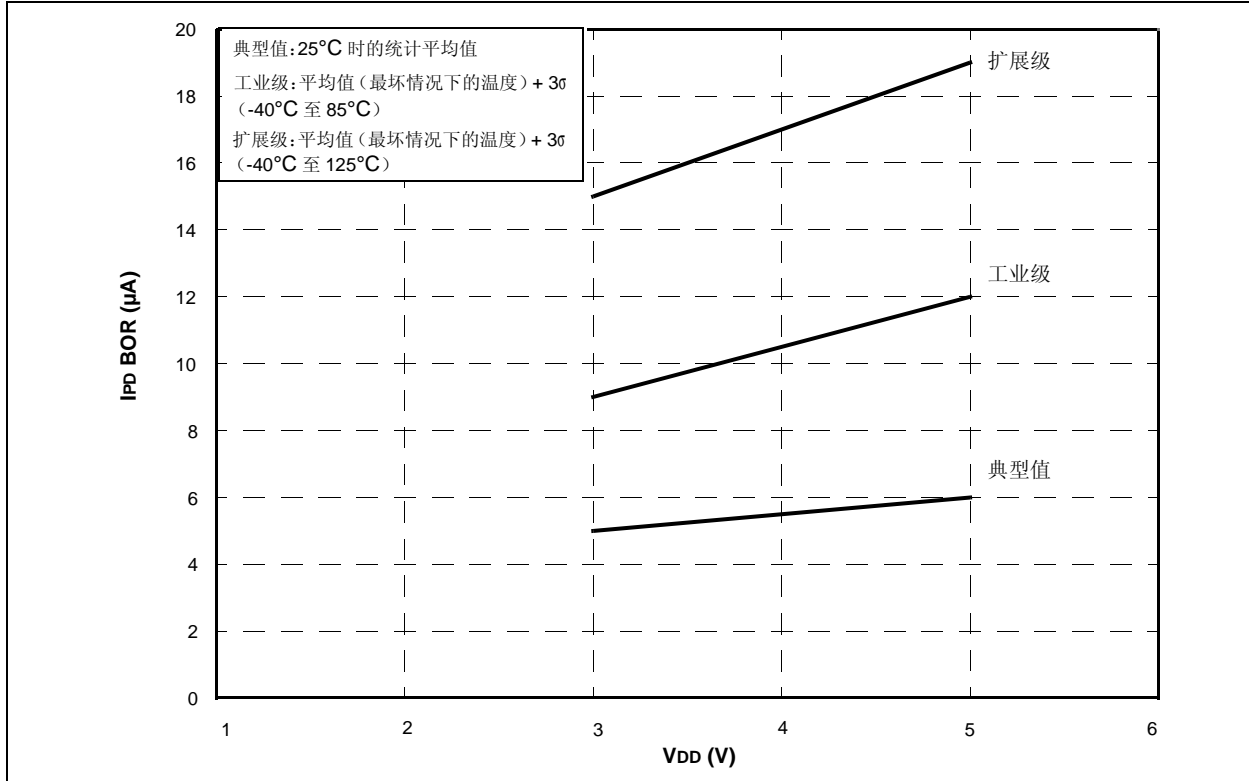


图 17-13: PIC12F609/615/617 IPD BOR — VDD 曲线



PIC12F609/615/617/12HV609/615

图 17-14: PIC12F609/615/617 IPD CVREF (低电压范围) - VDD 曲线

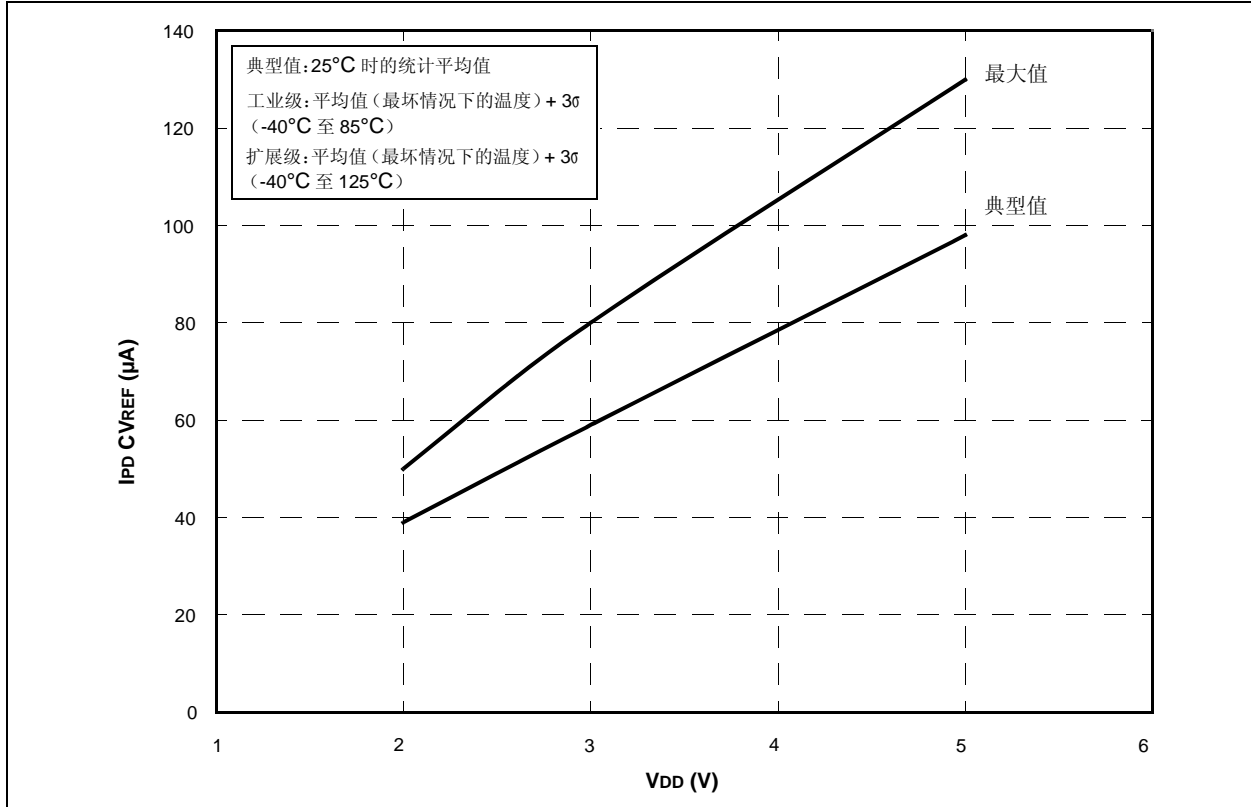
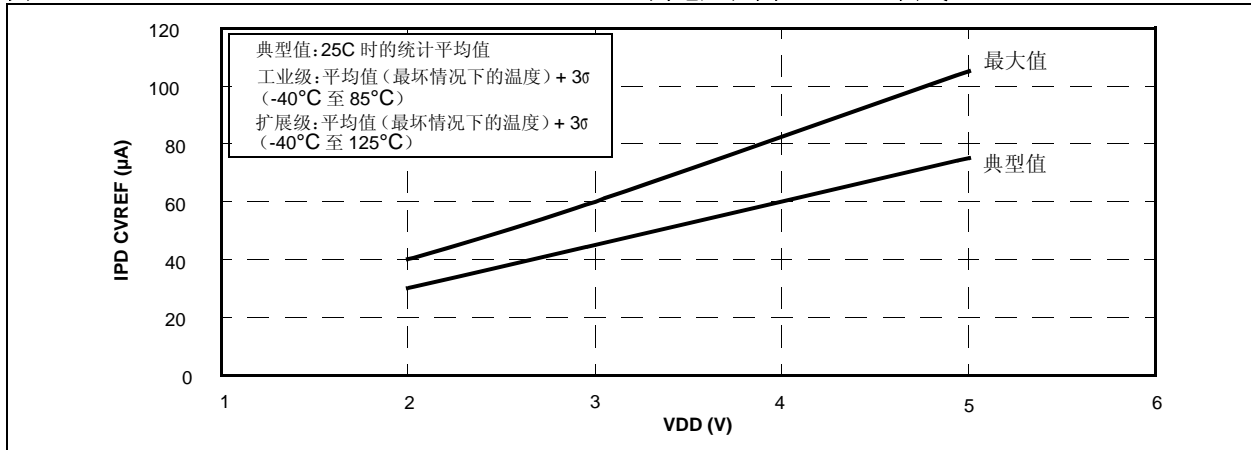


图 17-15: PIC12F609/615/617 IPD CVREF (高电压范围) - VDD 曲线



PIC12F609/615/617/12HV609/615

图 17-16: PIC12F609/615/617 IPD T1OSC — VDD 曲线

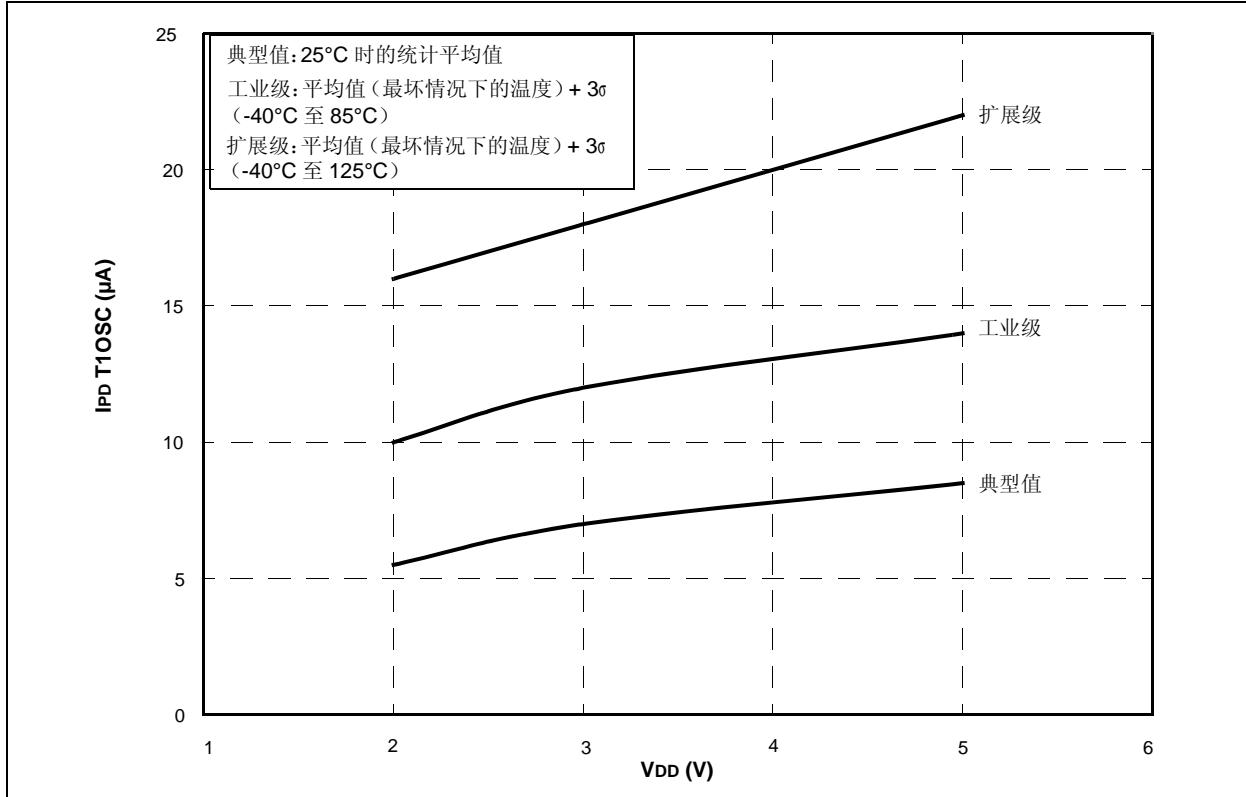
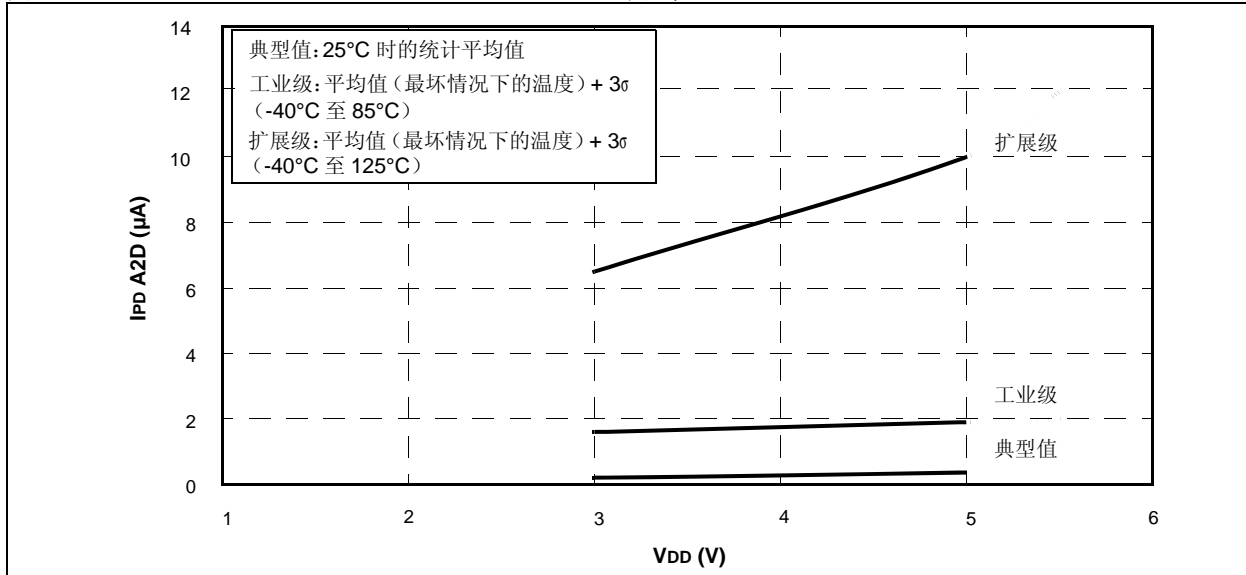


图 17-17: PIC12F615/617 IPD A/D — VDD 曲线



PIC12F609/615/617/12HV609/615

图 17-18: PIC12HV609/615 I_{DD LP} (32 kHz) – V_{DD} 曲线

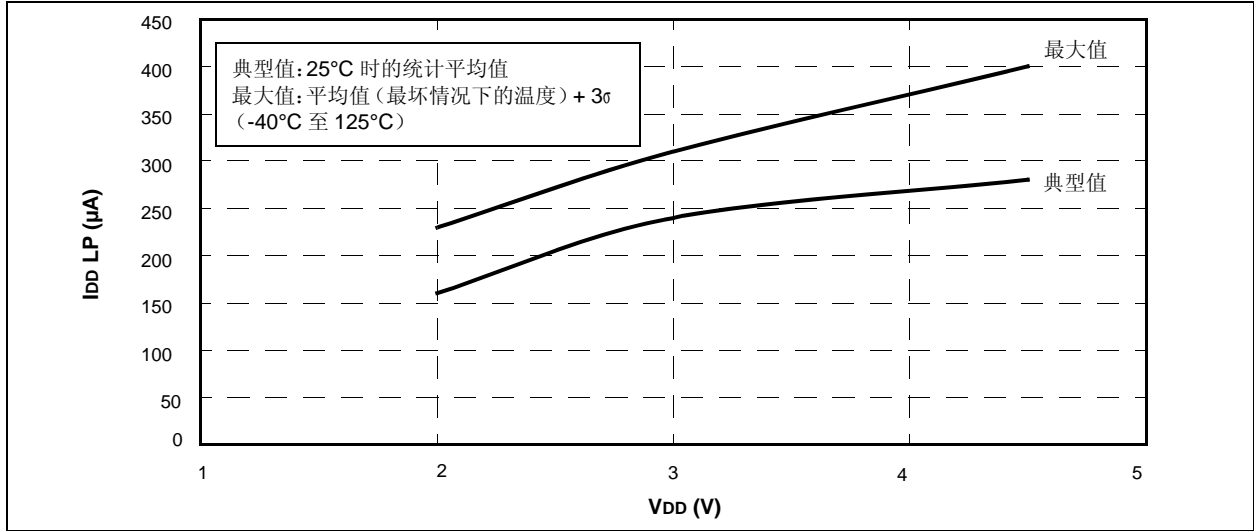


图 17-19: PIC12HV609/615 I_{DD EC} (1 MHz) – V_{DD} 曲线

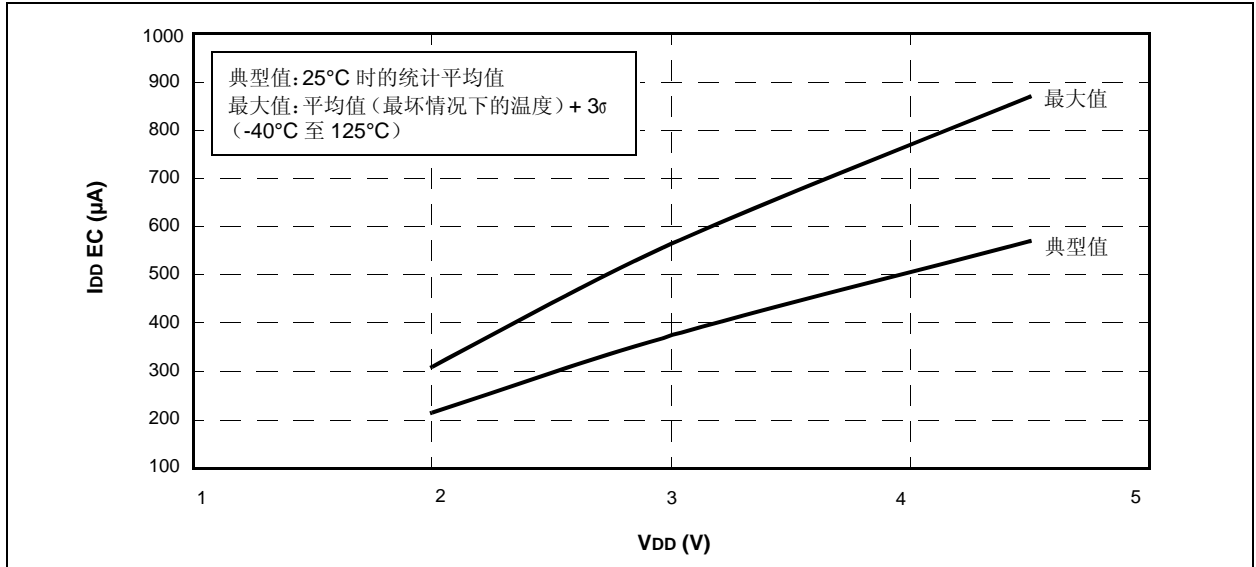
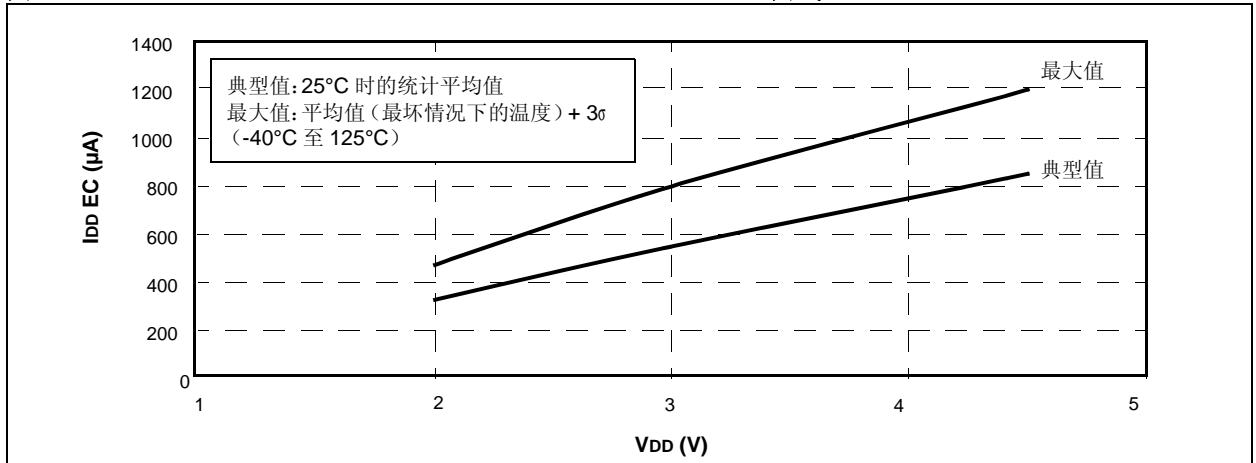


图 17-20: PIC12HV609/615 I_{DD EC} (4 MHz) – V_{DD} 曲线



PIC12F609/615/617/12HV609/615

图 17-21: PIC12HV609/615 I_{DD XT} (1 MHz) – V_{DD} 曲线

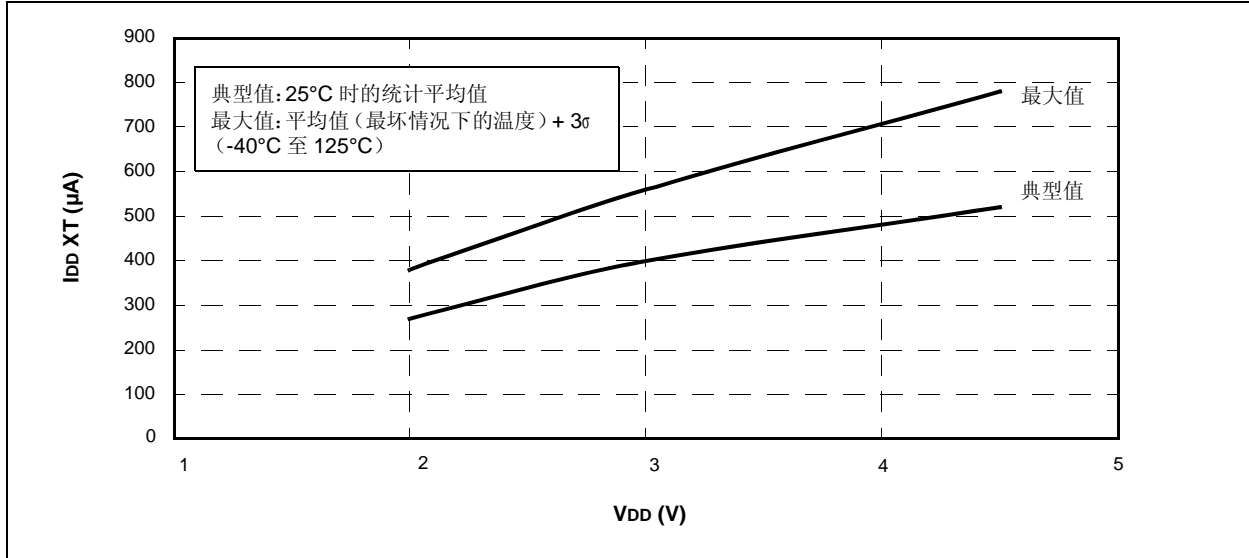


图 17-22: PIC12HV609/615 I_{DD XT} (4 MHz) – V_{DD} 曲线

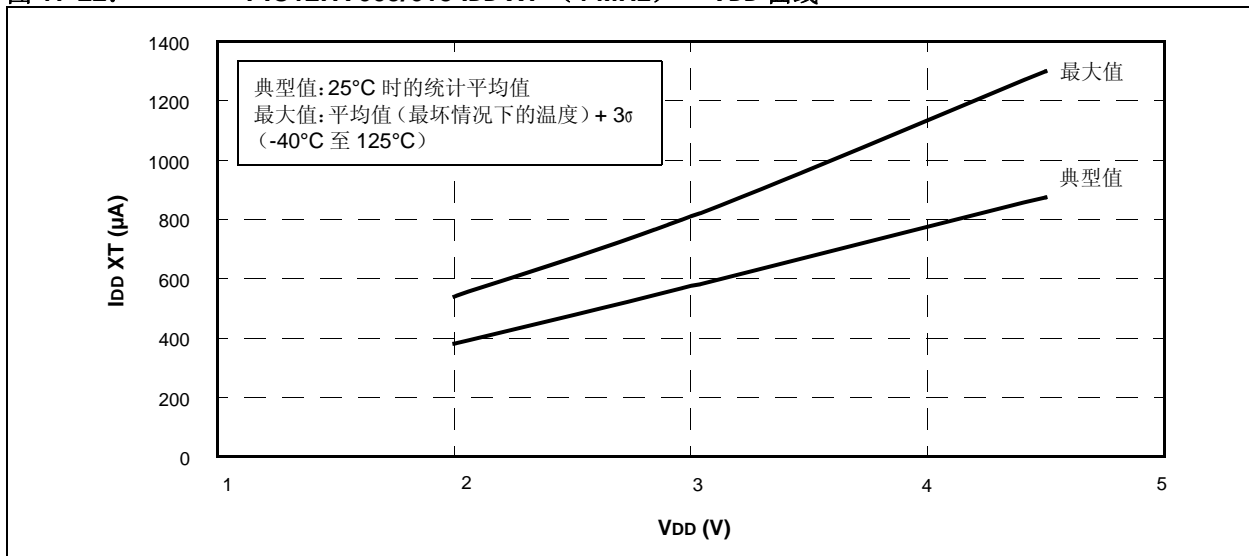
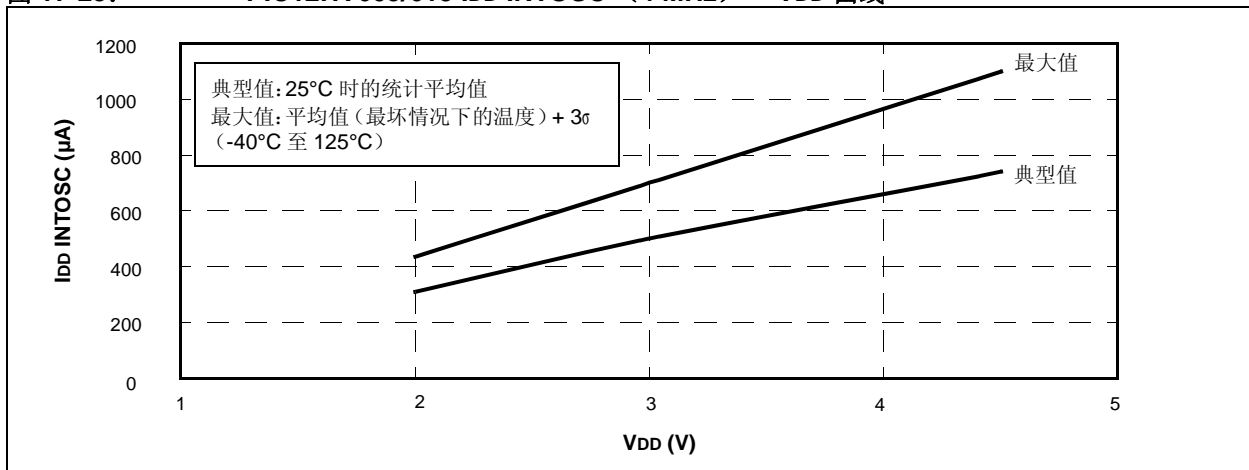


图 17-23: PIC12HV609/615 I_{DD INTOSC} (4 MHz) – V_{DD} 曲线



PIC12F609/615/617/12HV609/615

图 17-24: PIC12HV609/615 I_{DD INTOSC} (8 MHz) - V_{DD} 曲线

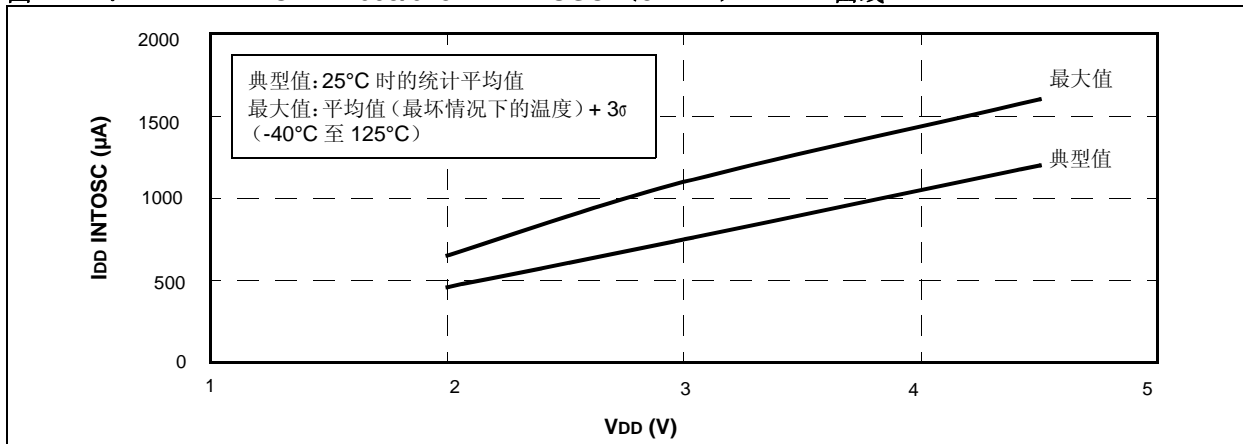


图 17-25: PIC12HV609/615 I_{DD EXTRC} (4 MHz) - V_{DD} 曲线

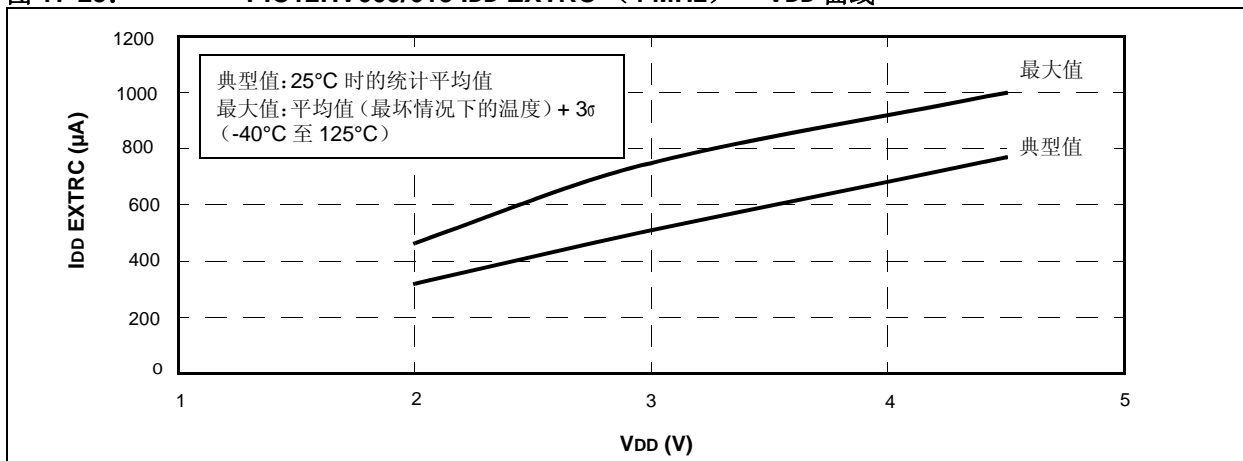
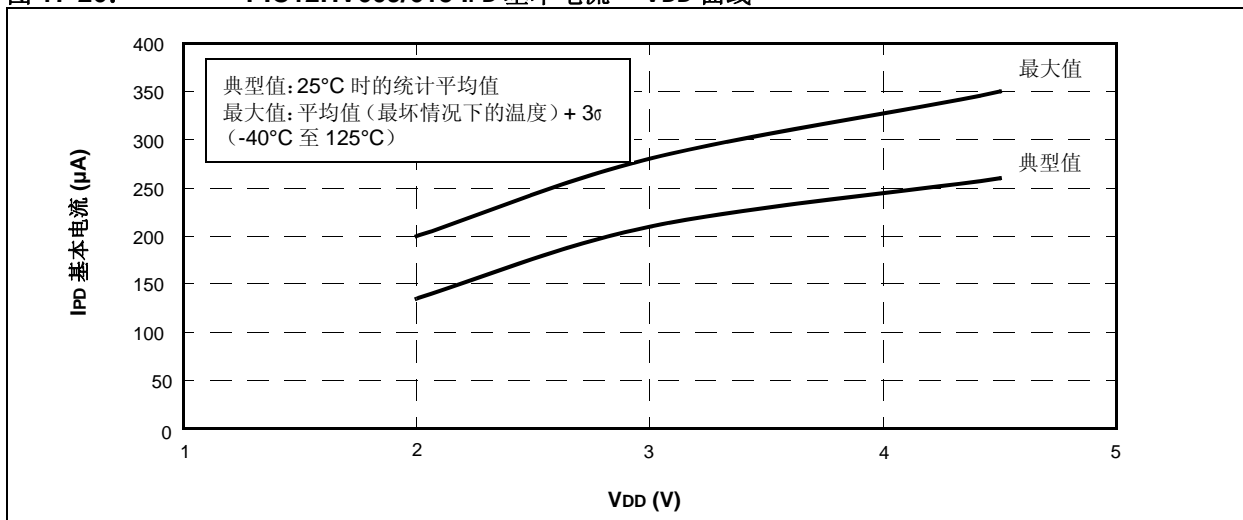


图 17-26: PIC12HV609/615 I_{PD} 基本电流 - V_{DD} 曲线



PIC12F609/615/617/12HV609/615

图 17-27: PIC12HV609/615 IPD 比较器 (使能单个比较器) - VDD 曲线

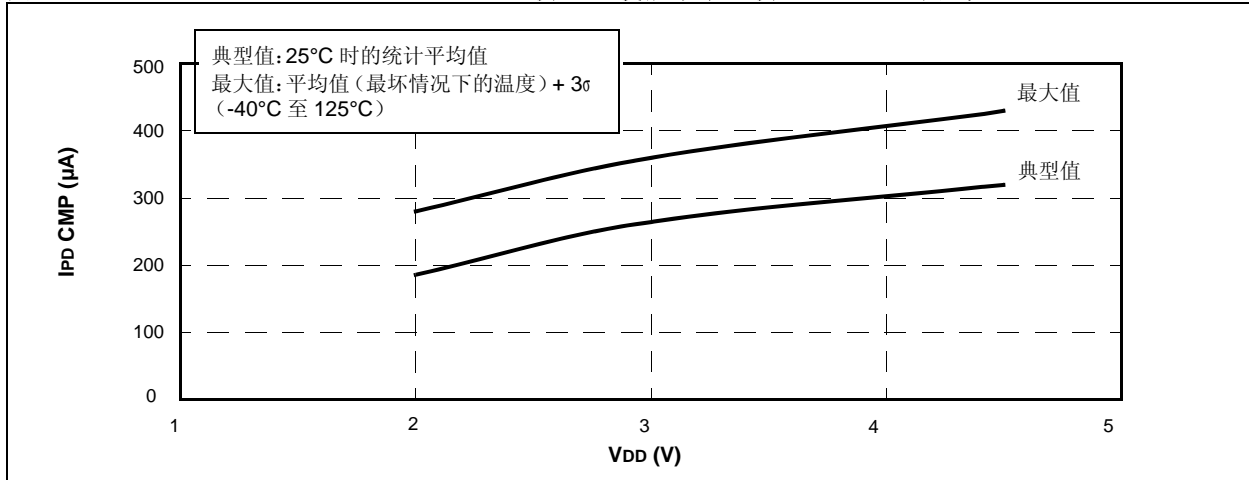


图 17-28: PIC12HV609/615 IPD WDT - VDD 曲线

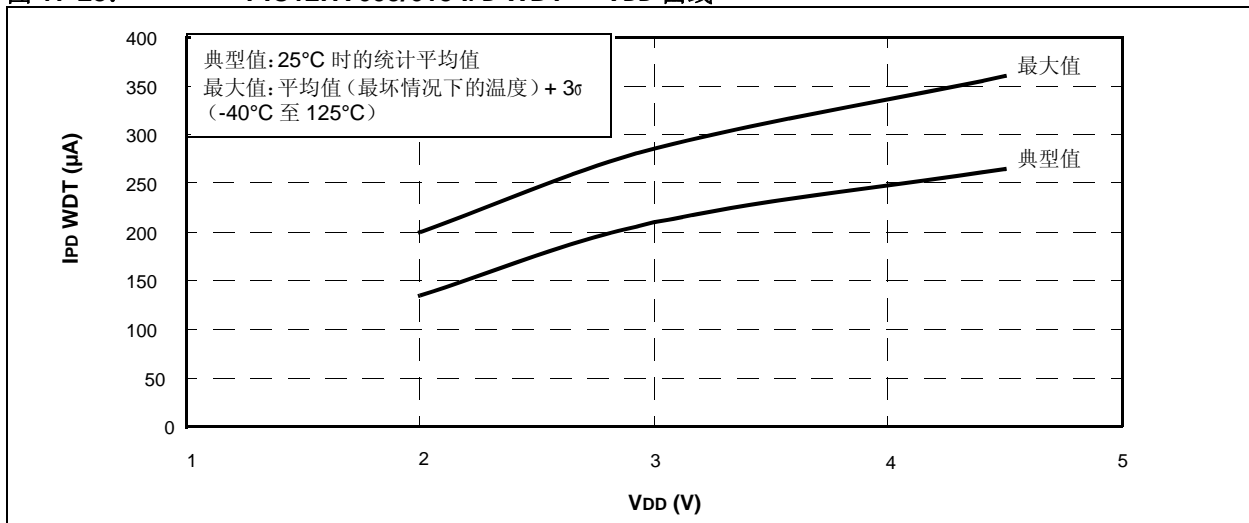
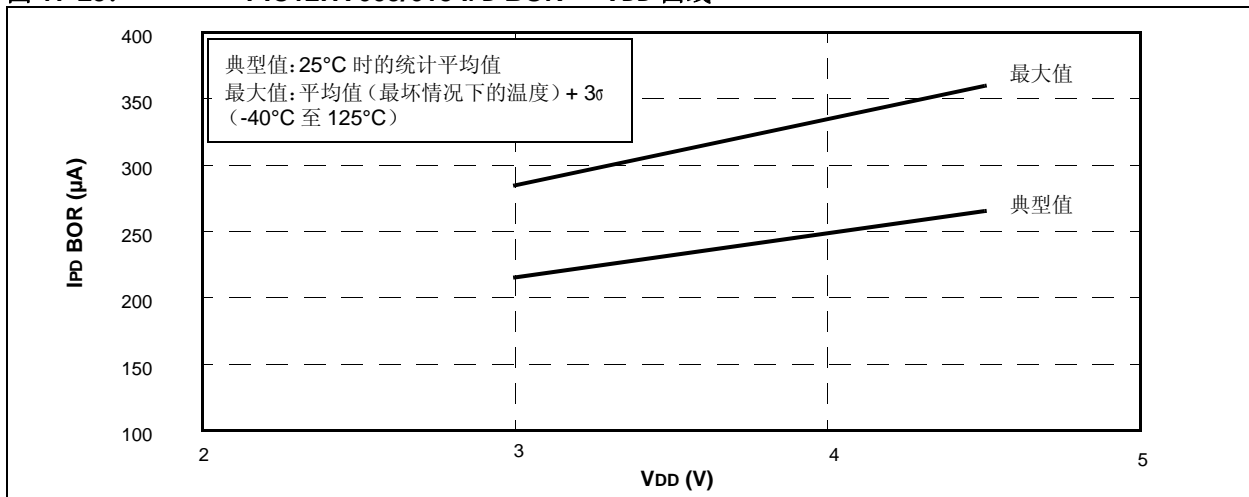


图 17-29: PIC12HV609/615 IPD BOR - VDD 曲线



PIC12F609/615/617/12HV609/615

图 17-30: PIC12HV609/615 IPD CVREF (低电压范围) - VDD 曲线

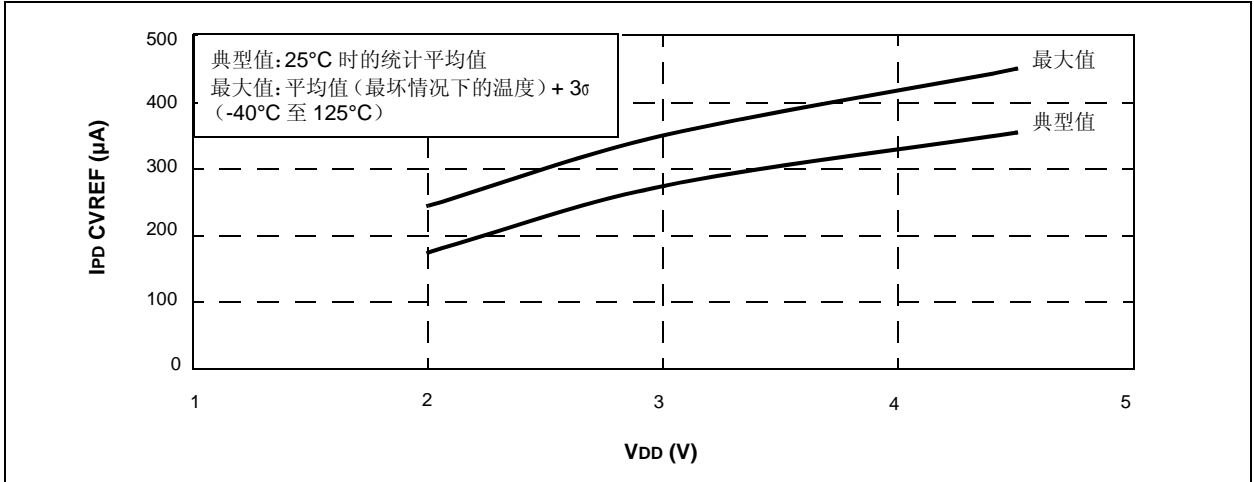


图 17-31: PIC12HV609/615 IPD CVREF (高电压范围) - VDD 曲线

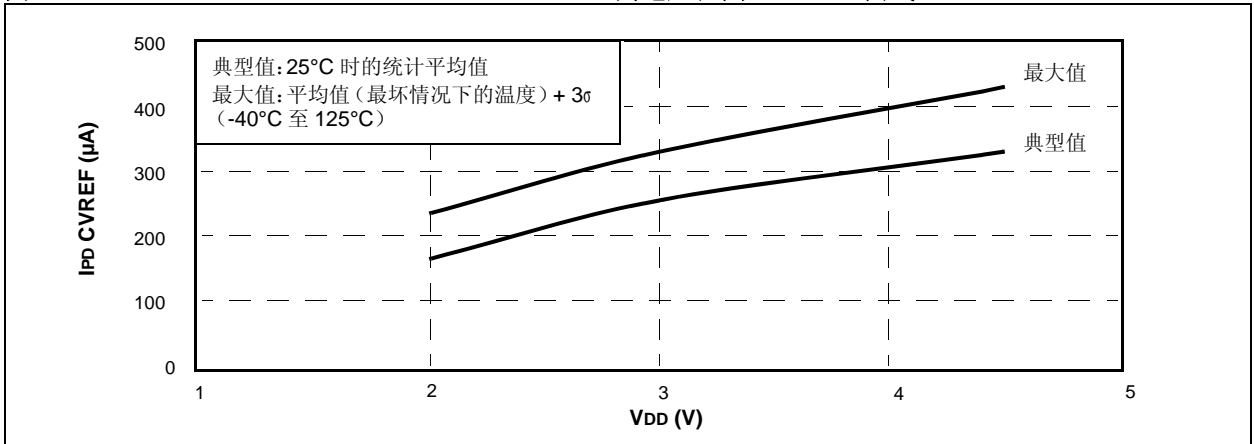
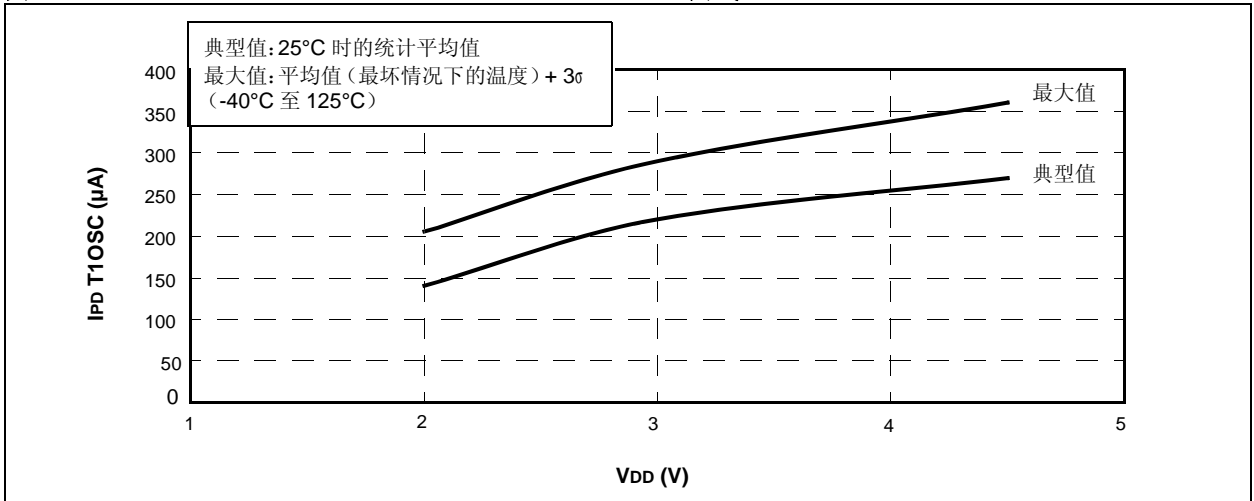


图 17-32: PIC12HV609/615 IPD T1OSC - VDD 曲线



PIC12F609/615/617/12HV609/615

图 17-33: PIC12HV615 IPD A/D - VDD 曲线

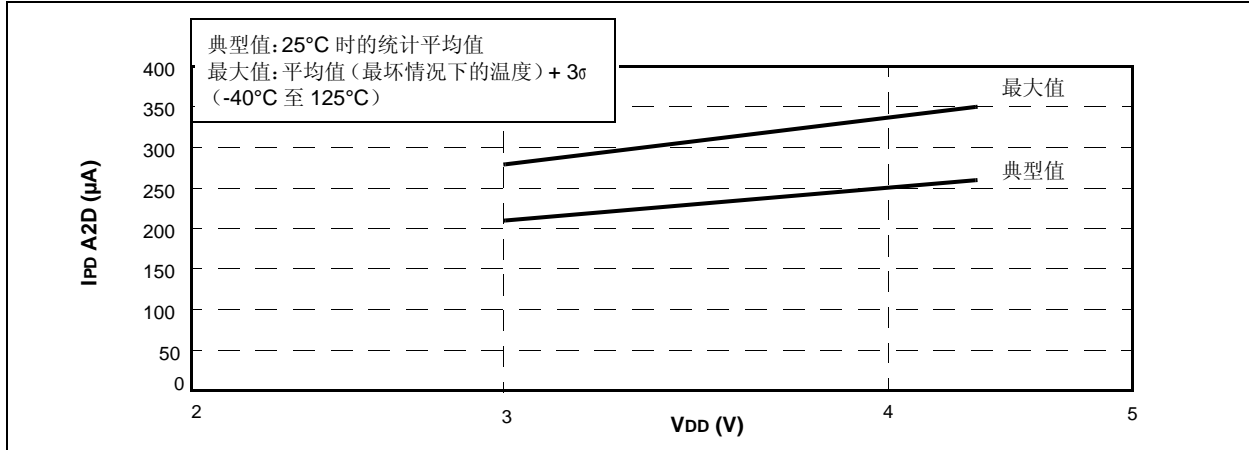
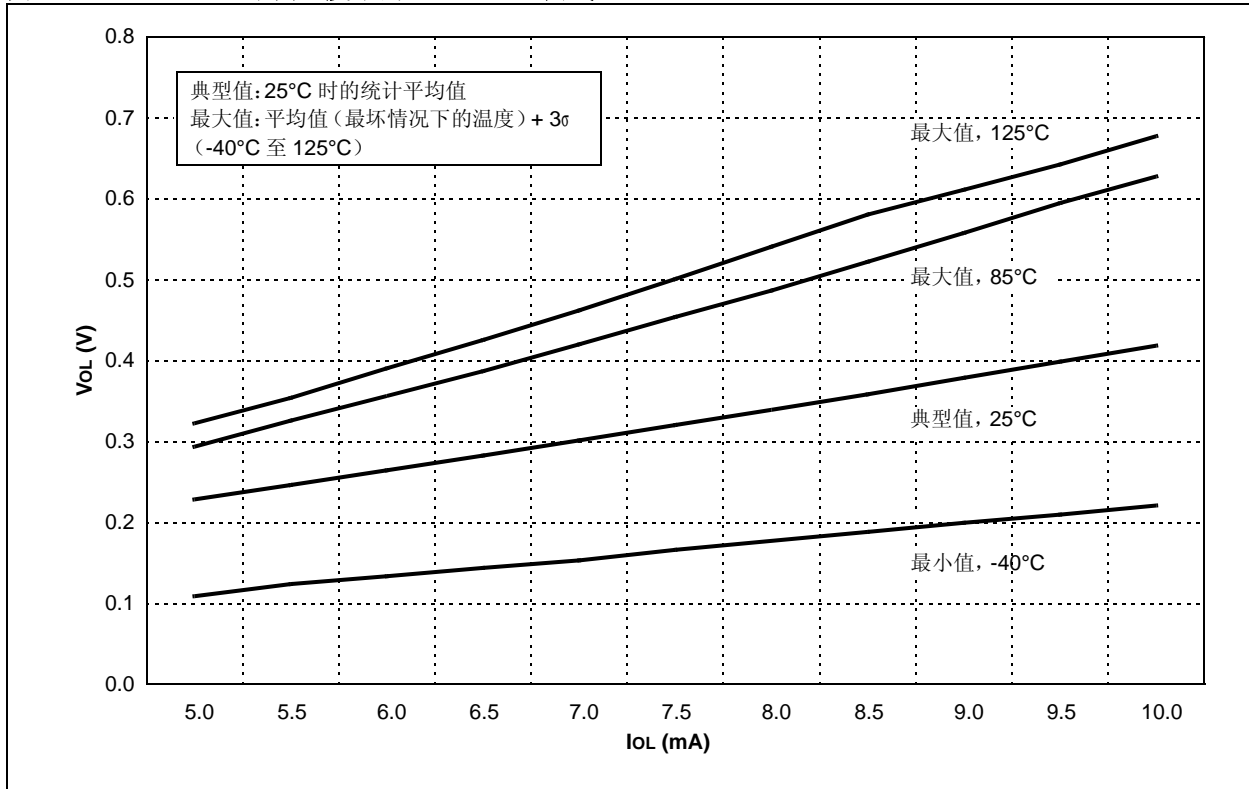


图 17-34: 不同温度下的 VoL - IoL 曲线 (VDD = 3.0V)



PIC12F609/615/617/12HV609/615

图 17-35: 不同温度下的 $V_{OL} - I_{OL}$ 曲线 ($V_{DD} = 5.0V$)

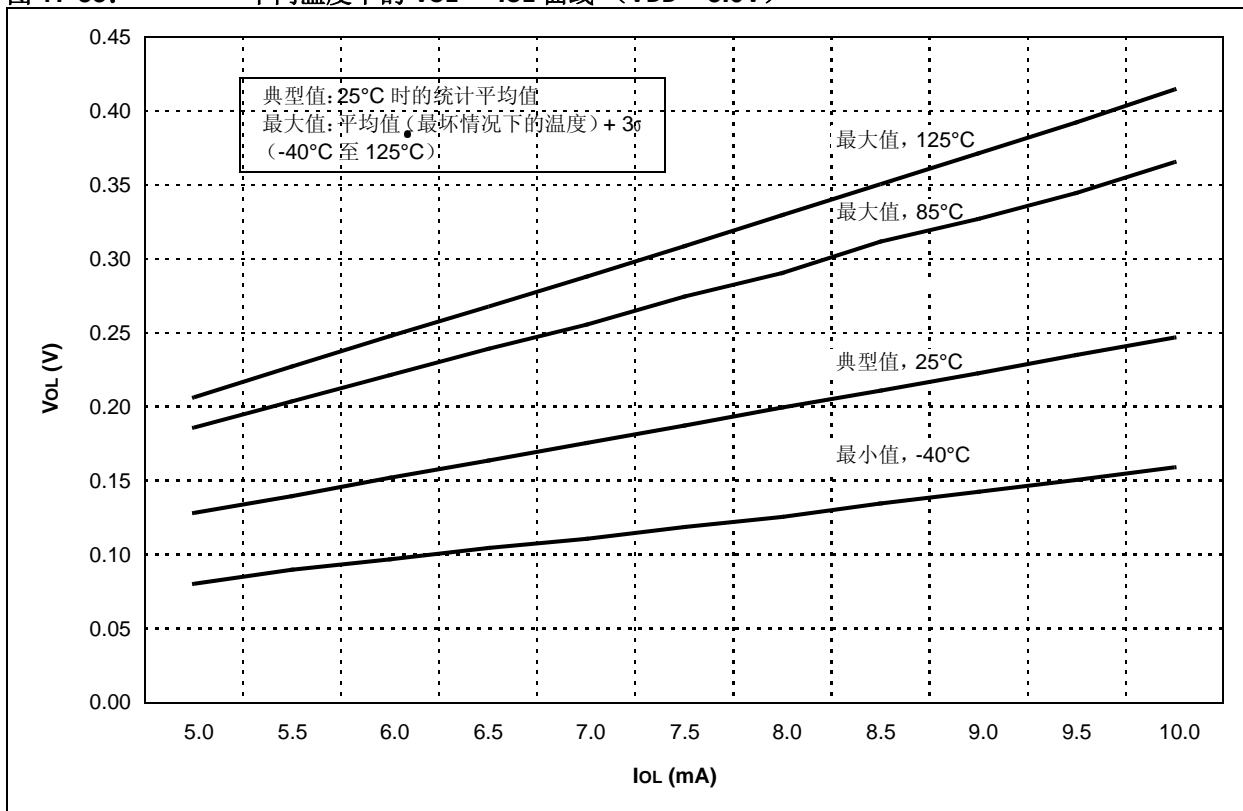
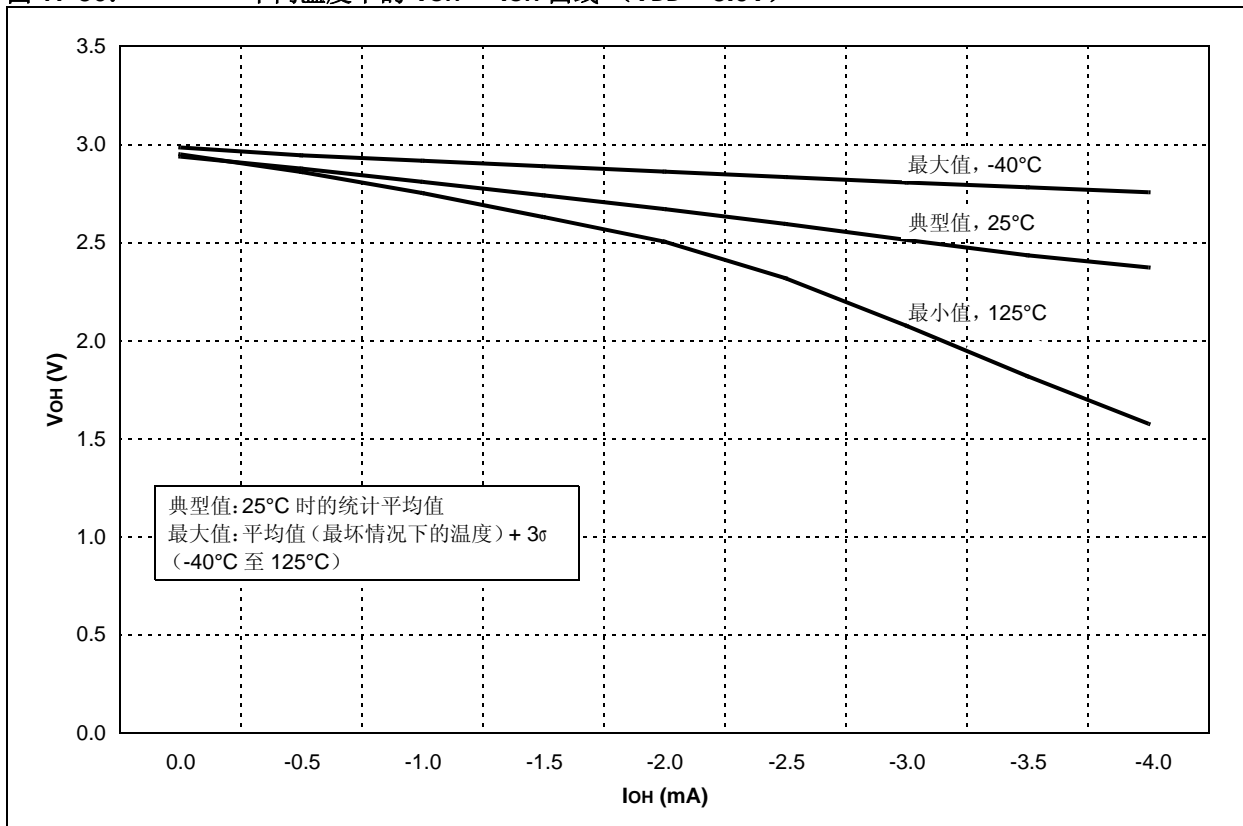


图 17-36: 不同温度下的 $V_{OH} - I_{OH}$ 曲线 ($V_{DD} = 3.0V$)



PIC12F609/615/617/12HV609/615

图 17-37: 不同温度下的 $V_{OH} - I_{OH}$ 曲线 ($V_{DD} = 5.0V$)

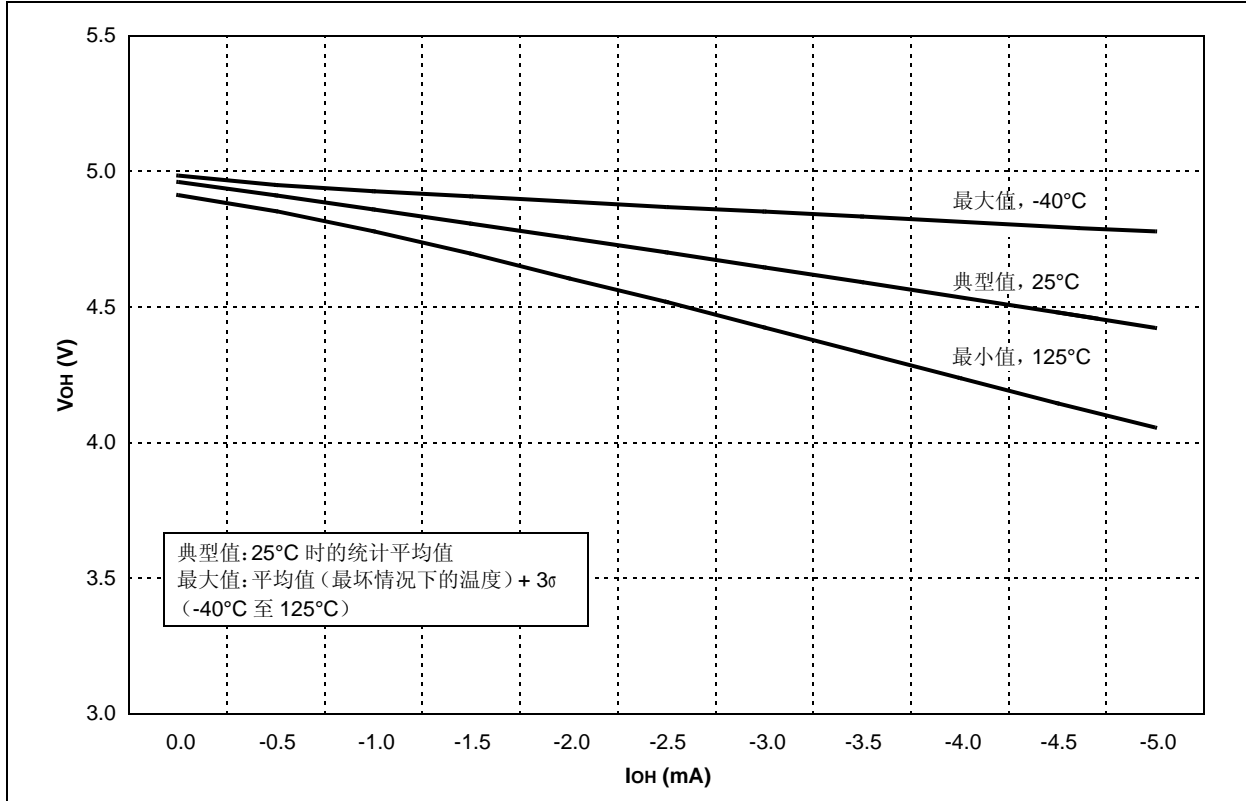
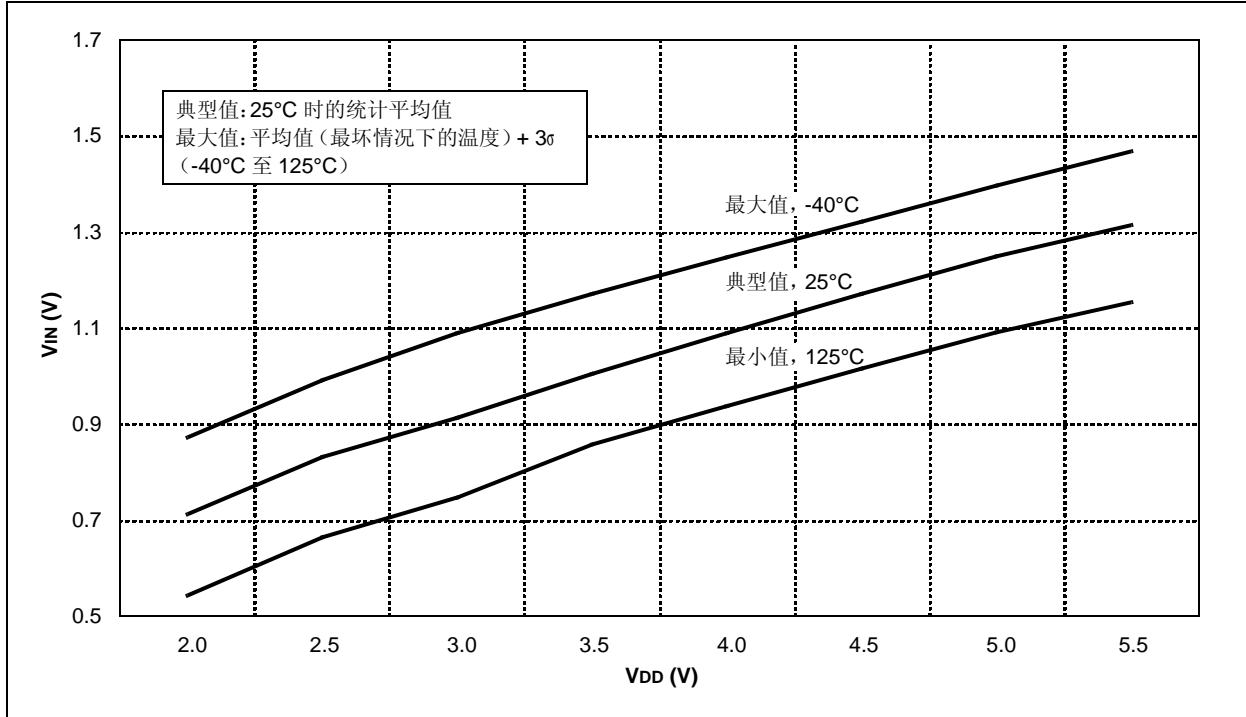


图 17-38: 不同温度下的 TTL 输入阈值 $V_{IN} - V_{DD}$ 曲线



PIC12F609/615/617/12HV609/615

图 17-39: 不同温度下的施密特触发器输入阈值 $V_{IN} - V_{DD}$ 曲线

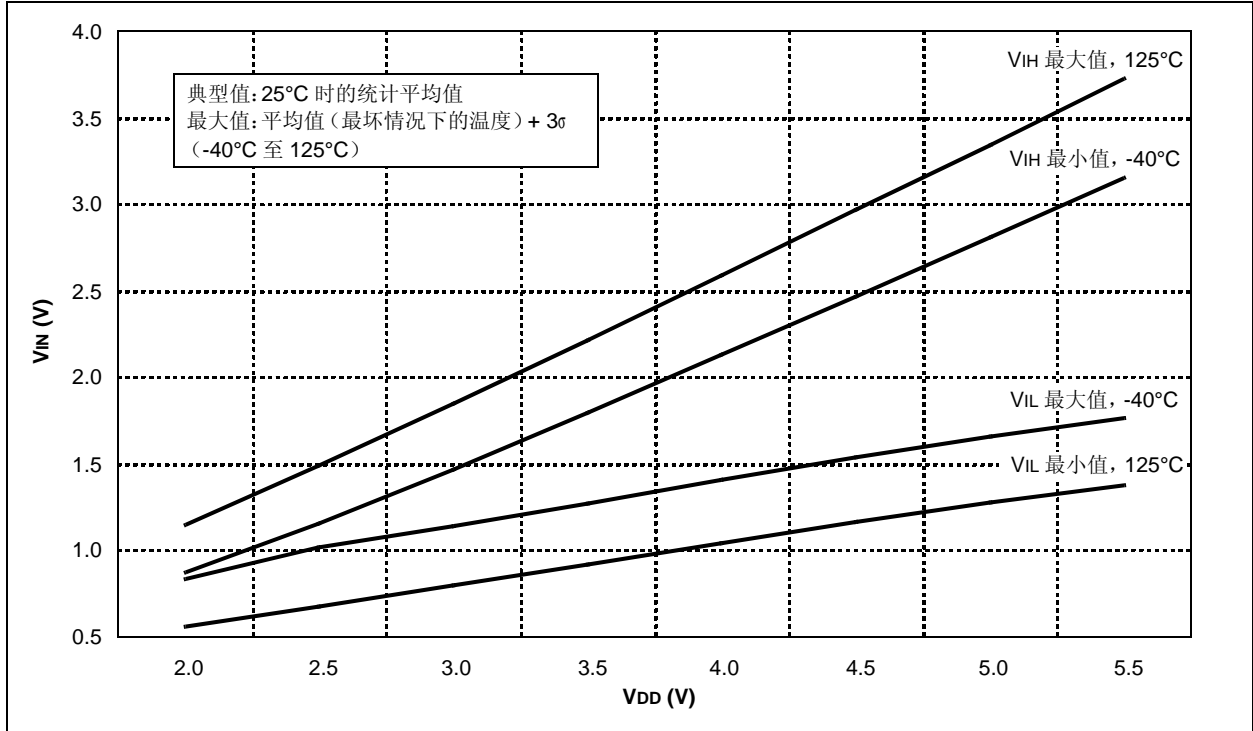
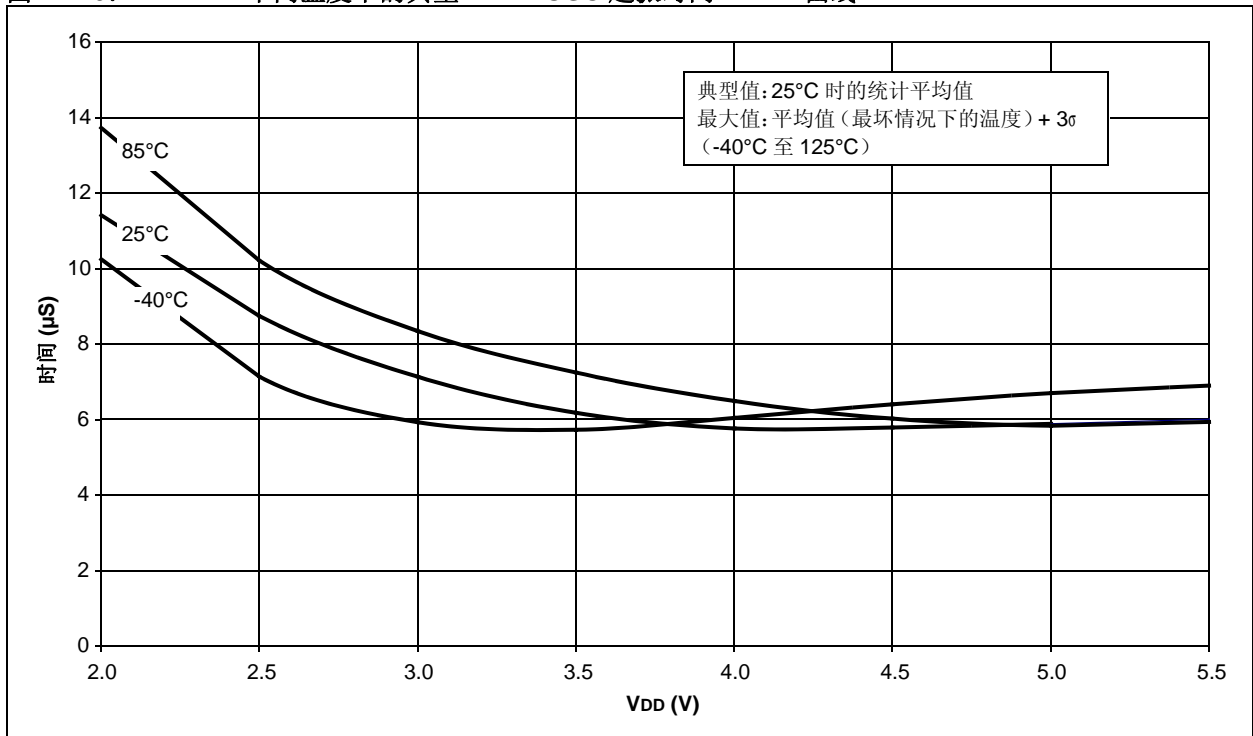


图 17-40: 不同温度下的典型 HFINTOSC 起振时间 - V_{DD} 曲线



PIC12F609/615/617/12HV609/615

图 17-41: 不同温度下的最大 HFINTOSC 起振时间— VDD 曲线

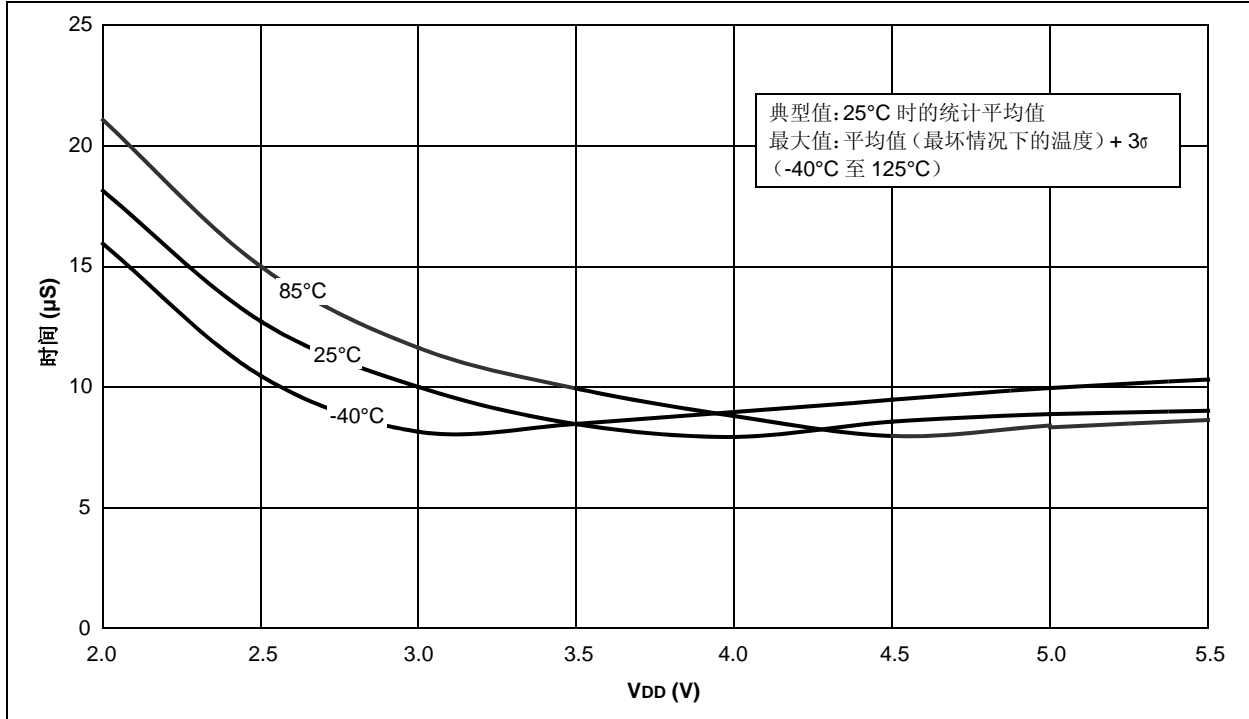
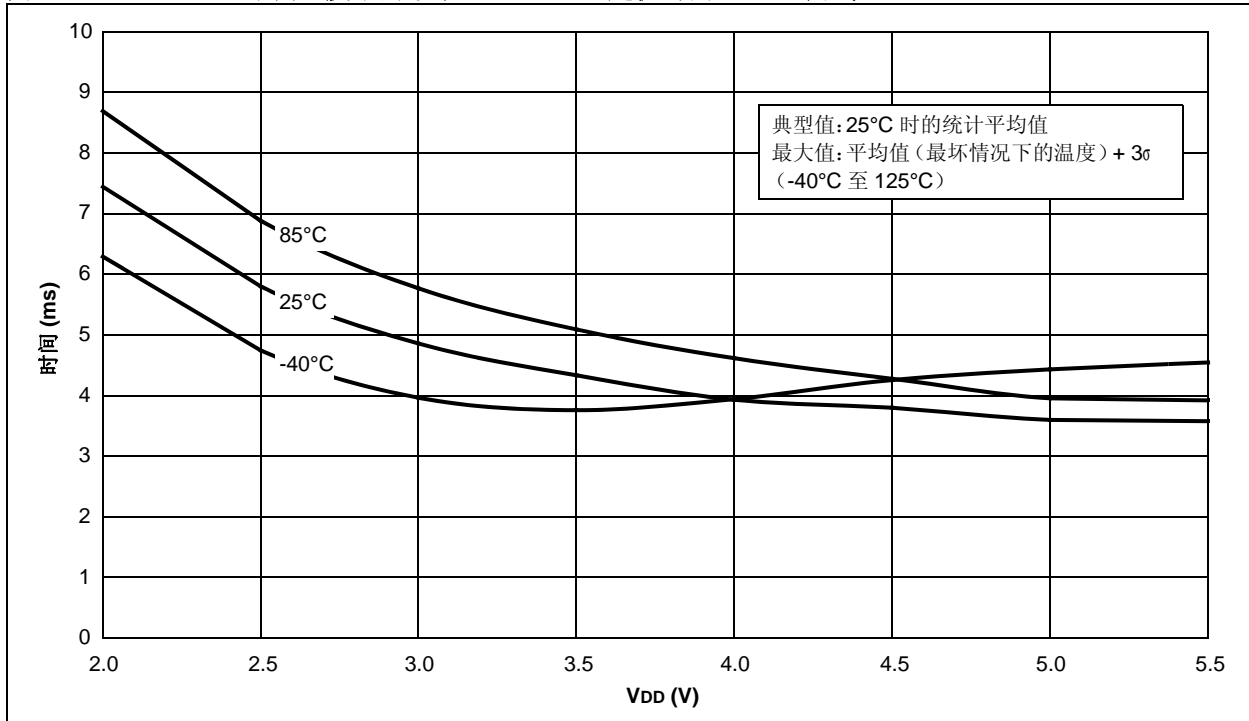


图 17-42: 不同温度下的最小 HFINTOSC 起振时间— VDD 曲线



PIC12F609/615/617/12HV609/615

图 17-43: 典型 HFINTOSC 频率变化— V_{DD} 曲线 (25°C)

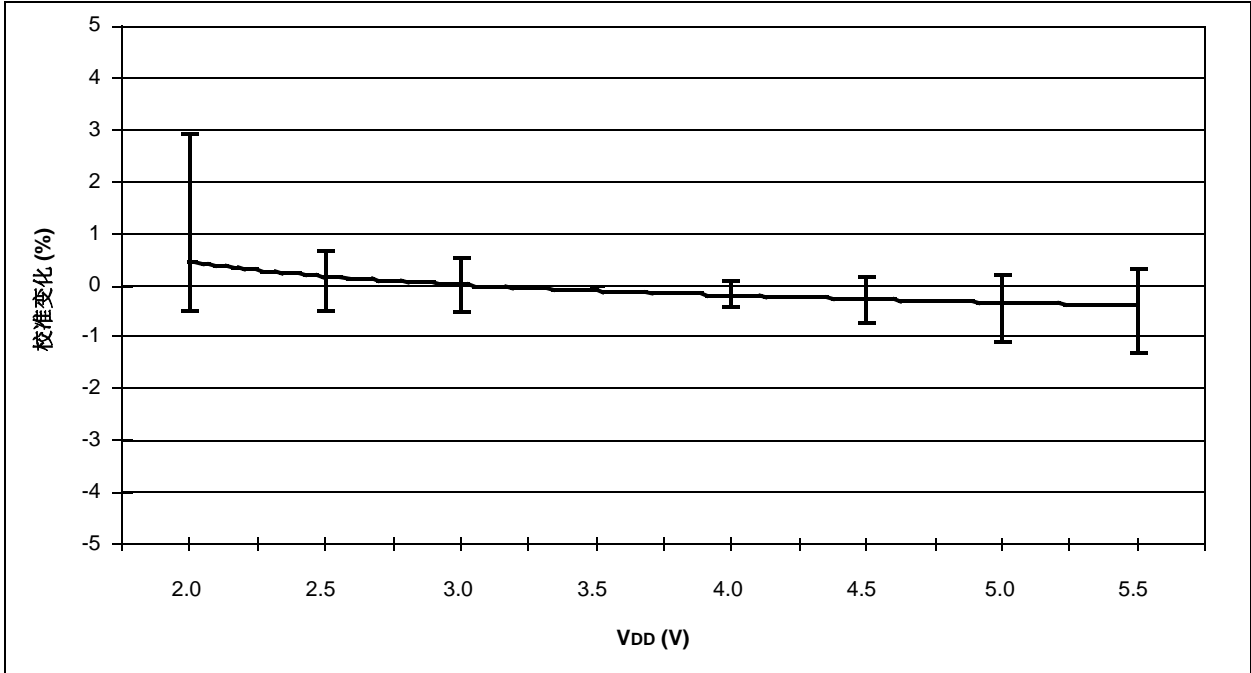
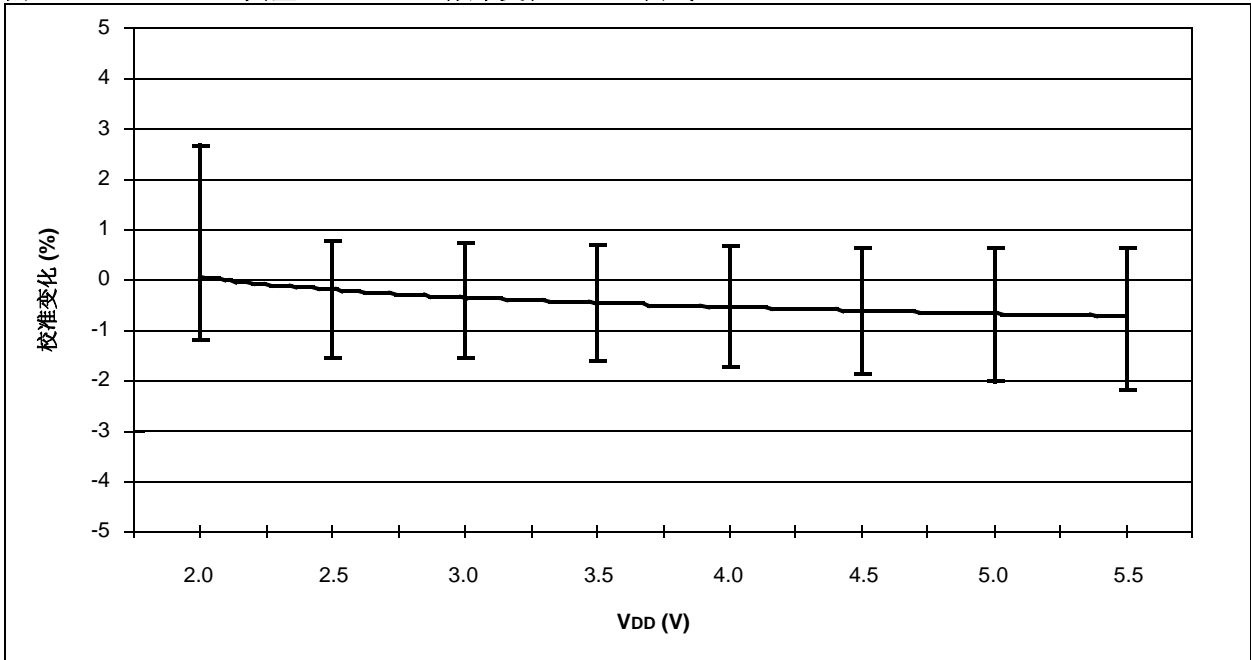


图 17-44: 典型 HFINTOSC 频率变化— V_{DD} 曲线 (85°C)



PIC12F609/615/617/12HV609/615

图 17-45: 典型 HFINTOSC 频率变化— VDD 曲线 (125°C)

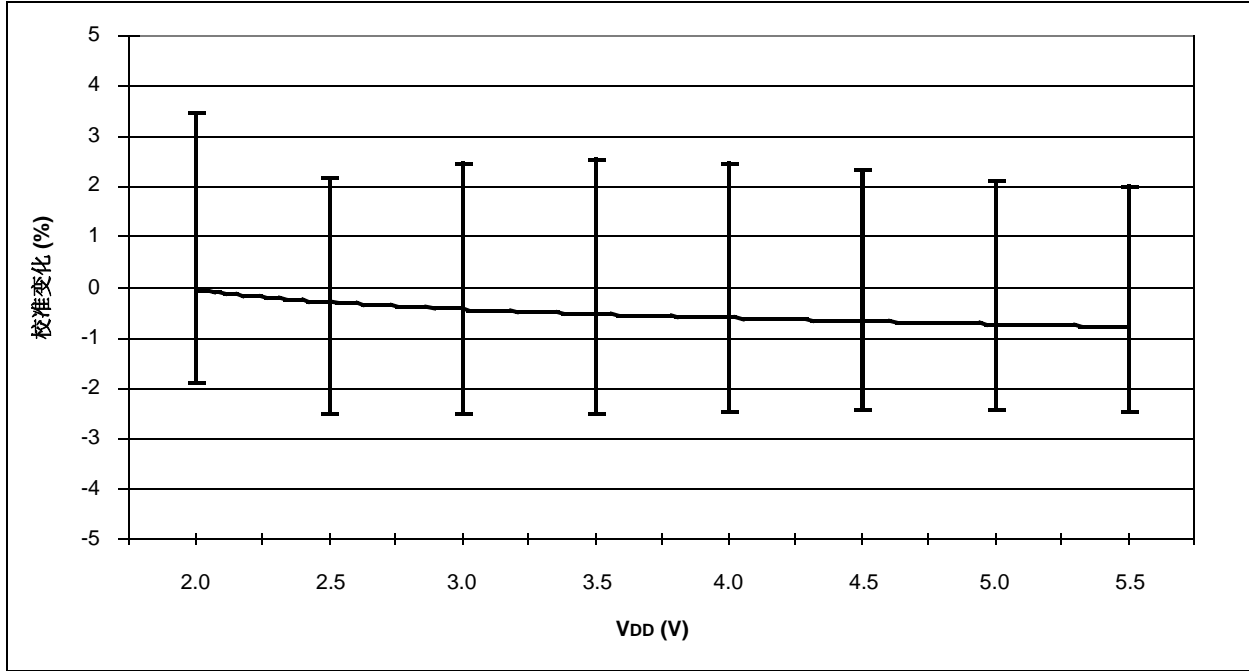
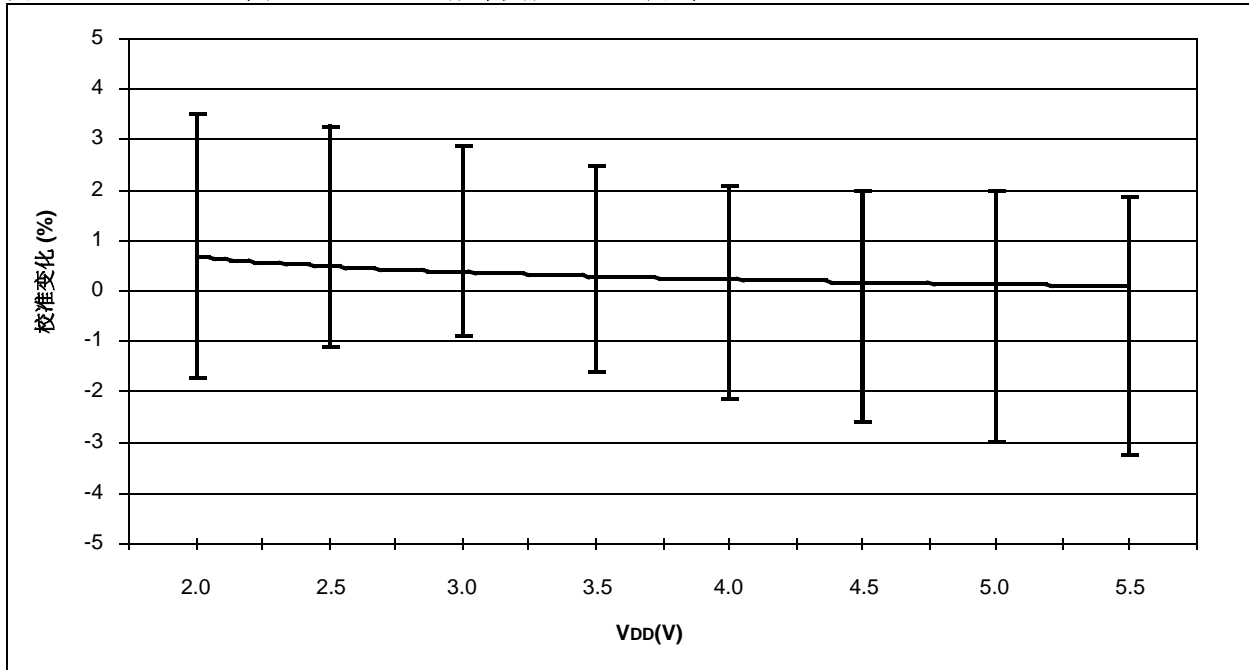


图 17-46: 典型 HFINTOSC 频率变化— VDD 曲线 (-40°C)



PIC12F609/615/617/12HV609/615

图 17-47: 0.6V 参考电压—温度曲线 (典型值)

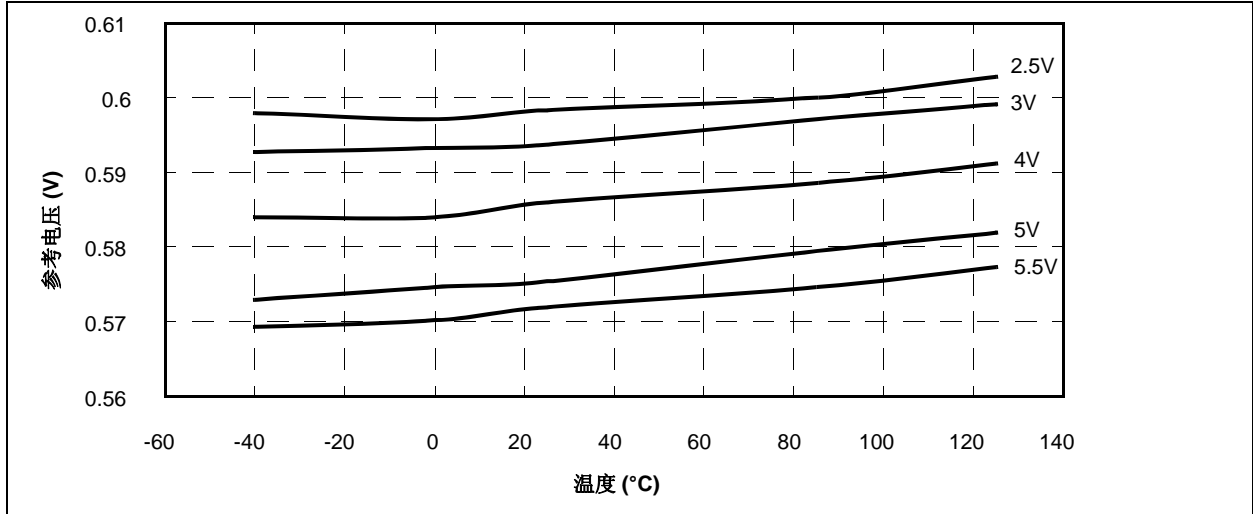


图 17-48: 1.2V 参考电压—温度曲线 (典型值)

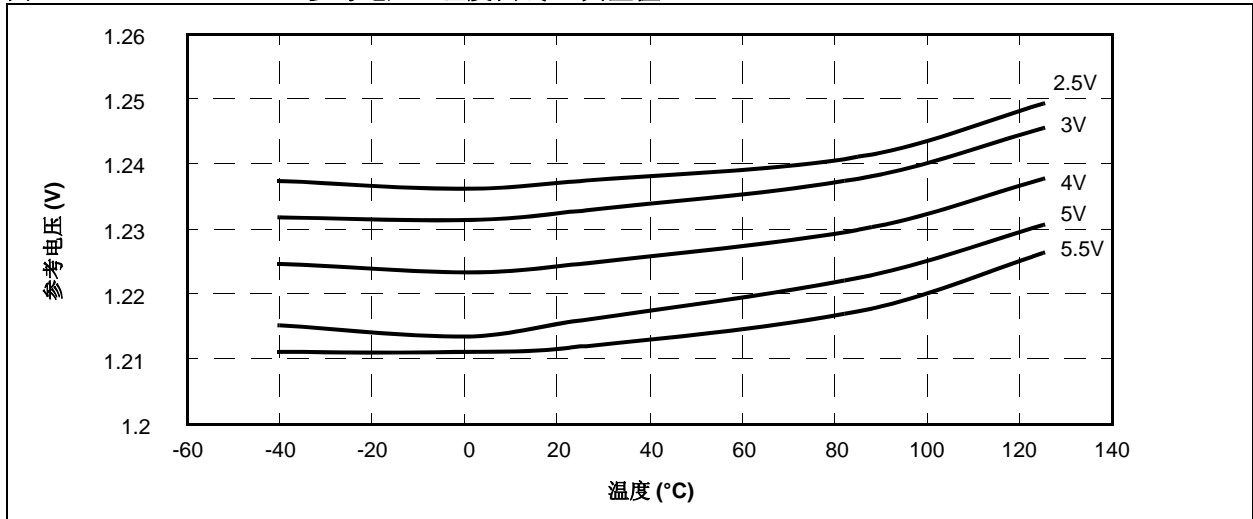
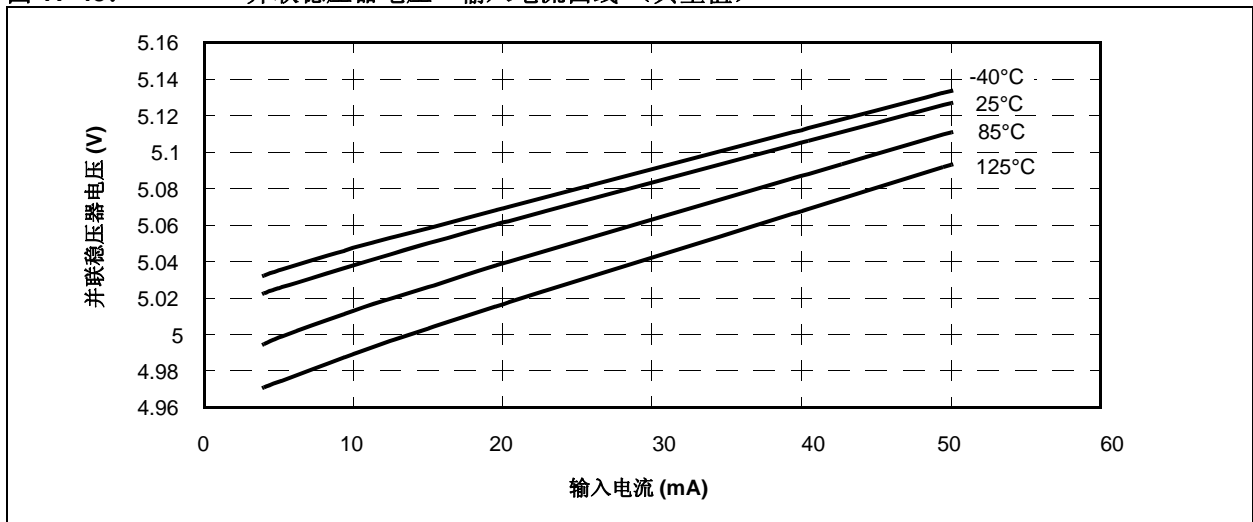


图 17-49: 并联稳压器电压—输入电流曲线 (典型值)



PIC12F609/615/617/12HV609/615

图 17-50: 并联稳压器电压-温度曲线 (典型值)

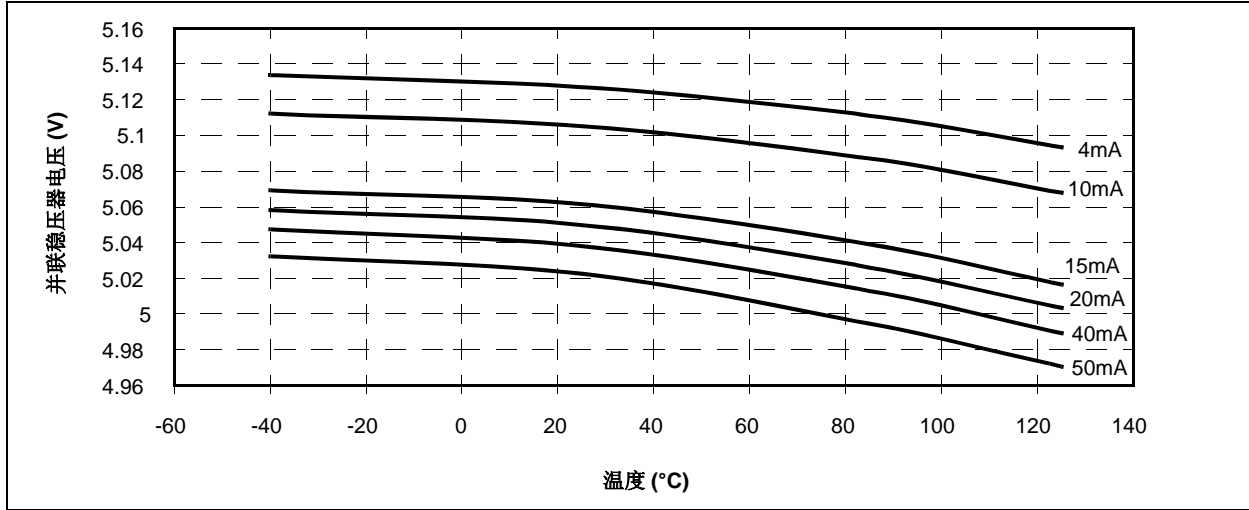
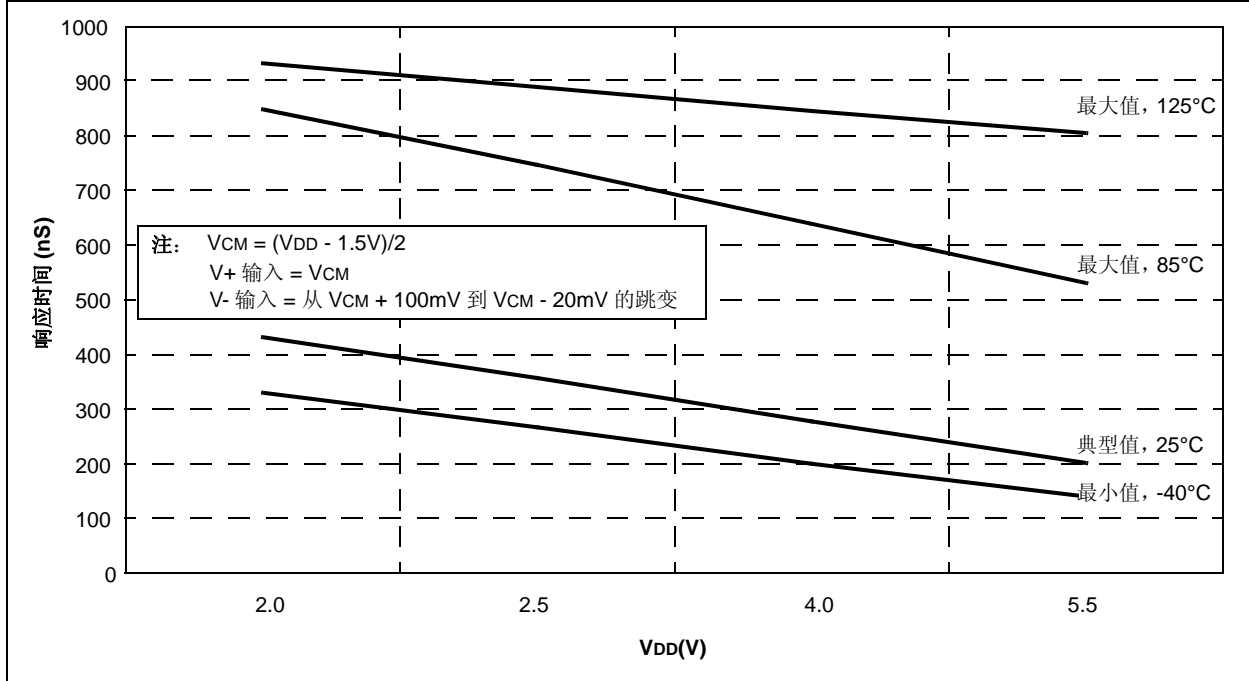


图 17-51: 比较器响应时间 (上升沿)



PIC12F609/615/617/12HV609/615

图 17-52: 比较器响应时间 (下降沿)

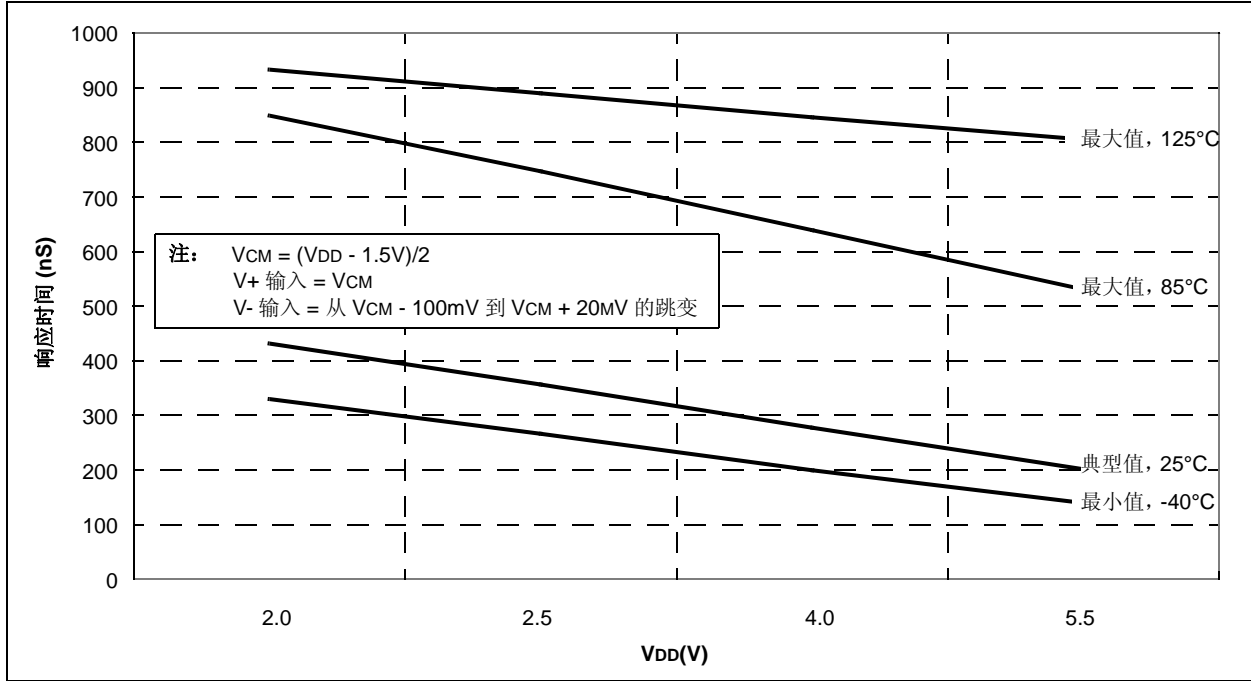
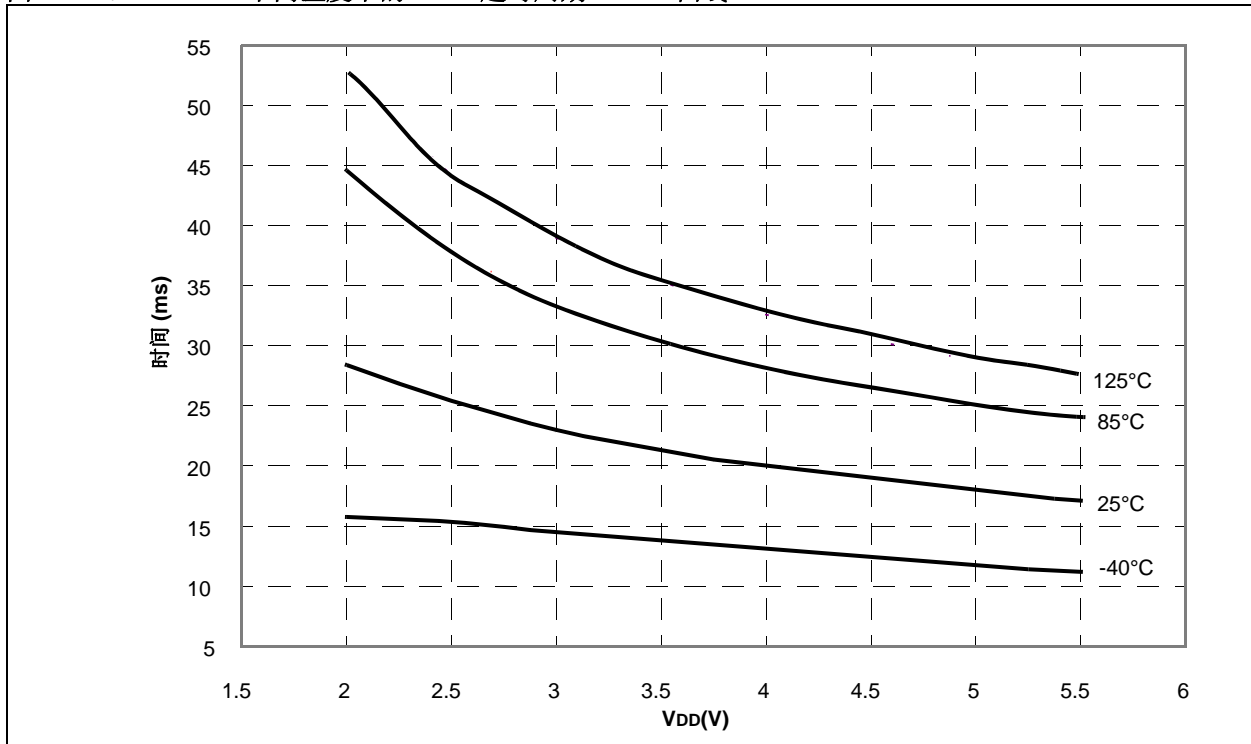


图 17-53: 不同温度下的 WDT 超时周期— V_{DD} 曲线



PIC12F609/615/617/12HV609/615

注:

PIC12F609/615/617/12HV609/615

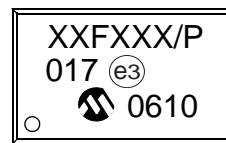
18.0 封装信息

18.1 封装标识信息

8 引脚 PDIP (0.300 英寸)



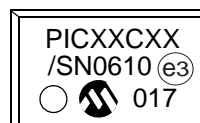
示例



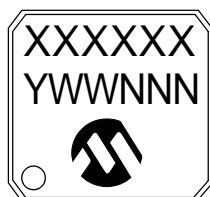
8 引脚 SOIC (0.150 英寸)



示例



8 引脚 MSOP



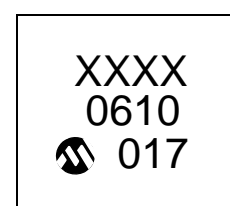
示例



8 引脚 DFN (3x3 mm)



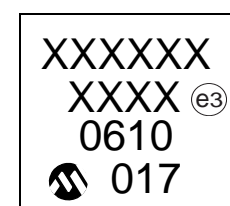
示例



8 引脚 DFN (4x4 mm) (仅限 PIC12F609/615/HV609/615 器件)



示例



图注:

- XX...X 客户指定信息
- Y 年份代码 (日历年的最后一位数字)
- YY 年份代码 (日历年的最后两位数字)
- WW 星期代码 (一月一日的星期代码为“01”)
- NNN 以字母数字排序的追踪代码
- (e3) 雾锡 (Matte Tin, Sn) 的 JEDEC 无铅标志
- * 本封装为无铅封装。JEDEC 无铅标志 (e3) 标示于此种封装的外包装上。

注: Microchip 元器件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制表示客户指定信息的字符数。

* 标准 PIC 器件标识由 Microchip 元器件编号、年份代码、星期代码和追踪代码组成。若 PIC 器件标识超出上述内容, 需支付一定的附加费用。请向当地的 Microchip 销售办事处了解确认。对于 QTP 器件, 任何特殊标记的费用都已包含在 QTP 价格中。

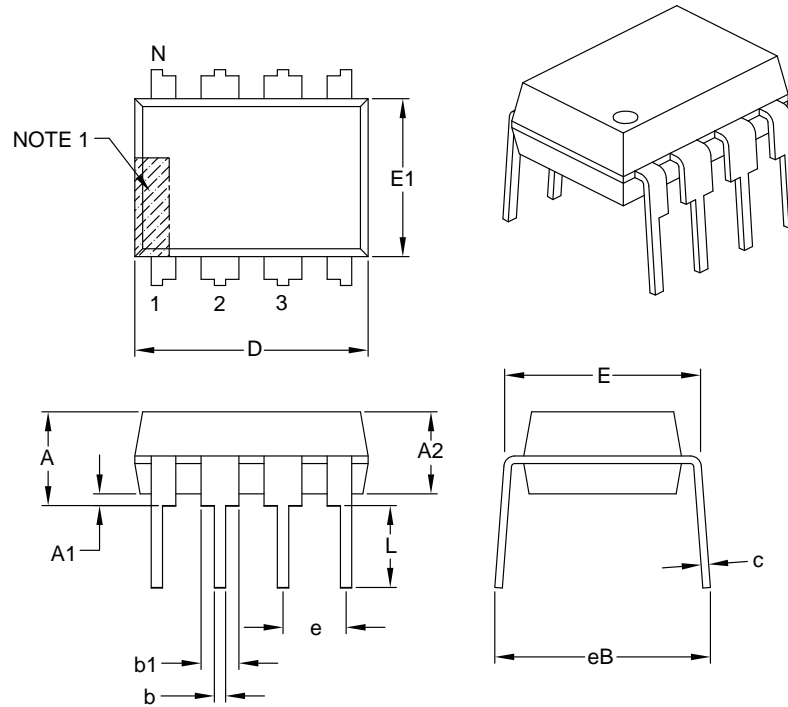
PIC12F609/615/617/12HV609/615

18.2 封装详细信息

以下部分将介绍各种封装的技术细节。

8 引脚塑封双列直插式封装 (P) —— 主体 300 mil [PDIP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	INCHES		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	.100 BSC		
Top to Seating Plane	A	–	–	.210
Molded Package Thickness	A2	.115	.130	.195
Base to Seating Plane	A1	.015	–	–
Shoulder to Shoulder Width	E	.290	.310	.325
Molded Package Width	E1	.240	.250	.280
Overall Length	D	.348	.365	.400
Tip to Seating Plane	L	.115	.130	.150
Lead Thickness	c	.008	.010	.015
Upper Lead Width	b1	.040	.060	.070
Lower Lead Width	b	.014	.018	.022
Overall Row Spacing §	eB	–	–	.430

Notes:

- Pin 1 visual index feature may vary, but must be located with the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per
- Dimensioning and tolerancing per ASME Y14.5M.

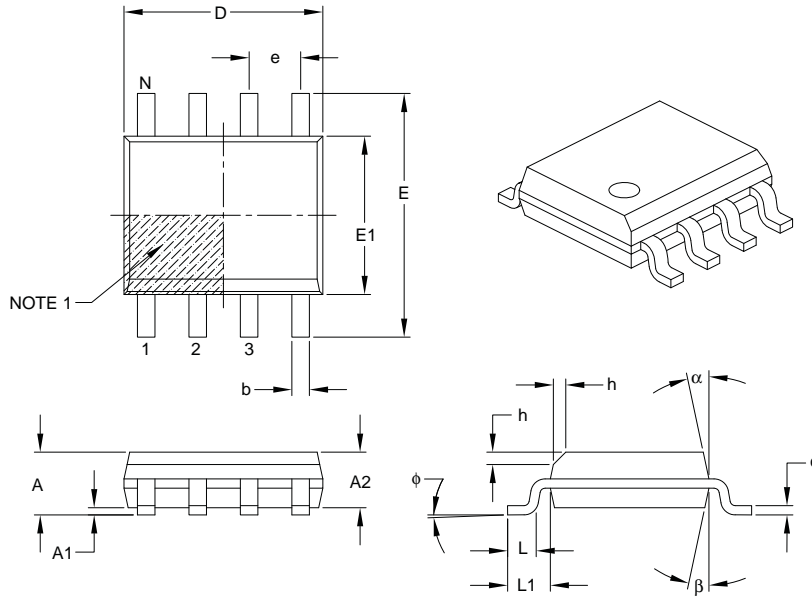
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Draw

PIC12F609/615/617/12HV609/615

8 引脚塑封窄条小外形封装 (SN) —— 主体 3.90 mm [SOIC]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	1.27 BSC		
Overall Height	A	–	–	1.75
Molded Package Thickness	A2	1.25	–	–
Standoff §	A1	0.10	–	0.25
Overall Width	E	6.00 BSC		
Molded Package Width	E1	3.90 BSC		
Overall Length	D	4.90 BSC		
Chamfer (optional)	h	0.25	–	0.50
Foot Length	L	0.40	–	1.27
Footprint	L1	1.04 REF		
Foot Angle	φ	0°	–	8°
Lead Thickness	c	0.17	–	0.25
Lead Width	b	0.31	–	0.51
Mold Draft Angle Top	α	5°	–	15°
Mold Draft Angle Bottom	β	5°	–	15°

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- § Significant Characteristic.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

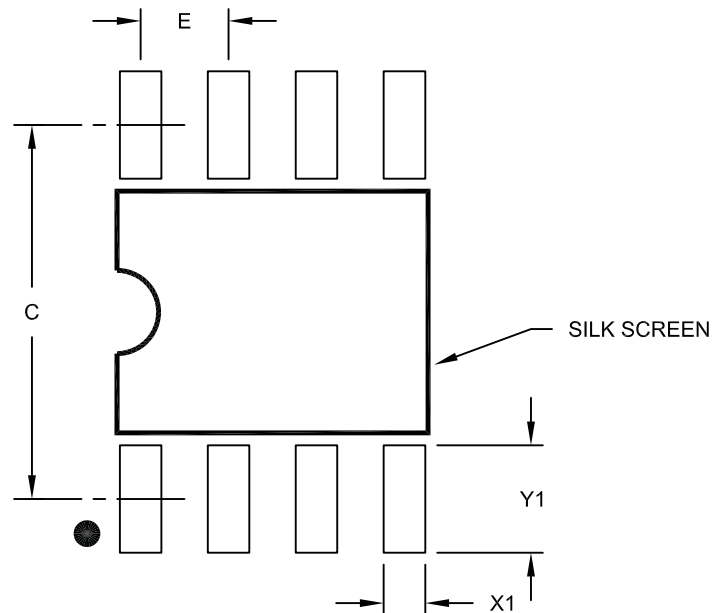
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-057B

PIC12F609/615/617/12HV609/615

8 引脚塑封窄条小外形封装 (SN) —— 主体 3.90 mm [SOIC]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

		Units	MILLIMETERS		
Dimension Limits			MIN	NOM	MAX
Contact Pitch	E		1.27 BSC		
Contact Pad Spacing	C			5.40	
Contact Pad Width (X8)	X1				0.60
Contact Pad Length (X8)	Y1				1.55

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

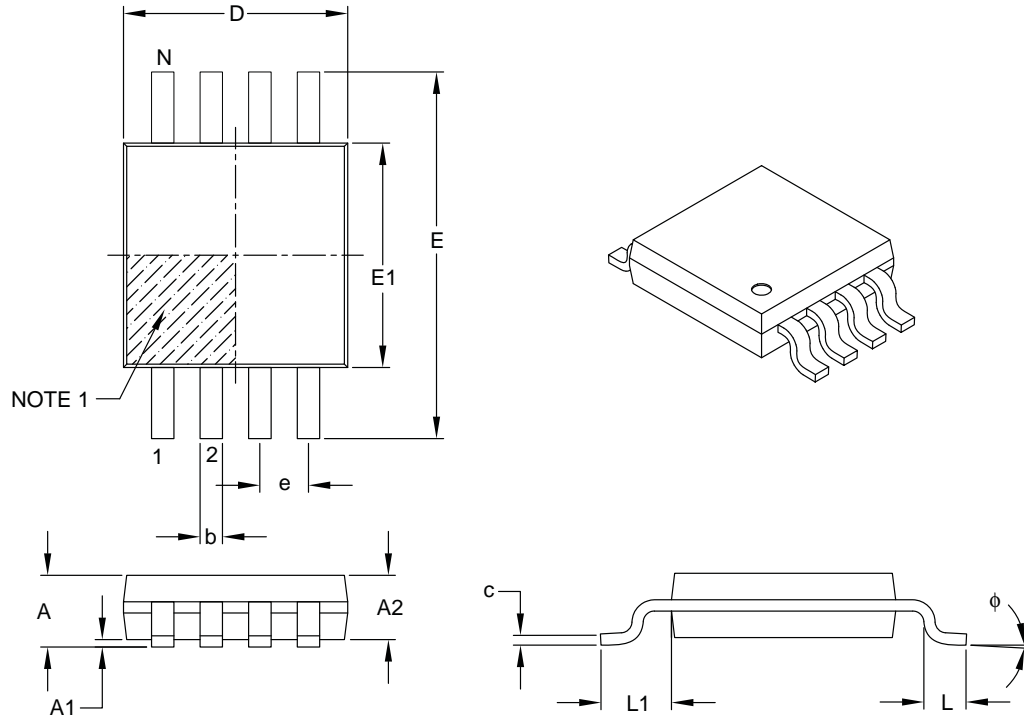
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2057A

PIC12F609/615/617/12HV609/615

8 引脚塑封微小外形封装 (MS) [MSOP]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	1.10
Molded Package Thickness	A2	0.75	0.85	0.95
Standoff	A1	0.00	–	0.15
Overall Width	E	4.90 BSC		
Molded Package Width	E1	3.00 BSC		
Overall Length	D	3.00 BSC		
Foot Length	L	0.40	0.60	0.80
Footprint	L1	0.95 REF		
Foot Angle	ϕ	0°	–	8°
Lead Thickness	c	0.08	–	0.23
Lead Width	b	0.22	–	0.40

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15 mm per side.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

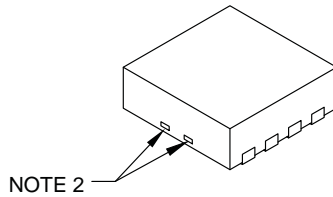
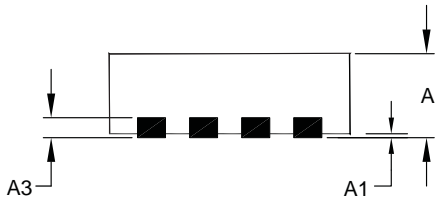
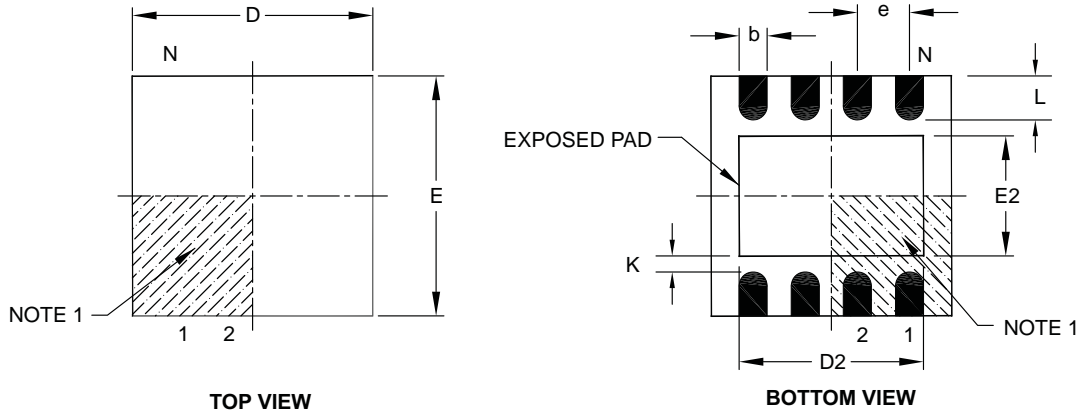
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-111B

PIC12F609/615/617/12HV609/615

8 引脚塑封双列扁平无脚封装 (MF) —— 主体 3x3x0.9 mm [DFN]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	0.65 BSC		
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3	0.20 REF		
Overall Length	D	3.00 BSC		
Exposed Pad Width	E2	0.00	–	1.60
Overall Width	E	3.00 BSC		
Exposed Pad Length	D2	0.00	–	2.40
Contact Width	b	0.25	0.30	0.35
Contact Length	L	0.20	0.30	0.55
Contact-to-Exposed Pad	K	0.20	–	–

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package may have one or more exposed tie bars at ends.
- Package is saw singulated.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

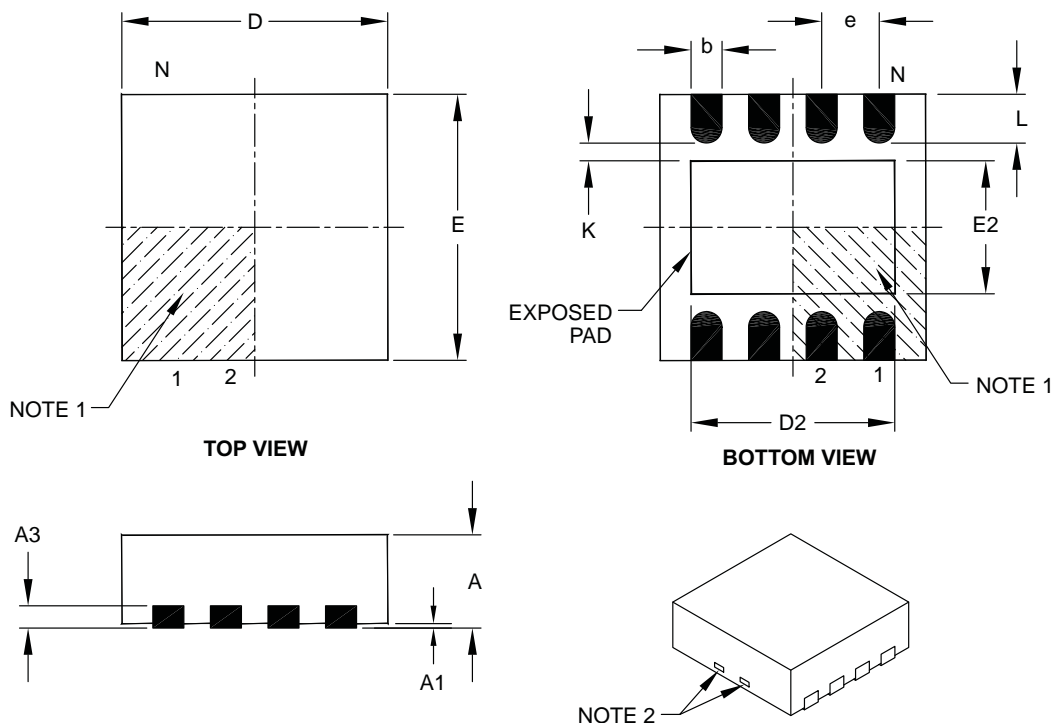
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-062B

PIC12F609/615/617/12HV609/615

8 引脚塑封双列扁平无脚封装 (MD) —— 主体 4x4x0.9 mm [DFN]

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Pins	N	8		
Pitch	e	0.80 BSC		
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3	0.20 REF		
Overall Length	D	4.00 BSC		
Exposed Pad Width	E2	0.00	2.20	2.80
Overall Width	E	4.00 BSC		
Exposed Pad Length	D2	0.00	3.00	3.60
Contact Width	b	0.25	0.30	0.35
Contact Length	L	0.30	0.40	0.50
Contact-to-Exposed Pad	K	0.20	-	-

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Package may have one or more exposed tie bars at ends.
- Package is saw singulated.
- Dimensioning and tolerancing per ASME Y14.5M.

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

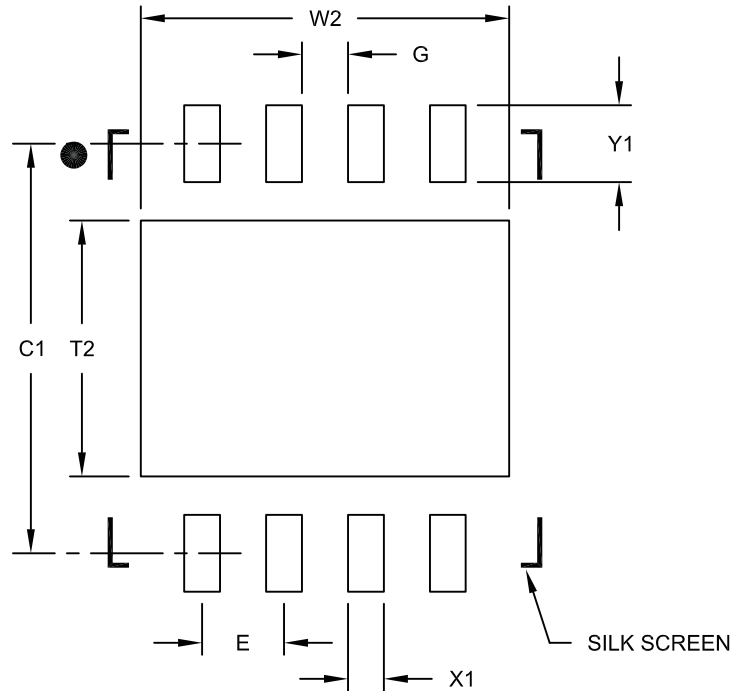
REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-131D

PIC12F609/615/617/12HV609/615

8 引脚塑封双列扁平无脚封装 (MD) —— 主体 4x4x0.9 mm [DFN]

注： 最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

		Units	MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	
Contact Pitch	E	0.80 BSC			
Optional Center Pad Width	W2			3.60	
Optional Center Pad Length	T2			2.50	
Contact Pad Spacing	C1		4.00		
Contact Pad Width (X8)	X1			0.35	
Contact Pad Length (X8)	Y1			0.75	
Distance Between Pads	G	0.45			

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2131B

PIC12F609/615/617/12HV609/615

附录 A： 数据手册版本历史

版本 A

这是新的数据手册。

版本 B（2008 年 5 月）

增加了一些图形。修改了 28 引脚 ICD 引脚排列、电气规范章节和封装详细信息。

版本 C（2009 年 9 月）

在整个数据手册中更新增加了 PIC12F617 器件；在“存储器构成”章节增加了图 2-2；增加了第 3 章“闪存程序存储器自读/自写控制（仅限 PIC12F617）”；更新了寄存器 12-1；更新了表 12-5，在其中增加了 PMCON1、PMCON2、PMADRL、PMADRH、PMDATL 和 PMDATH；在“电气规范”章节中增加了第 16.12 节；其他少量编辑。

附录 B： 从其他 PIC® 器件移植

本节讨论从其他 PIC 器件移植到 PIC12F6XX 系列器件的某些问题。

B.1 从 PIC12F675 移植到 PIC12F609/615/12HV609/615

表 B-1： 特性比较

特性	PIC12F675	PIC12F609/ 615/ 12HV609/615
最大工作速度	20 MHz	20 MHz
最大程序存储器（字）	1024	1024
SRAM（字节）	64	64
A/D 分辨率	10 位	10 位（仅限 615）
定时器（8/16 位）	1/1	2/1（615） 1/1（609）
振荡器模式	8	8
欠压复位	有	有
内部上拉	RA0/1/2/4/5	GP0/1/2/4/5, MCLR
电平变化中断	RA0/1/2/3/4/ 5	GP0/1/2/3/4/5
比较器	1	1
ECCP	无	有（615）
INTOSC 频率	4 MHz	4/8 MHz
内部并联稳压器	无	有 （PIC12HV609/ 615）

注： 该器件设计为按照数据手册上的参数来工作。它已通过电气规范测试，该规范用于确定器件是否符合这些参数。由于存在器件生产工艺上的差异，其性能特性可能与其早期版本的产品有所不同。这些不同可能导致该器件与其早期版本在应用中的性能差异。

PIC12F609/615/617/12HV609/615

注:

PIC12F609/615/617/12HV609/615

索引

A

A/D	
规范	164, 165
ADC	
采集要求	86
参考电压 (VREF)	80
端口配置	80
工作原理	82
计算采集时间	86
结果格式	82
框图	79
模拟信号源阻抗	86
内部采样开关阻抗 (R _{ss})	86
配置	80
配置中断	83
启动 A/D 转换	82
特殊事件触发器	82
通道选择	80
相关的寄存器	88
休眠期间的操作	82
中断	81
转换步骤	83
转换时钟	80
ADCON0 寄存器	84
ADC (仅限 PIC12F615/617/HV615)	79
ADRESH 寄存器 (ADFM = 0)	85
ADRESH 寄存器 (ADFM = 1)	85
ADRESL 寄存器 (ADFM = 0)	85
ADRESL 寄存器 (ADFM = 1)	85
ANSEL 寄存器 (PIC12F609/HV609)	45
ANSEL 寄存器 (PIC12F615/617/HV615)	45
APFCON 寄存器	24

B

版本历史	203
比较模块。请参见增强型捕捉 / 比较 / PWM (ECCP) (仅限 PIC12F615/617/HV615)	
比较器	67
C2OUT 作为 T1 门控	60
复位的影响	71
概述	67
规范	162
控制	69
门控 Timer1	73
使 COUT 与 Timer1 同步	73
相关的寄存器	78
响应时间	69
休眠期间的操作	71
比较器参考电压 (CVREF)	
响应时间	69
比较器参考电压 (CVREF)	74
复位的影响	71
规范	163
比较器滞后	77
编程, 器件指令	129
变更通知客户服务	7
捕捉 / 比较 / PWM (CCP)	
比较模式	92
CCP1 引脚配置	92
Timer1 模式选择	90, 92
软件中断模式	90, 92
特殊事件触发器	92
捕捉模式	90

CCP1 引脚配置	90
PWM 模式	94
PWM 频率和分辨率示例, 20 MHz	95
PWM 频率和分辨率示例, 8 MHz	95
复位的影响	96
设置操作	96
系统时钟频率改变	96
休眠模式下的操作	96
占空比	95
PWM 周期	95
设置 PWM 操作	96
与 PWM 相关的寄存器	105
与比较相关的寄存器	93
与捕捉相关的寄存器	91
预分频器	90
捕捉模块。请参见增强型捕捉 / 比较 / PWM (ECCP)	

C

CCP1CON (增强型) 寄存器	89
CMCON0 寄存器	72
CMCON1 寄存器	73
CONFIG 寄存器	108
CPU 功能	107
C 编译器	
MPLAB C18	140
参考电压	
VP6 稳定	74
相关的寄存器	78
参考电压。请参见比较器参考电压 (CVREF)	
参考电压 (VR)	
规范	163
操作码字段说明	129
程序存储器	11
映射和堆栈	11
从其他 PIC 器件移植	203
存储器构成	11
程序	11
数据	11

D

代码保护	124
代码保护期间的操作	32
代码示例	
A/D 转换	83
初始化 GPIO	43
改变捕捉预分频比	90
间接寻址	25
将 STATUS 和 W 寄存器的值保存在 RAM 中	121
将预分频器分配给 Timer0	54
将预分频器分配给 WDT	54
写闪存程序存储器	34
电气规范	143
掉电模式 (休眠)	123
定时器	
Timer1	
T1CON	62
Timer2	
T2CON	66
读 - 修改 - 写操作	129
读闪存程序存储器	30
读者反馈	8

PIC12F609/615/617/12HV609/615

E			
ECCPAS 寄存器	102	OPTION_REG (Option)	55
ECCP。请参考增强型捕捉 / 比较 / PWM		OSCTUNE (振荡器调节)	41
EEDATH 寄存器	28	PCON (电源控制寄存器)	23
EEDAT 寄存器	28	PCON (电源控制)	113
F		PIE1 (外设中断允许 1)	21
防止误写操作的保护措施	32	PIR1 (外设中断寄存器 1)	22
封装	195	PWM1CON (增强型 PWM 控制)	105
PDIP 详细信息	196	STATUS	18
标识	195	T1CON	62
复位	110	T2CON	66
复位的影响		TRISIO (三态 GPIO)	44
PWM 模式	96	VRCON (参考电压控制)	76
负载条件	155	WPU (弱上拉 GPIO)	46
G		复位值 (PIC12F609/HV609)	115
GPIO	43	复位值 (PIC12F615/617/HV615)	116
GP0	47	复位值 (特殊寄存器)	117
GP1	47	数据存储器映射 (PIC12F609/HV609)	12
GP2	48	数据存储器映射 (PIC12F615/617/HV615)	13
GP3	49	特殊功能寄存器	12
GP4	50	特殊寄存器汇总 (PIC12F609/HV609)	14, 16
GP5	51	特殊寄存器汇总 (PIC12F615/617/HV615)	15, 17
规范	158	间接寻址、INDF 和 FSR 寄存器	25
相关的寄存器	52	交流特性	
引脚的其他功能	44	负载条件	155
ANSEL 寄存器	44	工业级和扩展级	156
电平变化中断	44	校准位	109
弱上拉	44	绝对最大值	143
引脚说明和引脚原理图	47	K	
GPIO 寄存器	43	开发支持	139
高精度内部振荡器参数	158	看门狗定时器 (WDT)	121
高温操作	167	规范	160
固件指令	129	相关的寄存器	122
H		勘误表	6
汇编器		客户通知服务	7
MPASM 汇编器	140	客户支持	7
I		框图	
ID 存储单元	124	ADC	79
INTCON 寄存器	20	ADC 传递函数	87
INTOSC 规范	157, 158	CCP PWM	94
IOC 寄存器	46	(CCP) 捕捉模式工作原理	90
J		GP0 和 GP1 引脚	47
寄存器		GP2 引脚	48
ADCON0 (ADC 控制 0)	84	GP3 引脚	49
ADRESH (ADC 结果高字节, ADFM = 0)	85	GP4 引脚	50
ADRESH (ADC 结果高字节, ADFM = 1)	85	GP5 引脚	51
ADRESL (ADC 结果低字节, ADFM = 0)	85	MCLR 电路	111
ADRESL (ADC 结果低字节, ADFM = 1)	85	PIC12F609/12HV609	7
ANSEL (模拟选择)	45	PIC12F615/617/12HV615	8
APFCON (备用引脚功能寄存器)	24	PWM (增强型)	97
CCP1CON (增强型 CCP1 控制)	89	Timer1	57, 58
CMCON0 (比较器控制 0)	72	Timer2	65
CMCON1 (比较器控制 1)	73	TMR0/WDT 预分频器	53
CONFIG (配置字)	108	比较模式工作原理	92
ECCPAS (增强型 CCP 自动关闭控制)	102	比较器	67
EEDATH (EEPROM 数据)	28	晶振的工作原理	39
EEDAT (EEPROM 数据)	28	看门狗定时器	122
GPIO	43	模拟输入模型	68, 87
INTCON (中断控制)	20	片上复位电路	110
IOC (电平变化中断 GPIO)	46	时钟源	37
OPTION_REG (OPTION)	19	外部 RC 模式	40
		谐振器的工作原理	39
		在线串行编程连接	125
		中断逻辑	119
		自动关闭	101

PIC12F609/615/617/12HV609/615

M

MCLR	111
内部	111
Microchip 因特网网站	7
MPLAB ASM30 汇编器、链接器和库管理器	140
MPLAB PM3 器件编程器	142
MPLAB REAL ICE 在线仿真器系统	141
MPLAB 集成开发环境软件	139
MPLINK 目标链接器 /MPLIB 目标库管理器	140
模拟输入连接注意事项	68
模数转换器。请参见 ADC	

N

内部采样开关阻抗 (R _{ss})	86
内部振荡器模块	
INTOSC	
规范	157, 158

O

OPTION 寄存器	19
OPTION_REG 寄存器	55
OSCTUNE 寄存器	41

P

P1A/P1B/P1C/P1D。请参见	
增强型捕捉 / 比较 / PWM (ECCP)	97
PCL 和 PCLATH	25
堆栈	25
PCON 寄存器	23, 113
PIE1 寄存器	21
PIR1 寄存器	22
PMADRH 和 PMADRL 寄存器	27
PMCON1 和 PMCON2 寄存器	27
PWM1CON 寄存器	105
PWM 模式。请参见增强型捕捉 / 比较 / PWM	97
配置位	107

Q

器件概述	7
欠压复位 (BOR)	112
规范	160
时序和特性	159
相关的寄存器	113

R

熔丝。请参见配置位	
软件模拟器 (MPLAB SIM)	141

S

STATUS 寄存器	18
散热考虑	154
闪存程序存储器自读 / 自写控制 (仅限 PIC12F617)	27
上电复位 (POR)	111
上电延时定时器 (PWRT)	111
规范	160
时序参数符号体系	155
时序图	
A/D 转换	165
A/D 转换 (休眠模式)	166
CLKOUT 和 I/O	158
INT 引脚中断	120
PWM 输出 (低电平有效)	98
PWM 输出 (高电平有效)	98
PWM 自动关闭	
固件重启	103
使能自动重启	103

Timer0 和 Timer1 外部时钟	161
Timer1 递增边沿	61
半桥 PWM 输出	99, 104
比较器输出	67
从中断唤醒	124
复位、WDT、OST 和上电延时定时器	159
欠压复位情形	112
欠压复位 (BOR)	159
时钟时序	156
延时时序	
情形 1	114
情形 2	114
情形 3	114
增强型捕捉 / 比较 / PWM (ECCP)	162
使用中断唤醒	123
时钟源	
内部模式	40
INTOSC	40
INTOSCIO	40
外部模式	38
EC	38
HS	39
LP	39
OST	38
RC	40
XT	39
数据存储器	11
数据 EEPROM 存储器	
相关的寄存器	35

T

T1CON 寄存器	62
T2CON 寄存器	66
Timer0	53
T0CKI	54
工作原理	53
规范	161
外部时钟	54
相关的寄存器	55
中断	55
Timer1	57
ECCP 时基 (仅限 PIC12F615/617/HV615)	60
ECCP 特殊事件触发器	
(仅限 PIC12F615/617/HV615)	61
Timer1 门控	
反相门控	60
使 COUT 与 Timer1 同步	73
选择源	60, 73
TMR1H 寄存器	57
TMR1L 寄存器	57
比较器同步	61
工作模式	57
工作原理	57
规范	161
相关的寄存器	63
休眠期间的操作	60
异步计数器模式	59
读写	59
预分频器	59
振荡器	59
中断	60
Timer2 (仅限 PIC12F615/617/HV615)	
相关的寄存器	66
TRISIO	43
TRISIO 寄存器	44
特殊功能寄存器	12

PIC12F609/615/617/12HV609/615

特殊事件触发器	82	RCIO	37
通用寄存器文件	12	XT	37
V		振荡器起振定时器 (OST)	
VREF. 请参见 ADC 参考电压		规范	160
W		指令格式	129
WPU 寄存器	46	指令集	129
WWW 地址	7	ADDLW	131
WWW, 在线支持	6	ADDWF	131
X		ANDLW	131
写保护期间的操作	32	ANDWF	131
写闪存程序存储器	32	BCF	131
休眠		BSF	131
掉电模式	123	BTFSC	131
唤醒	123	BTFSS	132
使用中断唤醒	123	CALL	132
Y		CLRf	132
延时时序	113	CLRw	132
引脚说明		CLRwDT	132
PIC12F609/12HV609	9	COMF	132
PIC12F615/617/12HV615	10	DECF	132
引脚图		DECFSZ	133
PIC12F609/HV609 (PDIP、SOIC、MSOP		GOTO	133
和 DFN)	4	INCF	133
PIC12F615/617/HV615 (PDIP、SOIC、MSOP		INCFSZ	133
和 DFN)	5	IORLW	133
因特网地址	7	IORWF	133
预分频器		MOVf	134
共用的 WDT/Timer0	54	MOVLW	134
切换预分频器的分配	54	MOVWF	134
运算放大器 (OPA) 模块		NOP	134
交流规范	163	RETFIE	135
Z		RETLW	135
在线串行编程 (ICSP)	125	RETURN	135
在线调试器	125	RLF	136
增强型捕捉 / 比较 / PWM (ECCP)		RRF	136
定时器资源	89	SLEEP	136
规范	162	SWAPF	137
增强型 PWM 模式	97	SUBLW	136
半桥模式	99	SUBWF	137
半桥应用	99	XORLW	137
半桥应用示例	104	XORWF	137
可编程死区延时	104	汇总表	130
启动注意事项	100	直流和交流特性	
输出关系图	98	图表	171
输出关系 (高电平有效和低电平有效)	98	直流特性	
直通电流	104	工业级和扩展级	145
自动关闭	101	扩展级和工业级	152
自动重启	103	直通电流	104
增强型捕捉 / 比较 / PWM		中断	118
(仅限 PIC12F615/617/HV615)	89	ADC	83
振荡器		GP2/INT	118
相关的寄存器	41, 63	GPIO 电平变化中断	119
振荡器参数	157	Timer0	119
振荡器规范	156	TMR1	60
振荡器模块	27, 37	电平变化中断	44
EC	37	现场保护	121
HS	37	相关的寄存器	120
INTOSC	37		
INTOSCIO	37		
LP	37		
RC	37		

MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息:

- **产品支持**——数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的客户通知服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时, 收到电子邮件通知。

欲注册, 请登录 Microchip 网站 www.microchip.com, 点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助:

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过<http://support.microchip.com>获得网上技术支持。

PIC12F609/615/617/12HV609/615

读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 Microchip 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。请填写以下信息，并从下面各方面提出您对本文档的意见。

致： TRC 经理 总页数 _____
关于： 读者反馈
发自： 姓名 _____
公司 _____
地址 _____
国家 / 省份 / 城市 / 邮编 _____
电话： (_____) _____ - _____ 传真： (_____) _____ - _____

应用 (选填)：

您希望收到回复吗？ 是 ___ 否 ___

器件： PIC12F609/615/617/12HV609/615

文献编号： DS41302C_CN

问题：

1. 本文档中哪些部分最有特色？

2. 本文档是否满足了您的软硬件开发要求？如何满足的？

3. 您认为本文档的组织结构便于理解吗？如果不便于理解，那么问题何在？

4. 您认为本文档应该添加哪些内容以改善其结构和主题？

5. 您认为本文档中可以删减哪些内容，而又不会影响整体使用效果？

6. 本文档中是否存在错误或误导信息？如果存在，请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进？

PIC12F609/615/617/12HV609/615

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

器件编号		X	/XX	XXX
器件		温度范围	封装	模式
器件:	PIC12F609、PIC12F609T ⁽¹⁾ 、PIC12HV609、PIC12HV609T ⁽¹⁾ 、PIC12F615、PIC12F615T ⁽¹⁾ 、PIC12HV615、PIC12HV615T ⁽¹⁾ 、PIC12F617 和 PIC12F617T ⁽¹⁾			
温度范围:	H	= -40°C 至 +150°C	(高温)	⁽³⁾
	I	= -40°C 至 +85°C	(工业级)	
	E	= -40°C 至 +125°C	(扩展级)	
封装:	P	=	塑封 DIP (PDIP)	
	SN	=	8 引脚小外形封装 (150 mil) (SOIC)	
	MS	=	微小外形封装 (MSOP)	
	MF	=	8 引脚塑封双列扁平无脚封装 (3x3) (DFN)	
	MD	=	8 引脚塑封双列扁平无脚封装 (4x4) (DFN) ^(1,2)	
模式:	QTP、SQTP 或 ROM 代码; 特殊要求 (其他情况空白)			
示例:				
a) PIC12F615-E/P 301 = 扩展级温度, PDIP 封装, 20 MHz, QTP 模式 #301				
b) PIC12F615-I/SN = 工业级温度, SOIC 封装, 20 MHz				
c) PIC12F615T-E/MF = 卷带式, 扩展级温度, 3x3 DFN, 20 MHz				
d) PIC12F609T-E/MF = 卷带式, 扩展级温度, 3x3 DFN, 20 MHz				
e) PIC12HV615T-E/MF = 卷带式, 扩展级温度, 3x3 DFN, 20 MHz				
f) PIC12HV609T-E/MF = 卷带式, 扩展级温度, 3x3 DFN, 20 MHz				
g) PIC12F617T-E/MF = 卷带式, 扩展级温度, 3x3 DFN, 20 MHz				
h) PIC12F617-I/P = 工业级温度, PDIP 封装, 20 MHz				
i) PIC12F615-H/SN = 高温, SOIC 封装, 20 MHz				
注				
1: T = 卷带式, 仅限 MSOP、SOIC 和 DFN 封装。				
2: 不适用于 PIC12F617。				
3: 高温仅适用于 PIC12F615。				

全球销售及服务中心

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://support.microchip.com>
网址: www.microchip.com

亚特兰大 Atlanta

Duluth, GA
Tel: 678-957-9614
Fax: 678-957-1455

波士顿 Boston

Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago

Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland

Independence, OH
Tel: 216-447-0464
Fax: 216-447-0643

达拉斯 Dallas

Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit

Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

科科莫 Kokomo

Kokomo, IN
Tel: 1-765-864-8360
Fax: 1-765-864-8387

洛杉矶 Los Angeles

Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣克拉拉 Santa Clara

Santa Clara, CA
Tel: 408-961-6444
Fax: 408-961-6445

加拿大多伦多 Toronto

Mississauga, Ontario,
Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office

Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 北京

Tel: 86-10-8528-2100
Fax: 86-10-8528-2104

中国 - 成都

Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重庆

Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 香港特别行政区

Tel: 852-2401-1200
Fax: 852-2401-3431

中国 - 南京

Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛

Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海

Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳

Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳

Tel: 86-755-8203-2660
Fax: 86-755-8203-1760

中国 - 武汉

Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安

Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦门

Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 珠海

Tel: 86-756-321-0040
Fax: 86-756-321-0049

台湾地区 - 高雄

Tel: 886-7-536-4818
Fax: 886-7-536-4803

台湾地区 - 台北

Tel: 886-2-2500-6610
Fax: 886-2-2508-0102

亚太地区

台湾地区 - 新竹

Tel: 886-3-6578-300
Fax: 886-3-6578-370

澳大利亚 Australia - Sydney

Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore

Tel: 91-80-3090-4444
Fax: 91-80-3090-4080

印度 India - New Delhi

Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune

Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 Japan - Yokohama

Tel: 81-45-471-6166
Fax: 81-45-471-6122

韩国 Korea - Daegu

Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul

Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur

Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang

Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila

Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore

Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok

Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels

Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark - Copenhagen

Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris

Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Munich

Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan

Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 Netherlands - Druenen

Tel: 31-416-690399
Fax: 31-416-690340

西班牙 Spain - Madrid

Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 UK - Wokingham

Tel: 44-118-921-5869
Fax: 44-118-921-5820