

通用 LCD 驱动与控制电路 BL55072

BL55072 是一款通用型液晶控制和驱动单芯片,具有 4 背极和 36 段极共 144 位元的输出能力,适用于常用低占空比的字符/图形式液晶屏幕, BL55072 具有兼容多数微机系统的双向二线式串行总线通讯接口(I2C)。

特点

- 液晶驱动输出: Common 输出 4 线, Segment 输出 36 线
- 内置显示寄存器 36*4=144bit
- 2 线串行接口 (SCL,SDA)
- 内置震荡电路
- 内置液晶驱动电源电路
1/3 Bias, 1/2 Bias 1/4 Duty
内置 Buffer AMP
- 不需要外部元件
- 低功耗设计
- 内置上电复位电路
- 搭载闪烁功能
- VDD 电压范围 2.5V~5.5V
- 高抗 EMC 性能
- TSSOP48 封装

应用领域

- 电表、水表、汽表、电话、传真机
- 玩具
- 手持仪表
- 闹钟

管脚说明

编号	名称	定义
16	SDA	二线串行总线数据信号
15	SCL	二线串行总线时钟信号
11	VDD	电源正级
10	VLCD	液晶驱动用电压
12	VSS	电源负极
1-5 18-48	SEG0-35	Segment 驱动输出
6-9	COM0-3	COM 驱动输出
13	TEST1	Test 用输入引脚, 通常短接 VSS
14	OSCIO	外部时钟输入引脚, 在使用内部振荡电路时通常短接 VSS
17	TEST2	NC,接高或者接低, 通常短接 VSS

表 1

管脚排列

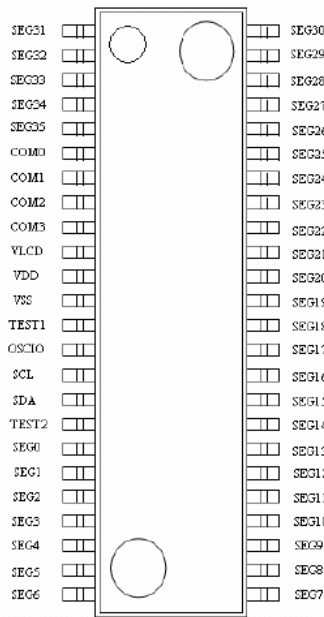


图 1

功能框图

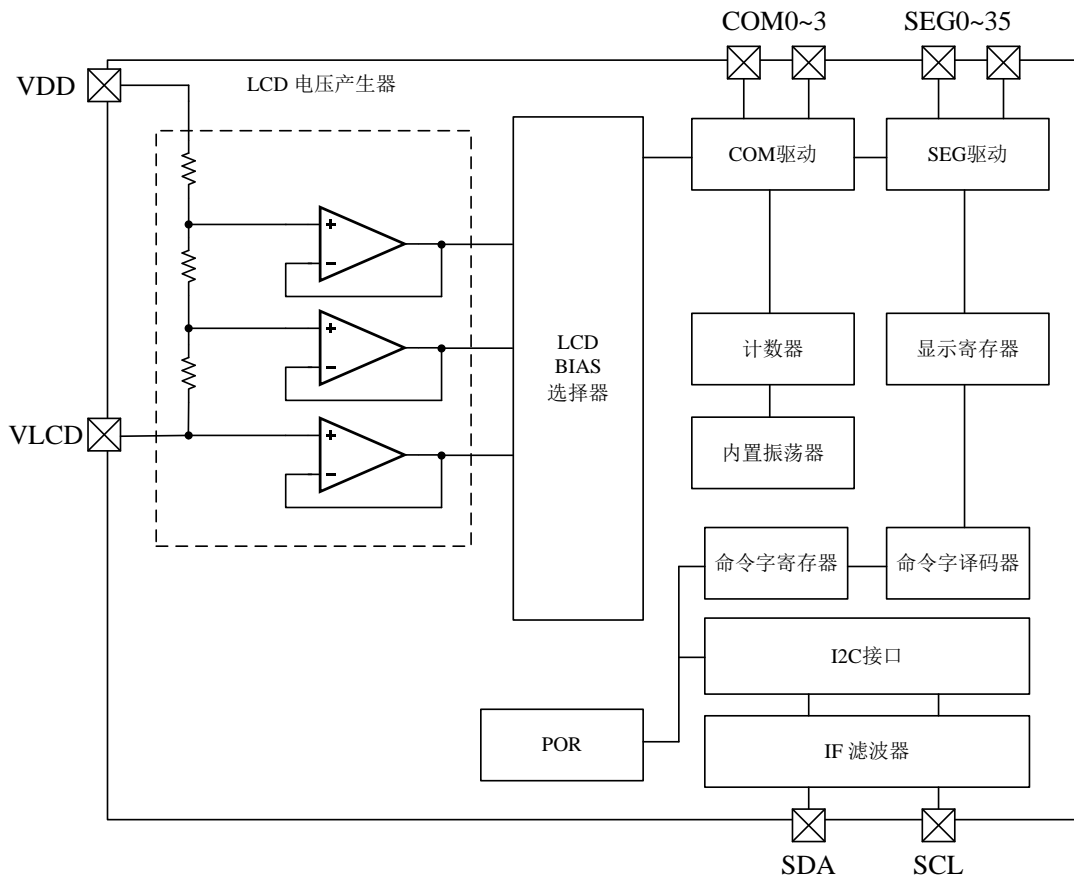


图 2

功能描述

1.功能电路

BL55072内部集成了LCD驱动器所必需的所有功能电路。这些电路包括：LCD偏置电压发生器、LCD电压选择器、内部时钟(OSC =25.6KHz)、显示寄存器、段/背极输出电路、I2C串行接口、上电复位电路和显示控制电路。

2.显示驱动原理:

BL55072有36个段输出SEG0--SEG35和4个背极输出COM0—COM3,它们和LCD直接相连,当少于36个段输出应用时,不用的段可以空出。BL55072采用1/4背极输出1/3偏置电压或者1/2偏置电压显示方式。

显示内容和寄存器地址之间的关系可见下表:

00H	Seg0				Seg1			
01H	Seg2				Seg3			
02H	Seg4				Seg5			
03H	Seg6				Seg7			
04H	Seg8				Seg9			
05H	Seg10				Seg11			
06H	Seg12				Seg13			
07H	Seg14				Seg15			
08H	Seg16				Seg17			
09H	Seg18				Seg19			
0AH	Seg20				Seg21			
0BH	Seg22				Seg23			
0CH	Seg24				Seg25			
0DH	Seg26				Seg27			
0EH	Seg28				Seg29			
0FH	Seg30				Seg31			
10H	Seg32				Seg33			
11H	Seg34				Seg35			
	com0	com1	com2	com3	com0	com1	com2	com3

表 2

I2C 写入数据方式:

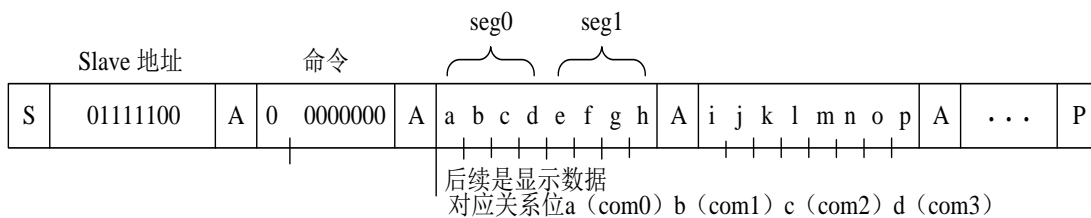


图 3

写入区域是由Address set 命令来指定, 每8bit 数据写入DDRAM地址会自动增

加。因此，用发送连续数据的方法可以将数据持续写入DDRAM 内。

3. 二线-串行通信总线协议

二线-串行通信总线如图4。发送第一个起始条件后，紧接着发送BL55072地址（01111100），然后发送指令和显示数据，指令字节中的最高位“C”用以标明是否是最后一个指令字节，当C=“1”时表示后面的字节仍是指令字节；当C=“0”时则表明该字节为最后一个指令字节。最后一个指令字节之后为一系列显示数据字节（DISPLAY DATA），这些显示数据存放在显示寄存器中，由数据指针和子地址计数器指示的地址上。数据指针和子地址计数器可自动变更，数据直接装载到BL55072上，A是每个字节之后的应答位，在主控器发送完最后一个字节后产生一个终止条件P。

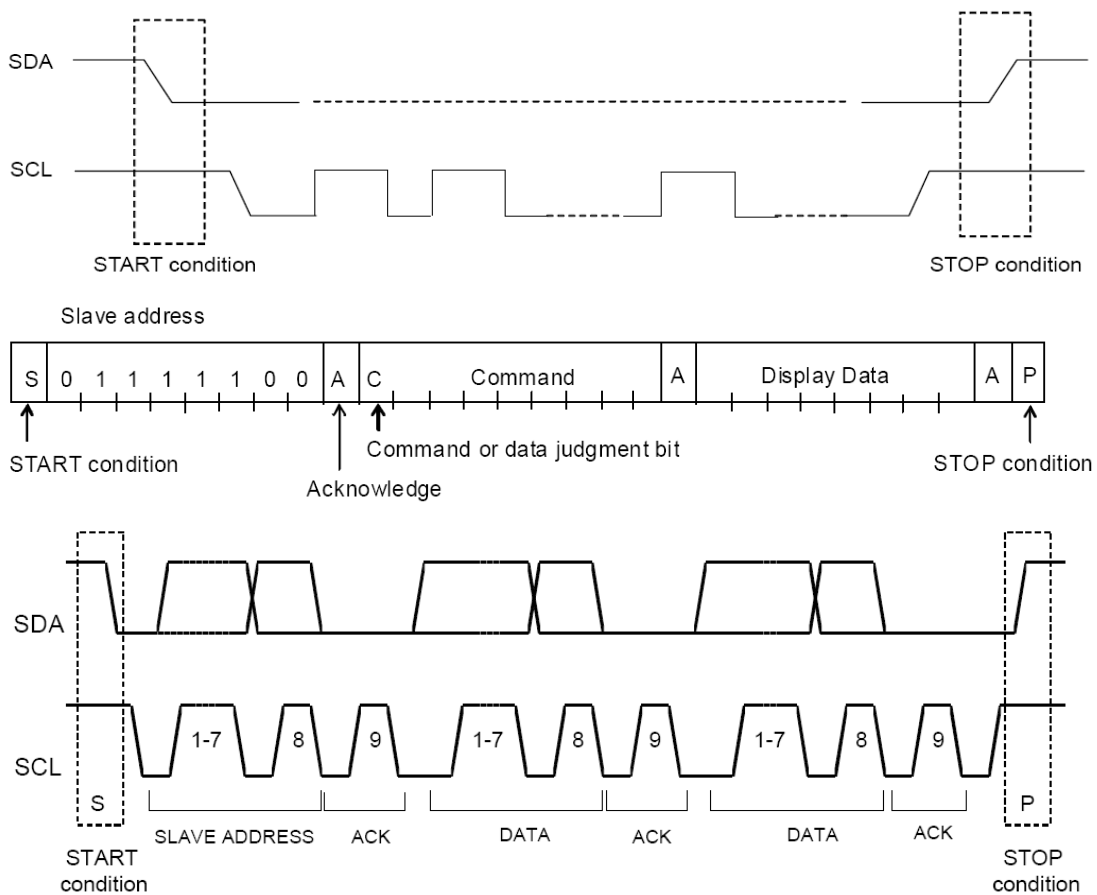


图 4

4. BL55072的控制命令

BL55072 共有 6 个控制命令字。命令和数据都是以字节的形式发送到BL55072,它们的区别在于传送字节的最高位 C,当 C=1 时表示其后传送的字节仍是命令;C=0 表示其后传送的字节是最后一个命令,接下来传送的是一系列数据。下面列出了 BL55072 的 6 个命令字:

	COMMAND	FUNCTION
1	Mode set (MODE SET)	Display & bias setting
2	Address set (ADSET)	DDRAM address setting
3	Display control (DISCTL)	LCD drive mode & Power save mode setting
4	Set IC Operation (ICSET)	Software reset & Oscillator selection
5	Blink control (BLKCTL)	Blinking control
6	All pixel control (APCTL)	All pixel control while display on and off

表 3
MODE SET

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	1	0	*	display	bias	*	*
default	C	1	0	*	0	0	*	*

[3] Display on and off
 0 – Display off (default)
 1 – Display on

[2] Bias control
 0 – 1/3 bias (default)
 1 – 1/2 bias

ADSET

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	0	0	Addr[4:0]				
default	C	0	0	0	0	0	0	0

地址寄存器设置，
 该寄存器用于写数据前设置数据的起始地址，或者读数据/command 前设置读取数据/command 的地址。
 读写数据地址范围为 000H~011H，写数据时如果初始地址大于 11H，则写入数据对应到地址 00H 中。若在写入初始地址后，不断写入数据，当写入数据超过 36*4 时，数据被重新写入到初始地址中。

DISCTL

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	0	1	FR[1:0]		P2	SR[1:0]	
default	C	1	1	0	0	0	1	0

显示控制
 [4:3]: frame frequency control (FR)
 00 - 80Hz (default)
 01 - 71Hz
 10 - 64Hz
 11 - 50Hz

[2]: LCD Drive Mode control

- 0 – Line inversion mode (default)
- 1 – Frame inversion mode

[1:0]: power save mode control (SR)

- 00 – power save mode 1
- 01 – power save mode 2
- 10 – normal mode (default)
- 11 – high power mode

ICSET

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	1	1	0	1	*	softrst	oscmode
Default	C	1	1	0	1	*	0	0

芯片设置

[1]: software reset

- 0 – no operation (default)
- 1 – software reset

[0]: oscillator mode control

- 0 – inner oscillator (default) : OSCIN pin connected to VSS pin.
- 1 – outside oscillator : OSCIN pin connected to outside clock signal (32.768KHz) .

BLKCTL

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	1	1	1	0	*	BLK[1:0]	
Default	C	1	1	1	0	*	0	0

闪烁控制

[1:0] blinking control

- 00 – blinking off
- 01 – 0.25 Hz
- 10 – 0.5Hz
- 11 – 1 Hz

APCTL

	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Value	C	1	1	1	1	1	Apon	Apoff
Default	C	1	1	1	1	1	0	0

全亮全暗控制，该寄存器只有在 display on 时才起作用；

[1]: all pixel ON control

- 0 – normal (default)
- 1 – all pixel on

[0]: all pixel OFF control

- 0 – normal (default)

1 – all pixel off

当 ap0n 和 ap0ff 都为 1 时，则显示全暗，即 ap0ff 的优先级高于 ap0n。

5.BL55072的工作流程

No.	Input	D7	D6	D5	D4	D3	D2	D1	D0	Descriptions
1	Power on									VDD=0→5 V (Tr=100us)
2	Wait 100us									IC initialization
3	Stop									Stop condition
4	Start									Start condition
5	Slave address	0	1	1	1	1	1	0	0	Issue slave address
6	ICSET	1	1	1	0	1	*	1	0	Software reset
7	BLKCTL	1	1	1	1	0	*	0	0	Unnecessary when initial setup (if you need to change the condition)
8	DISCTL	1	0	1	0	0	0	1	0	Unnecessary when initial setup (if you need to change the condition)
9	ICSET	1	1	1	0	1	*	0	1	RAM address MSB set
10	ADSET	0	0	0	0	0	0	0	0	RAM address set
11	Display data	*	*	*	*	*	*	*	*	Address 00h
	Display data	*	*	*	*	*	*	*	*	Address 01h
	...									
	Display data	*	*	*	*	*	*	*	*	Address 11H
12	Stop									Stop condition
13	Start									Start condition
14	Slave address	0	1	1	1	1	1	0	0	Issue slave address
15	MODESET	1	1	0	*	1	0	*	*	Display on
16	Stop									Stop condition

表4

电参数 (VDD=2.5V~5.5V, VLCD=2.5V~5.5V, VSS=0, Ta=-40~85°C)

符号	参数	测试条件	数值			单位
			MIN	TYP	MAX	
VDD	工作电压		2.5		5.5	V
VLCD	液晶工作电压		0		VDD-2.4	V
IST	睡眠电流	关闭显示, 关闭内部振荡器		0.5	5	μA
IDD	工作电流	VDD=3.3[V], T=25°C, Power save mode1, 1/3bias, Frame inverse		7.5	20	μA
FCLK	帧频	VDD=3.3V, FR=80Hz	56	80	104	Hz
V _{CM}	直流	C _{CM} =32 nF, COM0~ COM3	-20		+20	mV

V_s	分量	$C_s=4.7\text{ nF}$, SEG0~ SGE35	-20		+20	mV
-------	----	-----------------------------------	-----	--	-----	----

表 5

NOTE: 直流分量的供电电压为 $VDD = 3.3\text{ V}$, $VLCD = 0\text{V}$, $T_a = 25\text{ }^\circ\text{C}$

典型应用

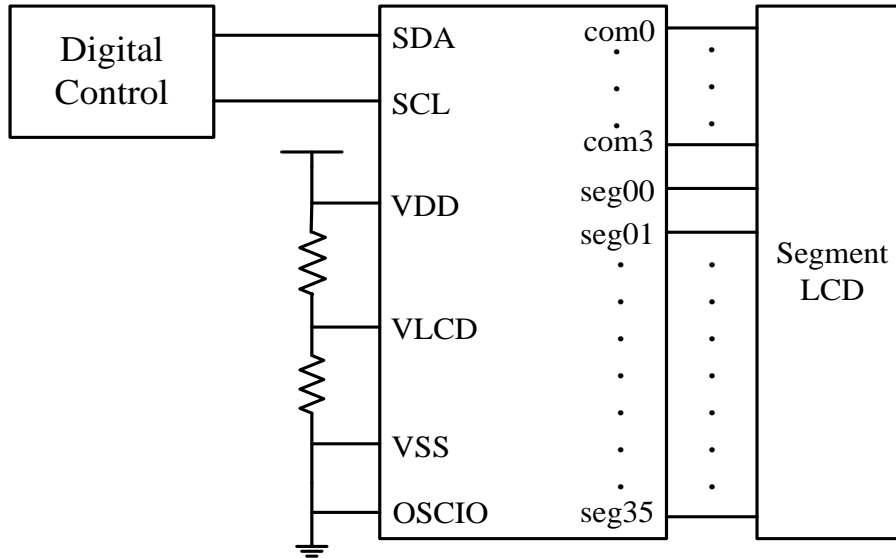
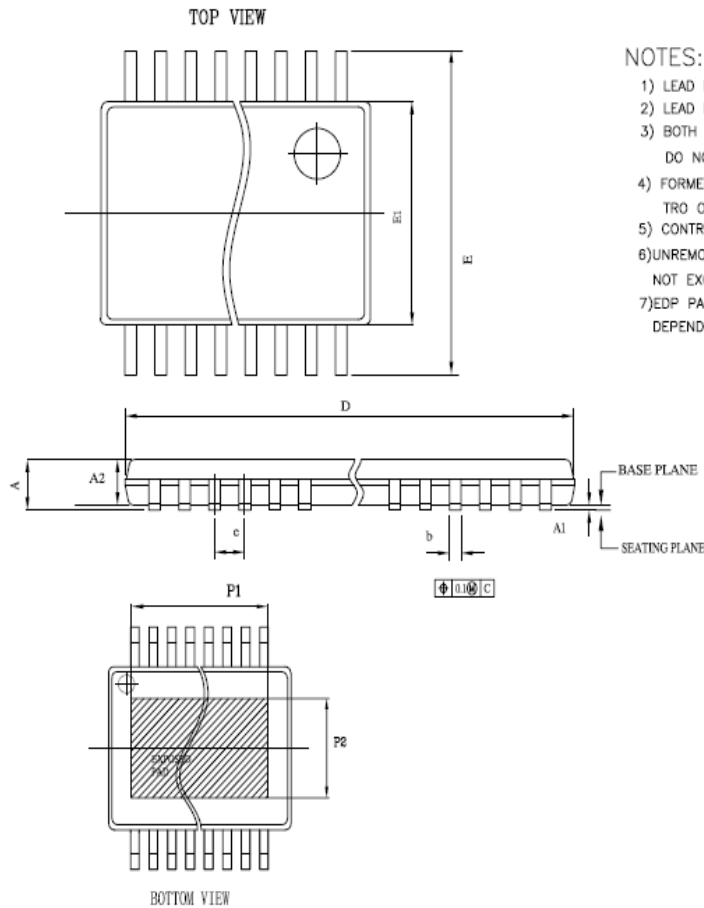
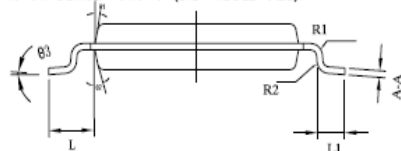


图 5

封装尺寸
TSSOP48

NOTES:

- 1) LEAD FRAME : C7025(THICKNESS :0.127MM)
- 2) LEAD FINISH : SOLDER PLATED
- 3) BOTH PACKAGE LENGTH AND WIDTH
DO NOT INCLUDE FLASH.
- 4) FORMED LEAD SHALL BE PLANAR WITH RESPECT
TO ONE ANOTHER WITHIN 0.10(0.004)
- 5) CONTROLLING DIMENSION : MM .
- 6) UNREMOVED FLASH BETWEEN LEADS&PACKAGE END FLASH SHALL
NOT EXCEED 0.15MM FROM BOTTOM BODY PER SIDE.
- 7) EDP PACKAGE: EXPOSED PAD SIZE P1&P2 ARE VARIATIONS
DEPENDING ON DEVICE FUNCTION(DIE PADDLE SIZE).



Symbol	符号	TSSOP48	
		Min	Max
A	总高		1.2
A1	站高	0.05	0.15
A1	塑封体高	0.85	1.05
E	跨度	7.9	8.3
E1	塑封体宽	6	6.2
D	塑封体长	12.4	12.6
L	脚长	1.00REF	
L1		0.45	0.75
e	脚间距	0.50BSC	
b	脚宽	0.19	0.28
A-A		0.15	0.21