

用于 PCI Express 的双插槽热插拔控制器

特点

- 允许电路板在带电的 PCI Express® 背板上安全地插拔
- 可控制两个独立的 PCI Express 插槽
- 主电源和辅助电源的独立控制
- 为 12V 电源输入引脚提供了 20V 的额定电压保护
- 集成 0.25Ω AUX 开关
- 不超过 1μs 的故障限
- 强制接通测试模式
- 可调电源电压加电斜率
- N 沟道 MOSFET 的高压侧驱动器
- 热停机保护
- 采用 38 引脚 QFN 和 36 引脚 SSOP 封装

应用

- 基于 PCI Express 的 PC 和服务器
- 面向三路电源系统的热插拔应用

描述

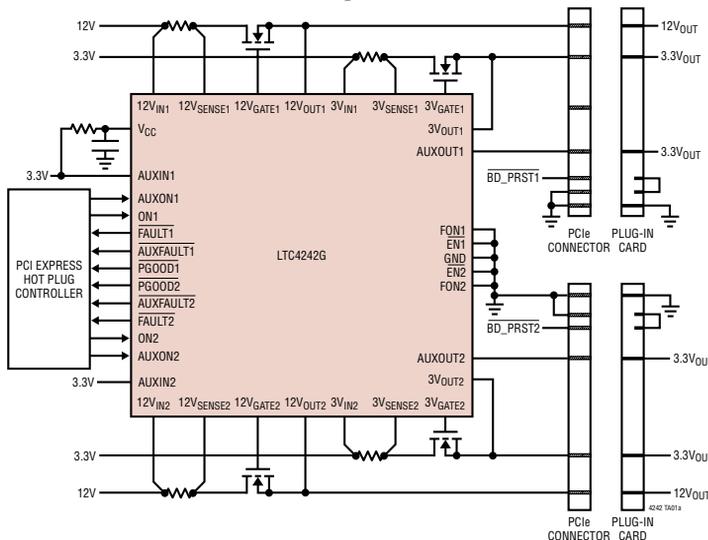
LTC®4242 热插拔 (Hot Swap™) 控制器允许对 PCI Express 背板进行电路板的安全插拔 (针对两个独立插槽)。外部 N 沟道晶体管负责控制 12V 和 3.3V 电源, 而集成开关则用于控制 3.3V 辅助电源。12V 和 3.3V 电源均能够调整上电斜率。双级电路断路器和快速有源限流电路可保护所有电源免遭过流故障的损坏。

布设在 V_{CC} 引脚的电源滤波器使 LTC4242 能够承受电源瞬变。EN 输入负责检测 PCI Express 插槽中是否有板卡插入。FAULT 和 AUXFAULT 输出分别用于在主电源和辅助电源上出现过流时向系统发出警示信号。PGOOD 和 AUXPGOOD 输出则负责指示正确的主电源和辅助电源输出。

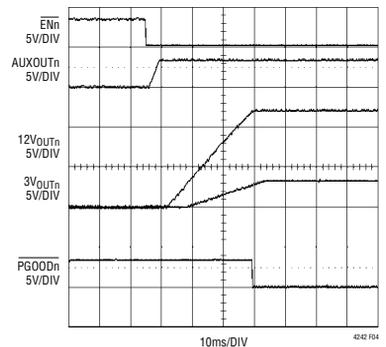
LT、LT、LTC 和 LTM 是凌力尔特公司的注册商标。
Hot Swap 是凌力尔特公司的商标。
所有其他商标均为其各自拥有者的产权。

典型应用

PCI Express 应用



标准的上电序列



LTC4242

绝对最大额定值 (注1)

电源电压

V_{CC}	-0.3V 至 7V
$12V_{INn}$	-0.3V 至 20V
$3V_{INn}$	-0.3V 至 10V
$AUXINn$	-0.3V 至 10V

输入电压

ONn , $AUXONn$, $FONn$	-0.3V 至 7V
ENn	-0.3V 至 7V

输出电压

$FAULTn$, $PGOODn$, $AUXFAULTn$, $AUXPGOODn$	-0.3V 至 7V
--	------------

模拟电压

$12V_{SENSEn}$	-0.3V 至 20V
----------------------	-------------

$12V_{GATEn}$	-0.3V 至 25V
$12V_{OUTn}$ (注3) ... $12V_{GATEn} - 5V$ 至 $12V_{GATEn} + 0.3V$	
$AUXOUTn$, $3V_{SENSEn}$	-0.3V 至 10V
$3V_{GATEn}$	-0.3V 至 14V
$3V_{OUTn}$ (注3)	$3V_{GATEn} - 5V$ 至 $3V_{GATEn} + 0.3V$

工作温度范围

LTC4242C	0°C 至 70°C
LTC4242I	-40°C 至 85°C

贮存温度范围

SSOP 封装	-65°C 至 150°C
QFN 封装	-65°C 至 125°C

引脚温度 (焊接时间 10 秒)

SSOP 封装	300°C
---------------	-------

封装 / 订购信息

<p>TOP VIEW</p> <p>G PACKAGE 36-LEAD PLASTIC SSOP $T_{JMAX} = 125^{\circ}C$, $\theta_{JA} = 95^{\circ}C/W$</p>	<p>TOP VIEW</p> <p>UHF PACKAGE 38-LEAD (5mm x 7mm) PLASTIC QFN $T_{JMAX} = 125^{\circ}C$, $\theta_{JA} = 34^{\circ}C/W$ EXPOSED PAD (PIN 39) IS GND, PCB ELECTRICAL CONNECTION OPTIONAL</p>	
产品型号	产品型号	UHF 器件标记 *
LTC4242CG LTC4242IG	LTC4242CUHF LTC4242IUHF	4242 4242
订购选项 卷带: 加 #TR 无铅型: 加 #PBF 无铅型卷带: 加 #TRPBF 无铅型器件标记: http://www.linear.com/leadfree/		

* 温度等级标识请见货运集装箱上的标签。对于规定工作温度范围更宽的器件，请咨询凌力尔特公司。

电特性 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{CC} = V_{AUXINn} = V_{3VINn} = 3.3\text{V}$ ， $V_{12VINn} = 12\text{V}$ ，除非特别注明。(注 2)

符号	参数	条件		最小值	典型值	最大值	单位
电源							
V_{IN}	工作电压	V_{CC} $12V_{INn}$ $3V_{INn}$ $AUXINn$	●	2.7		6.0	V
			●	10.1		14.4	V
			●	3.0		6.0	V
			●	3.0		6.0	V
I_{DD}	输入电源电流 V_{CC} $12V_{INn}$ $3V_{INn}$	$V_{AUXONn} = 2\text{V}$ ， $V_{ONn} = 2\text{V}$	●		1.6	4	mA
			●		0.5	1	mA
			●		0.35	1	mA
			●				
V_{UVL}	电源欠压锁存	V_{CC} 上升 $12V_{INn}$ 上升 $3V_{INn}$ 上升 $AUXINn$ 上升	●	2.3	2.45	2.6	V
			●	9.48	9.78	10.08	V
			●	2.57	2.67	2.77	V
			●	2.57	2.67	2.77	V
$\Delta V_{LKO}(\text{HYST})$	电源欠压锁存迟滞	V_{CC} $12V_{INn}$ $3V_{INn}$ $AUXINn$	●	30	100	200	mV
			●	90	130	170	mV
			●	20	35	50	mV
			●	20	35	50	mV

电流限值

$\Delta V_{SENSE}(\text{CB})$	电路断路器跳变检测电压 $12V_{INn} - 12V_{SENSEn}$ $3V_{INn} - 3V_{SENSEn}$	●	45	50	55	mV
		●	45	50	55	mV
$\Delta V_{SENSE}(\text{ACL})$	有源电流限制检测电压 $12V_{INn} - 12V_{SENSEn}$ $3V_{INn} - 3V_{SENSEn}$	●	75	100	125	mV
		●	75	100	125	mV
I_{CBAUX}	AUX 电源的电路断路电流	●	385	550	715	mA
t_{CB}	电路断路器响应时间	●	10	20	40	μs

开关电阻

R_{AUX}	内部开关电阻 $R_{AUX} = (V_{AUXINn} - V_{AUXOUTn})/I$	(注 4) $I = 375\text{mA}$	●		0.25	0.4	Ω
-----------	--	-----------------------------	---	--	------	-----	----------

外部栅极驱动

$I_{GATE}(\text{UP})$	外部 N 沟道栅极上拉电流	栅极驱动器接通 $V_{12VGATEn} = 1\text{V}$ $V_{3VGATEn} = 1\text{V}$	●	-5	-9	-13	μA
			●	-5	-9	-13	μA
$I_{GATE}(\text{DN})$	外部 N 沟道栅极下拉电流	栅极驱动器关断 $V_{12VGATEn} = 17\text{V}$ ， $V_{12VOUTn} = 12\text{V}$ $V_{3VGATEn} = 8.3\text{V}$ ， $V_{3VOUTn} = 3.3\text{V}$	●	0.5	1	2	mA
			●	0.5	1	2	mA
$I_{GATE}(\text{FPD})$	外部 N 沟道栅极快速下拉电流	快速关断 $V_{12VGATEn} = 17\text{V}$ ， $V_{12VOUTn} = 12\text{V}$ $V_{3VGATEn} = 8.3\text{V}$ ， $V_{3VOUTn} = 3.3\text{V}$	●	150	250	400	mA
			●	150	250	400	mA
ΔV_{GATE}	外部 N 沟道栅极驱动 $12V_{GATEn} - 12V_{OUTn}$ $3V_{GATEn} - 3V_{OUTn}$	$I_{GATE} = 1\mu\text{A}$ (注 3)	●	4.5	5.5	7.9	V
			●	4.5	5.5	7.9	V

输入引脚

$V_{PG}(\text{TH})$	电源良好门限电压	$12V_{OUTn}$ 下降 $3V_{OUTn}$ 下降 $AUXOUTn$ 下降 (注 5)	●	10.08	10.38	10.68	V
			●	2.772	2.855	2.937	V
			●	2.772	2.855	2.937	V
$V_{PG}(\text{HYST})$	电源良好迟滞	$12V_{OUTn}$ $3V_{OUTn}$ $AUXOUTn$ (注 5)	●	20	70	110	mV
			●	5	20	30	mV
			●	5	20	30	mV

电源要求 凡标注 ● 表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{CC} = V_{AUXINn} = V_{3VINn} = 3.3\text{V}$ ， $V_{12VINn} = 12\text{V}$ ，除非特别注明。(注 2)

符号	参数	条件	最小值	典型值	最大值	单位
$V_{ON(TH)}$	ONn, AUXONn 引脚门限电压	上升沿	● 1.173	1.235	1.297	V
$\Delta V_{ON(TH)}$	ONn, AUXONn 引脚迟滞		● 30	70	120	mV
$V_{ON(RTH)}$	ONn, AUXONn 引脚复位门限电压	下降沿	● 0.5	0.6	0.7	V
$I_{ON(IN)}$	ONn, AUXONn 引脚输入电流	$V_{ONn} = V_{AUXONn} = 1.2\text{V}$	●		± 1	μA
$V_{\overline{EN}(TH)}$	\overline{ENn} 引脚门限电压	\overline{ENn} 上升	● 1.173	1.235	1.297	V
$\Delta V_{\overline{EN}(HYST)}$	\overline{ENn} 引脚迟滞		● 30	70	120	mV
$I_{\overline{EN}(UP)}$	\overline{ENn} 上拉电流	$V_{\overline{ENn}} = 1\text{V}$	● -5	-9	-13	μA
V_{FON}	FONn 引脚逻辑门限		● 0.7		2.6	V
I_{SENSE}	SENSE 引脚输入电流					
	$12V_{SENSEn}$	$V_{12VSENSEn} = 12\text{V}$	●	40	100	μA
	$3V_{SENSEn}$	$V_{3VSENSEn} = 3.3\text{V}$	●	40	100	μA
I_{OUT}	OUT 引脚输入电流	栅极驱动器接通				
	$12V_{OUTn}$	$V_{12VOUTn} = 12\text{V}$	●	45	90	μA
	$3V_{OUTn}$	$V_{3VOUTn} = 3.3\text{V}$	●	27	60	μA
$R_{OUT(DIS)}$	OUT 引脚放电电阻	栅极驱动器关断				
	$12V_{OUTn}$	$V_{12VOUTn} = 6\text{V}$	●	350	700	Ω
	$3V_{OUTn}$	$V_{3VOUTn} = 2\text{V}$	●	165	330	Ω
	AUXOUTn	$V_{AUXOUTn} = 2\text{V}$	●	375	750	Ω

输出引脚

V_{OL}	输出低电压 \overline{FAULTn} , $\overline{AUXFAULTn}$, \overline{PGOODn} , $\overline{AUXPGOODn}$ (注 5)	$I_{PIN} = 3\text{mA}$	●	0.14	0.4	V
I_{PU}	上拉电流 \overline{FAULTn} , $\overline{AUXFAULTn}$, \overline{PGOODn} , $\overline{AUXPGOODn}$ (注 5)	$V_{PIN} = 1.5\text{V}$	●	-5	-9	μA

转换速率

SR_{AUXOUT}	AUXOUTn 转换速率		●	1.25	1.7	V/ms
---------------	--------------	--	---	------	-----	------

延迟

$t_{PLH(GATE)}$	输入高 (ONn) 至 GATE 高传播延迟		●	7	14	μs
$t_{PLH(UVL)}$	输入电源低 ($12V_{INn}$, $3V_{INn}$) 至 GATE 低传播延迟		●	18	36	μs
$t_{PLH(PG)}$	输出低 ($12V_{OUTn}$, $3V_{OUTn}$) 至 \overline{PGOOD} 高传播延迟		●	20	40	μs
$t_{PHL(SENSE)}$	检测电压高至 GATE 低	$\Delta V_{SENSE} = 200\text{mV}$, $C_{GATE} = 10\text{nF}$	●	0.4	1	μs

注 1： 高于“绝对最大额定值”部分所列数值的应力有可能对器件造成永久性的损害。在任何绝对最大额定值条件下暴露的时间过长都有可能影响器件的可靠性和使用寿命。

注 2： 所有流入器件引脚的电流均为正，所有流出器件引脚的电流均为负。所有的电压值均以 GND 为基准，除非特别注明。

注 3： 内部箝位电路将 GATE 引脚电压限制于比 V_{OUT} 引脚电压高 5V 的最小值。把 GATE 引脚驱动至高于该箝位电压的数值有可能损坏器件。

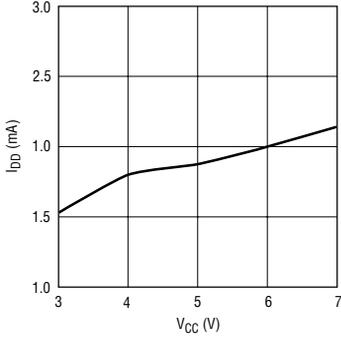
注 4： 对于 QFN 封装，AUX FET 接通电阻由晶圆级测量中的相关性来保证。

注 5： 仅 QFN 封装器件可提供。

典型性能特征

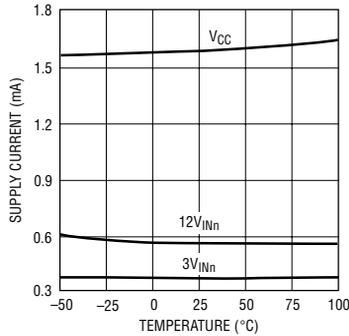
$T_A = 25^\circ\text{C}$ 。 $V_{CC} = V_{AUXINn} = V_{3VINn} = 3.3\text{V}$ ， $V_{12VINn} = 12\text{V}$ ， 除非特别注明。(注 2)

I_{DD} 与 V_{CC} 的关系曲线



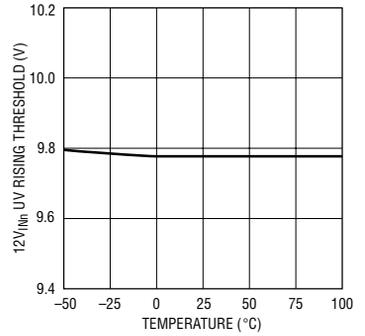
4242 G01

V_{CC} ， $12V_{INn}$ 和 $3V_{INn}$ 电源
电流与温度的关系曲线



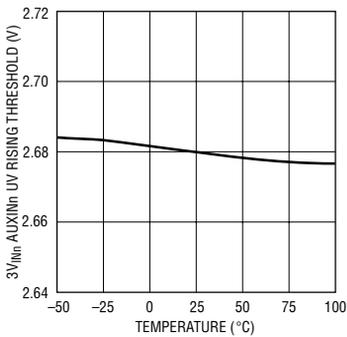
4242 G02

$12V_{INn}$ UV 上升门限与温度的
关系曲线



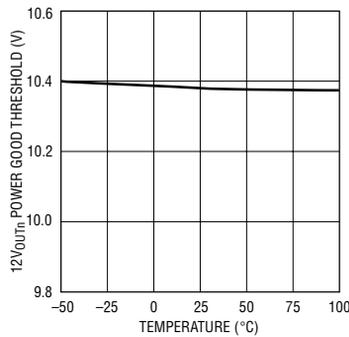
4242 G03

$3V_{INn}$ ， $AUXINn$ 上升门限与
温度的关系曲线



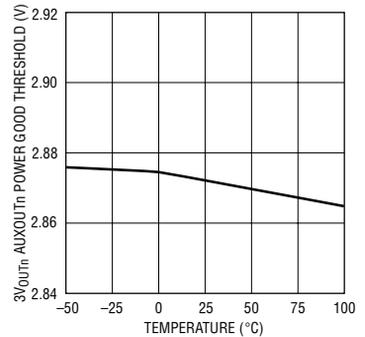
4242 G04

$12V_{OUTn}$ 电源良好门限与
温度的关系曲线



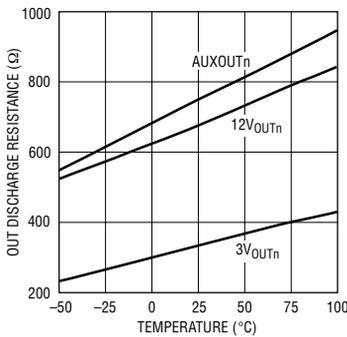
4242 G05

$3V_{OUTn}$ ， $AUXOUTn$ 电源
良好门限与温度的关系曲线



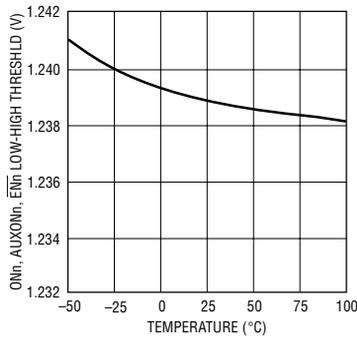
4242 G06

OUT 放电电阻与温度的
关系曲线



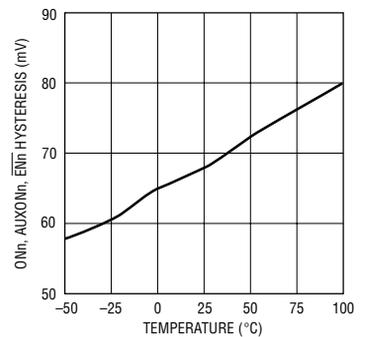
4242 G07

ONn ， $AUXONn$ ， \overline{ENn} 低至
高门限与温度的关系曲线



4242 G08

ONn ， $AUXONn$ ， \overline{ENn} 迟滞
与温度的关系曲线



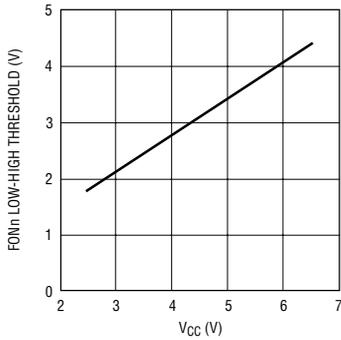
4242 G09

LTC4242

典型性能特征

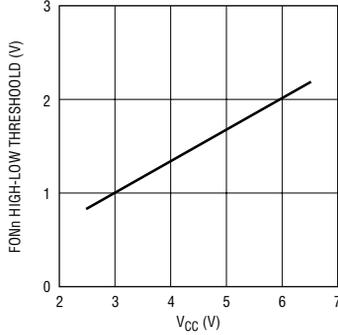
$T_A = 25^\circ\text{C}$ 。 $V_{CC} = V_{AUXINn} = V_{3VINn} = 3.3\text{V}$ ， $V_{12VINn} = 12\text{V}$ ， 除非特别注明。(注 2)

FONn 低至高门限与 V_{CC} 的关系曲线



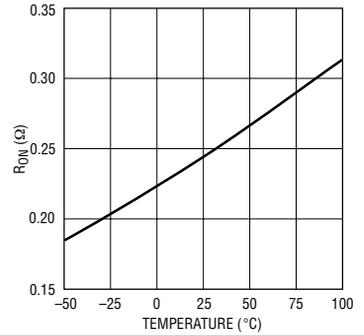
4242 G10

FONn 高至低门限与 V_{CC} 的关系曲线



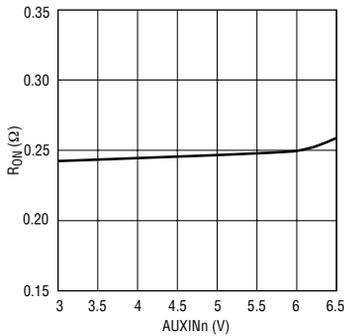
4242 G11

R_{ON} 与温度的关系曲线



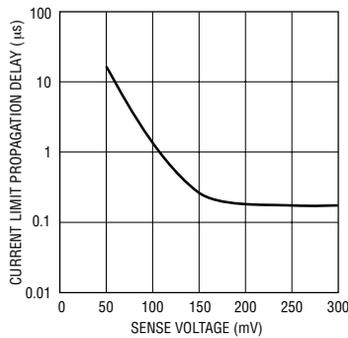
4242 G12

R_{ON} 与 $AUXINn$ 的关系曲线



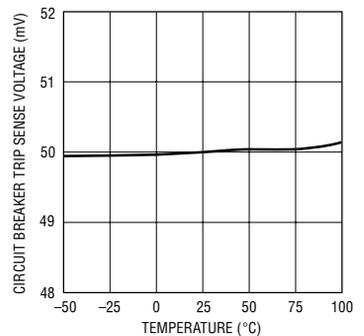
4242 G13

电流限制传播延迟与检测电压的关系曲线



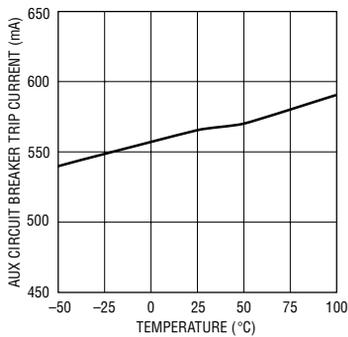
4242 G14

电路断路器跳变检测电压与温度的关系曲线



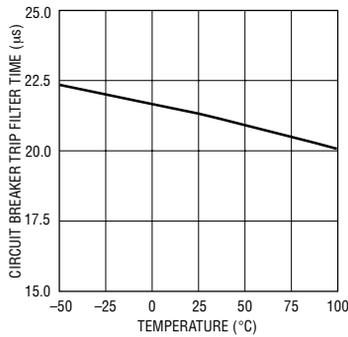
4242 G14

辅助电路断路器跳变电流与温度的关系曲线



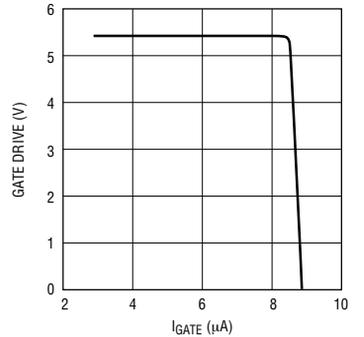
4242 G14

电路断路器跳变滤波器时间与温度的关系曲线



4242 G17

栅极驱动电压与 I_{GATE} 的关系曲线

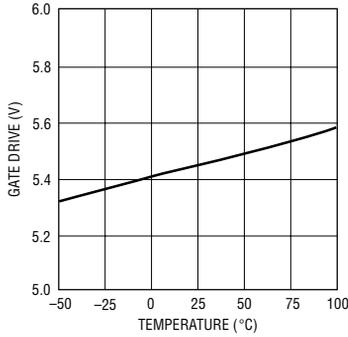


4242 G18

典型性能特征

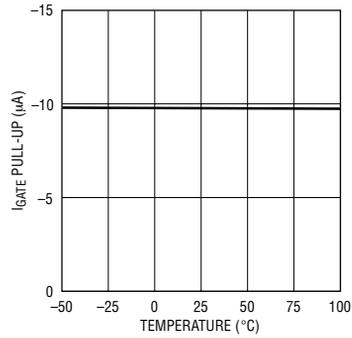
$T_A = 25^\circ\text{C}$ 。 $V_{CC} = V_{AUXINn} = V_{3VINn} = 3.3\text{V}$ ， $V_{12VINn} = 12\text{V}$ ， 除非特别注明。(注 2)

栅极驱动电压与温度的关系曲线



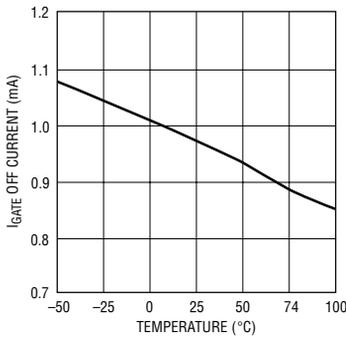
4242 G19

I_{GATE} 上拉电流与温度的关系曲线



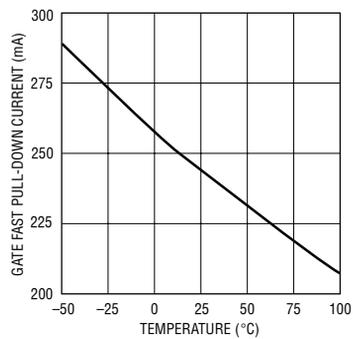
4242 G20

I_{GATE} 关断电流与温度的关系曲线



4242 G21

栅极快速下拉电流与温度的关系曲线



4242 G22

引脚功能

12V_{GATE1}/12V_{GATE2} : 12V 电源外部 N 沟道 MOSFET 的栅极驱动器。内部充电泵提供了 9 μ A 的上拉电流, 使 12V_{GATE_n} 引脚电压斜坡上升。在关断期间, 一个 1mA 的下拉电流源把 12V_{GATE_n} 放电至地。在内部将 12V_{GATE_n} 箝位于比 12V_{OUT_n} 高 5.5V 的电压值。在过流故障期间, 将起动位于 12V_{GATE_n} 和 12V_{OUT_n} 之间的 250mA 下拉电流源。需要在该引脚上布设一个外部 RC 网络, 以实现最佳的电流限制响应。

12V_{SENSE1}/12V_{SENSE2} : 12V 电源电流限制检测输入。在 12V_{IN_n} 和 12V_{SENSE_n} 之间的电源通路上布设了一个检测电阻器, 用于检测 12V 通道的负载电流。对检测电阻器两端的电压进行监视, 实现有源电流限制和电路断路器故障检测。如欲停用 12V 通道的电路断路器功能, 则需把 12V_{SENSE_n} 连接至 12V_{IN_n}。

12V_{IN1}/12V_{IN2} : 12V 电源输入。当 12V_{IN_n} 电压低于 9.78V 时, 欠压闭锁电路将禁用 12V 和 3.3V 电压。

12V_{OUT1}/12V_{OUT2} : 12V 输出连接。把该引脚连接至 12V 电源外部 N 沟道 MOSFET 的源极, 作为栅极驱动回线。在该引脚电压上开到 10.38V 之前, 不能将 $\overline{\text{PGOOD1}}$ / $\overline{\text{PGOOD2}}$ 拉至低电平。当外部 MOSFET 关断时, 一个 700 Ω 有源下拉电阻器将把 12V_{OUT_n} 放电至地。

3V_{GATE1}/3V_{GATE2} : 3.3V 电源外部 N 沟道 MOSFET 的栅极驱动器。内部充电泵提供了 9 μ A 的上拉电流, 使 3V_{GATE_n} 引脚电压斜坡上升。在关断期间, 一个 1mA 的下拉电流源把 3V_{GATE_n} 放电至地。在内部将 3V_{GATE_n} 箝位于比 3V_{OUT_n} 高 5.5V 的电压值。在过流故障期间, 将起动位于 3V_{GATE_n} 和 3V_{OUT_n} 之间的 250mA 下拉电流源。需要在该引脚上布设一个外部 RC 网络, 以实现最佳的电流限制响应。

3V_{SENSE1}/3V_{SENSE2} : 3.3V 电源电流限制检测输入。在 3V_{IN_n} 和 3V_{SENSE_n} 之间的电源通路上布设了一个检测电阻器, 用于检测 3.3V 通道的负载电流。对检测电阻器两端的电压进行监视, 实现有源电流限制和电路断路器故障检测。如欲停用 3.3V 通道的电路断路器功能, 则需把 3V_{SENSE_n} 连接至 3V_{IN_n}。

3V_{IN1}/3V_{IN2} : 3.3V 电源输入。当 3V_{IN_n} 电压低于 2.67V 时, 欠压闭锁电路将停用 3.3V 和 12V 电源。

3V_{OUT1}/3V_{OUT2} : 3.3V 输出连接。把该引脚连接至 3.3V 电源外部 N 沟道 MOSFET 的源极, 作为栅极驱动回线。在该引脚电压上升到 2.855V 之前, 不能将 $\overline{\text{PGOOD1}}$ / $\overline{\text{PGOOD2}}$ 拉至低电平。当外部 MOSFET 关断时, 一个 375 Ω 有源下拉电阻器将把 3V_{OUT_n} 放电至地。

$\overline{\text{AUXFAULT1}}$ / $\overline{\text{AUXFAULT2}}$: 辅助电源故障状态输出。通常由一个内部 9 μ A 上拉电阻器把 $\overline{\text{AUXFAULT_{n 拉至高电平。如果 AUX 通道由于过流故障或器件温度升至 150 $^{\circ}$ C 以上的原因而关断, 则该引脚将被确定为低电平。当 FON_n 和 EN_n 为高电平时, 指示开关接通状态。}$

AUXON1/AUXON2 : 辅助电源接通控制输入。一个上升沿将接通内部 FET, 而一个下降沿则将关断内部 FET。把该引脚拉至 0.6V 以下并持续 3.5 μ s 以上的时间将清除 AUX 通道上的故障。

AUXIN1/AUXIN2 : 辅助电源输入。当 AUXIN_n 引脚的电压低于 2.67V 时, 欠压闭锁电路将停用 AUX 电源。AUXIN_n 是至内部传输 FET 的输入。

AUXOUT1/AUXOUT2 : 辅助电源输出。AUXOUT_n 是来自内部传输 FET 的输出。在该引脚上升到 2.855V 之前, 不能把 $\overline{\text{AUXPGOOD1}}$ / $\overline{\text{AUXPGOOD2}}$ 拉至低电平。当内部 FET 被关断时, 一个 750 Ω 有源下拉电阻器把 AUXOUT_n 放电至地。

引脚功能

AUXPGOOD/AUXPGOOD2 (QFN 封装) : 辅助电源状态输出。在下列情况下，由内部 $9\mu\text{A}$ 上拉电流源将该漏极开路引脚拉至高电平： $\overline{\text{AUXOUTn}}$ 引脚电压低于电源良好门限、 $\overline{\text{ENn}}$ 为高电平、热停机期间、 AUXONn 为低电平、或者 V_{CC} 或 AUXINn 处于 UVLO 状态。

$\overline{\text{EN1}}/\overline{\text{EN2}}$: 板卡存在/插槽插入检测输入。必须把 $\overline{\text{ENn}}$ 引脚拉至 1.235V 以下，以使能系统。该引脚上设有一个内部 $9\mu\text{A}$ 上拉电流源。

裸露衬垫 (QFN 封装) : 电源地。可选择与 PCB 建立电连接。

$\overline{\text{FAULT1}}/\overline{\text{FAULT2}}$: 主电源故障状态输出。由内部 $9\mu\text{A}$ 上拉电流源将 $\overline{\text{FAULTn}}$ 引脚拉至高电平。当 12V 或 3.3V 电源上出现过流故障时， $\overline{\text{FAULTn}}$ 将被闭锁于低电平。

$\text{FON1}/\text{FON2}$: 强制接通数字输入。对于诊断用途，此引脚高电平输入将使 12V 、 3.3V 和 AUX 通道上的

欠压和过流故障以及 ONn 和 AUXONn 引脚上的输入命令失效。然而， V_{CC} 的 UVLO 将切断开关。小心！在该模式中没有限流作用原理。如欲停用故障超越功能，则需把 FONn 引脚连接至地。

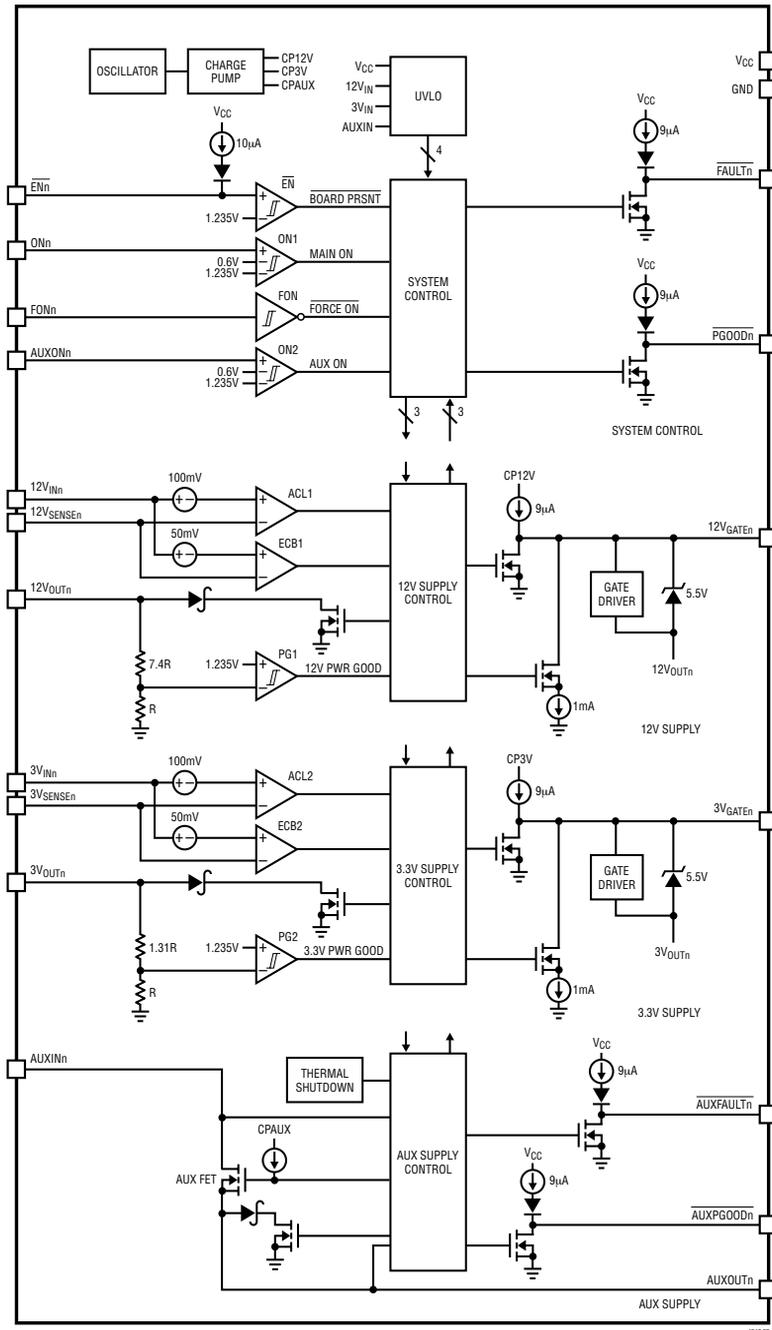
GND : 器件地。连接至接地平面。

$\text{ON1}/\text{ON2}$: 主电源接通控制输入。一个上升沿将接通 12V 和 3.3V 电源的外部 MOSFET，而一个下降沿则把它们关断。如欲清除 12V 和 3.3V 通道上的故障，则需将该引脚拉至 0.6V 以下。

$\overline{\text{PGOOD1}}/\overline{\text{PGOOD2}}$: 主电源状态输出。在下列情况下，由内部 $9\mu\text{A}$ 上拉电流源将该漏极开路引脚拉至高电平： 12V_{OUTn} 或 3V_{OUTn} 引脚电压低于电源良好门限、 $\overline{\text{ENn}}$ 为高电平、 ONn 为低电平、或者 V_{CC} 或任何主电源处于 UVLO 状态。

V_{CC} : 器件电源输入。工作电压范围为 2.7V 至 6V 。内部欠压闭锁电路在 V_{CC} 电压超过 2.45V 之前停用器件。

功能示意图



4242 FD

工作原理

功能示意图显示了该器件的主要功能元件。LTC4242 是专为控制 PCI Express 背板两个独立插槽的电源而设计的，从而实现了两块电路板的安全插拔。在正常操作期间，充电泵提供 9 μ A 电流，用于接通外部 N 沟道 MOSFET 的栅极，以向负载传送功率。外部 MOSFET 的栅极被箝位于比其源极电压约高 5.5V 的数值上。AUX FET 的栅极电压以约 1.25V/ms 的转换速率斜坡上升，以控制涌入电流。

电子电路断路器 (ECB) 比较器和模拟电流限制 (ACL) 放大器采用 V_{IN} 和 SENSE 电压之间的压差来监视负载电流。ACL 的门限被设定为 ECB 门限的 2 倍。ACL 放大器通过采用一个有源控制环路降低外部 MOSFET 的栅至源极电压来限制负载中的电流。当某个过流条件的持续时间超过了 20 μ s 时，MOSFET 将被关断，以防止发生过热。FAULT 被闭锁于低电平，以表示控制主通道的外部 MOSFET 出现了过流条件。

AUX FET 的控制电路具有一个电路断路器，该断路器将在电流达到 550mA 之后 20 μ s 发生跳变。它还包括一个有源电流限制放大器，该放大器将把流过 AUX FET 的电流限制为 1.65A 左右。热停机电路

负责在芯片温度升至 150 $^{\circ}$ C 以上时关闭 AUX FET。AUXFAULT 被闭锁于低电平，以指示内部 FET 出现了过流条件或发生了热停机。

当内部开关和外部开关均切断时，OUT 引脚将通过内部 N 沟道晶体管放电至地。

输出电压采用 OUT 引脚和 PG 比较器进行监视，以确定电压是否有效。电源良好条件由 $\overline{PGOOD}/\overline{AUXPGOOD}$ 引脚采用漏极开路下拉晶体管来指示。

功能示意图示出了 LTC4242 的监视功能块。系统控制部分中的比较器组包括 UVLO、ON 和 \overline{EN} 比较器。这些比较器用于确定外部条件在接通开关之前是否有效。但首先，欠压闭锁电路 (UVLO) 必须确认输入电源和主电源 V_{CC} ，并生成至逻辑电路的上电初始化信号。

系统控制部分中的 FON 反相器用于使 LTC4242 在诊断模式中运作。在该操作模式中，所有的传输晶体管均被强制接通，并忽略欠压、电路断路器/电流限制状态和输入命令。然而，如果 V_{CC} 降至其 UVLO 电压以下，则所有开关将被切断，这与 FON 无关。

应用信息

LTC4242 的典型应用为在背板或主板，用于控制两个 PCI Express 插槽的供电。该器件负责向系统热插拔控制器 (HPC) 通告故障和电源良好状态。

LTC4242 的基本应用电路示于图 1。首先将要讨论的是 PCI Express 系统中的电路板存在检测、正常的接通和关断序列、各种故障条件以及从故障状态的恢复。接著讨论强制接通操作，之后是 PCB 布局的考虑。外部元件的选择将在“设计实例”部分进行详细讨论。

电路板存在检测

在 PCI Express 系统中，系统板连接器采用两个信号 ($\overline{PRSNT1}$ 和 $\overline{PRSNT2}$) 来检测电路板的存在，并确保电路板完整地插入连接器，如图 2 所示。当电路板插入连接器时，HPC 将生成一个接通命令，并在一个编程 HPC 防反跳延迟之后发送至 LTC4242，如图 1 所示。另一种生成防反跳延迟的方法是利用图 3 所示的延迟网络。

应用信息

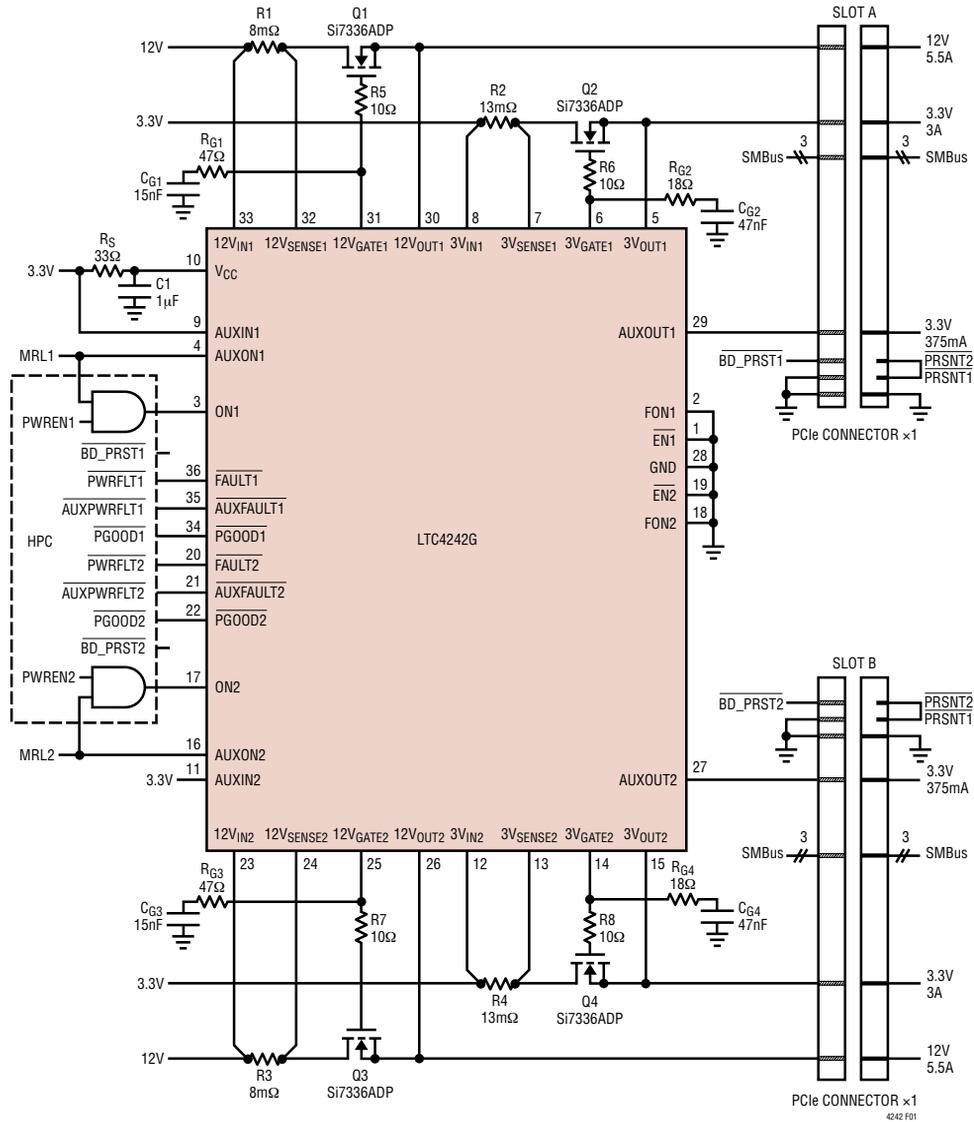


图 1 : 典型 PCI Express 应用

应用信息

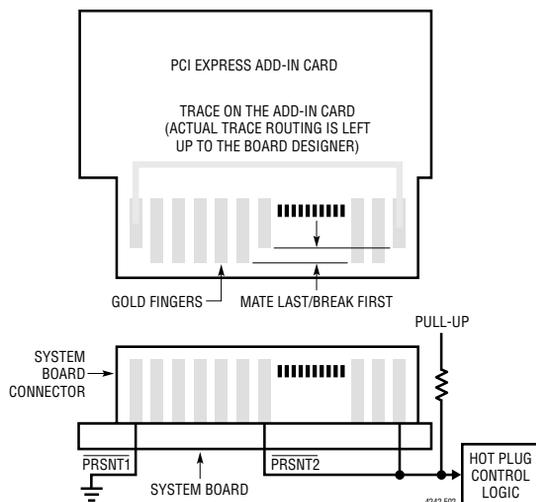


图 2：插卡插入/拔出

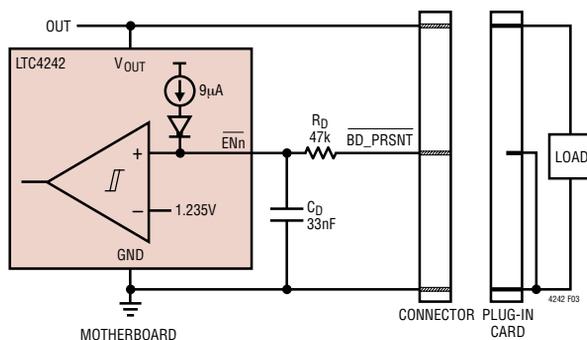


图 3：用于在板卡插入期间生成延迟的 RC 网络

当 $\overline{PRSNT2}$ 在电路板插入后被拉至低电平时， \overline{ENn} 经过由 C_D 和 R_D 值设定的延迟之后走低。对于 1ms 的插入防反跳延迟和 47k 的 R_D ：

$$C_D = \frac{t_{DELAY1} \text{ (ms)}}{43.5} \mu\text{F} = 0.023\mu\text{F}$$

选择 $C_D = 33\text{nF}$ 。

当电路板被拔出时，插槽的供电将在下列延迟之后停止：

$$t_{DELAY2} = \frac{0.765C_D}{9} \text{ s} = 2.8\text{ms}$$

接通序列

PCI Express 电源由 12V 和 3.3V 电源路径中的外部 N 沟道晶体管 Q1~Q4 以及用于 3.3V 辅助电源路

应用信息

径的内部晶体管来控制。检测电阻 $R1 \sim R4$ 提供电流故障检测电路的输入。电阻 $R_{G1} \sim R_{G4}$ 和电容 $C_{G1} \sim C_{G4}$ 用于补偿电流控制环路。电容 $C_{G1} \sim C_{G4}$ 还负责控制输出加电速率和涌入电流，而电阻 $R5 \sim R8$ 则分别用于防止 N 沟道 MOSFET $Q1 \sim Q4$ 发生高频振荡。

必须首先满足以下条件，然后才能接通外部和内部开关。

1. 器件的电源 V_{CC} 必须超过其欠压闭锁门限。如欲接通外部/内部开关，则主/辅助输入电源必须超过其 $UVLO$ 门限。
2. 必须把 \overline{EN} 引脚拉至低电平，以开始启动序列。

当满足了这些初始条件时，检查 ON 引脚。LTC4242 具有用于每个插槽的 ON 引脚 ($AUXON$ 和 ON)，以实现主输入电源 (12V 和 3.3V) 和 3.3V 辅助电源的独立控制。如果 ON 引脚为高电平，则开关接通。如果 ON 引脚为低电平，则开关将在 ON 引脚被拉至高电平时接通。如图 4 所示，所有的电源将在 \overline{EN} 引脚电平走低之后接通。

每个外部开关都通过利用 $9\mu A$ 电流源对 $GATE$ 充电来接通。 $GATE$ 引脚电压的上升斜率 = $9\mu A/C_G$ ，而电源浪涌电流被设定为 $C_L/C_G \cdot 9\mu A$ ，其中， C_L 是电源输出电容。

对内部开关的栅极进行转换将使 $3.3V_{AUX}$ 电源输出以一个内部设定的约 $1.25V/ms$ 的斜率上电。

输入电源的电路断路器 (ECB) 在输入电源清除了 $UVLO$ 之后进入待命状态。一旦电源接通且输出处于容差范围之内，则用于主输入电源的 \overline{PGOOD} 引脚和用于辅助输入电源的 $\overline{AUXPGOOD}$ 引脚 (仅 QFN 封装提供) 将被拉至低电平。

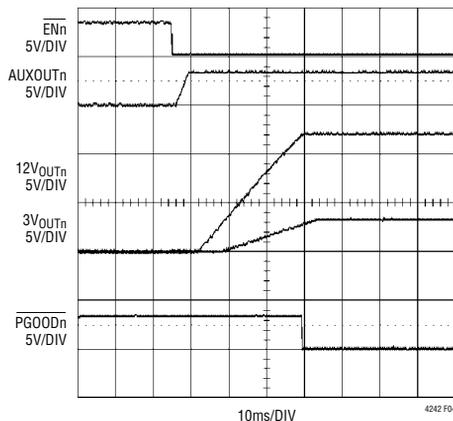


图 4：正常的加电序列

关断序列

多种条件都可导致开关被关断。

1. $ON/AUXON$ 引脚电压走低将关断主/内部开关。
2. \overline{EN} 引脚电压走高将关断所有开关。
3. 多种故障条件将关断开关。这些故障条件包括电源欠压和过流电路断路器故障。
4. 当热停机电路启动时，内部开关被关断。

当 ON 走低时，主开关被关断，并由 $1mA$ 电流将栅极下拉至地。当主电源被关断时， \overline{PGOOD} 信号将被拉至高电平，且输出将通过内部开关放电至地。同样，当一个辅助电源被关断时， $\overline{AUXPGOOD}$ 信号将被拉至高电平，而且，其输出将通过内部开关放电至地。如图 5 所示， \overline{EN} 走高将导致所有电源被关断。

应用信息

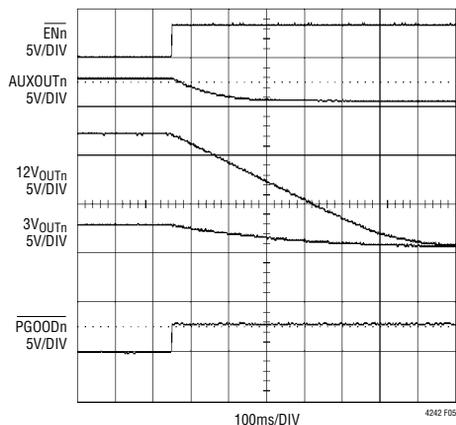


图 5：正常的断电序列

热停机

用于 3.3V 辅助电源的两个内部开关均由一个独立的热停机电路提供保护。如果某个内部开关的温度达到 150°C，则开关将立即关断，且 AUXFAULT 被闭锁于低电平。所有其他的电源开关均不受影响。当温度降至 120°C 以下时，通过 AUXON 引脚电平的再循环（先低后高）来使开关再度接通。

过流故障

LTC4242 为所有的电源提供了过流故障的双级抗干扰保护功能。由一个电子电路断路器 (ECB) 比较器和一个有源电流限制 (ACL) 放大器来监视检测电阻器 (内部和外部) 电压降。如果某个电源的电流超过了 ECB 门限，则内部定时器将被起动。如果该电源在 20 μ s 之后仍然处于过流状态，则 ECB 将跳变，且 MOSFET 立即关断，如图 6 所示。

在启动期间，在最坏情况下可把一个电源输出短路至地。浪涌电流将被限制于 ACL 门限 (它是 ECB 门限的 2 倍)，而且，器件将在 20 μ s 之后被锁断。

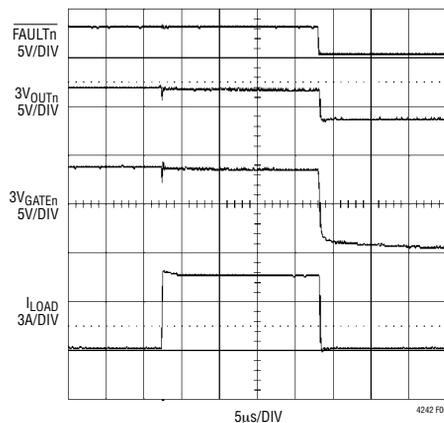


图 6：3.3V 输出上的过流故障

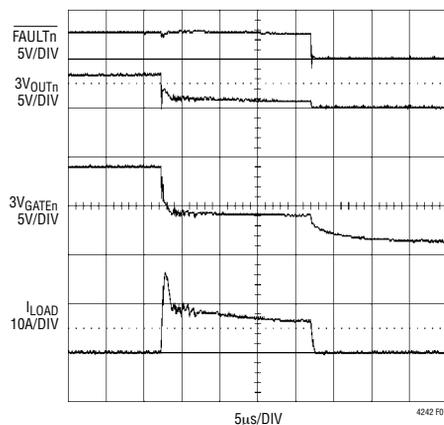
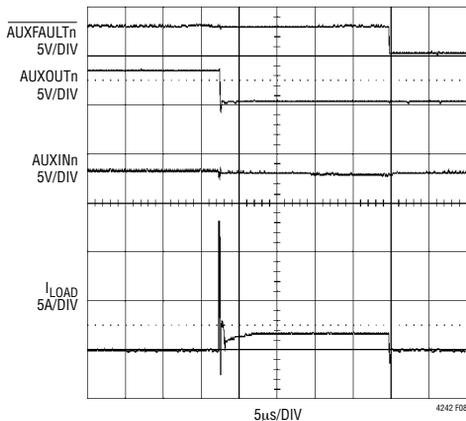


图 7：3.3V 输出上的短路故障

在输出短路期间，必须在最短的时间之内把浪涌电流拉至一个受控水平，以保护系统。LTC4242 的有源电流限制电路进入高电流保护模式，该模式下，MOSFET 的栅源电压拉至零而被关断。输出 MOSFET 的电流在几百纳秒的时间里从几十安培降至零。输入电压在高电流模式期间下降，当 MOSFET 关断时，引线寄生电感形成上升尖峰。补偿网络 R_G/C_G 用于帮助恢复栅极电压。ACL 通过调节栅极电压而把电流水平限制为 ECB 门限的 2 倍。

应用信息

图 8 : 3.3V_{AUX} 输出上的短路故障

对于内部开关，ACL 将电源电流限制于电路断路器电流水平 (550mA) 的 3 倍左右。

在锁断之前，ECB 具有 20µs 的滤波器延迟，用于防止系统由于较小的瞬变浪涌而发生不必要的复位。任何主输出 (12V 或 3.3V) 的过流故障都将导致两个主输出被全部锁断，而不会影响 3.3V 辅助输出。同样，3.3V 辅助输出上的过流故障将造成辅助输出被锁断，而不会影响主输出。

当具有很大的电源引线电感的短路负载时，电源引脚电压有可能在 ACL 下拉外部 MOSFET 的栅极电压之前急剧下降。在这种场合，具有 18µs 滤波器时间的欠压闭锁电路将关断传输 MOSFET。

欠压故障

当任何输入电源 (12V_{IN}、3V_{IN} 或 AUXIN) 降至其欠压门限以下达 18µs 以上时，就会发生欠压故障。这将立即关断开关。3.3V 辅助电源的欠压将不会导致主电源被关断，反之亦然。任何主电源上的欠压故障都将导致两个主电源开关全部关断。如果 V_{CC} 降至其 UVLO 门限以下的时间超过了 38µs，则所有的开关都将被关断。当电源电压和 V_{CC} 升至其各自的欠压门限以上时，将允许开关重新接通。

电源良好故障

当任何电源输出降至其电源良好门限以下达 20µs 以上时，将发生电源良好故障。主/辅助电源上的电源良好故障将导致 $\overline{\text{PGOOD}}/\overline{\text{AUXPGOOD}}$ 引脚被拉至高电平。必须满足下列多种条件，以把 $\overline{\text{PGOOD}}/\overline{\text{AUXPGOOD}}$ 引脚确定为低电平：

1. 输出电压高于电源良好门限
2. $\overline{\text{EN}}$ 引脚为低电平
3. 输入电压高于欠压门限
4. ON 引脚为高电平
5. 未起动热停机电路

复位故障

如欲使主输出上的过流故障复位，则需把 ON 引脚拉至低电平或把故障电源拉至其欠压闭锁 (UVLO) 门限以下。如欲使辅助输出上的过流或热停机故障复位，则需把 AUXON 拉至低电平或将辅助电源拉至其 UVLO 门限以下。把 V_{CC} 拉至其 UVLO 门限以下将使所有的过流和热停机故障复位。当故障超越引脚 FON 为高电平时，器件将不能被复位。

故障之后的自动重试

如图 9 所示，可通过把 $\overline{\text{FAULT}}$ 和 ON 引脚与一个 RC 网络连接而把 LTC4242 配置成在故障条件之后自动重启。如图 10 中的时序图所示，自动重启电路将在电路断路器跳变之后尝试重新启动 LTC4242。

$$t_{\text{OFF}} \approx \frac{R_{\text{AUTO}} \cdot C_{\text{AUTO}} \cdot (1.235 - V_{\text{OL}})}{2.065 + R_{\text{AUTO}} \cdot 9\mu\text{A}}$$

当采用图中所示的元件值时， $t_{\text{OFF}} = 3.3\text{ms}$ 。由于在最坏情况下短路的持续时间少于 40µs，因此，自动重启占空比为 1.3%。

应用信息

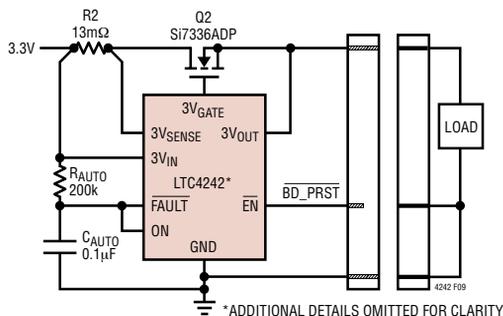


图9：自动重试应用

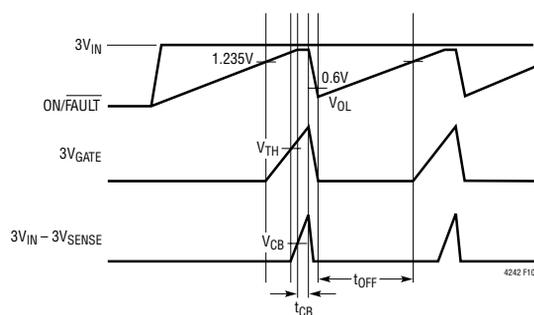


图10：自动重试定时

GATE 引脚电压

最小栅极驱动电压为 4.5V，因此，外部开关应采用逻辑电平 N 沟道 MOSFET，以维持足够的栅极电压。GATE 引脚被箝位于比各自 OUT 引脚电压高 5.5V 的典型值上。

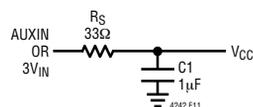
补偿有源电流环路

采用电阻 R_G 和转换速率控制电容 C_G 对有源电流限制电路进行补偿。 C_G 的数值根据容许的浪涌电流来选择。 R_G 阻值应通过实验的方法来确定。 R_G 的建议阻值范围为 10Ω 至 100Ω 。

 V_{CC} 电源

LTC4242 从 V_{CC} 获取其所需的功率。应在该引脚和地之间连接一个 $1\mu\text{F}$ 旁路电容器。如果 V_{CC} 是从 $3V_{IN}$ 或 $AUXIN$ 输入电源获得的，则应采用一个低通滤波器 (如图 11 所示)。

该 RC 网络使得 LTC4242 能够承 $3V_{IN}/AUXIN$ 短路瞬变，而不会骤降至 V_{CC} UVLO 门限以下。由于寄生电感的原因， $AUXIN$ 或 $3V_{IN}$ 可能具有窄而高的干扰。由于 V_{CC} 的绝对最大额定值为 7V (而 $AUXIN$ 和 $3V_{IN}$ 则为 10V)，因此应选择合适 R_S 和 C_1 数值，把 V_{CC} 所承受的峰值电压衰减至 7V 以下。

图11：用于 V_{CC} 滤波的 RC 网络

强制接通操作

当 FON 引脚被拉至高电平且 \overline{EN} 为低电平时，LTC4242 将工作于诊断模式。所有输入电源的电源开关均被强制接通，这与输入电源上的欠压条件、ON 引脚和故障锁存器的状态无关。在这段时间里，故障锁存器中的内容将被保存，而且，在器件被配置为在诊断模式中运作之后，不会发生状态变更。如果输出电流超过了 ECB 门限，则 $\overline{FAULT}/AUXFAULT$ 将立即被拉至低电平，但不闭锁。 V_{CC} 上的欠压闭锁条件将关断所有的开关，而不受 FON 引脚状态的影响。在热停机期间，内部开关被关断，以防止发生过热，即使 FON 引脚为高电平也不例外。当 FON 为高电平时，主电源开关保持接通。因为在诊断模式中没有电流限制作用，所以必须谨慎地确保输出不被短路。

应用信息

而另一种操作模式是具有限流模式的强制接通。如欲进入该模式，则需把 F_{ON} 和 $\overline{\text{EN}}$ 引脚均拉至高电平。在该操作模式中，ACL 被启用，而 20 μs 滤波器时间被禁用。如果 AUX 的 I_{CBAUX} 被超过， $\overline{\text{AUXFAULT}}$ 负责对辅助电源的故障锁存器加以闭锁。 $\overline{\text{AUXFAULT}}$ 负责指示 AUX 通道 FET 是接通还是关断。如欲进入正常操作模式，则需把 F_{ON} 和 $\overline{\text{EN}}$ 引脚拉至低电平，并使 ON 和 AUXON 引脚电平再循环。

PCB 布局考虑

为了实现 LTC4242 电路断路器的正确运作，需要采用至检测电阻器的开尔文 (Kelvin) 连接。开尔文检测 PCB 布局走线应极短、彼此靠近、平衡且对称，以最大限度地减少布线误差。此外，检测电阻和功率 MOSFET 的 PCB 布局应运用优异的热管理方

法，实现最佳的器件功率耗散。12V 检测电阻和功率 MOSFET 的推荐 PCB 布局示于图 12。

在负载电流可能达到 10A 的热插拨应用中，窄 PCB 走线的电阻大于较宽的走线，因而工作温度较高。由于 1 盎司铜箔的薄膜电阻约为 0.5m Ω /平方，所以，在高电流应用中，走线电阻和电压降将快速累加。因此，为了最大限度地抑制走线电阻、电压降和温升，在这些应用中，对于每安培 DC 电流，1 盎司铜箔的建议走线宽度为 0.03 英寸。

在大多数应用中，需要采用镀覆通孔来实现从元件层至 PCB 内部的电源层和接地层的电路连接。对于 1 盎司铜箔镀覆，一般惯例是每个通孔传导 1A DC 电流，因此需确定通孔具有合适的尺寸，这样焊料就可以填满所有的空洞。请与 PCB 制造工厂核对通孔电流规格。

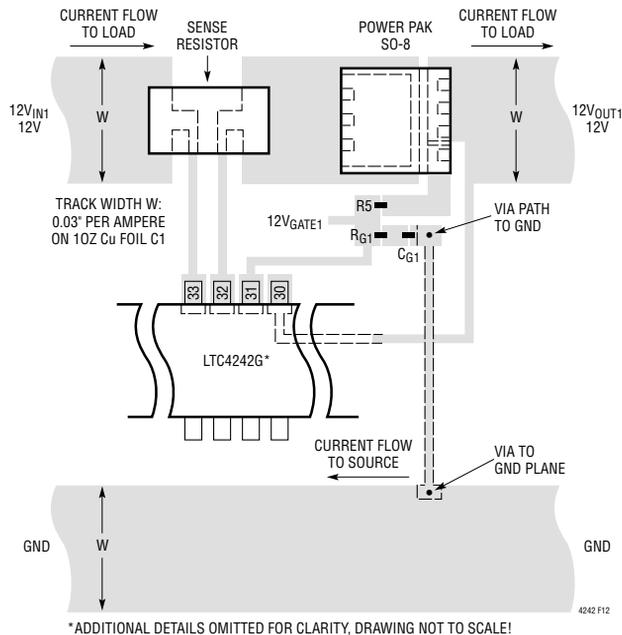


图 12：功率 MOSFET、检测电阻器和 GATE 元件的推荐布局 (针对 12V 电源轨)

应用信息

在系统板应用中，建议在每个系统输入电源布设大 ($\geq 10\mu\text{F}$) 的旁路电容，以最大限度地减少因较大的浪涌电流或故障电流所致的电源干扰。

用于 V_{CC} 引脚的旁路电容器 C1 应布设在尽可能靠近 V_{CC} 和 GND 引脚之间的地方，这一点很重要。

设计实例

以一个具有下列电源要求的 PCI Express 热插拔应用为例：

表 1：PCI Express 电源要求

电源电压	最大电源电流	最大负载电容
12V	5.5A	2000 μF
3.3V	3.0A	1000 μF
3.3V _{AUX}	375mA	150 μF

1. 为每个电源选择一个 R_{SENSE} 阻值。根据最大负载电流和较低的电路断路器门限值 $\Delta V_{\text{SENSE(CB)(MIN)}}$ 来计算 R_{SENSE} 阻值。在一个 PCI Express 连接器中，5 个插针被分配给了 12V 电源，3 个插针用于 3.3V 电源，1 个插针用于 3.3V_{AUX}。连接器插针的额定电流为 1.1A。如果假定检测电阻器的容差为 1%，则下列电阻值应能够满足要求：

表 2：检测电阻值

电压源	R_{SENSE} (1%)	$I_{\text{TRIP(MIN)}}$	$I_{\text{TRIP(MAX)}}$
12V	8m Ω	5.6A	6.9A
3.3V	13m Ω	3.4A	4.3A

2. 假设启动时无负载电流，浪涌电流将对负载电容进行充电。利用下式计算栅极电容：

$$C_{\text{GATE}} = \frac{I_{\text{GATE(UP)}} \cdot t_1}{V_{\text{OUT}}} \quad (2)$$

t_1 是负载电容器的充电时间。

当 $I_{\text{GATE(UP)(MAX)}} = 13\mu\text{F}$ 和 $t_1 = 10\text{ms}$ 时：

- 对于 12V 电源， $C_{\text{GATE}} = 11\text{nF}$
- 对于 3.3V 电源， $C_{\text{GATE}} = 39\text{nF}$

于是，15nF 和 47nF ($\pm 10\%$) 的电容值应能够分别满足 12V 和 3.3V 电源的要求。最坏情况 t_1 和涌入电流列于表 3。

表 3：最坏情况 t_1 和涌入电流

电压源	$t_1(\text{MIN})$	$t_1(\text{MAX})$	最大 I_{INRUSH}
12V	13ms	40ms	2.4A
3.3V	11ms	34ms	0.4A

对于内部开关，3.3V_{AUX} 电源输出的转换速率 (SR) 被限制于 1.7V/ms (最大值)。随后可根据下式计算涌入电流：

$$I_{\text{INRUSH(MAX)}} = C_{\text{LOAD}} \cdot \text{SR}_{\text{MAX}} \quad (3)$$

浪涌电流必须低于 385mA ($I_{\text{CBAUX(MIN)}}$)，以实现正确的启动操作。假设负载电容的容差为 30%，则 C_{LOAD} 的数值不应超过 170 μF 。

3. 选择用于 12V 和 3.3V 主输入电源的 MOSFET。Si7336ADP 的导通电阻小于 4m Ω (在 $V_{\text{GS}} = 4.5\text{V}$ 和 25°C 时)，是 3.3V 和 12V 主电源的上佳选择。

由于 3.3V 电源的最大负载为 3A，因此 MOSFET 可以耗散高达 36mW 的功率。Si7336ADP 具有 50°C/W 的最大结点至环境热阻。当工作于 50°C 的情况，这给出的结温为 51.8°C。根据 Si7336ADP 的归一化接通电阻与结温的关系曲线判断，预计该器件的接通电阻会在其室温值的基础上增加 12% 左右。重新计算稳态 R_{ON} 和结温，得出的结果分别约为 4.5m Ω 和 52°C。在 3A 电流和 50°C 的 PCB 温度条件下，3.3V 检测电阻器和串联 MOSFET 两端的电压降低于 53mV。

在浪涌电流对输出负载电容器进行充电的过程中，MOSFET 将耗散功率。假设无负载电流，则 MOSFET 的耗散功率将等于最终的负载电容器存储能量。于是，平均 MOSFET 耗散功率为：

$$P_{\text{ON}} = \frac{C_{\text{L}} \cdot V_{\text{OUT}}^2}{2 \cdot t_1} \quad (4)$$

应用信息

采用 P_{ON} 和 t_i 从制造商提供的瞬态热阻抗曲线图中查找 MOSFET 的单脉冲 $\theta_{JA(MAX)}$ ，发现最坏情况结点至环境温升发生在 12V MOSFET 上。

表 4：MOSFET 加电温升计算

电压源	P_{ON}	$\theta_{JA(MAX)}$	ΔT
12V	11W	0.75°C/W	8.3°C
3.3V	0.5W	0.6°C/W	0.3°C

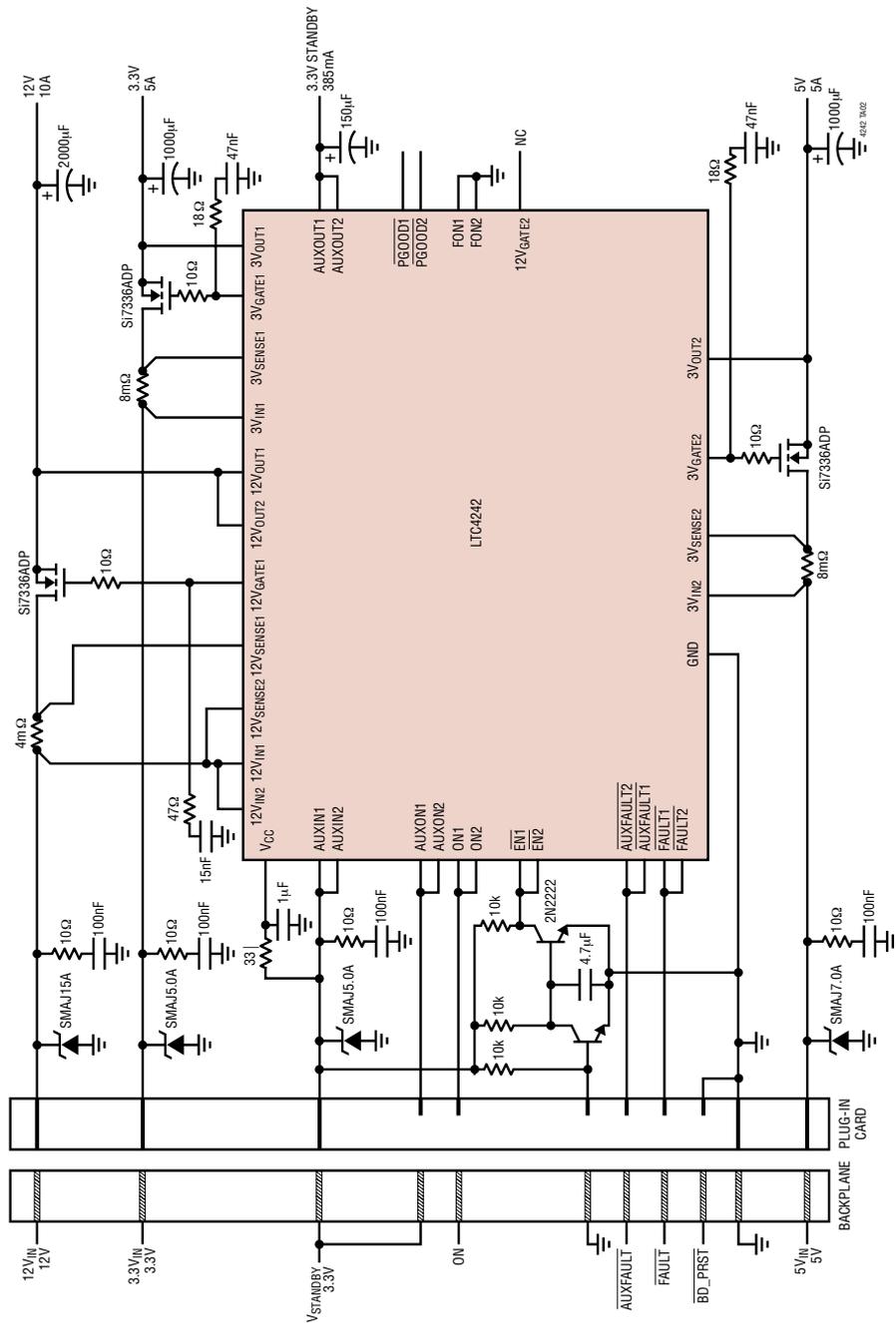
当两倍于电路断路器门限的大电流可在开关中流动时，存在一个 20 μ s 的滤波器时间。在给短路加

电或在加电之后发生短路的情况下，该时间足够短，因而引起的 MOSFET 的结点至环境温度上升极小。于是，在这些情况下，可以安全地认为 MOSFET 将承受非常小的热应力。

如果 LTC4242 工作于诊断模式，则用户必须确保一个安全的外部 MOSFET 焦耳加热限值。一旦温度达到 150°C，则停用内部开关，从而起到防止过热的的作用。

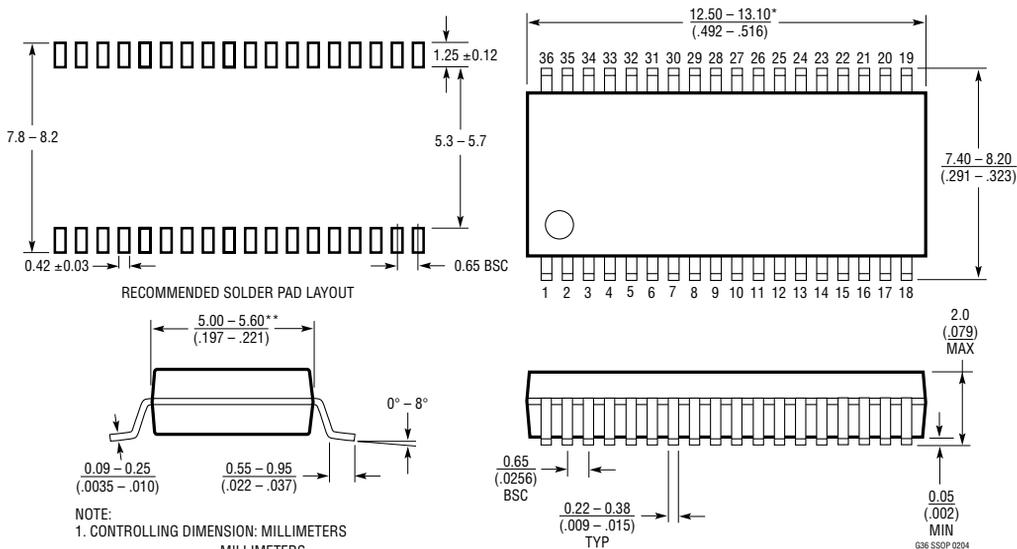
典型应用

面向四个电源的独立热插拔应用：12V、5V、3.3V 和 3.3V 待机



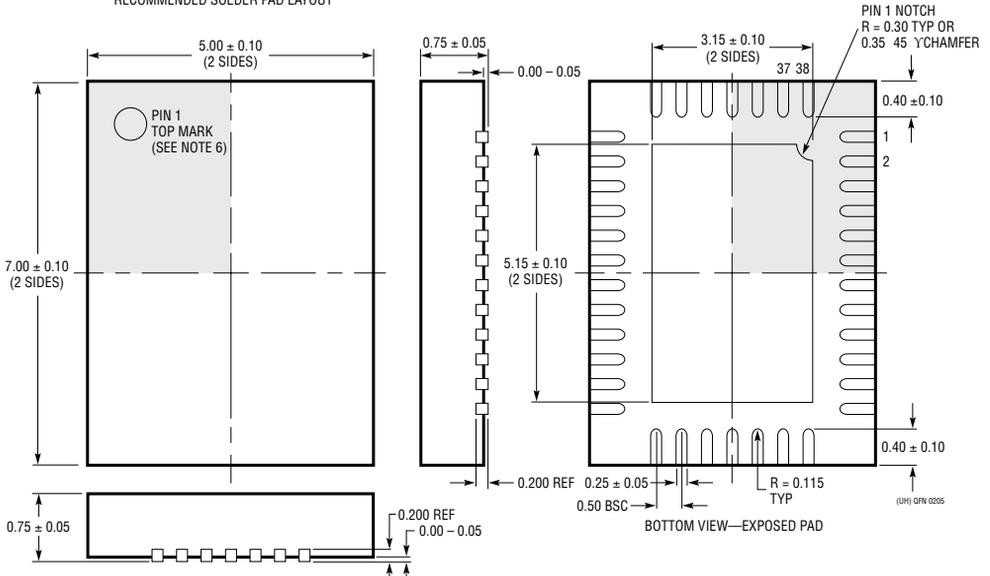
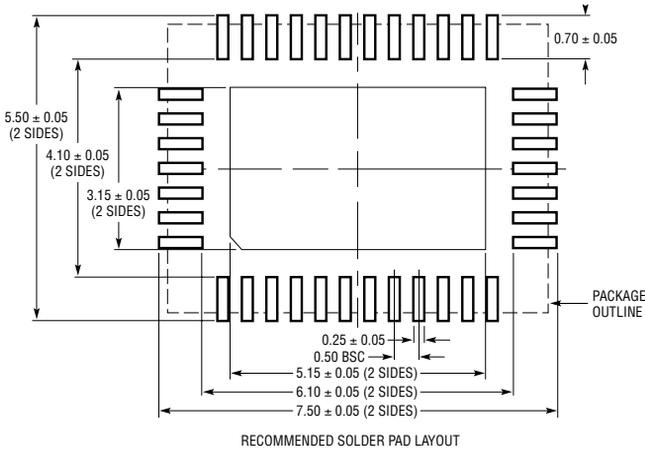
封装描述

G 封装 36 引脚塑料 SSOP (5.3mm) (参考 LTC DWG # 05-08-1640)



封装描述

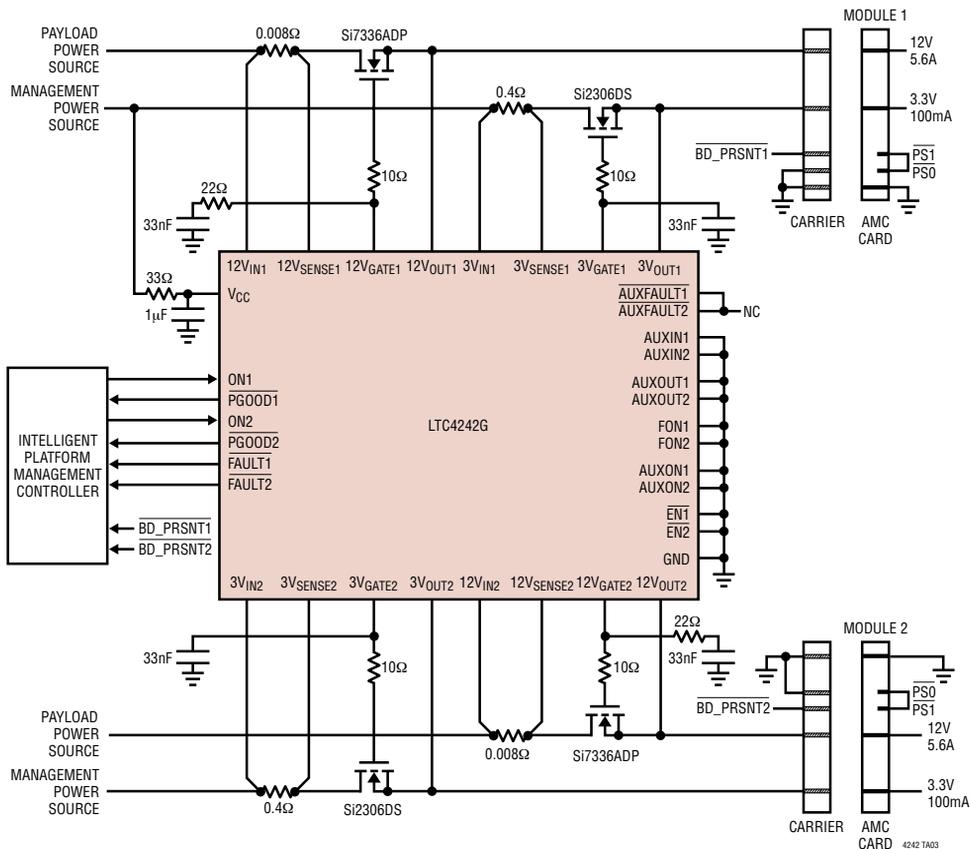
UHF 封装
38 引脚塑料 QFN (5mm × 7mm)
(参考 LTC DWG # 05-08-1701)



- NOTE:
1. DRAWING CONFORMS TO JEDEC PACKAGE OUTLINE MO-220 VARIATION WHKD
 2. DRAWING NOT TO SCALE
 3. ALL DIMENSIONS ARE IN MILLIMETERS
 4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.20mm ON ANY SIDE
 5. EXPOSED PAD SHALL BE SOLDER PLATED
 6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE

典型应用

面向两块高级夹层卡 (AMC) 的热插拔应用



相关器件

器件型号	描述	器件型号
LTC4210	热插拔控制器	6 引脚 SOT-23 封装
LTC4213	无检测电阻器 (No R _{SENSE} TM) 电子电路断路器	3 种可选的电路断路器门限
LTC4214	负低电压热插拔控制器	可控制从 0V 至 -16V 的电源
LTC4215	具有 I ² C 兼容型监视功能的热插拔控制器	2.9V 至 15V, 8 位 ADC 监视电流和电压
LTC4216	超低电压热插拔控制器	从 0V 至 6V 的负载电压
LT [®] 4220	双电源热插拔控制器	±2.7V 至 ±16V 的工作电压范围
LTC4221	双通道热插拔控制器	具双速、双级故障保护功能的电源排序器
LTC4241	PCI 总线热插拔控制器	3.3V 辅助电源

No R_{SENSE} 是凌力尔特公司的商标。